REPUBLIQUE ALGERIENNE DEMOCRATIQUE ET POPULAIRE Ministère de l'Enseignement Supérieur et de la Recherche Scientifique Ecole Nationale Polytechnique



Département d'Electrotechnique

Laboratoire de Commande des Processus



Mémoire de projet de fin d'études

Pour l'obtention du diplôme d'ingénieur d'état en Electrotechnique

Etude et commande d'un convertisseur

Matriciel Multiniveaux Pentaphasé

Présenté par :

AZAZGA Anis

- BENABED Mohamed Lahouari

Présenté et soutenu publiquement le (25/06/2023)

Composition du Jury :

Président :	Pr. M. TEGUAR	Professeur à l'ENP
Rapporteur/ Promoteur :	Dr. A. BENACHOUR	MCB à l'ESSA d'Alger
	Pr. E.M. BERKOUK	Professeur à l'ENP
Examinateur :	Pr. Mo. MAHMOUDI	Professeur à l'ENP
	ENP 2023	

REPUBLIQUE ALGERIENNE DEMOCRATIQUE ET POPULAIRE Ministère de l'Enseignement Supérieur et de la Recherche Scientifique Ecole Nationale Polytechnique



Département d'Electrotechnique

Laboratoire de Commande des Processus



Mémoire de projet de fin d'études

Pour l'obtention du diplôme d'ingénieur d'état en Electrotechnique

Etude et commande d'un convertisseur Matriciel Multiniveaux Pentaphasé

Présenté par :

- AZAZGA Anis
- BENABED Mohamed Lahouari

Présenté et soutenu publiquement le (25/06/2023)

Composition du Jury :

Président :	Pr. M. TEGUAR	Professeur à l'ENP
Rapporteur/ Promoteur :	Dr. A. BENACHOUR	MCB à l'ESSA d'Alger
	Pr. E.M. BERKOUK	Professeur à l'ENP
Examinateur :	Pr. Mo. MAHMOUDI	Professeur à l'ENP
	ENP 2023	

Remerciements

Permettez-nous tout d'abord de rendre grâce et d'exprimer notre profonde reconnaissance à Allah, le Tout-Puissant, de nous avoir accordé la volonté, la patience et la santé tout au long de ces années d'études ardues.

Nous souhaitons exprimer nos plus sincères et chaleureux remerciements à nos encadrants éminents, le Professeur E.M BERKOUK et le Docteur A. BENACHOUR, pour nous avoir confié ce sujet de recherche et pour leur patience inébranlable et leur précieuse assistance tout au long de ce travail jusqu'à sa finalisation.

Nous tenons également à exprimer notre profonde gratitude envers Monsieur M. TEGUAR, éminent Professeur à l'École Nationale Polytechnique, qui a eu l'honneur de présider le jury, et dont les conseils précieux nous ont été prodigués durant nos cours. Nos remerciements vont également à Monsieur M.O MAHMOUDI, membre distingué du jury, pour avoir accepté de participer à cet examen et pour l'intérêt bienveillant qu'il a porté à notre travail.

Nous sommes également reconnaissants envers l'ensemble des enseignants en électrotechnique à l'École Nationale Polytechnique, qui nous ont accompagnés tout au long de notre formation universitaire, veillant à ce que nous acceptions un apprentissage de qualité et inculquant les valeurs nobles de notre profession.

Enfin, nous tenons à exprimer notre gratitude envers toutes les personnes qui, de près ou de loin, nous ont apporté leur aide précieuse au cours de notre parcours académique.

Nous leur sommes sincèrement reconnaissants et leur témoignons toute notre gratitude.

Dédicaces

Il est impératif de débuter en reconnaissant que mon accomplissement de ce travail aujourd'hui est exclusivement dû à la volonté d'Allah, le Tout-Puissant. C'est grâce à mes prières incessantes où je récitais la formule sacrée : "Ô Allah, daigne accorder Tes bénédictions, Ta paix et Ta grâce à Muhammad".

Je tiens à exprimer ma gratitude envers ma noble famille en premier lieu, comprenant mon estimé père, ma vénérée mère, mon cher frère et mes chères sœurs.

Je demeurerai éternellement redevable envers mon cher ami Sofiane, ainsi qu'envers ses éminents géniteurs.

Je tiens à adresser mes chaleureux remerciements à l'équipe d'ENP-Os pour leur soutien inestimable.

Je voudrais exprimer ma reconnaissance profonde envers mon précieux ami, Mehdi CHOURAK

Je suis infiniment reconnaissant envers mon ange gardien, la précieuse Sarah LAHMAR

Je désire ardemment exprimer ma gratitude envers les éminents enseignants que j'ai eu le privilège de côtoyer à l'ENP, qui ont suscité en moi le désir de poursuivre ma quête en tant que polytechnicien. Je mentionnerai en particulier Monsieur TEGUAR, qui incarne à la fois un père, un professeur et un ami, Monsieur IBTIOUEN, qui m'a offert maintes tasses de café, et Monsieur ZEBBADJI, qui m'a fait savourer les délicieuses subtilités de l'électronique de puissance.

Je ne saurais omettre mes chers amis Ramzi, Fayçal, Dounia, Bakhta, Maroua, Zineb, Manel, Yasmine, Melissa, Meriem, Akram, Houari et Amine et Imad.

Je ne saurais jamais suffisamment exprimer ma gratitude envers Nassim, Sabri pour leurs aides inestimables, ainsi qu'envers l'équipe du LCP qui a mis à notre disposition la totalité du laboratoire.

Les mots et l'espace ne sauraient être suffisants pour exprimer ma reconnaissance envers tous, qu'ils aient été mentionnés ou non. Il est regrettable que je ne puisse transmettre mes sentiments à leur juste mesure à travers ces mots.

Je m'excuse humblement si j'ai omis quelqu'un et que qu'Allah guide nos pas

Dédicaces

Je tiens à exprimer à travers ces quelques mots ma sincère et profonde gratitude envers mes chers parents ainsi que mes frères, Anes et Abderrahmane. Je leur suis infiniment reconnaissant pour leur soutien dans les moments de doutes, pour leur présence bienveillante tout au long de mon parcours ainsi que pour leur précieux

conseils.

Je ne pourrais oublier mon binôme Anis, pour son acharnement de travail, sa motivation et sa

compréhension tout le long de la période de travail

Ce travail n'aurait certainement pas vu le jour sans la grâce de Dieu le tout miséricordieux. Sa guidance et ses bénédictions ont été les fondements de notre réussite

HOUARI

الهدف من هذا العمل هو دراسة والتحكم في محول مصفوفة غير مباشر متعدد المستويات من خمس مراحل. بدأت الدراسة بنبذة عن الهياكل متعددة المستويات واالهتمام بها وكذلك خماسية األطوار. بعد ذلك، تم اقتراح استراتيجيات تعديل مختلفة لـ SVM وتطبيقها على هذا الهيكل، ثم تم إجراء عمليات محاكاة تحت SIMULINK / MATLAB لرؤية ومقارنة أداء كل طريقة. تم تطوير عرض تقديمي للوحة التحكم المستخدمة (STM32G474RE). أخيَّرا، تم تقديم مقعد االختبار المستخدم في التحقق التجريبي من استراتيجيات تعديل SVM لمختلفة بالإضافة إلى النتائج التجريبية التي تم الحصول عليها.

كلمات مفتاحية :، محول المصفوفة غير المباشر، متعدد المستويات، خمس أطوار STM32G474RE ·. SVM

Abstract.....

The objective of this work is to study and control a five-phase multilevel indirect matrix converter. The study began with a state of the art on multi-level structures and the interest in these structures as well as those of the five-phase. Then, different SVM modulation strategies were proposed and applied to this structure, then simulations under MATLAB/SIMULINK were carried out to see and compare the performance of each method. A presentation of the control board used (STM32G474RE) has been developed. Finally, the test bench used in the experimental validation of the different SVM modulation strategies was presented as well as the experimental results obtained.

Key words: indirect matrix converter, multilevel, five-phase, SVPWM, STM32G474R

Résumé.....

L'objectif de ce travail consiste à l'étude et la commande d'un convertisseur matriciel indirect multiniveaux pentaphasé. L'étude a été entamée par un état de l'art sur les structures multi-niveaux et l'intérêt porté pour ces structures ainsi que ceux du pentaphasé. Ensuite, différentes stratégies de modulation SVM ont été proposées et appliquées à cette structure puis des simulations sous MATLAB/SIMULINK ont été effectuées pour voir et comparer les performances de chaque méthode. Une présentation de la carte de commande utilisée (STM32G474RE) a été élaborée. En final, le banc d'essai utilisé dans la validation expérimentale des différentes stratégies de modulation SVM a été présenté ainsi que les résultats expérimentaux obtenus.

Mots clés : Convertisseur matriciel indirecte, multiniveaux, cinq phases, SVM, STM32G474RE.

Table des matières

TABLE DES MATIERES

LIS	TE DES SYN	MBOLES	
LIS	TE DES FIG	URES	
LIS	TE DES TAI	BLEAUX	
INT	RODUCTIO	ON GENERALE	
CH	APITRE I:	ETAT DE L'ART SUR LES CONVERTISSEURS	MATRICIELS
0		MULTINIVEAUX	
T 1	Ιντροριζτι	ON .	22
1.1			
1.2	L 2 1	Convertisseur metricial direct	22 22
	1.2.1	Convertisseur matriciel indirect	
	1.2.2	Convertisseur matricier matricet	
	1.2.3	A palications	
	1.2.4	AC motor drives :	
	I.2.4.1 I 2 4 2	LIPEC (des systèmes de transmission d'énergie électrique)	
	1.2.4.3	Production d'énergie renouvelable	25
	1.2.4.4	les alimentations électriques mobiles	
	I.2.4.5	Micro-réseau	
L3	CONVERTISS	EURS MATRICIELS MULTINIVEAUX	26
1.0	I 3 1	Concent des convertisseurs multiniveaux :	26
I A	TOPOLOGIES	DE BASE DES CONVERTISSELIES MUI TIMIVEAUX	26
1.7		Convertisseur à point neutre clampé (NPC)	
	1.4.1	Structure à canacité flottante :	
	1.4.2 I 4 2	Convertissour on port H associate (CHP)	27 27
τ5		Conventisseur en point il cascade (CIID)	·····27
1.3	COMPARAISC	JN ENTRE LES TOPOLOGIES DE BASE	
1.6	DOMAINES D	APPLICATION :	
	1.6.1	Energies renouvelables:	
	1.6.2	Systèmes de stockage d'énergie:	
	1.6.3	Véhicules électriques:	
	I.6.4	Applications industrielles:	
	I.6.5	Systèmes de transmission et de distribution d'énergie:	
I.7	CONVERTISS	EUR T-NPC	
	I.7.1	Généralités	
	I.7.2	Comparaison entre la structure NPC et T-NPC :	
I.8	TOPOLOGIES	AVANCEES DES CONVERTISSEURS MATRICIELS MULTINIVEAUX	
	I.8.1	Convertisseur matriciel direct multi-niveaux à pont en H	
	I.8.2	Le convertisseur matriciel à deux étages multiniveaux	
	I.8.2.1	Le convertisseur matriciel indirect multiniveaux	
	I.8.2.2	Le convertisseur matriciel sparse indirect multiniveaux	
	I.8.2.3	Le convertisseur matriciel multiniveaux t-type	
	I.8.3	Applications et intérêt du MMC :	
I.9	ETAT DE L'A	RT SUR LES TECHNIQUES DE MODULATIONS :	
	I.9.1	Méthodes vectorielles :	
	I.9.2	Méthodes scalaires :	
I.10	CONTRAINTE	ES DANS LA CONCEPTION DES CONVERTISSEURS MATRICIELS MU	LTINIVEAUX.34
	I.10.1	Problème d'équilibrage du point milieu	
	I.10.1.1	Conséquences du problème d'équilibrage du point milieu	35
	I.10.1.2	Solutions possibles	35
	I.10.2	La tension du mode commun	

	I.10.2.1 I.10.2.2	Problèmes causés par la CMV	
I.11	CONCLUSION		
СН	APITRE II:	MODULATION VECTORIELLE DU CONVERT	ISSEUR
		MATRICIEL INDIRECT MULTINIVEAUX PENTA	PHASE
		I3LMC5P	
II.1	INTRODUC'	TION :	
II.2	MODELISATIO	ON DU CONVERTISSEUR	
	II.2.1	La partie onduleur	42
	II.2.2	La partie redresseur	
П.З	APPLICATION	DE LA COMMANDE	
	II.3.1	SVM sur l'onduleur	
	II.3.1.1 II 3.1.2	S v M à deux vecteurs àcurs :	47 50
	II.3.1.3	SVM à quatre vecteurs actifs	
	II.3.1.4	Résultats de simulation :	
	II.3.1.1	Résultats de simulation :	63
	II.3.2	SVM sur le redresseur	65
	II.3.2.1	Résultats de simulation :	68
	Ш.3.3	Synchronisation de la SVM à deux vecteurs actifs sur le matriciel	70
	П.З.З.1	Synchronisation de la SVM à A vecteurs actifs :	
	II.3.4.1	Résultats de simulation :	
II.4	CONCLUSION		
СН	APITRE III:	LA CARTE STM32G474RE	
III.1	INTRODUCTIO	DN	
III.2	LE MICROCON	NTROLEUR STM32G474RE	
III.3	GPIO		
	III.3.1	Le contrôleur d'interruption vectoriel imbriqué (NVIC)	82
III.4	CONVERTIS	SSEUR ANALOGIQUE NUMERIQUE (ADC)	
III.5	LES TIMERS		
	III.5.1	Type des timers	84
	III.5.1.1	Timers de base	84
	III.5.1.2	Timers à usage general	
	III.5.1.3	Timers avancés	85
	III.5.1.4 III 5 2	Les registres principaux des timers	85 86
	III.5.2 III.5.3	Généralités sur le hrtim :	80
	III.5.3.1	Registres du hrtim :	
	III.5.3.2	Exigences	87
	III.5.4	La synchronisation	87
	III.5.4.1	Synchronisation des hrtim :	
III.6	AVANTAGES	DE LA CARTE	
III.7	CONCLUSION		
CH	APITRE IV:	PARTIE EXPERIMENTALE	91
IV.1	INTRODUCTIO	DN	
IV.2	PRESENTATIO	ON DU PROTOTYPE :	
	IV.2.1	UN ONDULEUR PENTAPHASE T-NPC A 3NIVEAUX	91
	IV.2.2	Un redresseur triphasé	92
	IV.2.3	Un microcontrôleur stm32g474re	92

IV.3 CONDITION	S A VERIFIER	93
IV.4 PRESENTAT	ION DES RESULTATS	93
IV.4.1	MODULATION VECTORIELLE (SVM)	93
IV.4.1.1	LA SVM APPLIQUEE AU REDRESSEUR	93
IV.4.1.2	LA SVM A 2 VECTEURS ACTIFS APPLIQUEE A ONDULEUR A 3 NIVEAUX	94
IV.4.1.3	LA SVM A 4 VECTEURS ACTIFS APPLIQUEE A L'ONDULEUR A TROIS NIVEAUX	96
IV.4.1.4	La modulation SVM à deux vecteurs appliquée au convertisseur matriciel	98
IV.4.1.5	La modulation SVM à quatre vecteurs appliquée au convertisseur matriciel	100
IV.5 CONCLUSIC)N	103
CONCLUSION	I GENERALE	104
BIBLIOGRAP	HIE	106
ANNEXE A		110
ANNEXE B		130

Liste des Symboles

LISTE DES SYMBOLES

IMC : Indirect Matrix Converter.

MMC : Multilevel Matrix Converter

MC : Matrix Converter.

I3LMC5P: Indirect 3 Level Matrix Converter 5 Phase.

NPC : Neutral Point Clamped.

VDC : tension du bus continue.

VNO : tension de mode commun.

SVM : Space Vector Modulation.

 $cos(\phi)$: facteur de puissance.

fs : fréquence de commutation.

θref: angle de référence.

m : indice de modulation du redresseur.

r : taux de modulation.

THD% : Taux de distortion.

PWM : Pulse Width Modulation.

IGBT : Insulated Gate Bipolar Transistor.

CSR : Current Source Rectifier.

VSI : Voltage Source Inverter.

NVIC : Nested Vectored Interrupt Controller.

ADC : Analogue Digital Converter.

Liste des Figures

LISTE DES FIGURES

Figure I-1 : Convertisseur matriciel direct	23
Figure I-2 : Schéma du filtre d'entrée pour une phase	24
Figure I-3 : Les variantes du convertisseur matriciel	24
Figure I-4 : La structure du convertisseur matriciel indirect (IMC conventionnel)[3]	24
Figure I-5 : (a) Schéma d'un convertisseur NPC à 3 niveaux[24] (b) Schéma d'un convertisseur	seur
FC à 3 niveaux[23] (c) Schéma de la mise en série des ponts en H[14]	27
Figure I-6 : Evolution du cout de revient des topologies de bases en monophasé [3]	28
Figure I-7 Schéma de la topologie à trois niveaux de type T	30
Figure I-8 comparaison entre les pertes de commutation entre 3L-NPC et T-type	
[23]Topologies avancées des convertisseurs matriciels multiniveaux	31
Figure I-9Convertisseur matriciel multiniveau à Pont H cascadé[13]	31
Figure I-10 : La structure du convertisseur matriciel indirect à trois niveaux[4]	32
Figure I-11 : La structure du convertisseur matriciel « sparse » indirect à trois niveaux[2]	32
Figure I-12 : La structure du convertisseur matriciel multiniveaux t-type[2]	33
Figure I-13 : Schéma montrant le fractionnement de la source DC[39]	35
Figure I-14 : Circuit d'équilibrage	36
Figure I-15 : L'application des vecteurs redondants pour l'équilibrage du point milieu[2]	36
Figure I-16 : Schéma multi phase général montrant le mode commun[43]	37
Figure I-17 : Stratégies en vue de minimiser la tension de mode commun	38
Figure I-18 : Raccordement du filtre passif à la sortie du convertisseur [44]	38
Figure I-19 : Filtrage actif « push-pull »[44]	39
Figure I-20 : vecteurs d'états des interrupteurs du convertisseur[47] [48]	40
Figure II-1 Représentation vectorielle des états de conduction de l'onduleur T-NPC dans (a)	: le
plan (d-q), dans (b): le plan (x-y).	45
Figure II-2 Synthétisation du vecteur de référence à partir des vecteurs actifs adjacents	47
Figure II-3 : Secteurs et répartitions des régions de la SVM à 2 vecteurs actifs	48
Figure II-4 (a,b) Tension simple et son spectre, (c,d) Courant de sortie et son spectre,	
(e)Tension de mode commun.	51
Figure II-5 (a,b) Tension simple et son spectre, (c,d) Courant de sortie et son spectre,	
(e)Tension de mode commun.	52
Figure II-6 (a,b) Tension simple et son spectre, (c,d) Courant de sortie et son spectre,	
(e)Tension de mode commun.	53
Figure II-7 (a,b) Tension simple et son spectre, (c,d) Courant de sortie et son spectre,	
(e)Tension de mode commun.	54
Figure II-8 Courbes de réglages de la SVM à deux vecteurs (a) : Taux de fondamental, (b):	
	54
Figure II-9 Ensemble des vecteurs actifs du secteur I dans le plan d-q	57
Figure II-10 Ensemble des vecteurs actifs du secteur 1 dans le plan x-y	57
Figure II-11 (a,b) Tension simple et son spectre, (c,d) Courant de sortie et son spectre,	50
(e) I ension de mode commun.	
Figure II-12 (a,b) Tension simple et son spectre, (c,d) Courant de sortie et son spectre, (e) Tension de mode commun	60
Tension de mode commun.	00
(a) Tansion de mode commun	61
Figure II-14 Courbes de réglages de la SVM à 4 vectours (a) : Toux de fondementel (b): T	
$112 \text{ and } 11^{-1+} Courses we regrages we rais view a 4 vectors (a). Taux we roundilicitial, (b). The$	ىت. 61
Figure II-15 Répartition des régions du secteur 1 de la deuvième méthode	67
1 Juie 11 15 Repartition des regions du secteur 1 de la deuxieme methode.	02

Figure II-16 (a,b) Tension simple et son spectre, (c,d) Courant de sortie et son spectre,	
(e)Tension de mode commun	64
Figure II-17 Courbes de réglage	64
Figure II-18 : L'étage redresseur du convertisseur	65
Figure II-19 : Les vecteurs actifs	67
Figure II-20 : La position du vecteur de courant d'entrée	67
Figure II-21 : la tension redressée et sa valeur moyenne	69
Figure II-22 Les courants d'entrée sans le filtre d'entrée	69
Figure II-23 (a,b) Tension et courant de sortie, (c,d) Spectres de la tension simple et du co	ourant
de sortie,(e,f) Tension avec courant d'entrée et tension de mode commun	72
Figure II-24 (a,b) Tension et courant de sortie,(c,d) Spectres de la tension simple et du co	ourant
de sortie,(e,f) Tension avec courant d'entrée et tension de mode commun	73
Figure II-25 (a,b) Tension et courant de sortie,(c,d) Spectres de la tension simple et du co	ourant
de sortie,(e,f) Tension avec courant d'entrée et tension de mode commun	74
Figure II-26 Courbes de réglages de la SVM à 2 vecteurs du convertisseur matriciel (a) :	Taux
de fondamental, (b): THD	74
Figure II-27Tension et courant de sortie,(c,d) Spectres de la tension simple et du courant	de
sortie, (e, f) Tension avec courant d'entrée et tension de mode commun	76
Figure II-28Courbes de réglages de la première méthode SVM à 4 vecteurs du convertiss	seur
matriciel (a) : Taux de fondamental, (b): THD.	76
Figure II-29(a,b) Tension et courant de sortie,(c,d) Spectres de la tension simple et du co	ourant
de sortie,(e,f) Tension avec courant d'entrée et tension de mode commun	78
Figure II-30 Courbes de réglages de la deuxième méthode SVM à 4 vecteurs du converti	sseur
matriciel (a) : Taux de fondamental, (b): THD.	78
Figure III-1 Les broches d'entrée/sortie de la stm32g474reLes interruptions :	82
Figure III-2 : Schéma du principe de l'interruption	83
Figure III-3 : Prototypes de l'ADC	83
Figure III-4 : Mode de conversion continue	84
Figure III-5 : Modes de synchronisation	
Figure IV-1 le banc d'essai	91
Figure IV-2 L'onduleur	92
Figure IV-3 Le redresseur	92
Figure IV-4 Tension redressée	93
Figure IV-5 Tensions simple(en vert), tensions de mode commun(en bleu) et spectre de l	a
tension simple	95
Figure IV-6 Courbes de réglage	95
Figure IV-7 Tensions simples (en vert), tension de mode commun(en bleu) et spectre de	la
tension simple	97
Figure IV-8 Le THD et le taux du fondamental en fonction du taux de modulation	97
Figure IV-9 Tensions simple(en vert) et tension de mode commun(en bleu) ainsi que le s	spectre
de la tension simple	98
Figure IV-10 Courbes de réglage	98
Figure IV-11 Tensions simples(en vert), tensions de mode commun(en bleu) et FFT de	
l'oscilloscope pour plusieurs valeurs de r	99
Figure IV-12 spectre de la tension simple	99
Figure IV-13 Courbes de réglage	100
Figure IV-14 Tension simples(en vert), tensions de mode commun(en bleu) et FFT de	
l'oscilloscope pour r=0.5 et r=1	100
Figure IV-15 spectre de la tension simple	101
Figure IV-16 Courbes de réglage	101

Figure IV-17 Tensions simples(en vert), tensions de mode commun(en bleu) et FFT de	
l'oscilloscope	102
Figure IV-18 spectre de la tension simple	102
Figure IV-19 Courbes de réglage	102
Figure B-1 : Création d'un nouveau projet	130
Figure B-2 : Recherche de la carte appropriée	131
Figure B-3 : La sélection de la carte	132
Figure B-4 : Donner nom au projet	133
Figure B-5 : la paramétrisation du mode debuggage	134
Figure B-6 : Choisir le mode serial wire par le ST-LINK intégré	135
Figure B-7 : La paramétrisation du système clock	136
Figure B-8 : l'activation du timer 1, choisir le anal 1 pour générer un signal pwm	137
Figure B-9 : l'activation du hrtim	138
Figure B-10 Configuration de la chaine activée	139
Figure B-11 : Configurer le nombre des sets et de resets et leurs actionneurs	140
Figure B-12: l'activation de l'interruption du hrtim	141
Figure B-13 : La configuration des priorités des interruptions	142
Figure B-14 : La génération du code(main.c)	143
Figure B-15: La forme du "main.c"	144
Figure B-16: La génération du code de l'interruption	145
Figure B-17 : la forme du code de l'interruption	145
Figure B-18 : Build, debug et run	146

Liste des Tableaux

LISTE DES TABLEAUX

Tableau I-1 : Comparaison entre les différentes topologies de l'IMC	25
Tableau I-2 : Tableau récapitulatif des séquences de conduction du convertisseur T-NPC	30
Tableau II-1 Liste des vecteurs actifs du secteur 1	46
Tableau II-2 Liste des vecteurs d'états à utiliser pour chaque région	47
Tableau II-3 Etats de conduction des interrupteurs dans la région 1	48
Tableau II-4 Etats de conduction des interrupteurs dans la région 2.	49
Tableau II-5 Etats de conduction des interrupteurs dans la région 2.	50
Tableau II-6 Choix des vecteurs actifs de la SVM à 4 vecteurs	58
Tableau II-7 Choix des vecteurs actifs pour chaque région	63
Tableau II-8 Etats des interrupteurs et vecteurs de commutations du redresseur.	66
Tableau II-9 Synchronisation des deux étages pour la SVM à 2 vecteurs.	70
Tableau II-10 Synchronisation entre les deux étages pour la SVM à quatre vecteurs actifs	75
Tableau III-1 Les timers que contient la stm32g474re	85
Tableau A-1 Etats des interrupteurs du redresseur dans le secteur 1	.110
Tableau A- 2 Etats des interrupteurs du redresseur dans le secteur 2	.110
Tableau A- 3 Etats des interrupteurs du redresseur dans le secteur 3	,111
Tableau A- 4Etats des interrupteurs du redresseur dans le secteur 4	,111
Tableau A- 5 Etats des interrupteurs du redresseur dans le secteur 5	.112
Tableau A- 6 Etats des interrupteurs du redresseur dans le secteur 6	112
Tableau A-7 Etats des interrupteurs de l'onduleur (région 2 et secteur 2)	.113
Tableau A- 8Etats des interrupteurs de l'onduleur (région 2 et secteur 3)	.113
Tableau A-9 Etats des interrupteurs de l'onduleur (région 2 et secteur 4)	114
Tableau A- 10 Etats des interrupteurs de l'onduleur (région 2 et secteur 5)	114
Tableau A-11 Etats des interrupteurs de l'onduleur (région 2 et secteur 6)	.115
Tableau A- 12 Etats des interrupteurs de l'onduleur (région 2 et secteur 7)	116
Tableau A-13 Etats des interrupteurs de l'onduleur (région 2 et secteur 8)	116
Tableau A- 14 Etats des interrupteurs de l'onduleur (région 2 et secteur 9)	117
Tableau A-15 Etats des interrupteurs de l'onduleur (région 2 et secteur 10)	117
Tableau A- 16 Etats des interrupteurs de l'onduleur (région 3 et secteur 2)	118
Tableau A- 17 Etats des interrupteurs de l'onduleur (région 3 et secteur 3)	119
Tableau A- 18 Etats des interrupteurs de l'onduleur (région 3 et secteur 4)	119
Tableau A- 19 Etats des interrupteurs de l'onduleur (région 3 et secteur 5)	.120
Tableau A- 20 Etats des interrupteurs de l'onduleur (région 3 et secteur 6)	.121
Tableau A- 21 Etats des interrupteurs de l'onduleur (région 3 et secteur 7)	.121
Tableau A- 22 Etats des interrupteurs de l'onduleur (région 3 et secteur 8)	122
Tableau A- 23 Etats des interrupteurs de l'onduleur (région 3 et secteur 9)	.122
Tableau A- 24 Etats des interrupteurs de l'onduleur (région 3 et secteur 10)	123
Tableau A- 25 Etats des interrupteurs de l'onduleur (région 1 et secteur 2)	124
Tableau A- 26 Etats des interrupteurs de l'onduleur (région 1 et secteur 3)	.124
Tableau A- 27 Etats des interrupteurs de l'onduleur (région 1 et secteur 4)	.125
Tableau A- 28 Etats des interrupteurs de l'onduleur (région 1 et secteur 5)	.125
Tableau A- 29 Etats des interrupteurs de l'onduleur (région 1 et secteur 6)	126
Tableau A- 30 Etats des interrupteurs de l'onduleur (région 1 et secteur 7)	126
Tableau A- 31 Etats des interrupteurs de l'onduleur (région 1 et secteur 8)	127
Tableau A- 32 Etats des interrupteurs de l'onduleur (région 1 et secteur 9)	128
Tableau A- 33 Etats des interrupteurs de l'onduleur (région 1 et secteur 10)	128

INTRODUCTION GENERALE

INTRODUCTION GENERALE

L'industrie évolue constamment dans le domaine de l'énergie, des moyens de transport améliorés et de la distribution d'énergie dans les réseaux. Cette évolution est un facteur clé pour le développement de l'électronique de puissance.[1]

Le contrôle de l'énergie électrique représente un défi dans de nombreux domaines de recherche. Avec la prolifération des appareils électroniques dans notre quotidien, la gestion de l'énergie de ces dispositifs est devenue essentielle. L'augmentation de l'utilisation des sources d'énergie non renouvelables et polluantes a un impact négatif sur l'environnement. Cependant, les travaux visant à améliorer le rendement énergétique des convertisseurs et des composants offrent des perspectives prometteuses pour une utilisation plus efficace des énergies renouvelables.[2]

Les systèmes polyphasés sont en développement dans l'industrie en raison de leur efficacité dans la génération, la transmission et la distribution de l'énergie électrique, ainsi que de leurs nombreux avantages. Parmi ces avantages, on peut citer une meilleure densité de puissance par rapport aux systèmes triphasés, une meilleure tolérance aux défauts, une réduction des ondulations des courants et du couple. De plus, grâce à une consommation de courant réduite, les convertisseurs polyphasés se révèlent être une solution idéale pour maintenir plus longtemps le fonctionnement des dispositifs utilisant des batteries de condensateurs, tels que les véhicules électriques et les propulsions maritimes.[3]

L'utilisation de convertisseurs dans les machines électriques est désormais essentielle à leur fonctionnement. L'émergence des convertisseurs matriciels a facilité leur intégration dans les machines électriques en éliminant le bus de courant continu entre les deux étages de conversion. Cela permet de réduire les perturbations électromagnétiques du convertisseur. Les convertisseurs matriciels peuvent être combinés avec des structures multiniveaux pour profiter de plusieurs avantages, tels que la réduction du volume du filtre d'entrée, la diminution des contraintes de tension sur les interrupteurs (ce qui facilite le choix des semi-conducteurs), la réduction des gradients de tension sur les interrupteurs (améliorant ainsi le rendement du convertisseur) et l'amélioration des formes d'ondes de tension et de courant.[1], [4]

Dans ce projet de fin d'études, notre objectif est de concevoir un convertisseur matriciel multiniveaux pentaphasé et de développer des techniques de modulation adaptées à cette structure. Le projet est divisé en quatre parties :

Une revue bibliographique qui présente l'état de l'art sur les différentes structures matricielles multiniveaux, en mettant l'accent sur les avantages de la structure matricielle multi-niveaux. Elle examine également les différentes applications des convertisseurs matriciels multi-niveaux et présente les techniques de modulation classiques.

La deuxième partie consiste en la modélisation de notre topologie et en une simulation MATLAB/Simulink de deux stratégies de modulation spécifiques à notre convertisseur : la modulation SVM à 2 vecteurs actifs et la modulation SVM à 4 vecteurs actifs sur les deux structures (l'onduleur et le convertisseur matriciel).

La troisième partie présente une vue d'ensemble de la carte STM32, en expliquant les périphériques utilisés dans notre projet ainsi que leurs performances. Nous mettons l'accent sur le timer à haute résolution et ses avantages pour la génération de signaux asymétriques dans notre travail.

Enfin, nous présentons les résultats pratiques obtenus, en les validant par rapport aux résultats de la simulation. Ces résultats nous permettent de formuler des perspectives et des recommandations pour notre travail.

En résumé, ce projet de fin d'études vise à étudier un convertisseur matriciel multi-niveaux pentaphasé et à développer des techniques de modulation adaptées à cette structure. Nous examinons également les avantages des convertisseurs matriciels multiniveaux, en mettant l'accent sur leur utilisation dans les machines électriques. Le projet est organisé en plusieurs parties, comprenant une revue bibliographique, une modélisation et simulation, une présentation de la carte STM32, ainsi que des résultats pratiques et des recommandations.

CHAPITRE I : ETAT DE L'ART SUR LES CONVERTISSEURS MATRICIELS MULTINIVEAUX

CHAPITRE I: ETAT DE L'ART SUR LES CONVERTISSEURS MATRICIELS MULTINIVEAUX

I.1 Introduction

Le premier chapitre de ce mémoire est consacré à l'état de l'art sur les convertisseurs matriciels multiniveaux. Les convertisseurs matriciels sont des dispositifs de conversion de puissance qui offrent des avantages tels que la réduction des pertes de commutation, la possibilité de contrôler de manière précise la tension et le courant de sortie, ainsi que la flexibilité de conception pour s'adapter à différentes applications. Ce chapitre commence par introduire le concept de convertisseurs matriciels et les différentes topologies de base telles que le convertisseur à point neutre clampé (NPC), la structure à capacité flottante et le convertisseur en pont H cascadé (CHB). Ensuite, il explore les domaines d'application de ces convertisseurs, notamment dans les énergies renouvelables, les véhicules électriques et les systèmes de transmission d'énergie électrique. Le chapitre se termine par une discussion sur les techniques de modulation et les contraintes de conception associées aux convertisseurs matriciels multiniveaux, telles que le problème d'équilibrage du point milieu et la tension du mode commun.

I.2 Concept des convertisseurs matriciels

Un convertisseur matriciel est un convertisseur AC-AC, transformant la tension et la fréquence d'une source d'alimentation électrique en une forme différente, souhaitée pour une utilisation spécifique.[9]

Le nom "convertisseur matriciel" vient de la matrice de puissance utilisée pour connecter toute phase d'entrée avec toute phase de sortie et les interrupteurs de puissance de la matrice sont bidirectionnels,afin de bloquer la tension et conduire le courant dans les deux sens. [1]

Il existe deux types de base d'un convertisseur matriciel :

I.2.1 Convertisseur matriciel direct

Dans ce type, chaque n phase d'entrée est connectée directement à l'une des m phases de sorties, la conversion s'effectue donc en une seule étape et aucun élément de stockage d'énergie est nécessaire car ça convertit une grandeur alternative d'entrée en une grandeur alternative de sortie.[5]



Figure I-1 : Convertisseur matriciel direct

L'intérêt de ce type de convertisseur réside dans le fait qu'il peut présenter [4] :

- Des circuits simples et compacts ;
- Une modulation de la tension de sortie avec une amplitude et une fréquence réglable ;

- Des courants sinusoïdales à l'entrée et à la sortie ;

- Fonctionnement avec un facteur de puissance unitaire à l'entrée et tout type de charge à la sortie.

- Fonctionnement à quatre quadrants.

Malgré ses nombreux avantages, le CMC présente également des inconvénients, tels que [4] :

- Les surtensions et le problème de la protection
- Augmentation de la complexité du contrôle ;
- Mise en œuvre d'interrupteurs à quadrants difficiles à commander ;

I.2.2 Convertisseur matriciel indirect

Le convertisseur matriciel indirect 3 phases vers penta phases est un dispositif qui permet de convertir une puissance électrique alternative à trois phases en une puissance alternative à cinq phases. Il est composé de deux étages principaux : le redresseur et l'onduleur.[5]

Le redresseur convertit le signal alternatif en entrée en un signal continu à l'aide de six interrupteurs bidirectionnels. L'onduleur convertit ce signal continu en un signal alternatif à cinq phases plus proche d'une forme d'onde sinusoïdale avec une fréquence et une amplitude de phase souhaitées.[6]

Précisant que les rôles des deux étages sont indépendants l'un de l'autre;" le redresseur assure un courant sinusoïdal en entrée, et l'onduleur génère une tension sinusoïdal ajustée en amplitude et en fréquence"

I.2.3 Filtre d'entrée

Les convertisseurs matriciels produisent des harmoniques de haute fréquence qui peuvent perturber d'autres systèmes électroniques en générant des perturbations à haute fréquence indésirables. Pour éviter cela, il est nécessaire d'ajouter un filtre réactif qui doit être petit et léger(pour des fréquences élevées), tout en ayant une fréquence de coupure inférieure à la fréquence de commutation. De plus, le filtre doit absorber peu de puissance réactive et garantir une faible chute de tension au niveau de l'inductance indiquée dans la figure suivante[4]



Figure I-2 : Schéma du filtre d'entrée pour une phase



Figure I-3 : Les variantes du convertisseur matriciel



Figure I-4 : La structure du convertisseur matriciel indirect (IMC conventionnel)[3]

Le tableau1 recapitule des informations servant à comparer entre les différentes topologies citées.

Topologie	Facilité de commande	Perte par conduction	Bidirectionnalité en puissance	Nombre de transistors (IGBT-DIODE)	Nombre de diodes
IMC conventionnel	Normale	Plus élevé	Oui	22	0
Sparse	Normale	Elevé	Oui	19	13
Very sparse	Facile	Plus élevé	Oui	16	10
Ultra-sparse	Facile	Moins élevé	Non	13	16
A étage inverseur	Complexe	Elevé	Oui	18	18

Tableau I-1 : Co	mparaison entre	les différentes (topologies	de	l'IMC
------------------	-----------------	-------------------	------------	----	-------

I.2.4 Applications

Dans la littérature, l'entraînement de moteur est le domaine d'application le plus largement étudié pour les MCs[6] Les MC ont été proposés pour des applications telles que les UPFCs[7] (Flexible AC Transmission Systems), les alimentations électriques mobiles [63-65], les éoliennes [8] et les micro-réseaux [9]

I.2.4.1 AC motor drives :

Le domaine dans lequel les MC peuvent être potentiellement exploités est celui des entraînements de moteurs à courant alternatif. Actuellement, les applications d'entraînement de moteurs sont dominées par les convertisseurs de source de tension. Les résultats expérimentaux montrent que le système d'entraînement à base de MC peut suivre efficacement la vitesse de consigne et réguler facilement le facteur de puissance d'entrée, ce qui est difficile à réaliser avec un système d'entraînement basé sur un VSI.[10]

I.2.4.2 UPFC (des systèmes de transmission d'énergie électrique)

Les MC peuvent être utilisés pour améliorer les performances des systèmes de transmission d'énergie électrique UPFC. Les MC-UPFC sont plus compacts, plus légers et plus efficaces que les UPFC traditionnels grâce à l'absence de condensateur CC. Des recherches ont montré des résultats prometteurs.[10]

I.2.4.3 Production d'énergie renouvelable

Les MC sont utilisés pour maximiser l'efficacité des éoliennes, en régulant la puissance réactive et en permettant une meilleure coopération de contrôle. Ils sont adaptés à la production éolienne en mer grâce à leur taille compacte et leur faible poids. Plusieurs stratégies de contrôle ont été étudiées dans ce domaine.[10]

I.2.4.4 les alimentations électriques mobiles

Les MC peuvent être utilisés comme source d'alimentation mobile pour les générateurs diesel à vitesse variable, offrant des avantages tels que la réduction de la pollution sonore et de l'air. Une unité d'alimentation mobile basée sur MC a été proposée pour le service des avions, éliminant ainsi

l'utilisation d'une unité de puissance auxiliaire alimentée par du carburant. Ce domaine présente un intérêt pour l'industrie et l'académie[10]

I.2.4.5 Micro-réseau

Les MC peuvent être utiles pour intégrer les sources d'énergie renouvelable dans les microréseaux, que ce soit en mode autonome ou connecté au réseau. Cependant, davantage de recherches sont nécessaires pour optimiser les performances de cette application. Des tests ont été réalisés pour évaluer les performances de l'application MC dans les micro-réseaux autonome, montrant ainsi un potentiel prometteur pour cette technologie.[10]

I.3 Convertisseurs matriciels multiniveaux

Au cours des dernières années, les convertisseurs matriciels et les topologies de convertisseurs multiniveaux ont suscité un vif intérêt significatif.

Ce type de convertisseur est le résultat de l'intégration du convertisseur multiniveau et du convertisseur matriciel. [11]

I.3.1 Concept des convertisseurs multiniveaux :

Les convertisseurs multi-niveaux sont des systèmes de conversion de puissance qui permettent de convertir une tension d'entrée continue ou alternative en une tension de sortie à plusieurs niveaux. Ils sont composés de semi-conducteurs de puissance et de sources de tension capacitives qui, lorsqu'ils sont correctement connectés et contrôlés, peuvent générer une forme d'onde de tension à plusieurs niveaux avec une fréquence, une phase et une amplitude variables et contrôlables.

Le nombre de niveaux d'un convertisseur est défini comme le nombre de valeurs de tension constantes qui peuvent être générées par le convertisseur entre la borne de sortie et un nœud de référence interne.

Ce type de convertisseur présente essentiellement deux avantages. D'une part les structures multi-niveaux permettent de limiter les contraintes en tension subies par les interrupteurs de puissance : chaque composant, lorsqu'il est à l'état bloqué, supporte une fraction d'autant plus faible de la pleine tension de bus continu que le nombre de niveaux est élevé. D'autre part, la tension de sortie délivrée par les convertisseurs multi-niveaux présente d'intéressantes qualités spectrales. Le fait de multiplier le nombre de niveaux intermédiaires permet de réduire l'amplitude de chaque front montant ou descendant de la tension de sortie. Alors l'amplitude des raies harmoniques est par conséquent moins élevée.[12]

C'est pourquoi qu'ils sont utilisés dans de nombreuses applications, notamment les systèmes électriques de transport, les systèmes énergétiques renouvelables, les systèmes de distribution électrique et les systèmes de stockage d'énergie.[12]–[14]

Cependant, ces convertisseurs peuvent également présenter certains problèmes, tels que les pertes de commutation, les courants de fuite et les oscillations de tension[15], qui peuvent affecter leur performance et leur durée de vie. En outre, les convertisseurs multiniveaux peuvent présenter des problèmes d'équilibrage de tension[16], qui peuvent entraîner une réduction de l'efficacité énergétique et une usure prématurée des composants. Les problèmes de refroidissement [17]peuvent également être un défi pour les convertisseurs multiniveaux hybrides, en raison de leur complexité et de leur demande de puissance élevée. Enfin, les coûts des convertisseurs multiniveaux peuvent être plus élevés que ceux des convertisseurs à deux niveaux, en raison du nombre plus élevé de composants et de la complexité de leur conception et de leur mise en œuvre[18]. Ces problèmes nécessitent une attention particulière pour garantir une performance optimale et une durée de vie prolongée des convertisseurs multiniveaux.

I.4 Topologies de base des convertisseurs multiniveaux:

Les topologies classiques des convertisseurs multi-niveaux incluent:

- 1. Convertisseur à point neutre clampé (NPC)
- 2. Convertisseur à capacités flottantes (FC)
- 3. Convertisseur en pont H cascadé (CHB)

I.4.1 Convertisseur à point neutre clampé (NPC)

Le convertisseur triphasé Neutral Point Clamped (NPC) utilise des semi-conducteurs commandables montés en antiparallèle avec des diodes pour créer trois niveaux de tension. Deux condensateurs de même capacité sont utilisés pour diviser la tension d'entrée en deux niveaux de tension, et des diodes de clampes sont utilisées pour créer un troisième niveau de tension qui est le niveau zéro.[19], [20]

I.4.2 Structure à capacité flottante :

Cette structure utilise des interrupteurs commandables et des capacités flottantes pour créer trois niveaux de tension en sortie, similaire à la structure NPC mais en utilisant des capacités flottantes pour créer le niveau zéro volt.

Elle utilise deux interrupteurs commandables par phase pour connecter ou déconnecter les capacités flottantes de l'entrée pour diviser la tension d'entrée en deux niveaux de tension, le troisième niveau de tension est créé par une capacité flottante connectée à la tension de sortie lorsque les interrupteurs commandables sont coupés.[21]

I.4.3 Convertisseur en pont H cascadé (CHB)

Le convertisseur 3 niveaux est issu de la mise en série des ponts en H (ou cellules partielles). Chaque cellule partielle est alimentée par une source de tension continue qui doivent être galvaniquement isolées les unes des autres, afin d'éviter un court-circuit lors de leur mise en série. [19]



Figure I-5 : (a) Schéma d'un convertisseur NPC à 3 niveaux[24] (b) Schéma d'un convertisseur FC à 3 niveaux[23] (c) Schéma de la mise en série des ponts en H[14]

I.5 Comparaison entre les topologies de base

Les trois topologies de base d'un convertisseur multi-niveaux (convertisseur NPC, à condensateurs flottants et le convertisseur cascadé en pont H) ont des avantages et des inconvénients différents.

La topologie de pont H cascadé est généralement considérée comme la plus facile à réaliser et à concevoir, mais elle nécessite des sources de tensions indépendantes pour chaque cellule. [14], [22]

Topologie	NPC	FC	СНВ
Nombre d'interrupteurs de puissance	2 (N – 1)	2 (N – 1)	2 (N – 1)
Nombre de diodes en Antiparallèle	2 (N – 1)	2 (N – 1)	2 (N – 1)
Nombre de diodes de Bouclages	(N-1) (N-2)	/	/
Nombre de capacités Flottantes	/	(N-1)(N-2)/2	/
Nombre de sources continues	1	1	(N-1)/2
Total des composants	$N^2 + 2N - 3$	$(N^2 + 7N - 8) / 2$	(9/2) (N-1)
le déséquilibre de la tension	Moyen	Élevé	Très petit



Figure I-6 : Evolution du cout de revient des topologies de bases en monophasé [3]

Dans la figure précédente, l'évolution du cout de revient des topologies de base en fonction du nombre de niveaux est montrée, expliquant ainsi le choix de la topologie NPC qui est la moins couteuse pour notre utilisation qui est de l'ordre de 3 niveaux.

I.6 Domaines d'application :

Les convertisseurs multiniveaux sont utilisés dans divers domaines d'application tels que:

I.6.1 Énergies renouvelables:

Ils sont couramment utilisés pour connecter les générateurs d'énergie renouvelable, comme les éoliennes et les panneaux solaires, au réseau électrique.

I.6.2 Systèmes de stockage d'énergie:

Ils peuvent être utilisés pour connecter les batteries et les supercondensateurs aux réseaux électriques pour stocker l'énergie produite par les énergies renouvelables.

I.6.3 Véhicules électriques:

Ils sont utilisés pour connecter les batteries des véhicules électriques à leur moteur électrique.

I.6.4 Applications industrielles:

Ils peuvent être utilisés dans les applications industrielles pour alimenter les machines et les équipements électriques.

I.6.5 Systèmes de transmission et de distribution d'énergie:

Ils peuvent être utilisés pour connecter les générateurs d'énergie à haute tension aux réseaux de transmission et de distribution d'énergie.

I.7 Convertisseur T-NPC

I.7.1 Généralités

La topologie T-NPC est une variante de la topologie NPC (Neutral Point Clamped) utilisée pour les convertisseurs multiniveaux. Elle utilise un nombre réduit d'interrupteurs et de diodes de clamp pour créer une tension de sortie à trois niveaux.

La topologie NPC de base utilise 4 interrupteurs et 2 diodes de clamp pour créer une tension de sortie à trois niveaux, elle remplace ces 2 diodes de clamp par 2 interrupteurs à 3 segments, ce qui permet de réduire le nombre d'interrupteurs dans chaque bras de 4 à 2.

Cette modification permet de réduire les pertes dans les diodes de clamp, d'augmenter la fréquence de commutation moyenne et de répartir de manière plus uniforme les pertes dans les composants. La topologie T-NPC comporte 3 niveaux de tension de sortie : haut, milieu et bas. Les 2 interrupteurs à 3 segments permettent de sélectionner le niveau de tension de sortie en fonction de la commande de courant. Ces interrupteurs sont connectés aux deux bornes d'un redresseur à pont à diode qui est connecté à la source d'alimentation. Les deux autres interrupteurs sont connectés aux deux bornes d'un redresseur à pont à diode qui est connecté à la charge.

Sauf qu'une complexité accrue des circuits de commande et de commutation se manifeste en raison de la nécessité de gérer les interrupteurs à 3 segments.



Figure I-7 Schéma de la topologie à trois niveaux de type T

Le tableau suivant va récapituler les séquences de conduction du convertisseur T-NPC :

Tableau I-2 : Tableau récapitulatif des séquences de conduction du convertisseur T-NPC

Etat	\mathbf{V}_{out}	T	T ₂	T ₃	T ₄
Р	$+V_{dc}/2$	ON	ON	OFF	OFF
0	0	OFF	ON	ON	OFF
Ν	-V _{dc} /2	OFF	OFF	ON	ON

I.7.2 Comparaison entre la structure NPC et T-NPC :

La structure NPC (Neutral Point Clamped) et la structure T-NPC sont toutes les deux utilisées pour les convertisseurs multiniveaux.

La structure NPC utilise 4 interrupteurs et 2 diodes de clamp pour créer une tension de sortie à trois niveaux. Elle est plus simple à mettre en œuvre et à commander, mais elle présente des pertes élevées dans les diodes de clamp et une fréquence de commutation moyenne plus basse.

La structure T-NPC utilise 2 interrupteurs à 3 segments et 2 diodes de clamp pour créer une tension de sortie à trois niveaux. Elle permet de réduire les pertes dans les diodes de clamp, d'augmenter la fréquence de commutation moyenne et de répartir de manière plus uniforme les pertes dans les composants. Cependant, elle est plus complexe à mettre en œuvre et à commander en raison de la nécessité de gérer les interrupteurs à 3 segments.

La figure suivante montrera la différence entre les deux topologie en terme de pertes de commutation.



Figure I-8 comparaison entre les pertes de commutation entre 3L-NPC et T-type [23]Topologies avancées des convertisseurs matriciels multiniveaux

I.7.3 Convertisseur matriciel direct multi-niveaux à pont en H

Quand les commutateurs bidirectionnels du convertisseur matriciel direct standard sont remplacés par un ou plusieurs interrupteurs à pont en H, on obtient une topologie de MMC à pont en H. La tension du condensateur pour chaque pont en H doit être contrôlée, et une forme d'onde de sortie multi niveaux peut être obtenue.[24]



Figure I-9Convertisseur matriciel multiniveau à Pont H cascadé[13]

Ce convertisseur a une facilité d'extension à un nombre élevé de cellules sur chaque phase, sans complexité additionnelle et ses interrupteurs supportent la même tension de blocage

I.7.4 Le convertisseur matriciel à deux étages multiniveaux

I.7.4.1 Le convertisseur matriciel indirect multiniveaux

Il est issu du mariage du convertisseur matriciel indirect et le convertisseur multiniveau à diode de clamps.[24]

Toutes ses phases sont connectés à un même bus DC, ce qui permet une distribution efficace de l'énergie, de plus ,la tension aux bornes des interrupteurs est généralement de la moitié de la tension du circuit intermédiaire, c qui réduit les pertes de commutation.



Figure I-10 : La structure du convertisseur matriciel indirect à trois niveaux[4]

I.7.4.2 Le convertisseur matriciel sparse indirect multiniveaux

Cette structure permet de supprimer trois composants commandables du redresseur par rapport à la topologie précédente. En revanche, en fonction du sens de transit de la puissance, trois transistors et trois diodes (puissance transmise à la charge) ou deux transistors et deux diodes (puissance réinjectée dans le réseau d'entrée) sont conducteurs. Les pertes par conduction de cette topologie seront par conséquent, plus importantes que celles générées par le redresseur de la solution "matriciel indirect".[25]



Figure I-11 : La structure du convertisseur matriciel « sparse » indirect à trois niveaux[2]

I.7.4.3 Le convertisseur matriciel multiniveaux t-type

Cette topologie comprend un étage redresseur connecté à un onduleur de type T à trois niveaux. L'étage redresseur est constitué de deux redresseurs de source de courant à quatre quadrants connectés en série, chacun comprenant six interrupteurs bidirectionnels. Ces redresseurs génèrent deux sources de tension continue pour l'étage de l'onduleur de type T à trois niveaux. Le pôle négatif du redresseur de source de courant supérieur est connecté au pôle positif du redresseur de source de courant inférieur, et ce point commun est relié au point commun des trois interrupteurs bidirectionnels de l'étage onduleur[26]



Figure I-12 : La structure du convertisseur matriciel multiniveaux t-type[2]

I.7.5 Applications et intérêt du MMC :

Le convertisseur matriciel multi-niveaux a été créé pour des applications nécessitant de bons facteurs de conversion et une faible présence d'harmoniques. Un avantage clé du convertisseur matriciel multi-niveaux est sa capacité à maintenir une haute efficacité sur une large plage de points de fonctionnement, y compris à faible puissance de fonctionnement (c'est-à-dire à basse vitesse du vent). Cela est nécessaire pour améliorer la capture d'énergie du système d'éolienne à vitesse variable, car c'est à ces faibles niveaux de puissance de fonctionnement que le système opère la plupart du temps.[27]

I.8 Etat de l'art sur les techniques de modulations :

La modulation des convertisseurs matriciels était pour la première fois introduite en 1976[25], [28], depuis, plusieurs techniques de commande des interrupteurs ont été présentées et développées dans [28]–[30], ces stratégies de modulation peuvent être classées en deux principales catégories :

- Méthodes vectorielles
- Méthodes scalaires

Étant donné que le fonctionnement du convertisseur matriciel classique est similaire et équivalent à celui du matriciel multi-niveaux indirect, les techniques de modulation initialement développées pour le MC sont applicables aux IMC à l'exception de celle qui utilise un vecteur rotationnel [29]la plupart des travaux et recherches réalisés sur les techniques de commandes des IMC utilisent la modulation de largeur d'impulsion, la modulation vectorielle spatiale et plus récemment le contrôl prédictif et le commande par traitement numérique des images[1].Ces techniques ont grandement évolué au fil des années en raison de l'apparition de nouvelles structures et surtout avec l'émergence des topologies dites multi-niveaux des convertisseurs matriciels.

I.8.1 Méthodes vectorielles :

La modulation vectorielle avait été initialement utilisée pour la commande des onduleurs, avant d'être ensuite étendue aux convertisseurs matriciels pour la première fois en 1989 [31], [32]elle se base sur la représentation vectorielle des tensions dans le plan complexe. Elle est devenue très populaire au cours de ces dernières années, en particulier pour des applications d'entraînement des machines à courant

alternatif. Ces techniques permettent de synthétiser le vecteur de tension appelé "vecteur de référence " à partir des vecteurs d'état du convertisseur.

Dans [33]une technique ISVM d'un convertisseur matriciel indirect pentaphasé a été développée, cette structure est caractérisée par un rapport de transfert de tension qui atteint 0.79, la difficulté réside dans le calcul des rapports cycliques dûe au nombre de phases en entrée et en sorties. Les résultats de la simulation et des essais expérimentaux sont également présentés

Les méthodes de modulation vectorielles peuvent être également utilisées pour réduire la tension de mode commun, qui est un problème majeur des convertisseurs matriciels multi-niveaux, la méthode présentée dans [34]permet de réduire cette tension en choisissant les vecteurs d'états adéquats puis les arranger dans l'étage onduleur, elle permet de réduire les pertes par commutation et la THD des tensions des phases de sorties.La méthode proposée dans [35]permet de réduire grandement les distorsions des tensions de phases causées par la commutation des interrupteurs. La technique est validée par des résultats expérimentaux.

I.8.2 Méthodes scalaires :

La première méthode a été présentée en 1980 par Venturini et Alessina [36], [37]elle a été appliquée à un convertisseur avec 9 commutateurs bi-directionnels dont les états peuvent être représentés sous forme de matrice appelée "matrice de conversion "d'où l'appellation "convertisseur matriciel ".Elle calcule une fonction de commutation qui fait intervenir les rapports cycliques de chaque interrupteur du convertisseur et permet de générer des tensions de sortie de forme d'onde sinusoïdales par échantillonnage séquentielle des tensions d'entrée qui sont caractérisées par une amplitude et une fréquence fixes.

Les inconvénients majeurs de cette méthode sont le faible rapport de transformation entre les tensions d'entrée et de sortie qui ne peut pas dépasser 50%, le facteur de puissance en entrée qui dépend de la sortie [37]Cette technique a été optimisée pour atteindre un rapport de tension de 86% par la modification de la tension de sortie [25], [36]en injectant l'harmonique d'ordre 3 de la tension de d'entrée et de sortie.

Plusieurs techniques de modulation scalaire ont été développées, la méthode de G.Roy [38]qui consiste à calculer le rapport instantané des tensions d'entrée de phase mesurées, les résultats obtenus sont montrés dans [25]

I.9 Contraintes dans la conception des convertisseurs matriciels multiniveaux

I.9.1 Problème d'équilibrage du point milieu

Afin d'obtenir les différents niveaux de tension en sortie, certaines structures multiniveaux utilisent le fractionnement du bus continu.

Une des structures les plus connues utilisant ce principe sont les structures de type Neutral Point Clamped (NPC). [39]

Cet équilibrage se réalise lorsque la valeur moyenne courant dans chaque condensateur est nulle : $\langle i_1 \rangle = \langle i_2 \rangle = \dots \langle i_n \rangle$; n étant le nombre de condensateurs.

Le problème principal vient du processus de charge-décharge dû à la commande des deux condensateurs qui sert à créer les différents niveaux de tension en sortie. Ce qui fait que leurs tensions changent continuellement entraînant ainsi la fluctuation du potentiel du point milieu. [20]

De plus, le fait que les deux condensateurs ne sont généralement pas identiques en termes de capacité ou de vieillissement peut également entraîner une légère différence de tension entre eux.

Cette différence de tension peut affecter l'équilibre de tension entre les différents niveaux de sortie et, par conséquent, la qualité de la sortie de la structure multiniveau. [19] [18]


Figure I-13 : Schéma montrant le fractionnement de la source DC[39]

Les convertisseurs matriciels connaissent également ce problème. Ces convertisseurs ont souvent un filtre à condensateur en entrée qui sert à créer un bus continu à partir de la tension alternative d'entrée. En essayant toutes les combinaisons possibles de commutations de l'étage redresseur, on peut s'apercevoir que l'on a deux condensateurs liés à la partie onduleur tout en ayant le fameux point milieu. Les capacités du filtre agissent donc comme un bus continu pour la structure multiniveau.

I.9.1.1 Conséquences du problème d'équilibrage du point milieu

Parmi les problèmes rencontrés à cause du déséquilibre du point milieu, on peut citer :

- 1. une déformation de la forme d'onde de la tension de sortie
- 2. un déséquilibre de la tension de sortie
- 3. une augmentation de la tension directe des interrupteurs
- 4. une réduction de la fiabilité du convertisseur.
- 5. des distorsions d'harmoniques aux niveaux des tensions générées

I.9.1.2 Solutions possibles

Vu le effets néfastes de ce déséquilibre sur les paramètres de sortie du convertisseur, plusieurs études se sont enchaînées afin d'y remédier. Plusieurs solutions ont été proposées, dont on cite : **1.Modification au niveau convertisseur**

Ce type de solution vise à équilibrer la tension des capacités par modification du circuit du convertisseur en ajoutant un dispositif d'équilibrage au niveau des capacités combinant un hacheur de type BUCK et un autre de type BOOST (circuit d'équilibrage).

T1, D1, L1 et C2 composent le convertisseur Buck. T2, D2, L2 et C1 se composent de convertisseur Boost comme illustré dans la figure[40]



Figure I-14 : Circuit d'équilibrage

On distingue deux modes de fonctionnement :

Mode buck

En mode Buck, lorsque la tension de C1 est supérieure à celle de C2, le convertisseur Buck s'active pour équilibrer la tension de point neutre en régulant la tension de C2. Cela se fait en fermant T1 pour que le courant circule dans L1 et C2, puis en ouvrant T1 pour que C2 reçoive l'énergie emmagasinée dans L1. La commande se fait avec un rapport cyclique constant.

Mode Boost

Lorsque Vc2>Vc1, le convertisseur Buck ne fonctionne pas. L'énergie du condensateur C2 est transférée à C1 indirectement. Quand T2 est fermé, l'énergie est stockée dans L2 et transférée à C1 lorsque T2 est ouvert. C1 est réglé jusqu'à l'équilibre de tension. La commande se fait également avec un rapport cyclique constant.

2. Modification au niveau de la stratégie de commutation

La commande devra maintenir l'équilibre des tensions des condensateurs. Pour ce faire, il faut connaître la variation de la tension et le sens du courant pour déterminer le fonctionnement des convertisseurs. Une fois les états possibles du convertisseur connus, on peut établir un algorithme de commande pour maintenir l'équilibre des tensions, peu importe le sens du courant. L'algorithme nécessite une connaissance de l'écart entre les tensions des condensateurs et le sens du courant alternatif. [40], [41] **3.** Application des vecteurs redondants dans le cas d'une modulation SVM :

Afin d'assurer l'équilibre du point neutre du convertisseur, la valeur moyenne du courant i₀ du neutre doit être nulle pendant une période d'échantillonnage Ts, en choisissant une combinaison de vecteurs appropriés.

dans [42], la méthode présentée consiste à ajuster les temps d'application des vecteurs redondants (vecteurs de telle sorte que la tension du point neutre reste équilibrée, l'ajustement appropriée est déterminée en mesurant uniquement les tensions des condensateurs et les courants de sortie.



Figure I-15 : L'application des vecteurs redondants pour l'équilibrage du point milieu[2]

I.9.2 La tension du mode commun

la tension de mode commun est la tension qui est appliquée simultanément à toutes les phases de la charge par rapport à une référence commune qui est dans notre cas le point neutre de la charge.

Elle est donc la différence de potentiel entre le neutre de la charge et le point milieu de la source DC.

Le problème principal provient du fait que le potentiel du point neutre de la charge est flottant.En se basant sur la loi des mailles, cette tension s'écrit de la manière suivante :

$$v_{CM}(t) = \frac{1}{m} \sum_{i=1}^{m} v_{i0} \approx v_{NO}(t),$$

où m est le nombre de phases et vi0 est la i-ème tension phase-terre de sortie du convertisseur.



Figure I-16 : Schéma multi phase général montrant le mode commun[43]

I.9.2.1 Problèmes causés par la CMV

La tension de mode commun peut entraîner une variété de conséquences néfastes pour les convertisseurs ainsi que pour la charge, notamment : [43]

- Surtensions au niveau des phases de sortie du convertisseur ce qui peut causer un déséquilibre du système
- formation de capacités parasites et de courants de fuites au niveau des conducteurs
- Commutation aléatoire et intempestives des interrupteurs
- Dégradation prématurée des conducteurs ainsi que leurs matériaux d'isolation et des enroulements des machines électriques connectées au convertisseur
- Interférences électromagnétiques qui risquent de perturber le fonctionnement des équipements se trouvant à proximité

"Il est donc important de comprendre ces problèmes et de prendre les mesures nécessaires pour les minimiser.

I.9.2.2 Solutions possibles

Pour minimiser les conséquences négatives de la tension de mode commun, il est important de prendre des mesures appropriées pour atténuer ses effets. Les options



incluent :

Figure I-17 : Stratégies en vue de minimiser la tension de mode commun

1. La réduction de la tension de mode commun à travers les filtres passifs et actifs

Les filtres compensateurs de tension de mode commun sont des solutions matérielles utilisées pour améliorer les performances des onduleurs. Ils peuvent être classés en filtres passifs et actifs. Les filtres passifs peuvent être installés à l'entrée ou à la sortie de l'onduleur. Ceux installés à la sortie sont généralement constitués d'inducteurs en série et de capacités en parallèle et visent à atténuer les fluctuations de tension de mode commun vues par le réseau tout en réduisant les courants de mode commun perçus par la charge.[44]



Figure I-18 : Raccordement du filtre passif à la sortie du convertisseur [44]

En plus de cela, la tension de mode commun peut également être filtrée de manière active, comme le montre la figure 4-5. Ce filtre actif à la sortie de l'onduleur injecte une tension opposée à la tension de mode commun afin de la compenser.



Figure I-19 : Filtrage actif « push-pull »[44]

2. La réduction de la tension de mode commun à travers les stratégies de commande

Ces stratégies visent à réduire le (dv/dt) dans la tension de sortie qui apparaît pendant la commutation afin de réduire le courant en mode commun. A titre d'exemple :

 a) Les méthodes PWM contrôlent la tension de mode commun en ajoutant une composante homopolaire à la tension de sortie de l'onduleur et ceci en utilisant la distribution de porteuses.[45]

b) Les méthodes SVPWM à 4 vecteurs actifs : Cette méthode permet de reconstituer le vecteur de référence dans le plan d-q et d'annuler le vecteur résultant dans le plan x-y en même temps, Son principe consiste à sélectionner 4 vecteurs actifs, où chaque deux sont en phase dans le repère d-q mais en opposition de phase dans le repère x-y,ainsi on peut choisir

uniquement les vecteurs qui peuvent fournir une tension de mode commun nulle.[3] a utilisé le tableau suivant pour éliminer la tension de mode commun dans l'onduleur multiniveau penta phasé.[3]

-Région 1-	00000	000-11	100-10	10-100	01-100	00000
$V_{ref} / \left(\frac{V_{dc}}{2}\right) \le 0.618$	V ₀₁	V ₇ (I)	V ₁₅ (X)	$V_{15}(I)$	$V_7(X)$	V01
-Région 2-	00000	10-100	1 1-1-1 0	1 0-1-1 1	100-10	00000
$V_{ref} / \left(\frac{V_{dc}}{2} \right) > 0.618$	V ₀₁	$V_{15}(I)$	V ₂₃ (X)	$V_{23}(I)$	$V_{15}(X)$	V ₀₁

Afin d'assurer une performance adéquate des deux stratégies précédemment mentionnées, une fréquence de commutation relativement élevée est requise. Par conséquent, une troisième stratégie a été suggérée pour remédier à ce besoin;

d) La stratégie MLI à élimination sélective des harmoniques :

La stratégie PWM à élimination sélective des harmoniques (SHE-PWM) est une méthode couramment utilisée pour la régulation de la tension de mode commun (CMV) dans les convertisseurs multi-niveaux. Elle permet d'obtenir une tension de sortie de haute qualité avec une faible fréquence de commutation. Cependant, la méthode de réduction de la CMV avec SHE-PWM est différente des autres méthodes, car elle utilise des angles de commutation plutôt que des vecteurs de tension ou des distributions de porteuses. Pour réduire le CMV dans les convertisseurs multiniveaux, un modèle SHE-PWM modifié a été proposé en incorporant des harmoniques de séquence zéro (ZSH) dans les équations et en fixant leur amplitude à zéro. Cela réduit le CMV en raison de l'absence de ZSH dans le spectre harmonique des tensions de phase.[46]

3. Réduction de la tension de mode commun par équilibrage du point neutre:

La tension de mode commun est donnée par :

Vcm=Vno=(Vao+Vbo+Vco)/3

Cette équation montre que, pour une modulation de type vectorielle par exemple, la tension de mode commun dépend des vecteurs actifs utilisés (27 au total), la figure suivante montre les différentes valeurs de la CMD en fonction des vecteurs d'états des interrupteurs du convertisseur :



Figure I-20 : vecteurs d'états des interrupteurs du convertisseur[47] [48]

La tension de mode commun peut être réduite à moins de ½ Vdc (valeur minimale) en utilisant les 19 vecteurs actifs qui correspondent à cette valeur uniquement, les 7 vecteurs restants servent à contrôler le potentiel du point neutre,

Il n'est cependant pas possible de réduire la tension de mode commun et de contrôler l'équilibre du point neutre simultanément

Dans les deux cas, la tension de sortie est égale à ½ Vdc, et ceci permet de réduire la tension de mode commun et de contrôler le potentiel du point neutre en même temps. [49]

I.10 Conclusion

En conclusion, le premier chapitre de ce mémoire a permis de dresser un état de l'art sur les convertisseurs matriciels multiniveaux. Nous avons examiné les différentes topologies de base telles que le convertisseur à point neutre clampé (NPC), la structure à capacité flottante et le convertisseur en pont H cascadé (CHB), ainsi que les domaines d'application tels que les énergies renouvelables, les véhicules électriques et les systèmes de transmission d'énergie électrique. Nous avons également discuté des techniques de modulation et des contraintes de conception associées aux convertisseurs matriciels multiniveaux, telles que le problème d'équilibrage du point milieu et la tension du mode commun. La connaissance de ces aspects est importante pour la conception et l'optimisation des systèmes de fiabilité et de coût. Le prochain chapitre se concentrera sur les techniques de modulation avancées pour les convertisseurs matriciels multiniveaux.

Chapitre II : Commande et modélisation

CHAPITRE II: MODULATION VECTORIELLE DU CONVERTISSEUR MATRICIEL INDIRECT MULTINIVEAUX PENTA PHASE I3LMC5P

II.1 INTRODUCTION :

Le chapitre II se focalise sur la modulation vectorielle du convertisseur matriciel indirect multiniveaux penta phase I3LMC5P. Il présente la modélisation du convertisseur, l'application de la commande par modulation vectorielle et les résultats de simulation. Ce convertisseur est utilisé dans divers domaines industriels et énergétiques, et la modulation vectorielle joue un rôle clé dans sa commande.

Le chapitre débute par la modélisation du convertisseur, en examinant l'onduleur et le redresseur. Ensuite, la modulation vectorielle est appliquée à l'onduleur en utilisant des techniques telles que la SVM à deux et quatre vecteurs actifs, avec présentation des résultats de simulation. La modulation vectorielle est également appliquée au redresseur, et les résultats correspondants sont présentés.

Enfin, la synchronisation et la modulation vectorielle sur le matriciel du convertisseur sont abordées, avec les résultats de simulation et l'évaluation globale des performances de la commande.

Ce chapitre constitue une contribution essentielle pour la compréhension et l'application de la modulation vectorielle dans le contexte spécifique du convertisseur matriciel indirect multiniveaux penta phase I3LMC5P

II.2 Modélisation du convertisseur

II.2.1 La partie onduleur

Le schéma du convertisseur matriciel T-NPC pentaphasé à 3 niveaux est représenté dans la figure 2-1.

 f_{ij} : représente la fonction de connexion d'un interrupteur situé à la phase i, et est définie comme suit :

$$f_{ij} = \begin{cases} 0 \text{ si } k_{ij} \text{ est ouvert} \\ 1 \text{ si } k_{ij} \text{ est fermé} \end{cases}$$

Puisque le fonctionnement K_{i1} , K_{i1} et K_{i3} , K_{i4} doit être complémentaire, on peut déduire que :

$$\begin{cases} f_{i1} = 1 - f_{i3} \\ f_{i2} = 1 - f_{i4} \end{cases}$$
 II-2

Les fonctions des différents états sont définies comme suit :

$$\begin{cases} f_{ic1} = f_{i1}f_{i2} \text{ pour } l' \text{état } P \\ f_{ic2} = f_{i2}f_{i3} \text{ pour } l' \text{état } 0 \\ f_{ic3} = f_{i3}f_{i4} \text{ pour } l' \text{état } N \end{cases}$$
II-3

La matrice de conversion du convertisseur est la suivante :

$$\begin{bmatrix} C_{\nu} \end{bmatrix} = \begin{pmatrix} f_{1c1} & f_{1c2} & f_{1c3} \\ f_{2c1} & f_{2c2} & f_{2c3} \\ f_{3c1} & f_{3c2} & f_{3c3} \\ f_{4c1} & f_{4c2} & f_{4c3} \\ f_{5c1} & f_{5c2} & f_{5c3} \end{pmatrix}$$
 II-4

Les tensions des phases par rapport au point milieu sont définies par :

$$\begin{bmatrix} V_{ao} \\ V_{bo} \\ V_{co} \\ V_{do} \\ V_{eo} \end{bmatrix} = \begin{pmatrix} f_{1c1} & f_{1c2} & f_{1c3} \\ f_{2c1} & f_{2c2} & f_{2c3} \\ f_{3c1} & f_{3c2} & f_{3c3} \\ f_{4c1} & f_{4c2} & f_{4c3} \\ f_{5c1} & f_{5c2} & f_{5c3} \end{pmatrix} \cdot \begin{bmatrix} V_{dc} \\ 2 \\ 0 \\ -\frac{V_{dc}}{2} \end{bmatrix}$$
II-5

Les tensions composées sont données par les relations :

$$\begin{cases} U_{ab} = V_{ao} - V_{bo} \\ U_{bc} = V_{bo} - V_{co} \\ U_{cd} = V_{co} - V_{do} \\ U_{de} = V_{do} - V_{eo} \\ U_{ea} = V_{eo} - V_{ao} \end{cases}$$
 II-6

On peut déduire la forme matricielle suivante :

$$\begin{bmatrix} U_{ab} \\ U_{bc} \\ U_{cd} \\ U_{de} \\ U_{ed} \end{bmatrix} = \begin{pmatrix} f_{1c1} - f_{2c1} & f_{1c2} - f_{2c2} & f_{1c3} - f_{2c3} \\ f_{2c1} - f_{3c1} & f_{2c2} - f_{3c2} & f_{2c3} - f_{3c3} \\ f_{3c1} - f_{4c1} & f_{3c2} - f_{4c2} & f_{3c3} - f_{4c3} \\ f_{4c1} - f_{5c1} & f_{4c2} - f_{5c2} & f_{4c3} - f_{5c3} \\ f_{5c1} - f_{1c1} & f_{5c2} - f_{1c2} & f_{5c3} - f_{1c3} \end{pmatrix} \cdot \begin{bmatrix} \frac{V_{dc}}{2} \\ 0 \\ -\frac{V_{dc}}{2} \end{bmatrix}$$
 II-7

Les tensions simples par rapport au neutre peuvent être déterminées par :

$$\begin{cases} V_{An} = \frac{4 \cdot V_{ao} - V_{bo} - V_{co} - V_{do} - V_{eo}}{5} \\ V_{Bn} = \frac{-V_{ao} + 4 \cdot V_{bo} - V_{co} - V_{do} - V_{eo}}{5} \\ V_{Cn} = \frac{-V_{ao} - V_{bo} + 4 \cdot V_{co} - V_{do} - V_{eo}}{5} \\ V_{Dn} = \frac{-V_{ao} - V_{bo} - V_{co} + 4 \cdot V_{do} - V_{eo}}{5} \\ V_{En} = \frac{-V_{ao} - V_{bo} - V_{co} - V_{do} + 4 \cdot V_{eo}}{5} \end{cases}$$
II-8

On remplace l'équation 1 dans l'équation 2 et on obtient :

$$\begin{bmatrix} V_{An} \\ V_{Bn} \\ V_{Cn} \\ V_{En} \end{bmatrix}$$

$$= \frac{1}{5} \cdot \begin{bmatrix} 4 * f_{1c1} - f_{2c1} - f_{3c1} - f_{4c1} - f_{5c1} & 4 * f_{1c3} - f_{2c3} - f_{3c3} - f_{4c3} - f_{1c3} - f_{5c3} \\ 4 * f_{2c1} - f_{3c1} - f_{4c1} - f_{5c1} - f_{1c1} & 4 * f_{2c3} - f_{4c3} - f_{1c3} - f_{3c3} - f_{4c3} - f_{1c3} - f_{3c3} \\ 4 * f_{3c1} - f_{4c1} - f_{5c1} - f_{1c1} - f_{2c1} & 4 * f_{3c3} - f_{4c3} - f_{1c3} - f_{5c3} - f_{1c3} - f_{2c3} \\ 4 * f_{4c1} - f_{5c1} - f_{1c1} - f_{2c1} - f_{3c1} & 4 * f_{4c3} - f_{1c3} - f_{5c3} - f_{1c3} - f_{2c3} \\ 4 * f_{5c1} - f_{2c1} - f_{3c1} - f_{4c1} - f_{1c1} & 4 * f_{4c3} - f_{1c3} - f_{5c3} - f_{1c3} - f_{2c3} \\ 4 * f_{5c1} - f_{2c1} - f_{3c1} - f_{4c1} - f_{1c1} & 4 * f_{5c3} - f_{1c3} - f_{2c3} - f_{3c3} \\ 4 * f_{5c1} - f_{2c1} - f_{3c1} - f_{4c1} - f_{1c1} & 4 * f_{5c3} - f_{1c3} - f_{2c3} - f_{3c3} \\ 4 * f_{5c1} - f_{2c1} - f_{3c1} - f_{4c1} - f_{1c1} & 4 * f_{5c3} - f_{1c3} - f_{2c3} - f_{3c3} \\ 4 * f_{5c1} - f_{2c1} - f_{3c1} - f_{4c1} - f_{1c1} & 4 * f_{5c3} - f_{1c3} - f_{2c3} - f_{3c3} - f_{4c3} - f_{1c3} \\ - \frac{V_{dc}}{2} \end{bmatrix}$$

Les courants d'entrées :

$$\begin{bmatrix} I_p \\ I_0 \\ I_N \end{bmatrix} = \begin{bmatrix} f_{1c1} & f_{1c2} & f_{1c3} & f_{1c4} & f_{1c5} \\ f_{2c1} & f_{2c2} & f_{2c3} & f_{2c4} & f_{2c5} \\ f_{3c1} & f_{3c2} & f_{3c3} & f_{3c4} & f_{3c5} \end{bmatrix} \cdot \begin{bmatrix} I_a \\ I_b \\ I_c \\ I_d \\ I_e \end{bmatrix}$$
 II-10

II.2.2 La partie redresseur

Les grandeurs d'entrée et de sortie sont liées entre elles avec la matrice de conversion comme suit[4] :

$$\begin{bmatrix} V_a \\ V_b \\ V_c \end{bmatrix} = \begin{bmatrix} C v_{red} \end{bmatrix}^T \cdot \begin{bmatrix} V_{po} \\ V_{no} \end{bmatrix}$$
 II-11

II.3 Application de la commande

II.3.1 SVM sur l'onduleur

La stratégie de modulation utilisée pour l'étage AC est la modulation d'espace vectorielle. Chaque phase de sortie de l'onduleur T-NPC peut avoir trois états possibles qui peuvent être notés : 1,0,-1 qui représentent respectivement : $V_{dc}/2$, 0 et - $V_{dc}/2$.

L'onduleur possédant cinq phases en sortie, il existe donc 3^s vecteurs d'état possibles. cependant, les systèmes polyphasés doivent impérativement être transformés en un système électrique biphasé dans le cas de la modulation vectorielle, cette transformation est définie par :

$$V_{ref}(d-q) = \frac{2}{5} \left(V_{an} + aV_{bn} + a^2 V_{cn} + a^3 V_{dn} + a^4 V_{en} \right)$$

Avec $a = e^{i2\pi/5}$ II-12

Il existe aussi une autre transformation de système qui a pour but d'éliminer les harmoniques de faible fréquence (l'harmonique d'ordre 3 apparaissant le plus souvent), la transformation à appliquer est la suivante:

$$V_{ref}(x - y) = \frac{2}{5} \left(V_{an} + aV_{cn} + a^2 V_{en} + a^3 V_{bn} + a^4 V_{dn} \right)$$

Avec $a = e^{j2\pi/5}$ II-13

Les différents états de l'onduleur T-NPC pentaphasée peuvent être montrés dans la figure suivante :



Figure II-1 Représentation vectorielle des états de conduction de l'onduleur T-NPC dans (a): le plan (d-q), dans (b): le plan (x-y).

Chaque plan est divisé en 10 secteurs, chaque secteur possède le même ensemble de vecteurs actifs décalés d'un angle de $\frac{\pi}{5}$. Le tableau suivant définit tous les vecteurs d'états possibles du secteur 1.

				Tension	de sortie		
Vecteurs		Les états	<i>V</i> _{réf} <u><i>V</i>_{dc}</u> 2 Plan	θ_{out} d-a	V _{réf} <u>V_{dc}</u> 2 Plan	θ _{out}	Tension MC
	V01	[1 1 1 1 1]	0	-	0	J -	$V_{dc}/2$
Zéros	V02	[0 0 0 0 0]	0	_	0	_	0
	V03	[-1 -1 -1 -1 -	0	_	0	_	$-V_{dc}/2$
	. 05	1]	-		-		· uc/ _
	$V_1(I)$	[1-1 0 0-1]	0.1528	0°	1.0472	0°	$-V_{dc}/10$
	V ₂ (I)	[-1 0-1-1 0]	0.2472	0°	0.6472	180°	$-3V_{dc}/10$
	V ₃ (I)	[0 1 0 0 1]	0.2472	0°	0.6472	180°	$V_{dc}/5$
	V ₄ (I)	[1 0-1 1-1]	0.2906	18°	1.2311	54°	0
	V ₅ (I)	[0-1-1-1]	0.4000	0°	0.4000	0°	$-2V_{dc}/5$
	$V_6(I)$	[10000]	0.4000	0°	0.4000	0°	<i>V</i> _{dc} /10
	V ₇ (I)	[0 0 0-1 1]	0.4702	18°	0.7608	234°	0
	V ₈ (I)	[-1 1-1-1 1]	0.4944	0°	1.2944	180°	$-V_{dc}/10$
	V ₉ (I)	[1 1 -1 1 0]	0.5313	9.73°	0.9989	85.61°	$V_{dc}/5$
	V ₁₀ (I)	[1-1-1 0-1]	0.5313	26.26°	0.9989	22.38°	$-V_{dc}/5$
	V ₁₁ (I)	[1-1 0-1 0]	0.6173	13.61°	0.8596	314.26°	$-V_{dc}/10$
	V ₁₂ (I)	[0 1-1 0 1]	0.6173	22.38°	0.8596	153.73°	<i>V_{dc}</i> /10
Actifs	V ₁₃ (I)	[0 0-1-1 0]	0.6472	0°	0.2472	180°	$-V_{dc}/5$
	V ₁₄ (I)	[1 1 0 0 1]	0.6472	0°	0.2472	180°	3V _{dc} /10
	V ₁₅ (I)	[1 0-1 0 0]	0.7608	18°	0.4702	54°	0
	V ₁₆ (I)	[1-1-1-1]	0.8000	0°	0.8000	0°	$-3V_{dc}/10$
	V ₁₇ (I)	[1 0 0-1 1]	0.8596	9.73°	0.6173	265.61°	<i>V_{dc}</i> /10
	V ₁₈ (I)	[0 0-1-1 1]	0.8596	26.26°	0.6173	202.38°	$-V_{dc}/10$
	V19(I)	[0 1-1-1 1]	0.8944	0°	0.8944	180°	0
	V ₂₀ (I)	[1 1-1 0 1]	0.9989	13.61°	0.5313	134.26°	$V_{dc}/5$
	V ₂₁ (I)	[1-1-1-1 0]	0.9989	22.38°	0.5313	333.73°	$-V_{dc}/5$
	V ₂₂ (I)	[1 0-1-1 0]	1.0472	0°	0.1528	0°	$-V_{dc}/10$
	V ₂₃ (I)	[1 0-1-1 1]	1.2311	18°	0.2906	234°	0
	V ₂₄ (I)	[1 1-1-1 1]	1.2944	0°	0.4944	180°	$V_{dc}/10$

Tableau II-1 Liste des vecteurs actifs du secteur 1.

II.3.1.1 SVM à deux vecteurs actifs :

Cette méthode consiste à utiliser deux vecteurs actifs V_a et V_b de même module |V| et déphasés de $\pi/5$ pour synthétiser le vecteur de tension de référence. Le vecteur de référence est défini comme suit :

$$V_{ref} = d_a V_a + d_b V_b + d_o V_o \text{ avec } d_a + d_b + d_o = 1$$
II-14

Avec d_a , d_b , d_o les rapports cycliques, qui représentent la proportion du temps pendant lequel le vecteur actif est appliqué pendant une période complète, les formules pour calculer ces rapports sont :

$$d_{a}=m_{v}\sin(\pi/5-\theta)$$

$$d_{b}=m_{v}\sin(\theta)$$

$$d_{o}=1-d_{a}-d_{b}$$
II-15

avec $0 < \theta < \pi/5$ et $m_v = |V_{ref}|/|V|\sin(\pi/5)$



Figure II-2 Synthétisation du vecteur de référence à partir des vecteurs actifs adjacents.

Choix des vecteurs actifs :

Le choix des vecteurs à utiliser dans la modulation vectorielle ainsi que la répartition de chaque région sont indiqués comme suit :

Tableau II-2 Liste de	s vecteurs d'états à	utiliser pour	chaque région
-----------------------	----------------------	---------------	---------------

	$r = V_{ref} /(V_{dc}/2)$	Vecteurs
Région 1	0 <r<0.4< th=""><th>V_{01}-$V_6(I)$-$V_6(II)$-V_{01}</th></r<0.4<>	V_{01} - $V_6(I)$ - $V_6(II)$ - V_{01}
Région 2	0.4 <r<1.0472< th=""><th>V_{01}-V_{22}(I)-V_{22}(II)-V_{01}</th></r<1.0472<>	V_{01} - V_{22} (I)- V_{22} (II)- V_{01}
Région 3	1.0472 <r<1.2944< th=""><th>V₀₁-V₂₄(I)-V₂₄(II)-V₀₁</th></r<1.2944<>	V ₀₁ -V ₂₄ (I)-V ₂₄ (II)-V ₀₁

La valeur tension de mode commun relative à chaque vecteur choisi est égale à $|\frac{V_{dc}}{10}|$, qui, comme indiqué dans le tableau des vecteurs actifs du secteur 1, est la plus faible valeur non nulle de cette grandeur.



Figure II-3 : Secteurs et répartitions des régions de la SVM à 2 vecteurs actifs

Séquences de commutations pour chaque région :

Les tableaux suivants montrent les différentes séquences de conduction de chaque interrupteur pour les différentes régions du premier secteur :

Région 1 :

Tableau II-3 Etats de conduction des interrupteurs dans la région 1.

	Ts									
	Ts/2				Ts/2					
	T ₀ /4	T _a /2	T _b /2	T ₀ /4	T _o /4	T _b /2	T _a /2	T ₀ /4		
S11										
S12										
S13										
S14										
S15										

S21								
S22								
S23								
S24								
S25								
	Vo	Va	V _b	Vo	Vo	$\mathbf{V}_{\mathbf{b}}$	Va	Vo

Région 2 :

Tableau II-4 Etats de conduction des interrupteurs dans la région 2.

		Ts									
		Ts	s/2			Ts	s/2				
	T ₀ /4	T _a /2	T _b /2	T ₀ /4	T ₀ /4	T _b /2	T _a /2	T ₀ /4			
S11											
S12											
S13											
S14											
S15											
S21											
S22											
S23											
S24											
S25											
[Vo	Va	$\mathbf{V}_{\mathbf{b}}$	Vo	Vo	$\mathbf{V}_{\mathbf{b}}$	$\mathbf{V}_{\mathbf{a}}$	Vo			

		Ts									
		Ts	s/2			Ts	s/2				
	T _o /4	T _a /2	T _b /2	T ₀ /4	T _o /4	T _b /2	T _a /2	T ₀ /4			
S11											
S12											
S13											
S14											
S15											
S21											
S22											
S23											
S24											
S25											
ŀ	Vo	Va	V _b	Vo	Vo	V _b	V_{a}	Vo			

Tableau II-5 Etats de conduction des interrupteurs dans la région 2.

II.3.1.2 Résultats de simulation

Les résultats de la simulation de la SVM à deux vecteurs sur l'onduleur et les courbes de réglages sont présentés dans les figures 4, 5, 6, 7.

V _{dc} (V)	100
Fréquence (Hz)	50
Fréquence de commutation fs (kHz)	10
R (Ω)	25
L (H)	0.1

r= 0.35 :



Figure II-4 (a,b) Tension simple et son spectre, (c,d) Courant de sortie et son spectre, (e)Tension de mode commun.



Figure II-5 (a,b) Tension simple et son spectre, (c,d) Courant de sortie et son spectre, (e)Tension de mode commun.





(e)

Figure II-6 (a,b) Tension simple et son spectre, (c,d) Courant de sortie et son spectre, (e)Tension de mode commun.





(e)

Figure II-7 (a,b) Tension simple et son spectre, (c,d) Courant de sortie et son spectre, (e)Tension de mode commun.



Figure II-8 Courbes de réglages de la SVM à deux vecteurs (a) : Taux de fondamental, (b): THD.

Interprétation des résultats :

Les tensions de sortie des cinq phases suivent avec précision les valeurs de référence et présentent une symétrie parfaite par rapport à la moitié de la période.

Pour un taux de modulation compris entre 0 et 0,4, qui correspond à la région 1 de la méthode, une présence significative de l'harmonique de rang 3 est observée dans le spectre de fréquence des tensions et des courants. En revanche, dans les autres régions (2 et 3), on constate un faible taux d'harmonique de rang 3.

Cette observation indique que, dans la région 1, la troisième harmonique joue un rôle plus prépondérant dans la composition des signaux électriques. L'harmonique de rang 3 est une composante de fréquence trois fois supérieure à la fréquence fondamentale, et sa présence significative dans le spectre indique que le signal électrique est davantage influencé par cette composante harmonique.

Dans les régions 2 et 3, le faible taux d'harmonique 3 suggère que, dans ces régions, d'autres harmoniques ou composantes de fréquence peuvent être plus prononcées, tandis que l'harmonique de rang 3 joue un rôle moins important dans la composition globale des signaux électriques. Ceci peut être constaté par la forme parfaitement sinusoïdale des courants de sortie dans ces régions, cette caractéristique est attribuée également à la présence d'une inductance qui agit comme un filtre pour les harmoniques de haute fréquence.

En ce qui concerne la valeur de la tension de mode commun, elle oscille entre les valeurs de $-\frac{Vdc}{10}et \frac{Vdc}{10}$. Il s'agit d'une mesure de la composante de tension partagée par tous les conducteurs d'une ligne ou d'un circuit, et sa fluctuation est constatée dans cet intervalle spécifique.

Une observation supplémentaire est que, indépendamment de la valeur du taux de modulation, les harmoniques de haute fréquence présentes dans le spectre des tensions se trouvent aux alentours des multiples pairs de la fréquence de commutation des interrupteurs.

Cette constatation met en évidence le fait que les harmoniques de fréquence élevée sont directement liées à la fréquence de commutation des interrupteurs utilisés.

Le taux de modulation maximum de linéarité est égale à 1.2, le système devient non linéaire audelà de cette valeur. De plus, la valeur du THD diminue avec l'augmentation du taux de modulation, indépendamment de la fréquence de sortie.

II.3.1.3 SVM à quatre vecteurs actifs

La méthode des SVM à quatre vecteurs actifs permet de générer un vecteur de tension de référence en utilisant quatre vecteurs d'état actifs. Elle offre un plus grand nombre de combinaisons possibles de ces vecteurs, ce qui permet de réduire de manière significative les harmoniques de basse fréquence.

Cette méthode implique la sélection de deux paires de vecteurs. La première paire est en phase dans le plan (d-q), ce qui signifie qu'ils ont la même orientation. La deuxième paire est en opposition de phase dans le plan (x-y), orientés dans des directions opposées. En calculant les rapports cycliques appropriés, la résultante vectorielle du vecteur de référence dans le plan (x-y) devient nulle.

En utilisant cette approche, il est possible de synthétiser un vecteur de tension de référence avec une répartition optimisée des vecteurs actifs, ce qui permet de minimiser les distorsions harmoniques indésirables dans le système.

Première méthode :

Calcul des rapports cycliques :

Le vecteur de tension de référence peut être écrit comme suit :

$$T_{s}\vec{V}_{dqref} = T_{0}\vec{V}_{0} + T_{1}\vec{V}_{1} + T_{2}\vec{V}_{2} + T_{3}\vec{V}_{3} + T_{4}\vec{V}_{4}$$
$$T_{s}\vec{V}_{xyref} = T_{0}\vec{V}_{0} + T_{1}\vec{V}_{1} + T_{2}\vec{V}_{2} + T_{3}\vec{V}_{3} + T_{4}\vec{V}_{4}$$

 T_0, T_1, T_2, T_3, T_4 Représentent les durées d'application de chaque vecteur actif, et T_s la période de commutation.

 $T_s = T_1 + T_2 + T_3 + T_4$

 \vec{V}_{dqref} Représente le vecteur de tension de référence dans le plan d-q.

 \vec{V}_{xyref} Représente le vecteur de tension de référence dans le plan x-y.

L'équation précédente mise sous forme matricielle :

$$\begin{pmatrix} T_{0} \\ T_{1} \\ T_{2} \\ T_{3} \\ T_{4} \end{pmatrix} = \begin{pmatrix} V_{d0} & V_{d1} & V_{d2} & V_{d3} & V_{d4} \\ V_{q0} & V_{q1} & V_{q2} & V_{q3} & V_{q4} \\ V_{x0} & V_{x1} & V_{x2} & V_{x3} & V_{x4} \\ V_{y0} & V_{y1} & V_{y2} & V_{y3} & V_{y4} \\ 1 & 1 & 1 & 1 & 1 \end{pmatrix}^{-1} \begin{pmatrix} V_{dref} \\ V_{qref} \\ V_{xref} \\ V_{yref} \\ 1 \end{pmatrix} T_{s}$$
 II-16

Les éléments de cette matrice sont les composantes de chaque vecteur actif utilisé, les composantes du vecteur de référence sont :

$$V_{dref} = V_{ref} \cos \theta$$

 $V_{qref} = V_{ref} \sin \theta$ II-17
 $V_{yref} = V_{yref} = 0$

La première méthode à 4 vecteurs actifs proposée permet d'éliminer la tension de mode commun en choisissant les vecteurs actifs appropriés, les vecteurs du secteur 1 dans chacun des plans d-q et x-y sont montrés dans les figures suivantes :



Figure II-9 Ensemble des vecteurs actifs du secteur 1 dans le plan d-q.



Figure II-10 Ensemble des vecteurs actifs du secteur 1 dans le plan x-y.

Pour le vecteur actif V_1 par exemple, ses composantes sont :

$$V_{d1} = 0.7608 \cos(-\frac{\pi}{10})$$
$$V_{qref} = 0.7608 \sin(-\frac{\pi}{10})$$
$$V_{yref} = 0.7608 \cos(-\frac{3\pi}{10})$$
$$V_{yref} = 0.7608 \sin(-\frac{3\pi}{10})$$

La résolution du système d'équation précédent aboutit aux expressions des durées de conduction suivantes :

 $T_0 = T_s - T_s M \cos \theta$

 $T_1 = 0.764M\sin\theta - 2.352M\cos\theta$

 $T_2 = 1.236M\sin\theta - 3.804M\cos\theta$

 $T_3 = 0.764M\sin\theta + 2.352M\cos\theta$

 $T_4 = 0.764M\sin\theta + 2.352M\cos\theta$

Avec
$$-\frac{\pi}{10} \le \theta \le \frac{\pi}{10}$$
 et $M = \frac{V_{ref}}{\frac{V_{dc}}{2}} \le 1$ qui représente le taux de modulation II-18

Tableau II-6 Choix des vecteurs actifs de la SVM à 4 vecteurs.

Vecteurs actifs	V ₁	V ₃	V ₂	V_4	V ₀
0 <m<1< td=""><td>[1 0 -1 0 0]</td><td>[1 0 0 -1 0]</td><td>[1 0 -1 -1 1]</td><td>[1 1 -1 -1 0]</td><td>[0 0 0 0 0]</td></m<1<>	[1 0 -1 0 0]	[1 0 0 -1 0]	[1 0 -1 -1 1]	[1 1 -1 -1 0]	[0 0 0 0 0]

II.3.1.4 Résultats de simulation :

Les figures **II-11**, **II-12** et **II-13** montrent les résultats de simulation de la méthode proposée cidessus ainsi que les courbes de réglages dans la figure **II-14** :

r=0.2 :





Figure II-11 (a,b) Tension simple et son spectre, (c,d) Courant de sortie et son spectre, (e)Tension de mode commun.



59



Figure II-12 (a,b) Tension simple et son spectre, (c,d) Courant de sortie et son spectre, (e) Tension de mode commun.





Figure II-13 (a,b) Tension simple et son spectre, (c,d) Courant de sortie et son spectre, (e)Tension de mode commun.



Figure II-14 Courbes de réglages de la SVM à 4 vecteurs (a) : Taux de fondamental, (b): THD.

Interprétation des résultats :

On constate que le pourcentage des harmoniques de haute fréquence, qui se situent multiples pairs de la fréquence de commutation, diminue considérablement à mesure que le taux de modulation augmente.

On remarque la forme d'onde parfaitement sinusoïdale des courants de sortie, résultant de l'harmonique d'ordre 3.

Par ailleurs, il convient de noter que la tension de mode commun est nulle dans cette méthode de modulation.

Selon les caractéristiques de modulation observées, il est constaté que le taux maximal de modulation linéaire est égal à 1. Au-delà de cette valeur, le système présente des comportements non linéaires. De plus, on observe une diminution de la distorsion harmonique totale (THD) à mesure que le taux de réglage augmente. Par ailleurs, il est remarqué que les valeurs de THD et de taux fondamental ne dépendent pas de la fréquence.

- Deuxième méthode :

Le but principal de cette méthode est d'utiliser une variété de vecteurs pour pouvoir obtenir qu'une seule commutation par chaque vecteur.



La répartition des régions du secteur 1 est la suivante :

Figure II-15 Répartition des régions du secteur 1 de la deuxième méthode.

Le tableau suivant représente le choix des vecteurs actifs

Région A	10001	10000	00000	0 0-1 0 0	0 0-1-1 0	0-1-1-1 0
Kegioli A	V ₁₃ (II)	V ₆ (I)	V ₀₁	$V_6(II)$	$V_{13}(I)$	V ₁₄ (II)
Région B	10001	10000	10-100	0 0-1 0 0	0 0-1-1 0	0-1-1-10
Region D	V ₁₃ (II)	V ₆ (I)	$V_{15}(I)$	$V_6(II)$	$V_{13}(I)$	V ₁₄ (II)
Págion C	10001	10000	1 0-1 0 0	1 0-1-1 0	0 0-1-1 0	0-1-1-1 0
Region	$V_{13}(II)$	$V_6(I)$	$V_{15}(I)$	$V_{17}(II)$	$V_{13}(I)$	$V_{14}(II)$
Págion D	10001	10-101	10-100	0 0-1 0 0	0 0-1-1 0	0-1-1-10
Region D	V ₁₃ (II)	V ₂₂ (II)	V ₁₅ (I)	$V_6(II)$	$V_{13}(I)$	V ₁₄ (II)
Dágion E	10001	10-101	1 0-1 0 0	1 0-1-1 0	0 0-1-1 0	0-1-1-1 0
Region E	V ₁₃ (II)	V ₂₂ (II)	V ₁₅ (I)	V ₁₇ (II)	V ₁₃ (I)	V ₁₄ (II)
Dágion E	11001	11-101	1 1-1-1 1	1 0-1-1 1	1 0-1-1 0	0 0-1-1 0
Kegion F	V ₁₄ (I)	V ₂₀ (I)	V ₂₄ (I)	V ₂₃ (I)	V ₁₇ (II)	V ₁₃ (I)
Págion G	11001	11-101	10-101	1 0-1-1 1	1 0-1-1 0	0 0-1-1 0
Region O	V ₁₄ (I)	V ₂₀ (I)	V ₂₂ (II)	V ₂₃ (I)	V ₁₇ (II)	V ₁₃ (I)
Dágion U	10001	10-101	1 0-1-1 1	1 0-1-1 0	0 0-1-1 0	0-1-1-1 0
Region II	V ₁₃ (II)	V ₂₂ (II)	V ₂₃ (I)	V ₁₇ (II)	V ₁₃ (I)	V ₁₄ (II)
Dágion I	10001	10-101	1 0-1-1 1	1 0-1-1 0	1-1-1-1 0	0-1-1-10
Region J	V ₁₃ (II)	V ₂₂ (II)	V ₂₃ (I)	V ₁₇ (II)	$V_{21}(I)$	V ₁₄ (II)
Págion K	10001	1 0-1 0 1	1 0-1-1 1	1-1-1-11	1-1-1-1 0	0-1-1-1 0
Kegioli K	V ₁₃ (II)	V ₂₂ (II)	V ₂₃ (I)	$V_{24}(II)$	V ₂₁ (I)	$V_{14}(II)$

Tableau II-7 Choix des vecteurs actifs pour chaque région.

II.3.1.1 Résultats de simulation :

Les figures 17 et 7 montrent résultats de simulation et les courbes de réglages :





Figure II-16 (a,b) Tension simple et son spectre, (c,d) Courant de sortie et son spectre, (e)Tension de mode commun.



Figure II-17 Courbes de réglage

Interprétation des résultats

Les figures démontrent clairement la quasi-élimination des harmoniques de basse fréquence. De plus, la sélection des vecteurs a permis une seule commutation lors de la transition d'un vecteur à un autre. Cependant, la tension de mode commun demeure élevée.

II.3.2 SVM sur le redresseur

L'étage redresseur a pour fonction de produire la tension continue nécessaire à l'étage onduleur, tout en maintenant les courants d'entrée sinusoïdaux et en permettant de contrôler le facteur de puissance.



Figure II-18 : L'étage redresseur du convertisseur

L'étage redresseur est toujours commandé pour assurer un maximum de tension V_{pn} de sorte que la modulation sur l'étage onduleur commande le rapport global de transfert de tension. Par conséquent, on peut éliminer le vecteur nul.

Les interrupteurs du redresseur, à savoir : S_{pA} , S_{pB} , S_{pC} , S_{nA} , S_{nB} , S_{nC} ; ne peuvent avoir que six combinaisons possibles afin d'éviter le circuit ouvert. Ces six combinaisons sont divisées en six vecteurs actifs de courant d'entrée, allant de I₁ à I₆.

Il est important de noter que les interrupteurs bidirectionnels du redresseur sont commandés de manière à éviter tout court-circuit des lignes d'entrée.

$$S_{pA} + S_{pB,+} + S_{pC} = I$$

$$S_{nA} + S_{nB,+} + S_{nC} = I$$
II-19

La modulation vectorielle se faire à l'aide de la transformation de Clark pour maintenir les amplitudes constantes. La représentation du vecteur d'espace de courant s'écrit comme suit :

$$I_{ref} = \frac{2}{3}(I_a + aI_b + a^2I_2)$$
 Tel que $a = e^{j\frac{2\pi}{3}}$ II-20

Le tableau suivant représente toutes les combinaisons possibles des commutateurs de l'étage redresseur ainsi que les tensions de sortie et les courants d'entrée :

Vecteur	Ftat	Ia	Ī.	L	I	Ain	LIPN	
I1	[100	Ira	I	1c	2	π	Ult	
11	0101	11e	- Ire	0	$\frac{2}{\sqrt{2}}I_{re}$	$-\frac{1}{6}$	UAB	
	010]				V 3	0		
T	[100	I	0	T	2	π	TT	
12	[100	Ire	0	- 1 _{re}	$\frac{2}{\sqrt{2}}I_{re}$	<u></u>	U _{AC}	
	001]				$\sqrt{3}$	0		
т	5010	0	T	T	2	-	TT	
13	[010	0	I _{re}	- I _{re}	$\frac{2}{L}I_{re}$	511	U_{BC}	
	001]				$\sqrt{3}$	6		
	5010				2	π		
14	[010	- I _{re}	I _{re}	0	$\frac{Z}{I_{re}}$	$\frac{\pi}{2}$	U_{BA}	
	100]				$\sqrt{3}$	2		
				_				
I_5	[001	- I _{re}	0	I _{re}	$\frac{2}{I_{re}}$	$-\frac{5\pi}{-}$	U _{CA}	
	100]				$\sqrt{3}$	6		
I_6	[001	0	- Ire	I _{re}	$\frac{2}{1}$ Inc	$-\frac{\pi}{2}$	U_{CB}	
	010]				$\sqrt{3}^{-re}$	Z		
I_0	[100	0						
	100]							
I_7	[010	0						
	010]							
I_8	[001	0						
	001]							

Tableau II-8 Etats des interrupteurs et vecteurs de commutations du redresseur.

Les vecteurs du courant d'entrée permettent de déterminer les connections des tensions de phases d'entrée aux bornes p et n du bus continu. pour synthétiser le vecteur de référence I_{in} deux vecteurs actifs adjacents Iy et I_{δ} sont sélectionnés en fonction du secteur où le vecteur de I_{in} est localisé.



Figure II-19 : Les vecteurs actifs.

Pour maintenir un ensemble des courants d'entrée et des tensions d'entrée avec un facteur de puissance contrôlable, les tensions d'entrée doivent être synchronisées avec les courants d'entrée. Par l'utilisation de la transformation d'espace vectorielle (SVM), cet ensemble de courants d'entrée peut être transformé en vecteur de courant d'entrée de référence I_{in} qui peut être exprimé par :

$$I_{in} = |I_{in}|e^{j(\omega_{in}t - \varphi_{in})} = I_{in} \angle \theta_{in}$$
 II-21

 θ_{in} : L'angle du vecteur courant de référence.

 φ_{in} : Le déphasage entre les courants d'entrée et les tensions d'entrée.

Pendant une période de commutation I_{in} est synthétisé à partir des vecteurs actifs adjacents I_y et I_δ avec des rapports cycliques dy et d_δ respectivement. Si les courants d'entrée sont considérés constants pendant une période T_s , le vecteur courant de référence est exprimé comme suit :

$$I_{in} = d\gamma .. I\gamma + d_{\delta} .I_{\delta} + d_{0} .I_{0}$$
 II-22



Figure II-20 : La position du vecteur de courant d'entrée

Le calcul des rapports cycliques d γ et d $_{\delta}$ sont relatifs aux courants I γ et I $_{\delta}$ sont donnés par les équations suivantes :

$$d\gamma = m_{R} \sin(\frac{\pi}{3} - \theta_{in})$$

$$d_{\delta} = m_{R} \sin(\theta_{in})$$

$$d_{0} = 1 - d\gamma - d_{\delta}$$
II-23

Avec m_R : L'indice de modulation du redresseur.

$$0 \le m_{\rm R} = \frac{lin}{lp} \le 1$$
 II-24

La tension du bus continu ne peut être négative, donc trois de ces combinaisons ne seront pas utilisés (vecteurs courants nuls). En conséquence, les nouveaux rapports cycliques ajustés de l'étage redresseur sont déterminés par la relation (II.6).

$$d_{y}^{R} = \frac{d_{y}}{d_{y} + d_{\delta}}$$
$$d_{\delta}^{R} = \frac{d_{\delta}}{d_{y} + d_{\delta}}$$
II-25

II.3.2.1 Résultats de simulation :

Paramètres de simulation :

Après une étude par simulation numérique du comportement dynamique de l'étage redresseur, commandé par SVM, alimenté par une source triphasée équilibrée, les figures 23 et 2 représentent la tension de sortie au niveau du bus contenu et sa valeur moyenne ainsi que les courant d'entrées non filtrés :

$\mathbf{V}_{in}\left(\mathbf{V} ight)$	$220\sqrt{2}$
Fréquence (Hz)	50
Fréquence de commutation fs (kHz)	10
R (Ω)	25
L (H)	0.1



Figure II-21 : la tension redressée et sa valeur moyenne.

La figure montre la tension produite par un redresseur contrôlé par la technique de modulation de vecteur spatial (SVM). La tension continue produite par le redresseur varie entre deux valeurs:

$$\begin{cases} V_{dc}^{min} = \frac{\sqrt{3}V_{max}}{2} \\ V_{dc}^{max} = \sqrt{3}V_{max} \end{cases}$$
II-26

. La technique SVM permet de réguler la tension de manière efficace, sans ondulation ni harmonique de basse fréquence. La tension continue maximale produite par le redresseur est supérieure à la tension d'entrée.



Figure II-22 Les courants d'entrée sans le filtre d'entrée

Interprétation des résultats :

La tension moyenne du bus continu $\langle V_{pn} \rangle$ est maximale et vaut $\sqrt{3}V_{max} \cos \frac{\pi}{6}$, On constate également que les 3 courants des 3 phases d'entrée sont équilibrés, de même amplitude, et déphasées de de $\frac{2\pi}{3}$ rad.

II.3.3 Synchronisation de la SVM à deux vecteurs actifs sur le matriciel

Pour garantir une synchronisation entre l'étage redresseur et l'onduleur, il est essentiel que les deux étages fonctionnent en phase. Cela implique que les transitions et les commutations entre ces étages doivent être réalisées de manière cohérente. En d'autres termes, les séquences de commutation pendant une période donnée Ts doivent être symétriques.

Cette symétrie est cruciale pour obtenir un faible taux de distorsion harmonique et éviter tout déséquilibre des tensions et des courants de sortie. Lorsque les séquences de commutation sont symétriques, les harmoniques indésirables sont réduites, ce qui contribue à maintenir la qualité des signaux de sortie. En revanche, un déséquilibre ou une asymétrie dans les séquences de commutation peut entraîner une distorsion harmonique plus élevée, ainsi que des variations indésirables dans les tensions et les courants de sortie.

Ainsi, pour assurer une synchronisation adéquate entre l'étage redresseur et l'onduleur, il est nécessaire de veiller à la symétrie des séquences de commutation, afin de minimiser la distorsion harmonique et de maintenir un fonctionnement équilibré des tensions et des courants de sortie.

La synchronisation du redresseur et de l'onduleur dans le cas d'une modulation vectorielle à 2 vecteurs actifs ainsi que les durées d'application de chaque vecteur actif est représentée dans le tableau suivant :

Ts										
Iγ				I_{δ}						
T_{γ}				T_{δ}						
$d_{\gamma}T_o$	$d_{\gamma}T_a$	$d_{\gamma}T_b$	$d_{\gamma}T_o$	$d_{\delta}T_o$	$d_{\delta}T_b$	$d_{\delta}T_a$	$d_{\delta}T_{o}$			
Vo	Va	Vb	Vo	Vo	Vb	$\mathbf{V}_{\mathbf{a}}$	Vo			

Tableau II-9 Synchronisation des deux étages pour la SVM à 2 vecteurs.

II.3.3.1 Résultats de simulation :

Les paramètres de simulation du convertisseur matriciel pour les trois méthodes pour différentes valeur de r sont présentées dans les figures suivantes :
$\mathbf{V}_{\max}\left(\mathbf{V} ight)$	311
Fréquence (Hz)	50
Fréquence de commutation fs (kHz)	10
R (Ω)	25
L (H)	0.1

Paramètres du filtre d'entrée :



r=0.1:





(b)





Figure II-23 (a,b) Tension et courant de sortie,(c,d) Spectres de la tension simple et du courant de sortie,(e,f) Tension avec courant d'entrée et tension de mode commun.

r=0.5:





(c)

(d)



Figure II-24 (a,b) Tension et courant de sortie,(c,d) Spectres de la tension simple et du courant de sortie,(e,f) Tension avec courant d'entrée et tension de mode commun.

r=0.9:







(b)



73



Figure II-25 (a,b) Tension et courant de sortie,(c,d) Spectres de la tension simple et du courant de sortie,(e,f) Tension avec courant d'entrée et tension de mode commun.



Figure II-26 Courbes de réglages de la SVM à 2 vecteurs du convertisseur matriciel (a) : Taux de fondamental, (b): THD.

Interprétations des résultats :

D'après les figures II-23, II-24, II-25, II-26 :

La tension de sortie suit de référence et sont symétriques par rapport à la demi-période.

On remarque que la tension d'entrée qui est la tension délivrée par le réseau et le courant d'entrée sont pratiquement en phase.

On constate aussi que la forme d'onde du courant est de forme sinusoïdale, cependant, pour un faible taux de modulation, le pourcentage de l'harmonique d'ordre 3 est élevée, tandis que pour un taux de modulation grand, cette harmonique est inexistante.

En ce qui concerne le spectre de tensions, les harmoniques de haute fréquence se situent aux alentours des multiples pairs de la fréquence de commutation.

Les courbes de réglages montrent que le taux de modulation maximum de linéarité est égale à 0.87, on constate aussi que la THD diminue avec l'augmentation de r.

II.3.4 Synchronisation de la SVM à 4 vecteurs actifs :

La démarche demeure similaire à celle de la SVM à deux vecteurs actifs, à la seule différence qu'il est nécessaire de synchroniser quatre vecteurs plutôt que deux :

Tableau II-10 Synchronisation entre les deux étages pour la SVM à quatre vecteursactifs.

Ts											
Ιγ					I_{δ}						
T_{γ}					T_{δ}						
$d_{\gamma}T_{o}$	$d_{\gamma}T_1$	$d_{\gamma}T_3$	$d_{\gamma}T_2$	$d_{\gamma}T_4$	$d_{\gamma}T_o$	$d_{\delta}T_{o}$	$d_{\delta}T_1$	$d_{\delta}T_3$	$d_{\delta}T_2$	$d_{\delta}T_4$	$d_{\delta}T_{o}$
Vo	<i>V</i> ₁	<i>V</i> ₃	<i>V</i> ₂	V_4	Vo	Vo	<i>V</i> ₁	<i>V</i> ₃	<i>V</i> ₂	V_4	Vo

II.3.4.1 Résultats de simulation :

Première méthode :

La figure suivante montre les résultats de simulation de la méthode SVM à vecteurs proposée appliquée sur le convertisseur matriciel pour un taux de modulation de 0.6 :





Figure II-27Tension et courant de sortie,(c,d) Spectres de la tension simple et du courant de sortie,(e,f) Tension avec courant d'entrée et tension de mode commun.



Figure II-28Courbes de réglages de la première méthode SVM à 4 vecteurs du convertisseur matriciel (a) : Taux de fondamental, (b): THD.

Interprétation des résultats :

D'après les figures 27 et 29 :

La tension simple suit parfaitement la tension de consigne et présente une symétrie parfaite par rapport à la demi-période. Le courant de sortie adopte une forme sinusoïdale, avec une distorsion harmonique faible.

Selon le spectre de la tension simple, les harmoniques de haute fréquence, qui concentrées principalement autour des multiples pairs de la fréquence de commutation, sont faibles. On observe également que le courant d'entrée et la tension d'entrée sont en phase.

Une autre observation importante est que la tension de mode commun est pratiquement nulle.

Selon les courbes de réglage, la limite de linéarité maximale de cette méthode est de 0,8. Par ailleurs, le système devient non linéaire.

On observe une diminution de la distorsion harmonique totale (THD) avec l'augmentation du taux de modulation.

Deuxième méthode :

Les résultats obtenus de la simulation de la deuxième méthode SVM à 4 vecteurs appliquée au convertisseur matriciel à r = 0.8 sont montrés dans la figure suivante :



(a)







Figure II-29(a,b) Tension et courant de sortie,(c,d) Spectres de la tension simple et du courant de sortie,(e,f) Tension avec courant d'entrée et tension de mode commun.



Figure II-30 Courbes de réglages de la deuxième méthode SVM à 4 vecteurs du convertisseur matriciel (a) : Taux de fondamental, (b): THD.

Interprétation des résultats :

La tension simple suit la tension de référence et présente une symétrie parfaite par rapport à la demi-période. Les harmoniques de haute fréquence sont limitées à moins de 30%.

On observe également une phase concordante entre le courant d'entrée et la tension d'entrée. Le courant adopte une forme sinusoïdale sans présenter de distorsion harmonique significative, avec un faible taux de distorsion harmonique totale (THD).

De plus, la tension de mode commun présente une valeur non négligeable. On remarque une diminution de la THD avec l'augmentation du taux de modulation. Cette méthode assure la linéarité du système jusqu'à un taux de modulation de 1.

II.4 Conclusion

Ce chapitre a permis d'explorer en détail la modulation vectorielle du convertisseur matriciel indirect multiniveaux penta phase I3LMC5P. Nous avons commencé par modéliser le convertisseur, en examinant les parties onduleur et redresseur. Cette modélisation nous a permis de mieux comprendre le fonctionnement du convertisseur et les équations sous-jacentes.

On a abordé en détail la modélisation mathématique et la commande des deux étages du convertisseur matriciel, à savoir l'étage onduleur et l'étage redresseur. Pour l'étage redresseur, la méthode de modulation vectorielle (SVM) a été utilisée pour maximiser la tension du bus continu. En ce qui concerne l'étage onduleur, trois méthodes de modulation vectorielle ont été présentées, chacune ayant des objectifs spécifiques.

La première méthode, appelée SVM deux vecteurs, vise à minimiser la tension de mode commun. La deuxième méthode, SVM quatre vecteurs, a pour objectif d'éliminer la tension de mode commun. Enfin, la troisième méthode a été développée pour minimiser le nombre de commutations des interrupteurs, tout en améliorant la qualité de la tension de sortie.

Par la suite, nous avons souligné l'importance de la synchronisation entre les deux étages du redresseur pour assurer le bon fonctionnement du convertisseur matriciel. Nous avons présenté des méthodes permettant d'assurer cette synchronisation, ce qui contribue à la réduction des harmoniques de basse fréquence.

Enfin, nous avons réalisé des simulations pour évaluer les performances de chaque étage (redresseur et onduleur), ainsi que des trois méthodes de modulation sur une charge R-L. Les résultats obtenus ont démontré l'efficacité de notre approche et sa capacité à répondre aux objectifs fixés.

Les courbes de réglage ont cependant montré les limitations du fonctionnement en régime linéaire du convertisseur matriciel, y compris de l'onduleur. Il a été démontré, en particulier, que la limite de linéarité de la modulation vectorielle ne dépend pas de la fréquence de sortie, mais de la méthode utilisée.

En somme, ce chapitre a permis une compréhension approfondie du fonctionnement et de la commande du convertisseur matriciel. Les méthodes de modulation vectorielle proposées ont montré leur pertinence dans l'optimisation de différentes caractéristiques du système. Les résultats des simulations ont validé l'efficacité de notre approche, ouvrant ainsi la voie à des perspectives prometteuses dans le domaine des convertisseurs matriciels.

CHAPITRE III: LA CARTE STM32G474RE

CHAPITRE III: LA CARTE STM32G474RE

III.1 Introduction

Dans ce chapitre, nous abordons en détail le microcontrôleur STM32G474RE, qui joue un rôle central dans notre projet. Nous commençons par examiner les GPIO (General Purpose Input/Output), qui permettent une interface entre le microcontrôleur et les périphériques externes. Ensuite, nous explorons le contrôleur d'interruption vectoriel imbriqué (NVIC), un composant essentiel pour gérer les interruptions et les priorités des événements. Nous poursuivons en présentant le convertisseur analogique-numérique (ADC), qui permet de convertir des signaux analogiques en données numériques exploitables par le microcontrôleur. Enfin, nous étudions les timers, avec différentes catégories telles que les timers de base, les timers à usage général, les timers avancés et les timers à haute résolution.

III.2 Le microcontrôleur STM32G474re

La STM32G474RE est une carte de développement de la famille STM32G4 de STMicroelectronics. Elle est dotée d'un microcontrôleur STM32G474RET6U qui est un processeur ARM Cortex-M4 32 bits à virgule flottante (FPU) et peut fonctionner à une fréquence allant jusqu'à 170 MHz.

Cette carte dispose également de 64 broches pour une connectivité facile avec des périphériques externes et des boucliers (shields) spécialisés. Les cartes STM32 Nucleo-64, y compris la STM32G474RE, offrent aux utilisateurs un moyen abordable et flexible d'essayer de nouveaux concepts et de construire des prototypes en choisissant parmi les différentes combinaisons de performances et de consommation d'énergie fournies par le microcontrôleu

r STM32.

La carte STM32G474RE dispose également de la connectivité Arduino[™] Uno V3 et des en-têtes ST morpho pour étendre facilement les fonctionnalités de la plate-forme de développement ouverte STM32 Nucleo avec un large choix de shields spécialisés. La carte STM32G474RE ne nécessite pas de sonde séparée car elle intègre le débogueur/programmateur ST-LINK. De plus, cette carte est livrée avec des bibliothèques logicielles gratuites et des exemples de code disponibles avec le package MCU STM32CubeG4 pour une programmation facile et rapide.[50]

III.3 GPIO

Les broches d'entrée/sortie, également connues sous le nom de GPIO, permettent aux microcontrôleurs de communiquer avec des éléments électroniques externes. Sur la carte STM32G4 Nucleo-64, les GPIO sont réparties en plusieurs groupes de ports, chaque groupe étant composé de pins mâles ou femelles. Les connecteurs ST morpho CN7 et CN10 sont des pins mâles qui permettent l'accès à toutes les broches d'entrée/sortie de la STM32G4. Les connecteurs Arduino CN5, CN6, CN8 et CN9 sont des pins femelles compatibles avec la norme ArduinoTM Uno V3, qui permettent à la carte STM32G4 de fonctionner avec la plupart des shields conçus pour ArduinoTM. Ces connecteurs peuvent être utilisés pour communiquer avec des éléments électroniques externes, tels qu'un écran LCD ou un capteur de température et ils peut être configuré sous différents modes[50] :

• Entrée (limites 0 / 3,3V) : comme des entrées analogiques pour le cas d'utilisation d'une ADC (Analog to Digital Converter).

• **Sortie :** comme des sorties Push-Pull : les pins sont capables de fournir 0V ou 3,3V avec un courant maximum d'environ +/- 20mA.

• Sortie : PWM.

• Entrée : trigger externe.



Figure 18. Arduino[™] and ST morpho connectors pinout

Figure III-1 Les broches d'entrée/sortie de la stm32g474reLes interruptions :

Les interruptions permettent à un microcontrôleur de suspendre temporairement l'exécution d'un programme en cours pour traiter une tâche de plus grande priorité. Cela est utile pour gérer des événements qui nécessitent une réponse immédiate sans perturber l'exécution du programme principal. Les interruptions sont souvent utilisées pour éviter d'occuper inutilement les ressources du microcontrôleur pour des tâches de minutage, par exemple. Dans les microcontrôleurs STM32G4xx, les interruptions sont gérées par , le contrôleur d'interruption vectoriel imbriqué (NVIC)[51]

III.3.1Le contrôleur d'interruption vectoriel imbriqué (NVIC)

Lorsqu'une interruption survient, le contrôleur d'interruption vectoriel imbriqué (NVIC) détermine quelle interruption doit être traitée en premier en fonction de sa priorité et exécute le code associé à l'interruption, également connu sous le nom de routine de service d'interruption (ISR). Le NVIC gère également la sauvegarde et la restauration des registres pour les routines d'interruption. le microcontrôleur dispose d'un contrôleur d'interruption vectoriel imbriqué (NVIC) qui est capable de gérer jusqu'à 102 canaux d'interruption masquables et 16 lignes d'interruption Cortex-M4, avec 16 niveaux de priorité différents. [52]



Figure III-2 : Schéma du principe de l'interruption

III.4 CONVERTISSEUR ANALOGIQUE NUMERIQUE (ADC)

Un convertisseur analogique-numérique (ADC) est un circuit électronique qui permet de traduire un signal analogique en une valeur numérique. La carte STM32G4 est équipée de cinq ADC qui utilisent la méthode d'approximation successive. Ils ont une résolution native de 12 bits avec une calibration intégrée, cependant La carte offre une résolution de conversion maximale de 16 bits grâce à la technique de suréchantillonnage matériel (oversampling), ce qui permet d'obtenir une précision accrue lors de la conversion du signal.[53]



Figure III-3 : Prototypes de l'ADC

La carte dispose d'une broche de référence externe, ce qui permet d'utiliser une plage de tension d'entrée indépendante de la tension d'alimentation. Les entrées peuvent être en mode simple ou différentiel.

Le convertisseur analogique-numérique dispose de plusieurs modes de conversion, tels que la conversion unique, la conversion continue, la conversion de scannage et la conversion discontinue. En plus de cela, il existe deux autres modes de conversion appelés le mode interleaved et le mode de déclenchement alterné.Dans notre cas, nous avons besoin de mesurer en continu l'angle alpha pour calculer les rapports cycliques du redresseur, contrôler le déphasage d'entrée et le maintenir à zéro. Pour cela, nous utiliserons le mode de conversion continue. [54]



Figure III-4 : Mode de conversion continue

III.5 Les timers

Les timers sont des composants électroniques qui mesurent le temps écoulé entre deux événements. Les microcontrôleurs STM32 intègrent différents types de timers incluent un timer haute résolution, trois timers avancés pour le contrôle de moteurs, jusqu'à neuf timers généraux, deux timers de base, un timer basse consommation. Chacun de ces types offre des fonctionnalités spécifiques adaptées aux besoins d'application. Les timers sont donc des éléments clés dans les microcontrôleurs STM32 pour la gestion du temps et le contrôle précis de tâches chronométrées.[55]

III.5.1 Type des timers

III.5.1.1 Timers de base

Les timers de base sont les timers les plus simples des microcontrôleurs STM32. Ils sont des temporisateurs de 16 bits qui servent essentiellement de générateurs de temps de base et ne disposent pas de broches d'entrée/sortie. Ils sont principalement utilisés pour générer des déclenchements de DAC, mais peuvent également être utilisés comme des bases de temps génériques de 16 bits.

III.5.1.2 Timers à usage general

Les timers généralistes sont des compteurs de recharge automatique de 16 bits pilotés par un prédiviseur programmable. Ils peuvent être utilisés pour diverses fonctions, comme la mesure des durées d'impulsion des signaux d'entrée (capture d'entrée) ou la génération de formes d'ondes de sortie (comparaison de sortie et modulation de largeur d'impulsion). Ils ont également un circuit de synchronisation pour contrôler le

timer avec des signaux externes et interconnecter plusieurs timers. Ils disposent de jusqu'à 4 canaux indépendants pour la capture d'entrée, la comparaison de sortie, la génération de PWM et la sortie en mode impulsions uniques

III.5.1.3 Timers avancés

Les timers avancés de contrôle de moteur ont des sorties PWM complémentaires avec des temps morts programmables et peuvent être utilisés comme des timers généralistes. Les 4 canaux indépendants peuvent être utilisés pour plusieurs fonctions, y compris la capture d'entrée, la comparaison de sortie et la génération de PWM avec une modulation complète. Les fonctionnalités sont partagées avec les timers généralistes TIMx, permettant aux timers de contrôle de moteur avancés de fonctionner avec les timers TIMx via la fonction de liaison de timer.

III.5.1.4 Timers à haute résolution

Type du timer	Timer	La résolution du compteur	Le type du compteur	DMA	Les canaux	Les canaux complémentaires
Haute résolution	HRTIM	16-bit	Up	Oui	12	Oui
Avancé	TIM1, TIM8, TIM20	16-bit	Up, down, Up/down	Oui	4	4
General purpose	TIM2, TIM5	32-bit	Up, down, Up/down	Oui	4	Non
	TIM3, TIM4	16-bit	Up, down, Up/down	Oui	4	Non
	TIM15	16-bit	Up	Oui	2	1

Tableau III-1 Les timers que contient la stm32g474re

TIM16,	16-bit	Up	Oui	1	1
TIM17					

Le HRTIM est un timer de haute résolution qui permet de générer des signaux numériques avec des temps précis tels que PWM ou des impulsions décalées en phase.

Il est composé d'un timer principal et de six esclaves avec 12 sorties de haute résolution, et possède des entrées de protection et de gestion des événements externes. Il utilise un noyau numérique à 170 MHz avec des lignes de retard contrôlées pour une résolution de 184 ps. Les esclaves peuvent être combinés pour contrôler des convertisseurs complexes ou fonctionner de manière indépendante. Le HRTIM prend en charge de nombreuses topologies et peut être utilisé comme minuterie polyvalente.

Le tableau ci-dessous compare les fonctionnalités des timers avancés pour le contrôle de moteurs, des timers généraux et des timers de base.[55]

III.5.2 Les registres principaux des timers

- Le registre Prescaler (TIMx_PSC) est utilisé pour diviser la fréquence de l'horloge du timer.
- Le registre auto-recharge (TIMx_ARR) contient la valeur maximale de comptage du timer avant la mise à zéro, ce qui définit également la période du timer.
- Le registre d'activation des canaux (TIMx_CCER) permet d'activer les canaux d'un timer et de déterminer la polarité d'un canal (High : Vcc ou Low : GND).
- Le registre de comparaison du compteur (TIMx_CCRy) contient la valeur limite du compteur pour le changement d'état de la polarité, ce qui peut être alterné selon le choix du mode PWM (mode 1 ou mode 2).

III.5.3 Généralités sur le hrtim :

La carte STM32G474RE dispose d'un module HRTIM (High-Resolution Timer) comprenant 6 timers, nommés A, B, C, D, E et F, chacun avec deux sorties. Le HRTIM offre une fonctionnalité avancée permettant d'effectuer des opérations de mise à l'état haut (SET) et de mise à l'état bas (RESET) à l'intérieur d'une période donnée grâce aux comparateurs présents dans chaque timer. Chaque timer dispose de 4 comparateurs, en plus d'autres comparateurs, mais il est important de noter que les comparateurs d'un timer spécifique ne peuvent commander que les sorties associées à ce timer. Il est également possible d'utiliser les valeurs du comparateur de la période pour effectuer des opérations de SET et de RESET. Ces fonctionnalités offrent une grande flexibilité pour la gestion précise des signaux de sortie en fonction des paramètres spécifiques définis par les comparateurs du HRTIM.

Le module HRTIM est particulièrement utile dans les applications nécessitant une précision temporelle élevée et la possibilité de contrôler avec précision les signaux de sortie. Son architecture permet une configuration avancée et une gestion fine des sorties en fonction des paramètres des comparateurs associés à chaque timer. Cela permet d'obtenir des résultats précis et synchronisés pour répondre aux exigences spécifiques de l'application.[56]

III.5.3.1 Registres du hrtim :

En effet, dans le module HRTIM, les registres ARR (Auto-Reload Register) et CCR (Capture/Compare Register) des timers à usage général sont remplacés par de nouveaux registres pour les comparateurs et la période.

Le registre ARR est remplacé par le registre PER (Period Register). Il est utilisé pour définir la valeur de la période du timer, sans la nécessité de soustraire 1 comme dans les anciens timers.

Le registre CCR est remplacé par le registre CMP (Comparator Register). Il est utilisé pour définir les valeurs des comparateurs, qui déterminent les moments où des actions doivent être effectuées, comme le déclenchement d'une interruption ou la modification de l'état d'une sortie.

Une différence importante à noter est que dans le module HRTIM, le concept du prescaler est simplifié. Il n'est pas possible de définir directement une valeur personnalisée pour le prescaler. Au lieu de cela, des valeurs prédéfinies sont disponibles, allant de x32 à /4. Vous devez sélectionner la valeur prédéfinie qui convient à votre application pour obtenir la fréquence souhaitée. Par exemple, si nous souhaitons obtenir une fréquence PWM de 1 Hz avec une fréquence d'horloge de 1 MHz, vous pouvez choisir la valeur prédéfinie du prescaler /4 et définir la valeur PER à 250 000. Cela permettra d'obtenir une période de 250 000 cycles d'horloge, ce qui donnera une fréquence PWM de 1 Hz.

Dans le HRTIM, la polarité n'a pas trop de sens, du moment où la gestion des opérations de SET et RESET est basée sur les comparateurs et les paramètres de configuration des timers,, si nous souhaitons avoir une polarité normale, nous pouvons définir la valeur du comparateur CMP1xR (où x représente le timer concerné) pour déterminer le moment du SET, et le RESET peut être configuré pour se produire à la fin de la période définie dans le registre PERxR. Si nous souhaitons une polarité inversée, on peut inverser les positions du SET et du RESET. Dans ce cas, on definit le CMP1xR pour le RESET et la période définie dans le registre PERxR pour le SET.

III.5.3.2 Exigences

Le HRTIM est conçu pour offrir une haute résolution et une précision accrue dans la gestion du temps. Cependant, pour garantir un fonctionnement optimal, il est recommandé d'utiliser le HRTIM avec une fréquence d'horloge suffisamment élevée. Une fréquence d'horloge inférieure à 100 MHz peut entraîner une perte de précision et de résolution, ce qui peut affecter les performances du module. Cependant, il est important de noter que même si une fréquence d'horloge inférieure à 100 MHz est déconseillée, il est toujours possible de l'utiliser si cela est nécessaire pour une application spécifique. Dans certains cas, malgré la perte de précision potentielle, les performances du HRTIM peuvent être suffisantes pour répondre aux exigences de l'application.

III.5.4 La synchronisation

La synchronisation des timers signifie faire en sorte que plusieurs timers fonctionnent ensemble en même temps ou à des moments précis. Cela permet d'assurer une coordination précise et une exécution sans erreur des tâches chronométrées.

Les timers de la série STM32G4xx sont liés entre eux de manière interne pour la synchronisation ou le chaînage des timers. Chaque timer dispose de plusieurs déclencheurs d'entrée et de sortie internes. Ces signaux permettent l'interconnexion des timers, ce qui signifie qu'un timer peut être utilisé pour déclencher ou synchroniser un autre timer

Il existe trois modes de synchronisation :

- (a) Mode cascade
- (b) Mode parallèle
- (c) Mode déclencheur externe





III.5.4.1 Synchronisation des hrtim :

Bien que les timers du hrtim soient synchronisés de manière naturelle entre eux; pour la synchronisation externe du HRTIM, il est nécessaire d'activer les broches spécialement dédiées à cette fonctionnalité, appelées "SYNC-IN" et "SYNC-OUT". Ces broches servent à recevoir ou émettre le signal de synchronisation avec d'autres périphériques ou modules.

Pour mettre en place la synchronisation externe, il est important de désactiver le mode "Free Running Mode" du HRTIM, qui permet au timer de fonctionner de manière autonome, et d'activer le mode "Triggerable" (ou "Trigger Mode"). Le mode "Triggerablepermet de synchroniser les opérations du HRTIM avec un signal externe. En reliant les broches "SYNC-IN" ou "SYNC-OUT" aux signaux appropriés,nous pouvons contrôler la synchronisation du HRTIM avec d'autres composants du système.

III.6 Avantages de la carte

La carte de développement STM32G474re offre de nombreux avantages pour la réalisation de projets d'embarqué, notamment[56] :

- Un cœur Arm® 32 bits Cortex®-M4 avec FPU, qui permet des calculs en virgule flottante plus rapides et plus précis.
- Une fréquence de 170 MHz avec 213 DMIPS, qui permet d'atteindre des fréquences de commutations élevées pour les applications de conversion de puissance.

En outre, la carte dispose d'autres fonctionnalités intéressantes, telles que :

- Un Hi-Resolution Timer (HRTIM) capable de générer des signaux PWM complexes avec une résolution de 184 ps, qui est très utile pour le pilotage de convertisseurs de puissance.
- Les 12 sorties PWM permettent de contrôler plusieurs canaux de convertisseurs simultanément, offrant ainsi plus de flexibilité pour les applications de conversion de puissance. En outre, grâce à des horloges de 5 GHz, des signaux PWM précis peuvent être générés à des fréquences très élevées pour les convertisseurs de puissance à commutation très haute fréquence (10 MHz 100 MHz).
- D'autres timers avancés, notamment des timers de contrôle de moteur, des timers de base et un timer basse puissance, qui sont utiles pour diverses applications.

En somme, la STM32G474re est une carte de développement performante et polyvalente, offrant de nombreuses fonctionnalités pour la conception de systèmes embarqués complexes. De plus, elle est abordable, ce qui en fait une option intéressante en termes de rapport qualité-prix

III.7 Conclusion

Ce chapitre a fourni une vue d'ensemble approfondie du microcontrôleur STM32G474RE et de ses principales caractéristiques. Nous avons examiné les GPIO, le contrôleur d'interruption vectoriel imbriqué (NVIC), le convertisseur analogique-numérique (ADC) et les timers, en détaillant les différentes catégories et leurs fonctionnalités. Cette compréhension approfondie des capacités du microcontrôleur est essentielle pour la mise en œuvre réussie de notre projet. En outre, nous avons souligné les avantages de la carte utilisée, ce qui renforce sa pertinence dans le contexte de notre travail.

Chapitre IV : Partie expérimentale

CHAPITRE IV: PARTIE EXPERIMENTALE

IV.1 Introduction

Le présent chapitre est dédié à la partie expérimentale de notre étude. Nous commencerons par introduire deux notions essentielles, à savoir les circuits inverseurs et les optocoupleurs, qui sont nécessaires pour comprendre le fonctionnement de notre prototype. Ensuite, nous présenterons en détail le prototype lui-même, comprenant un onduleur pentaphase T-NPC à 3 niveaux, un redresseur triphasé et un microcontrôleur STM32G474RE. Nous examinerons également les conditions à vérifier pour assurer le bon déroulement des expériences. Enfin, nous présenterons les résultats obtenus, en mettant l'accent sur la modulation vectorielle (SVM) appliquée à l'onduleur à 3 niveaux, tant avec la SVM à 2 vecteurs actifs qu'avec la SVM à 4 vecteurs actifs, et son application au convertisseur matriciel.

IV.2 Présentation du prototype :

La figure suivante représente le banc d'essai :



Figure IV-1 le banc d'essai

Il est composé de :

IV.2.1UN ONDULEUR PENTAPHASE T-NPC A 3NIVEAUX

Le prototype utilisé de l'onduleur T-NPC pentaphasé à 3 niveaux est illustrée dans la figure suivante. Les caractéristiques principales de l'onduleur T-NPC à 3 niveaux :

La grandeur	La valeur
La tension d'alimentation Vdc	600 [V]
Le courant nominal In	10 [A]
La puissance nominale Pn	6 [kW]
La fréquence de commutation	10 [kHz]
La longueur	0.39 [m]
La largeur	0.37 [m]
La hauteur	0.4 [m]



Figure IV-2 L'onduleur

IV.2.2 Un redresseur triphasé



Figure IV-3 Le redresseur

IV.2.3 Un microcontrôleur stm32g474re

Dans notre projet nous allons utiliser comme des périphériques de la carte :

Pour l'étage redresseur :

-TIM1 et TIM8 pour les sorties PWM

-La fréquence de CPU et le timer est de 480 MHz.

-ADC1 de résolution 16 bits.

-Une synchronisation master/slave interne via le TIM2

Pour l'étage onduleur :

-HRTIM pour les sorties PWM avec ses 5 timers (sur 6)

-Une synchronisation master/slave interne

-Un circuit inverseur (NOT) externe pour les signaux du point milieu (SN74LS04N)

Pour le matriciel :

Les mêmes ressources allouées au même temps en ajoutant une synchronisation entre le HRTIM et les TIMx.

IV.3 Conditions à vérifier

Afin d'avoir la forme et le résultat désirés, il faut bien faire attention à quelques points, tels que :

- Les signaux de commande du même bras qui sont censés ne pas conduire au même temps ne doivent pas être dans le mode « set » au même temps afin d'éviter le court-circuit.
- Les signaux de commande respectent la fréquence mise comme référence
- Vérifier le déphasage entre les signaux de base.
- Vérifier que les sorties des inverseurs ne soient pas retardées par rapport aux signaux de base.

IV.4 Présentation des résultats

IV.4.1 MODULATION VECTORIELLE (SVM)

IV.4.1.1 LA SVM APPLIQUEE AU REDRESSEUR

L'implémentation de la SVM sur le redresseur triphasé nous permets d'obtenir le résultat illustré dans la figure suivante :



Figure IV-4 Tension redressée

Les résultats obtenus sont semblables aux résultats théoriques. La tension redressée ne présente pas le vecteur nul. Ce dernier n'a pas été utilisé pour maximiser la tension du bus continu.

IV.4.1.2 LA SVM A 2 VECTEURS ACTIFS APPLIQUEE A ONDULEUR A 3 NIVEAUX

Les résultats présentés sont le produit de la mise en œuvre des méthodes simulées précédemment. Ces résultats ont été obtenus en utilisant une tension de bus continu de 100 [V], une fréquence de 50 [Hz] et une charge R de 100 [Ω] montée en étoile.

Pour obtenir les spectres harmoniques, les courbes de réglage et le THD, les signaux ont été enregistrés à l'aide d'un oscilloscope numérique au format .csv, puis ils ont été traités à l'aide de MATLAB/Simulink.

Afin d'obtenir les valeurs réelles des tensions, les tensions mesurées ont été multipliées par le rapport de transformation du capteur de tension, qui est de 0.02.





Figure IV-5 Tensions simple(en vert), tensions de mode commun(en bleu) et spectre de la tension simple



Figure IV-6 Courbes de réglage

En observant les courbes de tension, on peut remarquer que l'augmentation du 'r' conduit à une forme de tension qui suit la référence, qui est un signal sinusoïdal. De plus, la tension de mode commun (en bleu) oscille entre -Vdc/10 et Vdc/10, ce qui correspond aux résultats obtenus après les simulations.

En analysant les courbes de reglage, on peut constater que la courbe de réglage pratique de l'onduleur T-NPC à 3 niveaux est similaire à la courbe théorique. De plus, il est notable que cette courbe présente une linéarité presque parfaite dans la plage de 0 à 1. La Figure IV-9 présente la courbe du taux de distorsion harmonique (THD), qui est pratiquement identique à la courbe théorique obtenue lors de la simulation. Cependant, les valeurs de THD obtenues expérimentalement ne correspondent pas exactement à celles obtenues par la simulation, en raison des effets de filtrage induits par le capteur de tension et l'oscilloscope utilisés lors des mesures.

IV.4.1.3 LA SVM A 4 VECTEURS ACTIFS APPLIQUEE A L'ONDULEUR A TROIS NIVEAUX

La figures IV-10, IV-11, IV-12 et IV-13 représentent les résultats expérimentaux de l'implémentation de la SVM à 4vecteurs appliquée à l'onduleur avec la même charge (résistive), la même tension d'alimentation et la même fréquence 50 Hz. Les figures IV-10 et IV-12 représentent la tension de la sortie du convertisseur pour un taux de modulation égale à 1 et 0.5 et 0.2 avec les tensions de mode commun, leurs spectres d'harmonique respectifs sont illustrés dans les mêmes figures.

Les courbes de réglage ont été présentées dans les figures 4-11 et 4-13 (pour les deux méthodes utilisées)

Première méthode

Exactement comme cela a été fait dans le cas de la modulation SVM à 2 vecteurs actifs, nous avons obtenu les résultats suivants pour la modulation SVM à 4 vecteurs actifs :





Figure IV-7 Tensions simples (en vert), tension de mode commun(en bleu) et spectre de la tension simple



Figure IV-8 Le THD et le taux du fondamental en fonction du taux de modulation

Deuxième méthode



Figure IV-9 Tensions simple(en vert) et tension de mode commun(en bleu) ainsi que le spectre de la tension simple



Les figures précédentes présentent la forme des tensions de sortie du convertisseur, qui sont pratiquement identiques aux résultats de la simulation. En particulier, la tension de mode commun a été minimisée, ce qui était l'objectif de la modulation.

Les harmoniques de faibles fréquences n'ont pas lieu et c'est ç cause de l'absence du changement de polarité qui dirige vers application des vecteurs non désirés.

Ces figures montrent également les courbes du taux de distorsion harmonique (THD) et du taux du fondamental en fonction du taux de modulation 'r'. Nous pouvons observer que la courbe du THD diminue de manière décroissante avec 'r', conformément à ce que l'on attendait. De plus, la courbe du taux du fondamental présente une allure assez linéaire en fonction de 'r', donc la tension de sortie suit sa tension de référence jusqu'à la valeur de r=1. Les résultats obtenus sont pratiquement identiques aux résultats obtenus par la simulation.

IV.4.1.4 La modulation SVM à deux vecteurs appliquée au convertisseur matriciel

La figure IV-14 et IV-15 représente la forme de tension de sortie du convertisseur matriciel à trois niveaux pentaphasé, ainsi que la tension de mode commun visualisées à l'aide d'un oscilloscope

numérique d'harmonique l'appliquant SVM et son spectre en la à 2 vecteurs. la figure 4-16 montre par la suite les courbes de réglage.









r=0.2

Figure IV-11 Tensions simples(en vert), tensions de mode commun(en bleu) et FFT de l'oscilloscope pour plusieurs valeurs de r



Figure IV-12 spectre de la tension simple



En observant les figures, on remarque que le spectre pratique de l'oscilloscope et calculé sont semblables l'un à l'autre et sont similaires à celui de la simulation qui ne présentent pas d'harmonique de faible fréquences vu l'absence du changement de polarité (l'utilisation des HRTIM) Les courbes de réglage sont pratiquement identiques à celles de la simulation où la tension suit la référence jusqu'à un taux de modulation unitaire et le THD diminue avec l'augmentation du 'r'

IV.4.1.5 La modulation SVM à quatre vecteurs appliquée au convertisseur matriciel

La figure IV-17 et IV-20 et IV-18 et IV-21 représente la forme de tension de sortie du convertisseur matriciel à trois niveaux pentaphasé, ainsi que la tension de mode commun visualisées à l'aide d'un oscilloscope numérique et son spectre d'harmonique en l'appliquant la SVM à 4 vecteurs (les deux méthodes). la figure IV-19 et IV-22 montre par la suite les courbes de réglage pour chaque méthode (1 et 2)





Figure IV-14 Tension simples(en vert), tensions de mode commun(en bleu) et FFT de l'oscilloscope pour r=0.5 et r=1



Figure IV-15 spectre de la tension simple



En observant les figures de la méthode une on remarque que le spectre pratique de l'oscilloscope et calculé sont semblables l'un à l'autre et sont similaires à celui de la simulation qui présentent quelques harmoniques de faible fréquences (relativement présents), ceci n'est pas du au changement de polarité (l'utilisation des HRTIM) mais plutôt aux perturbations de tension du filtre, ce qui implique la perturbation du signal lu par l'ADC. En outre, le calcul des rapports cycliques est faux dans les zones de perturbation.

Les courbes de réglage sont pratiquement identiques à celles de la simulation où la tension suit de façon pas totalement linéaire mais assez acceptable, la référence jusqu'à un taux de modulation unitaire et le THD diminue avec l'augmentation du 'r' comme vu dans le chapitre 2 mais avec un taux plus ou moins élevé dus aux perturbations du signal lu par l'ADC.

La deuxième méthode







r=0.7



r=0.5 Figure IV-17 Tensions simples(en vert), tensions de mode commun(en bleu) et FFT de l'oscilloscope





En analysant les figures de la méthode deux on remarque que le spectre pratique de l'oscilloscope et calculé sont semblables l'un à l'autre et sont similaires à celui de la simulation qui présentent quelques harmoniques de faible fréquences (relativement présents), ceci n'est pas dû au changement de polarité (l'utilisation des HRTIM) mais plutôt aux perturbations de tension du filtre, ce

qui implique la perturbation du signal lu par l'ADC. En outre, le calcul des rapports cycliques est faux dans les zones de perturbation et fausse un peu l'allure de la tension.

Les courbes de réglage sont pratiquement identiques à celles de la simulation où la tension suit de façon totalement linéaire la référence jusqu'à un taux de modulation unitaire et le THD diminue avec l'augmentation du 'r' comme vu dans le chapitre 2 mais avec un taux plus ou moins élevé dus aux perturbations du signal lu par l'ADC.

IV.5 Conclusion

Ce chapitre a permis de mettre en œuvre notre étude expérimentale en présentant le prototype utilisé et en détaillant les résultats obtenus. Les notions de circuits inverseurs et d'optocoupleurs ont été introduites pour fournir une base de compréhension solide. Grâce à notre prototype, nous avons pu appliquer la modulation vectorielle à l'onduleur à 3 niveaux, en utilisant à la fois la SVM à 2 vecteurs actifs et la SVM à 4 vecteurs actifs. Les résultats obtenus nous ont permis d'évaluer l'efficacité de ces techniques de modulation et leur application au convertisseur matriciel. Ces résultats constituent une contribution importante à la compréhension et à l'amélioration des performances des convertisseurs matriciels multiniveaux. Dans le prochain chapitre, nous poursuivrons notre analyse en présentant les aspects de commande du convertisseur matriciel multiniveau.

CONCLUSION GENERALE

Les travaux de recherche présentés dans ce mémoire ont porté sur l'étude, la commande et l'implémentation des modulations SVM appliquées à un onduleur et à un convertisseur matriciel T-NPC pentaphasé à trois niveaux.

Le premier chapitre a fourni une description générale des convertisseurs matriciels indirects, ainsi qu'une présentation de l'état de l'art des convertisseurs matriciels indirects multiniveaux, en incluant leurs topologies les plus courantes et les modulations proposées dans la littérature tout en justifiant le choix de la structure en incluant une comparaison où on a justifié notre choix pour la topologie T-NPC en raison des avantages suivants : \checkmark Un rendement élevé. \checkmark Un nombre de composants réduit. \checkmark Un nombre de GND nécessaires inférieur aux autres structures. \checkmark La possibilité d'alterner à un cas 2 niveaux.

Le deuxième chapitre a été consacré à la modélisation du convertisseur étudié, suivi d'une simulation réalisée avec MATLAB/SIMULINK en utilisant différentes stratégies de modulation pour commander le redresseur et l'onduleur. Deux techniques de modulation SVM ont été comparées : la SVM à 2 vecteurs et la SVM à 4 vecteurs. (une méthode à deux vecteurs et deux méthodes à quatre vecteurs), Et enfin, nous avons clôturé ce chapitre par une comparaison où nous avons clarifié les points forts et points faibles de chaqu'unes :

-La svm à 2 vecteurs possède la plus large zone de linéarité (r=1.2944), une réduction de la tension mode commun et présente moins de complexité que les autres méthodes de la svm. Cependant, elle présente des harmoniques de faibles fréquences (notamment l'harmonique 3).

-La svm à 4 vecteurs possède le meilleur taux de distorsion et peut agir sur la tension de mode commun. deux méthodes ont été proposées :

- La méthode 1 annule la tension de mode commun, elle ne présente pas une difficulté énorme dans les calculs mais elle ne permet d'atteindre une zone de linéarité de 1 seulement.

-La méthode 2 qui permet d'atteindre une zone de linéarité de 1.1, mais présente une difficulté énorme dans les calculs.

Le troisième chapitre a présenté en détail la carte STM32G474RE utilisée dans ce travail, ses caractéristiques et ses périphériques pertinents. Les avantages de la carte STM32G474RE par rapport à notre projet ont également été soulignés.

Et enfin dans le dernier chapitre, il y a eu une validation expérimentale des techniques de modulation vu auparavant au niveau de la simulation Ces résultats ont été comparés aux résultats théoriques présentés dans le deuxième chapitre. Les courbes de réglage et les spectres harmoniques obtenus expérimentalement étaient en accord avec les résultats théoriques, confirmant ainsi le succès de l'implémentation des modulations SVM sur le convertisseur à l'aide de la carte STM32G474RE.

En résumé, les objectifs dans ce travail ont été :

• La re-conception et la mise en œuvre d'un prototype du redresseur.

• Le développement des différentes modulations vectorielles appliquées au convertisseur pentaphasé

Multiniveaux (SVM 2 vecteurs et la SVM 4 vecteurs) (Onduleur et matriciel)

• L'implémentation sur la carte STM32 de la SVM du redresseur.

• L'implémentation sur la carte STM32 de la SVM 2 vecteurs et la SVM 4 vecteurs) (Onduleur)

• L'implémentation sur la carte STM32 de la SVM 2 vecteurs et la SVM 4 vecteurs) (matriciel)

En conclusion, les objectifs fixés dans ce travail ont été atteints avec succès, pas tous : la réalisation de l'étage redresseur n'a pas été refaite malheureusement par contrainte de temps.

Les différentes techniques de modulation vectorielle (SVM à 2 et 4 vecteurs) ont été développées et mises en œuvre sur le convertisseur pentaphasé multi-niveaux. La synchronisation entre les deux étages redresseur et onduleur a été réalisée, et l'implémentation des modulations SVM a été effectuée avec succès en utilisant la carte STM32G474RE. Les résultats expérimentaux obtenus ont été en accord avec les résultats de simulation, validant ainsi l'efficacité des modulations SVM appliquées à ces convertisseurs.

Des perspectives futures peuvent être envisagées, telles que l'optimisation des paramètres de commande, l'étude de techniques de modulation avancées et l'exploration de nouvelles applications pour le convertisseur, telles que :

-Utiliser une carte possédant 8 HRTIM pour générer les signaux et de l'onduleur et du redresseur et pouvoir les synchroniser

-Étude des applications spécifiques : Approfondissez l'étude des applications spécifiques du convertisseur matriciel multiniveaux pentaphasé, telles que l'intégration dans les véhicules électriques, les systèmes de propulsion maritimes, les systèmes de stockage d'énergie, etc. Identifiez les besoins spécifiques de ces applications et adaptez la commande du convertisseur en conséquence

-Optimisation des paramètres de commande : Effectuez une étude approfondie des différents paramètres de commande du convertisseur, tels que les coefficients de modulation, les temps de commutation, les seuils de modulation, etc. Optimisez ces paramètres pour maximiser l'efficacité énergétique, minimiser les pertes et réduire les harmoniques.

-Adopter des méthodes de modulations permettant d'éliminer le problème d'équilibrage du point milieu

-Refaire le montage du redresseur et faciliter son utilisation

BIBLIOGRAPHIE

- A. Djahbar, B. Benziane, et A. Zegaoui, « A Novel Modulation Method for Multilevel Matrix Converter », *Technol. Mater. Renew. Energy Environ. Sustain. TMREES14 – EUMISD*, vol. 50, p. 988-998, janv. 2014, doi: 10.1016/j.egypro.2014.06.118.
- [2] Kibbou nazih et ameur kamel, « Etude et commande d'un convertisseur matriciel multiniveaux pentaphasé » Mémoire , Ecole nationale polytechnique, juin 2022.
- [3] BENNACER Nassim Rayane et BENTAFAT Mahdi, « Etude, commande et réalisation d'un convertisseur multi-niveaux pentaphasé T-type » Mémoire , juill. 2021.
- [4] BENACHOUR Ali, « Commande sans capteur basée sur DTC d'une machine asynchrone alimentée par convertisseur matrciel » Thèse, Ecole nationale polytechnique, 2017.
- [5] Diab Hania, Zaànoune Maghnia, « Diagnostic de Défaut dans un Convertisseur Matriciel (3x3) » Mémoire, UNIVERSITÉ IBN-KHALDOUN DE TIARET, 2020.
- [6] Dzung, P.Q., & Phuong, L.M., « A New Artificial Neural Network Direct Torque Control for Matrix Converter Fed Three-Phase Induction Motor. », 2005 Int. Conf. Power Electron. Drives Syst., nº 1, p. 78-83., 2005.
- [7] R. Strzelecki, A. Noculak, H. Tunia, K. Sozanski, and Z. Fedyczak, « UPFC with matrix converter », *EPE conf.*, Graz, Austria, septembre 2001.
- [8] P. Wheeler, P. Zanchetta, J. C. Clare, L. Empringham, M. Bland, et and D. Katsis, « A utility power supply based on a four-output leg matrix converter », *IEEE Trans Ind Appl*, vol. vol.44, n° 1, p. 174-186, 2008.
- [9] J. Zhang, L. Li, and D. G. Dorrell, « D-q coupling suppressed pid controller for the transmission line power flow control using a matrix converter », 42nd Annu. Conf. IEEE Ind. Electron. Soc. IECON 2016, p. 6249-6254, oct. 2016.
- [10] Jianwei Zhang1*, Li Li1 et , and David G. Dorrell 2, « Control and Applications of Direct Matrix Converters: A Review », *Chin. J. Electr. Eng.*, vol. 4, n° 2, juin 2018.
- [11] L. Rmili, M. Hamouda, S. Rahmani, and K. Al-Haddad, « Advanced topologies of multilevel matrix converter », *Conf*, Monastir, Tunisia, 23 2015.
- [12] DELLALOU KHEIREDDINE, « Stratégies De Commande Des Onduleurs Multiniveaux (MLI ST et MLI Vectorielle) » Mémoire, BADJI MOKHTAR- ANNABA UNIVERSITY UNIVERSITÉ BADJI MOKHTAR- ANNABA, 2019. [En ligne]. Disponible sur: https://biblio.univ-annaba.dz/ingeniorat/wp-content/uploads/2019/10/Dellalou-Kheireddine.pdf
- [13] HOUICHI Abdelhak, « DIMENSIONNEMENT ET COMMANDEDES ONDULEURS MULTI-NIVEAUXASYMETRIQUES » Mémoire, UNIVERSITE KASDI MERBAH OUARGLA, 2015.
- [14] G. Shehu, A. Kunya, I. Shanono, et T. Yalcinoz, « A Review of Multilevel Inverter Topology and Control Techniques », *Int. J. Autom. Control*, vol. 4, p. 233-241, juin 2016, doi: 10.18178/joace.4.3.233-241.
- [15] A. Abbasi, Z. Yang, M. J. Hossain, J. Wang and X. He, « Switching Issues in Multilevel Converters: A Review », *IEEE Trans. Ind. Electron.*, vol. 68, nº 3, p. 1823-1837, mars 2021, doi: 10.1109/TIE.2020.2977778.
- [16] C. Chen, J. Lu, M. J. Hossain and F. Z. Peng, « Voltage Balancing Control Strategies for Multilevel Inverters », *IEEE Transactions on Power Electronics*, p. 10677-10690, octobre 2020.
- [17] S. Wang, L. Zhang, S. Chen, S. Xue, L. Chen and C. Shen, « Performance Analysis and Cooling Strategies for a Hybrid Multilevel Inverter », *Energ.*, vol. 11, nº 10, p. 2709, oct. 2018.
- [18] M. Ranjbar, M. A. Golkar, M. Mohammadi, A. Davoudi and S. M. Mahdi Khatami, « Cost Comparison of Two-Level and Multilevel Converters in Wind Energy Conversion Systems », *IEEE Trans. Sustain. Energy*, vol. 10, nº 2, p. 1055-1064, avr. 2019.
- [19] Kommoju Naga Durga Veera Sai Eswar 1, , Mohan Arun Noyal Doss , Pradeep Vishnuram, , Ali Selim, et Mohit Bajaj , Hossam Kotb , Salah Kamel, « Comprehensive Study on Reduced DC Source Count: Multilevel Inverters and Its Design Topologies », 20 décembre 2022. [En ligne]. Disponible sur: . https:// doi.org/10.3390/en16010018
- [20] Ammiche Abd ennour, « Commande des onduleurs multiniveaux de tension à diode flottante » Mémoire, UNIVERSITE DE M'SILA, 2013 2012.
- [21] TAOUCHE Soulef, « Commande et réalisation d'un convertisseur multiniveau (MLDC) » Mémoire, Université Saâd Dahlab, Blida-1, 10 2020.
- [22] Boucheritte wafa, « Convertisseurs multiniveaux dans les systèmes PV Connectés au réseau », Thèse, Université Mohamed Khider Biskra. [En ligne]. Disponible sur: http://thesis.univ-biskra.dz/1756/1/312.pdf
- [23] Wenlong Wu, Fei Wang, Yong Wang, « A Novel Efficient T Type Three Level Neutral-Point-Clamped Inverter for Renewable Energy System », *The 2014 International Power Electronics Conference*, Shanghai, China,.
- [24] Mohamad, A. S., « Matrix Inverter: A Multilevel Inverter Based on Matrix Converter Switch Matrix », 2020 IEEE Electric Power and Energy Conference (EPEC).
- [25] François Gruson., « Modulation naturelle généralisée des convertisseurs matriciels pour la variation de vitesse » Thèse, PRES Université Lille Nord-de-France, 2010.
- [26] Nguyen, T. D., & Lee, H.-H., « Multilevel Indirect Matrix Converter with CarrierBased Pulse Width Modulation », IECON 2014 - 40th Annual Conference of the IEEE Industrial Electronics Societies.
- [27] R. Erickson, S. Angkititrakul, and K. Almazeedi, « A New Family of Multilevel Matrix Converters for Wind Power Applications », déc. 2006.
- [28] J.Rodriguez et M.rivera, « a review of control and modulation methods for matrix converters », *IEEE Trans. Power Electron.*, p. 58-70, janv. 2012.
- [29] T.friedli et j.w.kolar, « milestones in matrix converter research », *IEEJ Journal of industry applications*, p. 2-14, 2012.
- [30] « Technological issues and industrial application of matrix converters: a review », *IEEE Trans. Power Electron.*, vol. 49, 2011.
- [31] BENACHOUR Ali, M.Berkouk, et M.O Mahmoudi, « Study and implementation of space vector modulation for direct matrix converter », *Conf;* Djelfa algeria mars 2015.
- [32] « voltage space vector based PWM control of forced commutated cycloconverters », *Proceeding Ind. Electron. Soc. Annu. Conf.*, vol. 1, p. 106-111, 1989.
- [33] S. Dabour, A. Hassan, et E. E. Rashad, « Analysis and Implementation of Space Vector Modulated Five-Phase Matrix Converter », *Int. J. Electr. Power Energy Syst.*, vol. 63, p. 740-746, juill. 2014, doi: 10.1016/j.ijepes.2014.06.048.
- [34] T.D nguyen et H.H lee, « a new svm method for an indirect matrix converter with common-mode voltage reduction », *IEEE Trans. Ind. Inform.*, vol. 10, nº 1, p. 61-72, fevrier 2014.
- [35] H. Karakama et K. Yamamoto, « Mechanism for suppression of output voltage distortion of matrix converter by using space vector modulation with improved pulse pattern », in 2013 International Conference on Electrical Machines and Systems (ICEMS), oct. 2013, p. 1857-1862. doi: 10.1109/ICEMS.2013.6713282.
- [36] a.alesina et M.G.B Ventruini, « analysis and design of optimum amplitude nine-switch direct AC-AC converters », *IEEE Trans. Power Electron.*, vol. 4, nº 1, p. 101-112, janv. 1989.
- [37] a.alesina et M.G.B Ventruini, « Generalised transformer : a new bidirectionnal sinusoidal waveform frequency converter with continuously adjustable input power factor », *IEEE Access*, p. 242-252, 1980.
- [38] g.roy et G.E April, « cycloconverter operation under a new scalar control algorithm », *Power Electron. Spec. Conf.*, vol. 1, p. 368-375, 1989.
- [39] Cui-Ru, J., Qian, L., Yi-Fei, W., Xu, S., & Qiang, F., « Research on Neutral Point Potential Balance of Three-Level Inverter. », 2018 IEEE 2nd Int. Conf. Circuits Syst. Simul. ICCSS, 2018, doi: doi:10.1109/cirsyssim.2018.8525891.
- [40] REBAOUI Brahim, « Etude du déséquilibre de l'alimentation d'un onduleur multi niveaux », Thèse, Université des Sciences et de la Technologie d'Oran Mohamed Boudiaf, mai 2014.
- [41] Dong Ho Lee, Lee, S. R., & Lee, F. C. (n.d.)., « An analysis of midpoint balance for the neutralpoint-clamped three-level VSI. », 29th Annu. IEEE Power Electron. Spec. Conf. Cat No98CH36196, doi: doi:10.1109/pesc.1998.701899.
- [42] « Neutral Point Voltage Balancing Control Based on Adjusting Application Times of Redundant Vectors for Three-Level NPC Inverter », *IEEE Access*.
- [43] Endika Robles, Markel Fernandez, Jon Andreu, Edorta Ibarra, Jordi Zaragoza, et Unai Ugalde, « Common-mode voltage mitigation in multiphase electric motor drive systems », p. 21.

- [44] Léa RIACHY, « Contribution à la commande d'un onduleur multiniveaux, destinée aux énergies renouvelables, en vue de réduire le déséquilibre dans les réseaux électriques » Thèse, Normandie université, 2017.
- [45] Yongqiang Mu, Shangmin Guo, Hongbo Zhu, Jing Gao, Yutong Liu, et Yan Ning, Haichuan Zhao, « Neutral Point Potential Balance Method of NPC Three-level Converter Combining Modulation Factor and Vector Selection », Tianjin, china, 16 octobre 2020. [En ligne]. Disponible sur: 10.1109/ASEMD49065.2020.9276379
- [46] M. Wu, C. Xue, Y. R. Li, et K. Yang, « A Generalized Selective Harmonic Elimination PWM Formulation With Common-Mode Voltage Reduction Ability for Multilevel Converters », *IEEE Trans. Power Electron.*, vol. PP, p. 1-1, mars 2021, doi: 10.1109/TPEL.2021.3063299.
- [47] H. Ghoreishy, F. Zare, H. Hassanpour, et G. Ledwich, *A new common-mode voltage reduction technique for multilevel inverters*. 2008, p. 6. doi: 10.1109/AUPEC.2007.4548020.
- [48] Yi Deng, Koon Hoo Teo, et Ronald G. Harley, « Generalized DC-Link Voltage Balancing Control Method for Multilevel Inverters », mars 2013.
- [49] N. Dinh Tuyen et L. Minh Phuong, « SVPWM Method for Multilevel Indirect Matrix Converter with Eliminate Common Mode Voltage », *Appl. Sci.*, vol. 9, nº 7, 2019, doi: 10.3390/app9071342.
- [50] Yasser Mostafa Kadah, « STM32 MICROCONTROLLER: GENERAL-PURPOSE TIMERS (TIM2-TIM5) ».
- [51] « NUCLEO-G474RE STM32 Nucleo-64 development board with STM32G474RE MCU, supports Arduino and ST morpho connectivity ». [En ligne]. Disponible sur: https://os.mbed.com/platforms/ST-Nucleo-G474RE/
- [52] « Learn STM32 Basics ». [En ligne]. Disponible sur: https://deepbluembedded.com/stm32-timerstutorial-hardware-timers-explained/
- [53] « STMicroelectronics: AN3116 Application Note of STM32's ADC modes and their applications ». mars 2010. [En ligne]. Disponible sur: https://community.element14.com/products/devtools/technicallibrary/m/files/13565
- [54] « UM1724 User manual STM32 Nucleo-64 board ». juillet 2015.
- [55] « AN4776 Application note General-purpose timer cookbook for STM32 microcontrollers ». juillet 2019.
- [56] « STM32G474xB STM32G474xC STM32G474xE Arm® Cortex®-M4 32-bit MCU+FPU, 170 MHz / 213 DMIPS, 128 KB SRAM, rich analog, math acc, 184 ps 12 chan Hi-res timer ». novembre 2021.

ANNEXES

ANNEXE A

Tableaux montrant les états de conduction des interrupteurs du redresseur

	T _S		
	Ту	Тб	
S ₁₁			
S ₁₂			
S ₁₃			
S ₂₁			
S ₂₂			
S ₂₃			
	Ι _γ	Ι _δ	

 Tableau A- 1 Etats des interrupteurs du redresseur dans le secteur 1

 Tableau A- 2 Etats des interrupteurs du redresseur dans le secteur 2

	Ts		
	Ту	Τδ	
S ₁₁			
S ₁₂			
S ₁₃			
S ₂₁			
S ₂₂			
S ₂₃			
	Iγ	Iδ	



 Tableau A- 3 Etats des interrupteurs du redresseur dans le secteur

Tableau A- 4Etats des interrupteurs du redresseur dans le secteur 4

	Ts		
	Ту	Τδ	
S ₁₁			
S ₁₂			
S ₁₃			
S ₂₁			
S ₂₂			
S ₂₃			
Γ	Ι _γ	Ι _δ	



Tableau A- 5 Etats des interrupteurs du redresseur dans le secteur 5

Tableau A- 6 Etats des interrupteurs du redresseur dans le secteur 6



Tableaux montrant les états de conduction des interrupteurs de l'onduleur pour la SVM à 2vecteurs actifs

2eme région :

		Ts							
	Ts/2					Ts/2			
	T _o /4	T _a /2	T _b /2	T ₀ /4	T _o /4	T _b /2	T _a /2	T ₀ /4	
S11									
S12									
S13									
S14									
S15									
S21									
S22									
S23									
S24									
S25									
	Vo	Va	$\mathbf{V}_{\mathbf{b}}$	Vo	Vo	V _b	$\mathbf{V}_{\mathbf{a}}$	Vo	

Tableau A-7 Etats des interrupteurs de l'onduleur (région 2 et secteur 2)

Tableau A- 8Etats des interrupteurs de l'onduleur (région 2 et secteur 3)

		Ts						
	Ts/2				Ts/2			
	T _o /4	T _a /2	T _b /2	T ₀ /4	T _o /4	T _b /2	$T_a/2$	T ₀ /4
S11								
S12								
S13								

S14								
S15								
S21								
S22								
S23								
S24								
S25								
	Vo	Va	V _b	Vo	Vo	V _b	Va	Vo

Tableau A-9 Etats des interrupteurs de l'onduleur (région 2 et secteur 4)

		Ts							
	Ts/2					Ts	s/2		
	T _o /4	T _a /2	T _b /2	T ₀ /4	T _o /4	T _b /2	T _a /2	T ₀ /4	
S11									
S12									
S13									
S14									
S15									
S21									
S22									
S23									
S24									
S25									
[Vo	Va	V _b	Vo	Vo	V _b	Va	Vo	

 Tableau A- 10 Etats des interrupteurs de l'onduleur (région 2 et secteur 5)

		Ts						
	Ts/2					Ts	s/2	
	T ₀ /4	T _a /2	T _b /2	T ₀ /4	T ₀ /4	T _b /2	T _a /2	T ₀ /4
S11								
S12								
S13								
S14								
S15								
S21								
S22								
S23								
S24								
S25								
	Vo	Va	Vb	Vo	Vo	V _b	Va	Vo

 Tableau A- 11 Etats des interrupteurs de l'onduleur (région 2 et secteur 6)

		Ts							
		T	s/2		Ts/2				
	T _o /4	T _a /2	T _b /2	T ₀ /4	T _o /4	T _b /2	T _a /2	T ₀ /4	
S11									
S12									
S13									
S14									
S15									
S21									
S22									
S23									

S24								
S25								
	Vo	Va	$\mathbf{V}_{\mathbf{b}}$	Vo	Vo	$\mathbf{V}_{\mathbf{b}}$	$\mathbf{V}_{\mathbf{a}}$	Vo

 Tableau A- 12 Etats des interrupteurs de l'onduleur (région 2 et secteur 7)

		Ts							
	Ts/2				Ts/2				
	T ₀ /4	T _a /2	T _b /2	T ₀ /4	T _o /4	T _b /2	T _a /2	T ₀ /4	
S11									
S12									
S13									
S14									
S15									
S21									
S22									
S23									
S24									
S25									
	Vo	Va	V _b	Vo	Vo	V _b	Va	Vo	

Tableau A- 13 Etats des interrupteurs	de l'onduleur (région 2 et secteur 8)
---------------------------------------	---------------------------------------

				Т	`s				
	Ts/2 T _o /4 T _a /2 T _b /2 T ₀				Ts/2				
	T _o /4	$T_a/2$	T _b /2	T ₀ /4	T _o /4	T _b /2	$T_a/2$	T ₀ /4	
S11									
S12									

S13								
S14								
S15								
S21								
S22								
S23								
S24								
S25								
	Vo	Va	$\mathbf{V}_{\mathbf{b}}$	Vo	Vo	V _b	Va	Vo

 Tableau A- 14 Etats des interrupteurs de l'onduleur (région 2 et secteur 9)

				ŗ	ſs				
]	Гs/2		Ts/2				
	T _o /4	T _a /2	T _b /2	T ₀ /4	T _o /4 T _b /2		T _a /2	T ₀ /4	
S11									
S12									
S13									
S14									
S15									
S21									
S22									
S23									
S24									
S25									
	Vo	Va	Vb	Vo	Vo	Vb	Va	Vo	

Tableau A-15 Etats des interrupteurs de l'onduleur (région 2 et secteur 10)

				ſ	Ts				
		Т	?s/2		Ts/2				
	T _o /4	T _a /2	T _b /2	T ₀ /4	T ₀ /4	T _b /2	T _a /2	T ₀ /4	
S11									
S12									
S13									
S14									
S15									
S21									
S22									
S23									
S24									
S25									
I	Vo	$\mathbf{V}_{\mathbf{a}}$	Vb	Vo	Vo	V _b	Va	Vo	

Tableau A-16 Etats des interrupteurs de l'onduleur (région 3 et secteur 2)

	Ts									
			Ts/2		Ts/2					
_	T _o /4	T _a /2	T _b /2	T ₀ /4	T ₀ /4	T _b /2	T _a /2	T ₀ /4		
S11										
S12										
S13										
S14										
S15										
S21										
S22										

S23								
S24								
S25								
	Vo	V_a	$\mathbf{V}_{\mathbf{b}}$	Vo	Vo	V _b	Va	Vo

 Tableau A- 17 Etats des interrupteurs de l'onduleur (région 3 et secteur 3)

]	ſs				
]	[s/2		Ts/2				
	T ₀ /4	T _a /2	T _b /2	T ₀ /4	T ₀ /4	T _b /2	T _a /2	T ₀ /4	
S11							l		
S12									
S13									
S14									
S15									
S21									
S22									
S23									
S24									
S25									
	Vo	$\mathbf{V}_{\mathbf{a}}$	Vb	Vo	Vo	V _b	Va	Vo	

Tableau A- 18 Etats des interrupteurs de l'onduleur (région 3 et secteur 4)

Ts								
Ts/2 Ts/2								
T _o /4	T _a /2	T _b /2	T ₀ /4	T _o /4	T _b /2	T _a /2	T ₀ /4	

S11								
S12								
S13								
S14								
S15								
S21								
S22								
S23								
S24								
S25								
	Vo	Va	V _b	Vo	Vo	V _b	Va	Vo

 Tableau A- 19 Etats des interrupteurs de l'onduleur (région 3 et secteur 5)

	Ts									
		T	s/2		Ts/2					
	T ₀ /4	T _a /2	T _b /2	T ₀ /4	T _o /4	T _b /2	T _a /2	T ₀ /4		
S11										
S12										
S13										
S14										
S15										
S21										
S22										
S23										
S24										
S25										

Vo	V_a	$\mathbf{V}_{\mathbf{b}}$	Vo	Vo	$\mathbf{V}_{\mathbf{b}}$	$\mathbf{V}_{\mathbf{a}}$	Vo	

					Ts			
			Ts/2		Ts/2			
	T ₀ /4	T _a /2	T _b /2	T ₀ /4	T ₀ /4	T _b /2	T _a /2	T ₀ /4
S11								
S12								
S13								
S14								
S15								
S21								
S22								
S23								
S24								
S25								
	Vo	Va	Vb	Vo	Vo	Vb	Va	Vo

Tableau A- 20 Etats des interrupteurs de l'onduleur (région 3 et secteur 6)

Tableau A- 21 Etats des interrupteurs de l'onduleur (région 3 et secteur 7)

		Ts									
		Ts	s/2		Ts/2						
	T _o /4	$T_a/2$	T _b /2	T ₀ /4	T _o /4	T _b /2	$T_a/2$	T ₀ /4			
S11											
S12											
S13											
S14											

S15								
S21								
S22								
S23								
S24								
S25								
	Vo	Va	V _b	Vo	Vo	$\mathbf{V}_{\mathbf{b}}$	Va	Vo

Tableau A- 22 Etats des interrupteurs de l'onduleur (région 3 et secteur 8)

		Ts									
		T	s/2		Ts/2						
	T ₀ /4	T _a /2	T _b /2	T ₀ /4	T _o /4	T _b /2	T _a /2	T ₀ /4			
S11											
S12											
S13											
S14											
S15											
S21											
S22											
S23											
S24											
S25											
	Vo	Va	V _b	Vo	Vo	V _b	Va	Vo			

 Tableau A- 23 Etats des interrupteurs de l'onduleur (région 3 et secteur 9)

	ſs
Ts/2	Ts/2

	T ₀ /4	$T_a/2$	T _b /2	T ₀ /4	T _o /4	T _b /2	$T_a/2$	T ₀ /4
S11								
S12								
S13								
S14								
S15								
S21								
S22								
S23								
S24								
S25								
	Vo	Va	$\mathbf{V}_{\mathbf{b}}$	Vo	Vo	V _b	Va	Vo

Tableau A- 24 Etats des interrupteurs de l'onduleur (région 3 et secteur 10)

					Ts				
			Ts/2			Ts/2			
	T ₀ /4	T _a /2	T _b /2	T ₀ /4	T _o /4	T _b /2	$T_a/2$	T ₀ /4	
S11									
S12									
S13									
S14									
S15									
S21									
S22									
S23									
S24									
S25									
	Vo	V_{a}	V _b	Vo	Vo	V _b	Va	Vo	

				J	ſs				
		T	s/2			Ts/2			
	T _o /4	T _a /2	T _b /2	T ₀ /4	T _o /4	T _b /2	T _a /2	T ₀ /4	
S11									
S12									
S13									
S14									
S15									
S21									
S22									
S23									
S24									
S25									
	Vo	Va	V _b	Vo	Vo	V _b	Va	Vo	

Tableau A- 25 Etats des interrupteurs de l'onduleur (région 1 et secteur 2)

Tableau A- 26 Etats des interrupteurs de l'onduleur (région 1 et secteur 3)

		Ts										
		Ts	s/2		Ts/2							
	T ₀ /4	T _a /2	T _b /2	T ₀ /4	T _o /4	T _b /2	T _a /2	T ₀ /4				
S11												
S12												
S13												
S14												
S15												

S21								
S22								
S23								
S24								
S25								
	Vo	Va	Vb	Vo	Vo	Vb	Va	Vo

 Tableau A- 27 Etats des interrupteurs de l'onduleur (région 1 et secteur 4)

				ן	ſs				
		T	s/2			Ts/2			
	T ₀ /4	T _a /2	T _b /2	T ₀ /4	T _o /4	T _b /2	T _a /2	T ₀ /4	
S11									
S12									
S13									
S14									
S15									
S21									
S22									
S23									
S24									
S25									
	Vo	Va	V _b	Vo	Vo	Vb	Va	Vo	

Tableau A- 28 Etats des interrupteurs de l'onduleur (région 1 et secteur 5)

			Т	`s			
	Ts	s/2			Ts	s/2	
T ₀ /4	T _a /2	T _b /2	T ₀ /4	T ₀ /4	T _b /2	T _a /2	T ₀ /4

S11								
S12								
S13								
S14								
S15								
S21								
S22								
S23								
S24								
S25								
	Vo	Va	V _b	Vo	Vo	V _b	Va	Vo

 Tableau A- 29 Etats des interrupteurs de l'onduleur (région 1 et secteur 6)

				J	ſs			
		T	s/2			Ts	s/2	
	T ₀ /4	T _a /2	T _b /2	T ₀ /4	T _o /4	T _b /2	T _a /2	T ₀ /4
S11								
S12								
S13								
S14								
S15								
S21								
S22								
S23								
S24								
S25								
[Vo	Va	Vb	Vo	Vo	Vb	Va	Vo

 Tableau A- 30 Etats des interrupteurs de l'onduleur (région 1 et secteur 7)

				Т	∑s			
		T	s/2			Ts	5/2	
	T _o /4	T _a /2	T _b /2	T ₀ /4	T₀/4	T _b /2	T _a /2	T ₀ /4
S11								
S12								
S13								
S14								
S15								
S21								
S22								
S23								
S24								
S25								
I	Vo	Va	Vb	Vo	Vo	Vb	Va	Vo

Tableau A- 31 Etats des interrupteurs de l'onduleur (région 1 et secteur 8)

				1	ſs			
		T	s/2			Ts	s/2	
	T ₀ /4	$T_a/2$	T _b /2	T ₀ /4	T _o /4	T _b /2	T _a /2	T ₀ /4
S11								
S12								
S13								
S14								
S15								
S21								
S22								
S23								

S24								
S25								
	Vo	Va	$\mathbf{V}_{\mathbf{b}}$	Vo	Vo	$\mathbf{V}_{\mathbf{b}}$	$\mathbf{V}_{\mathbf{a}}$	Vo

 Tableau A- 32 Etats des interrupteurs de l'onduleur (région 1 et secteur 9)

]	ſs			
		Т	s/2			Ts	s/2	
	T _o /4	T _a /2	T _b /2	T ₀ /4	T _o /4	T _b /2	T _a /2	T ₀ /4
S11								
S12								
S13								
S14								
S15								
S21								
S22								
S23								
S24								
S25								
Γ	Vo	Va	V _b	Vo	Vo	V _b	Va	Vo

Tableau A- 33 Etats des interrupteurs de l'onduleur (région 1 et secteur 10)

				Т	`s			
		Ts	s/2			Ts	s/2	
	T ₀ /4	T _a /2	T _b /2	T ₀ /4	T ₀ /4	T _b /2	T _a /2	T ₀ /4
S11								
S12								

S13								
S14								
S15								
S21								
S22								
S23								
S24								
S25								
	Vo	Va	V _b	Vo	Vo	V _b	Va	Vo

ANNEXE B

File	Edit Source Refactor Navigate	Search Project	Rı	ın Window Help		
۵,	New Open File Open Projects from File System Recent Files	Alt+Shift+N >	C ² IDE MX	Makefile Project with Existing Code C/C++ Project STM32 Project STM32 Project from an Existing STM32CubeMX Configuration File (.ioc)		
	Close Editor Close All Editors	Ctrl+W Ctrl+Shift+W	⊡ 63 ⊡	Project Source Folder Folder		
	Save Save As Save All Revert	Ctrl+S Ctrl+Shift+S	° h °	Source File Header File File from Template Class		
	Move			Other	Ctrl+N	
8	Rename Refresh Convert Line Delimiters To	F2 F5 >				
٩	Print	Ctrl+P				
2 2	Import Export					
	Properties	Alt+Enter				
	Switch Workspace Restart Exit	>				

Figure B 1 : Création d'un nouveau projet

Target Selection

IDE

left STM32 target or STM32Cube example selection is required

MCU/MPU Selector Board Selector Example	lector Cross Selector
★ 🔂 🗟 ৩	Featu Block Diagr Docs & Resourc CAD Resour 📑 Datash 📑
Commercial Part Number STM32G474RET3 Q STM32G474RET6	*
Segment 2	STINUL STINUL
Series 2	New STM32H5 MCU series: more performance & scalable security
Marketing Status	
Price	MCUs/MPUs List: 2 items
Package	🔹 🛛 Part No 🛛 Refere Mark X Unit PX Board X PackaX Flash X RAM X Commercial Part No 👘
Core	Image: STM32 STM32 Active 5.548 LQFP 512 kB 128 kB STM326474RET3 Image: STM32 STM32
Coprocessor	
MEMORY	
Flash = 512 (kBytes) 512	

Figure B 2 : Recherche de la carte appropriée

Target Selection

Select STM32 target or STM32Cube example

🗙 🗟 🗟 🔾		Featu	Block Diagr	Docs &	Resourc	CAD Resour.	🚺 Datash	Ľ
Commercial stm32q474re		STM32G4 S	eries					
Part Number	☆			Mainet	ream Arm (ortex-M4	MCII 170 MHz wi	th 512
۹ 🔍 🔸 🗕		STM32	G474RET6	Kbytes Timer,	of Flash m High Analog	emory, Ma g level inte	ath Accelerator, I egration	HR
PRODUCT INFO	/	10700		Unit Price	for 10kU (US\$): 5	5.1851	-An	
Segment >		Product is productio	s in mass n	Boards: <u>B-</u> NUCLEO-(G474E-DPOW1	-	LQFP 64 10x10x	1.4 mm
Series >	_							
Line		The STM	32G474xB/xC/x	E devices a	are based on t	he high-perfo	ormance Arm [®] Cortex	[®] -M4
Marketing Status								
Price >	MCU	s/MPUs List:	2 items		+ Display	similar items		📤 Export
Price > Package >	MCU	s/MPUs List : Part No	2 items Refere Mark	×Unit P×	╋ Display Board × Packa	similar items .X Flash X F	RAM × Commercia	🚹 Export
Price > Package > Core >	MCU	s/MPUs List: Part No STM32	2 items Refere Mark STM32 Active	×Unit P× 5.548	+ Display Board × Packa LQFP	similar items .× Flash × F 512 kB 12	RAM × Commercia 28 kB STM32G474RE	Export
Price > Package > Core > Coprocessor >	MCU ☆ ☆	s/MPUs List: Part No STM32	2 items Refere Mark STM32 Active STM32 Active	× <mark>Unit P×</mark> 5.548 5.1851	Display Board XPacka LQFP . 3NU. LQFP .	similar items .× Flash × F 512 kB 12 512 kB 12	RAM X Commercia 28 kB STM32G474RE 28 kB STM32G474RE	Export I Part No C ET3 ET6
Price > Package > Core > Coprocessor >	MCU	s/MPUs List: Part No STM32	2 items Refere Mark STM32 Active STM32 Active	× <mark>Unit P×</mark> 5.548 5.1851 €	Display Board XPacka LQFP . 3 NU LQFP .	similar items .X Flash X F 512 kB 12 512 kB 12	RAM X Commercia 28 kB STM32G474RE 28 kB STM32G474RE	È Export I Part No ↑ ET3 ET6
Price > Package > Core > Coprocessor >	- MCU - ☆	s/MPUs List: Part No STM32	2 items Refere Mark STM32 Active STM32 Active	× <mark>Unit P×</mark> 5.548 5.1851	Display Board XPacka LQFP . 3 NU LQFP .	similar items X Flash X F 12 kB 12 512 kB 12	RAM X Commercia 28 kB STM32G474RE 28 kB STM32G474RE	Export IPart No Tat Tat Tat Tat

Figure B 3 : La sélection de la carte

IDE

IDE STM32 Project

Setup STM32 project

Project	
Project Name:	Test
🗹 Use default	location
Location:	C:/Users/21379/STM32CubeIDE/workspace 1.12.0 Browse
Options Targeted La C C C+ Targeted Bin Executab Targeted Pro STM32Co	nguage + hary Type le O Static Library bject Type lbe O Empty
?	< <u>B</u> ack <u>N</u> ext > <u>Finish</u> Cancel

Figure B 4 : Donner nom au projet

Х

IDE



Figure B 5 : la paramétrisation du mode debuggage



Figure B 6 : Choisir le mode serial wire par le ST-LINK intégré



Figure B 7 : La paramétrisation du système clock



Figure B 8 : l'activation du timer 1, choisir le anal 1 pour générer un signal pwm



Figure B 9 : l'activation du hrtim



Figure B 10 Configuration de la chaine activée

		Mode		
	Master Timer Enable			
	Timer A TA1 output active		v	
	Timer BIDisable		V	
		Configuration		
	Reset Configuration			
>	NVIC Settings	🧭 DMA Settings	GPIO Settings	
	Burst Mode Configuration	Master Timer 🖉 Timer /	User Constants	
~	Sternal Event Configuration	Fault Lines Configuration	ADC Triggers Configuration	
		Synchro Configuration	High Resolution	J.
	Configure the below parameters :			-
_	Q Search (Ctrl+F) 🕜 🕥		0	
	Output1 Configuration	TA1		
	Polarity	Output is active HIGH		
	Set Source, Selection : Please e	inter the number 2		
	1st Set Source	No source is selected		
	2nd Set Source	No source is selected		
	Reset Source, Selection - Please	enter the numb Timer counter reset even	t coming solely from software o	
	* 1st Reset Source	Timer period event force	s the output to its active state	
	* 2nd Reset Source	Timer compare 1 event fo	proves the output to its active state	
	Idle Mode	Timer compare 2 event fr	pross the output to its active sta	
	Idle Level	Timer compare 3 event fr	prose the output to its active sta	
	Fault Level	Timer compare 4 event fr	pros the output to its active sta	
	Chopper Mode Enable	The master timer period	event forces the output to its active sta	
	Burst Mode Entry Delayed	The master amer period	te is applied immediately to the	€
	>	Master Timer Enable Timer A TA1 output active Timer B Disable Reset Configuration Set Source Selection : Please end Set Source Set Source Selection : Please end Set Source Tot Reset Source Set Source Selection : Please end Set Source Tot Reset Source Set Source Selection : Please end Set Source Tot Reset Source Set Source Selection : Please end Set Source Tot Reset Source Set Source Selection : Please Tot Reset Source Tot	Mode Image: Master Timer Enable Timer A TA1 output active Timer B Disable Configuration Reset Configuration Image: Burst Mode Enable Image: Burst Mode Enable	Mode Image: Master Timer Enable Timer A Timer A Timer B Disable Configuration Reset: Configuration Burst Mode Configuration Burst Mode Configuration Haster Timer External Event Configuration HRTIM Interrupt Configuration Fault Lines Configuration HRTIM Interrupt Configuration Configure the below parameters: Search (Ctrl+F) Output 1 Configuration Tast Set Source Ist Set Source No source is selected Timer counter reset event coming solely from software of Timer compare 2 event forces the output to its active state Timer compare 2 event forces the output to its active state Idle Mode Idle Level Fault Level Chopper Mode Enable Burst Mode Entry Delaved The programmed dies state is applied immediately to its active state

Figure B 11 : Configurer le nombre des sets et de resets et leurs actionneurs

Ľ



Figure B 12: l'activation de l'interruption du hrtim

Pinout & Configuration	Clock Configuration Project Ma	inager		l	oois		
	✓ Software Packs ✓ Pinout						
Q v 🔕	NVIC Mode and Configuration				0	Syst	
Categories A->Z	Configuration					ł	
System Core	NVIC Code generation						
÷	Priority Group 4 bits for pre V Sort by Premption Priority and Sub F	riority [Sort by interrupts	names			
DMA GPIO	Search Sea O Show available interrupts ~	l.	Force DMA char	inels Interr			
NVIC	NVIC Interrupt Table	Enable	ed Preemption Prior	ity Sub P			
✓ RCC	Non maskable interrupt	\checkmark	0	0			
✓ SYS	Hard fault interrupt	\checkmark	0	0			
WWDG	Memory management fault	\checkmark	0	0			
	Prefetch fault, memory access fault	\checkmark	0	0			
Analog >	BusFault_IRQn tion or illegal state	\checkmark	0	0			
	System service call via SWI instruction	\checkmark	0	0			
Timers V	Debug monitor	\checkmark	0	0	E		
	Pendable request for system service	\checkmark	0	0			
÷ ✓ HRTIM1	Time base: System tick timer	\checkmark	0	0			
	PVD/PVM1/PVM2/PVM3/PVM4 interrupts through EXTI lines 16/38/39/40/41		0	0			
LPTIM1	Flash global interrupt		0	0			
RTC	RCC global interrupt		0	0			
✓ IIM1 TIM2	TIM1 break interrupt and TIM15 global interrupt		0	0			
TIM2	TIM1 update interrupt and TIM16 global interrupt		0	0			
TIMA	TIM1 trigger and commutation interrupts and TIM17 global interrupt		0	0			
TIM5	TIM1 capture compare interrupt		0	0			
TIM6	HRTIM master timer global interrupt	 Image: A second s	0	0			
TIM7	HRTIM timer A global interrupt		0	0			
TIM8	HRTIM fault global interrupt		0	0			
TIM15 TIM16	FPU global interrupt		0	0	Ψ	Ľ	

Figure B 13 : La configuration des priorités des interruptions
rch Project Run Window Help											
ry 2 22	Pinout & Configuration	Clock Configuration	Project Manag	er							
	۹ ۵	NVIC Mode and Configuration									
	Categories A->Z	Configuration									
F B	DMA GPIO	Priority Group 4 bits for pre <									
	NVIC RCC SYS	NVIC Interrupt Table Non maskable interrupt Hard fault interrupt	Enabler	d Preemption 0 0	Priority Sub Pri 0 0						
	WWDG	Memory management fault Prefetch fault, memory access fault	✓ ✓	0 0	0 0						
١	Analog >	Undefined instruction or illegal state System service call via SWI instruction	⊻ ⊻	0 0	0 0						

Figure B 14 : La génération du code(main.c)

1 /* USER CODE BEGIN Header */				^	🖻 🔩 😿 🖋 🛛 🗮 🖇		
<pre>20 /** 3 *********************************</pre>	* * / /			~	 main.h hhrtim1: HRTIM_HandleTypeDef htim1: TIM_HandleTypeDef SystemClock_Config(void): void ^{\$} MX_GPIO_Init(void): void ^{\$} MX_HRTIM1_Init(void): void ^{\$} MX_TIM1_Init(void): void ^{\$} main(void): int SystemClock_Config(void): void ^{\$} MX_HRTIM1_Init(void): void ^{\$} MX_TIM1_Init(void): void ^{\$} MX_TIM1_Init(void): void ^{\$} MX_TIM1_Init(void): void ^{\$} MX_GPIO_Init(void): void ^{\$} Fror_Handler(void): void ^{\$} assert_failed(uint8_t*, uint32_t): void 		
🖞 Problems 💩 Tasks 🖳 Console × 🔲 Properties 💿 🕷 💥 🐘 👪 💀 🥃 🛃 🛫 🖤 🕶		🗟 Build Analyzer 🚊 Static Stack Analyzer 🗵			e - 0		
terminated> redresseur Debug [STM32 C/C++ Application] ST-LINK (ST-LINK GDB server) (Terminated May 25, 202	23, 1:	Image: second					
Upening and parsing file: ST-LINK_GDB_server_a24684.srec File : ST-LINK_GDB_server_a24684.srec Size : 30.44 KB Address : 0x08000000		Function Local HAL_ADC_ConfigChannel 224	cost Type STATIC_I	Location stm32g4	Updates are available for your software. Click to review and install updates. You will be reminded in 4 Hours.		

Figure B 15: La forme du "main.c"



Figure B 16: La génération du code de l'interruption

```
1 /* USER CODE BEGIN Header */
29/**
  3
  * @file stm32g4xx it.c
4
  * @brief Interrupt Service Routines.
5
  **
6
  * @attention
7
8
9
  * Copyright (c) 2023 STMicroelectronics.
10 * All rights reserved.
11
  * This software is licensed under terms that can be found in the LICENSE file
12
13 * in the root directory of this software component.
14 * If no LICENSE file comes with this software, it is provided AS-IS.
15
  16
  */
17
18 /* USER CODE END Header */
19
20 /* Includes -----*/
21 #include "main.h"
22 #include "stm32g4xx_it.h"
                       .....*/
23@ /* Private includes ------
24 /* USER CODE BEGIN Includes */
25 /* USER CODE END Includes */
26
270 /* Private typedef -----*/
28 /* USER CODE BEGIN TD */
29
30 /* USER CODE END TD */
31
```

Figure B 17 : la forme du code de l'interruption



Figure B 18 : Build, debug et run