

DEPARTEMENT ELECTRICITE
FILIERE D'INGENIEUR EN ELECTRONIQUE

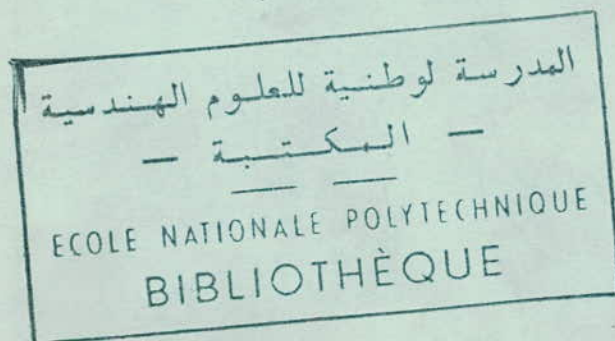


PROJET DE FIN D'ETUDES

ETUDE PRATIQUE
DE LA FONCTION PRINCIPALE D'UN
VOLTMETRE NUMERIQUE

Proposé par :

HAMMAMI



Etudié par :

A. DJAGHBALLOU

A. MAZOUZ

Promotion Juin 1979



DEPARTEMENT ELECTRICITE
FILIERE D'INGENIEUR EN ELECTRONIQUE

PROJET DE FIN D'ETUDES

ETUDE PRATIQUE
DE LA FONCTION PRINCIPALE D'UN
VOLTMETRE NUMERIQUE

Proposé par :

HAMMAMI

Etudié par :

A. DJAGHBALLOU

A. MAZOUZ

Promotion Juin 1979

بِسْمِ اللَّهِ الرَّحْمَنِ الرَّحِيمِ

أَنْفِ الْوَيْدِ

مِنْ عَيْنِ الْوَيْدِ

الى من سوا حياتكم رطنته وتيسيت

- برودريج -

الى روح ابي

الى ابي

الوالديه اللذين قدما لي في المنهج
اشقى الهدايا... هديام الايمان

- عبد العالي -

R E M E R C I E M E N T S...

Nous ne pouvons qu'offrir le fruit de notre travail en guise de remerciement à tous ceux qui nous ont aidé et encouragé au cours de ces longues années d'études.

Que Monsieur HANNAMI trouve ici l'expression de notre profonde gratitude pour ses précieux conseils et son étroite collaboration.

MAZOUZ...

... DJAGHBALLOU

TABLE DES MATIERES

	<u>pages</u>
I INTRODUCTION.....	1
II CONVERSION A/N.....	2
A CONVERTISSEUR A/N.....	
A.1 définition.....	
A.2 Caractéristiques principales d'un CAN.....	
A.2.1 Fonction de transfert idéale d'un CAN.....	
A.2.2 Résolution.....	3
A.2.3 Temps de conversion.....	4
A.2.4 précision.....	
A.2.5 Réjection des signaux de perturbations.....	
A.3 Existence de différentes méthodes de conversion.....	
A.3.1 Convertisseur à rampe.....	
A.3.2 Convertisseur à double rampe.....	5
A.3.3 Convertisseur tension-fréquence.....	
A.3.4 Convertisseur à approximations successives.....	7
A.4 Choix de la méthode de conversion.....	
III ETUDE DU CAN UTILISE : LE CAN A DOUBLE RAMPE.....	12
III.a principe et fonctionnement.....	
III.b erreurs.....	13
B. Etude de la partie analogique.....	15
B.1 <u>Tension de référence</u>	
- Etude Pratique.....	16
B.2 <u>Les commutateurs analogiques</u>	17
B.2.1 définition.....	
B.2.2 Les transistors à effet de champ.....	
- Réalisation Pratique.....	19
circuit d'interface.....	
calcul des éléments du circuit d'interface.....	
conclusion.....	20
B.3 <u>L'intégrateur</u>	22
B.3.1 principe.....	
B.3.2 Réalisation pratique.....	
B.3.2.a réglage de l'offset.....	
B.3.2.b réglage de la dérive en courant.....	23
B.3.2.c protection contre les surtensions.....	
B.4 <u>LE comparateur</u>	24
B.4.1 définition.....	
B.4.2 Caractéristiques.....	
B.4.2.a caractéristique de transfert.....	
B.4.2.b précision.....	

	B.4.2.c Rapidité.....	24
	B.4.2.d stabilité.....	
	B.4.3 Problème à résoudre.....	25
IV	Partie logique.....	27
	C. Bascule JK.....	
	D. Les compteurs.....	29
	D.1 généralités.....	
	D.2 Compteurs synchrones.....	
	D.3 Compteurs Asynchrones.....	
	D.4 Comptage décimal.....	
	Réalisation pratique.....	30
	E. Horloge.....	35
	F. Affichage.....	37
	F. a les registres.....	
	F.b Décodeurs.....	40
	F.c les afficheurs numériques.....	43
	F.c.1 principe de l'électroluminescence.....	
	F.c.2 les afficheurs à 7 segments.....	
	F.C.3 Commande des afficheurs 7 segments à LED.....	
	F.C.4 Fonctionnement de l'affichage.....	44
V	CONCLUSION.....	47
VI	ANNEXE.....	48

I INTRODUCTION

Dans les domaines d'affichages et de visualisation on utilise de plus en plus souvent des indicateurs numériques pour visualiser les résultats.

Nous présentons en particulier le voltmètre numérique qui a plusieurs avantages dans sa fonction de mesure : c'est un instrument qui permet d'éviter les erreurs de lecture (erreurs d'échelle, de lecture, de parallaxe et de calibre).

Aussi un voltmètre analogique permet une mesure par seconde, alors qu'un voltmètre numérique assez lent effectue environ cinq mesures par seconde.

Ainsi notre sujet traite une étude pratique de la fonction principale d'un voltmètre digital, étude qui nous permettra de voir de plus près les techniques et les problèmes pouvant se poser lors du passage d'une information analogique à une information numérique.

II CONVERSION A/N

A. Convertisseur A/N :

A.1 Définition :

Un convertisseur analogique numérique (CAN) est un dispositif qui reçoit un signal analogique A et le transforme en un signal numérique N avec une précision et une résolution donnée, en le comparant à une tension de référence U_{Ref} .

Dans un CAN idéal, c'est-à-dire sans erreur, le signal de sortie N est relié au signal d'entrée par :

$$N = \frac{A}{U_{Ref}}$$

Souvent N est obtenu sous forme d'un nombre binaire car la division $\frac{A}{U_{Ref}}$ se fait suivant les puissances décroissantes de 2.

Donc le signal à convertir peut s'écrire sous la forme :

$$A = U_{Ref} \left(\frac{b_1}{2} + \frac{b_2}{4} + \dots + \frac{b_n}{2^n} + \frac{b_{n+1}}{2^{n+1}} \right)$$

La conversion se limite à n bits, de ce fait il y a introduction d'erreur de conversion représentée par les termes négligés b_{n+1} , b_{n+2} ... appelée aussi erreur de quantification.

Pour minimiser cette erreur, le procédé de conversion se fait comme suit : On remplace la tension A par une tension discrète multiple d'une quantité élémentaire appelée quantum, de valeur $\frac{U_{Ref}}{2^n}$, de sorte que la différence entre A et cette tension discrète soit, en module, inférieur à un demi-quantum.

$$\left| A - N \frac{U_{Ref}}{2^n} \right| < \frac{1}{2} \frac{U_{Ref}}{2^n}$$

A.2 Caractéristiques principales d'un CAN :

Les principales caractéristiques d'un CAN Pour un code unipolaire sont définis comme suit :

A.2.1 Fonction de transfert idéale d'un CAN :

La fonction de transfert idéale d'un CAN est définie par les deux équation suivantes :

$$E_{nom} = U_{Ref} \left(\frac{b_1}{2} + \frac{b_2}{4} + \dots + \frac{b_n}{2^n} \right)$$

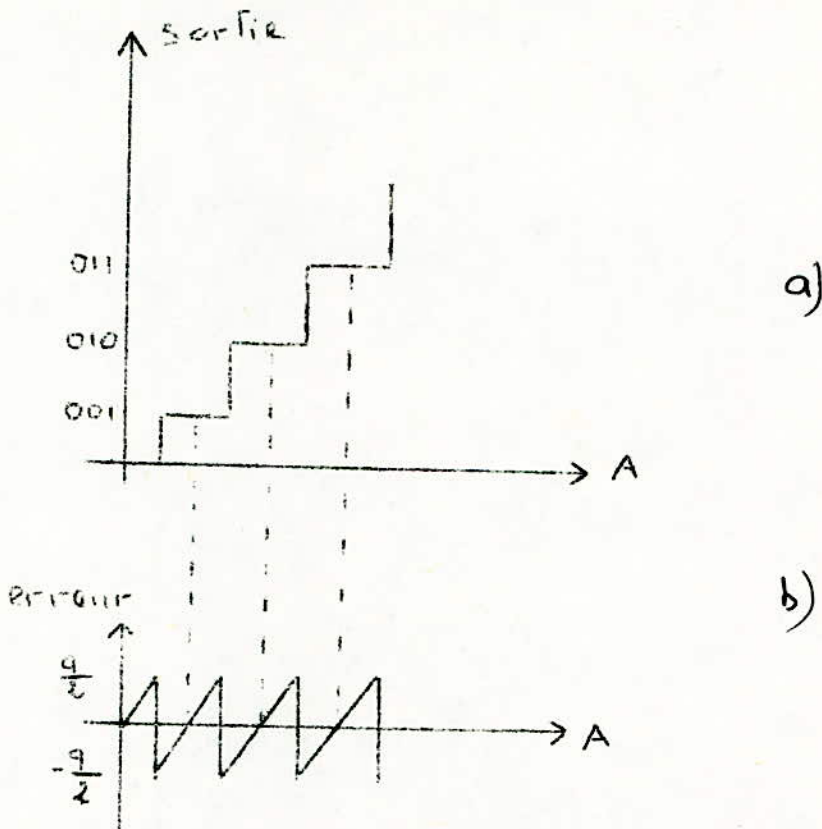
$$E_{nom} - \frac{1}{2} \frac{U_{Ref}}{2^n} < A < E_{nom} + \frac{1}{2} \frac{U_{Ref}}{2^n}$$

E_{nom} : tension d'entrée nominale (pour laquelle l'erreur est nulle).

U_{Ref} : représente l'étendue de la tension à mesurer (ou pleine échelle)

b_i : valent "0" ou "1".

La figure (a) cidessous représente la caractéristique idéale d'un CAN



- elle se compose de marches de largeur égale à $U_{Ref}/2^n$ dont les milieux correspondent aux différentes valeurs de la tension E_{nom} .
- ces différents points sont alignés et la droite obtenue s'appelle caractéristique idéale d'un CAN.

- Les transitions se produisent pour les tensions $E_{nom} + \frac{1}{2} \frac{U_{Ref}}{2^n}$.

Sur la figure (b) on a représenté l'erreur de conversion correspondante, en supposant une quantification régulière, qui représente la différence $A - E_{nom}$.

La valeur nominale de la tension que l'on peut convertir diffère de la tension U_{Ref} d'un quantum car la valeur maximale de N est 2^{n-1} .

A.2.2 Résolution :

Elle est fixée par le nombre de bits fournis par le convertisseur ; la résolution définit la plus petite variation de la tension que le convertisseur peut coder et indiquer, compte-tenu du nombre de bits ; pour la mesurer on fait référence généralement à la pleine échelle ; elle peut donc s'écrire :

$$\text{Résolution} = \frac{\text{quantum}}{\text{pleine échelle}} = \frac{1}{2^n}$$

A.2.3 Temps de conversion :

Le temps de conversion est la durée utile pour obtenir en sortie un signal numérique correspondant au signal d'entrée analogique avec la précision désirée ; et s'exprime en μ S ou en mS. Pour connaître la fréquence maximale de conversion possible, il faudra ajouter au temps de conversion un certain temps utile pour la remise à zéro du convertisseur. Il faut faire aussi l'hypothèse que la valeur du signal n'a pas changé pendant la durée de la conversion.

Le temps de conversion se définit pour la variation maximale de la tension d'entrée.

A.2.4. Précision :

La précision d'un CAN se définit comme l'écart existant entre la valeur théorique de U_{nom} fournissant un certain mot N en sortie et la valeur réelle A fournissant effectivement ce mot. Cet écart s'appelle l'erreur absolue ; la précision d'un CAN est donnée par la connaissance de cette erreur.

Les principales causes d'erreur sont la quantification, le décalage du zéro, la variation du gain ou facteur d'échelle et la non-linéarité.

A.2.5 Réjection des signaux de perturbation :

Certains CAN ont la particularité de diminuer ou même d'éliminer l'influence de certains signaux de perturbation notamment ceux du secteur (désignés par bruits). On définit dans ce cas un facteur de réjection $S(w)$ de tension de perturbation comme le rapport du bruit d'entrée normalisé A_{bruit}/U_{Ref} au bruit de sortie normalisé N_{bruit} :

$$S(w) = \frac{A_{bruit}/U_{Ref}}{N_{bruit}}$$

Ce facteur dépend de la fréquence, sa valeur est particulièrement importante dans les CAN à faible vitesse.

A.3 Existence de différentes méthodes de conversion :

A.3.1 Convertisseur à rampe (fig. 1.1 (a) et (b)) :

a) principe :

A t_0 on déclenche une rampe linéaire (intégrateur) : V_s et en même temps on envoie des impulsions d'horloge dans un compteur. La tension de la rampe V_s est connectée à l'une des entrées d'un comparateur, l'autre entrée recevant la tension à mesurer V_x ; Lorsque la tension de la rampe devient égale à la tension V_x , la sortie du comparateur bascule alors la porte se ferme et le compteur ne reçoit plus les impulsions d'horloge, on est au temps $t = t_1$.

On a donc compté N impulsions d'horloge proportionnelles à la tension à mesurer V_x :

$$t_1 - t_0 = NT \quad (1)$$

La tension de la rampe à pour expression.

$$V_s = - \frac{I(t_1 - t_0)}{C} = V_x \quad (2)$$

ce qui donne $V_s = - \frac{I}{C} NT = V_x$ or $I = \frac{U_{Ref}}{R}$

$$V_x = - U_{Ref} \frac{T}{RC} N$$

T : période des impulsions ; connue.

U_{Ref} , R , C : paramètres connus propres aux éléments.

Seule N demeure l'inconnue.

A.3.2 : Convertisseur à double rampe : (fig. 1.2 (b) et (c)).

a) principe :

La conversion se fait en deux étapes :

- première étape :

La tension à mesurer V_x est appliquée à l'entrée de l'intégrateur pendant un intervalle de temps prédéterminé θ_1 , égal à N_1 périodes d'horloge et au bout duquella tension de sortie de l'intégrateur est,

$$V_s = - \frac{V_x}{RC} \theta_1 = - \frac{V_x}{RC} N_1 T \quad (1)$$

- 2^{ème} étape :

L'entrée de l'intégrateur est maintenant commutée sur une tension de référence U_{Ref} de polarité opposée à V_x de manière que V_s décroît linéairement tandis qu'un compteur enregistre les impulsions d'une horloge ; Un comparateur détecte le passage par zéro de V_s et à cet instant arrête le comptage, nous aurons donc :

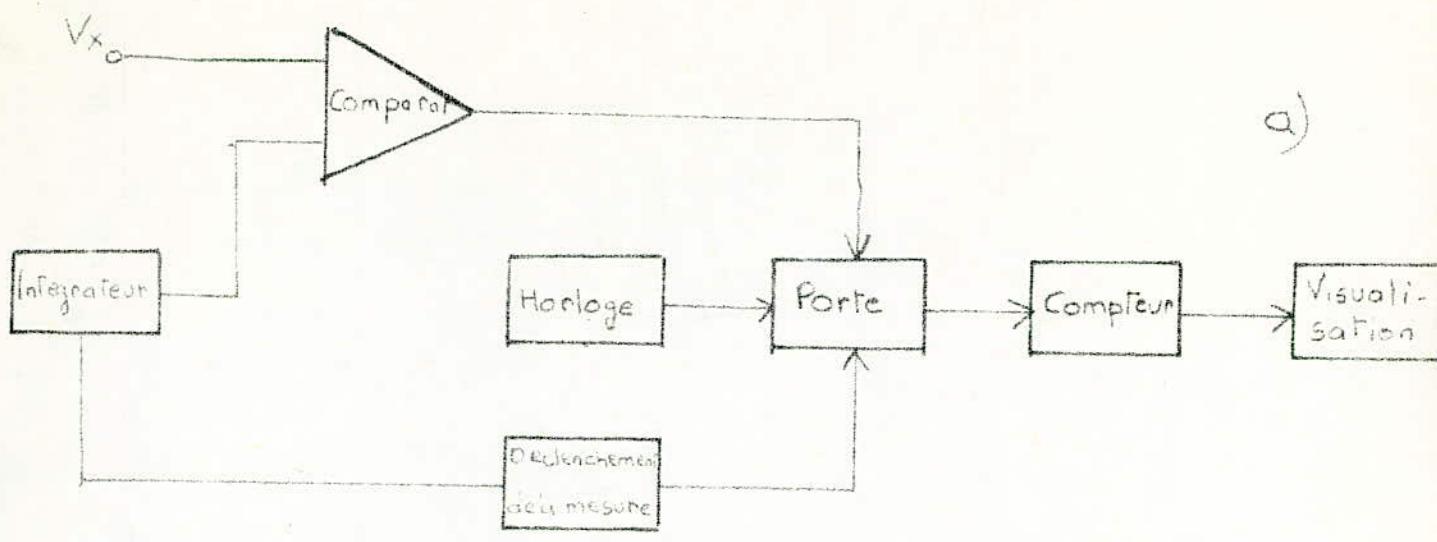
$$(0 - V_s) = + \frac{U_{Ref}}{RC} NT \quad (2)$$

ce qui donne

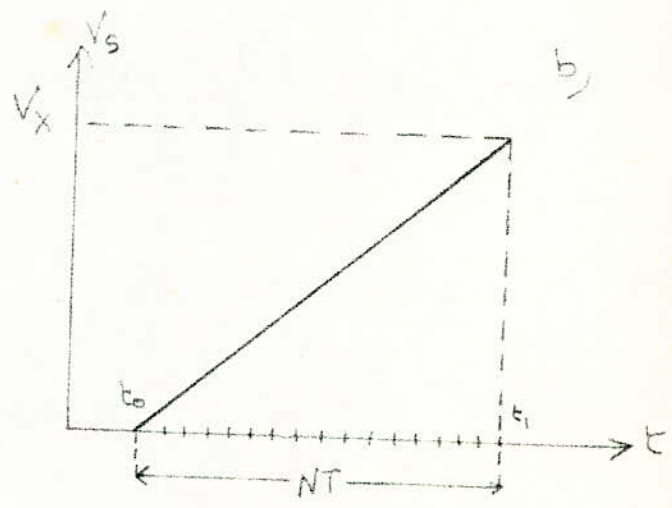
$$V_x = \frac{U_{Ref}}{N_1} N$$

Ici N étant le nombre d'impulsions d'horloge proportionnel à V_x .

Car U_{Ref} , N_1 , sont connus comme étant des caractéristiques propres au montage.

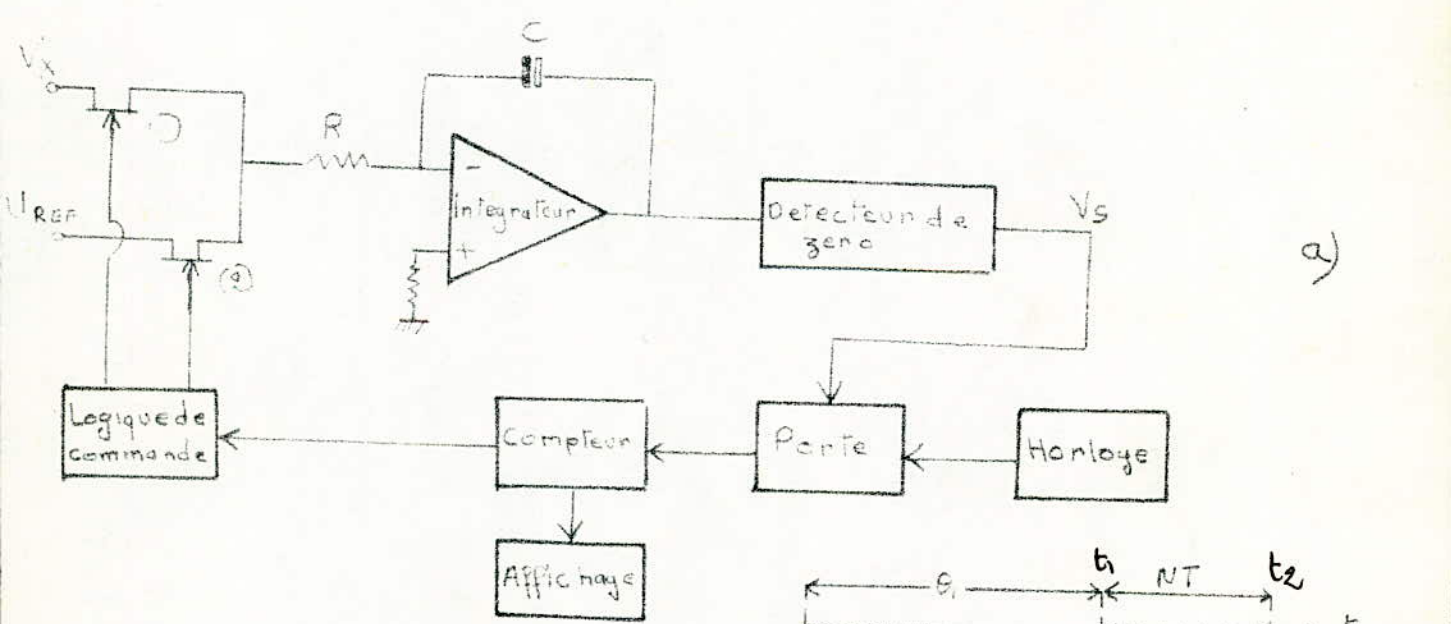


a)

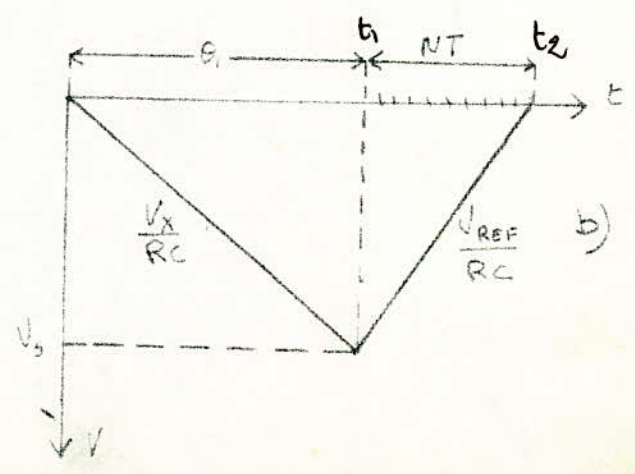


b)

Fig 1-1 Convertisseur à Rampe



a)



b)

Fig 1-2 Convertisseur à Double rampe

A.3.3. Convertisseur tension-fréquence : fig.1.3 (a).

- a) principe :

Le principe de cette méthode est de transformer la tension continue en un signal périodique de fréquence f proportionnelle à V_x .

La tension V_x à l'entrée de l'intégrateur génère une dent de scie. Un détecteur de seuil arrête la charge dès que la tension de sortie de l'intégrateur atteint la tension V_{seuil} , ce qui a demandé un temps T . Nous avons alors :

$$V_{\text{seuil}} = \frac{1}{RC} V_x T \quad (1)$$

La capacité C se décharge en un temps théoriquement nul puis une autre dent de scie débutera, puis il y a decharge etc... . On aura donc un signal de période T donc :

$$f = \frac{1}{T} \quad \text{d'où} \quad V_x = RC V_{\text{seuil}} \frac{1}{T} = RC V_{\text{seuil}} f$$

Il ne reste plus qu'à mesurer f en comptant le nombre N de périodes en une seconde ou un temps θ donné :

$$f = \frac{N}{\theta} \quad \boxed{V_x = \frac{RC}{\theta} V_{\text{seuil}} N} \quad (2)$$

La formule (2) suppose une décharge instantanée de C .

A.3.4. Convertisseur à approximations successives :

Dans cette méthode V_x à convertir est comparée à la tension U_{Ref} délivrée par un CNA. On fait n comparaisons successives pour déterminer V_x qui se met sous la forme :

$$V_x = U_{\text{Ref}} \left(\frac{b_1}{2} + \frac{b_2}{4} + \dots + \frac{b_n}{2^n} \right)$$

le but est de calculer les coefficients : b_i ; $i = 1, \dots, n$ (prenant deux valeurs "0" ou "1") après les n comparaisons.

Dans une première étape on compare V_x et $\frac{U_{\text{Ref}}}{2}$ (On commence par le poids le plus fort).

- si $V_x > \frac{U_{\text{Ref}}}{2}$ la sortie du comparateur $\Delta = 1$ donc $b_1 = 1$:

On ajoutera $\frac{U_{\text{Ref}}}{4}$

- si $V_x < \frac{U_{\text{Ref}}}{2}$: la sortie du comparateur $\Delta = 0$: on remplace

$\frac{U_{\text{Ref}}}{2}$ par $\frac{U_{\text{Ref}}}{4}$

Dans une seconde étape on compare V_x à $U_{\text{Ref}} \left(\frac{b_1}{2} + \frac{1}{4} \right)$

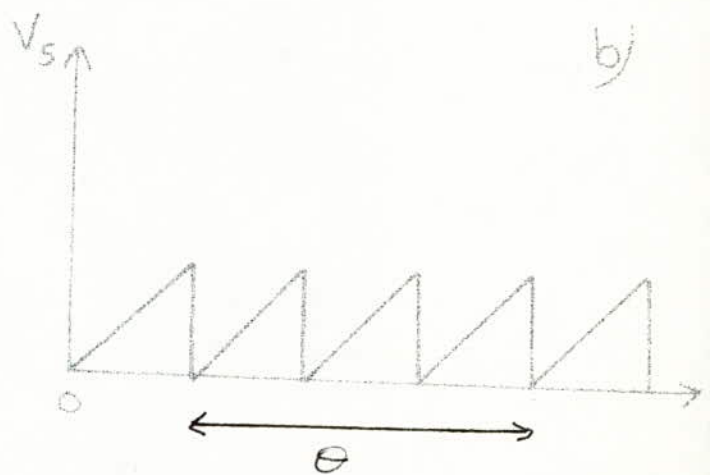
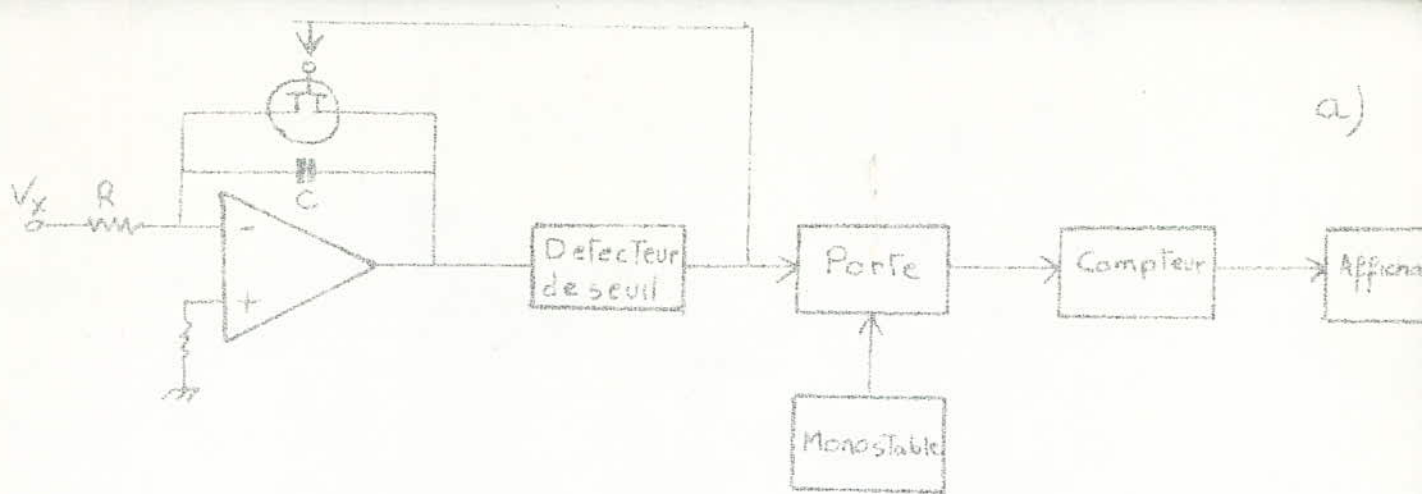


Fig 1-3 Convertisseur
Tension-Fréquence

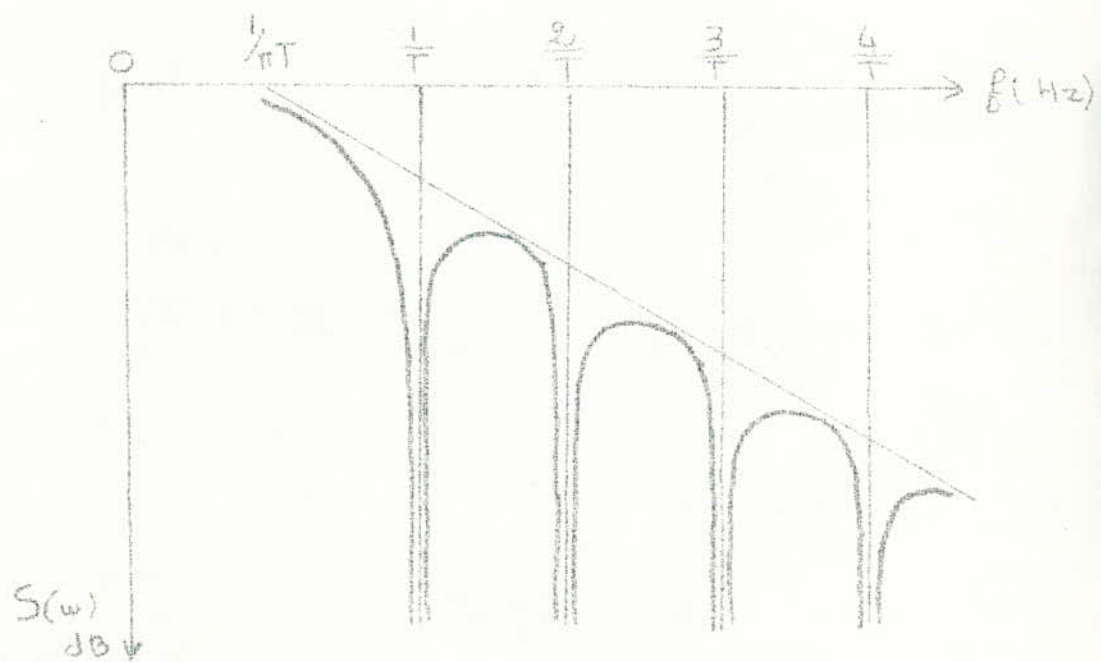


Fig 1-4 Allure de l'atténuation du bruit

- si $V_x > U_{Ref} \frac{b_1}{2} + \frac{U_{Ref}}{4}$: $= 1$ $b_2 = 1$: on ajoutera $\frac{U_{Ref}}{8}$

- si $V_x < U_{Ref} \frac{b_1}{2} + \frac{U_{Ref}}{4}$: $= 0$ $b_2 = 0$: on remplacera $\frac{U_{Ref}}{4}$

par $\frac{U_{Ref}}{8}$ on fait n comparaisons jusqu'à $\frac{U_{Ref}}{2^n}$

on aura en fin de compte :

$$V_x = U_{Ref} \left(\frac{b_1}{2} + \dots + \frac{b_n}{2^n} \right)$$

c'est la méthode la plus rapide.

A.4 Choix de la méthode de conversion :

La conversion à double rampe.

Méthodes de conversion	Résolution du convertisseur	Non linéarité	Coefficient de température	Temps de conversion	RRMG à 50Hz avec déséquilibre libre
Approximations successives avec filtrage	12 bits	$\pm 0,012\%$ max.	10 à $50 \cdot 10^{-6}/^{\circ}C$	700 à 900 mS	100 dB
Approximations successives sans filtrage	12 bits	$\pm 0,012\%$ max.	10 à $50 \cdot 10^{-6}/^{\circ}C$	2 μ S à 25 mS	100 dB
Conversion à simple rampe	12 bits	$\pm 0,01\%$ max.	$50 \cdot 10^{-6}/^{\circ}C$	100 mS	40 dB
Conversion tension/freq.	12 bits	$\pm 0,005\%$ max.	10 à $50 \cdot 10^{-6}/^{\circ}C$	40mS à 400 mS	40 dB à 140 dB
Conversion à double rampe	12 bits	$\pm 0,05\%$ à $\pm 0,01\%$	10 à $50 \cdot 10^{-6}/^{\circ}C$	5 à 200 mS	40 à 140 dB

Notre choix pour cette méthode de conversion à double rampe s'est imposé comme un compromis car :

- Elle est assez rapide (voir temps de conversion).
- Elle est peu sensible au bruit : avantage principal car la réjection des signaux alternatifs parasites superposés au signal à mesurer se

FAIT pour les parasites de fréquence 50 Hz ou 1 multiple de 50 Hz et que la durée de conversion (θ) soit de 20 ms ou un multiple.

- Les dérives à long terme de la fréquence d'horloge n'ont aucune influence sur la précision de la lecture car la période de la charge T, et les impulsions sont fournis par la même horloge.

- La charge et décharge du condensateur C s'effectuent à travers le même réseau. Les éventuelles dérives du condensateur C se compensent.

- Les éléments utilisés dans ce convertisseur sont très stables (appréciation des constructeurs). Par contre la méthode de conversion à approximations successives nécessite des circuits logiques et de programmation assez complexes.

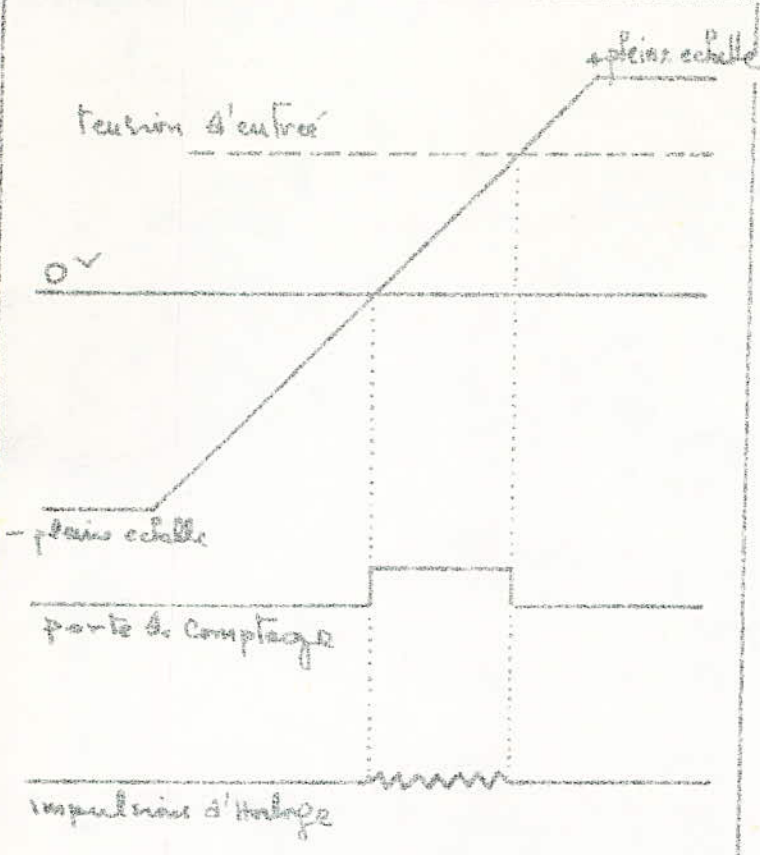
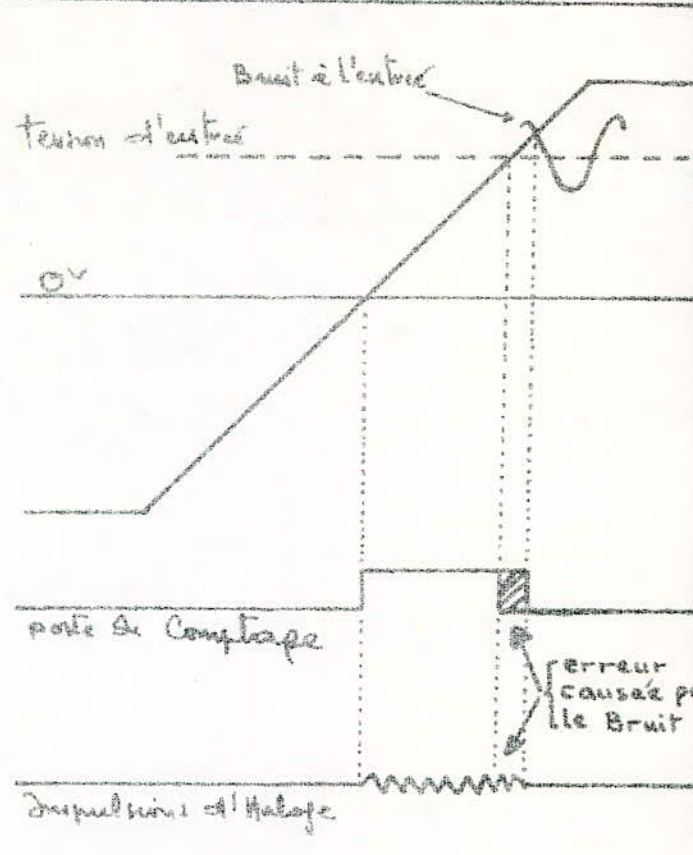
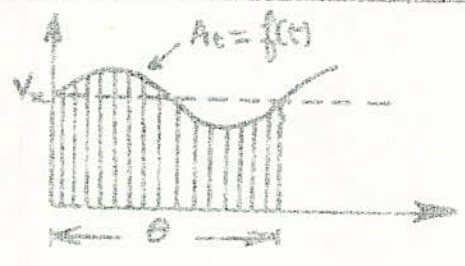


Diagramme des temps montrant la conversion de la grandeur à mesurer en un signal numérique dans la technique SIMPLE RAMPE.



Et l'influence des parasites sur le temps d'ouverture de la porte de comptage.



Une Astuce pour éliminer l'in-
 désirable 50 Hz: A chaque
 instant d'indication du Compteur
 est proportionnelle à l'amplitude
 A_c; à la fin du temps de
 conversion θ , le compteur a
 noté la valeur moyenne de
 A_c qui est M.

$$M = \frac{1}{\theta} \int_0^{\theta} A_c dt$$

avec $A_c = V_x + u \sin \omega t$

$$M = V_x + \frac{u}{\omega \theta} (\cos \omega t - 1)$$

si $\theta = 20 \text{ ms}$

$$\cos \omega t = 1$$

$$\Rightarrow \omega = \frac{2\pi}{\theta}$$

et $M = V_x$

K

III Etude du CAN utilisé : le CAN à double rampe :

A-a. principe et fonctionnement : voir fig.1.2

Au début de la conversion le condensateur C est déchargé, le compteur est remis à zéro et la tension V_x est appliquée à l'intégrateur; le condensateur C se charge à travers R et la tension de sortie $V_s(t)$ est :

$$V_s(t) = - \frac{V_x}{RC} t$$

$$\text{à } t = t_1 \quad V_s(t_1) = - \frac{V_x}{RC} t_1 \quad (1)$$

Cette tension est comparée à zéro par un comparateur. La porte est ouverte et les impulsions d'horloge sont appliquées au compteur ; tant que celui-ci n'a pas atteint sa capacité maximale, la tension de sortie de l'intégrateur décroît linéairement suivant la loi (1). Au bout de $2^n - 1$ impulsions la capacité maximale du compteur est atteinte, l'impulsion suivante le remet à zéro et met la bascule dans l'état "1", celle-ci débloque alors le 2ème FET qui applique à l'entrée de l'intégrateur $-U_{Ref}$ (opposée à V_x) cette fois-ci la tension de sortie de l'intégrateur croît linéairement suivant la loi (décharge de C) :

$$V_s(t) = \frac{U_{Ref}}{RC} t$$

$$\text{à } t = t_2 \quad V_s(t_2) = \frac{U_{Ref}}{RC} t_2 = 0$$

Pendant la durée de la deuxième intégration, le compteur fonctionne normalement et enregistre N impulsions de période T (voir fig. 1.2.b).

Quand $V_s(t) = V_s(t_2) = 0$ le comparateur bascule et le compteur ne recevant aucune impulsions d'horloge s'arrête à N impulsions.

$$V_s(t_2) - V_s(t_1) = \frac{U_{Ref}}{RC} (t_2 - t_1) \quad (2)$$

$$\text{comme (1) = (2) } \quad t_2 - t_1 = \frac{V_x}{U_{Ref}} t_1$$

$$t_1 = (2^n - 1) T$$

$$t_2 - t_1 = NT$$

$$\text{soit } N = \frac{V_x}{U_{Ref}} (2^n - 1)$$

le temps de conversion total est :

$$t_c = t_2 - t_0 = (t_2 - t_1) + (t_1 - t_0) = NT + (2^n - 1) T$$

$$t_c = (2^n - 1) T + NT$$

si pendant la décharge le compteur atteint sa capacité maximale.

$$N = 2^n - 1$$

$$t_c = 2 (2^n - 1) T$$

le temps de conversion de ce CAN est assez important par rapport au CAN à simple rampe .

A.b Erreurs :

L'expression $N = \frac{V_x}{U_{Ref}} (2^n - 1)$ montre que l'information est indépendante de R, C, T ce qui augmente la précision :

L'erreur due au bruit est réduite du fait que la double intégration présente un taux de rejection faible donc assez bon.

$$S(W) = \frac{A_{bruit}/U_{Ref}}{N_{bruit}}$$

$$S(W) = \frac{\sin\left(\frac{W\theta}{2}\right)}{W \frac{\theta}{2}}$$

Facteur de rejection des signaux de perturbation

L'allure est tracée sur la figure 1.4 en échelle logarithmique , l'enveloppe est une droite de pente 20 dB/décade :

$$S(W) = 0 \quad \text{si} \quad \sin\left(\frac{W\theta}{2}\right) = 0 \quad \text{soit} \quad f = \frac{K}{\theta} \quad \begin{array}{l} K = 0, 1, 2, \dots \\ \theta = 2^n T \end{array}$$

et $S(\text{---})|_{dB} = -\infty$. rejection parfaite.

Par exemple si l'on veut éliminer l'influence du secteur à 50 Hz. Il faut prendre $\theta = 20$ ms.

La rejection du bruit est donc infinie pour des multiples de la période d'intégration T et cela sans l'usage de filtres d'entrée. Le temps de conversion peut-être établi en fonction de la rejection du bruit, de la résolution et de la précision recherchées.

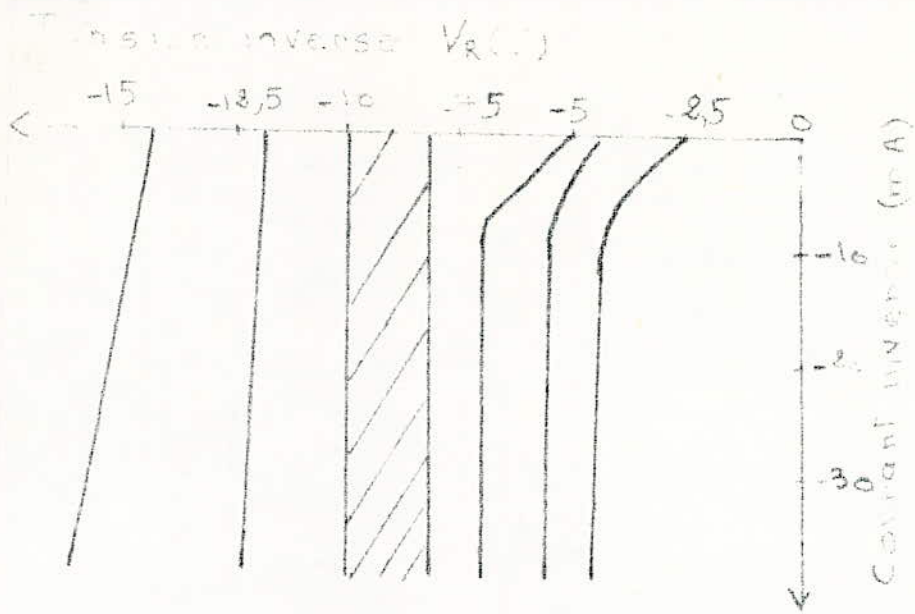
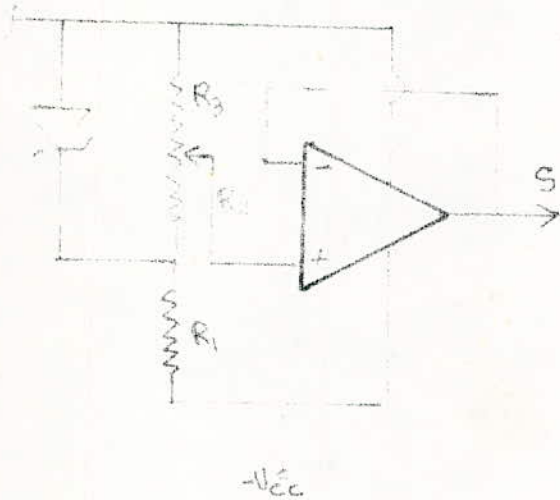


Fig 2-1 Caractéristiques de régulation en fonction des variations de la tension d'entrée

a) Référence négative



b) Référence positive

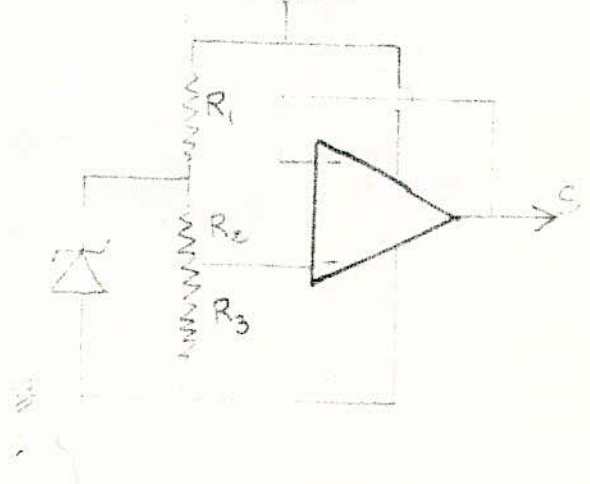


Fig 2-2 Montage d'une tension de référence

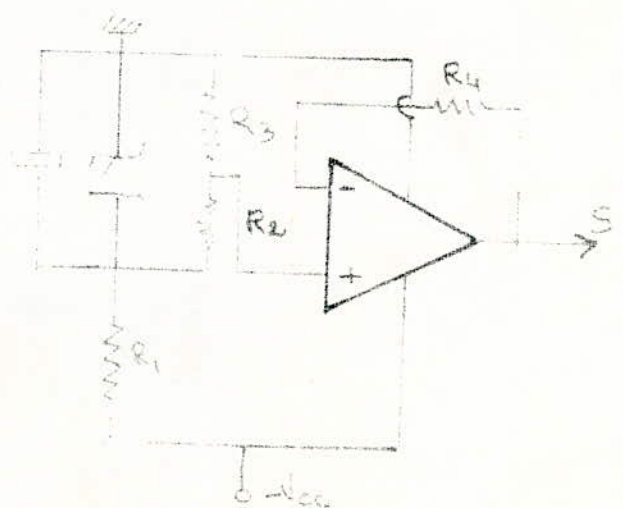
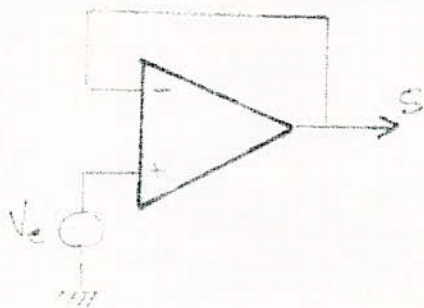


Fig 2-3 Montage suiveur

Fig 2-4 Montage pratique de la tension de référence adoptée

B. Etude de la partie analogique :

Cette partie comporte quatre blocs : la tension de référence, les commutateurs à FET, l'intégrateur et le comparateur.

B.1 Tension de référence :

Le CAN à double rampe utilise une tension de référence d'entrée. Des erreurs sur cette tension de référence entraînent des erreurs analogiques de sortie. C'est ainsi que la précision et la stabilité de U_{Ref} sont d'importance considérable.

On utilise le plus souvent une diode Zener comme élément de référence.

B.1.a) Diode Zener :

Une diode Zener est une diode polarisée en inverse et qui à une tension de zener V_Z le courant augmente brusquement (phénomène d'avalanche).

- La tension V_Z varie avec la température, dans le même sens pour $V_Z > 5,5$ Volts et dans le sens contraire pour $V_Z < 5,5V$.

- D'autre part les diodes Zener dont la tension de coude se situe entre 7,5 et 10 V offrent la meilleure caractéristique de régulation en fonction des variations de la tension d'entrée : voir Fig 2.1 (partie hachurée).

b) Tension de référence :

~~Le dispositif de la fig. 2.1 (partie hachurée).~~

Le dispositif de la fig. 2.2 donne le montage d'une tension de référence, soit positive, soit négative.

- D'autre part pour avoir une source de référence de haute précision on utilise une diode Zener compensée en température c'est-à-dire avec un coefficient de température presque nul : pour une tension de référence $U_{Ref} = 2$ V et pour un CAN de 12 bits (999 max.), la somme des imprécisions et des variations de température doit être inférieure à un demi-quantum :

$$\frac{1}{2} \text{ quantum} = \frac{1}{2} \frac{U_{Ref}}{999} = \frac{1}{2} \frac{2}{999} = 10^{-3} V$$

$\frac{8}{999} = \text{comptage maximum}$

Si l'on veut que le système fonctionne dans une gamme de température de 0° à $+70^\circ C$, cela impose une stabilité relative de l'alimentation :

$$\frac{\Delta U_{Ref}}{U_{Ref}} = \frac{10^{-3}}{2} \frac{1}{70} = 7 \cdot 10^{-6} / ^\circ C$$

d'autre part, notre méthode : intégration à double rampe consiste en une charge et une décharge de tension donc la première tension

de charge V_x sera positive (ou négative) et la deuxième servant pour la décharge doit être de signe opposée donc négative (ou positive).

C) Etude pratique :

Pour notre étude pratique on prendra comme tension de référence une tension négative d'où la nécessité d'avoir une tension à mesurer positive.

On utilise un montage suiveur (résistance de sortie faible) assurant l'adaptation d'impédance et de gain unité (voir fig. 2.3).

$$V_o = R_1 i_1$$

$$V_s = R_2 i_2 + R_1 i_1$$

la borne (-) est une masse virtuelle donc $i_1 = i_2$

$$V_e = R_1 i_1$$

$$V_s = (R_2 + R_1) i_1 = \frac{R_2 + R_1}{R_2} V_e$$

$$G = \frac{V_s}{V_e} = 1 + \frac{R_2}{R_1} \quad \text{or la réaction est totale} \quad R_2 = 0 \text{ et } R_1 = \infty$$

donc $G \neq 1$

Le montage suiveur peut-être affecté par un phénomène dit de verrouillage (latch-up) dans les cas où la tension appliquée à l'entrée dépasse la tension limite spécifiée.

Il existe alors trois remèdes possibles :

- 1) Mise d'une résistance en série avec la contre-réaction de valeur moyenne égale à celle de l'entrée de manière à minimiser l'influence de cette résistance sur la tension de décalage d'entrée.
- 2) Ecrêtage de la tension de sortie au moyen d'une diode ramenée à la masse à travers un condensateur de quelques μf , à l'entrée de la correction en fréquence (si l'AO en demande).

Dans notre cas on choisit la première méthode de protection contre le latch-up (voir fig.2.4).

La résistance R_1 est choisie de telle façon à réduire le courant inverse minimisation de puissance travail sur la partie proche du coude d'une diode Zener de - 8V.

$$V_s = -V_z \frac{R_3}{R_2 + R_3} \quad ; \quad V_s = -2 \text{ V} \quad ; \quad V_z = -8 \text{ V}$$

$$\frac{R_3}{R_2 + R_3} = \frac{1}{4} \quad R_2 = 3R_3$$

On choisit $R_2 = 3 \text{ k}\Omega$ $R_3 = 1 \text{ k}\Omega$ $R_4 = 2,2 \text{ k}\Omega$ $R_1 = 1 \text{ k}\Omega$

B.2 Les commutateurs analogiques :

B.2.1) Définition :

Un commutateur analogique est un dispositif qui doit laisser passer ou bloquer le signal analogique qui lui est appliqué.

Nous avons deux possibilités de réalisation de ce type de commutateur : les transistors à effet de champ (FET) et les transistors bipolaires. Dans l'étude que nous avons faite, nous avons opté pour les FET car ils ne présentent pas de tension résiduelle et offrent une bonne isolation du signal de commande par rapport au signal à commuter.

B.2.2) Les transistors à effet de champ :

- Ces genres de commutateurs doivent présenter en conduction une faible résistance, une faible tension de décalage et une aptitude à commuter des signaux bipolaires et de grandes amplitudes ; et doivent se rapprocher à l'état bloqué d'une impédance infinie avec une grande vitesse de commutation.

Quel que soit le transistor FET utilisé deux paramètres sont toujours à considérer :

- La résistance à l'état passant $R_{DS\ on}$
- L'amplitude du signal analogique que l'on peut commuter.

Principe voir fig.3.1

Le signal transmis à R_L est :

$$V_s = \frac{R_L}{R_p + R_{DS\ on} + R_L} V_e$$

Pour avoir $V_s = V_e$ il faut que $R_p + R_{DS\ on} \ll R_L$

Lorsque la jonction grille source est polarisée en direct, la conductance augmente (voir fig. 3.2.b) ce qui correspond à un courant de commande non négligeable susceptible de perturber le signal à transmettre.

D'où la précaution à prendre de ne pas dépasser un V_{GS} limite .

Mise en évidence de la région ohmique (voir fig. 3.3a)

$R_{DS\ on} = \frac{V_{DS}}{I_D}$ où I_D a une valeur faible devant I_{DSS} afin de se

trouver sur la partie linéaire de la région ohmique.

La valeur de V_{GS} sera déterminée par la région ohmique (polarisation directe) qui donne une $R_{DS\ on}$ la plus faible et en même temps une valeur de I_D ne dépassant pas I_{DSS} .

Effet de la température sur $R_{DS\ on}$:

En observant la fig. 3.3.b) on voit que R_{DS} varie peu en fonction de la température.

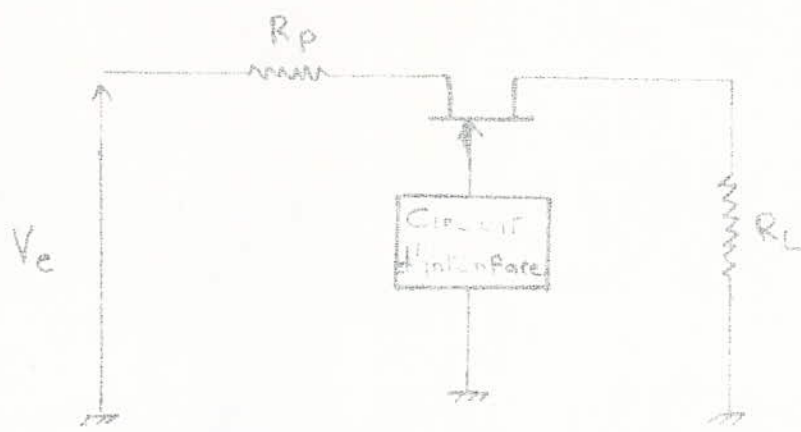


FIG 3-1 Montage de principe d'un commutateur à FET canal N

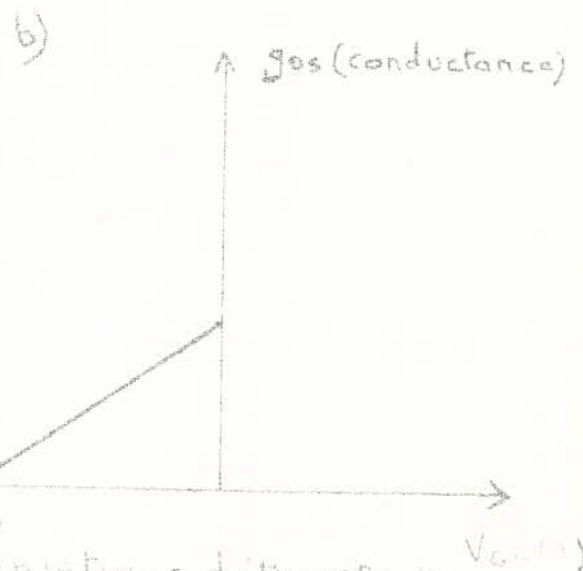
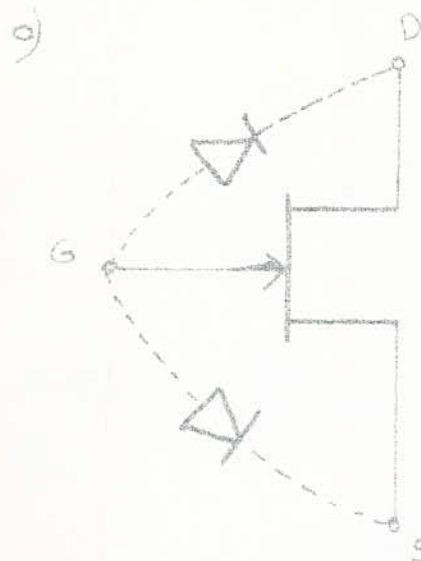


FIG 3-2 Symbole et caractéristique de transfert d'un FET à canal N

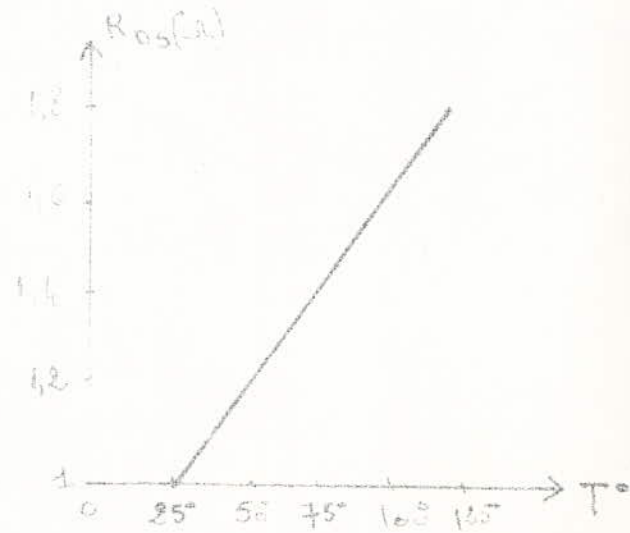
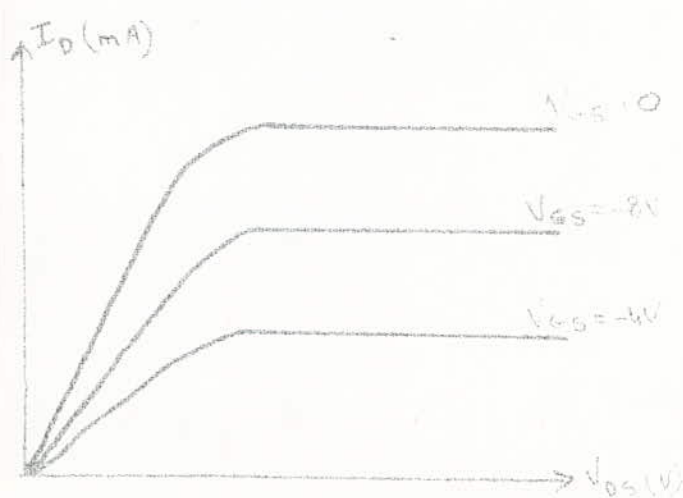


FIG 3-3 a) Variation de la région ohmique en fonction de V_{GS}

FIG 3-3 b) Variation de R_{DS} en fonction de la température.

REALISATION PRATIQUE

Circuit d'Interface :

Notre but est de faire commuter les FET avec une impulsion minimum de 2,5V.

Sachant que $V_{GSoff} = -9^V$ pour $V_x > 0$ (spécifique au FET 2N 3970)

$$V_{GSoff} = -(9 + 2) \text{ pour } U_{Ref} = -2^V < 0$$

soit $V_{GSoff} = -11^V$ (voir annexe)

d'où la réalisation d'un circuit d'interface délivrant :

$$\left. \begin{array}{l} V_{GSoff} = -11^V \\ \text{et} \\ V_{GSon} = 0,6^V \end{array} \right\} \text{ pour les deux FET } \left\{ \begin{array}{l} \text{pour plus de sécurité on} \\ \text{prend } V_{GSoff} = -14,9^V \end{array} \right.$$

Le schéma adopté est celui de la fig. 3.4 aussi bien pour la tension V_x que pour la tension de référence U_{Ref} .

Pour $e = 0^V$ (0,4 V) le transistor AC 125 est saturé on retrouve à son collecteur $V_S = +0,6^V$. Une tension de +0,6 V Appliquée au drain (D) sur la source (S) voir fig. 3.4.

$$0 \leq V_x \leq 2^V$$

Pour $e = 2,5^V$ le transistor AC 125 est bloqué on retrouve à son collecteur $V_S = -14,9^V$. Tension de polarisation -15 V à une chute près due aux courants de fuite (diode, jonction, b,c). Une tension très négative de -13,64V appliquée à la grille du FET 2N 3970 nous assure un bon blocage de celui-ci et par conséquent toute tension $V_x > 0$ appliquée au Drain (D) ne passe pas vers la source (S) bien que nous obtenons une légère tension de 1,3 mV due aux courants de fuite de la jonction.

CALCUL DES ELEMENTS DU CIRCUIT D'INTERFACE

1) état bloqué :

Supposons la tension appliquée à la base $e = 2,5^V$ (le transistor est bloqué) la tension e est délivrée par l'état Haut de la bascule SN 7473 d'où le schéma équivalent (fig.3.5.a)

$-15 = R_c I_i - 14,9$ pour un courant inverse de $-0,1 \text{ mA}$ on a

$$R_c = 1,1 \text{ K}$$

I_i = courant inverse de la diode.

-14,9V est la tension V_{GSoff} choisie pour assurer le blocage du FET
La résistance de 1 K est choisie pour isoler la tension de commande de la tension à commuter V_x ou U_{Ref} .

2) Etat saturé :

$\alpha = 0,4^V$, dans ce cas la diode est assimilée à une résistance R_D

voir fig. 3.5.b. et en considérant $V_{CE\text{ sat}} = V_{BE\text{ sat}} = 0$ en négligeant $I_{B\text{ sat}}$ devant $I_{C\text{ sat}}$ le schéma devient équivalent à celui de la fig. 3.5.c.

fixons $V_A = 0,6^V$ et $I_{C\text{ sat}} = 9\text{ mA}$; $R_E = - \frac{2,5 - V_A}{I_{C\text{ sat}}}$

donc $R_E = \frac{2,5 - 0,6}{9} = 0,22\text{ K}$ $R_E = 0,22\text{ K}$

et R_B est choisie approximativement égale à 10 K.

V_A est la tension appliquée à la grille du FET, ce qui va le rendre passant et l'intégrateur reçoit à l'entrée soit V_x ou U_{Ref} .

Conclusion :

notre option pour les FET a plusieurs avantages :

- absence totale de la tension parasite, dite d'"offset" : 0,1 mA
- grande impédance de l'électrode de commande (grille) d'où une bonne isolation.
- Le FET à canal N présente une meilleure mobilité des électrons que le canal P.

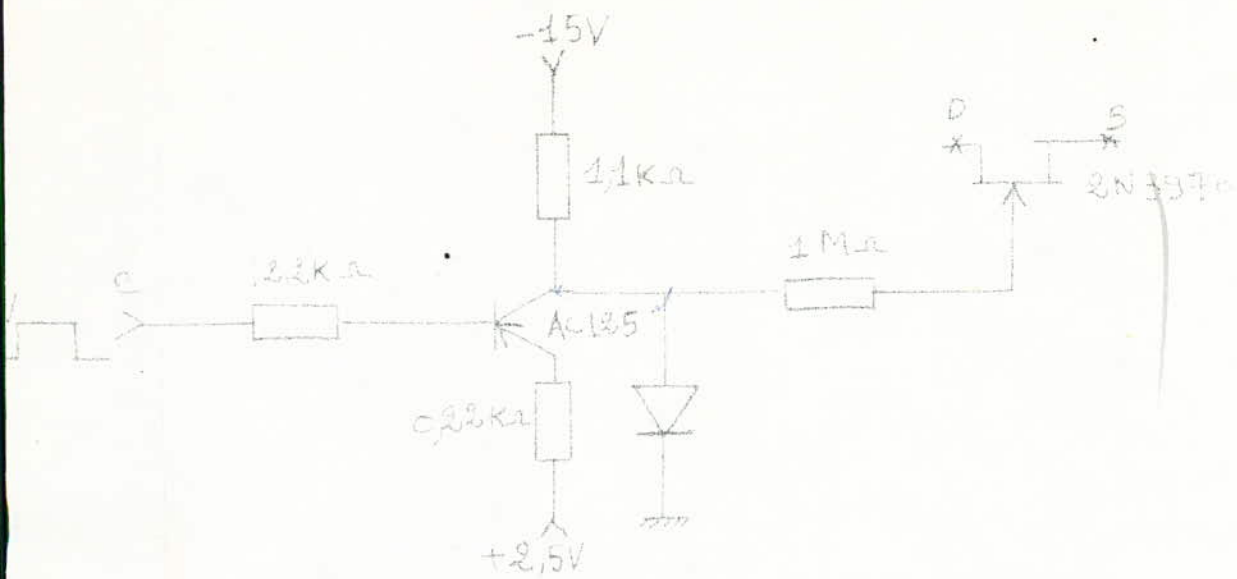


FIG 3-4 Circuit d'interface

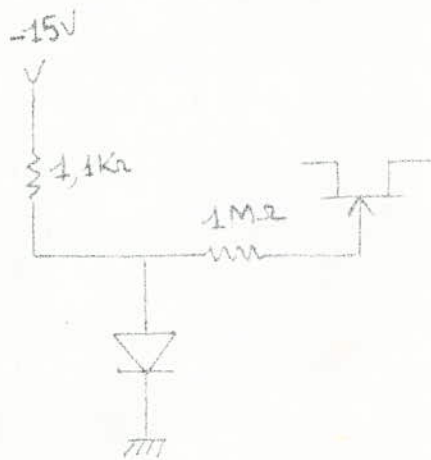


FIG 3-5-a Etat bloqué

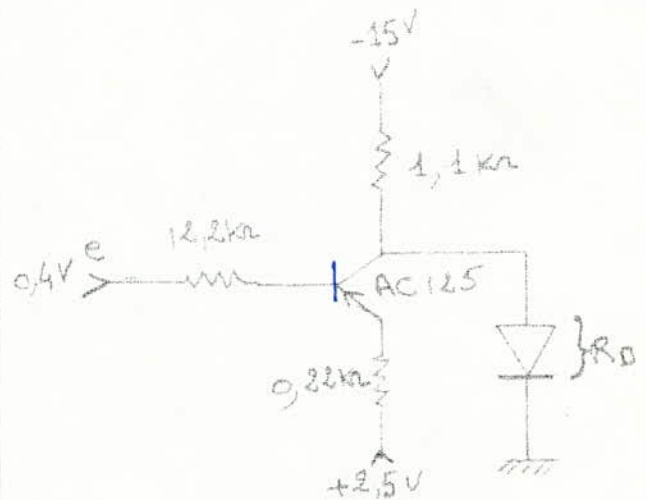


FIG 3-5-b Etat saturé

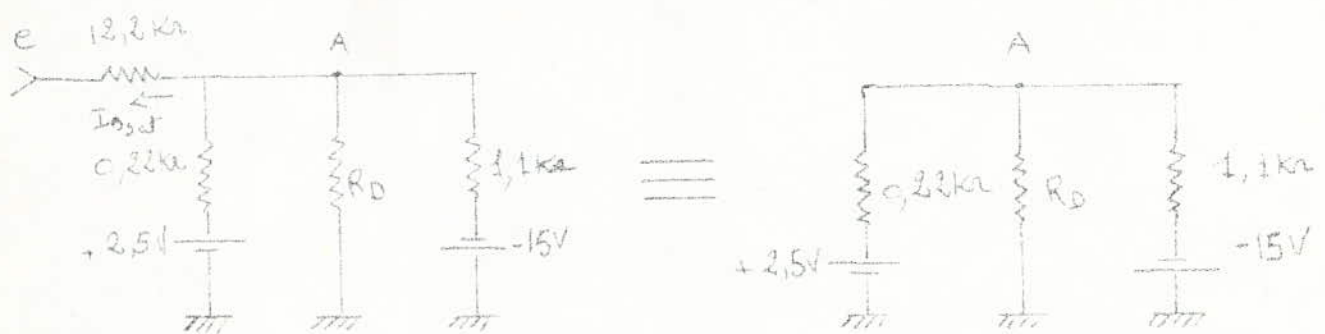


FIG 3-5-c Schéma équivalent à l'état saturé

B.3 L'intégrateur :

B.3.1 principe :

La possibilité d'intégrer un signal avec précision est fondamental pour n'importe quelle étude de système :

L'intégrateur de la fig.4.1 fonctionne comme suit :

Le courant traversant R_1 est presque égal à $\frac{e}{R_1}$ et ce courant ne peut aller que dans le condensateur C puisque l'impédance d'entrée de l'amplificateur est très grande. La ddp aux bornes de C, pratiquement égal à la tension de sortie est donc bien l'intégrale par rapport au temps de la tension d'entrée. R_2 sert pour la limitation du courant de décharge et stabilise l'amplificateur en courant continu, en limitant son gain ; ce qui minimise l'effet des dérives d'où l'expression de la tension de sortie :

$$S(t) = \frac{1}{R_1 C} \int_0^t e \, dt$$

L'amplificateur choisie est le SN 72741 ($\sim \mu A741$) , (voir caractéristique ci-dessous).

La courbe de gain de notre amplificateur doit en même temps avoir une bande de fréquence contenant f_I et qui nous fournit aussi un niveau d'entrée maximale sans pour autant le saturer après l'intégration à la fréquence f_I : ceci nous détermine une limite sur la constante de temps RC qui en même temps doit nous donner une bonne linéarité à l'intégration.

Ce compromis de choix vis à vis de la constante d'intégration RC nous a conduit à tracer trois courbes de gain pour trois valeurs différentes de RC (voire Fig.4.4) ; le choix s'est fixé pour $RC = 0,1 \text{ mS}$, on prendra donc le couple $R = 10 \text{ K}$ et $C = 0,01 \mu\text{F}$.

B.3.2 Réalisation pratique :

3.2.A) réglage de l'offset (décalage en Tension):

avec $R_2 = 1\text{M}$

$R_1 = 10 \text{ K}$

$$|G| = \left| 1 - \frac{R_2}{R_1} \right| = 100$$

on ajuste le potentiomètre de 10 k jusqu'à avoir $S = 0$ (voir fig. 4.2) Et pendant ce même montage on mesure la tension de bruit à la sortie

$$V_{\text{bruit}} = 20 \text{ mV} \quad (\text{crête-crête})$$

après ce réglage nous passons à l'intégration en adoptant le schéma suivant dont les valeurs étaient bien choisies (voir calcul théorique)

3.2.b) Réglage de la dérive en courant :

Le moyen le plus simple consiste à créer aux bornes d'une résistance R_3 de valeur équivalente à la mise en parallèle des résistances R_1 et R_2 aux bornes de laquelle le courant de décalage d'entrée créera une chute de tension de valeur égale à la tension d'offset d'ici :

$$R_3 = \frac{R_1 R_2}{R_1 + R_2} \approx R_1 \quad \text{car} \quad \frac{R_2}{R_1} = \frac{4,7 \text{ M}}{10 \text{ K}}$$

d'où le schéma de la fig. 4.3.

3.2.c) Protection contre les surtensions :

La protection contre les surtensions se fait à l'aide de deux diodes placées entre les 2 entrées de l'amplificateur utilisé (voir fig.4.3)

Les surtensions peuvent affecter soit :

- l'entrée : un parasite de forte amplitude peut claquer la jonction des transistors d'entrée.
- les alimentations :

CARACTERISTIQUES ET BROCHAGE DU SM72741 N	
gain en boucle ouverte	10^5
Impédance d'entrée.....	1 M Ω
Impédance de sortie.....	75 Ω
puissance de dissipation maximale.....	100 mW
produit gain-bande.....	1 MHz
tension d'alimentation.....	± 5 à $\pm 22^V$
courant de décalage à l'entrée.....	30 nA
tension de décalage à l'entrée	2 mV
coefficient de température du courant	
de décalage à l'entrée.....	50 pA / $^{\circ}C$
coefficient de température de la tension de	
décalage à l'entrée.....	3 μV / $^{\circ}C$

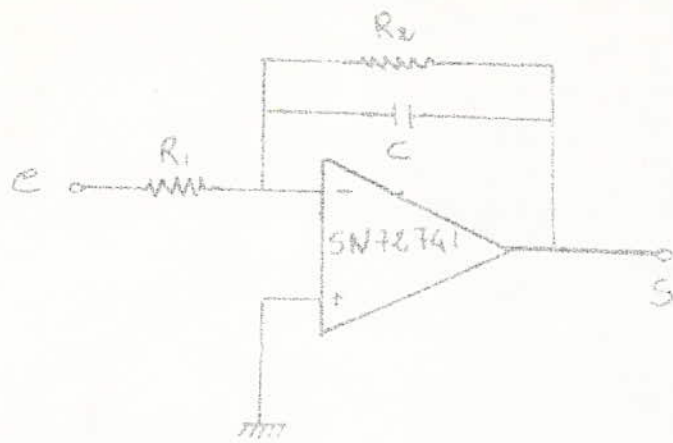


Fig 4-1 Schéma d'intégrateur

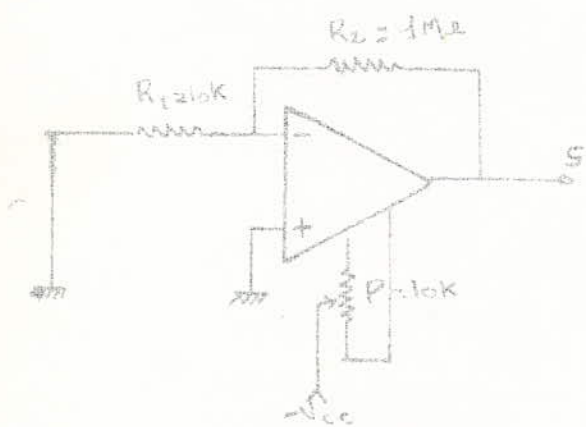


Fig 4-2 Réglage d'offset (Tension de décalage)

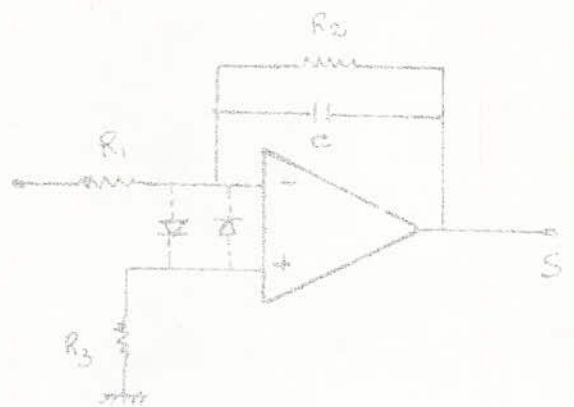
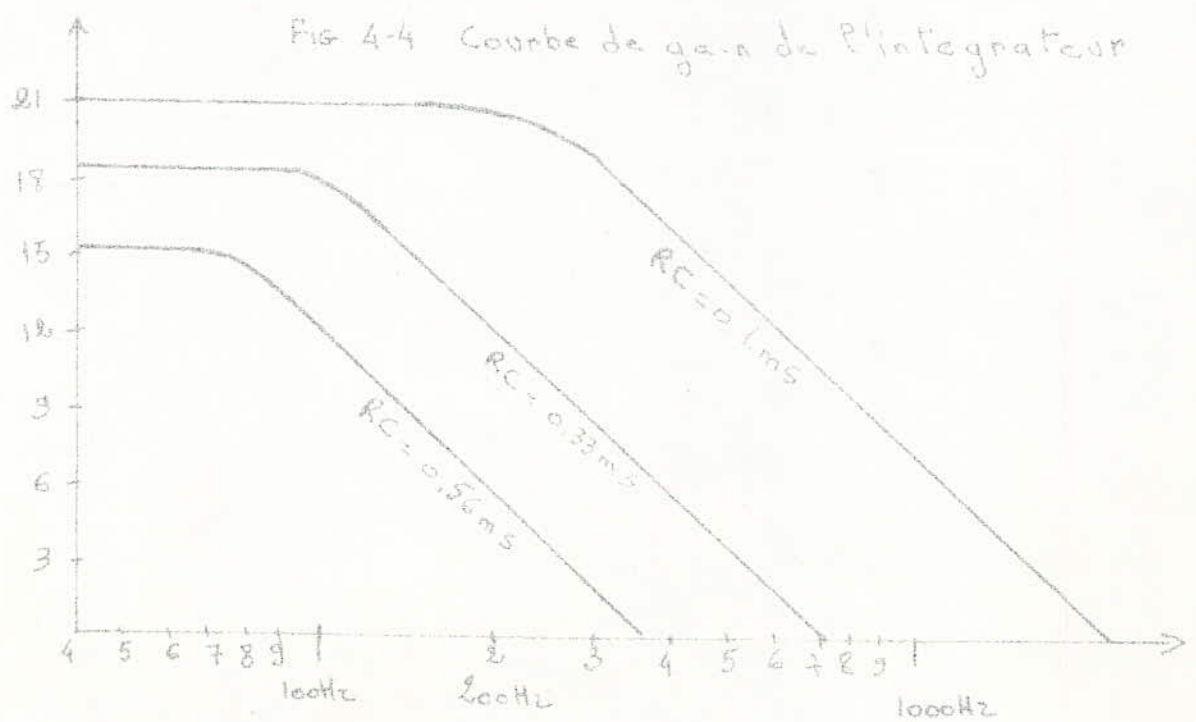


Fig 4-3 Réglage du courant de décalage



B.4. Le Comparateur :

B.4.1. Définition :

Un comparateur est un élément de décision qui indique par une sortie logique la relation d'amplitude entre deux grandeurs analogiques à l'entrée.

Par exemple si $V_1 > V_2 \Rightarrow S = 1$ et si $V_1 < V_2 \Rightarrow S = 0$ Les deux grandeurs d'entrée.

L'égalité des deux grandeurs est assimilée au cas d'infériorité :

ce composant comporte essentiellement : (voir fig.5.1)

- un circuit soustracteur qui effectue la différence $V = V_1 - V_2$

- un amplificateur qui amplifie cette différence

un circuit qui détecte la polarité du signal amplifié

- un étage de sortie qui met en forme le signal numérique de sortie

S.

B.4.2 Caractéristiques :

B.4.2.a) caractéristique de transfert (voir fig.5.2.a)

La caractéristique de transfert idéal d'un comparateur

est obtenue comme si le gain était infini, mais en réalité il existe

une zone morte (voir fig.5.2.b) c'est-à-dire une plage de $V_1 - V_2$

où l'état de sortie n'est pas défini et où le comparateur fonctionne

comme un amplificateur linéaire et en dehors de cette zone il est blo-

qué ou saturé. La largeur de la zone morte dépend du gain en boucle

ouverte.

b) Précision :

Elle dépend essentiellement de :

- La vraie tension de décalage à l'entrée.

- l'erreur due au gain non infini (d'où l'existence de la zone morte).

c) Rapidité (voir fig.5.3)

Elle est définie par le manque de réponse qui est le temps

entre l'instant d'excitation du moment où le signal de sortie atteint

90 % de sa valeur finale.

Notons que les valeurs des niveaux logiques et la résistance de

charge influent sur ce temps de réponse.

d) Stabilité :

Fonctionnant en boucle ouverte et ayant un gain élevé un

comparateur a tendance à osciller dans sa partie linéaire. Pour évi-

ter que le signal ne s'approche de la limite de quantification et que

le CAN ne se comporte pas d'une façon non monotone, on doit limiter

les oscillations en isolant le comparateur de sa charge par un sim-

ple transistor monté en collecteur commun :

B.4.3 Problèmes pratiques à résoudre :

- On sait que la sortie d'un comparateur dépend essentiellement de la différence entre les deux tensions à comparer, d'où la nécessité de déterminer la tension ΔV_{\min} qui provoque le basculement. Ce

ΔV_{\min} détermine la précision du comparateur.

- problème de compensation (tension de décalage etc...) voir fig. 5.4

La tension de décalage est celle qu'il faut appliquer entre les deux entrées pour amener la sortie S à une valeur spécifiée en fonction de la température ambiante au moment de la mesure (voir fig.5.4).

CARACTERISTIQUES DU SN 72710 N	
gain de la tension différentielle A_{VD} (min).....	700
tension de décalage à l'entrée (tension d'offset) V_{io} (max).....	7,5 mV
courant nécessaire pour assurer la polarisation des transistors d'entrée I_{iB} (max).....	100 μA
courant de décalage à l'entrée I_{io} (max.).....	15 μA
sortance : N.....	1
tension d'alimentation V_{cc}	+12/-6

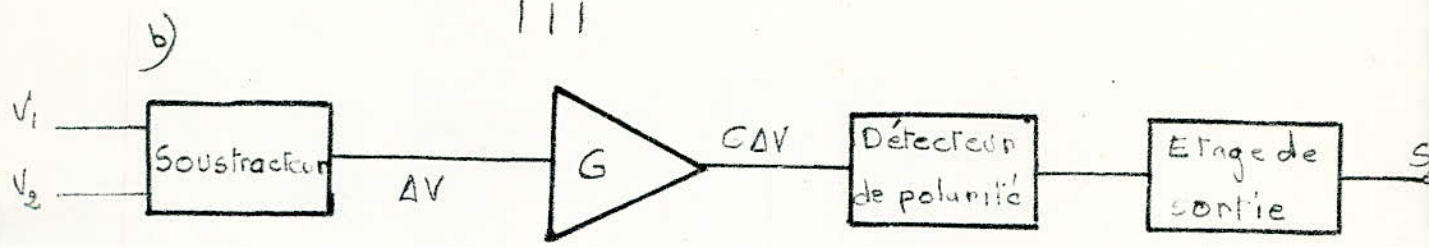
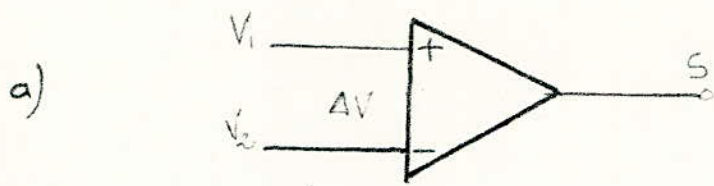


FIG 5-1 Le comparateur

a) Représentation symbolique
b) Eléments constitutifs d'un comparateur

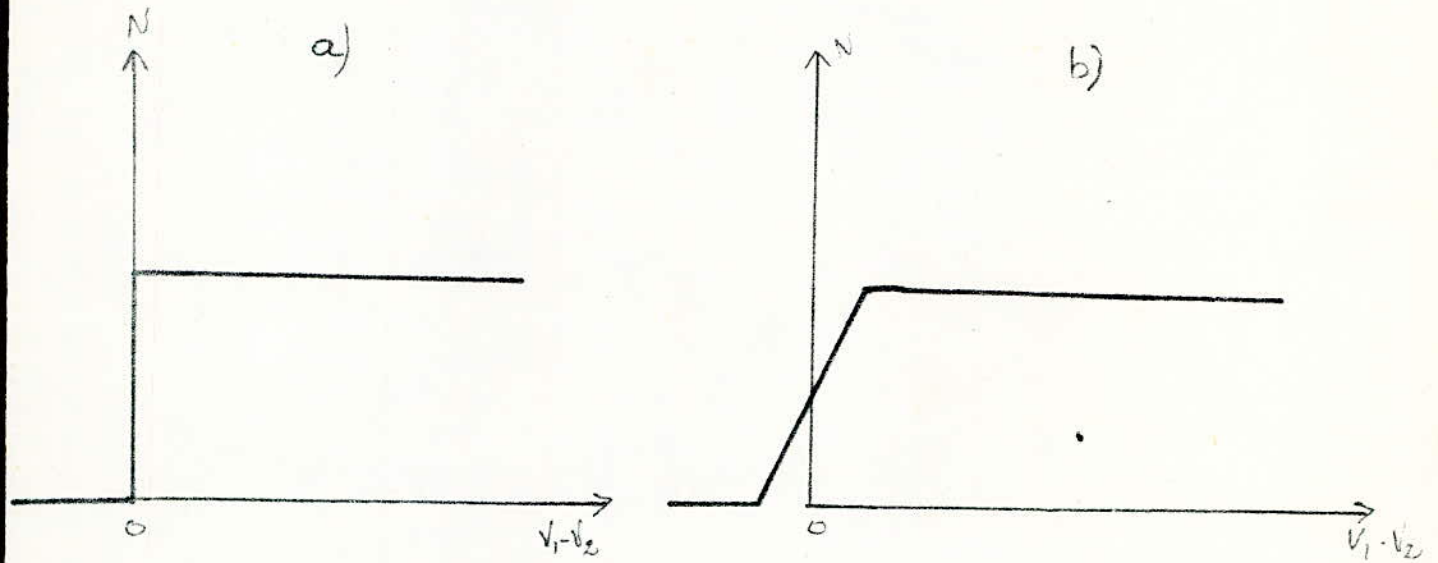


FIG 5-2 Caractéristiques idéale et réelle de transfert d'un comparateur

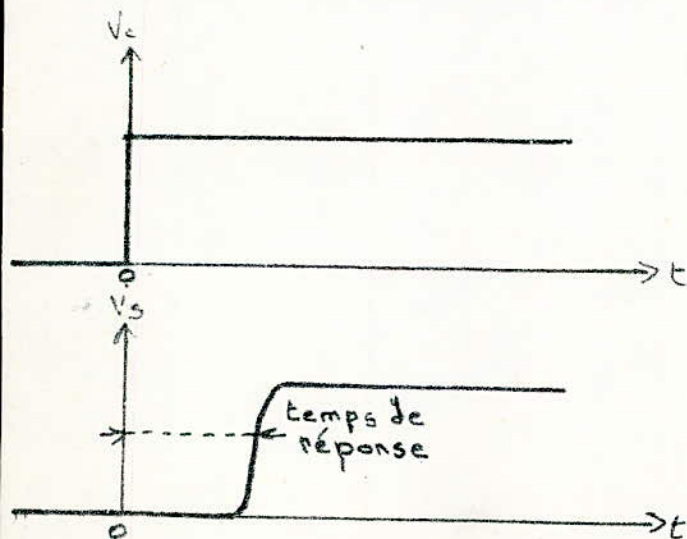


FIG 5-3 Temps de réponse d'un comparateur

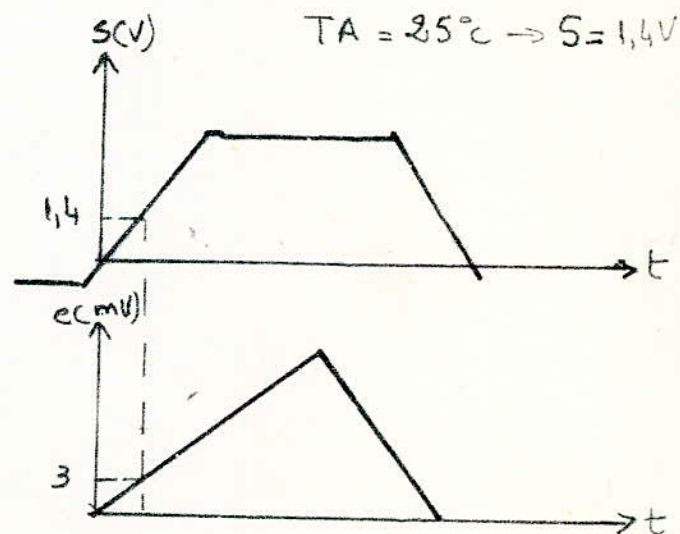
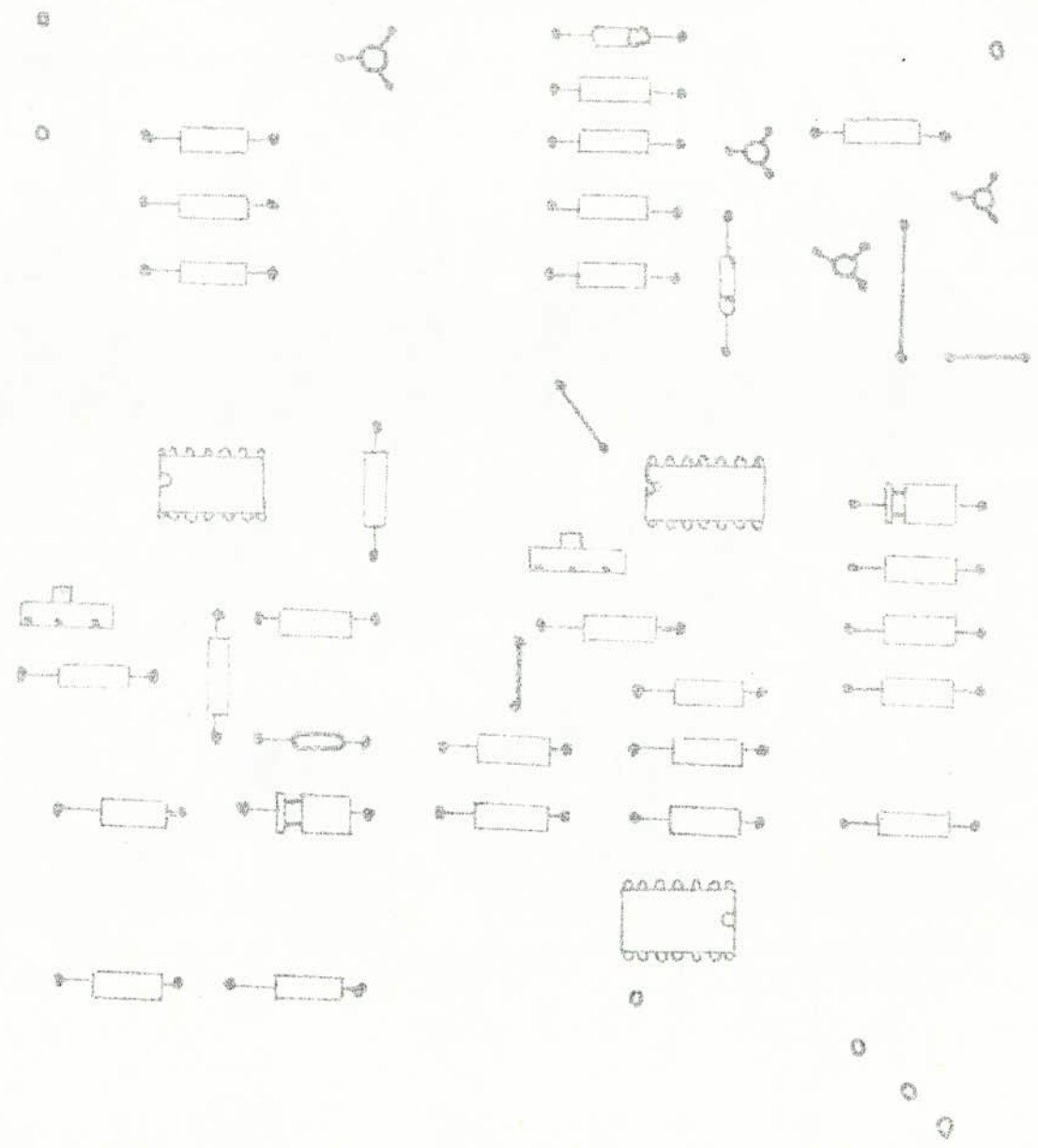
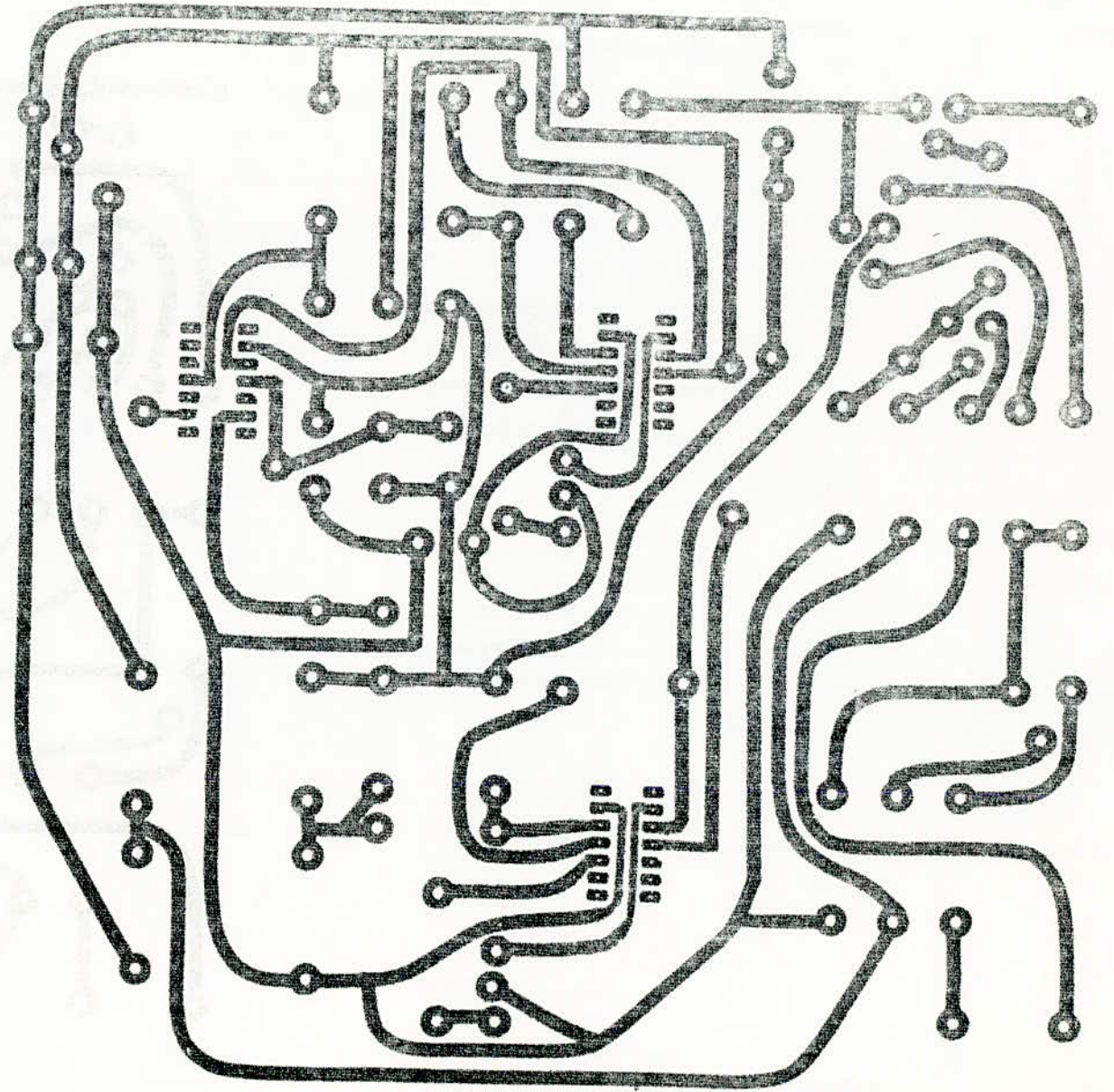


FIG 5-4 Tension de décalage



E.C. 994/1



IV PARTIE LOGIQUE

IV.c Bascule JK.

Elle comporte 2 entrées J et K et 2 sorties Q et \bar{Q} . En fait il y a une troisième entrée qui est l'horloge. En effet une propriété de cette bascule est qu'elle ne peut changer d'état que lorsque l'entrée horloge appelée C(CLOCK) passe du niveau 1 au niveau 0 (front descendant de l'horloge). L'application d'une impulsion d'horloge est par conséquent un signal d'excitation, de commande qui fait prendre à la bascule un état (fonction de l'état) défini antérieurement par le choix de J et K. Le déclenchement d'une telle bascule se fait en 2 temps :

1er temps : application des états logiques souhaités aux entrées J et K.

2ème temps : application du signal d'exécution (horloge).

Caractéristiques importantes de la bascule JK : (voir table de vérité fig. 6.1b)

Pour J = K = 0 la bascule conserve son état $Q_{t+1} = Q_t$

Pour J = K = 1 la bascule change d'état $Q_{t+1} = \bar{Q}_t$

Pour J = 1 ; K = 0 la bascule prend l'état 1

Pour J = 0 ; K = 1 la bascule prend l'état 0

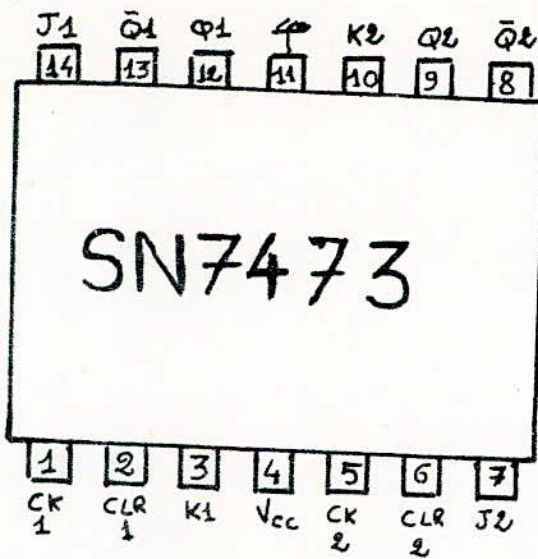
Nous avons utilisé une bascule JK SN 7473 (voir fig.6.1.a)

Pour notre cas on met les entrées J et K respectivement à J = 1, K=1

CARACTERISTIQUES SN 7473	
gamme de température ambiante.	0 à 74 °C
minimum.....	4,5 V
Vcc : nominale.....	5 V
maximum.....	5,5 V
courant minimal de sortie à l'état bas.....	16 mA

BASCULE

a)



b)

CLEAR	CLOCK	J	K	Q	\bar{Q}
0	\emptyset	\emptyset	\emptyset	0	1
1	\sqcap	0	0	Q	\bar{Q}
1	\sqcap	1	0	1	0
1	\sqcap	0	1	0	1
1	\sqcap	1	1	TOGGLE	

Fig 6-1a) Brochage du SN7473 (bascules JK)

b) Table de vérification

IV D. les Compteurs :

D.1 Généralités :

Un compteur est un circuit séquentiel répondant à une séquence d'impulsions (horloge par exemple).

Il comprend essentiellement :

- des bascules (J.K, R.S, ou D)
- un réseau logique de commande.

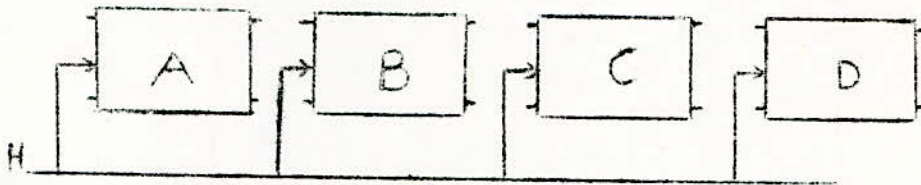
Puisque l'on travaille en binaire (0,1) tous les chiffres sont exprimés par des nombres de 4 bits notés A,B,C et D correspondant aux états de chaque bascule du compteur. Le bit A étant le plus faible poids (quantum) et D celui du plus fort poids.

un compteur revient toujours à l'état initial après un nombre inférieur ou égal à $2^n - 1$ (n: nombre de bits).

Il existe deux types de compteurs binaires : compteur synchrones et asynchrones.

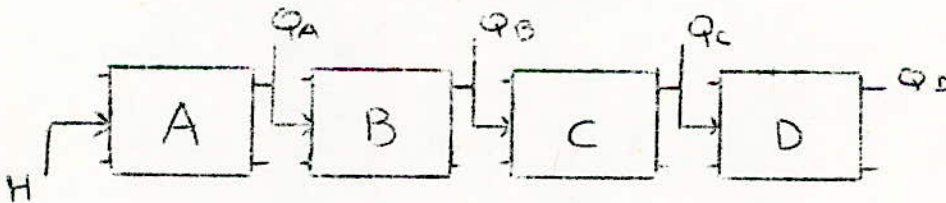
D.2 Compteurs synchrones:

Les impulsions d'horloges sont envoyées simultanément à toutes les bascules du compteur (voir fig.ci-dessous).



D.3. Compteurs Asynchrones :

L'impulsion d'horloge n'est envoyée qu'à la première bascule. Les autres bascules sont commandées à partir des signaux issus des bascules précédentes (voir fig. ci-dessous)



Pour que la bascule (n+1) change d'état il faut que la bascule n passe de 1 à 0 d'où les retards cumulatifs en synchrones.

Pour notre étude le choix du comptage asynchrone est bien justifié puisque le retard introduit par les bascules est très inférieur au temps que l'on mettra pour lire le résultat.

tandis qu'un comptage synchrone deviendra nécessaire dans le cas où nous désirons comparer à chaque instant, le nombre compté avec un nombre précédemment choisi.

D.4 Comptage décimal :

Les impulsions d'horloge sont envoyées dans la décade des unités et

Le retour à zéro de celle-ci fait incrémenter la décade suivante (des dizaines) dont la RAM fait avancer à son tour la décade des centaines. Nous obtenons enfin une information en BCD, voir fig.7.3

III Pour faire un comptage correct, il faut commencer par remettre toutes les décades à zéro.

REMARQUE PRATIQUE

Le SN 7490 réunit 4 bascules maîtres-esclaves connectés en compteur asynchrone.

La fréquence maximale typique de fonctionnement est de l'ordre de 10 MHz la configuration adoptée est le DCB à 10 positions. L'impulsion d'horloge est appliquée sur l'entrée A.

Le constructeur indique aussi que la sortie A est reliée à l'entrée RD_1 .

Pour positionner à zéro le compteur, les entrées $R_0(1)$ et $R_0(2)$ doivent être au niveau haut tandis qu'une des entrées au moins $R_9(1)$ ou $R_9(2)$ doit être au niveau bas.

Par construction un compteur de ce type voit ses sorties changer de niveau logique suivant la numération binaire au rythme des impulsions à front raide descendant et se remet à zéro après l'apparition du nombre binaire 1001 c'est-à-dire 9. Il est donc prévu pour compter jusqu'à 10.

pour l'utilisation de tout compteur la procédure suivante s'impose :
-- la capacité maximale du compteur doit être définie : dans notre cas on utilise 3 décades, c'est-à-dire que le nombre binaire le plus élevé qui peut être affiché est bien défini soit 0010/0000/0000 soit 200.

-- choisir le code utilisé : ce choix dépend du mode d'emploi. Pour notre étude c'est le binaire pure car on veut compter des impulsions (0,1).

-- établir à partir des impulsions d'horloge et du code choisi le tableau des séquences successives des bascules ABCD constituant le compteur.

-- compte tenu des tableaux de vérité des bascules utilisées, on détermine les valeurs des entrées de chaque bascule.

-- porter ensuite les valeurs des entrées de chaque bascule dans un diagramme de Karnaugh et simplifier.

-- et enfin réaliser le circuit.

Remarque :

La résolution du convertisseur analogique numérique est limitée à l'incrément de la tension qui provient la substitution d'un chiffre de la décade des unités par celui qui lui est consécutif.

Schéma pratique du compteur utilisé : pour notre compteur décimal (modulo 200) nous utiliserons trois décades en circuit intégrés (3x SN7490N).

Le brochage des décades SN7490N est donné en fig 7.1 a et le chronogramme de sortie en fig. 7.1.b.

-La fig. 7.2.a donne le schéma de principe d'une décade SN 7490 N.

- la fig. 7.2.b donne les conditions de comptage et de prédétermination.

- la fig. 7.3 donne le schéma pratique du compteur utilisé.

CARACTERISTIQUES DU SN 74 90 N

! gamme de température	:	:	:	!
! ambiante de fonctionnement ...	:	:	0 à 70 °C	!
!-----!				
! VCC	:	:	:	!
! : minimum.....	:	:	4,75 V	!
! : Nominale.....	:	:	5 V	!
! : maximale.....	:	:	5,5 V	!
!-----!				
! courant minimal se sortie à	:	:	:	!
! l'état bas.....	:	:	16 mA	!
!-----!				
! Puissance moyenne dissipée....	:	:	160 mW	!
!-----!				
! temps de propagation:	:	:	:	!
! :maximum..	:	:	100 ns	!
! :typique..	:	:	60 ns	!
!-----!				

Compteurs :

Remarque :

Chaque 7490 contient un diviseur par deux et un diviseur par cinq qu'il faut relier entre eux pour obtenir la division par 10, cette liaison a été faite sur la plaque où nous pouvons constater que la borne 12 (sortie du premier diviseur par 2) est reliée à la borne 1 (entrée du diviseur par 5), ce pour chaque 7490.

Les compteur étant très sensible, des condensateurs de découplage supplémentaires de 0,1 F par exemple peuvent être ajoutés à côté de chaque compteur pour parfaire le découplage de la ligne d'alimentation continue.

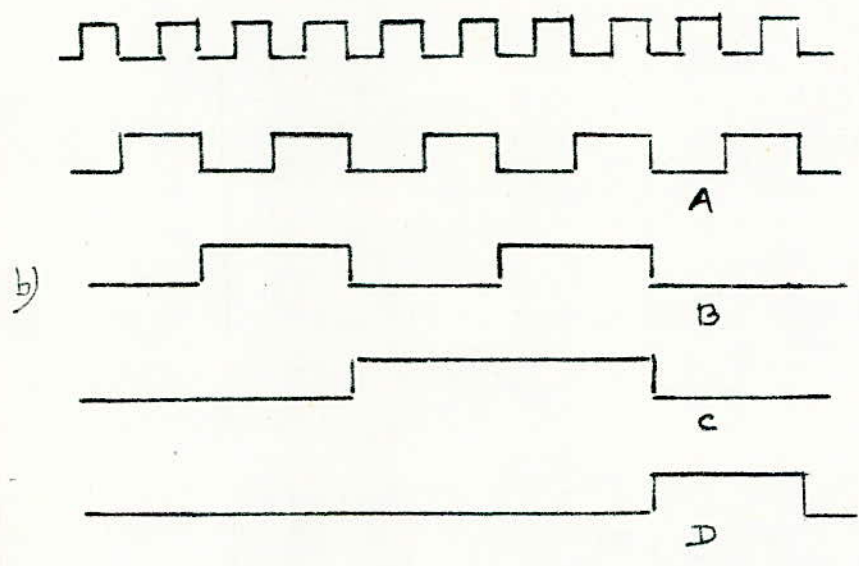
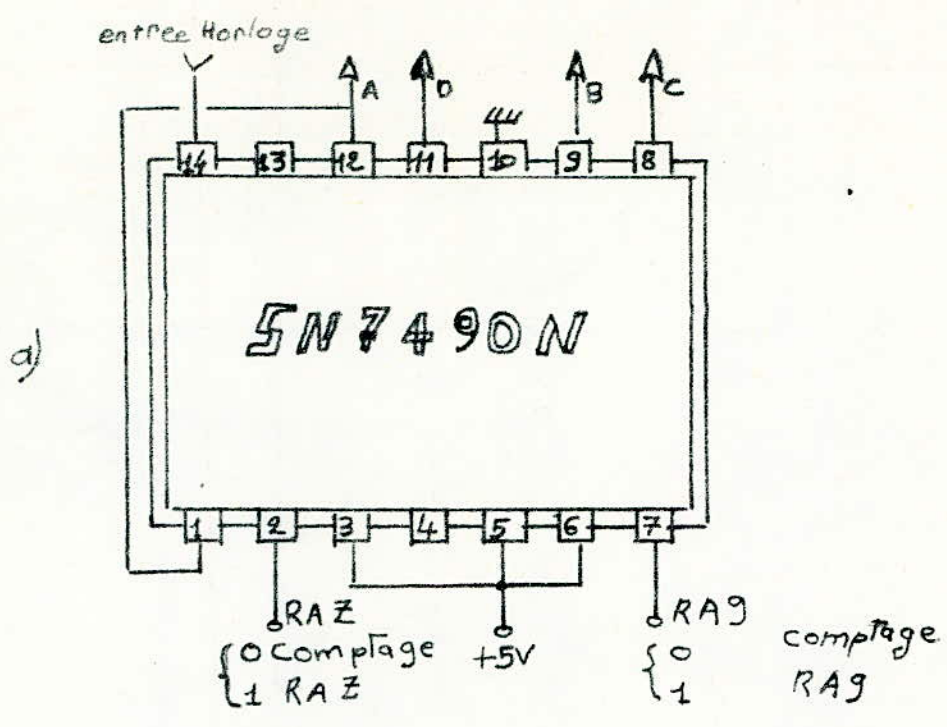
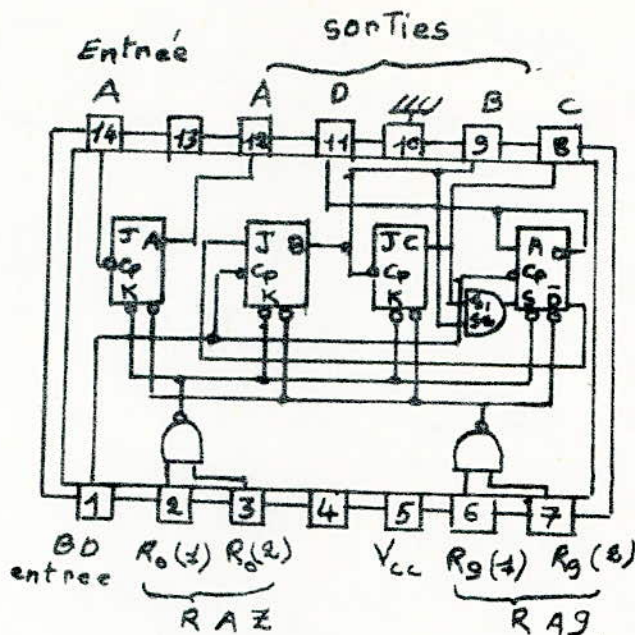


Fig7-1 Compteur par 10 avec decade SN7490N

- a) Interconnexions
- b) Forme des signaux recueillis sur les sorties A, B, C et D

DECADE 7490N



b)

Entrées				Sorties			
$R_0(1)$	$R_0(2)$	$R_9(1)$	$R_9(2)$	D	C	B	A
1	1	0	\emptyset	0	0	0	0
1	1	\emptyset	0	0	0	0	0
\emptyset	0	1	1	1	0	0	1
0	\emptyset	1	1	1	0	0	1
1	1	1	1	1	0	0	1
\emptyset	0	\emptyset	0	Comptage			
0	\emptyset	0	\emptyset	"	"		
0	\emptyset	\emptyset	0	"	"		
\emptyset	0	0	\emptyset	"	"		

fig 7-2, a) schéma de principe de la décade SN7490N

b) conditions de comptage et de prédétermination de la décade SN7490N

\emptyset indique une indifférence : le niveau logique 0 ou 1 peut être appliqué à l'entrée

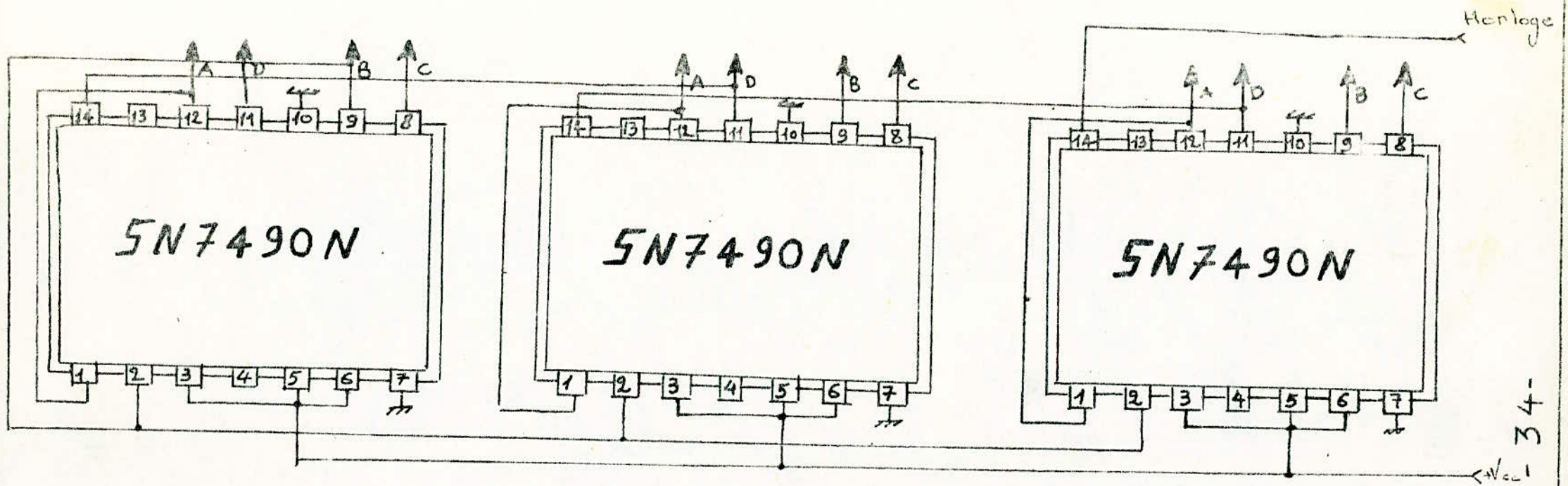


Fig 7-3 Compteur à 3 décades (modulo 200)

E.HORLOGE :

Le choix de la fréquence d'horloge nous détermine le nombre de points de mesure.

Nous avons utilisé un circuit intégré du type SN 74123 qui renferme deux multivibrateurs monostables indépendants.

Ce double monostable est un circuit délivrant des impulsions en créneaux.

La durée t du créneau est donnée par la formule suivante.

$$t = 0,28 RC \left(1 + \frac{0,7}{R}\right) \quad (\text{propre au SN74123})$$

t en ns

R en K

C en pF

le brochage est donné par la figure 8.1.a

le principe de liaison est donné par la fig. 8.1.6.

Choix de la fréquence d'horloge :

$$T = 2t = 2 \cdot 0,28 RC \left(1 + \frac{0,7}{R}\right)$$

$$f = \frac{1}{2t} \quad T(\text{période d'horloge})$$

comme nous avons fixé $\theta = 200$ $T = 200\text{ms}$

donc $T = 0,1$ ms soit $f = 10$ khz

Choix du couple RC du SN 74123 :

$t = 0,05$ ms = $0,05 \cdot 10^6$ ns d'après la formule donnant t :

on aura $R = \frac{0,05 \cdot 10^6}{0,28 C} - 0,7$ avec R en K et C en pF

pour $C = 4,7$ nF on a $R = 37$ K soit le couple $R = 37$ K
 $C = 4,7$ nF

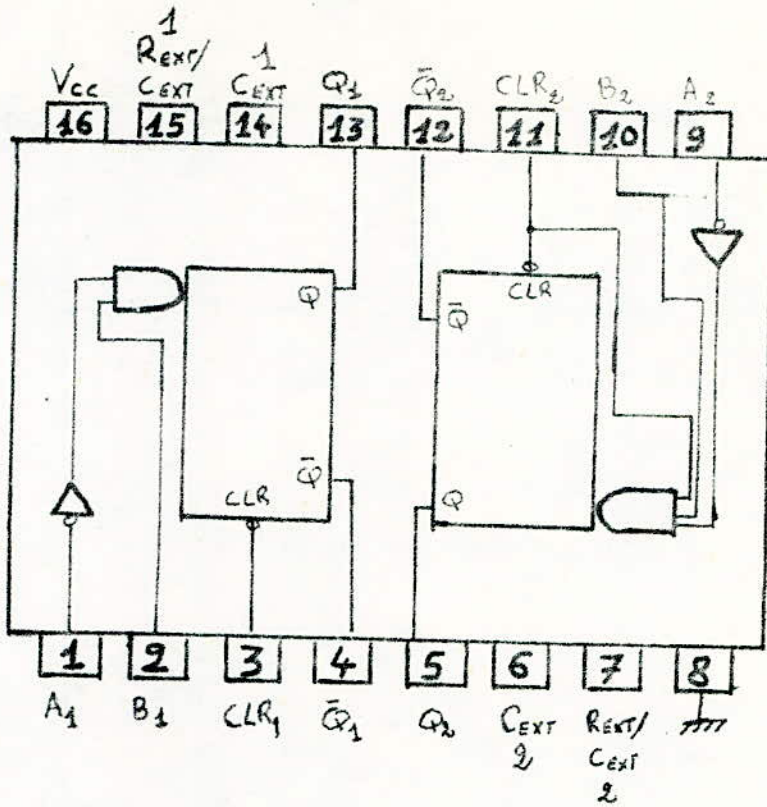
pour la réalisation pratique on prend $R = R_1 + R_2$

$$R_1 = 33 \text{ K} \quad \text{et} \quad R_2 = 3,9 \text{ K}$$

Caractéristiques du SN74123	
Gamme de température ambiante...	0 à 70°C
: minimum.....	4,75 V
Vcc : nominale.....	5 V
: maximum.....	5,5 V
courant minimal de sortie à l'état bas	8 mA
condition sur C _{ext}	C _{ext} > 1 000 pF
condition sur R _{ext}	5 K < R _{ext} < 50 K

HORLOGE

a)



b)

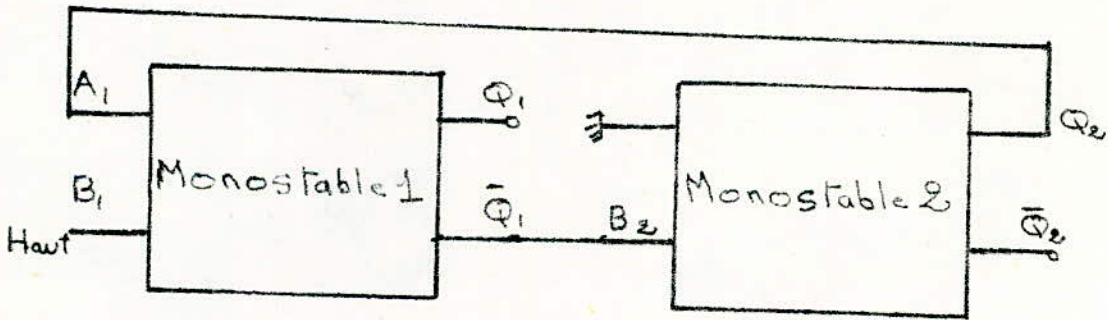


Fig 8-1 a) Brochage du SN74183 (deux monostables).

b) Montage d'horloge à l'aide de deux monostables

IV.F AFFICHAGE :

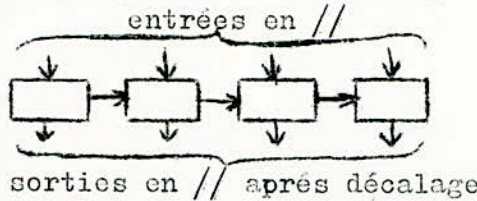
F.a) Les registres :

Définition : c'est un ensemble de mémoires élémentaires qui peut stocker un ensemble d'informations en code binaire.

Par exemple la réunion de plusieurs bascules mènera à la réalisation d'un registre.

Les registres diffèrent par le nombre d'informations binaires qu'ils peuvent emmagasiner et le mode d'entrée et de sortie de ces informations.

pour notre étude il s'agit du mode entrée parallèle sortie parallèle :

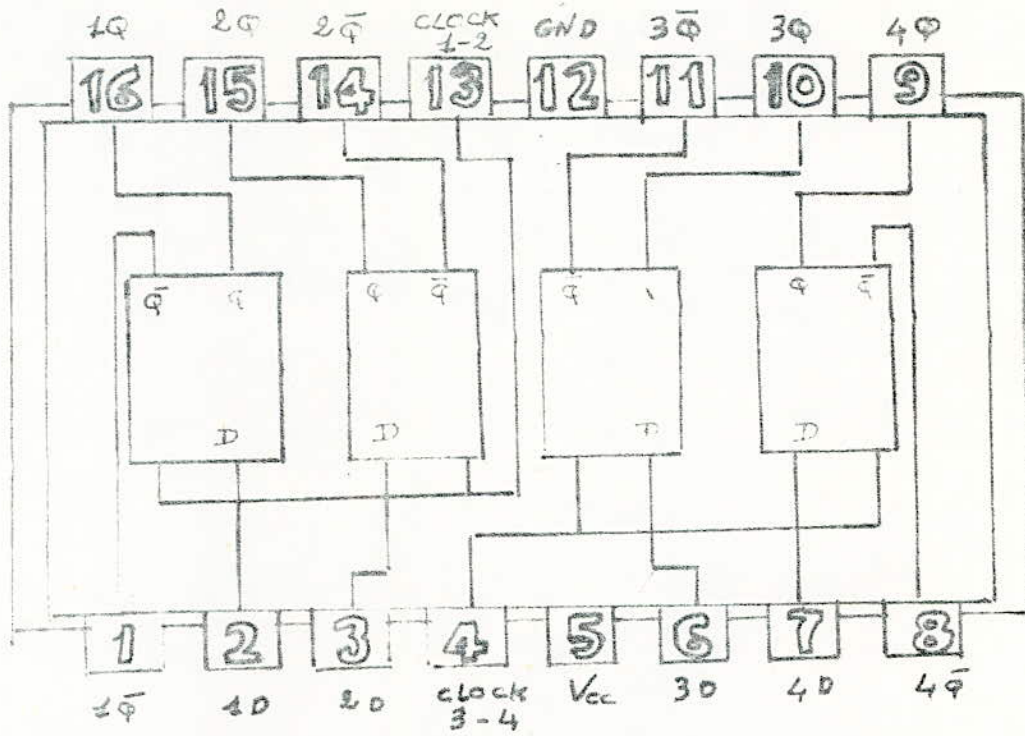


une seule impulsion de décalage peut transférer l'information au registre.

Dans notre étude pratique nous avons réalisé le transfert d'information vers les registres SN7475 par le basculement à l'état bas du comparateur et la remise à zéro de ces mémoires est commutée par son basculement à l'état haut.

CARACTERISTIQUE DU SN 7475		
gamme de température ambiante.	:	0 à 75 °C
: minimum.....	:	4,75 V
Vcc : nominale.....	:	5 V
: maximum.....	:	5,25 V
courant minimal de sortie à l'état bas.....	:	16 mA
temps minimal de préétablissement du niveau logique.....	:	20 ns

Fig. 1 Régistre SN 7475 N en circuit intégré



Description générale

Le SN7475 N est une quadruple bascule à sorties complémentaires Q et \bar{Q} . La sortie Q suit l'information présente en D , tant que l'horloge est haute. Quand l'horloge passe au niveau bas, l'information présente en D , au moment de la transition, est maintenue jusqu'à ce que l'horloge redevienne haute.

Table de vérité (par bascule)

t_n	t_{n+1}	
D	Q	\bar{Q}
H	H	L
L	L	H

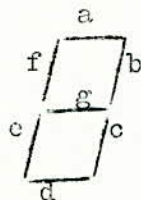
t_n : temps antérieur à la transition d'horloge
 t_{n+1} : temps postérieur à la transition d'horloge
 L: niveau bas
 H: " " haut

F.b) Décodeurs :

en décodage BCD/7 segments, il s'agit essentiellement d'extraire l'information, contenue dans une représentation binaire, d'un nombre pour la redistribuer en son équivalente décimale.

Le décodeur se présente comme un boîtier ayant 4 entrées A,B,C,D et 7 sorties a, b, c, d, e, f, g commandant chacune l'éclairage d'un segment de l'afficheur.

On attribue la valeur "0" au segment allumé et la valeur "1" au segment éteint.



Le schéma fonctionnel est réalisé à l'aide de circuits "ET" et "OU" à 4 entrées maximum.

Les tableaux de Karnaugh et équations logiques sont donnés à la fig. 10, 1 et 2.

- B.I : "Blanking input" (blocage des entrées) : si BI est à zéro les sorties sont toutes à "1" quelque soit l'état des entrées A,B, C, D et aucun chiffre n'apparaît.
- R.B.I : "ripple blanking input" sert à commander l'effacement du chiffre zéro. En effet si R.B.I est à "1" et si les entrées A, B, C, D sont à zéro les 6 segments a, b, c, d, e, f s'allument le zéro est affiché. Dans le cas contraire : RBI à "0" et les 4 entrées A,B,C,D à zéro, le chiffre 0 est supprimé et l'on remarque que B.I passe à zéro.
- LT : "Lampe test" sert à tester l'afficheur par visualisation du 8; si LT = 0 ; B.I = R.B.I = 0 alors les sorties sont à 0.

CARACTERISTIQUES DU SN7447 A		
gamme de température ambiante..	:	0 à 70 °C
	:	
	: minimum.....	4,75 V
Vcc	: nominale.....	5 V
	: maximum.....	5,25 V
courant minimal de sortie à l'état bas.....		
	:	8 mA

AFFICHAGE NUMERIQUE

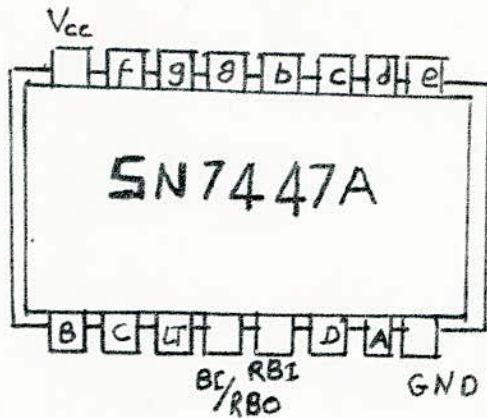


Fig 1-a) décodeur Binaire / 7 segments en CI

	A	B	C	D	a	b	c	d	e	f	g
0	0	0	0	0	0	0	0	0	0	0	1
1	0	0	0	1	1	0	0	1	1	1	1
2	0	0	1	0	0	0	1	0	0	1	0
3	0	0	1	1	0	0	0	0	1	1	0
4	0	1	0	0	1	0	0	1	1	0	0
5	0	1	0	1	0	1	0	0	1	0	0
6	0	1	1	0	1	1	0	0	0	0	0
7	0	1	1	0	0	0	0	1	1	1	1
8	1	0	0	0	0	0	0	0	0	0	0
9	1	0	0	1	0	0	0	1	1	0	0
10	1	0	1	0	φ	φ	φ	φ	φ	φ	φ
11	1	0	1	1	"	"	"	"	"	"	"
12	1	1	0	0	"	"	"	"	"	"	"
13	1	1	0	1	"	"	"	"	"	"	"
14	1	1	1	0	"	"	"	"	"	"	"
15	1	1	1	1	"	"	"	"	"	"	"

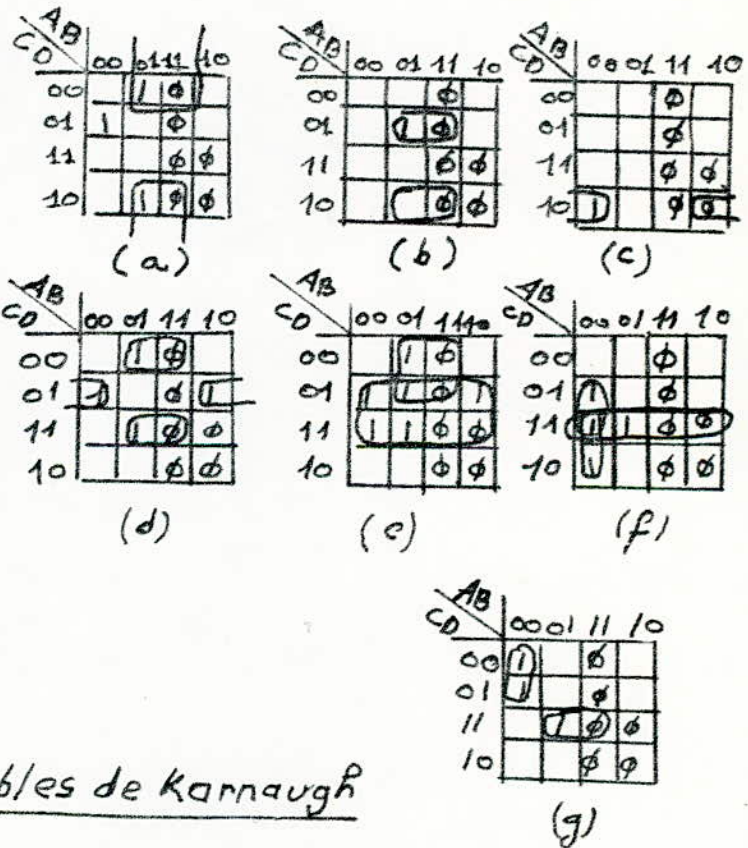


Fig 1-b) Table de vérité et tables de Karnaugh

AFFICHAGE NUMERIQUE

Décodeur Binaire / 7 segments

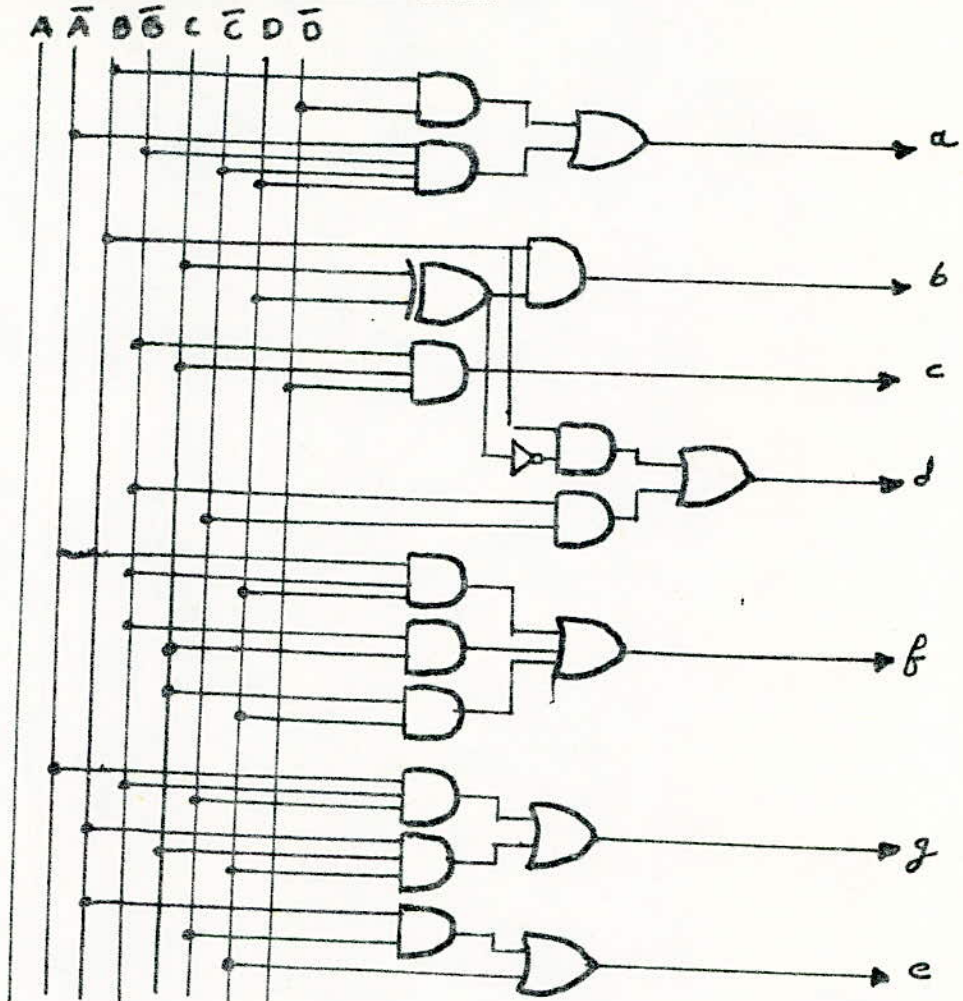


Fig 1 Schéma logique du décodeur binaire / 7 segments

Equations logiques de sortie

$$a = B\bar{D} + \bar{A}\bar{B}\bar{C}D$$

$$d = B(\bar{C} \oplus D) + \bar{B}\bar{C}D$$

$$b = B(C \oplus D)$$

$$e = D + B\bar{C}$$

$$c = \bar{B}\bar{D}C$$

$$f = CD + \bar{B}C + \bar{A}\bar{B}D$$

$$g = \bar{A}\bar{B}\bar{C} + BCD$$

F.c Les afficheurs numériques :

Un dispositif d'affichage est un traducteur électrooptique qui transforme une quantité d'énergie électrique en énergie lumineuse ou plus généralement en information visible : pour notre étude pratique on utilise des diodes polarisées en direct servant à l'émission de lumière d'où le nom de diodes électroluminescentes (LED).

F.c 1) principe de l'électroluminescence :

Lorsque une diode est parcourue par un courant direct, les porteurs de charges (électrons et trous) se recombinent au niveau de la jonction, la recombinaison d'un électron et d'un trou peut-être envisagée comme le passage d'un électron d'un niveau d'énergie supérieure W_2 à un niveau d'énergie plus faible W_1 . L'électron libère alors un photon d'énergie égale à la différence des niveaux sur une fréquence telle que :

$$W_2 - W_1 = h \nu$$

ν : fréquence de radiation h : constante de plank

Il peut y avoir donc émission de lumière s'il y a transition électronique bande à bande.

Les diodes à couleur blanche permettent d'obtenir n'importe quelle couleur en interposant un écran de la couleur voulue.

F.C 2) Les afficheurs à 7 segments :

La disposition des segments est représentée en fig.11.a.

Chaque segment est constitué par des diodes émettrices. Elles sont réalisées selon le procédé planar sur un substrat métallisé.

Chaque segment consiste réellement en deux demi-segments en série qui consomme chacun 20 mA sous 3,4 V. La puissance totale requise pour illuminer les 7 segments est de l'ordre de 480 mW.

F.c. 3. Commande des afficheurs 7 segments à LED.

On emploie des afficheurs à anode commune (TIL 312) fig.11.a)

Celle-ci est alimentée à + 5V comme le Vcc du circuit. Les cathodes sont reliées à la sortie.

Ici se pose un problème, les LED sont des diodes à arseniure de gallium dont la tension directe est comprise entre 1,5V et 1,8V mais dans lesquelles le courant augmente rapidement quand la tension à leurs bornes dépasse un peu ce seuil.

Il est alors nécessaire de disposer de sept résistances entre les sorties des cathodes des LED.

Les constructeurs ont mis au point un type d'afficheur évitant l'emploi des résistances extérieures (vu leur encombrement) en intégrant dans l'afficheur le décodeur adapté.

F.c. 4) Fonctionnement de l'affichage :

Le procédé d'un affichage de résultat d'un comptage est le suivant :

- les sorties de chaque compteur SN 7490 N sont reliées aux entrées de chaque SN 7475 (voir fig. 11.b) qui sont des quadruples bistables de stockage. Leur rôle est d'emmagasiner le résultat d'un comptage pendant la durée du suivant afin d'éviter la vision du défilement des chiffres et de permettre une bonne lecture du résultat. Les sorties de chaque SN 7475 sont reliés aux entrées de chaque SN 7447 A qui effectue le décodage BCD/7 Segments et commandent les afficheurs.

AFFICHAGE NUMERIQUE

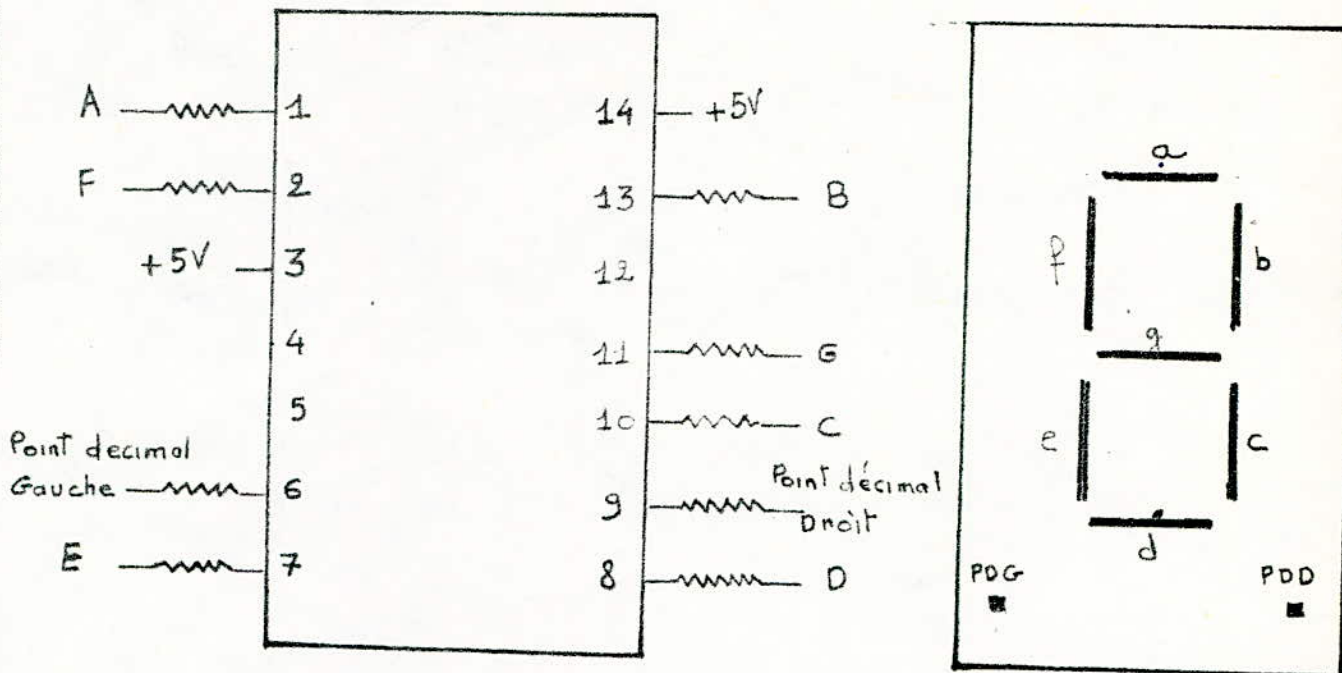


Fig 1-a Afficheur 7 segments TIL 312

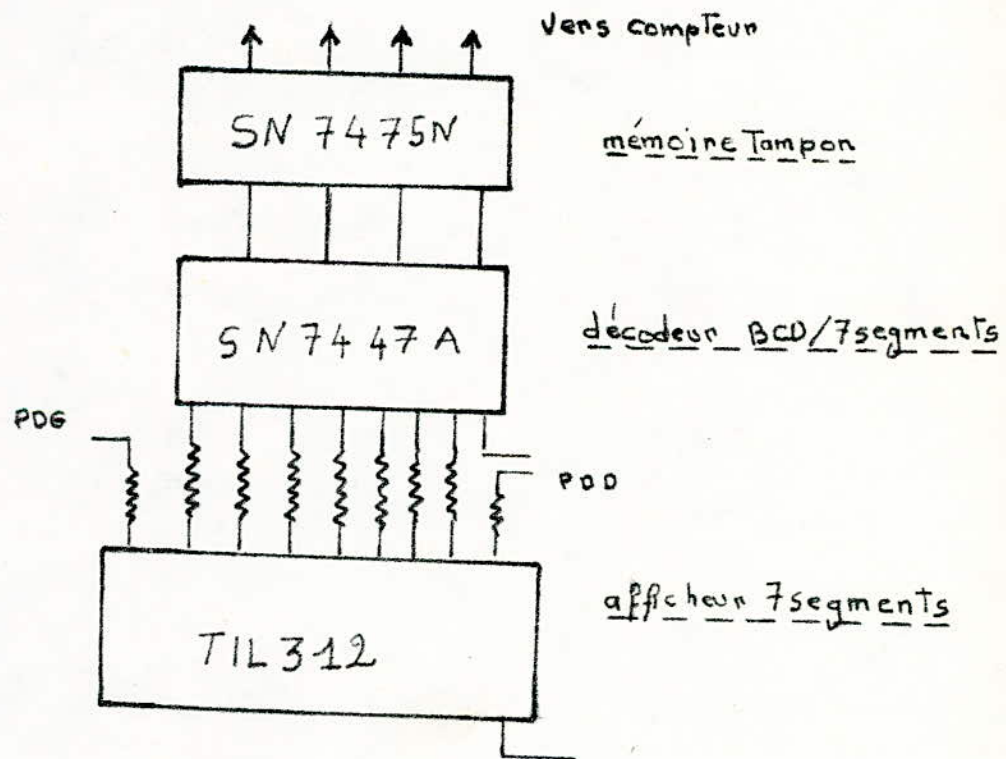
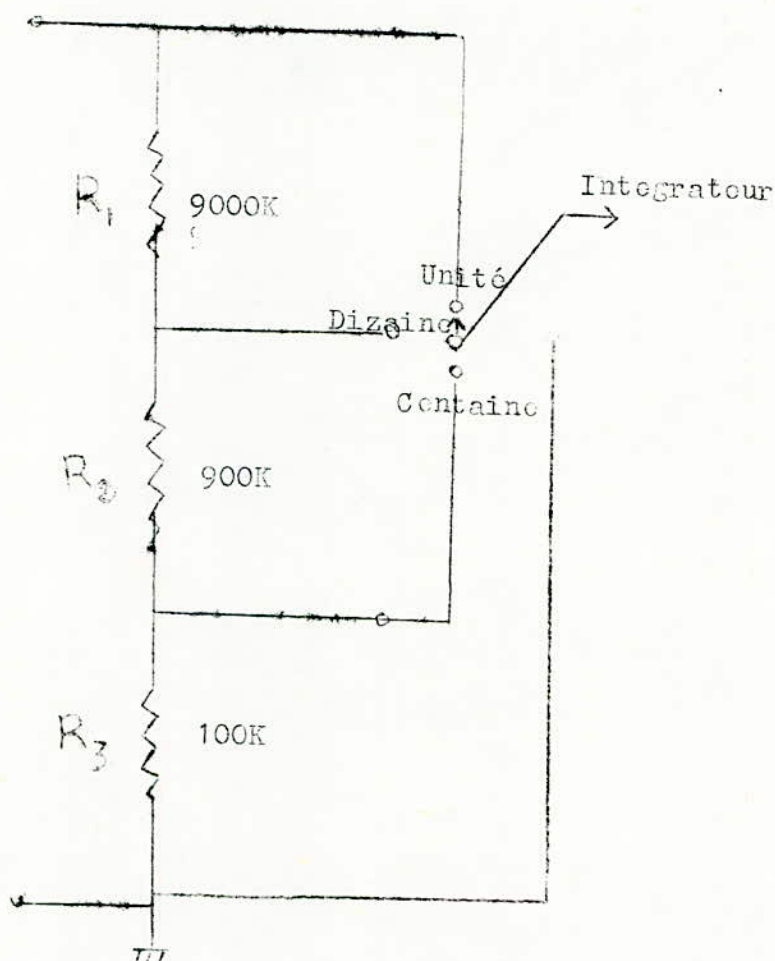


Fig 1-b Systeme d'affichage utilise

L'ATTENUATEUR :

L'entrée maximale de l'intégrateur est fixée à 2 V. L'adjonction d'un pont de résistances permettra d'atténuer toutes les tensions supérieures à 2 V. On aura 3 gammes de mesure 200 V, 20 V, 2 V. Pour cela on choisira un commutateur 2 galettes 3 positions, la seconde galette servant à alimenter les points décimaux correspondants.



V CONCLUSION :

L'étude pratique de la fonction principale d'un voltmètre numérique nous a permis de dissocier tous les étages composants cette chaîne de mesure et à détecter les différents problèmes inhérents au fonctionnement interne de chaque circuit : bruit, offset, dérive...) facteurs influents sur les performances des voltmètres numériques.

Aussi cette étude nous a familiarisé avec certains circuits soit analogiques (intégrateur, commutateurs,...) soit logiques (compteurs, décodeurs...) et nous a permis d'acquérir, au cours de la manipulation et des essais certaines subtilités pratiques propres à des montages que leur étude théoriquement ne prévoyait pas. Cette étude nous a également défini les points sensibles d'un voltmètre numérique tel que le passage de l'analogique à la logique constituant le CAN partie que les constructeurs ont pensé à intégrer dans un même bloc afin d'éviter les perturbations pouvant intervenir entre les étages. Pour cela une prédétermination des caractéristiques du CAN utilisé a été jugé utile à cause de sa délicatesse de réalisation par des étages séparés.

De même pour la partie affichage, il est possible et même il existe sur le marché des circuits intégrés donnant le bloc : compteurs + registres + décodeurs + afficheurs. Cette intégration diminue considérablement le nombre d'éléments constitutif de la chaîne principale du voltmètre digital.

Par ailleurs, le manque de circuits nécessaires à l'étude pratique ne nous a pas permis d'effectuer les mesures donnant le rendement qualitatif de la chaîne de mesure.

1 - LE FET EN COMMUTATION : A N N E X E

Pour débloquent un FET il faut que V_{DS} soit aussi faible que possible. Pour cela il suffit que V_{GS} soit nul pour réduire la résistance équivalente Drain-source au minimum. Voir fig. A.a.

* la tension V peut être positive ou négative. Si elle est positive, la grille doit être portée au potentiel V_{GSoff} pour le bloquer.

* Si la tension V est négative alors l'électrode supérieure devient la "vraie source", le "vrai Drain" étant à la masse "fictive". Il faut donc que le potentiel de G descende plus bas pour bloquer complètement le FET;

Prenons l'exemple de notre cas :

Le FET à une tension de blocage $V_{GSoff} = -9V$, il suffira de porter la grille de 0 à $-9V$ quand V est positive (cas où $V_x = 0$) ; mais si $V = -2V$ (cas de U_{Ref}) on ne pourra bloquer le FET qu'avec une tension négative de $-(2+9) = -11V$.

2 - AMPLIFICATEUR DE TENSION SUIVEUR : voir fig. A.b

Ce montage fournit une tension de sortie dont le sens est le même que celui de la tension d'entrée. La tension de sortie e_o provoque, dans le circuit de contre réaction, un courant i . Ce courant fait apparaître aux bornes de Z_1 une tension égale à e_i . On a donc $i = \frac{e_i}{Z_1}$.

$$\text{donc : } e_o = i (Z_1 + Z_2), \text{ d'où : } e_o = e_i \left(1 + \frac{Z_2}{Z_1}\right)$$

ce qui caractérise la fonction de transfert du montage suiveur.

Cas particulier : si $Z_2 = 0$ ou Z_1 est infinie, la fonction de transfert devient $e_o = e_i$ et on a le suiveur au gain unité dont l'impédance d'entrée est théoriquement infinie et l'impédance de sortie théoriquement nulle.

3 - REMARQUE SUR LE COMPAREUR :

Comme le gain n'est pas infini, il est nécessaire d'avoir une variation minimum à l'entrée pour obtenir le basculement (Δe).

Gain en tension du comparateur : ΔV_D

$$\Delta V_D = \frac{\text{variation de la tension de sortie}}{\text{variation de la tension d'entrée}} = \frac{\Delta s}{\Delta e}$$

Il est possible aussi de définir la sensibilité V_{min} qui provoque le changement d'état en sortie.

$$V_{min} = \frac{\text{différence entre l'état haut et l'état bas en sortie}}{\text{gain en tension } \Delta V_D} = \frac{\Delta V_o}{\Delta V_D}$$

La quantité ΔV_o est généralement prise égale à $2,5 V$ de manière à assurer la compatibilité en tension du circuit avec une charge TTL.

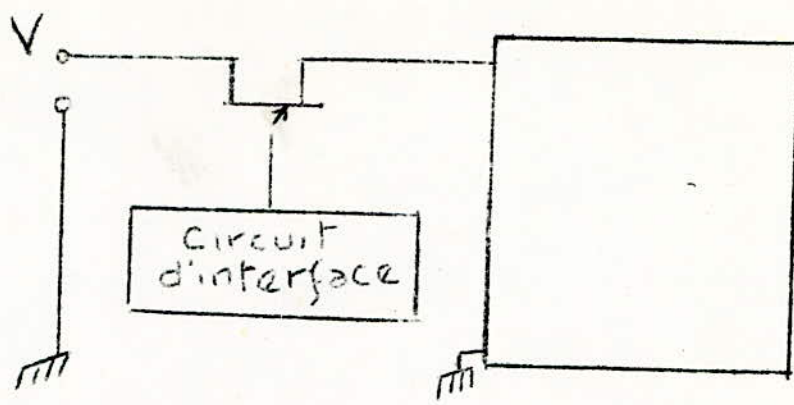


Fig Aa

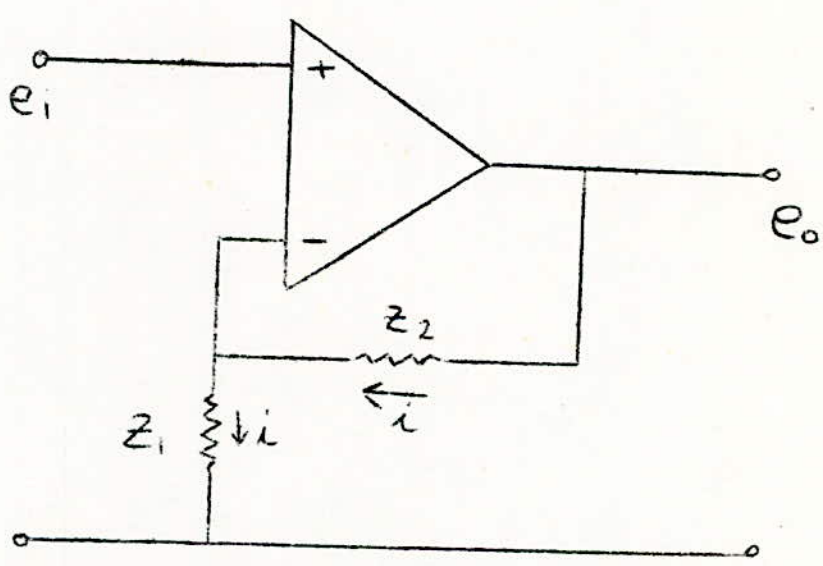


Fig Ab

B I B L I O G R A P H I E

- 1 - Multimètres numériques..... F. GAZAY ; J. REYMOND
- 2 - Electronique Pratique. T II..... AUMIAUX
- 3 - La conversion Analogique-Numérique et N/A.. Bernard LORIFERNE *
- 4 - Circuits intégrés numériques..... H. LILEN
- 5 - Emploi rationnel des circuits intégrés..... J.P. OEHMICHEN

REVUES :

- Electronique pratique..... Octobre 78
..... décembre 78
- Toute l'électronique..... Février 76