

الجمهورية الجزائرية الديمقراطية الشعبية  
REPUBLIQUE ALGERIENNE DEMOCRATIQUE ET POPULAIRE

47/85

وزارة التعليم والبحث العلمي  
Ministère de l'Enseignement et de la Recherche Scientifique

ECOLE NATIONALE POLYTECHNIQUE

DEPARTEMENT : ELECTRONIQUE

PROJET DE FIN D'ETUDES

المدرسة الوطنية للعلوم التطبيقية  
المكنة

en vue de l'obtention du diplôme d'ingénieur d'état

ECOLE NATIONALE POLYTECHNIQUE  
BIBLIOTHÈQUE

**THEME**

**Automatisation de la  
Climatisation par calculateur  
numerique Commande des  
Servomoteur pas à pas  
par microprocesseur**

Proposé par :

Mr Z. BARSKI

et Mme B. KAMINSKA

Etudié par :

A. ROUABHIA

A.M. KADDOURI

Dirigé par :

Mme B. KAMINSKA

Promotion : Juin 85



الجمهورية الجزائرية الديمقراطية الشعبية  
REPUBLIQUE ALGERIENNE DEMOCRATIQUE ET POPULAIRE

»O«

وزارة التعليم والبحث العلمي  
Ministère de l'Enseignement et de la Recherche Scientifique

»O«

ECOLE NATIONALE POLYTECHNIQUE

»O«

DEPARTEMENT : ELECTRONIQUE

PROJET DE FIN D'ETUDES

en vue de l'obtention du diplôme d'ingénieur d'état

## THEME

**Automatisation de la  
Climatisation par ordinateur  
numérique Commande des  
Servomoteur pas à pas  
par microprocesseur**

Proposé par :

Mr Z. BARSKI

et Mme B. KAMINSKA

Etudié par :

A. ROUABHIA

A.M. KADDOURI

Dirigé par :

Mme B. KAMINSKA

Promotion : Juin 85



بِسْمِ اللَّهِ الرَّحْمَنِ الرَّحِيمِ

وَيَسَّالُونَكَ عَنِ الرُّوحِ قُلِ الرُّوحُ مِنْ أَمْرِ رَبِّي وَمَا أُوتِيتُمْ مِنَ الْعِلْمِ إِلَّا قَلِيلًا  
صَدَقَ اللَّهُ الْعَظِيمُ



# الإهداء

أهدي هذا العمل المتواضع إلى :

- إلى والدي ووالدتي ،
- إلى إخواني وأخوتي ،
- إلى جميع الأصدقاء ،

أحمد روابحيه

أهدي هذا العمل المتواضع إلى ،

- إلى أبي وأمي ،
- إلى إخواني وأخواتي ،
- إلى جميع الأصدقاء أياً كانوا ،

عاصم ميلود قدوري

# Remerciements

Nous formulons l'expression de notre profonde reconnaissance à Madame B. KAMINSKA Pour nous avoir bien suivie le long de notre projet.

Nous remercions par la même occasion M<sup>re</sup> BARSKI Pour son aide précieuse.

Nous ne manquerons pas d'exprimer aussi toute notre gratitude à Messieurs TAÏBI Abdelaziz :

ADOU Abderrahmane.

## - Preface -

Le sujet : "Automatisation de la climatisation par ordinateur numérique" a été traité par collaboration de deux départements :

- d'un département d'électronique ,
- d'un département d'électrotechnique .

Le sujet se divise en deux parties :

"Partie A" intitulée : "Commande optimale de la climatisation d'un hôtel en fonction de l'enthalpie d'air frais" a été étudiée par M<sup>r</sup>. ANDRIANATO ANDRO victorien Richard et M<sup>r</sup>. OUAZAR abdelhamid , étudiants au département d'électrotechnique et sous la direction de M<sup>r</sup>. Z. BARSKI , Docteur ès sciences , Professeur .

"Partie B" intitulée : "Commande des servomoteurs pas à pas par microprocesseur" a été étudiée par nous sous la direction de Madame B. KAMINSKA , Docteur ès sciences en informatique .

Il faut souligner que cette collaboration a été directe et efficace .

À partir de cette expérience , on suggère aussi la collaboration avec d'autres départements . par exemple "Mécanique" pour attaquer des problèmes plus complexes comme les systèmes de commande automatique en énergie solaire , robotique , etc ...



# TABLE DES MATIERES

	Pages
- CHAPITRE: I - INTRODUCTION	
1.1 - generalités . . . . .	1
1.2 - cahier des charges . . . . .	1
- CHAPITRE: II - SYSTEME DE TRAITEMENT ET DE COMMANDE	
2.1 - systeme minimum autour du MC 6800 .	4
2.1.1 - Le microprocesseur 6800 de MOTOROLA .	5
A - Le materiel . . . . .	5
B - Le logiciel . . . . .	9
2.1.2 - Buffers de données et d'adresses . . . . .	11
2.1.3 - Le circuit d'horloge . . . . .	15
2.1.4 - La memoire RAM . . . . .	18
2.1.5 - La memoire EPROM . . . . .	20
2.1.6 - L'interface parallele programmable . . . . .	22
2.1.7 - Le decodeur d'adresses . . . . .	25
2.2 - Presentation du KIT DS de MOTOROLA . . . . .	28
2.2.1 - Description de la carte . . . . .	28
2.2.2 - Conclusion . . . . .	31
- CHAPITRE: III - SERVOMOTEURS PAS A PAS	
3.1 - Définition . . . . .	32
3.2 - moteurs pas à pas electropneumatique . . . . .	32
3.3 - moteurs pas à pas electrique . . . . .	33

3.4 - moteurs pas à pas pneumatique . . . . .	34
3.5 - comparaison . . . . .	34
3.6 - Conclusion . . . . .	35

CHAPITRE IV - LES INTERFACES DU SYSTEME GENERAL

4.1 - interface processus - processeur (systeme d'acquisition de données) . . . . .	37
4.1.1 - Etude d'un systeme d'acquisition de données . . . . .	37
4.1.1.1 - Les capteurs . . . . .	37
4.1.1.2 - L'amplificateur . . . . .	42
4.1.1.3 - Les filtres . . . . .	42
4.1.1.4 - Le multiplexeur analogique . . . . .	43
4.1.1.5 - echantillonneur bloqueur . . . . .	44
4.1.1.6 - Le convertisseur A/D . . . . .	44
4.1.1.7 - La Logique de contrôle . . . . .	46
4.1.2 - Presentation de la carte d'acquisition de données La Burr - Brown . . . . .	48
4.1.2.1 - Description de la carte . . . . .	48
4.1.2.2 - mise au point de la carte . . . . .	50
4.1.2.3 - Organigramme d'acquisition . . . . .	50
4.2 - interface Processeur - servomoteurs . . . . .	52
4.2.1 - Description du schema synoptique . . . . .	52
4.2.1.1 - etage de commande des relais . . . . .	52
4.2.1.2 - Bloc de la contre reaction . . . . .	55

4.2.1.3 - Bloc d'affichage . . . . . 57

- CHAPITRE : V - APPLICATION SUR LA COMMANDE

DES SERVOMOTEURS PAS À PAS

5.1 - model de commande . . . . . 59

5.2 - commande des servomoteurs pas à pas  
(Logiciel) . . . . . 59

5.2.1 - sous programme de generation  
d'impulsions . . . . . 59

5.2.2 - sous programme de preparation . . . 61

5.2.3 - exemple de commande d'un rechauffeur et un refroidisseur . . . . . 63

- CONCLUSION.

- ANNEXE .



---

# CHAPITRE = I

---

Introduction

## Introduction :

1-1 Généralités : La climatisation, malgré son apparence pratique, est un processus complexe et souvent à l'origine d'une grande dépense d'énergie.

De nombreux paramètres y interviennent :

La température intérieure et extérieure, humidité, temps (soleil ou pluie), vent, indice de fréquentation de la salle etc..... Leurs lois de variation et d'interaction sont difficiles à respecter par des opérateurs même, qualifiés. D'où la nécessité d'une automatisation.

Aujourd'hui, il n'est plus rentable de concevoir des systèmes trop complexes avec la technique de la logique câblée pour laquelle l'accent est totalement porté sur le hardware. Elle exige, en effet, un grand nombre de composants rendant les montages encombrants, elle n'offre guère de souplesse notamment pour l'automatisation de processus complexes.

A l'inverse, les systèmes de commande à microprocesseurs sont d'une extrême souplesse, car ici l'accent est mis sur le logiciel (software) et ce qui était difficile à acquérir est devenu de nos jours très actuel.

## 1-2 Cahier des charges :

Notre travail consiste à faire :

- Le projet d'un système à microprocesseurs dont le rôle est d'automatiser la climatisation
- Un programme de commande des servomoteurs.
- Un modèle du système de commande.

Nous simulons les servomoteurs par des relais électromagnétiques. Le processeur de commande utilisé pour l'application est le KIT 05 de MOTOROLA.

Le schéma général du système (fig 1) comprend :

- Un calculateur numérique (on fera l'étude d'un système minimum). Il doit traiter les données numériques traduisant l'état d'un ou plusieurs locaux (température, humidité, ...) et envoyer les signaux de commandes aux servomoteurs.

- Quatre servomoteurs pas à pas (suivant les données du projet) pour commander à leur tour dans le sens ouverture ou fermeture des vannes d'un système de climatisation.

Le système nécessite deux interfaces :

- Une interface processus - processeur qui est un système d'acquisition de données et de conversion de l'analogique (Sorties des capteurs) en numérique.

- Une interface processeur - servomoteurs.



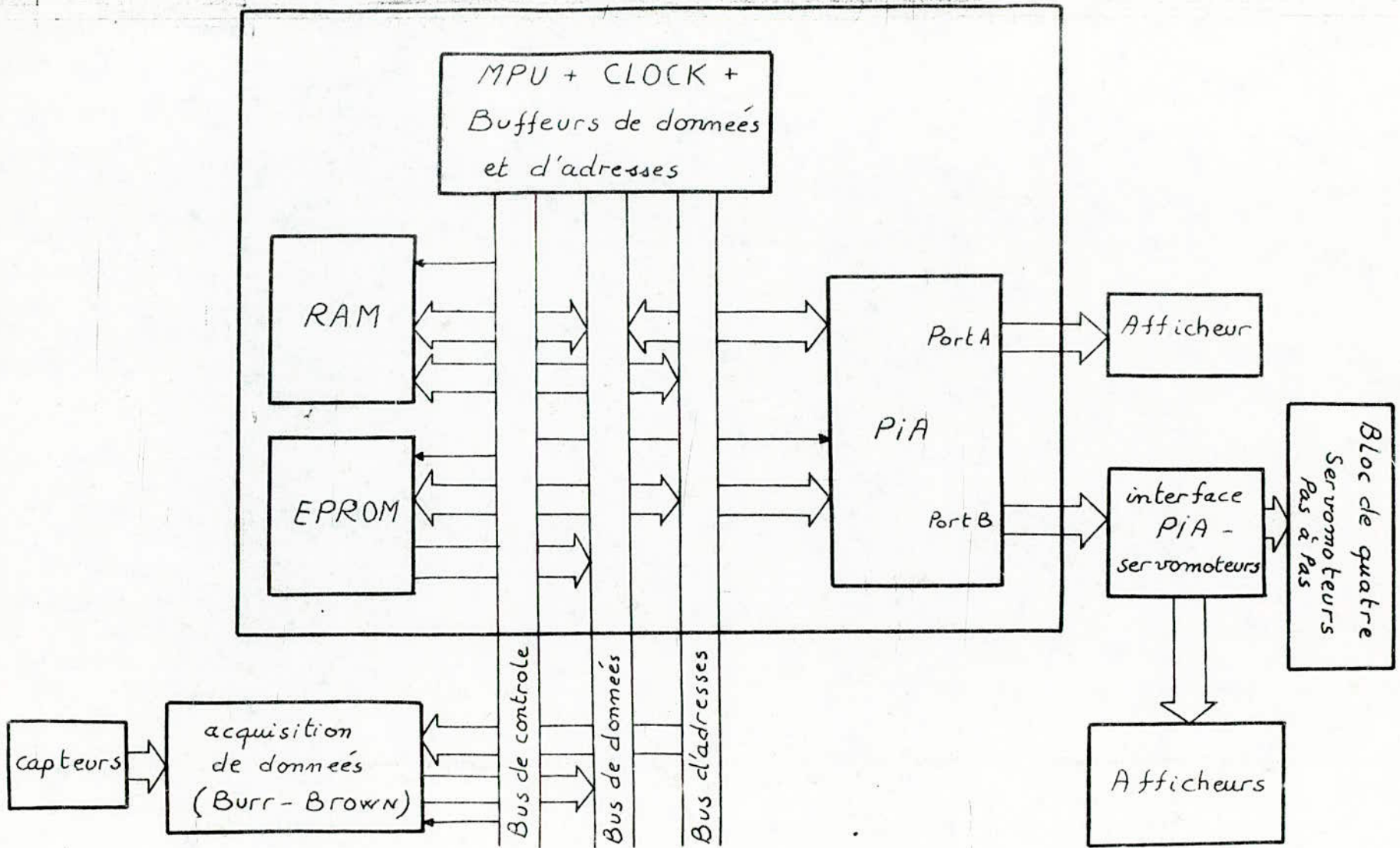


fig: 1 Synoptique general du système

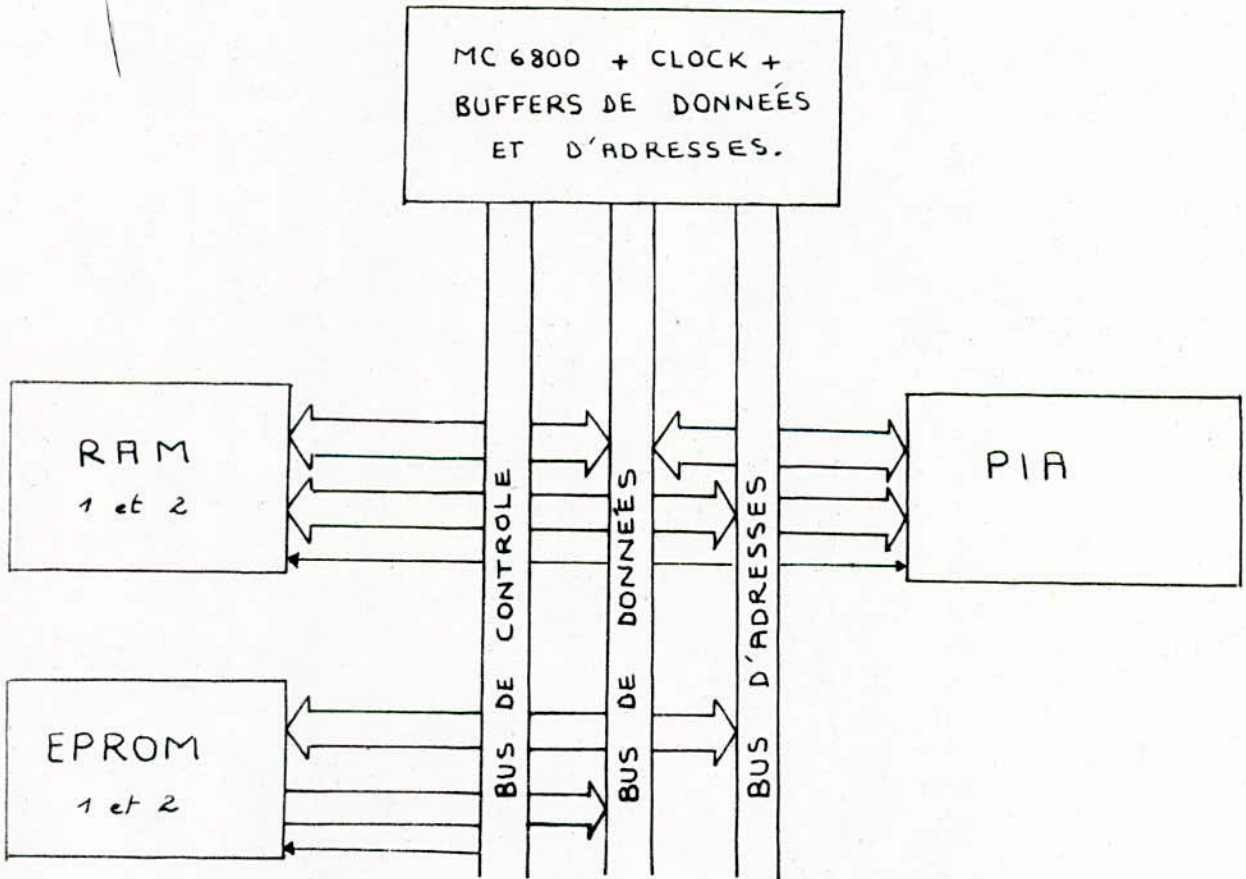
# CHAPITRE - II

Systeme de traitement et de commande

## 2.1 Systeme minimum autour du microprocesseur le MC 6800:

Ce systeme contient :

- Un microprocesseur Mc 6800
- Un circuit d'horloge
- Des buffers de donnees et d'adresses
- 2 memoires RAM MC 6810
- 2 memoires EPROM
- Un interface parallele programmable (PIA) MC 6821



- Synoptique du systeme minimum -

FIG:1



## 2.1.1 - Le microprocesseur 6800 DE MOTOROLA

### A) Le matériel:

Le 6800, est un microprocesseur 8 bits, dans un boîtier de quarante broches réalisé en technologie MOS canal N.

Il possède un bus de données de 8 bits et un bus d'adresses de 16 bits, ce qui lui permet d'adresser  $2^{16}$  position-mémoires soit 64 K octets. Il ne nécessite qu'une tension d'alimentation +5 volts.

Les six registres du 6800 sont présentés dans la (fig:2)

le registre indicateur est appelé registre de conditions et désigné par CC (registre code condition).

Nous distinguons (fig:3) les quatre bus:

- 1 - le bus de données possède 8 bits
- 2 - le bus d'adresses possède 16 bits
- 3 - le bus de contrôle est constitué des signaux  
RW, VMA,  $\overline{IR\Phi}$ ,  $\Phi_1$ ,  $\Phi_2$ ,  $\overline{RESET}$ .
- 4 - le bus de commande comprend les signaux  
DBE, TSC, BA,  $\overline{HALT}$ ,  $\overline{NMI}$ ,  $\overline{RESET}$

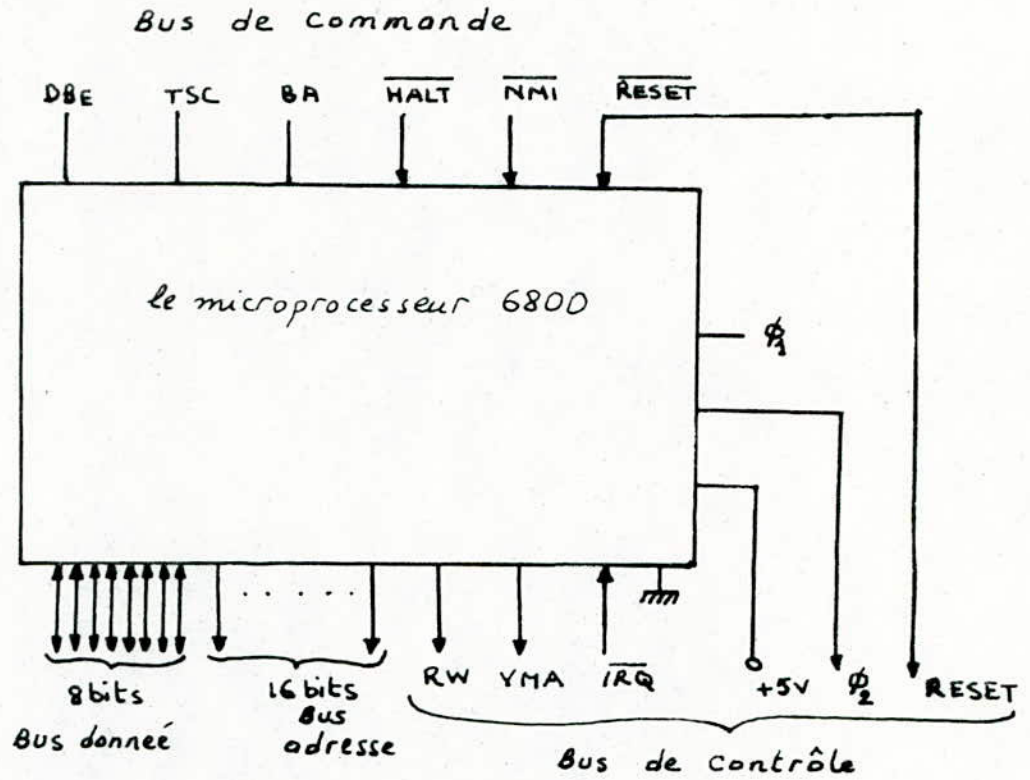


FIG: 3 le pp 6800

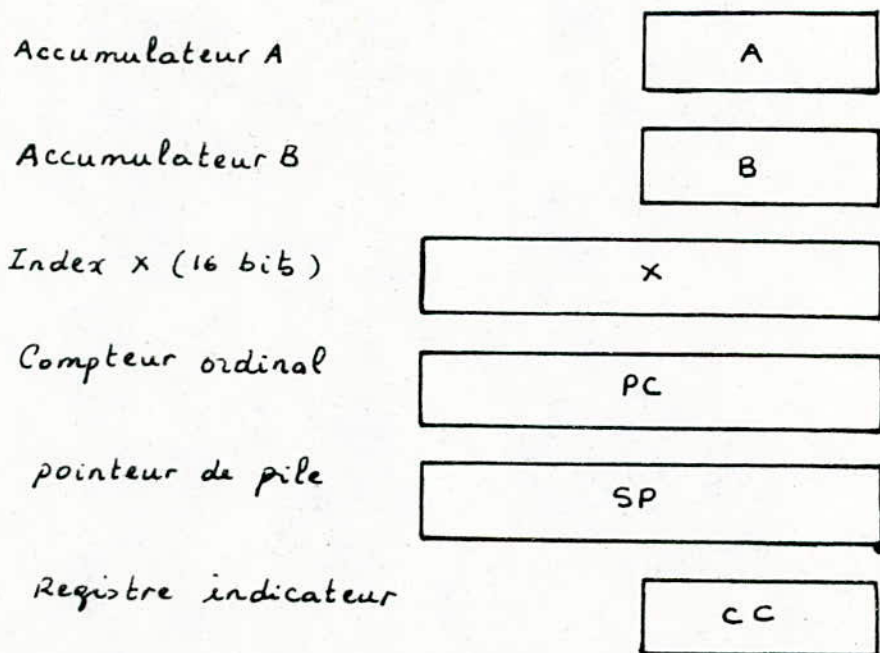


FIG 2 : Les registres du 6800

\* Bus des données  $D_0 - D_7$  :

Bus bidirectionnel pour le transfert des données entre le  $\mu p$  et les mémoires ou les circuits périphériques.

Les amplificateurs de sorties sont à 3 états et peuvent être forcés dans l'état haute impédance en activant la ligne  $\overline{DBE}$  ( $\overline{DBE} = 0$  logique).

\* Bus d'adresse  $A_0 - A_{15}$  :

Il est relié directement aux entrées de sélection boîtier et adresses des mémoires (RAM, ROM, PROM, REPRM).

Les amplificateurs de sortie sont des circuits à 3 états, ce qui permet l'utilisation du microprocesseur en accès direct mémoire (DMA).

\* Horloge  $\phi_1$  et  $\phi_2$  :

Chaque phase d'horloge correspond à des actions bien définies du microprocesseur

phase  $\phi_1$  : phase de préparation

phase  $\phi_2$  : phase d'exécution.

\*  $\overline{RESET}$ , remise à l'état initial :

La ligne  $\overline{RESET}$  est active ( $\overline{RESET} = 0$ ) ; le passage de l'état haut de cette entrée conduit le  $\mu p$  à commencer la séquence de démarrage.

\*  $\overline{IRQ}$  : (INTERRUPT REQUEST). Demande d'interruption :

A l'état bas, indique une demande d'interruption au  $\mu p$ .

\*  $\overline{NMI}$  (NON MASQUABLE INTERRUPT). Interruption non masquable :

Demande d'interruption non masquable donc prioritaire par rapport à  $\overline{IRQ}$ .



\*  $\overline{\text{HALT}}$  . Arrêt:

A l'état bas, arrête le pp (sans agir sur son horloge) en le déconnectant du bus système. Le signal BA sera mis à 1 et le signal VMA à 0, il est utilisé pour des applications nécessitant une DMA (accès direct en mémoire).

\* TSC (THREE - STATE CONTROL). Commande trois états:

Le pp est muni d'une entrée TSC (broche 39) qui est mise à la masse pour assurer son fonctionnement.

Un circuit de contrôle trois états (TSC) est commandé par le pp (BA) en agissant sur  $\overline{\text{HALT}}$  et par un signal externe TSC.

Lorsque le TSC est à 1 le bus adresse et la ligne RW sont à l'état haute impédance, toute opération est donc interdite. Pour permettre le fonctionnement du MPU, il faut que le TSC externe soit à la masse (Ceci est réalisé par un strap).

\* DBE (DATA BUS ENABLE). Activation du bus données:

A l'état haut indique que les sorties de bus données sont disponibles.

\* BA (BUS AVAILABLE). Bus disponible.

Généralement, il est à l'état bas, à l'état haut indique que le pp est à l'arrêt et le bus adresse est disponible. Ceci arrive quand la ligne  $\overline{\text{HALT}}$  passe à 0 ou quand le pp est dans l'état wait (attente d'interruption).

\* VMA (VALID MEMORY ADDRESS). Adresse mémoire valides.

A l'état haut, indique aux circuits périphériques qu'il y'a une adresse valide sur le bus adresse (généralement utilisé pour la sélection des circuits).



\* R/W (READ/WRITE). lecture / écriture :

Cette sortie trois états indique aux circuits mémoires et périphériques que le pp est soit dans l'état de lecture ( $R/W = 1$ ), soit dans l'état d'écriture ( $R/W = 0$ ).

L'état haute impédance quand  $\overline{HALT} = 0$  ou  $TSC = 1$ .

## B) Le logiciel :

1 - Jeux d'instruction : Le MC 6800 possède un jeu de 72 instructions d'une longueur de 1 à 3 octets permettant d'effectuer les opérations suivantes :

- Arithmétiques (binaires et décimales)
- Logiques (et - ou .... etc)
- Décalage (à droite, à gauche)
- Changement (de certains registres)
- Stockage (en mémoire ou autres)
- Branchement conditionnels ou inconditionnels
- Instructions relatives aux interruptions (SWI - RTS).

La réalisation de toute instruction se décompose en deux temps successifs :

- La recherche de l'instruction qui consiste à lire en mémoire l'instruction à exécuter.

- L'exécution de cette instruction, ce temps peut être plus ou moins long suivant la complexité de l'instruction le minimum de cycle mémoire pour une instruction est de 2 ps et le maximum de cycles mémoire est de 12 ps.

2 - Traduction du programme : Le programme est rédigé de la façon la plus courante, en utilisant un langage ignoré par le pp, qui est le langage mnémotechnique, on passe donc par une étape de traduction qui est l'assemblage.

L'assemblage est un dictionnaire utilisé pour traduire le code mnémotechnique en code machine, c'est un programme enregistré sur un support approprié en langage machine.

3- L'adressage : lorsqu'une instruction fait référence à une opérande, elle peut repérer celui-ci en mémoire de différentes façons appelées modes d'adressage. Par un mode judicieux, il est possible de réduire la longueur du programme la capacité, et le temps d'exécution.

Le MC 6800 possède 7 modes d'adressage, dont les plus utilisés sont :

- Adressage immédiat : L'opérande se trouve dans le 2<sup>ème</sup> ou 3<sup>ème</sup> octet de l'instruction selon qu'on s'adresse aux accumulateurs ou aux registres.

- Adressage direct : c'est le mode d'adressage le plus utilisé, dans le 2<sup>ème</sup> octet se trouve l'adresse de l'opérande on peut adresser les locations de 0 à (instruction à 2 octets)

- Adressage étendu : L'adresse est formée par le 2<sup>ème</sup> et 3<sup>ème</sup> octet venant après l'instruction. Ce mode d'adressage permet de balayer toutes les mémoires de 0000 à FFFF.

- Les autres modes : le mode implicite, le mode relatif et le mode indirect sont rarement utilisés

4 - Structure de la pile : Le MC 6800 dispose d'une pile de registres volatils, qui permet de mémoriser les informations et de les utiliser selon le mode LIFO (Last in - first out); le pointeur de pile permet d'adresser les registres de la pile.

a) Gestion de la pile : Le registre pointeur de pile SP permet la gestion de la pile. Il contient l'adresse de la 1<sup>ère</sup> position libre au sommet de la pile.



Il est modifié à chaque entrée ou sortie d'information de sorte qu'il désigne toujours le sommet de la pile. Si l'on considère une pile descendante en mémoire, les adresses sont décroissantes vers le sommet de la pile, le registre est donc décrémenté à chaque entrée d'information et incrémenté à chaque sortie.

Des instructions de stockage en pile (PUSH) ou de sortie en pile (PULL) permettent son utilisation, mais cette structure est aussi utilisée pour les appels de retours de sous programmes

#### b) Sauvegarde en pile:

Une pile peut être utilisée pour sauvegarder l'adresse de retour d'un sous programme. Lorsqu'un programme est appelé, l'adresse de retour dans le programme appelant est stockée dans la pile et restituée dans le compteur de programme à la fin du sous programme.

### 2.1.2 - Buffers de données et d'adresses:

#### 1-2-a) Les buffers de données (MC 6880 plus connu 8T26):

Deux circuits de ces quadruples amplificateurs bidirectionnels à sorties 3 états assurent l'adaptation et la protection des lignes du bus de données avec la périphérie du MPU. Ces amplificateurs sont nécessaires étant donné le nombre de charge TTL que doit commander chaque ligne du bus.

#### 1 La logique de commande des 8T26:

Suivant qu'il s'agisse d'un ordre de lecture ou d'écriture, le dispositif de commande permet la validation des buffers dans le sens entrant ou sortant. Cette commande est assurée par les broches  $P_2$  et  $P_{15}$

du 8266 dont l'état est résumé par le tableau de vérité suivant fig (5).

$P_1$	$P_{15}$	fonction
0	0	écriture
0	1	Indeterminé
1	0	Haute impédance
1	1	Lecture

FIG: 5

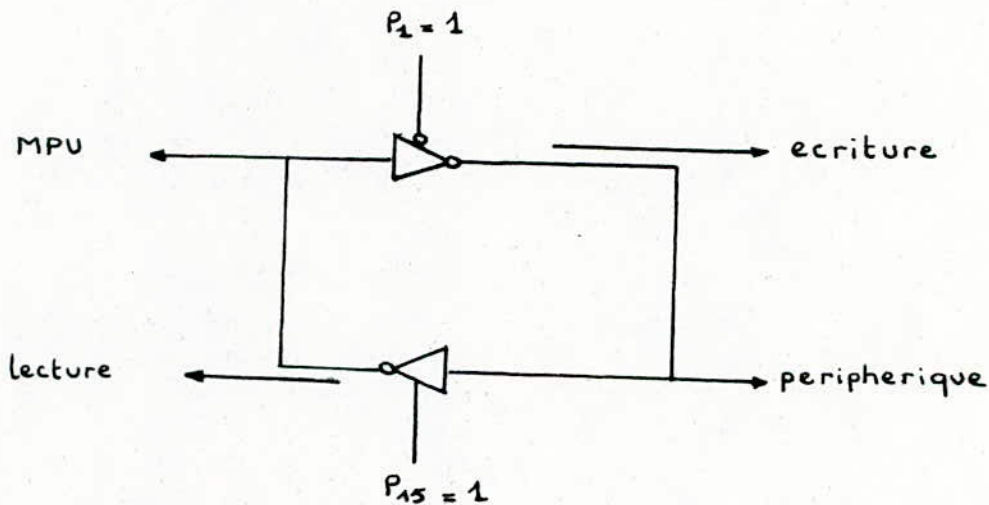


FIG: 6 - Buffers de données

- a) Lecture : afin d'effectuer cette opération il faut que:
- $DBE (\phi_2) = 1$  bus de données valide
  - $RW = 1$  bus de données entrant
  - $BA = 0$  bus d'adresses disponible



Le tableau de verité est donc (fig:7) :

BA	RW	DBE	P <sub>15</sub>
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	0

FIG : 7

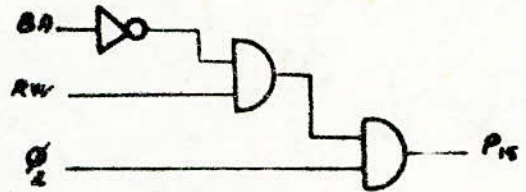


FIG : 8

$$P_{15} = \overline{BA} RW Q_2$$

d'où le logigramme de P<sub>15</sub> (fig: 8)

b) écriture :

Pour effectuer cette opération il faut que :

- DBE = 1 bus de données disponible
- RW = 0 bus de données sortant
- $\overline{CS} = 0$  le boitier adresse est à l'extérieur de la CPU.

Le tableau de verité est (fig: 9):

$\overline{CS}$	RW	$\phi_2$	$P_1$
0	0	0	1
0	0	1	0
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	1

FIG : 9

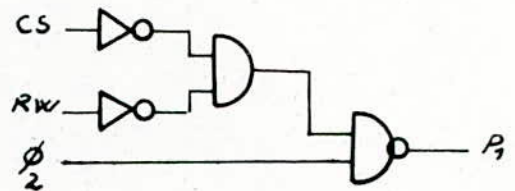


FIG : 10

$$\overline{P_1} = CS \overline{RW} \phi_2 \implies P_1 = \overline{CS \overline{RW} \phi_2}$$

- Le logigramme de  $P_1$  (fig:10)

Verification :

$$a) P_1 = 0 \quad \left\{ \begin{array}{l} RW = 0 \\ \phi_2 = 1 \\ \overline{CS} = 0 \end{array} \right\} \longrightarrow P_{15} = 0 \quad \checkmark BA$$

On a donc une écriture  $P_1$  et  $P_{15} = 0, 0$

$$b) P_{15} = 1 \quad \left\{ \begin{array}{l} \phi_2 = 1 \\ RW = 1 \\ BA = 0 \end{array} \right\} \longrightarrow P_1 = 1 \quad \checkmark \overline{CS}$$

On a donc une lecture  $P_1 = 1$  ,  $P_{15} = 1$

On n'a jamais le cas  $P_1 = 0$  ,  $P_{15} = 1$  qui laisse le bus de données dans un état indéterminé car :

$$P_{15} = 1 \implies RW = 1$$

$$P_1 = 0 \implies RW = 0$$

ce qui est impossible .

1-2-b) Les buffers d'adresses (MC 6885 plus connus sous le MT95) :

Trois circuits de ces sextuples amplificateurs unidirectionnels à sorties 3 états, permettent de bufferiser (pour les mêmes raisons évoquées pour le bus de données). Les 16 lignes du bus d'adresses, les signaux  $RW$  et  $VMA$  nécessaires pour un dialogue avec des circuits telles les mémoires.

Étant donné que le bus d'adresses est unidirectionnel, sa commande se résume uniquement à  $BA$  (indicateur de l'état du bus d'adresses).

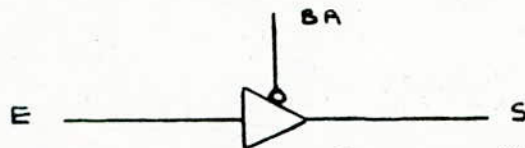


FIG:11 - Buffer d'adresses-

$BA = 1 \implies S = HI$  (Buffer inhibé)

$BA = 0 \implies E = S$  (Buffer validé)

### 2.1.3 - Le circuit d'horloge Le MC 6875 :

Le MC 6875 fournit les signaux d'horloge  $\phi_1$  et  $\phi_2$  nécessaires au fonctionnement du MPU, ainsi que les signaux de rafraichissement mémoire.

Le circuit nécessite une seule alimentation de +5V et un quartz 4MHz (fig:12), déterminant la fréquence du système qui est de 1MHz.

La figure (13) représente la carte CPU qui regroupe le  $\mu p6800$ , le circuit d'horloge et les buffers de données et d'adresses.

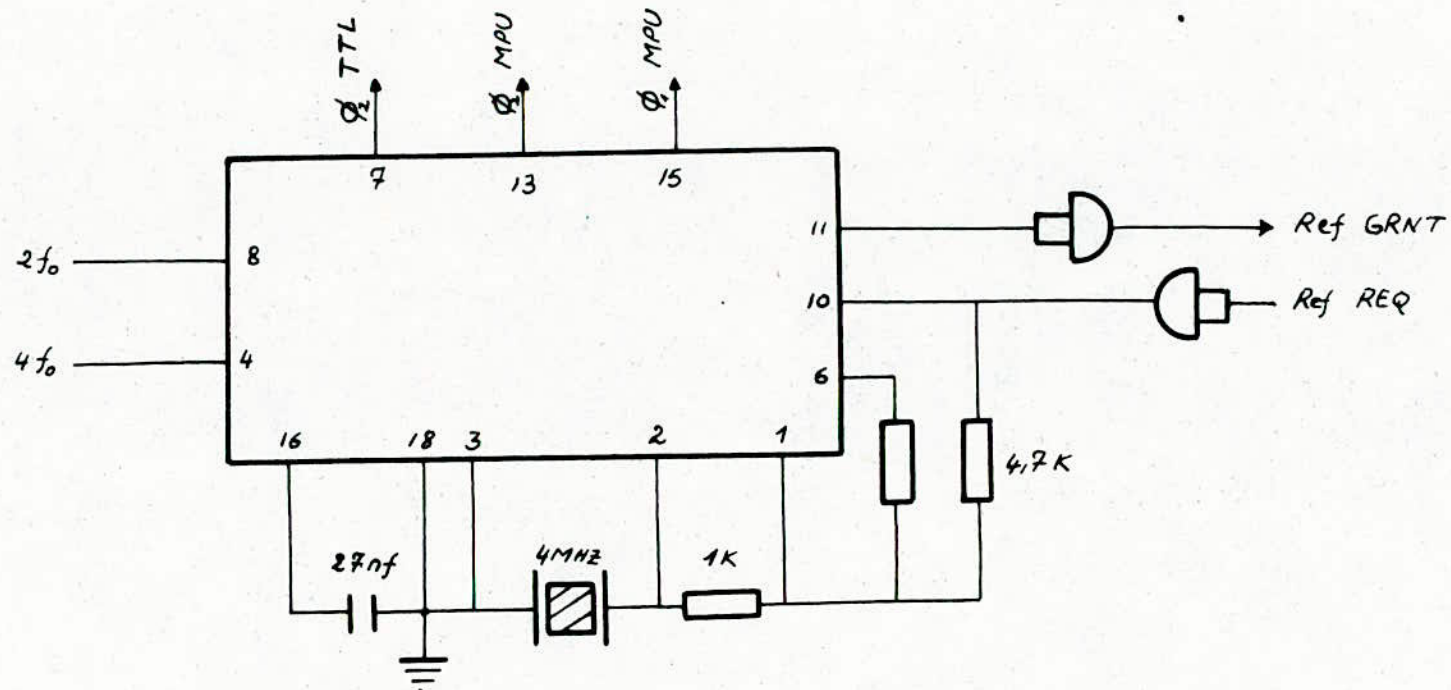


FIG: 12 - Circuit d'horloge -



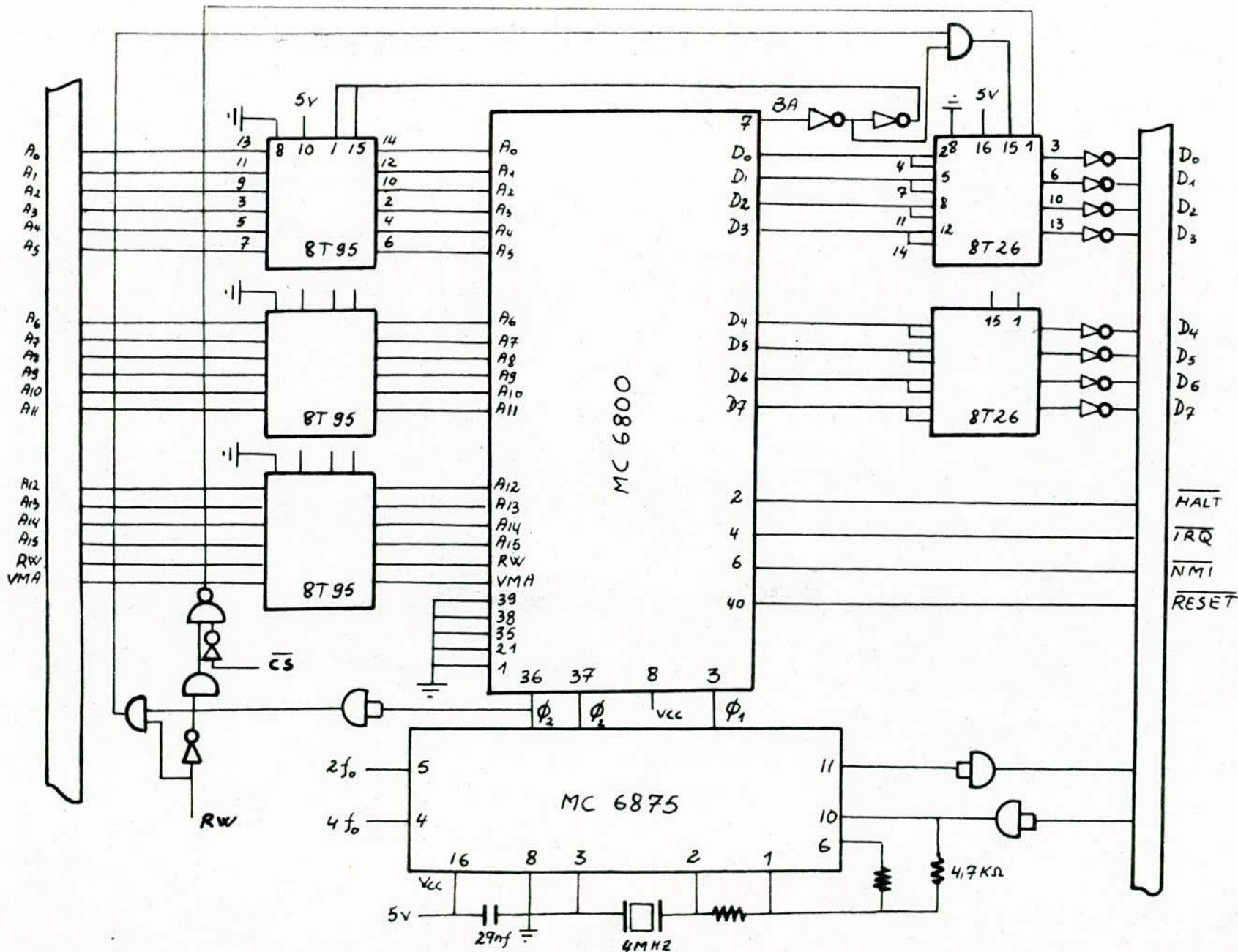


FIG:13 - La carte CPU -

### 2.1.4 - Memoire RAM MC 6810 :

Une memoire RAM est prevue dans le systeme pour une lecture ou une ecriture de donnees.

La memoire RAM MC 6810 est une memoire vive de 128 octets de 8 bits. Elle possede six entrees de selection du circuit ( $CS_i$  = Chip select), dont quatre sont a niveau actif bas (L) et deux a niveau actif haut (H).

Ces entrees peuvent se connecter directement sur le BUS ADRESSE du microprocesseur (fig:14)

Les entrees de selection du circuit ( $CS_i$ ) sont utilisees pour le decodage des adresses, ce decodage d'adresse est suffisant pour distinguer tous les bitiers du systeme sans utiliser des circuits annexes de decodage.

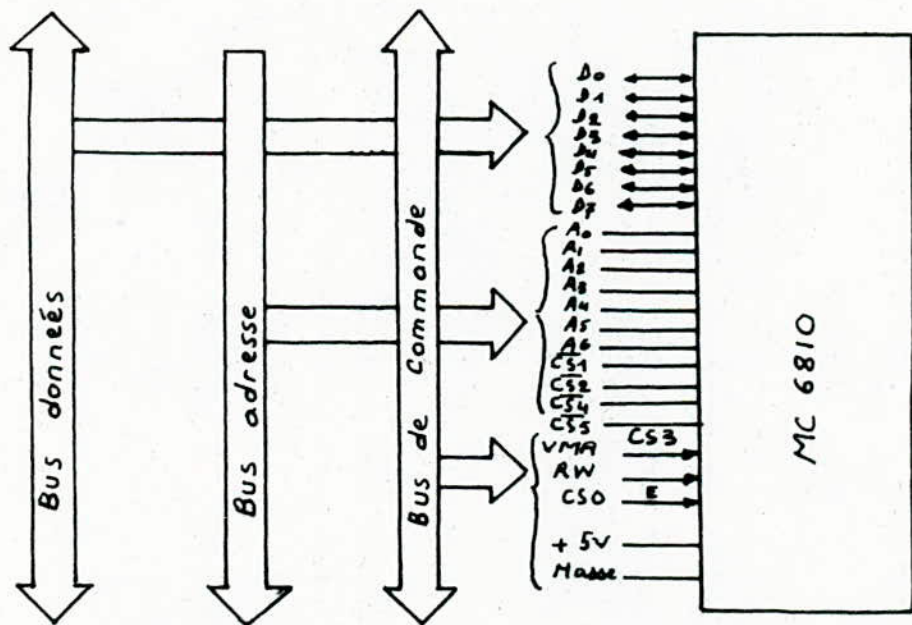


FIG 14 : - Raccordement de la RAM au microprocesseur

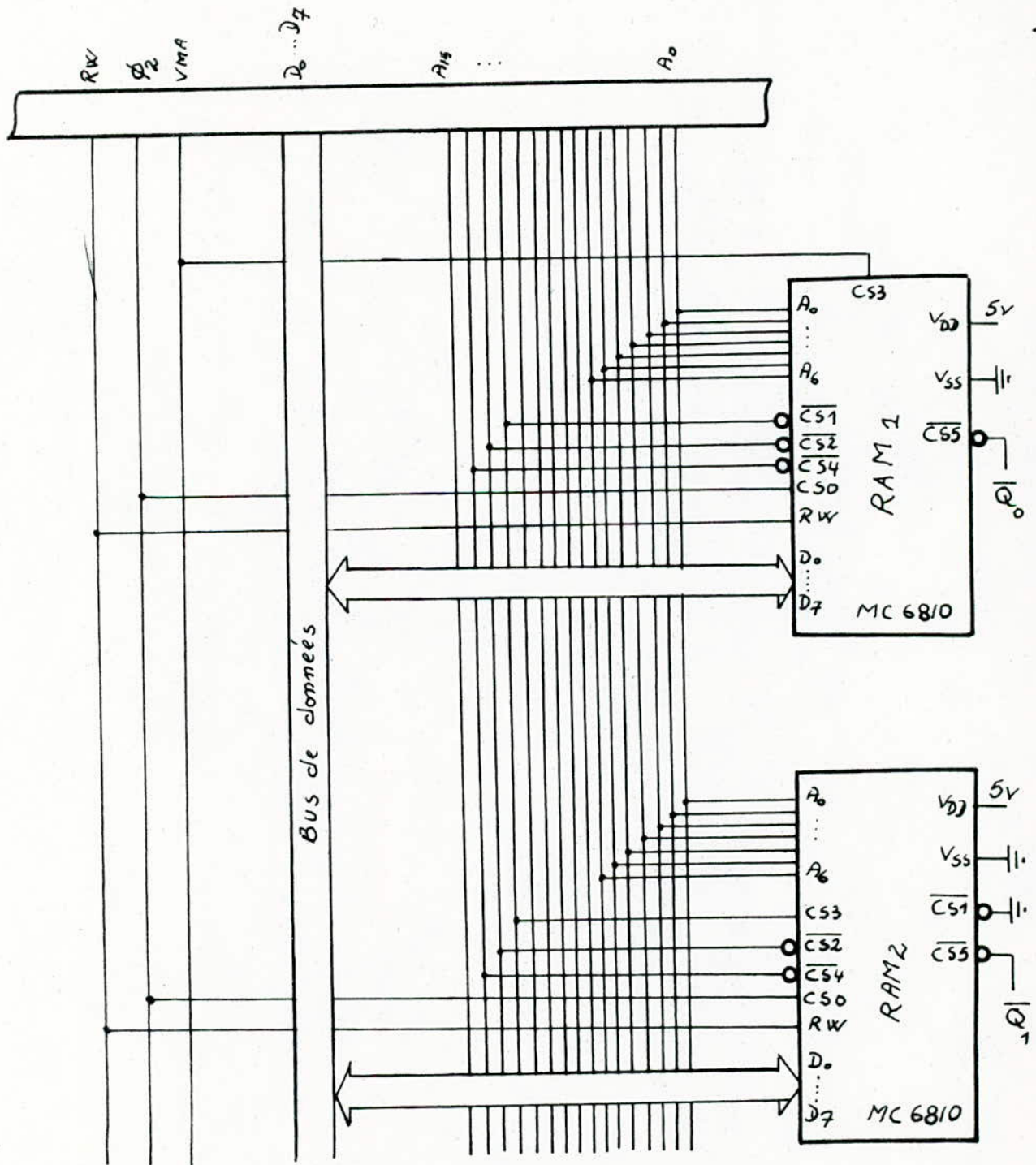


FIG: 15 - Raccordement de 2 RAM MC 6810 au CPU du Systeme minimum -



Les entrées  $\overline{CS5}$  de la première RAM et  $\overline{CS5}$  de la deuxième RAM sont reliées respectivement à  $\overline{\Phi_6}$  et  $\overline{\Phi_7}$  du décodeur de bitier (74LS138).

### 2.1.5 - La mémoire morte EPROM MC 2708 :

C'est une mémoire morte de 8192 bit effaçable en U.V et reprogrammable. Elle est utilisée dans les applications nécessitant une mémoire non volatile.

Cette mémoire est prévue pour contenir tous les programmes permettant d'automatiser la climatisation.

Les caractéristiques du MC 2708 sont :

- Organisé en 1024 octets
- fonctionnement statique
- tension d'alimentation standard (+12V, +5V et -5V)
- Sortie 3 états
- Compatible aux T.T.L
- faible dissipation

Le raccordement des deux EPROM est effectué suivant la (fig: 16). Le décodage de bitier est assuré par  $\overline{\Phi_6}$  et  $\overline{\Phi_7}$  du circuit 74LS138



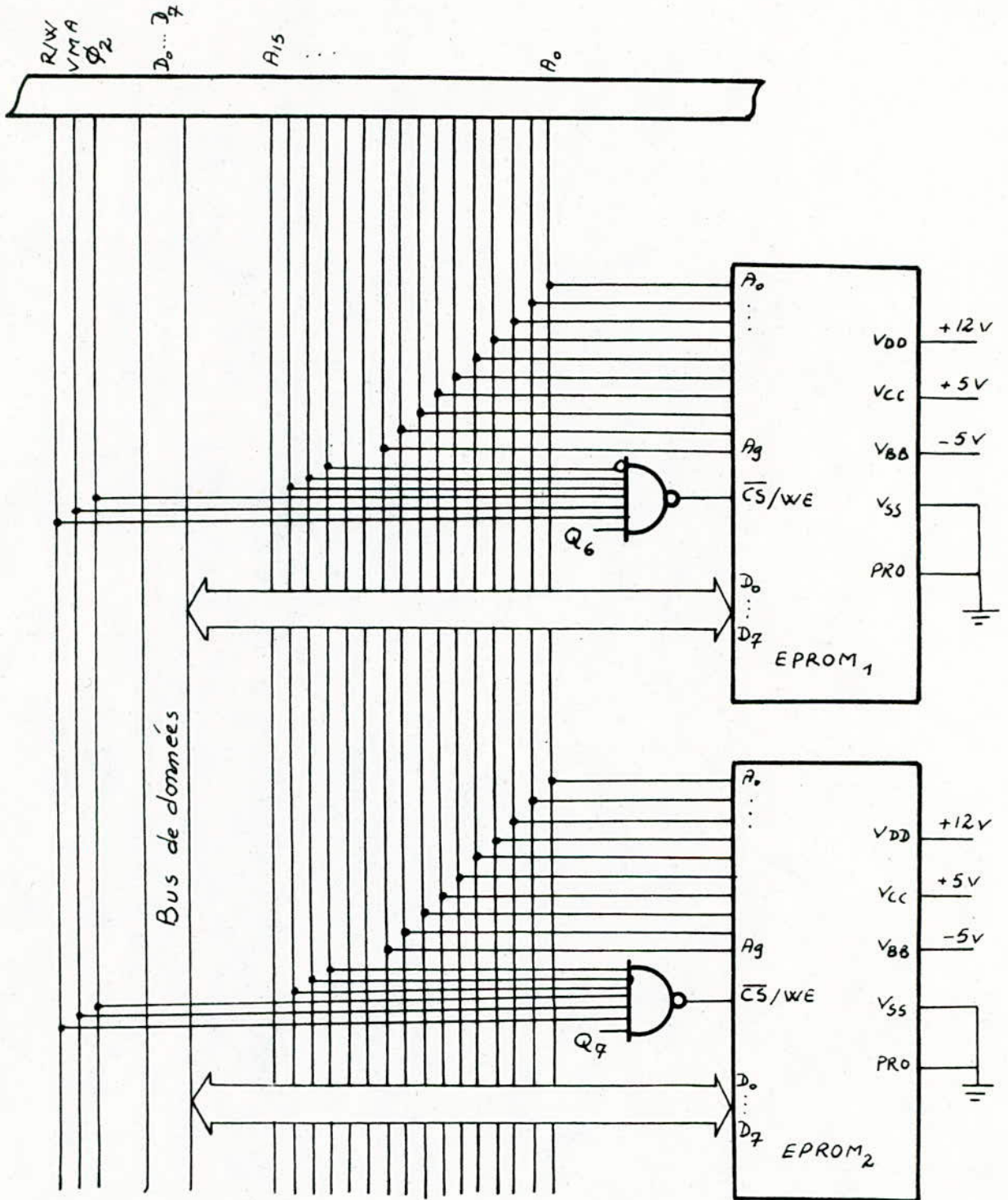


FIG: 16 - Raccordement de deux EPROM avec le système minimum -

### 2.1.6-L'interface parallèle programmable le MC 6821 :

Le PIA ( peripheral interface adapter) est un circuit d'interface entre le microprocesseur et une unité périphérique quelconque, pour notre cas ( les servomoteurs les afficheurs ).

L'interconnexion avec le périphérique se fait avec deux bus de données bidirectionnels et quatre lignes de commande son fonctionnement et entièrement programmé par le micro

#### a) liaisons MICRO - PIA :

1) Data bus ( $D_0 - D_7$ ) : le data bus comprend 8 bits bidirectionnels permettant le transfert des données entre le micro et le PIA .

2) Adress bus : cinq lignes sont nécessaires pour l'adressage du PIA :

- chip selects  $CS_0 - CS_1 - \overline{CS_2}$  :

Ces trois lignes d'adresses permettent de sélectionner le PIA

- Register select  $RS_0 - RS_1$  :

Ces lignes permettent la sélection d'un des 4 registres internes du PIA, conformément au tableau suivant (fig 17)

$RS_1$	$RS_0$	Registre sélectionné
0	0	Registre de données du Port A
0	1	Registre de commande du Port A
1	0	Registre de données du Port B
1	1	Registre de commande du Port B

FIG : 17

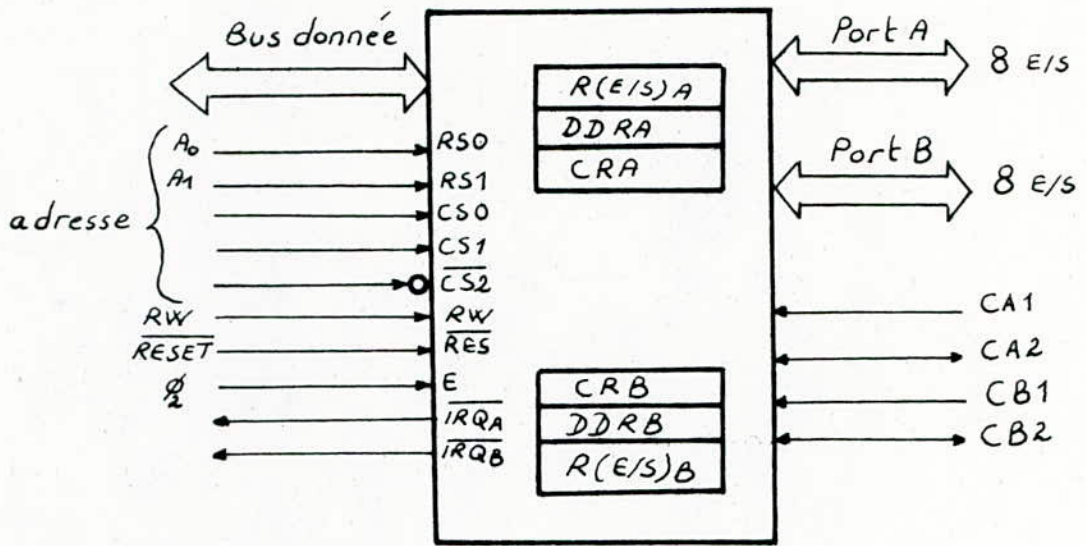


FIG: 18 - Peripheral Interface Adapter (PIA) -

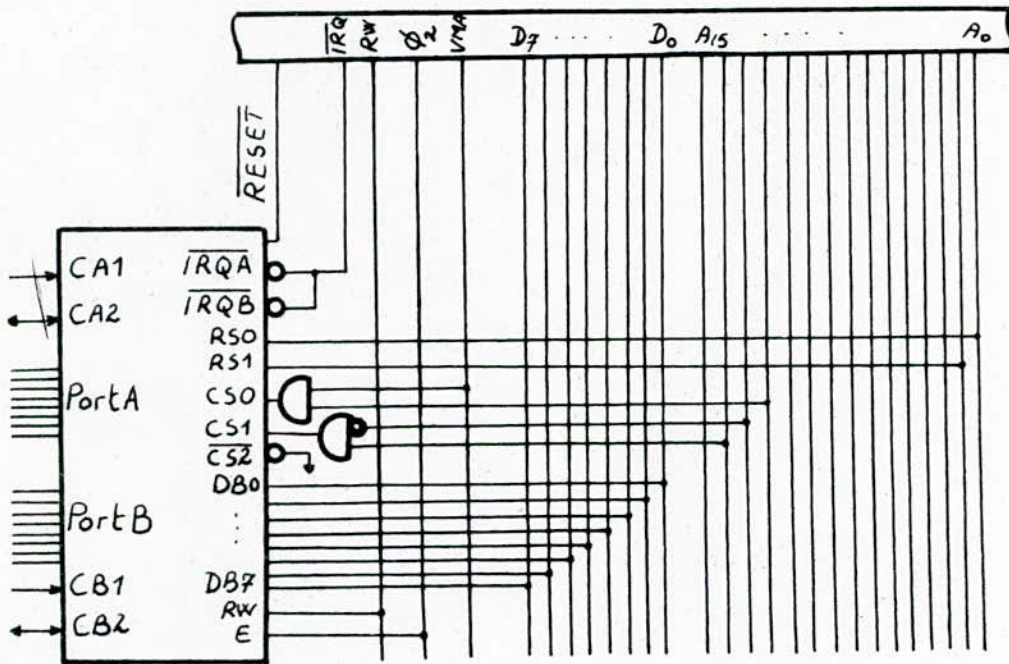


FIG: 19 - Raccordement CPU - PIA -



- 3) - Bus contrôle : composé de 5 lignes
- Enable E : cette entrée dérive généralement de  $\Phi_2$ , elle contrôle les interrupteurs provenant de CA<sub>1</sub>, CA<sub>2</sub>, CB<sub>1</sub>, CB<sub>2</sub>
  - RW : contrôle le sens de transfert des données.
  - $\overline{\text{Reset}}$  : elle permet de remettre à zéro les 6 registres du PIA.
  - $\overline{\text{IRQ}}$  : cette entrée a pour rôle d'interrompre le micro soit directement, soit par l'intermédiaire d'un circuit de priorité dans le cas où plusieurs interruptions arrivent au même instant.

b) Liaison PIA - périphérique :

La liaison entre le PIA et le périphérique s'effectue au moyen de 2 fois 8 bits bidirectionnels et 4 lignes de contrôle d'interruption.

1) Lignes PA0 - PA7 : Ces lignes sont bidirectionnelles, c'est à dire que chaque ligne peut être programmée comme entrée ou sortie par DORA.

2) Lignes PB0 - PB7 : Ces lignes sont identiques aux précédentes, à la différence qu'elles possèdent trois états (0, 1, OFF) ainsi que des buffers lorsqu'elles sont utilisées en sortie.

3) Lignes de contrôles d'interruption : le PIA possède 4 lignes de contrôle d'interruption CA<sub>1</sub>, CA<sub>2</sub>, CB<sub>1</sub> et CB<sub>2</sub>. CA<sub>1</sub> et CB<sub>1</sub> sont des entrées, CA<sub>2</sub> et CB<sub>2</sub> peuvent être programmés comme entrées ou sorties suivant l'utilité.

- CA<sub>1</sub> : indique au micro qu'une information est présente à l'entrée du PIA

- CB1 : dans le cas où les lignes PB0 à PB7 sont programmées en sortie, l'entrée CB1 indique au micro qu'un périphérique demande une information.

- CA2 : la ligne CA<sub>2</sub>, utilisée comme sortie, est remise à zéro "0" après une opération de lecture de l'information présente à l'entrée A du PIA par le micro. Elle fournit donc un signal de reconnaissance.

- CB2 : parallèlement à CA<sub>2</sub> la ligne CB<sub>2</sub>, utilisée en sortie, est remise à zéro "0" après une opération d'écriture dans le PIA par le micro. Elle constitue de cette façon un signal d'acquiescement.

### 2.1.7 - le decodeur d'adresse :

Pour faciliter le decodage des bitiers, on utilise des circuits du type 74LS138. C'est un circuit decodeur 1 parmi 8.

La methode d'adressage par decodage est interessante car elle permet d'occuper la plus grande partie possible des 64 K positions memoire theoriquement disponibles.

Chaque bitier est selectionné suivant le tableau de la (fig 21).

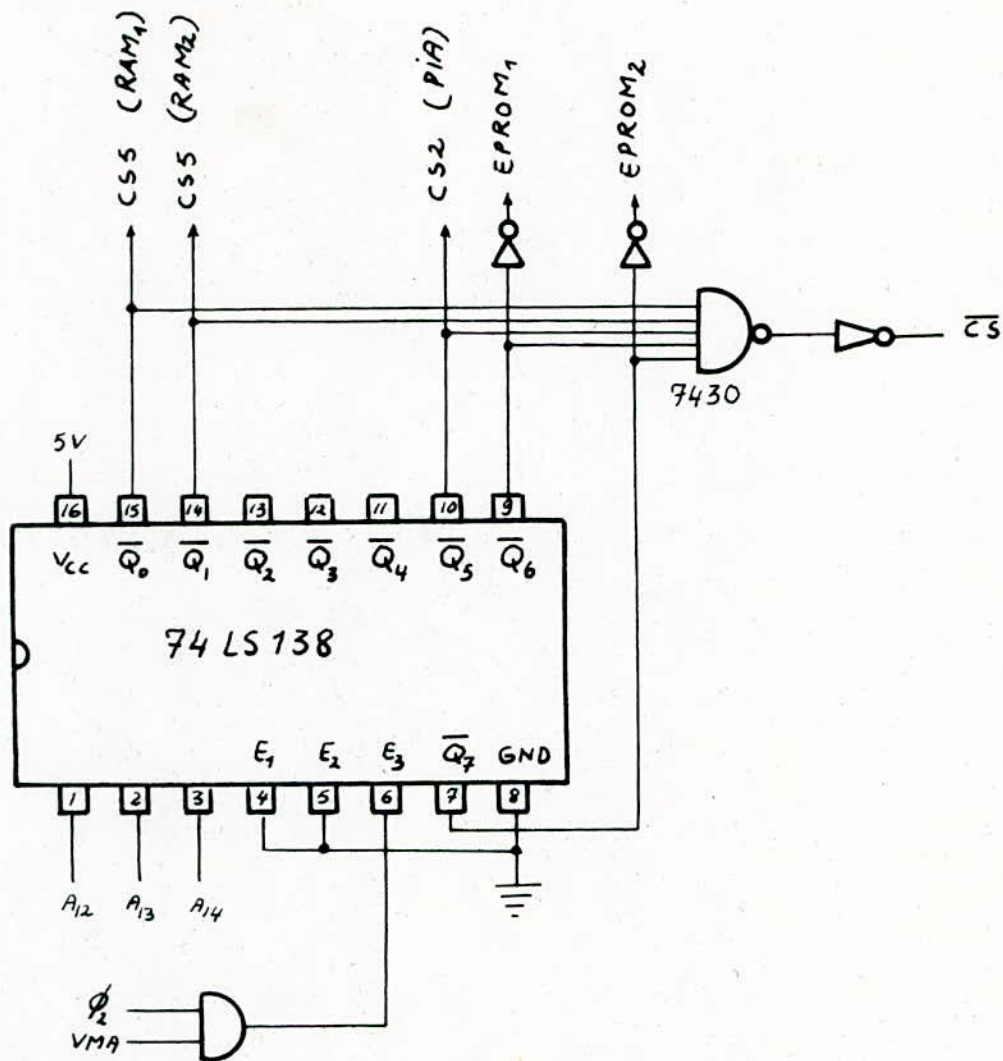


FIG : 20 - Circuit de décodage de boîtier -



Tableau (1) des adresses du plan mémoire:

Adresses	A <sub>15</sub>	A <sub>14</sub>	A <sub>13</sub>	A <sub>12</sub>	A <sub>11</sub>	A <sub>10</sub>	A <sub>9</sub>	A <sub>8</sub>	A <sub>7</sub>	A <sub>6</sub>	A <sub>5</sub>	A <sub>4</sub>	A <sub>3</sub>	A <sub>2</sub>	A <sub>1</sub>	A <sub>0</sub>	Bitier
0 0 0 0	X	0	0	0	X	X	X	X	X	0	0	0	0	0	0	0	RAM <sub>1</sub>
0 0 7 F	X	0	0	0	X	X	X	X	X	1	1	1	1	1	1	1	
1 0 0 0	X	0	0	1	X	X	X	X	X	0	0	0	0	0	0	0	RAM <sub>2</sub>
1 0 7 F	X	0	0	1	X	X	X	X	X	1	1	1	1	1	1	1	
8 0 0 0	1	X	X	X	X	X	X	X	X	X	0	0	0	0	0	0	Burr- Brown
8 0 1 E	1	X	X	X	X	X	X	X	X	X	1	1	1	1	1	0	
5 0 0 0	X	1	0	1	X	X	X	X	X	X	X	X	X	X	0	0	PIA
5 0 0 3	X	1	0	1	X	X	X	X	X	X	X	X	X	X	1	1	
6 0 0 0	X	1	1	0	X	X	0	0	0	0	0	0	0	0	0	0	EPR0M 1
6 3 F F	X	1	1	0	X	X	1	1	1	1	1	1	1	1	1	1	
7 0 0 0	X	1	1	1	X	X	0	0	0	0	0	0	0	0	0	0	EPR0M 2
7 3 F F	X	1	1	1	X	X	1	1	1	1	1	1	1	1	1	1	

Tableau (2) de selection des bitiers:

A <sub>14</sub>	A <sub>13</sub>	A <sub>12</sub>	RAM1	RAM2	PIA	EPR0M 1	EPR0M 2
0	0	0	0	1	1	1	1
0	0	1	1	0	1	1	1
1	0	1	1	1	0	1	1
1	1	0	1	1	1	0	1
1	1	1	1	1	1	1	0

FIG:21 tableaux 1 et 2

## 2.2- Presentation du KIT DS de MOTOROLA:

### 2.2.1- Description du KIT:

Le KIT DS, dont le schéma synoptique, est représenté sur la (fig: 22), est constitué de différents blocs fonctionnels qui sont:

#### a) Le MPU 6802 (U5):

Le MC 6802, est une intégration, dans un même boîtier, du MC 6800, d'un oscillateur d'horloge et d'une mémoire RAM de 128 octets.

Les entrées TSC et DBE du 6800 n'existent plus avec le 6802, d'autres broches sont apparues:

- Memory ready (MR) dans l'état de repos (+5V)
- RAM enable (RE)
- XTAL et EXTAL.

La carte utilise un quartz de 3,58 MHz.

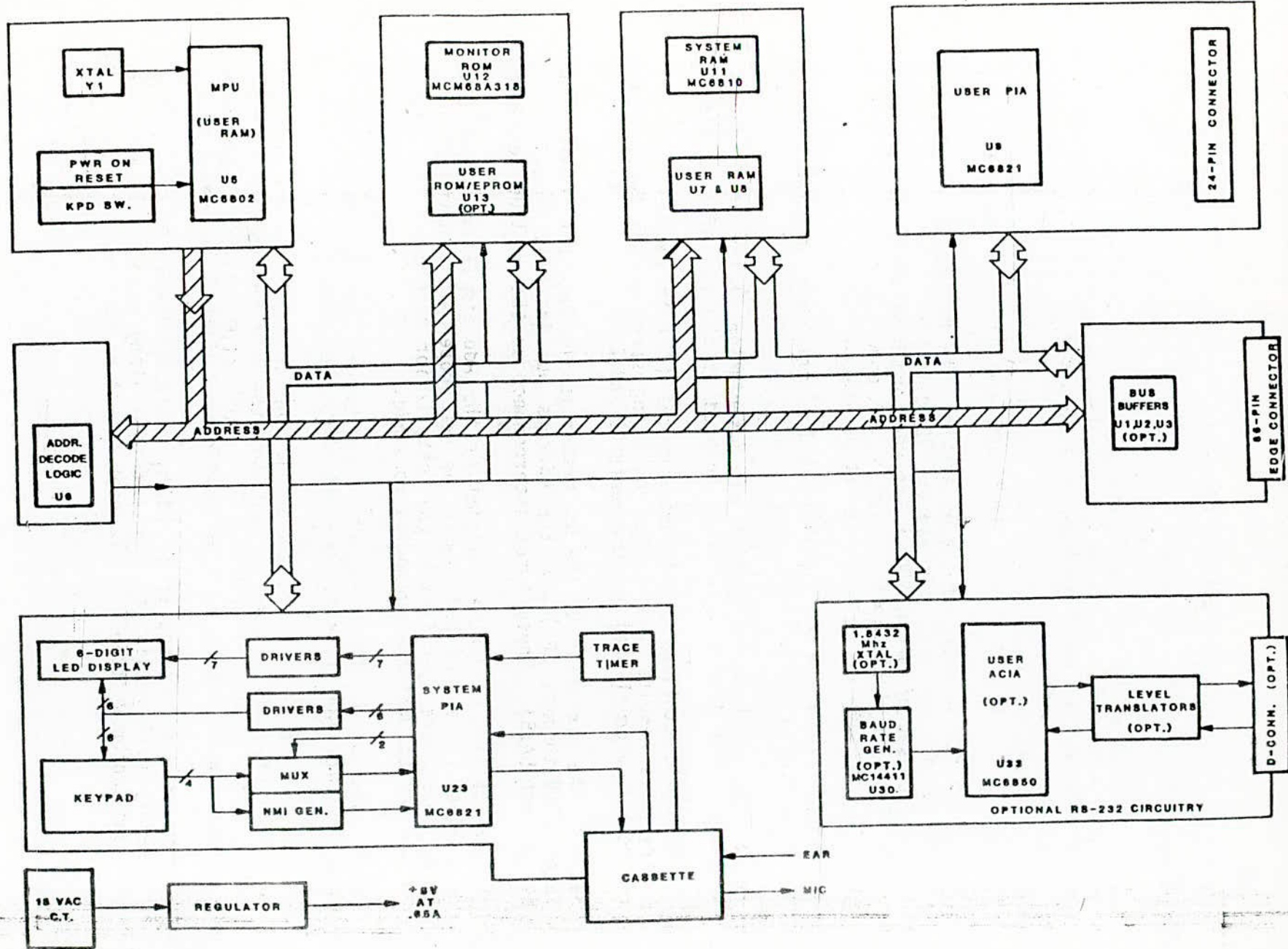
#### b) Le bloc KEYPAD, système PIA (U23), afficheurs et l'interface cassette:

Le clavier KEYPAD permet de faire rentrer les données qui sont prises en compte par le MPU à travers le système PIA (Port B + PA7), leurs affichages s'effectuent par l'envoi sur les lignes du Port A du code 7 segments du digit à afficher.

Le système PIA est relié à une interface cassette capable de détecter ou de délivrer des informations binaires modulées en fréquence.

Elles sont d'amplitude 50 mVcc et peuvent être soit lues par le microprocesseur (entrée EAR), soit enregistrées sur cassette (sortie MIC).







c) Bloc à mémoires mortes :

C'est un bloc de mémoire à lecture seule dont la "DS BUG" (U12) de 2K octets est indispensable pour la gestion du KIT. Le "USER ROM" (U13) peut aller jusqu'à 2K octets.

d) Bloc à mémoires (RAM) :

En plus de la RAM interne du 6802 le KIT possède 2 autres RAM de type volatile qui sont :

- la "SCRATCH RAM" (MC 6810 "U11") de 128 octets
- USER RAM divisé en 2 bithens U7 et U8, chacun de capacité 1K x 4 bits. Le U7 et U8 sont placés en parallèle pour former le mot complet de 8 bits.

e) Le decodeur d'adresses :

C'est un circuit du type 74LS156 "U6".

f) Bloc interface série :

Ce bloc est composé d'un interface série L' "USER ACIA" (U33) et d'un générateur de fréquence (U30). Il pourra être utilisé pour des applications d'entrée / sortie en série, exemple la transmission avec MODEM.....

La synchronisation s'effectue par l'horloge "U30" qui génère plusieurs fréquences).

g) Bloc interface parallèle "USER PIA" (le MC 6821 "U9")

Prévu spécialement pour l'utilisateur.

Son connecteur a' 24 Pins.

h) Bloc buffers (U1, U2 et U3) :

Ce sont des amplificateurs des lignes d'adresses et de données. Ils sont utilisés pour l'extension du KIT DS à travers un connecteur de 86 Pins.

### 2.2.2 - Conclusion :

Le KIT 85 de MOTOROLA est parfaitement adaptable à notre système général.

Il nous permet de faire des programmes et de les vérifier sur un modèle de commande, avant d'introduire le programme définitif d'automatisation dans une EPROM du système minimum.

A la différence du système minimum, le KIT 85 de MOTOROLA possède :

- un bloc KEYPAD
- un bloc interface série (ACIA 6850).

Ces deux blocs ne sont pas nécessaires pour notre système général.

---

---

# CHAPITRE - III.

---

---

Servomoteurs Pas à Pas



### 3.1 - Definition:

Ils sont adaptés pour provoquer des déplacements mécaniques à partir d'informations digitales.

Le moteur pas à pas peut être considéré comme un convertisseur électromécanique - digital analogique.

Électromécanique, parce qu'il convertit une énergie électrique en énergie mécanique.

Digital analogique, parce que la position du rotor dépend du nombre de commutations du courant dans les enroulements, ces commutations doivent se faire dans un ordre déterminé.

### 3.2 - Moteurs pas à pas électropneumatiques:

Ces moteurs tournent d'un pas chaque fois qu'ils reçoivent une impulsion pneumatique.

Il est à noter que dans ce genre de servomoteurs, une conversion d'impulsion électrique vers une impulsion pneumatique s'effectue d'une façon linéaire (par une électrovanne par exemple).

Lorsqu'une impulsion pneumatique arrive et tape le piston, celui-ci actionne la roue dentée par l'intermédiaire d'un système de leviers commandé par deux relais.

Chaque relai excité fermera par l'intermédiaire des contacts.

Le circuit comprenant un impulsateur (calculateur), une électrovanne et un servomoteur. Chaque impulsion

électrique excite une bobine relative à une vanne qui la transforme en impulsion pneumatique, cette dernière arrive au niveau du piston et permet à celui-ci d'actionner la roue dentée.

**3.3- Moteurs pas à pas électriques :** Il existe deux types de bases de moteurs pas à pas électriques.

a) moteurs pas à pas à aimant permanent : exemple type unipolaire à 4 phases. Il comporte 4 pas par tour. L'exécution d'un pas est relativement brutale et comporte une petite oscillation avant la stabilisation.

b) moteurs pas à pas à reluctance variable : le rotor est constitué d'un arbre comportant le même nombre de paires de pôles que le rotor. Pour obtenir une position stable, le rotor se positionnera dans une direction où la reluctance magnétique est minimale.

Caractéristiques des moteurs pas à pas électriques :

a) Caractéristiques statiques :

1) - Le pas qui est l'angle d'avance du moteur lorsque l'un des enroulements statoriques est excité.

2) - Le couple statorique, c'est le couple qu'on peut appliquer au moteur arrêté mais alimenté sans provoquer de rotation.

3) - Le couple d'immobilisation, c'est le couple qu'on peut appliquer au moteur arrêté et non alimenté sans provoquer de rotation. Il est dû à la présence de l'aimant permanent. pratiquement, il n'existe pas dans les moteurs à reluctance variable.

b) caractéristique dynamique :

Lorsqu'une impulsion se présente, du fait de l'inertie du rotor, le moteur se met en marche progressivement et ne se stabilise qu'après avoir oscillé autour de la position d'équilibre, la réponse angulaire des servomoteurs pas à pas électriques montre cette caractéristique. On peut corriger ça en plaçant des amortisseurs électromagnétiques (spires en C.C) ou mécaniques.

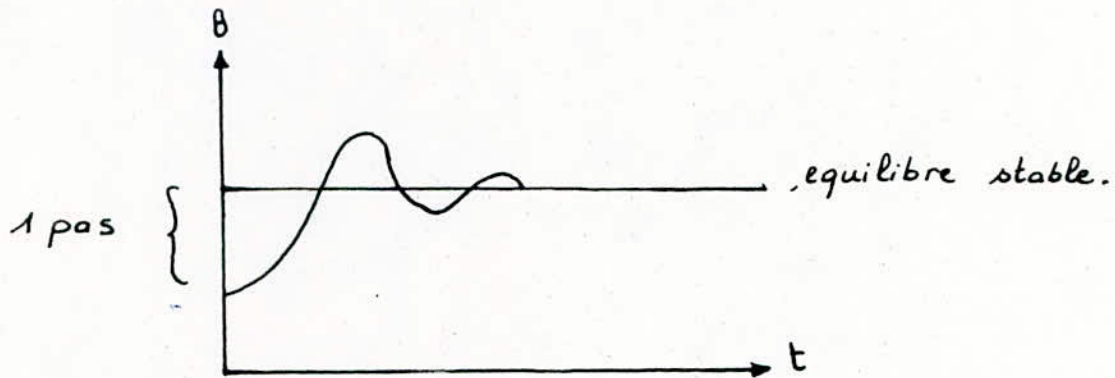


FIG - 1 -

**3.4 - Servomoteur pneumatique :** c'est un servomoteur qui fonctionne à base d'air comprimé, contrôlé par des vannes électromagnétiques à trois voies, ce type de servomoteurs a une pression de commande de  $(0,2 \text{ à } 1,2) \text{ kg/cm}^2$

**3.5 - Comparaison :** le servomoteur pneumatique est constitué d'une manière robuste et simple. Les inconvénients qu'il présente sont :

- il doit être alimenté par un réseau spécial d'air comprimé.
- La pression de l'air doit être constante.



- l'air alimentant cet appareil doit être sec et d'huile.  
 L'étage de commande du servomoteur électropneumatique pas à pas n'est pas trop complexe. Il trouve son application dans les systèmes de commande numérique, n'est pas très coûteux, commandable aussi bien en boucle ouverte qu'en boucle fermée et de plus sa consommation en air comprimé n'est pas continue. Il est aussi assez précis.

Exemple, il peut effectuer l'ouverture ou la fermeture de 0 à 100% d'une vanne de contrôle avec  $n=100$  pas. Ce qui fait correspondre chaque "pas" à 1% de l'ouverture ou de la fermeture, c'est généralement suffisant comme précision.

### 3.6 - Conclusion :

D'après l'étude faite pour chaque servomoteur et après avoir énuméré les avantages de chacun d'eux, on remarque que les servomoteurs électropneumatiques sont les plus avantageux du côté économique et par leurs pouvoir d'actionner d'une manière stable et précise.

Nous présentons dans la fig(2) un servomoteur pas à pas électropneumatique qui peut être adapté (avec d'autres servomoteurs du même type) à notre système.

Il possède les caractéristiques suivantes :

- Diamètre nominal  $D_n = (1 \div 3)$  mm
- nombre de pas par tour  $n = 100$
- pression  $p = (3 \div 6)$  kg/cm<sup>2</sup>
- $T_m = n T_{imp}$  avec  $T_{imp} = 1$  s

On peut réaliser la contre réaction avec les :

Contactrons, commutateurs, de fin de course, capteurs à induction ...

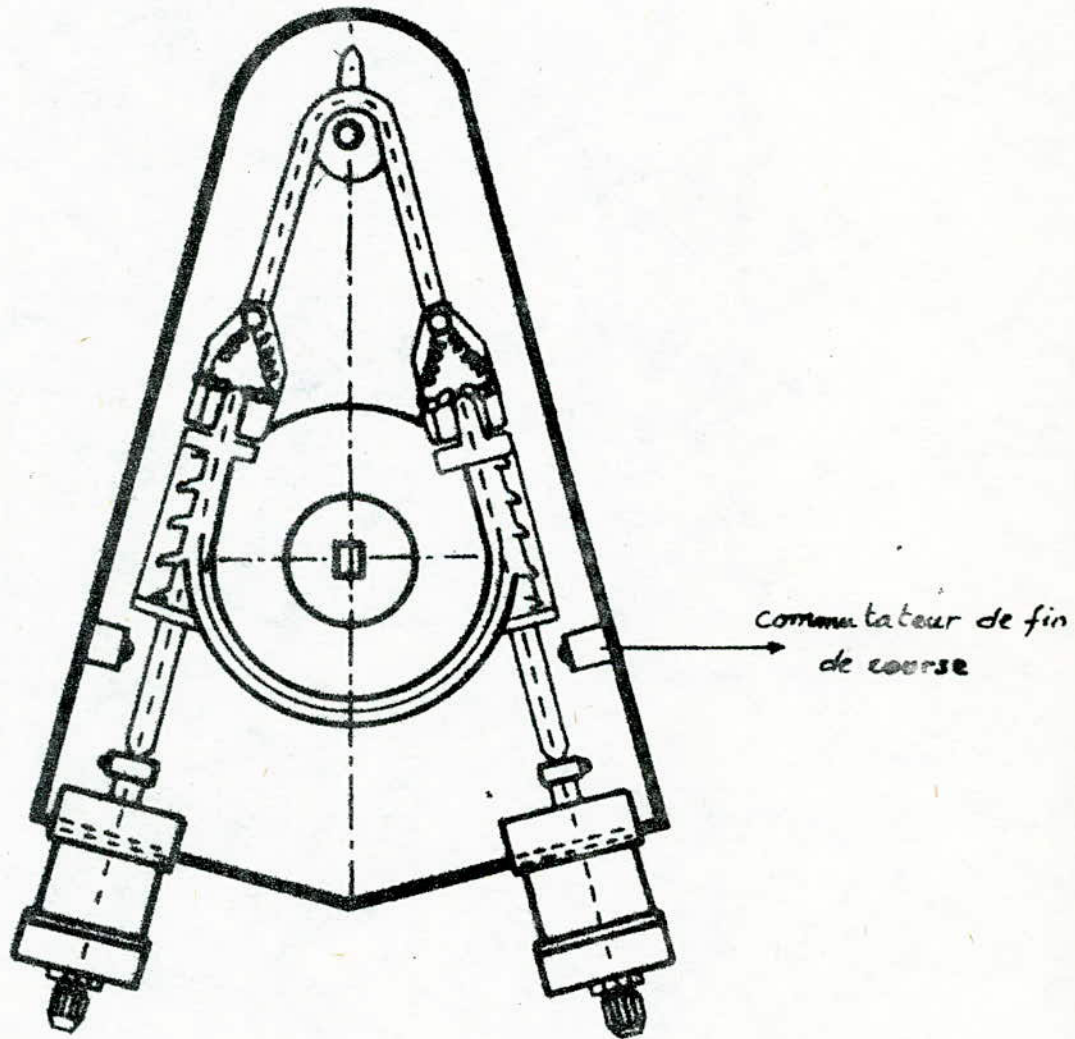


FIG:2 - Schema d'un servomoteur pas à pas électropneumatique -

# CHAPITRE = IV

Les interfaces du système général



#### 4-1-Interface processus - processeur (système d'acquisition de données):

##### 4.1-1 - Etude d'un système d'acquisition de données:

L'acquisition de données et la conversion sont utilisées pour traiter un signal analogique et le convertir sous forme numérique pour être analysé par n'importe quel système à microprocesseurs. En général, un transducteur reçoit un paramètre physique telle que la température, humidité..... et le convertit en tension ou courant électrique.

La structure d'ensemble d'un système d'acquisition de données à  $n$  canaux d'entrée est représentée à la (fig:1)

On y trouve:

- Un capteur spécifique à chaque entrée suivant la grandeur physique à mesurer.
- Un amplificateur d'entrée propre à chacun des  $n$  canaux
- Une cellule de filtrage
- Un étage de multiplexage
- Un amplificateur du type « échantillonneur - bloqueur » (S/H)
- Un convertisseur analogique - digital ("ADC")
- Le dispositif de contrôle permettant la sélection d'une voie déterminée, la commande d'échantillonnage puis la conversion, le transfert du produit de la digitalisation vers un ordinateur par exemple.

##### 4.1-1-1 Les capteurs:

a) Définition: le capteur est l'organe sensible

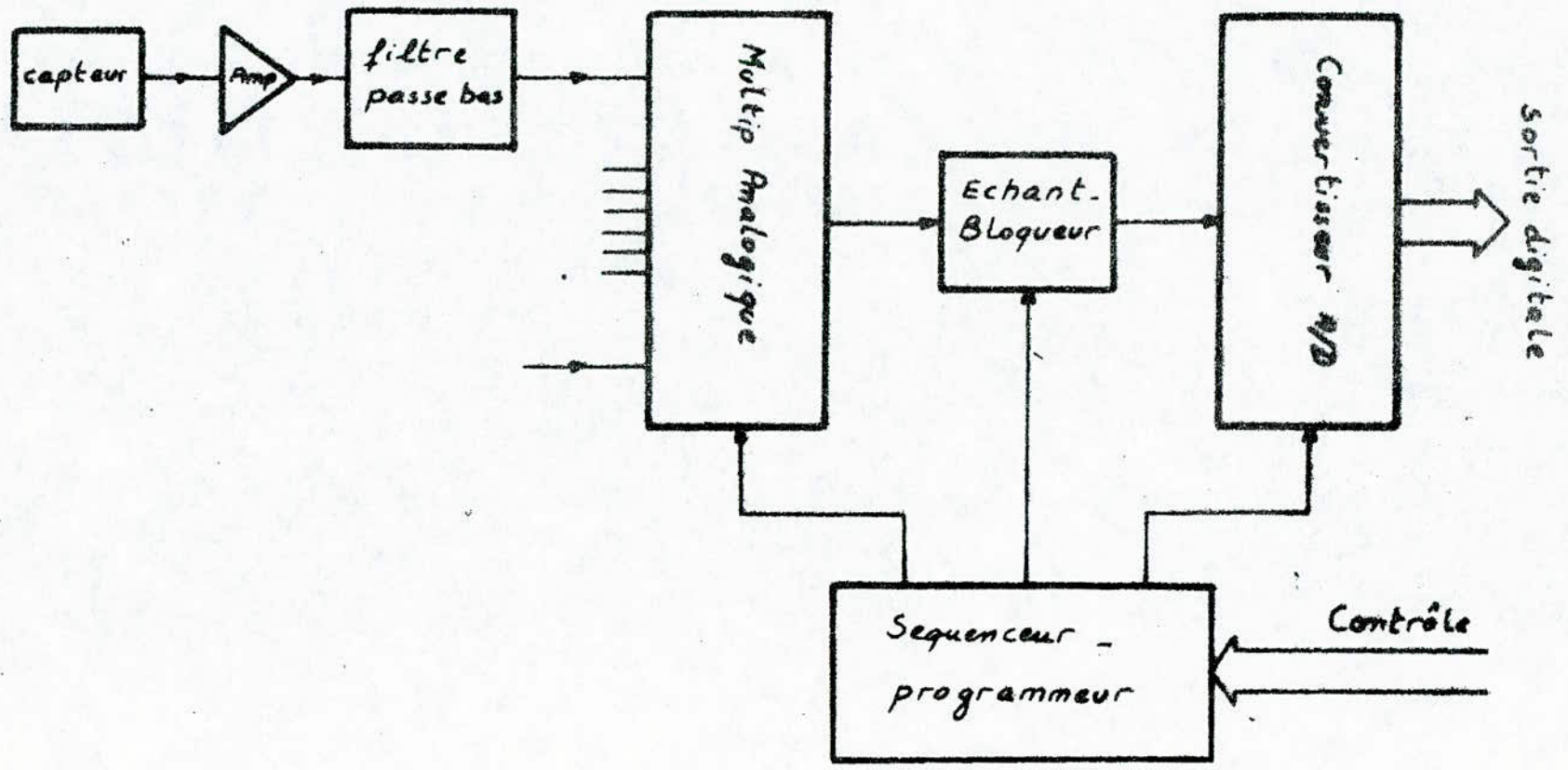


FIG:1 - Structure d'ensemble d'un Système d'acquisition de données -

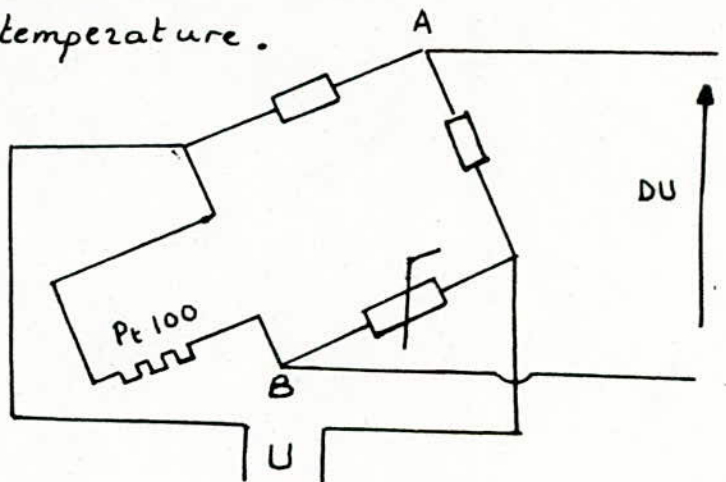
placé au début de la chaîne de mesure, en contact avec le milieu extérieur dont on veut mesurer la grandeur physique.

Il existe plusieurs types de capteurs, nous nous limiterons à n'en parler que de quelques uns, les plus couramment utilisés pour les systèmes de climatisation.

b) Capteur de température :

1) thermomètre à résistance :

Certains métaux tels que le nickel ou le platine ont la propriété de changer leur résistance électrique en fonction de la température, cette variation étant réversible, il est possible d'établir une relation  $R = f(\theta)$ , entre la résistance électrique  $R$ , et la température  $\theta$ , le platine 100 (Pt 100) et le nickel 100 (Ni 100) ont  $R = 100 \Omega$  pour une température  $\theta = 0^\circ C$ . Si maintenant, on insère cette résistance variable, constituée d'un conducteur (Pt 100 ou Ni 100) enroulé autour d'un noyau en céramique ou en verre, dans un pont de mesure dont le principe est connu, on pourra cueillir une différence de potentiel proportionnelle à la variation de la résistance, donc de la température.





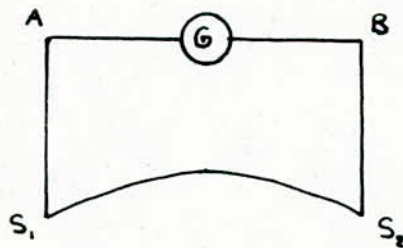
A l'équilibre du pont aucun courant ne circule dans le galvanomètre entre A et B, une fois que R (Pt 100) varie sous l'influence de  $\theta^\circ\text{C}$  le pont présente un déséquilibre, et une d.d.p se présente en A et B.

L'avantage des thermomètres à résistance, est leur pouvoir de mesurer des basses températures ( $-220^\circ\text{C}$  à  $550^\circ\text{C}$ ), et surtout leur aptitude à travailler dans une plage de mesure assez réduite ( $10^\circ\text{C}$  d'étendue par exemple).

Ce qui est idéal pour régler, avec précision une température d'ordre climatique.

### 2) Thermocouple :

Si deux fils métallique  $F_1$  et  $F_2$  de nature différente sont soudés en deux points  $S_1$  et  $S_2$  et si ces deux points de soudure sont à des températures différentes une f.e.m existera entre les deux bouts A et B du fil. Cette f.e.m dépend de la différence de température  $\theta_1 - \theta_2$  et de la nature des deux fils



### 3) Autres Capteurs de température :

On peut citer les capteurs de température associés directement aux circuits intégrés LM134 ou LM334

#### C) Capteur d'humidité :

##### a) Hygromètre électrique :

Le principe est basé sur les propriétés physiques d'un

corps à la fois diélectrique et hydrophile. Il suffit alors de connaître la variation de la constante diélectrique en fonction de la quantité d'eau absorbée, pour déterminer le pourcentage d'humidité (degré hygrométrique).

La technique est alors de mesurer la variation de la capacité d'un condensateur dont l'élément diélectrique est constitué par un polymère d'acétate de cellulose ayant la propriété d'absorber une quantité d'eau en fonction du degré hygrométrique de l'air  $C = C_0 + \Delta C$ .

$C_0$  : capacité du condensateur à sec

$C$  : capacité du condensateur à tout moment

$\Delta C$  : variation due à l'humidité.

Des expériences ont montré que la valeur de la capacité d'un tel condensateur varie dans le même sens que le degré hygrométrique (la capacité augmente quand H% augmente et inversement). Cette variation n'est pourtant pas linéaire. Ainsi pour mener à bien les mesures, deux solutions peuvent s'offrir à nous

- linéariser ces variations

- Graduer de manière non linéaire l'écran de lecture

Le "hygromatic" commercialisé par la société RTC a opté pour la deuxième solution et sa précision reste bonne dans la plage 10 à 90% de degré hygrométrique.

Tandis que le "Hygrocor" mis au point par le LETI (laboratoire d'électronique et de technologie de l'informatique de Grenoble) a été conçu suivant la première solution et sa précision reste bonne dans la plage de 5 à 98% avec une repouse de moins d'une seconde.



Le procédé possède divers avantages :

Il est pratiquement insensible à la température de 0 à 70 °C par exemple

b) Psychromètre :

Il existe deux thermomètres : l'un exposé à l'atmosphère sèche et l'autre ayant son réservoir constamment humidifié. Si l'humidité relative à l'air est à 100% alors les deux thermomètres indiqueront la même température ( $\theta_m = \theta_s$ ).

Ainsi on peut définir le degré hygrométrique en fonction de la différence de température ( $\theta_m - \theta_s$ ).

4-1-1-2 : l'amplificateur :

A la sortie de certains capteurs on a une grandeur physique (exemple tension) de l'ordre de quelques mV, d'où la nécessité d'un amplificateur.

De même il doit remplir les fonctions suivantes :

- 1- assurer la protection du système
- 2- assurer une adaptation d'impédance
- 3- fixer la bande passante
- 4- amplifier les signaux différentiels utiles
- 5- amplifier les signaux utiles
- 6- assurer la rejection des signaux de mode commun.

4-1-1-3 : Les filtres :

Les signaux analogiques doivent avoir une amplitude limitée. Il s'agit donc d'un système qui procède par échantillonnage. Si la cadence du scrutin vaut  $1/T$  et le nombre de canaux distincts  $n$ , les signaux d'entrée ayant tous un spectre fréquentiel limité à



à  $f_{\max}$ , cela conduit à la condition :

$$n f_{\max} < \frac{1}{2T}$$

En conclusion, le rôle des filtres est essentiellement :

- a) limiter les spectres fréquentiels
- b) atténuer les signaux parasites

#### 4-1-1-4. Le multiplexeur analogique :

Il doit présenter sur son unique sortie l'une des  $N$  tensions appliquées à ses  $N$  entrées. Chaque entrée est séquentiellement connectée à la sortie du multiplexeur pour une durée de temps spécifiée.

Les caractéristiques des multiplexeurs sont essentiellement déterminées par les interrupteurs et l'amplificateur, on peut citer :

- la linéarité du rapport  $V_s/V_e$
- la précision de gain  $V_s/V_e$
- la tension de décalage  $V_{OS}$  présentée en sortie lorsque toutes les entrées sont au potentiel de référence.
- le temps de repoussé . . . . etc.

#### 4-1-1-5- Echantillonneur bloqueur :

Le circuit échantillonneur-bloqueur suit le multiplexeur. Sa fonction est de maintenir la tension codée constante pendant le temps de conversion, ceci est indispensable pour des signaux à variation rapide par rapport au temps de conversion.

Le signal analogique appliqué sur l'entrée du montage n'est transmis que lorsque l'interrupteur  $K$  est fermé par une impulsion de commande. Ces impulsions arrivent à la fréquence d'échantillonnage. A chaque instant  $t_n$  de fermeture, le condensateur  $C$  se charge à la valeur instantanée  $v(t_n)$ , entre les instants  $t_n$  et  $t_{n+1}$ , c'est à dire entre deux échantillonnages le condensateur  $C$  doit mémoriser la tension  $x(t_n)$  durant la phase de blocage. Le suiveur permet d'offrir une impédance d'entrée aussi grande que possible pour minimiser le courant de décharge.

#### 4-1-1-6- Le convertisseur A/D :

On a deux catégories les CAN lents et les CAN rapides. Bien que le facteur vitesse ne caractérise pas à lui tout seul les performances des convertisseurs.

Pour mieux l'adapter au  $\mu p$ , choisissons-en un rapide. Le CAN rapide travaille sous le principe des approximations successives.

Le bloc logique du schéma de la (fig:3) doit réaliser, à partir de l'ordre de conversion (START), (le registre de résultat étant à zéro) le travail suivant :

Mettre à "1" le bit de plus fort poids ici  $D_7$ , le registre

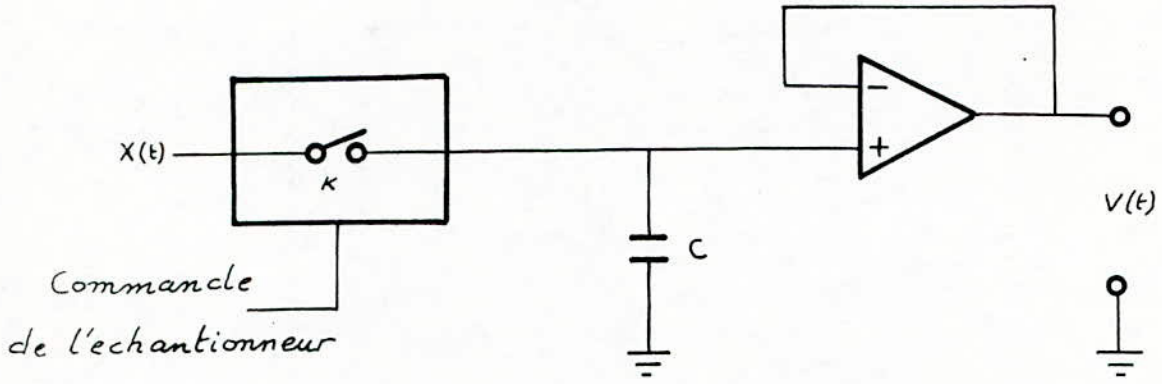


FIG: 2 - Echantillonneur bloqueur -

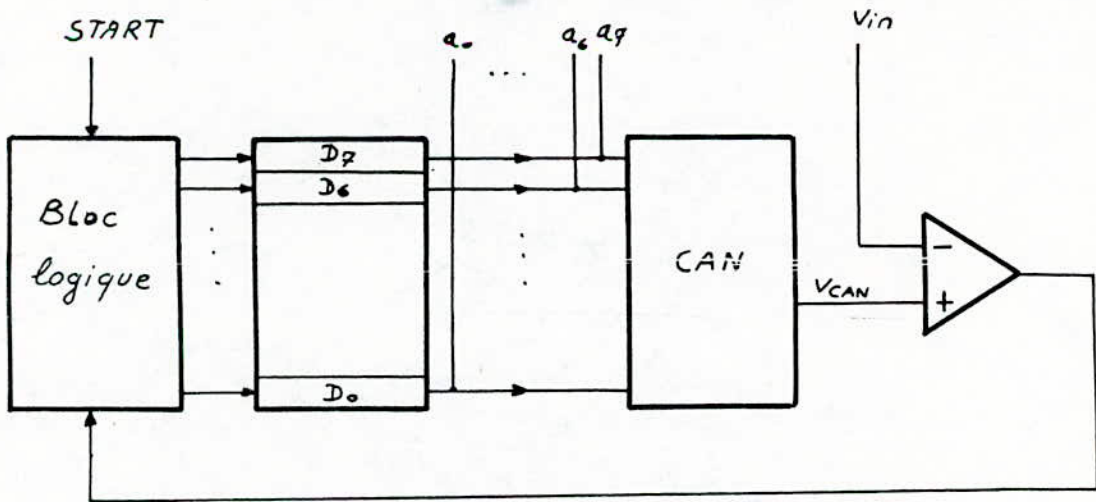


FIG: 3



resultat affiche alors 10 000 000 qui est converti analogiquement par CNA et comparé à la tension d'entrée, si le resultat de comparaison est  $V_{in} > V_{CAN}$ , le bloc logique doit laisser le bit de plus fort poids à "1", dans le cas contraire il doit mettre à zero ce bit.

Le bloc logique doit recommencer le travail pour le bit suivant et ainsi de suite jusqu'à la fin de conversion la (fig: 4) montre l'organigramme de travail du bloc logique.

#### 4-1-1-7 : La Logique de contrôle :

La synchronisation et le contrôle de tout le système est réalisé à l'aide d'un circuit appelé "logique de contrôle".

Il supervise le fonctionnement du multiplexeur, de l'échantillonneur - bloqueur, et le circuit de conversion A/D. Cette logique est elle même gérée par un micro-processeur.

La commande se fait séquentiellement, les sequences réalisées par cette logique sont à la suite d'une demande d'information concernant une voie  $i$

- adressage et validation du multiplexeur (voie  $i$ )
- prise de l'information analogique par l'E/B.
- fin d'échantillonnage signalé au convertisseur D/A début de la conversion A/D. L'échantillonneur est maintenant en position « maintien » jusqu'à la prochaine commande, à la fin de la conversion A/D un signal "fin de conversion" indique que l'information numérique  $N_i$  est disponible et peut être transmise

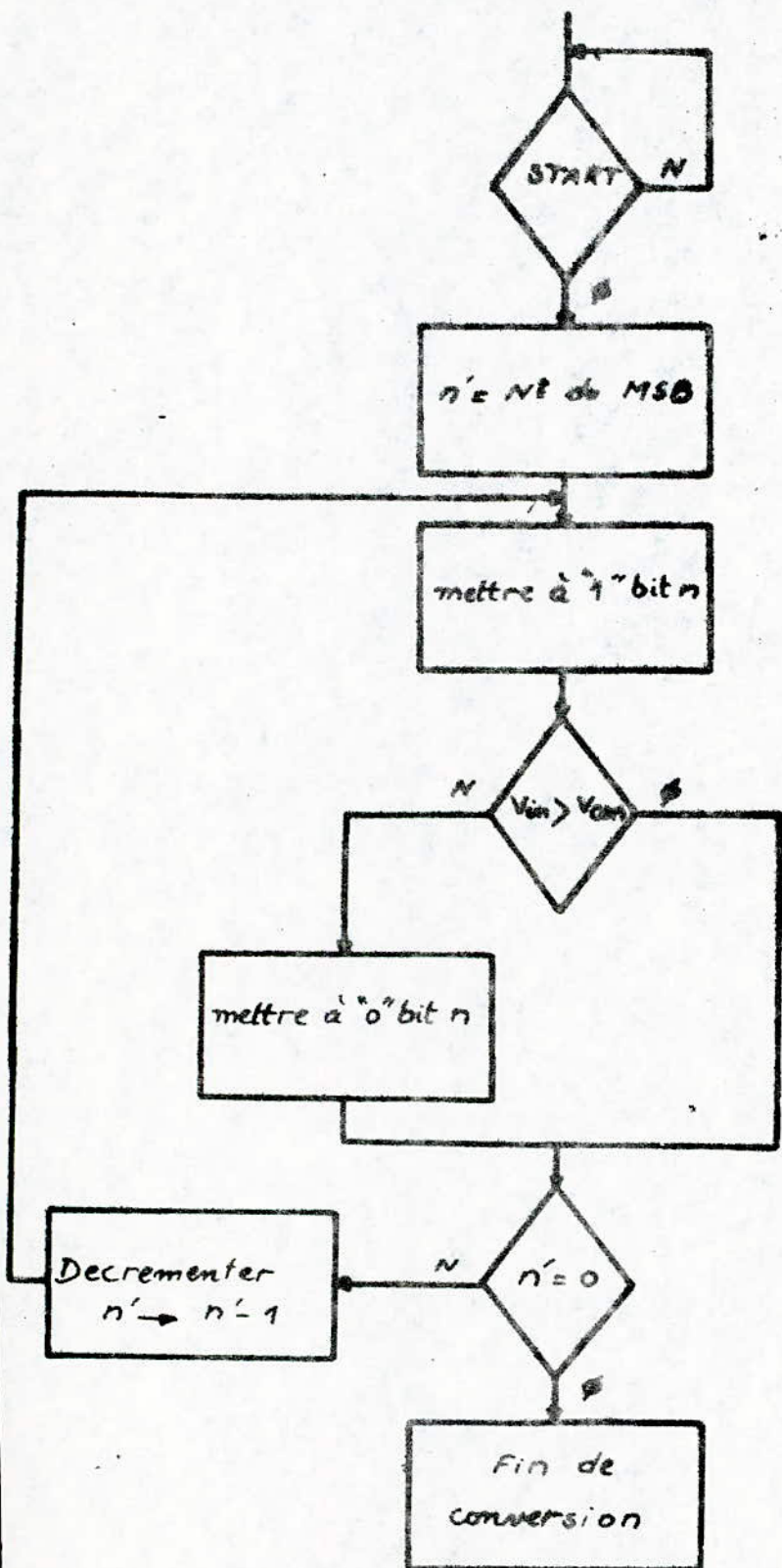


fig: 4

à l'unité de traitement

### 4.1.2. Présentation de la Carte d'acquisition de données La BUR-BROWN. (MP 7216)

#### 4.1.2.1. Description de la carte :

Cette carte est compatible avec le système de développement à base de 6800 ou de 6809 de MOTOROLA. Elle est composée essentiellement d'un système d'acquisition de données et d'un circuit de logique de contrôle. Le système d'acquisition peut recevoir 16 signaux à entrées uniques. La fréquence d'échantillonnage peut être de 30 KHZ quand le CAN travaille sur 12 bits et 42,5 KHZ quand il travaille sur 8 bits.

On distingue sur le schéma synoptique (fig: 5) :

- un multiplexeur analogique
- un amplificateur, son gain est programmable grâce à une résistance externe

$$G_v = 1 + (20 \text{ k}\Omega / R_{ex}) ; \quad 1 \leq G_v \leq 1000$$

Ceci permet de traiter des petits signaux.

- un échantillonneur bloqueur.
- un convertisseur analogique numérique, c'est un CAN à approximations successives. Il peut travailler sur 8 bits ou 12 bits, peut traiter des signaux bipolaires jusqu'à 10V. Son temps de conversion  $T_c$  est donné par :

$$T_c = \frac{1+N}{13} \cdot 24 \text{ [}\mu\text{s]} \quad \text{où } N \text{ est le nombre de bits}$$

En particulier pour  $N=8 \rightarrow (16 \leq T_c < 20) \mu\text{s}$ .  
Si la tension est négative, le résultat est donné en complément à 2.



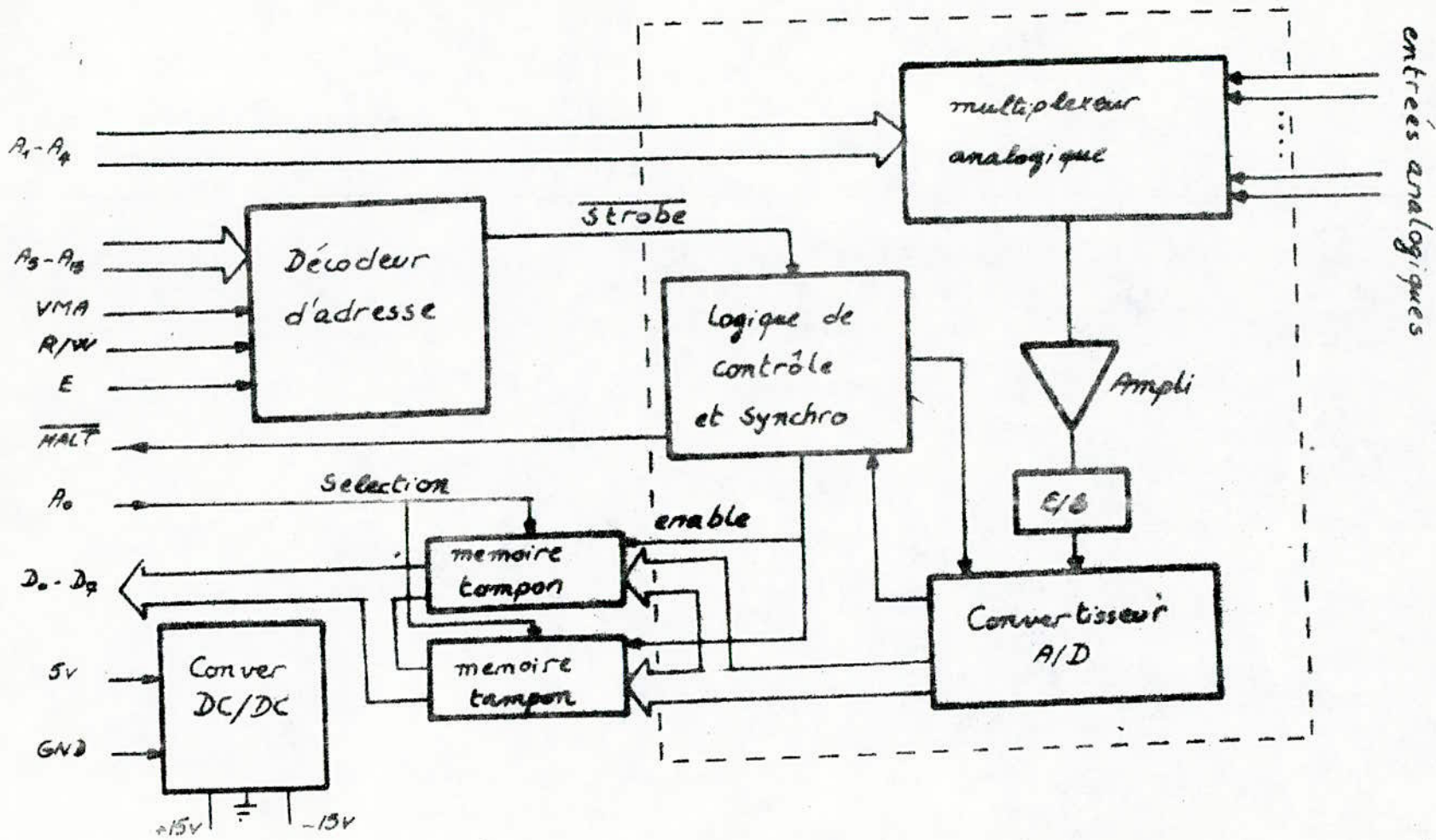


fig.5. Schema Synoptique de la carte d'acquisition de données : La Burr - Brown (MP7216) -

- logique de contrôle et synchronisation. Elle génère le signal  $\overline{\text{HALT}} = 0$  (le MPU est au repos), autorise la conversion après un délai de 9  $\mu\text{s}$  correspondant aux temps de réponse de l'ensemble (multiplexeur, amplificateur, échantillonneur). La ligne adresse  $A_0$  commande le transfert du contenu des mémoires tampon vers le MPU.

$A_0 = 0$  transfert du MSB

$A_0 = 1$  transfert du LSB

#### 4.1.2.2 - Mise au point de la carte d'acquisition :

Conformément aux recommandations du constructeur, la carte est fournie prête à l'utilisation.

La connexion des adresses  $A_2 - A_4$ ,  $A_0$ ,  $A_{15}$  avec le système minimum permet d'obtenir l'adressage suivant le tableau 1 (fig 21, chap:2)

#### 4.1.2.3 Organigramme d'acquisition : (voir fig:6)

Suite à une demande de mesure, concernant une voie  $i$ , le decodeur d'adresse génère le signal  $\overline{\text{STROBE}}$ .

Le signal autorise la LCR (logique de contrôle et synchronisation) à :

- générer le signal  $\overline{\text{HALT}}$
- appliquer à l'ADC, lorsque le monostable passe à l'état stable ( $T = 9 \mu\text{s}$ ), l'impulsion "DEBUT DE CONVERSION".

Le ADC envoie ensuite, l'impulsion "FIN DE CONVERSION" à la LCR (après la durée de conversion) qui envoie à son tour le signal  $\overline{\text{HALT}} = 1$  (le MPU n'est plus au repos).

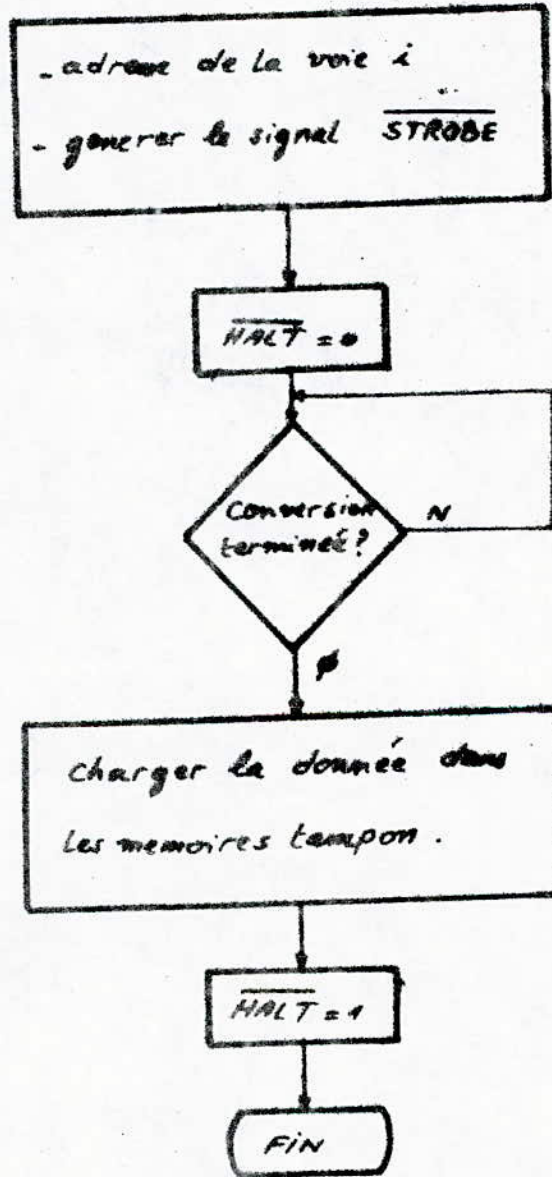


FIG: 6 - Organigramme d'acquisition -



## 4.2 Interface processeur - servomoteur

### 4.2-1 Description du schéma synoptique :

Lorsque les données numériques seront présentées à l'entrée du système de traitement et de Commande, elles seront prises (suite à une demande par le dernier), puis traduites en une série d'impulsions, appliquées en sortie du PIA.

Ces impulsions (de faible puissance) ne peuvent commander des relais que par l'intermédiaire d'un interface.

On distingue, (fig:7) le synoptique de l'interface proposé.

Il est composé de trois blocs. Le bloc essentiel est l'étage de commande des relais, puis on trouve un bloc prévu pour la contre réaction nécessaire pour assurer l'exécution de tous les "pas" par le servomoteur, et enfin un bloc d'affichage permet de visualiser les positions des servomoteurs.

#### 4.2-1-1 Etage de commande des relais:

Le schéma est représenté sur la (fig:8).

Les relais sont commandés par l'intermédiaire de transistors utilisés en régime de commutation et qui reçoivent sur leur base à travers une résistance de protection, un signal délivré par les sorties du PIA.

Les transistors sont protégés par les diodes ( $D_i$ ), contre les variations brusques du courant provoquées par les bobines des relais pendant le passage de l'état haut vers l'état bas.

Le courant est dirigé par ( $D_i'$ ),  $D$  pour se décharger

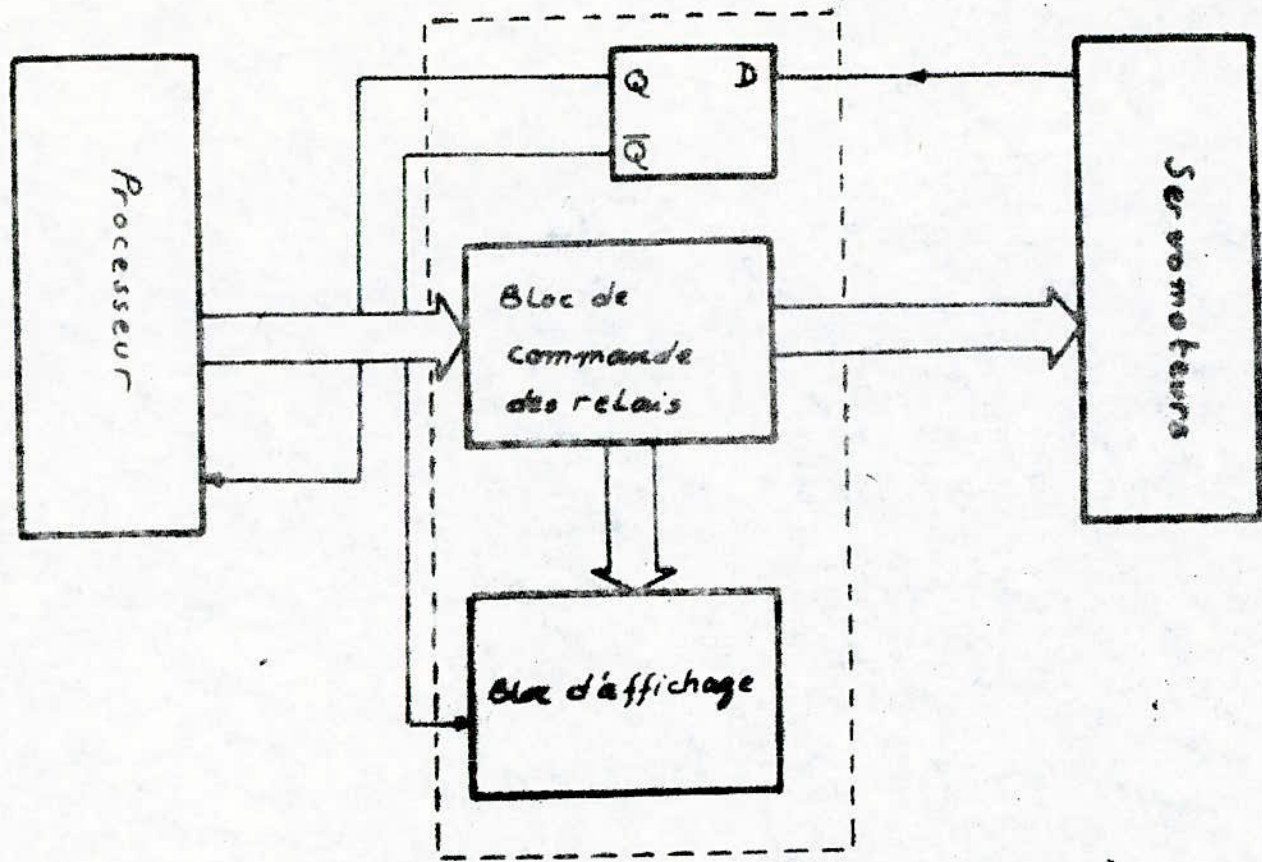
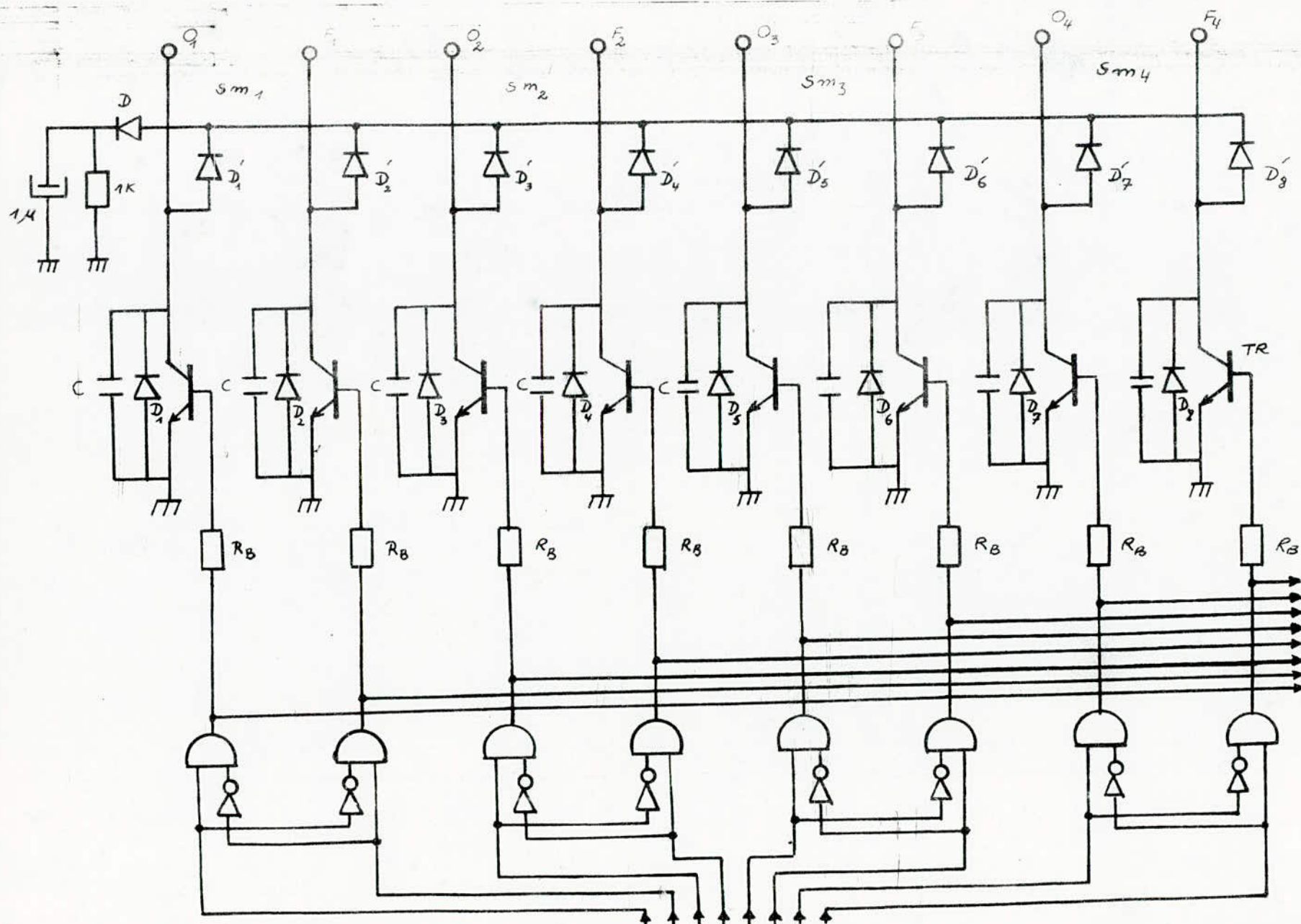


FIG: 7 - Schema Synoptique de l'interface Processeur - Servomoteurs -



vers le Bloc d'affichage

- fig:8 - Etage de commande des relais -

PB0  
PB1  
PB2  
PB3  
PB4  
PB5  
PB6  
PB7      sortie Port B du PIA



à travers un circuit RC.

On suppose l'état haut, des sorties  $PB_0, PB_2, PB_4, PB_6$  du PIA, commandent les servomoteurs dans le sens ouvertures et l'état haut des sorties  $PB_1, PB_3, PB_5, PB_7$  les commandent dans le sens fermetures.

Pour éviter le cas où on peut avoir (par erreur du MPU) une commande dans les deux sens, ouverture et fermeture, en même temps, on utilise un circuit (fig 9) déduit à partir de la table de vérité suivante :

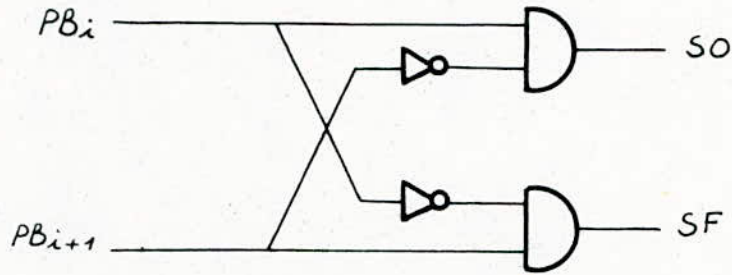
$PB_i$	$PB_{i+1}$	$S_0$	$S_F$
0	0	0	0
0	1	0	1
1	0	1	0
1	1	0	0

On a donc  $S_0 = PB_i \cdot \overline{PB_{i+1}}$  et  $S_F = \overline{PB_i} \cdot PB_{i+1}$

#### 4.2.1.2 Bloc de la contre réaction :

Ce bloc permet d'assurer l'exécution de chaque "pas" (des servomoteurs), avant de passer au "pas" suivant.

Chaque servomoteur doit alors avoir deux systèmes ( $S_1$  et  $S_2$ ) de microcontacteurs : un ( $S_1$ ) pour l'ouverture et un autre ( $S_2$ ) pour la fermeture qui peuvent être montés suivant le schéma de câblage de la (fig 10).



- FIG: 9 -

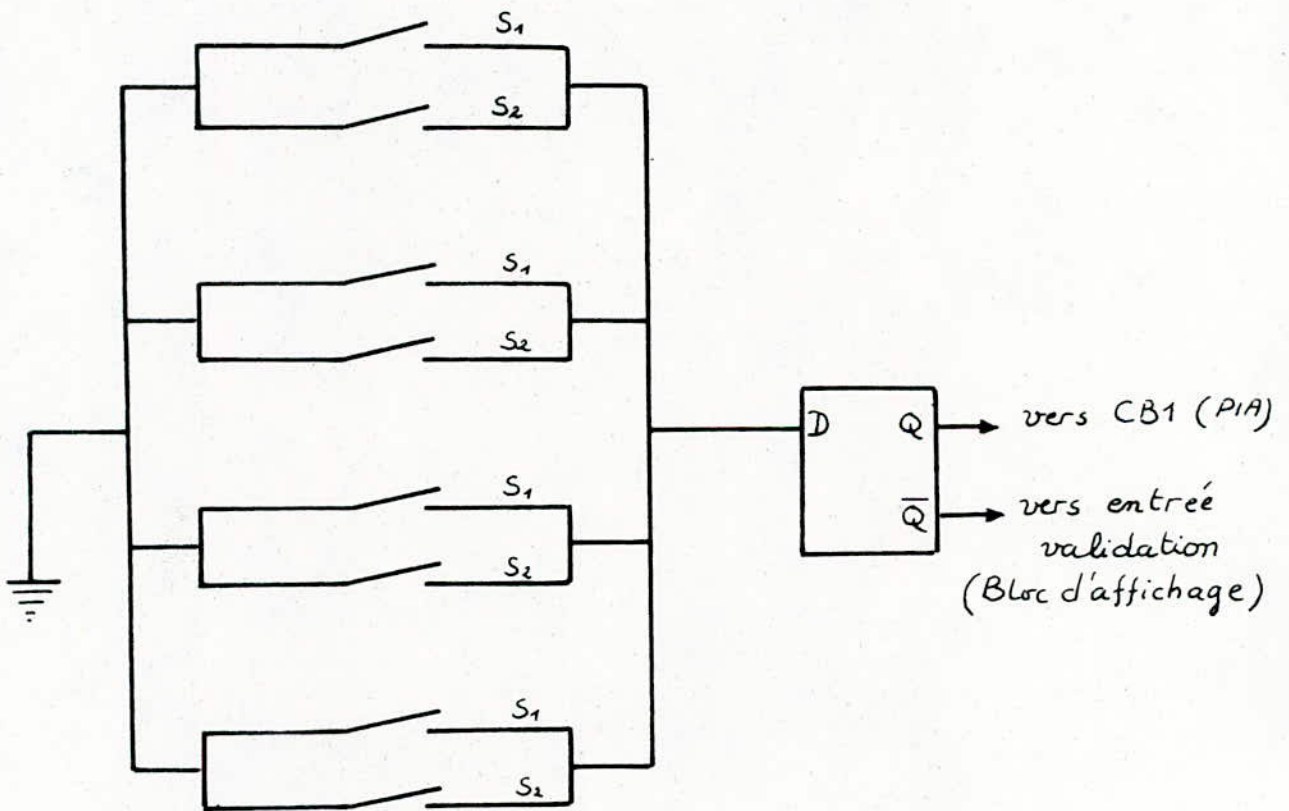


FIG: 10 - Schema de cablage des microcontacteurs avec les servomoteurs -

Le signal de la sortie  $\bar{D}$  de la buscule D, est relié à CS1 du PIA qui est programmé pour détecter la transition négative. Une fois que la transition négative est détectée le processeur donne l'instruction pour l'exécution du "pas" suivant et ainsi de suite, et le signal de la sortie  $\bar{D}$  valide pendant l'état haut, les entrées comptages, décomptages du bloc d'affichage.

#### 4.2.1.3 Bloc d'affichage:

Pour contrôler le bon fonctionnement du système on prévoit un circuit d'affichage des positions des "pas" de chaque servomoteur.

Le réseau des portes NAND (fig:11) dirige les impulsions issues du PIA (Port B) et l'impulsion de validation vers une entrée comptage ("UP") d'un Compteur décompteur décimal de type 74LS192, s'il y'a une commande dans le sens ouverture, et vers une entrée décomptage ("DOWN"), s'il y'a une commande dans les sens fermeture.

Le décodage du code BCD vers le code 7 segments est réalisé par des circuits intégrés de type 7447.

La transition négative du signal CA<sub>2</sub>, programmé en sortie, assure la remise à zéro des afficheurs.



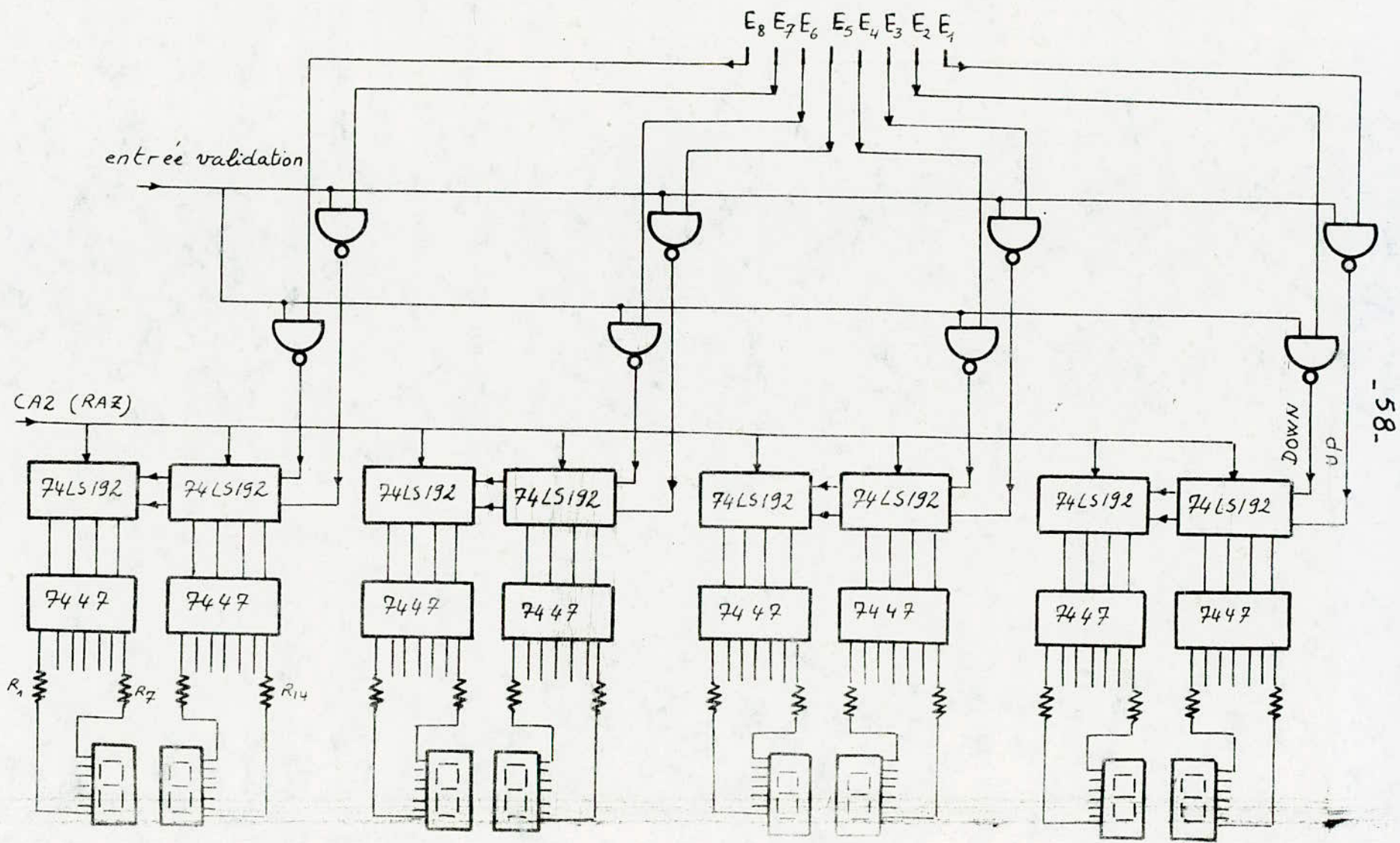


FIG: 11 = schéma du Bloc d'affichage -

---

# CHAPITRE - V

---

Application sur la commande des servomoteurs  
Pas à Pas

### 5.1 - Modèle de commande des servomoteurs:

Le modèle contient le KIT 05 de MOTOROLA, une réalisation d'un interface entre KIT 05 et quatre relais. Nous notons que le système sera complet avec une carte d'acquisition de données, deux servomoteurs, et un capteur de température, pour commander un refroidisseur et un rechauffeur de l'exemple (5.2.3) l'interface réalisée et l'étage de commande des relais étudié au chapitre IV.

### 5.2 - Commande des servomoteurs pas à pas (logiciel)

Pour commander des servomoteurs pas à pas, il est nécessaire d'écrire un sous programme permettant de générer des impulsions.

La durée de l'impulsion doit être réalisée conformément aux caractéristiques du servomoteur choisi pour le système.

Avant les séquences de commandes du système de climatisation, les vannes de contrôle de ce dernier doivent être initialisées (en position fermeture).

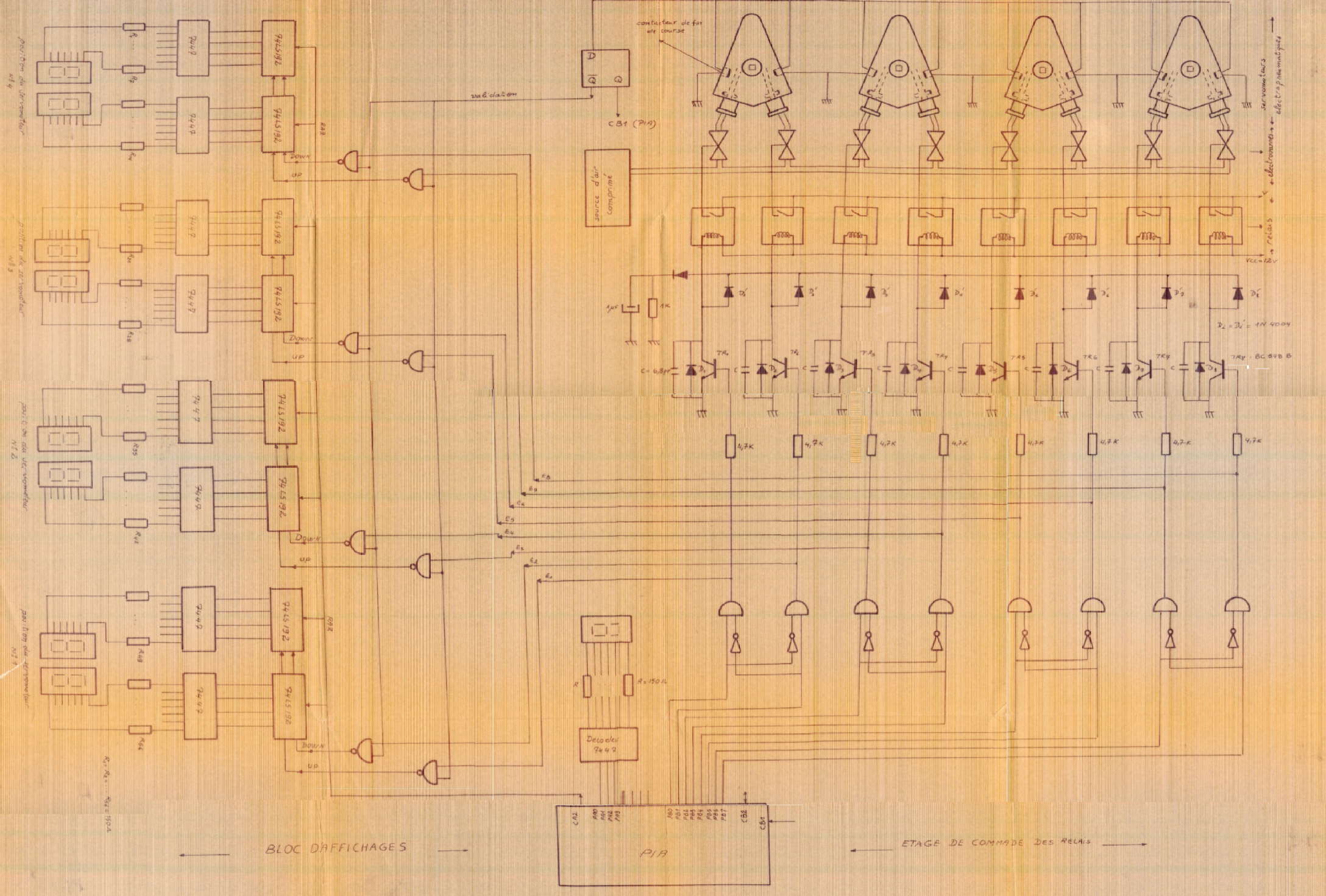
Cette condition est réalisable par un sous-programme de préparation.

#### 5.2.1 - Sous programme de génération d'impulsions:

La durée active de l'impulsion est de une (1) seconde d'après les données du servomoteur électropneumatique (Ch: III).

La réalisation de la condition de contre réaction nécessite la programmation du registre de contrôle du PIA, pour que l'entrée CB1 détecte la transition





position de servomoteur

position de servomoteur

position de servomoteur

position de servomoteur

contacteur de fin de course

source d'air comprimé

servomoteurs

electromotes

relais

VCC = 12V

D<sub>2</sub> = D<sub>4</sub> = 1N4004

7A<sub>1</sub> 7A<sub>2</sub> 7A<sub>3</sub> 7A<sub>4</sub> 7A<sub>5</sub> 7A<sub>6</sub> 7A<sub>7</sub> 7A<sub>8</sub> BC 948 B

BLOC D'AFFICHAGES

PIA

ETAGE DE COMMANDE DES RELAIS

- schema de l'interface processeur - servomoteurs -



negative de  $\varphi$  (sortie de la bascule D).

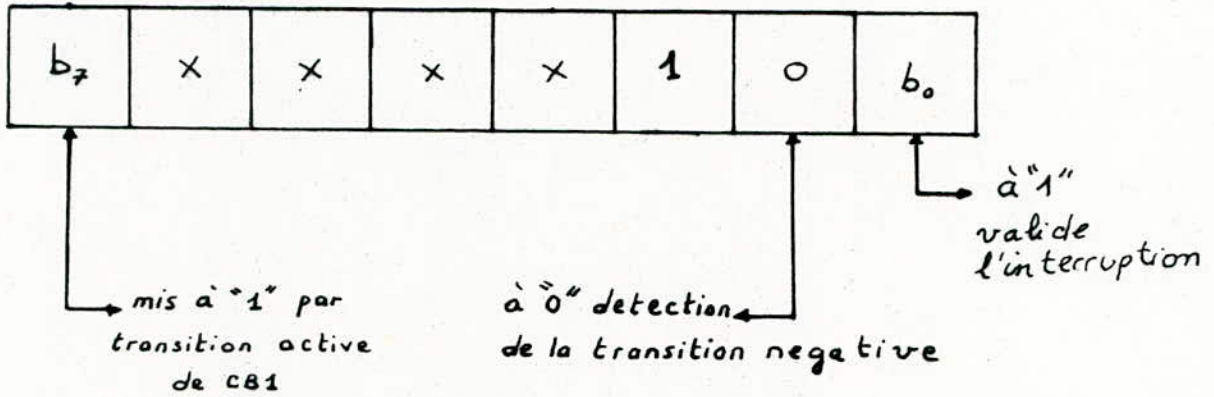
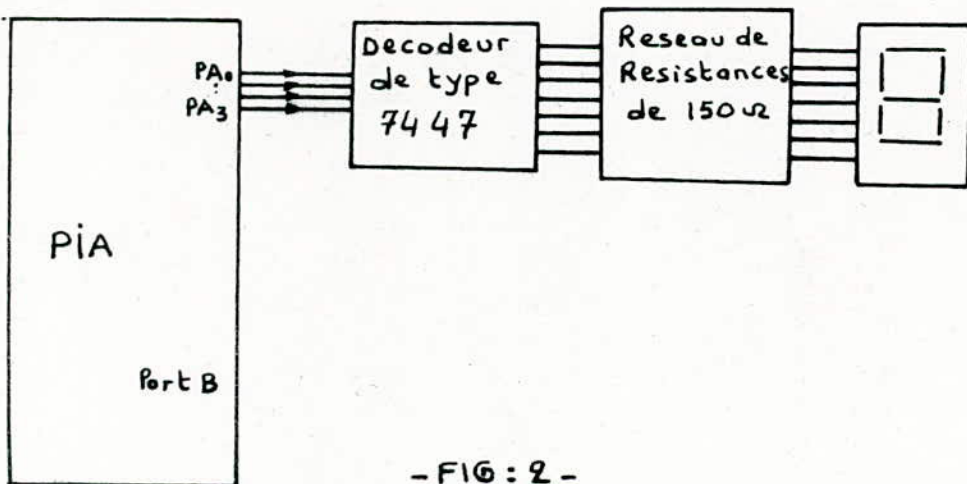


FIG: 1 - Registre de contrôle PIA BC-

On a prévu, dans le cas où le système ne reçoit pas une réponse (transition négative dans CB1) confirmant l'exécution d'un "pas", il doit afficher le N° du servomoteur considéré. Cela est réalisé après envoi de trois impulsions.

L'affichage du N° du servomoteur peut se faire avec le circuit de la (fig:2)



-FIG: 2-

Le sous programme réalisé avec contre réaction est dans l'annexe : 1 .

Celui qui est utilisé sans contre réaction et se trouvant dans l'annexe : 2 , est utilisé dans l'exemple (5.2.3).

### 5.2.2- Sous programmes de préparation:

Comme on l'a déjà vu , les bits  $PB_1, PB_3, PB_5, PB_7$  commandent les servomoteurs dans le sens fermeture . Les bits sont activés respectivement par les nombres en code hexadécimal (2, 8, 20, 80) .

L'organigramme de ce programme utilise la contre réaction . Si l'entrée  $CS1$  ne détecte pas la transition négative de  $\Phi$  ( le "pas" n'a pas été exécuté ) , le système passe ensuite à exécuter la fermeture de la vanne commandée par le servomoteur suivant .

L'organigramme en question est dans la (fig: 3) .



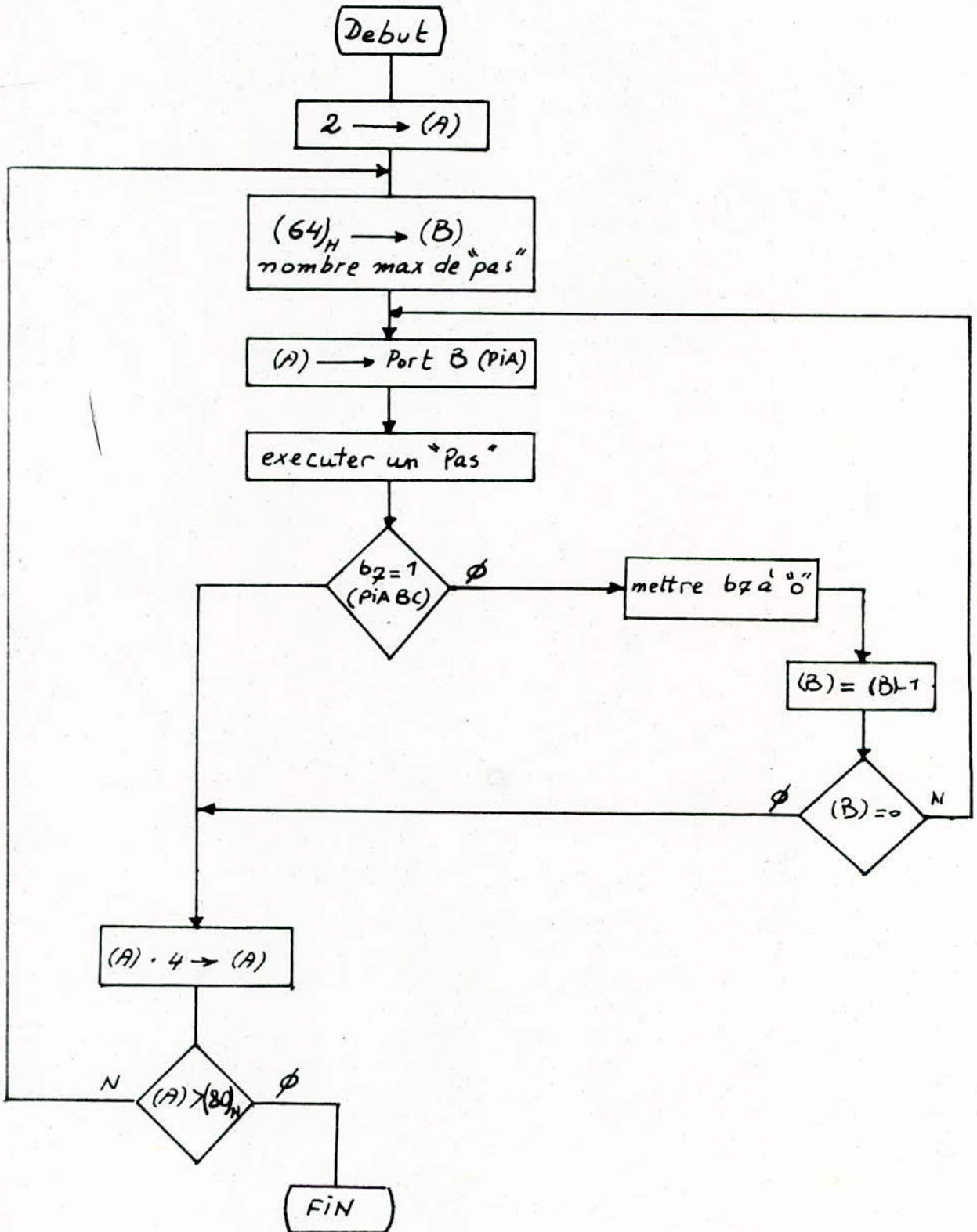


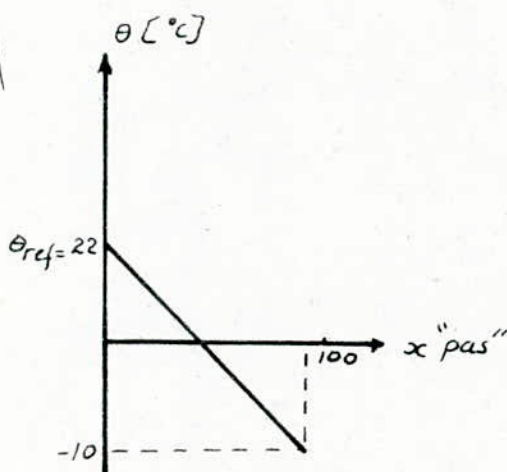
fig: 3

### 5.2.3 - Exemple de Commande d'un rechauffeur et un refroidisseur :

L'idée de cette exemple est de faire une application de programmation avec le modèle de commande. Le calcul du nombre de "Pas" à exécuter est supposé suivant les deux courbes de graduation des vannes, l'un pour le rechauffeur et l'autre pour le refroidisseur. Ce nombre est ensuite comparé à la valeur calculée précédemment pour déterminer le sens de la commande et le nombre de "pas" qu'il faut exécuter à partir de la position précédente.

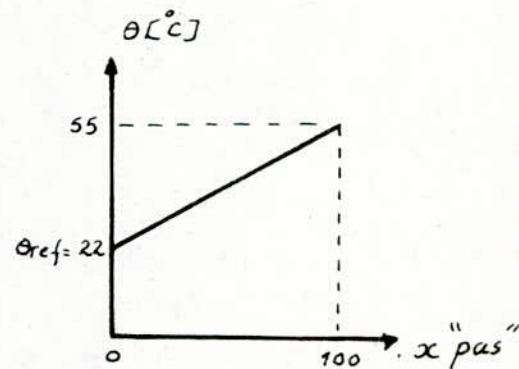
Le système reprend les séquences de commande après un temps  $t=60$  secondes, elle est réalisée par la temporisation de l'annexe:4.

L'utilisation d'une carte d'acquisition exige un sous programme d'acquisition (annexe:7) et des sous programmes de traitement de données spécifiques à chaque capteur.



$$x \approx (-\theta + 22) \cdot 3$$

vanne du rechauffeur



$$x = (\theta - 22) \cdot 3$$

vanne du refroidisseur

- courbes de graduations -

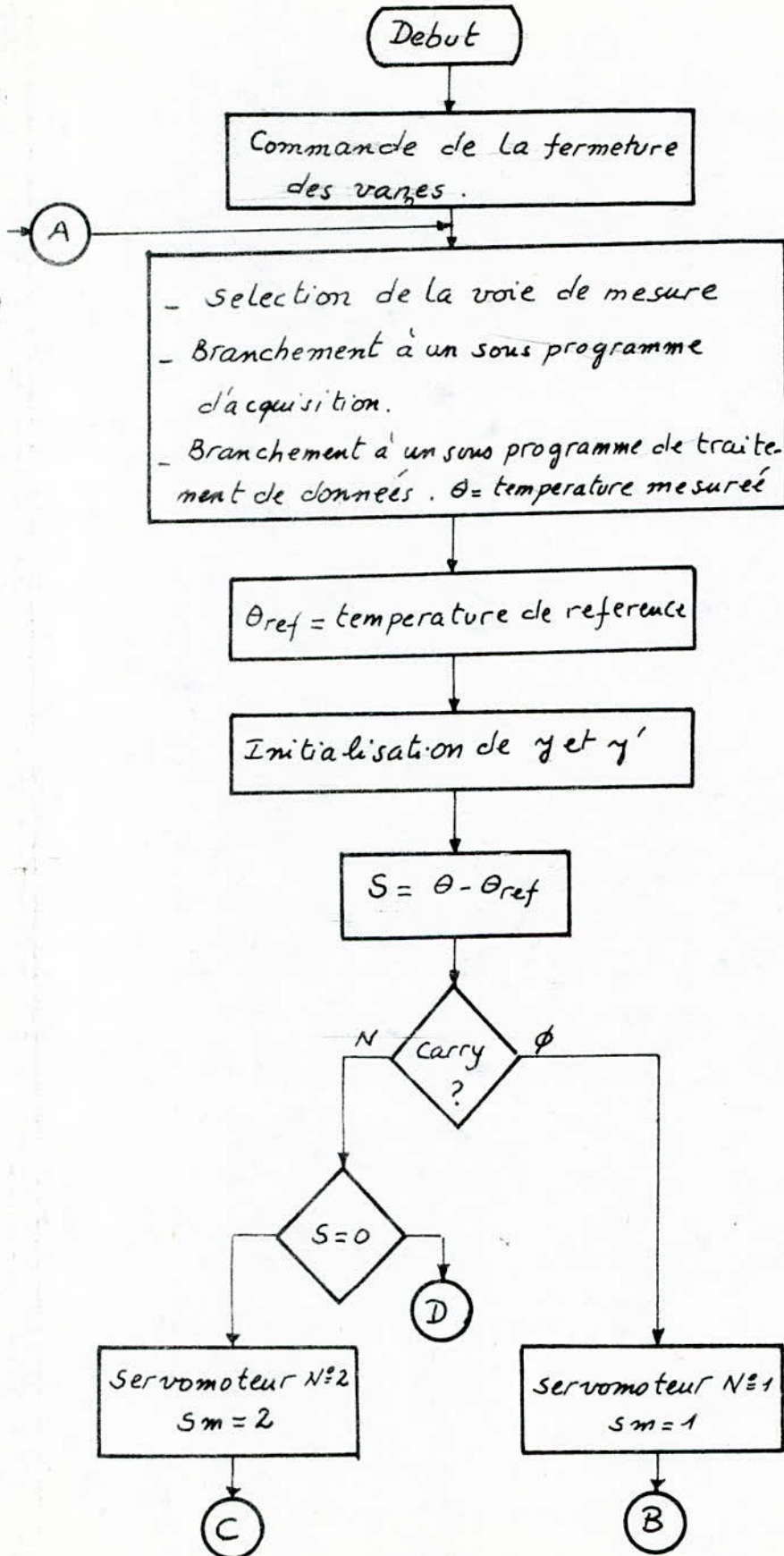
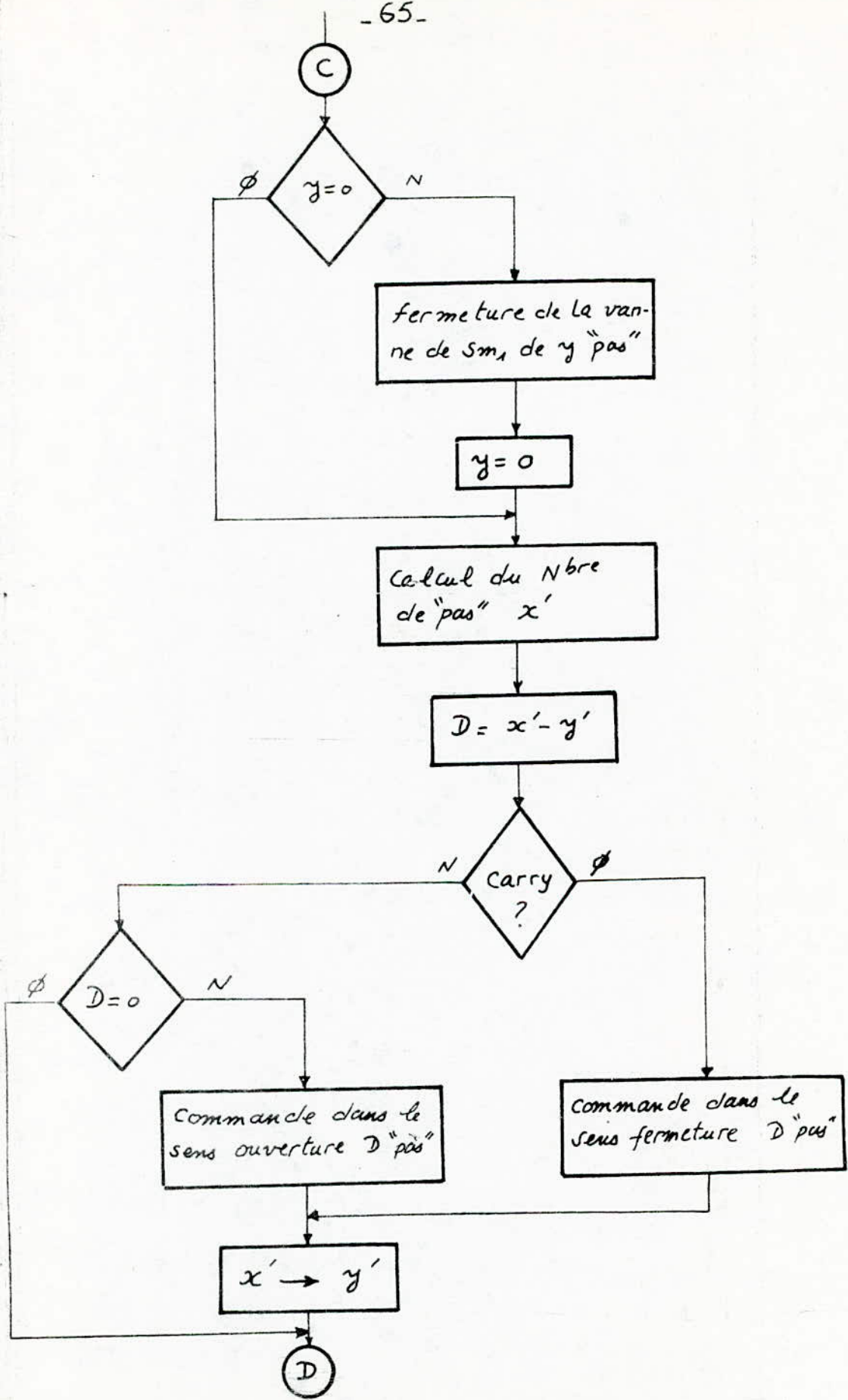
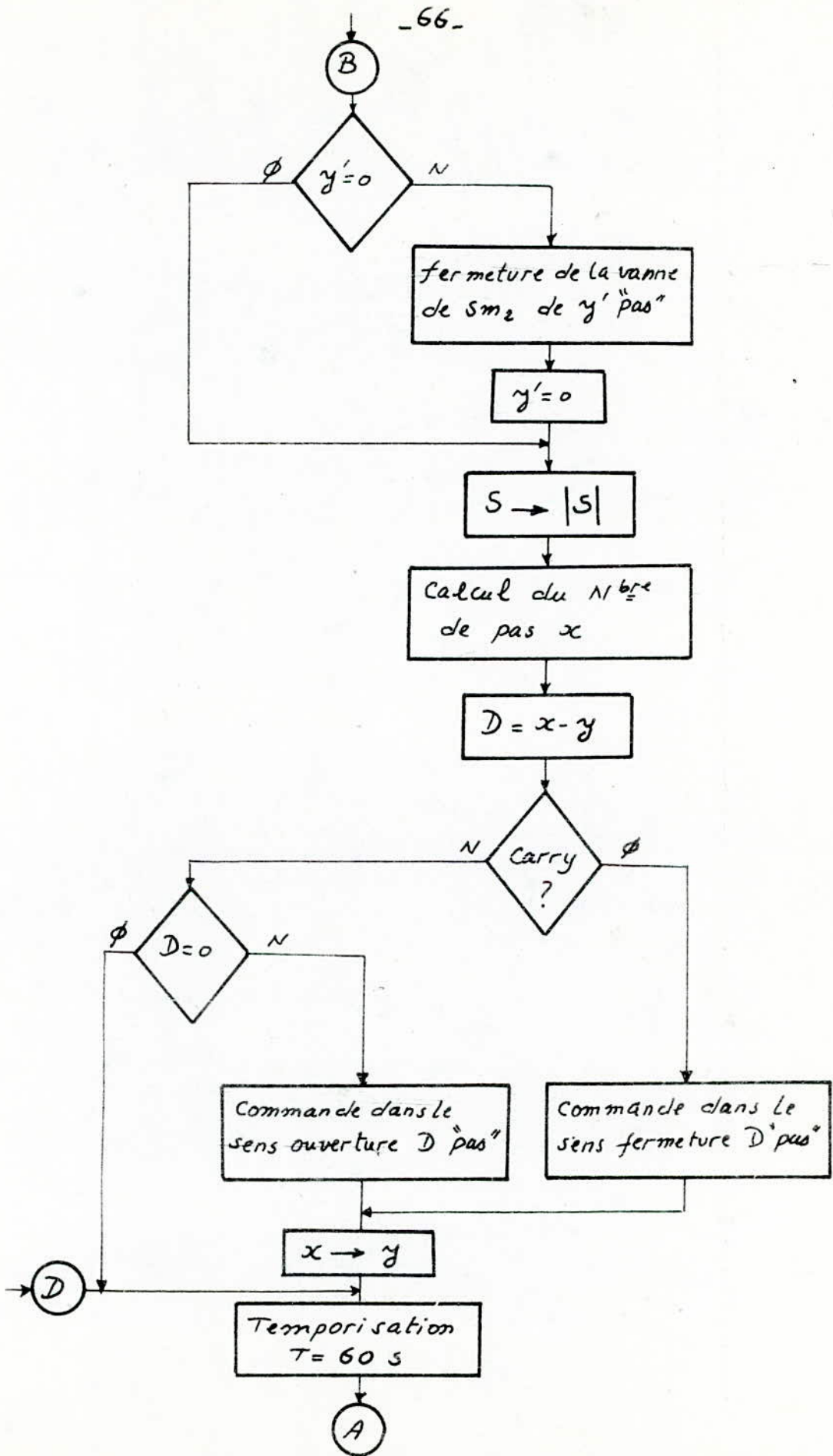


fig: 4







## Conclusion :

Au terme de notre travail, on peut légitimement dire que l'objectif que nous sommes fixé à être atteint, c'est à dire l'utilisation des moyens modernes d'automatisation.

Ainsi, tous les problèmes d'ordre commande de climatisation que l'on rencontre au niveau des systèmes classiques, peuvent trouver avec notre système à microprocesseur, d'excellentes solutions. Il suffit pour cela de mettre au point un programme de commande.

Nous aurions aimé faire en plus la réalisation totale de notre projet, il faut avoir pour cela :

- une carte d'acquisition de données la Burr-Brown.
- des servomoteurs pas à pas.

et réalisé :

- un système de commande et de traitement,
- un dispositif de visualisation.

mais faute de moyens et de temps nous souhaiterions qu'un autre groupe d'étudiants puissent le faire, car il pourra une fois mis au point faire l'objet d'une fabrication locale.



Annexo

ANNEXE - 1. sous programme CALL IMP  
(avec contre reaction)

E000	7F E481		CLR	E481	
E003	7F E483		CLR	E483	Initialisation
E006	86 FF		LDA A # FF		du PIA.
E008	87 E482		STA A	E482	
E00B	87 E480		STA A	E480	
E00E	86 04		LDA A # 04		écriture du mot
E010	87 E483		STA A	E483	de commande.
E013	86 03	BCL1	LDA A # 03		
E015	87 E058		STA A	E058	
E018	86 E056	BCL2	LDA A	E056	
E01B	87 E482		STA A	E482	mise à "1" de PBi
E01E	8D E06C		JSR CALL TEMPO(2)		durée de l'état haut
E021	7F E482		CLR	E482	1 seconde.
E024	8D E06C		JSR CALL TEMPO(2)		durée de l'état bas 1s.
E027	7D E483		TST	E483	test du mot d'état.
E02A	2F 10		BLE STA		
E02C	7A E058		DEC	E058	
E02F	26 E7		BNE BCL2		
E031	86 E057		LDA A	E057	commande non exécutée,
E034	87 E480		STA A	E480	afficher le N° du
E037	8D E06C	BCL3	JSR CALL TEMPO(2)		verrou moteur.
E03A	20 FD		BRA BCL3		
E03C	86 E482	ST1	LDA A	E482	remise à "0" du bit
E03F	5A		DEC B		d'état (b7).
E040	26 D1		BNE BCL1		
E042	39		RTS		exécution de tous les Pbi

ANNEXE - 2. sous programme CALL IMP  
(sans contre réaction)

E000	7F E083		CLR	E483	Initialisation
E003	86 FF		LDA A # FF		du PIA.
E005	87 E482		STA A	E482	
E008	86 04		LDA A # 04		écriture du mot
E00A	87 E483		STA A	E483	de commande.
E00D	86 E056	BCL1	LDA A	E056	
E010	87 E482		STA A	E482	
E013	8D E06C		JSR CALL TEMPO(2)		durée de l'état haut
E016	7F E482		CLR	E482	1 seconde

E019	8D E06C	JSR	CALL TEMPO(2)	durée de l'état bas "1s"
E01C	5A	DEC	B	
E01D	26 EE	BNE	BCL <sub>1</sub>	
E01F	39	RTS		execution de tous les pas?

### ANNEXE 3. sous programme de preparation.

E080	86 02	LDA	A # 02	Commande de fermeture
E082	87 E056	STA	A E056	vanne 1.
E085	8D E01A	JSR	IMP	
E088	86 0B	LDA	A # 0B	Commande de fermeture
E08A	87 E056	STA	A E056	vanne 2.
E08D	8D E01A	JSR	IMP	
E090	86 20	LDA	A # 20	Commande de fermeture
E092	87 E056	STA	A E056	vanne 3.
E095	8D E01A	JSR	IMP	
E098	86 80	LDA	A # 80	Commande de fermeture
E09A	87 E056	STA	A E056	vanne 4.
E09D	8D E01A	JSR	IMP	
E0AD	39		39	

E0A1	7F E483	IMP	CLR	E483	Initialisation
E0A4	86 FF		LDA	A # FF	de PiA.
E0A6	87 E482		STA	A E482	
E0A9	86 04		LDA	A # 04	écriture du mot
E0AB	87 E483		STA	A E483	de commande
E0AE	C6 63		LDA	B # 63	position max (100 "pus")
E0B0	86 E056	BCL	LDA	A E056	
E0B3	87 E482		STA	A E482	
E0B6	8D E06C		JSR	CALL TEMPO(2)	etat haut (1seconde)
E0B9	7F E482		CLR	E482	
E0BC	8D E06C		JSR	CALL TEMPO(2)	etat bas (1seconde)
E0BF	7D E483		TST	E483	Test du bit d'etat
E0C2	2E 06		BGT	ST1	
E0C4	86 E482		LDA	A E482	
E0C7	5A		DEC	B	
E0CB	26 E6		BNE	BCL	
E0CA	39	ST1	RTS		La vanne i est en position fermeture.



ANNEXE - 4 - sous programme CALL TEMPO (1) T = 1 mn

E060	CE EA60		LDX # EA60	
E063	86 A6	BCL1	LDA A # A6	..
E065	4A	BCL2	DEC A	.. temporisation d'une
E066	26 FD		BNE BCL2	m.s
E068	09		DEX	
E069	26 F8		BNE BCL1	
E06B	39		JSR	

ANNEXE - 4.1 - sous programme CALL TEMPO (2) T = 1 s

E06C	CE 03E8		LDX # 03E8
E06F	86 A6		LDA A # A6
E071	4A		DEC A
E072	26 FD		BNE BCL2
E074	09		DEX
E075	26 F8		BNE BCL1
E077	39		JSR

ANNEXE - 5 - sous programme CALL MUL

E240	86 08		LDA A # 08	
E242	B7 E05D		STA A E05D	
E245	C6 03		LDAB # 03	.. l'accum B contient
E247	4F		CLRA	le multiplicateur
E248	54		LSR B	
E249	24 03	BCL	BCC ST	
E24B	88 E05E		ADD A E05E	.. contient le multiplicande
E24E	46	ST	ROR A	
E24F	56		ROR B	
E250	7A E05D		DEC E05D	
E253	26 F4		BNE BCL	
E255	39		RTS	.. le resultat est dans

l'accum B, il est < 100 pas

# ANNEXE - 6 - programme de L'application .

## Commande des servomoteurs pas à pas

E100	7F E481	CLR E481	Initialisation
E103	86 FF	LDA A # FF	du PIA
E105	B7 E480	STA A E480	
E108	86 34	LDA A # 34	R.A.Z des afficheurs
E10A	B7 E481	STA A E481	CA2="0"
E10D	86 3C	LDA A # 3C	l'entrée R.A.Z st à
E10F	B7 E481	STA A E481	l'état "1", CA2="1"
E112	7F E480	CLR E480	Afficheur du Port A à "0"
E115	7F E05A	CLR E05A	L'adresse contient y=0
E118	7F E05C	CLR E05C	" " y'=0
E11B	B6 E05F	LDA A E05F	" " θ mesuré
E11E	C6 16	LDA B # (θref)	
E120	10	SBA	
E121	27 87	BEQ ST4	
E123	24 44	BCC ST1	
E125	C6 01	LDA B # 01	Servomoteur N° 1
E127	F7 E057	STA B E057	Commande le rechauffeur
E12A	40	NEG A	
E12B	B7 E05E	STA A E05E	
E12E	7D E05A	TST E05A	
E131	27 0E	BEQ ST7	
E133	F6 E05A	LDA B E05A	
E136	86 08	LDA A # 08	
E138	B7 E056	STA A E056	
E13B	BD E000	JSR CALL ZMP	fermeture du refroidisseur
E13E	7F E05A	CLR E05A	
E141	B7 E24D	JSR CALL MUL	Calcul du Nbre de "pas" x
E144	F7 E05B	STA B E05B	
E147	F0 E05C	SUB B E05C	calcul du Nbre de "pas"
E14A	27 5E	BEQ ST4	D à exécuter
E14C	24 0B	BCC ST2	
E14E	50	NEG B	
E14F	86 02	LDA A # 02	
E151	B7 E056	STA A E056	
E154	BD E000	JSR CALL ZMP	Commande dans le sens
E157	20 0B	BRA ST3	fermeture du rechauff
E159	86 01	LDA A # 01	
E15B	B7 E056	STA A E056	

E15E	BD E000		JSR CALL IMP	Commande dans le sens
E161	F6 E05B	ST3	LDA B E05B	ouverture du rechauffeur
E164	F7 E05C		STA B E05C	
E167	20 47		BRA ST4	
E169	B7 E05E	ST1	STA A E05E	
E16C	C6 02		LDA B # 02	Servomoteur N° 2
E16E	F7 E057		STA B E057	Commande le rechauffeur
E171	7D E05C		TST E05C	
E174	27 0E		BEQ ST8	
E176	F6 E05C		LDA B E05C	
E179	86 02		LDA A # 02	
E17B	B7 E056		STA A E056	
E17E	BD E000		JSR CALL IMP	fermeture du rechauff
E181	7F E05C		CLR E05C	
E184	BD E240		JSR CALL MUL	Calcul du Nbre de "pas" x
E187	F7 E059		STA B E059	
E18A	F0 E05A		SUB B E05A	Calcul du Nbre de "pas" y à exécuter.
E18D	27 1B		BEQ ST4	
E18F	24 0B		BCC ST6	
E191	50		NEG B	
E192	86 0B		LDA A # 0B	
E194	B7 E056		STA A E056	
E197	BD E000		JSR CALL IMP	Commande dans le sens
E19A	20 0B		BRA ST5	fermeture du refroid.
E19C	86 04		LDA A # 04	
E19E	B7 E056		STA A E056	
E1A1	BD E000		JSR CALL IMP	Commande dans le sens
E1A4	F6 E059		LDA B E059	ouverture du refroid.
E1A7	F7 E05A		STA B E05A	
E1AA	3F		SWI	

ANNEXE - 7 - sous programme d'acquisition.

LDX # addr  
 STX addr . . . selection d'une voie i ,  $\overline{HALT} = 0$  (NOP).  
 . . . . . Le MPU attend la fin de conversion.  
 . . . . .  $\overline{HALT} = 1$   
 LDA A 8000 . . . charger le contenu de la mémoire tampon  
 RTS d'adresse 8000 dans l'accumulateur A.



## Bibliographie

- 1 - L'emploi des microprocesseurs . M. AUMIAUX
- 2 - Les systemes à microprocesseurs. M. AUMIAUX
- 3 - MEK 6802 DS E - MICROCOMPUTER  
EVALUATION BOARD USER'S MANUAL.
- 4 - de La Logique câblée aux microprocesseurs  
TOME 4  
J. M BERNARD
- 5 - Initiation à La Logique programmée  
et au microprocesseur  
J. COUDERC
- 6 - électronique applications N° 36
- 7 - Projet de fin d'étude.  
étude d'un micro-ordinateur basé autour  
du 6802            Janvier 82