

UNIVERSITE D'ALGER

المدرسة الوطنية للعلوم الهندسية

المكتبة

DEPARTEMENT ELECTRICITE

ECOLE NATIONALE POLYTECHNIQUE

BIBLIOTHEQUE

1/78

nea

FILIERE D'INGENIEUR EN ELECTRONIQUE

المدرسة الوطنية للعلوم الهندسية
المكتبة
ECOLE NATIONALE POLYTECHNIQUE
BIBLIOTHEQUE

1978
PROJET DE FIN D'ETUDES

SUJET :

RECEPTEUR DE
RADIO-NAVIGATION

V.O.R: synthétiseur
de fréquence

PROPOSE PAR :

M^r M. ESCALUP

REALISE PAR :

M^{rs} A. ALLAM et A. SOLEIMAN

UNIVERSITE D'ALGER

DEPARTEMENT ELECTRICITE

FILIERE D'INGENIEUR EN ELECTRONIQUE

PROJET DE FIN D'ETUDES

SUJET :

RECEPTEUR DE
RADIO-NAVIGATION

V.O.R: synthétiseur
de fréquence

PROPOSE PAR :

MR M.ESCALUP

REALISE PAR :

MRS A.ALLAM et A.SOLEIMAN

REMERCIEMENTS

NOUS TENONS A REMERCIER MESSIEUR MICHEL ESCALUP

NOTRE PROMOTEUR ET ENSEIGNANT A L'EMP DE NOUS

AVOIR INITIE, DOCUMENTE ET AIDE DANS NOTRE ETUDE

QUE TOUS LES PROFESSEURS QUI ONT CONTRIBUE A

NOTRE FORMATION VEUILLENT BIEN TROUVER DANS CE

MODESTE OUVRAGE L'EXPRESSION DE TOUTE NOTRE

GRATITUDE.

NOUS REMERCIONS AUSSI TOUS LES MEMBRES DU JURY.

DEDICACES

JE REMERCIE MES PARENTS ET EN PARTICULIER MA
GRAND-MÈRE A QUI JE DOIT TOUT, CE MODESTE TMOIGNAGE
D'AFFECTION ET DE PROFONDE RECONNAISSANCE.

-A TOUT MES AMIS.

-A CEUX QUI M'ONT AIDE D'ACHEVER MES ETUDES DANS
DE BONNES CONDITIONS DE VIE.

-ALLAM ABDELKRIM-

allam

TABLE DE MATIERES

-- INTRODUCTION SUR LE V. O. R	3
-- SYNTHETISEUR DE FREQUENCE	15
--- OSCILLATEUR A QUARTZ	29
-- DIVISEUR PAR 100	34
--- FILTRE DE BOUCLE	41
--- COMPAREUR DE PHASE	56
--- OSCILLATEUR COMMANDE PAR TENSION	64
--- CHAINE DE DIVISION	70
--- AMPLIFICATEUR LARGE BANDE	94
--- TECHNOLOGIE UTILISEE	116
--- CONCLUSION, P. I. L. ET SES APPLICATIONS....	121

I N T R O D U C T I O N

L'objet de ce projet est la réalisation d'un récepteur de radionavigation du type VOR, destiné à l'aviation légère.

I NAVIGATION A COURTE DISTANCE

Le système de navigation à courte distance n'a pas besoin d'être précis en soi ; mais comme le pilote doit garder sa liberté d'esprit pour évaluer, pour modifier sa trajectoire d'attente sur ordre du contrôle d'aérodrome il faut que le système soit facile à utiliser par le pilote lui même, et lui permettre aisément de se représenter sa position dans l'espace.

C'est pourquoi l'orientation actuelle des solutions est de donner au pilote ses coordonnées polaires par rapport à l'aérodrome ou à l'espace sous forme d'indications d'azimut et de distance.

I.1 Problème Général

La radionavigation à courte distance doit:

- Donner au pilote des indications visuelles continues de la distance et de l'azimut par rapport à tout point à l'intérieur de la zone couverte par le système, lui permettre de suivre toute route désirée et de calculer l'heure estimée d'arrivée.
- Être utilisable pour le VOR automatique.
- Être indépendant des perturbations atmosphériques, de

propagation et d'effets du terrain.

- Fournir une indication immédiate et positive de tout mauvais fonctionnement.

Il existe de nombreux systèmes de radionavigation qui, utilisé de façon complémentaire, permettent à un avion de suivre une route avec une très grande précision.

Nous citerons:

- VOR "Visual Omnidirectional Range"
- VOR/ILS
- VOR/DME
- CONSOL "radiophare moyenne fréquence multi-alignements et à rotation lente"
- LORAN "Lome Range Navigation"
- DECCA "système hyperbolique en ondes entretenues pures"

Ces systèmes embarqués sont en général très coûteux et de réalisation complexe et délicate.

Sauf le VOR est simple et d'un prix de revient modeste par rapport aux autres systèmes, la plupart des avions légers et en particulier les avions de tourisme en sont équipés. Nous allons voir le principe du VOR, ses avantages ses inconvénients et surtout les améliorations que l'on peut apporter.

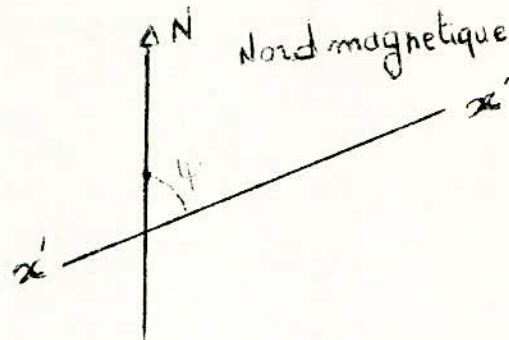
II PRINCIPE DU VOR "Visual Omnidirectional Range"

Il est constitué de balises au sol et d'un récepteur à bord de l'avion permettant de connaître la position de

l'avion par rapport à chaque balise, mais uniquement en Azimut.

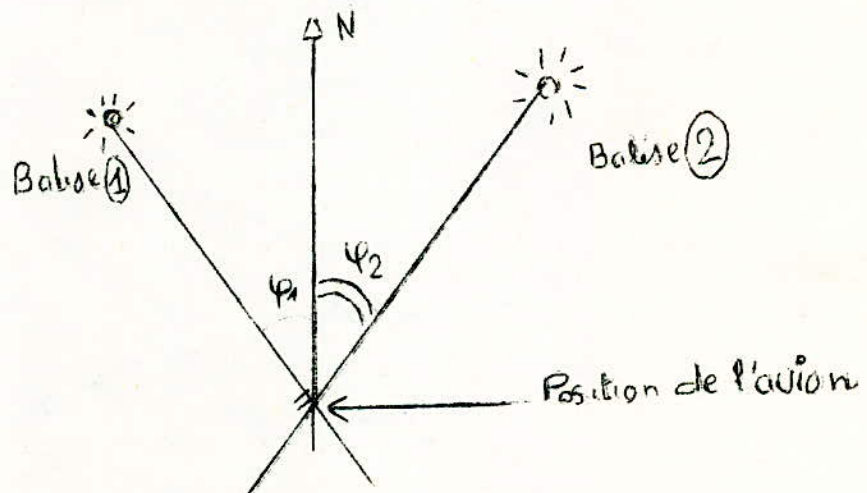
Il est donc évident que l'on connaîtra la position de l'avion avec une bonne précision en se référant à deux balises (ou plus).

III EXEMPLE



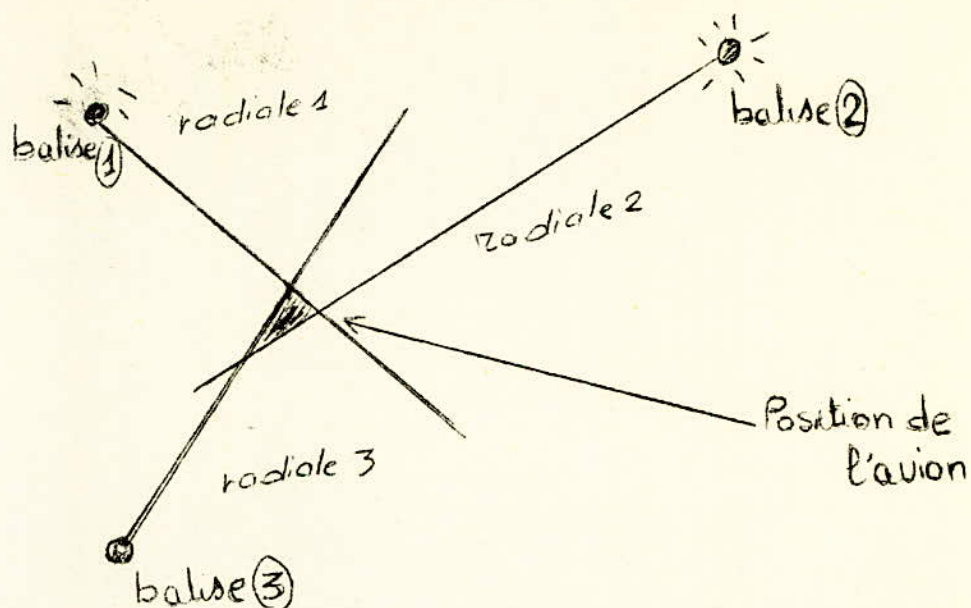
ψ est l'azimut magnétique : C'est l'angle formé par le nord magnétique et la direction xx .

III.1 Exemple de Deux Balises



ψ_1 et ψ_2 sont déterminés par le VOR.

III.2 Exemple de Trois balises



Plus le nombre de balises explorées est grand plus la précision de la position de l'avion croite.

Le VOR est un radiophare V.H.F à rayonnement omnidirectionnel à correspondance azimut--phase.

VI CARACTERISTIQUES DE LA BALISE

C'est un émetteur V.H.F dont la fréquence d'émission est choisie entre 108 et 118 MHz.

Ces balises sont espacées d'une fréquence fixe chacune. Cette espacement varie selon les pays. Il est de 50KHZ ou 100KHZ d'où la nécessité d'un récepteur suffisamment sélectif.

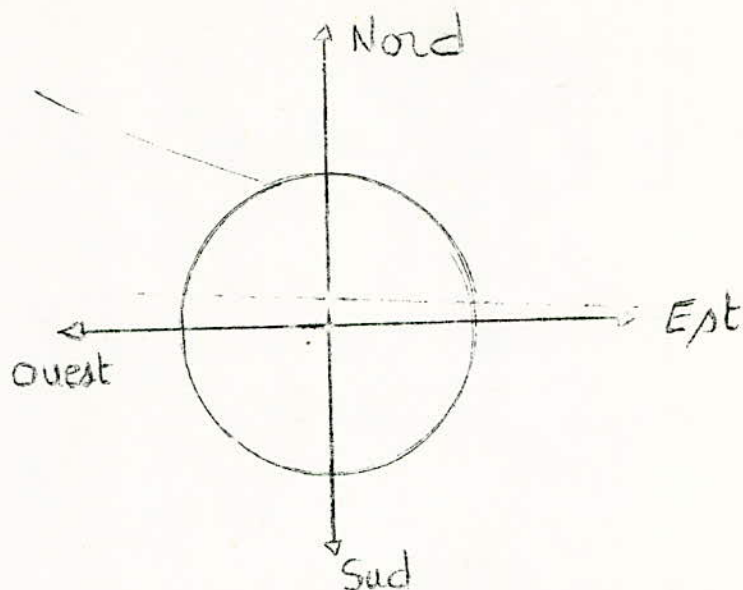
Dans notre projet on envisage le pas de 50KHZ.

Pour chaque balise il y a deux émissions synchrones

--Une antenne centrale rayonne une porteuse modulée en amplitude par une sous-porteuse à 9960HZ.

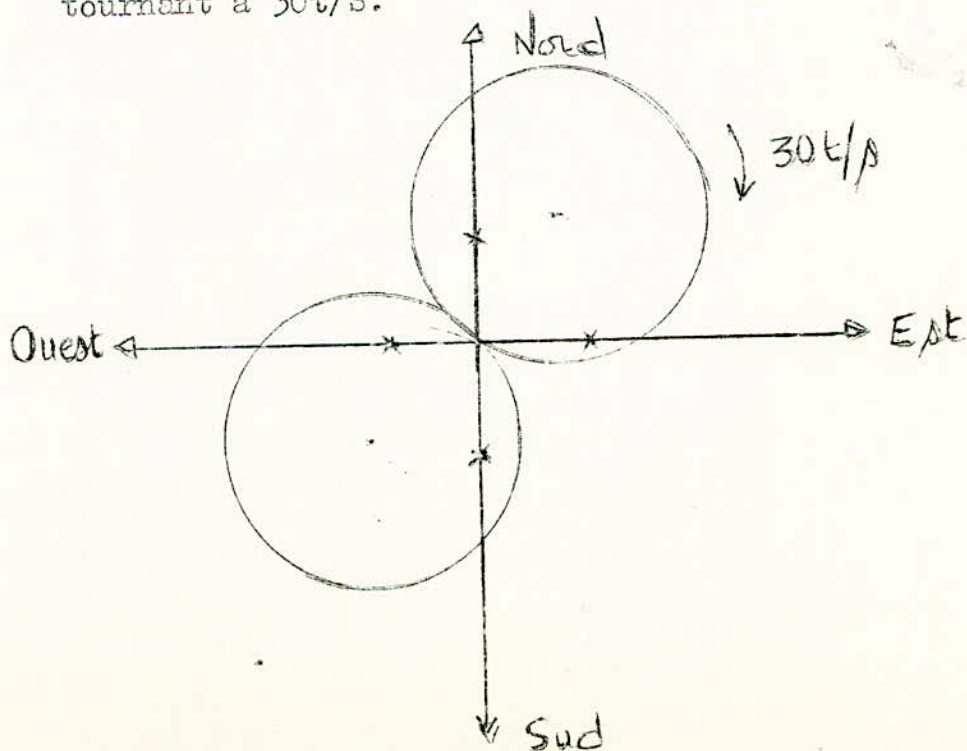
Cette sous-porteuse est elle même modulée en fréquence à 30 HZ avec un swing de ± 480 HZ.

Le diagramme de cette antenne est circulaire.



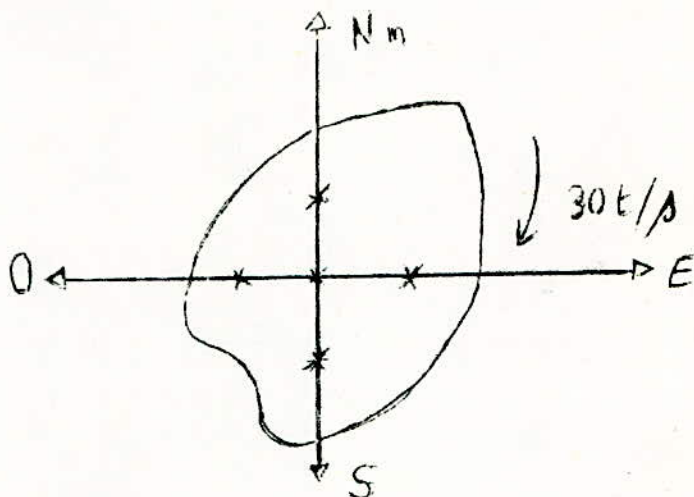
-- 4 antennes périphériques rayonnent sur la même fréquence un champ tournant à $30t/S$.

Le diagramme de ces 4 antennes à la forme d'un huit tournant à $30t/S$.



La composition des deux diagrammes est un cardioïde tournant à 30t/s.

- . Le champ émis est à polarisation horizontale.
- . L'antenne centrale émet périodiquement un signal morse (1020HZ) pour identification de la balise.



V- CARACTERISTIQUES DE LA RECEPTION

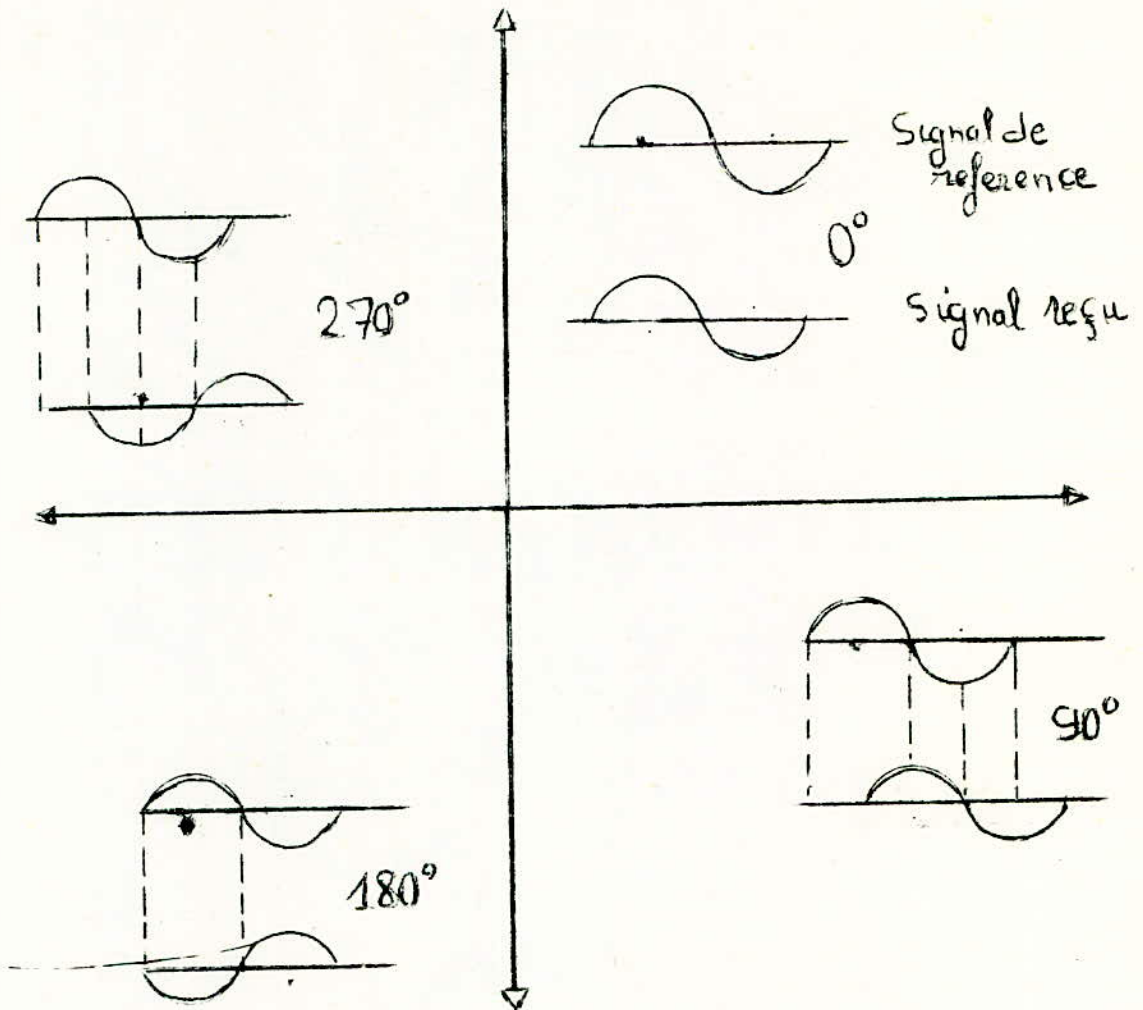
En un point quelconque de l'espace on reçoit un champ unique qui a les caractéristiques suivantes:

- Modulation d'amplitude à 9960HZ.
- Modulation d'amplitude à 30 HZ. (Cardoïde tournante)

Ce signal 30 HZ à une phase qui dépend de l'azimut. Le déphasage sera mesuré par rapport à un autre signal 30HZ de référence indépendant de l'azimut, provenant de la démodulation de la sous porteuse 9960HZ.

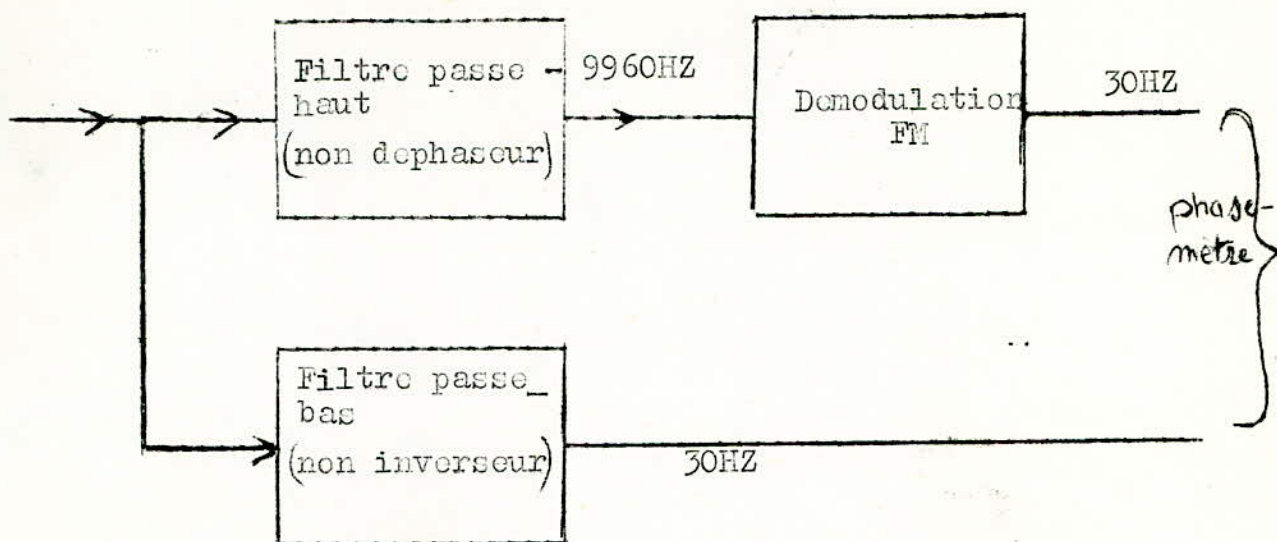
Par construction les deux signaux 30HZ sont en phase pour un rayonnement en direction du Nord magnétique: Le déphasage est de 90° pour l'est, 180° pour le sud, 270° pour l'ouest.

La simple lecture d'un phasemètre permet de savoir sur quelle radiale on se trouve.



Le récepteur devra donc permettre une extraction des deux signaux à 30 HZ de manière à mesurer leur déphasage.

On aura donc après la détection:



Par construction on a la relation phase-azimut suivante

Azimut	N magnetique	E	S	O
φ	0	90°	180°	270°

Donc par mesure de φ on connait immediatement la radial sur la quelle on se trouve.

VI AVANTAGES ET INCONVENIENTS

VI.1 Avantages

- Recepteurs simples, peu couteux par rapport aux autres systeme.
- Liees aux VHF forte immunité aux parasites et aux brouillages, insensibilité presque totale aux parasites

atmosphériques et de précipitations

- Utilisable en approche et éloignement.
- L'information fournie par la balise correspond au cap magnétique "aucun doute possible".
- on peut choisir une radiale et s'y maintenir très facilement.
- Assez grand nombre de canaux disponibles.
- Infrastructure au sol importante : balisage des airways (VOR de route de forte puissance) et des aérodrômes.

VI.2 INCONVENIENTS

- Liées aux VHF: portée réduite 50 à 200km suivant la puissance d'émission, relief et altitude de l'avion.
- N'indique que le gisement de l'avion par rapport à la balise.
- La précision (± 20) dépend de la qualité du matériel de réception et de l'absence de distorsion due au relief
- La position de l'avion ne peut être connue qu'après consultation

VI.3 EQUIPEMENTS ACTUELS

- L'indicateur VOR est en général un galvanomètre qui indique sur quelle radiale on est, si l'on est à droite ou à gauche d'une radiale choisie, si l'on se dirige vers la balise ou si l'on s'en éloigne.
- Beaucoup d'avions sont équipés de deux récepteurs VOR ce qui permet de faire le point plus facilement.

-Le recepteur à un oscillateur local à quartz (30 environ pour couvrir toute la gamme).

VII AMELIORATIONS DU SYSTEME

Le developpement de nouveaux circuits integrés nous permet d'envisager des ameliorations importantes sans augmentation du prix et dans le but evident d'alléger la tache du pilote qui, en aviation legère est souvent la seule personne "operationnelle" à bord (pas de co-pilote pas de navigateurs).

On peut concevoir un recepteur unique qui consulte sequentiellement de façon automatique toutes les stations à sa portée. Les renseignements recueillis sont affichés sous forme numérique exploitables directement par le pilote et par un calculateur spécialisé.

Nous proposons donc la realisation d'un recepteur VOR conçu de la façon suivante:

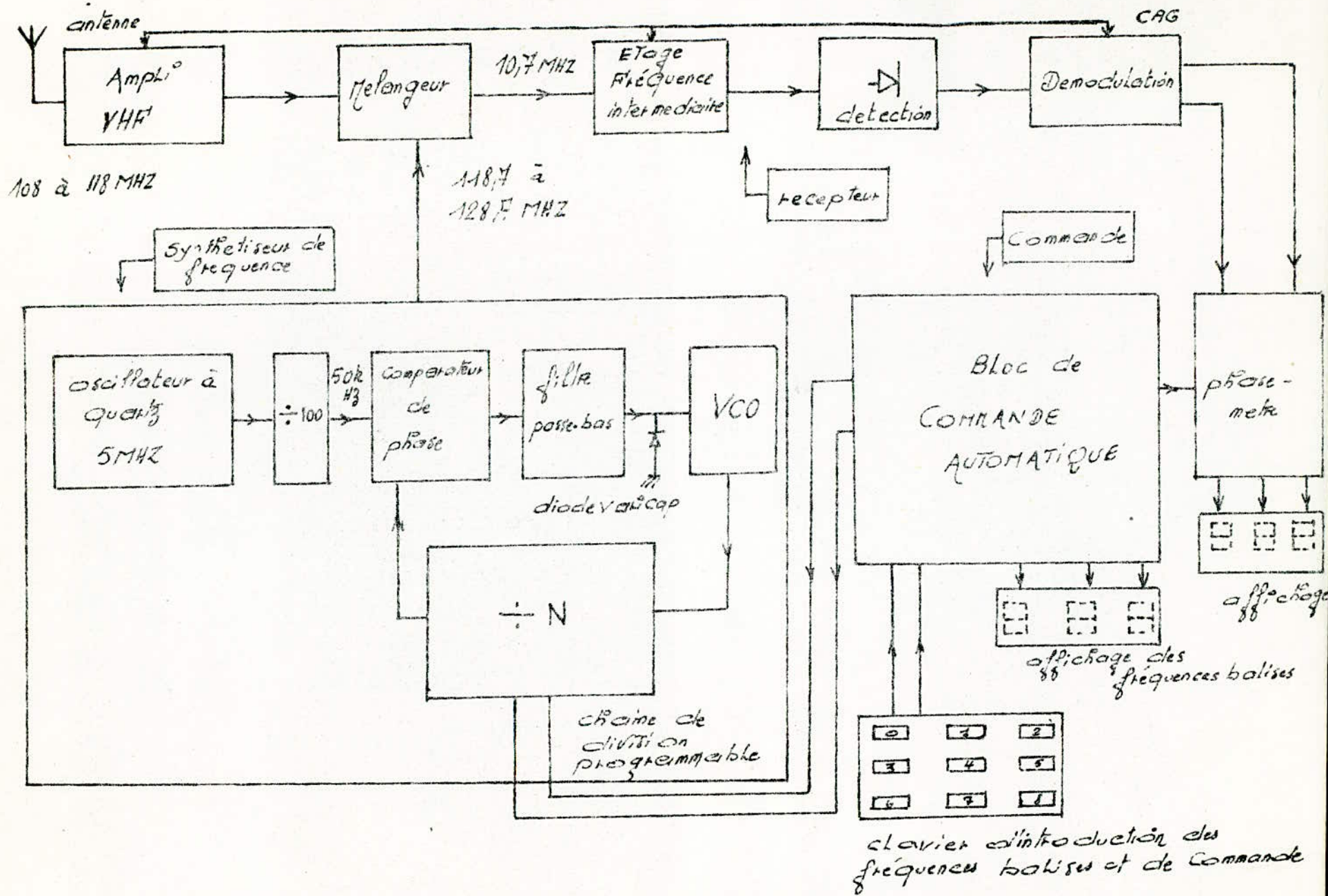
- Remplacement de l'oscillateur à quartz par un synthetiseur de fréquence à affichage numérique
- Doubler ou remplacer l'indicateur à aiguille par un indicateur à affichage numérique.
- Utilisation en automatique (exploration continue de la gamme).

1) Automatique normal

2) automatique programmé (mise en memoire des fréquences utiles)

3°) Fonctionnement manuel.

Notre étude s'intéresse plus particulièrement au synthétiseur de fréquence que nous allons voir en détail.



SYNOPTIQUE DU RECEPTEUR V.O.R

1.1 GENERALITES

On s'interesse aux synthetiseurs de frequences discontinus modernes c'est a dire statique. On les trouve dans des nombreuses applications professionnelles ou amateurs.

Un synthetiseur nous delivre un ensemble denombrables de frequences. Il doit delivrer une frequence determinee quelconque (affichee par l'utilisateur, generalement sous forme digitale) multiple d'une frequence unitaire qui represente le pas du synthetiseur, par exemple 50kHz dans notre cas, dans une gamme determinee (108 à 118).

La frequence de sortie doit être aussi pure que possible (minimum de frequence parasite a des modulations parasite) et a tout moment aussi voisine que possible de la frequence affichee.

La tolerance relative sur la frequence de sortie doit être très voisine de celle que l'on obtient avec un oscillateur à quartz. Il faut également tenir compte de la gamme de frequence à couvrir, de la technologie disponible, du prix et de la consommation du synthetiseur.

1.2 PRINCIPE DE BASE

1.2.1 SYNTHETISEUR DIRECT

Dans un synthetiseur direct la frequence de sortie resulte uniquement de multiplication, de divisions et de changement de frequence a partir d'un oscillateur a quartz. La frequence de sortie n'est pas stable et on peut avoir une modulation de frequence parasite superieur a 50kHz, d'où possibilité d'explorer deux balises emettrices en même temps.

On ne peut donc l'employer, il est très peu utilisé.

1.2.2 SYNTHETISEUR INDIRECT

Pour obtenir une frequence stable il y a en général intérêt à faire appel à un oscillateur auxiliaire à variation continue dont on asservira la phase ou la frequence (ou les deux).

on préfère en général asservir la phase pour éviter une erreur résiduelle en frequence. Aussi on évite le cas de multiplier, de diviser ou de changer les frequences.

Le synthetiseur indirect utilise deux grandes classes de verrouillages de phase:

VERROUILLAGE DE PHASE ANALOGIQUE

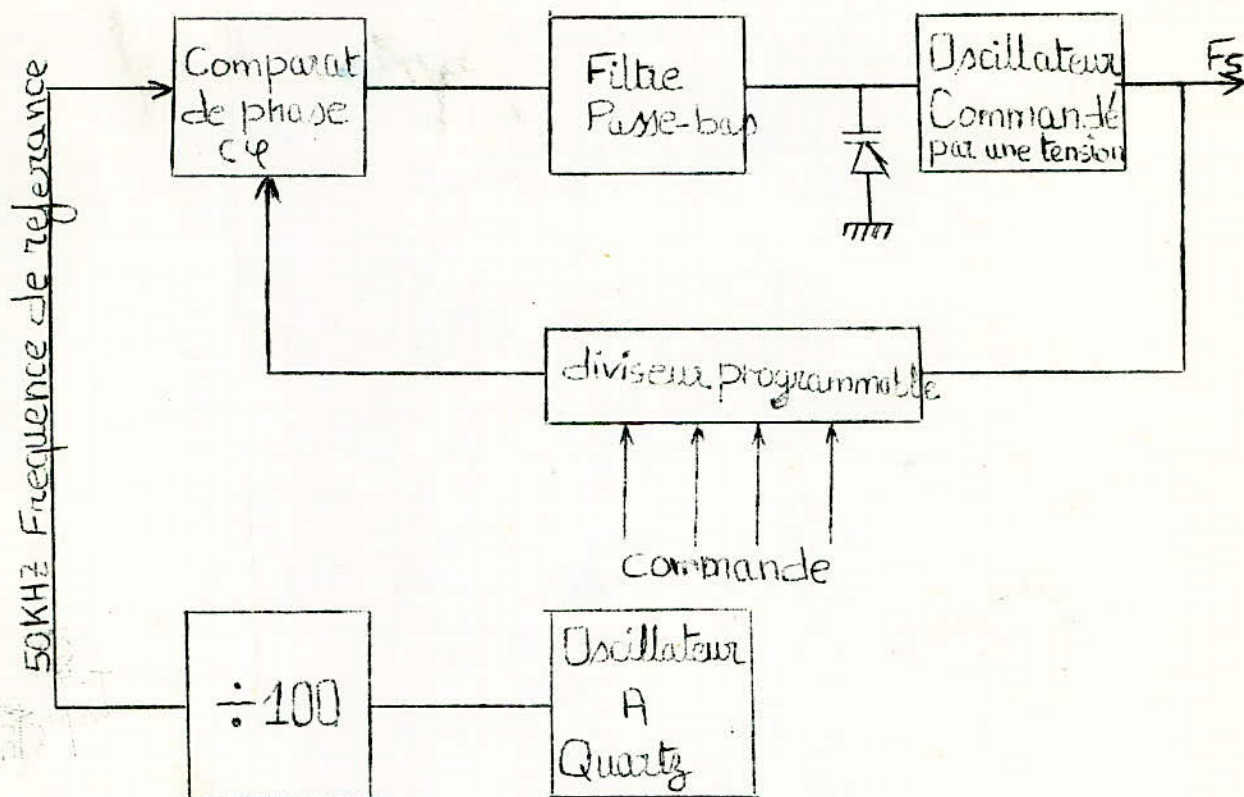
Il utilise beaucoup d'oscillateurs et de boucles.

VERROUILLAGE DE PHASE DIGITAL OU NUMERIQUE

Il facilite le comptage de la frequence et simplifie le mode d'affichage de la frequence utilisée.

C'est ce procédé qu'on va utiliser.

SCHEMA DE PRINCIPE



La boucle à verrouillage de phase se compose comme suit:

- D'un comparateur de phase. (Cφ)
- D'un filtre passe bas
- D'un oscillateur commandé par une tension précédé d'une diode varicap (pour pouvoir le faire fonctionner dans la gamme désirée 108 à 118 MHz)

Cet oscillateur est appelé VCO ou (Voltage Controlled Oscillator).

- D'un diviseur par N programmable.

Le comparateur de phase fonctionne en numérique et nous fournit des impulsions directement liées à la différence de phase entre le signal de référence et le signal de retour.

Le filtre-passe bas nous convertit ces impulsions de basse fréquence en une tension continue proportionnelle à l'aire de ces impulsions.

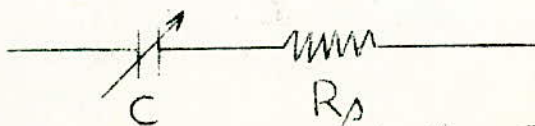
L'oscillateur nous permet d'obtenir la fréquence de sortie f_s qui est asservie en phase.

On a utilisé un diviseur de fréquence au lieu d'un multiplicateur afin de réduire les composantes parasites qui en découleraient lors de ces transformations de fréquences.

PRINCIPE DE FONCTIONNEMENT

Rappel sur la Diode Varicap

On sait qu'une fonction possède une capacité qui dépend du sens et de la valeur de la tension appliquée. Pour utiliser une fonction en capacité il est nécessaire de lui appliquer plusieurs volts ou dizaine de volts il faut donc l'utiliser sous polarisation inverse. L'existence des pertes conduit à adapter pour schéma équivalent une capacité sans pertes C et une résistance R_p . Le schéma équivalent est donné ci dessous.



Schema équivalent d'une Diode à capacité (VARICAP) variable

Propriétés de la Varicap

a) Fonctionnement à fréquence élevée (140MHz), réponse rapide, résistance aux choc et aux vibrations.

b) La capacité C est inversement proportionnelle à la racine carré de la tension de polarisation.

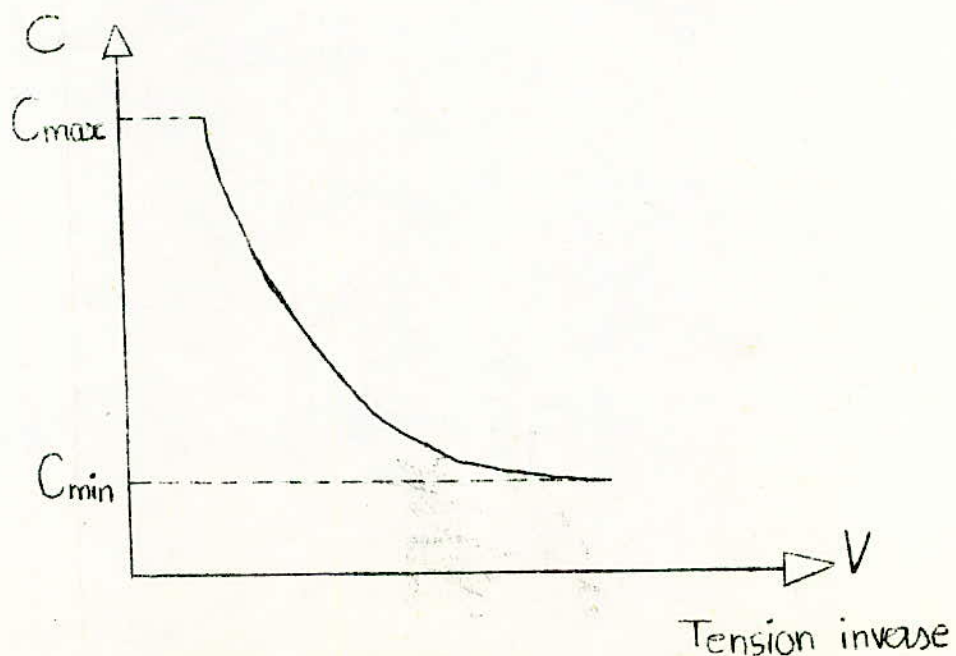
$$C = \frac{k}{\sqrt{|V|}}$$

k : constante proportionnelle à la constante diélectrique de matériau et dépendant du type de varicap.

C : dépend du type de varicap utilisé, on peut trouver de varicap dont la capacité est de l'ordre de la centaine de picofarad.

Variation de la Capacité en FONCTION de la Tension

Inverse Appliquée



Applications des Diodes à Capacité Variable

Elles sont utilisées dans les systèmes de modulation et de contrôle automatique de fréquence, les amplificateurs capacitifs, les circuits de commutation, les circuits d'accord.

Dans étude elle est utilisée comme circuit d'accord du VCO.

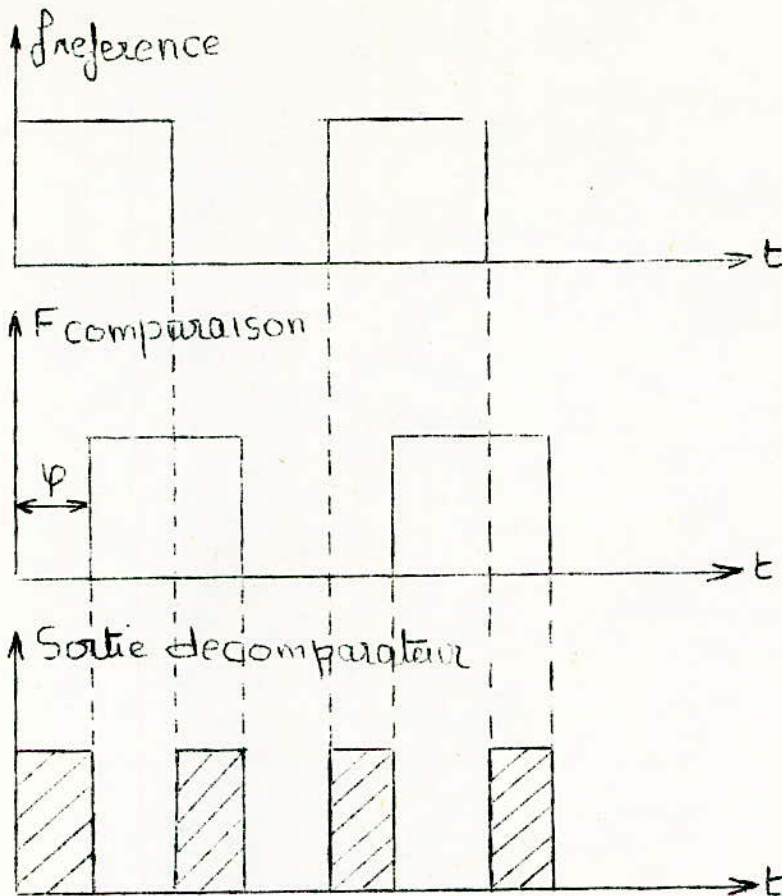
Pour explorer toutes les balises au sol dans la gamme (108 à 118 MHz), on doit avoir un pas de 50 KHZ. (VU que ces balises ne diffèrent chacune que de 50 KHZ) Pour cela on utilise un oscillateur à quartz de 5 MHz et on divise cette fréquence par 100.

On verra ultérieurement le fonctionnement et méthodes utilisées en détail de chaque élément constituant la boucle et l'oscillateur à quartz.

A la sortie du diviseur par 100 on obtient une fréquence de référence ayant la stabilité du quartz utilisé (10^{-6} - 10^{-8})

Supposons que la fréquence de comparaison est déphasée par rapport à la fréquence de référence d'un angle φ on a le graphe sur la feuille suivante.

La partie hachurée est convertie en tension continue et fait varier la capacité de la varicap, la fréquence du VCO VARIE DONC et après division par N cette fréquence doit de nouveau comparée à la fréquence de référence.



Le déphasage entre F_r et F_c augmente ou diminue suivant N et la boucle se "verrouillera" lorsque la tension de déphasage correspond à la fréquence demandée F_s (par l'intermédiaire de la chaîne de division programmable).

Lorsque la boucle est verrouillée on a donc:

$$\frac{F_s}{N} = F_r$$

$$\implies F_s = N \cdot F_r$$

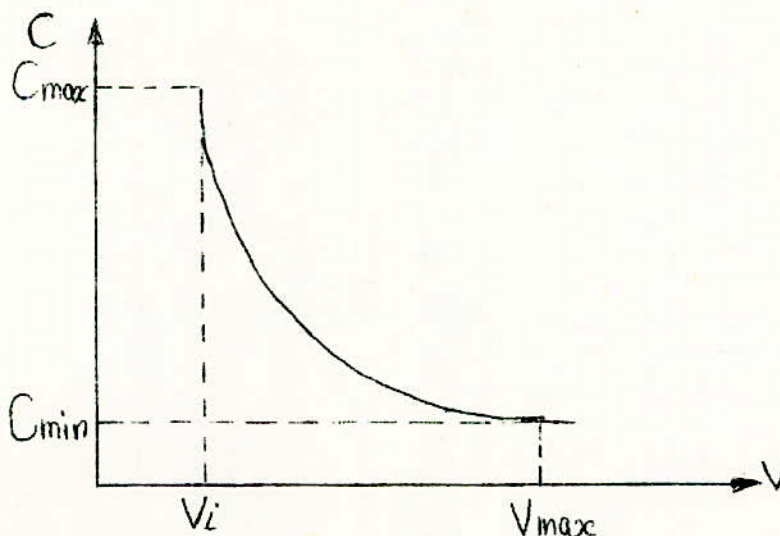
F_s et F_r sont déphasées mais la stabilité est la même. F_s donc est très stable et acquiert la stabilité du quartz. Ces boucles ont pour rôle de fournir à partir d'un signal de référence un autre signal cohérent on

phase et dont la fréquence est proportionnelle à celle de référence, donc en particulier on peut obtenir à partir d'une fréquence de référence plusieurs fréquences liées à cette référence.

ETUDE DETAILLEE DE LA BOUCLE

La fréquence du VCO est ^{inversement} proportionnelle à la capacité d'accord de la varicap. L'excursion de la capacité entre C_{max} et C_{min} doit correspondre à l'excursion de fréquence entre 108 et 118 MHz.

Pour éviter le cas d'une tension de correction signée on polarise la diode varicap de telle façon qu'on ait la fréquence minimale pour N minimal correspondant.



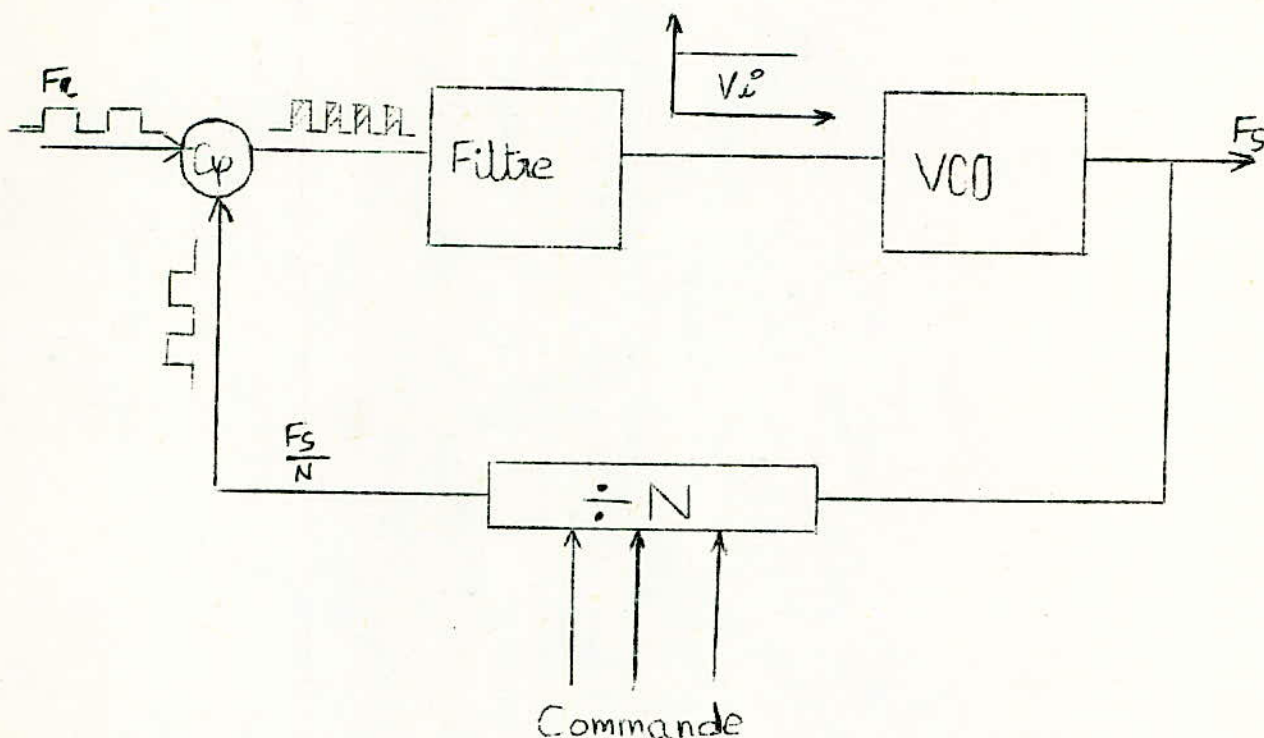
V_i : tension de polarisation initiale de la diode.

A cette tension correspond une capacité C_{max} qui va permettre au VCO de nous délivrer la fréquence minimale. Cette fréquence est divisée par N_{min} et comparée à la fréquence de référence.

Il en résulte un déphasage des ces deux signaux, après conversion en tension continue on obtient la fréquence demandée

$$F_s = N \cdot F_{ref}$$

Au verrouillage cette tension continue est égale à V_i .



Remarquons que V_i au verrouillage ne change pas comme on va le voir ultérieurement.

Supposons qu'on veut obtenir une autre fréquence d'oscillation F pour cela on change N de telle façon qu'on ait:

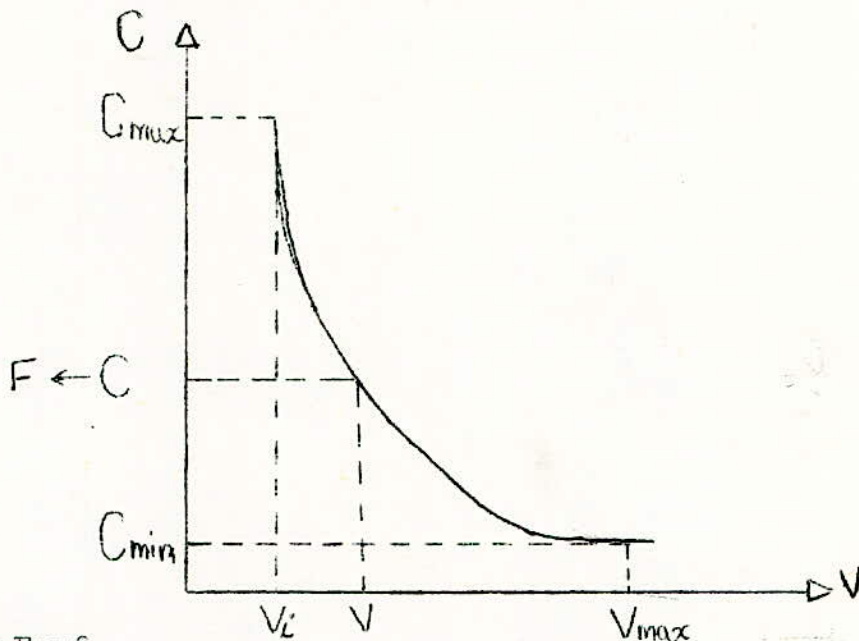
$$F = N \cdot F_{reference}$$

avec N supérieur à $N_{minimale}$.

Juste au moment où on change N la fréquence n'a pas encore varié et on aura:

$$\frac{F_{min}}{N} < \frac{F_{min}}{N_{min}}$$

Le déphasage va donc augmenter entre F_r et F_c donc la tension de polarisation augmente et la tension de la varicap va donc diminuer. La fréquence du VCO va augmenter et réduit de nouveau le déphasage qui va se stabiliser à une valeur V au verrouillage. On aura:



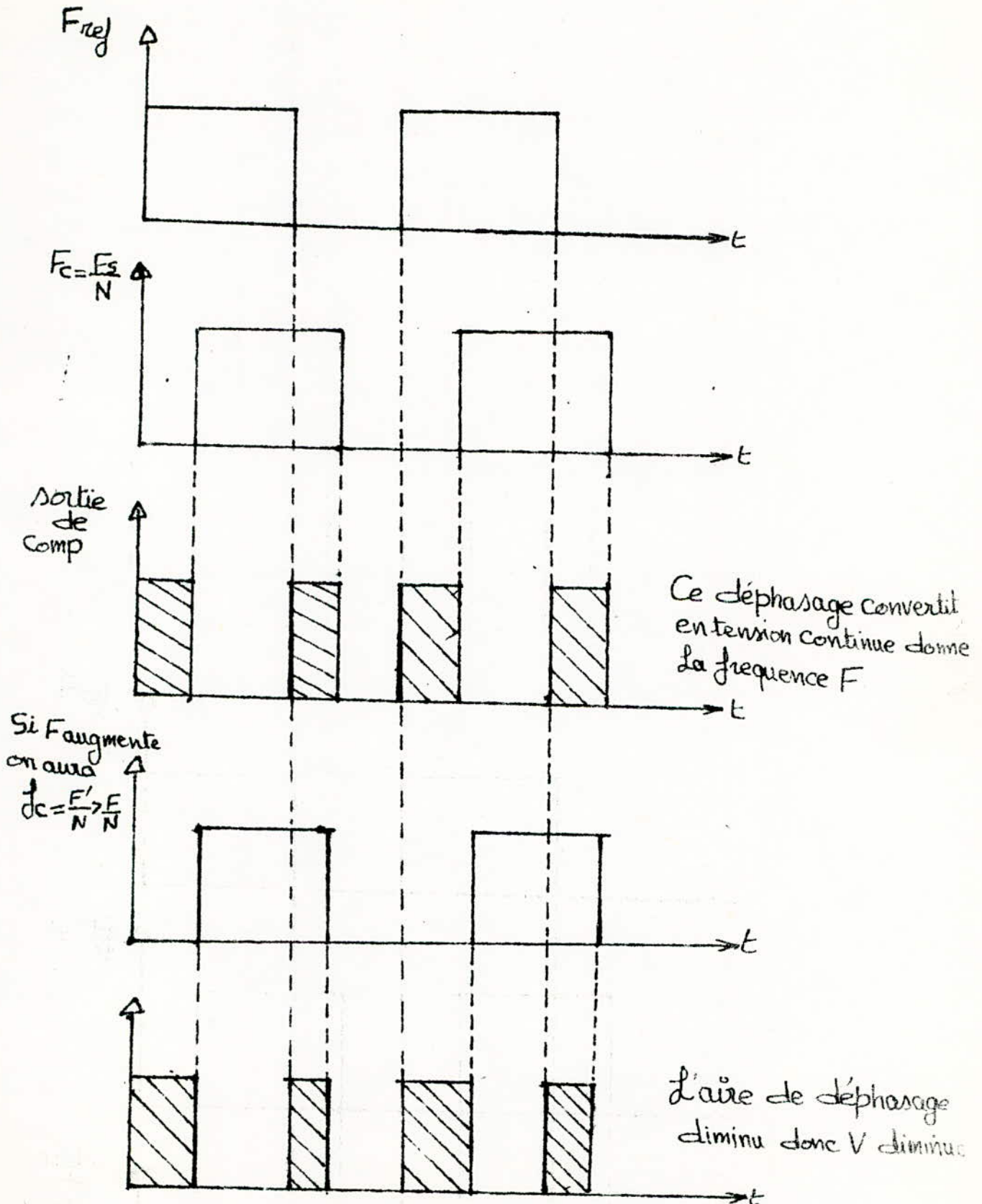
$$F = N \cdot F_{ref}$$

Supposons que la fréquence du VCO augmente on verra d'après le chronogramme suivant que la tension de polarisation aura tendance à diminuer si la tension V diminue C augmente. Donc la fréquence du VCO diminue.

À une augmentation de fréquence de VCO la boucle réagit par une diminution de la fréquence, il y a donc un compromis.

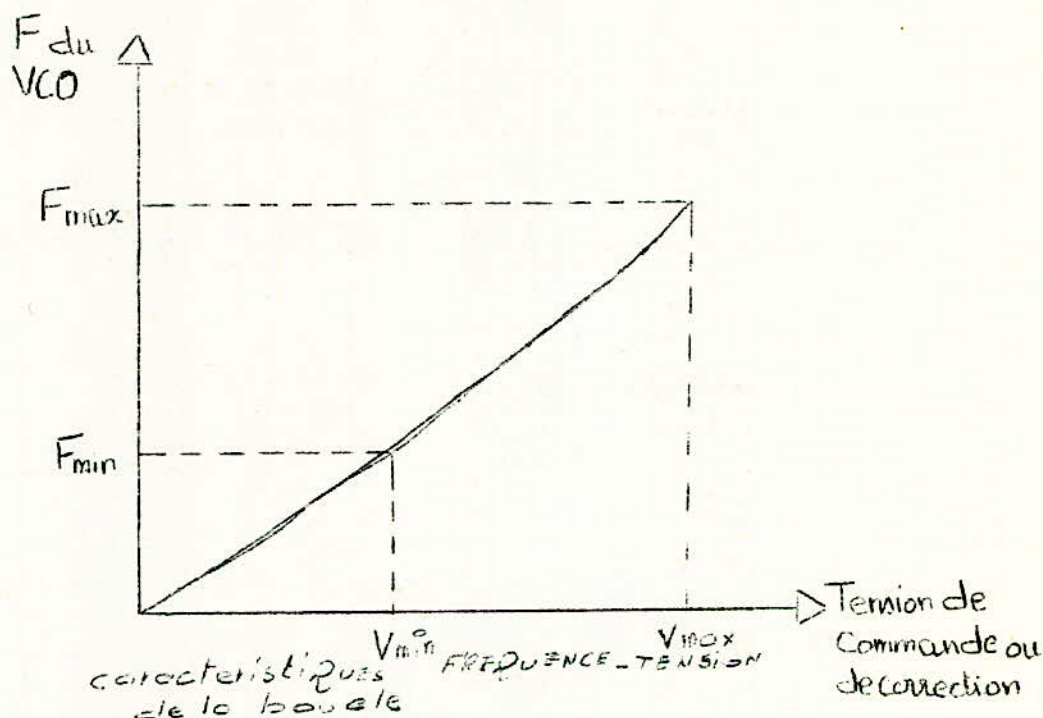
On aura le même phénomène si la fréquence diminue.

La boucle va se stabiliser à une fréquence F , on dit qu'elle est verrouillée ou accrochée.



On voit bien que la phase est asservie entraînant indirectement l'asservissement de la fréquence.

V_{max} correspond à la fréquence maximale à transmettre.



On choisira une diode varicap de telle sorte qu'à C_{max} le VCO nous délivre la fréquence minimale choisie et pour C_{min} la fréquence maximale choisie.

Dans notre cas le synthétiseur fonctionne en réception. A la fréquence demandée il est ajoutée la fréquence intermédiaire de 10,7MHz afin d'attaquer le mélangeur ce que l'on verra plus en détail lorsqu'on étudiera la chaîne de division.

REALISATION

Actuellement il existe des circuits intégrés pouvant réaliser:

- VCO (sinusoïdal ou carré)
- Comparateur de phase.
- Diviseur par N.

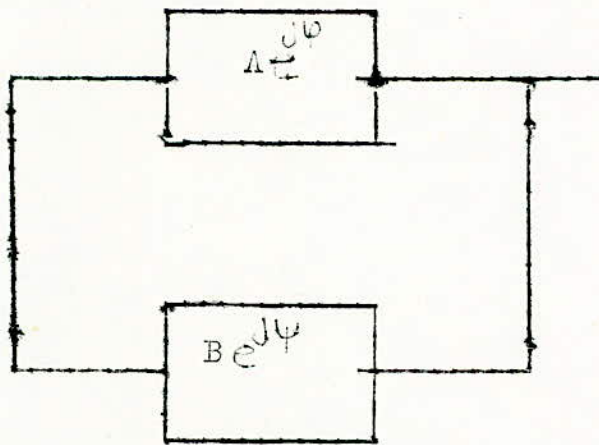
Soul le filtre de boucle est réalisé en élément discrets et donne lieu à des calculs préliminaires.

OSCILLATEUR A QUARTZ

INTRODUCTION

Les balises au sol sont espacées de 50kHz en fréquence ce qui nous oblige à choisir une fréquence de référence de 50kHz, et il faut que cette fréquence soit très stable. On utilisera pour cette raison un oscillateur à quartz qui va nous permettre d'obtenir une grande précision et une haute stabilité (10^{-7} à 10^{-8}).

GENERALITES SUR LES OSCILLATEURS



Considérons un amplificateur de gain A et un circuit passif de réaction de gain B .
 Pour que le système soit le siège d'oscillation sinusoïdales il faut que:

- 1) $\varphi + \psi = 2k\pi$
- 2) $A \cdot B \geq 1$

GENERALITES SUR LES QUARTZ

Le quartz au voisinage de sa fréquence de résonance se comporte comme un dipôle (figure 1) composé de deux branches en parallèle :

- La branche C_0 est la capacité formée matériellement par la lame de quartz et ses électrodes, c'est une capacité statique.

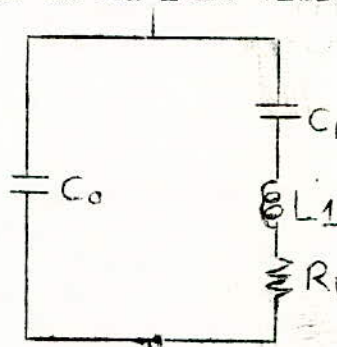
- La branche L_1, C_1, R_1 n'a pas d'existence matérielle, elle représente l'équivalent dynamique de la lame vibrante.

C_0 : capacité statique

C_1 : capacité équivalent

L_1 : inductance équivalent

R_1 : résistance équivalent



(Figure 1)

Il a un coefficient de surtension très élevé.

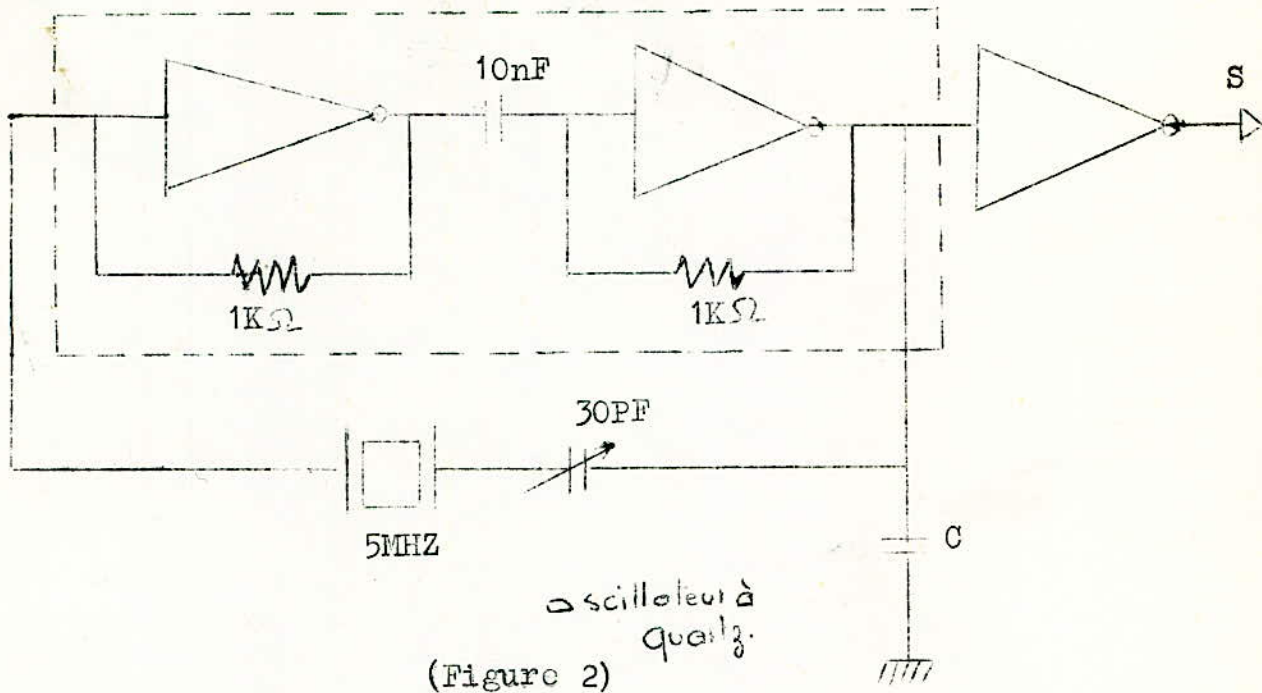
Les quartz les plus stables technologiquement ont une fréquence d'oscillation d'environ 5 MHz.

SCHEMA DE L'OSCILLATEUR (figure 2)

Vu qu'on travaille en numérique on utilisera un oscillateur capable de nous délivrer des signaux carrés,

Le circuit logique utilisé est de technologie C-MOS pour pouvoir éliminer les parasites et le battement des harmoniques de l'oscillateur.

La partie encadrée correspond à l'amplificateur de gain supérieur à 1 et de déphasage égal à 360° .



Le quartz constitue la chaîne de réaction.

Les amplificateurs digitaux ne sont pas prévus pour fonctionner en régime linéaire c'est pourquoi on branche en parallèle une résistance de $1K\Omega$ qui permet d'ajuster le point de fonctionnement de l'amplificateur dans sa caractéristique de transfert linéaire.

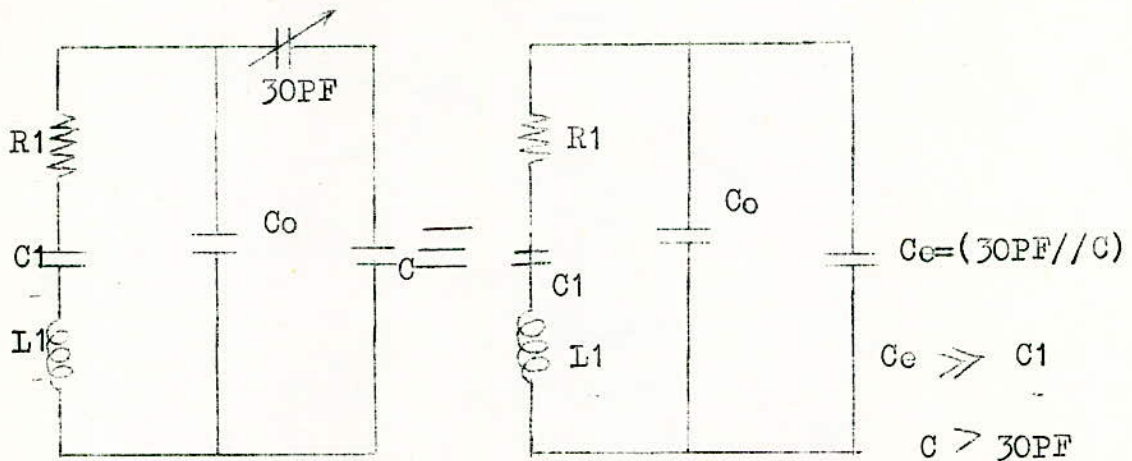
Un amplificateur inverseur a un déphasage de 180° c'est pourquoi on utilise deux étages inverseurs couplés par une capacité de $10nF$.

La chaîne de réaction a un déphasage nul et un gain de 1 à la résonance.

La capacité de $30PF$ variable sert à ajuster la fréquence délivrée et nous permet d'obtenir les $5MHz$ exactement.

Le dernier amplificateur inverseur nous permet de délivrer des impulsions dont la fréquence est égale à celle de quartz.

Schema Equivalent en Alternatif



D'après le schema l'impédance du dipôle s'écrit

$$Z = \frac{-j}{(C_0 + C_e)\omega} \frac{R_1 + j(L_1\omega - \frac{1}{C_1\omega})}{R_1 + j(L_1\omega - \frac{1}{C_1\omega}) - \frac{1}{(C_0 + C_e)\omega}}$$

Dans la pratique et pour beaucoup d'applications cette formule peut être considérablement simplifiée si on néglige

R_1 devant $L_1\omega$ ou $\frac{1}{C_1\omega}$ en surtension.

Il reste $Z = \frac{-j(L_1\omega - \frac{1}{C_1\omega}) \frac{1}{(C_0 + C_e)\omega}}{L_1\omega - \frac{1}{C_1\omega} - \frac{1}{(C_0 + C_e)\omega}}$

A la fréquence de résonance série l'impédance est nulle

Donc $Z=0$

$$F_s = \frac{1}{2\pi\sqrt{L_1 C_1}}$$

La fréquence d'antirésonance ou fréquence parallèle ou propre de quartz correspond à $Z = \infty$

Donc
$$F_p = \frac{1}{2\pi} \frac{1}{\sqrt{L \left(\frac{1}{C_1} + \frac{1}{C_0 + C_2} \right)}}$$

Comme $C_0 \gg C_1$

Alors

$$F_p = \frac{1}{2\pi \sqrt{L C_1}} = F_s$$

Le quartz résonne donc à la fréquence $F_2 = \frac{1}{2\pi \sqrt{L_1 C_1}} = F_p$

Pour obtenir 50KHZ on utilise un diviseur de fréquence (diviseur par 100) on le réalise avec un double diviseur par 10.

DIVISEUR DE FREQUENCE

INTRODUCTION

Le signal délivré par l'oscillateur à quartz a une fréquence de 5MHZ et comme le pas des balises est de 50KHZ, on est donc obligé de diviser la fréquence de l'oscillateur par 100. Un diviseur par 100 est constitué de deux diviseurs par 10 en cascade.

L'étude d'un diviseur par 10 est revenue à l'étude d'un compteur modulo 10.

GENERALITES SUR LES COMPTEURS

Un compteur (ou un diviseur) est un système séquentiel dont les changements d'états successifs sont provoqués par l'arrivée des impulsions d'horloge.

Un tel système est chargé de prendre n états successifs différents et de revenir à l'état initial à la $(n+1)^{\text{ième}}$ impulsion pour reprendre le cycle.

Un compteur comprend:

- n bascules binaire qui sont généralement de l'un de type R-S, J-K ou toggle (T).
- Un réseau logique de commande.

TYPES DE COMPTEURS

Il existe deux types de compteurs:

a) COMPTEUR SYNCHROME

Un compteur est dit synchrone lorsque les impulsions d'avancement sont envoyés simultanément à toutes les entrées horloges des bascules du compteur.

b) COMPTEUR ASYNCHRONE

Un compteur est dit asynchrone lorsque les impulsions d'avancement ne sont envoyées qu'à l'entrée horloge de la première bascule, et les autres bascules sont commandées à partir des signaux à fréquence plus basse issus des bascules précédentes.

Ce mode de commande permet une certaine simplification du réseau logique de commande.

BASCULE J-K

La table de vérité de la bascule est donnée par le tableau ci-dessous.

Son équation est donnée par:

$$Q_{n+1} = J \cdot \bar{Q}_n + \bar{K} \cdot Q_n$$

Q_n	Q_{n+1}	J	K
0	0	0	\emptyset
0	1	1	\emptyset
1	0	$\emptyset/$	1
1	1	\emptyset	0

DIVISEUR PAR 2

On obtient un diviseur par deux en imposant à une bascule J-K les contraintes:

$$J = K = 1$$

La relation $Q_{n+1} = J \cdot \bar{Q}_n + K \cdot Q_n$ devient

$$Q_{n+1} = \bar{Q}_n$$

Un tel montage change d'état à chaque impulsion d'horloge

Pour avoir $Q_{n+1} = \bar{Q}_n$ on doit:

- a) Soit porter J et K à Vcc
- b) Soit ramener la sortie Q_n du bistable à son entrée K et sa sortie \bar{Q}_n à J.

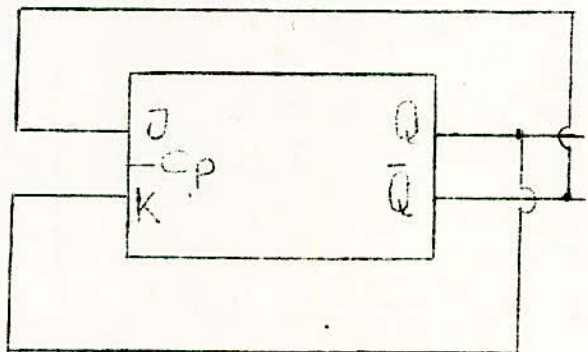
En effet si $J = \bar{Q}_n$ et $K = Q_n$ la relation

$$Q_{n+1} = J \cdot Q_n + K \cdot \bar{Q}_n \text{ devient}$$

$$Q_{n+1} = \bar{Q}_n \cdot Q_n + Q_n \cdot \bar{Q}_n$$

$$Q_{n+1} = \bar{Q}_n$$

Donc en connectant en cascade des diviseurs par deux on obtient un compteur binaire asynchrone.



DIVISEUR PAR DIX OU DECADE ASYNCHRONE

Le nombre de bascules P doit être tel que:

$$2^p > n \quad (2^p \text{ immédiatement supérieur à } n)$$

n: est le modulo de compteur

Dans notre cas $n = 10$ alors $P = 4$ bascules J-K notées A, B, C et D.

TABLE DES ETATS SUCCESSIFS

Elle est donnée par le tableau ci-après.

Comptage H_A	D	C H_D	B H_C	A H_B
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1
10=0	0	0	0	0

On a dit qu'en connectant en cascade plusieurs ^{diviseurs} par deux on obtient un compteur binaire asynchrone.

Si on prend quatre bascules J-K on obtient un compteur binaire modulo 16.

Quand on observe le tableau des états successifs on remarque que toutes les combinaisons sont à chaque ligne originales

Notamment pour la 10 ligne nous avons ensemble $A=1$ et $D=1$

Si nous appliquons cette intersection à une porte NAND

nous aurons $R_0 = \overline{A \cdot D} = 0$

Appliqué sur les entrées RAZ de chaque bascule cet état originale ramène effectivement ces dernières à zéro et implique brusquement $A = B = C = D = 0$.

Le comptage peut recommencer depuis le début car pour les neuf prochaines impulsions d'horloge $R_0 = 1$

SCHEMA DE CABLAGE

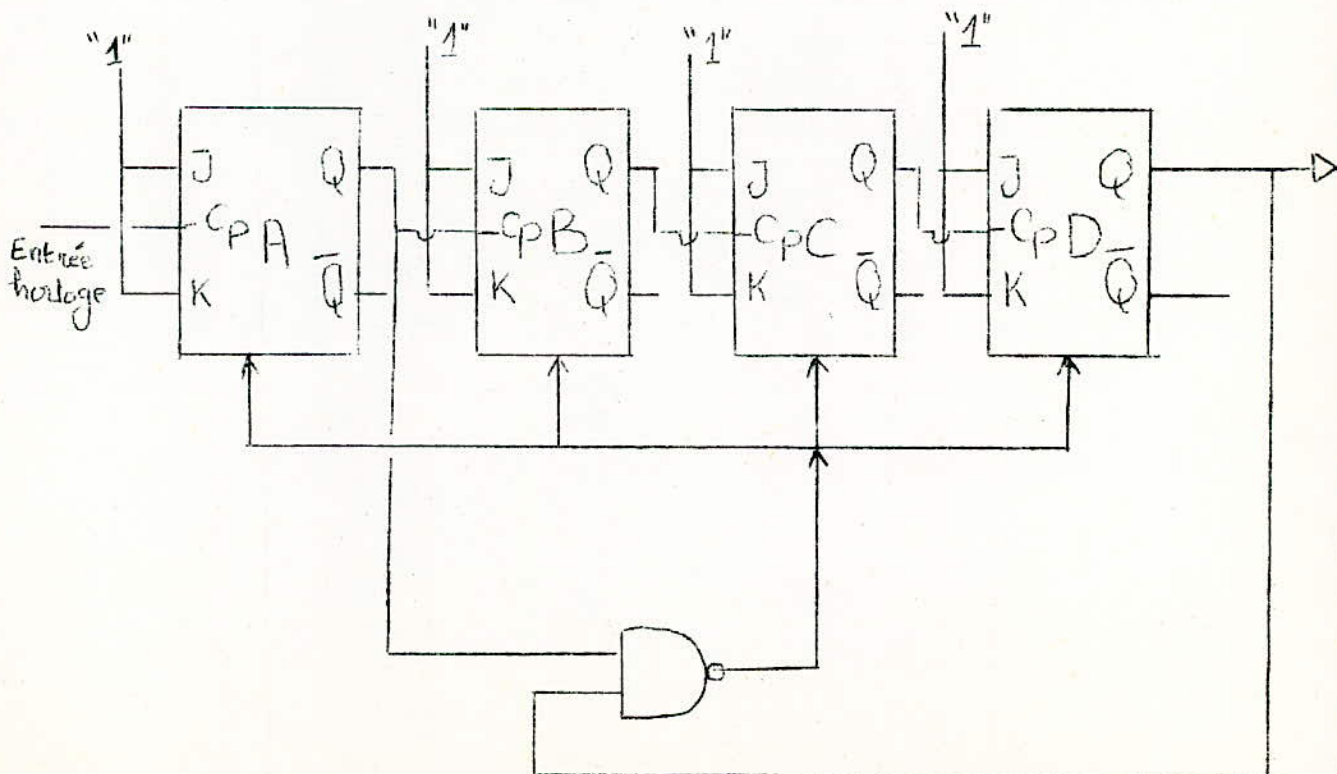
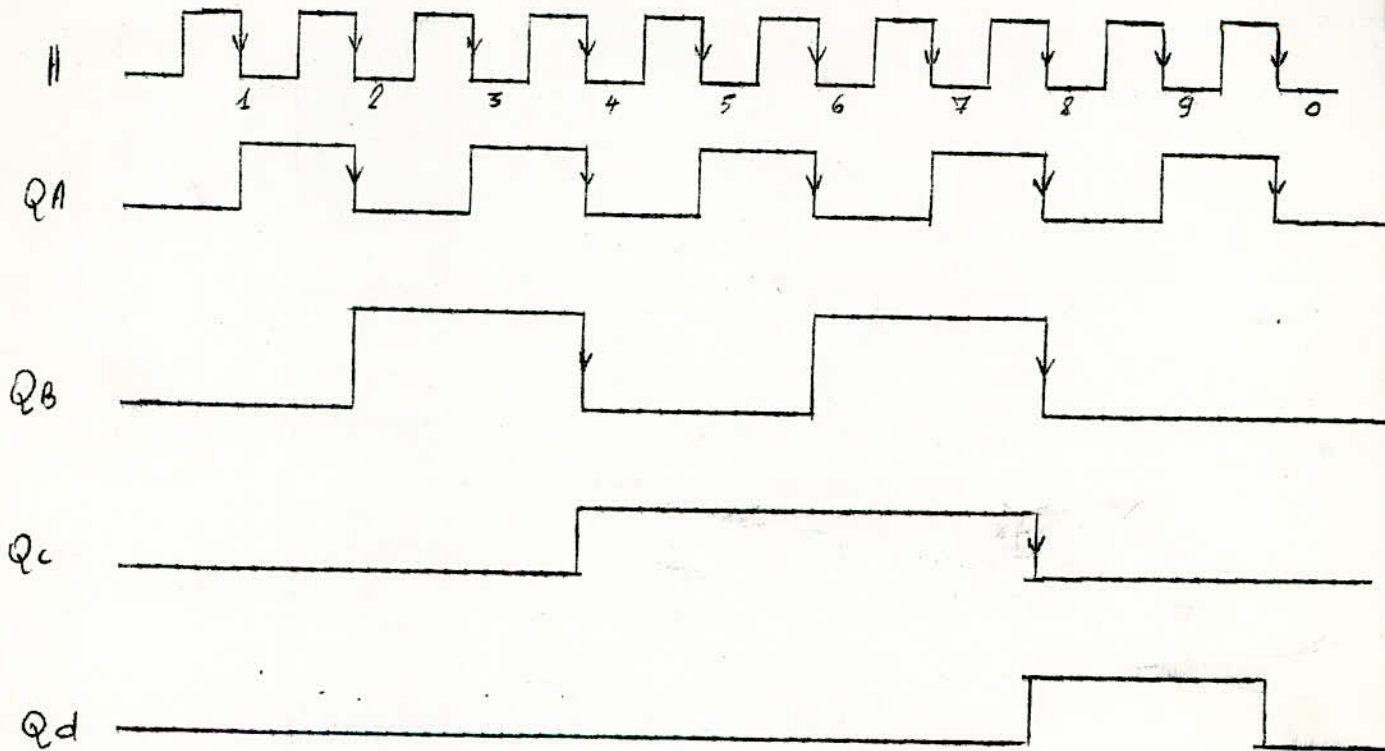
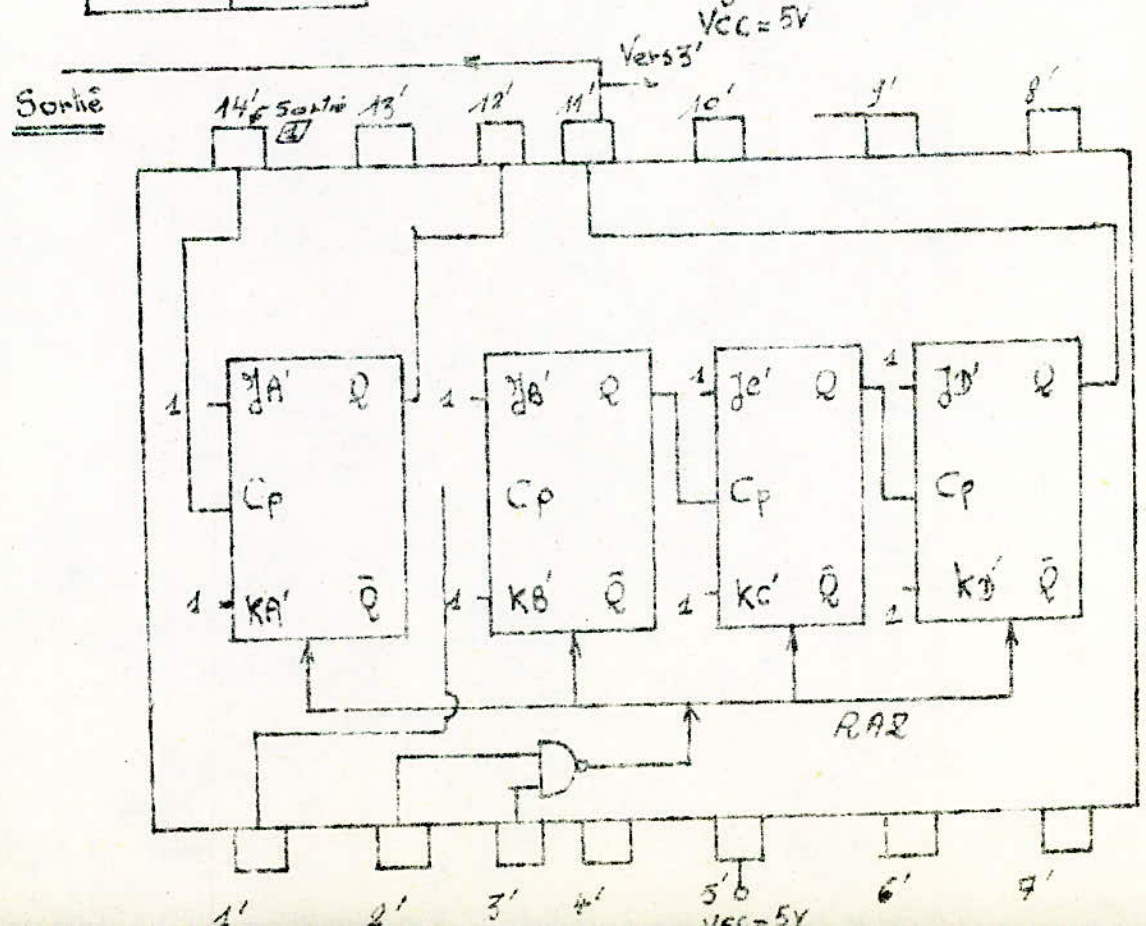
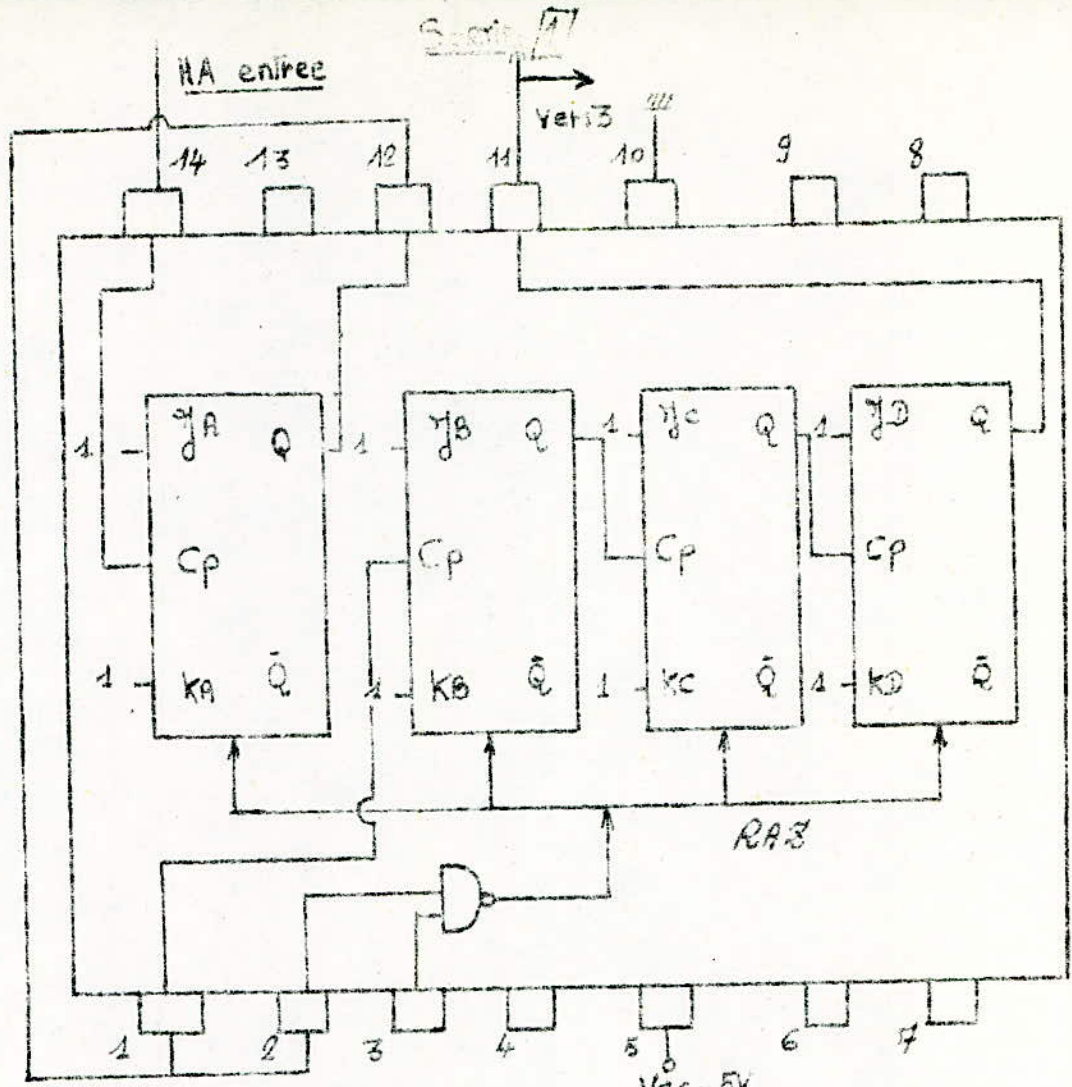


DIAGRAMME DES PHASES

On constate que la sortie de la bascule D fait passer une seule impulsion après 10 impulsions d'horloge c'est à dire que la fréquence est divisée par 10.

Cette décade très ordinaire se réalise au moyen du micro circuit logique SN7493.

Le schéma complet d'un diviseur par 100 est donné ci-après



FILTRE DE BOUCLE

Les impulsions de sortie du comparateur de phase ne sont pas directement exploitable, il faut les transformer en tension continue pour corriger la fréquence du VCO.

Ces impulsions sont de basses fréquences on utilise donc un filtre passe-bas qui va nous donner une tension continue proportionnelle à l'aire de ces impulsions. En général on utilise un filtre actif.

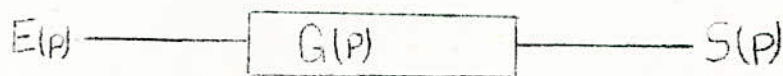
Dans le domaine des basses fréquences les filtres passifs présentent de graves inconvénients: les inductances deviennent lourdes, volumineuses, coûteuses et de mauvaise qualité.

On leur préfère les filtres actifs dont les avantages sont nombreuses

- Coefficient de surtension aussi grand que l'on voudra
- Faible encombrement
- Faible poids; prix
- facilité de réglage.

ETUDE DU FILTRE1-RAPPEL DE THEORIE

Soit un système ayant une fonction de transfert $G(p)$



On définit la constante de position K_p par:

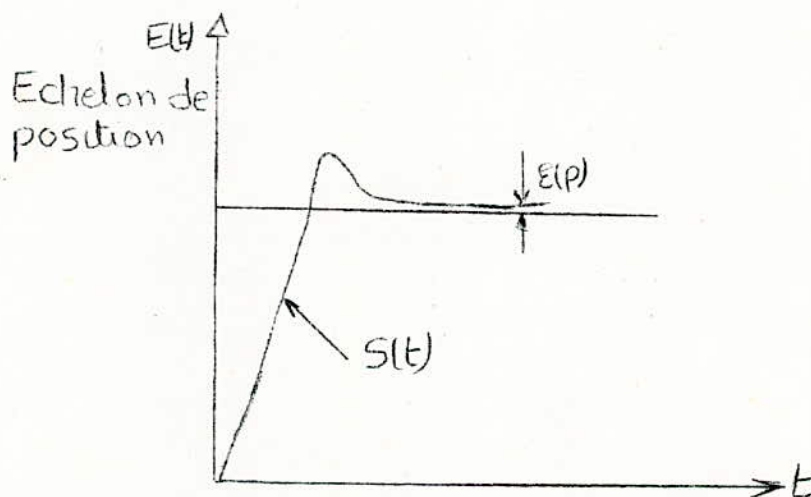
$$K_p = \lim_{p \rightarrow 0} G(p)$$

la constante de vitesse K_v :

$$K_v = \lim_{p \rightarrow 0} pG(p)$$

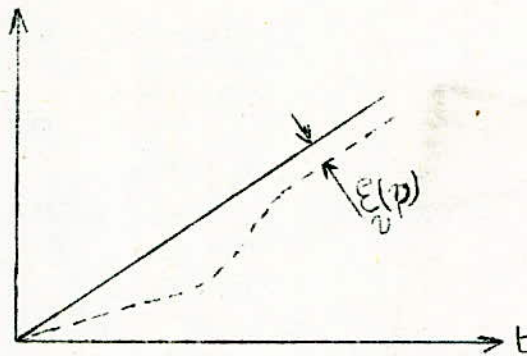
la constante d'accélération $K_a = \lim_{p \rightarrow 0} p^2 G(p)$

on a les réponses suivantes pour différentes excitations:



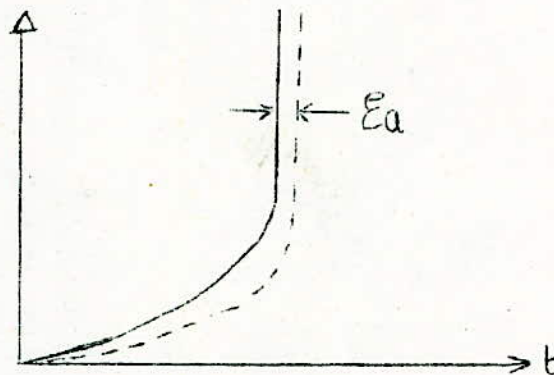
$$E(p) = \frac{1}{1 + K_p}$$

Rampe



$$\epsilon_v = \frac{1}{K_v}$$

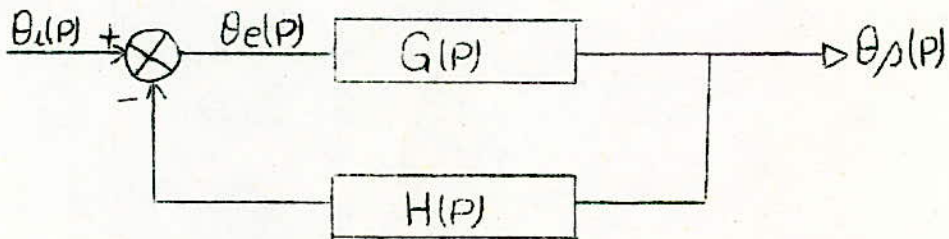
vitesse



$$\epsilon_a = \frac{1}{K_a}$$

accélération

Si on a un système bouclé;



On a $\theta_e(p) = \theta_d(p) - \theta_s(p)H(p) = \theta_d(p) - H(p)G(p)\theta_e(p)$

$$\Rightarrow \theta_e(p) = \frac{\theta_d(p)}{1 + H(p)G(p)} \quad \text{et} \quad \theta_s(p) = \frac{G(p)}{1 + H(p)G(p)} \theta_d(p)$$

L'équation caractéristique de la boucle est définie par:

$$1 + G(p)H(p) = 0$$

- l'ordre du système est le plus haut degré de $1 + G(p)H(p)$

- Le type du système est le nombre de pôles à l'origine de $G(p)H(p)$

on va étudier l'erreur de phase θ_e en fonction de l'entrée appliquée et du type de système.

Exemple: Système du type 1

$$G(p)H(p) = \frac{K}{P(P+a)} \Rightarrow \theta_e(p) = \frac{P(P+a)}{P^2+ap+K} \theta_L(p)$$

$$\theta_e(\infty) = \lim_{P \rightarrow 0} P \theta_e(P)$$

d'où les résultats suivants:

$$a) \theta_L(p) = \frac{K_0}{(Echelon)^P} \Rightarrow \varepsilon_p = \lim_{P \rightarrow 0} P \frac{P(P+a)}{P^2+ap+K} \cdot \frac{K_0}{P} = 0$$

$$b) \theta_L(p) = \frac{K_0}{p^2} \Rightarrow \varepsilon_v = \frac{K_0}{K} a$$

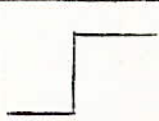
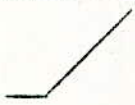

$$c) \theta_L(p) = \frac{K_0}{p^3} \Rightarrow \varepsilon_a = \infty \quad \text{croît avec le temps}$$

On fait le même calcul pour le type 2 ou

$$G(p)H(p) = \frac{K}{P^2(P+a)}$$

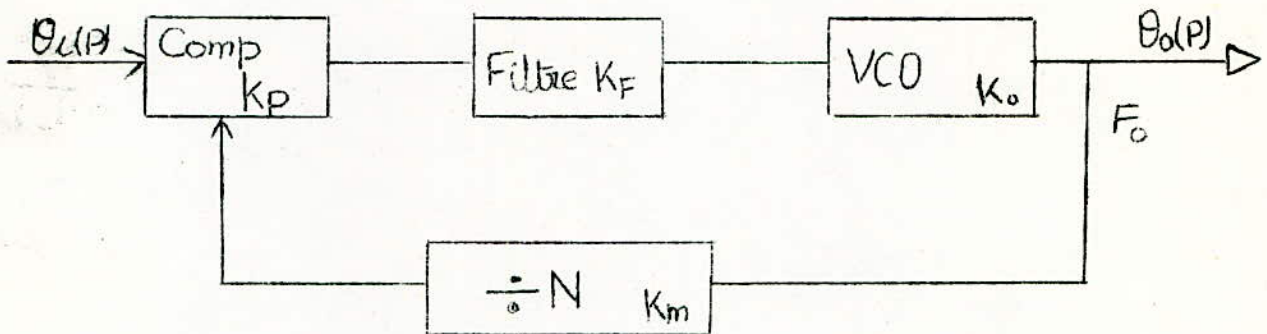
et le type 3 ou $G(p)H(p) = \frac{K}{P^3(P+a)}$

on obtient le tableau suivant

θ_L	Type 1	Type 2	Type 3
	0	0	0
	$\frac{K_0}{K} a$	0	0
	Croissante	$\frac{a}{K}$	0

Pour notre système on choisit une boucle du 2^{ème} ordre et du type 2 pour sa simplicité car ses performances en stabilité et précision nous conviennent comme on va le voir ultérieurement.

2- FONCTION DE TRANSFERT DU SYNTHÉTISEUR



La fonction de transfert de la boucle est:

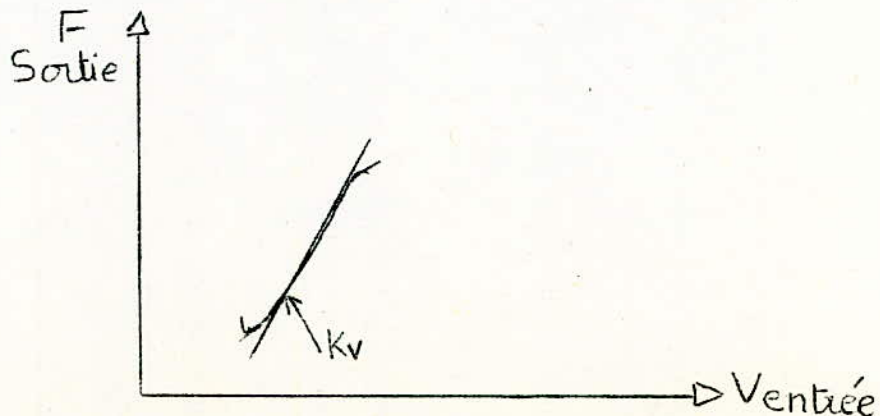
$$F(p) = \frac{\theta_o(p)}{\theta_{cl}(p)} = \frac{K_p K_F K_o}{1 + K_p K_F K_o K_m}$$

K_p est une constante et dépend du type de circuit intégré choisi.

$K_m = \frac{1}{N}$ division par N

$K_o = \frac{K_v}{p}$ où K_v est la pente du VCO en rad/s/volt

(la phase est l'intégrale de la fréquence)



$$H(p)G(p) = K_p K_f K_o K_m = K_p \cdot K_f \cdot \frac{1}{N} \cdot \frac{K_v}{P}$$

On choisit la boucle de 2 ordre et du type 2 donc du

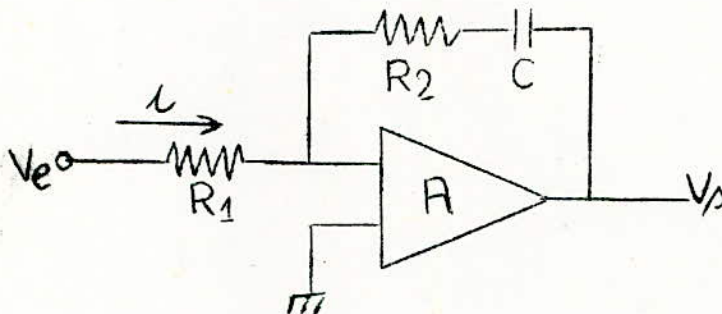
type: $\frac{(P+a)K}{P^2}$

Il faudra donc un filtre du type $\frac{(P+a)K'}{P}$

avec $K' = \frac{KN}{K_p K_v}$

D'après le tableau précédent, si l'on veut que le synthétiseur se verrouille sur la fréquence déterminée, sans erreur de phase il faut que la boucle soit du type 2 au moins, car à un échelon de position de fréquence correspond une rampe en phase (la phase est l'intégrale de la fréquence) la grandeur asservie est la phase.

EXEMPLE d'un filtre du type 2



ON a: $I = \frac{V_e}{R_1}$ le même courant passe par R_2 car

l'amplificateur opérationnel présente une impédance

infinie donc: $I = -\frac{V_s}{Z_2}$ avec $Z_2 = R_2 + \frac{1}{Cp}$

$$\Rightarrow \frac{V_s}{V_e} = \frac{R_2 + \frac{1}{Cp}}{R_1} = \frac{1 + R_2 Cp}{R_1 Cp} = K_F$$

$$K_F = \frac{R_2}{R_1} \cdot \frac{P + \frac{1}{R_2 C}}{P}$$

L'équation caractéristique de la forme $1 + GH = 0$ s'écrit

$$\text{alors: } 1 + \frac{K_p K_v}{N} \cdot \frac{P + \frac{1}{R_2 C}}{\frac{R_1}{R_2} P^2} = \frac{N R_1}{R_2} \frac{P^2 + K_p K_v P + \frac{K_p K_v}{R_2 C}}{N \frac{R_1}{R_2} P^2} = 0$$

$$\Rightarrow P^2 + \frac{K_p K_v R_2}{N R_1} P + \frac{K_p K_v}{N R_1 C} = 0$$

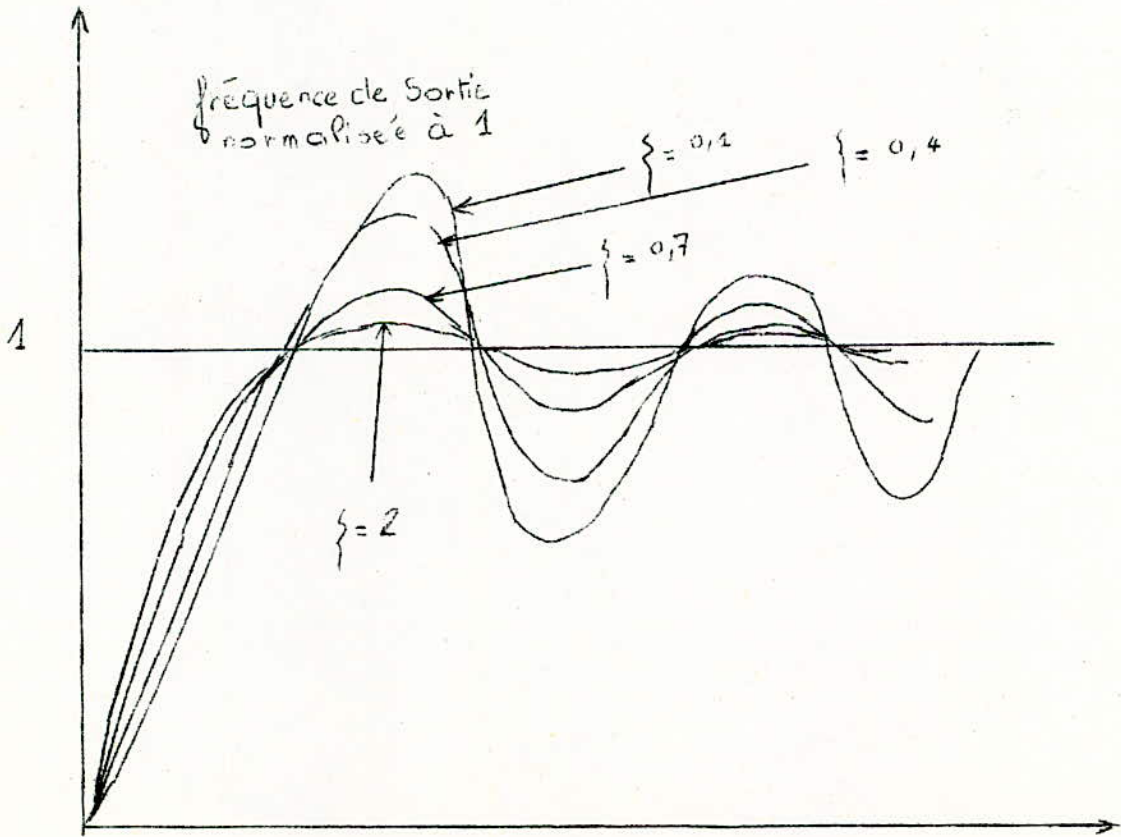
On identifie cette équation à l'équation

$$P^2 + 2\omega_n \zeta P + \omega_n^2 = 0$$

On aura:

$$\left\{ \begin{array}{l} 2\omega_n \zeta = \frac{K_p K_v R_2}{N R_1} \\ \omega_n^2 = \frac{K_p K_v}{N R_1 C} \end{array} \right.$$

La réponse d'un système du 2^{ème} ordre 2^{ème} type est donnée par le réseau de courbe



On choisit ζ de manière à avoir par exemple une erreur de 5%

à $\omega_n t$ fixée.

On choisit ensuite t_0 le temps pour lequel on a cette condition ce qui impose ω_n . Si on fixe l'un de ces trois composantes on obtient les 2 autres. (car on ne que le rapport $\frac{R_2}{R_1}$ et le produit $R_1 C$)

3- CALCUL PRATIQUE DES ELEMENTS

indépendamment des autres paramètres on peut fixer le facteur de surtension optimal d'après le diagramme par exemple $\xi = 0,5$ on prend $\omega_n t = 5$, supposons pour cette valeur on a une erreur de 5% sur la fréquence. On choisit un autre $\omega_n t$ si on veut un pourcentage d'erreur désiré.

par exemple on fixe $t = t_0$ d'où ω_n ($\omega_n t = 5 \rightarrow \omega_n = \frac{5}{t_0}$)
connaissant ω_n et ξ on déduit R_1, R_2, C

4- ETUDE DE LA STABILITE

On a: $1 + GH = 0$ L'équation caractéristique

$$1 + GH = p^2 + 2 \omega_n t \xi p + \omega_n^2 t^2$$

d'après le critère de NIQUIST relative la stabilité

"un système linéaire est stable si toutes les racines de l'équation $1 + GH$ ont une partie réelle négative "

le problème de la stabilité revient donc à étudier

$1 + GH$: déterminer s'il existe des racines de $1 + GH$

à droite de l'axe complexe ou sur cette axe. S'il en

existe le système est instable sinon il est stable.

dans notre cas les racines sont à gauche de l'axe complexe

Donc le systeme est stable.

Puisque le gain de l'amplificateur operationnel diminue avec la frequence, on utilise dans la pratique un montage DARLINGTON à Trois etages pour augmenter l'impedance d'entree

5- MONTAGE DARLINGTON

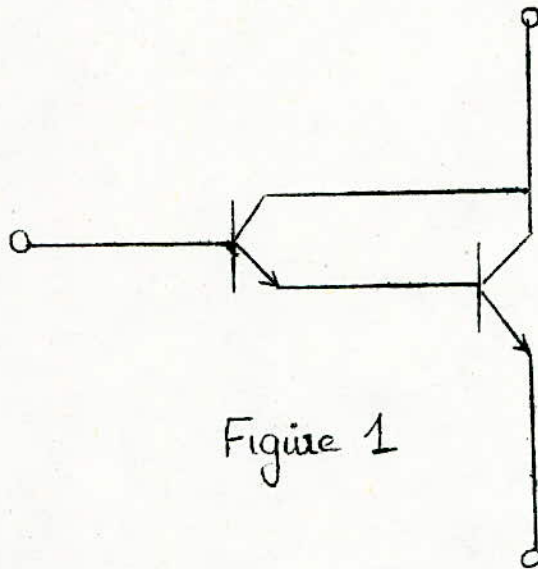


Figure 1

Le montage Darlington dont le schéma de principe est donné par la figure ci-dessus (fig 1)

il possède les caractéristiques suivantes :

- Une grande impédance d'entrée.
- Un grand gain en courant.
- Une faible impédance de sortie.

nous allons montrer que le Darlington est équivalent à

Un transistor unique dont nous calculer les paramètres.

Le schéma équivalent est donné par la figure 2

Nous allons nous attacher à calculer les paramètres H_{ij} du schéma équivalent

5-1 DETERMINATION DE H_{11} ET DE H_{21}

Ces deux grandeurs sont définies par les relations suivantes:

$$H_{11} = \left(\frac{V_1}{I_1} \right)_{V_2=0}$$

$$H_{21} = \left(\frac{I_2}{I_1} \right)_{V_2=0}$$

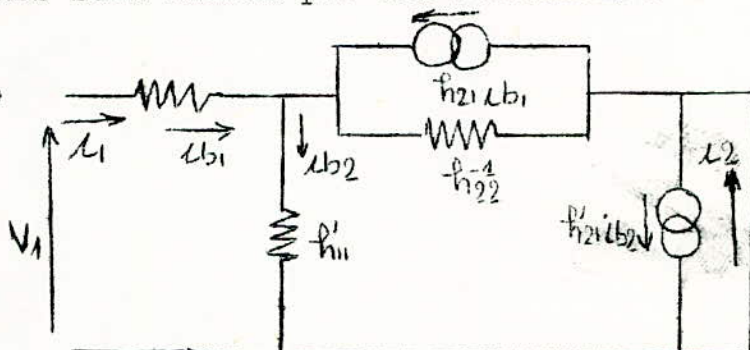


Figure 3

D'après le schéma de la figure 3 on a:

$$I_1 - I_{b2} - h'_{21} I_{b2} + I_2 = 0$$

$$\Rightarrow I_{b2} = \frac{I_1 + I_2}{1 + h'_{21}} \quad \text{--- (1)}$$

Les résistances h'_{11} et h'_{22} forment un diviseur de courant ce qui donne:

$$I_{b2} = \frac{h'_{22}}{h'_{11} + h'_{22}} (I_1 + h'_{21} I_1) = \frac{1 + h'_{21}}{1 + h'_{11} h'_{22}} I_1 \quad \text{--- (2)}$$

$$V_1 = h'_{11} I_1 + h'_{11} I_{b2} = \left\{ h'_{11} + h'_{11} \frac{1 + h'_{21}}{1 + h'_{11} h'_{22}} \right\} I_1$$

$$\frac{v_1}{I_1} = H_{11} = h_{11} + h'_{11} \frac{1 + h_{21}}{1 + h'_{11} h_{22}}$$

Si $h'_{11} h_{22} \ll 1$ et $h_{21} > 1$

$$\Rightarrow H_{11} = h_{11} + h_{21} h'_{11}$$

D'après les relations 1 et 2

$$(I_1 + I_2)(1 + h'_{21} h_{22}) = (1 + h'_{21})(1 + h_{21}) I_1$$

$$\Rightarrow H_{21} = \left(\frac{I_2}{I_1} \right)_{v_2=0} = \frac{h_{21} + h'_{21} + h_{21} h'_{21} - h'_{11} h_{21}}{1 + h'_{11} h_{22}}$$

dans la mesure où $h_{21} > 1$ $h'_{21} > 1$ $h'_{11} h_{22} < 1$

On a:

$$H_{21} \approx h_{21} h'_{21}$$

5-2 DETERMINATION DE H12 ET H22

Ces deux grandeurs sont définies par les relations suivantes:

$$(Fig 4) \quad H_{12} = \left(\frac{V_1}{V_2} \right)_{I_1=0} \quad H_{22} = \left(\frac{I_2}{V_2} \right)_{I_1=0}$$

Voir figure 4 on a:

$$v_1 = R'_{11} i_{b2}$$

$$v_2 = \frac{1 + R'_{11} h'_{22}}{R_{22}} i_{b2}$$

$$\Rightarrow H_{12} = \frac{R'_{11} h'_{22}}{1 + R'_{11} h'_{22}}$$

Ce qui donne dans le cas ou $R'_{11} h'_{22} < 1$

$$H_{12} \approx 0$$

On a encore

$$i_2 = \left\{ \frac{R_{22} (1 + h'_{21})}{1 + R'_{11} h'_{22}} + h'_{22} \right\} v_2$$

$$\Rightarrow H_{22} = h'_{22} + \frac{R_{22} (1 + h'_{21})}{1 + R'_{11} h'_{22}}$$

ce qui donne dans le cas particuliers ou $R'_{11} h'_{22} < 1$

$$h'_{21} > 1$$

$$\Rightarrow H_{22} = + h'_{21} h'_{22}$$

5-3 EXEMPLE NUMERIQUE

Amplificateur Darlington à 3 etages

transistors utilises 2N2222 a $V_{cc} = 24V$ on a:

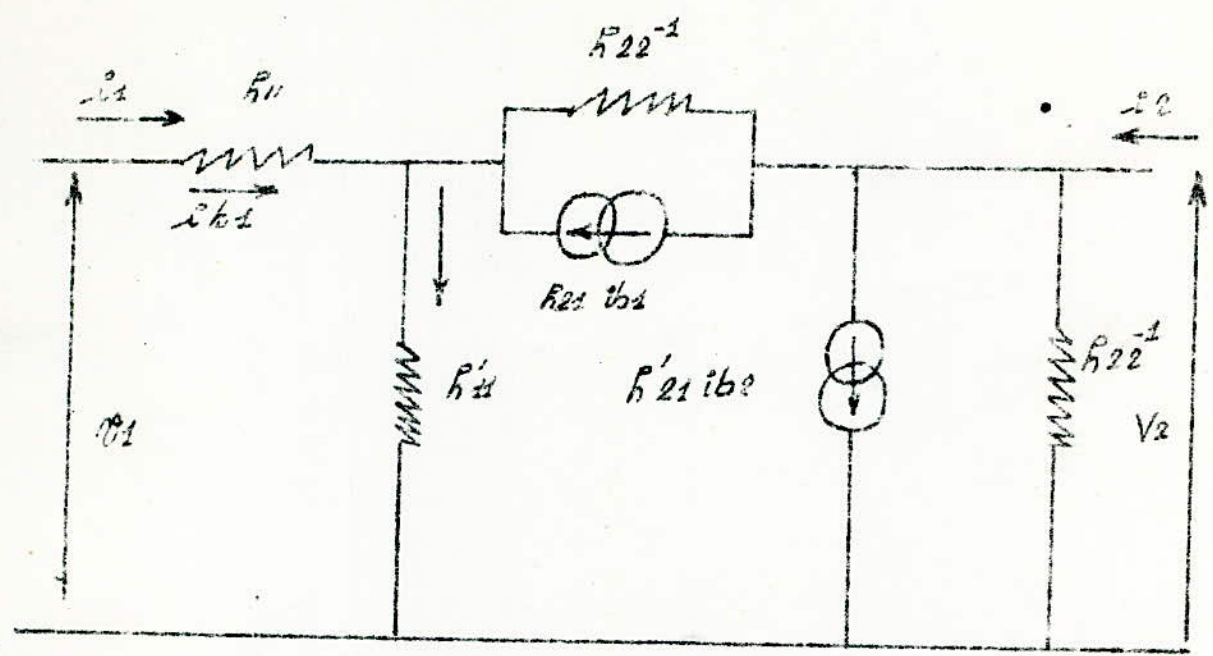


Fig 2
schéma équivalent du Darlington.

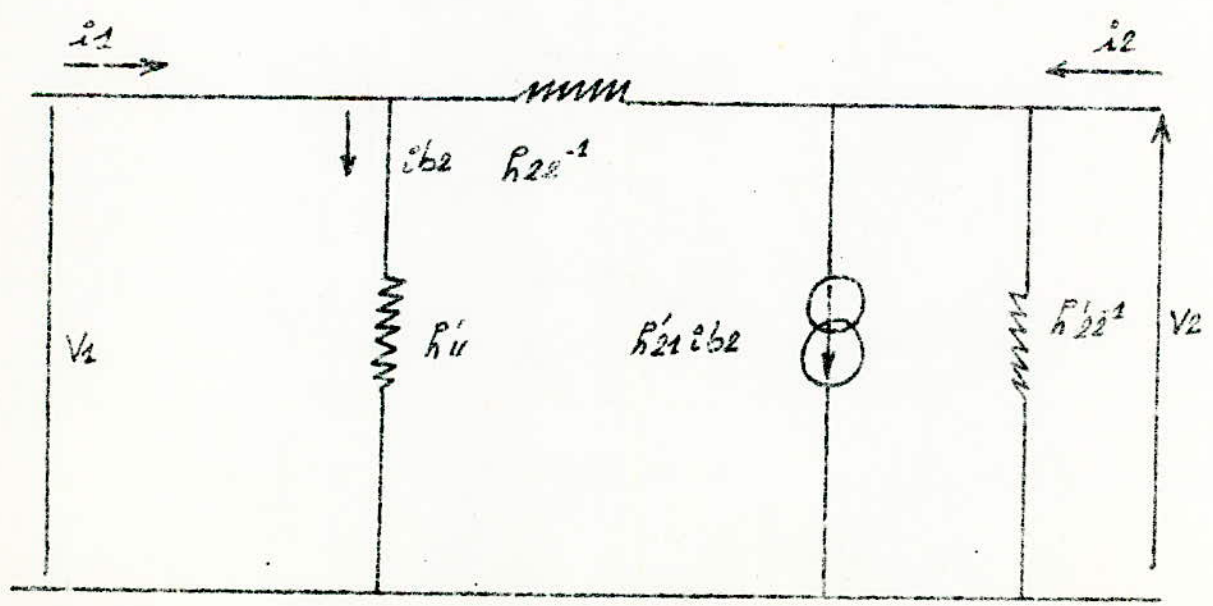


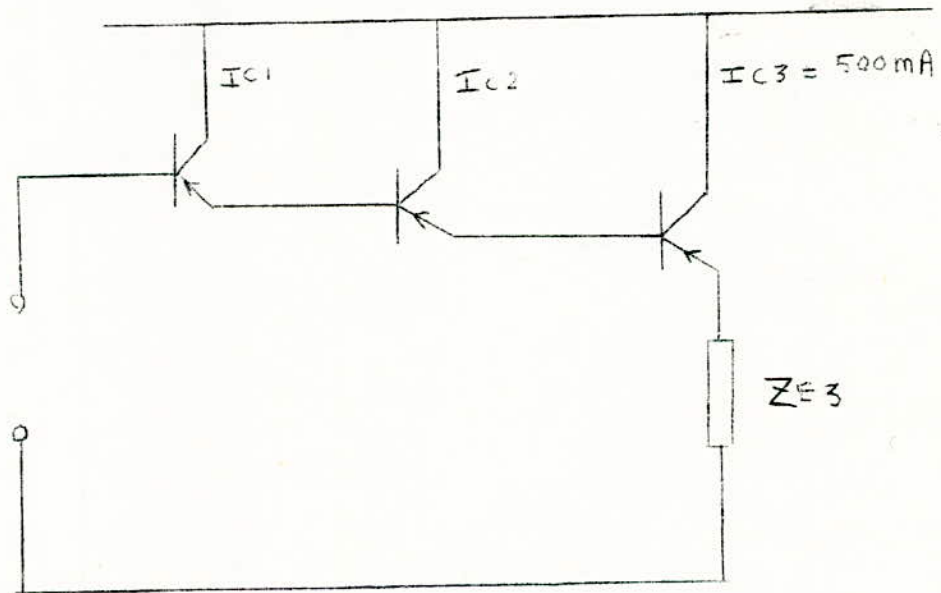
Fig 4
Détermination de H_{12} et H_{22} .

$$h_{21} = 50 \quad I_c = 500 \text{ mA} \quad V_{BE} = 1,2 \text{ V}$$

$$h_{21} = 100 \quad I_c = 10 \text{ mA} \quad V_{BE} = 0,7 \text{ V}$$

$$h_{21} = 50 \quad I_c = 100 \text{ } \mu\text{A} \quad V_{BE} = 0,5 \text{ V}$$

Schema de principe du Darlington a 3 etages:



Calcul du gain en courant:

$$H_{21 \text{ total}} \approx h_{21(1)} \times h_{21(2)} \times h_{21(3)} = 250\,000$$

Calcul de l'impédance d'entrée

$$Z_{\text{entree}} = R_{21(E1)} + h_{21(E1)} R_{21(E2)} + h_{21(E1)} h_{21(E2)} R_{21(E3)} Z_{E3}$$

On a:

$$R_{H(3)} = \frac{V_{BE3}}{I_{B3}} = \frac{1,2}{10 \mu A} = 120 \Omega$$

$$R_{H(2)} = \frac{V_{BE2}}{I_{B2}} = \frac{0,7 V}{0,1 \mu A} = 7 k\Omega$$

$$R_{H(1)} = \frac{V_{BE1}}{I_{B1}} = \frac{0,5 V}{2 \mu A} = 250 k\Omega$$

On aura donc si l'amplificateur est chargé par $Z_{E3} = 20 \Omega$

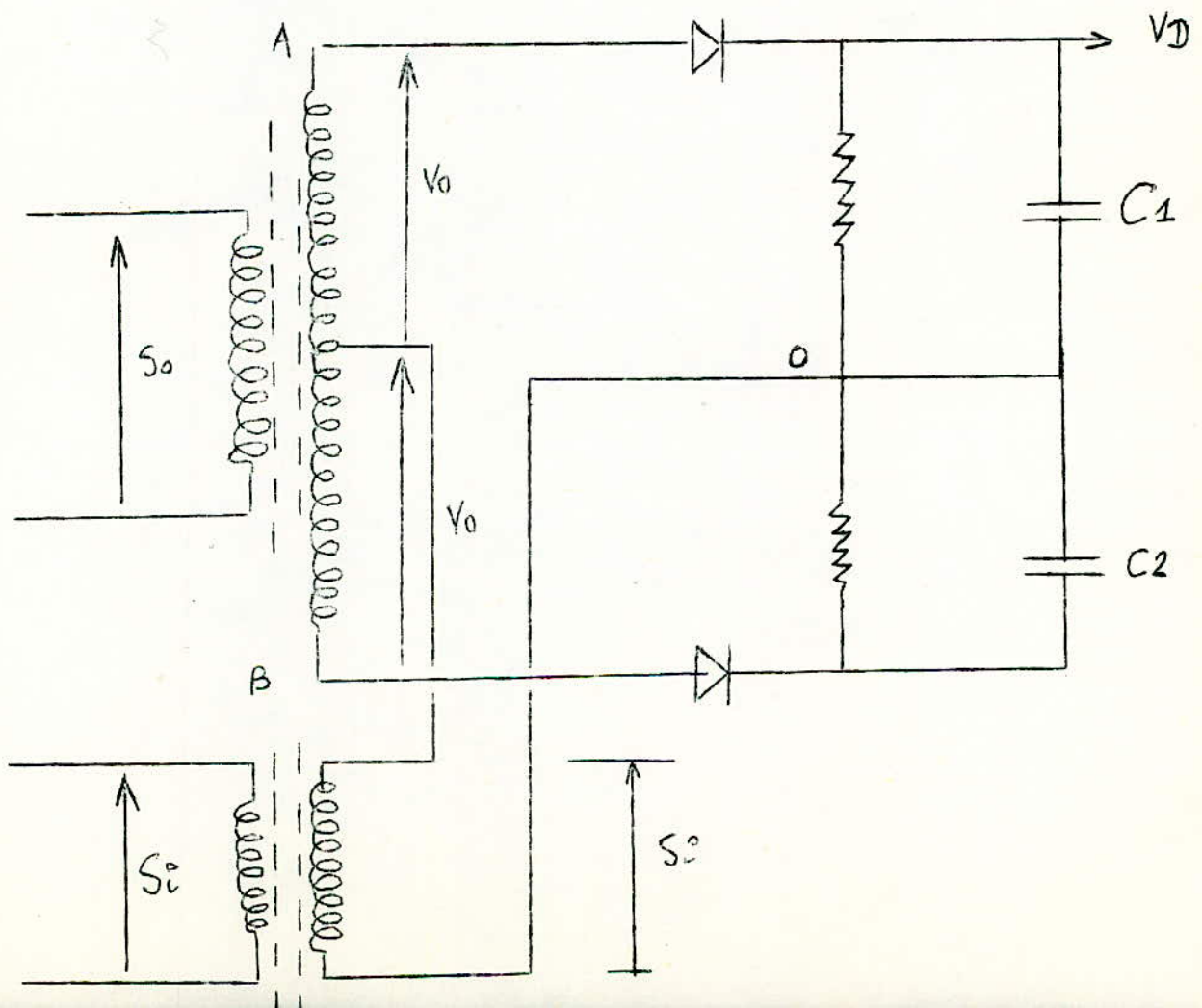
$$Z_{entree} \approx 7 M\Omega$$

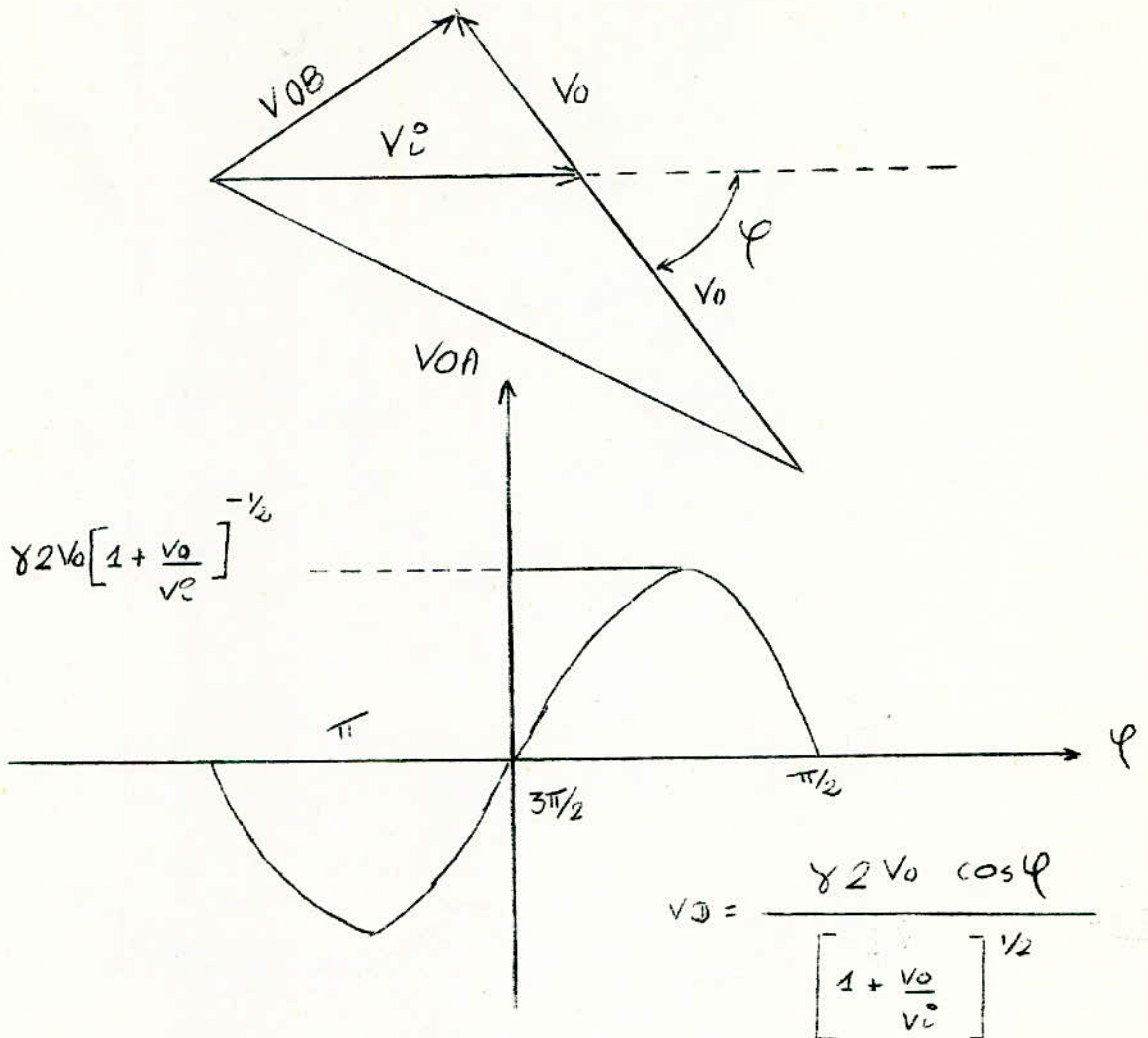
COMPARATEUR DE PHASE

C'est un discriminateur de phase destine à elaborer un signal en fonction de l'ecart angulaire entre les vecteurs representatifs de deux tensions alternatifs ou l'ecart entre deux signaux numeriques(signal carre ou rectangulaire)

1- SCHEMAS CLASSIQUES

Le schema classique se compose de deux detecteurs d'amplitude alimentes l'un par la somme et l'autre par la difference de deux signaux





La tension alternative entre O et A à pour expression

$$(V_{OA})^2 = (V_i)^2 + (V_o)^2 + 2V_o V_i \cos \varphi$$

$$= V_i^2 \left[1 + \left(\frac{V_o}{V_i} \right)^2 \right] \left[1 + \frac{2V_o}{V_i} \cos \varphi \left(\frac{1}{1 + \left(\frac{V_o}{V_i} \right)^2} \right) \right]$$

Si V_o est faible par rapport à V_i on a :

$$V_{OA} = V_i \left[1 + \left(\frac{V_o}{V_i} \right)^2 \right]^{1/2} + \frac{V_o \cos \varphi}{\left[1 + \left(\frac{V_o}{V_i} \right)^2 \right]^{1/2}}$$

La tension continue aux bornes de la capacité C_1 est proportionnelle à cette valeur.

de même la tension sur C_2 sera proportionnelle à VAB

$$\begin{aligned} (V_{OB})^2 &= (V_i^0)^2 + (V_o)^2 - 2 V_o V_i^0 \cos \varphi \\ &= (V_i^0)^2 \left[1 + \left(\frac{V_o}{V_i^0} \right)^2 \right] \left[1 - \frac{2 V_o}{V_i^0} \cos \varphi \right] \end{aligned}$$

$$V_o \ll V_i^0$$

$$V_{OB} = V_i^0 \left[1 + \left(\frac{V_o}{V_i^0} \right)^2 \right]^{1/2} - \frac{V_o \cos \varphi}{\left[1 + \left(\frac{V_o}{V_i^0} \right)^2 \right]^{1/2}}$$

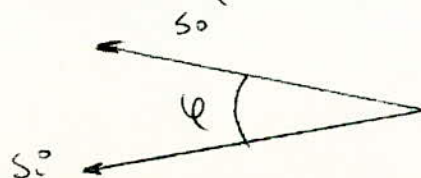
Le signal de sortie VD délivré par le détecteur de phase est proportionnel à la différence entre VOA et

$$V_{OB}: \quad V_D = V_{OA} - V_{OB}$$

$$V_D = \frac{\gamma 2 V_o \cos \varphi}{\left[1 + \left(\frac{V_o}{V_i^0} \right)^2 \right]^{1/2}}$$

ou γ : désigne le coefficient de proportionnalité

le signal VD varie sinusoidalement en fonction de l'angle de déphasage φ de S_o et S_i (voir figure)



le signal VD passe par 0 pour $\varphi_1 = \pi/2$ et $\varphi_2 = 3\pi/2$

Compte tenu de certaines conventions de signe, c'est le point $3\pi/2$ qui nous interesse le plus (explique ulterieurement)

$$\varphi = 3\pi/2 + \eta$$

avec η ecart des vecteurs par rapport à la position orthogonale.

$$VD = \frac{\sqrt{2} V_0 \cos(3\pi/2 + \eta)}{\left[1 + \left(\frac{V_0}{V_{i0}}\right)^2\right]^{1/2}} = KD \sin \eta$$

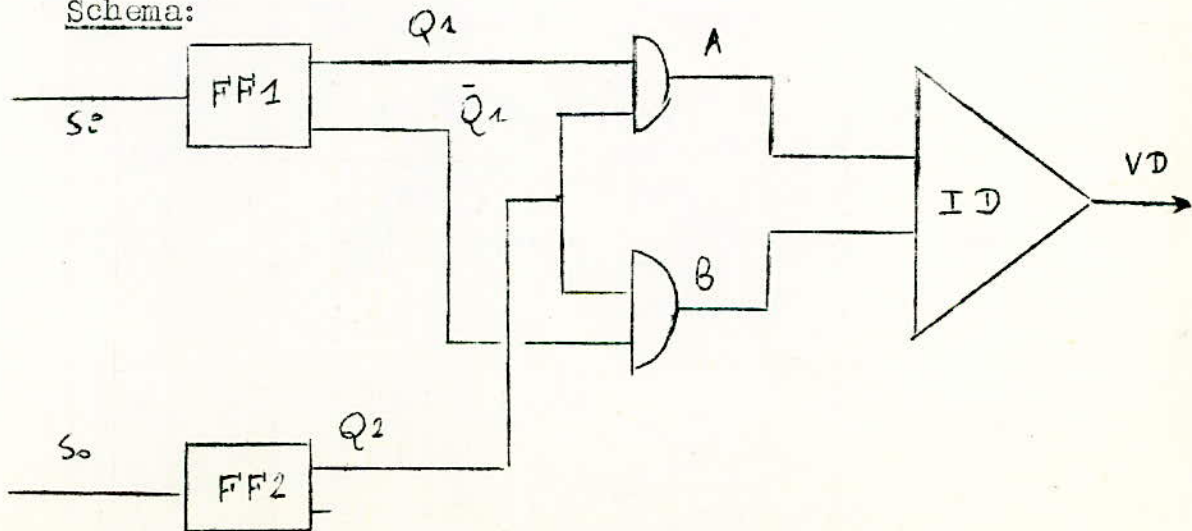
$$KD = \frac{\sqrt{2} V_0}{\left[1 + \left(\frac{V_0}{V_{i0}}\right)^2\right]^{1/2}} \quad (\text{en Volts})$$

Le developpement des circuits integres à permis

l'elaboration de nombreux type de detecteurs de phase bases sur les techniques des modulations en anneaux ou celle des circuits logiques. c'est cette derniere qui nous interesse dans notre etude.

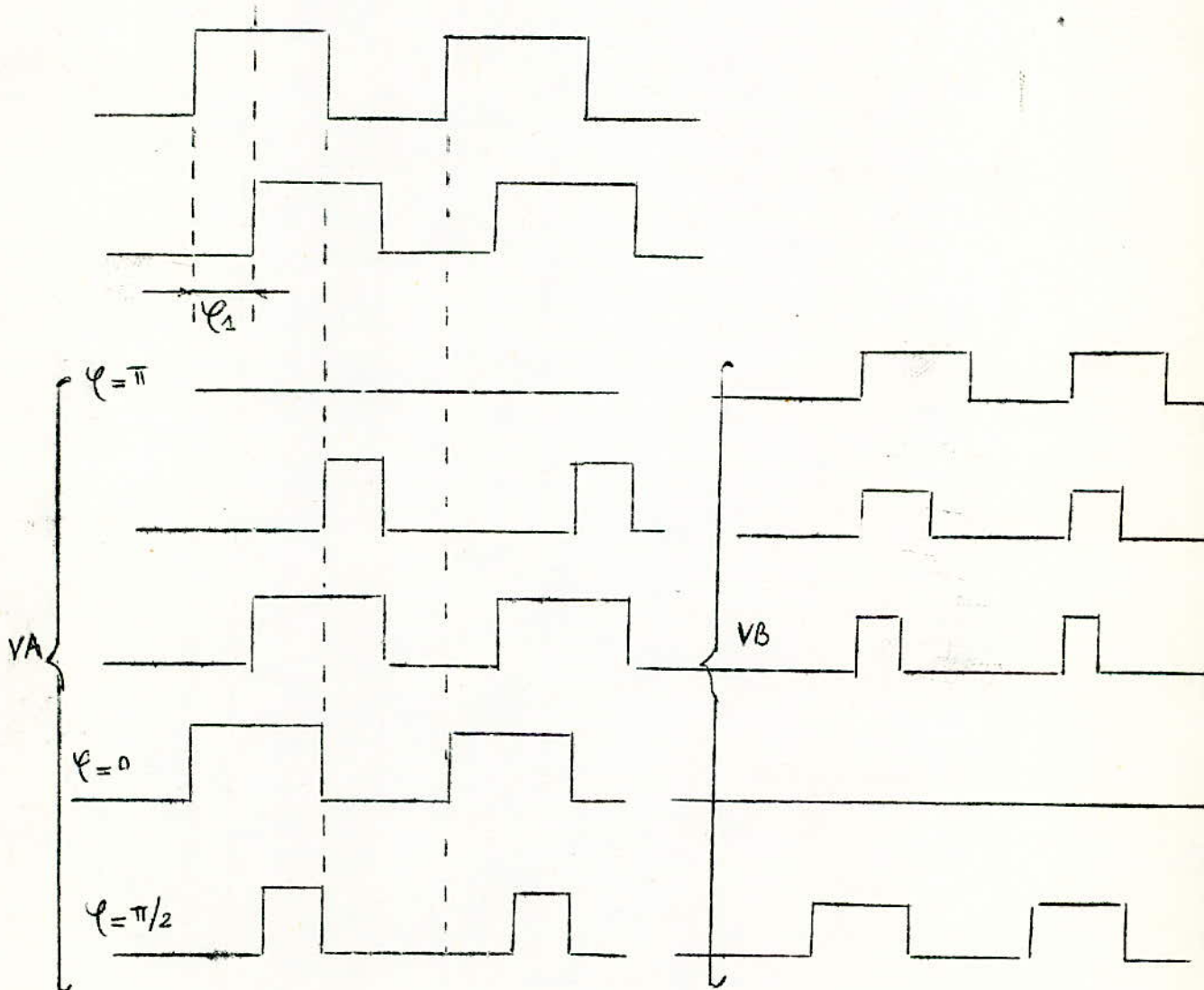
2- CIRCUITS LOGIQUES

Schema:

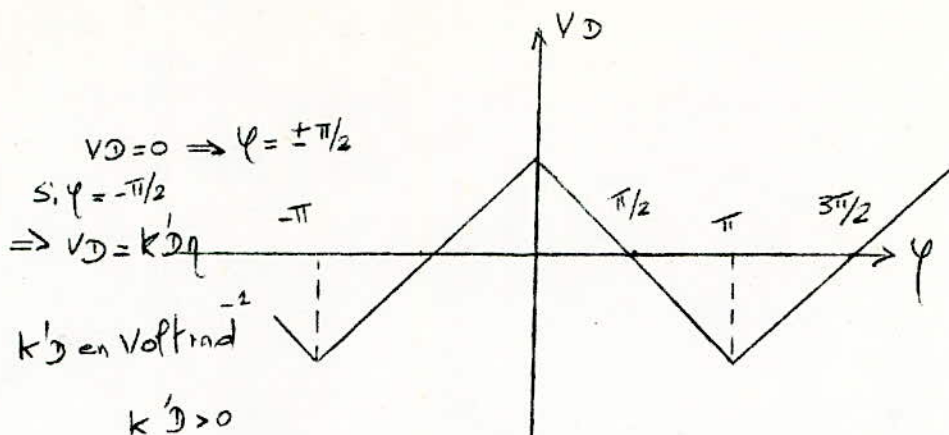


- il se compose de deux bascules bistables ou flip-flop (FF1, FF2).
 - de deux portes ET.
 - d'un integrateur et un amplificateur differentiel(ID)
- Si et So sont de formes rectangulaire.

Aux points A et B on obtient les chronogrammes suivants:



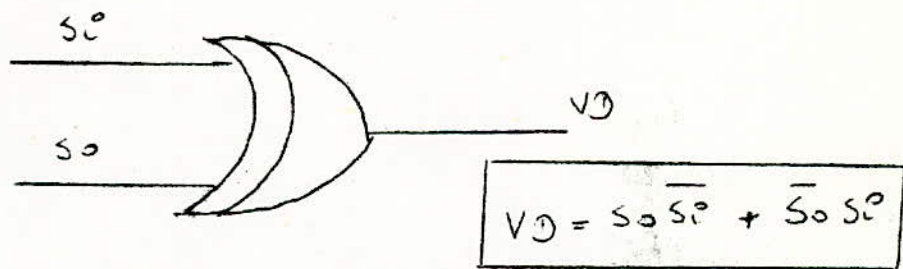
apres passage dans un filtre VA et VB sont appliques à un amplificateur differentiel qui delivre VD de forme rectangulaire:



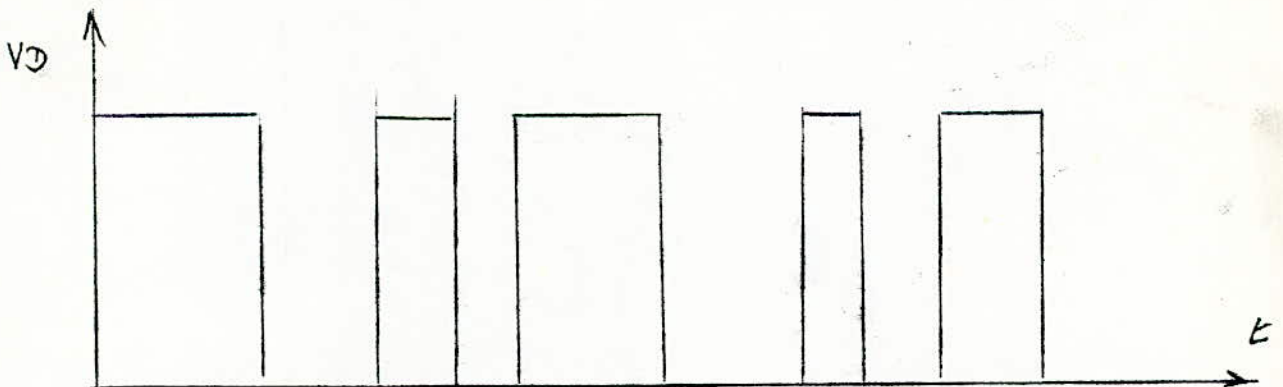
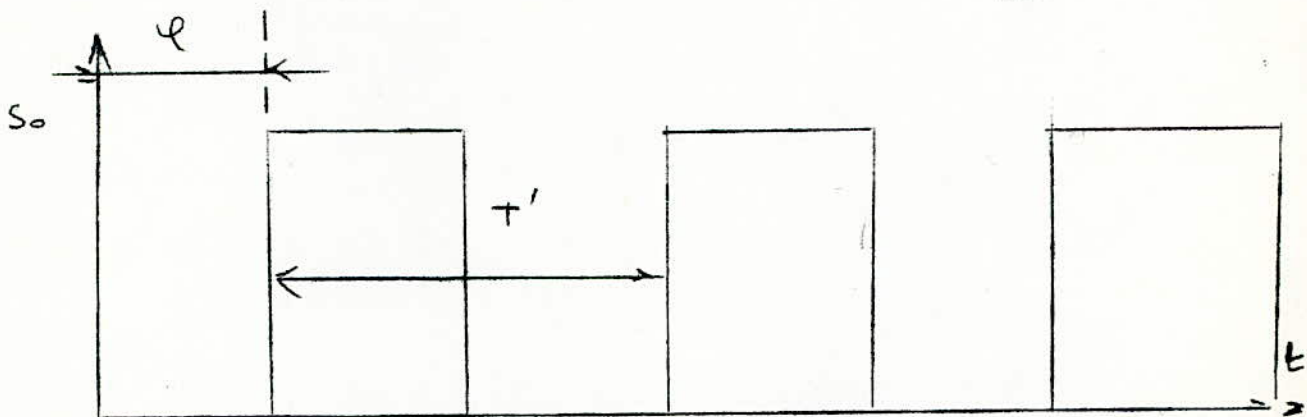
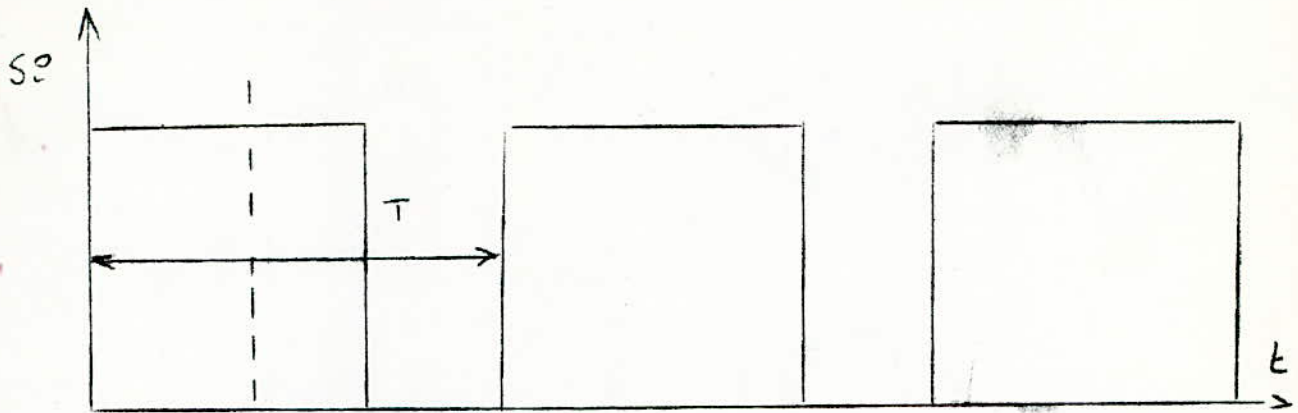
3- COMPARATEUR DE PHASE ET FREQUENCE

Dans l'étude précédente on a suppose que S_i et S_o n'avait comme différence que leur déphasage, leur fréquence étant la même. Mais dans notre cas ces deux signaux peuvent varier en phase et fréquence.

Le plus simple des comparateurs de phase peut être une porte "OU" Exclusif.



Il fonctionne en numérique et fournit des impulsions directement liées à la différence de phase (et de fréquence) entre le signal de référence (S_i) et le signal de comparaison (S_o). Lorsque ces deux signaux sont en phase et le reste, la boucle est "verrouillée" ou accrochée (c'est à dire le déphasage reste constant)

EXEMPLE

La tension continue de correction appliquée aux VCO sera proportionnelle à l'aire de ces impulsions.

Lorsque on asservira la phase il en de même de la fréquence car les signaux sont digitaux. Il existe des comparateurs

qui asservissent la phase et fréquence en même temps mais pour des raisons de "signes" de la tension de correction on utilise uniquement un comparateur de phase qui va nous donner une tension de correction toujours positif et dont l'amplitude varie avec le signal de comparaison plus le déphasage est important plus la fréquence de sortie est grande. Les éléments de la boucle sont choisis de telle façon que ce déphasage qui correspond à une erreur demandée ne change pas et présente une erreur infinie nulle.

Le comparateur de phase est réalisé avec un "OU" exclusif.

OSCILLATEUR COMMANDE PAR TENSION

V C O

C'est un oscillateur agencé de telle sorte que sa fréquence varie sous l'influence d'un signal de commande, généralement une tension.

Cet oscillateur est appelé " V.C.O " ou en anglais (voltage Controlled Oscillator"

Il est la pièce essentielle de tout synthétiseur.

Schema de principe

La figure 1 représente schématiquement un type d'oscillateur dont la fréquence d'oscillation est rendue variable par l'action d'une tension de commande.

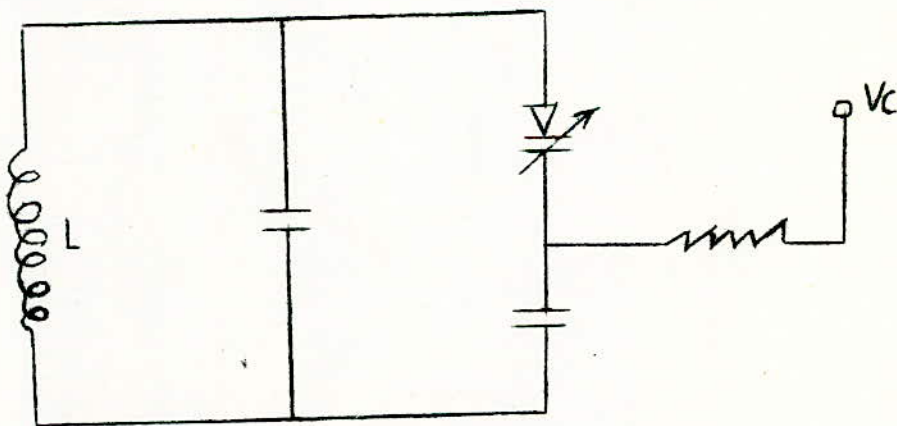


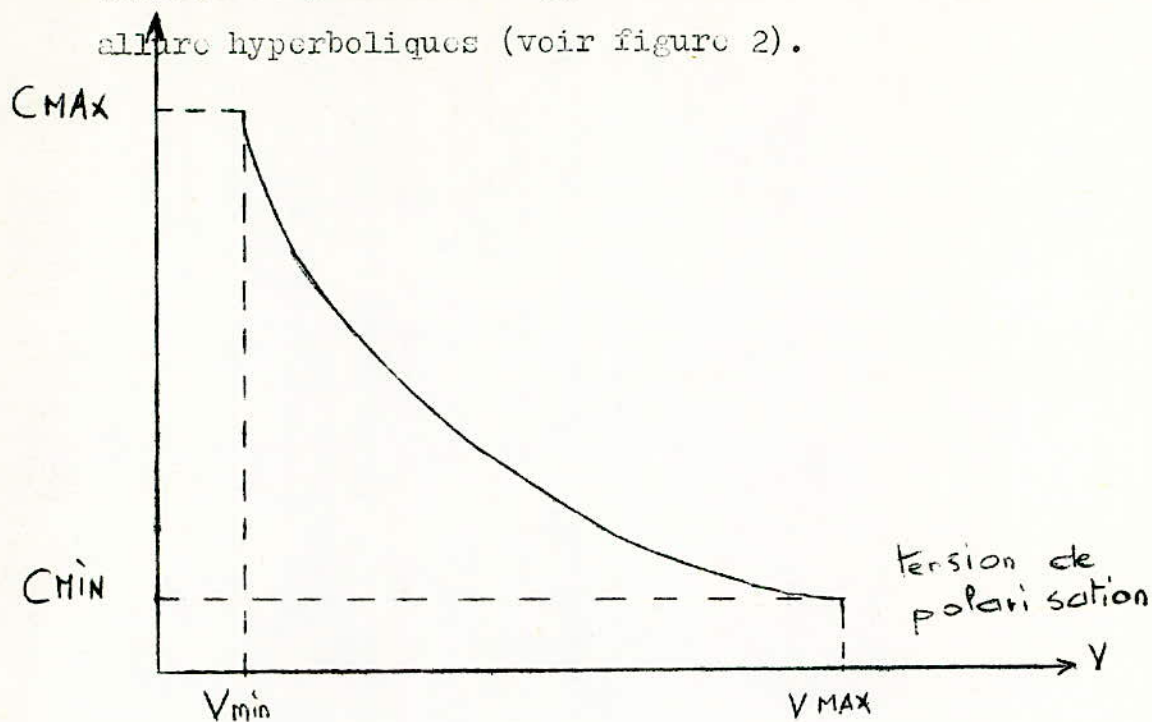
Fig 1

Cet oscillateur est un oscillateur du type sinusoidal.

Sa fréquence est définie par les éléments L et C du circuit accordé .

Une partie de la capacité est réalisée sous forme d'une diode varicap dont la capacité varie en fonction d'une

tension de polarisation, généralement cette fonction a une allure hyperboliques (voir figure 2).



Soit V_c la tension de polarisation de la diode avec

$$V_c = V_{c0} + \Delta V_c$$

où V_{c0} représente la polarisation au repos de la diode et ΔV_c le signal de commande proprement dit.

On peut donc écrire

$$C = \frac{a}{(V_c)^2} \quad C_0 = \frac{a}{(V_{c0})^2}$$

d'où

$$C = C_0 \frac{(V_{c0})^2}{V_c} = C_0 \frac{(V_{c0})^2}{(V_{c0} + \Delta V_c)^2} = C_0 \frac{(V_{c0} + \Delta V_c)^{-2}}{V_{c0}}$$

$$C = C_0 \left(1 + \frac{\Delta V_c}{V_{c0}} \right)^{-2}$$

Soit F la fréquence d'oscillation

$$F = \frac{1}{2\pi \sqrt{LC}} = \frac{1}{2\pi \sqrt{LC_0}} \times \left[1 + \frac{\Delta V_c}{V_{c0}} \right]$$

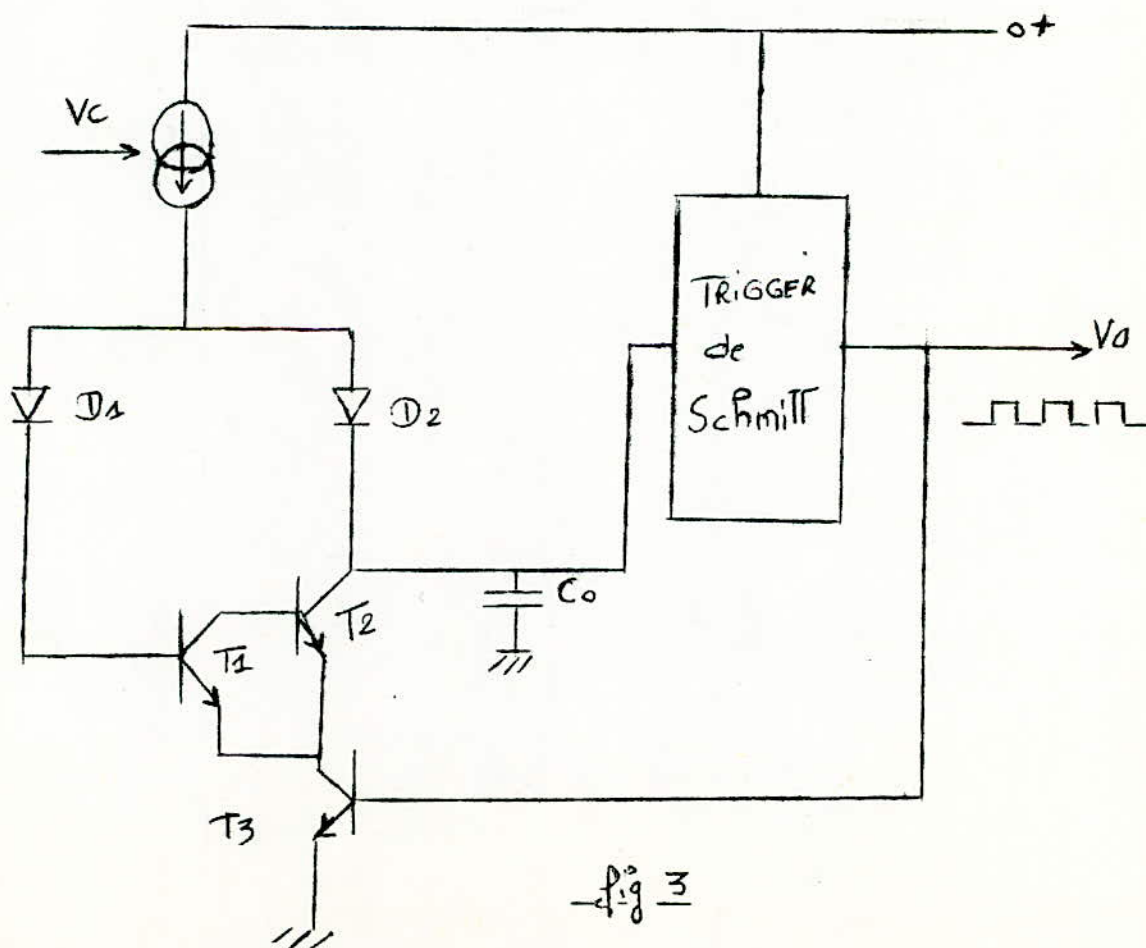
$$\tilde{F} = F_0 \left[1 + \frac{\Delta V_c}{V_{c0}} \right]$$

Où F_0 désigne la fréquence d'oscillation en l'absence de toute tension de commande (ΔV_c). Cette valeur représente la fréquence propre du VCO.

Autour de cette valeur la fréquence varie linéairement en fonction de signal de commande.

Le schéma de la figure 3 représente une autre configuration d'un VCO.

IL est composé d'une bascule de Schmitt dont les tensions d'enclenchement et de déclenchement sont prélevées aux bornes de la capacité C_0 .



Pendant le laps de temps où T_3 est bloqué la capacité C_0 est chargée à travers la diode D_2 par une source à courant constant, la valeur de ce courant étant fonction de la tension de commande V_c .

Quand la tension aux bornes de C_0 atteint le seuil supérieur de déclenchement de la bascule, celle-ci bascule et débloque le transistor T_3 ce qui permet à la capacité C_0 de se décharger et d'atteindre le seuil inférieur de la bascule qui bloque alors de nouveau le transistor T_3 .

Pendant la durée de décharge de C_0 , la source à courant constant débite à travers T_1 . Les transistors T_1 et T_2 étant identiques, la valeur du courant de décharge de C_0 est égale à celle de la charge. La tension aux bornes de C_0 est donc triangulaire, celle de V_0 à la sortie de la bascule étant rectangulaire.

La fréquence d'oscillation du système est donnée par l'expression

$$F_0 = \frac{V_c g_m}{2 \cdot C_0 (V_2 - V_1)}$$

Avec V_2 et V_1 les limites supérieures et inférieures de déclenchement de la bascule.

g_m est la transconductance de la source de courant constant.

On a donc

$$\Delta F_0 = k \cdot \Delta V_c$$

Cet exemple illustre la possibilité de réalisation d'un oscillateur VCO dont la variation ΔF_0 de fréquence à partir

de la valeur F_0 de sa fréquence d'oscillation propre, soit une loi linéaire en fonction d'un signal de commande ΔV_c .

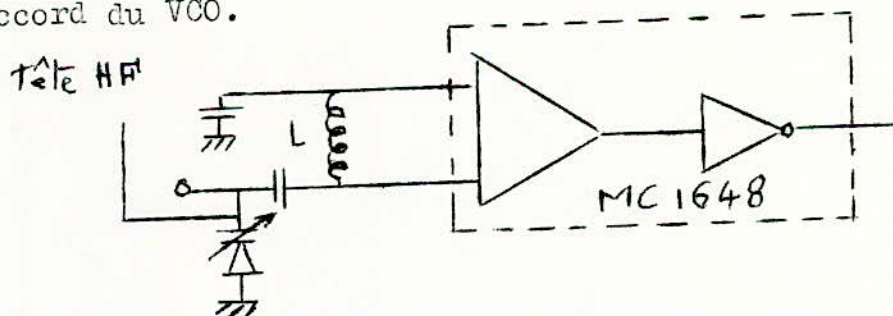
V C O I N T E G R E

Le développement des circuits intégrés a permis de réaliser un VCO ou VCM (multivibrateur commandé par tension)

En général, dans les PFI et pour de nombreux circuits intégrés le VCO est du type multivibrateur à couplage d'émetteur.

On utilise dans notre montage un circuit intégré de technologie TTL compatible ECL (il s'agit de MC1648) pour que la sortie soit compatible avec le premier circuit diviseur ECL (prescaler à modules variables)

On dispose d'une self à l'entrée du circuit intégré pour constituer avec la capacité variable du varicap un circuit d'accord du VCO.



La fréquence propre du VCO et la plage de fréquence désirée sont fixés par le choix de la self L et de la varicap. La tension de commande de la varicap sera utilisée sur la tête HF du récepteur d'où nécessité d'utiliser la même varicap dans le circuit d'accord de ce dernier.

CHAINE DE DIVISION

1- SYSTEME DE BASE

La boucle à verrouillage de phase d'un synthétiseur de fréquence à pour objet de réaliser l'égalité.

$$F_{\text{ref}} = \frac{F_{\text{sortie}}}{N} = F_{\text{Comparaison}}$$

La lettre N représente le rapport de division du diviseur programmable. Elle est relative au nombre entier de pas (le pas étant F_{ref}).

Avant l'arrivée des diviseurs rapides ECL, il était nécessaire de réduire la fréquence de sortie du VCO à une valeur pour laquelle une division programmable sera possible c'est pourquoi une première possibilité consisterait à faire une division fixe par M pour ramener la fréquence du VCO à une valeur compatible avec la division programmable.

Dans ce cas le pas entre deux canaux sera $M \cdot F_{\text{ref}}$ et on aura

$$F_{\text{ref}} = \frac{F_{\text{sortie}}}{N \times M}$$

N' : rapport de division du diviseur programmable

où N: rapport de division du diviseur programmable

$M \cdot F_{\text{ref}}$ est aussi appelé espace minimal entre canaux dans un synthétiseur à boucle unique.

L'étude dynamique de la boucle montre que la fréquence de référence impose une limite supérieure de la bande passante de la boucle sinon on aura une alteration du temps d'établissement en fréquence de la boucle ainsi qu'une instabilité en sortie du VCO. On devrait donc choisir M le plus petit

possible ce qui est en contradiction avec sa définition.

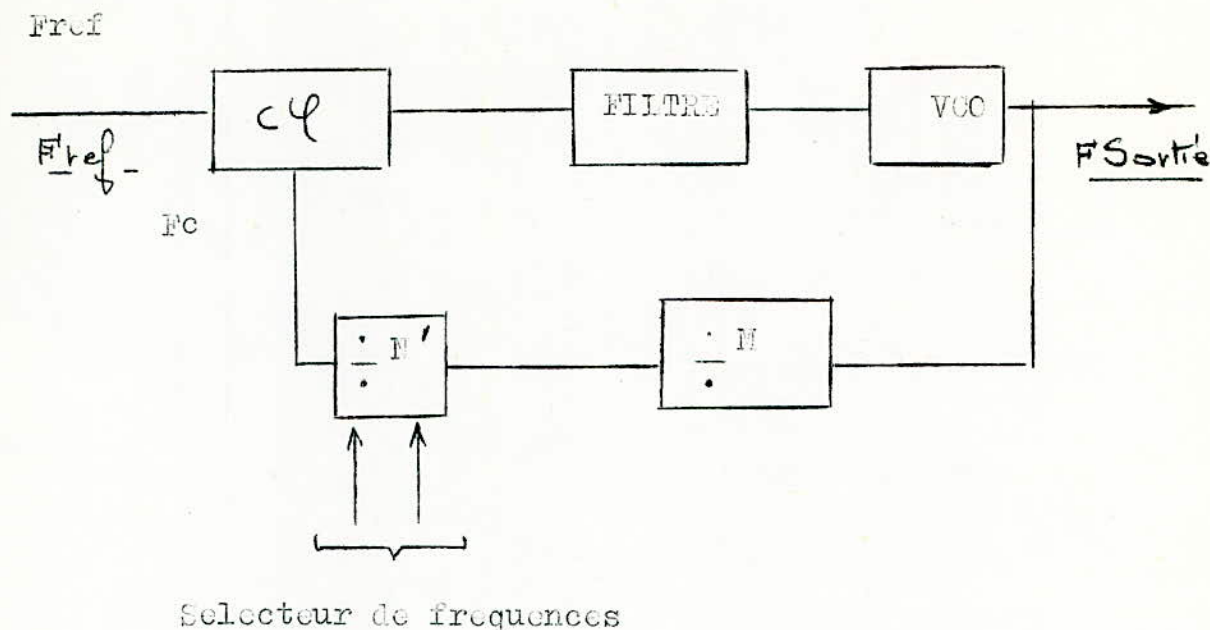


Fig 1 Schema de base d'un synthetiseur de
frequence à diviseur programmable

DEUXIEME POSSIBILITE

Cette 2^{em} possibilité consiste à faire travailler le VCO à une fréquence suffisamment basse pour permettre une division programmable directement en sortie de celui ci; la fréquence de sortie nécessaire étant produite par une multiplication de fréquence à la sortie du VCO (figure 2) avec cette technique, il était difficile d'obtenir une reponse spectrale satisfaisante du signal de sortie. En outre l'espacement minimal entre canaux était $M \cdot F_{ref}$, ce qui limitait les performances de la boucle pour un espacement donné.

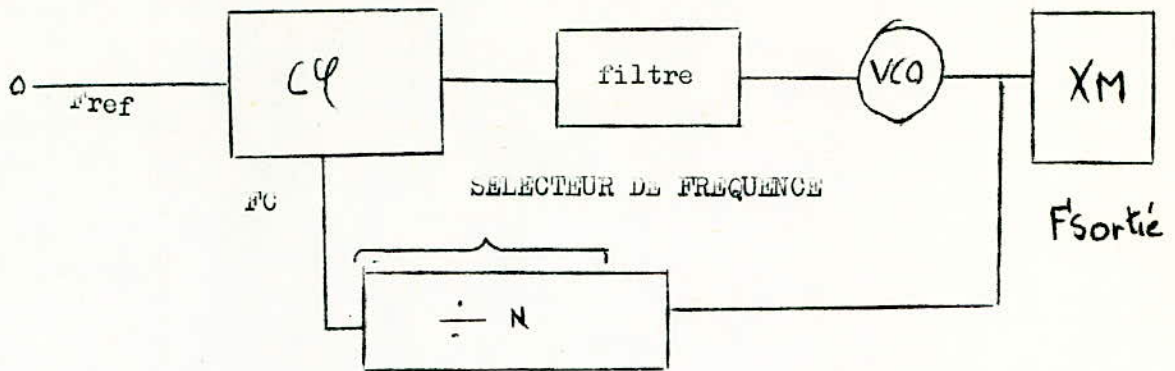


Fig 2

SYNTHETISEUR DE FREQUENCE AVEC CIRCUIT
MULTIPLICATEUR EN SORTIE

TROISIEME POSSIBILITE

Une autre possibilité souvent adaptée consiste à décaler la fréquence du VCO par un mélangeur (figure 3). L'effet de décalage de fréquence $F_{\text{décalage}}$ sur la fréquence de comparaison $F_{\text{comparaison}}$ est le suivant:

$$(1) \quad F_{\text{comp}} = \frac{F_{\text{sortie}} - F_{\text{décalage}}}{N}$$

c'est à dire

$$(2) \quad F_{\text{sortie}} = N F_{\text{Comp}} + F_{\text{décalage}}$$

Avec $F_{\text{comp}} = F_{\text{ref}}$ du verrouillage.

Dans l'équation (2) on remarque que cette technique donne une fréquence de référence égale à l'espacement du canal désiré sans compromettre les performances de la boucle. Mais l'introduction d'un décalage de fréquence présente comme inconvénients de réduire la stabilité de fréquence et de plus la sortie du VCO sera affectée par des raies parasites introduites par le décalage des fréquences dû au mélangeur.

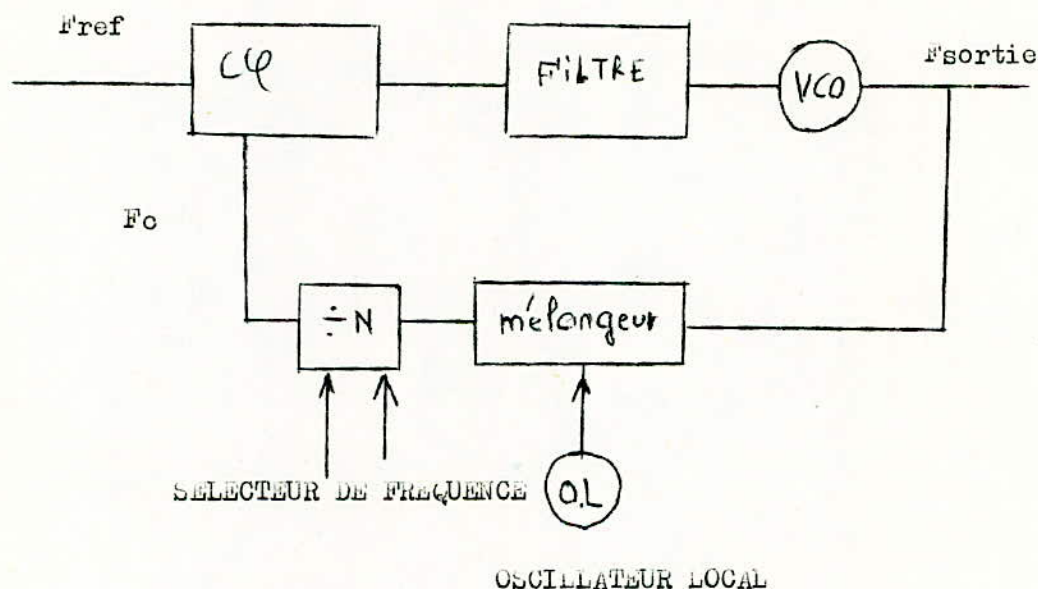


Fig 3

SYNTHETISEUR DE FREQUENCE AVEC CIRCUIT
VCO ET MELANGEUR

CONCLUSION

Depuis l'événement des diviseurs ultra rapide ces techniques ne sont plus employées maintenant.

2- UTILISATION DES DIVISEURS RAPIDES TTL

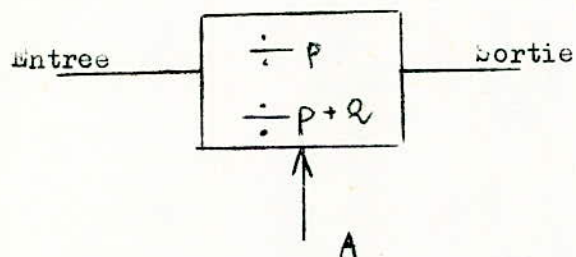
Choix des rapports de division

Compte tenu de l'étendue de la bande de fréquence du VCO vers les VHF le nombre de diviseurs fixes nécessaires à une réduction de la fréquence compatible avec les diviseurs à rapport variable devient excessif. Cependant une solution s'offre à nous, s'il existe un "prescaler" ou diviseur fixe dont le rapport de division peut être commuté entre deux ou plusieurs variables. Il est possible d'obtenir effectivement une division programmable de la fréquence à l'entrée du "prescaler" et l'utilisation d'un diviseur programmable existant est possible en sortie de celui-ci.

3- DIVISEURS PROGRAMMABLE A DEUX MODULES

De tels diviseurs existent tels les diviseurs (10/11) (5/7) et (8/9). On les appelle "prescalers à modules variables".

FONCTIONNEMENT



Le "prescaler" divise $P+Q$ tant que A n'est pas mis à l'état 1 si $A=1$ division par P

Ce prescaler commande deux séries de compteurs (qu'il y ait comptage ou décomptage on a toujours une division de fréquence).

Ces deux diviseurs sont programmés en "A" et "N".

Le compteur "A" et le prescaler sont interconnectés de telle façon que pour un cycle complet de comptage le prescaler divise par P+Q jusqu'à ce que le compteur "A" arrive à zéro puis revient au rapport de division "p". Figure 4.

Le compteur "A" est connecté au compteur "N" de telle façon que lorsque le compteur "N" arrive à la fin de son état programmé les deux compteurs "A" et "N" repartent ensemble de la valeur prépositionnée.

En conséquence le prescaler divise par "p + Q" pendant le cycle de "A" et par "P" pendant le cycle "N - A" c'est à dire que le comptage programme "R" de la combinaison R devient

$$R = A.(P + Q) + (N - A).P$$

soit $R = N.P + A.Q$

Donc

$$F_{\text{sortie}} = F_{\text{ref}}.R = (N.P + A.Q).F_{\text{ref}}$$

Le schéma synoptique d'un diviseur à deux modules est donné par la figure 4.

Une seule restriction est apportée à ce schéma pour un bon fonctionnement du système : il faut $N > A$.

On doit avoir $A_{\text{max}} = P$ afin d'avoir de petits increments de fréquence.

En général P = 10 et Q = 1

La fréquence devient

$$F_{\text{sortie}} = (N.P + A).F_{\text{ref}}$$

N.P : nous donne les différentes décades.

A : petits increments;

Fref = 50 khz donc

Fortie = N.P.50khz + A.50khz

Pour pouvoir afficher la fréquence en BCD et utiliser directement des compteurs programmables on placera un diviseur par deux en série avec N, et un diviseur par deux programmable avec A.

La formule devient alors

$$F_s = N.P.2.F_{ref} + A.F_{ref}$$

$$F_s = N(\text{ en MHz }) + A(\text{ en } 100 \text{ Khz}) + A.50\text{khz}$$

avec $A = 2.A' + A''$

$A'' = 0$ ou 1 suivant la commande

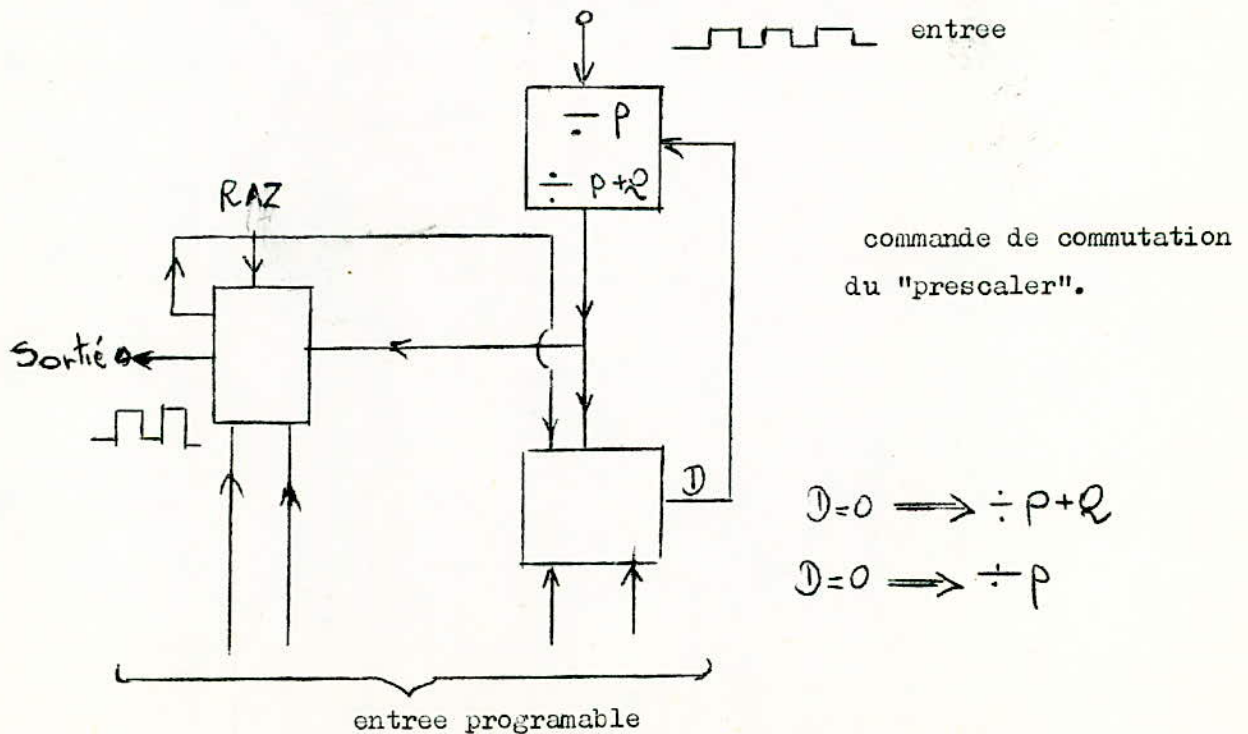


Fig 4 Synoptique d'un diviseur à deux modules

SCHEMA SYNOPTIQUE DE LA CHAINE DE DIVISION

Etude de chaque bloc

La fréquence de commande est affichée en BCD sauf le dernier chiffre qui représente les 50khz et codé " 1 " pour 50khz et "0" pour 00khz et le premier qui représente les dizaines de MHz. C'est un compteur binaire vu que la gamme est comprise entre 108 et 118 MHz, le dernier compteur est soit 1011 OU 1010.

COMPTEUR N

Il est formé:

- d'un diviseur fixe par 2.
- d'un diviseur programmable BCD (rang de division maximal 10)
- d'un diviseur programmable binaire (pour ne pas utiliser 2 compteurs BCD vu que le rang de la division est soit 10 ou 11)

Ces compteurs disposent d'une entrée de remise à 0 (MR) prioritaire sur l'entrée de remise en prépositionnement \overline{PE}

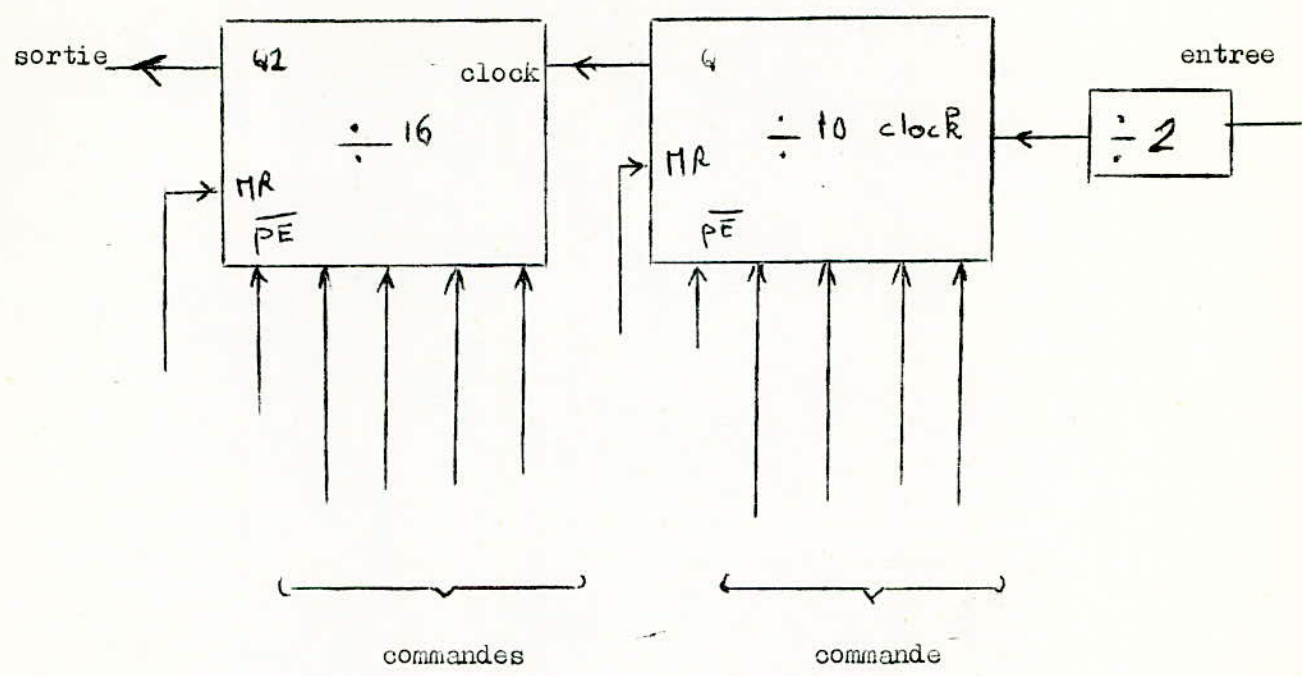
SCHEMA PARTIEL DU COMPTEUR N

Il est donné par la figure ci après

- Si on agit sur PE les compteurs ($\div 16$) ou ($\div 10$) programmables se prépositionnent sur les bits d'entrées.
- Si on agit sur MR le compteur ($\div 16$) divise par 16 et le compteur ($\div 10$) divise par 10. Les compteurs ne tiennent pas compte du prépositionnement initial.

Avec un tel compteur on peut diviser une fréquence s'étendant de 0MHz à 160MHz.

Pour court-circuiter un compteur ($\div 1$) on agit sur \overline{MR} .



PREPOSITIONNEMENT DES COMPTEURS

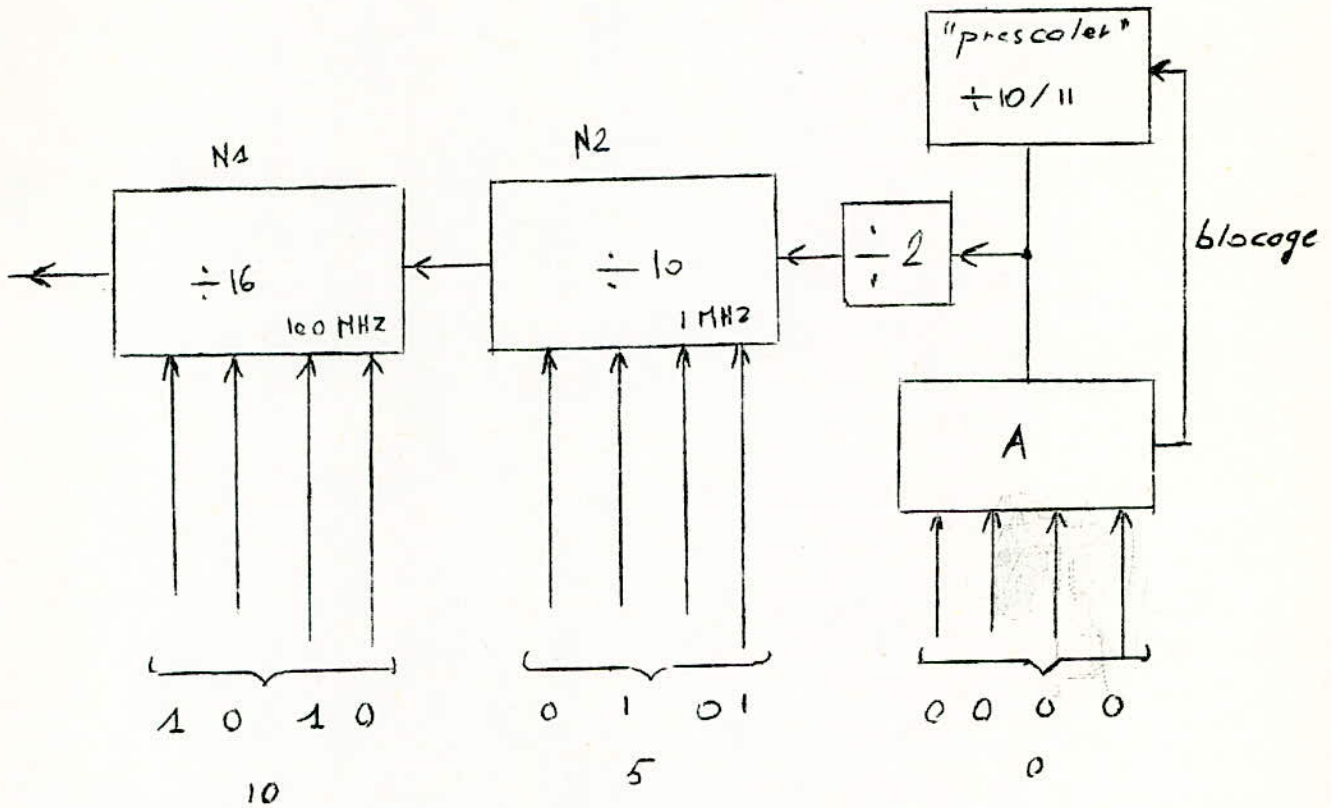
Lorsqu'on affiche la fréquence désirée sous forme de bits dans LES diviseurs (-- 16) ou (-- 10) les compteurs partent à partir de ces valeurs et lorsqu'ils arrivent à l'état zéro ils deviennent des diviseurs normaux (-- 16) ou ($\div 10$).

EXEMPLE

On veut obtenir 105 MHz .

Le compteur N2 décompte à partir de 5 5-4-3-2-1-0 puis revient à 9-8-7-6-5-4-3-2-1-0 etc... c'est à-dire devient un diviseur par 10 à la sortie on aura une fréquence de 10.10 (les deux compteurs sont en cascades)

auquel on ajoute les 5 MHz de départ, donc
 $100 + 5 = 105\text{MHz}$.



COMPTEUR A

Pour obtenir $F_{\text{sortie}} = A' (100\text{kHz}) + A'' (50\text{kHz})$

(F_s est à l'entrée du diviseur N)

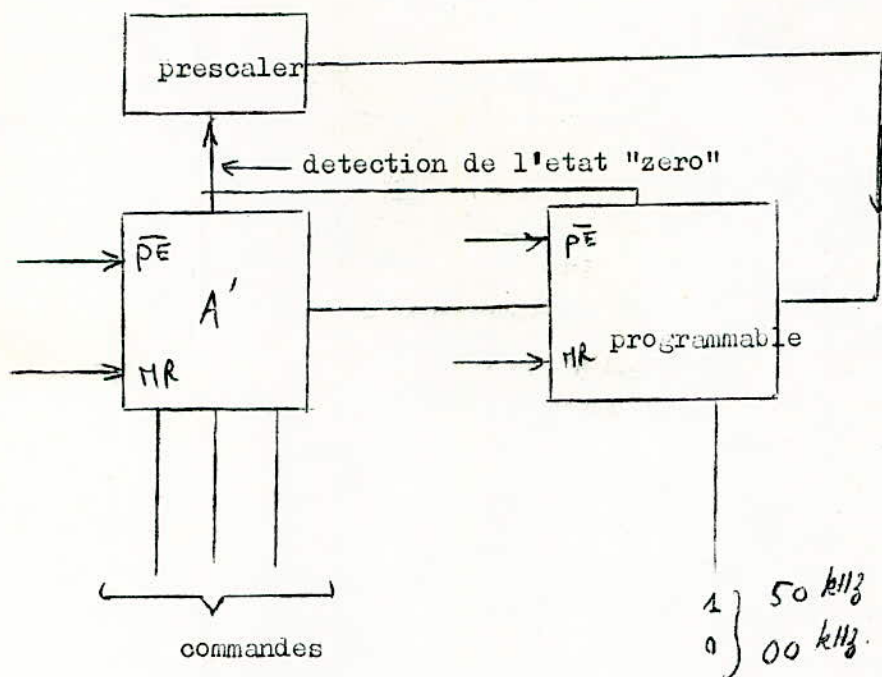
ou $f_{\text{sortie}} = (2.A' + A'') \cdot 50\text{kHz}$

on emploie un diviseur par deux programmable en série avec A' qui va diviser par 2 la fréquence tant que le chiffre ne comporte que les centaines de khz et nous réalise la relation $(2.A' + 1) \cdot 50\text{kHz}$ lorsque le bit " 50 " est à l'état " 1 ".

SCHEMA DE PRINCIPE

Le compteur A' et $(\div 2)$ programmable disposent d'une entrée

de remise à zéro (MR) prioritaire sur l'entrée de remise en prépositionnement.

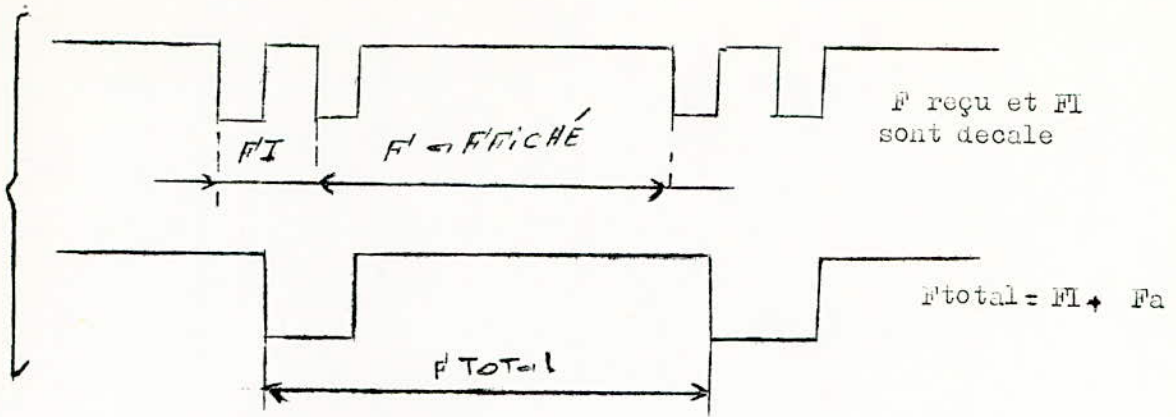


PROBLEME DE LA FREQUENCE INTERMEDIAIRE

Le synthétiseur doit donner la somme de la fréquence reçue et de la fréquence intermédiaire car il marche en réception. Si c'était en émission on aura uniquement la fréquence affichée. La fréquence reçue doit être décalée de la valeur fréquence intermédiaire (FI). On utilisera un double décomptage, en alternant sur les entrées de prépositionnement la valeur de la FI et la valeur de la fréquence de réception. On a alors

$$S = \text{Fréque} + \text{FI}$$

Il suffit donc de multiplexer les entrées de prépositionnement la commande étant un diviseur par deux



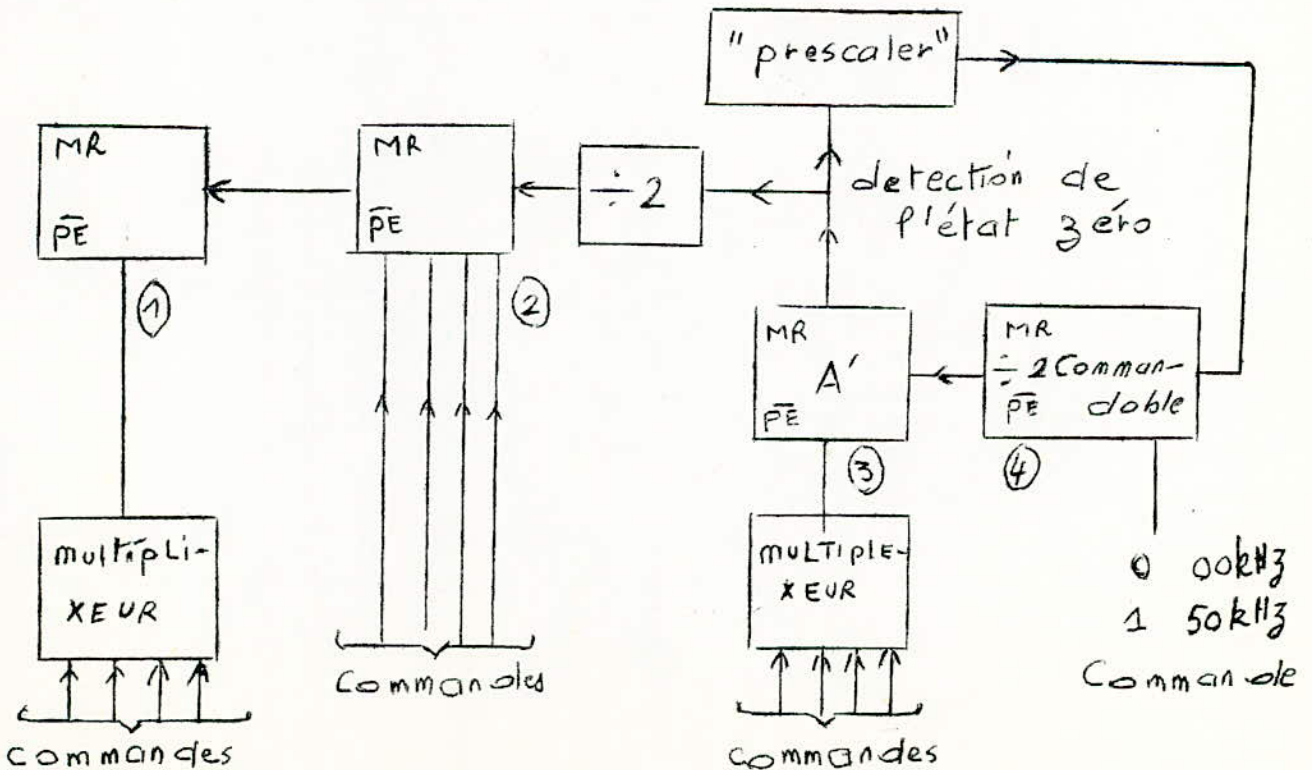
Un diviseur par deux commandable nous donne la somme de ces fréquences.

On code la fréquence intermédiaire en BCD.

La $F_I = 10.7\text{MHz}$ qui correspond en BCD

0001 0000 0111 0

On n'a donc besoin de multiplexeurs que pour le premier et le troisième compteur, les deux autres sont simplement remis à zéro.



Pour simplifier les commandes, l'entrée de prépositionnement PE sera toujours appliqué sur tous les compteurs mais ... l'entrée de remise à zéro (MR) sera prioritaire sur PE.

DIVISEUR PAR DEUX COMMANDEBLE

C'est un diviseur par deux assez particulier dont le tableau de vérité est donné par la figure 5.

R : Reception (Receive).

T : Emission (Transmit).

Cette fonction est réalisée par le circuit intégré MC12020 (motorola).

Quand R/T est à l'état 1, le compteur se comporte comme un diviseur par deux.

Quand R/T est à l'état zéro, le compteur suit l'état de l'horloge sauf la sortie \bar{Q} qui reste à l'état 1.

Cette propriété est très intéressante dans le cas où on veut être en émission. L'état de \bar{Q} permet de bloquer les deuxièmes entrées des multiplexeurs

SCHEMA DE CABLAGE

Il est donné par la figure 6

Une porte inverseuse est à ajouter au circuit intégré MC 12020 afin que ce dernier puisse se déclencher au même flanc que le prépositionnement des compteurs. Voir figure 7. On verra plus loin l'explication de ces détails.

LES MULTIPLIEURS

Un multiplexeur nous permet de sélectionner les entrées suivant une commande.

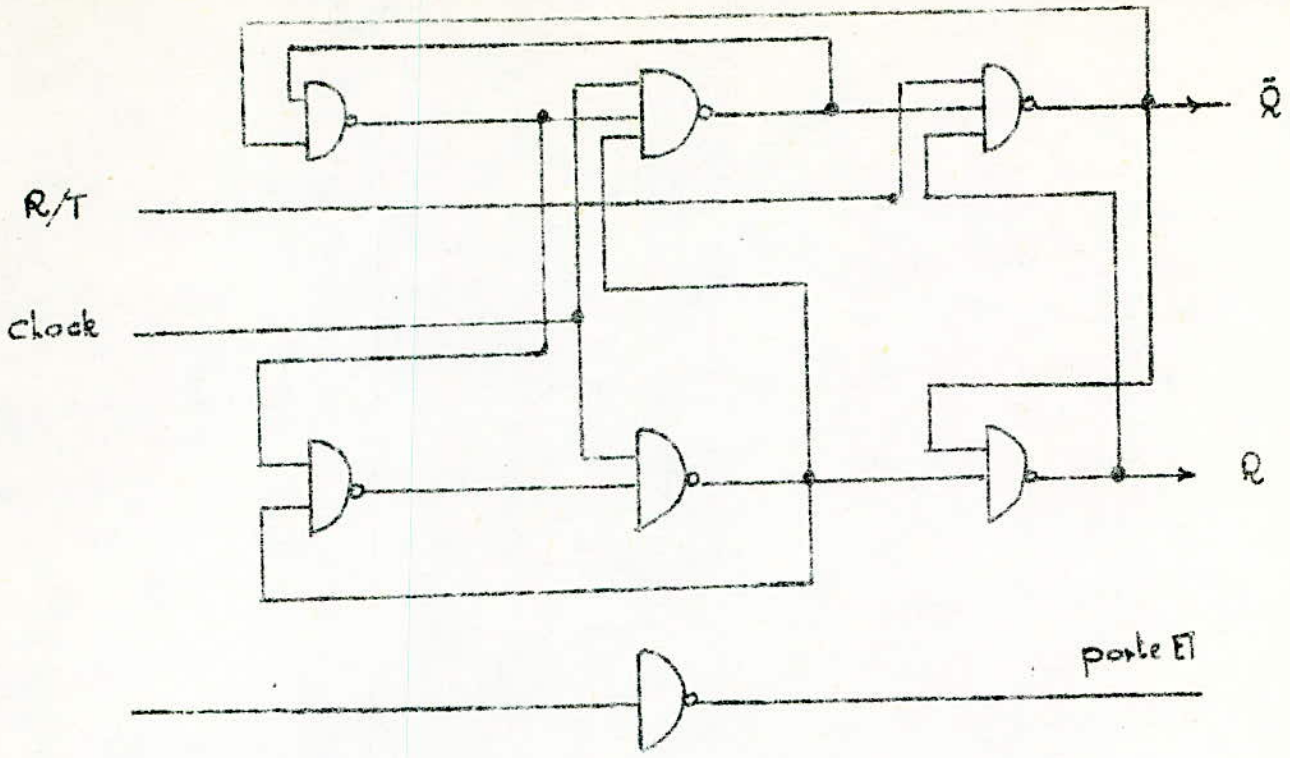


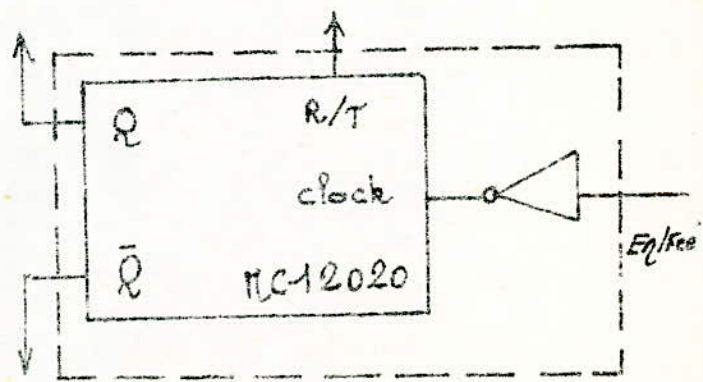
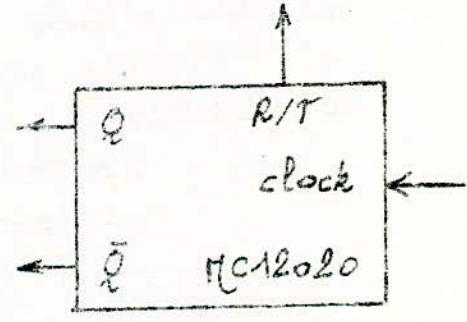
Fig 6

MC12020 . MC12520

TABLE DE VÉRITÉ

Entrée		Sortie	
R/T	clock	Q	\bar{Q}
0	0	0	1
0	1	1	1
1	1	1	0
1	0	1	0
1	1	0	1
1	0	0	1

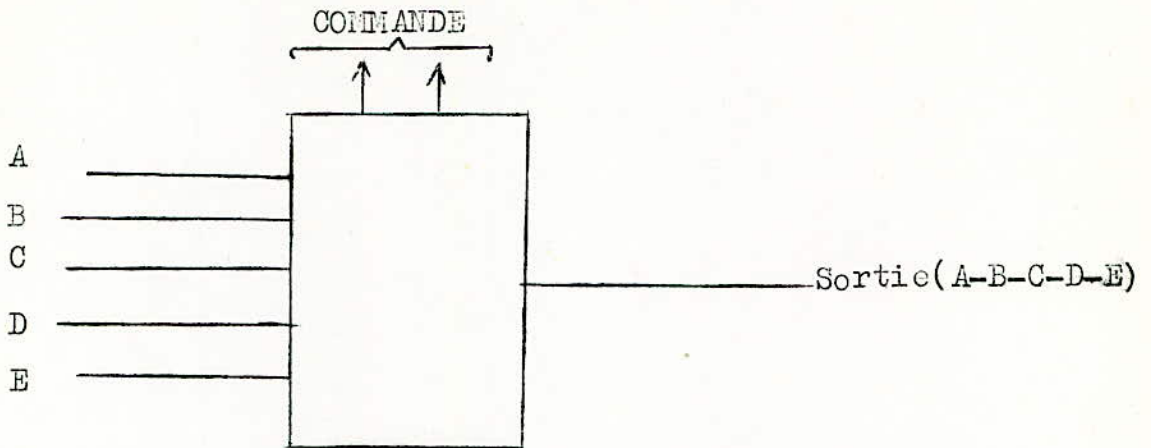
Fig 5



CIRCUIT MC12020 / 521

Fig 7
83

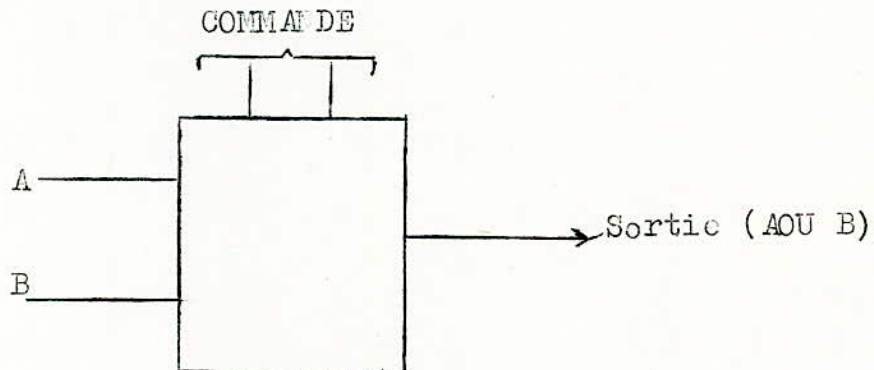
Si on a plusieurs informations qui arrivent en même temps on peut les faire pénétrer une à une.



Schema de principe d'un multiplexeur

A, B, C, D, E peuvent avoir plusieurs bits ou un seul bit
Un multiplexeur transforme des données parallèles en des données séries.

Dans notre étude on utilise un multiplexeur à deux entrées et une sortie



A : est la fréquence affichée.

B ; est la fréquence intermédiaire.

Le multiplexeur utilisé est le MC 12021 dont le schéma de câblage est donné par la figure 8.

La sortie Enable out permet de prépositionner les compteurs automatiquement à zéro ou de les mettre hors circuit

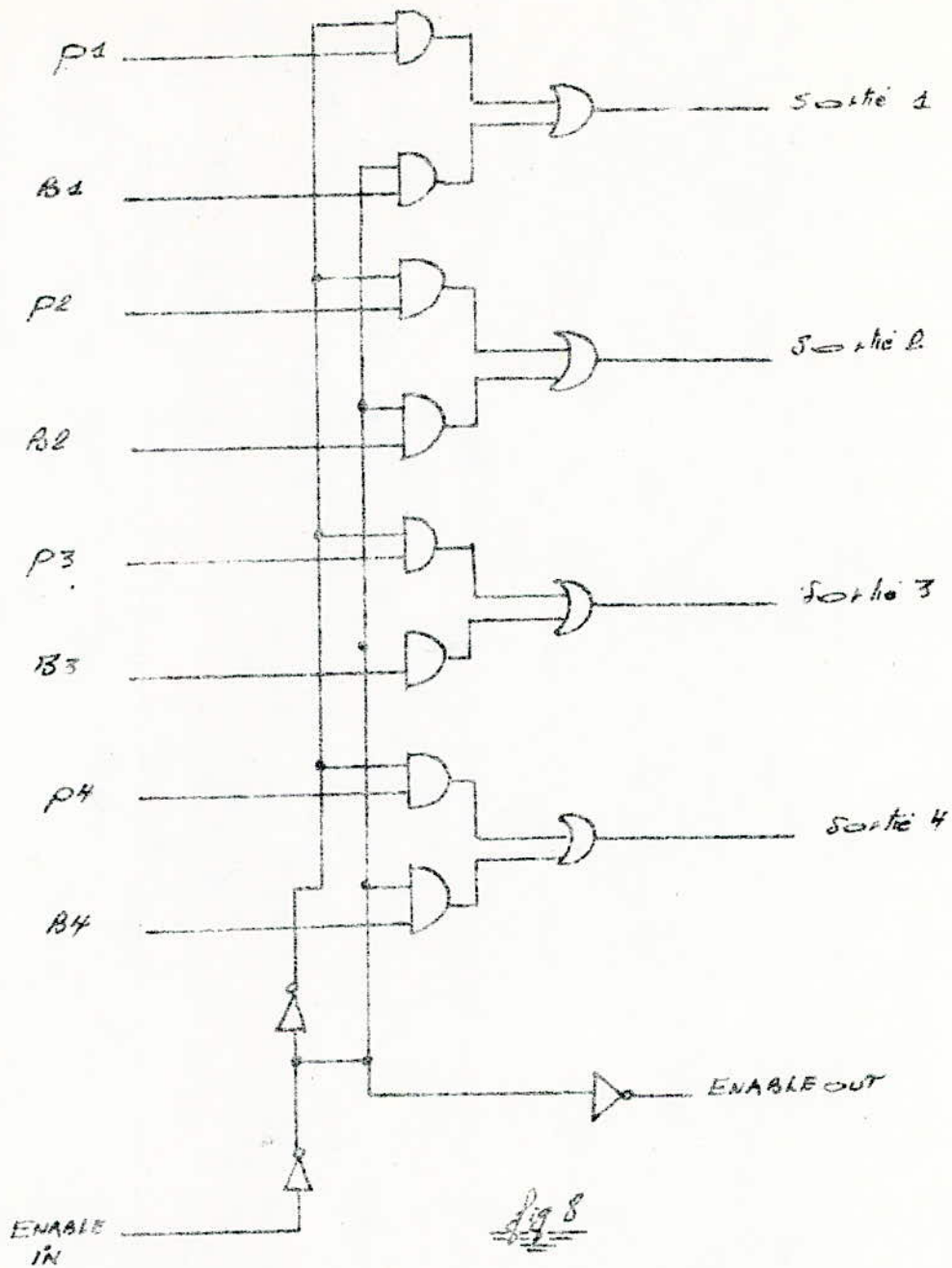
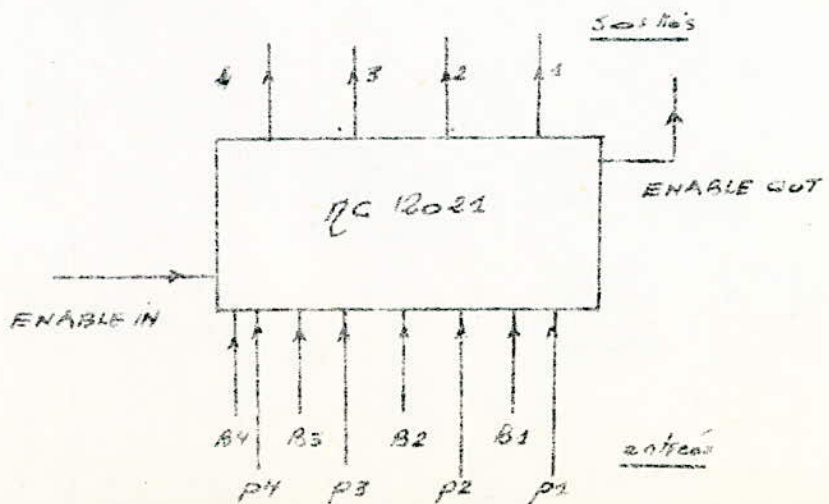


Fig 8



L'entrée Enable in permet de sélectionner les bits (P_1, P_2, P_3, P_4) ou les bits (B_1, B_2, B_3, B_4).

Si enable in = 1 P_1, P_2, P_3, P_4 vont entrer.

Si enable in = 0 B_1, B_2, B_3, B_4 vont entrer.

EXEMPLE D'APPLICATION

Avec les circuits MC 12021, MC 12020 (Diviseur par deux commandable) et deux compteurs BCD programmables, on peut obtenir chaque fois qu'on affiche une fréquence donnée F la somme $F+F$ intermédiaire.

Le schéma réalisant cette fonction est donné par la figure 9

On prend l'exemple d'une fréquence de référence de 1 MHz d'une fréquence affichée de 17 MHz (entrée P) et d'une fréquence intermédiaire de 8 MHz (entrée B).

Le chronogramme est représenté sur la figure 10.

COMMENTAIRE

- Les compteurs programmables ne prépositionnent les bits (B_1, B_2, B_3, B_4) ou (P_1, P_2, P_3, P_4) que si la sortie Bus est à l'état 1.
- Lorsque les compteurs arrivent à l'état zéro, Bus est à l'état 1, la borne R bloque le comptage si elle est à l'état 1.
- La porte inverseuse précédant le circuit MC 12020 sert à faire déclencher ce dernier au même moment que le comptage. Le MC 12020 se déclenche au flanc montant de l'impulsion.

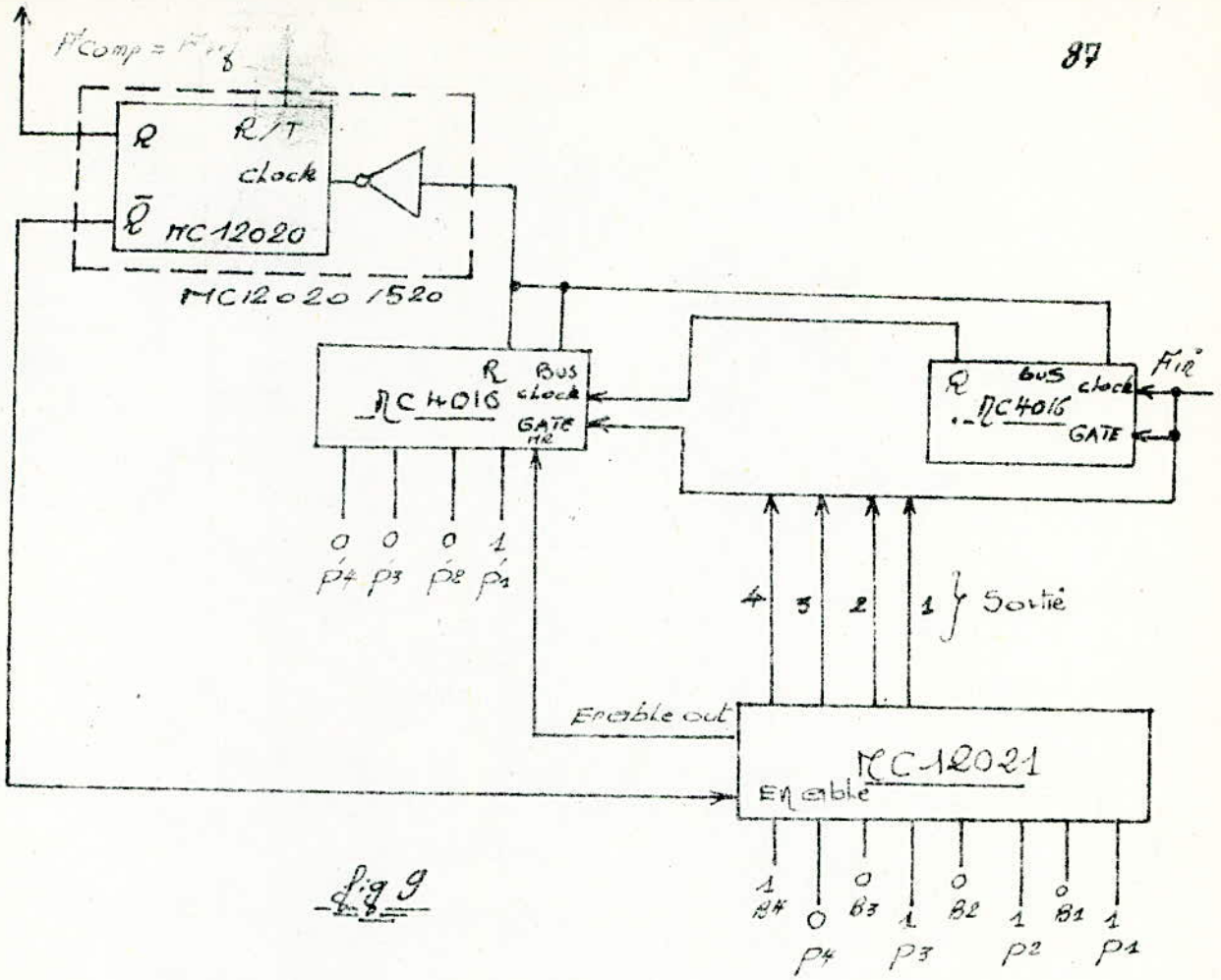


Fig 9

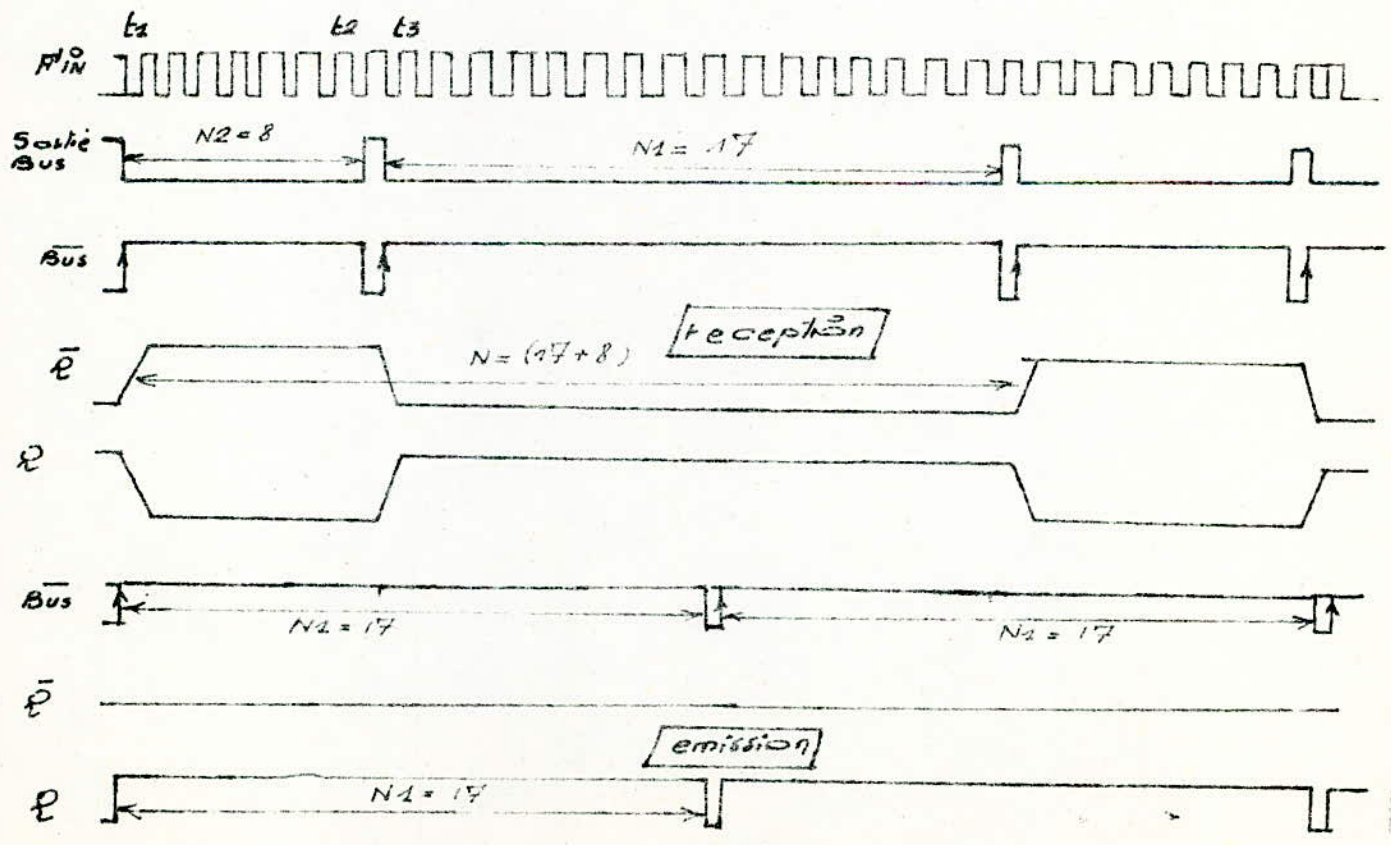
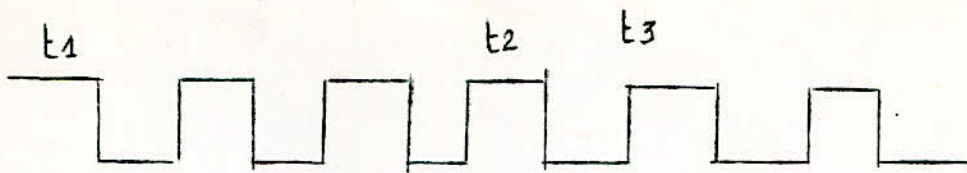
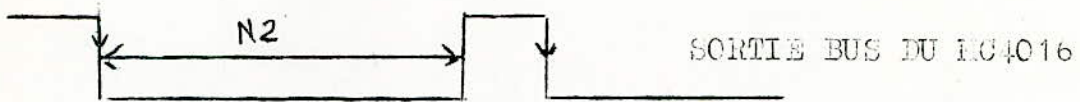


Fig 10 (Reception)

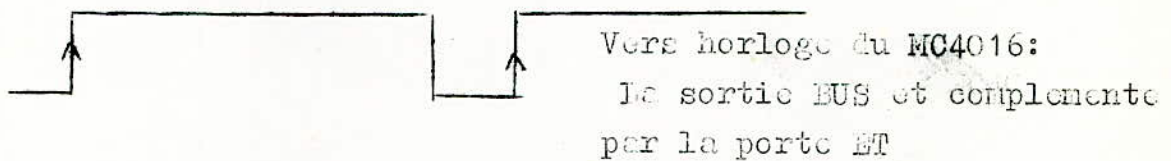
Fig 11 (Emission)



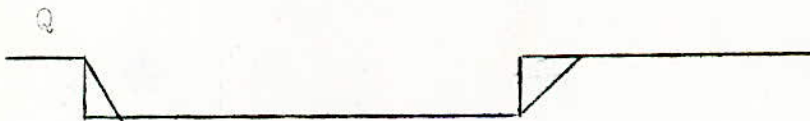
HORLOGE DU MC4016



SORTIE BUS DU MC4016



Le MC12020 se déclenche au
même moment que le comptage.



La sortie Bus est à l'état 1 au temps $t_1, t_2, t_3, t_4, \dots$ etc
A l'instant t_1 , Bus est à l'état "1" et \bar{Q} à l'état "0", donc
ce sont les entrées (B_1, B_2, B_3, B_4) qui vont être prépositionnée
Dans le compteur 1 \bar{Q} va être à l'état "1" et met hors
circuit le compteur 2 par l'intermédiaire de la sortie
Enable out du MC 12020.

On aura donc une division par 8.

A l'instant t_2 BUS est à l'état "1" et \bar{Q} à l'état "1" les bits (P_1, P_2, P_3, P_4) vont être prépositionner dans le compteur 1. A l'instant t_3 où s'effectue le début du comptage \bar{Q} va être à l'état "0" et mettre en circuit le compteur 2 par le biais de Enable out du MC 12021. On aura donc une division par 17. La sortie Q nous donne une impulsion tout les 25 (17 + 8) impulsions de la fréquence Fin. Si on a une relation liant Fin à Fref tel que dans notre cas $F_{sortie} = F_{ref} \cdot M$ où M = rang de division on peut obtenir

$$F \text{ demandée} = F \text{ affichée} + FI$$

$$F_{sortie} = F_{ref} (17 + 8) = 1\text{MHz} \cdot 17 + 1\text{MHz} \cdot 8$$

Freq.affi Freq.intern

Cas où on est en Emission

Dans ce cas la fréquence de sortie est égale à la fréquence affichée. On agit sur R/T (R/T = 0), le MC 12020 va suivre la sortie de la porte ET, Q étant constamment à l'état " 1 ", il vas bloquer le prépositionnement du chiffre 8 et on aura

$$F_{sort} = F_{ref} \cdot 17 = F \text{ affichée}$$

Le chronogramme est donné par la figure 11.

Il est possible d'utiliser ce circuit en émission qu'en reception, selon l'état de R/T.

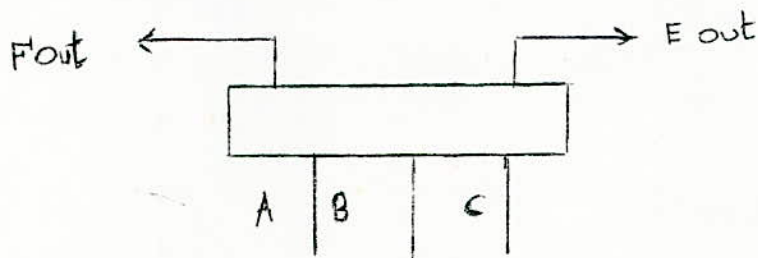
Problème du "Prescaler"

Le "prescaler" variable divise soit par 10 soit par 11 selon la commande sur son entrée (E in).

Il est nécessaire de détecter l'état zéro du diviseur A pour lui faire changer de division lorsque le compteur N arrive à l'état zéro, on a un nouveau cycle de division et le "prescaler" doit diviser par 11. On doit utiliser un autre détecteur de zéro qui va faire changer d'état le détecteur de A. Le détecteur de zéro de A agit sur le "prescaler" qui va diviser par 11 et le cycle recommence.

Les Détecteurs de Zéro

Ce sont des circuits MC 12014. Ils passent au "0" logique quand ils sont à l'état "0".



$E_{out} = 0$ si $A = B = C = 0$

$F_{out} = 1$ si $A = B = C = 0$

SCHEMA SYNOPTIQUE DE LA CHAÎNE DE DIVISION

Il est donné par la figure 12.

Pour simplifier les commandes, l'entrée de prépositionnement (\overline{PE}) sera toujours appliquée sur tous les compteurs mais l'entrée de remise à 0 (MR) sera prioritaire sur \overline{PE} .

On prend l'exemple d'une fréquence affichée de 108.650MHZ

On a $N = 108$ $A' = 6$ $A'' = 1$

Le diviseur par deux fixe est un circuit SN 7474. C'est une bascule D se déclenchant sur le flanc montant d'horloge

SYNOPTIQUE DE LA CHAÎNE DE DIVISION

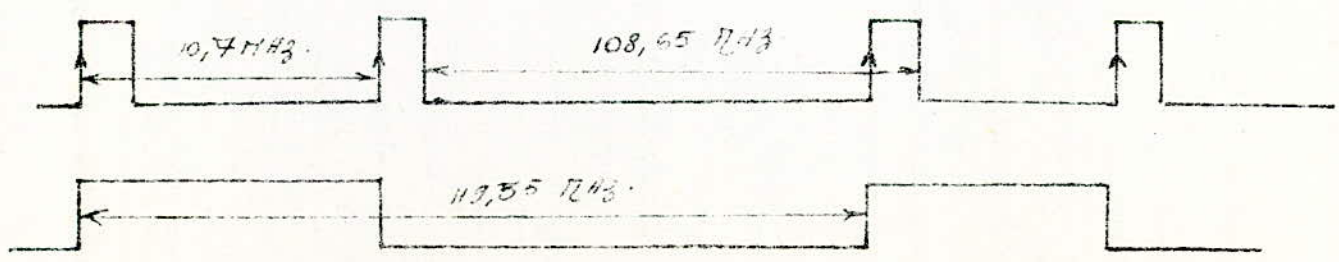
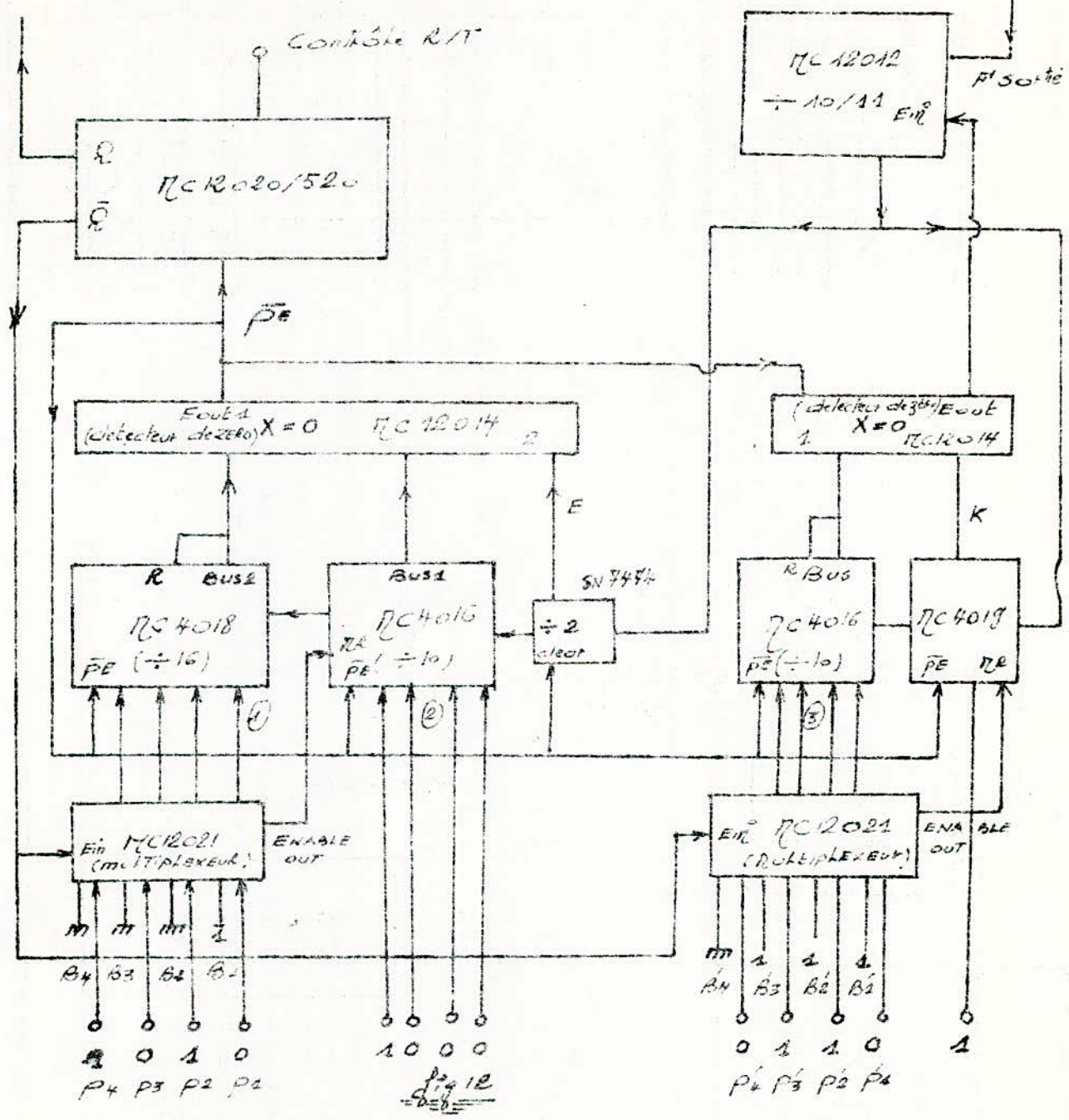
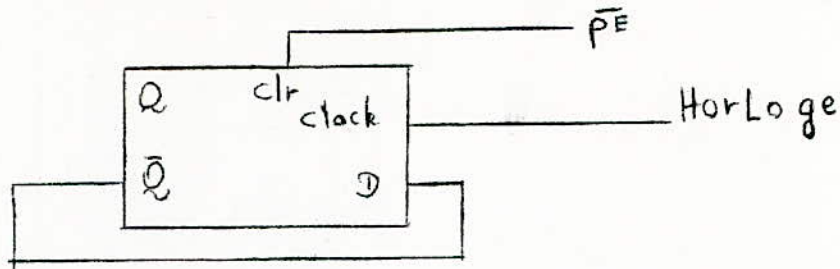


Fig 13

Elle est munie d'une entrée de remise à 0 (Clear) et d'une entrée de remise à 1. (Pr)



Explication du schéma synoptique

Au départ En est à l'état 0, le préscalor divise par 11. Le compteur A décompte à partir de la valeur prépositionné par exemple 6, arrivé à zéro il s'arrête (Bus =K = 1).

On a une détection de zéro

$$X = K + \overline{\text{Bus}} = 0 \quad \text{Lorsque } A = 0$$

$$\text{Fout} = \overline{K + \overline{\text{Bus}}} = 1 \quad \text{Lorsque } A = 0$$

Bus reste à l'état "1".

Le prescaler change de division et revient à la division par 10. Le compteur N pendant ce temps décompte et arrive à (N - A). Arrivé à l'état zéro, on a une autre détection de zéro,

$$X = E. \text{Bus}_1. \text{Bus}_2.$$

$$\text{Eout}_1 = \overline{X} = \overline{\text{PE}}.$$

On aura une première impulsion (Eout1 = 1) qui va déclencher le MC 12020 permettant aux multiplexeurs MC 12021 de sélectionner les bits (P₁, P₂, P₃, P₄), (P'₁, P'₂, P'₃, P'₄) et remettre à zéro les compteurs "--2" fixe et "--2" commandable. Cette même impulsion sert à prépositionner les compteurs (1), (2), "--2" fixe, (3) et "--2" commandable et changer d'état du détecteur 1 pour avoir une division par 11

Bus =1 Pour (1) et (3) et $\bar{Q} = 0$, on aura donc prépositionnement des bits (B1,B2,B3,B4) et (B'1,B'2,B'3,B'4) dans (1) et (3), soit les bits 0001 et 0111 voir figure 13.

On prend maintenant compte de la fréquence intermédiaire.

On aura même déroulement des opérations mais comme si la fréquence affichée était la fréquence intermédiaire.

Lorsque le détecteur 2 arrive à l'état zéro on aura une deuxième impulsion qui va agir sur les MC 12021, MC 12020 et les compteurs. Elle permet d'initialiser la chaîne de division à la valeur affichée (108,650 MHz).

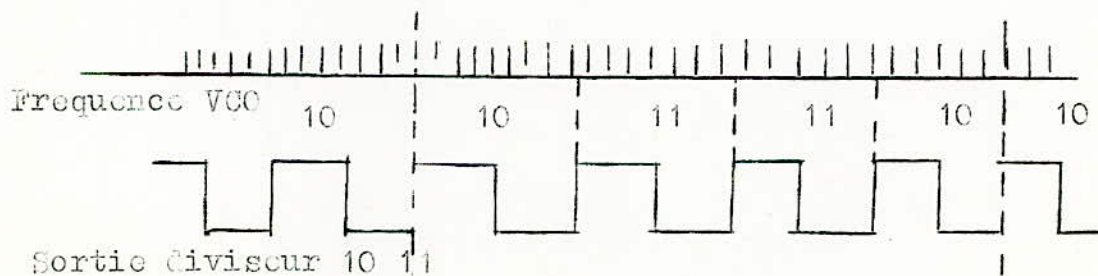
A la sortie de Q on aura

$$F_{\text{sortie}} = 108,65 + 10,700$$

$$F_{\text{out}} = 119,350 \text{ MHz}$$

RETARD DE PROPAGATION DES COMPTEURS

En pratique le compteur MC 12012 ne divise pas par 11 au début de chaque cycle mais risque d'être en retard d'une période et divise par 10 au lieu de diviser par 11 comme le montre la figure 14



Pour remédier à ce problème on détecte l'état "2" du détecteur de zéro 2, et non l'état "0".

AMPLIFICATEUR A LARGE BANDE

Les signaux délivrés par le VCO sont faibles et insuffisants pour attaquer le mélangeur de récepteur. Le mélangeur nécessite une tension au moins égale à $1V_{cc}$ on doit donc amplifier ces signaux. Pour cela on a besoin d'un amplificateur à large bande.

Un amplificateur à large bande est un amplificateur destiné à amplifier une large bande de fréquence s'étendant de la fréquence zéro jusqu'à une fréquence aussi élevée que possible.

Cette dernière dépend naturellement de l'application étudiée

La bande passante doit être transmise sans atténuation appréciable.

On choisit un transistor dont la fréquence de transition est très supérieure à la fréquence la plus élevée à transmettre

L'amplificateur n'est pas neutrodyné, la neutrodynation n'est effective que dans une bande de fréquence très étroite.

GENERALITE SUR LES TRANSISTORS

Circuit Equivalent au Transistor en HF

Les transistors utilisés en HF sont de type drifte. On peut utiliser le schéma équivalent de Giacoletto jusqu'à des fréquences inférieure à F_1 , appelée aussi fréquence de transition. C'est la fréquence pour laquelle le gain en courant = 1, elle est donnée par l'expression:

$$F_1 = \frac{1}{2 \cdot r_e \cdot C_{bc}}$$

Le schéma équivalent de Giacoletto est donné par la (figure a) pour un montage émetteur commun EC.

Le circuit équivalent de Giacoletto est donné par la (figure b) pour un montage base commune BC.

DEFINITIONS

r_e : est la resistance dynamique de la jonction EB dans le sens passant pour le montage BC.

On a:

$$r_e = \frac{kT}{qI_e}$$

A la temperature ambiante: $r_e(\Omega) = \frac{25}{I_e(\text{mA})}$

Pente interne: g_m

Elle est donnée par:

$$g_m = \frac{\beta_0}{r_e}$$

où β_0 est le gain en courant de transistor en BC.

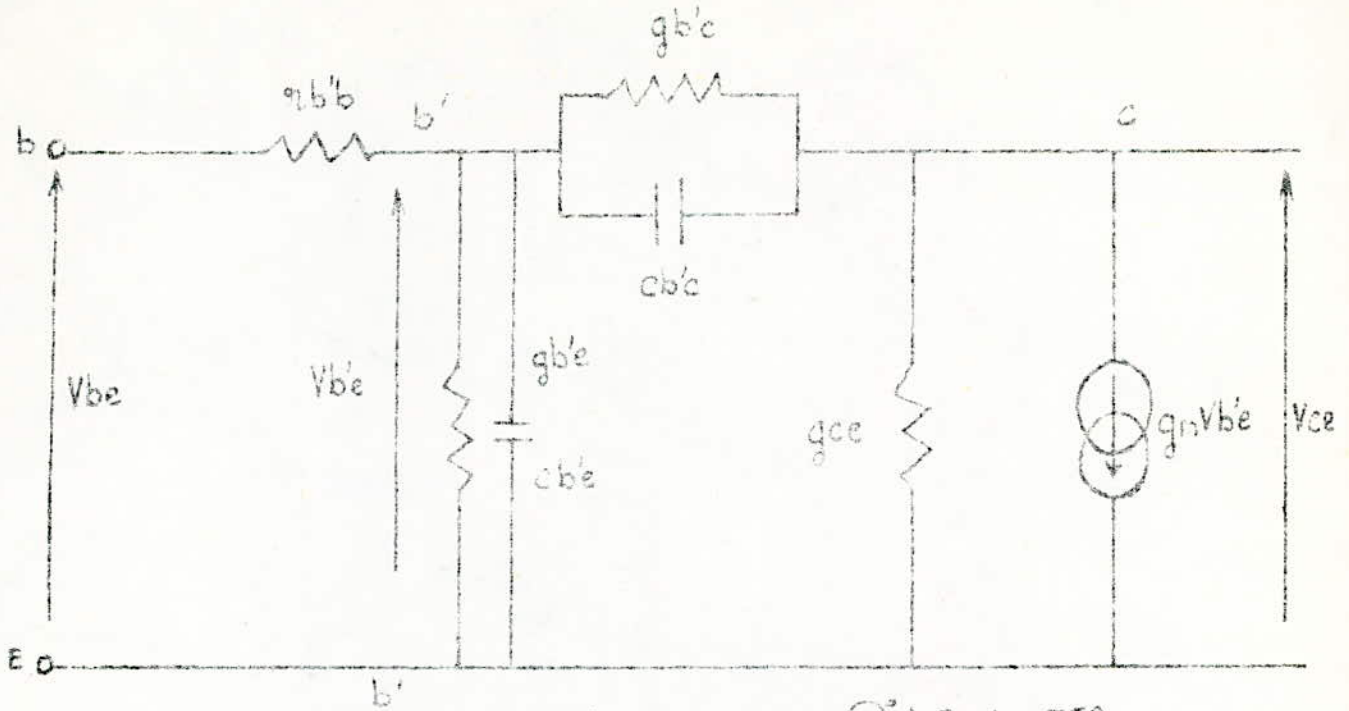


Fig. a.

Schema equivalent de GIACOLETTO
emetteur commun

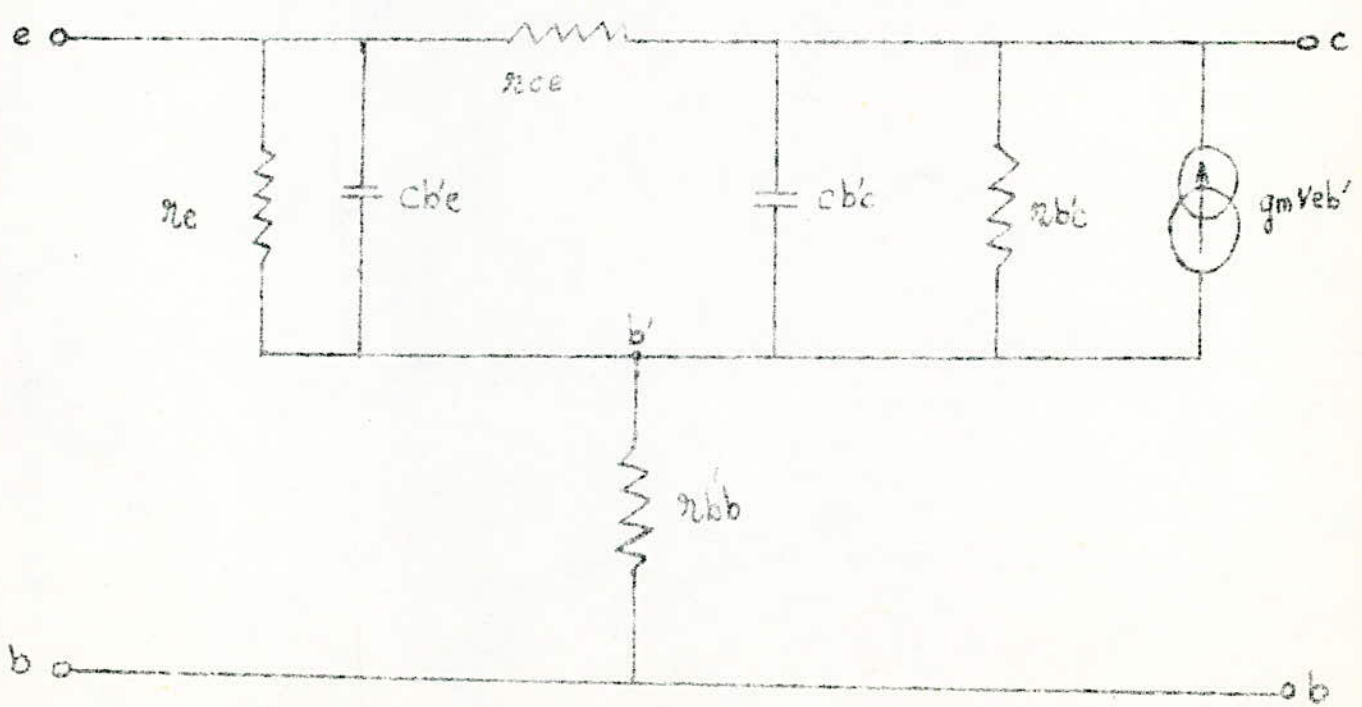


figure b

base commune

Conductance d'Entrée g'_{be} :

Elle est donnée par :

$$g = \frac{1}{r_{bc}} = \frac{g_m}{1 + \beta_0}$$

où β_0 est le gain en courant en EC avec

$$\beta_0 = \frac{\alpha_0}{1 - \alpha_0} \quad \alpha_0 = \frac{\beta_0}{1 + \beta_0}$$

Resistance repartie r'_{bb}

$$r_{bb}' = h_{11e} - r_{bc}'$$

Conductance de Sortie g_{cc}

Elle est donnée par

$$g_{cc} = \frac{1}{r_{cc}} = h_{22E} - g_m h_{12e}$$

Conductance de Réaction g'_{bc}

Elle est donnée par

$$g'_{bc} = h_{12e} g_{bc}'$$

La capacité $C_{bc}' = \frac{1}{2\pi F_T r_c}$

Ordre de grandeurs

$$r_{bb}' \approx 100$$

$$r_{be}' \approx h_{11}$$

$$r_{bc}' \approx \frac{h_{11}}{h_{12e}} \quad \text{quelques megaohms}$$

$$r_{cc} \approx \frac{1}{h_{22}} \quad \text{dizaines de kilo ohms}$$

FREQUENCE DE COUPURE--FREQUENCE de COUPURE f_{α}

C'est la fréquence pour laquelle le coefficient d'amplification (α) d'un transistor monté en BC diminue de 3db par rapport au gain aux fréquences moyennes ($\alpha_0 = h_{21B}$)

on a

$$f_{\alpha} = \frac{1}{2\pi c b' e t e}$$

$$\alpha = \frac{\alpha_0}{1 + j \frac{f}{f_{\alpha}}}$$

--FREQUENCE de COUPURE f_{β}

C'est la fréquence pour laquelle le gain en courant (β) d'un transistor monté en émetteur commun ^{de base} diminue de 3db par rapport à ($\beta_0 = h_{21E}$)

Par définition on a

$$\beta = \frac{\alpha}{1 - \alpha}$$

On peut montrer $\beta = \frac{\beta_0}{1 + j \frac{f}{f_{\beta}}}$

$$f_{\beta} = f_{\alpha} (1 - \alpha_0) = \frac{f_{\alpha}}{1 + \beta_0}$$

$$f_{\beta} = \frac{1}{2\pi c b' e c b' e}$$

--FREQUENCE de COUPURE de la PENTE EXTERNE f_s

La pente externe est définie par

$$S = \frac{i_s}{V_{be}}$$

$$S = \frac{S_0}{1 + j \frac{f}{f_s}} \quad \text{avec} \quad S_0 = g_m \frac{r_{b'e}}{r_{bb'} + r_{b'e}}$$

$$f_s = \frac{1}{2\pi r_{bb'} c_{b'e}} = \frac{r_e}{r_{bb'}} f_\alpha < f_\alpha$$

où $r = r_{bb'} // r_{bc}$

-- FREQUENCE UNITE, FREQUENCE de TRANSITION f_T

Aux fréquences $f \gg f_\beta$ on a

$$\beta = \frac{\beta_0}{1 + j \frac{f}{f_\beta}} \approx \frac{\beta_0}{j \frac{f}{f_\beta}} = -j \beta_0 \frac{f_\beta}{f}$$

donc $|\beta| f \approx \beta_0 f_\beta$

$|\beta| = 1$ à la fréquence unité $f_1 = \beta_0 f_\beta \approx (\beta_0 + 1) f_\beta = f_\alpha$

On a toujours $f_\beta \ll f_s < f_1 < f_\alpha$

SCHEMA DE MONTAGE

Pour le schema (voir figure 1)

Dans le schema la contre réaction par R_B sert à stabiliser le point de fonctionnement du montage. La contre réaction par R_C sert à élargir la bande passante. On a ajouter une resistance R pour adapter l'impedance de sortie du montage. Les capacités C_1 , C_2 , C_3 sont des court-circuits à la fréquence de travail.

R_C est choisit de telle façon que le gain, l'impedance de sortie et la bande passante sont satisfaits.

La base est alimentée par le pont R_B et R_p

ETUDE en CONTINU

On fixe le point de fonctionnement à $I_C = -5\text{mA}$ et
 $V_{CC} = -6\text{V}$ $V_{BE} = -0,6\text{V}$ $E = -9\text{V}$

$$\beta = 25$$

On fixe R_C de telle façon qu'on ^{ait} la bande passante :
 le gain et l'impedance de sortie V_{out}

On fixe $R_E = 20 \Omega$

On choisit la resistance R_p de telle façon que le courant traversant cette resistance soit négligeable devant i_B

On a donc :

$$(R_C + R_E)(i_C + i_B) + V_{CC} = E$$

$$(R_C + 20)(5 + 0,2) = 9 - 6$$

$$\text{Soit } R_C = 560 \text{ OHMS}$$

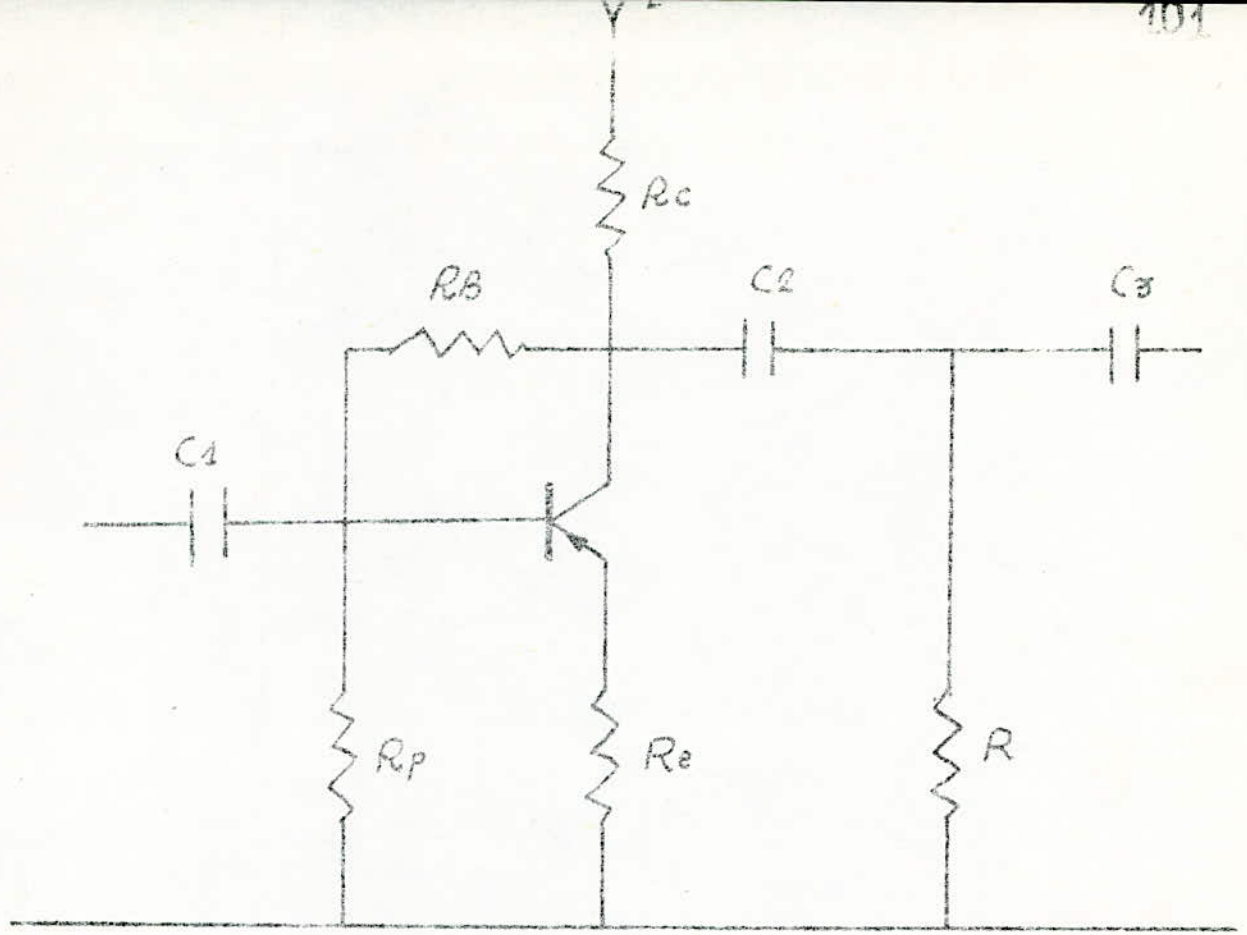


Fig 1

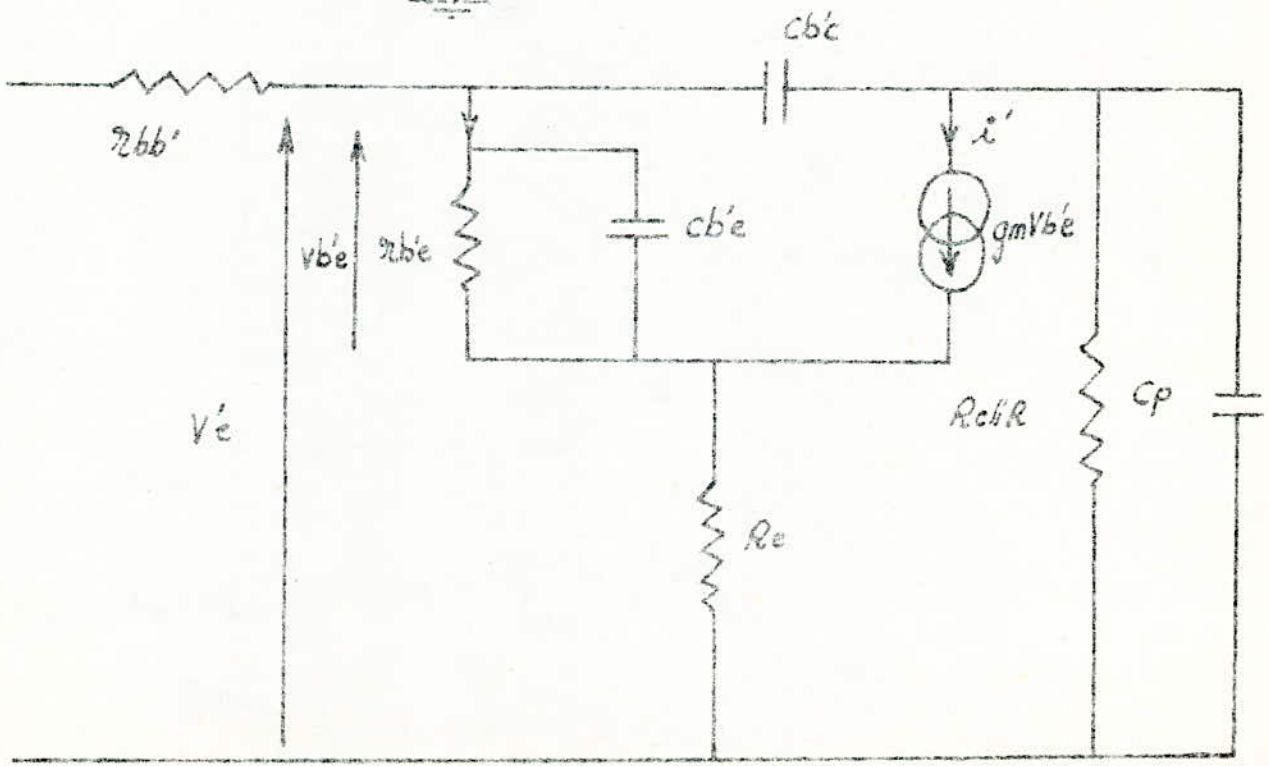


Fig 2

D'autre part on a

$$(R_e + R_c)(i_c + i_B) = E - V_{bc} - R_B \cdot i_B$$

$$\text{soit } R_B = 27K$$

On a encore

$$R_p \cdot I_p - V_{bc} + R_e(i_c + i_B)$$

et

$$R_e(i_c + i_B) + R_B i_B + R_p \cdot I_p = E$$

$$\text{soit } R_p = 70K\Omega$$

SCHEMA EN HF (Schema de Giacoletto)

Les resistances R_{bc} et R_{ce} sont assez grandes on les figure pas sur le schema (figure 2). C_p capacité parasite. Pour simplifier le calcul cherchons à éliminer R_e et pour cela cherchons pour l'entrée une relation entre

On a

$$v_e = v_{be} + R_e (i_e + g_m v_{be})$$

$$v_{be} = Z_{be} i_e \quad Z_{be} = (r_{be} \parallel \frac{1}{j\omega C_{be}})$$

$$v_e = i_e [Z_{be} (1 + g_m R_e) + R_e]$$

C'est comme si on a deux impedances en série à l'entrée. Du côté de la sortie sans tenir compte de C_{be} pour l'instant dans le schema équivalent il existe un courant dérivé i'

$$\text{qui vaut : } i' = g_m [v_e - R_e (i' + i_e)]$$

$$\text{ce qui donne : } i' = v_e \left[\frac{g_m}{1 + g_m R_e} - \frac{g_m}{(1 + g_m R_e) (1 + Z_{be} (g_m + \frac{1}{R_e}))} \right]$$

$$i' \approx v_e \frac{g_m}{1 + g_m R_e} = g_m' v_e \quad (g_m' = \frac{g_m}{1 + g_m R_e})$$

Le schéma devient un schéma normal sans contre réaction apparente figure 3.

Afin de faciliter les calculs on va essayer d'obtenir un schéma en deux parties.

SCHEMA D'ENTREE(figure 4)

Posons $Z_1 = \frac{R_1}{1 + j\omega C_p R_1}$

où $R_1 = R // R_c$

Calculons le rapport $\frac{v_e'}{i^o}$

$$i = (v_e' - v_s) j C_{bc} \omega$$

$$v_s = (i - g_m' v_e) Z_1$$

on obtient:

$$\frac{v_e'}{i^o} = \frac{1 + j C_{bc} \omega Z_1}{j C_{bc} \omega (1 + g_m' Z_1)}$$

mais $Z_1 \approx R_1$ tant que $\omega < \omega_p = \frac{1}{C_p R_1}$

et comme $C_{bc} \leq C_p$

on a donc :

$$\frac{v_e'}{i^o} = \frac{1}{j C_{bc} \omega (1 + g_m' R_1)} = \frac{1}{j C_1 \omega}$$

Le schéma d'entrée est donné par la figure 5

où $C_1 = C_{bc} (1 + g_m' R_1)$

$$Z = R_e + Z_{bc} (1 + g_m R_e)$$

Dans le cas où $R_e \ll Z_{bc} (1 + g_m R_e)$

on a pour l'entrée le schéma de la figure 6 où

$$C' = \frac{C_{bc}}{1 + g_m R_e} + C_1 = \frac{C_{bc}}{1 + g_m R_e} + C_{bc} \left(1 + \frac{g_m R_1}{1 + g_m R_e} \right)$$

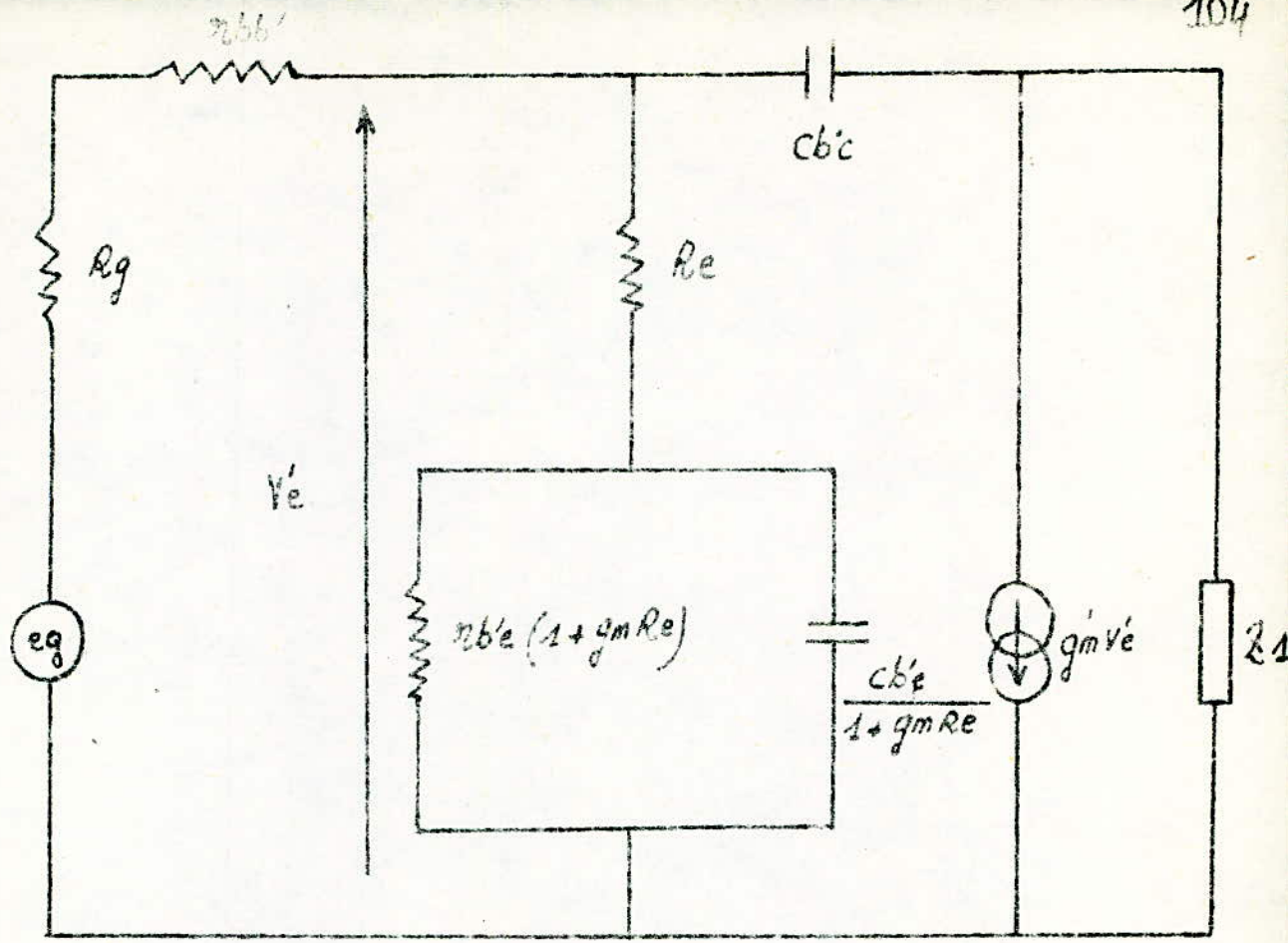


Fig 3

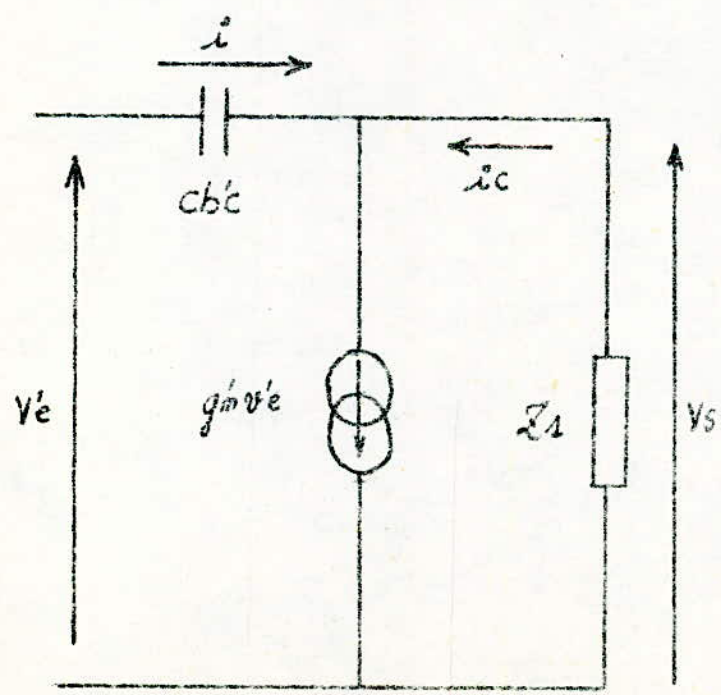


Fig 4

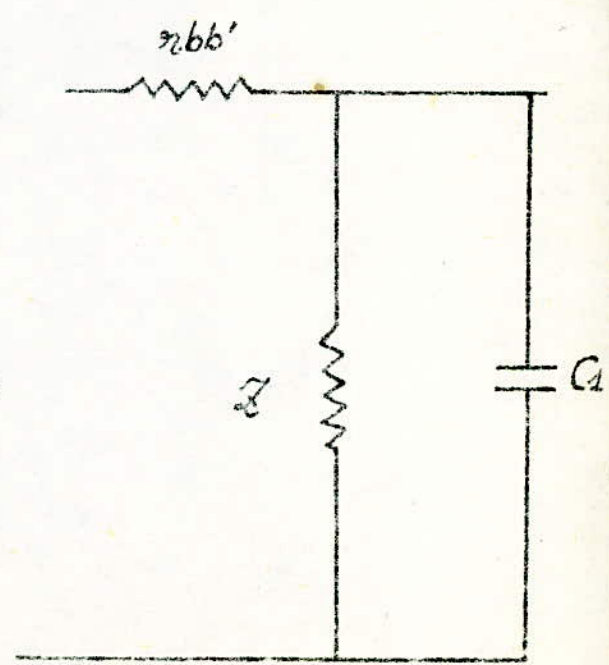


Fig 5

FREQUENCE DE COUPURE DE L'ENTREE

La fréquence de coupure est donné par

$$f_e = \frac{1}{2\pi R' C'}$$

avec $R' = r_{b'e} (1 + g_m R_e) \parallel (R_g + r_{b'b'})$

$$R' = \frac{r_{b'e} (1 + g_m R_e) (r_{b'b'} + R_g)}{r_{b'e} (1 + g_m R_e) + r_{b'b'} + R_g}$$

Si $R_g = 0$ on a $R' = r_{b'b'}$

Si $g_m R_e \gg 1$ on a $C' = \frac{c_{b'e}}{g_m R_e} + c_{b'c} \left(1 + \frac{R'}{R_e}\right)$

donc $f_e = \frac{1}{2\pi r_{b'b'} \times \left(\frac{c_{b'e}}{g_m R_e} + c_{b'c} \left(1 + \frac{R'}{R_e}\right) \right)}$

IMPEDANCE D'ENTREE

Elle est donné par

$$Z_e = r_{b'b'} + \frac{r_{b'e} (1 + g_m R_e)}{1 + j C' r_{b'e} (1 + g_m R_e) \omega}$$

SCHEMA DE SORTIE

On cherche à exprimer le courant i_c (figure 4)

$$i_c = g_m' v_e - i = (g_m' - j C_{bc} \omega) v_c + j C_{bc} \omega v_s$$

mais $g_m' \gg C_{bc} \omega$

donc $i_c = g_m' v_c + j C_{bc} \omega v_s$

et le schéma de sortie équivalent est donnée par la figure 7

où $C_s = C_p + C_{bc}$

FREQUENCE DE COUPURE DE LA SORTIE

La fréquence de coupure est donné par

$$f_o = \frac{1}{2\pi C_s R_1} = \frac{1}{2\pi (C_p + c_{b'c}) R_1}$$

CALCUL DU GAIN EN TENSION

Le schéma complet est donné par la figure 8

Soit A_h le gain en tension en HF.

$$A_h = \frac{V_s}{e_g} = - \frac{z_s g_m v_e}{e_g} \text{ où}$$

$$z_s = \frac{R_1}{1 + j R_1 C_S \omega}$$

$$v_e = \frac{z}{R_g + r_{bb'} + z} e_g \text{ avec } \frac{1}{z} = \frac{1}{i b'e (1 + g_m R_e)} + j C' \omega$$

$$v_e = \frac{e_g}{R_g + r_{bb'} + \frac{i b'e (1 + g_m R_e)}{1 + j C' i b'e (1 + g_m R_e) \omega}}$$

$$v_e = \frac{i b'e (1 + g_m R_e)}{(R_g + r_{bb'}) [1 + j C' i b'e (1 + g_m R_e) \omega] + i b'e (1 + g_m R_e)} e_g$$

Donc

$$A_h = \frac{- g_m R_1 i b'e (1 + g_m R_e)}{[(R_g + r_{bb'}) \{1 + j C' i b'e (1 + g_m R_e) \omega\} + i b'e (1 + g_m R_e)] (1 + j R_1 C_S \omega)}$$

$$A_H = \frac{g_m R_1 i b'e (1 + g_m R_e)}{(R_g + r_{bb'}) + i b'e (1 + g_m R_e)} \cdot \frac{1}{\left(1 + j \frac{f}{f_e}\right) \left(1 + j \frac{f}{f_0}\right)}$$

$$A_h = \frac{A_m}{\left(1 + j \frac{f}{f_e}\right) \left(1 + j \frac{f}{f_0}\right)}$$

$$\text{Avec } A_m = - \frac{g_m R_1 i b'e (1 + g_m R_e)}{R_g + r_{bb'} + i b'e (1 + g_m R_e)}$$

C'est le gain en basse fréquence

Pour la courbe de réponse voir figure 10-a

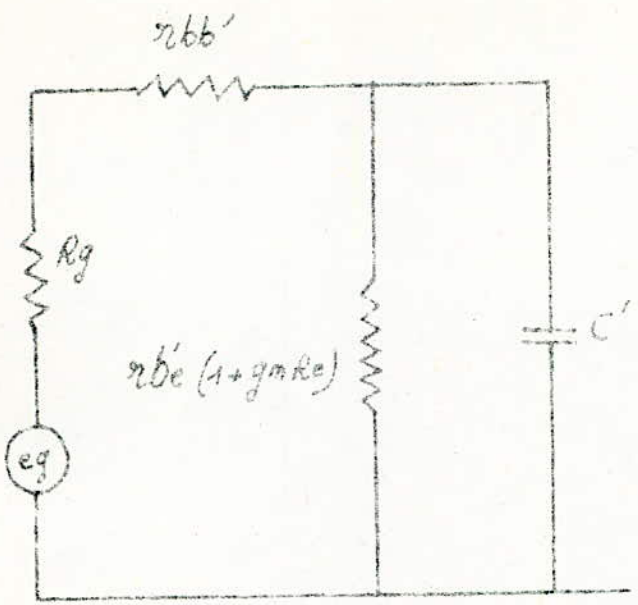


Fig 6

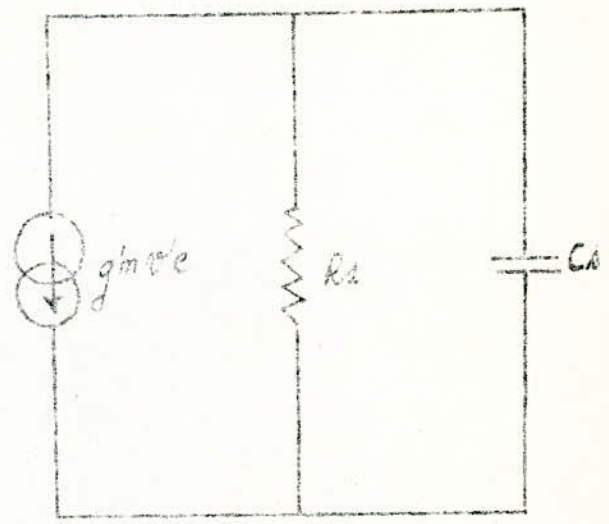


Fig 7

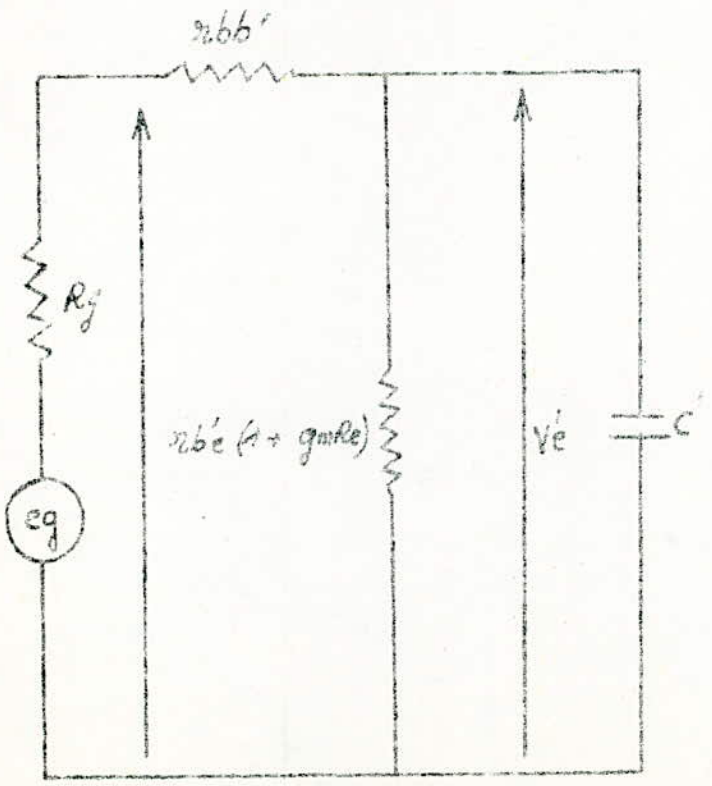
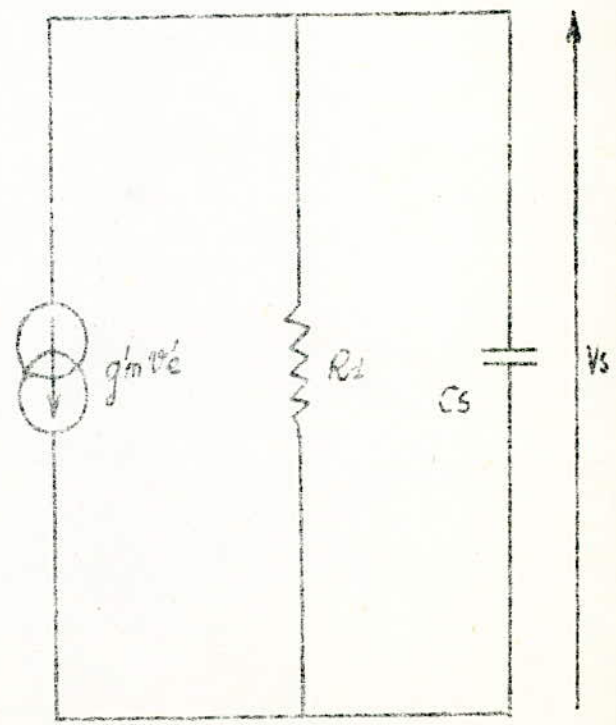


Fig 8



CALCUL DE L'IMPEDANCE DE SORTIE

D'après le schéma de la figure 9 on a

$$i_s = i_1 + i_2 + g_m' v_c' = \frac{v_s}{Z_1} + \frac{v_s - v_e'}{Z_{b'c}} + g_m' v_e'$$

$$i_s = v_s \left(\frac{1}{Z_1} + j C_{b'c} \omega \right) + v_e' (g_m' - j C_{b'c} \omega)$$

$$v_e' = v_s \frac{Z}{Z + Z_{b'c}}$$

où $Z = (R_g + r_{bb'}) // Z_{bc} (1 + g_m R_c)$

$$Z_{bc} = \frac{(R_g + r_{bb'}) [Z_{b'e} (1 + g_m R_c)]}{R_g + r_{bb'} + Z_{b'e} (1 + g_m R_c)}$$

$$Z_1 = \frac{R_1}{1 + j R_1 C_p \omega}$$

on remplace on aura

$$i_s = v_s \left[\frac{1}{R_1} + j C_{b'c} \omega + \frac{g_m}{1 + g_m R_c} \cdot \frac{j C_{b'c} \omega}{\frac{j C_{b'e} \omega}{1 + g_m R_c} + \frac{1}{R_g + r_{bb'}}} \right]$$

$$\frac{i_s}{v_s} = \frac{1}{R_1} + j C_{b'c} \omega g_m' (R_g + r_{bb'})$$

Donc l'impedance de sortie est donnée par

$$Z_s = \frac{R_1}{1 + j R_1 C_{b'c} g_m' (R_g + r_{bb'}) \omega}$$

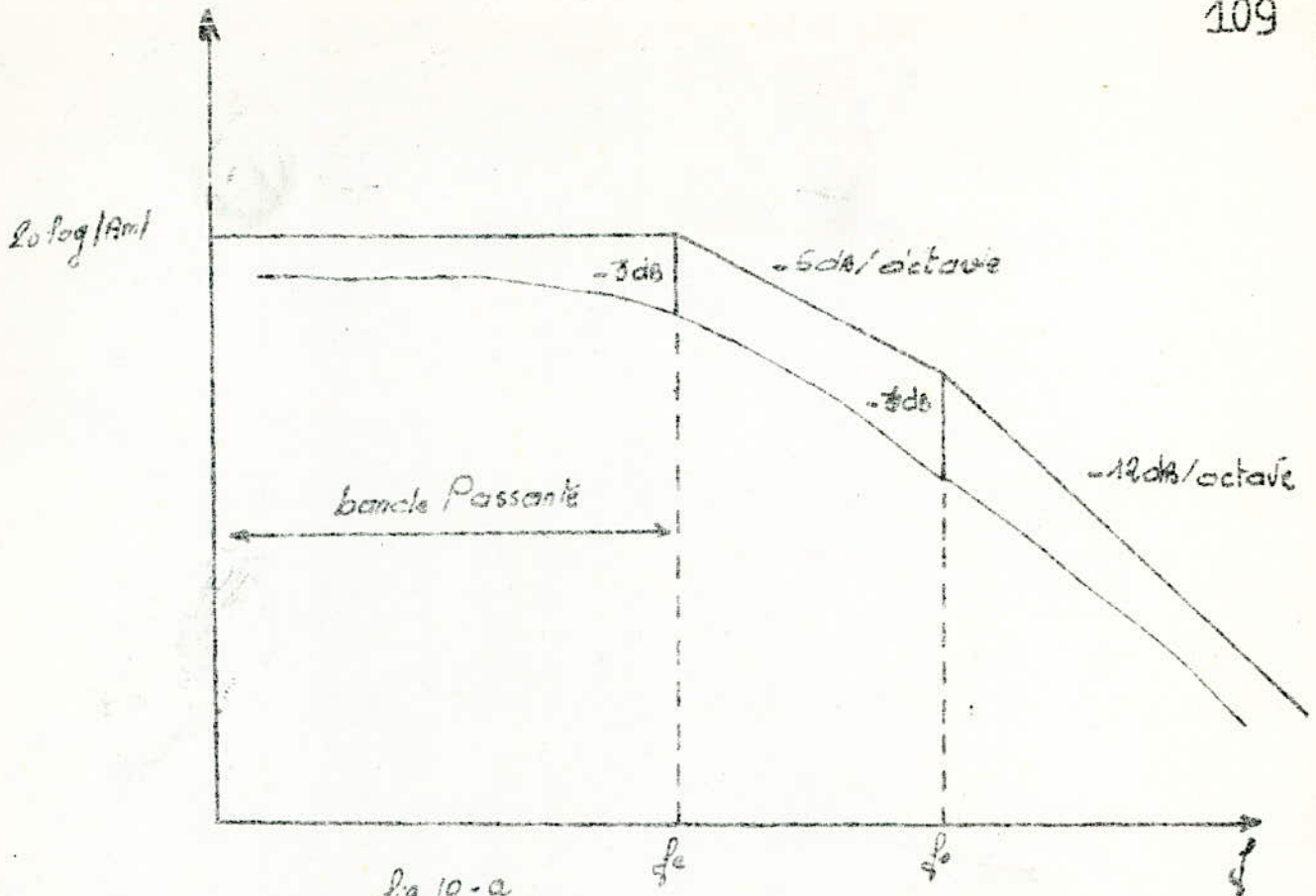


fig 10-a

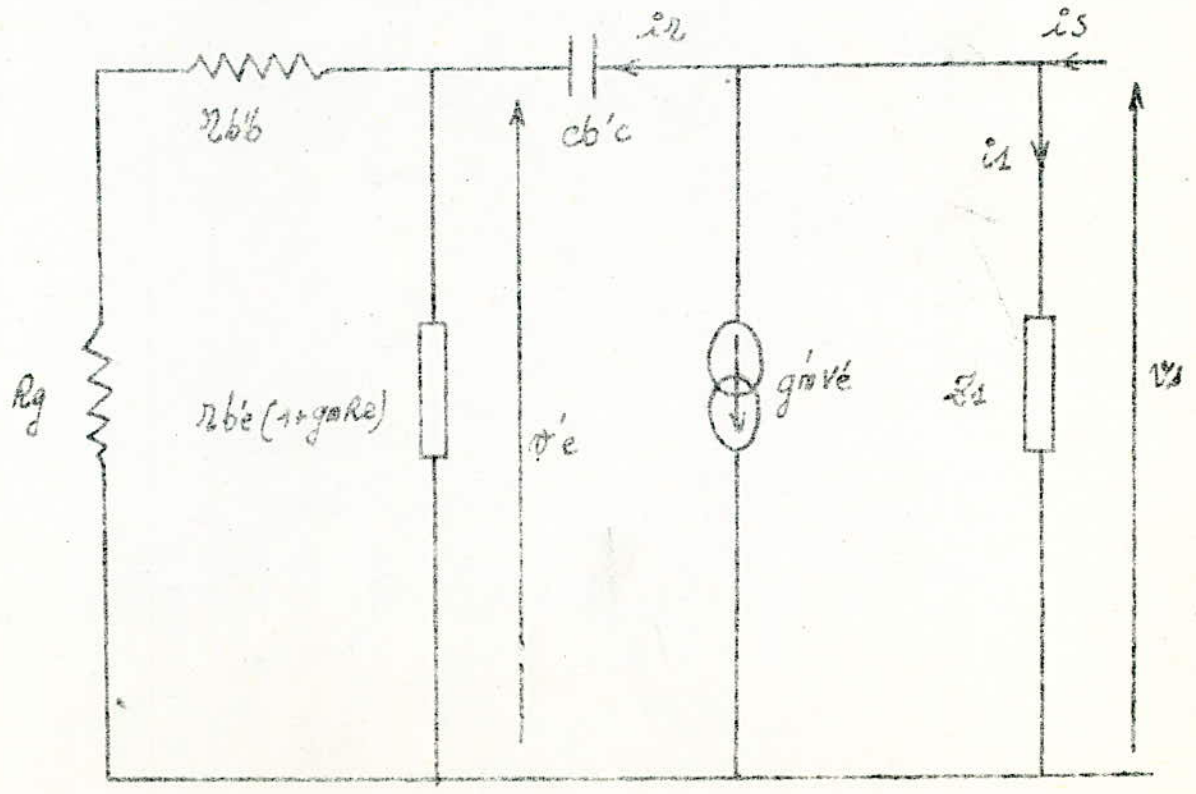


fig 10-b

EXEMPLE NUMERIQUE

Soit un transistor PNP au germanium du type mesa qui a pour caractéristiques

$$\text{à } I_c = -5 \text{ mA}$$

$$\text{et } V_{cc} = -6 \text{ V}$$

$$\beta = 25$$

$$F_T = 1600 \text{ MHz}$$

$$r_{bb'} = 75$$

$$C_{bc} = 3 \text{ pF}$$

On a vu que

$$g_m = \frac{I_c (\text{mA})}{25} = \frac{5}{25} = 200 \text{ mho}$$

$$C_{bc}' = \frac{1}{2\pi f_c T} = 20 \text{ pF}$$

$$r_o = \frac{\alpha}{g_m} \approx \frac{1}{g_m} = 5$$

$$r_{bc}' = \frac{\beta}{g_m} = \frac{25}{0,2} = 125 \Omega$$

a) Fréquence de Coupure à l'ENTREE

La fréquence de coupure est donnée par

$$f_c = \frac{1}{2\pi R' C'}$$

On veut que cette fréquence soit de l'ordre de 130 MHz

donc on choisit R et C du montage

$$R' = \frac{r_{bc}' (1 + g_m R_c) (r_{bb}' + R_g)}{r_{bc}' (1 + g_m R_c) + r_{bb}' + R_g}$$

$$C' = \frac{C_{bc}'}{1 + g_m R_c} + C_{bc}' (1 + g_m R_c)$$

Si on prend $R_g = 0$

on a $R' \approx 65 \Omega$

$$C' = 18 \text{ pF}$$

Donc
$$f_e = \frac{1}{6,28 \times 10^{-12} \times 65} = 135 \text{ MHz}$$

Cette fréquence nous convient car on peut transmettre toute la gamme de VCO sans atténuation.

b) Impédance d'Entrée

L'impédance d'entrée est donnée par

$$Z_c = r_{bb'} + \frac{r_{be}' (1 + g_m R_e)}{1 + j \omega C_{be}' (1 + g_m R_e)} \approx r_{bb}' = 75$$

c) Fréquence de Coupure de la Sortie

Elle est donnée par

$$f_o = \frac{1}{2\pi C_s R_1}$$

où $C_s = C_p + C_{bc} = 4 + 3 = 7 \text{ pF}$

$$R_1 = 90 \Omega$$

$$f_o = \frac{1}{6,28 \times 7 \times 10^{-12} \times 90}$$

$$f_o = 250 \text{ MHz}$$

d) Calcul de l'Impédance de Sortie

Elle est donnée par

$$Z_s = \frac{R_1}{1 + j \omega C_{bc}' g_m' (R_g + r_{bb}')}$$

$$\text{où } g_m' = \frac{g_m}{1 + g_m r_e} \approx 40 \text{ mho}$$

$$Z_s = \frac{R_1 (1 - j R_1 C_b' c) g_m' (R_g + r_{b'b'}) \omega}{1 + R_1^2 C_b' c^2 g_m'^2 (R_g + r_{b'b'})^2 \omega^2}$$

A 115 MHz

$$Z_s = 65 - j 15,2$$

A 130 MHz

$$Z_s = 65 - j 19,2$$

Le module de l'impédance de sortie dans la gamme 115 - 130 MHz est pratiquement égale à 70 Ω .

Cette valeur nous convient.

On peut diminuer encore l'impédance de sortie en diminuant R_1 . Si R_1 diminue la fréquence de coupure augmente (à l'entrée) autrement dit on augmente la bande passante.

On va voir aussi que le gain diminue si R_1 diminue donc on a intérêt à trouver un compromis entre le gain et l'impédance de sortie et la bande passante.

c) Calcul du Gain en Tension

$$A_{v1} = \frac{A_m}{\left(1 + j \frac{f}{f_c}\right) \left(1 + j \frac{f}{f_0}\right)}$$

$$A_{v1} = - \frac{g_m R_1 r_{b'e} (1 + g_m r_e)}{R_g + r_{b'b'} + r_{b'e} (1 + g_m r_e)}$$

$$A = -3$$

donc

$$A_{v1} = - \frac{3}{\left(1 + j \frac{f}{f_c}\right) \left(1 + j \frac{f}{f_0}\right)}$$

f) Courbe de Reponse

Voir figure 10 - β

Dans notre montage on a pratiquement un gain constante et est égale à 7,5 dB dans la gamme du VCO.

Si on a besoin d'un gain plus grand on peut ajouter un autre étage amplificateur émetteur commun.

DIFFERENTES TECHNOLOGIES UTILISEES
(ECL - TTL - CMOS)

1- INTRODUCTION SUR LES CIRCUITS INTEGRES

1-1 Circuit integres monolithiques

Ils sont, pour leur presque totalite, conçus sur un substrat semi-conducteurs, du silicium, et se divisent en deux grandes categorie:

- Les circuits integres lineaires: environ 15% du marche
- Les circuits integres numeriques et les memoires integrees environ 85% du marche.

sur le plan technologique, on trouve trois grande subdivisions

- Les circuits à transistor bipolaires, tel les NPN et PNP classique
- Les circuits à transistor MOS (NMOS - PMOS ou CMOS)
- Les elements à transfert de charge dans le silicium CCD et BBD

1-2 CIRCUITS A TRANSISTOR BIPOLAIRE TTL-ECL

Technologie TTL (Transistor, Transistor logique)

La TTL est la vresion la plus recente et la plus avancee des circuits integres logiques du type sature .

Elle realise un bon compromis: preformances, prix, puissances et insensibilite aux bruits

la TTL est une integrAation moyenne des bascules et circuits logiques . Elle ne demande qu'une seule alimentation de 5V parfaitement regulee. Elle consomme beaucoup d'energie

Ce sont des elements tres rapides, tres sensibles aux parasites ses avantages sont nombreuses:

- Facilite d'emploi
- Rapidite
- Bonne IMMUNITÉ aux bruits

1- 3 CIRCUITS A TRANSISTORS MOS

TECHNOLOGIE CMOS (metal oxyde semi-conducteur complementaires)

Les circuits logiques CMOS ont de nombreux avantages

- Tres faible consommation, ideale pour les montages portatives et simplifiant les problemes d'alimentation et de reaction par couplage.
 - Fonctionnement parfait de 3 à 18V, autorisant une souplesse d'usage bien meilleur que les circuits TTL, alimentes imperativement en 5V.
 - Impedance d'entree presque infinie : 10 avec une consommation insignifiante 10 pA environ .
 - impedance de sortie basses (de l'ordre de 500) pour ne pas etre trop restrictives des applications.
 - niveau de sortie atteignant les niveaux extremes de l'alimentation (gros avantages sur les TTL ET ECL)
 - aucun probleme de sortance et d'entrance comme en TTL .
- Une sortie CMOS pouvant alimenter des dizaines d'entrees
- Vitesse de fonctionnement tres satisfaisante de l'ordre de 10 MHz avec des temps de basculement bien inferieure à la micro-seconde (souvent moins de 100 ns
 - Emploi possible en regime lineaire.
 - grande variete des modeles existants, grande disponibilite actuelle ,prix de revient souvent derisoire .

Les inconvenients apportés en contre partie sont sans importance en generale (frequence d'oscillation limitee à quelques MHz mais on est oblige de faire attention

dans les manipulation et la soudure.

2-COMPARAISON DES DIFFERENTES FAMILLES (TTL- ECL -CMOS)

FAMILLE	ALIMENTATION. (VOIT)	PUISSANCE DISSIPEE (MW)	TEMPS DE PROPAGA- TION. (nS)	IMPEDANCE (Ω)	ETAT '1'
				nominale	nommale
TTL	5	15	10	30	140
ECL	-5,2	25	2	7	7
CMOS avec V _{dd} =5v	5	5.10	45	600	1,2 K
CMOS V _{dd} = 10V	10	10.10	16	300	600
CMOS V _{DD} =15V	15	15.10	12	250	450
CMOS V _{dd} =18V	18	18.10	11	220	430

2-1 REMARQUE

Le temps de propagation du CMOS diminue avec la tension d'alimentation mais la puissance dissipee augmente.

L'ECL EST plus rapide que le TTL mais sa consommation est plus importante.

3 CHOIX DE LOGIQUE A UTILISER POUR LES DIFFERENTS ELEMENTS DU SYNTHETISEUR

3-1 OSCILLATEUR A QUARTZ:

Une realisation en circuits logiques TTL est inutilisable à cause des battements des harmoniques de l'oscillateur. On aura un sifflement qui eliminera les signaux utiles. l'oscillateur à quartz sera donc realise en technologie CMOS qui ont des temps de montee plus long que la TTL

3-2 DIVISEUR PAR 100

Pour avoir une compatibilite de technologie il sera lui aussi en CMOS

3-3 COMPAREUR DE PHASE

On doit avoir un compareur rapide, donc on utilisera une technologie TTL.

3-4 VCO et " PRESCALER "

Le " Prescaler " sera realise en ECL (il faut qu'il soit tres rapide).La sortie du VCO doit être compatible avec le prescaler donc il sera en TTL (pour ne pas avoir une grande consommation) compatible ECL.

3-5 chaîne DE DIVISION

Pour des raisons de consommation et de prix de revient on utilise la technologie TTL (n'est pas souhaite car il consomme beaucoup plus que la TTL).

LA BOUCLE A VERROUILLAGE ET SES APPLICATIONS

La boucle à phase asservie n'a connu qu'un développement limité tant qu'elle a été réalisé en composants discret.

Elle se révèle alors aussi complexe qu'onéreuse, pourtant son intérêt est très grand:

Application aux télécommunications ou aux grand public, elle sert à réaliser des circuits d'accord en fréquence sans bobines indéréglables. En utilisation professionnel ou industriel ses applications sont nombreuses.

En effet sa nouvelle carrière est née de sa conception en circuits intégrés. Elle est connue surtout sous le sigle international de PLL ou "phase locked loop" c'est à dire boucle à verrouillage de phase.

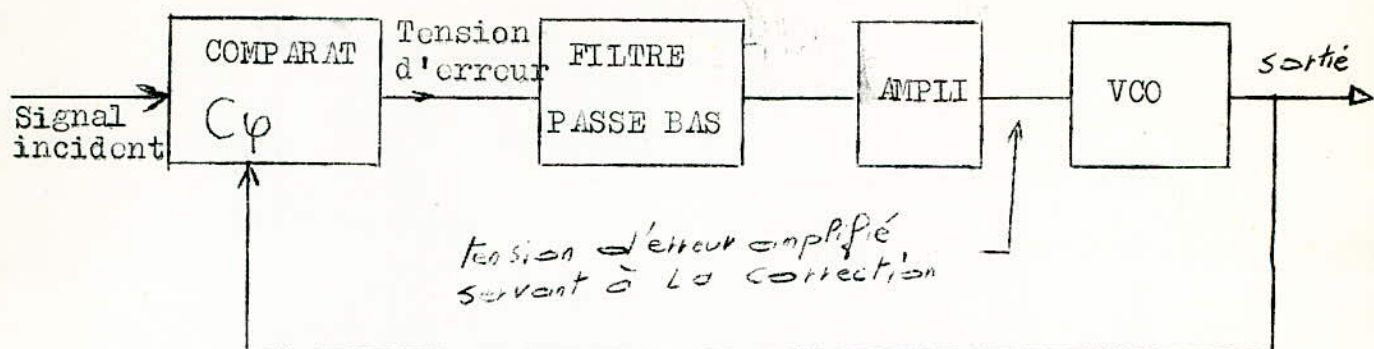
De tout temps, le souci d'obtenir des oscillations précises en fréquence et en phase a préoccupé les électroniciens. Les circuits accordés classiques répondent mal, en effet, à des besoins dont les développement récent de l'électronique ont confirmé l'acuité.

Les chercheurs se sont orientés vers de multiples formules dont l'une des plus élaborées est la boucle à phase asservie.

Ses principes étaient connus dès les années 1930.

PRINCIPE DE LA "PLL"

On compare la phase de l'onde incidente à celle d'une onde locale fournie par un oscillateur à fréquence commandée par une tension VCO ou par courant COO (current controlled oscillator).



Il est évident que des fréquences différentes se traduisent par un déphasage, on dispose donc d'une tension d'erreur qui pourra asservir le VCO.

On va examiner quelques applications typiques du PLL.

DEMODULATION FM

Fonctionnement

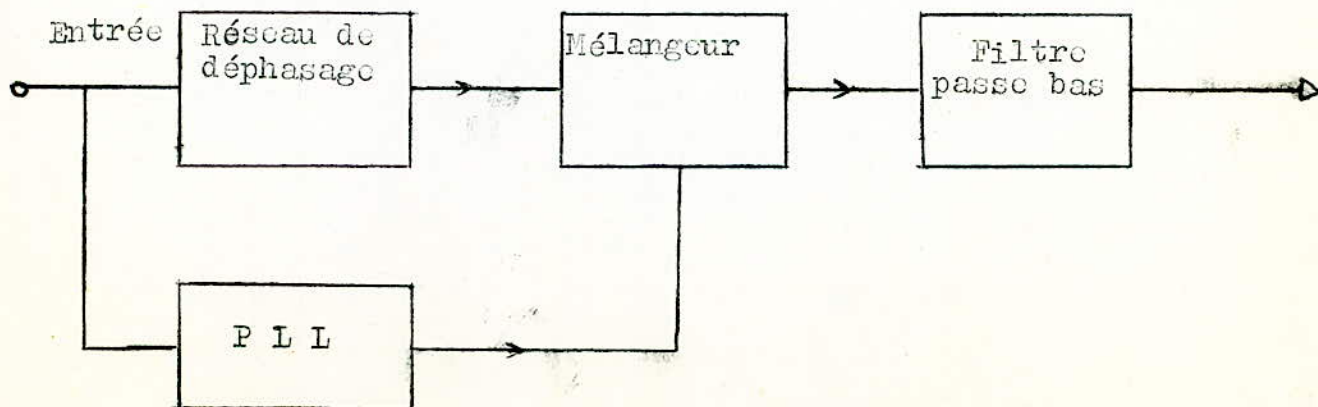
Le fonctionnement de cette boucle est le suivant; en l'absence de signal d'entrée, la tension d'erreur est nulle et le VCO oscille librement sur sa fréquence propre. Si une onde incidente survient, sa phase est comparée à celle du VCO et en fonction de l'écart des phases, une tension de correction lui est appliquée de façon qu'elle contrainde la fréquence locale à s'aligner sur la fréquence incidente ($F_{\text{locale}} = F_{\text{incidente}}$).

En réalité, il subsiste toujours un très léger écart de phase qui assure la présence permanente d'une tension d'asservissement. A partir de ce moment la fréquence de l'oscillateur est "verrouillée" sur celle de l'onde reçue. Si la fréquence de

l'onde reçue varie elle entrainera à sa suite celle du VCO. Si la boucle est verrouillée sur une onde incidente modulée en fréquence sa tension d'erreur varie en fonction de la modulation. En effet pour que le VCO suive l'onde incidente à fréquence variable il faut bien que la tension de correction appliquée au VCO varie elle aussi or cette tension d'erreur n'est autre que la traduction en audio fréquence de la modulation de fréquence et elle ^{est} directement exploitable. On a donc, ce faisant, réalisé un démodulateur synchrone de très haute qualité se passant totalement des bobines d'accord habituelles et indéréglable.

DETECTION AM SELECTIVE

C'est une détection AM complexe mais qui offre l'avantage d'être sélective. En effet, la boucle se verrouille sur la porteuse AM et le VCO fournit cette fréquence mais non modulée en amplitude. En mélangeant ces deux ondes et en filtrant, on restitue la composante BF.

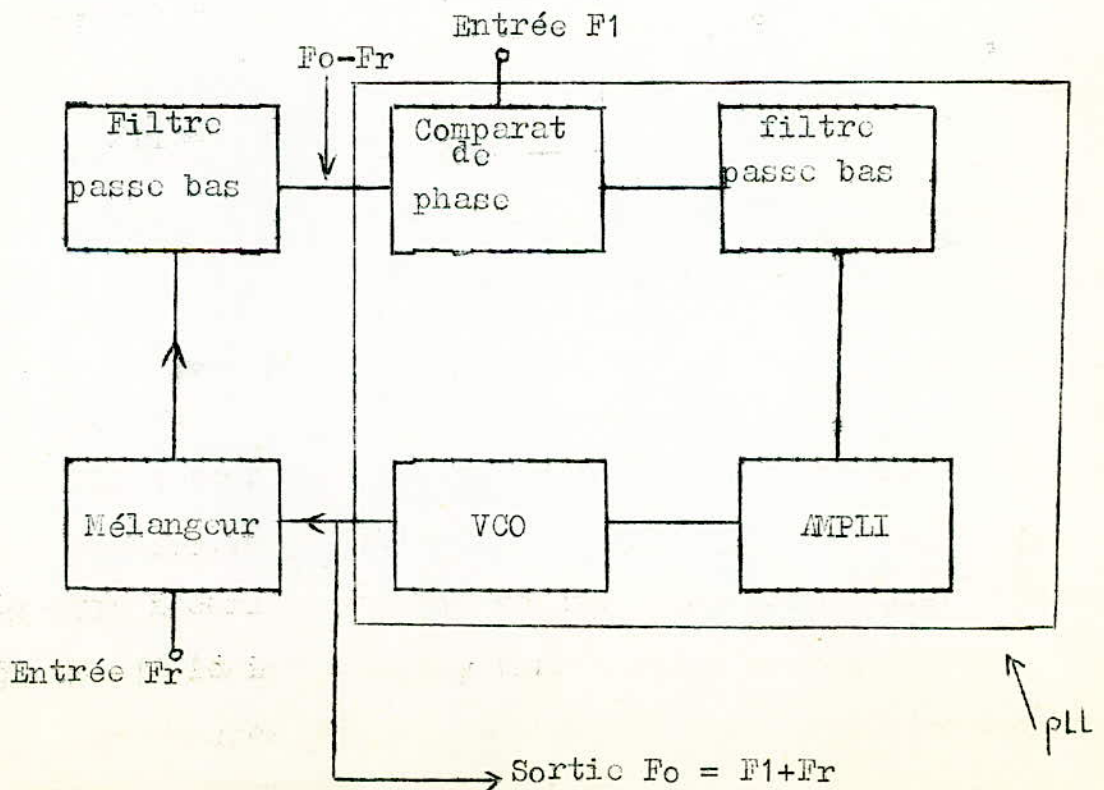


Le réseau de déphasage situé à l'entrée sert à compenser le décalage de 90° introduit par le circuit intégré(PLL)

TRANSLATEUR DE FREQUENCE

L'adjonction d'un mélangeur et d'un filtre passe bas transforme la boucle en translateur de fréquence. La référence F_r et F_o du VCO sont mélangées pour obtenir $F_o \pm F_r$.

On extrait $F_o - F_r$ qu'on applique au comparateur, le quel reçoit également la fréquence de décalage F_1 . Lorsque le système est verrouillé les signaux à l'entrée du comparateur sont à la même fréquence c'est à dire que $F_o - F_r = F_1$ et $F_o = F_r + F_1$



AUTRES APPLICATIONS

Les autres applications de PLL sont multiples par exemple la boucle pourra servir à synchroniser une fréquence.

Si elle reçoit un signal de très haute stabilité; la boucle à verrouillage de phase est asservie et maintient cette stabilité tout en fournissant un signal de sortie de niveau élevé. Elle pourra réguler, très efficacement la rotation d'un moteur à courant continu en calant sa vitesse angulaire sur un sous multiple de la fréquence d'un oscillateur local stabilisé par quartz.

Elle est utilisée également comme multiplicateur ou diviseur de fréquence comme dans notre cas.

Pour conclure on peut affirmer que ses multiples applications se développeront très rapidement tant sont grandes les possibilités du PLL en circuits intégrés

BIBLIOGRAPHIE

- A. PEUTEMAN (servomecanisme)

- H. LILLEN (PRINCIPE et applications des circuits integres lineaires)

- TOUTE L'ELECTRONIQUE N° 408
(Emploi des diviseurs programmables dans les synthetiseurs
U.H.F) P. 46

- TOUTE L'ELECTRONIQUE mars 1977 (PLL)

- HAUT-PARLEUR janvier 1976 (DIVISEUR DE FREQUENCE)

- M. MOUNIC 2^{me} partie " TRANSISTOR "

- H. ARCISZEMSKI (Mesures sur les transistors)

- These " Amplificateur a tres large bande a transistor "
promotion 1969

- These " Comptage electronique " promotion 1975

- MOTOROLA SEMI-CONDUCTORS
MC 12014 MC 12020 MC 12021 (circuits integres lineaires)

- TOUTE L'ELECTRONIQUE N° 408
(Emploi des diviseurs programmables dans les synthetiseurs
U.H.F) P. 46

- TOUTE L'ELECTRONIQUE mars 1977 (PLL)

- HAUT-PARLEUR janvier 1976 (DIVISEUR DE FREQUENCE)

- M. MOUNIC 2^{me} partie " TRANSISTOR "

