

ECOLE NATIONALE POLYTECHNIQUE

DEPARTEMENT **D'ELECTRONIQUE**

المدرسة الوطنية المتعددة التقنيات
BIBLIOTHEQUE — المكتبة
Ecole Nationale Polytechnique

PROJET DE FIN D'ETUDES

S U J E T

SIMULATION ELECTRONIQUE DU
SIGNAL R.M.N ET MESURE DU
TEMPS DE RELAXATION PAR
UN MICROPROGRAMME

Proposé par :

Dr. PUVVADA Ramesh

Etudié par :

Haddadi smail

GhOUR i djamel

Dirigé par :

Dr. PUVVADA Ramesh

PROMOTION : **juin 1986**

الجمهورية الجزائرية الديمقراطية الشعبية
RÉPUBLIQUE ALGERIENNE DEMOCRATIQUE ET POPULAIRE

وزارة التعليم والبحث العلمي
MINISTÈRE DE L'ENSEIGNEMENT ET DE LA RECHERCHE SCIENTIFIQUE

ECOLE NATIONALE POLYTECHNIQUE

DEPARTEMENT D'ELECTRONIQUE

المدرسة الوطنية المتعددة التقنيات
BIBLIOTHEQUE — المكتبة
Ecole Nationale Polytechnique

PROJET DE FIN D'ETUDES

SUJET

SIMULATION ELECTRONIQUE DU
SIGNAL R.M.N ET MESURE DU TEMPS
DE RELAXATION PAR UN MICRO—
PROGRAMME

Proposé par :

Dr. PUVVADA Ramesh

Etudié par :

HADDADI Smail

GHOURI Djamel

Dirigé par :

Dr. PUVVADA Ramesh

PROMOTION : Juin 1986

°°°-D E D I C A C E S -°°°

المدرسة الوطنية المتعددة التقنيات
BIBLIOTHEQUE — المكتبة
Ecole Nationale Polytechnique

A LA MEMOIRE DE MON PERE

A MA MERE

A MES FRERES ET SOEURS

A TOUS MES AMIS (es)

SMAIL •

A MON PERE

A MA MERE

A MES FRERES

A TOUPE MA FAMILLE

A TOUS MES AMIS (es) •

DJAMEL •

SOMMAIRE

CHAPITRE I :

INTRODUCTION A LA R.M.N

1. Généralités
2. Phénomène de relaxation
3. La résonance magnétique nucléaire
4. Interprétation quantique de la R.M.N

CHAPITRE II :

SPECTROMETRE R.M.N. A IMPULSION

1. Synoptique général
2. Principe de fonction
3. Description sommaire des différents étages.

CHAPITRE III :

MESURE DES TEMPS DE RELAXATION

1. Interprétation physique des temps de relaxation
2. Mesure du temps de relaxation spin-réseau T_1
3. Echos de spin
4. Mesure du temps de relaxation spin-spin T_2

CHAPITRE IV

HARDWARE

1. Introduction
2. Schéma bloc
3. Etude de l'horloge .
4. Etude du bloc analogique
5. Etude du bloc numérique .

CHAPITRE V

SOFTWARE

1. Présentation de la carte MEK 6802D5 de Motorola
2. Etude de l'interface parallèle programmable
P.I.A.MC 6821
3. Calcul de la constante de temps de
l'exponentielle.
4. Développement de la partie soft .

CONCLUSION

La découverte de nouvelles méthodes d'analyse structurale de la matière a permis de mettre l'électronique au service de la médecine .

Le spectromètre R.M.N est un appareil qui permet aux médecins d'analyser le sang de leurs clients en quelques minutes et de faire le diagnostic de tout problème médical sur le champ . Son principe est de capter les interactions entre un champ magnétique et le noyau du corps considéré (sang) , puis de les transformer en signaux électriques , la visualisation de ce signal sur l'oscilloscope permet la mesure des temps de relaxation T_1 et T_2 paramètres qui caractérisent le corps analysé et nous fournissent aussi de précieuses informations sur sa structure et son état . Le but de notre travail est de remplacer ce système de visualisation (oscilloscope) par un ordinateur électronique et d'élaborer un programme pour la mesure des temps de relaxation T_1 et T_2 . Ainsi le médecin gagnera en temps et en précision le signal électrique sortant du spectromètre R.M.N est analogique pour pouvoir le traiter par un micro-ordinateur , il faut le convertir en un signal numérique , c'est pour cela qu'on se propose de réaliser un interface C.A.N, on fera une simulation du signal R.M.N pour pouvoir tester notre hardware et software . Ce dernier est écrit en langage machine , en commencera notre travail par un rappel théorique sur les propriétés des noyaux et une introduction sur la résonance magnétique nucléaire , on donnera une présentation sommaire du spectromètre R.M.N à impulsion et la dernière partie de ces généralités est consacrée à la mesure des temps de relaxation T_1 et T_2 .

La deuxième partie est réservée au ~~hardware~~ on expliquera en détail le montage qu'on se propose de réaliser, il comporte deux blocs, un bloc analogique et l'autre numérique .

La troisième partie est réservée au ~~software~~, on présentera le logiciels écrits en langage machine pour la mesure du temps de relaxation T_1 et on terminera par une interpretation des résultats obtenus .

CHAPTER 1

1 - Moment cinétique, moment magnétique.

- La Physique nucléaire montre que le noyau subit un mouvement de rotation autour de lui même qui est appelé mouvement de spin nucléaire, il est caractérisé par un moment cinétique \vec{S} tel que : $|\vec{S}| = \sqrt{I(I+1)} \hbar$
 $\hbar = \frac{h}{2\pi}$, h étant la constante de PLANCK, I étant un nombre quantique.

- On définit aussi le moment magnétique global $\vec{\mu}$ du noyau, colinéaire à \vec{S} tel que : $\vec{\mu} = \gamma \vec{S}$, γ étant le rapport gyromagnétique.

2 - Precession de LARMOR :

- On applique un champ magnétique uniforme \vec{H}_0 suivant l'axe \vec{OZ} à un noyau, il exerce sur son moment magnétique $\vec{\mu}$ dirigé suivant \vec{OM} (Voir fig N° 1) un couple :

$$\Gamma = \frac{d\vec{S}}{dt} = \vec{\mu} \wedge \vec{H}_0 \quad (1) \quad \text{et} \quad \vec{S} = \frac{\vec{\mu}}{\gamma}$$

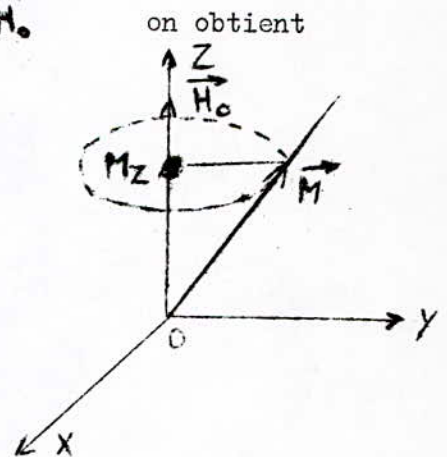
d'où $\frac{d\vec{\mu}}{dt} = -\gamma \vec{H}_0 \wedge \vec{\mu}$ en posant $\vec{\omega}_c = -\gamma \vec{H}_0$

$$\frac{d\vec{\mu}}{dt} = \vec{\omega}_c \wedge \vec{\mu} \quad (2) \quad \text{(équation de BLOCK)}$$

l'équation (2) décrit le mouvement du vecteur moment magnétique.

le point M décrit un cercle situé dans le plan normal à \vec{OZ} avec une vitesse angulaire

- $\vec{\omega}_c = -\gamma \vec{H}_0$ ($\omega_c = \frac{\gamma H_0}{2\pi}$) c'est la precession de LARMOR.



Ce mouvement est analogue à la rotation d'une toupie autour d'un axe verticale, au début la toupie est animée d'un mouvement de rotation autour de son axe ensuite sous les faits de la pesanteur, l'axe s'incline en décrivant un cône donc la toupie a deux mouvements simultanés, une rotation autour de son axe est un mouvement de precession de cet axe autour de la vertical.

3 - Vecteur aimantation :

On raisonne sur un grand nombre de noyaux (on se limitera à un ensemble de noyaux de même espèce), et au lieu de parler du moment magnétique on parlera de l'aimantation \vec{M} qui est la somme des moments magnétiques de tous les noyaux par unité de volume car dans la pratique, on ne peut pas faire des mesures sur un noyau isolé .

II- PHENOMENE DE RELAXATION :

1) Définition

A l'instant où le champ H_0 est appliqué à l'échantillon les moments magnétiques des différents noyaux se mettent à tourner autour de la direction H_0 avec la fréquence f_0 , mais ne sont pas parallèles entre eux or ils sont couplés par induction mutuelle et tendant de ce fait à s'aligner les uns sur les autres ce qui entraîne une dépense d'énergie qui va se traduire par un alignement de \vec{M} sur H_0 , ce phénomène d'évolution progressive est appelée " RELAXATION "

2) Temps de relaxation :

L'évolution de \vec{M} vers M_0 , état d'équilibre, est régie par les équations suivantes : Pour un liquide .

$$\frac{dM_z}{dt} = -\frac{M_z - M_0}{T_1} ; \frac{dM_x}{dt} = -\frac{M_x}{T_2} ; \frac{dM_y}{dt} = -\frac{M_y}{T_2}$$

T_1 = temps de relaxation longitudinal

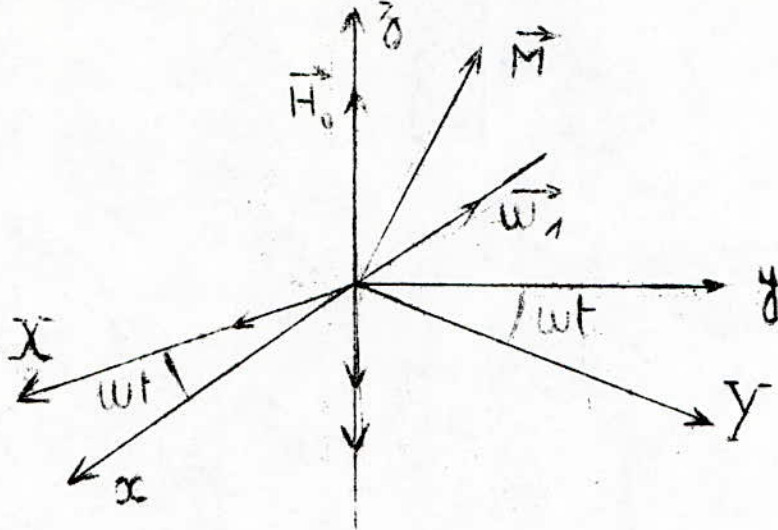
T_2 = temps de relaxation transversal

III - RESONNANCE MAGNETIQUE NUCLEAIRE : R.M.N.

1)- Principe de l'expérience :

II consiste à l'application au milieu étudié, un champ H_1 de faible amplitude, perpendiculaire à H_0 et tournant autour de lui à la vitesse angulaire

$\vec{\omega}$ colinéaire à $\vec{\omega}_0$ et de même sens, qui suivant les cas peut être différente ou égale à $\vec{\omega}_0$ (voir fig n° 2).



(Figure n° II)

2 - Conditions de résonance :

- Dans le cas où $\vec{\omega}$ est très différentes de $\vec{\omega}_0$ l'action de \vec{H}_1 sur \vec{M} a un effet en moyenne nul, puisque la disposition relative de l'aimantation \vec{M} et du champ tournant \vec{H}_1 se modifie constamment et de manière extrêmement rapide. Dans le cas où $\vec{\omega}$ est très proche de $\vec{\omega}_0$ l'action de \vec{H}_1 sur \vec{M} se faisant dans un seul sens et finisse par avoir un effet important, pour mettre en évidence le résultat de cet effet, on introduit un repère OXYZ tournant à la vitesse $\vec{\omega}$ et dans lequel \vec{H}_1 paraît fixe. En posant $\vec{\omega}_1 = -\delta \vec{H}_1$ par analogie avec la relation $\vec{\omega}_0 = -\delta \vec{H}_0$, et en écrivant l'équation du mouvement dans le repère tournant, on montre que l'aimantation \vec{M} est animée d'un mouvement de precession définit par le vecteur $\vec{\omega}_0 - \vec{\omega} + \vec{\omega}_1$ (Voir Fig n° 3).

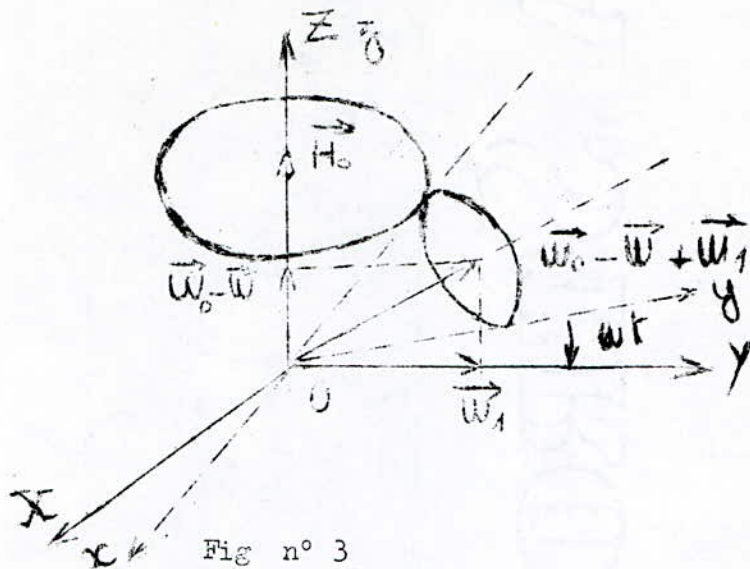


Fig n° 3

Si $|\omega - \omega_0| \geq \omega_1$ l'axe de rotation est pratiquement confondu avec l'axe OZ et la composante H_z de l'aimantation ne varie pas. L'effet de H_1 sur l'aimantation est nul, si $\omega = \omega_0$ le vecteur de rotation se trouve sur l'axe OY et devient égal à $\vec{\omega}_1$. L'aimantation \vec{M} va donc precessionner autour de H_1 avec la pulsation $\vec{\omega}_1$, on dit que l'on est en présence de la résonance magnétique; et la condition de résonance est : $\vec{\omega} = \vec{\omega}_0 = -\gamma \vec{H}_0$

En résumer; dans le cas de la résonance le vecteur aimantation \vec{M} est animé d'un mouvement de rotation autour de H_1 avec la vitesse $\vec{\omega}_1$, et l'ensemble (\vec{M}, \vec{H}_1) est animé d'un mouvement de rotation autour de H_0 avec la vitesse de LARMOR $\vec{\omega}_0$.

IV, INTERPRETATION QUANTIQUE DE LA R. M. N.

1 Quantification :

La composante σ_z du moment cinétique ne peut prendre que des valeurs quantifiées. Elles sont données par $\sigma_z = m_I \hbar$ ou $m_I i$ est le nombre quantique magnétique, qui peut être négatif, nul ou positif, entier ou demi entier.

On introduit le nombre quantique de spin I qui représente la valeur maximal de m_I . Il correspond donc à la valeur maximale de σ_z , ce qui entraîne que le nombre de valeur observable de σ_z (nombre de valeur de m_I) est égal à $2I + 1$, puisque $-I < m_I < I$.

La quantification du moment cinétique entraîne la quantification du moment magnétique puisque $\vec{M} = \gamma \vec{U}$

2. Sous niveaux ZEEEMAN

L'énergie d'interaction entre un moment magnétique \vec{M} et un champ magnétique \vec{H}_0 uniforme est: $W = -\vec{M} \cdot \vec{H}_0 = -M_z H_0 = -\gamma \hbar m_I H_0$

est quantifié donc on n'observe que certaines valeurs discrètes de l'énergie W . Si l'énergie correspondant à l'état propre (lorsque le noyau n'est soumis à aucune perturbation extérieure) est E_0 , après application du champ statique \vec{H}_0 elle devient $E(m_I) = E_0 + W(m_I)$; on dit que \vec{H}_0 lève la dégénérescence.

Le niveau d'énergie E_0 se trouve donc subdivisé en plusieurs sous-niveaux correspondant chacun à une valeur de m_I ; donc à des états différents du noyau

Ils diffèrent par l'orientation de leurs spins. On appelle ces sous-niveaux les "Sous-niveaux ZEEEMAN". Le nombre de spins ayant la même orientation (donc le même nombre quantique m_I) ; s'appelle "population du sous-niveaux-correspondant".

Considérons comme exemple le noyau d'hydrogène qui présente une structure simple, son nombre de Spin I est égal à un-demi ($I = \frac{1}{2}$), alors m_I prendra les valeurs $+\frac{1}{2}$; $-\frac{1}{2}$.

$m_I = -\frac{1}{2}$; $+\frac{1}{2}$, montre que E_0 se divise en deux sous-niveaux.

$$E_1 = E_0 + \frac{1}{2} \gamma \hbar H_0$$

$$E_2 = E_0 - \frac{1}{2} \gamma \hbar H_0 \quad ; \quad \text{Voir diagramme d'évolution.}$$

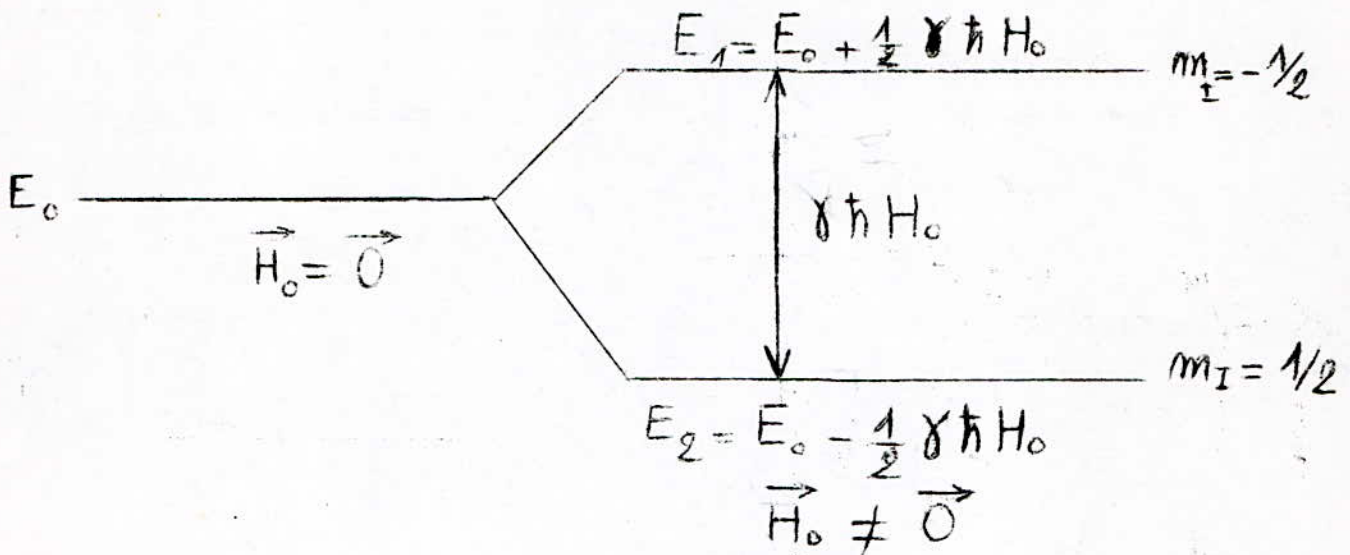


Diagramme d'évolution

3 - Résonance magnétique nucléaire :

D'après le théorème d'EINSTEIN, il est possible d'induire des transitions d'un état à l'autre à l'aide d'un photon d'énergie $h\nu$;

$$\text{Soit } h\nu_0 = \Delta E = E_1 - E_2 = \gamma \hbar H_0 = \gamma \frac{h}{2\pi} H_0.$$

Donc la condition de résonance est $\omega_0 = 2\pi\nu_0 = \gamma H_0$.

La population du niveau inférieur N_2 qui correspond à $m_I = 1/2$ s'orientent parallèlement à \vec{H}_0 , alors que la population N_1 correspondant à $m_I = -1/2$ s'orientent d'une façon anti-parallèle à \vec{H}_0 .

En vertu de la loi de distribution de BOLTZMAN entre les sous-niveaux ZEEMAN ; à l'équilibre thermique, la population N_2 du niveau inférieur est plus grande que la population du niveau supérieur (N_1).

Lorsqu'en applique un champ tournant \vec{H}_1 avec une vitesse ω_0 il y'aura transition du sous-niveaux et comme on a $N_2 > N_1$ alors les transitions du sous-niveaux $m_I = +1/2$ vers les sous-niveaux $m_I = -1/2$ sont en plus grand nombre que celles, en sens

inverse et s'il n'y a pas de restauration de la population dans le sous-niveau tendant à s'égaliser statiquement et on aura $N_2 = N_1$, c'est le phénomène de saturation et le phénomène R.M.N n'est plus détectable .

La restauration de la population du sous-niveau $m_i = + \frac{1}{2}$ est assurée par la relaxation spin-réseau .

Si la condition $N_2 > N_1$ est toujours réalisée; le phénomène R.M.N est détectable la restauration doit être effectuée après un temps T_1 petit .

CHAPITRE '2

1) - Un spectromètre R.M.N est un appareil qui permet de mettre en oeuvre les interactions d'un champ électromagnétique et d'un noyau afin de recevoir et traiter le signal résultant de ces interactions . Ce signal va constituer ainsi une information sur l'échantillon étudié , le spectromètre que nous allons étudier appartient à la famille des spectromètres à l'impulsion utilisé pour la mesure du temps de relaxation.

- Synoptique général

un spectromètre R.M.N à impulsion est constitué par :

- L'Électro-aimant .
- Programmeur d'impulsion .
- Système émetteur par impulsion .
- Une bobine d'excitation radiofréquence .
- un commutateur .
- Système récepteur .
- Un système d'acquisition de donnée et visualisation.

(Voir page n° 1)

2) - Principe de fonctionnement :

le programmeur d'impulsion génère des séquences périodiques d'impulsion

$\frac{\pi}{2}$ et π

le système émetteur produit des salves d'un signal sinusoïdal radiofréquence dont les durées sont commandées par le programmeur d'impulsion ces salves excitent une bobine d'excitation pour induire le champ tournant à la fréquence du signal radiofréquence H_1 l'échantillon étudié est placé à l'intérieur de la bobine d'excitation ; qui elle même est placée entre les deux pôles de l'électro-aimant , qui produit le champ statique \vec{H}_0 . L'échantillon va être excité pendant la durée des salves et son vecteur

SYNOPTIQUE DU SPECTROMETRE RMN

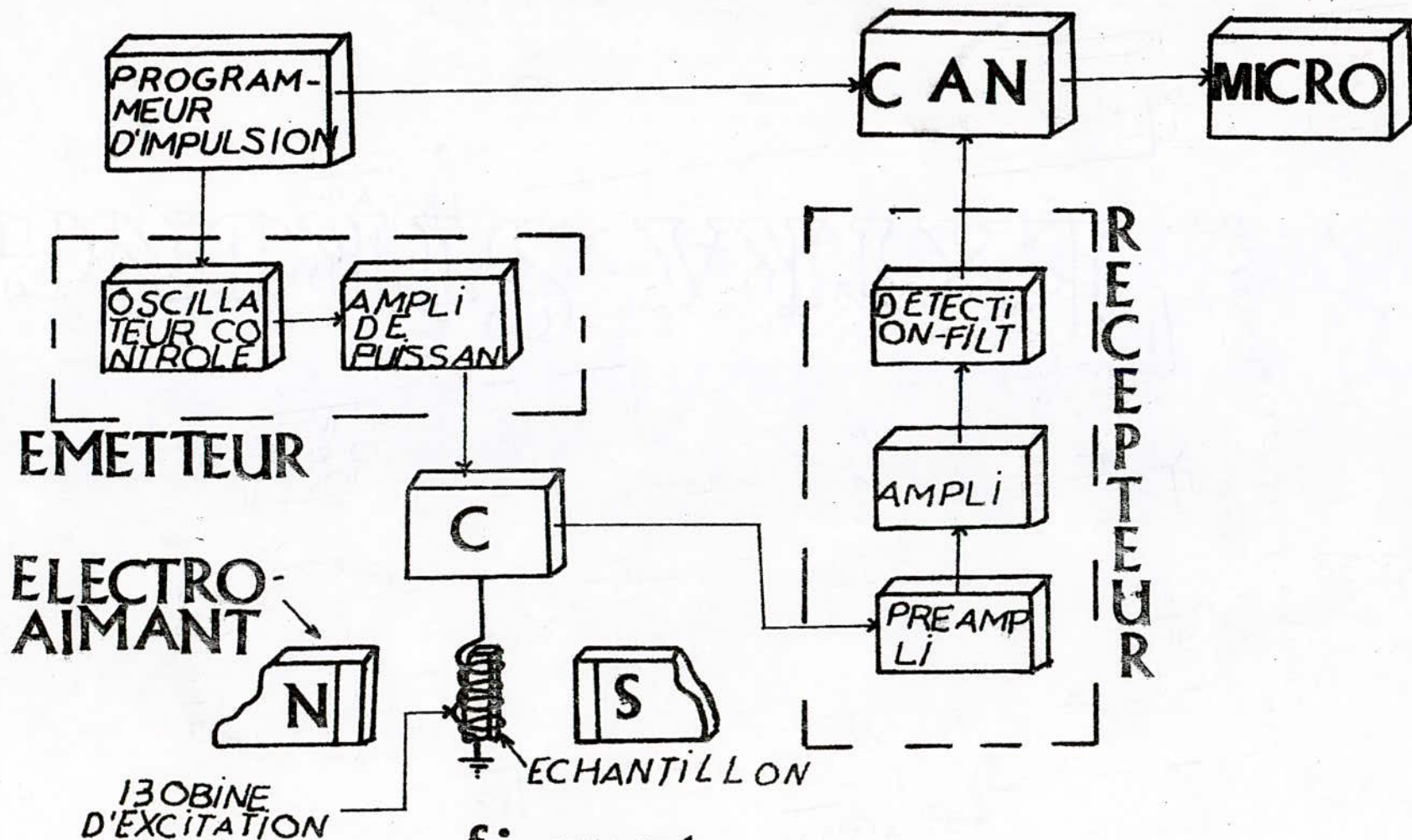


figure 1

aimentation subit des fractions de rotation à la fin de l'impulsion ; l'aimentation revient à sa position d'origine . D'après le phénomène de précession libre et d'après la loi de rang , ce phénomène produit une force électro-motrice induite dans la bobine d'excitation . Le récepteur recueille ce signal qui constitue une information sur le régime transitoire d'excitation .

Le retour à l'équilibre est un phénomène caractérisé par la décroissance exponentielle de l'aimentation .

3) - Description sommaire des différents étages .

1) - L'Électro-aimant : II doit produire un champ H_0 assez élevé pour assurer une meilleure sensibilité , car la tension induite est proportionnelle à H_0^2 ($V = K_1 H_0^2$) H_0 doit être aussi homogène que possible dans l'espace et dans le temps pour avoir des mesures précises .

2) - Le programmeur d'impulsion ; .

II génère les séquences d'impulsion $\pi/2 - T - \pi/2$, ainsi que les séquences d'impulsion $\pi/2 - \tau - \pi$, ces séquences vont commander l'oscillateur radiofréquence pour donner les salves d'excitation .

3) - Le système émetteur : II délivre des salves radiofréquence contrôlée par le programmeur d'impulsion et d'un étage amplificateur de puissance qui fournit la puissance nécessaire à ces salves , pour obtenir le champ tournant à l'aide de la bobine d'excitation .

Lorsque l'émetteur fonctionne , la bobine joue le rôle d'excitatrice , et lorsqu'il est bloqué , récupère le signal d'induction libre décroissant , et il faut que pendant ce temps qu'aucun autre signal que celui provoqué par l'échantillon n'y soit induit dans la bobine sinon ce sera une source d'erreur de parasites autres que l'émetteur , alors ce système doit permettre d'avoir un rapport :

Amplitude du signal R.F pendant l'état ON
Amplitude du signal R.F pendant OFF

le plus grand possible . II doit présenter en plus une stabilité en amplitude et en fréquence .

4) - La bobine d'excitation :

Elle permet de produire le champ tournant \vec{H}_1 et recueillir le signal correspondant au phénomène de relaxation . L'absorption de l'énergie par les spins au moment où se produit la résonance provoque la variation du coefficient de surtension de la bobine .

5) - Le système récepteur

II permet de recueillir le signal induit par l'échantillon dans la bobine d'excitation pendant la durée OFF des salves et de l'amplifier et de le mettre en forme , pendant l'état ON des salves R.F, le récepteur passe à l'état OFF, le récepteur doit passer à son fonctionnement normal , le plus rapidement possible pour recueillir le signal induit à la fin de l'impulsion qui l'a saturé .

Le récepteur doit posséder une bande passante B supérieure ou égale à l'inverse de la durée de l'impulsion : $B \gg \frac{1}{\tau}$ afin de ne pas avoir de pertes de l'information .

6) - Système d'acquisition de donnée :

L'ancien système c'est un oscilloscope à balayage déclenchable par les impulsions du programmeur , et la mesure de la pente de la courbe visualisée donne les valeurs des temps de relaxation, mais cette méthode est lente et introduit beaucoup d'erreur , c'est pour cela qu'elle est remplacée par une interface C.A.N qu'après échantillonnage et conversion en numérique du signal R.M.N permet le traitement de cette information par un micro-ordinateur pour calculer les temps de relaxation T_1 et T_2

CHAPITRE 3

- MESURE DU TEMPS DE RELAXATION

1) - Interpretation physique du temps de relaxation .

On sait que l'énergie d'interaction entre un moment magnétique M et un champ magnétique H est égale au produit scalaire , $W = - M \cdot H_0 = - M_z \cdot H_0$. On voit que lorsque M_z varie, l'énergie d'interaction entre M et H_0 varie et va faire naître , un échange d'énergie entre le système de noyau , appelé système de spin , et le milieu ambiant, appelé réseau , cette échange d'énergie dépend uniquement de T_1 appelé ainsi temps de relaxation spin-réseau.

Contrairement , les variations de M_x et M_y , laissent cette énergie constante et il subsiste qu'un échange d'énergie entre les noyaux du systèmes, échange lié au temps de relaxation T_2 nommé "temps de relaxation spin-spin" ;

2) - MESURE DU TEMPS DE RELAXATION T_1 :

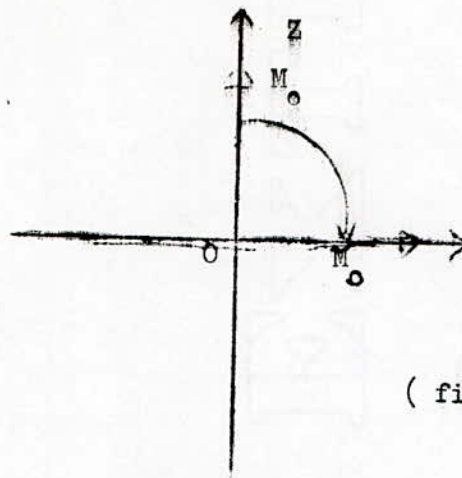
Cette mesure est basée sur le phénomène précession libre de l'aimantation , après une impulsion d'excitation , on utilise la séquence périodique d'impulsion $\frac{\pi}{2}$ de période T .

Al'origine , le vecteur M est à l'équilibre tel que $M_x = M_y = 0$ et $M_z = M_0$.

Si l'on désire qu'il fasse une fraction de rotation seulement autour de H_1 ; dans le plan YOZ ; notamment un angle égal à $\frac{\pi}{2}$. on applique le champ H_1 pendant une durée T , tel que :

$$W_1 T = H_1 \cdot T = \frac{\pi}{2} \quad \text{d'ou } T = \frac{\pi}{2 H_1} .$$

une première impulsion $\frac{\pi}{2}$ amène l'aimantation en question sur l'axe OY tel que , $M_x = M_z = 0$ et $M_y = M_0$. (figure n° 1)

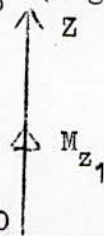


(figure n° 1)

A fin de cette impulsion , le mouvement de précession libre ~~amène~~ ~~autour de~~ OZ aura la loi de variation : $M_z(+)=M_0(1-e^{-t/t_1})$;

Après un certain temps T, on aura une aimantation M dirigée suivant OZ telle que , $M_z=M_{z1} = M_0(1-e^{-T/t_1})$, $M_x = \phi = M_y = 0$.

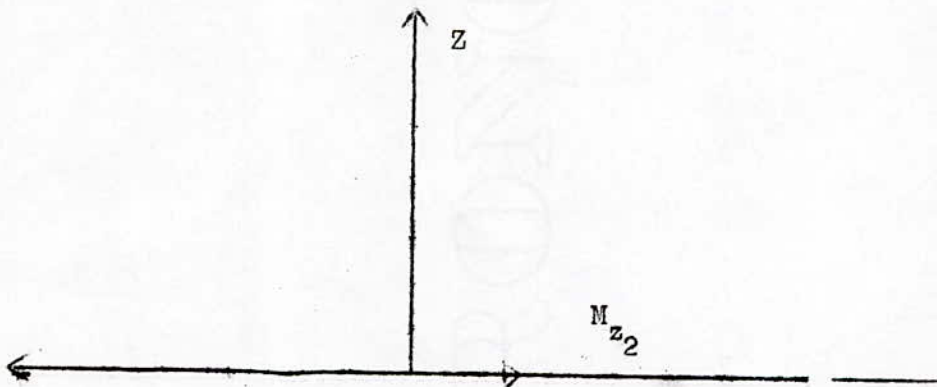
M_{z1} sera inférieure à M_0 (figure n° 2



(figure n° 2)

A cet instant , la deuxième impulsion amène le vecteur M_{z1} sur l'axe OY, aura ;

$$M_y = -M_{z1} = -M_0(1 - e^{-t/t_1}) ; M_x = M_z = 0$$



(figure n° 3)

Le retour à l'équilibre de l'aimantation , est régi par la loi

$$M_z(T) = M_{z1} (1 - e^{-T/T_1})$$

une fois l'équilibre établi, la valeur de la composante longitudinale de l'aimantation sera,

$$M_z = M_{z1} (1 - e^{-t/T_1}) \approx M_{z1}$$

$$M_{z2} = M_0 (1 - e^{-t/T_1})^2$$

Ainsi pour impulsion d'ordre n, la valeur de la composante longitudinale de l'aimantation après le mouvement de précession libre est :

$$M_{zn} = M_0 (1 - e^{-t/T_1})^n$$

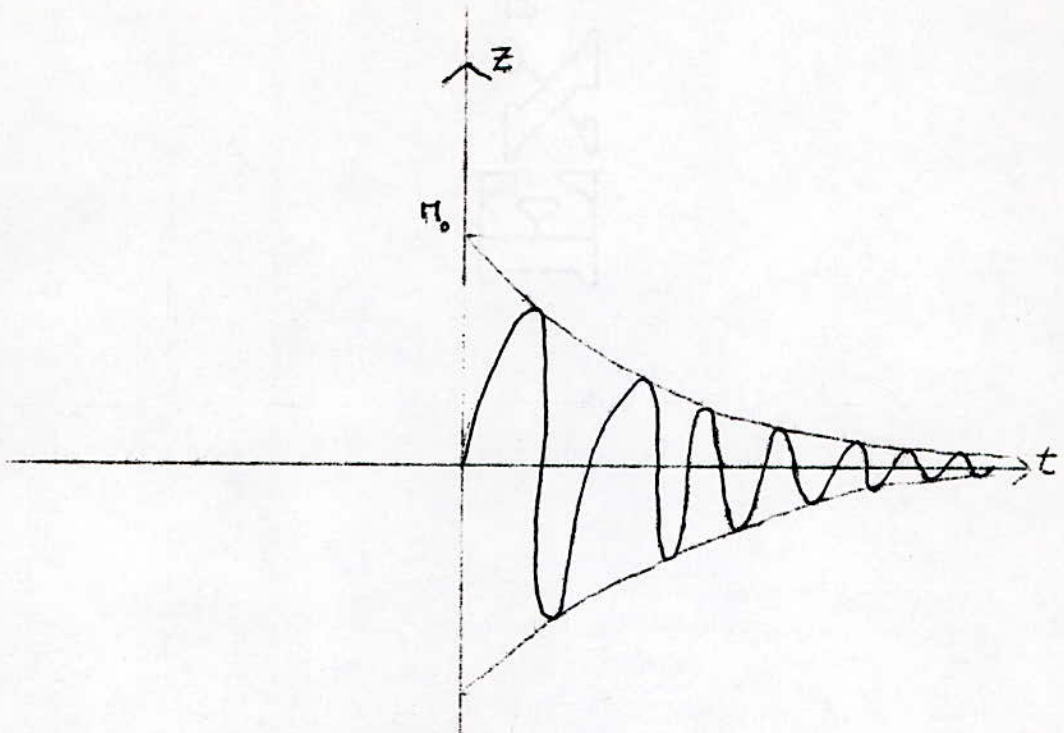
On voit que cette impulsion diminue à chaque nouvelle impulsion. Dans notre cas, la bobine réceptrice est placée de façon à recueillir le flux produit par la composante transversale de l'aimantation globale. Comme la variation de cette composante est de la forme :

$$M_t = M_{t0} e^{-t/T_2} \cos \omega_p t$$

On M_{t0} est la valeur initial de cette composante, à chaque impulsion d'ordre (n + 1), cet amplitude initial de M_t est exactement la valeur à l'équilibre de la composante M_z après la $M^{\text{éne}}$ impulsion.

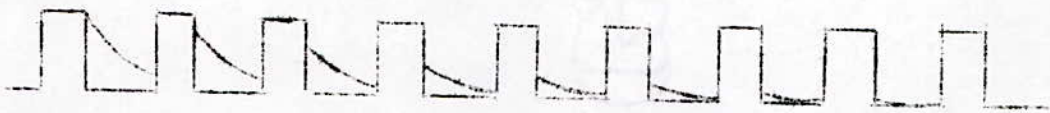
$$M_{t1} (n + 1) = M_{z1} = M_0 (1 - e^{-t/T_1})^n$$

Le détecteur va visualiser sur l'oscilloscope l'enveloppe de la courbe précédente correspondant à la variation de M_t (Figure n°4)



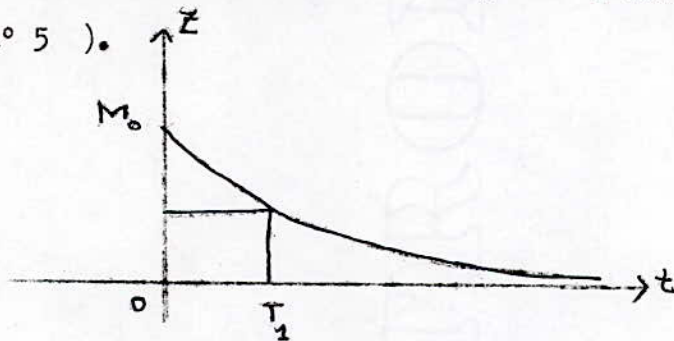
(figure n° 4)

L'amplitude initiale de chaque mouvement de precession diminue à chaque nouvelle impulsion . (figure n° 5)



T_1 est donné par la constante du temps de l'enveloppe sup .

(figure n° 5) .

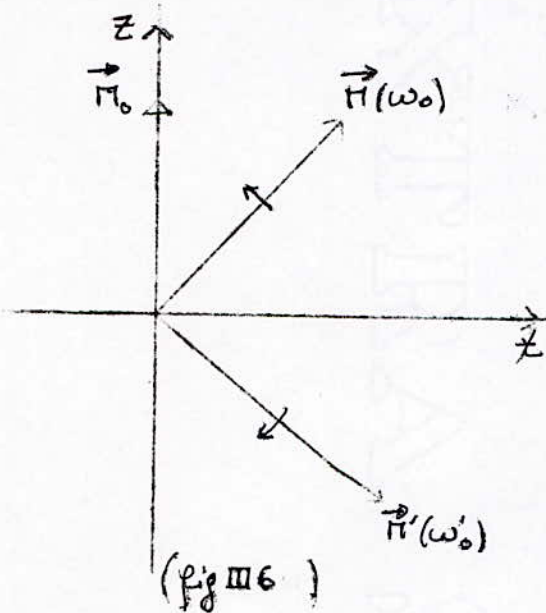


(figure n° 5)

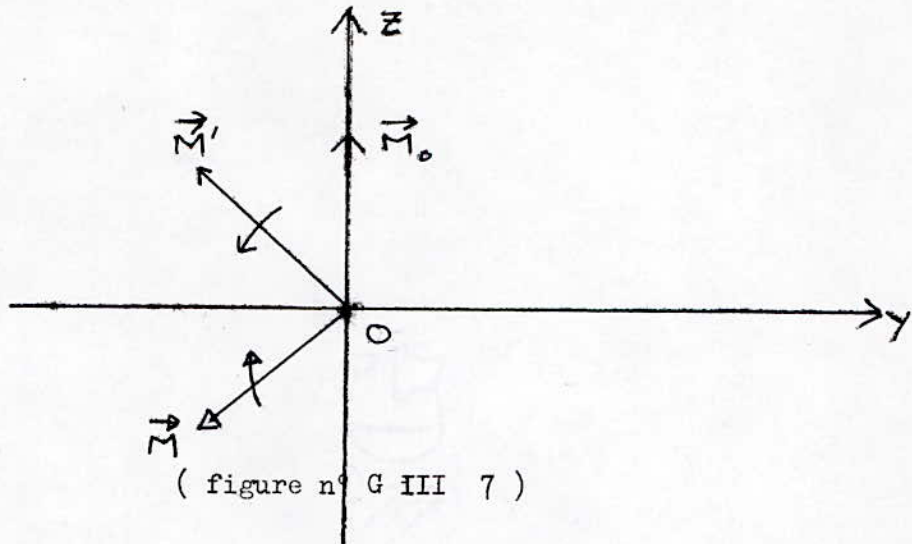
3) ECHOS DE SPIN :

L'écho de spin est un phénomène conséquent à l'inhomogénéité du champ H_0 directeur lors de la precession libre de l'aimantation du noyau.

En effet , dans les systèmes physiques réels , le champ H_0 et les champs locaux produits par les spins font qu'après une impulsion $\frac{\pi}{2}$, le moment magnétique des spins situés dans différents endroits de l'échantillon vont precessionner autour de H_0 avec des vitesses légèrement différents , si on détecte la tension induit par cette precession dans une bobine dont l'axe se trouve dans le plan perpendiculaire à H_0 , on aura un signal qui va décroître progressivement vont perdre graduellement leur cohérence de phase . II se produit une dispersion de spin qui sera au bout d'un temps dépendant du degré d'homogénéité de H_0 , l'échantillon .

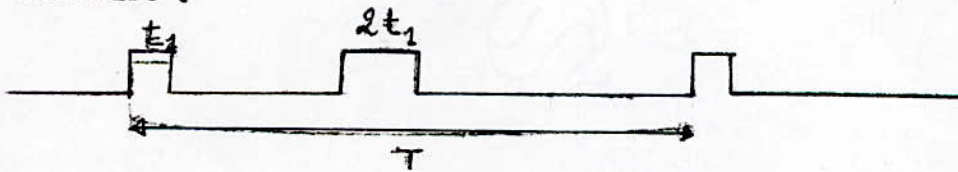


Dispersion des spins après un impulsion $\frac{\pi}{2}$, sion applique après un temps 2^o très supérieur à T_2 , une impulsion π , on voit comme l'illustre la figure n° 32 b que les vitesses angulaires des spins changeant de sens.



(fig III - 7)

Sans des vitesses de spins après une impulsion Π , sion suppose que ces vitesses restent constantes dans le temps , les moments élémentaires , se retrouvent en phase à l'instant $T = 2\tau$; c'est le phénomène d'écho de spins nucléaire .



(figure III- 8)



(figure III - 9)

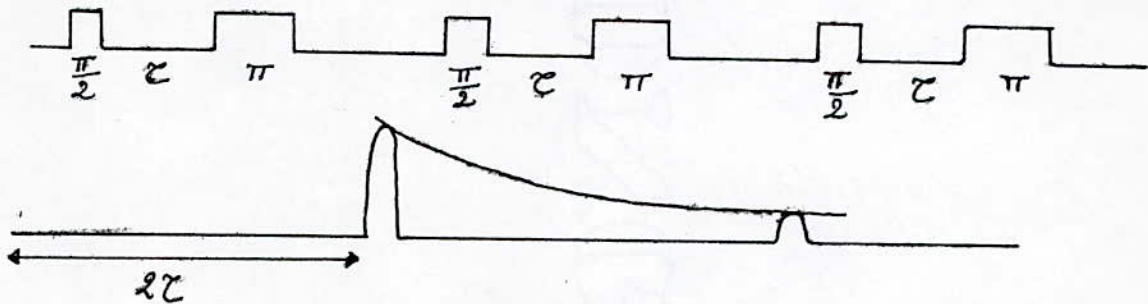
Rq : T doit être supérieur à 2 de façon à ne pas gêner l'établissement de l'écho spin .

4) - MESURE DES TEMPS DE RELAXATION T_2 :

Si on applique une impulsion $\frac{\pi}{2}$ à l'aimantation d'équilibre; le mouvement de precession libre induit une variation de la composante transversale de l'aimantation tel que ; $M_t = M_0 e^{-t/T_2} \cos \omega t$.

Ainsi la décroissance de ce signal nous donnerait directement T_2 , en réalité celui-ci , sera très perturbé du fait des interactions entre les spins et la bobine de reception , pour remédier à ce genre de problème , on utilise la technique d'écho de spins , une séquence d'impulsion $\frac{\pi}{2} - \tau - \pi$ produirait un écho aux temps 2τ conformément à ce qui a été dit précédemment .
 Al'instant $t = T_1$, une nouvelle séquence provoque un deuxième écho à $t = T + t = T + 2\tau$, et ainsi de suite (figure n° 8)

On voit que l'amplitude de ces echos va décroître en exponentielle , cette variation dépend du temps T_2 car elle est due aux interactions spins-spins , finalement , la mesure de la constante de temps de la courbe de repousse recueillie sur l'oscilloscope fournit le temps de relaxation spin-spin T_2 .



(figure III - 9)

figure III 9 . Séquence $\frac{\pi}{2}$, τ , π et écho de spin nucléaire.

CHAPI'TRE 4

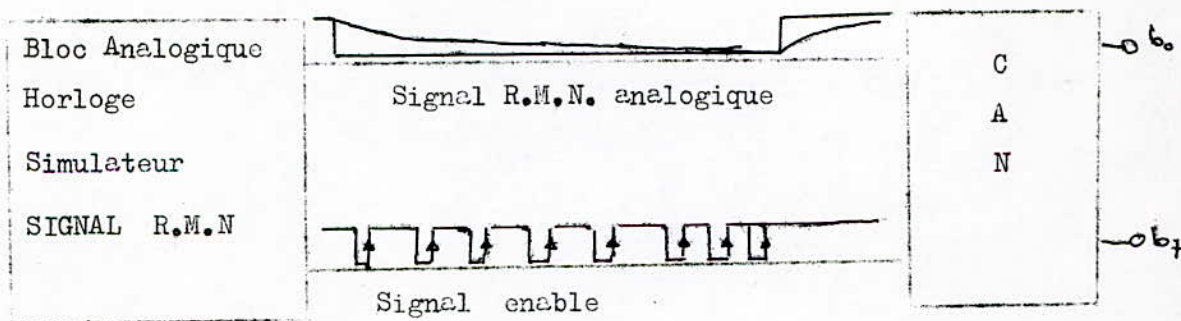
- Le but de notre travail " Hardware " est de proposer un circuit électronique permettant de mettre en évidence les caractéristiques du signal R.M.N .

Le signal qu'on détient à la sortie est le signal R.M.N simulé écrit sur 8 bits , qui sera traité par un ordinateur électronique afin de calculer le temps de relaxation spin-réseau T1 .

Le montage qu'on propose est constitué de deux blocs , le premier est analogique et le second est un bloc numérique c'est l'étage de sortie .

Pour éviter les problèmes de synchronisation , tous les circuits intégrés qu'on a utilisé sont pilotés par une horloge .

II Schéma bloc :



(figure n° 1)

ETUDE DE L'HORLOGE :

à cause de son principe intéressant et de sa facilité d'emploi on a choisi le circuit intégré NE " 555 " c'est un générateur d'impulsion , pour notre montage on l'utilisera comme astable dans le rapport cyclique est variable son schéma de brochage est donnée par la (figure n° 2) .

PRINCIPE DE FONCTIONNEMENT :

Son schéma interne (voir figure n° 3) montre qu'il est constitué de deux comparateurs commandant les entrées d'une bascule RS (avec remise à zero), d'un transistor dit " de décharge " et de trois résistances de valeur égale ($R_i = 5 \text{ kr}$) formant un diviseur de tension .

Au départ , après alimentation , le pont diviseur de tension impose les tensions de référence $\frac{2}{3} V_{cc}$ et $\frac{1}{3} V_{cc}$ respectivement des comparateurs 1 et 2 . La sortie du premier comparateur applique à R un niveau logique 0 , tandis que la sortie du deuxième comparateur applique à S est au niveau logique 1 la sortie Q de la bascule RS et au niveau 0 . \bar{Q} au niveau bas , est appliqué à la base du transistor ce qui le bloque . La capacité C se charge alors à travers R_a et R_b avec une constante de temps égal à $(R_a + R_b) \cdot C$. Quand V_a croît et dépasse de quelques micro-volts V_b , le comparateur (2) passe au niveau zéro, on a $R = S = 0$; la bascule garde le même état et la capacité C continue à se charger jusqu'à une tension légèrement supérieure à V_a .

Le comparateur (1) passe alors à " 1 " d'où $R = 1$ et $S = 0$ la bascule change d'état Q au niveau zéro . Le transistor saturé du fait que \bar{Q} , appliqué à sa base et au niveau haut la capacité C se charge alors à travers R_b , avec une constante de temps $R_b \cdot C$. Comme V_a était à $\frac{2}{3} V_{cc}$ environ , desquelles décroît de quelques micro-volts , le comparateur (1) passe à " 0 " ; on a $R = S = 0$, la bascule garde le même état . la tension V_a continue à décroître jusqu'à une valeur inférieure à V_b , alors à cet instant , comparateur (2) passe à 1 et on aura $R = 0$, $S = 1$. La bascule change d'état et la sortie est au niveau haut , tandis que le transistor est bloqué par le biais de \bar{Q} et ainsi de suite le cycle se répète . Les durées des niveaux haut et bas du signal obtenu à la sortie dépendent de la charge et décharge de condensateur (voir figure n° 4)

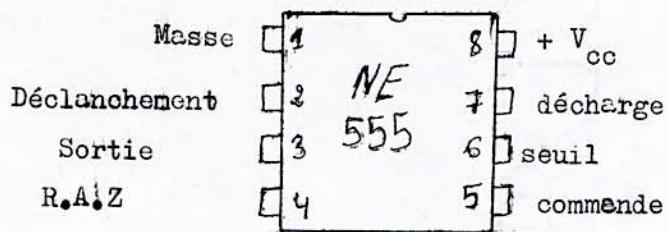


figure 2 - Brochage du NE 555

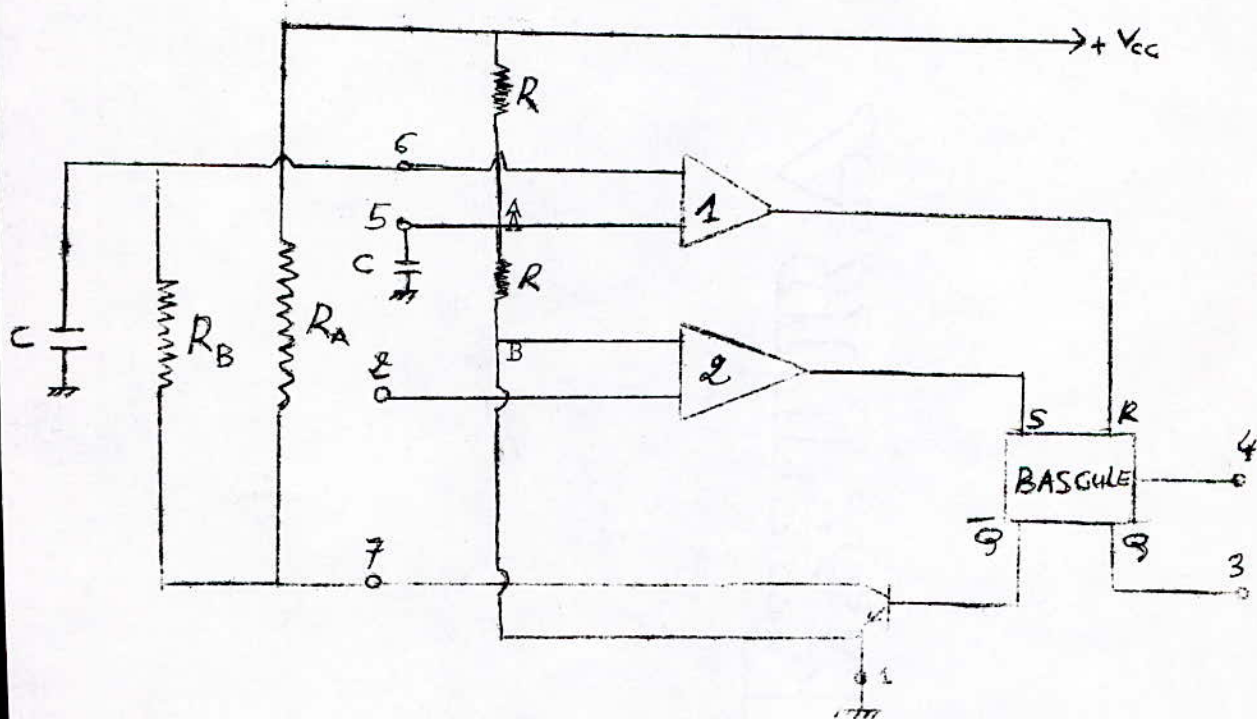


figure 3 - schéma interne du NE 555

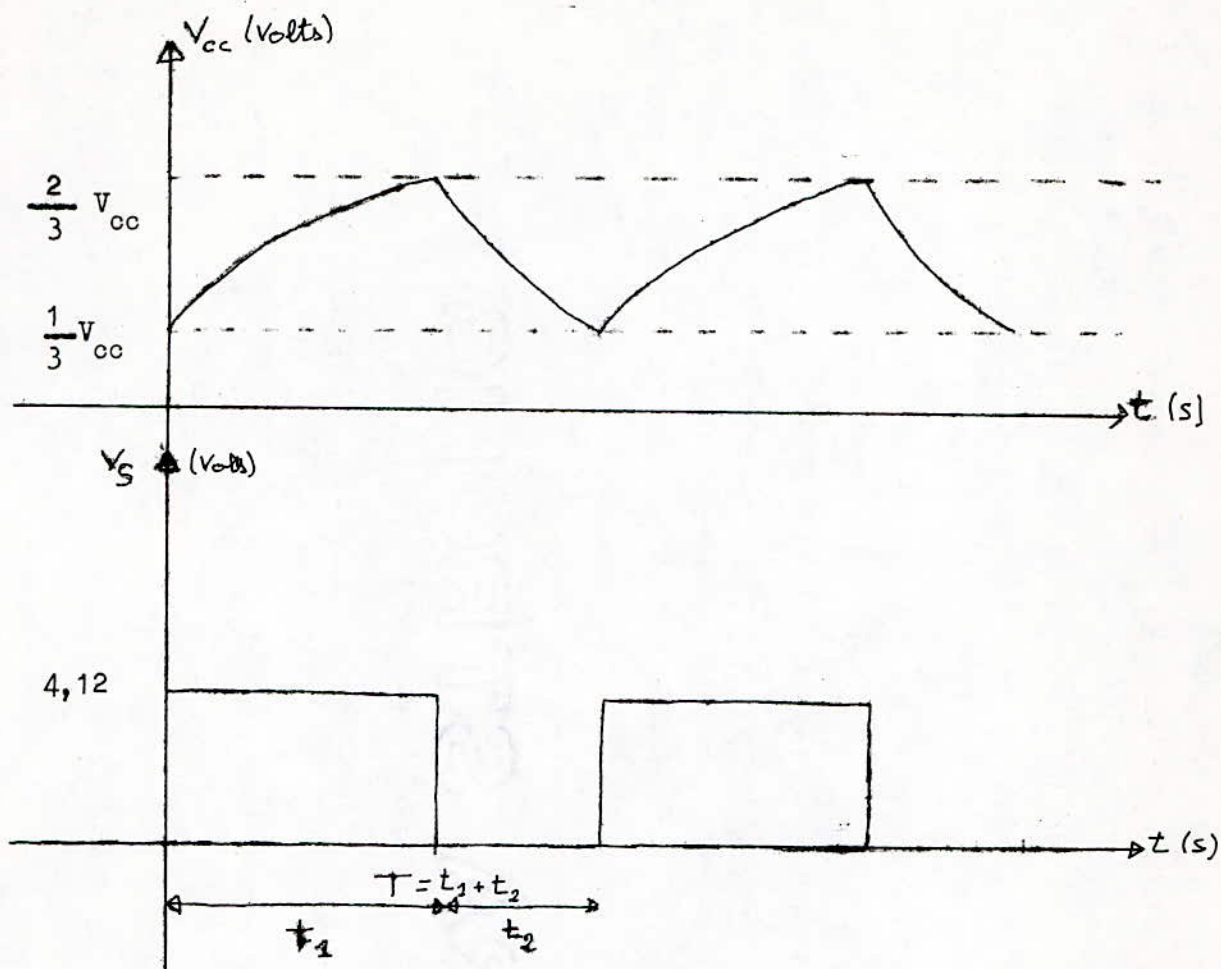


figure - 4 - signal à la sortie du NE "555 "

On a remplacé la résistance R_p par un potentiometre de 10 K ce qui à permet d'obtenir les résultats suivants :

T_{\max}	= 440 mS	T_{\min}	= 18 mS
t_1	= 8,5 mS	t_1	= 8,5 mS
t_2	= 431,5 mS	t_2	= 9,5 mS

lorsque on ajoute une capacité de 100 micro-farad on aura les résultats suivants :

T_{\max}	= 4,9 S	T_{\min}	= 205 mS
------------	---------	------------	----------

$$t_1 = 95 \text{ mS}$$

$$t_2 = 4,8 \text{ S}$$

$$t_1 = 95 \text{ mS}$$

$$t_2 = 110 \text{ m s}$$

l'amplitude du signal de sortie est de 4,12 volts .

III - Etude du bloc permettant la simulation analogique du signal R . M . N

D'après le chapitre III la réponse d'un échantillon à plusieurs excitations est une courbe qui suit une loi exponentiel $k e^{-t/T}$ (voir figure C -3 chapitre III) . Il est facile de générer une courbe exponentiel , c'est la décharge d'un condensateur . Mais le problème qui se pose c'est qu'à chaque impulsion radiofréquence , la réponse recueillie est un point dans l'espace temps amplitude de l'alimentation U_z (voir figure C 2 chapitre III), et la courbe qui passe par l'ensemble de ses points est une exponentiel de la forme $k e^{-t/T}$. Donc la solution de notre problème est de faire l'intégration mais en tenant compte de la remarque indiqué plus haut .

Pour cela en premier lieu on simulera les impulsions radio-fréquence par des impulsions B F délivrées par un générateur d'impulsion car pour la simulation on n'existe pas l'échantillon .

Le générateur d'impulsion est constitué de deux étages identiques qui seront étudiés ultérieurement pour notre cas on veut obtenir la simulation pour 8 impulsions, c'est la raison pour la quelle on utilisera un compteur par 16 qui donnera un niveau bas pour 8 impulsions B F et un niveau haut pour les 8 autres impulsions . Pendant la durée du niveau haut on chargera un condensateur et pendant l'état bas on retiendra sa décharge qui représentera le signal R.M.N simulé pour 8 impulsions ensuite il faudra échantillonner cette courbe à la fin de chaque niveau haut de l'impulsion B.F car la réponse réelle est recueillie après chaque impulsion radio-fréquence (Voir figure C.3 - chapitre III)

néanmoins on fera un retard de quelque Micro-seconde afin d'éviter la zone de saturation du récepteur . Pour le signal simulé ce sera la même chose , c'est pour cela qu'on doit élaborer un signal de commande endole qui pilotera le convertisseur analogique-numérique ou échantillonnera 8 fois le signal R.M.N simulé ce qui correspondra en réalité à 8 réponses recueillies . On présentera en premier lieu le Schéma Bloc de ce simulateur puis on l'étudiera en détail et on expliquera à l'aide des chronogrammes l'aboutissement au signal R.M.N et l'élaboration du signal enable .

1- Schéma bloc : (Voir figure 5)

2- Etude du générateur d'impulsion : (MONOSTABLE)

Ces impulsions B.F ils remplacent en réalité les impulsions radio-fréquence ils sont à la base de l'échantillonnage du signal R.M.N simulé .

Il est constitué de deux étages identiques fournissant chaque une séquences d'impulsion $\frac{II}{2} - \tau - \frac{II}{2}$ le cahier des charges impose les données suivantes la durée de l'impulsion $\frac{II}{2}$ est réglable entre quelque micro-seconde et 140 MS la durée τ est variable . Le temps de montée doit être le plus rapide possible, et le niveau de sortie doit être de 4 Volts et pour le second est 2,2 Volts .

Les deux étages sont constitués de deux circuit . intégrés de la série 54/74 TTL se présente sous forme rectangulaire avec 14 broches (Voir figure 6) c'est un multivibrateur monostable .

Les monostables sont des circuits qui possèdent deux états logiques: l'un stable et correspond à l'état où il n'a pas d'impulsion d'entrée, l'autre instable et apparaît pour une impulsion d'entrée , et ne dure que le temps fixé par la structure du circuit RC externe associé ou propre au monostable; après quoi il retourne à son état initial notants qu'après son enclenchement,

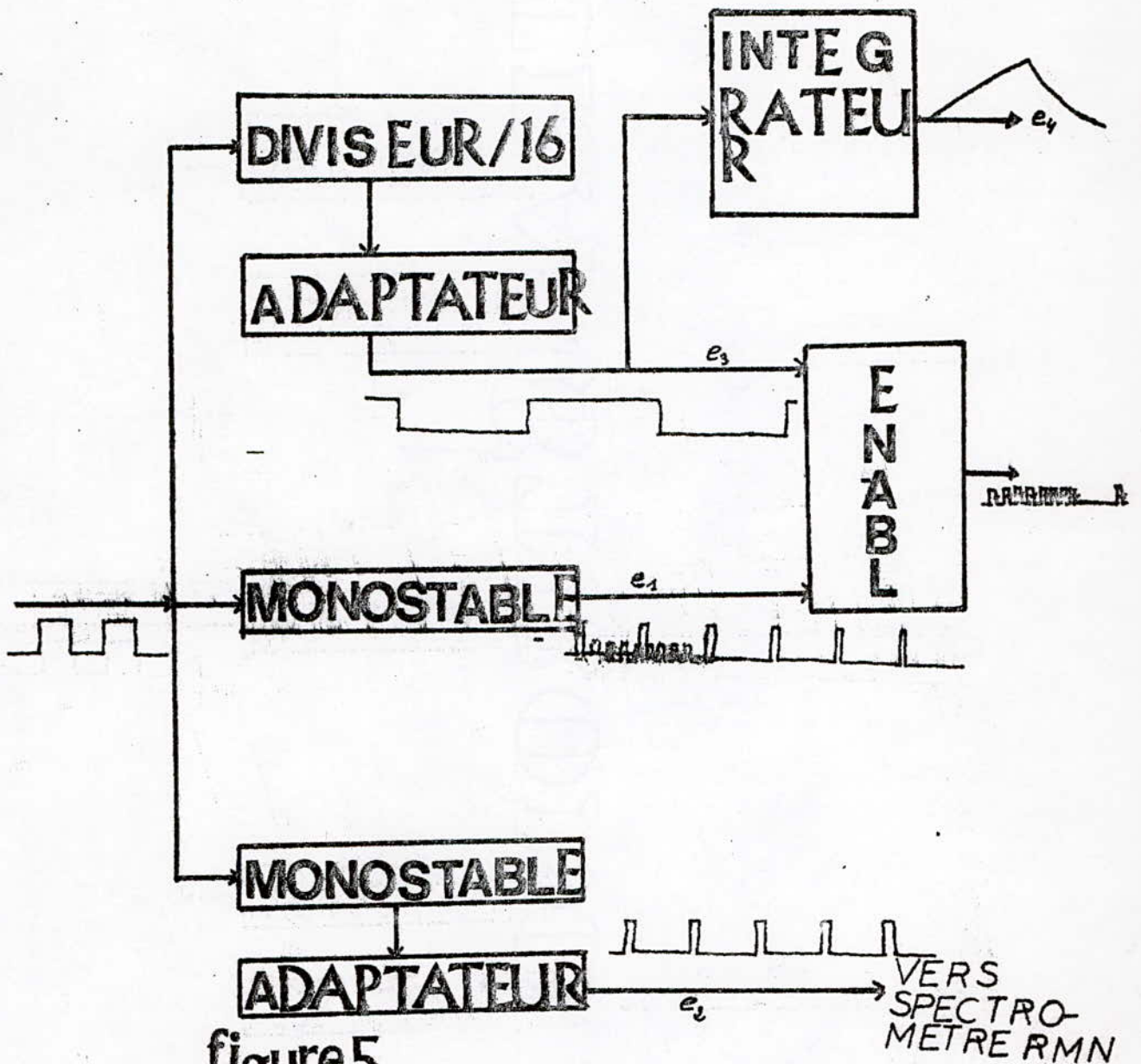


figure 5

schema bloc du simulateur analogique
du signal R M N

après quoi il retourne à son état initial notons qu'après son enclenchement , le monostable ne réagira ; à d'autre impulsion d'entrée qu'une fois le temps imposé par le circuit RC , se soit écoulé.

On voit d'après le schéma interne (figure 7) que le SN 74121 N est composé d'une porte OR , d'un trigger de schmitt et d'une bascule . et d'après : la table de vérite (figure 8) , on constate que le monostable peut être déclenché sur les front de monte ou bien de descente d'un signal d'entée , dans notre montage il est déclenchable sur front de montée on prendra la combinaison $A_1 = A_2 = 0$. Le signal délivré par l'astable est applique à l'entrée B du monostable , ce qui donne à la sortie le signal cherche (voir figure 9) L'un des deux signaux obtenus est amplifié en courant et envoyer au spectro- mètre R.M.N. Cela est assure par un transistor monté en collecteur commun ce qui constitue un adaptateur .

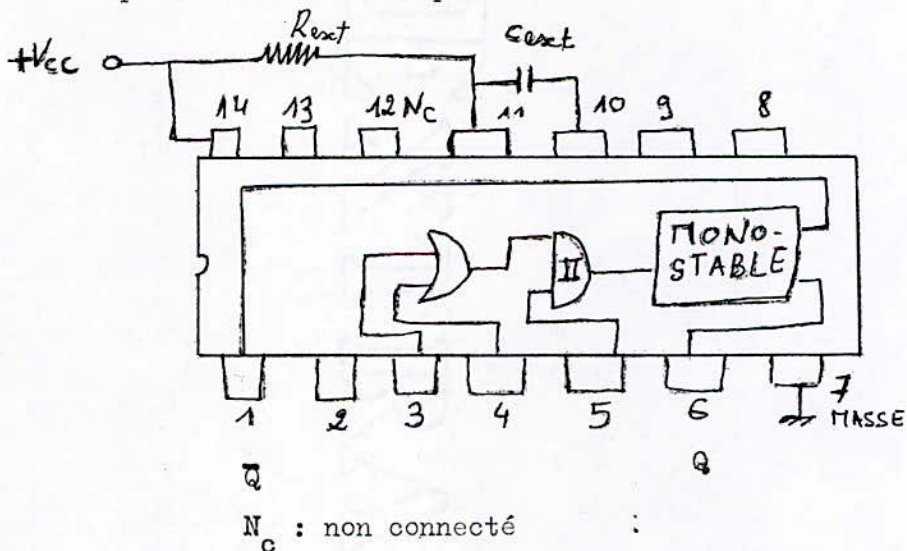


figure - 7 - schéma fonctionnel du SN 74121N.

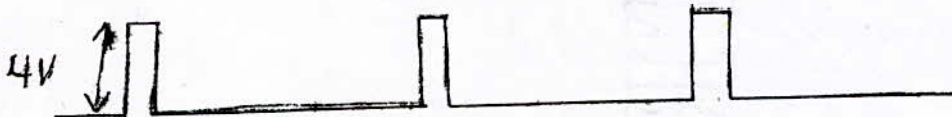
A_1	A_2	B	Q	\bar{Q}
0	\emptyset	1	0	1
\emptyset	0	1	0	1
\emptyset	\emptyset	0	0	1
1	1	\emptyset	0	1
1	↓	1	⌊	⌋
1	1	1	⌊	⌋
↓	↓	1	⌊	⌋
0	\emptyset	↑	⌊	⌋
\emptyset	0	↑	⌊	⌋

figure 8 - table de vérité du SN 74121 N



$T_{\max} = 140 \text{ micro-S}$; $T_{\min} = 0,1 \text{ micro-S}$

fig 9 a signal délivré par le monostable et amplifié en courant
(vers le spectromètre R.M.N.)



$T_{\max} = 140 \text{ micro-S}$; $T_{\min} = 0,1 \text{ micro-S}$ fig 9 b signal délivré par monostable .

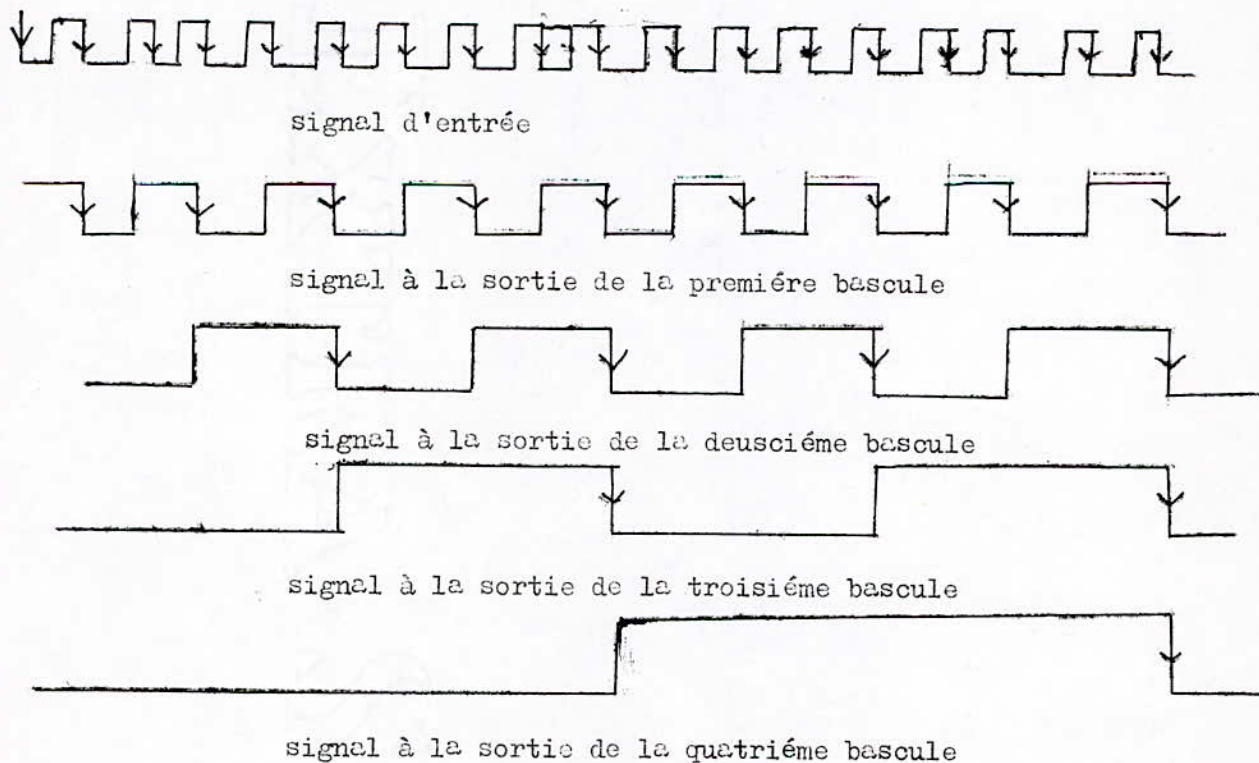
3 - Etude du diviseur par 16 : (compteur binaire)

C'est un circuit intégré de la serie SN 74 TTL, c'est le SN 7493 il a une forme rectangulaire à 16 pins (voir son brochage figure 10) .

Les compteurs binaires sont des circuits séquentiels composés d'une suite de bascule , ils ne peuvent compter qu'en binaire , puisque ces bascules ne possèdent que deux états (repos et travail) ; un compteur binaire de N étages (ou bascules) ne peut compter que jusqu'à la puissance N .

Le SN 7493 est constitué de 4 bascules T déclenchable par front descendant et une porte NAND pour la remise à zéro (voir son schéma interne figure - 10) ; Il peut compter jusqu'à $2^4 = 16$ impulsion d'entrée .

Son principe de fonctionnement est expliqué à l'aide des chronogramme des signaux à la sortie de chaque bascule .



ce compteur ne permet l'utilisation que de 3 ou 4 bascules simultanément dans notre cas on a besoin des 4 bascules pour cela il faut relier les pins

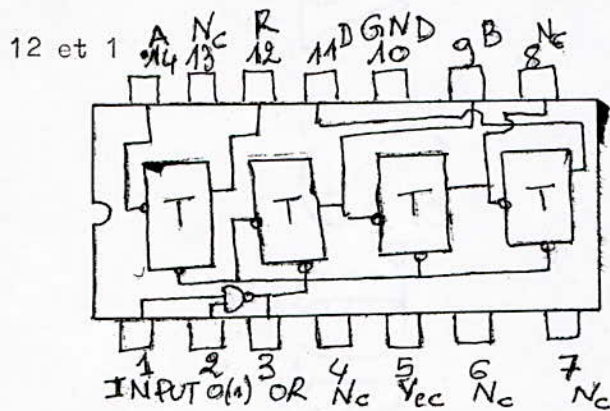
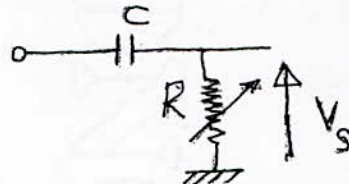


fig - 10 schéma de brochage du SN 7493 .

4 - Etude de l'intégrateur :



Pendant l'état haut du signal à la sortie du compteur on a une charge du condensateur et pendant l'état bas on a une décharge du condensateur , c'est une exponentiel qui represente le signal R.M.N simulé pour l'impulsions.Or utilise un potentiometre au lieu d'une résistance fixe pour pouvoir varier la constante de temps de cet exponentiel .



5 - Etude du circuit indégré SN 7400/ TTL

Il a la forme rectangulaire voir son brochage (figure 1.1) , il est constitué de 4 portes NAND à 2 entrée voir (figure - 11) .

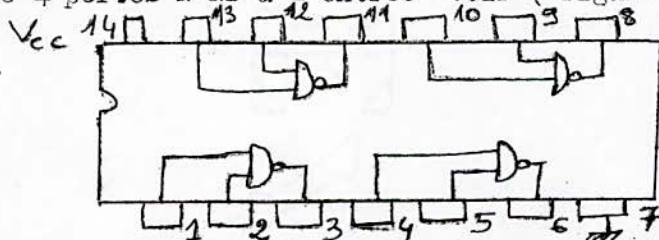
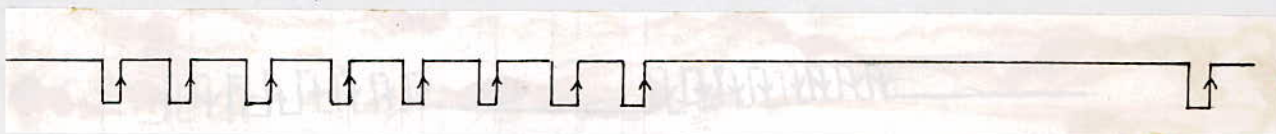


figure - 11 schéma de brochage et électrique du 7400 .

6 - Elaboration du signal enable : c'est un signal qui nous permet de
 prelever du signal simuler des échantillons qui correspondent en réalite dans l'e
 l'espace temps à des réponses du corps analyse que le récepteur recueille son
 équation mathématique esr :

$$E_c = e_1 \cdot e_3$$

il a la forme suivante :



7 - Forme des signaux obtenus à la sortie du bloc simulateur: (voir fig 11)

II) Etude du bloc numérique :

ce bloc nous permet de présenter le signal R.M.N simulé écrit sur 8 bits le
 convertisseur qu'on a utilisé est l'ADC0804 .

1 - Etude de l'ADC0804 .

c'est un circuit CMOS à 8 bits il appartient à la famille des CAD à approxi-
 mation successive de même que (ADC 0801 , 0802 , 0803 et 0805) ces conver-
 tisseurs sont prévus pour fonctionner avec le bus de contrôle le NSC 800 et
 INS 8080A et la sortie haute impédance (3 états) du verrou commande direc-
 tement le bus de donnée ces convertisseurs A/D apparaissent au micro-profe-
 sseur comme des positions mémoire ou des portes d'E/S et par conséquent il
 n'est pas nécessaire de disposer d'interface logique une nouvelle entrée ana-
 logique différentielle de tension permet d'augmenter la rejection en mode com-
 mun et de mettre l'offset la valeur de l'entrée analogique zéro de tension .
 de plus l'entrée de référence en tension peut être ajustée pour permettre

l'encodage.

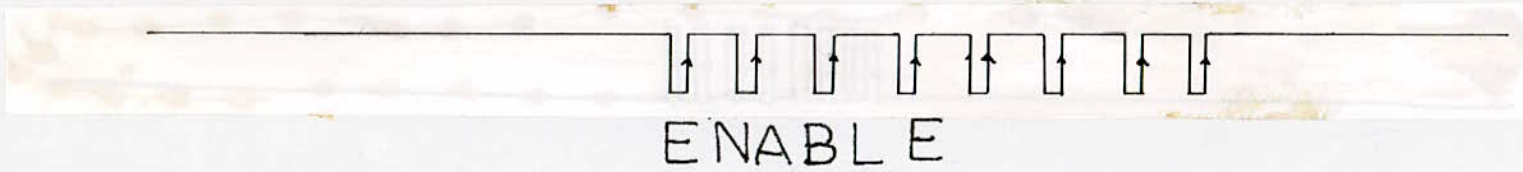
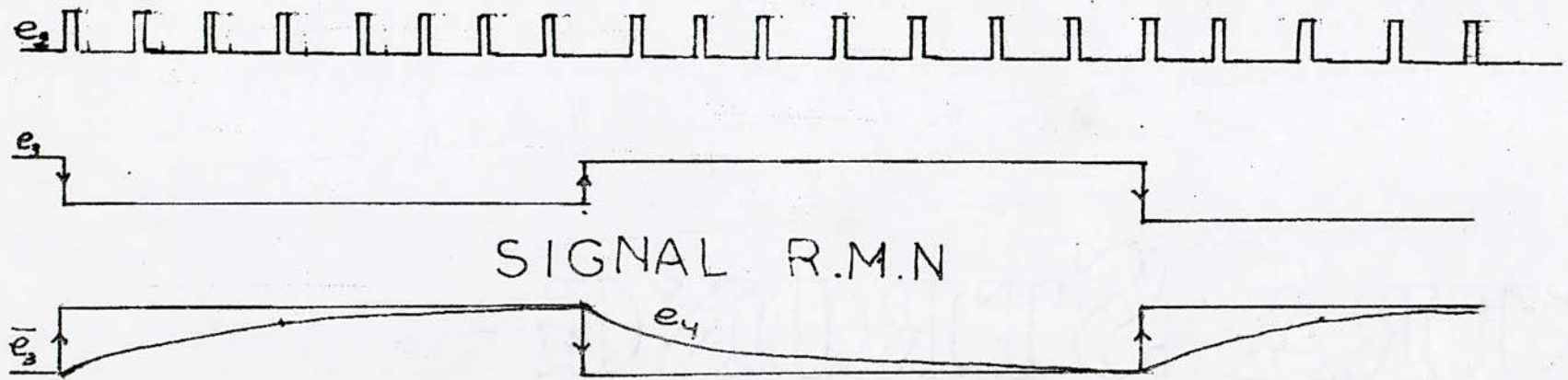
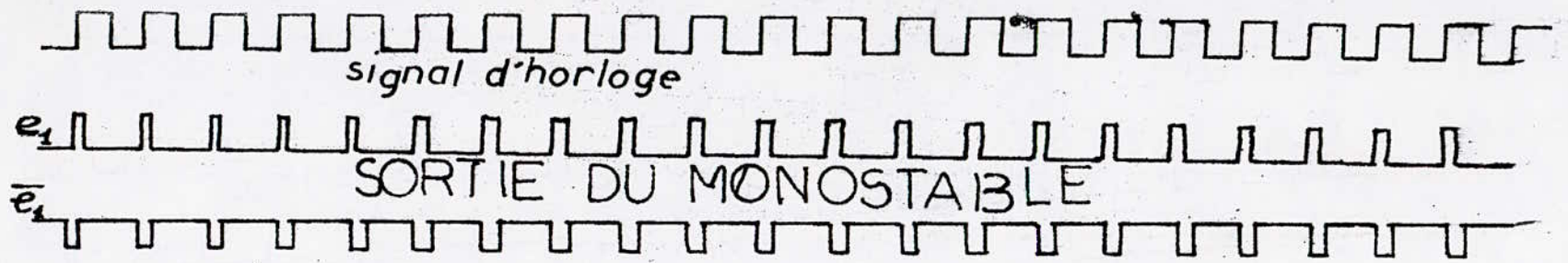


fig 11

2. Caractéristique :

Compatible avec les dérives du microprocesseur 8080 nœe nécessitant pas d'interfaçage logique- temps d'accès 135 ns

- Interface facile pour tous micoprocesseurs .
- Entrée de tension analogique différentielles.
- Entrée et sortie logique regroupant les spécifications de niveau de tension des M O S et T T L .
- Gamme de tension de l'entrée analogique 0 à 5 Volts avec alimentation de 5 Volts.
- L'ajustement du Zéro n'est pas nécessaire .

3. Caractéristique des Spécifications clés :

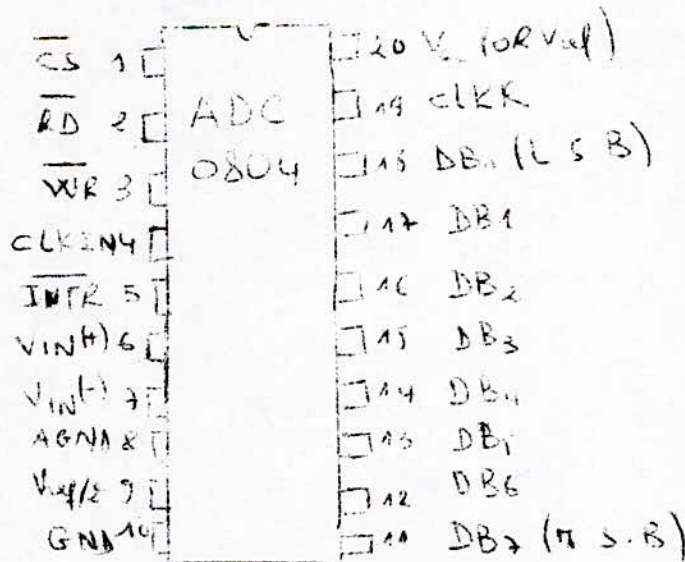
- Résolution 8 Bits (n = 8).
- Erreur de conversion : $\pm 1\text{LSB}$.

La tension de l'échelon correspondant au bit du poids le plus faible (L S B)

$$\text{sera : } e = \frac{U_{\text{ref}}}{2^n} = \frac{5}{2} = \frac{5}{256} = 19,53 \text{ m V}$$

L'erreur de conversion est : $E_c = 19,53 \text{ m V}$.

4. Diagramme de connaissance de l' ADC0 804 :



\overline{CS} : Signal actif à l'état bas valide les 2 signaux de lecture et d'écriture \overline{RD} et \overline{WR} du C A N et selectionne le C A N .

\overline{WR} : Le passage de l'Etat bas à l'état haut de ce signal, permet le lancement de la conversion.

\overline{RD} : La présence d'un état bas sur cette entrée permet la lecture de l'information Binaire en sortie du C A N .

C L K I N : C L K R : Signaux d'horloge interne.

C L K R (29) sortie de l'horloge, elle est relié à CLKIN (4) à travers une résistance de 10 K . Le rôle de l'horloge est de synchroniser toute les opérations, elle est interne à l'ADC 0804.

\overline{INTR} : son passage de l'état haut à l'état bas indique au microprocesseur la fin de conversion .

V_{in}^+ : Tension d'entrée à convertir comprise entre 0 et 5 volts le résultat de la conversion est présent sous forme de bits sur les broches 18 à 11 suivant l'ordre croissant c'est à dire du Bit (LSB) au Bit (MSB).

REMARQUE : Il est inutile d'utiliser un échantilleur bloqueur pour notre carte (CAN) employer pour la mesure des temps de relaxation T_1 et T_2 du fait que le signal R M N est long et ceci se déduit du fait que :

$$M_o(t) = M_o(0)e^{-\frac{t}{T_1}}$$

La vitesse maximale de variation de ce signal est :

$$\frac{dM_o(t)}{dt}_{max} = -\frac{M_o(t)}{T_1} \Rightarrow \left| \frac{dM_o(t)}{dt}_{max} \right| = \frac{M_o(t)}{T_1} \Rightarrow \frac{\Delta M_o(t)}{\Delta t} = \frac{M_o(t)}{T_1} = \frac{M_o}{T_1}$$

ona $0 \leq M_o(0) \leq 5$, $\Delta t = t_c = 100 \mu s$, $100 \mu s \leq T_1 \leq 2000 \mu s$
 on étudiera le cas le plus défavorable c'est à dire :

$$M_o(t) = M_o , \Delta t = t_c , T_1 = 100 \mu s$$

$$\Delta M_o = \frac{\Delta t \cdot M_o}{T_1} = \frac{5 \cdot 100 \cdot 10^{-3}}{36} , \Delta M_o_{max} = 5 mV$$

on voit que M_{max} est très inférieur à la valeur $L.S.B./19,53$ mV ce qui justifier l'unitilité de l'échantillonneur bloqueur .

Circuit imprimé :

Le schéma d'implantation de notre montage est réalisé sur une plaque à simple face en verre époxy de dimension (16,2,7,8) cm (voir figure 12) tous les circuits intégrés utilisés sont sur des supports afin de faciliter leurs changements en cas de détérioration , on a utilisé 3 straps pour faciliter la liaison entre le bloc numérique et le bloc analogique ainsi que pour brancher d'entre capacités pour augmenter la période de l'horloge NE 555 .

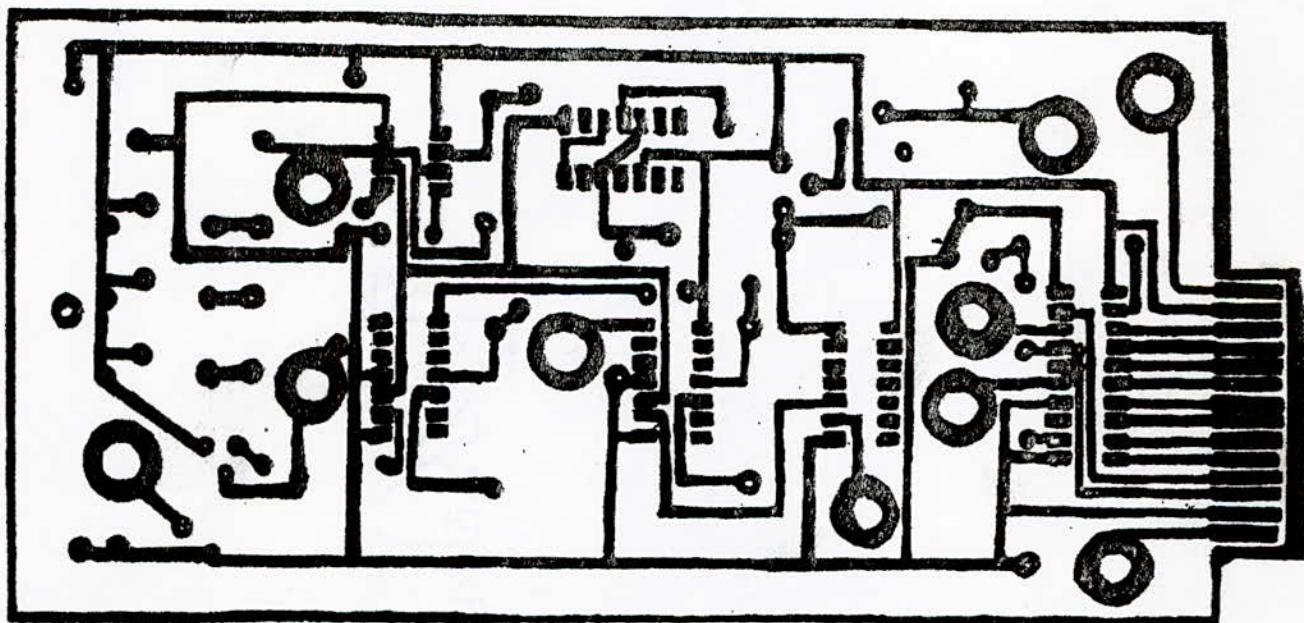


fig12

CHAPI TRE 5

A) - Présentation de la carte MEK 6802 D5 de MOTOROLA .

1) - Organisation générale :

La carte MEK 6802 D5 comprend :

- Le microprocesseur MC 6802 .
- Une mémoire morte ROM (MOM 68A318) qui contient le moniteur .
- Une mémoire vive RAM (MC 6810) dont une RAM est réservée au systéme et une RAM de 1 K octet d'adresse E 000 à E 3 FF réservée à l'utilisation . en plus de la RAM externe , le microprocesseur MC 6802 offre une RAM interne de 128 octets accessible à l'utilisation et adressée de 0000 à 007F . L'utilisation ne peut donc travailler que sur les mémoires d'adresses comprises entre 0000 à 007F et E000 à E3FF .

- Les organes d'entrées - sorties PIA 6821 assurent l'interfaçage du microprocesseur avec les périphériques .

2) - Présentation du clavier .

La communication avec le microprocesseur se fait à l'aide d'un clavier de 25 touches dont 16 permettant l'introduction d'information en code hexadécimal , et 9 qui élaborent les fonctions de commandes suivantes .

RESET /RS/

La touche RS remet à zéro le système en entiers .

ESCA /EX/ retour au moniteur .

Cette touche permet de revenir sous le contrôle du moniteur . Elle est utilisée pour sortir d'un programme utilisateur dont on a perdu le contrôle ou pour quitter une fonction .

AFFICHAGE /M/ examen et modification du contenu d'une mémoire .

Le passage à la position mémoire suivante se fait par la touche /GD/ position

mémoire précédente se fait par la touche /M/ .

REGISTRE DISLAY /RD/ visualisation des registres internes et modification de leur contenu .

PASARAS /T/B/

Cette fonction permet d'exécuter un programme 'instruction par instruction .

EXECUTION D'UN PROGRAMME UTILISATEUR /GD/

Pour lancer un programme, on introduit son adresse de départ et on appuie sur /GD/ .

POINT D'ARRET /FS/TB/

Pour passer en mode " pose point d'arrêt " , appuyer sur /FS/ puis sur /TB/ à partir du tiret de départ (-) . La position du point d'arrêt est alors affichée . Pour avancer jusqu'au point d'arrêt suivant , appuyer sur /GD/ .

DEPLACEMENT /FS/CALCUL DU DEPLACEMENT POUR UN BRANCHEMENT .

Cette fonction permet de calculer le déplacement en complément à 2 qui suit une instruction de branchement .

3) - Le microprocesseur MC 6802

Le 6802 est microprocesseur monolithique 8 bits , ce qui signifie que le traitement des informations binaires s'effectue sur des mots de 8 bits ou octets . Il demande qu'une alimentation +5V ; il est donc facile de l'associer aux circuits intégrés TTL . La puissance dissipée varie de 0,6 à 1,2 W .

Ce microprocesseur , comme la plupart de ceux actuellement commercialisés est réalisé en technologie MOS canal N . Il est piloté par une horloge à deux phases séparées (sans recouvrement) de 1MHz à 2 MHz, selon les versions . Enfin, ce circuit est disponible dans un boîtier de 40 broches . Voir Fig-1-

Le MPU possède 6 Registres internes accessibles par programme dont 3 de 16 Bts et 3 de 8 Btes .

* Le COMPTEUR DE PILE PC (16 BITS)
Il contient l'adresse courante du programme .

* LE POINTEUR DE PILE, SP (16BITS)

Il contient l'adresse de la position de la pile -- Cette pile est généralement en RAM et sert à sauvegarder les contenus des registres internes du MPU en cas d'interruption ou de sont à un sous-programme.

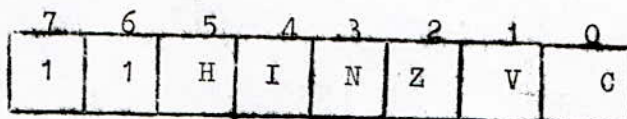
* LE REGISTRE D'INDEXE ID (16BITS)

Ce registre est utilisé pour le transport des données, ou comme indexé dans le mode d'adressage indexé.

* LES ACCUMULATEURS A ET B (8BITS)

Ils contiennent les opérandes sur les quels l'unité arithmétique et logique effectués les opérations. Tous transfert de données d'une Position mémoire à une autre fait appel à eux pour le MC 6802.

* LE REGISTRE D'ETAT CC



Ce registre contient le bit de masque d'interruption I et 5 Bits indiquant le resultat d'une opération :

V: Overflow, dépassement de capacité en complément à 2, Vrai si V=1

C: Carry, retenue sur le bits 7, Vrai si C=1

Z: Zéro, résultat d'une opération égal à 0, Vrai si Z=1

N: Négatif, résultat d'une opération négatif, vrai si N=1

H: Demie retenue, Half carry, retenue sur le bit 3.

Les bits de ce registre sont utilisés comme codes de condition test dans les instructions de branchement conditionnel.

En outre, le MPU possède:

* L'Unité arithmétique et Logique (U.AL): qui effectue les opérations arithmétiques et logiques

* Registre instruction, décodeur d'instruction, contrôle: le registre d'instruction (8 Bits) reçoit et conserve le premier octet de l'instruction,

- Immédiat
- Implicite
- Direct
- Étendu
- Relatif
- Indexé

Le premier octet d'une instruction suffit à identifier l'instruction et son mode d'adressage .

B/ Etude de l'interface parallèle programmable PIA MC 6821 .

I- Le PIA (Peripheral interface Adapter) est un circuit d'interface parallèle programmable entre le microprocesseur et une unité périphérique (clavier, imprimante, ...ect...) Le PIA est vu par le MPU comme 4 positions mémoires (on dit dans ce cas que les E/S sont projetées en mémoire). Le PIA est constitué de 2 Ports ~~6821~~ symétriques le port A et le port B . Chaque port dispose de 8 Lignes d'E/S PO... à P7 programmables en entrées ou

en sorties et de 2 lignes C₁ et C₂ , C₁ est une entrée pouvant commander une interruption et C₂ peut être programmer soit en entrée soit en sortie .

Chaque port du PIA contient 3 registres :

- Un registre de données (OR) = image des lignes d'E/S PO...P7 , c'est dans ce registre que le MPU viendra . Soit lire les données venant d'un périphérique si PO...P7 sont programmés en entrées.

soit écrire les données à envoyer vers un périphérique si le PO...P7 sont programmés en sorties.

- Un registre de direction de données (DDR) : chaque bit de ce registre permet de définir le sens de travail (entrée ou sortie) de la ligne qui lui correspond c'est un bit de ce registre est à 1 la ligne qui lui correspond est programmée en sortie . Si un bit de ce registre est à 0 la ligne qui lui correspond est programmée en entrée .

- Un registre de contrôle (CR) : Il permet de définir le mode de fonctionnement des lignes de dialogues C₁ et C₂ dont la signification de chaque bit sera vue .

- ADRESSAGE du PIA: le PIA possède 6 registres (2 OR, 2 DDR, 2 CR) et est vu par le MPU comme 4 positions mémoires d'adresses:

E 480 pour (DRA et DDRA)

E 481 pour (CRA)

E 482 pour (ORB et DDRB)

E 483 pour (CRB)

on voit que (ORA et DDRA) ont la même adresse ainsi que (ORB et DDRB) en fait cette ambiguïté est levée grâce au bit 2 de chaque registre de contrôle (CR) : si le bit 2 de CRA est à 1 : l'adresse E480 donnera accès à DRA et et s'il à 0, E480 donnera accès à DDRA . de même selon que le bit est à 1 ou 0 on accèdera à partir de l'adresse E 482 respectivement à ORB ou DDRB .

- Rôle des bits B0...B7 du registre de contrôle CR:

1) fonctionnement de la ligne C₁ (bits B0,B1,B7)

Bit B0 contrôle de C₁

B0 = 0 interruption en provenance de C₁ interdite .

B0 = 1 interruption en provenance de C₁ autorisée .

Bit B1 sélection du front actif de C₁

B₁ = 0 C₁ activera une interruption sur un front descendant

B₁ = 1 C₁ activera une interruption sur un front montant.

Bit B 7 : bit d'état à lecture seule

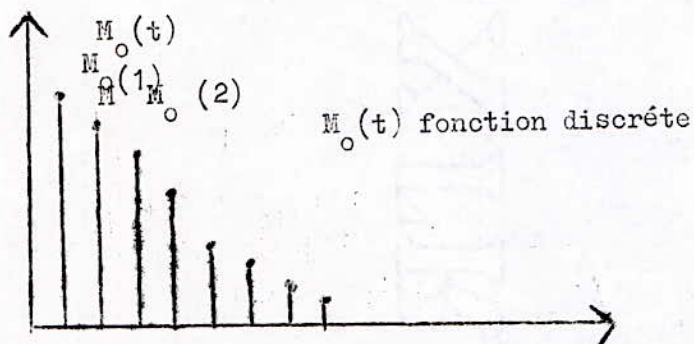
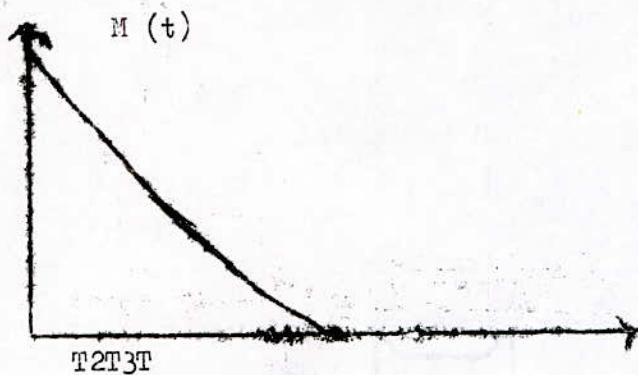
B7 est positionné à 1 par une transition active sur C₁

B7 est remis à 0 par une lecture de OR ou un reset.

2) FONCTIONNEMENT DE LA LIGNE C₂ (bits B₅ , B₄ , B₃ et B₆)

les bits b₄ , b₃ , b₆ ont des significations différentes selon que C₂ est programmé en entrée ou en sortie :

transférées une par une dans des cases mémoire du micro ;



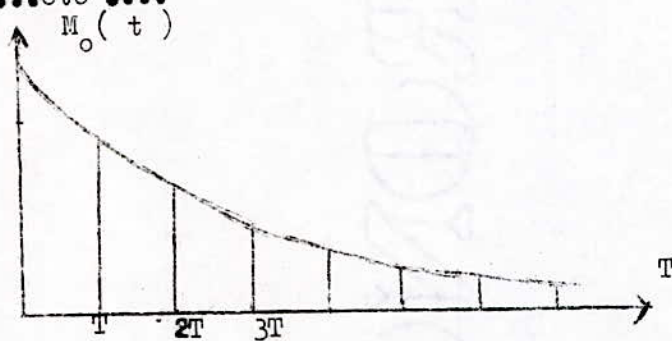
La constante de temps T_1 de l'exponentiel est obtenue lorsque $M_0(t)$ décroît à la valeur 37% de $M_0(0)$.

Comment à partir de ces données discrète on calculera T_1 ?

1/ Linéarisation de la courbe $M_0(t)$

La méthode consiste à linéariser la courbe initial entre les instants $T, 2T, 3T$

$3T, \dots \text{etc} \dots$



On établit l'équation de chaque droite et à partir de ces équations on tire une équation récurrente qui nous permet de calculer T_1 par un simple programme .
L'équation d'une telle droite est donnée par :

$$Y = AX + b$$

1° Droite: /

$$Mo(t) - Mo(0) = \frac{Mo(1) - Mo(0)}{T - 0} (t - 0)$$

$$\text{d'où } Mo(t) = \frac{Mo(1) - Mo(0)}{T} t + Mo(0) \quad (1) \quad \times$$

2° Droite : /

$$Mo(t) - Mo(1) = \frac{Mo(2) - Mo(1)}{2T - T} (t - T)$$

$$Mo(t) = \frac{Mo(2) - Mo(1)}{T} t + 2Mo(1) - Mo(2) \quad (2) \quad \times$$

3° Droite:

$$Mo(t) - Mo(2) = \frac{Mo(3) - Mo(2)}{3T - 2T} (t - 2T)$$

$$Mo(t) = \frac{Mo(3) - Mo(2)}{T} t + 3Mo(2) - 2Mo(3)$$

pour la 4° Droite: $(i - 1) T < t < iT$

$$Mo(t) = \frac{Mo(i) - Mo(i-1)}{T} t + iMo(i-1) - (i-1)Mo(i) \quad \times$$

Tirons t à partir de cette équation

$$t = \left[\frac{iMo(i-1) - (i-1)Mo(i) - Mo(t)}{Mo(i-1) - Mo(i)} \right] \cdot T$$

$$t = \left[(i-1) + \frac{Mo(i-1) - Mo(t)}{Mo(i-1) - Mo(i)} \right] \cdot T \quad \times$$

Posons $n=i-1$ donc

pour $nT < t < (n+1)T$, $t = \left[n + \frac{Mo(n) - Mo(t)}{Mo(n) - Mo(n+1)} \right] \cdot T$

D/ Developpement de la partie soft

la fig () illustre l'interconnexion de l'ADC 0804 avec le PIA 6821 à travers les pins du "USER CONNECTOR" ainsi on a relié le signal INTR de l'ADC 0804 avec la ligne de commande : CB₁ du PIA , l'entrée RO avec la ligne CA₂ , les 2 Bits de données (ORB) et en fin les masses et les 2 Vcc .

Fonctionnement du montage

Comme on l'a déjà vu la fin de conversion est indiquée par un passage à l'état bas (front négatif) de la sortie INTR (PIN 5) de l'ADC 0804 ce front négatif est transmit à la ligne CB₁ indiquant au PIA la fin de conversion. Le PIA génère donc un bas sur la ligne de sortie CA₂ . Ce bas est appliqué à RD de l'ADC pour que la donnée présente à la sortie de ADC puisse être transférée dans le registre ORB .

2) ACQUISITION DE DONNEES:

Il s'agit de transférer les données converties par l'ADC 0804 vers le PIA et de les stocker dans des cases mémoire à partir de l'adresse mémoire 00 . Le nombre de données dans le cas de la simulation est égal à 8 tandisque il est illimité dans le cas du signal R.M.N réel . Ce transfert nécessite une programmation du PIA .

- Programmation du PIA

Le Port B est programmé en entrée ce qui revient à initialiser le registre de direction de données du port B (DDRB) à 0 . A la fin de chaque conversion CB₁ reçoit un front négatif donc le bit b₁ du CRB doit être à 0 pour positionner le bit b₇ qui sert par la suite à des textes, il faut aussi mettre le bit b₀ à 0 pour inhibée toute demande -

d'interruption du MRV (IRQB). CA_2 doit être programme en sortie donc bit $b_5 = 1$ de on choisi le mode programme donc bit $b_4 = 1$ donc la ligne CA_2 est l'image bit b_3 du CRA

Mots de commande

Port A CRA adresse E481

$b_5 = 1$, b_0 et b_1 bits concernant CA_1 sont toujours à zéro néanmoins les bits b_6 et b_7 sont toujours à zéro le bit b_2 est indifférent car il valide l'accès a ORA ou OORA et on travail pas avec ORA.

CA_2 est à l'état haut

0	0	1	1	1	X	0	0
---	---	---	---	---	---	---	---

\$ 3 C ou \$ 38

CA_2 est à l'état bas

0	0	1	1	0	X	0	0
---	---	---	---	---	---	---	---

\$ 34 ou \$ 30

Port B : dans le cas du port B on travail pas avec la ligne CB_2 donc les bits b_5 et b_4 et b_3 du CRB sont indifférents. CB_1 est entrée et active au front négatif d'ou $b_1 = 0$ (CRB), $b_0 = 0$ pour inhiber toute interruption $b_2 = 1$ pour valider toujours l'accès au registre de données ORB

Remarque :

Dans le cas ou on travail avec le signal simule la synchronisation entre le debut d'échantionnage du convertiseur (signal ENABLE) et le debut d'execution du programme permettant de rangé les 8 données dans un ordre décroissant à partir de l'adresse \$ 00 jusqu'a l'adresse \$ 08. En fait lorsque en active la touche (GO) du clavier le signal "ENABLE" peut être à sa 3^{ème} impulsion comme il peut être à sa 4^{ème} ou 5^{ème} impulsion donc on aura 6 valeurs décroissantes dans l'ordre et on aura 2 Autres valeurs plus grand -

que les 6 premières valeurs issues du prochain de charge du condensateur (exponentielle). Dans le cas ou travail avec le signal R.M.N Réel on aura plus ce problème .

III - CALCUL DE T₁ PAR UN MICROPROGRAMME:

Le temps T₁ est déterminé à partir de la formul deduissée au paravant

$$t = \left[\frac{n + Mo(n) - Mo(t)}{Mo(n) - Mo(n+1)} \right] \cdot T$$

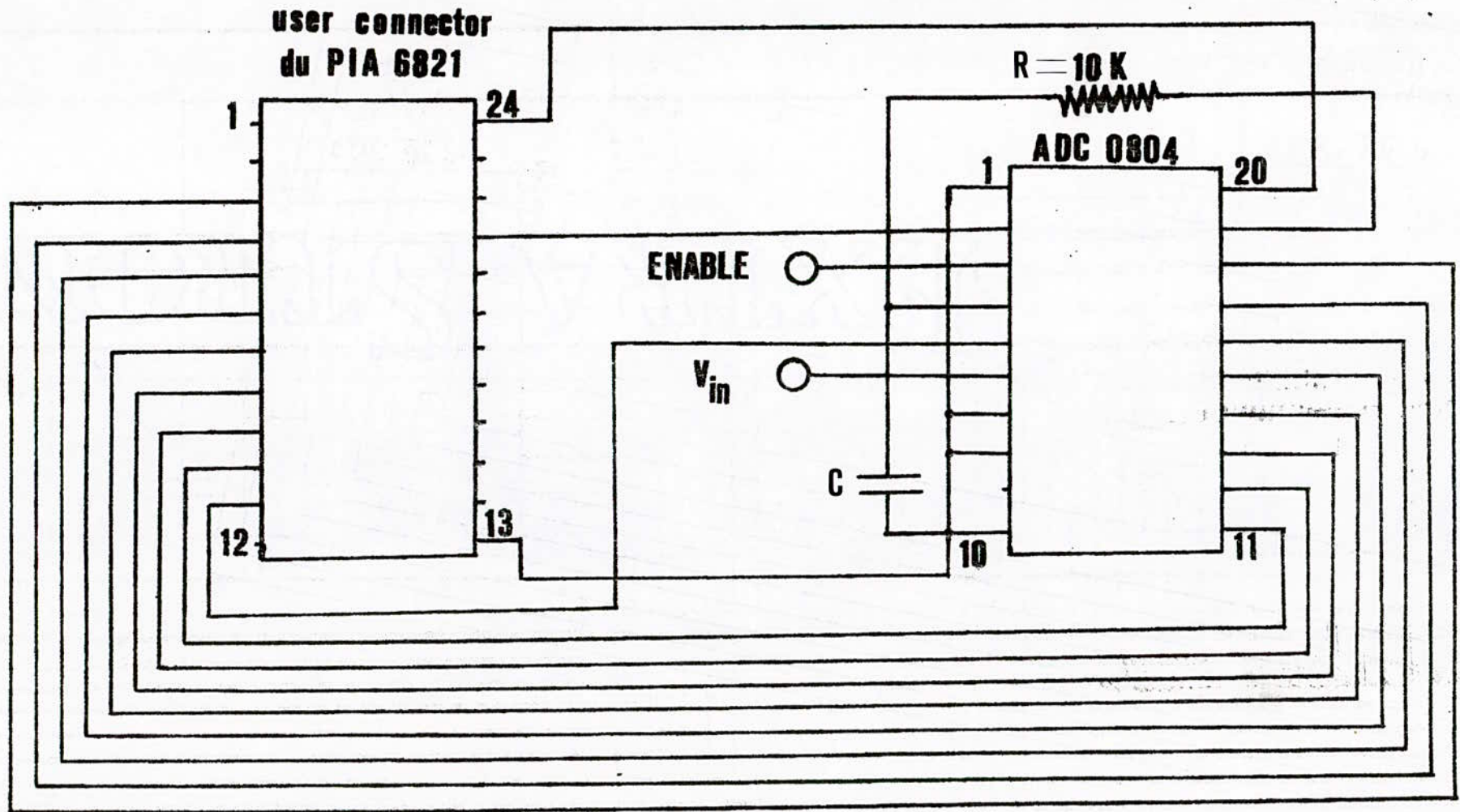
Dans ce cas le seul paramètre variable est Mo(t) après l'initialisation du registre d'index à n = 0000 . On donne à Mo(t) la valeur maximal Mo(0), et puis on la decremente d'une unité après chaque décrementation de Mo(t) , on la compare avec la donnée suivante Mo(n) et lorsque Mo(t) devient inferieur ou égal à Mo(n) le registre d'index s'incrémente la décrementation de Mo(t) et l'incrementation du registre d'index se poursuivent jusqu'à l'instant ou Mo(t) atteint 37% de sa valeur initiale. A ce moment là le temps T₁ est la somme du contenu du registre d'index (n) et le quotient

$$\frac{Mo(n) - Mo(T_1)}{Mo(n) - Mo(n+1)}$$

Ce dernier peut être calculé en connaissant n, Mo(n) et Mo(n+1) le resultat donc est donnée en fonction de la période T (période de l'astable). Il est sous forme de 2 Partie fractionnelle (résultat du quotient) qui se trouve dans un registre .

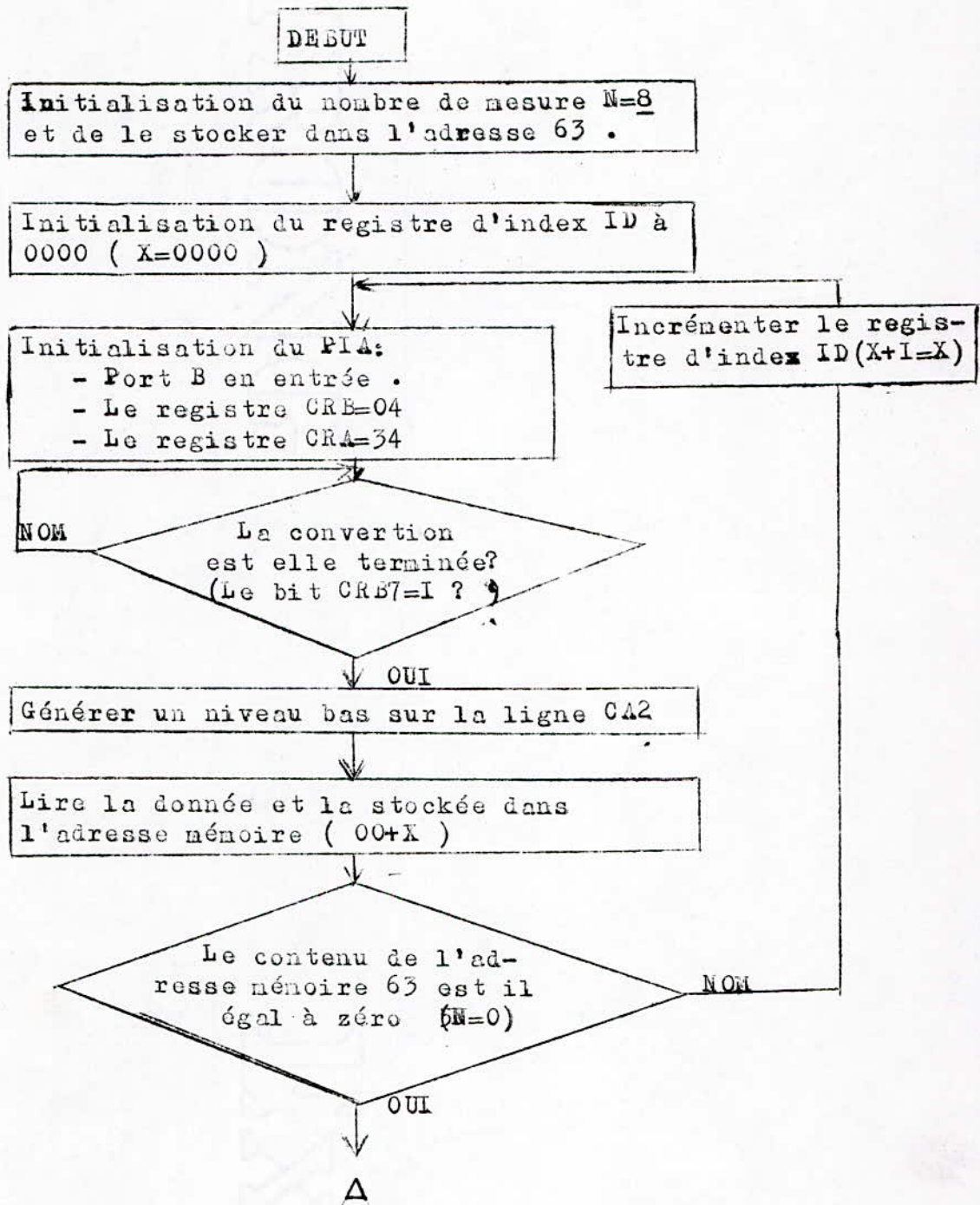
En fin le résultat est dans le registre d'index tel que l'octet le plus fort contient la partie décimal et l'Octet le plus faible contient la partie fractionnelle .

I TERCON ECTION ENTRE L'ADC 4 ET LE USER CONNECTOR

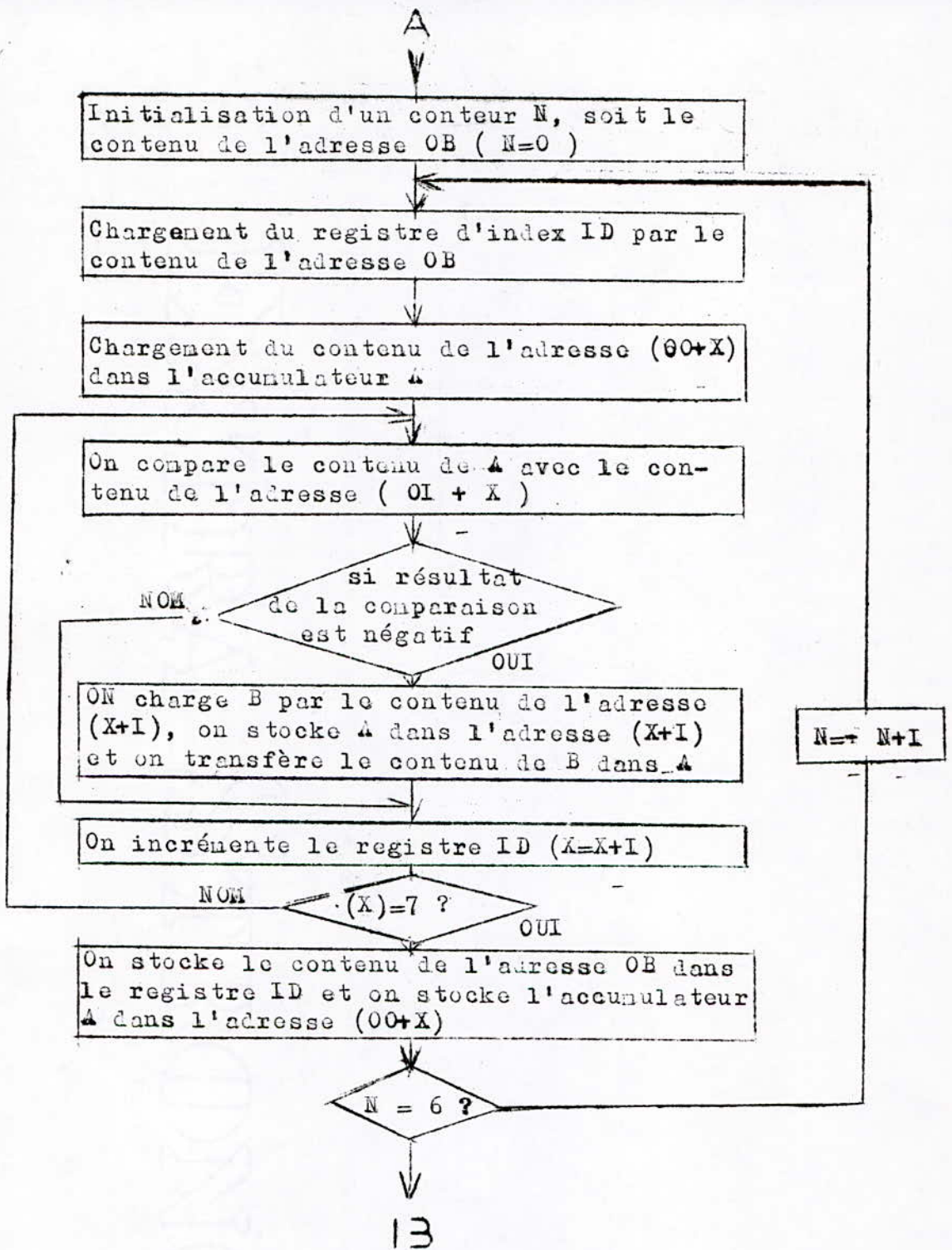


50

Fig 5,1

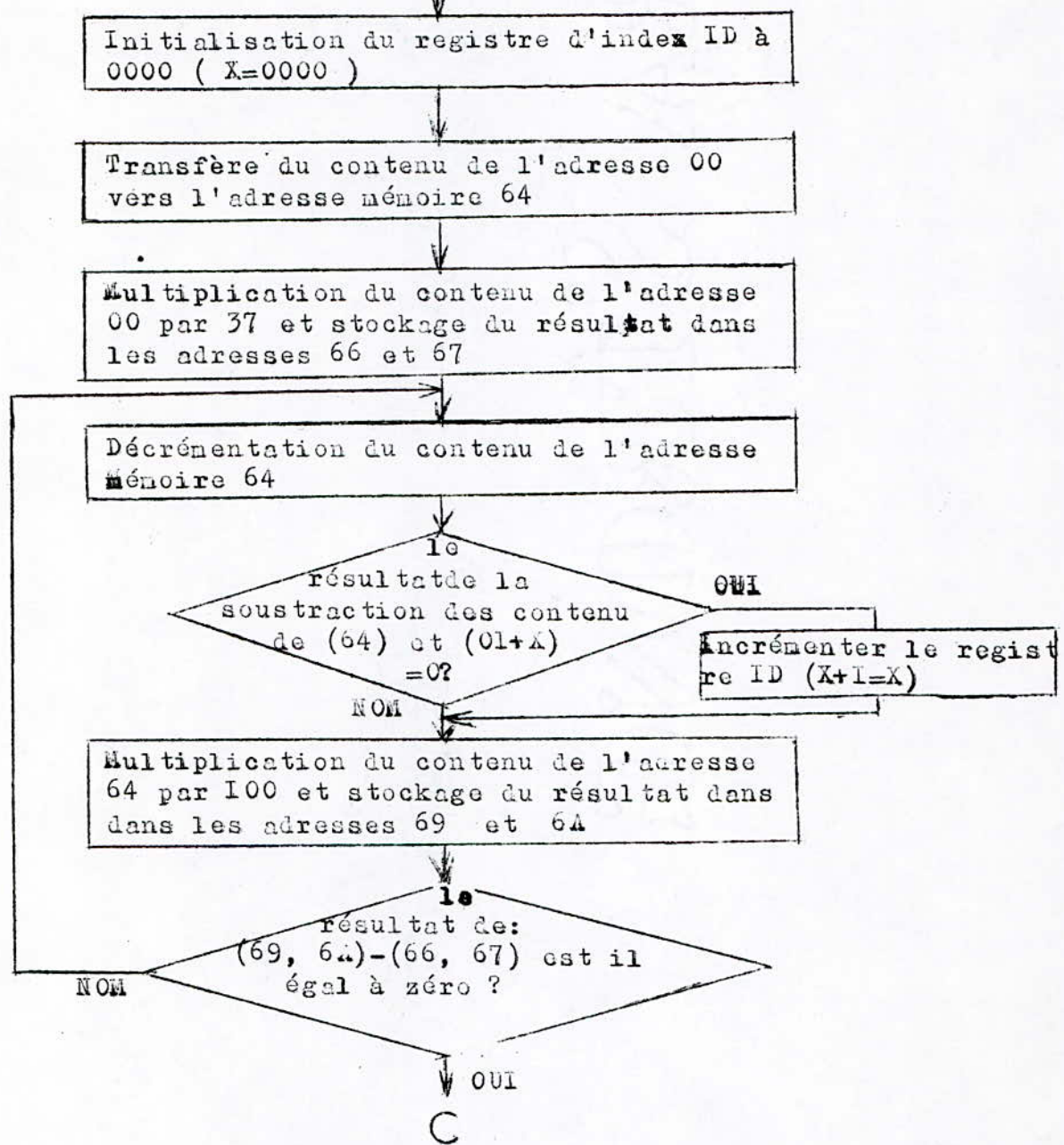


ACQUISITION DE DONNEES

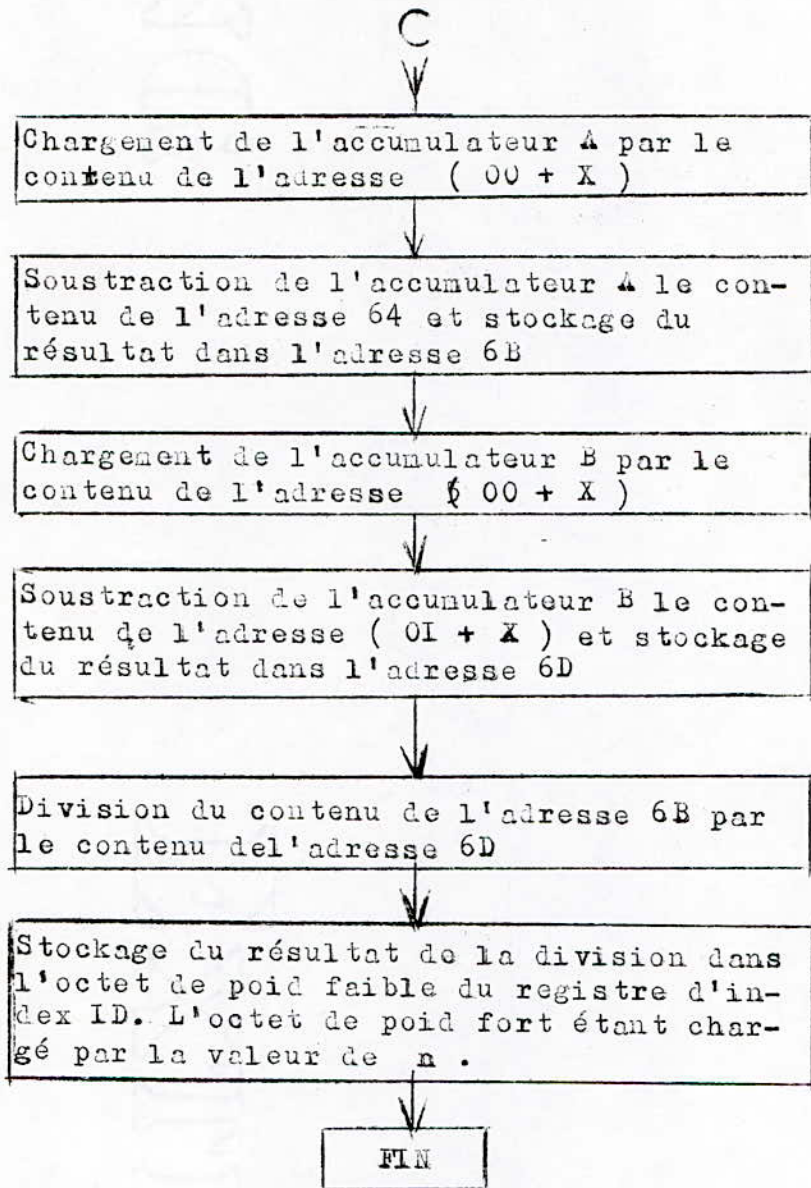


ACQUISITION DE DONNEES (suite)

13



DETERMINATION DE LA VALEUR DE n



CALCUL DE $\frac{Mo(n) - Mo(t)}{Mo(n) - Mo(n+1)}$.

CONCLUSION

Ce travail effectué dans le cadre d'un projet de fin d'études a permis de mettre en évidence les propriétés du signal R.M.N et ceci en l'assimilant par un circuit électronique se basant sur les théories de la résonance magnétique nucléaire, néanmoins, le montage que nous avons réalisé peut être amélioré, puisqu'à la fin nous avons trouvé une anomalie qui est dû au fait que l'échantillonnage ne commence pas toujours par la valeur maximale. Ce problème a été résolu par programme .

Nous conseillons les étudiants qui prendront en charge par la suite les sujets de la R.M.N d'essayer de synchroniser l'échantillonnage par une partie Hardware, et de développer notre montage afin de pouvoir travailler avec un langage de programmation évolué comme le BASIC, nous avons éclairci le problème en utilisant le langage machine, pour que ce travail trouvera son application il faut utiliser le BASIC. Nous pouvons visualiser toutes les courbes sur l'écran et nous réduirons l'erreur commise sur T_1 et T_2 , puisque dans le langage machine nous ne pouvons pas utiliser certaines fonctions comme le logarithme et l'exponentielle, mais nous faisons une approximation de ces fonctions ce qui introduit une source d'erreur, alors qu'en utilisant le langage évolué ces fonctions sont accessibles.

Nous conseillerons aussi de remplacer le générateur d'impulsion que nous avons réalisé , par un programme permettant de générer les séquences voulues.

Nous regrettons par ailleurs de ne pas pouvoir utiliser le spectromètre R.M.N à impulsion pour comparer entre le signal réel et le signal simulé.

Enfin, nous souhaitons que les étudiants qui prendront en charge la suite des sujets de la R.M.N trouveront dans ce modeste travail un outil qui pourra les aider dans leurs travaux.

ANNEXE

PROGRAMME EN ASSEMBLEUR

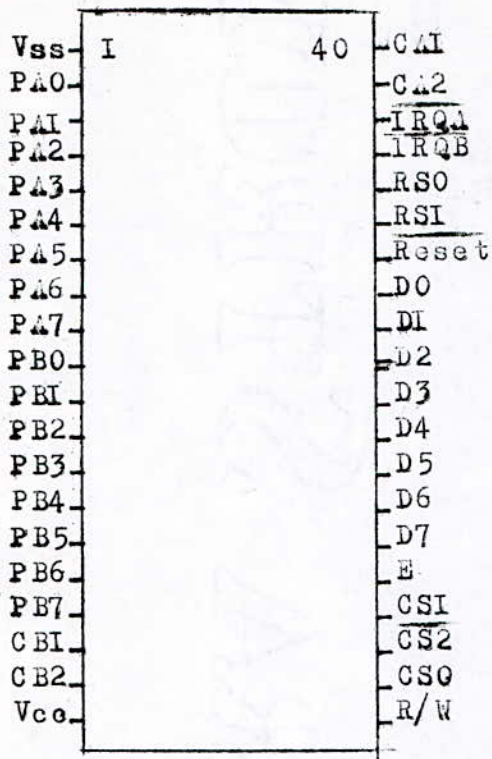
LDAA# \$08		LDAB\$01,X
STAA \$63		STAA\$01,X
LDX#\$0000		TBA
bcl2 CLR \$E483	bcl1	INX
CLR \$E482		CPX#0007
LDAB#\$04		BNE bcl2
STAB\$E483		LDX\$0A
LDAB#\$3C		STAA 00,X
STAB\$E481		CPX #0006
bcl1 TST \$E483		BEQ bcl8
BPL bcl1		INC \$000B
LDAB#\$34		BRA bcl4
STAB\$E481	bcl8	LDAA#\$08
LDAA \$E482		STAA \$0A
STAA \$00,X		LDAB#\$25
INC X		CLRA
DEC \$0063		LSR B
BNE bcl2	bcl1	BCC ST
CLR \$000A		ADDA\$00
CLR \$000B	ST	ROR A
bcl4 LDX \$0A		ROR B
LDAA \$00,X		DEC \$000A
bcl2 CMPA\$01,X		BNE bcl1
BCC bcl1		

	STAA \$0B		BCC bcl4
	STAB \$0C		LDAA \$00, X
	LDX # \$0000		SUBA \$64
	LDAA \$00		LDAB \$00, X
	STAA \$64		SUBB \$01, X
bcl4	DEC \$0064		STAB \$0B
	LAB \$64		LDAB # \$08
	CMPB \$01, X		STAB \$0C
	BCC bcl2		LDAB # 00
	INX	bcl	ROLA
bcl2	LDAA # \$08		ROLB
	STAA \$0D		SUBB \$0B
	LDAB # \$64		BCC SAUT
	CLRA		ADDB \$0B
	LSRB	SAUT	DEC 000C
bcl3	BCC ST1		BNE bcl
	ADDA \$64		ROLA
ST1	RORA		COMA
	RORB		STX \$0A
	DEC \$000D		STAB \$0C
	BNE bcl3		LDX \$0B
	CMPA \$0B		SWI
	BCC bcl4		
	CMPB \$0C		

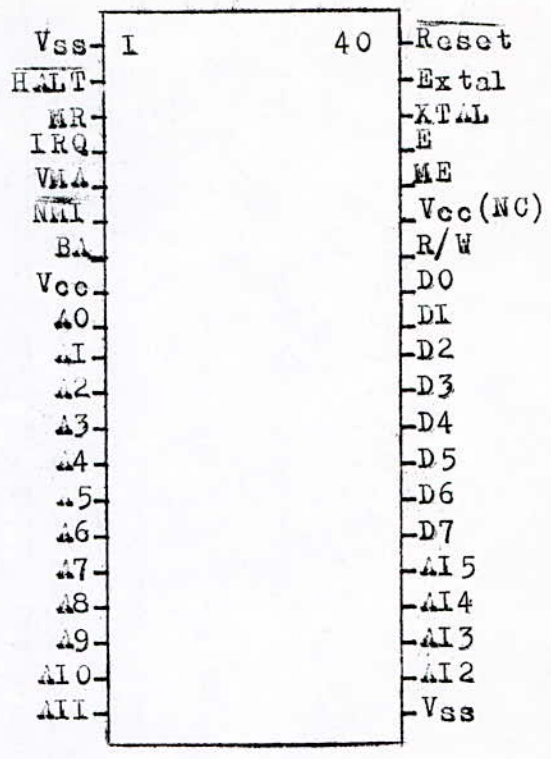
PROGRAMME EN LANGAGE MACHINE

E000	86	08		E038	24	05	
E002	97	63		E03A	E6	01	
E004	CE	00	00	E03C	A7	01	
E007	7F	E4	83	E03E	17		
E00A	7F	E4	82	E03F	08		
E00D	C6	04		E040	8C	00	07
E00F	F7	E4	83	E043	26	F1	
E012	C6	3C		E045	DE	0A	
E014	F7	E4	81	E047	A7	00	
E017	7D	E4	83	E049	8C	00	06
E01A	2A	FB		E04C	27	05	
E01C	C6	34		E04E	7C	00	0B
E01E	F7	E4	81	E051	20	DF	
E021	B6	E4	82	E053	86	08	
E024	A7	00		E055	97	0A	
E026	08			E057	C6	25	
E027	7A	00	63	E059	4F		
E02A	26	DF		E05A	54		
E02C	7F	00	0A	E05B	24	02	
E02F	7F	00	0B	E05D	9B	00	
E032	DE	0A		E05F	46		
E034	A6	00		E060	56		
E036	A1	01		E061	7A	00	0A

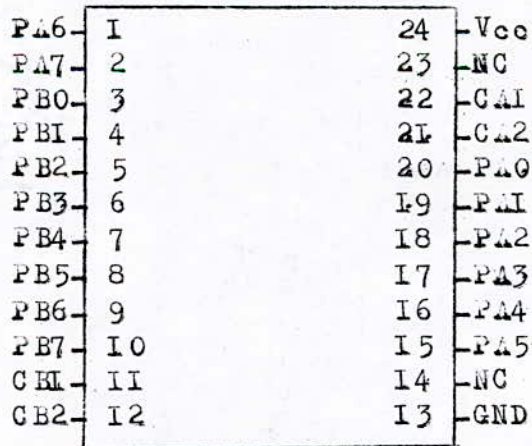
E064	26	F5		E094	24	DB	
E066	97	0B		E096	A6	00	
E068	D7	0C		E098	90	64	
E06A	CE	00	00	E09A	E6	00	
E06D	96	00		E09C	E0	01	
E06F	97	64		E09E	D7	0B	
E071	7A	00	64	E0A0	C6	08	
E074	D6	64		E0A2	D7	0C	
E076	E1	01		E0A4	C6	00	
E078	24	01		E0A6	49		
E07A	08			E0A7	59		
E07B	86	08		E0A8	D0	0B	
E07D	97	0D		E0AA	24	02	
E07F	C6	64		E0AC	DB	0B	
E081	4F			E0AE	7A	00	0C
E082	54			E0B1	26	F3	
E083	24	02		E0B3	49		
E085	9B	64		E0B4	43		
E087	46			E0B5	DF	0A	
E088	56			E0B7	D7	0C	
E089	7A	00	0D	E0B9	DE	0B	
E08C	26	F5		E0BB	3F		
E08E	91	0B					
E090	24	DF					
E092	D1	0C					



BROCHAGE DU PIA 6821



BROCHAGE DU 6802



BROCHAGE DU "USER CONNECTOR"

MODES D'ADRESSAGE

OPERATIONS	MNEMONIQUE	MODES D'ADRESSAGE					OPER. LOGIQUE/ARITHM. (Toutes les étiquettes de registre se réfèrent au contenu)	COND. CODE REG.								
		IMMED.	DIRECT	INDEX	ETENDU	IMPLICITE		H	I	N	Z	V	C			
Add	ADDA	38 2 2	98 3 2	A8 5 2	B8 4 2		A + M - A									
	ADDB	C8 2 2	D8 3 2	E8 5 2	F8 4 2		B + M - B									
Add Acmitrs	ABA					1B 2 1	A + B - A									
Add with Carry	ADCA	89 2 2	99 3 2	A9 5 2	B9 4 3		A + M + C - A									
	ADCB	C9 2 2	D9 3 2	E9 5 2	F9 4 3		B + M + C - B									
And	ANDA	84 2 2	94 3 2	A4 5 2	B4 4 3		A · M - A									
	ANDB	C4 2 2	D4 3 2	E4 5 2	F4 4 3		B · M - B									
Bit Test	BITA	85 2 2	95 3 2	A5 5 2	B5 4 3		A · M									
	BITB	C5 2 2	D5 3 2	E5 5 2	F5 4 3		B · M									
Clear	CLR			6F 7 2	7F 6 3		00 - M									
	CLRA					4F 2 1	00 - A									
	CLRB					5F 2 1	00 - B									
Compare	CMPA	81 2 2	91 3 2	A1 5 2	B1 4 3		A - M									
	CMPB	C1 2 2	D1 3 2	E1 5 2	F1 4 3		B - M									
Compare Acmitrs	CBA					11 2 1	A - B									
Complement, 1's	COM			63 7 2	73 6 3		M - M									
	COMA					43 2 1	A - A									
	COMB					53 2 1	B - B									
Complement, 2's (negate)	NEG			60 7 2	70 6 3		00 - M + M									
	NEGA					40 2 1	00 - A - A									
	NEGB					50 2 1	00 - B - B									
Decimal Adjust, A	DAA					19 2 1	Convertit. add. binaire de caract. DCB en format DCB									
Decrement	DEC			6A 7 2	7A 6 3		M - 1 - M									
	DECA					4A 2 1	A - 1 - A									
	DECB					5A 2 1	B - 1 - B									
Inclusive OR	EDRA	88 2 2	98 3 2	A8 5 2	B8 4 3		A ⊕ M - A									
	EDRB	C8 2 2	D8 3 2	E8 5 2	F8 4 3		B ⊕ M - B									
Increment	INC			6C 7 2	7C 6 3		M + 1 - M									
	INCA					4C 2 1	A + 1 - A									
	INCB					5C 2 1	B + 1 - B									
Load Acmitr	LDAA	86 2 2	96 3 2	A6 5 2	B6 4 3		M - A									
	LDAB	C6 2 2	D6 3 2	E6 5 2	F6 4 3		M - B									
Or Inclusive	ORAA	8A 2 2	9A 3 2	AA 5 2	BA 4 3		A + M - A									
	ORAB	CA 2 2	DA 3 2	EA 5 2	FA 4 3		B + M - B									
Push Data	PSHA					36 4 1	A - Msp, SP - 1 - SP									
	PSHB					37 4 1	B - Msp, SP - 1 - SP									
Pop Data	PULA					32 4 1	SP + 1 - SP, Msp - A									
	PULB					33 4 1	SP + 1 - SP, Msp - B									
Rotate Left	ROL			63 7 2	79 6 3		M									
	ROLA					49 2 1	A									
	ROLB					59 2 1	B									
Rotate Right	ROR			66 7 2	76 6 3		M									
	RORA					46 2 1	A									
	RORB					56 2 1	B									
Shift Left, Arithmetic	ASL			68 7 2	78 6 3		M									
	ASLA					48 2 1	A									
	ASLB					58 2 1	B									
Shift Right, Arithmetic	ASR			67 7 2	77 6 3		M									
	ASRA					47 2 1	A									
	ASRB					57 2 1	B									
Shift Right, Logic	LSR			64 7 2	74 6 3		M									
	LSRA					44 2 1	A									
	LSRB					54 2 1	B									
Store Acmitr.	STAA		97 4 2	A7 6 2	B7 5 3		A - M									
	STAB		D7 4 2	E7 6 2	F7 5 3		B - M									
Subtract	SUBA	80 2 2	90 3 2	A0 5 2	B0 4 3		A - M - A									
	SUBB	C0 2 2	D0 3 2	E0 5 2	F0 4 3		B - M - B									
Subtract Acmitrs	SBA					10 2 1	A - B - A									
Subtr. with Carry	SBCA	82 2 2	92 3 2	A2 5 2	B2 4 3		A - M - C - A									
	SBCB	C2 2 2	D2 3 2	E2 5 2	F2 4 3		B - M - C - B									
Transfer Acmitrs	TAB					16 2 1	A - B									
	TBA					17 2 1	B - A									
Test, Zero or Minus	TST			60 7 2	70 6 3		M - 00									
	TSTA					40 2 1	A - 00									
	TSTB					50 2 1	B - 00									

LEGENDE:

- Code op (hexa);
- Nbre de cycles d'UC;
- Nbre d'octets de progr.;
- Plus arithm.;
- Moins arithm.;
- ET logique;
- Msp Contenu de la mém. pointée par le point. de pile;
- OU logique;
- XOU logique;
- Complément de M;
- Transféré à;
- Bit = Zéro;
- 00 Octet = Zéro;
- H Demi-retenu du bit 3;
- Masque d'interruption;
- N Bit de signe;
- Z Zéro (octet);
- V Dépassem., comp. à 2;
- C Retenu du bit 7;
- R Réinit. toujours;
- S Init. toujours;
- ! Test et init. si vrai; sinon RAZ;
- * Non affecté;
- CCR Registre des codes condition;
- LS Le moins significatif;
- MS Le plus significatif.

(a) Instructions accumulateur et mémoire

Fig. 11-1. L'ensemble d'instructions du 6800 (Courtesy of Motorola, Inc.)

OPERATIONS DE POINTEUR MNEMONIQUE		IMMED.			DIRECT			INDEX			ETENDU			IMPLICITE			OPER. LOGIQUE/ ARITHM.	5	4	3	2	1	0
		OP	~	#	OP	~	#	OP	~	#	OP	~	#	OP	~	#		H	I	N	Z	V	C
Compare Index Reg	CPX	8C	3	3	9C	4	2	AC	6	2	BC	5	3				$X_H - M, X_L - (M + 1)$	•	•	①	1	②	•
Decrement Index Reg	DEX													09	4	1	$X - 1 \rightarrow X$	•	•	•	•	1	•
Decrement Stack Ptr	DES													34	4	1	$SP - 1 \rightarrow SP$	•	•	•	•	•	•
Increment Index Reg	INX													08	4	1	$X + 1 \rightarrow X$	•	•	•	•	1	•
Increment Stack Ptr	INS													31	4	1	$SP + 1 \rightarrow SP$	•	•	•	•	•	•
Load Index Reg	LDX	CE	3	3	DE	4	2	EE	6	2	FE	5	3				$M \rightarrow X_H, (M + 1) \rightarrow X_L$	•	•	•	•	③	R
Load Stack Ptr	LDS	BE	3	3	9E	4	2	AE	6	2	BE	5	3				$M \rightarrow SP_H, (M + 1) \rightarrow SP_L$	•	•	•	•	③	R
Store Index Reg	STX				0F	5	2	EF	7	2	FF	6	3				$X_H \rightarrow M, X_L \rightarrow (M + 1)$	•	•	•	•	③	R
Store Stack Ptr	STS				9F	5	2	AF	7	2	BF	6	3				$SP_H \rightarrow M, SP_L \rightarrow (M + 1)$	•	•	•	•	③	R
Indx Reg - Stack Ptr	TXS													35	4	1	$X - 1 \rightarrow SP$	•	•	•	•	•	•
Stack Ptr - Indx Reg	TSX													39	4	1	$SP + 1 \rightarrow X$	•	•	•	•	•	•

(b) Instructions de manipulation de pile et de registre d'index

OPERATIONS	MNEMONIQUE	RELATIVE			INDEX			ETENDU			IMPLICITE			TEST BRANCH	5	4	3	2	1	0
		OP	~	#	OP	~	#	OP	~	#	OP	~	#		H	I	N	Z	V	C
Branch Always	BRA	20	4	2										Aucun	•	•	•	•	•	•
Branch If Carry Clear	BCC	24	4	2										C = 0	•	•	•	•	•	•
Branch If Carry Set	BCS	25	4	2										C = 1	•	•	•	•	•	•
Branch If = Zero	BEQ	27	4	2										Z = 1	•	•	•	•	•	•
Branch If >= Zero	BGE	2C	4	2										$N \oplus V = 0$	•	•	•	•	•	•
Branch If > Zero	BGT	2E	4	2										$Z + (N \oplus V) = 0$	•	•	•	•	•	•
Branch If Higher	BHI	22	4	2										C + Z = 0	•	•	•	•	•	•
Branch If <= Zero	BLE	2F	4	2										$Z + (N \oplus V) = 1$	•	•	•	•	•	•
Branch If Lower Or Same	BLS	23	4	2										C + Z = 1	•	•	•	•	•	•
Branch If < Zero	BLT	2D	4	2										$N \oplus V = 1$	•	•	•	•	•	•
Branch If Minus	BMI	2B	4	2										N = 1	•	•	•	•	•	•
Branch If Not Equal Zero	BNE	26	4	2										Z = 0	•	•	•	•	•	•
Branch If Overflow Clear	BVC	28	4	2										V = 0	•	•	•	•	•	•
Branch If Overflow Set	BVS	29	4	2										V = 1	•	•	•	•	•	•
Branch If Plus	BPL	2A	4	2										N = 0	•	•	•	•	•	•
Branch To Subroutine	BSR	8D	8	2											•	•	•	•	•	•
Jump	JMP				6E	4	2	7E	3	3				Voir opér. part.	•	•	•	•	•	•
Jump To Subroutine	JSR				AD	8	2	BD	9	3						•	•	•	•	•
No Operation	NOP										01	2	1	Avanc. comm. prog. seulement	•	•	•	•	•	•
Return From Interrupt	RTI										3B	10	1			•	•	•	•	•
Return From Subroutine	RTS										39	5	1		•	•	•	•	•	•
Software Interrupt	SWI										3F	12	1	Voir opér. part.	•	•	•	•	•	•
Wait for Interrupt*	WAI										3E	9	1			•	•	•	•	•

(c) Instructions de saut et de branchement

OPERATIONS	MNEMONIQUE	IMPLICITE			OPER. LOGIQUES	5	4	3	2	1	0
		OP	~	#		H	I	N	Z	V	C
Clear Carry	CLC	0C	2	1	0 → C	•	•	•	•	•	•
Clear Interrupt Mask	CLI	0E	2	1	0 → I	•	R	•	•	•	•
Clear Overflow	CLV	0A	2	1	0 → V	•	R	•	•	R	•
Set Carry	SEC	0D	2	1	1 → C	•	•	•	•	•	S
Set Interrupt Mask	SEI	0F	2	1	1 → I	•	S	•	•	•	•
Set Overflow	SEV	0B	2	1	1 → V	•	•	•	•	S	•
Accitr A → CCR	TAP	06	2	1	A → CCR	①					
CCR → Accitr A	TPA	07	2	1	CCR → A	•	•	•	•	•	•

NOTES CONDITION CODE REGISTRE:

- ① (Bit V) Test: Résultats = 10000000?
- ② (Bit C) Test: Résultats ≠ 00000000?
- ③ (Bit C) Test: Valeur décimale du carac. DCB MS > 9? (Pas RAZ si init. précédemment)
- ④ (Bit V) Test: Opérande = 10000000 avant exécution?
- ⑤ (Bit V) Test: Opérande = 01111111 avant exécution?

- ⑥ (Bit V) Test: Init. égal au résultat de N # C après décal.
- ⑦ (Bit N) Test: Bit de signe de l'OLRS du résultat = 1?
- ⑧ (Bit V) Test: Dépas. compl. à 1 après soust. des OLPS?
- ⑨ (Bit N) Test: Résultat < 0? (Bit 15 = 1)
- ⑩ (All) Charger CCR à partir de la pile (voir opér. part.)
- ⑪ (Bit I) Init. à interrupt. Si init. préalablement, une interr. non masquable est nécessaire pour sortir de l'état WAIT
- ⑫ (Tous) Init. selon contenu de l'accumulateur A.

(c) Instructions de manipulation du CCR.

Fig. 11-1 (suite)

ADC0801, ADC0802, ADC0803, ADC0804, ADC0805 8-Bit μ P Compatible A/D Converters

General Description

The ADC0801, ADC0802, ADC0803, ADC0804 and ADC0805 are CMOS 8-bit successive approximation A/D converters which use a differential potentiometric ladder—similar to the 256R products. These converters are designed to allow operation with the NSC800 and INSB080A derivative control bus, and TRI-STATE[®] output latches directly drive the data bus. These A/Ds appear like memory locations or I/O ports to the microprocessor and no interfacing logic is needed.

A new differential analog voltage input allows increasing the common-mode rejection and offsetting the analog zero input voltage value. In addition, the voltage reference input can be adjusted to allow encoding any smaller analog voltage span to the full 8 bits of resolution.

Features

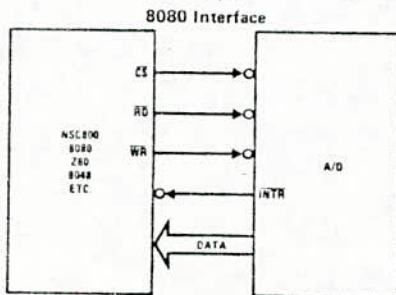
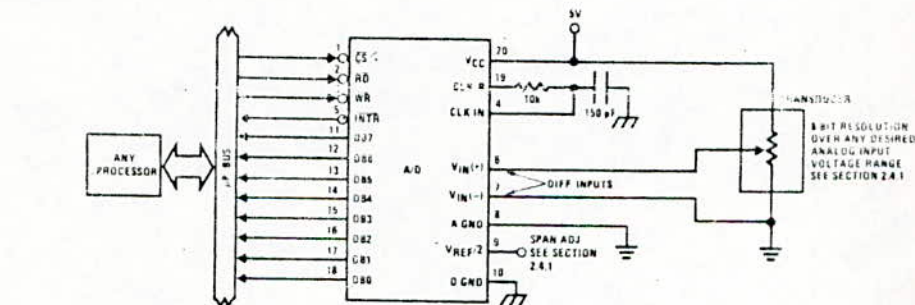
- Compatible with 8080 μ P derivatives—no interfacing logic needed — access time — 135 ns
- Easy interface to all microprocessors, or operates "stand alone"

- Differential analog voltage inputs
- Logic inputs and outputs meet both MOS and T²L voltage level specifications
- Works with 2.5V (LM336) voltage reference
- On-chip clock generator
- 0V to 5V analog input voltage range with single 5V supply
- No zero adjust required
- 0.3" standard width 20-pin DIP package
- Operates ratiometrically or with 5 V_{DC}, 2.5 V_{DC} or analog span adjusted voltage reference

Key Specifications

- Resolution: 8 bits
- Total error: $\pm 1/4$ LSB, $\pm 1/2$ LSB and ± 1 LSB
- Conversion time: 100 μ s

Typical Applications



ERROR SPECIFICATION (INCLUDES FULL SCALE, ZERO ERROR, AND NON-LINEARITY)			
PART NUMBER	FULL SCALE ADJUSTED	V _{REF/2} = 2.500 V _{DC} (NO ADJUSTMENTS)	V _{REF/2} = NO CONNECTION (NO ADJUSTMENTS)
ADC0801	± 1.4 LSB		
ADC0802		$\pm 1/2$ LSB	
ADC0803	$\pm 1/2$ LSB		
ADC0804		± 1 LSB	
ADC0805			± 1 LSB

TRI-STATE[®] is a registered trademark of National Semiconductor Corp.

03
08
11
18
25
P

ADC0801, ADC0802, ADC0803, ADC0804, ADC0805

Absolute Maximum Ratings (Notes 1 and 2)

Supply Voltage (V _{CC}) (Note 3)	6.5V
Logic Control Inputs	-0.3V to +18V
All Other Input and Outputs	-0.3V to (V _{CC} + 0.3V)
Storage Temperature Range	-65°C to +150°C
Power Dissipation at T _A = 25°C	875 mW
Lead Temperature (Soldering, 10 seconds)	300°C

Operating Ratings (Notes 1 and 2)

Temperature Range	T _{MIN} ≤ T _A ≤ T _{MAX}
ADC0801/02LD	-55°C ≤ T _A ≤ +125°C
ADC0801/02/03/04LCD	-40°C ≤ T _A ≤ +85°C
ADC0801/02/03/05LCN	-40°C ≤ T _A ≤ +85°C
ADC0804LCN	0°C ≤ T _A ≤ +70°C
Range of V _{CC}	4.5 V _{DC} to 6.3 V _{DC}

Electrical Characteristics

The following specifications apply for V_{CC} = 5 V_{DC}, T_{MIN} ≤ T_A ≤ T_{MAX} and f_{CLK} = 640 kHz unless otherwise specified.

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
ADC0801: Total Adjusted Error (Note 8)	With Full Scale Adj. (See Section 2.5.2)			±1/4	LSB
ADC0802: Total Unadjusted Error (Note 8)	V _{REF} /2 = 2.500 V _{DC}			±1/2	LSB
ADC0803: Total Adjusted Error (Note 8)	With Full Scale Adj. (See Section 2.5.2)			±1/2	LSB
ADC0804: Total Unadjusted Error (Note 8)	V _{REF} /2 = 2.500 V _{DC}			±1	LSB
ADC0805: Total Unadjusted Error (Note 8)	V _{REF} /2 - No Connection			±1	LSB
V _{REF} /2 Input Resistance (Pin 9)	ADC0801/02/03/05 ADC0804 (Note 9)	2.5 1.0	8.0 1.3		kΩ kΩ
Analog Input Voltage Range	(Note 4) V(+) or V(-)	Gnd-0.05		V _{CC} +0.05	V _{DC}
DC Common-Mode Error	Over Analog Input Voltage Range		±1/16	±1/8	LSB
Power Supply Sensitivity	V _{CC} = 5 V _{DC} ±10% Over Allowed V _{IN} (+) and V _{IN} (-) Voltage Range (Note 4)		±1/16	±1/8	LSB

AC Electrical Characteristics

The following specifications apply for V_{CC} = 5 V_{DC} and T_A = 25°C unless otherwise specified.

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Conversion Time	f _{CLK} = 640 kHz (Note 6)	103		114	μs
Conversion Time	(Note 5, 6)	66		73	1/f _{CLK}
Clock Frequency	V _{CC} = 5V, (Note 5)	100	640	1460	kHz
Clock Duty Cycle	(Note 5)	40		60	%
Conversion Rate In Free-Running Mode	\overline{INTR} tied to \overline{WR} with $\overline{CS} = 0$ V _{DC} , f _{CLK} = 640 kHz			8770	conv/s
Width of \overline{WR} Input (Start Pulse Width)	$\overline{CS} = 0$ V _{DC} (Note 7)	100			ns
Access Time (Delay from Falling Edge of \overline{RD} to Output Data Valid)	C _L = 100 pF		135	200	ns
TRI-STATE Control (Delay from Rising Edge of \overline{RD} to Hi-Z State)	C _L = 10 pF, R _L = 10k (See TRI-STATE Test Circuits)		125	200	ns
Delay from Falling Edge of \overline{WR} or \overline{RD} to Reset of \overline{INTR}			300	450	ns
Input Capacitance of Logic Control Inputs			5	7.5	pF
TRI-STATE Output Capacitance (Data Buffers)			5	7.5	pF



Electrical Characteristics

The following specifications apply for $V_{CC} = 5 \text{ VDC}$ and $T_{MIN} \leq T_A \leq T_{MAX}$, unless otherwise specified.

PARAMETER		CONDITIONS	MIN	TYP	MAX	UNITS
CONTROL INPUTS (Note: CLK IN (Pin 4) is the input of a Schmitt trigger circuit and is therefore specified separately)						
$V_{IN}(1)$	Logical "1" Input Voltage (Except Pin 4 CLK IN)	$V_{CC} = 5.25 \text{ VDC}$	2.0		15	VDC
$V_{IN}(0)$	Logical "0" Input Voltage (Except Pin 4 CLK IN)	$V_{CC} = 4.75 \text{ VDC}$			0.8	VDC
$I_{IN}(1)$	Logical "1" Input Current (All Inputs)	$V_{IN} = 5 \text{ VDC}$		0.005	1	μADC
$I_{IN}(0)$	Logical "0" Input Current (All Inputs)	$V_{IN} = 0 \text{ VDC}$	-1	-0.005		μADC
CLOCK IN AND CLOCK R						
V_{T+}	CLK IN (Pin 4) Positive Going Threshold Voltage		2.7	3.1	3.5	VDC
V_{T-}	CLK IN (Pin 4) Negative Going Threshold Voltage		1.5	1.8	2.1	VDC
V_H	CLK IN (Pin 4) Hysteresis (V_{T+}) - (V_{T-})		0.6	1.3	2.0	VDC
$V_{OUT}(0)$	Logical "0" CLK R Output Voltage	$I_O = 360 \mu\text{A}$ $V_{CC} = 4.75 \text{ VDC}$			0.4	VDC
$V_{OUT}(1)$	Logical "1" CLK R Output Voltage	$I_O = -360 \mu\text{A}$ $V_{CC} = 4.75 \text{ VDC}$	2.4			VDC
DATA OUTPUTS AND INTR						
$V_{OUT}(0)$	Logical "0" Output Voltage Data Outputs	$I_{OUT} = 1.6 \text{ mA}$, $V_{CC} = 4.75 \text{ VDC}$			0.4	VDC
	INTR Output	$I_{OUT} = 1.0 \text{ mA}$, $V_{CC} = 4.75 \text{ VDC}$			0.4	VDC
$V_{OUT}(1)$	Logical "1" Output Voltage	$I_O = -360 \mu\text{A}$, $V_{CC} = 4.75 \text{ VDC}$	2.4			VDC
$V_{OUT}(1)$	Logical "1" Output Voltage	$I_O = -10 \mu\text{A}$, $V_{CC} = 4.75 \text{ VDC}$	4.5			VDC
I_{OUT}	TRI-STATE Disabled Output Leakage (All Data Buffers)	$V_{OUT} = 0 \text{ VDC}$ $V_{OUT} = 5 \text{ VDC}$	-3		3	μADC μADC
I_{SOURCE}		V_{OUT} Short to Gnd, $T_A = 25^\circ\text{C}$	4.5	6		mA
I_{SINK}		V_{OUT} Short to V_{CC} , $T_A = 25^\circ\text{C}$	9.0	16		mA
POWER SUPPLY						
I_{CC}	Supply Current (Includes Ladder Current)	$f_{CLK} = 640 \text{ kHz}$, $V_{REF}/2 = \text{NC}$, $T_A = 25^\circ\text{C}$ and $\overline{CS} = "1"$ ADC0801/02/03/05 ADC0804 (Note 9)		1.1 1.9	1.8 2.5	mA mA

Note 1: Absolute maximum ratings are those values beyond which the life of the device may be impaired.

Note 2: All voltages are measured with respect to Gnd, unless otherwise specified. The separate A Gnd point should always be wired to the D Gnd.

Note 3: A zener diode exists, internally, from V_{CC} to Gnd and has a typical breakdown voltage of 7 VDC.

Note 4: For $V_{IN(-)} \geq V_{IN(+)}$ the digital output code will be 0000 0000. Two on-chip diodes are tied to each analog input (see block diagram) which will forward conduct for analog input voltages one diode drop below ground or one diode drop greater than the V_{CC} supply. Be careful during testing at low V_{CC} levels (4.5V), as high level analog inputs (5V) can cause this input diode to conduct—especially at elevated temperature, and cause errors for analog inputs near full-scale. The spec allows 50 mV forward bias of either diode. This means that as long as the analog V_{IN} does not exceed the supply voltage by more than 50 mV, the output code will be correct. To achieve an absolute 0 VDC to 5 VDC input voltage range will therefore require a minimum supply voltage of 4.950 VDC over temperature variations, initial tolerance and loading.

Note 5: Accuracy is guaranteed at $f_{CLK} = 640 \text{ kHz}$. At higher clock frequencies accuracy can degrade. For lower clock frequencies, the duty cycle limits can be extended so long as the minimum clock high time interval or minimum clock low time interval is no less than 275 ns.

Note 6: With an asynchronous start pulse, up to 8 clock periods may be required before the internal clock phases are proper to start the conversion process. The start request is internally latched, see Figure 2 and section 2.0.

Note 7: The \overline{CS} input is assumed to bracket the \overline{WR} strobe input and therefore timing is dependent on the \overline{WR} pulse width. An arbitrarily wide pulse width will hold the converter in a reset mode and the start of conversion is initiated by the low to high transition of the \overline{WR} pulse (see timing diagrams).

Note 8: None of these A/Ds requires a zero adjust (see section 2.5.1). To obtain zero code at other analog input voltages see section 2.5 and Figure 5.

Note 9: For ADC0804LCD typical value of $V_{REF}/2$ input resistance is 8 k Ω and of I_{CC} is 1.1 mA.

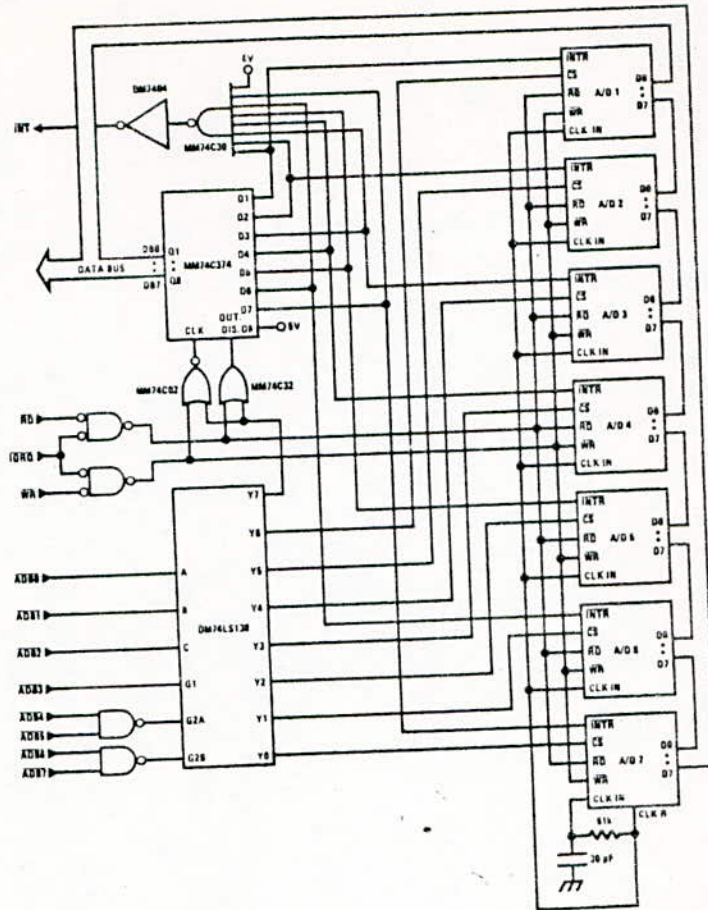


FIGURE 21. Multiple A/Ds with Z-80 Type Microprocessor

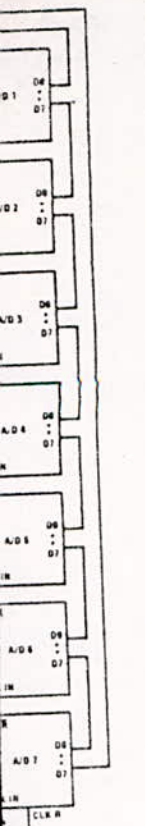
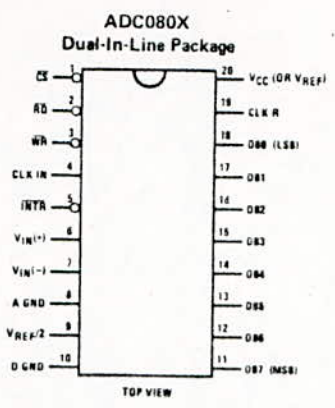
INTERRUPT SERVICING SUBROUTINE

LOC	OBJ CODE	SOURCE STATEMENT	COMMENT
0038	E5	PUSH HL	: Save contents of all registers affected by this subroutine.
0039	C5	PUSH BC	
003A	F5	PUSH AF	
003B	21 00 3E	LD (HL),X3E00	
003E	0E 01	LD C,X01	
0040	D300	OUT X00,A	
0042	DB00	IN A, X00	
0044	47	LD B,A	
0045	79	TEST A,C	
0046	FE 08	CP, X08	
0048	CA 60 00	JPZ, DONE	: Test a single bit in status word by looking for a "1" to be rotated into the CARRY (an INT is loaded as a "1"). If CARRY is set then load contents of A/D at port ADDR in C register. If CARRY is not set, increment C register to point to next A/D, then test next bit in status word.
004B	78	RRA	
004C	1F	LD B,A	
004D	47	JPC, LOAD	
004E	DA 5500	JPC, LOAD	
0051	0C	INC C	
0052	C3 4500	JP,TEST	
0055	ED 78	IN A, (C)	
0057	EE FF	XOR FF	
0059	77	LD (HL),A	
005A	2C	INC L	: Store A/D identifier (A/D port ADDR).
005B	71	LD (HL),C	
005C	2C	INC L	
005D	C3 51 00	JP,NEXT	: Test next bit in status word.
0060	F1	POP AF	
0061	C1	POP BC	
0062	E1	POP HL	: Re-establish all registers as they were before the interrupt.
0063	C9	RET	
			: Return to original program.

Ordering Information

TEMPERATURE RANGE		0°C TO 70°C	-40°C TO +85°C	-40°C TO +85°C	-55°C TO +125°C
ERROR	±1/4 Bit Adjusted		ADC0801LCN	ADC0801LCD	ADC0801LD
	±1/2 Bit Unadjusted		ADC0802LCN	ADC0802LCD	ADC0802LD
	±1/2 Bit Adjusted		ADC0803LCN	ADC0803LCD	
	±1 Bit Unadjusted	ADC0804LCN	ADC0805LCN	ADC0804LCD	
PACKAGE OUTLINE		N20A—MOLDED DIP		D20A—CAVITY DIP	D20A—CAVITY DIP

Connection Diagram



ected by
data will be stored.
A/D converters.
8 bit latch
or.
D's have
one.
y looking for
RY (an INT
set then load
C register
register to point
in status word.
D and invert

DDR).
were

- BIBLIOGRAPHIE :

CAGNAG

Physique atomique . Tome I ;

PAN

Electronique quantique en vue des applicatios .

A . ERBEILA

Résonance magnétiques

n° 4 monograph MASON 1968

PROJET DE FIN D'ETUDES (Janvier 1983)

Resonance magnetique nucleaire

Etude et realisation d'un systeme emetteur par impul-
sion pour la mesure des temps de relaxation .

QUINET :

Théorie et pratique des circuits d'électronique et des
amplificateurs .

HURE

Circuit intégré logique

J . VABRE

Electronique des impulsions .

M . AUMIAUX

L'Emploi des micro-processeurs .

edition MASSON - 1982 -

M . AUMIAUX :

Système à micro-processeur .

MEK 6802 DSE - Microcomputer evaluation

Boars - manuel de MOTOROLA .

FERNAND NATHAN :

Les Micro-processeurs (structure et fonctionn-
ement des circuits intégrés programmables) .

PROJET DE FIN D'ETUDES - Janvier 1986 -

Résonance magnétique nucléaire .

Réalisation d'un interface avec un CAN et développement
d'un micro-programme pour un spectromètre R.M.N
