

UNIVERSITE D'ALGER

PA00475

ECOLE NATIONALE POLYTECHNIQUE

DEPARTEMENT ELECTRICITE

PROJET DE FIN D'ETUDES

المكينة

ECOLE NATIONALE POLYTECHNIQUE  
BIBLIOTHEQUE

# LE TRANSISTOR

الدراسة  
MOS

Fascicule:1

FONCTIONNEMENT  
ET APPLICATIONS EN LOGIQUE

Proposé par:

Ahmed ZERGUERRAS

Etudié par:

Mohamed ZAGHZI

—Promotion 1970-1975—

UNIVERSITE D'ALGER

ECOLE NATIONALE POLYTECHNIQUE

DEPARTEMENT ELECTRICITE

---

PROJET DE FIN D'ETUDES

---

# LE TRANSISTOR MOS

Fascicule:1

FONCTIONNEMENT  
ET APPLICATIONS EN LOGIQUE

Proposé par:

Ahmed ZERGUERRAS

Etudié par:

Mohamed ZAGHZI

---

—Promotion 1970-1975—

---



--- R E M E R C I E M E N T S ---  
-----

Qu'il ne soit permis  
d'exprimer toute ma gratitude à  
Madame G.Mondon et à  
Monsieur A.Zerguerras,  
pour l'aide et les conseils qu'ils  
n'ont prodigués tout au long de cette étude.

—  
M.Z

A MES PARENTS ,

A MA FIANCEE .

M. Z.



P R E M I E R E P A R T I E  
F O N C T I O N N E M E N T

Chapitre 1 - Les semi-conducteurs .....8

1.1. - Introduction. . . . .8

1.2. - Les bandes d'énergie . . . . .9

1.3. - Le niveau de Fermi . . . . .12

1.4. - Les concentrations de charges . . . . .13

Chapitre 2 - Fonctionnement ..... 19

2.1. - Introduction . . . . .19

2.2. - Fonctionnement d'un transistor nos..... 19

2.3. - Tension de seuil . . . . .26

2.4. - Comportement en continu. . . . .30

Chapitre 3 - Mobilité des porteurs de charges..... 33

3.1. - Introduction . . . . .33

3.2. - Effet Hall . . . . .34

# D E U X I E M E P A R T I E

## LE TRANSISTOR M O S EN LOGIQUE

<u>Chapitre 1. - La commutation</u> .....	36
1.1. - Introduction . . . . .	36
1.2. - Eléments de charge d'un Tmos. . . . .	39
1.3. - Inverseur à can. identiques. . . . .	43
1.4. - Le mos complémentaire . . . . .	46
<u>Chapitre 2. - Les fonctions logiques</u> .....	56
2.1. - Introduction . . . . .	56
2.2. - Les portes. . . . .	57
2.3. - Capacité de structure. . . . .	63
2.4. - Fonctionnement dynamique.. . . . .	64
<u>Chapitre 3. - Les Multivibrateurs et registres</u> .....	67
3.1. - Multivibrateurs. . . . .	67
3.2. - Registres à décalage. . . . .	71
3.3. - Multiplexeurs. . . . .	73
3.4. - Cellules mémoires. . . . .	74
<u>Chapitre 4. - Les interfaces</u> .....	76
4.1. - Introduction. . . . .	76
4.2. - Cas des mos à enrichissement. . . . .	77
4.3. - Cas des C.mos. . . . .	77
Bibliographie .....	78

Le transistor mos ( initiales de métal-oxyde-semi conducteur) est un transistor à effet de champ.

Le principe de ces transistors a été énoncé vers l'année 1926 par Lilienfeld, mais il faut attendre l'année 1948 pour entendre un chercheur américain Shockley annoncer qu'il a observé des variations de conductivité dans des films minces de semi conducteurs soumis à un champ électrique.

Ce n'est que vers les années 60 que l'on commença à s'intéresser à ce genre de transistor que le développement de la technique planar permet d'améliorer.

Vers ces années 70 les constructeurs de machines informatiques commencent à développer les petites machines calculatrices et abandonnent peu à peu la fabrication des gros ordinateurs au profit de petits périphériques dont les opérations sont décentralisées.

Et c'est dans ce domaine que le transistor mos sera appelé à être utilisé le plus souvent.

De plus en offrant une faible consommation et une faible surface d'encombrement, cela lui permet d'être utilisé en circuits intégrés à grande échelle d'intégration et c'est ce qui lui permettra de jouer un rôle important dans les techniques et les communications spatiales.

Le but de cette étude qui regroupe trois fascicules, fonctionnement, amplification, technologie, est en quelque sorte de faire la synthèse de toutes les informations parues ces dernières années et ayant pour sujet le transistor mos (noté. t.mos).

Le premier fascicule, exposera dans une première partie et expliquera simplement, le fonctionnement du t.mos.

Dans une seconde partie nous décrirons les principales utilisations du t.mos en logique.



PREMIERE PARTIE :  
 PROPRIETES PHYSIQUES ET ANALYSE DU TRANSISTOR MOS

Chapitre : 1

Les Semi-Conducteurs

- 1.1. Introduction
- 1.2. Les bandes d'énergie
- 1.3. Le niveau de Fermi
- 1.4. Les concentrations de charges

1.1. Introduction.

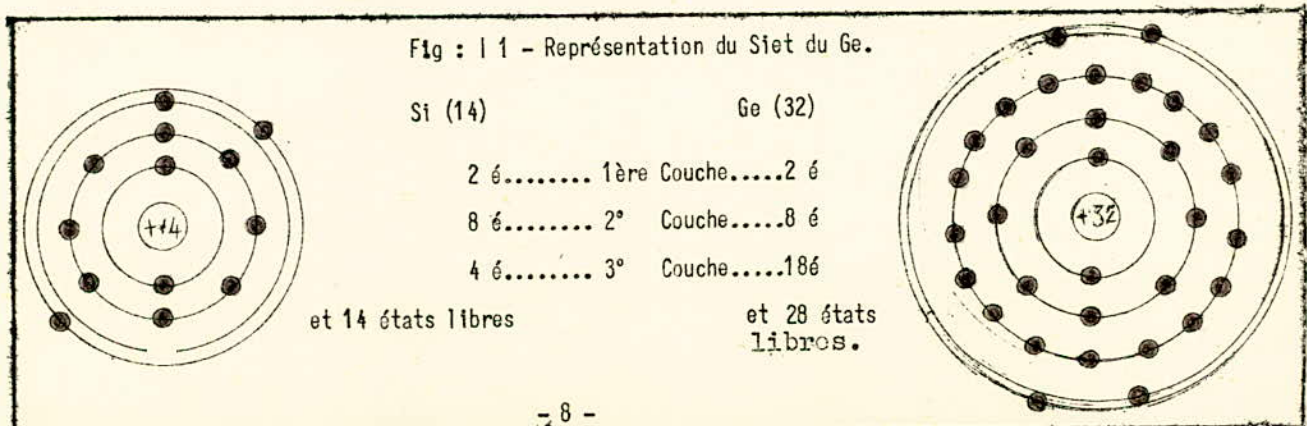
Avant d'aborder l'étude du fonctionnement d'un transistor M.O.S (métal - oxyde - semi-conducteur), nous avons jugé utile de commencer par quelques rappels essentiels sur la physique des semi-conducteurs. Celle-ci repose sur la théorie atomique de la matière de BOHR.

Dans un atome les électrons se répartissent d'une manière bien déterminée sur des couches circulaires, concentriques, ayant pour centre le noyau. Chaque couche ne pouvant contenir qu'un nombre défini d'électrons : 2 électrons pour la première, 8 pour la deuxième, 18 pour la troisième, 32 pour la quatrième. Certaines couches se subdivisent en deux sous-couches, la première (la plus proche du noyau) se saturant avec deux électrons. Les semi-conducteurs sont des corps qui ont 4 électrons sur leur dernière couche. Deux de ces électrons occuperont la première sous-couche, les deux autres se placeront dans la deuxième.

Les niveaux offerts par cette dernière couche et susceptibles d'être occupés par des électrons seront appelés : "états".

Ainsi pour les deux semi-conducteurs qui nous intéresseront principalement dans cette étude, le Germanium et le Silicium nous aurons :

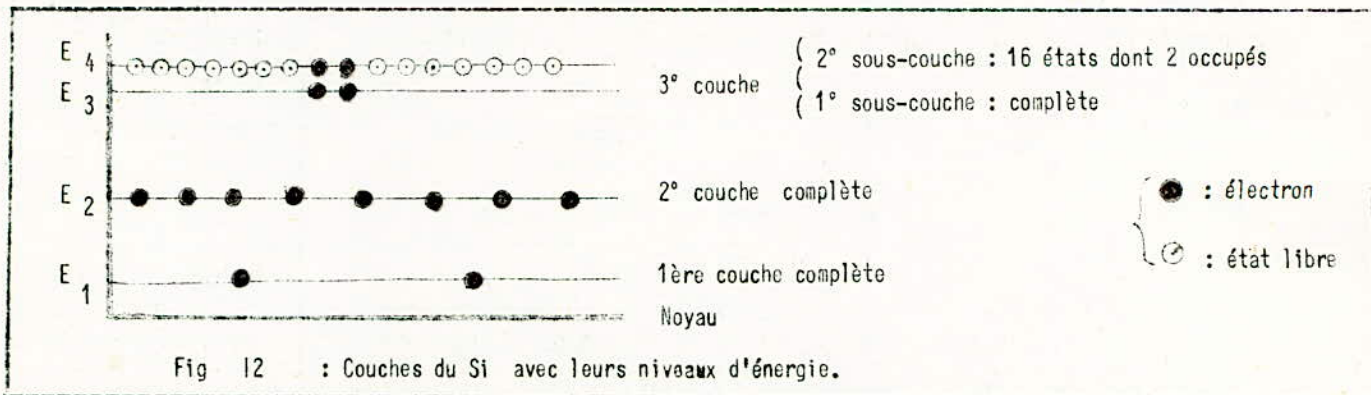
- Si :  $Z = 14$ , sa dernière couche avec 16 "états" dont 2 occupés. Fig : I 1
- Ge :  $Z = 32$ , sa dernière couche aura 30 "états" dont 2 occupés. Fig : I 1



Les électrons de la dernière couche seront appelés : électrons de valence.

Chaque couche d'un atome sera caractérisée non seulement par le nombre d'électrons qu'elle contient, mais aussi par un niveau d'énergie qui lui est attribué en fonction de sa distance par rapport au noyau.

Un atome



### 1.2. les bandes d'énergie

La description atomique que nous venons de voir ne s'applique en réalité qu'à des atomes isolés, (ou à la rigueur à des corps très distendus dans lesquels les atomes sont suffisamment éloignés les uns des autres pour qu'il n'y ait pas d'interaction, comme les gaz par exemple).

Pour les semi-conducteurs (Si et Ge) qui sont des solides cristallins, les atomes sont liés entre eux et agissent les uns sur les autres.

Les forces mises en jeu étant considérables, cela modifie la répartition des états et des électrons, principalement ceux des deux sous-groupes de la dernière couche. Les électrons de valence et les états libres vont se répartir d'une nouvelle façon et occuper des niveaux d'énergie différents.

Pour comprendre l'évolution de la nouvelle répartition des électrons et des états dans les atomes d'un cristal, nous allons imaginer que nous disposons de deux atomes, de Si l'un fixe en un point 0, l'autre mobile; d'abord assez éloigné du premier, puis se rapprochant de lui petit à petit. Figure I 3

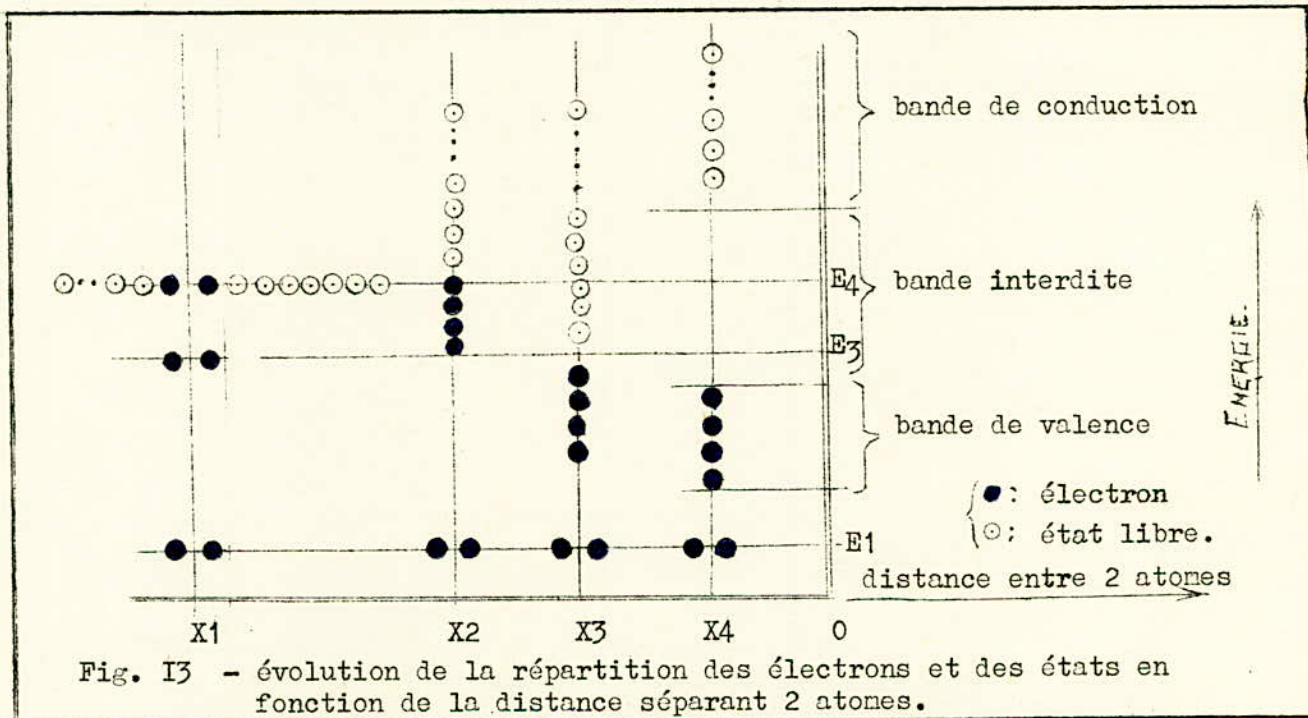
En  $x_1$  - point suffisamment éloigné de 0, on retrouve la répartition déjà décrite  
Figure I 2

En  $x_2$  - le deuxième atome se rapproche un peu de 0. En ce point la dernière couche n'est plus représentée par deux niveaux distincts ( $E_3$  et  $E_4$ ), mais les électrons se séparent des états libres pour former deux bandes d'énergie distinctes.

En  $x_3$  - Les deux bandes se superposent.



En  $x_4$  - dont la distance à 0 est équivalente à (toute proportion gardée) à celle de deux atomes dans un réseau cristallin, les deux bandes se séparent à nouveau. Les électrons de valence de toute la dernière couche se rassemblent à des niveaux d'énergie relativement bas et forment ce que nous appellerons la bande de valence. Tandis que de leur côté les états libres se rassemblent à des niveaux d'énergie plus élevés pour former la bande de conduction. Entre la bande de valence et la bande de conduction se trouve une bande vide de tout électron et de tout état libre : c'est la bande interdite.



Remarquons que le même phénomène se produit dans les couches inférieures, mais les amplitudes des différentes bandes sont négligées devant l'action prépondérante du noyau.

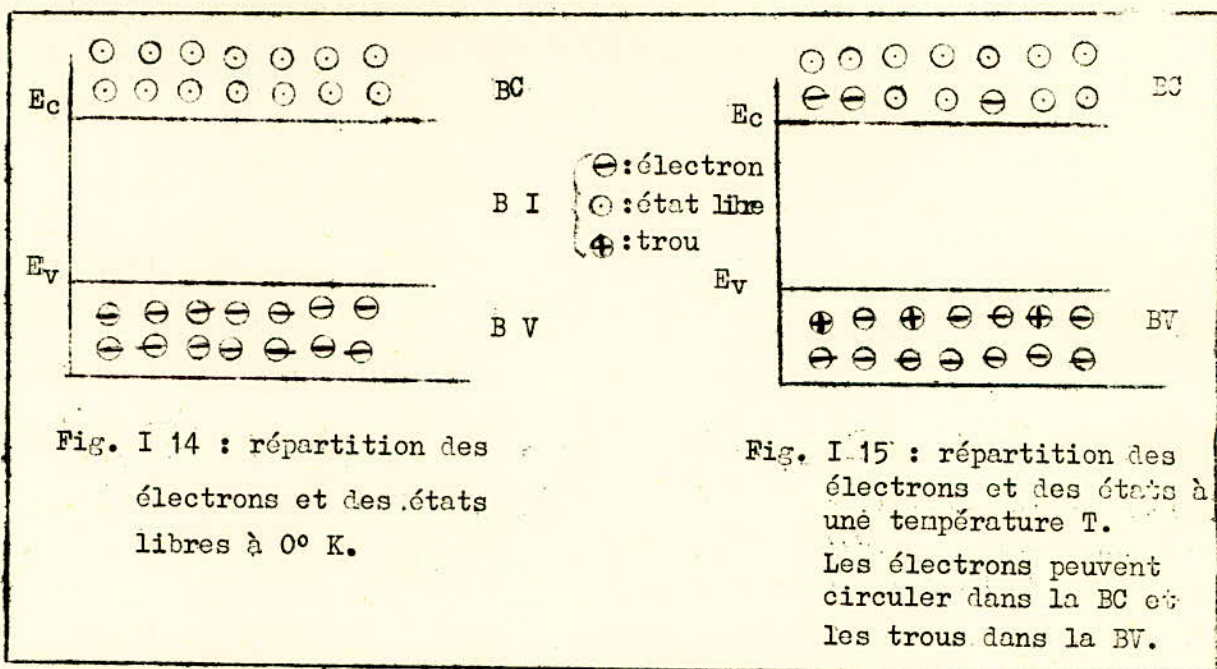
La figure I 4, nous donne la représentation de la dernière couche d'un réseau cristallin à  $0^\circ$  K.

La largeur de la bande interdite est variable suivant les corps ; elle est de 0,72 eV pour le germanium et de 1,12 eV pour le silicium à  $300^\circ$  K.

Quand un corps passe de  $0^\circ$  K à une température T, les électrons de valence reçoivent donc une énergie ; si celle-ci est égale ou supérieure à la largeur de la bande interdite, les électrons la franchissent et viennent occuper des états libres de la bande de conduction en laissant derrière eux des "trous" en nombre égal, comme l'indique la Figure I5.

Nous remarquerons qu'à une température T donnée, le silicium aura moins d'électrons qui auront franchi cette barrière de potentiel que le germanium.





### I-3 -- Le niveau de fermi.

A la température T, quand des électrons reçoivent une énergie supérieure à la largeur de la bande interdite, ils la traversent et viennent donc occuper un état vide de la bande de conduction.

Mais quel état ? Ils sont nombreux, plus nombreux que les électrons, et nous ne savons pas quels seront les états qui seront occupés par les électrons s'échappant de la bande de valence.

Fermi et Dirac ont introduit une loi d'occupation des niveaux, c'est une probabilité P (E) que possède un état quelconque de niveau énergétique E pour qu'il soit occupé par un électron.

P(E) est donc le rapport du nombre n (E) des états de niveau énergétique E effectivement occupés à la température T, au nombre N (E) des états existants, c'est à dire susceptibles d'être occupés.

On donne P (E) telle que :

$$P(E) = n(E) / N(E) = \frac{1}{1 + \exp\left(\frac{[E - E_f]}{KT}\right)} \quad (\text{relation 1})$$

où

E : est le niveau d'énergie dont on calcul la probabilité d'occupation.

K : la constante de Boltzmann ( $1,38 \cdot 10^{-23} \text{ J}^\circ/\text{K}$ )

$E_f$  : est un niveau d'énergie qui nous servira de repère : il est appelé niveau de Fermi. C'est un niveau où le semi-conducteur est électriquement neutre. C'est aussi un niveau dont :

- la probabilité d'occupation par un électron est :  $P(E_f) = 0,5$

- Si T tend vers Zéro °K, P (E) tend vers (zéro) si E est supérieure à  $E_f$  et vers (un) si E est inférieure à  $E_f$ , en d'autres termes, à 0° K tous les niveaux inférieurs à  $E_f$  sont occupés et ceux supérieurs à  $E_f$  sont vides

- à l'inverse, si T croissait indéfiniment, tous les niveaux supérieurs à  $E_f$  seront occupés et ceux inférieurs  $E_f$  vidés.

Nous calculerons le niveau de Fermi en fonction des différentes concentrations de charges après avoir défini celles-ci.

## I-4 - LES CONCENTRATIONS DE CHARGES.

### I.4.I - Semi-conducteur intrinsèque.

La densité par unité d'énergie des états E de la bande de conduction, susceptibles d'être occupés par un électron est donnée par :

$$N(E) = 2 \cdot (2 \pi / h^3) (2 m_e)^{3/2} \cdot (E - E_c)^{1/2} \quad (r2)$$

où

h : est la constante de Planck.

$m_e$  : la masse effective des électrons.

Le facteur (2) indique qu'un niveau peut contenir deux électrons.

Soit une variation d'énergie :  $\Delta E = [E, E + dE]$  ,

qui contiendrait un nombre dN de niveaux d'énergie ; nous aurons :

$$dN = N(E) \cdot \Delta E = N(E) \cdot dE.$$

Le nombre d'états occupés dans la bande d'énergie dE, c'est à dire en fait le nombre d'électrons dn présents dans dE, est égal au produit du nombre de niveaux d'énergie contenus dans dE par la probabilité d'y rencontrer un électron :

$$dn = dN \cdot P(E) = N(E) \cdot P(E) \cdot dE \quad (r4)$$

$$dn = (4 \pi / h^3) (2 m_e)^{3/2} (E - E_c)^{1/2} \left[ 1 + \exp \left( (E - E_f) / KT \right) \right]^{-1} \quad (r5)$$

L'intégration de cette équation sur la largeur de la bande de conduction (que l'on supposera infinie par commodité de calcul) donnera le nombre d'électrons qu'elle contient :

$$n = \int_{E_c}^{\infty} N(E) \cdot P(E) \cdot dE \quad (r6)$$

Ce qui donnera :

$$n = 2/h^3 \cdot (2 \pi m_e KT)^{3/2} \exp \left[ (E_f - E_c) / KT \right] \quad (r7)$$

$$N_e = 2/h^3 \cdot (2 \pi m_e KT)^{3/2} \quad (r8)$$

et en remarquant que lorsque T devient infiniment grande n tend vers  $N_e$ ,  $N_e$  sera donc la densité de tous les états contenus dans la bande de conduction ; finalement :

$$n = N_e \exp \left( E_f - E_c \right) / KT \quad (r9)$$



En reprenant les mêmes calculs pour les trous de la bande de valence nous aboutirons à :

$$N_p = \frac{2}{h^3} \cdot \left( 2 \frac{m_p}{KT} \right)^{3/2} \quad (r 10)$$

qui sera la densité des états de la bande de valence, susceptibles d'être occupés par un trou.

( $m_p$  sera la masse effective des trous de la B.V.).

de même :

$$p = N_p \exp \left[ - (E_f - E_v) / KT \right] \quad (r 11)$$

sera le nombre de trous occupant le niveau  $E_v$  de la bande de valence à la température  $T$ .

Déterminons la position du niveau de Fermi dans un semi-conducteur intrinsèque, (dont les paramètres sont affectés de l'indice  $i$ ).

En rappelant que le niveau de Fermi est un niveau où la neutralité du semi-conducteur est vérifiée nous écrirons :

$$n_i = p_i$$

c'est-à-dire :

$$N_c \cdot \exp \left[ (E_{fi} - E_c) / KT \right] = N_p \exp \left[ (E_v - E_{fi}) / KT \right] \quad (r12)$$

$$\exp \left[ (2 E_{fi} - E_c - E_v) / KT \right] = N_p / N_c.$$

en prenant le logarithme népérien de chaque membre de l'égalité :

$$2 \cdot E_{fi} - E_c - E_v = KT \ln (N_p / N_c).$$

Finalerent :

$$E_{fi} = (E_c + E_v) / 2 + (KT/2) \cdot \ln (N_p / N_c) \quad (r 13)$$

qui donne la position du niveau de Fermi par rapport aux bandes de valence et de conduction en fonction des densités de leurs états et de la température.

À 0° K le niveau de Fermi se trouve exactement au milieu de la bande interdite, figure 16.

À une température  $T$ , si nous supposons, pour simplifier, que  $N_p = N_c$  (ce qui n'est pas tout à fait vrai) nous aurons aussi :  $E_{fi} = (E_c + E_v) / 2$ . (r 14)

Le niveau de Fermi occupera sensiblement le milieu  $E_i$  de la bande interdite dans un semi-conducteur intrinsèque.

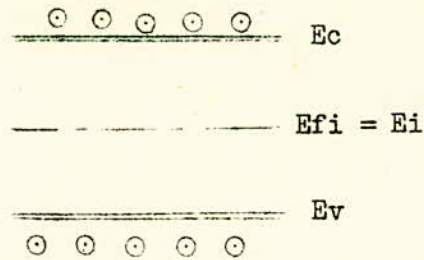


Fig. I6. Le niveau de Fermi dans un semi-conducteur intrinsèque se trouve au milieu de la bande interdite à 0° K.

Remarque :

$$n_i = p_i$$

nous aurons d'après (r9) et r11), le produit des électrons et des trous :

$$n_i \cdot p_i = (n_i)^2 = N_c \cdot N_v \cdot \exp (E_v - E_c) / K T \quad (r15)$$

qui est constant pour une température donnée.

I.4.2 - Semi-conducteur extrinsèque.

Le dopage se fait en introduisant dans le semi-conducteur en fusion des corps étrangers appelés "impuretés".

Ces corps peuvent être pentavalents (arsenic, antimoine, bore), ils ont un électron facile à arracher, de plus que le SC (ce sont des donneurs), nous sommes en présence d'une contamination du type N.

Ils peuvent être aussi trivalents (indium), ils ont un électron de moins que le SC (donc un "trou" de plus : ce sont des accepteurs), ce sera une contamination type P.

Lorsque l'on dope un semi-conducteur on modifie évidemment ses concentrations de charges intrinsèques ainsi que la répartition de ses bandes d'énergie. Comme le niveau de Fermi est un lieu où le SC est neutre, on ne le retrouvera plus au milieu de la bande interdite.

Comment varie-t-il ?

- Prenons le cas d'une contamination N.

Les atomes donneurs vont occuper un niveau d'énergie  $E_d$  très proche de la bande de conduction ; il suffit qu'ils reçoivent une très faible énergie (0,05 eV pour l'arsenic ; 0,01 eV pour l'antimoine) , pour qu'ils s'ionisent et pour que leurs électrons sans liaison gagnent la BC et deviennent libres, figure I 70.

Soient :  $N_d$  la densité de ces atomes donneurs du niveau  $E_d$  ;

$n_d$  le nombre de donneurs nonionisés, c'est à dire le nombre d'électrons qui restent dans le niveau  $E_d$ .

d'après (r1) nous avons :



$$n_d = N_d / \left[ 1 + \exp \left( (E_d - E_f) / K T \right) \right] \quad (r16)$$

Comme au niveau de Fermi il y a équilibre :

$$p + (N_d - n_d) = n. \quad (r17)$$

où  $(N_d - n_d)$  est la densité des atomes donneurs ionisés (c'est à dire le nombre de trous créés dans  $E_d$ ).

Comme nous sommes en présence d'une contamination N, nous négligerons devant n, et si nous supposons que tous les donneurs sont ionisés à la température ambiante alors d'après (r9), (r16) et (r17) :

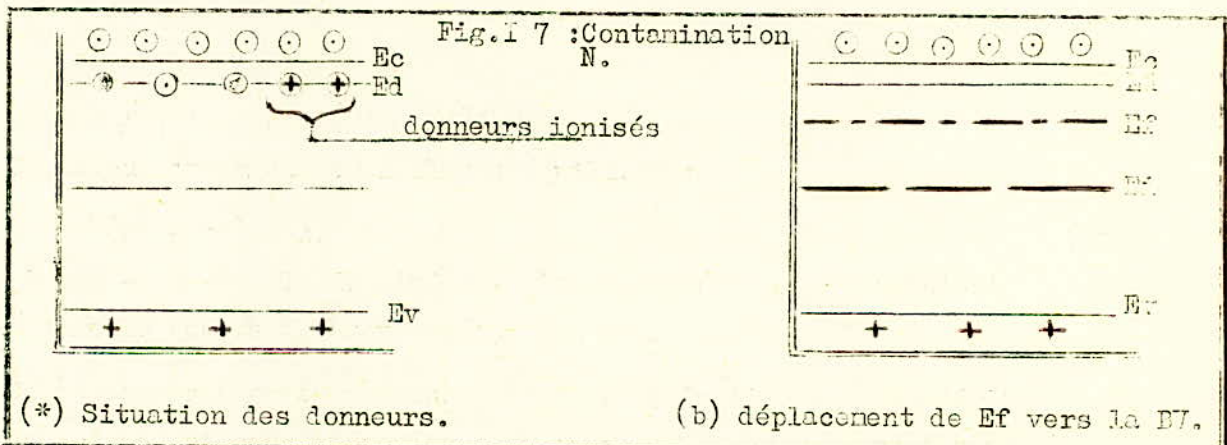
$$n_d = 0$$

$$n = N_e \exp \left[ (E_f - E_c) / K T \right] = N_d$$

qui donne  $E_f$  :

$$E_f = E_c + K T \ln \frac{N_d}{N_e} \quad (r18)$$

Ce n'est plus le même niveau que celui d'un SC intrinsèque ; dans un SC dopé N le niveau de Fermi se déplace vers la bande de conduction. Figure 17a.



- Dans le cas de la contamination P.

Les atomes accepteurs vont occuper un niveau d'énergie  $E_a$  près de la bande de valence. La température ambiante suffit à donner assez d'énergie (0,01 eV quant l'impureté est l'indium) aux électrons de valence du SC pour le quitter et venir ioniser les atomes accepteurs, figure 18 a.

Soient :  $N_a$  la densité des atomes accepteurs du niveau  $E_a$  ;

$n_a$  le nombre des atomes accepteurs ionisés (c'est aussi le nombre d'électrons qui ont quitté la BV pour le niveau  $E_a$ ),

d'après (r1) :

$$n_a = N_a / \left[ 1 + \exp \left( (E_a - E_f) / K T \right) \right] \quad (r19)$$



Or ce qui nous intéresse, dans ce cas ci, c'est le nombre de trous apportés par le dopage, c'est à dire, le nombre d'accepteurs non ionisés soit :

$$N_a - n_a.$$

Le niveau de Fermi étant un niveau d'équilibre où il doit y avoir :

$$p = n + n_a.$$

En admettant que  $n$  est négligeable devant  $p$  et en supposant que tous les accepteurs sont ionisés, nous aurons :

$$N_a - n_a = 0$$

$$p = n_a = N_a$$

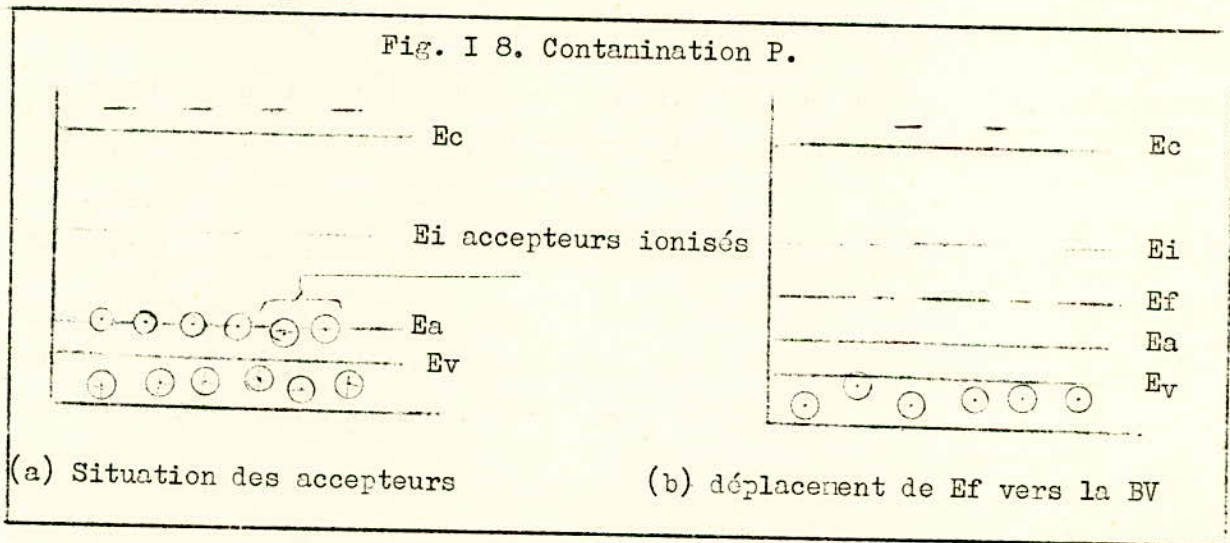
qui donne d'après (11) donne :

$$N_p \cdot \exp\left[\frac{(E_v - E_f)}{KT}\right] = N_a.$$

D'où nous tirons :

$$E_f = E_v + KT \ln \frac{N_p}{N_a} \quad (r21)$$

dans un SC de type P, le niveau de Fermi se déplace vers la bande de valence, figure 18 b.



Remarques:

- La relation (15) donnée pour un SC intrinsèque reste valable pour un SC dopé, on la vérifie en remplaçant chaque facteur par sa nouvelle expression dans chaque type de contamination.
- Le déplacement du niveau de Fermi nous renseigne sur le type de la contamination : quand  $E_f$  est proche de la BV, il y a profusion de trous, ce sont eux qui assureront la conduction ; quand  $E_f$  est proche de la BC, les électrons sont majoritaires, ils assureront la conduction.

### 1.4.3 - Potentiel d'un corps.

Le niveau de Fermi d'un corps est un lieu où le corps est à l'équilibre thermodynamique. ( $E_f$  est l'équivalent du potentiel chimique, c'est à dire l'énergie libre moyenne par électron). Le niveau de Fermi sera constant est sera représenté par une droite.

Lorsque plusieurs corps, dont les niveaux  $E_f$  n'ont pas la même valeur, sont mis en contact, l'ensemble de ces corps doit présenter un niveau  $E_f$  unique, il en résulte que les niveaux  $E_v$  et  $E_c$  de certains de ces corps se déforment, de même que  $E_i = (E_c + E_v)/2$ .

Le niveau  $E_f$  servira de référence énergétique.

Le potentiel d'un corps sera :

$$V_i = (E_i - E_f) / q. \quad (r22)$$

$q$  : charge élémentaire :  $1,6 \cdot 10^{-19}$  C.

$E$  : en Ev. ,  $V_i$  en Volt.



- 2.1. - Introduction
- 2.2. - Fonctionnement d'un transistor Mos
- 2.3. - Tension de Seuil
- 2.4. - Comportement en continu.

2.1. - Introduction

Le transistor MOS est un membre de la famille des transistors à effet de champ (ou F E T : field effect transistor). Les Fet sont réalisés sur des substrats de semi-conducteurs et sont composés de trois électrodes.

Deux de ces électrodes appelées la source (S) et le drain (D) sont identiques, la troisième est une électrode de commande : la grille (G), elle se trouve entre S et D.

La technologie de cette grille permet de classer les Fet en deux catégories :

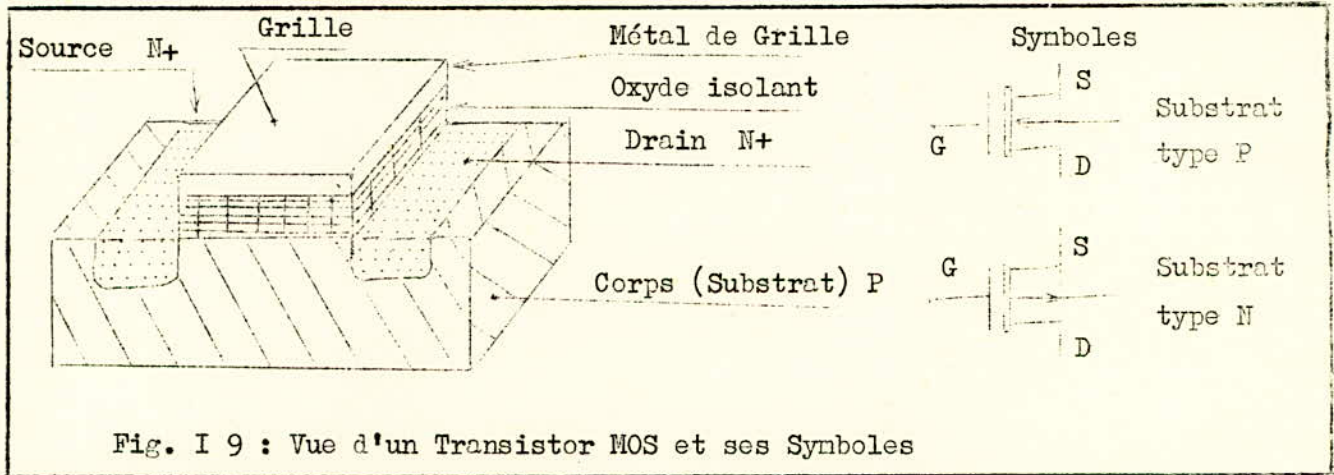
- Les Fet à jonction, ou à grille non isolée. Ils ont l'électrode de commande qui est formée par une couche semi-conductrice en contact direct avec le substrat.
- Les Fet à grille isolée du substrat et des deux autres électrodes par une couche d'oxyde isolant : ce sont les MOS (Métal-Oxyde-Semi-conducteur).

Dans cette deuxième catégorie la grille est non seulement isolée par une couche d'oxyde, mais aussi, n'est plus réalisée dans une couche semi-conductrice. C'est une mince plaque métallique qui s'étale au-dessus de la couche d'oxyde isolant. figure I 9.

La source et le drain sont des régions diffusées (ou implantées, voir le tome traitant de la technologie) dans le substrat et fortement dopées. Le type de conduction de la source et du drain est l'inverse de celui du substrat.

La polarisation du Tmos se fait en appliquant une tension  $V_{ds}$  entre S et D (S sera reliée à la masse c'est à dire le substrat) et une (de commande)  $V_g$  entre G et la source.

La grille étant isolée du substrat,  $V_g$  ne donne naissance pratiquement à aucun courant, mais crée un champ électrique entre la grille et le substrat. C'est ce champ qui modulera le courant  $I_d$  circulant entre S et D.



2-2 - Fonctionnement d'un traistoir mos.

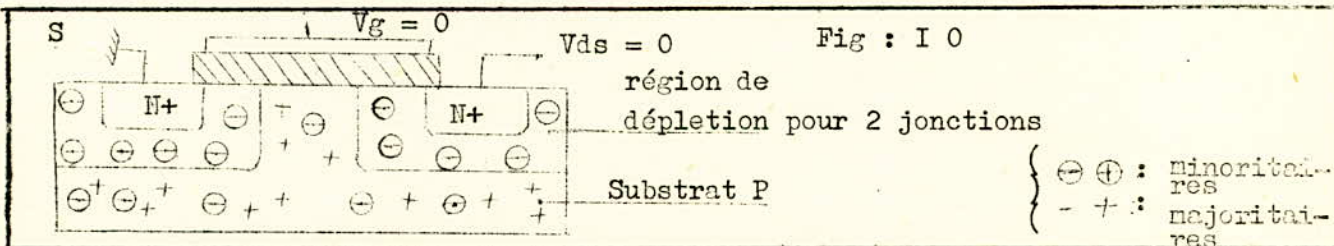
Pour étudier le fonctionnement d'un Tmos nous devons agir sur 2 paramètres électriques :  $V_g$  et  $V_{ds}$ . Nous ferons varier successivement l'une puis l'autre en étudiant dans chaque cas leur influence sur l'état du transistor et du courant  $I_d$ , qui circule entre le drain et la source.

- Entrée nulle

Soit un Tmos de Si de Substrat P. Fig I9.

En l'absence de toute polarisation ( $V_g = 0, V_{ds} = 0$ ), l'état interne du transistor est équivalent à celui de deux jonctions P-N figure I.10.

C'est à dire que le substrat de type P contient peu d'électrons, et qu'il existe des barrières de potentiel autour de S et D.



S et D forment chacun une diode avec le substrat.

Dans un système mos idéal le dioxyde ne doit pas contenir de charges captives et de plus les bandes d'énergie doivent être linéaires à l'interface  $SiO_2 - Si$ , fig : I 11. Seulement la technologie actuelle ne permet pas d'avoir un tel système.



Dès que l'on réalise un système métal-oxyde -semi-conducteur, il y a apparition de charges dans l'oxyde ; charges qui proviennent des impuretés contenues dans l'oxyde, du Si ionisé de l'oxyde et des extrémités des cristaux de Si au niveau de l'interface. Ces charges ne sont pas mobiles et nous les supposons localisées au niveau de l'interface en une nappe de charge  $Q_{ox}$  ( $C/cm^2$ ) dans l'oxyde et  $Q_s = -Q_{ox}$  dans le substrat. La présence de ces charges provoque l'incurvation des bandes d'énergie au niveau de l'interface figure I.12.

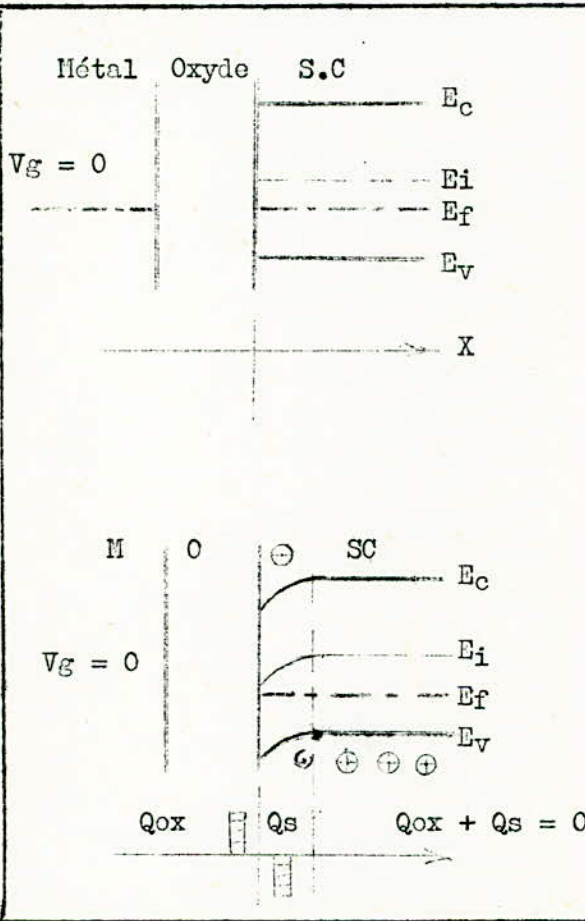


Fig : I 11 Système M.O.S idéal - Substrat type P. Quant il n'y a pas d'excé de charges les bandes d'énergie ne sont pas incurvées. Le système garde les mêmes propriétés que quand le SC est seul. A l'équilibre thermodynamique, le niveau  $E_f$  est le même dans le métal SC,

Fig : I 12 Système réel .. apparition de charges à l'interface.  $Q_{ox} + Q_s = 0$  Incurvation des bandes d'énergie

Cette charge  $Q_{ox}$  a une grande influence sur les caractéristiques du M.O.S (comme nous le verrons plus loin ).

- Toujours à  $V_g = 0$ , donnons une valeur positive à  $V_{ds}$ . L'une des deux diodes formées par D ou S et le substrat sera polarisée en inverse, donc il n'y aura pas de courant  $I_d$  qui circulera entre S et D (à part l'inévitable courant de fuite d'une jonction PN).

- Entrée non nulle.

- Faisons maintenant intervenir  $V_g$  mais revenons à  $V_{ds} = 0$ .

Nous avons ici un système métal-oxyde-semi-conducteur, où le métal et le S.C sont portés à des potentiels opposés, mais sans qu'il y ait échange de courant entre eux. Ce système forme un condensateur dont le diélectrique est le dioxyde de silicium (épaisseur variant de 800 à 2000 Å) et les armatures la couche métallique de la grille (en général de l'Aluminium) et le substrat P. Appelons  $C_{ox}$  sa capacité par unité de surface.

Quand  $V_g$  prend une petite valeur positive il y aura apparition d'une charge  $Q_g$  positive supplémentaire sur le métal de la grille et d'une charge opposée dans une couche mince du substrat tout près de l'interface figure I.13.

Dans le substrat, cette charge commencera à apparaître d'abord sur des ions accepteurs fixes dont la densité dépend du dopage du substrat (donc une fois le Tmos choisi cette densité est fixe).

L'épaisseur de cette couche sera proportionnelle à la charge  $Q_g$  ; elle même fonction de la valeur de  $V_g$ .

Plus les charges positives ( $Q_g$ ) seront importantes et plus elles repousseront les charges positives dans le substrat et attireront à leur place des charges négatives. La diminution de ces porteurs de charges positives dans le substrat donne à cette région le nom de "Couche d'appauvrissement" Fig I.14.

$V_g$  continuant à augmenter, la charge négative dans le substrat ne sera plus portée uniquement par les ions accepteurs fixes (qui sont en nombre fixe). Mais aussi par des électrons libres qui formeront une mince épaisseur entre l'interface et la couche d'appauvrissement.

De plus l'incurvation des bandes d'énergie s'accroîtra avec  $V_g$  ; à un moment donné (et pour une tension  $V_g$  donnée) le niveau de Fermi  $E_f$  du SC de Type P, se trouvera au-dessus du niveau central  $E_i$  ( $E_i = (E_c + E_v) / 2$ ) au niveau de l'interface figure : I.15 : on dit qu'il a eu inversion, c'est-à-dire que près de l'interface nous n'avons plus du substrat type P mais N. (dû à la profusion des électrons), cela veut dire encore que la mince épaisseur (de l'ordre de 10 µm), de charge négative, relie directement la source S au drain D et constitue une liaison conductrice que l'on appelle le canal. La tension  $V_g$  qui a provoqué cette inversion est appelée tension de Seuil  $V_t$ .



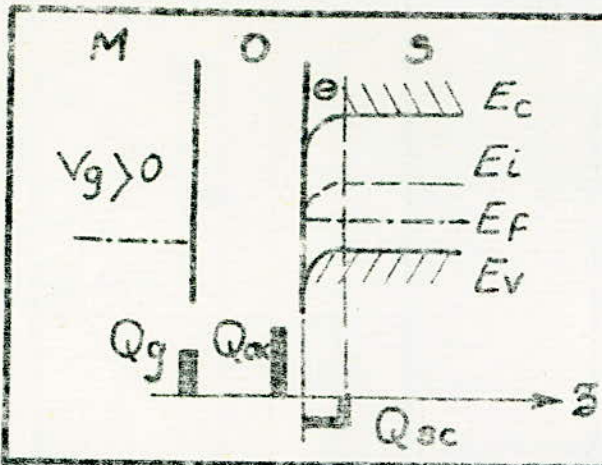


Fig I 13 : application d'une tension  $V_g > 0$ , apparition d'une charge  $Q_{sc}$  négative dans le substrat au niveau de l'interface

$$Q_g + Q_{ox} + Q_{sc} = 0$$

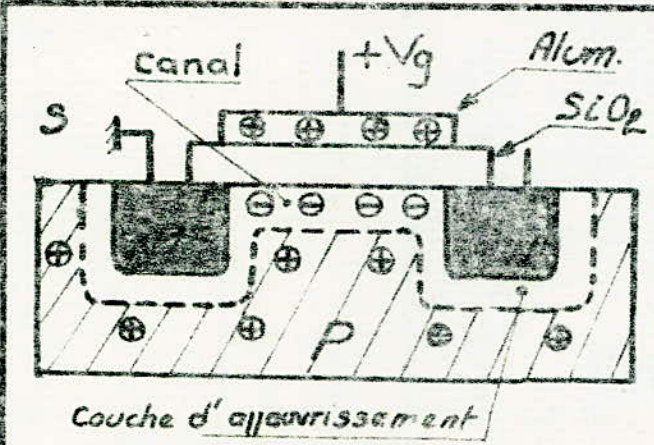


Fig I 14 :  $V_g > 0$ . apparition de charges positive sur la grille, négative dans le substrat et d'une couche d'ajouvrissement uniforme.

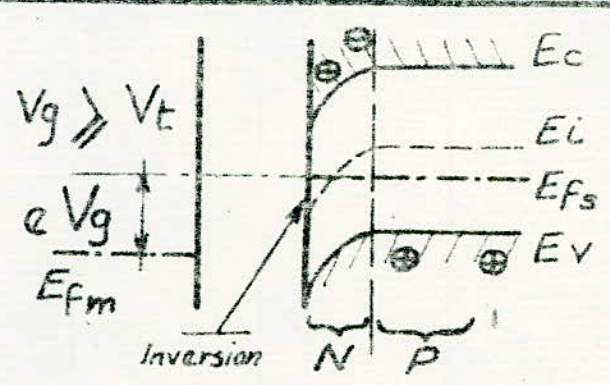


Fig I 15 : en augmentant  $V_g$ ,  $E_f$  passe au-dessus de  $E_i$  dans le substrat. Il y a inversion près de l'interface et formation du canal.

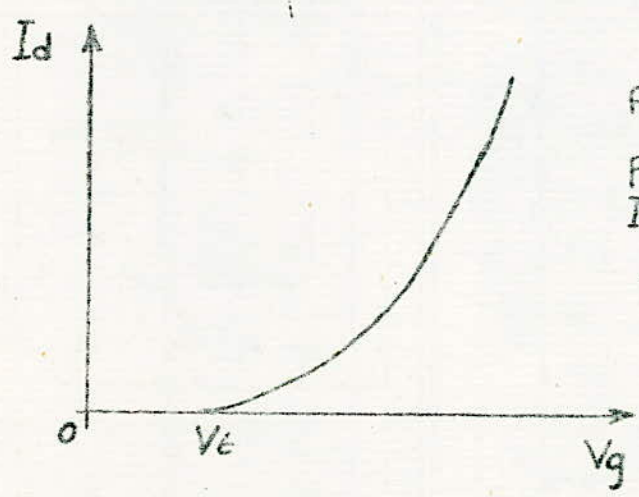


Fig I 16 : variation de  $I_d$  en fonction de  $V_g$  à  $V_{ds}$  positive et constante.  $I_d$  n'apparaît que pour  $V_g \gg V_t$

Cette affluence d'électrons provient surtout de S et D qui sont des diffusions (N+) riches en électrons.

Si l'on donne à  $V_{ds}$  une tension positive constante, il y aura un courant  $I_d$  qui circulera dans le canal. Ce courant  $I_d$  est un courant d'électrons dans ce genre de canal appelé canal N. Dans un canal P ce sera des trous qui seront responsables du courant  $I_d$ .

Le courant  $I_d$  est une fonction quadratique de  $V_g$  figure I 16. De même la concentration en électrons et la conductivité du canal seront fonctions de  $V_g$ .

- Considérons maintenant la dernière étape du fonctionnement d'un T.mos, c'est à dire la situation où nous disposons de  $V_g$  positive, fixe et supérieure à  $V_t$  et  $V_{ds}$  augmentant progressivement.

Introduisons une coordonnée  $x$  suivant la longueur du canal (distance de S à D). Dans ce cas le potentiel en un point du canal sera fonction de son abscisse  $x$ , et comme S est reliée à la masse ce potentiel  $V(x)$  ira croissant de S à D ; inversement la densité des électrons, donc la conductivité du canal, ira décroissante de S à D car le tension relative de la grille sera  $V_g - V(x)$ . Or comme S, le canal et D d'une part et le substrat d'autre part, forment une jonction NP, l'épaisseur de la couche d'appauvrissement ne sera plus constante mais variera de S à D de la même manière que  $V(x)$  fig. I17.

Comment varie  $I_D$  ? quand  $V_{ds}$  a commencé à croître de zéro,  $I_d$  croissait aussi vite que  $V_{ds}$  ; mais une fois que  $V_{ds}$  a atteint une valeur appréciable, cela diminue la conductivité du canal ce qui entraîne une croissance moins rapide de  $I_d$ .

$I_d$  atteint un palier où il augmente faiblement, pour une grande variation de  $V_d$  fig. I18.

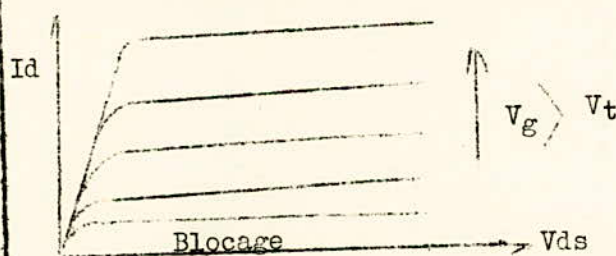


Fig. I 18 variations de  $I_d$  en fonction de  $V_{ds}$  pour des valeurs de  $V_g$  constantes et supérieures à  $V_t$ .

Que se passe-t-il quand  $V_{ds}$  augmente indéfiniment ? avec l'introduction de  $V(x)$ , la tension effective de la grille variera le long du canal (en un point quelconque du canal cette tension sera de  $V_g - V(x)$  ;



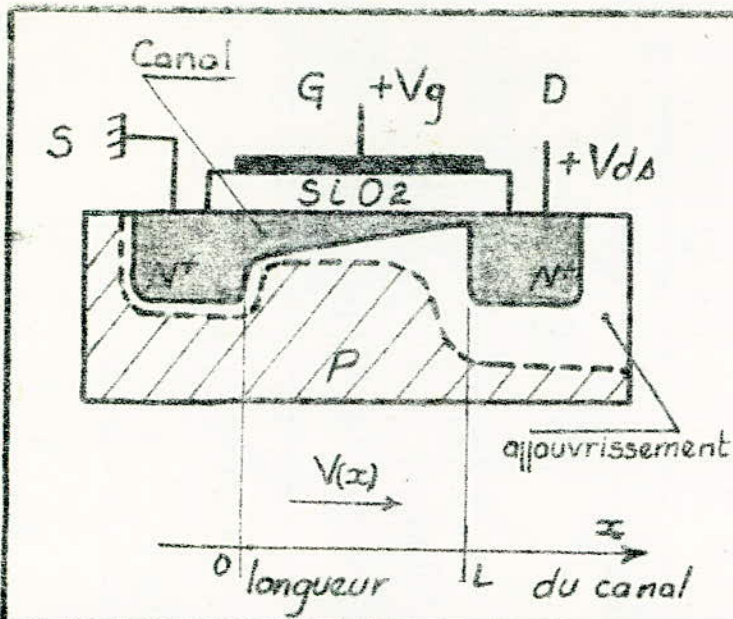


Fig: I17 représentation du canal formé d'une mince couche électronique reliant  $S$  à  $D$ . élargissement de la couche d'appauvrissement quand  $V(x)$  augmente.

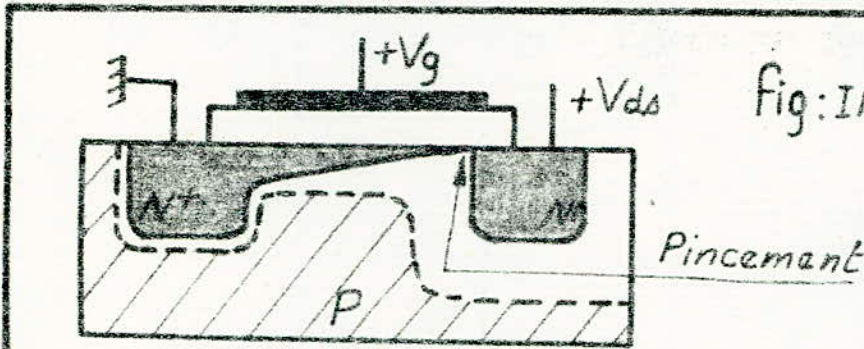


Fig: I19 pincement du canal à:  
 $V(L) = V_g - V_t = V_{dsat}$ .

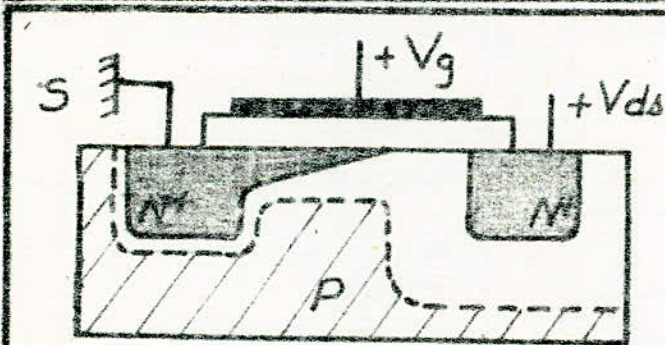


Fig: I20 translation du point de pincement quand  $V_{ds} > V_{dsat}$ , élargissement de la couche d'appauvrissement.

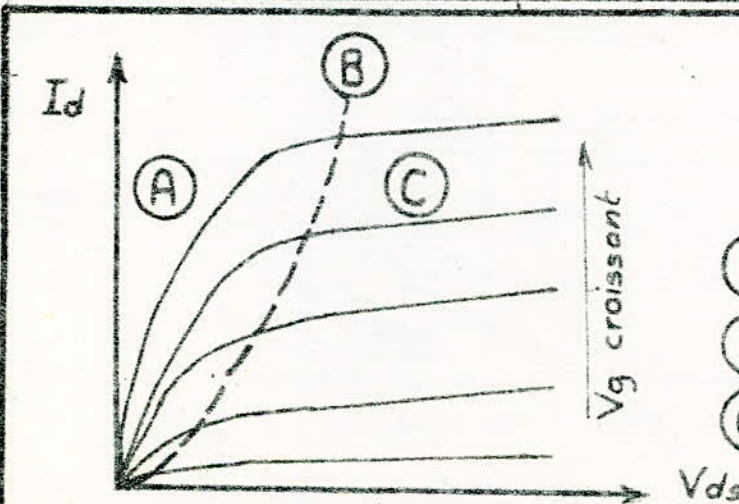


Fig: I21 fonctionnement du transistor suivant l'état du canal:

- (A) Zone non saturée:  $V_{ds} < V_g - V_t$
- (B) Zone de transition:  $V_{ds} = V_g - V_t$
- (C) Zone saturée:  $V_{ds} > V_g - V_t$



or près du drain  $x = L$  et  $V(1) = V_{ds}$ ; donc nous aurons une tension  $V_g - V_{ds} = V_g'$ .  
 or quand  $V_{ds}$  augmente,  $V_g$  diminue jusqu'à devenir égale à  $V_t$ ; à cette tension là nous n'avons plus l'inversion : on dit que le canal est "pincé".

fig : I 19. Ce pincement se produit au moment précis où :

$$V_g - V_{ds} = V_t \quad \text{c'est à dire pour}$$

$$V_{ds} = V_g - V_t = V_{dsat} \text{ appelée " tension de pincement " .}$$

Si  $V_{ds}$  continue d'augmenter le point de pincement du canal (où  $V(x) = V_{dsat}$ )  $\searrow V_g - V_t$  se translatera vers la source . figure : I 20.

En résumé quand : (Figure I 21)

$V_{ds} < V_{dsat} = V_g - V_t$  : le tmos fonctionne dans la zone : non saturée

$V_{ds} = V_{dsat}$  : Le canal se "pince".

$V_{ds} > V_{dsat} = V_g - V_t$  : le tmos fonctionne dans la zone de saturation.

### 2.3. Tension de seuil.

Dans l'exemple que nous avons étudié (substrat P,) nous avons vu que le Tmos ne fonctionnait qu'à partir d'une tension de seuil  $V_t$  positive.

Si, lors de la fabrication, des charges étaient introduite dans le tmos, celui-ci peut avoir une tension de seuil négative; ce qui donnera un transistor fonctionnant avec une tension de grille nulle. De même, des tmos construits sur des substrat de type N peuvent avoir des tensions de seuil positive ou négative.

Ceci nous permet de classer les tmos suivant leur mode de fonctionnement. figure I 22

- Les tmos ayant une tension de seuil négative et qui conduisent donc à  $V_g = 0$  (c'est à dire qu'un canal naturel existe quelque soit la polarisation) sont appelés tmos à "appauvrissement" (ou à déplétion) (car une tension de porte appauvrie le canal).

- les tmos ayant une tension de seuil positive, dans lesquels  $V_g$  doit d'abord créer un canal, sont dits à "enrichissement".

Après la différence des niveaux d'énergie  $E_f$  et  $E_i$ , c'est à dire en fait le degré de dopage du semi-conducteur, on dénombre deux autres facteurs principaux qui agissent sur la valeur de la tension de seuil.

- d'abord, comme nous l'avons déjà vu, un facteur dû au processus de fabrication. Au cours de l'oxydation du silicium une certaine quantité  $Q_{ox}$  de charges positives pénètrent dans l'oxyde, ce qui entraîne une translation de  $V_t$  vers les tensions négatives. Pour compenser cette charge il suffira d'appliquer sur G une tension  $V_{g1}$  négative telle que :

$$V_{g1} = - Q_{OX} / C_{ox}$$

- Ensuite la nature du métal de grille. En général les niveaux de Fermi dans le métal et dans le semi-conducteur ne sont pas identiques.



Cette différence d'énergie s'exprime par une différence des travaux de sortie des deux corps figure : I.23. Lorsque les deux corps (métal et SC) seront reliés par une couche d'oxyde, il y aura une différence de potentiel  $W_{ms}$  appelé potentiel de contact ; car les niveaux de Fermi s'alignent dans les deux corps :

$$W_{ms} = W_m - W_{sc} \quad (r28)$$

De plus les bandes d'énergie s'incurvent en créant une différence de potentiel ( $V_s$ ) près de l'interface ; ce qui poussera les électrons à passer de l'un des corps vers l'autre jusqu'à ce que  $W_{ms}$  contrebalance  $V_s$  plus une différence de potentiel  $V_{ox}$  qu'il crée du fait du rapprochement des deux corps, Figure I.24

$$W_{ms} = V_{ox} + V_s.$$

Le nouvel apport de la tension de grille qui doit équilibrer ce potentiel de contact sera :

$$V_{g2} = W_{ms}.$$

Remarque : Il y a un troisième facteur qui peut agir sur  $V_t$  : l'état de surface. (dû aux niveaux des impuretés dans la bande interdite, qui peuvent être présentes à la surface). Car ces niveaux d'impuretés peuvent diminuer la conduction du canal en captant des porteurs de charges libres.

Mais de nouveaux procédés de fabrication permettent de maintenir la densité de ces états à un faible niveau.

Faisant le bilan de toutes les charges présentes dans le condensateur. Côté métal-grille : nous avons  $Q_{ox}$  et la charge totale  $Q_g$ , contribution de  $V_g$ .

Côté semi-conducteur : nous avons des charges de signe opposé:

$Q_c$  : charge dans le canal, en un point  $x$  :

$$Q_c(x) = -C_{ox} (V_q - V_t - V(x)). \quad (r30).$$

$Q_a$  : charge de la couche d'appauvrissement.

$$Q_a = q N_A \cdot 2 E_s (V_i)^{1/2} \quad (r31)$$

Donc :  $Q_s$  : charge des états de surface

$$Q_q + Q_{ox} = - (Q_c + Q_a + Q_s) \quad (r32)$$

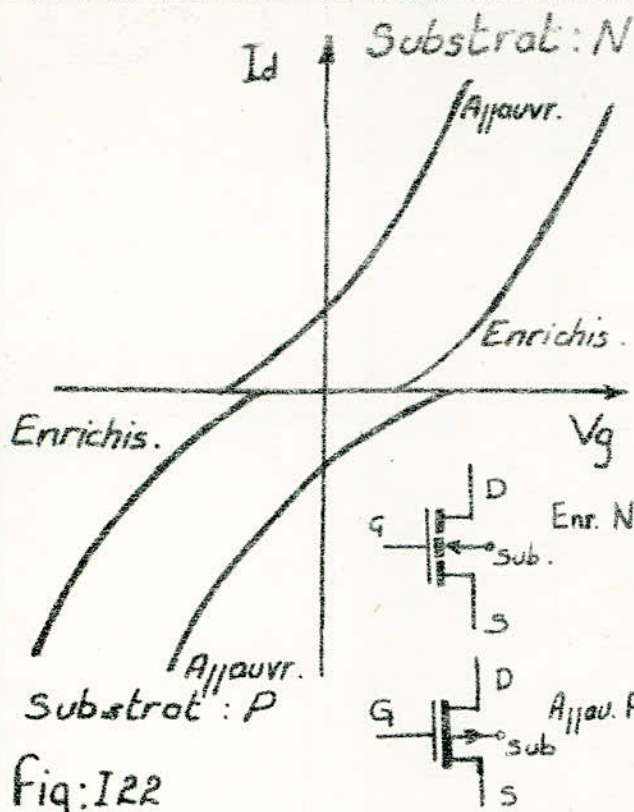


Fig: I22

différents types de transistors et symboles suivant le canal.

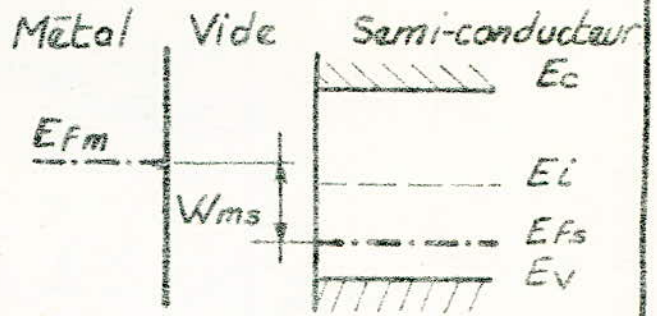


Fig: I23

quand le métal et le sc ne sont pas en contact le niveau de Fermi sont différents, d'où différences des travaux de sortie, (c'est le travail qu'il faut fournir pour extraire un électron avec une énergie  $E_f$ ). illustrée par:  $W_{ms}$  potentiel de contact.

Fig: I24 dans un Tmos le métal et la SC sont reliés, les niveaux de Fermi s'alignent.  $W_{ms}$  fera apparaître une ddp.  $V_{ox}$  sur les deux faces de l'oxyde et incurver les bandes d'énergie.

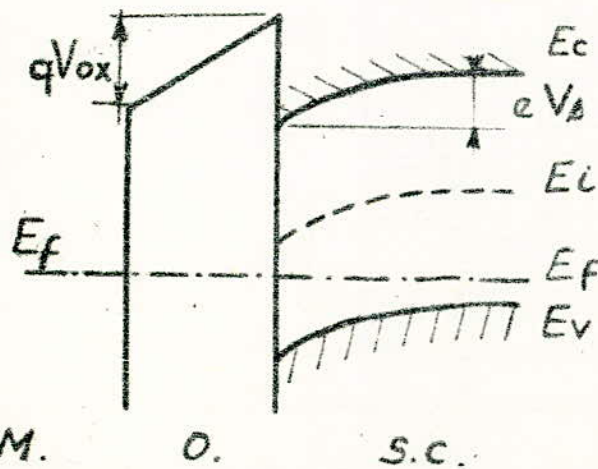


Fig: I25 équilibre des charges par  $V_g$

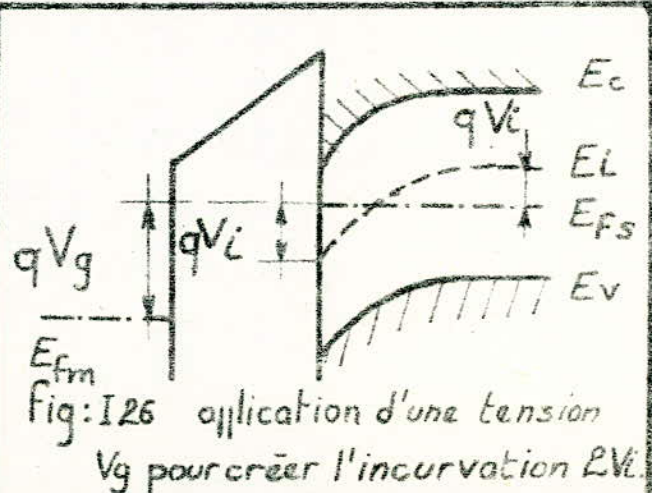
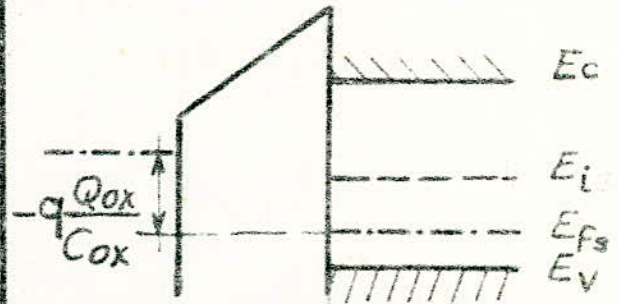


Fig: I26 application d'une tension  $V_g$  pour créer l'incurvation  $E_{Vi}$ .



La tension de seuil est la valeur qui doit atteindre  $V_g$  pour que l'inversion apparaisse. Avant que  $V_g$  ne la fasse apparaître, elle établit un équilibre des charges, ce qui rend les bandes d'énergie plates. figure I.25. donc  $V_g$  doit de nouveau incurver les bandes, pour qu'il y ait inversion. En général on considère que l'on a une bonne inversion lorsque la différence  $q V_i$  entre les niveaux d'énergie  $E_f$  (Fermi) et  $E_i$  (milieu de la bande interdite) sur l'interface est la même qu'à l'intérieur du substrat. Donc l'incurvation totale des bandes est de  $2q V_i$ , d'où  $V_g$  doit contribuer par  $2 V_i$ . figure I.26. Et enfin n'oublions pas l'apport  $V_{gz} = W_{ms}$ .

La tension  $V_t$  que doit atteindre  $V_g$  pour qu'il ait inversion (donc conduction si  $V_{ds}$  est différente de zéro) sera la somme de toutes ces contributions :

$$V_t = W_{ms} + 2V_i + Q_g/Cox \quad (r33)$$

$$V_t = W_{ms} + 2V_i - (Q_{ox} + Q_c + Q_a + Q_s)/Cox.$$

En général  $Q_c$  et  $Q_s$  sont négligées devant les autres charges pour avoir une expression plus simple de  $V_t$  :

$$V_t = W_{ms} + 2V_i - (Q_{ox} + Q_a)/Cox \quad (r34)$$

## 2.4 - Comportement en continu.

Nous avons vu qu'avant l'inversion (c'est à dire la formation du canal dans un Tmos à enrichissement) le courant  $I_d$  est pratiquement nul puisque l'une des jonctions PN est polarisée en inverse par  $V_{ds}$ .

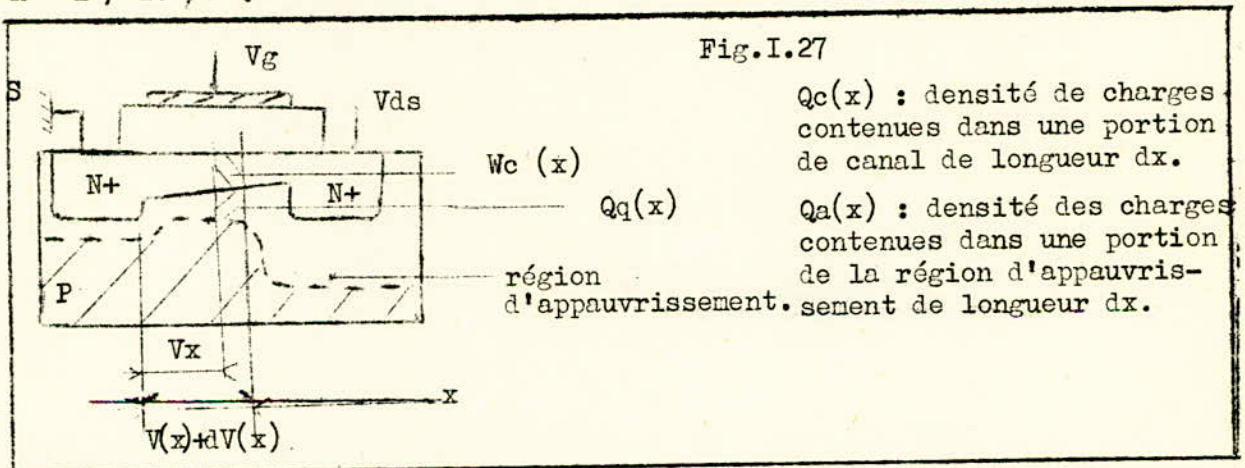
Considérons un Tmos à canal N (Substrat Si - P) à enrichissement, polarisé convenablement, c'est à dire que le canal existe et relie S à D. figure I.27.

Calculons le courant  $I_d$  en fonction des deux tensions et des divers paramètres, dans les deux zones déjà décrites (Non saturée et saturée).

- Zone non saturée.

Dans cette zone le canal n'est pas pincé et laisse couler un courant  $I_d$  sous une tension  $V_{ds}$ . Il se comporte donc comme une résistance, proportionnelle à sa longueur  $L$ , inversement proportionnelle à sa largeur  $l$ , et au produit de la densité par la mobilité de charge qu'il convient :

$$R = L / l \cdot \mu \cdot Q_c \quad (r35)$$



La différence de potentiel entre deux points  $x$  et  $x + dx$  du canal est :

$$dV = I_d \cdot dR.$$

où  $dR$  est, la résistance de la portion de canal de longueur  $dx$  (en supposant que  $\mu$  est une constante).

$$dV = I_d \cdot dx / \mu \cdot l \cdot Q_c(x) \quad (r36)$$

Donc :

$$I_d \cdot dx = \mu \cdot l \cdot Q_c(x) \cdot dV.$$

où  $Q_c(x)$  est la charge d'une portion de canal de longueur  $dx$ , et qui n'existe que lorsque  $V_g$  atteint  $V_t$  pour créer l'inversion. En supposant que  $Q_x$  ne dépende que des tensions  $V_g$ ,  $V_t$  et  $V$  nous aurons :

$$Q_c(x) = -C_{ox} (V_g - V_t - V) \quad (r37)$$



nous avons  $V_t$  simplifiée égale à :

$$V_t = W_{ms} + 2 V_i - \frac{Q_{ox}}{C_{ox}} - \frac{Q_a(x)}{C_{ox}}$$

où  $Q_a(x)$  charge d'une portion de la région d'appauvrissement de longueur  $dx$ . La largeur de cette couche dépend des potentiels qui lui sont appliqués ; c'est à dire du potentiel d'incurvation :  $V_i = (E_i - E_f)/q$  et de  $V$ , car on peut considérer le canal N et la zone d'appauvrissement comme une jonction N+ p :

$$Q_a(x) = \left[ 2 \bar{\epsilon}_s q N_A (V + 2 V_i) \right]^{1/2} \quad (r38)$$

où  $\bar{\epsilon}_s$  est la permittivité du SC et  $N_A$  la densité des ions accepteurs dans la zone d'appauvrissement.

Reportons chacune de ces valeurs dans l'expression de  $I_d$  :

$$I_d \cdot dx = dV \mu_l C_{ox} \left( V_g - V - W_{ms} - 2V_i + \frac{Q_{ox}}{C_{ox}} + \frac{\left[ 2 \bar{\epsilon}_s q N_D (V + 2 V_i) \right]^{1/2}}{C_{ox}} \right) \quad (r39)$$

$I_d$  circule tout le long du canal de  $x = 0$  à  $x = L$  et est indépendant de  $x$ .  $V$  varie le long du canal en passant du potentiel de source (la masse) au potentiel de Drain ( $V_{ds}$ ). Cette équation est donc à variables séparées nous intégrons le premier terme de 0 à  $x$  le second de 0 à  $V_{ds}$  :

$$I_d \int_0^x dx = \mu_l C_{ox} \left[ (V_g - W_{ms} - 2V_i + \frac{Q_{ox}}{C_{ox}}) \int_0^{V_{ds}} dV - \int_0^{V_{ds}} V dV + \left( \frac{2 \bar{\epsilon}_s q N_D}{C_{ox}} \right)^{1/2} \int_0^{V_{ds}} (V + 2V_i)^{1/2} dV \right] \quad (r40)$$

Nous aurons :

$$I_d = \mu \frac{1}{L} C_{ox} \left\{ (V_g - W_{ms} - 2V_i + \frac{Q_{ox}}{C_{ox}}) V_{ds} - \frac{1}{2} V_{ds}^2 + \left[ \frac{2}{3 C_{ox}} (2 \bar{\epsilon}_s q N_D)^{1/2} \left[ (V + 2V_i)^{3/2} + (2V_i)^{3/2} \right] \right] \right\} \quad (r41)$$

Nous pouvons simplifier l'expression de  $I_d$  en supposant que  $Q_a$  est constante, c'est à dire ne dépend pas de  $V$ . (r30)

$$Q_a = \left[ 2 \bar{\epsilon}_s q N_D (2 V_i) \right]^{1/2}$$

Nous repartons de la première expression de  $I_d$  sans remplacer  $Q_a$  ; nous trouvons :

$$I_d = \mu C_{ox} \frac{1}{L} \left( V_g - W_{ms} - 2V_i + \frac{Q_{ox}}{C_{ox}} + \frac{Q_a}{C_{ox}} \right) V_{ds} - \frac{1}{2} V_{ds}^2 \quad (r42)$$

Cette expression simplifiée est appelée équation de SAH ; c'est lui qui le premier élabora cette théorie sur le Tmos (avec Ihantola) en ré-introduisant  $V_t$  :

$$I_d = \mu \text{Cox} \frac{1}{L} \left[ (V_g - V_t) V_{ds} - \frac{1}{2} V_{ds}^2 \right] \quad (r43)$$

$I_d$  est une fonction parabolique de  $V_{ds}$ .

#### - Zone saturée

Dans ce qui a précédé nous avons considéré

$$Q_c(x) = -\text{Cox} (V_g - V_t - V)$$

Comme une quantité constante. En zone saturée  $V$  augmente. Il arrivera un moment où  $Q_c$  sera nulle : c'est le point de coupure (pinch. off point) c'est à dire lorsque nous atteignons le point de saturation :

$$V_{ds} = V_{d \text{ sat}} = V_g - V_t$$

$$Q_c = -\text{Cox} (V_g - V_t - V_{d \text{ sat}}) = 0 \quad (r44)$$

En remplaçant  $V_{ds}$  par  $V_{d \text{ sat}}$  dans l'expression simplifiée de  $I_d$  nous aurons le courant dans la zone de saturation :

$$(I_d)_{\text{sat}} = \frac{1}{2} \mu \frac{1}{L} \text{Cox} (V_g - V_t)^2 \quad (r45)$$

Nous voyons bien que dans la zone de saturation  $I_d$  est indépendant de  $V_{ds}$ , mais c'est une fonction quadratique de  $V_g$ .

#### -Résistance du canal.

Nous avons

$$R = \left( \frac{\Delta V_{ds}}{\Delta I_d} \right)_{V_g}$$

En partant de l'équation de Sah :

$$(I_d) = \mu \text{Cox} \frac{1}{L} (V_g - V_t - V_{ds}) dV$$

d'où

$$R = \frac{L}{\mu \text{Cox} \cdot 1} \cdot \left( 1 / (V_g - V_t - V_{ds}) \right) \quad (r46)$$

#### - Conductivité du canal

on la calcul pour  $V_{ds}$  qui tend vers zéro, (en prenant l'équation de Sah).

$$G_0 = \lim_{V_{ds} \rightarrow 0} \frac{I_d}{V_d} = \mu \text{Cox} \frac{1}{L} (V_g - V_t) \quad (r 47)$$

#### - Percement.

Lorsque  $V_{ds}$  augmente, la couche d'appauvrissement s'élargie de plus en plus. Lorsque le canal est court, cette zone atteint rapidement la source et son champ électrique agit sur les porteurs de charges à l'intérieur de la source et les pousse hors du canal vers le drain : c'est le percement.



## 3.1. - Introduction

## 3.2. - Effet Hall

3.1. - Introduction

Le mouvement des électrons à l'intérieur d'un corps est aléatoire, quand ce corps n'est soumis à aucune force extérieure. Dans leur déplacement suivant toutes les directions les électrons se heurtent entre eux. Chaque électron aura sa vitesse et sa direction propres, mais variant à chaque choc et, comme on ne peut pas les connaître à chaque instant on les caractérise par des valeurs moyennes.

Ainsi entre deux collisions successives d'un même électron sur deux obstacles nous définirons :

- un libre parcours moyen  $\bar{l}$  : c'est la distance parcourue par l'électron entre deux chocs successifs ; auquel correspond :
- une vitesse moyenne :  $\bar{v}$ , due à l'agitation thermique
- et un temps de parcours moyen :  $\bar{t}$

Pour les trous, on admet qu'ils se déplacent en sens inverse des électrons et, qu'ils ont le même comportement que ceux ci dans un réseau cristallin. Néanmoins leur masse ( $m_e$  et  $m_p$ ) sont quelque peu différentes.

Quand les porteurs de charge sont soumis à un champ électrique E, ils auront des vitesses et des directions différentes.

En présence de E on définira ainsi une mobilité par :

$$\mu = \bar{v} / E \quad (r48)$$

Or, le champ E exerce sur les porteurs suivant une direction  $x' x$ , une force :

$$F_x = (q \cdot) E = n \cdot \nabla x \quad (\text{où } n \text{ est la masse de la charge})$$

$$qE = n \, dV/dt$$

L'intégration donnera, si l'on suppose, qu'à l'instant où a lieu une collision, la vitesse de la particule est nulle :

$$V_{\text{noy}} = (q/n) E \cdot \bar{t} \quad \text{alors :}$$

$$\mu = (q/n) \cdot \bar{t}$$

Comme  $n_e$  et  $n_p$  sont différents, il en sera de même des mobilités des trous et des électrons.

Le courant étant le produit de la vitesse par la charge, alors :

$$\text{pour les trous : } I_p = p \cdot q \cdot V = p \cdot q \cdot \mu_p \cdot E$$

$$\text{pour les électrons : } I_e = n \cdot q \cdot V = n \cdot q \cdot \mu_e \cdot E \quad (r49)$$

$n$  et  $p$  étant les concentrations de charges.

La densité totale de courant sera :

$$J = I_p + I_e = qE (p \cdot \mu_p + n \cdot \mu_e) \text{ et la conductivité.}$$

$$\sigma = J/E = q (n \mu_e + p \mu_p).$$

La résistivité ; (l'inverse de la conductibilité) :

$$r = 1/\sigma$$

### 3.2. - Effet Hall

Si à l'action d'un champ électrique  $E$  on ajoutait celle d'un champ magnétique d'induction  $B$ , il y aurait déformation des lignes de courant dans le conducteur, que l'on désigne sous le nom d'effet hall.

Si nous considérons les électrons ayant une vitesse moyenne  $\bar{v}$ , la force qui agit sur eux sera :

$$F = m_e \cdot d\bar{v}/dt = -q (E + \bar{v} \wedge B)$$

Or  $I_e = -qn \bar{v}$ , alors :

$$d I_e / dt = -q \cdot n \cdot d\bar{v}/dt = q^2 \cdot (n/m_e) (E + \bar{v} \wedge B)$$

Lorsque un régime permanent s'établit dans le cristal on aura  $d I_e / dt = I_e / \bar{t}$ .

alors :

$$I_e = q^2 (n/m_e) \cdot \bar{t} \cdot E - (q/m_e) \bar{t} \cdot I_e \wedge B.$$

en l'absence de  $B$  on retrouve la mobilité :

$$\mu_e = q \bar{t} / m_e$$

Si au lieu de  $\bar{t}$ , on prenait une moyenne ( $\bar{\tau}$ ) des  $\bar{t}$  correspondant aux différentes énergies, alors :

$$I_e = q^2 \cdot (n/m_e) \cdot \bar{\tau} \cdot E - (q/m_e) \bar{\tau} \cdot I_e \wedge B.$$

Si la conductivité est  $\gamma_e$  :

$$\gamma_e = (nq^2 \cdot \bar{\tau}) / m_e :$$



Alors :

$$I_e = \gamma E - \mu h e. I_e \wedge B \quad (r51)$$

C'est la formule de l'effet Hall, (elle remplace la loi d'Ohm quand il y a un champ magnétique.

$\mu h e = (q h) / n e$  est appelée mobilité Hall.

(où  $h$ , est une moyenne des différentes valeurs de  $\bar{t}$ , et qui peut être différente de  $\bar{t}$ ).

Sur un ruban conducteur d'épaisseur ( $e$ ), de largeur ( $l$ ), si le courant  $I_e$  se déplace suivant  $x'x$  le long de la longueur, figure II 28, les composantes du champ seront :

$$E_x = I_e / \gamma e.$$

$$E_y = - \mu e. I_e. B / \gamma e = - I_e B / n e$$

$$\text{Or, } E_y = (V_A - V_{A'}) / l$$

alors connaissant :

$V$ ,  $I$ ,  $B$  on peut déterminer la mobilité.

- Variations de  $\mu_H$  en fonction de  $V_g$  :

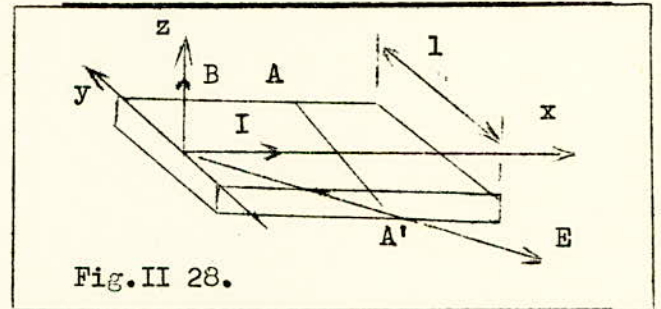


Fig.II 28.

Près du seuil  $\mu_H$  atteint une valeur maximale et puis décroît doucement quand  $V_g$  augmente, tandis que la concentration  $n$  varie linéairement avec  $V_g$ .

- quant à l'effet de la température, la figure II 29 illustre  $\mu_H = f(V_g)$  pour des températures données.

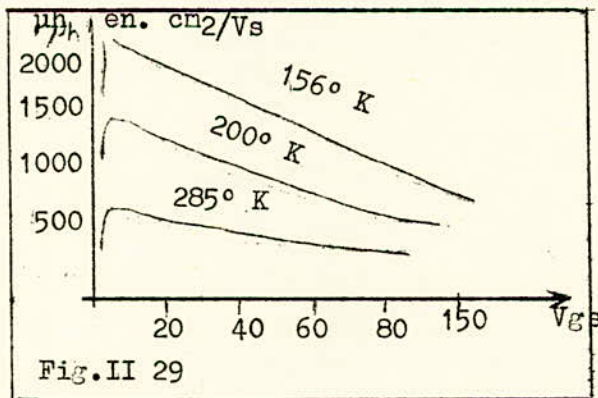


Fig.II 29

D E U X I E M E   P A R T I E  
L E   T R A N S I S T O R   M O S   E N   L O G I Q U E

Chapitre : I

La Commutation.

- 1.1. - Introduction
- 1.2. - Eléments de charge d'un Tmos.
- 1.3. - Inverseur à canaux identiques.
- 1.4. - Le Mos complémentaire

I.1. - Introduction

En commutation on utilise le Tmos en interrupteur électronique ; un montage est d'autant plus meilleurs qu'il présente une grande immunité au bruit et un front raide lorsqu'il commute. Les transistors MOS (et surtout un type de leur famille le C/nos) rendent de grands services en ce domaine.

Voyons d'abord les correspondances entre les niveaux logiques "0" et "1" et les tensions d'entrée et de sortie d'un transistor.

- On appelle "logique négative", la logique qui fait correspondre au niveau "1" le potentiel le plus négatif (et au "0" le potentiel le moins négatif, en général la masse).

- On appelle "logique positive", celle qui fait correspondre au niveau "1" le potentiel le plus positif.

Un interrupteur électronique à Tmos est constitué d'un simple Tmos chargé par une charge RC. figure II 1.

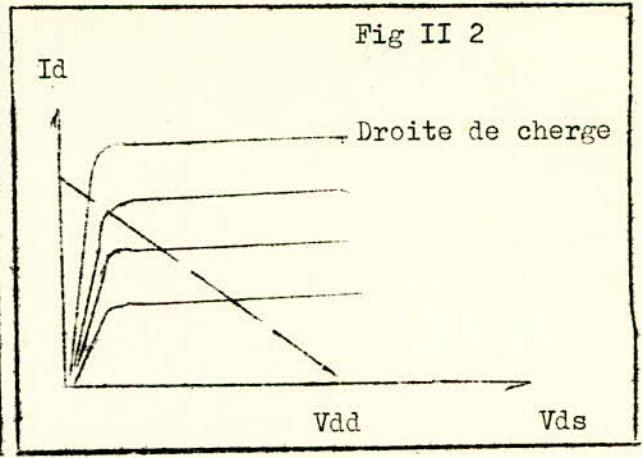
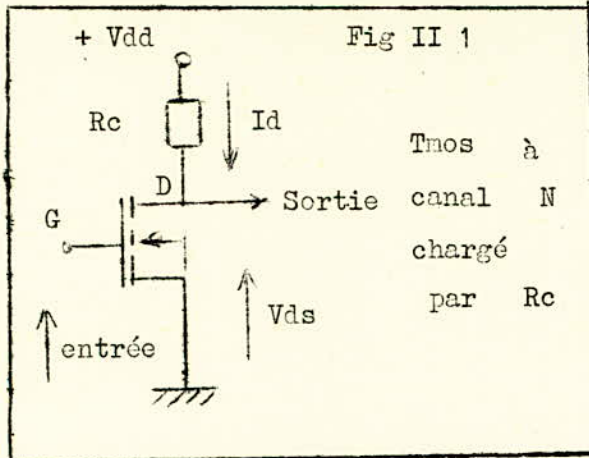
La charge RC se trouve entre le drain et la borne (+ Vdd) de l'alimentation, le potentiel de la source (reliée au substrat) étant considéré comme le potentiel de référence (la masse).

L'entrée se fera entre grille et masse. La sortie entre drain et masse. Connaissant la charge Rc nous pouvons tracer la droite de charge sur le réseau de caractéristiques  $I_d = f(V_{ds})$  et déterminer les conditions de fonctionnement d'un tel circuit. figure II 2.

Si  $I_d$  est le courant qui traverse Rc, la droite de charge aura pour équation :

$$V_{ds} = V_{dd} - R_c \cdot I_d$$





Pour  $V_g < V_t$ , l'inversion dans le canal n'ayant pas encore lieu, le Tmos est bloqué. Sa résistance sera très grande, (de l'ordre de 5.000 megohms). Le courant qui le traversera ne sera que le très faible courant de fuite de la jonction, alors la tension de sortie sera pratiquement égale à Vdd.

Quand l'inversion a lieu ( $V_g > V_t$ ) la résistance du canal baisse considérablement puisque :

$$R(\text{canal}) = \frac{L}{l \mu C_{ox}} \frac{1}{(V_g - V_t - V_{ds})} ,$$

sans s'annuler toutefois. Le fort courant Id qui traverse le Tmos ramène la sortie Vds à un potentiel proche de la masse.

Ce circuit, que nous venons de voir, est la cellule la plus élémentaire utilisée en logique à Tmos ; elle porte le nom d'inverseur, car :

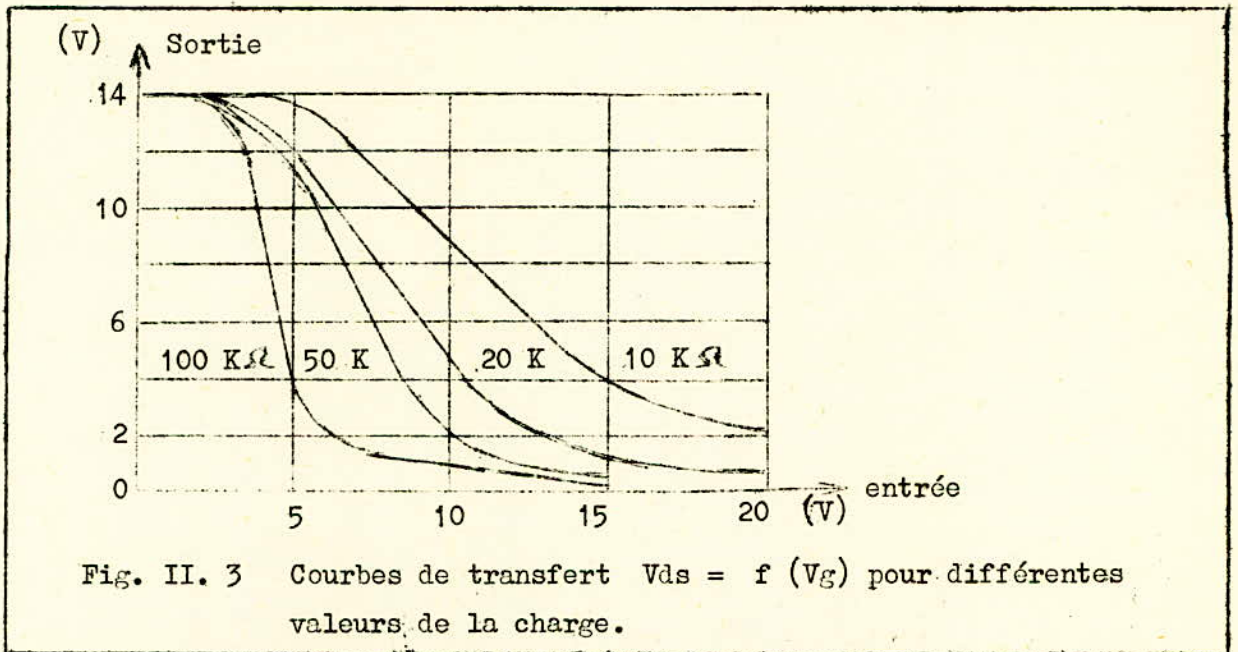
- pour une entrée basse, (nulle ou tout au moins inférieure à  $V_t$ ) ce qui représente le niveau logique "0" pour cette entrée, la sortie Vds est au potentiel haut, ( $V_{dd}$  ou légèrement inférieure), c'est-à-dire état "1".
- pour une entrée haute ( $V_{dd}$  ou toute tension supérieure à  $V_t$ ), état logique "1", la sortie est au potentiel de masse, état "0", (niveau bas).

De plus une fois que la sortie est haute ou basse, elle reste dans cet état, qui est stable, tant que l'entrée ne varie pas.

Un commutateur est d'autant meilleur que sa caractéristique de transfert : tension de sortie en fonction de celle de l'entrée, présente un flanc raide.

Cette pente dépend de la valeur de l'impédance de la charge et, c'est avec les fortes valeurs que l'on obtient les meilleurs résultats.

On a donc été amené à étudier la nature de la charge qui convenait le mieux, figure II.3.





## 1.2. - Eléments de charge d'un transistor Mos.

La recherche d'un élément de charge adapté vise surtout à minimiser le plus possible la consommation électrique de la cellule, et la surface occupée par l'élément résistant, car nous travaillons sur des circuits intégrés et la surface joue un rôle prépondérant. Lorsque le Tmos est bloqué, Vs est au niveau haut la consommation de la cellule est pratiquement nulle (elle est due en fait au courant de fuite de la jonction P.N).

Lorsque le Tmos est débloqué, Vs est au niveau bas, un courant Id important traverse Rc et le Tmos et c'est ce courant qui est responsable de la majeure partie de la consommation. Pour le limiter on pensera à augmenter Rc, cependant on ne peut pas le faire sans contrainte.

En effet, l'impédance de la charge Rc ne doit pas dépasser celle de la résistance drain-source du Tmos bloqué, sinon la sortie Vs sera toujours au niveau bas (la masse) quelque soit l'état du Tmos.

Les éléments qui peuvent servir de charges sont : un transistor Mos (à enrichissement ou à déplétion), un FET, une résistance ou des diodes. Les caractéristiques du courant en fonction de la tension de ces éléments sont données figure II.4.

### 1.2.1 - Résistance obtenue par implantation ionique.

Grâce à l'implantation ionique (voir le tome traitant de la technologie), on peut doper faiblement une région semi-conductrice et obtenir une résistance ayant une caractéristique sensiblement linéaire et sans seuil de tension figure II.4B.

Une telle résistance peut être réalisée directement sur la pastille avec le Tmos (c'est à dire pendant l'élaboration de celui-ci). Elle peut même former faire partie du drain et de la source figure II.5.

La surface occupée par ce type de résistance est du même ordre de grandeur que celle du Tmos lui-même, elle présente une impédance de  $R \cdot 10^6 / \square$ , tandis que les résistances par diffusion présentent une faible résistance par carrée (200  $\Omega$ ).

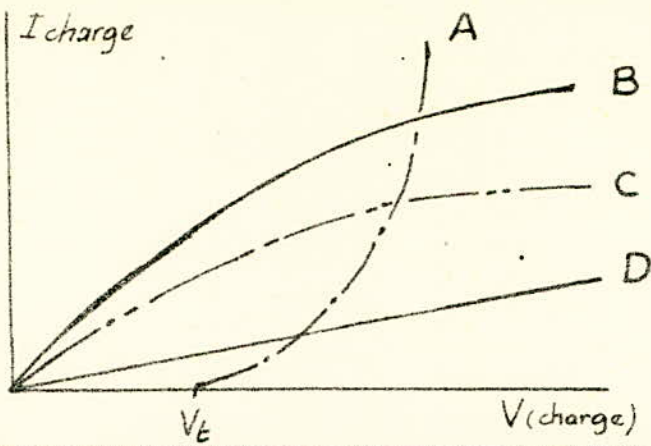


fig: II 4 Caractéristiques  
 courant-tension de quelques  
 charges:  
 A : Tmos enrichissement.  
 B : Résistance, implant. ionique.  
 C : Fat à déplétion.  
 D : Diodes Schottky.

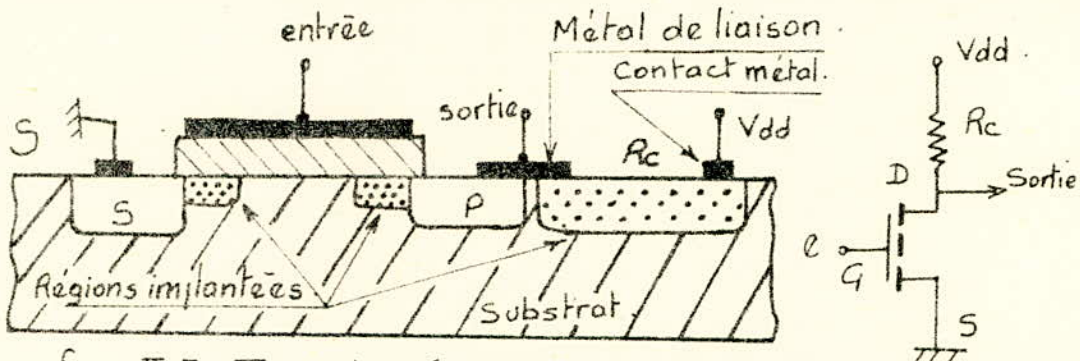


fig: II 5. Tmos chargé par une résistance obtenue par implantation ionique.

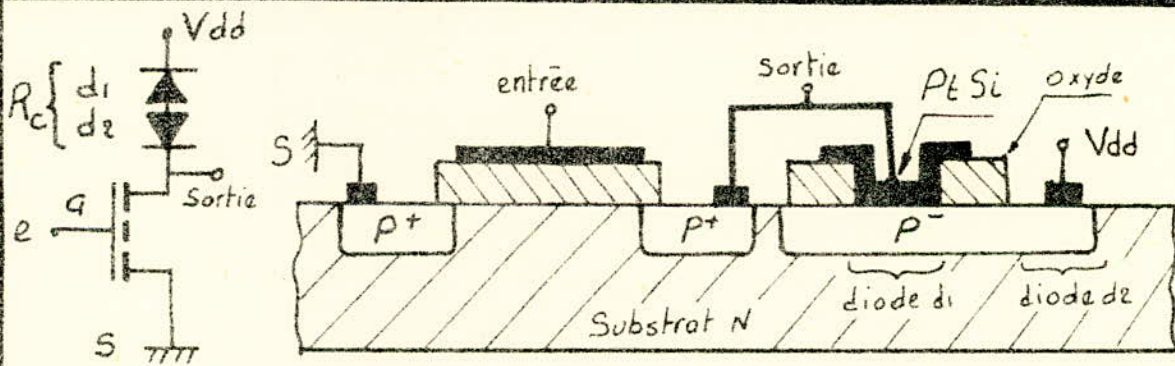
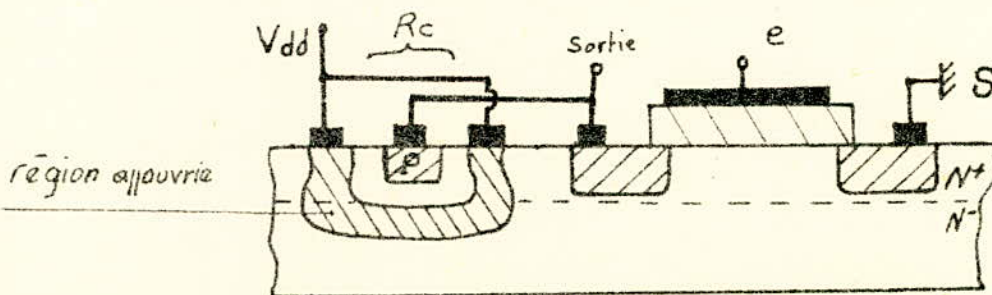


fig: II 6 Tmos chargé par des diodes Schottky obtenues par un procédé spécial de dépôt de siliciure de platine (PtSi).

fig: II 7 Pour éviter ce procédé et ne pas modifier le mode habituel de fabrication du Tmos, on utilise la région appauvrie sous la région P.





### 1.2.2. - Résistance obtenue par des diodes polarisées en inverse.

L'avantage de l'utilisation des diodes est, qu'elles présentent une grande résistance lorsqu'elles sont polarisées en inverse tout en n'occupant qu'une faible surface. Mais cette résistance inverse varie énormément avec la température.

Les figures II 6 et II 7 montrent deux façons de réaliser des charges avec des diodes, de telles diodes peuvent occuper la moitié de la surface d'un Tmos et présenter une résistance de  $10^8 \Omega$  sous - 10 V.

### 1.2.3 - Le transistor Mos employé comme charge.

L'utilisation d'un Tmos comme résistance de charge d'un autre mos offre plus d'avantages que les autres éléments.

D'abord du point de vue technologique, on ne mettra en jeu qu'un seul mode de fabrication, ensuite la surface utilisée reste petite.

Et du point de vue électrique, on peut avoir une grande impédance, car on peut bloquer ou saturer le Mos à volonté, il servira donc de résistance active et pourra contrôler le courant autour de la dissipation.

Le mos qui servira de porte sera appelé driver ou inverseur, et le mos de charge : la charge.

La grille de la charge peut être polarisée de deux manières :

- soit par une source supplémentaire Vgg (qui pourrait être une horloge si l'on ne veut utiliser cette charge que pendant des temps déterminés, soit par souci d'économie soit parce que ce fonctionnement est imposé par un séquenceur). figure II 8 a.

Si cette charge devait travailler dans la zone non saturée alors :

$$V_{ch} < V_{gg} - V_t$$

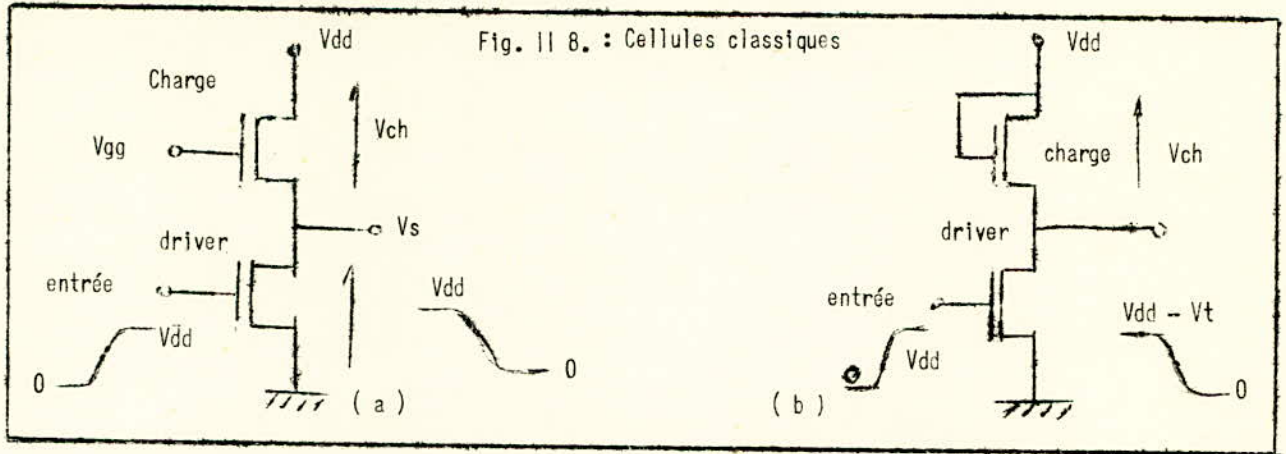
Vgg devrait être supérieure à Vdd d'au moins une tension de seuil, alors la sortie Vs serait égale à Vdd quand le driver est bloqué et, à la masse quand il est débloquent, donc son excursion est maximale : de 0 à Vdd.

- Soit en reliant cette grille au drain du même mos pour n'utiliser qu'une seule source Vdd figure II 8 b.

dans ce cas la charge fonctionnera dans la région saturée car  $V_{gg} = V_{dd}$ .

$$V_{ch} \approx V_{dd} - V_t$$

ici l'excursion de  $V_{ds}$  n'est pas maximale car elle passe d'une tension voisine de la masse à :  $V_{dd} - V_t$



ces charges peuvent atteindre des impédances de l'ordre de  $100\text{ K}\Omega$ .  
 La charge et le driver ne sont différenciés que par leur géométrie :  
 pour le driver la largeur du canal est supérieure à sa longueur ;  
 pour la charge on a l'inverse.

Le driver est un tmos à enrichissement, tandis que la charge peut être à enrichissement ou à déplétion.

#### - Mos charge à enrichissement

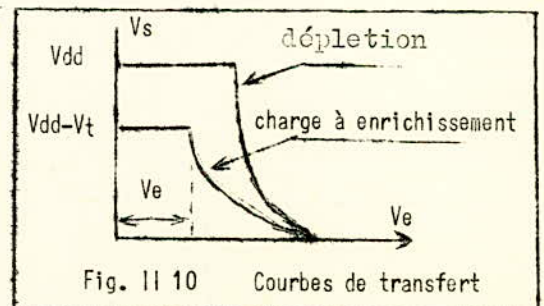
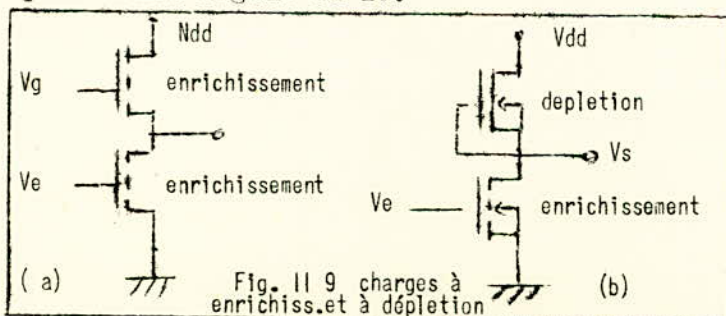
Quand les canaux des deux mos sont de même polarité (N par exemple), la charge ne devient passante que si sa tension de grille est supérieure à sa tension de seuil, alors la sortie  $V_s$  passe au niveau haut : (figure II 9 a).

#### - Mos charge à déplétion.

Avec un mos charge à déplétion le fonctionnement est autre, la charge étant conductrice en l'absence de tension de grille, on relie alors cette grille à la source de la charge (qui est aussi la sortie de l'inverseur).  
 figure II 9 b.

la charge  
 Quand la sortie est basse est passante, et un courant circule; quand la sortie commute la charge se bloque, mais sa résistance devra être plus faible que celle du driver bloqué, pour que  $V_s$  soit haute.

Avec une telle charge la commutation se fait plus rapidement que dans le cas précédent. figure II 10.





### 1.3. - Inverseur à canaux identiques

Etudions une cellule réalisée à l'aide de deux T mos à enrichissement à canaux N.

Nous supposons que, seule leur géométrie les différencie, c'est à dire qu'ils ont les mêmes paramètres électriques.

Posons :  $K1 = \mu_n \text{ Cox} \cdot l_1/L_1$  pour le mos T1 et  $K2 = \mu_n \text{ Cox} \cdot l_2/L_2$  pour le mos T2 figure II 11.

La grille du mos de charge est reliée à son drain, donc la tension de grille est égale à Vdd.

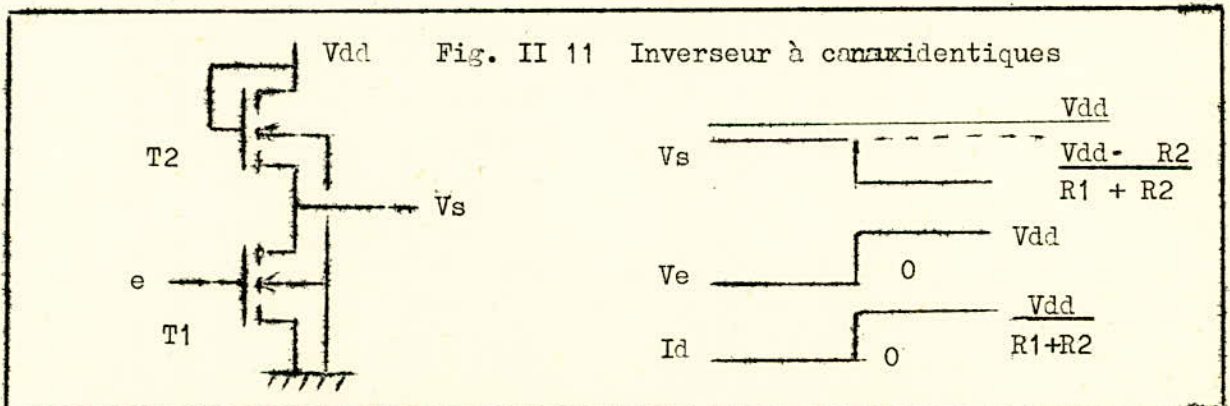
Lorsque le driver est bloqué, le courant de fuite qui le traverse provoque aux bornes de la charge une chute de tension égale à  $V_t$  ; donc  $V_s$  à l'état haut sera au plus égale à  $V_{dd} - V_t$ .

Quand le driver est saturé, sa résistance n'étant pas négligeable,  $V_s$  n'aura pas tout à fait le potentiel de masse, nous aurons toujours :

$$V_s \ll V_{dd} - V_t.$$

C'est la condition de fonctionnement en zone saturée du mos T2. Connaissant la résistance de la charge, nous pouvons tracer la courbe (non linéaire) de charge sur les caractéristiques  $I_d = f(V_s)$  de l'inverseur. figure II 12 a.

L'intersection de cette courbe de charge avec les "branches" de  $I_d = f(V_s)$  où  $V_e$  est constante donne des points de fonctionnement d'ordonnée  $V_s$  et d'abscisse  $V_e$ . L'ensemble de ces points forment la caractéristique de transfert  $V_s = f(V_e)$  de l'inverseur figure II 12 b.

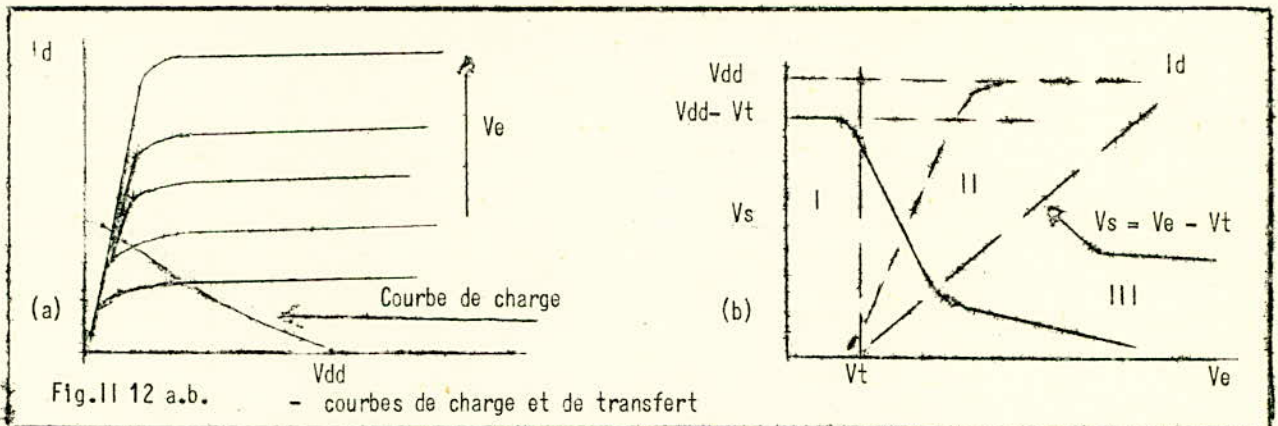


Cette caractéristique peut être divisée en trois zones :

Zone I :  $V_e < V_t$ .

Le driver est bloqué, un courant de fuite le traverse.

La sortie est au niveau haut :  $V_{dd} - V_t$ .



Zone II : Dans cette zone limitée par les droites d'équations :

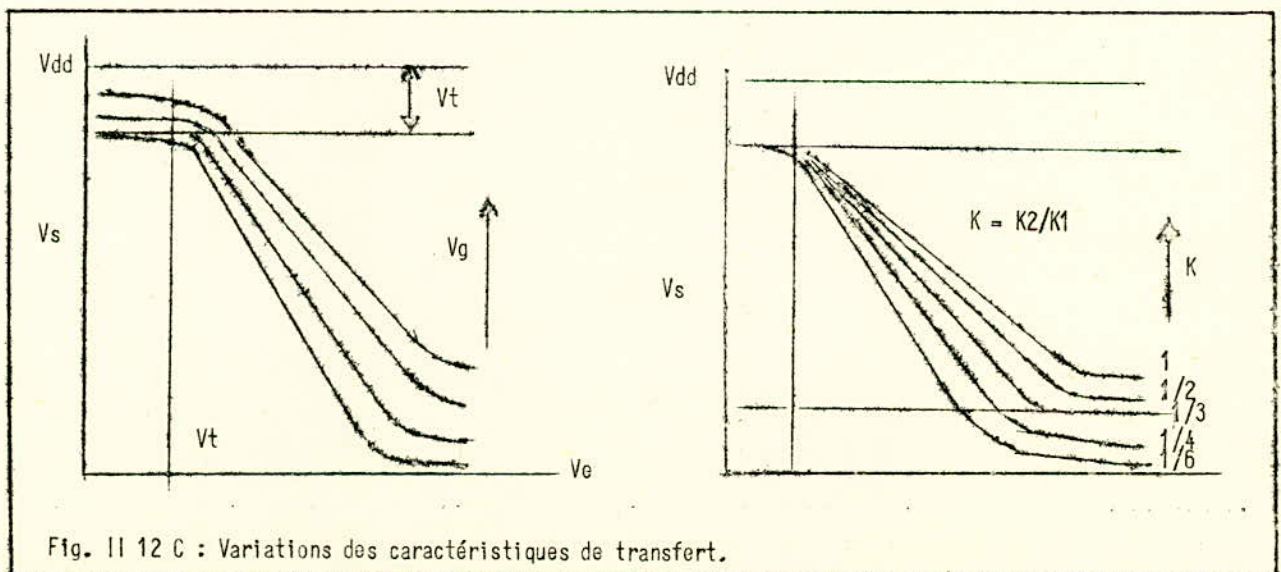
$V_e = V_t$  et  $V_e = V_s + V_t$ , le driver commence à conduire en fonctionnant dans sa zone de saturation puisque  $V_s \gg V_e - V_t$ .  
Le courant  $I_d$  croît rapidement.

Zone III : Ici  $V_s$  devient inférieure à  $(V_e - V_t)$ , c'est à dire que le mos driver travaillera dans la zone non saturée. La sortie est à l'état bas.

Le courant  $I_d$  tend vers un maximum égal à  $V_{dd}/(R_1 + R_2)$ , où  $R_1$  et  $R_2$  sont les résistances des deux mos.

Si la grille du mos de charge T2 n'était pas reliée au drain, mais était alimentée par une tension  $V_g$  indépendante, la caractéristique de transfert  $V_s = f(V_e)$  en serait influencée.

$V_s$  ne serait égale à  $V_{dd}$  que pour une valeur importante de  $V_g$  elle même supérieure à  $V_{dd}$ , figure II 12 C .





De même, la géométrie des deux transistors influence la forme de la caractéristique de transfert comme l'indique la figure II 12 d, où  $K = K_2 / K_1$ .

La consommation d'une telle cellule est relativement importante car, la charge étant toujours conductrice, un fort courant  $I_d$  circule dès que le driver est débloqué.

Si l'on concevait une cellule dont le mos de charge se bloque dès que le driver commence à se débloquent, on limiterait le courant, donc la consommation.

De telles cellules existent et se présentent sous le nom de : mos - complémentaire.

#### 1.4 - Le Tmos complémentaire

Le transistor mos complémentaire (C.mos) est une paire de Tmos à enrichissement réalisés sur un même substrat mais ayant des canaux de types de conduction différents.

La première famille a été créée en 1968 par RCA sous l'appellation : cos/mos (complementary Symmetry Mos).

Voici un résumé de son mode de fabrication, pour de plus amples détails voir le tome traitant de la technologie.

- Sur un substrat de silicium de type N, on crée une zone P où on réalisera le mos N, le mos P sera fait dans le substrat N. figure II 13 a.

- Quatre diffusions (P+) sont réalisées :

Deux autour de la zone P, elles serviront à la fois de barrage de protection pour le canal N et de contact électrique pour le substrat. Deux autres dans le substrat N, elles formeront le mos P, figure II 13 b.

- Quatre autres diffusions seront encore réalisées, mais celles-ci du type N<sup>+</sup> :

Deux à l'intérieur de la zone P, ce sont la source et le drain du mos N.

Les deux dernières autour du mos canal P, là aussi elles serviront de barrage de protection et de contact pour le substrat, figure II 13 c.

- Enfin on crée les métallisations habituelles. figure II 13 d.

Les grilles des deux mos sont reliées et le C.mos à lui seul constitue une cellule élémentaire, c'est à dire l'inverseur fondamental. figure II 13 e.

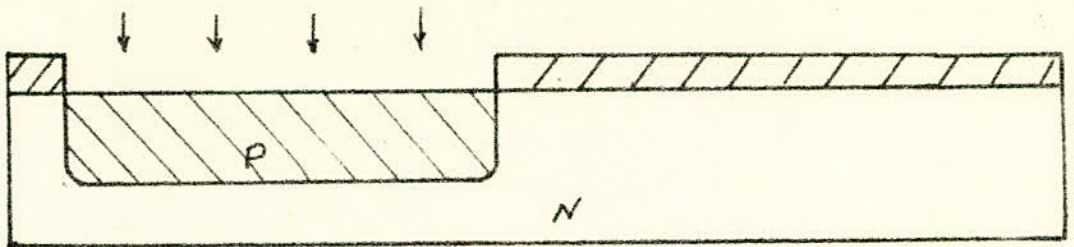
#### 1.4.1 - Fonctionnement.

Les deux grilles étant reliées, la tension d'entrée  $V_e$  agira sur les deux transistors simultanément.

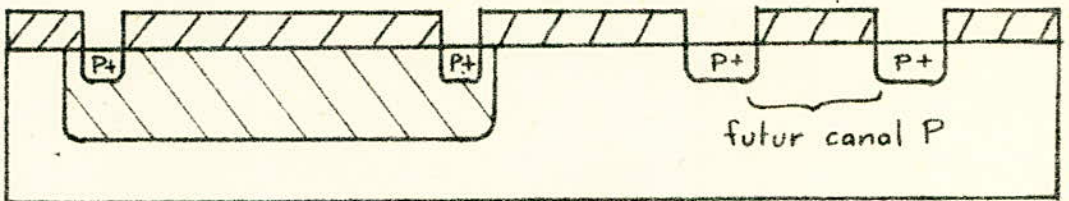
Quand l'entrée est basse, le driver N est bloqué tandis que la charge P est passante, la sortie est haute.

Quand l'entrée devient haute ( $V_{dd}$ ), le driver se débloque et devient passant tandis que la charge se bloque, la sortie devient basse.

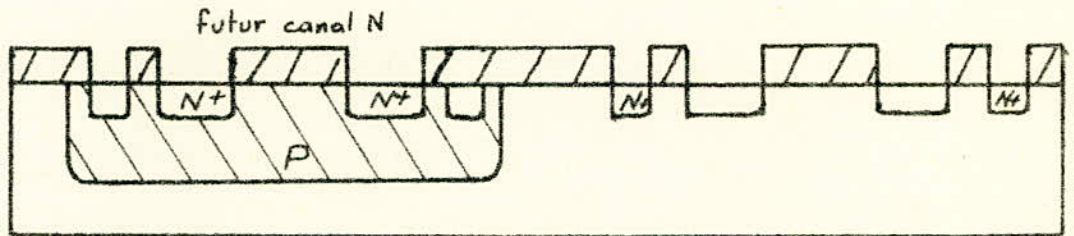




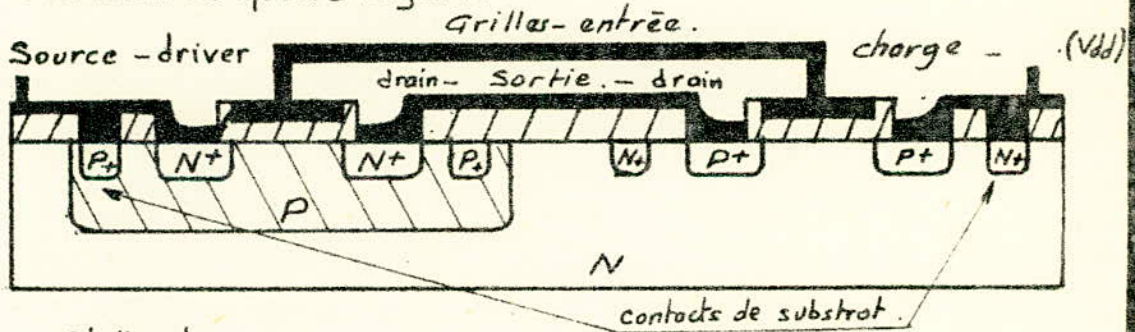
a: diffusion d'une région P dans un substrat N.



b: diffusion de quatre régions P+



c: diffusion de quatre régions N+



d: métallisation.

e: C.mos tel qu'il est présenté par Motorola.

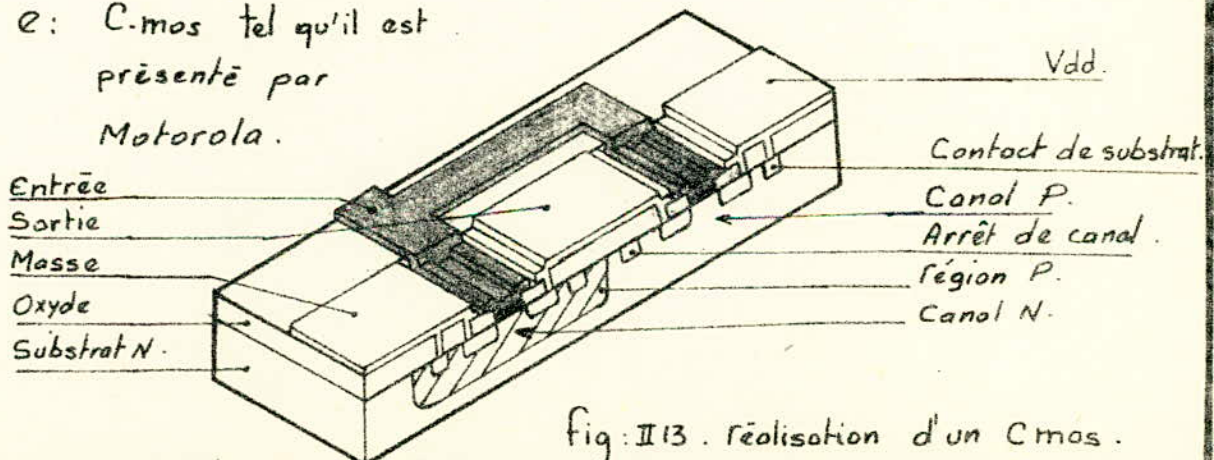


fig: II 13. réalisation d'un Cmos.

Aux états stables les deux transistors N et P ne conduisent pas ensemble, l'un des transistors est toujours bloqué et le courant qui y circulera sera le faible courant de fuite de l'un de ces transistors. La consommation sera très faible.

Cependant ce courant n'est pas toujours très faible ; lors de la commutation de la sortie, il arrive, si Vdd est supérieure à la somme des deux tensions de seuil, que les deux transistors soient passants simultanément, ils laissent ainsi passer un fort courant Id pendant un court instant et c'est ce courant qui est responsable de la majeure partie de la dissipation d'une telle cellule.

Etablissons les équations qui régissent le fonctionnement de ces deux Tmos. En vertu des relations (r43) et (r45) on a deux équations de courant pour chaque transistor suivant qu'il se trouve en zone saturée ou non. figure II 14.

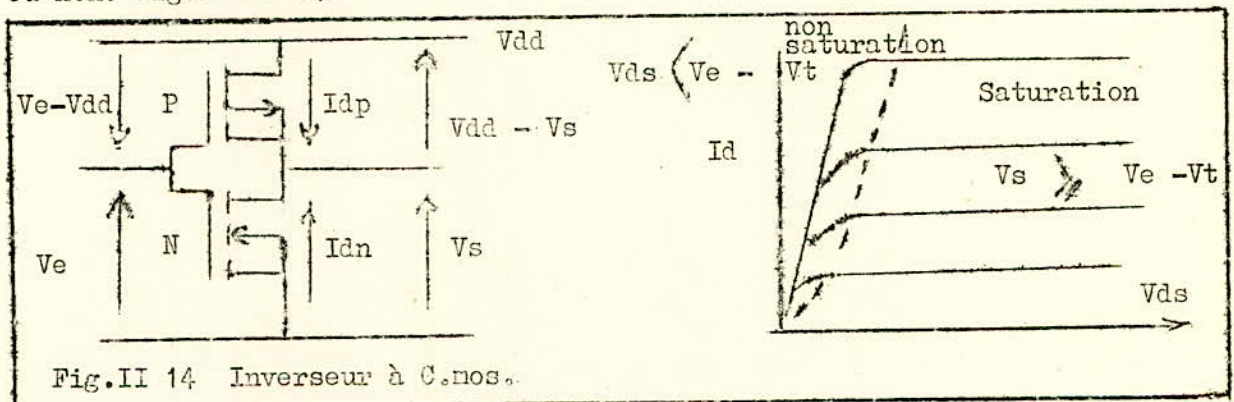


Fig.II 14 Inverseur à C.mos.

En affectant l'indice (n) aux paramètres du canal N et (p) à ceux du canal P, nous aurons :

pour le canal N :

- zone non saturée : 
$$I_{dn} = K_n \left\{ V_s (V_e - V_{tn}) - V_s^2/2 \right\} \quad (r53)$$
  

$$V_s \ll V_e - V_{tn} \text{ et } V_e \gg V_{tn}$$

- zone saturée : 
$$I_{dn \text{ sat}} = (K_n/2) \cdot (V_e - V_{tn})^2 \quad (r54)$$
  

$$V_s \gg V_e - V_{tn} \text{ et } V_e \gg V_{tn}$$

pour le canal p :

- zone non saturée : 
$$I_{dp} = K_p \left\{ (V_s - V_{dd}) (V_e - V_{dd} - V_t) - (V_s - V_{dd})^2/2 \right\} \quad (r55)$$
  

$$V_s \gg V_e + |V_{tp}|$$
  

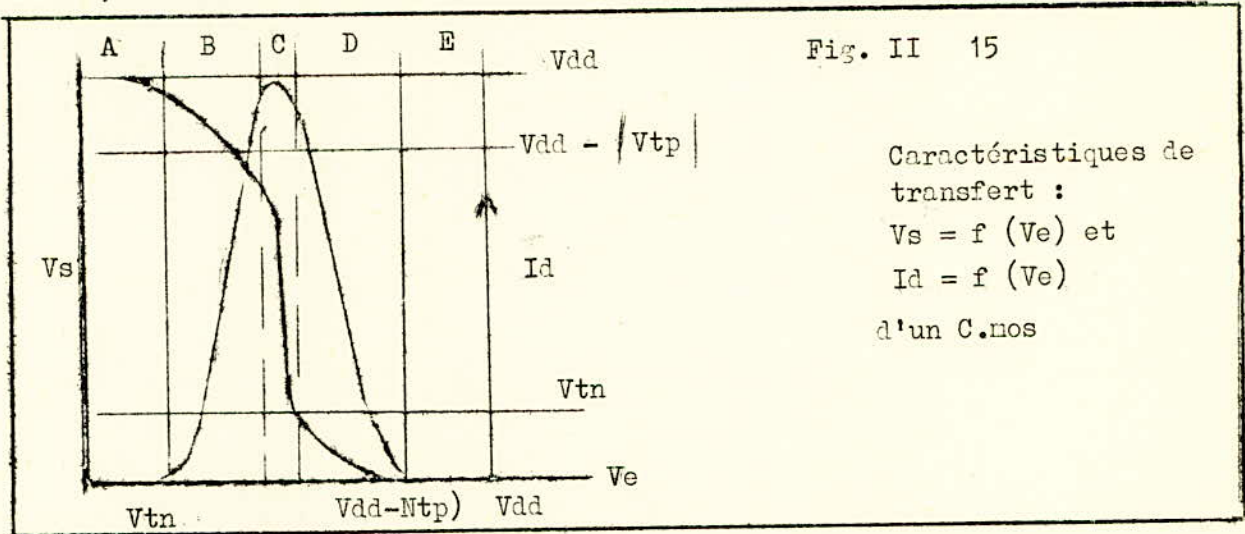
$$V_{dd} - V_e \gg |V_{tp}|$$

- zone saturée : 
$$-I_{dp \text{ sat}} = (K_p/2) (V_e - V_{dd} - V_{tp})^2 \quad (r56)$$
  

$$|V_s| \gg |V_e - V_{tp}| \text{ et } V_e \ll V_{dd} - |V_{tp}|$$



Lorsque  $V_e$  varie du potentiel de masse à  $V_{dd}$  la sortie commute comme l'indique la caractéristique de transfert de la figure II 15, qui donne l'évolution de  $V_s$  et du courant total  $I_d$  qui traverse la charge et le driver, en fonction de  $V_e$



Analysons le comportement du Cmos en suivant étape par étape.

l'évolution de l'état de chaque mos en fonction de  $V_e$  ; pour cela divisons la caractéristique de transfert en cinq zones :

- Zone A -  $V_e$  est inférieure à  $V_{tn}$ , le tmos N est bloqué, tandis que  $V_s$  est supérieure ou égale à  $V_e$  plus  $|V_{tp}|$ , donc le tmos P sera passant non saturé.  
Le courant est négligeable (courant de fuite).  
La sortie est haute.
- Zone B -  $V_e$  dépasse  $V_{tn}$  tout en restant plus petite que  $V_s$  plus  $V_{tn}$ , le tmos N est pincé (et saturé), sa résistance décroît ce qui diminue  $V_s$  jusqu'à  $(V_e + |V_{tp}|)$ , c'est-à-dire que le tmos P est toujours passant non saturé.  
Les deux tmos étant débloqués un courant  $I_d$  les traverse en croissant rapidement.
- Zone C -  $V_e$  se rapproche de  $(V_{dd} - |V_{tp}|)$  ce qui sature le tmos P,  $V_s$  décroît rapidement sans tomber au-dessous de  $(V_e - V_{tn})$ , ce qui laisse le tmos N toujours pincé.  
C'est la seule phase où les deux tmos sont saturés ensemble, ce sera donc la phase où le courant  $I_d$  atteint son maximum.
- Zone D -  $V_e$  est inférieure à  $(V_{dd} - |V_{tp}|)$  et  $V_s$  à  $(V_e + |V_{tp}|)$ , le tmos N n'est plus pincé, le courant  $I_d$  diminue. L'autre transistor reste saturé.

- Zone E - On a  $V_e = V_{dd} - N_{tp}$  donc  $V_{tp} = V_{dd} - V_e$ ,  
ce qui bloque le tnos P.

$V_s$  tend vers la masse ( $V_s = V_e - V_{tn}$ ), le tnos N reste passant  
non saturé.

La résistance du mos P augmente, le courant  $I_d$  s'annule.

Le tableau suivant résume toutes ces situations :

Zone	Entrée $V_e$	Sortie $V_s$	Mos N	Mos P	$I_d$
A	$V_e < V_{tn}$	$V_s = V_{dd}$	bloqué	non saturé	nul
B	$V_e \gg V_{tn}$	$V_s \gg V_e + V_{tp}$	Pincé (Saturé)	non saturé	croît rapidement
C	$V_e \gg V_s - V_{tp}$	$V_s \gg V_e - V_{tn}$	Pincé (Saturé)	Pincé (Saturé)	atteint son maximum
D	$V_e \gg V_s + V_{tn}$	$V_s \ll V_e - V_{tp}$	Non saturé	Pincé (Saturé)	décroit rapidement
E	$V_{dd} \gg V_e \gg V_{dd} - V_{tp}$	$V_s = 0$	Non saturé	bloqué	nul

Quand c'est un échelon de tension inverse (de  $V_{dd}$  à zéro) qui est appliqué à l'entrée, c'est le processus inverse qui se produit ; mais le courant décrit toujours le même cycle c'est à dire croit quand les deux mos sont débloqués, atteint un maximum à la saturation des deux mos et décroît quand l'un des mos entreprend son processus de blocage.

#### 1.4.2 - Immunité au bruit.

L'immunité au bruit est la tension minimale d'entrée qui provoque le basculement de la sortie d'une cellule.

Cette tension (notée  $V_b$ ) peut être calculée en écrivant (fig. II 14) :

$$I_{dn \text{ sat}} + I_{dp \text{ sat}} = 0$$

En remplaçant ces courants par leurs expressions données au paragraphe précédent nous aurons :

$$(K_n/2)(V_b - V_{tn})^2 = - (K_p/2) \cdot (V_b - V_{dd} - V_{tp})^2$$

d'où nous tirons :

$$V_b = (V_{dd} + V_{tp} + V_{tn} \sqrt{K_n/k_p}) / (1 + \sqrt{K_n/K_p}) \quad (r57)$$

Cette immunité dépend des paramètres des tnos et, nous pouvons la rendre maximale en choisissant convenablement ces paramètres :

pour  $K_n = K_p$  et  $|V_{tn}| = |V_{tp}|$  nous aurons :

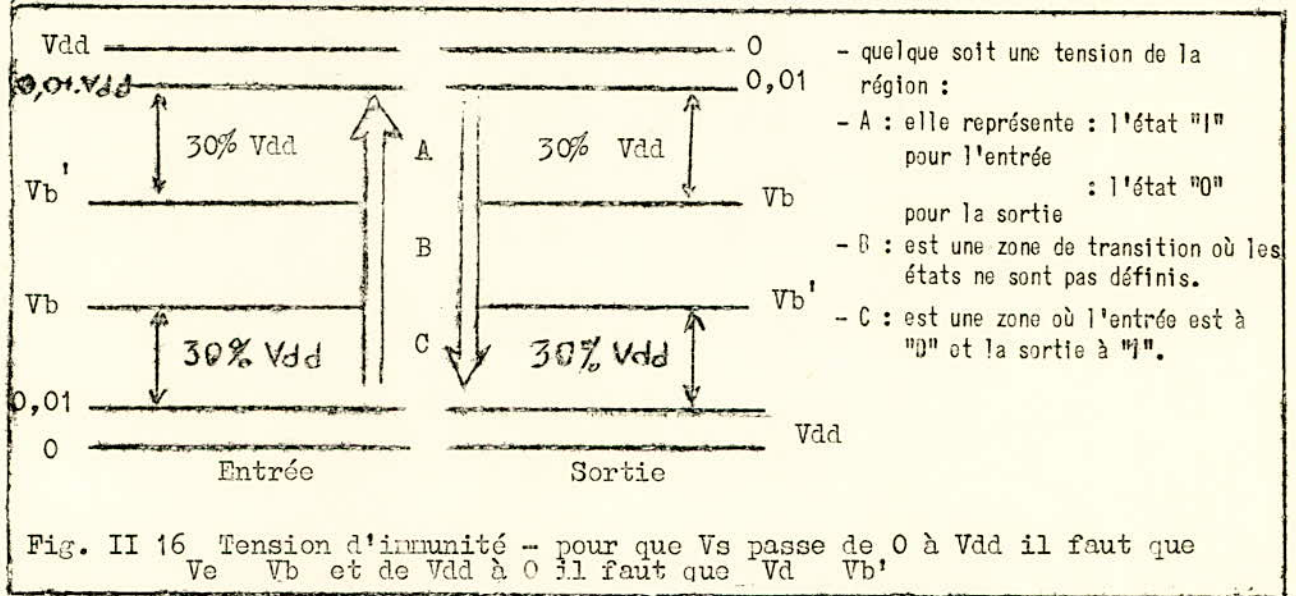
$$V_b = V_{dd}/2 .$$

(r58)



Si  $K_n$  était différent de  $K_p$  (car d'autres contraintes peuvent l'imposer), on peut réajuster  $V_b$  avec  $V_{tn}$  et  $V_{tp}$ . Cependant si l'immunité théorique est de 50 % de la tension d'alimentation, pratiquement on ne l'atteint pas, car la vitesse de commutation dépend aussi des paramètres des transistors, ce qui nous oblige à faire des compromis.

Généralement, on admet une immunité de 45 % de la tension d'alimentation pour les Cmos, mais les fabricants n'en garantissent que 30 %. figure II.16.



### 1.4.3 - Temps de transition

Les temps de montée et de descente sont les intervalles de temps qui séparent les instants où la tension de sortie passe de 10 % à 90 % (ou l'inverse) de son excursion maximale.

Pour mesurer les temps de montée et de descente de l'inverseur, sa sortie sera chargée par une capacité  $C$ .

= Temps de "montée"

Le tableau du paragraphe (1.4.1) indique que :

- Le transistor mos N passera de l'état non saturé à saturé pour se bloquer.
- tandis que le mos P se débloque, se sature puis se stabilise dans la zone de non saturation.

Le temps de montée sera calculé en considérant les courants de saturation et de non saturation de la charge ( $r_{55}$  et  $r_{56}$ ) ; et en posant que chacun de ces courants est aussi égal à :

$$C \cdot dV_s/dt.$$

\* Saturation :

$$I_{dp \text{ sat}} = (K_p/2) (V_e - V_{dd} - V_{tp})^2 = - C \cdot dV_s/dt$$

$$t'_{n} = (2C/K_p) \int_{0,1 \cdot V_{dd}}^{V_{d \text{ sat}}} 1 / (V_{dd} - V_{d \text{ sat}})^2 \cdot dV_s \cdot \text{ où } V_{d \text{ sat}} = V_e - V_{tp}.$$

\* Non saturation :

$$I_{dp} = K_p \left[ (V_{dd} - V_s) (V_e - V_{dd} - V_{tp}) - (V_{dd} - V_s)^2 / 2 \right]$$

$$t'' = (C/K_p) \int_{V_{dsat}}^{0,9 V_{dd}} \left[ 1 / ((V_{dd} - V_s) \cdot (V_{dd} - V_{dsat}) - (V_{dd} - V_s)^2 / 2) \right] dV_s.$$

Le temps de montée :  $t_n = t'_n + t_n''$  (r59)

La figure II 17 donne les courbes  $V_s = f(t)$  quand l'entrée passe de  $V_{dd}$  à 0.

La pente de ces courbes dépend de la valeur de la capacité de charge  $C$ .

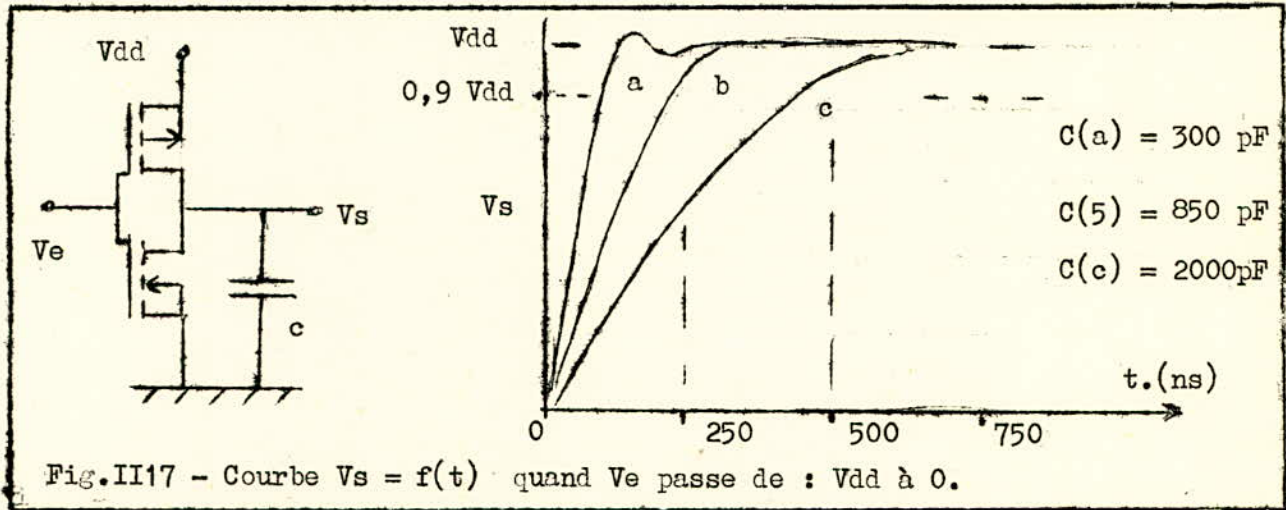


Fig.II17 - Courbe  $V_s = f(t)$  quand  $V_e$  passe de :  $V_{dd}$  à 0.

= temps de "descente"

À l'inverse du temps de montée, nous considérerons ici le courant de saturation et de non saturation du nos N

\* Saturation :

$$I_{dnsat} = (K_n/2) \cdot (V_e - V_{tn})^2 = C \, dV_s/dt.$$

$$t^d = (2C/K_n) \cdot \int_{0,9V_{dd}}^{V_{dsat}} \left( 1 / (V_{dsat})^2 \right) dV_s$$

\* non saturation :

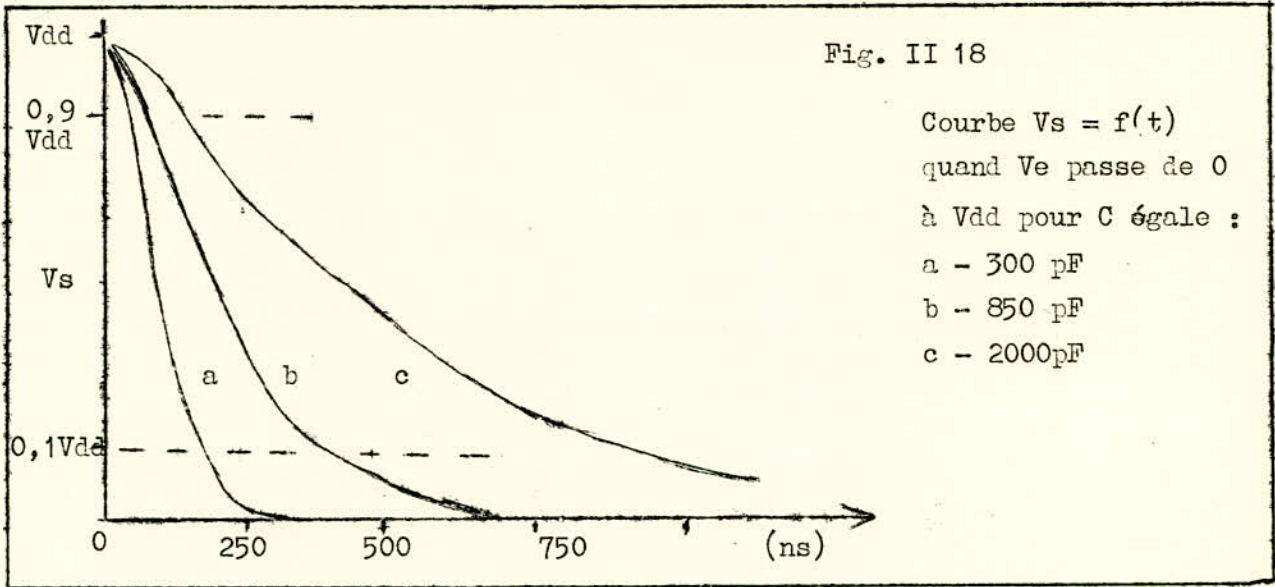
$$I_{dn} = K_n \left[ V_s(V_e - V_{tn}) - V_s^2 / 2 \right] = C \, dV_s/dt.$$

$$t''^d = (C/K_n) \int_{V_{dsat}}^{0,1V_{dd}} \left[ 1 / (V_s \cdot V_{dsat} - V_s^2 / 2) \right] dV_s.$$

Le temps de descente :  $t_d = t^d + t''^d$  (r60)



La figure II 18, donne quelques courbes  $V_s = f(t)$  pour différentes valeurs de C. Les flancs raides sont obtenues pour les capacités de faible valeur.



#### 1.4.4. Puissance consommée.

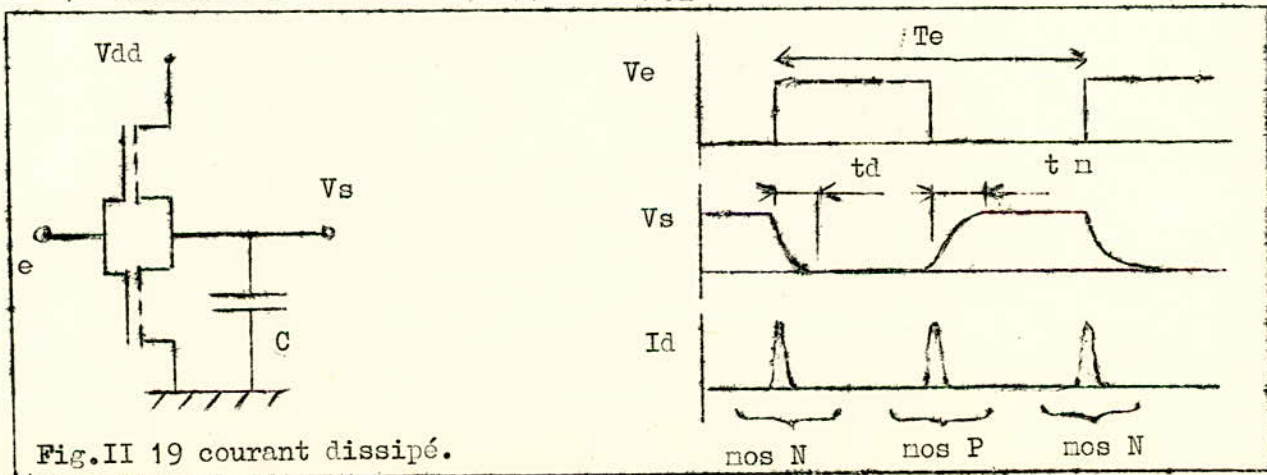
La puissance consommée est l'un des critères les plus utilisés, (avec la vitesse) dans le choix de types de transistors.

De plus la dissipation sert aussi à déterminer l'intégration maximale que peut supporter un circuit intégré.

Au repos la consommation est très faible (de l'ordre du nanowatt), elle est due au courant de fuite du transistor bloqué ; ce courant de fuite varie avec la température.

Nous avons vu que c'est seulement lorsque la sortie commute, qu'il y avait circulation d'un courant  $I_d$ , qui était dans chaque cas égal à  $C \, dV_s/dt$ . Ce courant avait la forme d'une impulsion brève due une fois à la conduction du mos N, une fois à celle du mos P figure II.19.

La puissance consommée sera celle des charges et des décharges de la capacité C.



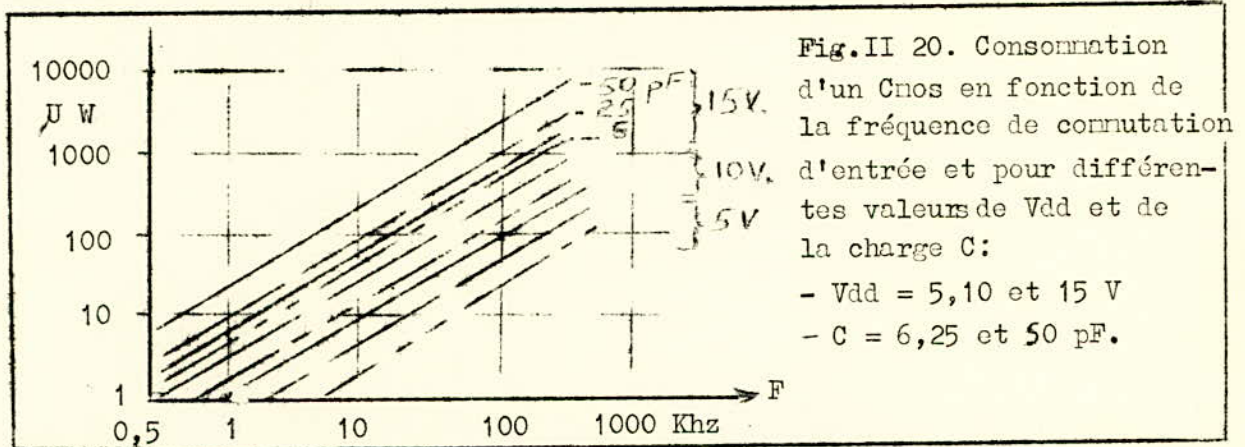
Sur une période  $T_e$  de la tension d'entrée nous aurons :

$$P_c = (1/T_e) \int_0^{T_e/2} I_n \cdot V_s dt + (1/T_e) \int_0^{T_e/2} I_p (V_{dd} - V_s) Dt.$$

$$P_c = (C/T_e) \cdot \int_0^{V_{dd}} V_s D V_s + (C/T_e) \cdot \int_{V_{dd}}^0 (V_{dd} - V_s) d V_s.$$

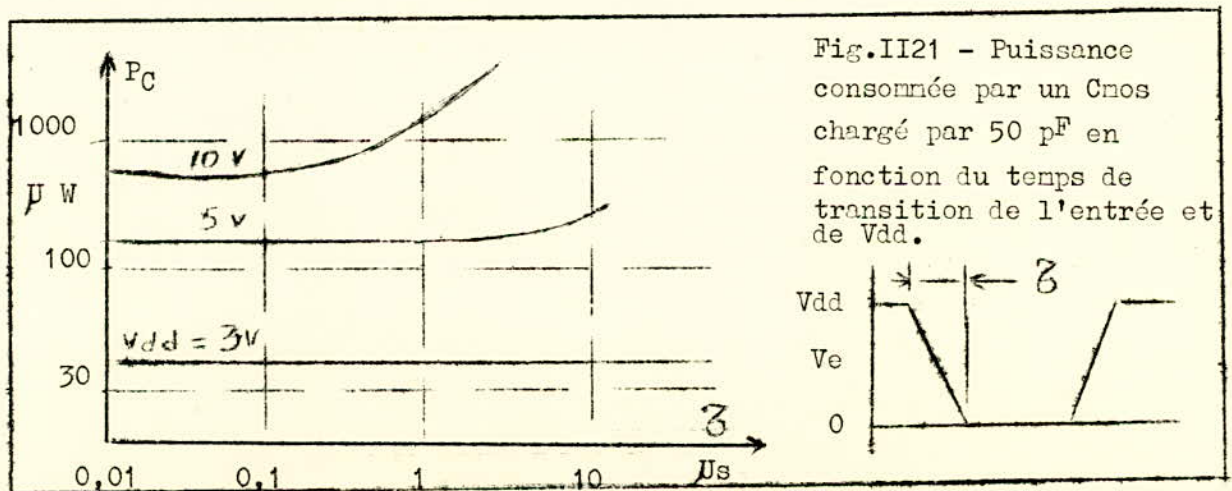
$$P_c = C (V_{dd})^2 \cdot f_e \quad (r61)$$

Donc cette dissipation est indépendante des paramètres du C mos par contre elle dépend de la tension d'alimentation, de la charge capacitive et varie fortement avec la fréquence de l'entrée. figure II 20.



En réalité, la formule que nous venons d'établir n'est pas toujours vérifiée, car nous avons considéré que la tension d'entrée changeait de niveau avec des temps de transition nuls, (c'est à dire des créniaux parfaits). Or, si ces temps étaient importants (à partir de 200 ns) la consommation serait beaucoup plus importante que la valeur donnée par la formule (r61).

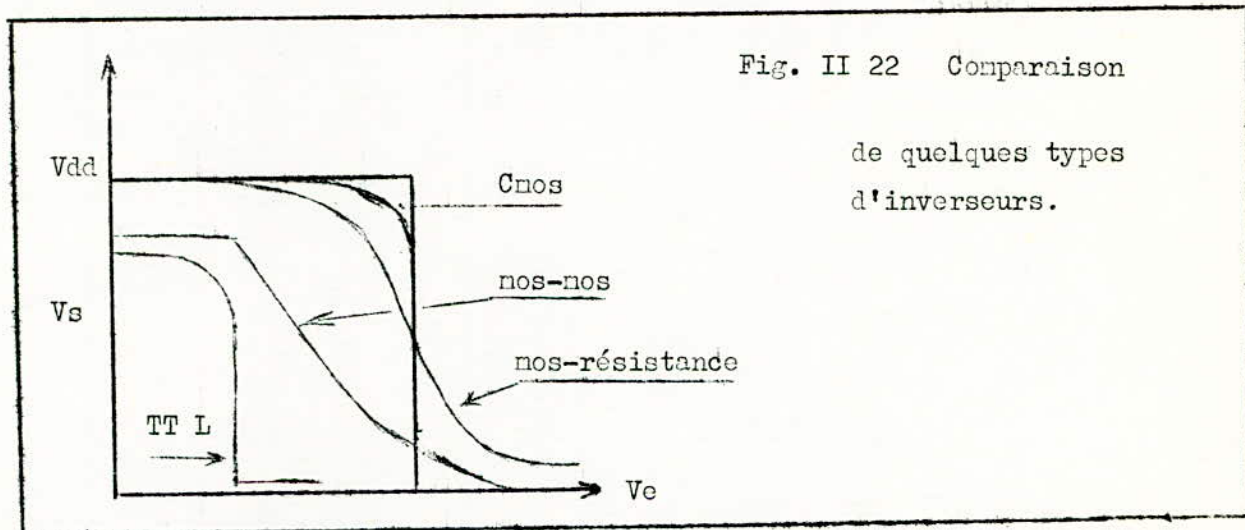
Cette formule restera pourtant valable si la tension d'alimentation ne dépassait pas 5 V. (même avec des temps supérieurs à 200 ns) figure II 21.





Nous avons donc vu les avantages que présentait le Cmos par rapport au mos. Quelque soit l'état de la sortie du Cmos, il y a toujours un transistor qui est bloqué et qui limite la dissipation, tandis que l'inverseur mos est traversé par un fort courant dès que  $V_s$  est basse. Il faut aussi rappeler la grande immunité au bruit du Cmos.

Enfin la caractéristique de transfert du Cmos présente une pente plus importante que celle des mos, ce qui la rapproche de la caractéristique idéale, figure II 22.



#### 1.4.5 - Protection

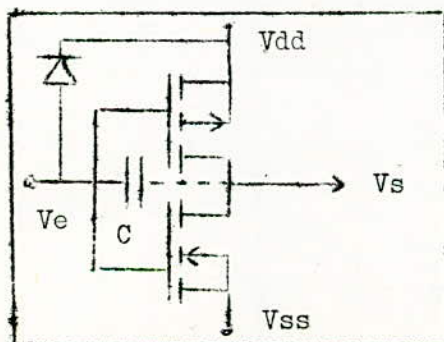
L'oxyde isolant qui forme le diélectrique de la capacité d'entrée du transistor mos est très mince. Son épaisseur est de l'ordre de 1000 Å, alors une tension de l'ordre de 100 à 120 V appliquée sur la grille peut détruire le mos, en détruisant l'isolation créée par l'oxyde.

Or cette tension peut être atteinte par la décharge de la capacité d'un corps humain (d'environ 300 pF) lors d'une manipulation quelconque.

C'est pour cela que l'on fabrique des diodes de protection avec les transistors.

Elles servent ainsi, à limiter les diverses surtensions. figure ci-

contre. (voir le tome de technologie).



- 2.1. - Introduction
- 2.2. - Les portes
- 2.3. - Capacité de structure
- 2.4. - Fonctionnement dynamique

2.1. - Introduction.

Dans ce chapitre nous étudierons quelques fonctions logiques de base et nous établirons leurs circuits à l'aide de C.mos. Les bascules et les registres seront traités dans l'autre chapitre .

Une porte logique à t.mos est une association particulière de transistors dont les grilles de certains d'entre eux portent le nom de variables et constituent les entrées de la porte.

La sortie unique obéit à une loi déterminée par la configuration du circuit et l'état des variables.

Nous traiterons nos exemples avec trois variables d'entrée en utilisant des C.mos.

D'une façon générale, chaque variable d'entrée sera représentée au moins par un C.mos.

Lorsque ces variables doivent être multipliées, c'est à dire que l'existence de la sortie de la porte nécessite les existences simultanées de toutes les variables d'entrée, les drivers de celles-ci seront montés en série et leurs charges en parallèle. Tandis que lorsque les variables doivent être additionner (la sortie exige l'existence d'au moins une variable), les drivers seront en parallèle et les charges en série.

Dans une branche comportant plusieurs C.mos, le courant qui y circulera sera fonction du nombre de mos et de leur situation. Quand les mos saturés sont en parallèle , le courant équivalent sera égal au courant  $I_d$  d'un seul transistor multiplié par le nombre de mos.

Mais quand ils sont en série (et saturés) le courant qui les traversera sera égal au courant d'un transistor divisé par le nombre de mos.

Alors, si dans un circuit les tensions d'entrée sont les mêmes pour chaque variable, nous pouvons considérer :

- l'ensemble des t.mos en parallèle équivaut à un seul transistor dont le paramètre géométrique  $K$  est devenu  $K' = nK$ , où  $n$  est le nombre de t.mos.
- tandis que pour les transistors en série,  $K$  devient  $K' = K/n$ .

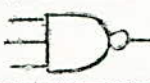




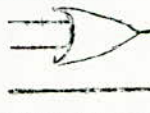
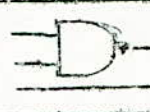


## 2.2. - Les portes

La porte la plus élémentaire a déjà été étudiée précédemment; il s'agit de l'inverseur qui traduit la fonction "NON".

Ensuite vient la porte de transfert qui sert à relier différentes autres portes complexes entre elles.

Ces fonctions se résument dans le tableau suivant :

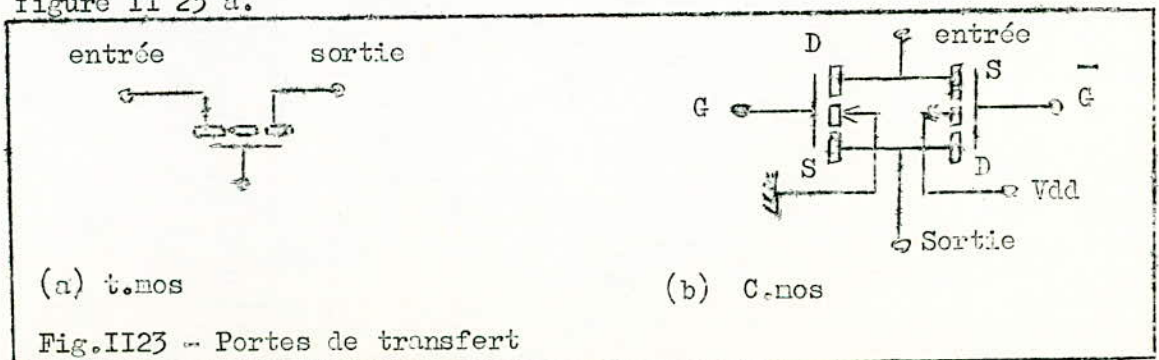
Fonctions	Symboles - Expressions..	a	0	0	0	1	1	1	1	1
		b	0	0	1	1	0	0	1	1
		c	0	1	0	1	0	1	0	1
Non - ET	 $S = \overline{a \cdot b \cdot c}$		1	1	1	1	1	1	1	0
ET	 $S = a \cdot b \cdot c$		0	0	0	0	0	0	0	1
Non - Ou	 $S = \overline{a + b + c}$		1	0	0	0	0	0	0	0
Ou	 $S = a + b + c$		0	1	1	1	1	1	1	1
Ou exclusif	 $S = \overline{a}bc + a\overline{b}c + ab\overline{c}$		0	1	1	0	1	0	0	0
(Ou - ET)NON	 $S = \overline{(a+b) \cdot c}$		1	1	1	0	1	0	1	0
(ET -Ou)NON	 $S = \overline{ab + c}$		1	0	1	0	1	0	0	0

### 2.2.1 - La porte de transfert

Une porte de transfert est un interrupteur, réalisé à l'aide de tmos, qui laisse passer un courant indifféremment dans un sens comme dans l'autre.

Une porte de transfert à tmos est un simple transistor dont le drain forme l'entrée et la source la sortie. L'ouverture et la fermeture d'un tel interrupteur sont évidemment commandées par la grille,

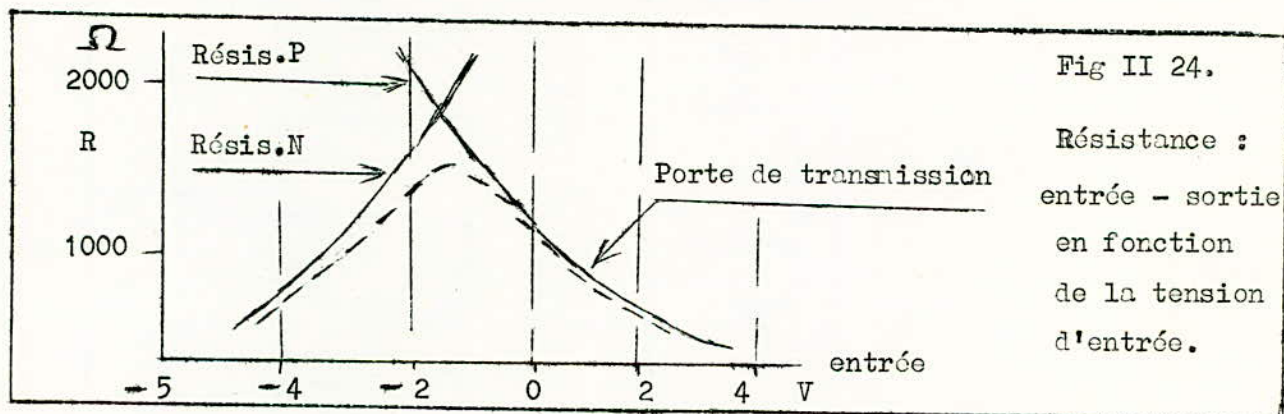
figure II 23 a.



Avec les C.nos, les deux transistors sont montés tête-bêche. Le drain (N) est relié à la source (P) pour constituer l'entrée de la porte tandis que sa sortie est formée par la source (N) reliée au drain (P). La commande du nos (N) se fait en appliquant un potentiel  $V_{dd}$  sur la grille et un potentiel  $V_{ss}$  sur le substrat, avec  $V_{dd}$  plus positif que  $V_{ss}$  qui est en général la masse. figure II 23 b. La grille du nos P est polarisée par  $V_{ss}$  et son substrat par  $V_{dd}$ , c'est à dire que les deux grilles sont toujours polarisées par des potentiels opposés, ainsi, les deux transistors sont simultanément conducteurs ou bloqués.

Une porte de transfert retarde donc la propagation d'une information présente à l'entrée ; si on ne l'autorise pas à passer en agissant sur les grilles. La résistance entrée-sortie offerte par la porte est fonction des états des transistors, mais aussi de la tension d'entrée et de la charge de sortie.

La figure II 24, montre les variations de cette résistance ( $R_{es}$ ) en fonction de la tension d'entrée pour une sortie chargée par  $10\text{ K}\Omega$ .





### 2.22. Perte "non-et" (nand).

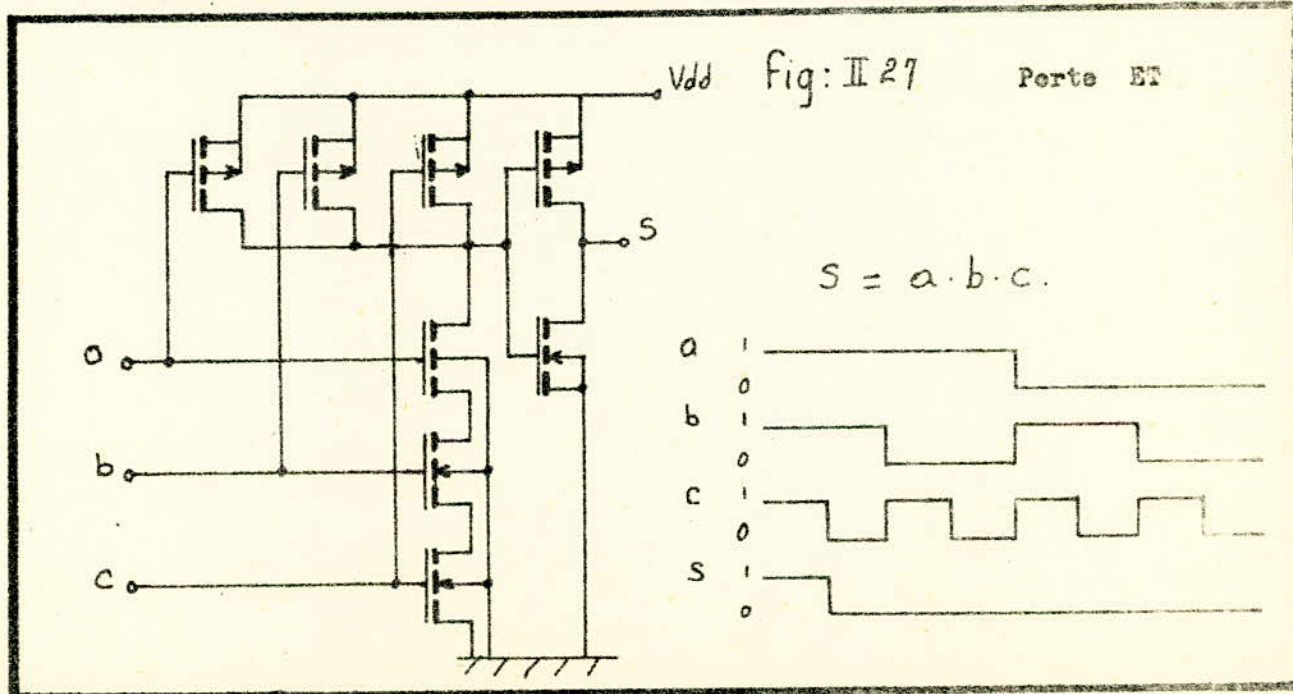
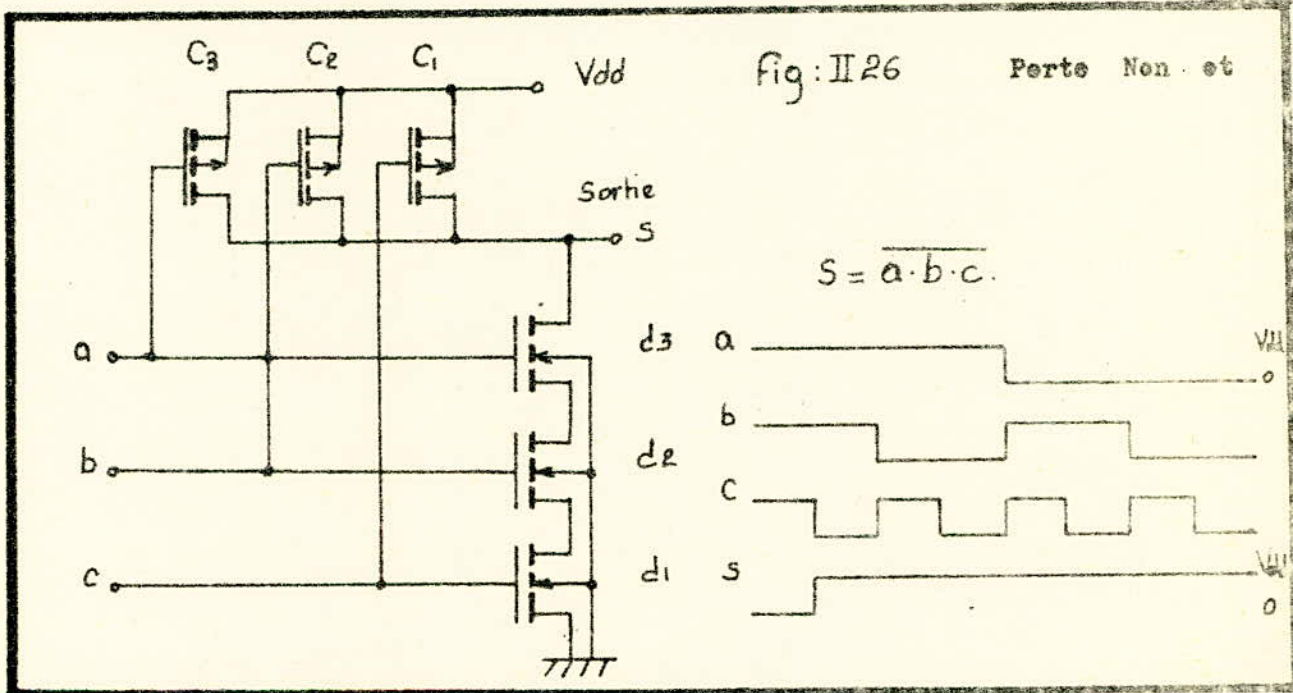
Les trois entrées a, b et c, attaquent chacune un Cmos. Les charges (C1, C2, C3) sont en parallèle, tandis que les drivers (d1, d2, d3,) sont en série; Ce qui nécessite leur saturation simultanée si l'on veut que la sortie commute. La sortie est haute quand l'un des drivers est bloqué, pour qu'elle soit basse les trois entrées doivent être hautes. figure II 26.

Pour avoir plus de trois variables, il suffit d'ajouter un Cmos par variable le mos P en parallèle avec les charges et les mos N en série avec les drivers

Les substrats des drivers reliés à la masse, tandis que ceux des charges sont reliés à leur source respective.

### 2.23 Perte "Et" (and)

La fonction "non-et" est la négation de la fonction "et"; donc pour revenir à cette dernière, il suffit de prendre encore la négation de "non-et";



C'est-à-dire ajouter un inverseur à la sortie S de la figure II 26. On obtient ainsi la figure II 27.

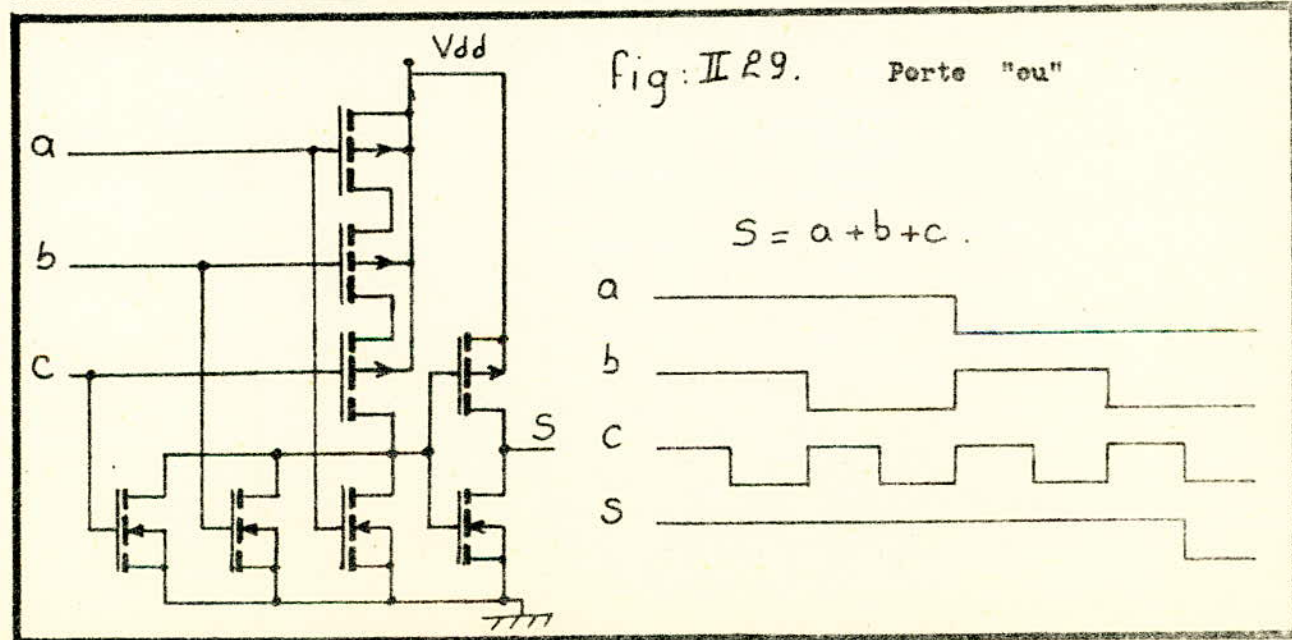
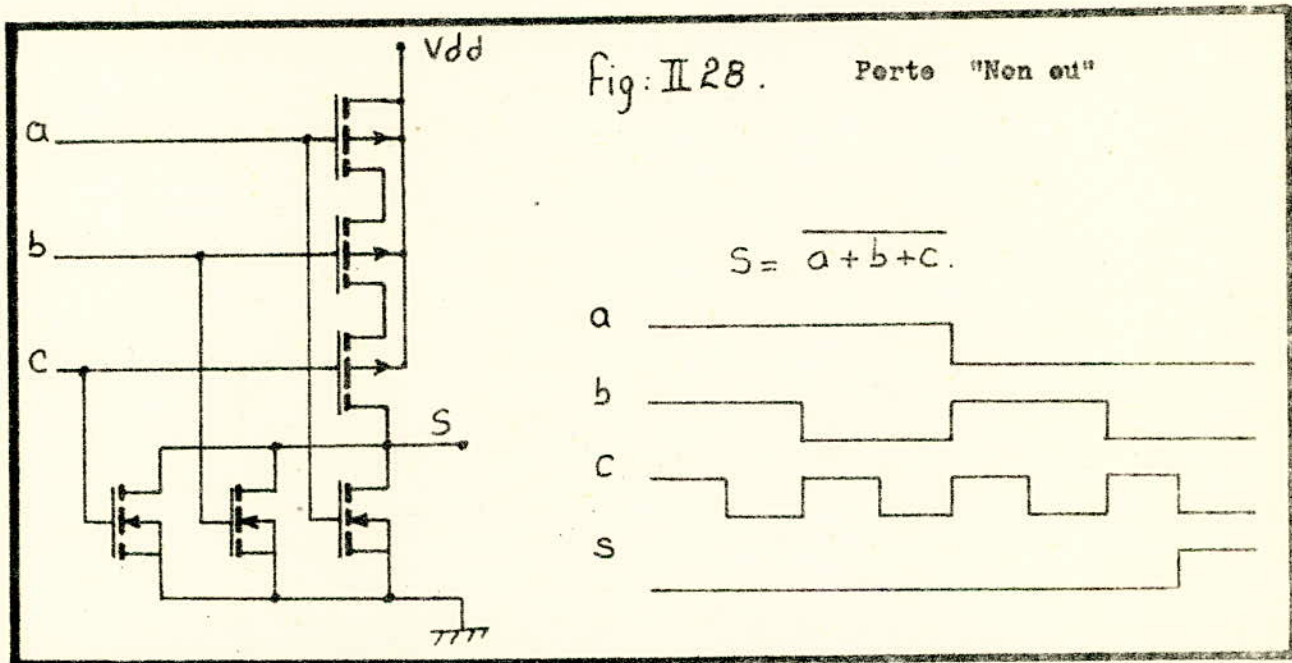
#### 2.2.4 - Porte "non-ou" (nor)

Dans ces fonctions les drivers sont en parallèles et les charges en série. Il suffit que l'une des entrées soit haute pour bloquer son mes P et débloquer son mes N, ce qui met la sortie à la masse. figure II.28.

La sortie redevient haute, quand aucun des mes N n'est saturé.

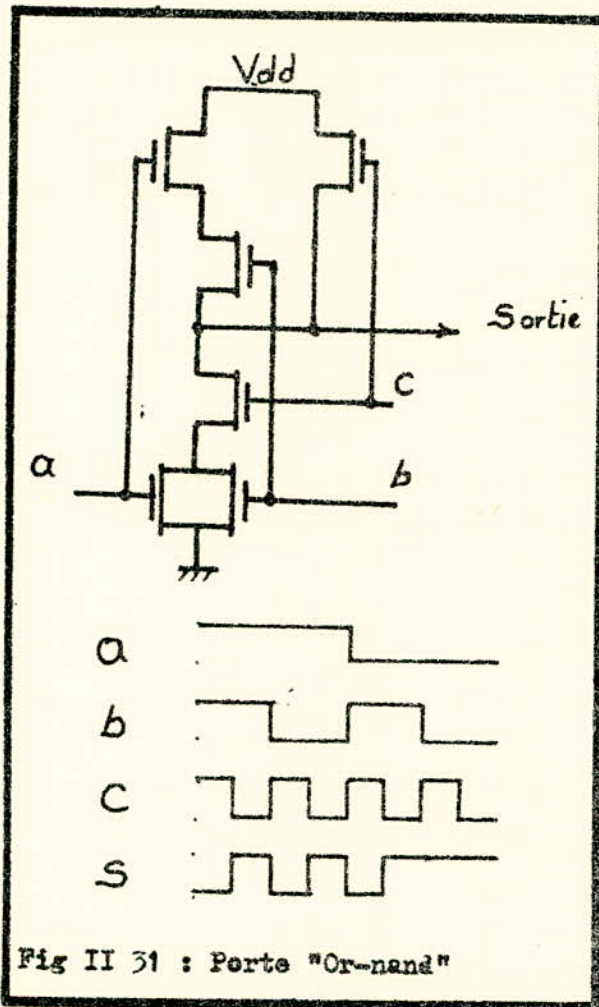
#### 2.2.5 - Porte "ou" (or)

Comme pour la fonction "non-et", la fonction "non-ou" est la négation de "ou". Il faut ajouter un inverseur au circuit de "non-ou" pour obtenir celui de "ou" ; figure II.29.



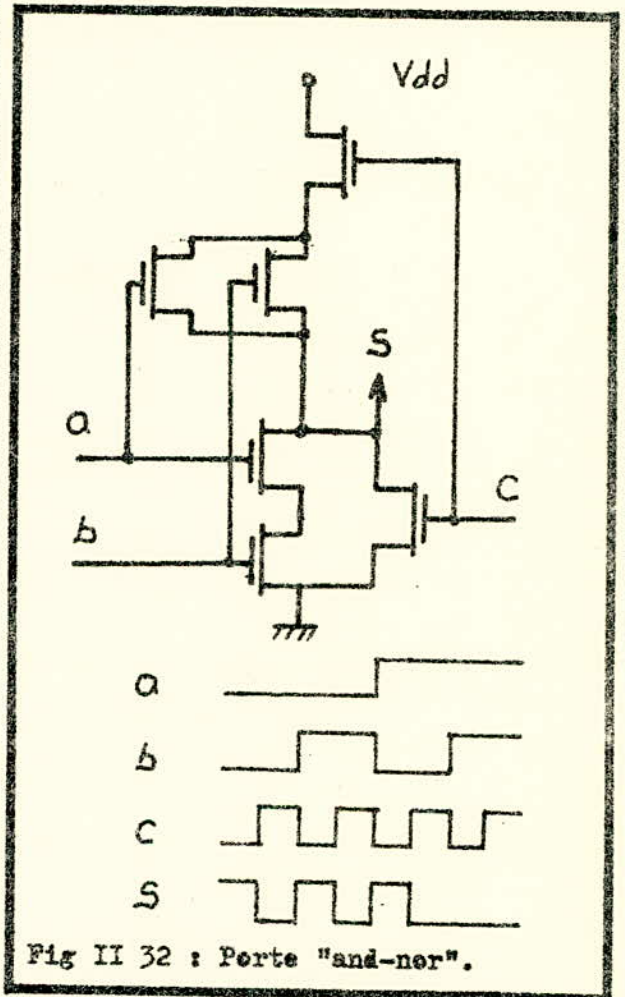






La figure II 32, présente un circuit composé de : "and-ner".

La figure II 31, montre le circuit d'une telle fonction : "or-nand".



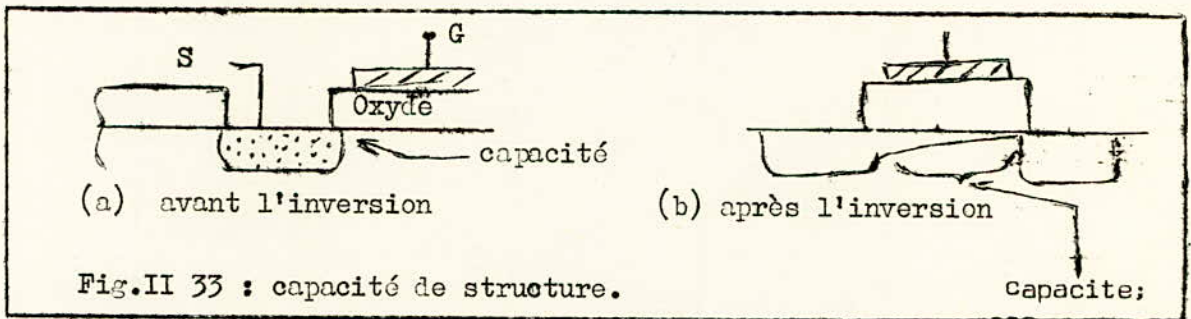


## 2.2. - La capacité de structure

Nous avons vu dans la première partie l'existence d'un condensateur formé par le métal de grille, le substrat et dont le diélectrique est l'oxyde isolant.

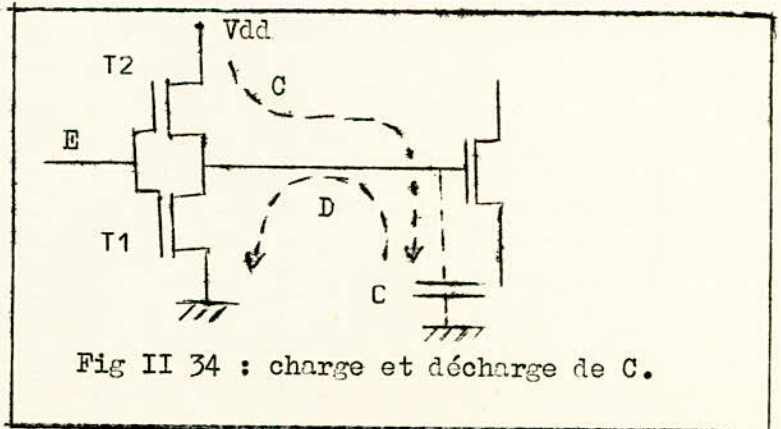
Sa capacité  $C_{ox}$  est en fait une capacité parasite dont l'ordre de grandeur est 5 pF. Elle est souvent accrue par le débordement de la plaque de grille au dessus des zones diffusées du drain et de la source, figure II 33 a. De plus elle augmente lorsque l'inversion a lieu puisqu'il y a profusion de charges dans le canal, figure II 33 b.

La résistance d'entrée d'un tmos étant très élevée (elle peut atteindre  $10^{15} \Omega$ ) cette capacité se trouvera être la seule charge lorsqu'un mos attaque un autre, figure II 34.



Lors du fonctionnement d'un tel circuit, cette capacité se chargera et se déchargera, suivant que le transistor qui la précède est bloqué ou saturé.

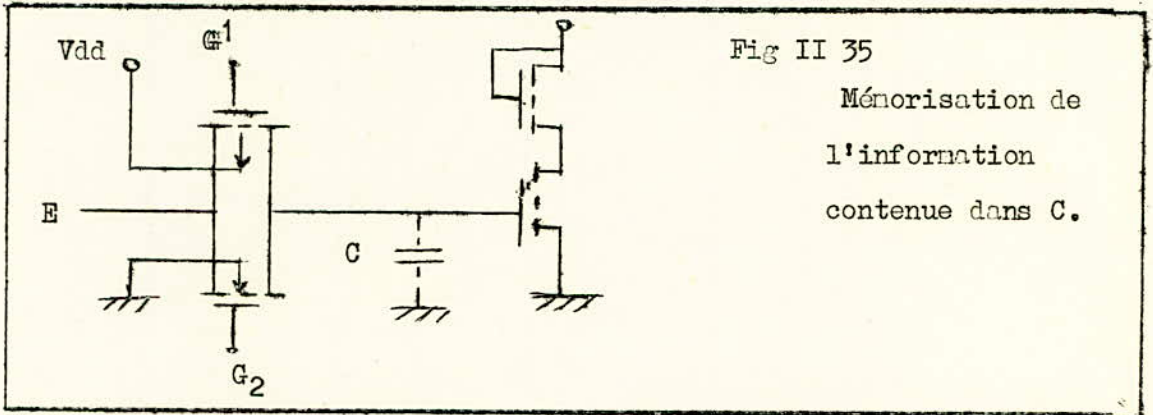
Dans le premier C.mos de la figure II 34 par exemple, lorsque sa sortie est à l'état "1" le mos N est bloqué tandis que le mos P est passant alors C se charge au potentiel  $V_{dd}$  à travers le mos P ; et lorsque  $V_s$  descend à "0", T2 se bloque et T1 devient passant ce qui décharge C. La valeur de cette capacité influence ainsi la vitesse de commutation de la sortie. figure II 17 et 18



### 2.3. - Fonctionnement dynamique

Capacité parasité au départ, on est finalement arrivé à utiliser utilement cette capacité pour mémoriser une information dans certains cas.

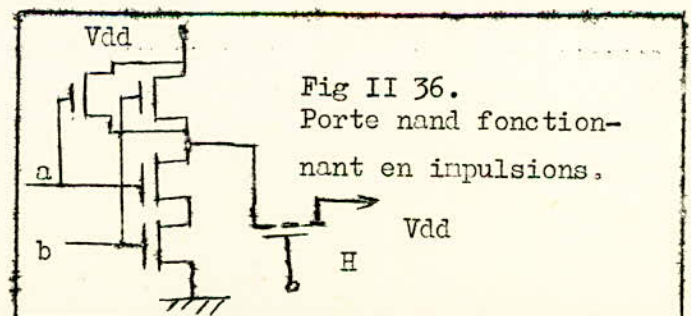
En effet, la capacité  $C$  se trouvant entre la grille d'un tmos et son substrat (relié à la masse) peut être isolée par une porte de transfert (figure II 35) qui, lorsqu'elle est bloquée équivaut pratiquement à un circuit ouvert et, ainsi la capacité  $C$  gardera la charge (c'est à dire l'information envoyée sur la grille de son mos) qu'elle avait lorsque la porte de transfert était passante.



Néanmoins  $C$  ne gardera pas sa charge indéfiniment, car quoique bloqués, les transistors de la porte de transfert possèdent un courant de fuite qui finira par décharger  $C$ , mais la constante de temps de décharge est suffisamment grande pour qu'elle permette, sans perte d'information, une fréquence de travail pouvant atteindre quelques mégahertz : c'est le fonctionnement dynamique.

Dans ce genre de circuit la consommation se réduira à la charge et décharge de  $C$  (déjà vues au paragraphe 1.4. du C.mos).

Dans les portes décrites précédemment, le niveau de la sortie  $V_s$  dépendait du rapport des résistances du mos de charge et du mos driver relié chacun à un pôle de l'alimentation. Ce sont des circuits à rapport de résistances qui fonctionnent en continu. Pour les utiliser en dynamique on leur adjoint un tmos commandé par une horloge dont les impulsions peuvent bloquer ou débloquer ce t.mos figure II 36





Dans les registres à décalage une seule phase d'horloge ne suffit pas. Dans l'inverseur à précharge de la figure II 37, on utilise deux phases d'horloge, qui ne se chevauchent pas pour ne pas court-circuiter Vdd à la masse.

Quand H1 est haute, T1 et T2 sont débloqués et C se charge : c'est la précharge; le circuit peut être utilisé dès que H1 devient basse, et H2 haute. Alors :

- si l'entrée est basse, T4 reste bloqué et C chargée.
- si au contraire l'entrée est haute, T4 conduit et décharge C à la masse.

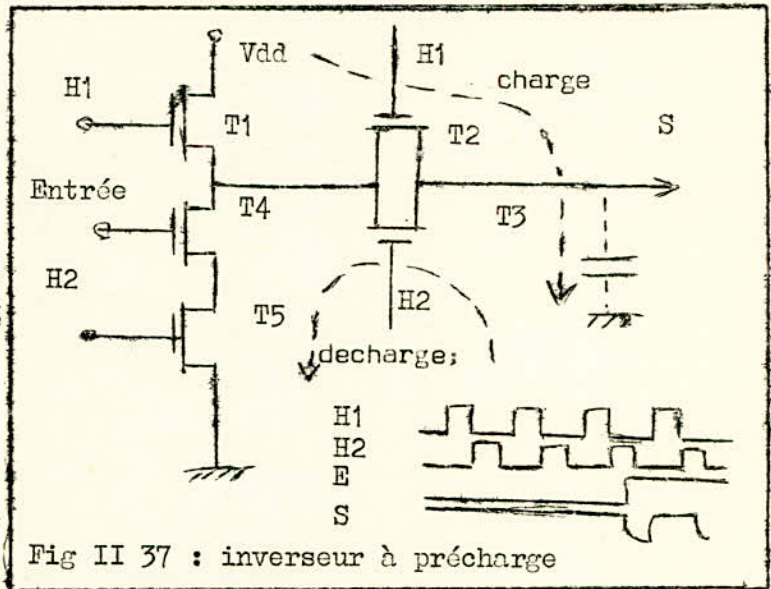


Fig II 37 : inverseur à précharge

Dans ce circuit il n'y a pas de diviseur résistif comme dans le montage monophasé. De plus sa fréquence de travail est plus élevée.

- Portes nor et nand alimentées par horloge.

Comme le mos driver et le mos qui lui servait primitivement de charge ne sont pas reliés directement à la tension d'alimentation Vdd, on en profite pour la supprimer et alimenter les transistors périodiquement par horloge qui doit cependant être capable de charger dans certains cas une capacité importante.

La figure II 38 donne les circuits des portes nor et nand alimentées par deux phases d'horloge .

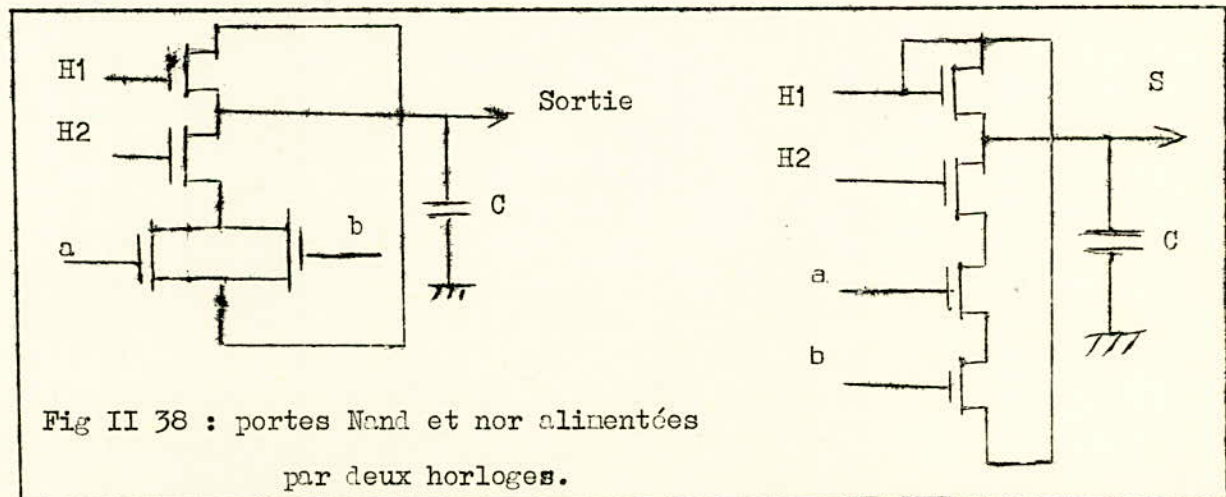


Fig II 38 : portes Nand et nor alimentées par deux horloges.

- Quand H1 est haute : C se charge grâce à H1 et au nos qu'elle commande.
- Quand c'est H2 qui devient haute (et H1 basse) et suivant l'état des variables d'entrée a et b, C se décharge ou reste chargée.

C'est l'horloge H1 qui sert d'alimentation de puissance.

H1 et H2 peuvent se chevaucher dans ces cas ci.



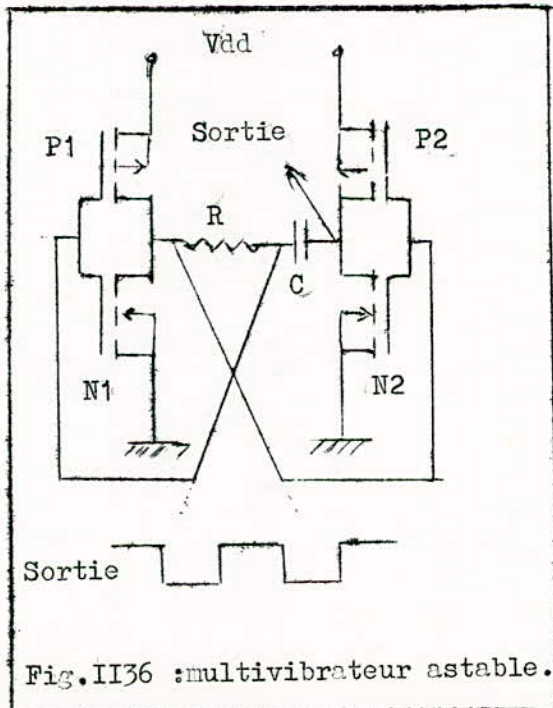
- 3.1. - Multivibrateurs
- 3.2. - Registres à décalage
- 3.3. - Multiplexeurs
- 3.4. - Cellules mémoires

3.1. - Les multivibrateurs

Le fonctionnement des multivibrateurs est basé sur la charge et la décharge d'une capacité. Cette capacité sera soit celle d'un condensateur discret, comme c'est le cas chez les multivibrateurs astable et monostable, soit la capacité d'entrée d'un transistor mos. Tous les multivibrateurs peuvent être réalisés en utilisant les portes élémentaires étudiées au chapitre précédent.

3.1.1. - Multivibrateur astable

Le multivibrateur astable peut être simplement réalisé à partir de deux inverseurs auxquels on ajoute une résistance R et une capacité C, figure II 36.



Soient N1 bloqué P1 conducteur ; alors la sortie du premier inverseur est haute, et est appliquée sur l'entrée du second, ce qui bloque P2 et ouvre N2 alors C se charge à Vdd à travers R et N2. Lorsque la tension aux bornes de C atteint Vdd celle ci est appliquée sur les entrées de P1 et N1, N1 s'ouvre et met sa sortie à la masse qui est appliquée sur l'entrée de P2 qui devient passant: alors C se décharge à travers R1 N1, la masse, Vdd et P2. Quand elle a fini de se décharger, le cycle recommence.

3.1.2 - Monostable.

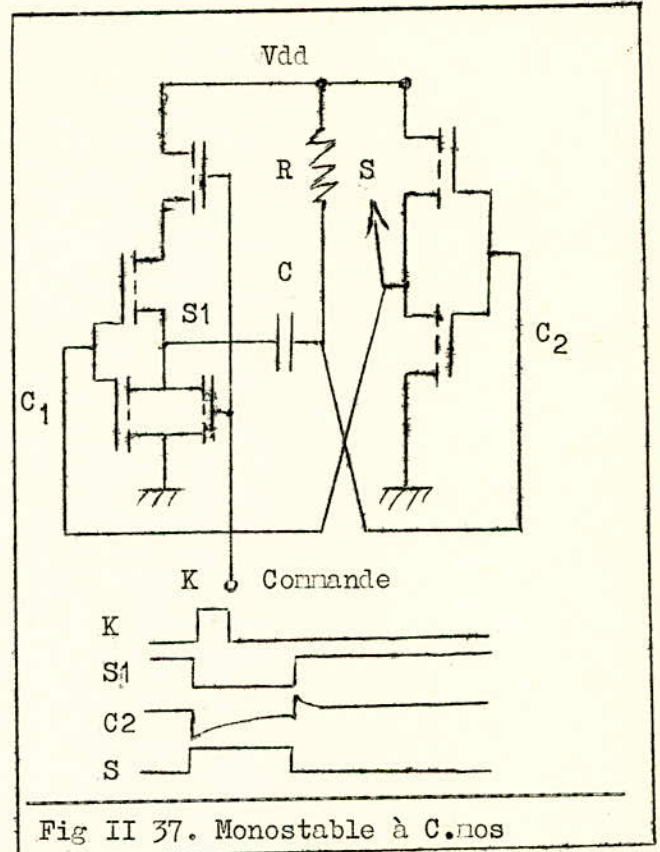
Le monostable ne change d'état que pour une impulsion de commande, il garde cet état pendant un certain temps puis revient à son état initial.

Il est réalisé à partir d'une porte nor d'un inverseur, d'une résistance R et d'une capacité C figure II 37.

A l'état stable,  $s_1 = 1$ ,  $s = 0$ , et C est complètement déchargée. Une impulsion de commande K met  $s_1$  à la masse ce qui bloque N2, met S au niveau "1" et charge C à travers R et N1 ; c'est l'état instable.

Une fois C bien chargée elle ouvre N2 alors S tombe à zéro ce qui bloque N1 ; le cycle recommence.

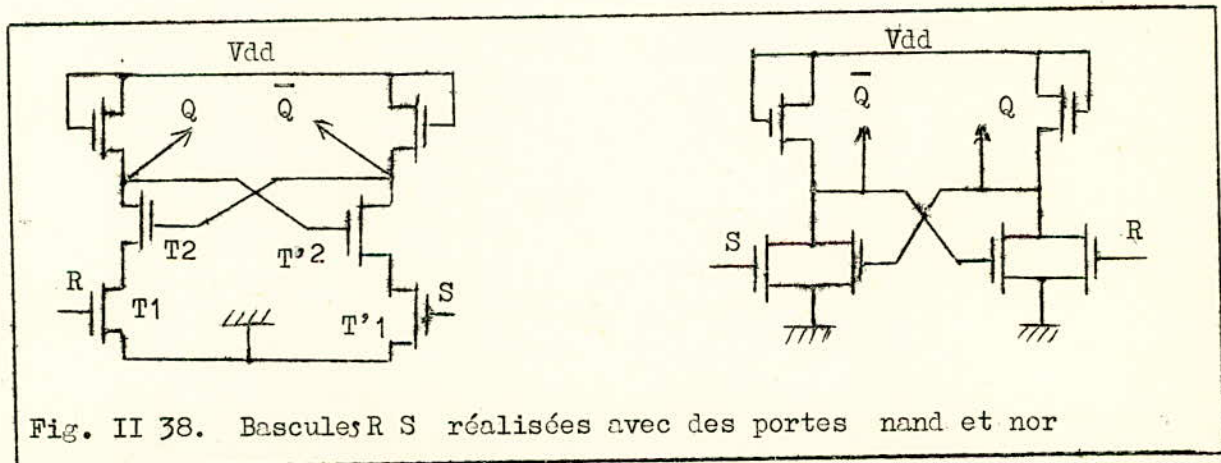
La durée de l'état instable dépend de la constante C ( $R+Rn_1$ )



### 3.1.3 La bascule R S

Les bascules possèdent deux états stables.

La RS statique peut être réalisée avec des portes nand ou nor à deux entrées chacune, figure II 38. Ses entrées sont R et S et sa sortie Q.



Supposons qu'à un instant  $t$ , R et S sont nulles et  $Q = 1$ ,  $\bar{Q} = 0$ . Alors les transistors T1, T2 et  $t'_1$  sont bloqués, tandis que  $t'_2$  conduit. La bascule restera dans cet état tant qu'il n'y a pas d'impulsions d'entrée.



Envoyons une impulsion S, elle ouvre le mos T<sub>1</sub>' mais ne change pas les sorties puisque  $\bar{Q}$  est déjà à la masse.

Tandis que l'envoi d'une impulsion R débloque T<sub>1</sub> qui met Q à la masse ; donc T<sub>2</sub>' se bloque et  $\bar{Q}$  devient haut tout en débloquent T<sub>2</sub> qui maintient Q = 0, même en l'absence de R. Un nouvel envoi de S débloque T<sub>1</sub>' et remet cette fois ci  $\bar{Q}$  au niveau 0 ; c'est le processus de mise au niveau "1" de Q qui recommence avec le blocage de T<sub>2</sub>.

S sert donc à la mise à l'état "1" de Q et R à la mise à l'état "0". Sa table de vérité sera :

R	0	0	1	1
S	0	1	0	1
Q (t)	Q(t-1)	1	0	indéterminé.

Quand S = R = 1. Les mos T<sub>1</sub> et T<sub>1</sub>' sont tous deux passants, ce qui met Q et  $\bar{Q}$  à la masse et donne ainsi un état indéterminé, tandis que lorsque R = S = 0, Q(t) à l'instant t garde la valeur Q (t-1) qu'elle avait à l'instant (t-1).

Les portes commandées par horloge sont aussi utilisées pour réaliser des bascules dynamiques figure II 39 qui donne le circuit d'une RS faite avec deux portes nor à deux phases d'horloge.

Au lieu de relier directement la sortie d'une porte à l'entrée de l'autre, on l'intrompt par un mos (T<sub>3</sub> et T<sub>4</sub> qui sont commandés par deux signaux d'horloge).

Q ne sera à l'état "1" que lorsque S = 1 et que H2 le lui permet en ouvrant le mos T<sub>4</sub>. Pour obtenir  $\bar{Q}$  il serait préférable d'inverser Q comme c'est indiqué sur la figure, ainsi on évitera d'avoir des états indéterminés.

La fonction qui régit la sortie est :  $Q(t) = S(t-1) + Q(t-1)R(t-1)$

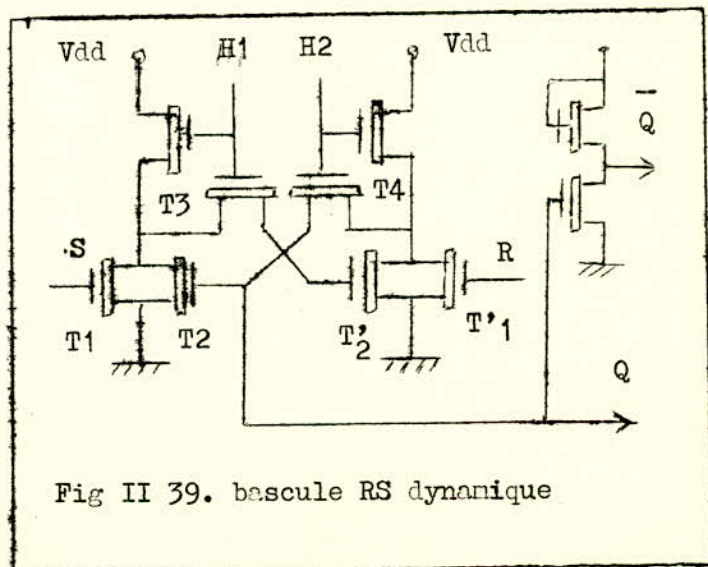
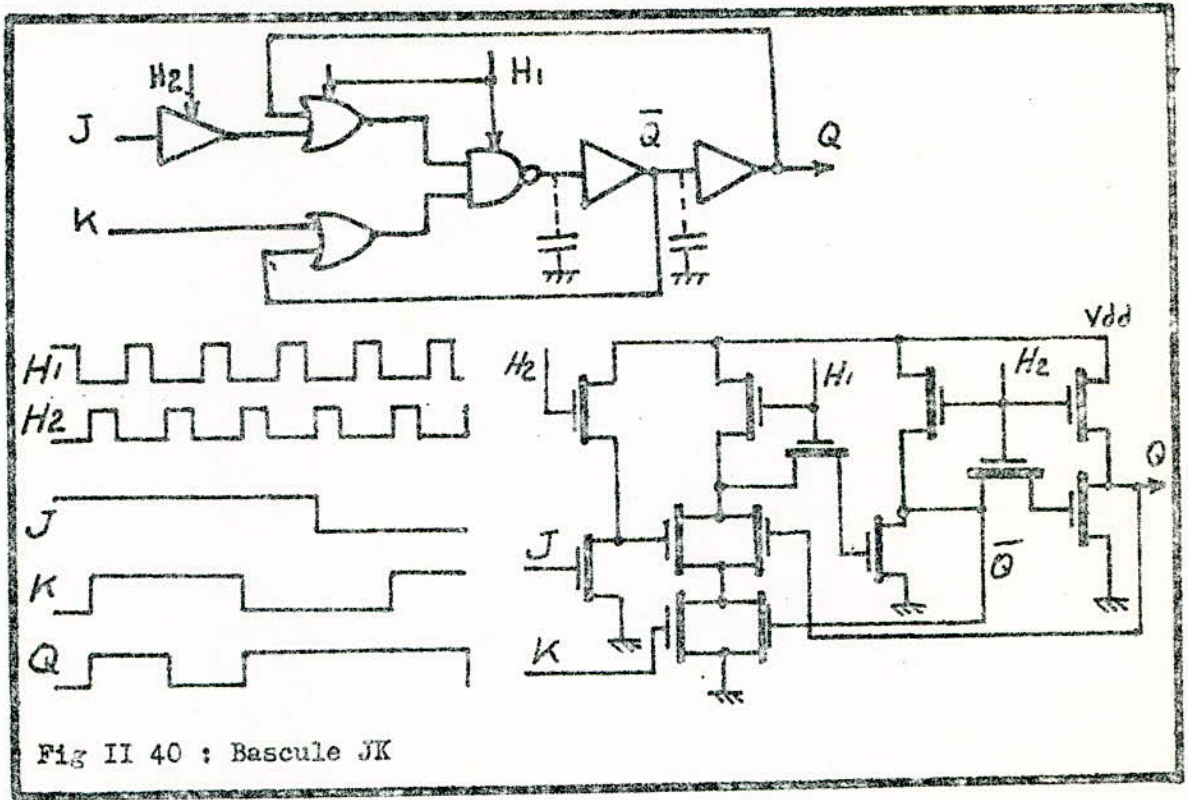


Fig II 39. bascule RS dynamique

### 3.1.4 - Bascule JK

La bascule JK est une dérivée de la RS. Elle possède deux entrées J, K et deux phases d'horloges ; figure II 40.

Lorsque  $J = K = 1$ , nous n'avons plus un état indéterminé, car la sortie change automatiquement d'état.



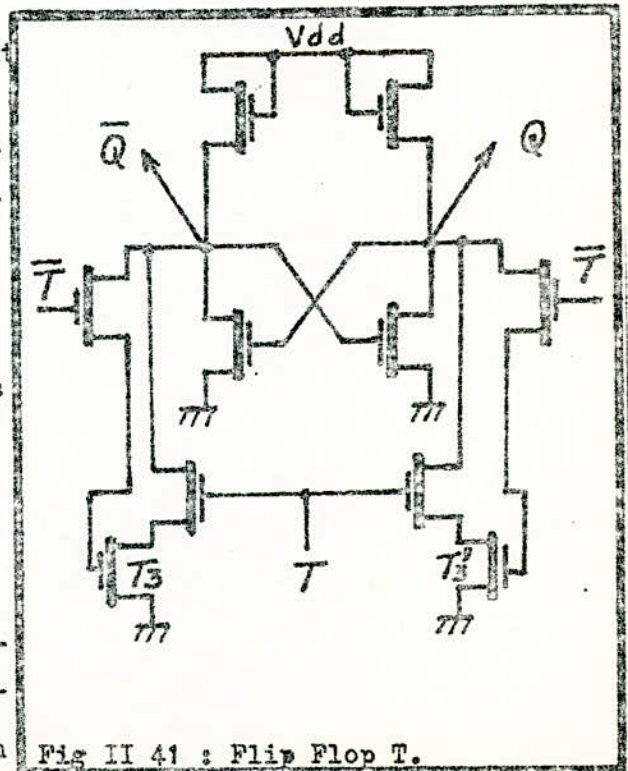
### 3.1.5 - Flip Flop T.

Le flip-flop T est un montage dont la sortie change d'état à chaque impulsion d'entrée T qui est unique. Si T est nul, la sortie garde son état précédent ; figure II 41.

C'est en fait deux inverseurs croisés commandés par deux portes and-or.

Les mos T3 et T'3 stockent dans leur capacité d'entrée les valeurs de Q et  $\bar{Q}$ .

- Un montage maître esclave groupe deux bascules où l'esclave reproduit l'état du maître après un temps de propagation.





### 3.2 - Registres à décalage.

Un registre à décalage est une série de bascules qui servent de cases mémoire et dont les informations qu'elles contiennent progressent de case en case à chaque impulsion de décalage.

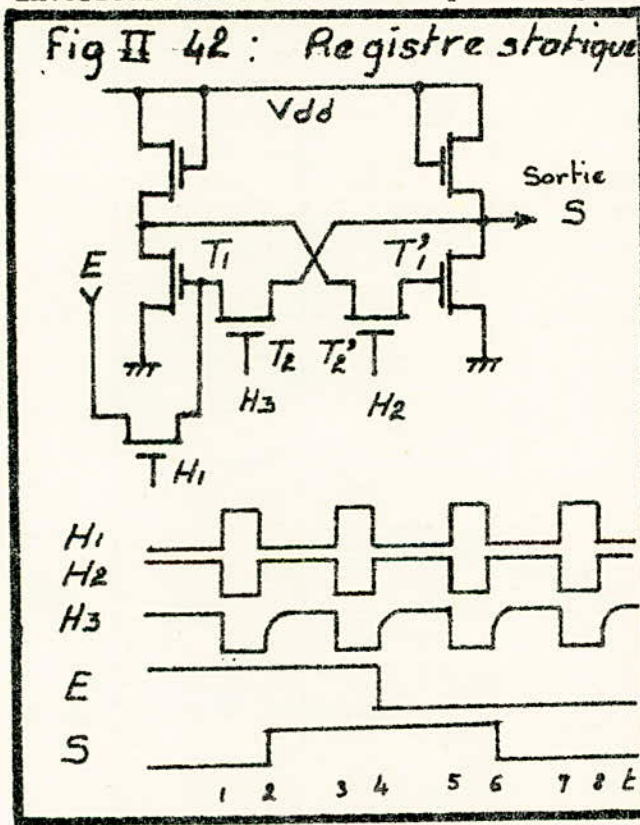
Une information présente à l'entrée ne sera transférée à la sortie qu'après un nombre d'impulsions égal au nombre de cases.

Ici aussi on distingue des montages statiques et dynamiques.

#### 3.2.1 - Registre statique.

Soit une cellule d'un registre statique à trois phases d'horloge, figure II 42.

C'est un multivibrateur bistable dont l'entrée et les grilles des mos inverseurs sont commandées par les portes de transfert :  $H_1, H_2$  et  $H_3$ .



Supposons qu'initialement l'entrée  $E = 1$  et que la sortie  $S$  est à la masse donc  $T_1'$  est passant, c'est-à-dire que sa grille est au niveau haut, sa capacité se charge et mémorise cette information.

- à  $t_1$ ,  $H_1$  passe à "1",  $H_2$  et  $H_3$  à "0".

$T_2$  et  $T_2'$  se bloquent tandis que  $T_3$  se débloque et  $E$  ramène le drain de  $T_1$  à la masse,  $T_1'$  restant passant pendant que sa capacité se décharge.

Puis  $H_1$  et  $H_2$  changent tous deux d'états ( $H_1 = 0$  et  $H_2 = 1$ ),

alors  $T_3$  se bloque,  $T_2$  se débloque et transmet un "0" à la grille de  $T_1'$  qui se bloque : la sortie  $S$  passe à "1" tandis que  $H_3$  passe aussi à "1" et ouvre  $T_2$  qui charge la capacité d'entrée de  $T_1$  ( $H_3$  doit changer d'état un instant après  $H_2$  et cela pour éviter aux mos  $T_2$  et  $T_2'$  de conduire en même temps et éviter ainsi un risque d'oscillation).

- A  $t_4$  nouveau changement des impulsions d'horloge, sans effet sur la sortie.

- Puis, lorsque E s'annule et que H1 ouvre T3 à l'instant t5, la capacité d'entrée de T1 se décharge et il se bloque, T2 et T'2 étant eux aussi bloqués. S est encore à Vdd, mais elle chute quand H2 ouvre T'2 et communique ainsi le niveau "1" du drain de T1 à la grille de T'1 qui s'ouvre aussi ; S passe donc à "0" et maintient T1 bloqué quand arrive l'impulsion H3.

Tant que E reste à "0", la bascule ne change pas d'état.

On remarquera que la capacité d'entrée de T'1 mémorise l'avant dernière information de S, tandis que la capacité de T1 reçoit toujours la nouvelle et la communique à S via T2 quand H3 le permet.

Il ne faudrait pas que les impulsions d'horloge H2 et H3 s'absentent trop longtemps, sinon les capacités de structure se déchargeraient. En général, ces impulsions varient de 1 à 20  $\mu$ s, tandis que les constantes de temps atteignent une dizaine de ns.

### 3.2.2- Registre dynamique

Le circuit d'une cellule d'un registre dynamique est plus simple que le précédent, mais il fonctionne avec quatre phases d'horloge, dont deux lui servent aussi de sources d'alimentation, figure II 43.

Il n'y a plus de transistors de charge mais uniquement des mos de commutation commandés par horloge ; ses avantages sont d'abord un gain de surface ensuite une faible consommation puisqu'elle n'est due qu'aux charges et décharges des capacités de structure.

L'information de E sera transmise à S après quatre impulsions de décalage. Cependant pour éviter la décharge des capacités après stockage d'impulsion, une fréquence minimale de décalage sera imposée. Cette fréquence dépend des valeurs des capacités et des courants de fuite et, par conséquent de la température.

Néanmoins avec ces registres on obtient une fréquence environ dix fois plus grande que dans le cas de la statique.

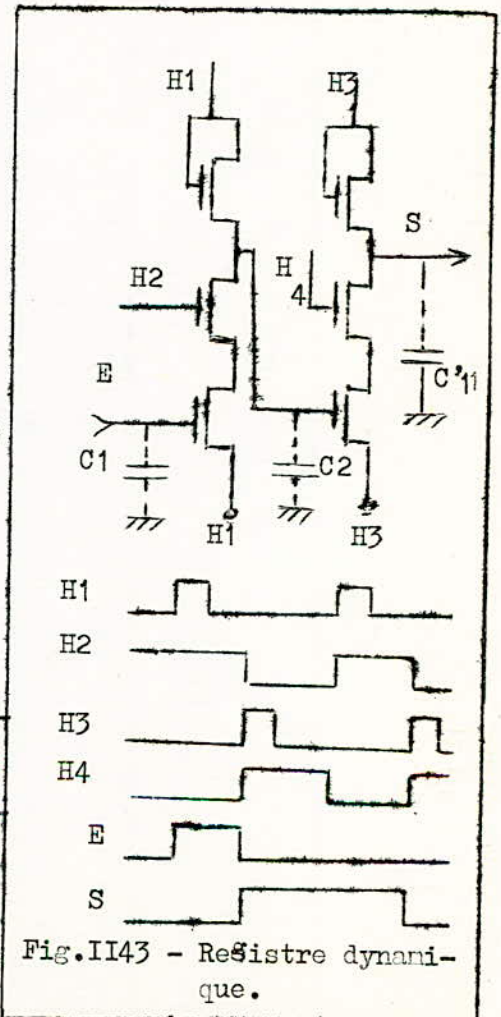


Fig.II43 - Registre dynamique.



### 3.3. - Les multiplexeurs.

Un multiplexeur est un circuit qui transmet plusieurs informations sur une seule voie. Ce circuit compte donc plusieurs entrées en parallèle, qu'il explore cycliquement l'une après l'autre pendant des temps bien déterminés et qu'il transmet ensuite à la sortie unique. C'est un circuit de conversion : parallèle-série. figure II 44.

Chez les multiplexeurs à t.mos les entrées sont interrompues par des pertes de transfert dont les ouvertures sont commandées cycliquement par des signaux d'horloge codés.

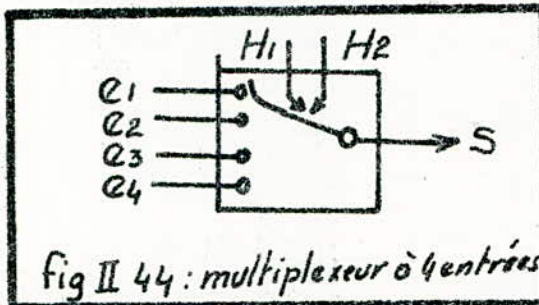


fig II 44 : multiplexeur à 4 entrées

Dans le cas de la figure II 44,

Les commandes H1 et H2 peuvent prendre quatre combinaisons binaires, chaque combinaison correspondant à la fermeture de l'interrupteur sur l'entrée choisie.

La sortie unique S obéira alors à la fonction :

$$S = e_1 \bar{H}_1 \bar{H}_2 + e_2 \bar{H}_1 H_2 + e_3 H_1 \bar{H}_2 + e_4 H_1 H_2.$$

La figure II 45 donne la composition d'un multiplexeur à C.mos.

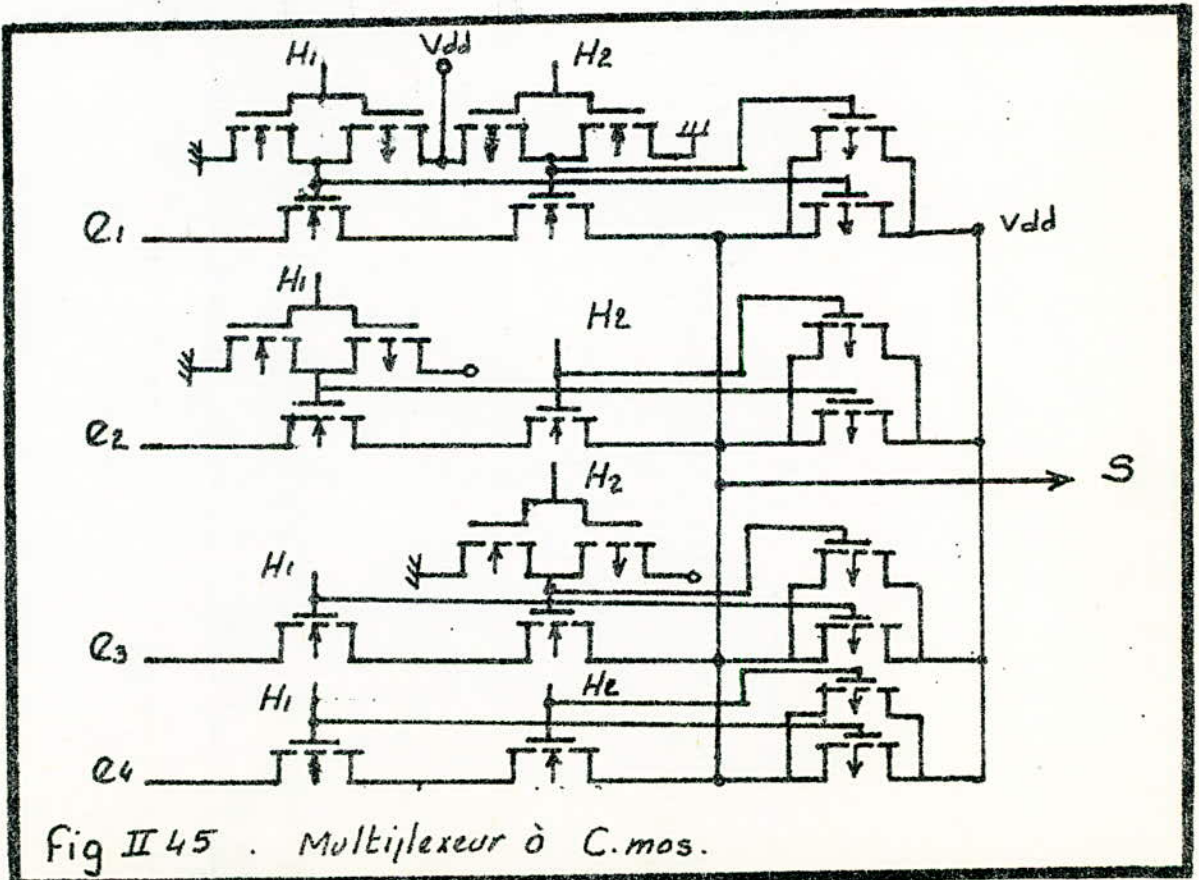


Fig II 45 . Multiplexeur à C.mos.

### 3.4. - Cellules mémoires

Le but de ce paragraphe sera de donner quelques schémas de cellules mémoires fondamentales et d'expliquer leur fonctionnement, notamment leur moyen de mémorisation. Une cellule statique sera un flip-flop dont les sorties Q et  $\bar{Q}$  sont isolées par des portes de transfert qui serviront à la lecture et à l'écriture. L'information est donc stockée par le flip-flop.

Tandis que les cellules dynamiques mémorisent les informations grâce à la charge de la capacité d'entrée d'un t.mos. Mais nous avons déjà vu que cette capacité ne gardait pas indéfiniment sa charge, c'est pourquoi il faut prévoir des opérations supplémentaires qui serviront à "rafraichir" l'information stockée (c'est à dire rechercher périodiquement la capacité). L'association de plusieurs de ces cellules constitue la mémoire.

#### 3.4.1 - Cellule statique.

Une mémoire vive est une mémoire que l'on peut lire, effacer et réécrire indéfiniment.

Une mémoire RAM (random access memory) est une mémoire vive où l'on peut accéder à n'importe quel point mémoire (c'est à dire cellule élémentaire).

La figure II 45 donne le schéma de la cellule Ram-statique.

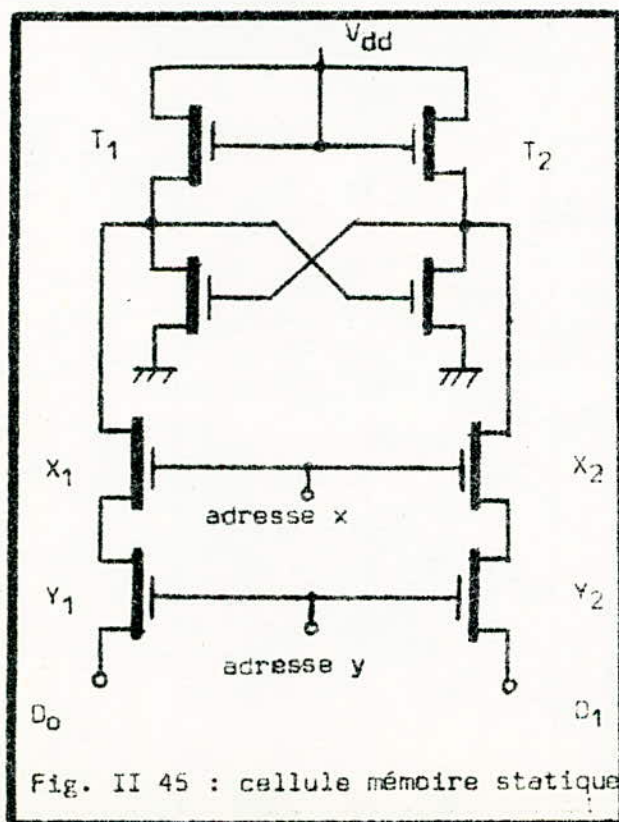


Fig. II 45 : cellule mémoire statique

Les lignes  $D_0$  et  $D_1$  servent à la lecture et à l'écriture; elles sont communes à toutes les cellules.

- au repos : les transistors  $x_1$ ,  $x_2$ ,  $y_1$  et  $y_2$  sont ouverts.

Supposons que A est haut et B bas.

- Lecture : les transistors  $x$  et  $y$  sont passants, donc  $D_0$  et  $D_1$  accèdent directement aux sorties du flip-flop, la lecture se fait différentiellement sur ces deux lignes.

- écriture d'un zéro : on amène  $D_0$  à l'état bas et  $D_1$  à l'état haut tandis que pour écrire un "1" on fait l'inverse.

Quand  $D_0$  ou  $D_1$  est à  $V_{dd}$  les tmos  $x$  ou  $y$  viennent se mettre en parallèle avec  $T_1$  ou  $T_2$  et comme ils ont des conductions plus grandes de celles des charges, ils ne perturbent pas l'état de la cellule. La lecture est non destructive.



### 3.4.2 - Cellule dynamique.

La cellule est beaucoup plus simple que la précédente et de plus elle est plus rapide tout en consommant moins.

Elle peut comprendre un ou plusieurs mos. figure II 46.

En supprimant les charges on obtient une cellule à 4 mos, ce sont les transistors  $S_1$  et  $S_2$  qui servent de charges à  $T_1$  et  $T_2$  quand la ligne de sélection est sollicitée.

On peut encore supprimer un transistor, pour n'utiliser que la charge et décharge de la capacité  $C$ .

La tension de la ligne de sélection doit être faible à la lecture pour éviter de fausses inscriptions, alors on a utilisé deux lignes de sélection : écriture, lecture.

Enfin la cellule la plus simple comprend un seul t.mos.

L'information est mémorisée dans sa capacité d'entrée à l'écriture on doit débloquent le mos et porter <sup>l'entrée</sup> au bon niveau. La lecture se fait en utilisant la décharge de  $C$ .

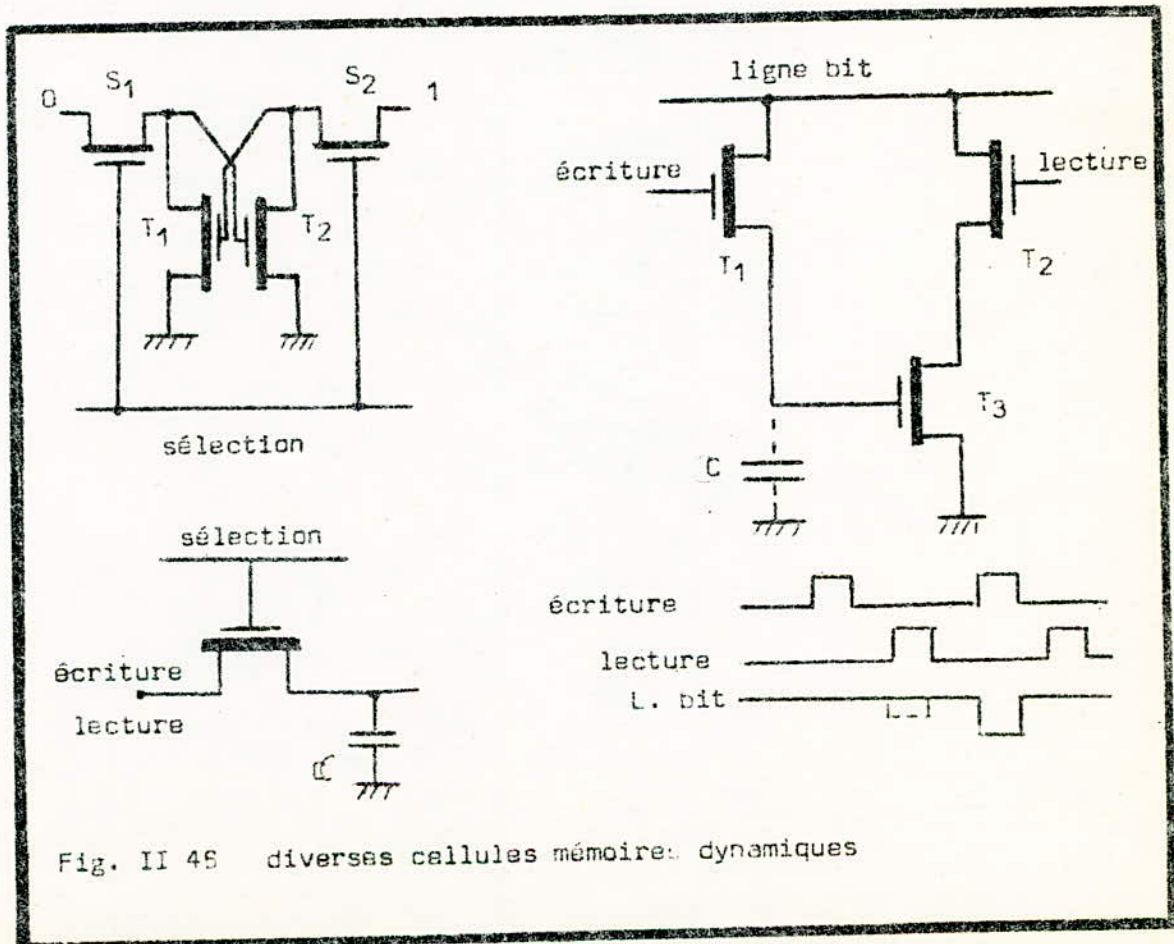


Fig. II 46 diverses cellules mémoire: dynamiques

- 4.1. - Introduction
- 4.2. - Cas des mos à enrichissement
- 4.3. - Cas des C.Mos

### 5.1. - Introduction :

Quoique le développement des Tmos aille croissant, l'utilisation de circuit à transistors bipolaires est loin d'être abandonnée, surtout quand ils ont l'avantage de la vitesse. Alors, il arrive que l'on soit fréquemment amené à utiliser ces deux techniques dans un même montage.

Mais les sortances qu'elles fournissent sont différentes, ce qui entraîne l'utilisation de circuits adaptateurs pour passer d'une technique à l'autre sans difficulté.

Ce rôle d'adaptateur est tenu par les interfaces.

Les interfaces se placent entre les circuits à transistors bipolaires et les circuits à transistors mos.

Comparons les caractéristiques électriques de la logique à t.mos à celles de la bipolaire la plus utilisée la T T L :

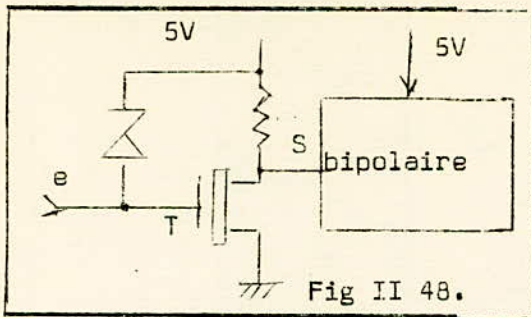
	Alimentation	Niveau "0"	Niveau "1"	excursion
Mos (P)	V <sub>dd</sub> = -13 V V <sub>g</sub> = -27 V	- 0,2 V	- 12 V	- 11,8 V
C.mos	V <sub>dd</sub> = 10 V V <sub>g</sub> = 10 V	0V	10 V	12 V
T T L	+ 5 V	0,3 V	3,5 V	3,2 V

Comme on le voit les excursions sont nettement différentes dans les différentes techniques, (on arrive cependant à construire des C.mos dont les niveaux électriques peuvent être compatibles avec ceux des bipolaires), on a donc recours aux interfaces.



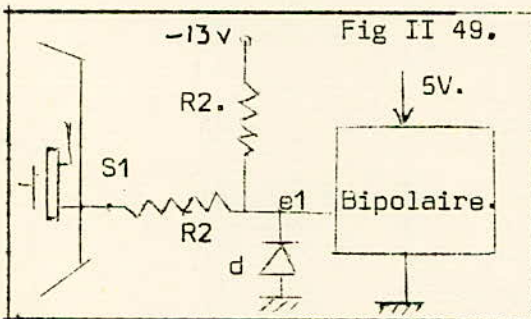
#### 4.2 - Cas des mos à enrichissement

Pour passer d'un circuit à t.mos vers des bipolaires on peut utiliser un mos qui serve d'interrupteur. figure II 48.



- La sortie S est à 5 V quand le mos T est bloqué, et à la masse quand il conduit.

ou alors on utilise un diviseur de tension résistif, figure II 49

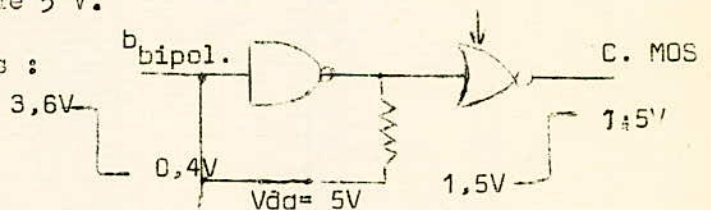


- la diode d sert à maintenir l'entrée du circuit des bipolaires supérieure à la masse.
- quand  $S1 = -13$  V  
 $e_1 = 0$  (grâce à d)
- quand  $S1 = +13$ ,  $e_1 > 0$ . où  $R1 \ll R2$

#### 4.3. - Cas des C.mos

Le passage d'un circuit c.mos vers les bipolaires (ou l'inverse) s'effectue plus facilement, car les C.mos peuvent fonctionner avec une alimentation de 3 à 15 V et souvent de 5 V.

- Liaison : bipolaire - C.mos :



La liaison est directe.

On utilise une faible résistance pour

porter l'entrée du C.mos à Vdd car le bipolaire ne fournit que 3,6 V alors que l'immunité du C.mos est de 3,5

- Liaison C.mos bipolaire.

Le C.mos fournit 4,4 V en sortie (pour une alimentation de 4,5 V) alors que les bipolaires commutent à + 2 V. Une liaison directe est donc suffisante.

Mais pour l'état "0" la T T L a besoin de 1,6 n A sous 0,8 V. Les C.mos débitent peu, il faudrait bien étudier le débit en courant de la liaison directe.

- B I B L I O G R A P H I E -

- 1 - A. Petitchlerc : "électronique physique des semi-conducteurs"  
(ed.Gauthier-Villards).
- 2 - R. Legros : "Les semi-conducteurs" (ed. Masson)
- 3 - H. Lilien : "Circuits intégrés nos" (ed. Radio)
- 4 - "Techniques Philips " (J.A van Nielen, L.M. Vander Steen
- 5 - "Onde électrique" H. Martinot, P. Rossel, M. Salviac  
(V.50 - Fasc.9 octobre 70)
- 6 - "Onde électrique" K Goser : (V 51. Fasc.6 Juin 71)
- 7 - Motorola - (Mc Mos Hand book).