

REPUBLIQUE ALGERIENNE DEMOCRATIQUE ET POPULAIRE
MINISTERE DE L'ENSEIGNEMENT SUPERIEUR ET DE LA RECHERCHE SCIENTIFIQUE



Schlumberger

**École Nationale Polytechnique
Département d'Électronique**

PROJET DE FIN D'ETUDES

En vue de l'obtention du diplôme D'ingénieur d'État en Électronique

Thème

ETUDE ET QUALIFICATION DES CONVERTISSEURS ANALOGIQUE-DIGITAL EN HAUTE TEMPERATURE

Proposé et dirigé par :

Pr. L.HAMAMI (ENP)

M. F.BARBARA (SRPC)

Réalisé par :

TOUMI Mohamed Seghir Hamza

Promotion : Septembre 2007

المخلص

تم تحقيق هذه الدراسة في المركز التكنولوجي Schlumberger Riboud Product Center لغرض دراسة تأثير درجة الحرارة على أجهزة ADC : ADS1244 من Texas Instruments ,THS1030 من Analog Devices , التي تستعمل في الميدان البترولي تحت ضغط و درجات حرارة عالية. بيتا خلال هذه التجارب مدى تأثير تكنولوجيا أجهزة ADC لتحمل درجات الحرارة العالية و هذا بعد ذكر و شرح التجارب المختلفة و المتعددة التي قمنا بها, كالبرامج الآلية ب: C و VHDL و MATLAB لإستغلال النتائج المحصل عليها , و كذلك مختلف الأجهزة الملائمة لتقييم مركبات ADC. **كلمات المفاتيح:** CAN, ADC, التجارب في درجات الحرارة العالية, أداء أجهزة ADC, ENOB, التكنولوجيا في الميدان البترولي, ADS1244, THS1030, AD7690.

Résumé

Ce mémoire a été effectué au sein de Schlumberger, compagnie de services pétroliers, qui utilise l'électronique dans des conditions sévères en termes de pression et de température. Nous nous sommes intéressés à l'influence de la température sur les convertisseurs analogique-numérique, en étudiant les phénomènes sévissant en haute température. Nous nous sommes, pour cela, initiés aux convertisseurs analogique-numérique, et aux différents procédés de qualification de ces derniers. Nous avons montré différentes techniques permettant la détermination des caractéristiques des ADC, dont les plus importantes sont : la résolution « ENOB », la vitesse de conversion, et la consommation. Et ce, pour trois ADC de familles et de caractéristiques différentes. En mettant en évidence tous les moyens utilisés, du point de vue matériel : cartes d'évaluations, appareillages de mesure et dispositifs de set up, et du point de vue logiciel : les protocoles de transfert de données et programmes en C, en VHDL et MATLAB, utilisés pour le traitement et le transfert des données. Nous avons finalement constaté que l'influence de la température était loin d'être négligeable, et son importance dépendait de la technologie du composant, comme l'ont montré les tests effectués sur les convertisseurs : ADS1244 de Texas Instruments, le THS1030 de Texas Instruments et l'AD7690 d'Analog Devices.

Mots clés : *Convertisseurs analogiques-numérique, CAN, ADC, tests en température, électronique en haute température, performance des CAN, EOB, cartes d'évaluation, technologie dans les forages pétroliers, ADS1244, THS1030, AD7690.*

Abstract

This project carried out within the Schlumberger Riboud Product Center, concerns the study and the evaluation of the performance in high temperature condition of three analog to digital converters. Explaining the different steps of the set up and qualification procedures, showing the material used: evaluation boards, measurement tools and set up components, and the software used: the programs in C, VHDL and MATLAB for the data retrieval and treatment. We found that the effect of the high temperature on ADCs was dependant to the technology used, as shown in the results obtained for the test of: ADS1244 of TI, THS1030 of TI and AD7690 of Analog Devices.

Key words: *Analog to digital converters, tests in high temperature, electronics in high temperature, ADCs' performance, ENOB, evaluation boards, technology in oil wells, ADS1244, THS1030, AD7690.*

Remerciements

Je tiens à exprimer mes vifs remerciements à mes promoteurs Mme L.Hamami et M. F.Barbara, pour m'avoir proposé ce sujet, prodigué leurs précieux conseils tout au long de mon travail, leur aide et leur confiance.

Je remercie très chaleureusement les membres du jury pour l'honneur qu'ils m'ont fait en acceptant d'être les rapporteurs de ce mémoire.

Je remercie aussi tous mes enseignants de l'École Nationale Polytechnique d'Alger, pour le savoir qu'ils m'ont transmis, leur disponibilité et leur gentillesse.

Je tiens à remercier tous ceux qui ont participé de près ou de loin à la réalisation de ce modeste travail, en particulier C. Le Jeune et K. Louati, qu'ils trouvent ici l'expression de toute ma gratitude.

Enfin, j'aimerais adresser mes plus fervents remerciements à mes parents, qui m'ont inculqué le goût du savoir et la valeur du travail bien fait.

Je dédie ce travail à :

mes très chers parents ;

ma très chère sœur ;

tous les membres de ma famille ;

mes amis et tous les membres de ma promotion.

Avec toute mon affection

Table des matières :

<i>Table des figures</i>	<i>xiii</i>
<i>Liste des Tableaux</i>	<i>xvii</i>
<i>Sigles et abréviations</i>	<i>xix</i>
<i>Symboles</i>	<i>xxi</i>
<i>Introduction</i>	<i>xxiii</i>
Chapitre I Présentation de l'entreprise	1
I. 1. Historique :	1
I. 2. Organisation :	1
I. 2. 1. Schlumberger Oilfield Services :	1
I. 2. 2. WesternGeco :	3
I. 3. Schlumberger Riboud Product Centre :	4
I. 3. 1. Organisation : Groupe Techno	4
I. 3. 2. Le personnel :	5
I. 3. 3. La mission du centre :	6
I. 3. 4. Les produits et services :	6
Chapitre II L'électronique en haute température	7
II. 1. Généralités :	7
II. 2. Les mécanismes de défaillance :	7
II. 2. 1. Les déformations thermomécaniques :	7
II. 2. 2. La diffusion :	8
II. 2. 3. L'électromigration :	9
II. 3. Les effets à court terme (La performance) :	11
II. 3. 1. Les composants MOSFET:	11
II. 3. 2. Les composants bipolaires :	15
II. 4. Les effets à long terme :	15
Chapitre III Convertisseurs analogique-digital	17
III. 1. Les types de convertisseurs A/N :	17
III. 1. 1. Les CAN Série :	17
III. 1. 2. CAN parallèle (flash) :	19
III. 1. 3. CAN subranging ou pipeline :	20
III. 1. 4. CAN Sigma Delta $\Sigma\Delta$:	20
III. 1. 5. Récapitulatif :	23
III. 2. Notions théoriques sur la conversion :	23
III. 2. 1. La quantification :	23
III. 2. 2. Définitions :	24

III. 2. 3. Erreurs de conversion :	25
Chapitre IV Plan de travail et sélection des ADCs	29
IV. 1. Plan de travail :	29
IV. 2. Sélection des composants :	31
IV. 3. Set up et Tests :	32
IV. 3. 1. Le Set up :	32
IV. 3. 2. Les tests :	33
Chapitre V Le convertisseur ADS1244 de TI	37
V. 1. Description du convertisseur:	37
V. 2. Propriétés :	38
V. 2. 1. Sensibilité aux décharges électrostatiques (ESD) :	38
V. 2. 2. Configuration :	38
V. 2. 3. Caractéristiques électriques :	39
V. 3. Fonctionnement :	43
V. 3. 1. Les tensions d'entrée analogiques :	43
V. 3. 2. Le dispositif de protection anti-ESD :	45
V. 3. 3. Les tensions de référence :	45
V. 3. 4. L'horloge système (CLK) :	46
V. 3. 5. DATA READY/DATA OUPUT ($\overline{\text{DRDY}}$ / DOUT):	46
V. 3. 6. L'horloge SCLK :	46
V. 3. 7. La réponse en fréquence :	46
V. 3. 8. Le temps d'établissement :	47
V. 3. 9. La mise sous tension :	47
V. 3. 10. Le format des données :	48
V. 3. 11. La récupération des codes :	49
V. 3. 12. Autocalibration :	49
V. 3. 13. Le SLEEP MODE (mode veille) :	50
V. 4. Conditions maximales tolérées :	51
V. 5. La carte d'évaluation ADS1244EVM :	52
V. 5. 1. Introduction :	52
V. 5. 2. Description du circuit :	52
V. 5. 3. Les capacités de filtrage :	54
V. 6. La carte d'interface HPA-MCU :	57
V. 6. 1. Présentation :	57
V. 6. 2. Description :	57
V. 7. La carte de développement dsPICDEM™ 1.1 :	61
V. 7. 1. Introduction :	61
V. 7. 2. Description :	62
V. 7. 3. MPLAB IDE v7.60 :	62
V. 8. Le Set up :	63
V. 8. 1. Le côté matériel :	63
V. 8. 2. La programmation du dsPIC :	66
V. 8. 3. Le traitement sur PC :	72
V. 9. Les tests :	81
V. 9. 1. Les tests en statique :	81
V. 9. 2. Les tests en dynamique :	83
V. 10. Les résultats :	83
V. 10. 1. Les tests en statique (DC) :	84

V. 10. 2. Les tests en dynamique (AC) :	88
V. 11. Interprétations :	90
V. 11. 1. Le cas statique :	90
V. 11. 2. Le cas dynamique :	94
V. 12. Les difficultés rencontrées lors de la qualification :	95
Chapitre VI Le convertisseur THS1030 de TI	97
VI. 1. Présentation :	97
VI. 2. Le Set up :	98
VI. 2. 1. Le côté matériel :	98
VI. 2. 2. Le côté logiciel :	99
VI. 3. Les tests :	100
Chapitre VII Le convertisseur AD7690 d'Analog Devices	105
VII. 1. Présentation :	105
VII. 2. Le Set up :	107
VII. 3. Les tests :	109
VII. 3. 1. Les tests à 25°C :	109
VII. 3. 2. Les tests en haute température :	110
VII. 4. Interprétations :	113
Conclusion générale	115
ANNEXES	
ANNEXE A	I
ANNEXE B	XI
ANNEXE C	XV
ANNEXE D	IXX
ANNEXE E	XXIII
ANNEXE F	XXXV
ANNEXE G	XXXIX
ANNEXE H	XLIII
ANNEXE I	XLVII
ANNEXE J	LI
ANNEXE K	LV
ANNEXE L	LIX
ANNEXE L	LXV
Bibliographie	LXIX

Table des figures :

Chapitre I

Figure I-1	Les Géomarkets de Schlumberger OFS	2
Figure I-2	Les Segments Schlumberger OFS	3
Figure I-3	Organisation du centre SRPC	4
Figure I-4	Répartition du personnel à SRPC	5

Chapitre II

Figure II-1	Variation du CTE en fonction de la température	8
Figure II-2	Conséquences de l'électromigration	10
Figure II-3	Variation de la tension de seuil avec la température	12
Figure II-4	Variation de la mobilité avec la température	12
Figure II-5	Les courants de fuite	13
Figure II-6	Variation du courant de fuite avec la température	13
Figure II-7	Évolution du temps de retard avec la température	14
Figure II-8	Structure parasite provoquant un latch-up	14

Chapitre III

Figure III-1	CAN à double rampe	18
Figure III-2	CAN à compensation de charges	18
Figure III-3	CAN à approximations successives	19
Figure III-4	CAN parallèle	20
Figure III-5	Schéma du convertisseur Sigma Delta	21
Figure III-6	Tensions de conversion avec un Sigma Delta	21
Figure III-7	Convertisseur Sigma Delta du second ordre	22
Figure III-8	Erreur de quantification	24
Figure III-9	Erreur de Gain et d'Offset	25
Figure III-10	Erreur de linéarité différentielle	25
Figure III-11	Non-monotonie et codes manquants	26
Figure III-12	Erreur d'ouverture	27

Chapitre IV

Figure IV-1	Plan de travail	31
Figure IV-2	Isolation thermique de la carte	35
Figure IV-3	Schéma du Set up	35

Chapitre V

Figure V-1	Configuration des pins de l'ADS 1244	38
Figure V-2	Caractéristiques courant-tension	51
Figure V-3	Principales caractéristiques de l'ADS1244	42
Figure V-4	Schéma de principe de l'ADS1244	43
Figure V-5	Structure d'entrée simplifiée	44
Figure V-6	Utilité du montage	44

Figure V-7	Schéma d'entrée de la référence	45
Figure V-8	Réponses fréquentielles	47
Figure V-9	Le temps de mise en route	48
Figure V-10	La récupération des codes	49
Figure V-11	Autocalibration	50
Figure V-12	Le SLEEP mode	51
Figure V-13	Package de l'ADS1244	51
Figure V-14	Les connecteurs de l'ADS1244EVM	53
Figure V-15	Carte d'évaluation ADS1244EVM	55
Figure V-16	Schéma de la carte d'évaluation ADS1244EVM	56
Figure V-17	Schéma de la carte HPA-MCU Interface	60
Figure V-18	Carte de développement dsPICDEM 1.1	51
Figure V-19	Connexion dsPICDEM 1.1 au PC	62
Figure V-20	Le cycle de programmation	63
Figure V-21	Fenêtre de travail MPLAB IDE	66
Figure V-22	Organigramme de programmation du dsPIC	51
Figure V-23	Cas d'un nombre de périodes qui n'est pas entier	75
Figure V-24	Spéctre pour un nombre de périodes non-entier	76
Figure V-25	Signal et spéctre dans le cas d'un nombre entier de périodes	76
Figure V-26	Fenêtrage dans le domaine temporel	80
Figure V-27	Principe de la méthode	81
Figure V-28	Préparation de la carte pour le test	82
Figure V-29	Chauffage de la carte	82
Figure V-30	Set up final et test	82
Figure V-31	Performances ADS1244	85
Figure V-32	Histogrammes avec $V_{in}=1,2 V$	85
Figure V-33	Variation de l'ENOB statique avec la température pour l'ADS1244	87
Figure V-34	Variation du SNR et du THD avec la température pour l'ADS1244	89
Figure V-35	Variation de l'ENOB dynamique avec la température pour l'ADS1244	90
Figure V-36	Influence du champ magnétique	91
Figure V-37	Blindage	92
Figure V-38	Figure schématique de la procédure d'échantillonnage	92
Figure V-39	Courant de fuite lors de l'échantillonnage	93
Figure V-40	Destruction de la carte après le chauffage	96

Chapitre VI

Figure VI-1	Alimentation de la carte pour un ENOB max	100
Figure VI-2	Évolution de l'ENOB en fonction de la température et de la tension d'entrée	101
Figure VI-3	Connexion des deux cartes	102

Chapitre VII

Figure VII-1	Configuration des pins de l'AD7690	106
Figure VII-2	Interfaçage de la carte d'évaluation	106
Figure VII-3	Schéma de mesure des courants de consommation	107
Figure VII-4	Interface graphique du logiciel ADI SAR ADCs	108
Figure VII-5	Variation de l'ENOB statique de l'AD7690 en fonction de la tension d'entrée	109

ANNEXE A

- Figure A-1 Caractéristiques de l'ADS1244 en DC à 25°C et REF non stabilisée _____ IV
Figure A-2 Caractéristiques de l'ADS1244 en température en DC avec REF stabilisée __ VIII
Figure A-3 Performances de l'ADS1244 en AC en fonction de la température _____ IX

ANNEXE B

- Figure B-1 Performance du THS1030 en DC en fonction de la température _____ XIV

ANNEXE C

- Figure C-1 Performance AD7690 en DC à 25°C _____ XVIII

ANNEXE H

- Figure H-1 Acquisition signal dont le nombre de périodes n'est pas entier _____ XLV
Figure H-2 Acquisition signal dont le nombre de périodes est entier _____ XLV
Figure H-3 Fenêtrage _____ XLV
Figure H-4 Exemples des fenêtres les plus utilisées _____ XLVI
Figure H-5 Les fenêtre dans le domaine fréquentiel _____ XLVI

ANNEXE I

- Figure I-1 Carte dsPICDEM 1.1 _____ XLIX

Liste des tableaux :

Chapitre II

Tableau II-1 Variation de la tension de saturation collecteur-émetteur avec la température 15

Chapitre III

Tableau III-1 Tableau récapitulatif des différentes architectures de CAN _____ 23

Chapitre IV

Tableau IV-1 Les ADCs sélectionnés _____ 32

Chapitre V

Tableau V-1 Configuration des pins de l'ADS1244 _____ 39

Tableau V-2 Caractéristiques électriques de l'ADS1244 _____ 41

Tableau V-3 Codes de sortie de l'ADS1244 _____ 48

Tableau V-4 Conditions maximales tolérées _____ 51

Tableau V-5 Différents Switch de l'ADS1244EVM _____ 54

Tableau V-6 Connecteurs de l'alimentation _____ 58

Tableau V-7 Sites de conditionnement _____ 58

Tableau V-8 Les entrées/sorties digitales _____ 59

Tableau V-9 Tensions disponibles sur les connecteurs d'alimentation _____ 59

Tableau V-10 Comparaison des performances avec sans stabiliser la REF _____ 85

Tableau V-11 Évolution des paramètres principaux avec la température _____ 87

Tableau V-12 Les performances en dynamique et leur évolution avec la température _____ 87

Chapitre VI

Tableau VI-1 Résultats du test en température du THS1030 _____ 101

Chapitre VII

Tableau VII-1 Codes de sortie de l'AD7690 _____ 105

Tableau VII-2 Test à 25°C de l'AD7690 _____ 109

Tableau VII-3 Tension de sortie de l'AD7690 avec la température _____ 110

Tableau VII-4 Tension de sortie de l'AD7690 à 132°C en fonction de la tension d'entrée 111

Tableau VII-5 Tension de sortie de l'AD7690 à 188°C en fonction de la fréquence
d'échantillonnage _____ 112

Tableau VII-6 Consommation de l'AD7690 en fonction de la température _____ 113

ANNEXE A

Tableau A-1 Composants de la carte dsPICDEM1.1 _____ III

Tableau A-2 Composants de la carte dsPICDEM1.1 _____ V

Tableau A-3 Composants de la carte dsPICDEM1.1 _____ IX

ANNEXE B

Tableau B-1 Composants de la carte dsPICDEM1.1 _____ XIII

ANNEXE C

Tableau C-1 Composants de la carte dsPICDEM1.1 _____ XVII

ANNEXE D

Tableau D-1 Composants de la carte dsPICDEM1.1 _____ XXII

ANNEXE I

Tableau I-1 Composants de la carte dsPICDEM1.1 _____ XLIX

Sigles et abréviations :

°C	Degrès Celsius
°K	Degrès Kelvin
A/N	Analogique/Numérique
AD	Analog Devices
ADC	Analog to Digital Converter
AGND	Masse analogique
AVDD	Tension d'alimentation analogique
CAN	Convertisseur Analogique-Numérique
CAN	Controller Area Network
CLK	Clock
CMOS	Complementary Metal Oxide Semiconductor
CNA	Convertisseur Numérique-Analogique
COM	Communication Port
CTE	Coefficient of Thermal Expansion
DAC	Digital to Analog Converter
DGND	Masse digitale
DOUT	Data Output
DSP	Digital Signal Processor
dsPIC	Digital Signal Conrolers alliant structure de microcontrôleur et DSP
DVDD	Tension d'alimentation digitale
EFDS	Etudes et fabrication Dowell Schlumberger
ENOB	Effective Number Of Bits
EPS	Etudes et Production Schlumberger
ESD	Electrostatic Discharge
FFT	Fast Fourier Transform
FSR	Full Scale Ratio
GND	La masse
I/O	Input/Output
I2C	Inter-Integrated Circuit
ISO	International Organization for Standardization
LAM	Latin America

LSB	Least Significant Bit
MAX	Valeur maximale
McBSP	Multichannel Buffered Serial Port
MIN	Valeur minimale
MOS	Metal Oxide Semiconductor
MOSFET	Metal Oxide Semiconductor Field Effect Transistor
MSB	Most Significant Bit
MSOP	Mini Small Outline Plastic Packages
MTTF	Mean Time To Failure
NAM	North America
NMOS	Negative Metal Oxide Semiconductor
OFS	Oilfield Services
OSR	Over Sampling Ratio
OVR	Out-Of-Range Indicator
PC	Personal Computer
PIC	Microcontrôleurs de Microchip
PMOS	Positive Channel Metal Oxide Semiconductor
ppm	Part Per Million
REF	Référence
REFBS	Reference Bottom Sense
REFTS	Reference Top Sense
SAR	Successive Approximation Register
SCI	Serial Communication Interface
SCLK	Serial Clock
SNR	Signal To Noise Ratio
SPI	Serial Peripheral Interface
SPS	Sample Per Second
SRPC	Schlumberger Riboud Product Center
STS	Services Techniques Schlumberger
TECHNO	Technological
TI	Texas Instruments
TYP	Valeur typique
UART	Universal Asynchronous Receiver Transmitter
USB	Universal Serial Bus

Symboles :

C_i	Concentration de i
D^m_i	Coefficient de diffusion de i dans m ($\text{m}^2 \text{s}^{-1}$)
E_a	L'énergie d'activation
eZ	La charge effective de l'atome migrant
Fé_{ch}	Fréquence d'échantillonnage
g_m	La transconductance
I_a	Courant analogique consommé
I_c	Le courant du collecteur
I_d	Courant digital consommé
J_c	Le flux atomique dû au courant
J_i	Densité de courant des particules de i ($\text{moles s}^{-1} \text{m}^{-2}$)
k	La constante de Boltzmann telle que $k=8,16 \cdot 10^{-5} \text{ eV} / \text{K}$
N	La concentration des atomes
ρ	La résistivité du conducteur
V₀	Amplitude de la sinusoïde
V_{CEsat}	Tension de saturation collecteur-émetteur
V_{IH}	Voltage Input High
V_{IL}	Voltage Input Low
V_{OH}	Voltage Output High
V_{OL}	Voltage Output Low
V_{ref}	La tension de référence
V_{th}	La tension thermique

Introduction :

Ce document rapporte le travail de mon projet de fin d'études, effectué, durant un stage de six mois, au sein de la compagnie Schlumberger, dans son centre technologique d'Études et de Production à Clamart : Schlumberger Riboud Product Center.

Compagnie de services pétroliers, Schlumberger développe dans ses centres d'Études des solutions technologiques, en vue d'améliorer ses outils de prospection afin de fournir, toujours, de meilleurs services à ses clients. En constante quête de perfectionnement, la compagnie privilégie l'innovation et la créativité, en essayant d'utiliser les dernières découvertes technologiques dans ses produits. Elle se voit cependant dans l'obligation de s'assurer que ces technologies employées restent stables en performance, à ses conditions de travail.

Travaillant dans la prospection pétrolière, la compagnie propose des services de mesure de paramètres dans des puits et forages pétroliers. Ses outils sont par conséquent exposés à des conditions très sévères de pression et de température. D'où l'importance du travail de ses centres technologiques, comme celui de Clamart, dans la qualification des technologies utilisées dans les conditions de travail. Étudiant tous les aspects, dont les plus importants sont les aspects mécaniques et électroniques, Schlumberger se livre à toute sorte de tests sur tous ces composants, afin de les évaluer. Et ainsi pouvoir donner des réponses de validation en cas de succès, ou de solutions d'amélioration en cas de résultats non-convaincants.

Nous nous sommes intéressés, dans ce présent travail, aux convertisseurs analogique-digital, du point de vue de leur qualification. Ainsi, après une brève présentation de Schlumberger dans le chapitre I, nous avons commencé par introduire les effets de la haute température sur les composants électroniques, dans le chapitre II, qui nous permettront de comprendre et de justifier les tests qui seront effectués. Une étude théorique introduisant les ADCs fera l'objet du 3^{ème} chapitre, nous aidant à comprendre leur fonctionnement, leurs différents types, ainsi que les paramètres caractérisant ces derniers, et qui seront exploités lors des tests.

Dans le chapitre IV, nous justifierons le choix des convertisseurs, ainsi que le plan de travail choisi et les méthodes de tests. Ces tests seront décrits à travers les chapitres V à VII. Nous clôturerons ce rapport par une discussion des résultats obtenus et donnons nos conclusions.

Chapitre I Présentation de l'entreprise

(Références principales pour ce chapitre : [21], [44])

I. 1. Historique :

Schlumberger Limited est la plus grande compagnie de services pétroliers. Elle fournit l'information, la technologie et les solutions à ses clients, travaillant dans le pétrole et le gaz naturel, pour en optimiser les performances. Fondée en 1926, la compagnie emploie aujourd'hui plus de 70000 personnes de 140 nationalités, dans 80 pays.

En 1926, les deux frères, Conrad et Marcel Schlumberger, découvrent un nouveau système de mesures permettant de décrire la nature du sous-sol. Ils ont montré que des mesures de résistance électrique effectuées en surface, permettaient de détecter la présence de dépôts de minéraux. En 1927, ils prouvent la possibilité de la mise en œuvre de ces mêmes principes au fond d'un puits. Ainsi, en utilisant des instruments de mesure à l'extrémité d'un câble conducteur « wire-line », ils ont pu identifier les couches contenant du pétrole. La technique du « logging » est née et pendant près de trente ans, la société s'est exclusivement consacrée à cette activité. Elle s'est ensuite vite diversifiée, pour être présente dans des secteurs comme l'électronique, la gestion des systèmes d'eau, d'air et d'électricité, ainsi que dans les télécommunications et les systèmes d'information. Elle a changé de stratégie aujourd'hui, pour se focaliser uniquement sur les domaines touchant à la prospection pétrolière.

I. 2. Organisation :

La compagnie comprend deux segments majeurs :

I. 2. 1. Schlumberger Oilfield Services :

Fournit un large éventail de produits et de services, allant de l'évaluation de la formation et le forage directionnel à la cimentation et la stimulation des puits, en passant par le

consulting, le software, le management de l'information et l'infrastructure IT qui constituent les bases opérationnelles des procédés industriels.

Cette branche représente environ les deux tiers du chiffre d'affaire du groupe. Schlumberger s'organise en 28 régions (Géomarkets), groupées en quatre grandes zones géographiques : Amérique du Nord (NAM), Amérique Latine (LAM), Europe, CIS & Afrique et Moyen Orient et Asie.

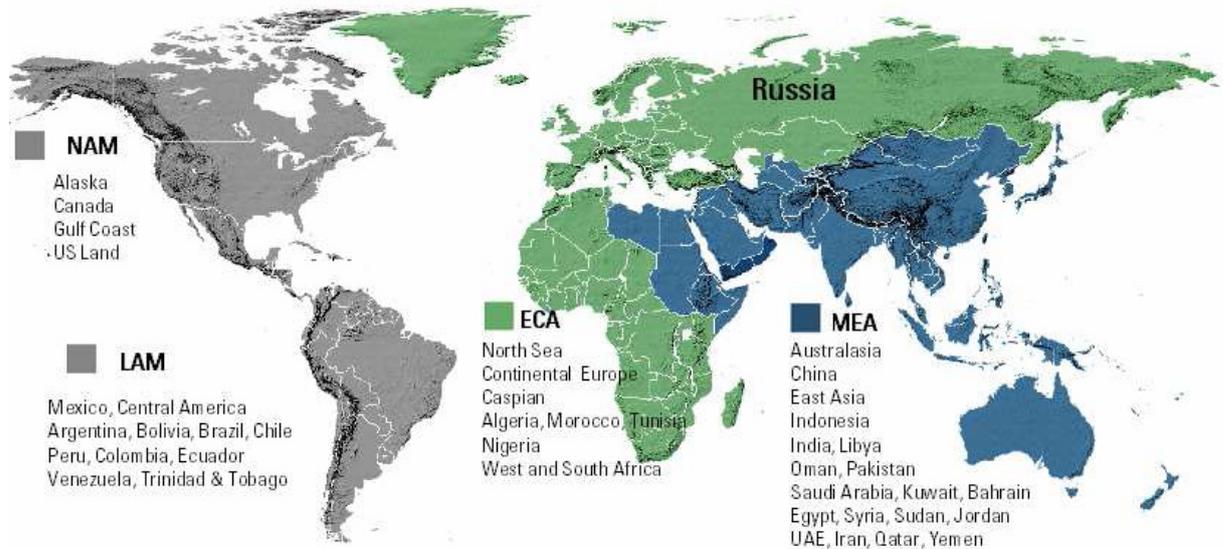


Figure I-1 Les Géomarkets de Schlumberger OFS [44]

Le segment Oilfield Services se décompose à son tour en plusieurs sous segments :

- Wireline : service fournissant l'information nécessaire à la caractérisation du réservoir, à la planification et au contrôle de la construction des puits ainsi qu'à l'évaluation de la production.
- Drilling & Measurement : service de forages dirigés de mesures et de « logging » en cours de forage.
- Well Services : optimisation de la production, services de cimentation et de stimulation de puits.
- Well Completion and Productivity : services d'essais de compléation et de production et d'activation des puits.
- Integrated Project Management : conseil, gestion des projets et études d'ingénierie mobilisant l'expertise des autres segments technologiques.

- Schlumberger Information Solution : solutions stratégiques intégrées comprenant des services de gestion de l'information, des technologies de l'information et une gamme complète de services d'experts.

Ces segments bénéficient de l'assistance de treize centres technologiques et de cinq centres de recherche.

I. 2. 2. WesternGeco :

La plus grande compagnie de sismique au monde. Elle fournit des services avancés en acquisition et traitement de données sismiques.

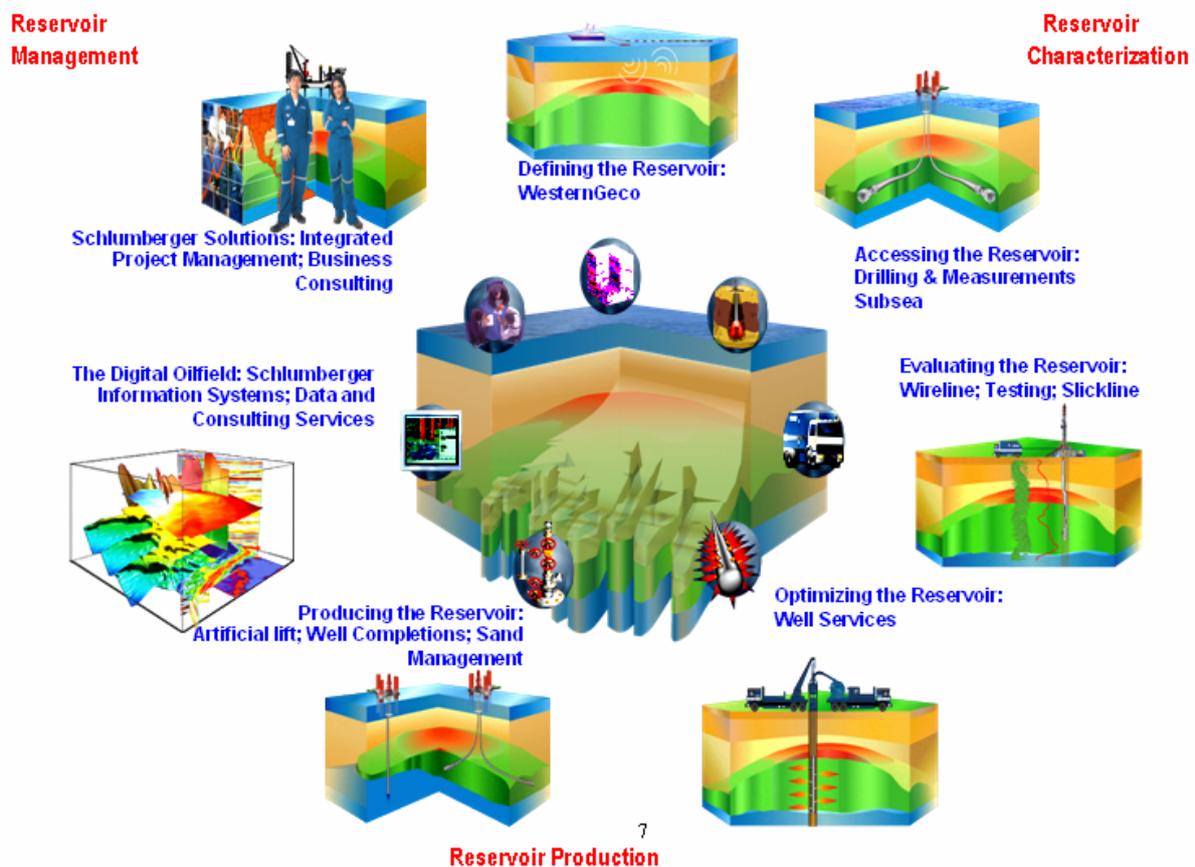


Figure I-2 Les Segments Schlumberger OFS [44]

I. 3. Schlumberger Riboud Product Centre :

Le SRPC situé à Clamart est une filiale Schlumberger qui regroupe trois sociétés :

- Etudes et productions Schlumberger (EPS)
- Etudes et fabrication Dowell Schlumberger (EFDS)
- Services Techniques Schlumberger (STS)

Ces trois centres appartiennent au secteur « Oilfield services » et constituent l'un des centres de production de la branche « Wireline and testing », créée en 1959, EPS Clamart a ensuite fusionné avec le site de Melun en 1989. Entre 1991 et 1994, le site est modernisé et rebaptisé SRPC, en hommage à Jean Riboud, qui fut désigné dirigeant du groupe en 1966 par les frères Schlumberger.

I. 3. 1. Organisation : Groupe Techno

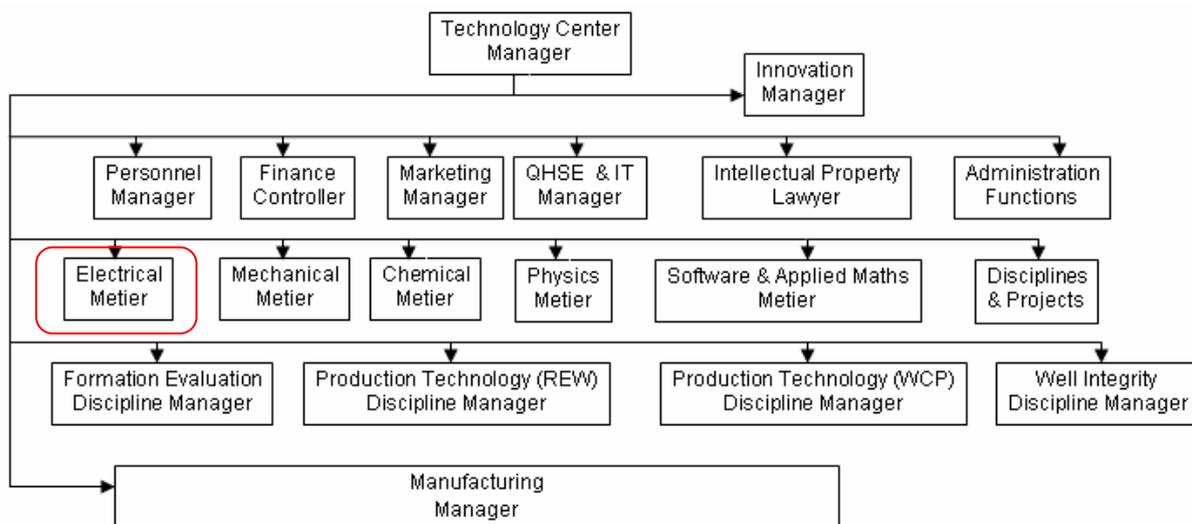


Figure I-3 Organisation du centre SRPC [21]

Le SRPC est constitué d'une partie Études et une partie Production. Dans chaque segment, des équipes multidisciplinaires sont formées en fonction des projets en cours : les membres de ces équipes appartiennent à différents métiers : Mécanique, Électrique, Physique/Chimie et Software. Ils seront réaffectés à d'autres projets, une fois le travail accompli sur le projet en question. Le chef de métier a un rôle de responsable fonctionnel et de suivi de carrière de personnes appartenant à son métier. En plus de ces départements, il existe des groupes technologiques pour chaque métier.

La partie Production, travaille sans distinction de segments. Elle se charge de fabriquer, monter, tester et évaluer les produits qui ont été conçus par la partie Études. Elle va également piloter la sous-traitance pour tous les segments.

Le Groupe TECHNO ELECTRIC (appartenant à Electrical Metier) : Il se charge de sélectionner les technologies qui vont bien sous des conditions sévères, et qualifier les composants pour le métier électrique. Il se compose de 8 personnes, en plus des prestataires et des stagiaires.

I. 3. 2. Le personnel :

La répartition en catégories socioprofessionnelles du SRPC, traduit bien l'activité du site et le profil hautement qualifié et très technique de son personnel.

SRPC est avant tout un centre d'études et de recherches pour l'amélioration et la conception des outils de Logging (Wireline et testing) et la mise au point des meilleurs procédés de cimentation des puits (Dowell). Ceci explique donc l'importance de la population d'ingénieurs et de cadres qui sont également chargés de gérer les achats de matériels et de pièces détachées pour les outils assemblés sur le site. Ces mêmes pièces détachées sont essentiellement fabriquées par sous-traitance, ce qui explique le nombre relativement faible d'ouvriers et de techniciens. Enfin, les dessinateurs sont chargés de concevoir les nouveaux outils et les ensembles électroniques.

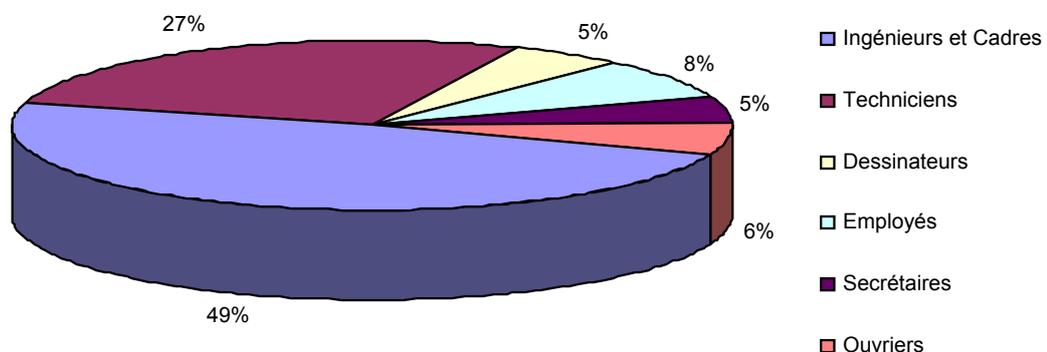


Figure I-4 Répartition du personnel à SRPC [44]

I. 3. 3. La mission du centre :

SRPC a pour mission de concevoir, développer et fabriquer des produits destinés aux activités de services pétroliers suivants :

- Réservoir Evaluation
- Réservoir Développement

Ces produits sont essentiellement fournis à Schlumberger Oilfield Services. Cependant, certains produits spécifiques sont conçus pour être vendus ou loués directement aux clients tels que des vannes de sécurité, des manomètres permanents et des équipements de mise en production temporaire. De plus, des produits sélectionnés (équipement d'essai de puits et de travail de câble) sont vendus de préférence sous leur forme standard, mais peuvent incorporer des modifications limitées pour répondre aux besoins du client.

I. 3. 4. Les produits et services :

Ils peuvent se regrouper selon les grandes familles suivantes, considérées dans le périmètre de certification ISO des activités SRPC :

- Les équipements d'évaluation des réservoirs : équipement de logging, pour l'évaluation en puits ouvert ou tubé.
- Les équipements de développement des réservoirs : équipements de test en surface, équipement de sécurité de tête de puits, systèmes de mise en production et de contrôle de réservoir, solution en cimentation et stimulation.

Chapitre II L'électronique en haute température

Dans ce chapitre nous allons justifier l'utilité des tests à venir en montrant l'effet de la haute température sur les circuits électroniques, à court terme influant sur la performance, ce qui sera l'objet de nos essais, et à long terme influant sur la fiabilité (ou durée de vie).

II. 1. Généralités :

Nous pouvons citer les points suivants, qui résument l'effet de l'augmentation de la température sur les matériaux [17] :

- La résistance des matériaux d'interconnexion et des contacts augmente.
- La résistance des matériaux isolants diminue, et donc les fuites augmentent.
- La conduction thermique :
 - diminue pour les bons conducteurs thermiques.
 - augmente pour les mauvais conducteurs thermiques.
- Le coefficient d'expansion thermique augmente.
- L'activité chimique et les interactions métallurgiques entre les matériaux augmentent.

II. 2. Les mécanismes de défaillance :

Certains phénomènes apparaissent en haute température, provoquant la dégradation des systèmes électroniques. Ces phénomènes sont connus sous le nom de : mécanismes de défaillance. (*Références utilisées : [2], [16], [17], [21], [33], [70], [71], [73], [74]*)

II. 2. 1. Les déformations thermomécaniques :

Les matériaux connaissent une expansion avec l'augmentation de la température. Cette expansion est différente d'un matériau à un autre et est exprimée par le coefficient

d'expansion thermique « CTE ». La valeur même du CTE augmente avec la température, comme indiqué sur la figure suivante :

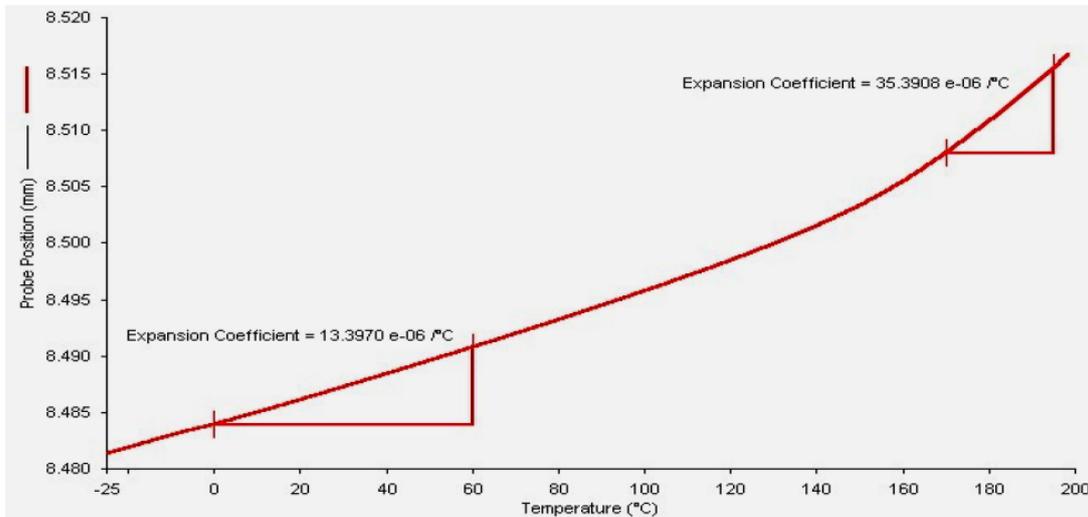


Figure II-1 Variation du CTE en fonction de la température [33]

Étant donné que le coefficient d'expansion thermique diffère d'un composant à un autre, il devient facile de deviner le problème qui se pose pour les liaisons hétérogènes, lors de l'augmentation de la température. Les éléments ne subissant pas une expansion identique connaissent des déformations et des fissurations sous l'action du stress mécanique. C'est donc le cas au sein des éléments intégrés, qui sont formés d'une multitude de composants interconnectés à base de matériaux différents.

II. 2. 2. La diffusion :

Elle désigne la migration d'espèces chimiques dans un milieu. Elle peut avoir lieu sous l'effet d'une force, chimique ou électrostatique par exemple. Comme elle peut être due au seul effet de l'agitation thermique, ce qui est le cas qui nous intéresse. Le mouvement est alors dit « Brownien » et la diffusion appelée : Autodiffusion.

La diffusion obéit aux lois empiriques de Fick confirmées théoriquement par Albert Einstein pour ses travaux sur les lois stochastique et statistique des grands nombres. Ainsi, la première loi de Fick énonce que : « **Le flux est proportionnel au gradient de concentration** ». Soit un milieu « m » dans lequel se trouve une espèce chimique « i ». Soit une surface « S ». Si $C_i(x, y, z)$ est la concentration de « i » en un point donné, on appelle

\vec{J}_i (molécules $s^{-1} m^{-2}$) le vecteur « densité de courant de particules » des particules de i .
Alors :

$$\vec{J}_i = -D_i^m \cdot \overrightarrow{grad}(C_i) \quad (II-1)$$

D_i^m ($m^2 s^{-1}$) est le coefficient de diffusion de « i » dans « m ». Ce dernier dépend de la température.

Étant donné que l'autodiffusion est due à l'agitation thermique, cette dernière est forcément activée par le terme D_i^m qui doit alors obéir à la loi d'Arrhenius (décrite ultérieurement) :

$$D_i^m(T) = D_{i_0}^m \cdot e^{-\frac{E_a}{kT}} \quad (II-2)$$

T : Température absolue en Kelvin.

$D_{i_0}^m$: Coefficient de diffusion à $T=0^\circ K$

Ainsi, le phénomène de diffusion s'accroît avec la température, conduisant ainsi à la détérioration des composants électroniques.

II. 2. 3. L'électromigration :

L'électromigration est le transport de matière dû au mouvement graduel des ions au sein d'un conducteur, sous l'effet d'un passage de courant. Ses effets sont importants dans le cas de fortes densités de courant. Ainsi, le mouvement de l'électron est transmis à l'ion avec lequel il est entré en collision et qui lui aussi transmet son mouvement par effet boule de neige aux ions environnants, provoquant ainsi le déplacement des atomes du conducteur. Des cassures ou des vides « Voids » peuvent alors se former, c'est le cas pour les fines interconnexions liant des transistors ou d'autres composants dans des circuits intégrés, résultant dans des circuits ouverts. La création de vides due au déplacement des atomes conduit à l'empilement de ces derniers ailleurs, sur le conducteur, créant ce que nous appelons des « Hillocks », provoquant parfois des interconnexions involontaires avec d'autres conducteurs, et donc des court-circuits.

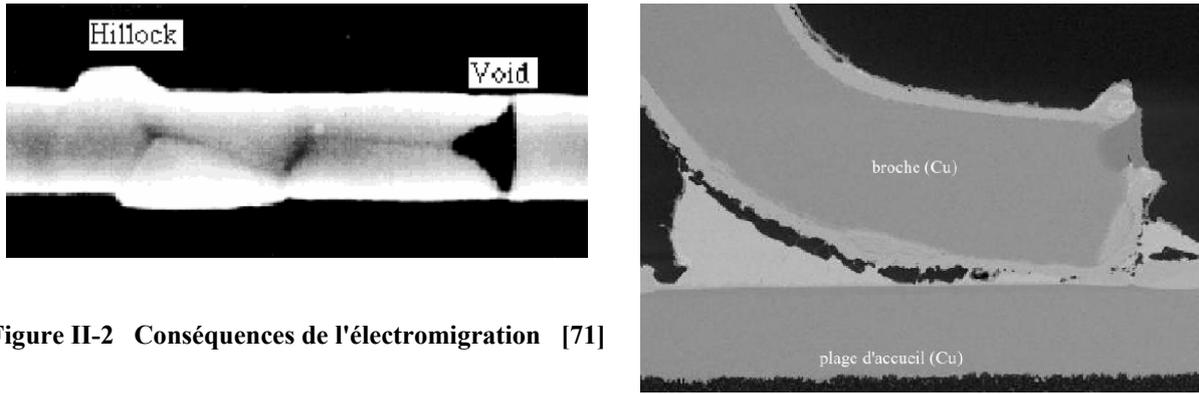


Figure II-2 Conséquences de l'électromigration [71]

Dans un conducteur idéal, les atomes sont arrangés dans une structure cristalline parfaite, diminuant ainsi la probabilité des collisions électron-atome. En réalité, les défauts dans la structure cristalline (imperfection de la symétrie), et l'agitation thermique des atomes autour de leur position, augmentent la probabilité des collisions électron-atome, et en particulier pour les interconnexions et les interfaces. Normalement, la quantité d'énergie apportée par les électrons lors de la collision reste faible, à cause de leur poids réduit, et ne permet donc pas de déplacer les atomes. Cependant, dans une situation à puissance élevée due à la haute température, l'agitation thermique augmente, ainsi que le nombre d'électrons, de sorte que l'électromigration devienne possible.

L'équation décrivant l'évolution des concentrations des atomes dans des segments d'interconnexions, est celle de l'équilibre des masses :

$$\frac{\partial N}{\partial t} + \nabla \cdot \vec{J} = 0 \quad (\text{II-3})$$

Avec :

$N(\vec{x}, t)$: Concentration des atomes en un point de coordonnées $\vec{x} = (x, y, z)$, et à un instant t .

J : Le flux atomique total au point de même coordonnées, issu de la somme des flux causés par les différentes forces de migration des atomes, dont les plus importantes sont celles induites par le courant et la température. Ainsi : le flux dû au courant s'écrit comme suit :

$$\vec{J}_c = \frac{N e Z D \rho}{k T} \vec{j} \quad (\text{II-4})$$

Où : eZ représente la charge effective de l'atome migrant, ρ la résistivité du conducteur à l'endroit où la migration de l'atome se produit, et j la densité de courant locale. D est le coefficient de diffusion, qui suit la loi d'Arrhenius, comme expliqué précédemment.

A la fin des années 1960, J.R. Black a développé un modèle empirique prenant en considération l'électromigration, afin d'estimer la durée de vie moyenne des interconnexions ou MTTF : Mean Time To Failure. Il en a déduit la formule suivante :

$$MTTF = A(J^{-n})e^{\frac{E_a}{kT}} \quad (\text{II-5})$$

Où : A est une constante dépendant de la surface de la section de l'interconnexion, J la densité de courant et n un facteur d'échelle égal à 2 selon Black, E_a l'énergie d'activation et k la constante de Boltzmann.

Il est clair que la température T et le courant J sont deux facteurs déterminants, lors de l'électromigration, de la durée de vie des composants électroniques. Et pour maintenir le MTTF qui diminue exponentiellement avec l'augmentation de la température, il est impératif de réduire le courant.

II. 3. Les effets à court terme (La performance) :

Nous constatons une dégradation des performances en haute température, provoquée par la variation d'un certain nombre de paramètres caractérisant le fonctionnement des composants électroniques. Nous citons les principales altérations sur les composants MOSFET et bipolaires. (*Références utilisées : [2], [17], [21], [74]*)

II. 3. 1. Les composants MOSFET:

II. 3. 1. 1. La tension de seuil :

Elle représente la tension minimale sur la grille, permettant la conduction. En général, elle diminue pour les NMOS et PMOS avec l'augmentation de la température, de 1,5 à 2 mV/°C.

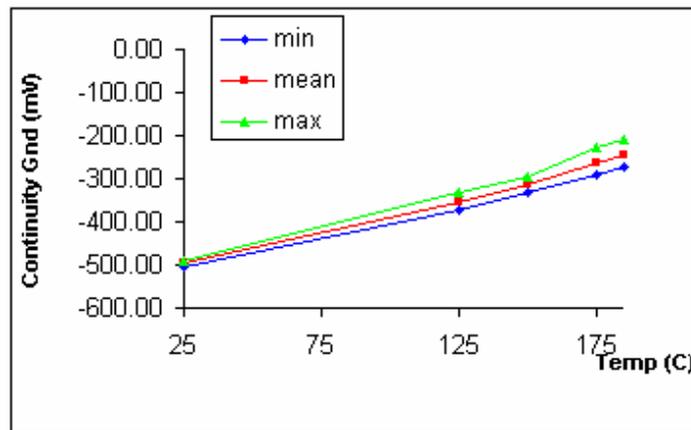


Figure II-3 Variation de la tension de seuil avec la température [17]

II. 3. 1. 2. La mobilité des porteurs de charge :

Elle est le rapport de la vitesse des porteurs par le champ électrique. Ainsi l'augmentation de la température et donc de l'agitation thermique conduit à la diminution de la mobilité dans les conducteurs, en augmentant le nombre de collisions entre porteurs.

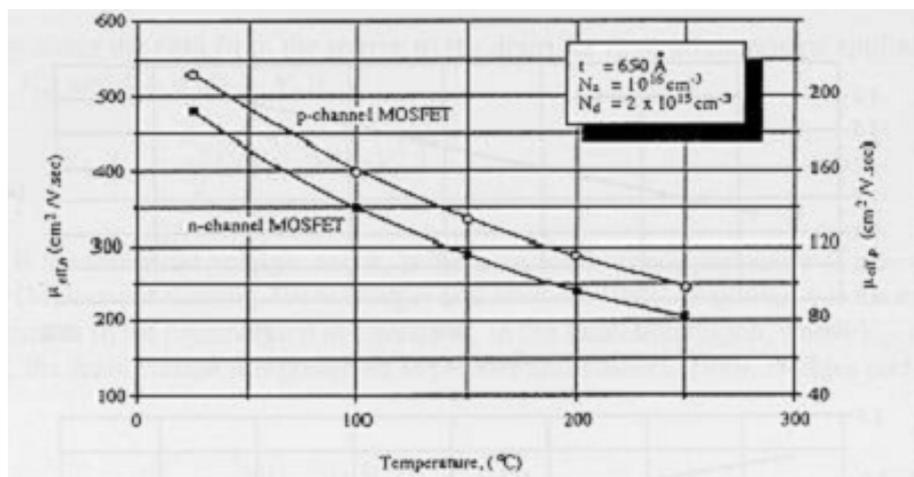


Figure II-4 Variation de la mobilité avec la température [17]

Les variations de la tension de seuil et de la mobilité affectent le courant de drain « i_D », la transconductance, et résistance drain-source.

II. 3. 1. 3. Le courant de fuite :

C'est un paramètre limitant du bon fonctionnement des composants MOSFET en haute température.

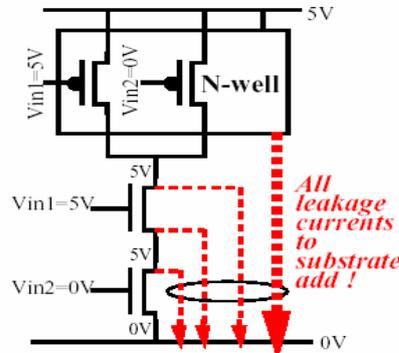


Figure II-5 Les courants de fuite [17]

Il dépend de la géométrie du transistor (la largeur du canal) et augmente avec la température. (Fig II-6)

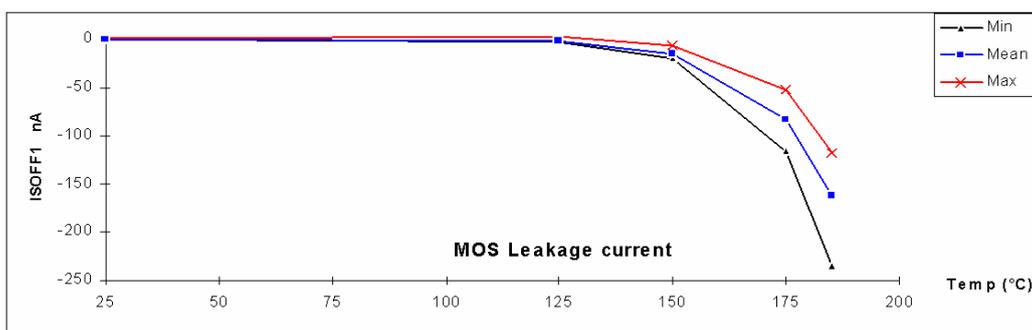


Figure II-6 Variation du courant de fuite avec la température [17]

II. 3. 1. 4. Temps de retard :

Il est dû à la charge et à la décharge des condensateurs au cours des mises à 1 et à 0. Il augmente avec un rapport de 1,67 entre 25°C et 200°C. Ce rapport représente donc la diminution de la fréquence d'horloge des applications utilisées à cette température, et donc l'augmentation du temps nécessaire à l'exécution d'opérations telles que la lecture et l'écriture.

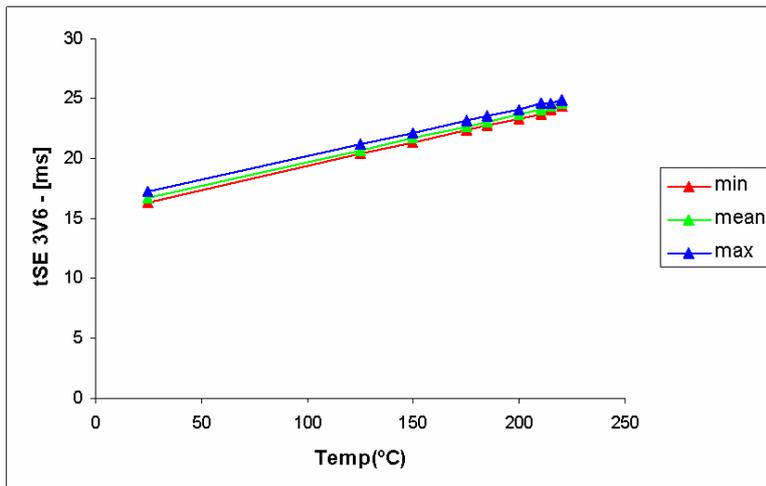


Figure II-7 Évolution du temps de retard avec la température [17]

II. 3. 1. 5. Le Latch-up :

Il n'est plus vraiment d'actualité. Le latch-up a pour origine une structure parasite apparaissant à la construction d'un circuit intégré.

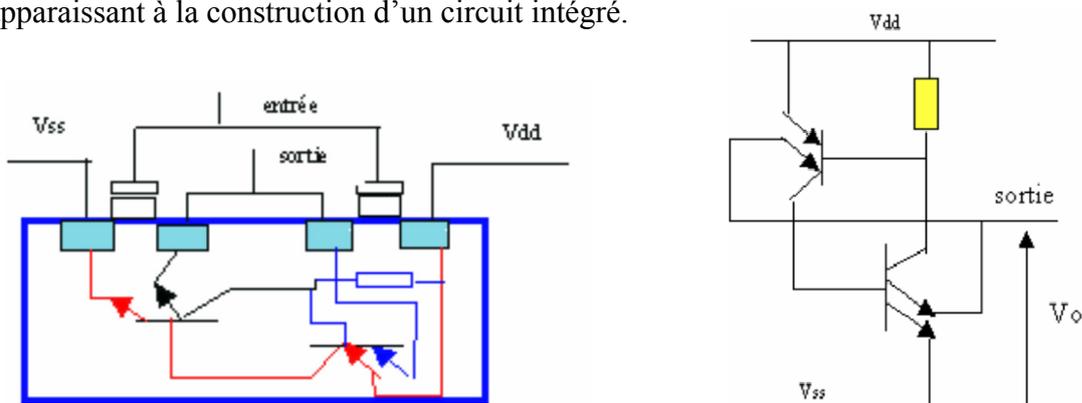


Figure II-8 Structure parasite provoquant un latch-up [2]

Cette structure parasite composée des jonctions N et P des transistors MOS forme un thyristor entre Vdd et Vss. Si le thyristor se déclenche, il court-circuite l'alimentation et cause des dégâts irréversibles sur le circuit intégré. Ce cas se présente si la tension d'entrée dépasse Vdd.

II. 3. 2. Les composants bipolaires :

- **La tension de saturation collecteur-émetteur** : Elle augmente avec la température. (Tab II-1)

Température (°C)	V_{CEsat} (V)
20	0,55
80	0,6
140	0,72
200	0,85

Tableau II-1 Variation de la tension de saturation collecteur-émetteur avec la température [17]

- **La tension thermique** : Elle rentre dans le calcul de la transconductance « g_m » :
 $g_m = I_c / V_{th}$ Où : V_{th} représente la tension thermique. Cette dernière est proportionnelle à la température : $V_{th} = k.T / e$. Avec : « k » la constante de Boltzmann et « e » la charge de l'électron.
- **La mobilité** : Rapport de la vitesse des porteurs de charge par le champ électrique causant le mouvement. Elle diminue avec la température.
- **Le gain en courant (β)** : Rapport du courant collecteur par le courant de base. Le gain augmente avec la température.
- **Le courant de fuite** : Pour des températures supérieures à 150°C, le courant de fuite émetteur-base double tous les 10°C.

II. 4. Les effets à long terme :

Les phénomènes précédents et les mécanismes de défaillance cités ont pour résultat, la dégradation des composants et la réduction de leur durée de vie. La réduction de la durée de vie (phénomène de vieillissement) se fait d'autant plus vite que la température est élevée, et

ce, de manière exponentielle suivant la loi d'Arrhenius qui est utilisée pour connaître la vitesse des réactions chimiques avec la température :

$$r = A.e^{-E_a / kT} \quad (\text{II-4})$$

Où : r : Le facteur d'accélération ou de vieillissement.

A : Facteur pré exponentiel.

k : constante de Boltzmann : $8,16.10^{-5} \text{ eV} / \text{K}$

T : Température absolue en degrés Kelvin.

E_a : Énergie d'activation nécessaire au déclenchement de toute réaction.

L'énergie d'activation dépend de la réaction, et donc dans notre cas du mécanisme de défaillance. Elle varie pour les systèmes électriques entre $0,8\text{eV}$ et 1eV .

Chapitre III Convertisseurs analogique-digital

Dans ce chapitre, nous nous initierons aux convertisseurs analogique-digital. Nous verrons les différents types, avec les différentes architectures et les caractéristiques de chacun. Nous verrons ensuite un ensemble de notions en rapport avec la conversion analogique-digital. Ces notions seront utilisées par la suite, lors de nos tests. (*Références utilisées : [32], [47], [48], [49], [50], [68]*)

III. 1. Les types de convertisseurs A/N :

De nombreuses architectures ont été inventées pour réaliser au mieux la conversion analogique-numérique. Ces dernières ont évolué pour donner le meilleur compromis coût/performances. Un des critères de comparaison entre les CAN est le « facteur de mérite », qui est le produit de 2 à la puissance du nombre de bits effectifs multiplié par la fréquence d'échantillonnage divisé par la puissance consommée [47] :

$$\text{Facteur de mérite} = 2^{ENOB} \times F_{\text{éch}} / P_{\text{consommée}} \quad (\text{III-1})$$

Les principales architectures rencontrées sont les architectures série, parallèle (flash), pipeline et Sigma-Delta ($\Sigma\Delta$).

III. 1. 1. Les CAN Série :

On distingue deux types : les CAN à intégration et les CAN à approximations successives.

III. 1. 1. 1. CAN à Intégration :

III. 1. 1. 1. 1. CAN à rampe :

Des convertisseurs à intégration, le plus utilisé, car il s'affranchit des erreurs et tolérances des composants, est le CAN à double rampe illustré par la **figure III-1**. La tension positive à mesurer est appliquée à travers l'interrupteur I à l'entrée de l'intégrateur pour une durée fixe t_I , mesurée par l'horloge. La tension de la capacité C décroît. À t_I , la logique de commande connecte l'entrée de l'intégrateur à la référence négative. La tension de la capacité C croît pendant que le compteur compte les impulsions de la même horloge. Le comparateur arrête le

compteur au passage à zéro de la tension de la sortie de l'intégrateur, ce qui mesure le temps t_2 , proportionnel à la tension d'entrée V_e . La précision de ce genre de CAN est indépendante des éventuelles variations de la fréquence de l'horloge ainsi que des variations dans le temps de charge de la capacité, étant donné que si variations il y a, celles-ci seront identiques pour les deux phases et donc se neutraliseront. Ainsi la tension mesurée à l'entrée sera : $V_e = \frac{t_2}{t_1} V_{ref}$

(III-2)

Avec t_1 et t_2 mesurés en nombre d'impulsions d'horloge.

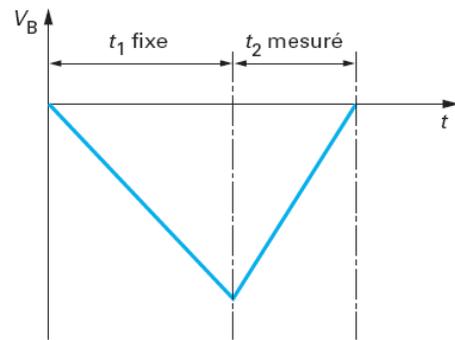
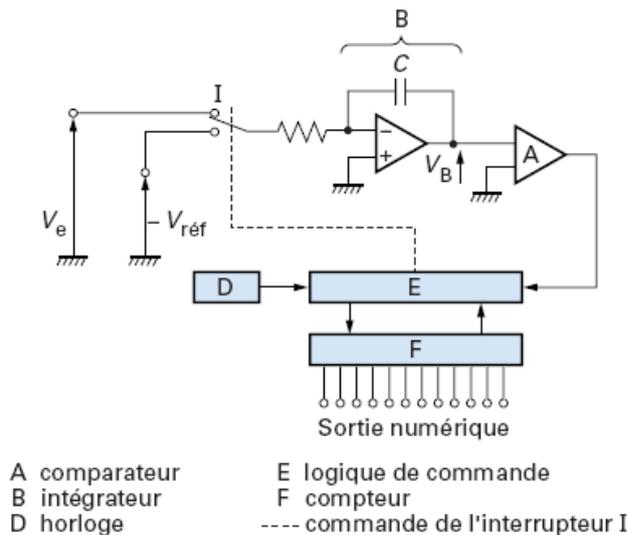


Figure III-1 CAN à double rampe [49]

III. 1. 1. 1. 2. CAN à compensation de charges :

Cette fois-ci, c'est la référence qui est connectée pendant une durée fixe. Le courant I_1 issu de la tension V_e est intégré pendant une durée t_1 déterminée par l'instant où la rampe atteint zéro. Dès lors la référence négative est intégrée pendant une durée constante τ . V_e est alors

déduite de la formule : $T = \tau \left(1 + \frac{V_{ref} R_1}{V_e R_2} \right)$ (III-3)

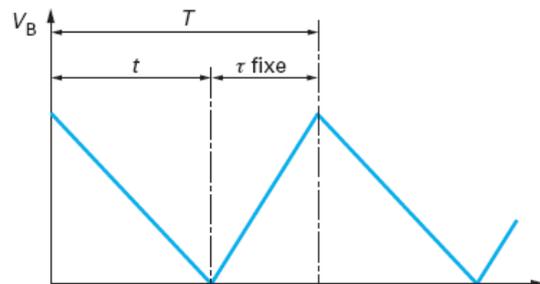
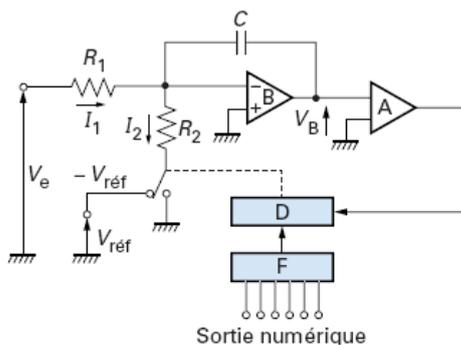


Figure III-2 CAN à compensation de charges [49]

III. 1. 1. 2. CAN à approximations successives :

Il utilise un CNA en rebouclage. Le comparateur joue le rôle de balance, une de ses entrées reçoit la tension à mesurer. Sur l'autre entrée sont appliquées successivement des poids de plus en plus faibles (du MSB au LSB). Ces poids sont générés par le CNA dont l'entrée est commandée par un registre à approximations successives (SAR).

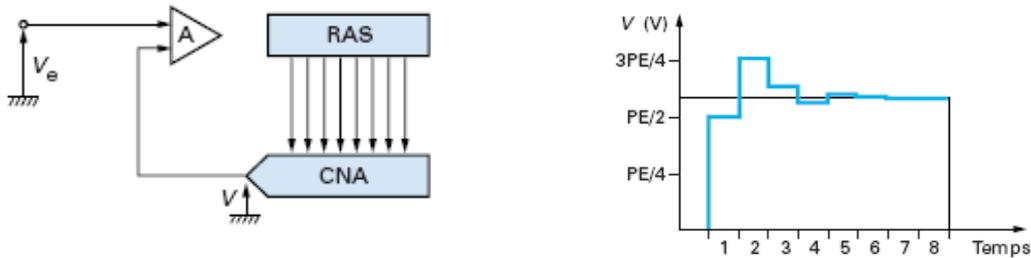


Figure III-3 CAN à approximations successives [49]

III. 1. 2. CAN parallèle (flash) :

L'entrée à mesurer V_e est appliquée simultanément sur l'une des entrées des comparateurs, alors que l'autre entrée est réunie à un réseau de résistances en échelle. Les valeurs de ces résistances sont telles que les tensions appliquées à l'entrée non commune des comparateurs varient de façon quantifiée entre : $\frac{V_{ref}}{2^{N+1}}$ et $\frac{(2^{N+1}-3)V_{ref}}{2^{N+1}}$ avec un quantum de

$\frac{V_{ref}}{2^N}$ pour un CAN à N bits.

Pour une tension V_e donnée, l'ensemble des comparateurs situés au-dessous de V_e ne basculera pas, alors que ceux qui sont au-dessus basculeront. La logique décode les $2^N - 1$ sorties des comparateurs en binaire sur N fils. Ce type de CAN est le plus rapide car tous les comparateurs agissent en parallèle, et le temps de conversion est donc pratiquement fixé par le temps d'établissement des comparateurs. Le temps de traversée de la logique de décodage est en général faible par rapport à celui des comparateurs. Ces CAN présentent l'inconvénient de devenir trop gros pour les hautes résolutions. En effet, à chaque bit supplémentaire, il faut doubler les circuits. Les circuits intégrés actuels permettent cependant d'atteindre aisément une résolution de 8 bits (256 comparateurs) avec des fréquences d'échantillonnage de l'ordre de 1,5 GHz.

III. 1. 3. CAN subranging ou pipeline :

Aussi appelés semi-flash ou en cascade... Les CAN parallèles étant limités en précision et les CAN SAR ou à intégration sont, de par le fonctionnement série, limités en vitesse ; cependant on peut trouver une solution à ces limitations en modifiant l'architecture. En combinant deux (ou plus) convertisseurs flash qui convertissent successivement les bits de poids fort puis de poids faible et en traitant les conversions successivement, on obtient de très bons compromis vitesse-précision et surface de silicium.

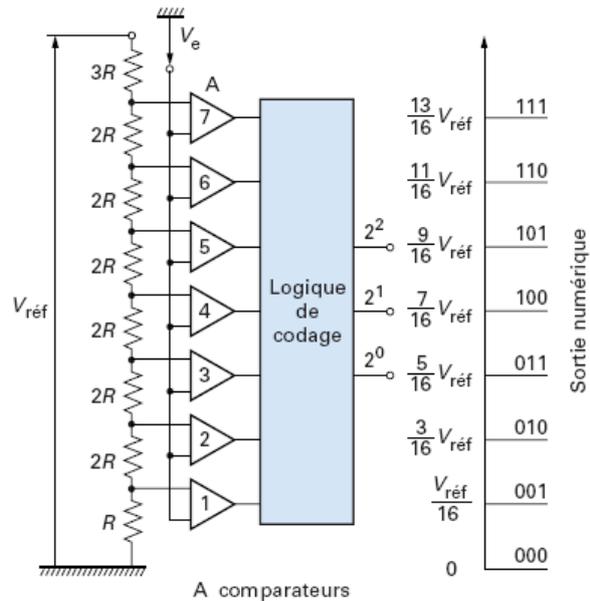


Figure III-4 CAN parallèle [49]

III. 1. 4. CAN Sigma Delta $\Sigma\Delta$:

Cette architecture a par principe une grande linéarité qui ne dépend pas ou très peu de la précision de la partie analogique. La partie analogique est donc limitée et simple (utilisation d'une technologie CMOS simple). De plus, cette architecture rejette naturellement le bruit de quantification. La partie complexe est en numérique ; elle est donc parfaitement maîtrisable et peu sensible aux dérives et à la précision. L'origine du nom $\Sigma\Delta$ dérive de la structure : association d'un modulateur basé sur la différence « modulation delta » et un intégrateur (ou sommateur Σ).

Le comparateur interne effectue la comparaison à une fréquence élevée par rapport à la fréquence d'échantillonnage « externe ». On définit ce rapport de suréchantillonnage avec la variable OSR (Over Sampling Ratio) qui est le rapport de la fréquence d'échantillonnage « interne » (comparateur ou CAN interne) à la fréquence de Nyquist du signal à échantillonner. Contrairement à ce que nous avons vu précédemment, ici nous traitons numériquement, par décimation, le résultat de « m » comparaisons successives pour calculer la valeur de la tension convertie. On a potentiellement un CAN adaptable et programmable

selon la loi de décimation choisie. On peut échanger de la vitesse contre de la précision et réciproquement.

III. 1. 4. 1. Sigma Delta du premier ordre :

C'est l'architecture la plus simple, mais elle est peu utilisée en pratique, car pour réaliser des résolutions suffisantes, elle nécessiterait un OSR très élevé. Elle permet en revanche de bien comprendre le fonctionnement du Sigma Delta.

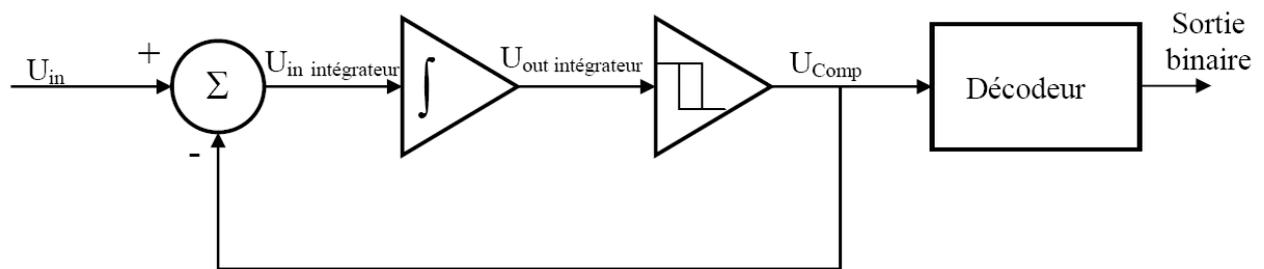


Figure III-5 Schéma du convertisseur Sigma Delta [47]

Nous avons donc un soustracteur, un intégrateur, un comparateur en trigger de Schmitt et un décodeur. Il faut ajouter que la tension U_{Comp} du comparateur (qui sera soustraite à la tension d'entrée) a une amplitude de variation qui est de l'ordre de la plage de mesure (par exemple 10V). Nous débutons une conversion avec une tension d'entrée faible :

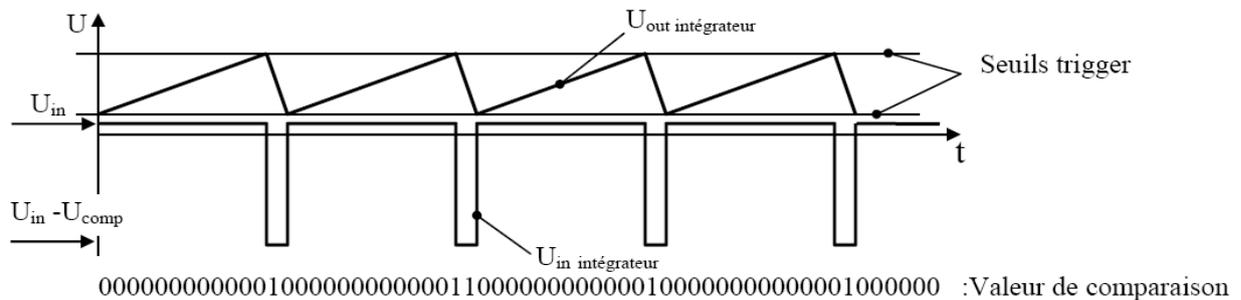


Figure III-6 Tensions de conversion avec un Sigma Delta [47]

Avec une tension d'entrée faible (1V), la tension de sortie de l'intégrateur va augmenter lentement et il faudra un certain temps avant que le seuil de trigger supérieur soit atteint. Lors de la commutation du trigger, on se retrouve avec une tension négative très importante sur l'intégrateur (1-10=-9V), ce qui va précipiter la descente de sa tension de sortie jusqu'à un seuil bas et le cycle recommence. La valeur de sortie du comparateur, si on la prélève à chaque coup d'horloge, va ressembler à une suite de 0 et de 1 qui figure au bas du graphique.

Si maintenant, on déplace la tension d'entrée vers le haut de la plage de mesure (9V), la montée de la sortie de l'intégrateur va être beaucoup plus rapide et à l'inverse la descente plus lente (9-10=-1V), ce qui va produire une suite de 0 et de 1 qui ressemblera à 000111111111000111111111... Nous voyons ainsi que la densité de « 1 » dans cette chaîne de nombres déterminera la valeur binaire de sortie. Cette valeur déterminera la tension V_e , à condition d'en prendre la moyenne sur une certaine durée. Cette tâche est faite par le processeur DSP qui décime pour calculer le mot de sortie sur N bits.

III. 1. 4. 2. Sigma Delta du deuxième ordre et plus :

La structure du convertisseur de second ordre est présentée dans la figure suivante. En augmentant l'ordre du modulateur (le nombre de rebouclage), on améliore le SNR.

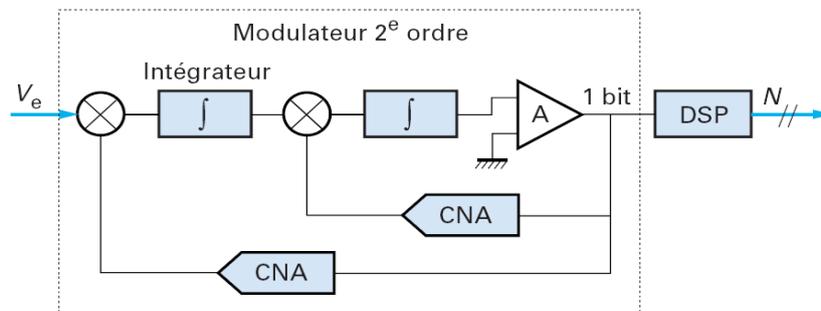


Figure III-7 Convertisseur Sigma Delta du second ordre [47]

Le SNR théoriquement réalisable, en dB, pour un convertisseur d'ordre 2 est de :

$$SNR_{\max} = 6,02 + 1,76 - 12,9 + 50 \log OSR = -5,12 + 50 \log OSR$$

Si l'on double l'OSR, on gagne 15dB de SNR soit environ 2 bits de résolution, comme nous le verrons par la suite. Dans la pratique, les CAN Sigma Delta sont souvent d'ordre plus élevé, typiquement de 3 à 5.

Il existe plusieurs variantes dans les architectures des Sigma Delta. On cite :

- Multi-bits : En remplaçant le comparateur interne 1 bit par un convertisseur ayant plusieurs bits. Le gain théorique est de 6,03dB par bit ajouté
- Passe-bande : En changeant le filtre passe-bas (intégrateur) par un passe-bande. Utile pour les applications radar, radio...
- Mash ou cascadié : En combinant deux ou plusieurs Sigma Delta. L'i-ème convertisseur vient échantillonner la sortie de celui qui le précède de son entrée, autrement dit, le reste (erreur).

III. 1. 5. Récapitulatif :

Ce tableau résume les performances que l'on retrouve pour des produits standards :

Architecture	Résolution	Vitesse ^(*)	Avantages / inconvénients
Intégration	8 à 18 bits	≤ 30 kSPS	+ Résolution élevée + Faible consommation + Excellente réjection analogique du bruit - Très faible vitesse d'échantillonnage
SAR	8 à 16 bits	≤ 3 MSPS	+ Résolution élevée et précision + Faible consommation - Vitesse d'échantillonnage limitée
ΣΔ	16 à 24 bits	≤ 3 MSPS	+ Résolution la plus élevée et précision + Excellent linéarité + Faible consommation + Excellente réjection numérique du bruit + Adaptabilité potentielle - Vitesse d'échantillonnage limitée
Pipeline subranging	8 à 16 bits	10 à 400MSPS	+ Très rapide + Correction digitale des erreurs + Meilleurs compromis vitesse résolution
Flash	6 à 8 bits	1 à 20 GSPS	+ Les plus rapides - Résolution limitée - Puce de dimensions importantes - Capacité de l'entrée élevée - Forte consommation

(*) La vitesse est donnée en *Sample Per second* (nombre d'échantillons par seconde). 1SPS = 1Hz

Tableau III-1 Tableau récapitulatif des différentes architectures de CAN [50]

III. 2. Notions théoriques sur la conversion :

III. 2. 1. La quantification :

Si on considère un convertisseur parfait, la numérisation ou quantification, va introduire une erreur systématique, car on ne passe pas sans conséquence d'une infinité analogique de points à quelques valeurs numériques prises sur le signal. La valeur efficace de cette erreur en

dents de scie se calcule comme suit :
$$e = \sqrt{\frac{s}{q} \cdot \int_{-q/2s}^{q/2s} (st)^2 dt} = \frac{q}{12} \tag{III-3}$$

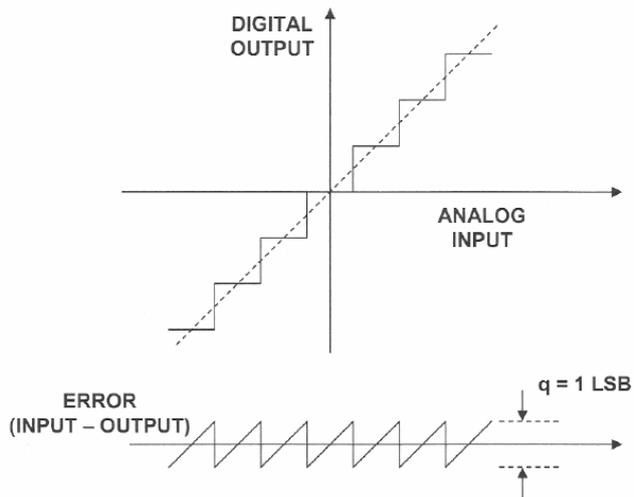


Figure III-8 Erreur de quantification [47]

Avec :

q : valeur en Volt d'un LSB

s : pente en Volt/s de la courbe

La valeur efficace d'un signal pleine échelle est quant à elle égale

$$\text{à : } V_{eff} = \frac{q \cdot 2^N}{2 \cdot \sqrt{2}}$$

Le rapport Signal sur Bruit peut alors être calculé :

$$SNR = 20 \log \left(\frac{q \cdot 2^N / (2 \cdot \sqrt{2})}{q / \sqrt{12}} \right) \text{ Ce qui donne : } SNR = 6,02 \cdot N + 1,76 \text{ dB} \quad (\text{III-4})$$

Chaque bit de résolution effective contribue pour 6dB à la performance du convertisseur, en ne considérant que le bruit de quantification.

III. 2. 2. Définitions :

- Spurious :

Ce sont des raies observées dans le spectre qui ne sont pas des produits harmoniques et qui sortent du niveau moyen de bruit.

- Le rapport signal sur bruit SNR (ou SNRWH) :

Signal to Noise Ratio est le rapport entre la valeur efficace du signal d'entrée mesuré et celle de l'ensemble des composantes spectrales excluant les harmoniques et la composante continue. Il est aussi appelé : *Signal to Noise Ratio Without Harmonics*.

- Le rapport signal sur bruit et distorsion (SINAD) :

Signal to Noise Ratio And Distorsion représente le ratio entre la valeur efficace du signal d'entrée mesuré et celle de l'ensemble des composantes spectrales incluant les harmoniques, bruit et *spurious*, en excluant la composante continue.

- Nombre effectif de bits (ENOB) :

Effective Number Of Bits est une mise en évidence efficace des limitations d'un CAN. Ce paramètre illustre la précision effective de votre convertisseur une fois les différentes erreurs additionnées. Il est calculé sur la base de la relation suivante :

$$ENOB = (SINAD - 1,76) / 6,02 \quad (III-5)$$

- Plage dynamique sans parasites SFDR :

Spurious Free Dynamic Range est l'amplitude qui sépare le signal utile de l'harmonique d'amplitude la plus élevée. C'est un paramètre important pour les CAN utilisés en télécommunication.

- Distorsion harmonique totale THD :

C'est le rapport entre la valeur efficace de la fondamentale et la somme des valeurs efficaces des harmoniques (généralement les 5 premières).

III. 2. 3. Erreurs de conversion :

- Erreurs de gain et de décalage :

Pour un CAN, l'erreur de décalage (ou offset) est la différence qui existe entre la tension appliquée à l'entrée qui met dans l'état 1 le bit de poids le plus faible et la valeur théorique de la tension effectuant ce changement. L'erreur de gain quant à elle se traduit par une pente différente de la caractéristique de transfert.

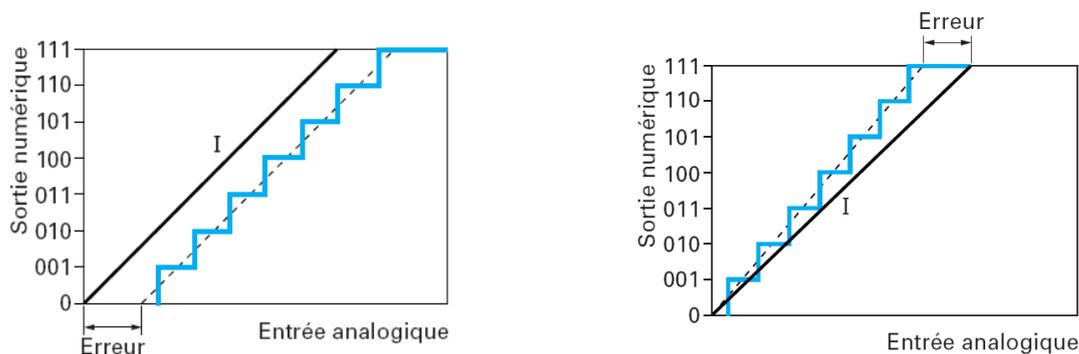


Figure III-9 Erreur de Gain et d'Offset [50]

• Erreurs de linéarité :

- Non linéarité différentielle DNL (*Differential Non Linearity*) : est une erreur courante des convertisseurs qui n'ont pas la même « largeur de marche » pour toutes les marches de l'échelle de conversion. Elle représente la différence en tension analogique en LSB entre deux codes successifs par rapport à un LSB.
- Non linéarité intégrale INL (*Integral Non Linearity*) : C'est la somme de toutes les linéarités différentielles du convertisseur.

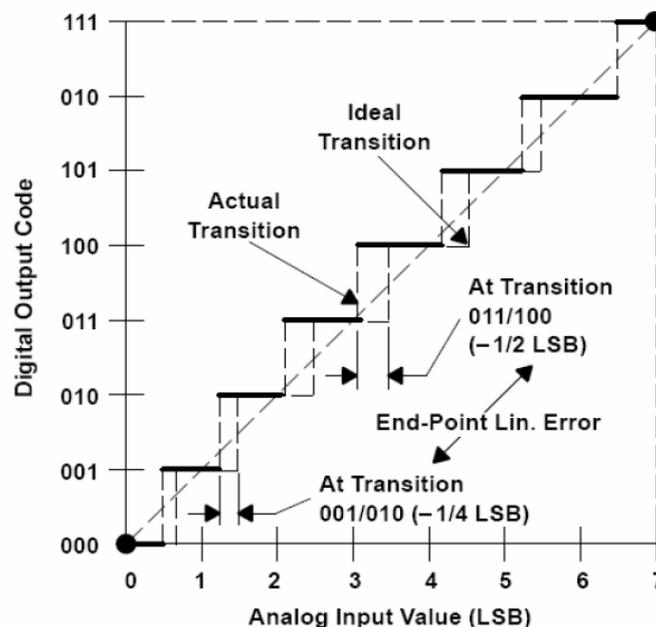


Figure III-10 Erreur de linéarité différentielle [47]

• Non-monotonicité, codes manquants :

Il s'agit d'erreur de linéarité différentielle. Un convertisseur dont la linéarité est garantie à $\pm (1/2)$ LSB dans toute la gamme de fonctionnement est, de façon implicite, monotone. Un non respect de cette caractéristique constitue du point de vue de l'utilisateur un défaut qui pourrait être lourd de conséquences. La non-monotonicité se traduit par le fait que, alors que l'entrée croît, la tension de sortie décroît. On parle de codes manquants dans un CAN lorsqu'aucune valeur de la tension d'entrée ne permet d'obtenir ce code en sortie.

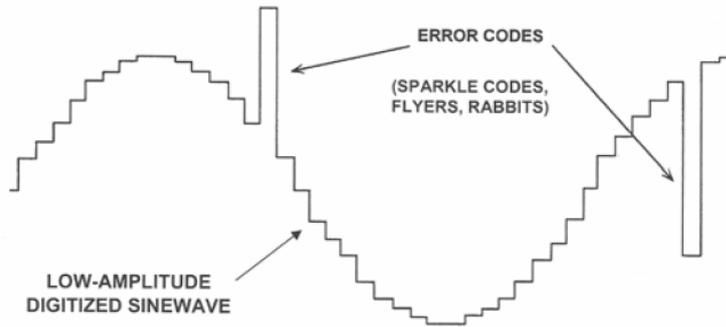


Figure III-11 Non-monotonicit  et codes manquants [47]

- Erreur d'ouverture (Jitter)

Lors de la prise d' chantillons, une incertitude persiste quant   l'instant auquel on a bloqu  effectivement la valeur. Elle est due aux erreurs de stabilit  du g n rateur d'horloge. La fr quence maximum d' chantillonnage est en particulier affect e par le temps d'incertitude d'ouverture associ    la tension d'erreur parcourue par le signal durant ce temps l . Sachant que le maximum d'erreur possible tol r  est $\frac{1}{2}$ LSB, on peut calculer la fr quence maximum comme suit :

La pente maximale de la sinuso de correspond   la plus grande variation de tension :

$\left(\frac{dv}{dt}\right)_{\max} = V_0 2\pi f$ Durant la dur e d'incertitude T_A , l'erreur ne doit pas d passer $\frac{1}{2}$ LSB :

$$E_A \max = \frac{1}{2} LSB = \frac{2V_0}{2^{N+1}} \quad \text{On obtient la fr quence maximum :}$$

$$f_{\max} = \frac{1}{T_A \cdot \pi \cdot 2^{N+1}} \quad \text{(III-6)}$$

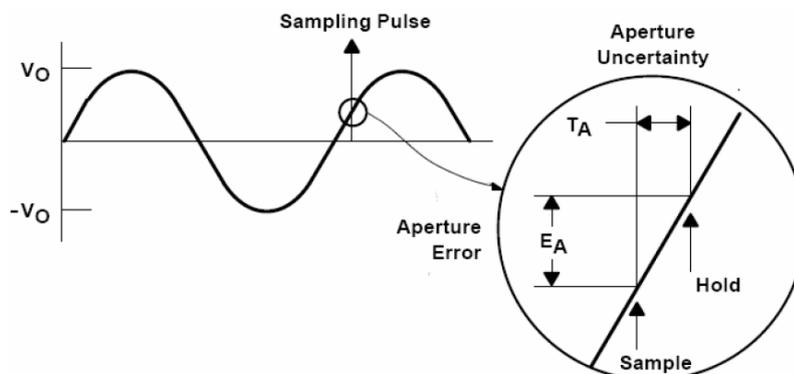


Figure III-12 Erreur d'ouverture [47]

Chapitre IV Plan de travail et sélection des ADCs

Dans ce chapitre, nous présentons les étapes suivies pour la qualification des ADCs en haute température. De l'étude préliminaire et du choix des ADCs, aux tests en haute température et les résultats obtenus.

IV. 1. Plan de travail :

Nous avons vu dans le Chapitre II l'influence de la haute température sur l'électronique, et réalisé son importance dans la fiabilité du fonctionnement des circuits. Schlumberger, dans sa partie Oilfield services, travaillant dans des conditions sévères de pression et de température, allant jusqu'à 200°C, doit s'assurer de la fiabilité de ses outils composés en grande partie d'électronique. Étant donné que les firmes garantissent généralement leurs produits dans des intervalles de température de [0,70] °C pour l'industrie, [-20,85] °C pour le civil, et [-55,125] °C pour les applications militaires. Nous concentrons sur les ADCs, devenus incontournables, et dont l'importance dans les circuits actuels est prépondérante, dans tout ce qui est mesure de phénomènes et acquisition de données ; c'est le cas de Schlumberger pour ses mesures de porosité, de résistivité et de densité dans les puits de pétrole. Nous allons donc essayer d'évaluer l'impact de la haute température sur leur bon fonctionnement.

Nous allons donc procéder à une sélection, parmi toutes les familles d'ADCs, de tous les types. Nous allons en choisir trois, en fonction de la vitesse, de la résolution, et de l'architecture. Ensuite commenceront les tests. Le set up tout d'abord, l'étape la plus longue, qui consiste à mettre l'ADC dans un environnement adéquat, offrant les conditions nécessaires à son fonctionnement, et de manière optimale. Suivront les tests en haute température, où nous allons voir l'évolution des caractéristiques des ADCs en fonction de la température, et jusqu'à quelle limite, ces derniers peuvent-ils fonctionner correctement.

Pour qualifier entièrement des composants, une étape supplémentaire est généralement nécessaire. C'est l'estimation de la durée de vie du composant en haute température. Elle est

aussi appelée : Life Test. Une opération qui consiste à faire travailler le composant continuellement, mis dans une étuve à très haute température, constante, jusqu'à sa défaillance. Ceci permet après avoir déterminé la température maximale de travail du composant, de connaître la durée pendant laquelle, il peut travailler à cette température. Car comme nous l'avons précédemment vu, dans le Chapitre II, la température agit sur la durée de vie des composants. Cependant, dans le cadre de notre travail, nous n'effectuerons pas cette dernière étape, faute de temps. Sachant que le Life Test d'un composant peut prendre plusieurs mois à lui seul. Nous allons donc nous contenter de la détermination des conditions limites de fonctionnement.

Notre travail est illustré par le schéma suivant :

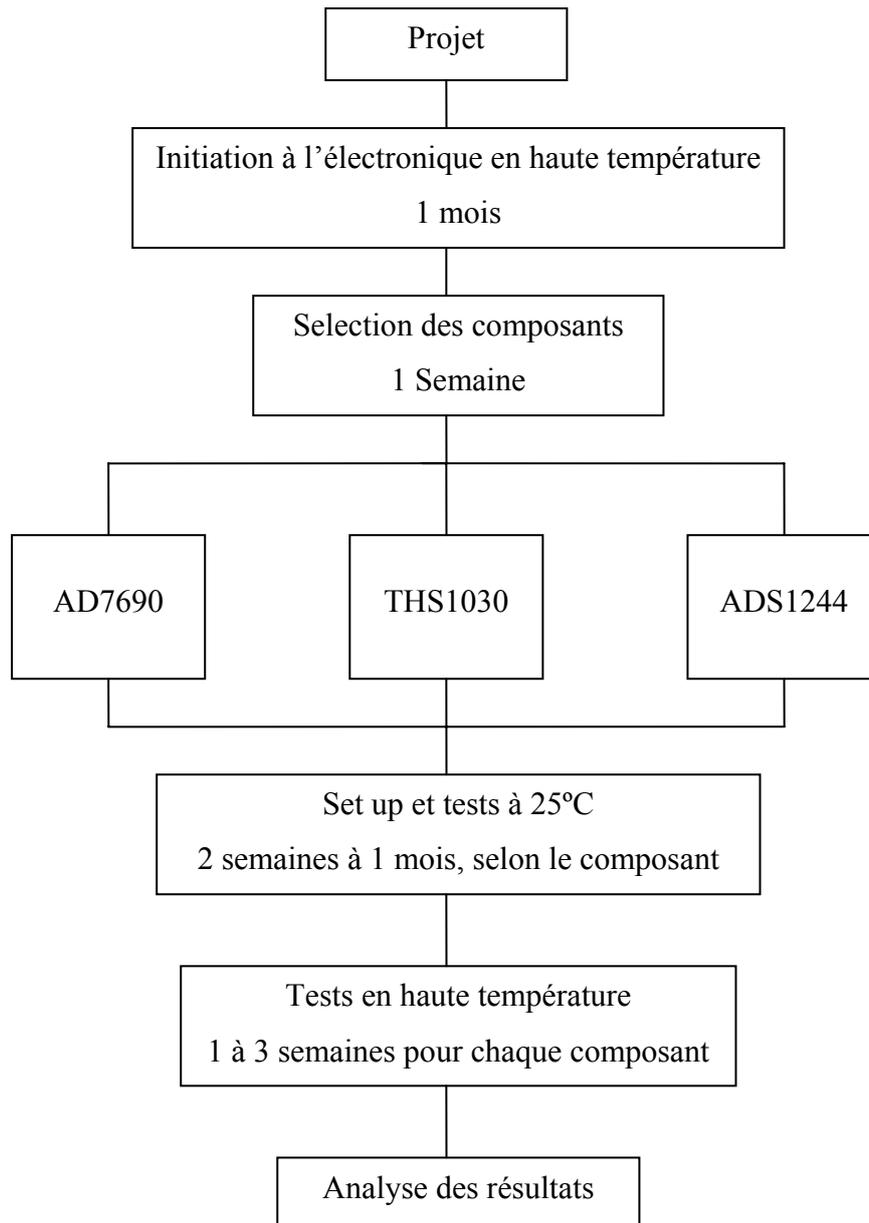


Figure IV-1 Plan de travail

IV. 2. Sélection des composants :

Schlumberger utilise dans ses outils de nombreux types d'ADCs, de résolution, de vitesse et d'architecture variées. Afin de procéder à nos tests, il nous a fallu effectuer un balayage des convertisseurs analogique-digital utilisés actuellement ou en voie d'utilisation dans les outils de Schlumberger. Suite à cela, nous avons décidé de choisir trois ADCs, offrant des caractéristiques différentes, en vitesse, en résolution et en architecture, afin de tester la plus large palette d'éventualités possibles.

Les ADCs suivants ont été retenus :

ADC	Architecture	Résolution	Vitesse	Constructeur
ADS1244	Σ - Δ	24 bits	15 SPS	TI
THS1030	Pipeline	10 bits	30 MSPS	TI
AD7690	SAR	18 bits	400 KSPS	AD

Tableau IV-1 Les ADCs sélectionnés

- ADS1244 : Il offre la plus grande résolution (24 bits).
- THS1030 : Il possède la plus grande vitesse (30MSPS).
- AD7690 : Il offre un compromis vitesse résolution.

IV. 3. Set up et Tests :

IV. 3. 1. Le Set up :

Après le choix des composants, l'étape suivante est le set up. C'est la partie la plus importante du processus de qualification. En effet, il s'agit de connaître les caractéristiques du composant, de son fonctionnement, ainsi que toutes les conditions nécessaires à sa mise en œuvre. C'est l'étape la plus longue, étant donné qu'elle sera déterminante pour les tests à venir, du point de vue de leur justesse et du bien-fondé de leurs résultats.

Pour ce genre de tests, les fabricants proposent des cartes d'évaluations de leurs composants. Ce sont des cartes électroniques construites autour du composant à évaluer. En l'occurrence, l'ADC dans le cadre de notre projet. Dans les applications, les ADCs sont implantés dans les circuits d'une manière qui ne nous permet pas de récupérer les informations les concernant, du moins très difficilement et non sans répercussions sur les autres composants à proximité. C'est pour cela que les cartes d'évaluations existent, permettant de mesurer tous les paramètres à connaître sur le composant, en effectuant toutes sortes de tests. Elles donnent accès à toutes les pins du composants : les entrées, les sorties, les alimentations, les horloges...etc. Les cartes d'évaluations disposent aussi de différents ports de transferts de données, permettant de faire l'acquisition et le traitement de ces données par ordinateur, directement, ou via une ou plusieurs autres cartes d'interface.

IV. 3. 2. Les tests :

Une fois le set up de la carte d'évaluation réalisé, et que celle-ci retourne en sortie un résultat correspondant à l'entrée du composant. Une série de tests peut alors commencer. Nous pouvons séparer ces tests en deux parties :

IV. 3. 2. 1. Les tests à température ambiante (autour de 25°C) :

Dans la continuité du set up, ces tests nous permettront d'optimiser ce dernier, de manière à obtenir les meilleures performances de notre composant.

Le moyen de tester les ADCs sera d'injecter des tensions analogiques en entrée, et de mesurer les tensions numériques en sortie. Ceci nous permettra, via un traitement spécifique, de déterminer les caractéristiques de l'ADC.

- **Tension d'entrée continue** : Nous injectons en entrée de l'ADC une série de valeurs de tensions analogiques continues, balayant toute la plage que l'ADC est censé tolérer. Pour chaque valeur de la tension d'entrée, nous allons calculer les différents paramètres de l'ADC : ENOB, SINAD, tension de sortie moyenne...etc. Cette étape est dans le prolongement du set up, car on continuera à agir sur ce dernier jusqu'à obtenir les meilleurs paramètres, qui se rapprocheraient le plus possible des chiffres indiqués par le constructeur. Une fois le meilleur du composant obtenu, nous garderons ce set up durant tous les tests. Et nous prendrons ces résultats à 25°C, comme référence, afin de pouvoir faire la comparaison avec les résultats obtenus en haute température, et de voir ainsi leur évolution. Sachant que les meilleurs résultats sont toujours obtenus à 25°C.
- **Tension d'entrée sinusoïdale** : À cette étape, le set up est bel et bien terminé, et sera conservé jusqu'à la fin des tests. Les tests à température ambiante et en tension d'entrée continue sont dans des conditions, que nous pourrions qualifier d'optimales. Dans les applications, le convertisseur reçoit un signal qui n'est, en général, pas continu. C'est pour cela qu'il nous est nécessaire de faire les tests dans des conditions proches de la réalité. Comme signal d'entrée non continu,

nous utiliserons une tension sinusoïdale, facile à réaliser grâce à un générateur de fonctions, et dont nous savons exploiter les résultats.

Il est important de noter que pour certains ADCs, il est possible de choisir de travailler avec une tension de référence interne ou externe. Et dans ce cas, il faudra faire les tests, avec les deux types de tension de référence. La tension de référence interne, générée au niveau du composant, aussi appelée « On Chip Reference » est très stable et précise. Elle donnera donc de très bons résultats dans des conditions normales de travail. Cependant elle risque de perdre de sa stabilité et de sa précision avec la dégradation de l'ADC dans des conditions plus sévères (haute température). La référence de tension externe est quant à elle générée par une source de tension externe à la carte. Sa stabilité dépendra donc de celle de la source de tension. Elle présentera ainsi de moins bonnes caractéristiques en conditions normales de tests, cependant ne sera pas influencée par les variations de l'environnement de la carte. Ses performances resteront donc stables. La référence de tension externe peut aussi être stable, et produire de bons résultats, lorsque celle-ci est stabilisée par une REF, au niveau de la carte. Cette configuration est fréquente, étant donné que tous les ADCs ne fournissent pas de tension de référence interne, et par conséquent la configuration des outils, oblige à obtenir la tension appropriée, en utilisant celles disponibles et des REF.

IV. 3. 2. 2. Les tests en haute température :

L'objectif des tests à 25°C est de déterminer les performances réelles de l'ADC en conditions normales d'utilisation. Cependant, le plus important pour Schlumberger, reste de connaître le comportement de ses composants dans les conditions que l'on retrouve dans les forages et les puits pétroliers.

Les tests en haute température consistent à refaire les mêmes tests effectués à température ambiante, mais en passant par plusieurs paliers de température. Ces températures correspondent à celles que doivent subir les outils dans un puits, à différentes profondeurs. Nous pourrions ainsi savoir, si tel composant pourra aller à telle profondeur, qui correspondra à une température donnée. Les tests sont effectués à : 125°C, 150°C, 175°C, 185°C, 200°C, et 210°C, et plus si possible.

Nous gardons le même set up, et nous ajoutons une chaufferette, qui envoie de l'air chaud sur notre composant, à la température désirée. Cependant, le but de ces tests est d'évaluer uniquement l'ADC, en évitant d'influencer le reste de la carte autant que possible. C'est pour cela que nous utilisons une matière isolante thermiquement, où nous aménageons une ouverture pour l'ADC, au dessus duquel viendra s'appliquer l'embout de la chaufferette pour débiter de l'air chaud. Ainsi seul, le convertisseur sera chauffé et le reste de la carte restera donc protégé. Pour mesurer la température du convertisseur, nous utilisons un thermomètre digital avec une précision de l'ordre du dixième de degrés Celsius, et un thermocouple de type K, dont l'extrémité est collée sur le package de l'ADC grâce à un ruban adhésif résistant aux hautes températures. La précision du thermomètre digital est amplement suffisante étant donné que nous désirons connaître le comportement de l'ADC non pas à une température précise, mais dans une gamme de température autour de celles citées ci-dessus. Le choix du thermocouple de type K est justifié par le fait qu'il soit sensible à des températures allant de -80°C à 1325°C et qu'il soit adapté au thermomètre utilisé.

Les figures suivantes schématisent le matériel utilisé lors du set up et des tests en général :

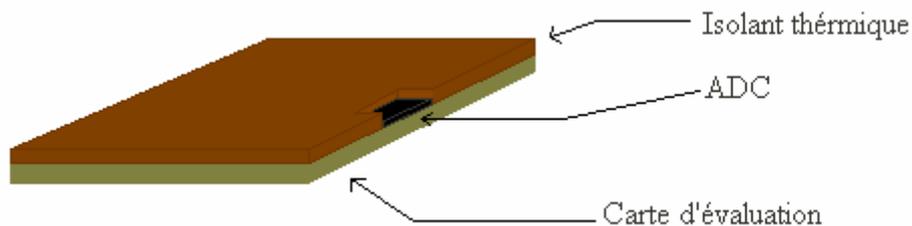


Figure IV-2 Isolation thermique de la carte

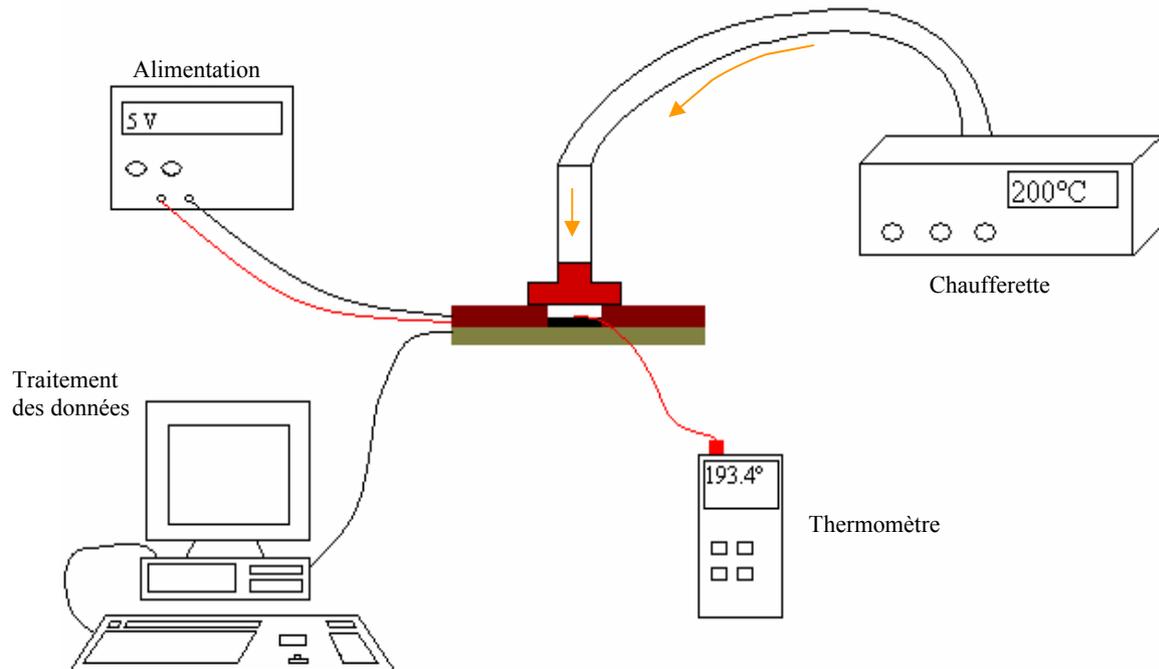


Figure IV-3 Schéma du Set up

Chapitre V Le convertisseur ADS1244 de TI

V. 1. Description du convertisseur: [57]

L'ADS1244 est un convertisseur analogique-digital 24 bits, de type Σ - Δ . Il offre d'excellentes performances pour une très faible consommation. Il est présenté dans un package MSOP-10, et adéquat pour les mesures lentes nécessitant une haute résolution, dans les systèmes embarqués ou autres applications spatiales à consommation limitée.

Un modulateur Σ - Δ de troisième ordre et un filtre digital forment la base du convertisseur. L'entrée différentielle du modulateur peut varier entre $\pm 5V$. Le filtre digital se stabilise complètement en un cycle de conversion et renvoie le code de sortie avec une fréquence de 15SPS. Le convertisseur est contrôlé par une simple interface série.

Lorsque la conversion en continu n'est pas nécessaire, l'ADS1244 peut être arrêté entre deux conversions. Il rentre dans ce que l'on appelle le « SLEEP MODE ». Ce mode permet de réduire considérablement la puissance consommée.

Plusieurs ADS1244 peuvent être connectés ensemble pour créer un système d'échantillonnage multicanaux. Le design de l'ADS1244 est tel qu'il permet son interconnexion avec des microcontrôleurs.

Il supporte une tension d'alimentation analogique entre 2,5V et 5,25V, et une tension d'alimentation digitale entre 1,8V et 3,6V. La consommation est en général inférieure à 270 μ W pour des opérations dans des conditions normales et moins de 1 μ W durant le SLEEP MODE.

V. 2. Propriétés : [57]

V. 2. 1. Sensibilité aux décharges électrostatiques (ESD) :

Le circuit intégré peut être endommagé par les ESD. Texas Instruments recommande de manipuler l'ADS1244 avec précaution. Des défaillances allant d'une subtile dégradation de performance à la destruction complète du composant peuvent survenir. Comme c'est un circuit de précision, les dommages sont susceptibles de se produire par d'infimes variations des paramètres qui conduisent à de fortes différences avec les spécifications données par le constructeur.

V. 2. 2. Configuration :

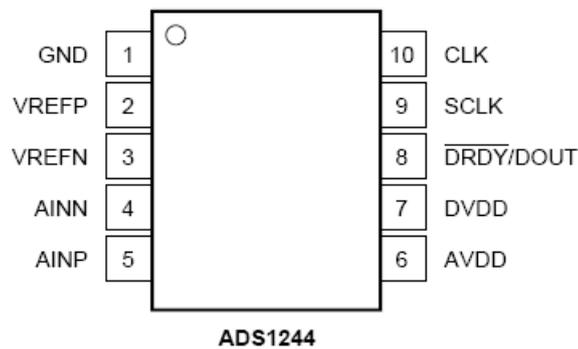


Figure V-1 Configuration des pins de l'ADS 1244 [57]

N° du PIN	NOM	DESCRIPTION
1	GND	Masse analogique et digitale
2	VERFP	Entrée positive de la tension de référence
3	VERFN	Entrée négative de la tension de référence
4	AINN	Entrée négative de la tension analogique à convertir
5	AINP	Entrée positive de la tension analogique à convertir
6	AVDD	Tension d'alimentation analogique : 2,5V à 5,25V
7	DVDD	Tension d'alimentation digitale : 1,8V à 3,6V
8	$\overline{\text{DRDY}}$ / DOUT	Sortie à double dessein : $\overline{\text{DRDY}}$: Data Ready : indique lorsqu'elle est au niveau bas que les données sont prêtes à être récupérées. DOUT : Data Output : envoie les codes en sortie
9	SCLK	Serial Clock : Synchronise l'envoi des données, à chaque front montant. Utilisée aussi pour initier la calibration et le SLEEP MODE
10	CLK	System Clock : l'horloge du système, généralement à 2,4576Mhz

Tableau V-1 Configuration des pins de l'ADS1244 [57]

V. 2. 3. Caractéristiques électriques :

Vin : Tension d'entrée analogique à convertir.

VREF : Tension de référence.

PARAMÈTRE	CONDITION	MIN	TYP	MAX	UNITÉS
<u>Entrée Analogique :</u>					
Tension d'entrée différentielle pleine échelle	VIN = AINP-AINN		±2VREF		V
Tension d'entrée absolue	AINP, AINN par rapport au GND	GND-0,1		AVDD+0,1	V
<u>Performances :</u>					
Résolution			24		Bit
Fréquence d'échantillonnage	f _{CLK} = 2,4576 MHz		15		SPS
Non-linéarité (INL)			±0,0002	±0,0008	% FSR
Erreur d'offset			1	10	ppm of FSR
Dérive de l'offset			0,01		ppm of FSR/°C
Erreur de Gain			0,005	0,02	%
Dérive de l'erreur de Gain			0,5		ppm/°C
Rejection en mode commun	entrée DC	90	130		dB
Rejection en mode normal	f _{SIG} = 50Hz	60			dB
	f _{SIG} = 60Hz	70			dB
<u>Tension de référence :</u>					
VREF	VREF=VREFP-VREFN	0,5	2,5	AVDD	V
VREFP		GND-0,1		VREFP-0,5	V
VREFN		VREF+0,5		AVDD+0,1	V

<u>Digital I/O :</u>					
V_{IH}		2,1		5,25	V
V_{IL}		GND		0,9	V
V_{OH}	$I_{OH} = 1\text{mA}$	2,6			V
V_{OL}	$I_{OL} = 1\text{mA}$			0,4	V
<u>Power Supply :</u>					
AVDD		2,5		5,25	V
DVDD		1,8		3,8	V

Tableau V-2 Caractéristiques électriques de l'ADS1244 [57]

Conditions : $T_A=25^\circ\text{C}$; $AVDD = +5\text{V}$; $DVDD = +3\text{V}$; $f_{CLK}=2,4578\text{ MHz}$

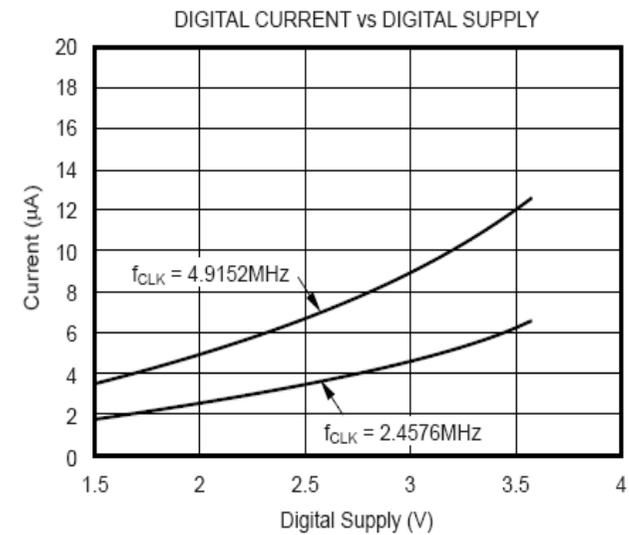
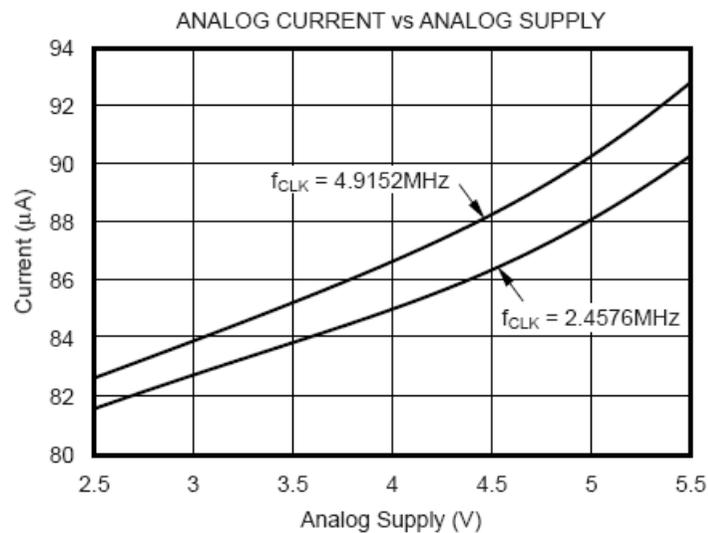


Figure V-2 caractéristiques courant-tension [57]

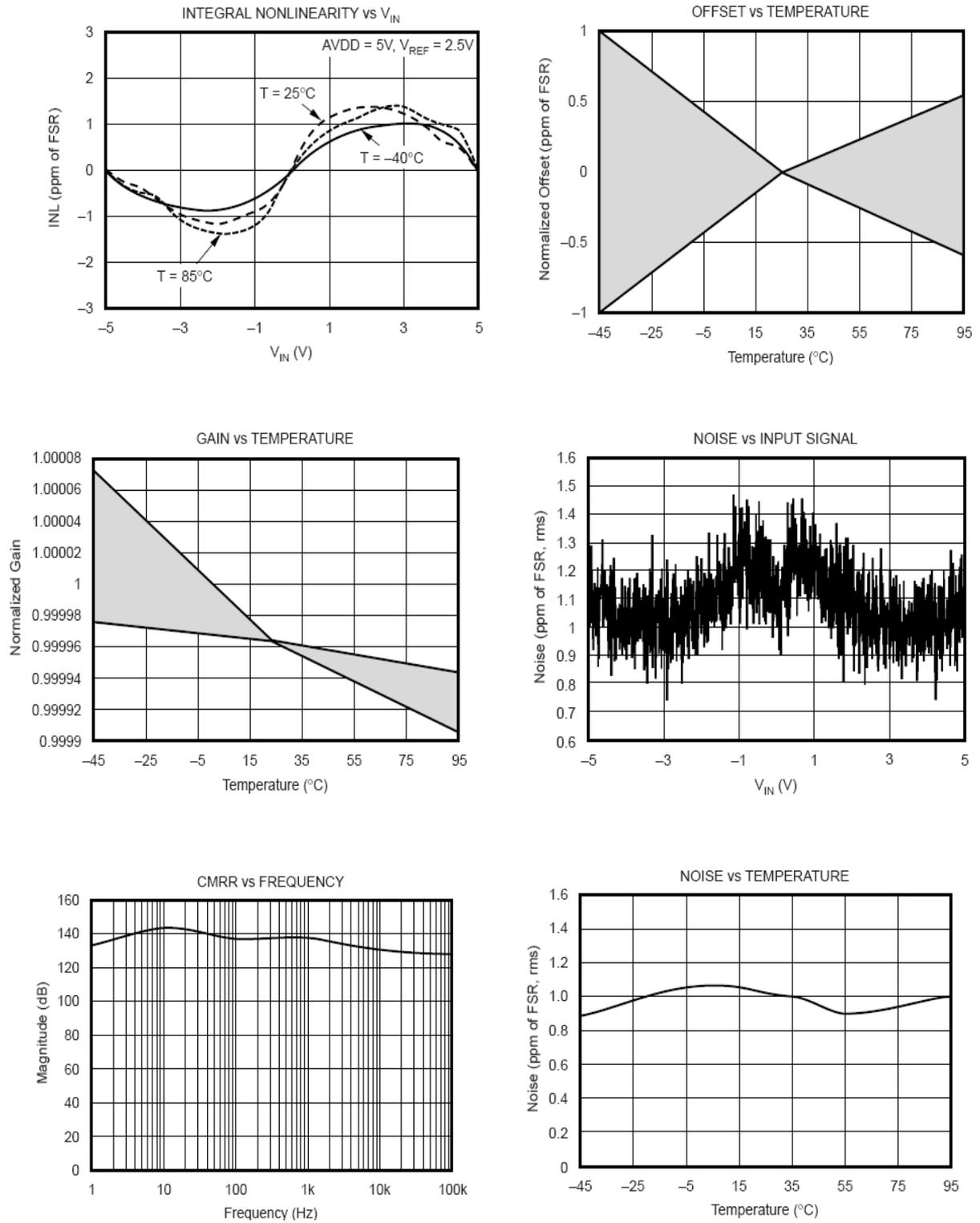


Figure V-3 Principales caractéristiques de l'ADS1244 [57]

V. 3. Fonctionnement :

Le modulateur de troisième ordre mesure la tension d'entrée différentielle V_{IN} par rapport à la tension de référence V_{REF} . Avec : $V_{IN} = AINP - AINN$ et $V_{REF} = VREFP - VREFN$. La tension de référence est doublée en interne, de manière à avoir la tension en pleine échelle égale à $\pm 2V_{REF}$. Le filtre digital reçoit ensuite le signal issu du modulateur et fournit une sortie numérique à faible bruit. Le filtre établit aussi la réponse en fréquence du convertisseur et rejette les composantes à 50Hz et 60Hz (mode de rejection normal), tout en établissant le code en sortie en un seul cycle de conversion. L'interface série indique l'achèvement de la conversion et fournit les données de sortie.

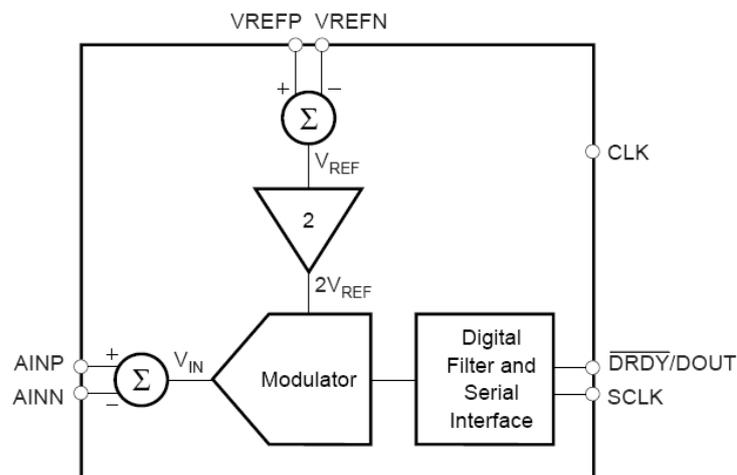


Figure V-4 Schéma de principe de l'ADS1244 [57]

V. 3. 1. Les tensions d'entrée analogiques :

Le signal d'entrée à mesurer est appliqué aux pins AINP et AINN. L'ADS1244 accepte les signaux d'entrée différentiels, mais aussi les signaux unipolaires¹. L'ADS1244 mesure le signal d'entrée via des capacités internes, qui sont continuellement chargées et déchargées. La figure suivante donne un schéma simplifié du circuit d'entrée de l'ADS1244.

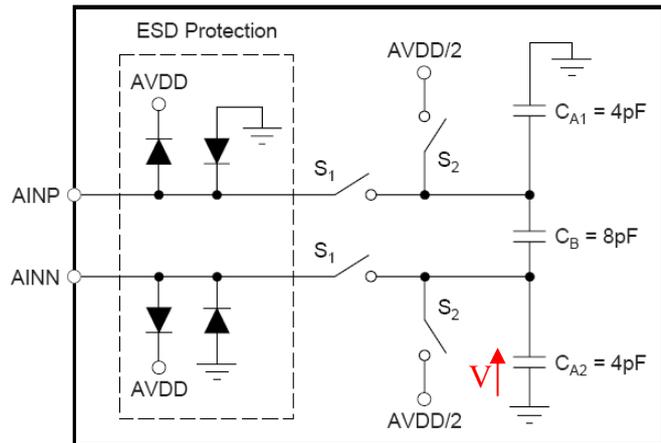
L'échantillonnage se fait en deux étapes :

1. Les deux interrupteurs « S1 » sont fermés. Les condensateurs CA1, CA2 et CB se chargent respectivement à AINP, AINN et AINP-AINN. La tension aux bornes de CB sera notre tension différentielle d'entrée à échantillonner.

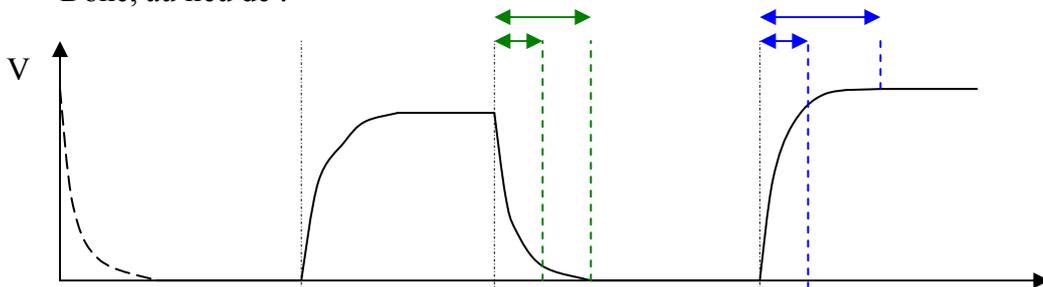
¹ En connectant AINN à la masse, et le signal à mesurer à AINP

2. Pour la décharge, on ouvre les interrupteurs « S1 », puis on ferme les « S2 ». C'est alors que CA1 et CA2 tendent vers AVDD/2 et donc CD vers 0V. C'est une phase de réinitialisation qui nous permet de remettre la tension aux bornes de CB à 0V et celles aux bornes de CA1 et CA2 à la moitié de la tension de pleine échelle, afin de gagner du temps lors de l'étape de charge suivante. Ainsi, on ne redescendra pas à 0V pour remonter à VINP nouveau et VINN nouveau, mais on passera directement de VINP et VINN anciens à VINP et VINN nouveaux, en passant par AVDD/2.

Figure V-5 Structure d'entrée simplifiée [57]



Donc, au lieu de :



On utilise :

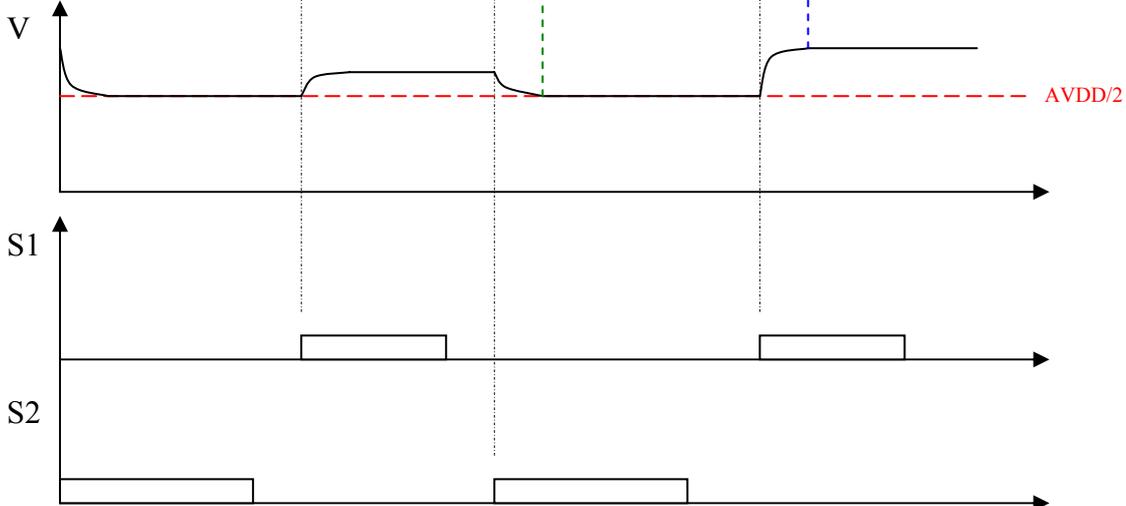


Figure V-6 Utilité du montage

V. 3. 2. Le dispositif de protection anti-ESD :

Les diodes anti-ESD protègent les entrées. Soit V une tension, qui peut être V_{INP} ou V_{INN} .

Si : $V > AVDD + 0,1V$: la diode de gauche conduit, et donc le potentiel à ses bornes passe à $0V$. Par conséquent : A_{INP} et A_{INN} restent à $AVDD$.

Si : $V < GND - 0,1V$: la diode de droite conduit et donc, le potentiel à ses bornes passe à $0V$. Par conséquent A_{INP} et A_{INN} restent à $0V$.

Ainsi : A_{INP} ou A_{INN} resteront toujours dans l'intervalle $] GND - 0,1 ; AVDD + 0,1[$.

V. 3. 3. Les tensions de référence :

La tension de référence utilisée par le modulateur est générée à partir de la différence entre les deux tensions V_{REFP} et V_{REFN} : $V_{REF} = V_{REFP} - V_{REFN}$. Cette tension est obtenue aux bornes d'un condensateur de $25pF$ de la manière montrée sur le schéma suivant :

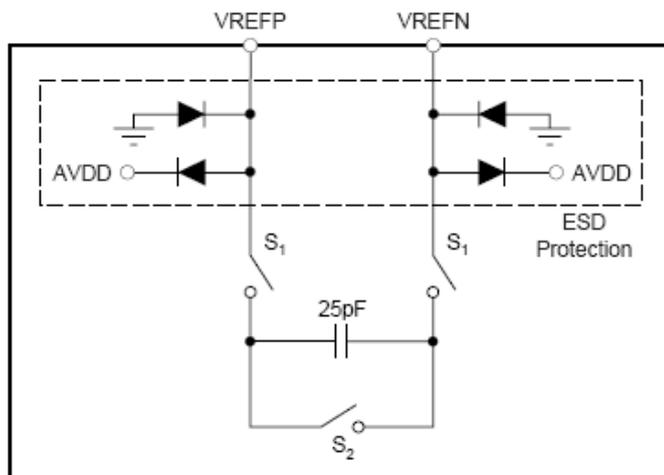


Figure V-7 Schéma d'entrée de la référence [57]

En fermant S_1 , la tension aux bornes de la capacité est : $V_{REF} = V_{REFP} - V_{REFN}$. Cette tension est généralement fixée à $AVDD/2$. Mais nous pouvons la modifier à souhait, tout en restant inférieure ou égale à $AVDD$, à cause du montage de protection anti-ESD. Cependant, la plage de variation de la tension d'entrée (V_{INN} et V_{INP}) restera entre $[0 ; AVDD]$. Ainsi, on ne pourra donc pas atteindre la pleine échelle, qui est dans ce cas égale à $\pm 2AVDD$. Et nous n'utiliserons donc que la moitié des codes en sortie de l'ADC.

V. 3. 4. L'horloge système (CLK) :

La fréquence d'horloge recommandée est : $f_{CLK} = 2,4576\text{MHz}$, permettant une fréquence d'échantillonnage à 15SPS. L'augmentation de la f_{CLK} entraîne l'augmentation de la fréquence d'échantillonnage (f_s). Ainsi, pour $f_{CLK} = 4,9152\text{MHz}$, nous aurons $f_s = 30\text{SPS}$. Cette horloge peut être générée par un oscillateur à Crystal ou un microcontrôleur.

V. 3. 5. DATA READY/DATA OUTPUT (\overline{DRDY} / DOUT):

Le pin de sortie digitale remplit deux fonctions. Il indique lorsque la nouvelle donnée est prête à être envoyée, et ce en passant au niveau bas. Ensuite, dès le premier front montant de SCLK, \overline{DRDY} /DOUT change de fonction et commence à envoyer le code de la tension convertie, le MSB en premier, ensuite le reste du code, bit par bit, à chaque front montant de SCLK. Après la récupération des 24 bits, la sortie peut être forcée à l'état haut, en ajoutant un front d'horloge supplémentaire à SCLK. Elle restera ainsi au niveau haut jusqu'à ce qu'elle bascule de nouveau lorsque le code suivant sera prêt à être transféré. Ceci pourrait être intéressant, si on se base sur l'état de \overline{DRDY} pour enclencher la procédure de récupération des codes de sortie.

V. 3. 6. L'horloge SCLK :

Comme mentionné précédemment, elle sert à la récupération des codes. Un bit récupéré pour chaque front montant de SCLK.

V. 3. 7. La réponse en fréquence :

Les signaux à 50Hz et 60Hz sont rejetés. Cette propriété est utile pour éliminer les interférences dues à la ligne d'alimentation lors des mesures (un bon taux de rejection en mode normal).

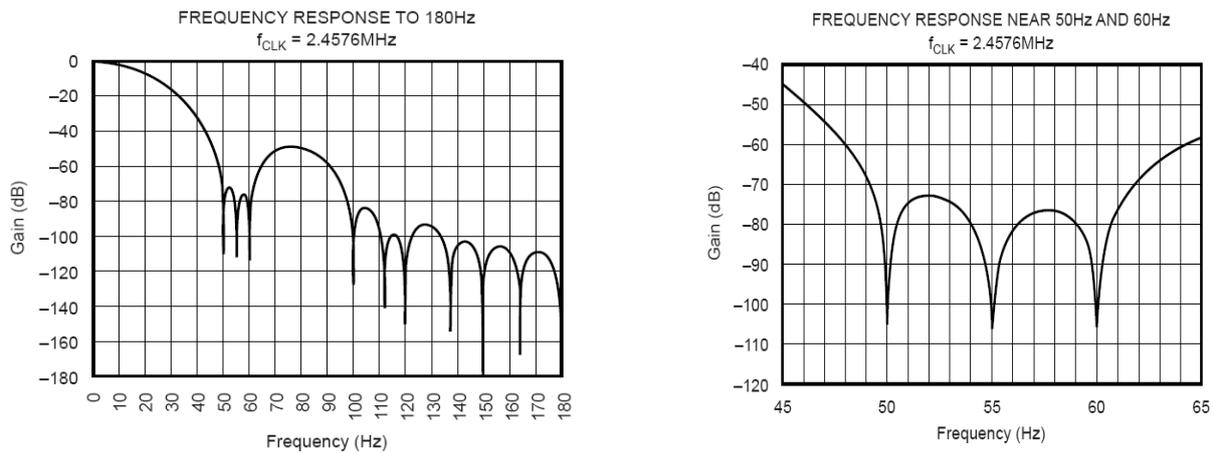


Figure V-8 Réponses fréquentielles [57]

Remarque : Les fréquences de rejection dépendent de f_{CLK} , si celle-ci passe de 2,4576MHz à 4,9152MHz, les fréquences passent de 50Hz et 60Hz à 100Hz et 120Hz.

V. 3. 8. Le temps d'établissement :

Le code de sortie n'a besoin que d'un cycle de conversion (1/15s) pour être complètement établi. Ainsi, si la tension de sortie change entre deux envois du code de sortie (après passage de DATA READY au niveau bas), il suffit d'attendre le prochain cycle de conversion pour avoir un code correspondant parfaitement établi.

V. 3. 9. La mise sous tension :

Dès la mise sous tension, le convertisseur effectue une opération appelée : autocalibration, destinée à minimiser l'offset et l'erreur de gain. Afin que cette opération soit la plus efficace possible, il est nécessaire que AVDD et DVDD croissent de manière monotone et atteignent leur valeur finale avant un temps $t1 < 100ms$. Commence ensuite la période de calibration pendant laquelle il est nécessaire que SCLK soit au niveau bas (pour une durée $t2 \geq 316ms$). Dès que \overline{DRDY} passe au niveau bas, l'autocalibration sera donc terminée et l'ADC prêt à commencer à échantillonner. La durée totale de l'opération est égale à : $t = t1 + t2$.

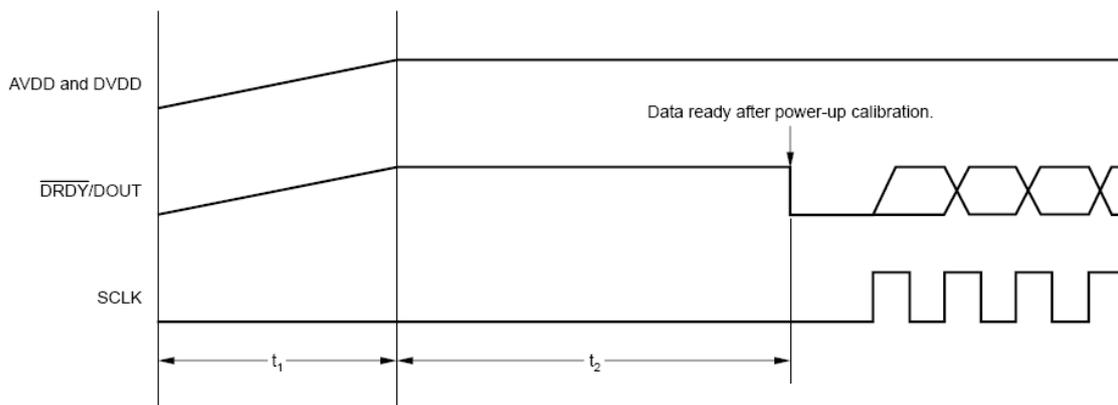


Figure V-9 Le temps de mise en route [57]

V. 3. 10. Le format des données :

L'ADS1244 donne un code de sortie de 24bits en complément à 2. Ainsi le bit de poids fort représente le bit de signe, et il ne reste que 23 bits pour la valeur absolue de la tension échantillonnée. Cette valeur s'étendant entre 0V et 5V, représentée par 23bits, on aura :

$$LSB = (5 - 0) / 2^{23} = 5 / 2^{23} = 5,96 \times 10^{-7} V = 0,596 \mu V$$

Nous aurions aussi pu le calculer en prenant la pleine échelle avec le signe, « Vout » aurait alors eu une valeur entre -5V et +5V, pour un code à 24 bits.

Une entrée positive de pleine échelle devrait idéalement produire en sortie hexadécimal : 0x7FFFFFFF, et une entrée négative de pleine échelle devrait donner : 0x800000. La table suivante résume les sorties idéales correspondant à différentes entrées :

Tableau V-3 Codes de sortie de l'ADS1244 [57]

Tension différentielle d'entrée (V)	Code de sortie idéal ² (hexa)
$\geq +2V_{REF}$	0x7FFFFFFF
+2 LSB	0x000002
+1 LSB	0x000001
0	0x000000
-1 LSB	0xFFFFFFFF
-2 LSB	0xFFFFFE
$\leq -2V_{REF}$	0x800000

² En négligeant les effets du bruit, de l'INL, l'offset et du gain

V. 3. 11. La récupération des codes :

L'ADS1244 convertit continuellement la tension analogique à son entrée, en codes que l'on peut récupérer lorsque $\overline{\text{DRDY}}$ passe au niveau bas. Et ce en envoyant des fronts d'horloge SCLK, sachant qu'à chaque front montant, un bit est envoyé en sortie $\overline{\text{DRDY}}/\text{DOUT}$, en commençant par le MSB. L'état de la sortie DOUT restera identique à celui du dernier bit émis (le 24^{ème} i.e. le LSB), et ce jusqu'à son passage de nouveau à l'état haut pour préparer la conversion suivante. Il est possible d'imposer l'état haut à DOUT, après la fin de chaque conversion et ce en envoyant un front supplémentaire d'horloge SCLK.

En résumé :

- f_{CLK} qui est en général égale à 2,4576MHz génère les bits « START » (DATA READY) à une fréquence égale à 15Hz.
- Dès que $\overline{\text{DRDY}}$ passe au niveau bas, on envoie 24 fronts de SCLK pour récupérer les 24bits à commencer du MSB. On rajoute un 25^{ème} front de SCLK pour forcer $\overline{\text{DRDY}}$ au niveau haut.

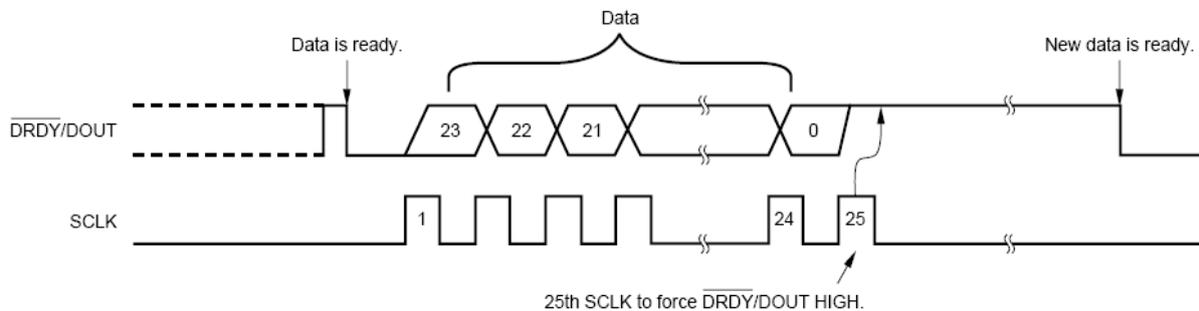


Figure V-10 La récupération des codes [57]

V. 3. 12. Autocalibration :

Bien que dans la plupart des applications, l'autocalibration lors de la mise sous tension soit suffisante. Il existe des cas où la dérive des caractéristiques nécessite une autocalibration. Pour ce faire, il suffit d'envoyer une 26^{ème} impulsion de l'horloge SCLK, qui à son front descendant déclenchera la calibration qui durera entre 209ms et 210ms.

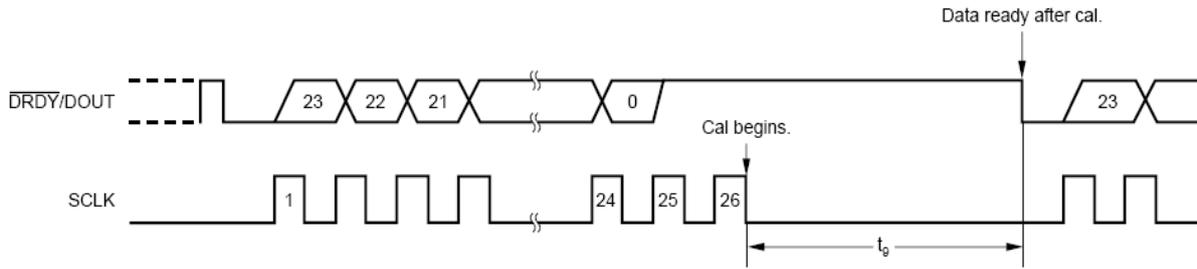


Figure V-11 Autocalibration [57]

V. 3. 13. Le SLEEP MODE (mode veille) :

Ce mode réduit considérablement la consommation (inférieure à $1\mu\text{W}$ avec CLK arrêtée, ce qui réduit le courant digital). Pour ce faire, il suffit, après avoir reçu le « DATA READY », de maintenir SCLK à l'état haut pendant une durée $t = 66,5\text{ms}$. L'ADC va se mettre en veille, et ne se réveillera qu'après passage de SCLK au niveau bas.

Il est parfois nécessaire de procéder à une autocalibration, immédiatement après le réveil. Et ce pour compenser les changements de température et de tension, après une longue période de veille. Pour effectuer cette opération, il suffit de maintenir SCLK au niveau haut après avoir envoyé les 25 fronts SCLK. Ainsi, l'ADC entre dans le SLEEP MODE jusqu'au passage de SCLK au niveau bas, puis effectuera automatiquement sa calibration. On aura dès la fin de l'autocalibration un code parfaitement établi en sortie et prêt à être utilisé.

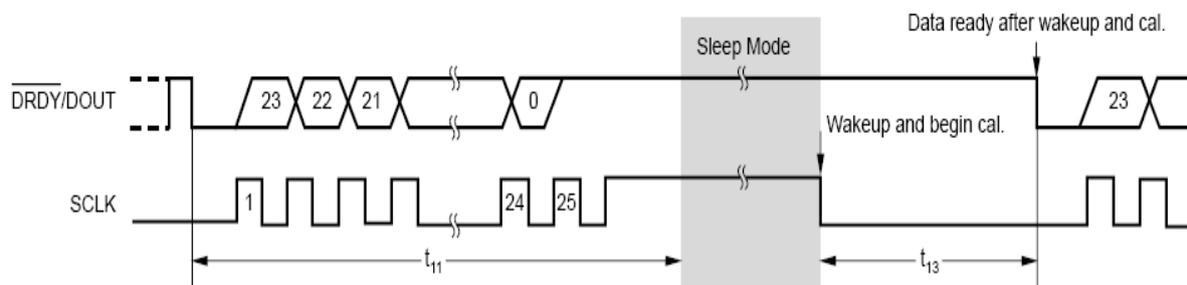


Figure V-12 Le SLEEP mode [57]

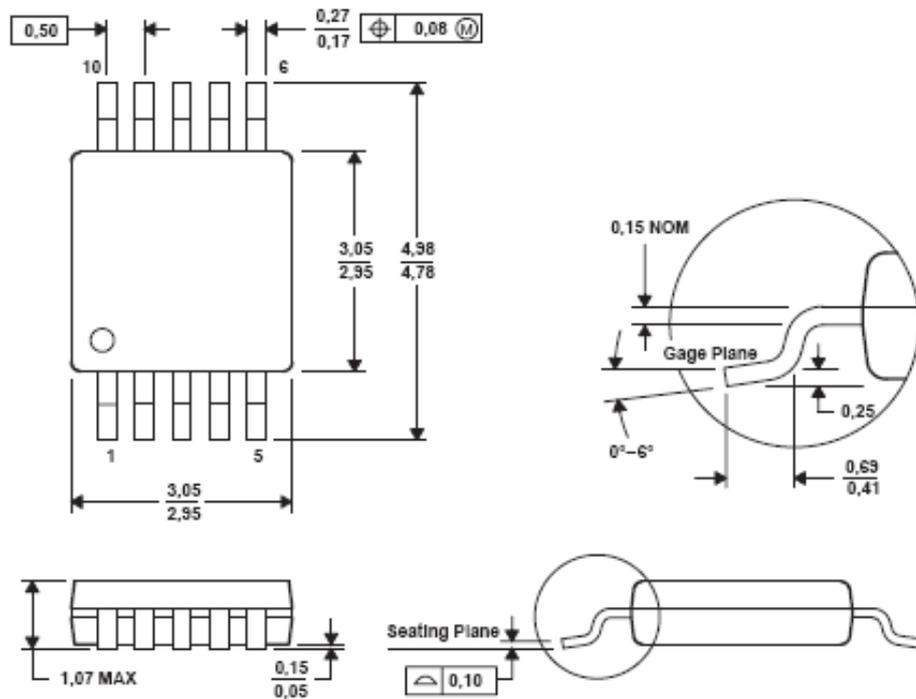


Figure V-13 Package de l'ADS1244 [57]

V. 4. Conditions maximales tolérées :

AVDD / GND	-0,3V à +6V
DVDD / GND	-0,3V à +3,6V
Courant d'entrée	100mA, en régime impulsionnel
Courant d'entrée	10mA, en continu
Tension d'entrée analogique / GND	-0,5V à AVDD+0,5V
Tension d'entrée digitale / GND	-0,3V à DVDD+0,3V
Tension de sortie digitale / GND	-0,3V à DVDD+0,3V
Température Maximale de Jonction	+150°C
Plage de température en fonctionnement	-40°C à +85°C
Plage de température en stockage	-60°C à 150°C
Température de fusion des soudures	+300°C

Tableau V-4 Conditions maximales tolérées [57]

Ces données nous montrent que l'ADS1244 n'a été garanti en fonctionnement que pour des températures atteignant 85°C. Or nous savons que ce dernier sera utilisé dans des outils qui seront exposés à des températures bien plus élevées, allant jusqu'à 220°C et plus. D'où la nécessité pour nous d'effectuer des tests en haute température, pour comparer les performances du convertisseur avec celles précédemment exposées, et voir leur évolution, et si ce dernier reste satisfaisant.

V. 5. La carte d'évaluation ADS1244EVM : [58]

V. 5. 1. Introduction :

L'ADS1244EVM est un support d'évaluation pour l'ADS1244. Conçue comme prototype d'évaluation, elle inclut un circuit pour la tension de référence et un circuit oscillateur, permettant de générer deux fréquences, au choix. Ces deux circuits sont optionnels. Nous pouvons, si nous le désirons, sélectionner une référence et une horloge externes.

La plupart des cartes d'évaluation sont en général munies d'interfaces permettant la communication avec un PC. Cependant l'ADS1244EVM ne contient que le convertisseur, et quelques autres composants fonctionnels. Tous les pins de l'ADS1244 sont accessibles via des connecteurs. Afin d'assurer l'interface avec le PC, la carte d'évaluation peut être connectée à d'autres cartes. Nous utiliserons la carte d'interface HPA-MCU de Texas instruments, ainsi que la carte dsPICDEM 1.1 qui contient le dsPIC30F6014 de Microchip.

Le circuit qui génère une tension de référence de 2,5V, est basé sur le composant : REF1004-2.5³, dont les performances en bruit sont suffisantes pour permettre à l'ADC de fonctionner à son plus bas niveau de bruit. Le système générateur d'horloge est basé sur un module CMOS Crystal Clock Generator, offrant une fréquence d'horloge de 4,9152MHz, qui pourra être utilisée, ou bien divisée par deux, grâce à une bascule Flip Flop, pour nous donner une fréquence de 2,4576MHz qui est la plus généralement utilisée.

V. 5. 2. Description du circuit :

V. 5. 2. 1. Les connecteurs :

Ils sont au nombre de trois :

- Un connecteur analogique (J1)
- Un connecteur série (J5)
- Un connecteur d'alimentation (J6)

³ Détaillé en ANNEXE

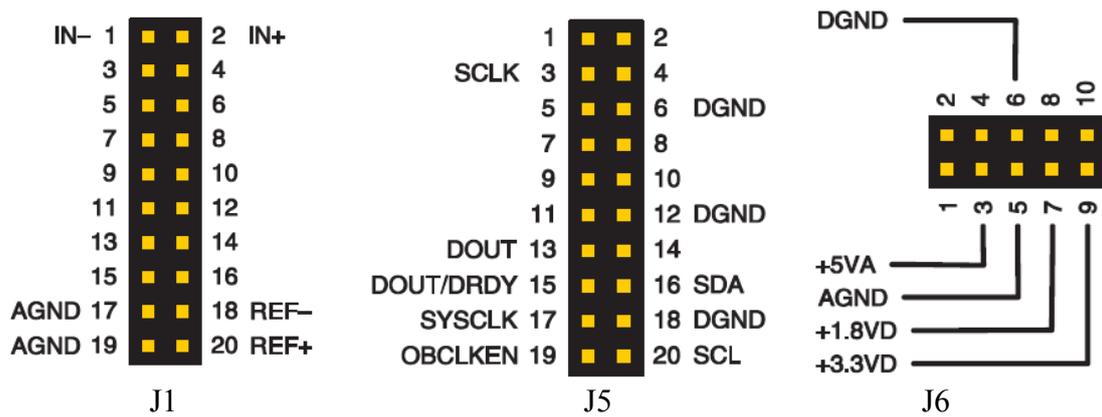


Figure V-14 Les connecteurs de l'ADS1244EVM [58]

- Le connecteur J1 : Il reçoit la tension analogique différentielle à convertir, telle que les pôles positif et négatif seront appliqués respectivement à IN+ et IN- (pins 2 et 1). Ce connecteur reçoit aussi la tension différentielle de référence sur ces pins REF+ et REF- (pins 20 et 18 respectivement). Ainsi, nous avons IN+, IN-, REF+, REF-, qui correspondent respectivement aux pins AINP, AINN, VREFP, VREFN, sur l'ADS1244.
- Le connecteur J5 : Les seuls pins qui nous intéressent dans ce connecteur, sont les pins 3, 4, et 13/15, correspondant respectivement à SCLK, DGND et DOUT/DRDY. Le pin SCLK nous permet d'injecter les fronts d'horloge SCLK nécessaires à la récupération des codes. Les pins 13 et 15 sont reliés, et nous donnent accès au code de sortie correspondant à la tension d'entrée échantillonnée. Et enfin la masse digitale DGND, qui sera connectée à la carte dsPICDEM 1.1 afin de relier les masses.
- Le connecteur J6 : Il fournit toutes les tensions d'alimentation nécessaires au fonctionnement du convertisseur. Que ce soit AVDD ou DVDD. Il récupère ainsi les tensions d'alimentation de la carte d'interface HPA-MCU, qui est branchée aux sources d'alimentation. On a à notre disposition : +5VA, +3,3VD, GND, qui seront les seules utilisées, étant donné que nous avons le choix de faire fonctionner le composant avec 1,8VD ou 3,3VD. AVDD correspondra à +5VA et DVDD à +3,3VD.

V. 5. 2. 2. Les Jumpers et les Switchs :

La carte comporte trois Jumpers pour :

- Relier les masses analogique et digitale.
- Mesurer les courants de consommation digital et analogique.

Les quatre Switchs se trouvant sur la carte ont les fonctions suivantes :

- S1 : Sélection de l'horloge : Permet de sélectionner l'horloge système (CLK).

Position du Switch	Horloge CLK
Haut	4,9152MHz
Milieu	2,4576MHz
Bas	Externe (J5, pin17)

- S2 : Sélection de la tension d'entrée analogique.

Position du Switch	Tension d'entrée analogique différentielle
Haut	Externe (J1, pin1 et 2)
Milieu	Tension de référence de 2,5V
Bas	Zéro (GND)

- S3 : Sélection de la tension de référence.

Position du Switch	Tension de référence
Haut	Externe (J1, pin18 et 20)
Milieu	$V_{REF} = AVDD - 2,5V = 2,5V$
Bas	$V_{REF} = 2,5V - AGND = 2,5V$

- S5 : Sélection de la tension d'alimentation digitale.

Position du Switch	Source de la tension digitale
Haut	+1,8V (J6 pin7)
Bas	+3,3V (J6 pin9)

Tableau V-5 Différents Switch de l'ADS1244EVM [58]

V. 5. 3. Les capacités de filtrage :

L'ADS1244EVM est munie de capacités de filtrage pour les entrées de la tension analogique et de la référence. Ainsi, chaque entrée possède deux capacités de filtrage pour le mode commun et une capacité pour le mode différentiel. Les capacités de filtrage en mode commun sont connectées entre les entrées différentielles et la masse (GND). Les capacités de

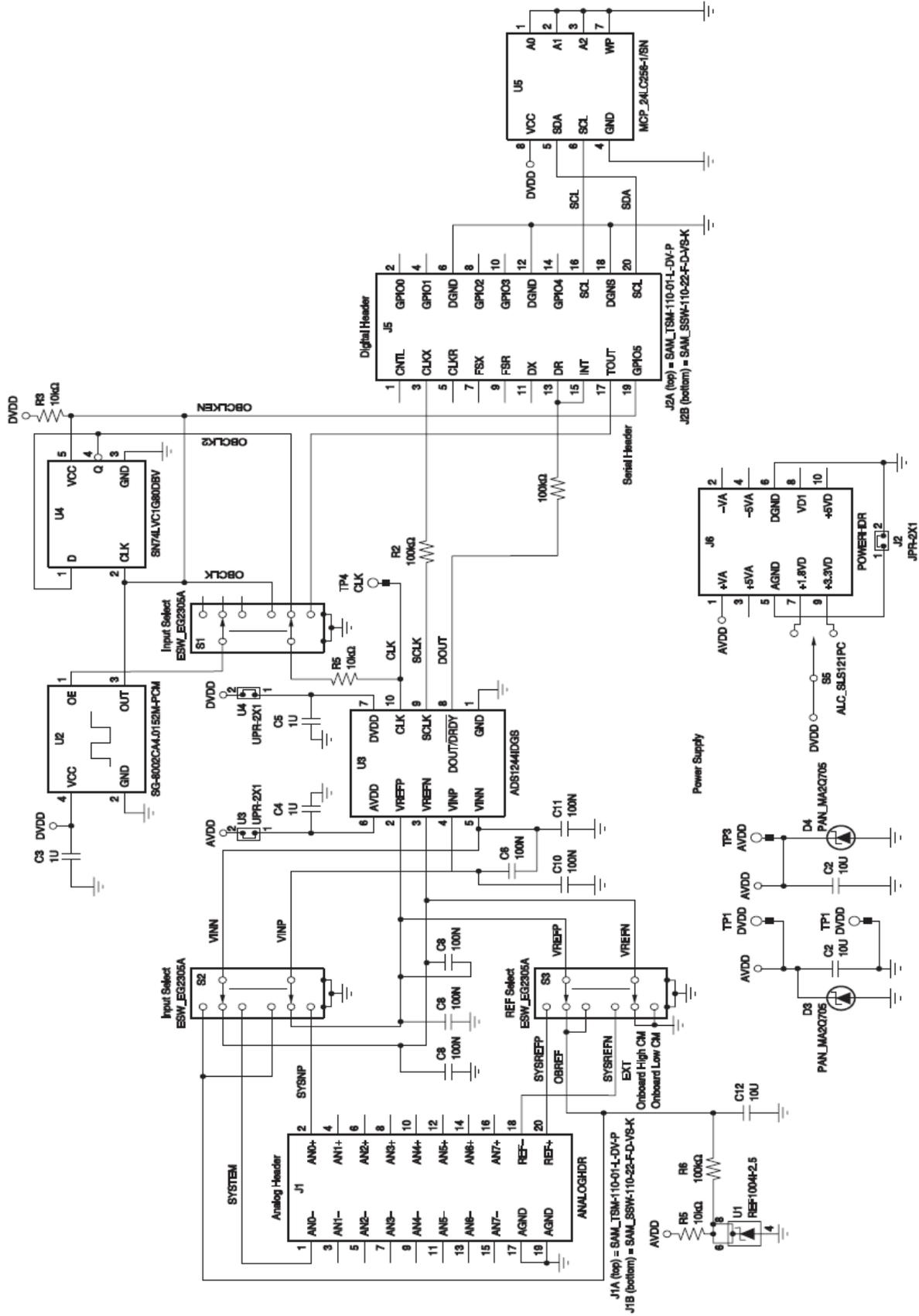


Figure V-16 Schéma de la carte d'évaluation ADS1244EVM [58]

V. 6. La carte d'interface HPA-MCU :

V. 6. 1. Présentation :

La carte d'interface HPA-MCU a été conçue pour fournir la plus grande flexibilité d'évaluation possible des produits d'acquisition de données de Texas Instruments. Elle permet la communication grâce aux ports : SCI, SPI, CAN et I2C que l'on retrouve sur les DSP de la série 2000, ainsi que sur les microcontrôleurs MSP430 et TMS470. Le port série McBSP⁴ du TMS320F2812 est compatible ainsi que le port parallèle de transfert de données du TMS320F2407 et du TMS320F2812.

V. 6. 2. Description :

La carte dispose de trois connecteurs DB9 (deux femelles J18 et J20, et un mâle J19) pour les communications CAN et RS232, ainsi qu'un MAX3232. Ces connecteurs sont associés aux ports SCI que nous retrouvons sur TMS320 et TMS470.

Des ports terminaux d'alimentation donnent accès au bus commun d'alimentation de la carte. Les ports J1 et J4 fournissent la tension analogique, alors que les ports J7, J8, J9 et J10 fournissent la tension digitale. La carte est donc alimentée via ces ports. Afin que la carte reçoive l'alimentation, il est nécessaire de relier les ports terminaux d'alimentation aux bus commun d'alimentation, et ce en soudant la résistance R7 ou R8, selon la tension digitale que nous désirons fournir à la carte : 3,3VDC pour R7 et 5VDC pour R8. De simples résistances à limitation de courant peuvent être installées.

Remarque : Une seule des deux résistances doit être installée. Il serait fatal pour la carte d'évaluation de souder les deux à la fois. Pour nos tests, l'ADC a besoin de 3,3VD, on installera par conséquent R7 d'une valeur de 12k Ω .

⁴ Multi Channel Buffered Serial Port

V. 6. 2. 1. Les connecteurs de l'alimentation externe :

Connecteur Terminal	Tension appliquée	Fonction
J1	$\pm VA (\pm 15V \text{ Max})$	Tension analogique : signaux de conditionnement, amplificateurs...
J4	$\pm 5V (\pm 5,5V \text{ Max})$	Tension analogique : signaux de conditionnement, amplificateurs...
J7	$\pm 5V (\pm 5,5V \text{ Max})$	Tension digitale : alimentation pour la logique digitale : ADCs, DACs...
J8	$\pm VD (\text{Indéfinie})$	Tension digitale : réservée pour une utilisation future
J9	$\pm 1,8V (2,3V \text{ Max})$	Tension digitale : Niveaux logiques pour CODECs...
J10	$\pm 3,3V (3,7 V \text{ Max})$	Tension digitale : alimentation pour la logique digitale : ADCs, DACs...

Tableau V-6 Connecteurs de l'alimentation [60]

V. 6. 2. 2. Les sites de conditionnement des signaux :

Les sites de conditionnement du signal comportent des connecteurs I/O⁵ de 20pins, ainsi qu'un connecteur 6-pins pour les tensions d'alimentation. La carte dispose de deux sites de conditionnement. Par conséquent elle peut accepter deux cartes d'évaluations. Ces cartes d'évaluation, viendront se placer sur les sites de conditionnement afin de recevoir les signaux de contrôle et tensions d'alimentation, et de donner des signaux en sortie. Lors de nos travaux, nous utiliserons les pins suivants pour les I/O analogiques (J5, J6) :

N° du pin	Nom	Fonction
1	A0(-)	Tension d'entrée analogique négative ⁶
2	A0(+)	Tension d'entrée analogique positive
9	AGND	Masse analogique
18	REF-	Tension de référence négative
20	REF+	Tension de référence positive

Tableau V-7 Sites de conditionnement [60]

⁵ Input Output

⁶ On dit tension négative pour indiquer qu'elle sera branchée sur le pôle négatif de l'ADC, mais elle doit être en réalité positive, provoquant la destruction de ce dernier dans le cas contraire. Cette remarque est aussi valable pour les tensions de référence

En ce qui concerne les I/O digitales (J11, J12), nous utiliserons :

N° du pin	Nom	Fonction
3	SPICLKa	Recevoir SCLK et l'envoyer vers l'ADC
4	DGND	Masse digitale
13	SPISOMIa	Sortie digitale : DRDY/DOUT
15	GPIO14	Sortie digitale : DRDY/DOUT

Tableau V-8 Les entrées/sorties digitales [60]

Les noms de ces pins indiquent qu'ils servent lors des protocoles de communication : SPI, GPIO... Or dans notre cas, nous allons utiliser le dsPIC20F6014, et par conséquent nous ne nous servirons pas des différentes interfaces de communication de la carte d'interface HPA-MCU. Et ces pins nous seront utiles pour envoyer l'horloge SCLK à l'ADC (pin3), et récupérer le code émis par ce dernier (pins 13 et 15). Le pin 4 servira de masse digitale, qui sera reliée à celle de la carte dsPICDEM 1.1, afin d'avoir DGND commune. Nous précisons que seul J12 est utilisé.

Pour les connecteurs d'alimentation (JP5 et JP6), les tensions disponibles sont les suivantes :

Tension	N° du pin		Tension
+VA	1	2	-VA
+5VA	3	4	-5VA
DGND	5	6	AGND
+1,8VD	7	8	VD1
+3,3VD	9	10	+5VD

Tableau V-9 Tensions disponibles sur les connecteurs d'alimentation [60]

Par VA et VD, nous désignons respectivement les tensions d'alimentation analogiques et digitales. Durant notre processus de qualification, nous n'utiliserons que : +5VA, 3,3VD, et DGND et AGND qui seront reliées pour avoir une masse commune. Seul JP6 sera utilisé.

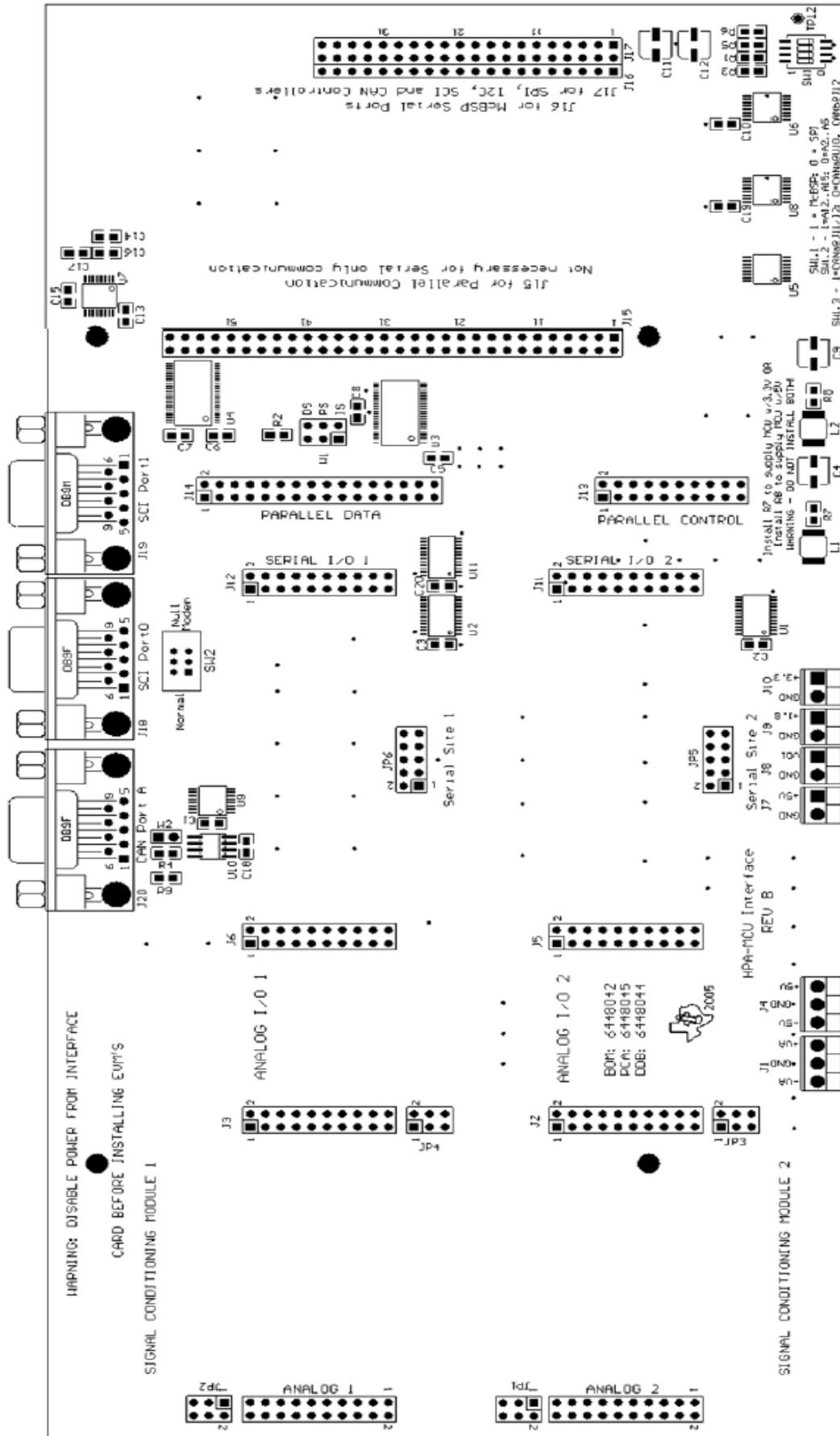


Figure V-17 Schéma de la carte HPA-MCU Interface [60]

V. 7. La carte de développement dsPICDEM™ 1.1 : [35]

V. 7. 1. Introduction :

La datasheet de la carte d'évaluation ADS1244EVM conseille de connecter l'ADC au microcontrôleur MSP430 de Soft Baugh, étant donné que la carte était conçue pour être adaptée à ce microcontrôleur. Nous avons donc utilisé le MSP430 dans nos travaux, et l'avons programmé pour faire fonctionner le convertisseur. Grâce à cela, nous avons pu générer tous les signaux nécessaires pour la conversion et observer le résultat sur un oscilloscope. Cependant, nous n'avons pas pu récupérer ces codes via le MSP430. Par conséquent, nous nous sommes trouvés dans l'obligation de chercher une autre solution. Ainsi, le choix s'est porté sur le dsPIC30F6014 de Microchip, pour sa disponibilité et sa simplicité d'utilisation.

Le dsPIC30F6014 contient les fonctionnalités d'un Digital Signal Processor (DSP) au sein d'une architecture microcontrôleur 16bits à hautes performances. La carte de développement dsPICDEM™ 1.1 sert au développement et à l'évaluation du dsPIC30F6014, en le plaçant sur la carte comme indiquée sur la figure suivante :

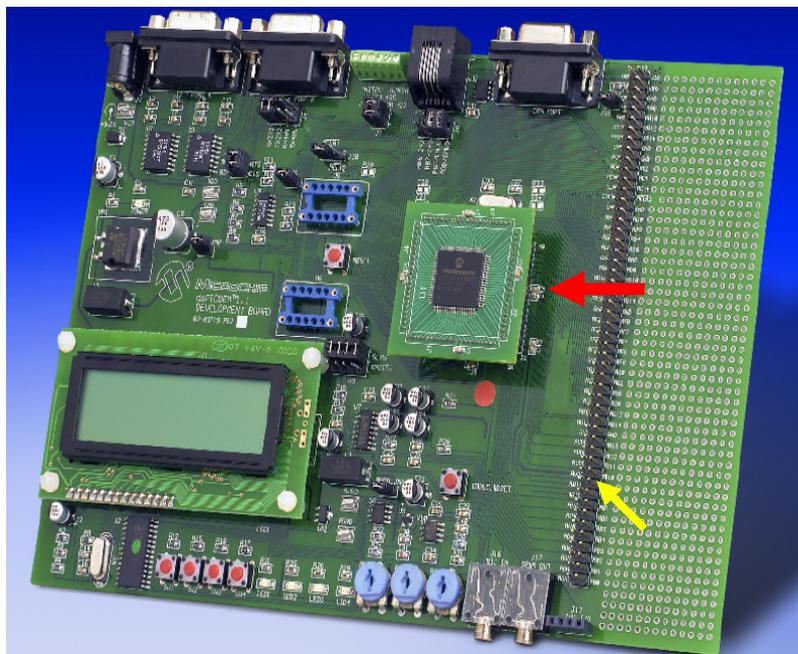


Figure V-18 Carte de développement dsPICDEM 1.1 [35]

Tous les pins du dsPIC sont accessibles sur la carte d'évaluation, grâce à la rangée de connecteurs indiquée par la flèche jaune, sur la figure précédente. Ainsi, il est très facile d'exploiter toutes les entrées et sorties du dsPIC, en utilisant ces connecteurs, sans être limité par l'espace disponible sur la carte. Il est même possible de réaliser des circuits, sur les nombreux points de connexion situés à côté des connecteurs, pour optimiser l'exploitation des entrées-sorties.

La carte dispose entre autres de deux ports série RS-232, pour la communication avec le PC. Elle dispose aussi d'un connecteur permettant de la programmer via le MPLAB ICD 2, et une horloge à base d'oscillateur en Crystal de 7,3728MHz.

V. 7. 2. Description : [37]

Le dsPIC dispose de six ports bidirectionnels (A, B, C, D, F, G), qui serviront à générer les signaux de commande en destination de l'ADS1244EVM, en fonction des signaux reçus.

La carte de développement est reliée au PC via le port série RS-232, ainsi qu'au programmeur MPLAB ICD 2 via un port USB.

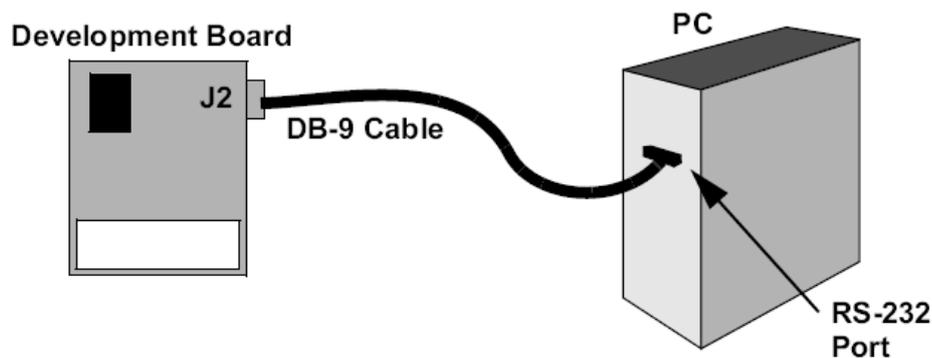


Figure V-19 Connexion dsPICDEM 1..1 au PC [35]

V. 7. 3. MPLAB IDE v7.60 : [36]

MPLAB IDE⁷ permet de développer des applications sur PC pour des microcontrôleurs Microchip. Destiné aux systèmes intégrés tels que les dsPIC, combinant un microprocesseur,

⁷ IDE : Integrated Development Environment

des périphériques et quelques circuits additionnels, leur utilisation ne nécessite alors plus que très peu de composants externes.

MPLAB IDE coordonne tous les outils nécessaires à l'élaboration d'un projet, sur une seule interface graphique. Une fois le code source écrit, il peut être converti en instructions exécutables, et téléchargé dans le microcontrôleur pour être testé. Durant ce processus, plusieurs outils sont nécessaires : un éditeur pour écrire le code, un «Project Manager » pour organiser les différents fichiers composant le projet, un compilateur ou un assembleur pour convertir le code source en code machine.

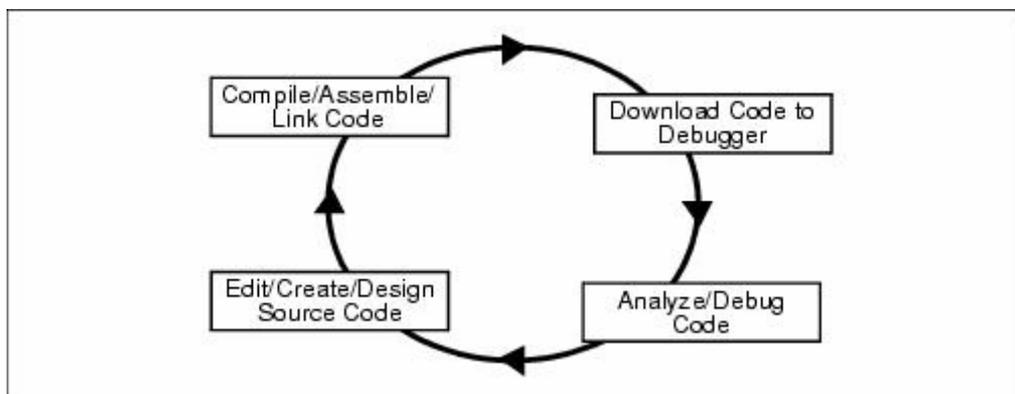


Figure V-20 Le cycle de programmation [37]

V. 8. Le Set up :

Afin de préparer le set up, on détermine les besoins de l'ADC. D'après la description précédemment faite de l'ADS1244, on sait que ce dernier a besoin de :

- Une tension d'alimentation analogique : $AVDD = 5V$
- Une tension d'alimentation digitale : $DVDD = 3,3V$
- Une tension d'entrée différentielle entre $\pm 5V$
- Un certain nombre de fronts d'horloges SCLK pour la récupération des codes

V. 8. 1. Le côté matériel :

Notre tension de référence devra être la plus stable, et la plus précise possible, afin que nous puissions évaluer les meilleures performances de l'ADC. Cette tension de référence sera générée grâce à $AVDD$ et la REF1004-2.5. Par conséquent la source qui permettra de générer $AVDD$ devra être convenablement choisie. En ce qui concerne la tension d'entrée

différentielle, elle devra être aussi la plus précise possible. De plus notre ADC est un 24bits, nous devons donc nous assurer de la tension d'entrée infligée à l'ADC pour que nous puissions l'utiliser pour évaluer ce dernier en fonction de la sortie obtenue. Ainsi, plus la résolution de l'appareil fournissant la tension d'entrée sera grande, plus les résultats que nous donnerons seront fiables.

Nous avons choisi donc de consacrer la source de tension la plus précise à la tension d'entrée différentielle, en optant pour la « DATA PRECISION 8200⁸ » de T2i, pour les tests en statique, et la source universelle HP 3245A pour les tests en dynamique. En ce qui concerne AVDD et DVDD, nous avons choisi une alimentation à limitation de courant : AGILENT E3631A Triple Output DC Power Supply. Pour générer notre tension différentielle, en s'assurant que les deux tensions appliquées aux bornes d'entrées de l'ADC restent positives, une entrée sera toujours mise à la masse. Ainsi, pour une tension différentielle allant de 0V à 5V, on mettra la borne (+) de l'ADC à la borne (+) de la source, et la borne (-) de l'ADC à la borne (-) de la source, qui sera reliée à la masse. Pour une tension différentielle entre -5V et 0V, on connectera la borne positive de l'ADC à la borne négative de la source, qui sera reliée à la masse, et la borne négative de l'ADC à la borne positive de la source. En résumé :

$$\begin{aligned} V_{diff} \in [0V, +5V] : V_{diff} = V_{positive} - GND \mid V_{positive} \in [0V, +5V] \\ V_{diff} \in [-5V, 0V] : V_{diff} = GND - V_{positive} \mid V_{positive} \in [0V, +5V] \end{aligned} \quad (V-1)$$

Les connexions entre les alimentations et la carte d'interface HPA-MCU se font par des fils torsadés, résistant à la haute température. Les fils torsadés sont utilisés car ils permettent de réduire le bruit. Ainsi, lorsque le bruit pénètre dans une boucle dans un sens, il pénétrera dans la suivante avec le sens opposé, et s'annulera par conséquent. Une précaution supplémentaire a été prise pour la tension d'entrée différentielle, pour laquelle nous avons utilisé un câble torsadé avec blindage (TEFLON), soudé directement sur les pins d'entrée de la carte ADS1244EVM afin d'éviter les bruits qu'auraient pu induire des connecteurs. Le blindage étant relié à la masse récupère tous les bruits et les détourne vers la masse. Les deux alimentations utilisées affichent les tensions et courants appliqués à la carte. La carte ADS1244EVM est placée sur le premier site de conditionnement de la carte d'interface HPA-MCU : J6, J12, et JP6.

⁸ Décrite en ANNEXE G

Nous avons utilisé un multimètre 34401A de HEWLETT PACKARD, pour surveiller les variations de la tension de référence à tout moment. Les courants de consommation, analogique et digital étaient visibles sur la source de tension AGILENT. Nous avons aussi utilisé un Oscilloscope numérique : Digital Phosphor Oscilloscope, Tektronix TDS5054B. C'est un oscilloscope à quatre voies dont seules deux ont été utilisées. La première voie servait à montrer les fronts d'horloges SCLK envoyés au composant. La seconde voie récupérait les codes en sortie de l'ADC et les affichait en se synchronisant sur les fronts SCLK.

Il reste la question des fronts d'horloge de SCLK. Nous procédons comme suit :

- Selon les recommandations de la datasheet de l'ADS1244, nous choisissons de travailler avec l'horloge CLK à 2,4576MHz, étant donné que l'ENOB est inversement proportionnel à la fréquence d'horloge, pour des raisons de temps nécessaire au chargement des capacités d'échantillonnage et donc de la stabilisation de la tension à échantillonner. Ainsi, l'horloge CLK à 4,9152MHz donnera un ENOB inférieur.
- Avec une fréquence de 2,4576MHz pour CLK, l'ADC enverra les bits START (impulsions $\overline{\text{DRDY}}$) avec une fréquence de 15Hz, ce qui correspond donc à une fréquence d'échantillonnage de 15SPS.⁹
- Nous allons utiliser ces impulsions de l'ADC pour programmer le dsPIC de manière à envoyer 25 fronts d'horloge SCLK à l'ADC dès qu'il détecte l'impulsion $\overline{\text{DRDY}}$ provenant du convertisseur. A chaque front de SCLK reçu, l'ADC envoie un bit sur la pin de sortie DOUT, en commençant par le MSB. Le 25^{ème} front forçant DOUT au niveau haut jusqu'à ce que $\overline{\text{DRDY}}$ passe de nouveau au niveau bas, pour la conversion suivante. Ainsi, nous nous servirons des niveaux de $\overline{\text{DRDY}}$ pour envoyer les fronts SCLK.
- Le dsPIC est programmé pour récupérer les bits envoyés par l'ADC, en même temps qu'il envoie les fronts de SCLK.
- Après chaque conversion, le dsPIC envoie les codes de sortie sur le port RS-232 à destination du PC, à une fréquence de 19200 bauds, pour le traitement.

⁹ Pour une fréquence de CLK doublée, on aurait eu une fréquence d'échantillonnage doublée et égale à 30SPS.

La carte dsPICDEM™ 1.1 est quant à elle alimentée par un adaptateur AC/DC de 9VDC. Elle est reliée au PC par un câble de transfert de données en série DB-9. Elle est aussi reliée au programmeur MPLAB ICD 2, qui lui est relié au PC via un câble USB. La connexion entre la carte ADS1244EVM et la carte dsPICDEM™ 1.1 se fait via deux câbles torsadés. Le premier envoie DRDY de l'ADS1244EVM vers dsPICDEM™ 1.1, pour la détection des bits START indiquant que le code est prêt à être envoyé. Le second envoie les 25 fronts d'horloge SCLK du dsPICDEM™ 1.1 vers ADS1244EVM, dès la détection du DATA READY, pour procéder à la récupération du code.

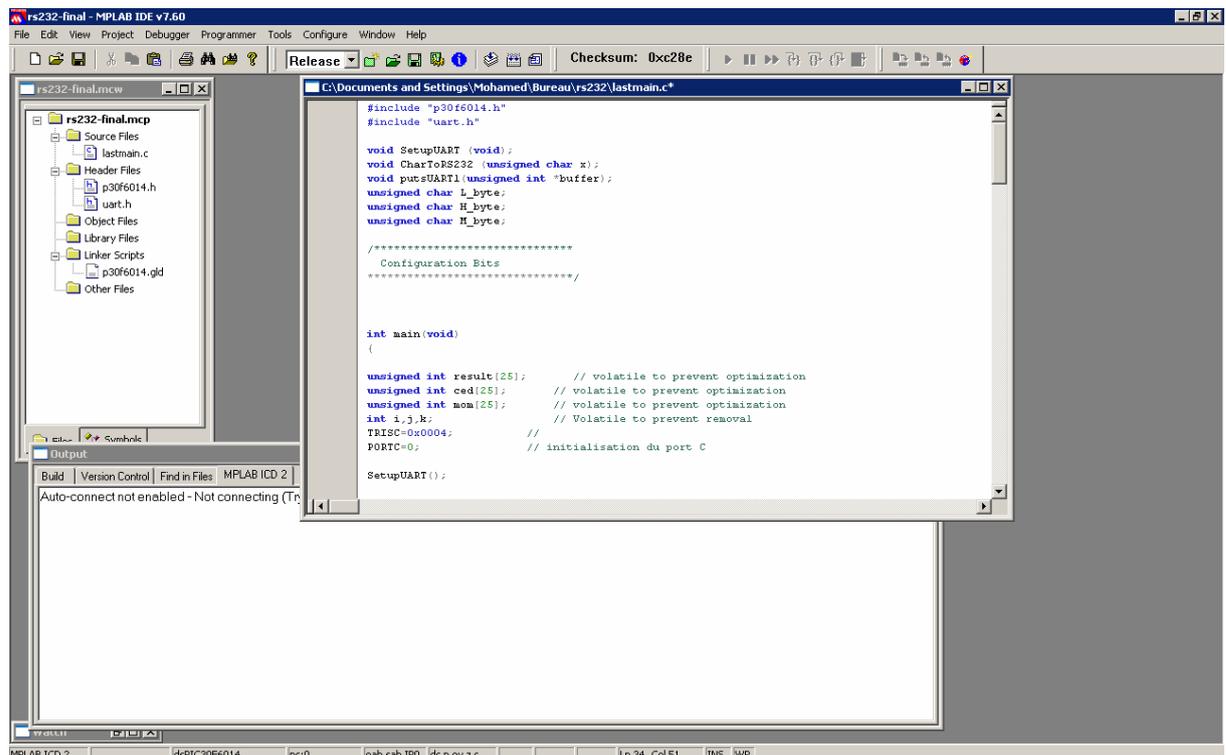


Figure V-21 Fenêtre de travail MPLAB IDE

V. 8. 2. La programmation du dsPIC :

Nous avons créé un projet sous MPLAB IDE v7.60, pour programmer le dsPIC à réaliser les différentes opérations nécessaires pour la récupération des codes. Ce projet comporte le fichier Main écrit en langage C. Ce fichier main fait appel pour son bon déroulement à d'autres fichiers, appelés : Headers, qui font office de bibliothèque d'instructions. En l'occurrence, ce sont dans notre cas des fichiers de déclaration du dsPIC30F6014, et de l'utilisation de l'UART pour le transfert de données via le port RS-232.

Parmi les différents ports du dsPIC, configurables en entrée/sortie, nous avons choisi le port C, dont nous utiliserons deux pins. Le pin RC2, configuré en entrée, récupérant le bit START issu de DOUT sur l'ADS1244EVM. Le pin RC3 est quant à lui configuré en sortie, et envoie les fronts d'horloge SCLK vers l'ADS1244EVM.

Les principales parties du programme en C sont décrites ici¹⁰ :

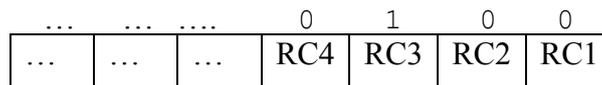
```
#include "p30f6014.h"
#include "uart.h"

void SetupUART (void);
void CharToRS232 (unsigned char x);
void putsUART1(unsigned int *buffer);
unsigned char low;
unsigned char high;
unsigned char medium;
```

Les deux premières lignes du programme, représentent les Headers précédemment décrits. Suivent les déclarations des routines qui seront ultérieurement définies, pour tout ce qui est transfert avec RS232. Les trois variables de type « char »: low, medium, high, représentent les trois octets formant les 24 bits du code émis par l'ADC.

```
int main(void)
{
    int i,j,k;           // Volatile to prevent removal
    TRISC=0x0004;       // configuration des pins du port C en
                       // entrée/sortie
    PORTC=0;           // Initialisation
```

TRISC permet de définir la direction des différents pins du port C, en entrée ou en sortie. Ainsi : 0x0004 = 00..0100 en binaire. Sachant qu'un « 0 » indique que le pin est en entrée, et le « 1 » qu'il est en sortie.



¹⁰ Le programme en entier est mis en ANNEXE E

Ainsi nous avons imposé par cette instruction de mettre tout le port C en entrée sauf le pin RC3 qui est mis en sortie. Nous recevrons le signal DOUT sur RC2, et nous émettrons SCLK sur RC3.

```

if (PORTCbits.RC2 == 1)
{
    while (PORTCbits.RC2 == 1);
    for (i = 72; i > 0; i--); //some Delay after going low

```

La première instruction détecte le passage de DRDY au niveau haut. Le dsPIC attend alors le basculement au niveau bas, grâce à l'instruction « while ». Tant que RC2 est au niveau haut, le dsPIC attend et ne fait rien. Dès le basculement, il s'écoule un laps de temps, correspondant à 72 fronts de l'horloge du dsPIC. Ceci est pour laisser suffisamment de temps à l'ADC pour commencer le transfert des bits de code. Cependant, selon la datasheet, ce laps de temps peut tendre vers zéro sans poser de problème.

```

result=0;

for (j=0; j<25; j++)
{
    PORTCbits.RC3=1; // output sclk high
    for (i = 52; i > 0; i--);
    PORTCbits.RC3=0; // output sclk low
    for (i = 52; i > 0; i--);
    result*=2;
    if(PORTCbits.RC2==1) //input Dout in result[j]
        result+=1;

```

La variable « result » stockera les bits de code émis par l'ADC. Nous allons générer les 25 fronts d'horloge de SCLK, en mettant RC3 au niveau haut pendant 52 fronts de l'horloge du dsPIC, puis en le forçant au niveau bas, durant le même nombre de fronts. Nous aurons ainsi obtenu une période d'horloge SCLK. Nous avons imposé un nombre de périodes de l'horloge du dsPIC égal à 52, afin d'avoir une fréquence d'horloge du SCLK égale à 19200Hz, et donc un code à 19200 bauds. Ce résultat a été obtenu canoniquement en faisant varier le nombre de périodes du dsPIC pour avoir une seule période SCLK, et ce jusqu'au résultat escompté. Une fois que les fréquences sont réglées, nous récupérons les codes. Ceci se fait à chaque front descendant de SCLK, où nous procédons à un décalage logique de

« result » pour récupérer le nouveau bit, et ce en incrémentant « result » si RC2 est égal à un. Après le passage des 24 fronts de SCLK, nous aurons nos 24 bits du code émis par l'ADC dans le registre « result ». Le 25^{ème} front de SCLK force RC2 à « 1 ».

Pendant le transfert des bits, le dsPIC s'arrête lorsqu'il reçoit le premier, le second et le troisième octet du code pour les envoyer à tour de rôle. Ainsi lorsque le premier octet de code est reçu, il le met dans le registre «low», et il réinitialise le registre « result », pour recevoir le second octet, et ainsi de suite. Une fois les trois octets reçus, ils sont mis dans respectivement les registres : « low », « medium » et « high ».

```
if (j==7)
{
low=(char) result;
result=0;
}
if (j==15)
{
medium=(char) result;
result=0;
}
if (j==23)
{
high=(char) result;
result=0;
}
```

C'est alors que nous envoyons ces trois octets de code vers le PC, via l'UART.

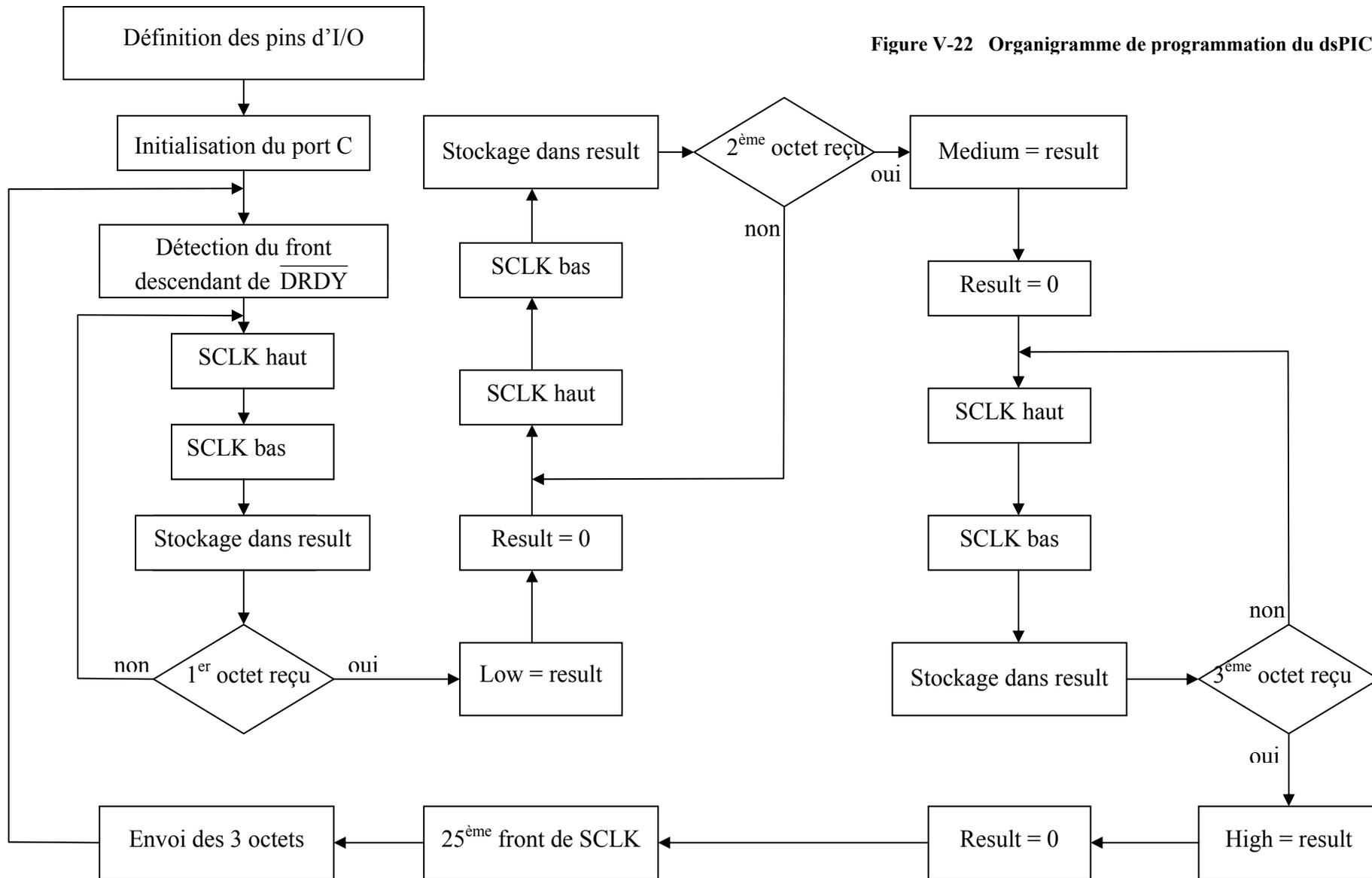
```
CharToRS232 (low) ;
CharToRS232 (medium) ;
CharToRS232 (high) ;
```

Dans notre programme, nous avons jugé important de laisser la définition d'une fonction importante, qui nous a aidé lors de l'élaboration de ce set up. C'est la fonction « putsUART1 », qui permet l'envoi d'une chaîne de caractères via le RS-232. Car avant la validation de notre programme, il nous fallait voir ce qu'envoyait le dsPIC. Nous avons utilisé l'HyperTerminal de Windows pour gérer la communication. Nous avons établi sa vitesse à 19200 bauds. Dans notre programme, nous avons initialement séparé le résultat de chaque conversion par un « - », grâce à l'instruction suivante : putsUART1 ("-"). Ainsi, il nous était possible de distinguer sur l'Hyper Terminal les différents codes envoyés séparément, et

après leur décodage, de s'assurer que notre programme était correct. Dès lors, l'utilisation de : `putsUART1 ("-")` n'était plus nécessaire, et même gênante pour la suite du traitement.

Nous pouvons résumer les idées principales de notre programme avec l'organigramme suivant :

Figure V-22 Organigramme de programmation du dsPIC



V. 8. 3. Le traitement sur PC :

Nous nous sommes assurés de notre programme et de notre set up, en observant les résultats de la conversion sur l'Hyper Terminal. Le traitement des données peut alors commencer. Nous avons choisi d'utiliser MATLAB 7.3, pour sa large palette d'outils et de fonctions mathématiques, ainsi que pour sa fonction d'acquisition de données via les ports de l'ordinateur. Nous avons donc écrit un programme sur MATLAB qui se charge de récupérer les différents octets composant le code, reconstituer ce dernier pour donner la tension convertie, et en déduire les différentes caractéristiques de l'ADC. Ce programme diffère selon que nous testons le convertisseur en statique (DC) ou en dynamique (AC).

V. 8. 3. 1. Traitement pour les tests en statique :

Les principales parties du programme MATLAB sont décrites ci-dessous¹¹ :

```
s = serial('COM1');           % objet s sur com1
s.inputbuffersize=19200*8;    % taille du buffer
set(s, 'BaudRate', 19200);    % vitesse com 19200 bauds
s.Timeout=50;                 % durée d'ouverture du port com: 50 sec
fopen(s);                     % ouverture du port com
x = fread(s, 2250);           % convert ascii to dec
out = fscanf(s);
fclose(s);                    % fermeture du port com
delete(s);
clear s;
```

Cette première partie du programme commande l'ouverture du port COM1, la récupération des données sur ce port, et enfin sa fermeture. Nous avons réglé la vitesse de transfert à 19200 bauds, tout en ouvrant le port pendant 50 secondes. Ceci devrait nous permettre de récupérer 2250 octets correspondant à 750 codes des 750 échantillons pris par l'ADC durant cet intervalle, en précisant que ce dernier prend 15 échantillons par seconde. Ainsi les octets sont convertis en décimal et mis dans la variable « x », grâce à la fonction « fread ».

La variable « x » est convertie en hexadécimal pour la concaténation des trois octets formant un code de 24bits.

¹¹ Le programme complet est mis en ANNEXE E

```
y=dec2hex(x);
% concatenation des 3 Bytes pour former un mot de 24 bits
for k=1:750
    data(k,1:6)=strcat(y(3*k-2,1),y(3*k-2,2),y(3*k-1,1),y(3*k-
1,2),y(3*k,1),y(3*k,2));
end
```

« data » représente notre code de sortie en hexadécimal sur 24 bits. Pour la suite du traitement, il est nécessaire de le convertir en décimal.

```
dataDEC=hex2dec(data); % conversion en decimal pour traitement
dataDECbis=dataDEC; % copie de dataDEC pour ne pas l'écraser
signtest=bitshift(dataDECbis,-23); % test du bit sign et mettre sa
%valeur dans signtest
dataDEC=bitset(dataDEC,24,0); % enlever le bit sign du dataDEC
```

Nous prenons l'information du bit de signe depuis « dataDEC », et on la met dans la variable « signtest », puis on écrase « dataDEC » de manière à ce que celle-ci ne comporte plus que la valeur absolue (en forçant le bit de signe à 0).

```
for k=1:750
    if signtest(k)
        Vout(k)=-5+(LSB*dataDEC(k)); % Vout si bit sign = 1
    else
        Vout(k)=LSB*dataDEC(k); % Vout si bit sign = 0
    end
end
```

Nous disposons désormais de toutes les informations nécessaires pour déterminer tous les paramètres en relation avec l'ADC. En commençant par les valeurs en Volt des tensions converties, qui sont mises dans la variable « Vout ».

```
nearzero=0; % Initialiation
for k=1:749
    if signtest(k)~=signtest(k+1);
        nearzero=1;
    end
end
```

Une partie importante du programme est celle où nous détectons si la tension convertie se trouve dans la zone de « zéro » Volt. En effet d'après le principe de codage de l'ADC, qui

repose sur la complémentation à deux, le problème suivant se pose : si la tension à convertir est nulle ou aux environs, si l'ADC la voit légèrement positive, il donnera un code de l'ordre de 0x00001, alors que s'il la voit légèrement négative, ce dernier donne un code proche de 0xFFFFF. Ces codes, pour des tensions proches de « zéro » sont souvent séparés par quelques LSB seulement. Or les caractéristiques de l'ADC sont calculées en fonction du code en « décimal ». Par conséquent, les estimations des performances seraient faussées par ces sauts de code dans cette zone de « zéro » Volt. C'est pour cela qu'il nous faut savoir si la tension convertie se trouve en cette zone, pour procéder à un dernier traitement spécifique.

Pour savoir si la tension convertie se trouve dans cette zone d'instabilité, il suffit de surveiller le bit de signe. Si ce dernier varie avec les échantillons pris, cela voudrait dire que la tension est belle est bien dans la zone de saut de code. Dans le cas échéant, nous garderons les valeurs de « dataDEC » dont le bit de signe est positif, et nous modifierons les négatives telles que : $dataDEC(k) = (dataDEC(k) - 8388607) - 1$

De cette manière, au lieu d'avoir dataDEC= 8388607 pour $v_{out} = -1LSB$, on aura dataDEC= -1. Ainsi, le calcul de la variance de dataDEC sera justifié. En effet la détermination des caractéristiques de l'ADC est basée sur le calcul de la variance de dataDEC.

```

if nearzero==0

    variance=var(dataDEC);                               % Calcul de la variance
    ENOB=log(10/((variance)^(0.5))*LSB)/log(2);          % Calcul de l'ENOB
    SINAD=(ENOB*6.02)+1.76;                             % Deduction du SINAD
else
    for k=1:750
        if signtest(k)
            dataDEC(k)=(dataDEC(k)-8388607)-1;
        end
    end
    variance=var(dataDEC);                               % Calcul de la variance
    ENOB=log(10/((variance)^(0.5))*LSB)/log(2);          % Calcul de l'ENOB
    SINAD=(ENOB*6.02)+1.76;                             % Deduction du SINAD
end
    
```

Ainsi, si nous sommes dans la zone instable, le calcul de l'ENOB et du SINAD se fait grâce au « dataDEC » modifié, sinon dans le cas contraire, sans toucher à ce dernier. Cette zone d'instabilité est due en partie à la grande sensibilité de l'ADC ($LSB=0,596\mu V$), et à la

stabilité de la tension d'entrée, qui malgré l'utilisation d'une source très stable, ne l'est pas assez pour avoir des variations que l'ADC ne puisse voir, et d'autre part au mode de codage de l'ADC, qui est par complément à deux.

V. 8. 3. 2. Traitement pour les tests en dynamique :

En ce qui concerne le test en dynamique, la récupération du code et sa conversion en Volt se fait exactement de la même façon que pour le cas statique. Le traitement est par contre spécifique au signal sinusoïdal injecté. Nous avons développé deux solutions permettant de calculer les caractéristiques de l'ADC.

V. 8. 3. 2. 1. La méthode du domaine fréquentiel : [39]

En étudiant la représentation de notre tension échantillonnée dans le domaine fréquentiel, nous pourrions déterminer les parties propres du signal, et les parties bruitées, et en utilisant leur rapport, déduire un certain nombre d'informations. Nous commençons par éliminer la composante continue, qui risquerait de nous gêner lors du traitement à venir.

Nous ouvrons notre port série pour une période de 69 secondes afin de récupérer au moins 1024 échantillons. Nous ne gardons que les 1024 premiers pour le traitement, en limitant la taille de « y ». Avec une période de signal d'entrée de 0,5Hz, 1024 échantillons pris avec une fréquence de 15SPS nous donnent 34,15 périodes de notre signal. C'est donc un nombre de périodes qui n'est pas entier, ce qui pose un problème. En effet lors de l'utilisation de la FFT pour trouver le contenu fréquentiel du signal, ce dernier est considéré comme une période d'un signal se répétant périodiquement. Ainsi, le fait d'avoir un signal d'entrée constitué d'un nombre de cycles qui n'est pas entier, crée des discontinuités lors de la répétition de ce dernier, comme indiqué sur la figure suivante :

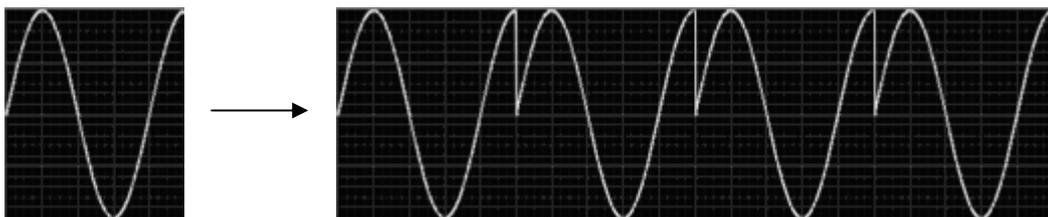


Figure V-23 Cas d'un nombre de périodes qui n'est pas entier [39]

Dans le spectre du signal, ces discontinuités apparaissent aux très hautes fréquences, des fréquences qui ne sont pas dans le spectre initial du signal. Ces fréquences sont supérieures à la fréquence de Nyquist, et par conséquent provoqueront un phénomène de recouvrement. Notre spectre obtenu ne correspondra donc plus à notre signal original, mais sera un spectre pollué. Il apparaît comme si le contenu énergétique d'une seule fréquence avait fuit sur toute l'étendue spectrale, comme le montre la figure ci-dessous :

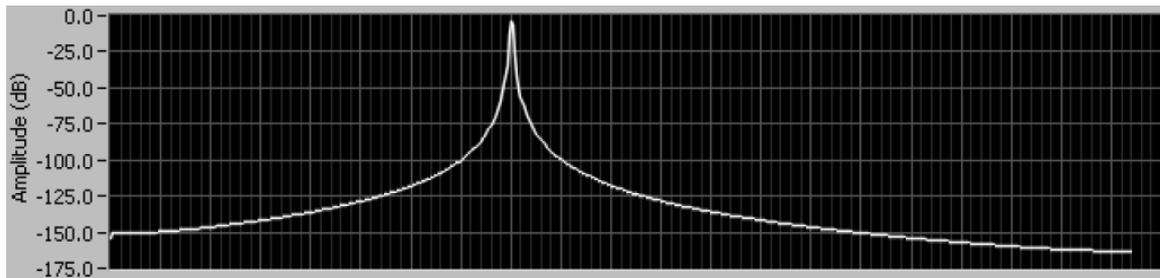


Figure V-24 Spectre pour un nombre de périodes non-entier [39]

Alors que si nous avons un signal en entrée comportant un nombre entier de cycle, on aurait eu :

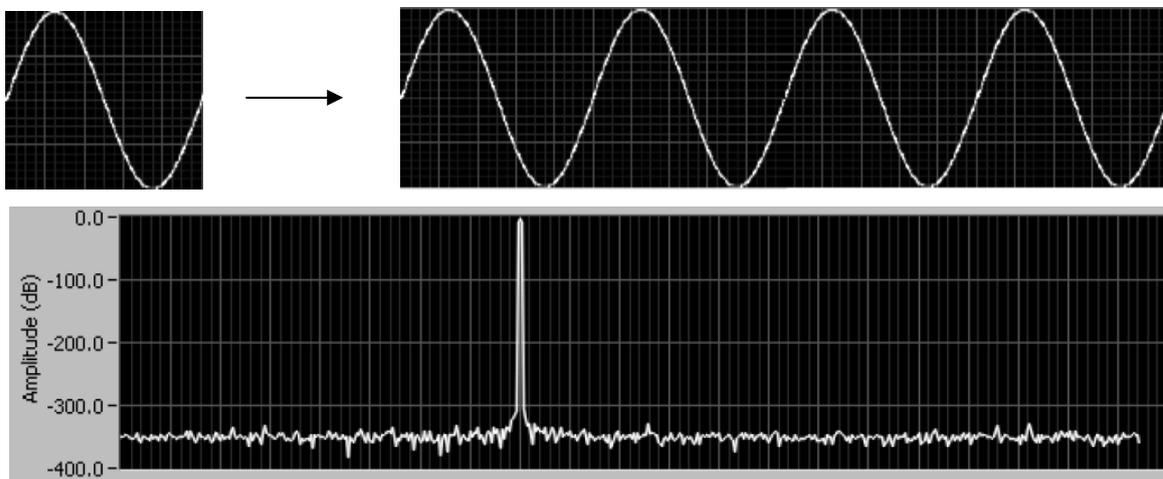


Figure V-25 Signal et spectre dans le cas d'un nombre entier de périodes [39]

Une solution pour contourner ce problème serait d'avoir un signal en entrée à durée infinie, ce qui n'est pas possible pratiquement. Il existe donc une autre solution que l'on appelle : « Fenêtrage », qui consiste en la multiplication de notre signal, dans le domaine temporel, par une fenêtre de largeur finie dont l'amplitude varie graduellement avec une pente douce, vers « zéro » sur les bords. Et ce pour rapprocher les amplitudes du premier et du

dernier échantillon de manière à réduire l'importance de la discontinuité. Les figures suivantes résument ce que nous venons de dire :

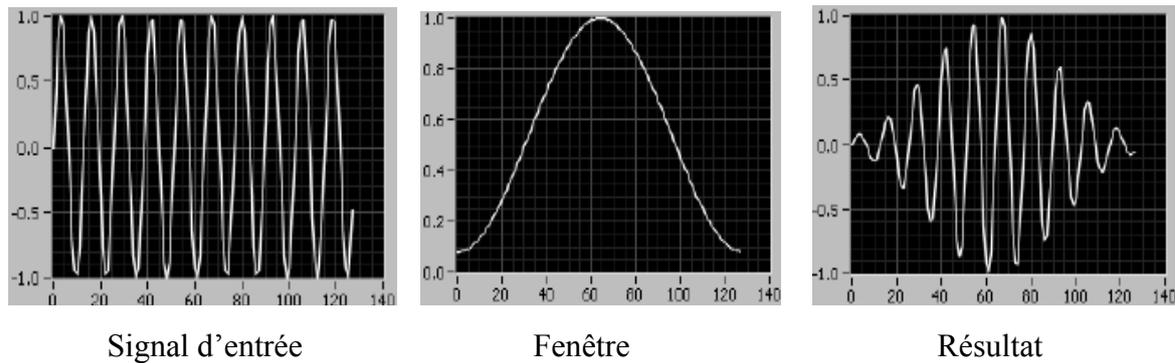


Figure V-26 Fenêtrage dans le domaine temporel [39]

Selon le type d'application, il existe plusieurs fenêtres que l'on peut utiliser. On cite: la fenêtre rectangulaire, Hanning, Hamming, Blackmann-Harris, Exact Blackmann, Blackmann, Flat Top, 4Term Blackmann-Harris, 7Term Blackmann-Harris ...etc. Nous utiliserons dans notre cas la fenêtre 7Term Blackmann-Harris, qui est idéale pour la mesure de signaux très faibles en présence de signaux de plus grande amplitude, comme pour la mesure des distorsions par exemple.

Étant donné que nous avons pris un signal en entrée dont le nombre de cycles n'est pas un entier (34,13 périodes), nous lui appliquons 7Term Blackmann-Harris. Nous pouvons dès lors passer à l'espace fréquentiel. La FFT nous donne le contenu spectral de notre signal échantillonné. On peut distinguer le 1^{er} pic correspondant à la fréquence de la sinusoïde d'entrée. Ce pic contient l'énergie de notre signal d'entrée. Nous observons aussi les différents pics correspondant aux harmoniques, leur énergie représente la distorsion. Le reste du spectre sera considéré comme « Bruit ».

Pour déterminer l'énergie du signal utile, on utilise le module du spectre. On somme les modules de la dizaine de points se trouvant à droite et à gauche de la valeur la plus importante du module du spectre, correspondant à la fréquence de notre signal ($f_0 = 0,5\text{Hz}$). En exécutant la FFT la première fois, nous avons estimé, d'après le spectre obtenu, que la largeur des pics correspondant aux harmoniques était de l'ordre de 0,2Hz. Nous avons donc pu ainsi rajouter cette information dans notre programme pour le calcul de la distorsion. Pour chaque pic, nous avons fait la somme des modules des points se trouvant dans l'intervalle $[f_{\text{harmon}} - 0,1 ; f_{\text{harmon}} + 0,1]$ Hz, pour obtenir la distorsion correspondant à chaque pic. La somme

des distorsions pour chaque harmonique représentait la distorsion totale. Le bruit était obtenu en retranchant ce que nous avons calculé pour le signal utile et pour la distorsion, du spectre total. Nous avons désormais tous les éléments en main pour le calcul des différents paramètres de l'ADC. Le SNR sera le rapport du signal utile sur le bruit. Le THD sera le rapport du signal utile sur la distorsion. Après le passage en dB, nous pouvons en déduire le SINAD, et

donc l'ENOB tel que : $SINAD = -20 \log \left(\sqrt{10^{\frac{-SNR}{10}} + 10^{\frac{-THD}{10}}} \right)$. Afin de nous donner une idée

plus précise sur l'importance de la distorsion par rapport au signal utile, nous calculons aussi le SFDR, et nous pouvons voir le plafond de bruit depuis le spectre. La partie du programme traitant de cela est la suivante (*Le programme en entier est mis en ANNEXE E*) :

```
fond=sum(Y_abs(indice_max-12:indice_max+12)); % calcul du signal utile

for j=1:14
    bas(j)=0; % bas(j) et haut(j) représentent les
    haut(j)=0; % indices bas et haut du pic de
end % l'harmonique "j+1"
for j=1:13
    for k=1:511
        if (j+1)*f0-0.1>=f(k);
            if (j+1)*f0-0.1<f(k+1)
                bas(j)=k;
            end
        elseif (j+1)*f0+0.1>=f(k);
            if (j+1)*f0+0.1<f(k+1)
                haut(j)=k+1;
            end
        end
    end
end
end

haut(14)=512
bas(14)=512-((haut(13)-bas(13))/2);

for h=1:14
    e=bas(h);
    r=haut(h);
    harmon(h)=sum(Y_abs(e:r)); % signal d'1 harmonique
end

all_points=sum(Y_abs(1:512)); % le spectre entier

Dist=sum(harmon(1:14)); % la distorsion
Noise= all_points-fond-Dist % le bruit

SNR=fond/Noise;
THD=fond/Dist;
THD=20*log10(THD); % en dB
SNR=20*log10(SNR); % en dB
SINAD=-20*log10(sqrt(10^(-SNR/10)+10^(-THD/10)));
ENOB=(SINAD-1.76)/6.02;
SFDR=20*log10(fond/max(harmon(1:14)));
```

V. 8. 3. 2. 2. Seconde méthode de traitement :

Cette méthode a été utilisée en premier, mais nous avons préféré utiliser celle du domaine fréquentiel, la trouvant plus efficace. Elle repose sur le principe suivant :

- La détermination des performances de l'ADC relève du calcul de l'erreur entre l'entrée de ce dernier et sa sortie. Il nous fallait donc calculer cette erreur pour chaque échantillon de sortie avec sa tension analogique correspondante en entrée. Or, il semble clair qu'il soit impossible d'injecter une tension analogique à l'entrée de l'ADC, et de savoir à la sortie, quel échantillon de cette tension analogique a pris l'ADC pour nous donner cette tension échantillonnée, pour la simple raison que nous ne pouvons pas savoir quels sont les échantillons pris par l'ADC. Nous ne connaissons que les résultats des conversions. Donc, l'idée du traitement en direct a été abandonnée. Nous nous sommes penchés sur l'éventualité d'un traitement différé.
- Par traitement différé, nous suggérons de comparer les résultats des conversions avec des tensions qu'aurait pu choisir l'ADC avec une grande probabilité.
- Nous avons donc généré une sinusoïde sur MATLAB. Cette sinusoïde est identique à celle que l'on injecte à l'entrée de l'ADC, à la différence près que celle générée sur MATLAB ne comporte aucun bruit. Nous récupérons les échantillons donnés par l'ADC sous MATLAB et nous formons la sinusoïde échantillonnée.
- L'étape suivante est de synchroniser la sinusoïde échantillonnée par l'ADC et celle générée par MATLAB. Le but de cette synchronisation est de faire concorder les échantillons avec les valeurs analogiques qu'aurait pu prendre l'ADC, moyennant une certaine erreur. Cette erreur est due à la fréquence d'échantillonnage. Ainsi si nous avons généré une sinusoïde d'amplitude unitaire par exemple, lors de son échantillonnage, l'ADC peut ne pas prendre cette valeur max, mais celle un peu avant, ou un peu après.
- Nous répétons cette opération de comparaison plusieurs fois, pour obtenir une amplitude maximale échantillonnée, la plus proche possible de la réalité. En synchronisant nos deux sinusoïdes par rapport à cette amplitude maximale, nous nous serions dit que les deux courbes sont complètement synchronisées, avec une certaine approximation négligée. Évidemment, en multipliant les essais, nous augmentons nos chances que l'ADC échantillonne la tension analogique maximale, auquel cas les

résultats que nous obtiendrons après traitement seront le plus possible proches de la réalité.

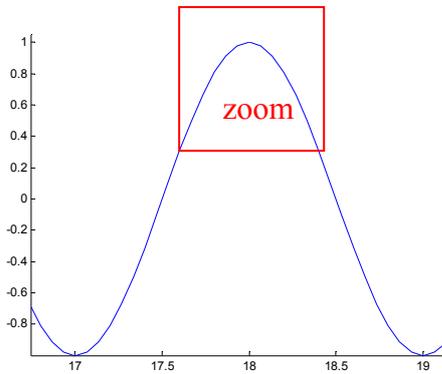
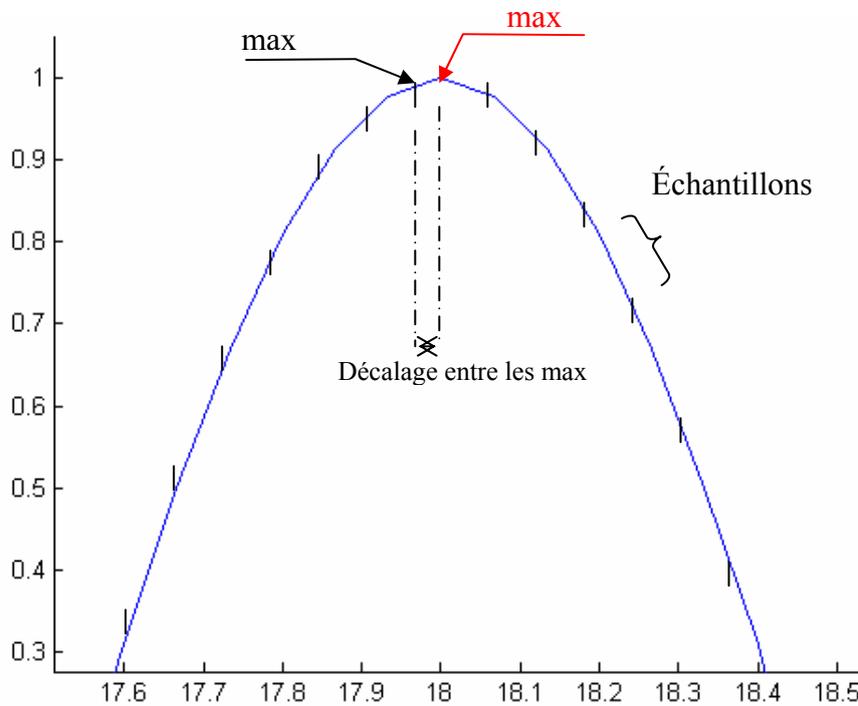
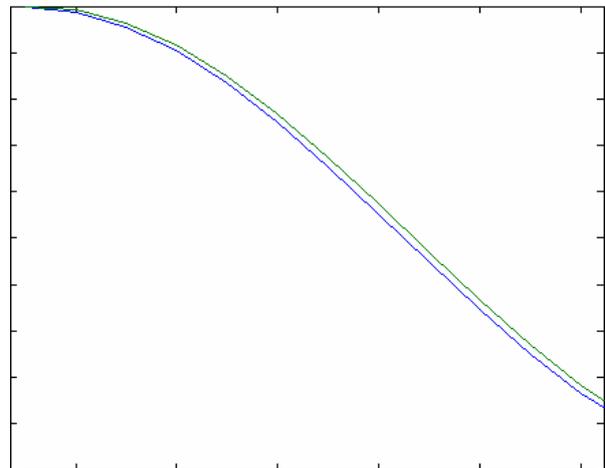


Figure V-27 Principe de la méthode



En synchronisant les amplitudes max, nous obtenons les deux courbes ci-contre. Nous voyons qu'elles sont décalées, à cause du décalage des amplitudes max, l'ADC n'ayant pas échantillonné l'amplitude maximale, mais une se situant plus en amont.



Cette méthode reste donc approximative en comparaison avec celle décrite précédemment. Néanmoins, les résultats obtenus par ces deux méthodes sont proches.

Dans le programme MATLAB de cette méthode, nous procédons premièrement à la génération du signal d'entrée, similaire à celui injecté en réalité à l'entrée de l'ADC. Ensuite vient la partie acquisition du signal à la sortie de l'ADC et décodage de la tension échantillonnée, une partie qui est la même pour toutes les méthodes décrites, pour les tests en statique et en dynamique.

La partie traitement commence quant à elle par la synchronisation des deux signaux (signal généré sur MATLAB, et celui généré par l'ADC) par rapport au point correspondant à leur amplitude maximale. Dès lors, en calculant, point par point, l'erreur, qui correspond à la différence entre le signal de sortie et sa correspondance en entrée, nous obtenons le rapport signal sur bruit. Le passage au domaine fréquentiel nous permet de calculer le THD en fonction de la transformée de Fourier du signal entrant et des harmoniques. Le programme de cette méthode est mis en annexe.

V. 9. Les tests :

Nous avons ajouté par rapport au montage du set up, un thermomètre pour mesurer la température, un système de chauffage Temptronix, et isolé la carte d'évaluation avec de la mousse thermique de sorte à ne laisser exposé à la chaleur que notre convertisseur. Nous avons aussi branché un multimètre et un oscilloscope aux bornes de la REF1004-2.5 afin de procéder par la suite à un test sur cette dernière, pour voir si son utilisation serait possible en haute température avec l'ADS1244.

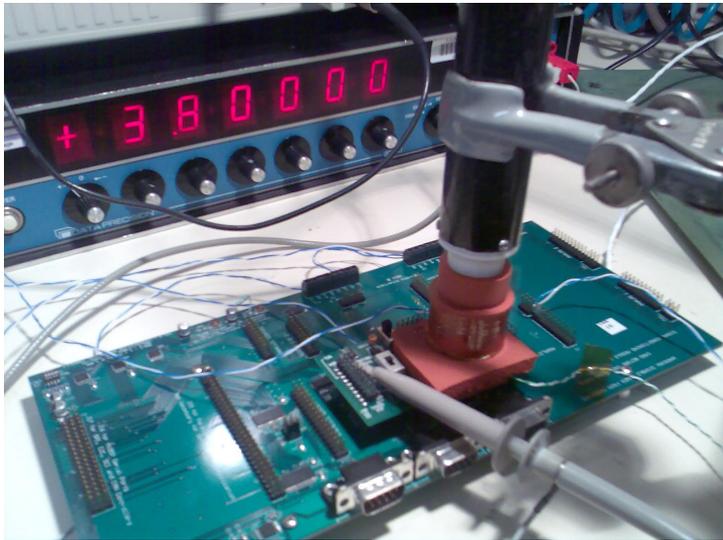
V. 9. 1. Les tests en statique :

Pour un signal d'entrée continu, généré par la source de tension de précision « DATA PRECISION 8200 », on détermine les caractéristiques de l'ADC, pour des valeurs de tension allant de -5V à +5V, de 25°C à 220°C.

On peut voir sur cette photo la disposition du thermocouple sur notre composant à chauffer



Figure V-28 Préparation de la carte pour le test



Nous voyons sur cette image l'embout du système de chauffage appliqué sur la carte, qui est protégée par la mousse isolante.

Figure V-29 Chauffage de la carte

Sur cette dernière photo, nous distinguons le système complet utilisé lors du test.

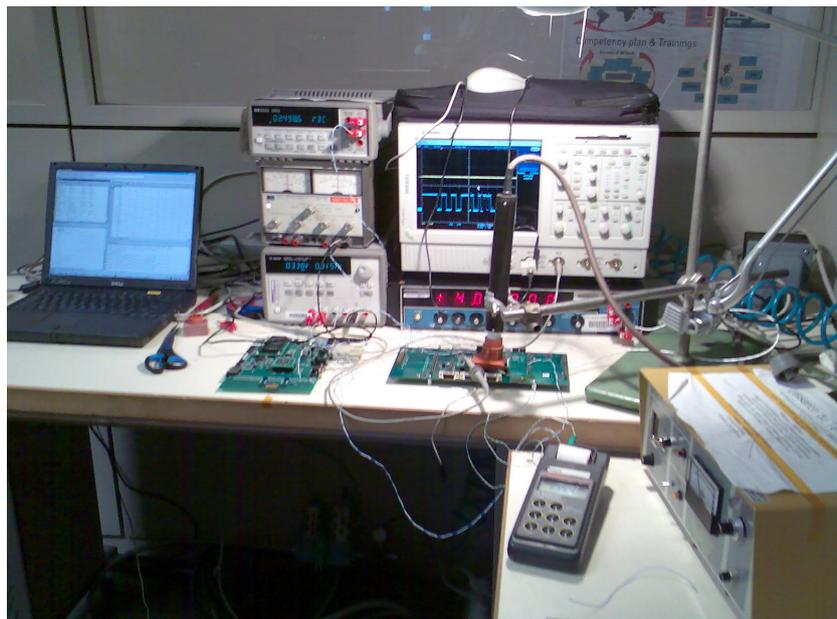


Figure V-30 Set up final et test

V. 9. 1. 1. Test à température ambiante (25°C) :

Nous avons jugé utile de montrer l'importance de la REF1004-2.5, dans son rôle de génératrice de la tension de référence « stabilisée ». Nous avons donc fait ces tests à 25°C, une première fois, en utilisant une simple source de tension externe pour générer notre tension de référence. Puis, nous avons utilisé la REF1004-2.5 pour générer VREF.

V. 9. 1. 2. Tests à haute température :

Pour les tests à haute température, et pour tous les tests restants, nous n'utilisons plus que la REF1004-2.5 pour générer la tension de référence.

V. 9. 2. Les tests en dynamique :

Nous gardons le même dispositif de test que pour le cas statique, en changeant seulement la source de tension d'entrée « DATA PRECISION 8200 » par la source universelle (génératrice de fonctions) « HP 3245A » de Hewlett Packard. C'est la source la plus fiable dont nous disposons. Possédant une résolution de 2,5mV pour une entrée à 5V pleine échelle, une précision de 0,16% de la sortie + 0,25% de la pleine échelle.

Cette fois nous injectons à l'entrée de l'ADC une sinusoïde dont les valeurs se trouvent entre 0V et 5V, avec une tension d'offset de 2,5V, l'ADC ne pouvant pas recevoir de potentiel négatif sur ses bornes d'entrée. C'est donc l'amplitude maximale que l'on puisse donner à la sinusoïde. Nous exécutons le programme que nous avons réalisé sur MATLAB, et traitons les données reçues.

V. 10. Les résultats :

Nous éviterons d'encombrer ce rapport avec trop de détails. Nous n'exposerons donc que les résultats, jugés importants dans la caractérisation de l'ADC. Tous les détails, de tous les résultats obtenus sont mis en annexe.

Nous donnons ici les résultats obtenus pour :

- ENOB : ses valeurs maximale, minimale et moyenne.
- THD : ses valeurs maximale, minimale et moyenne.
- La consommation en courant de la carte (I_d et I_a pour respectivement la source digitale et analogique).
- La tension d'offset.
- Le gain.
- Les courbes comparatives de : $ENOB = f(V_{in})$ avec la variation de la température
- Un exemple d'histogramme.

V. 10. 1. Les tests en statique (DC) :

V. 10. 1. 1. Comparaison entre l'utilisation de la référence non stabilisée et REF1004-2.5, à 25°C :

Source de la référence	ENOB (Bit)			Consommation (mA)		Tension d'offset (x 10 ⁻⁵ V)	Gain
	Min	Moy	Max	Id	Ia		
Non stabilisée	15,632	16,8003922	18,918	15	15	- 24,198	0,99905
REF1004-2.5	20,091	20,4207551	20,65	15	15	-3,21	1,00085

Tableau V-10
Comparaison des performances avec sans stabiliser la REF

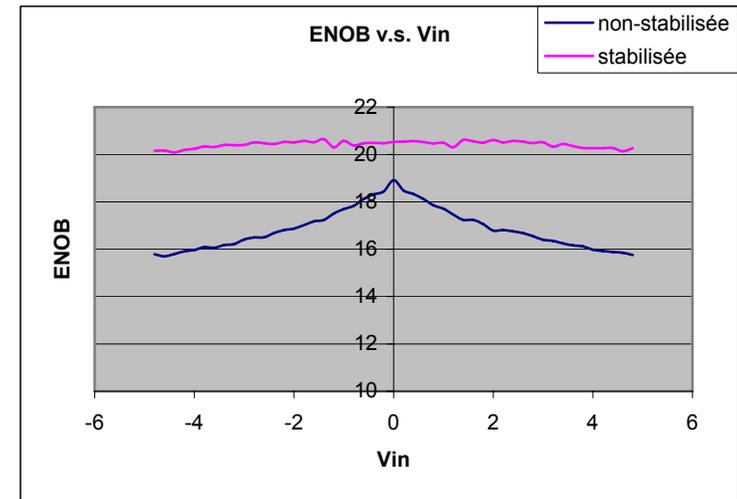
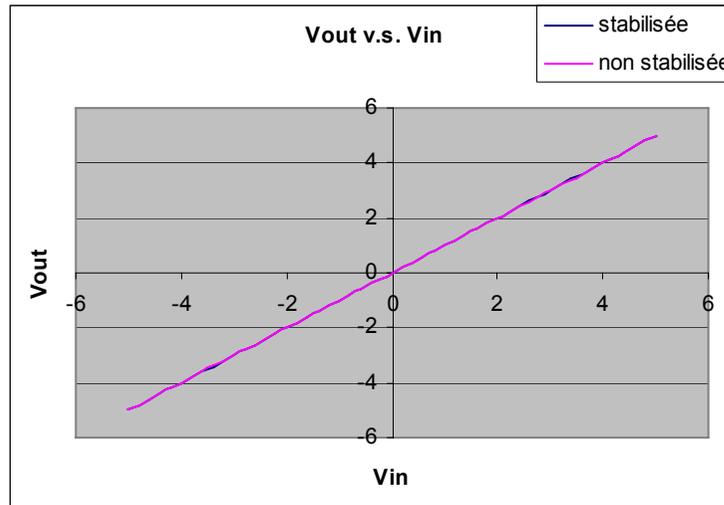


Figure V-31
Performances
ADS1244

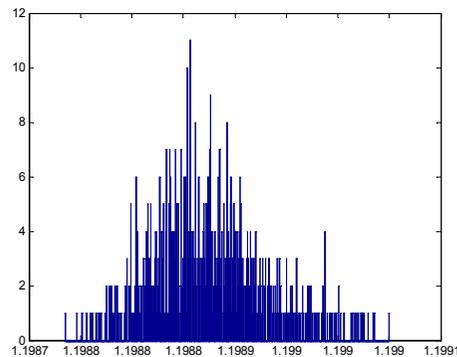
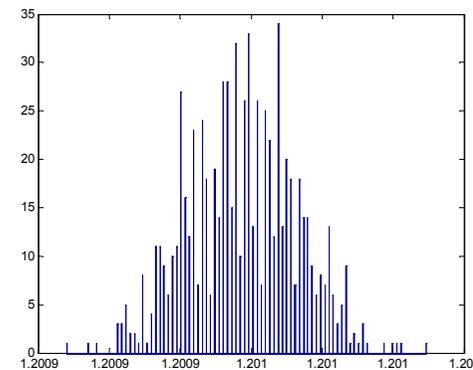


Figure V-32
Histogrammes avec
Vin=1,2 V



Nous réalisons d'après ces résultats l'importance de la REF quant à la génération d'une tension de référence stabilisée. Le gain en résolution est considérable (environ 4 bits).

Les histogrammes nous donnent aussi une idée sur l'utilité de la REF. Ces derniers nous renseignent sur la distribution de la tension échantillonnée. Ainsi l'histogramme nous donne le nombre de fois que chaque valeur a été obtenue en sortie. On voit que celui de la référence non-stabilisée est bien plus étendu que celui de la REF, où nous avons moins de valeurs différentes de la tension échantillonnée, et où ces valeurs apparaissent un plus grand nombre de fois.

L'histogramme moins étendu, et donc avec un nombre plus élevé d'apparition pour chaque échantillon, signifie que la tension de sortie donnée par l'ADC est plus stable, ce qui veut dire qu'un plus grand nombre de bits a une valeur qui reste stable (bits effectifs) et un nombre plus réduit de bits a une valeur qui change avec l'échantillon. Ce qui explique la différence d'ENOB considérable constatée.

Nous n'utiliserons donc plus que la référence stabilisée générée par la REF1004-2.5¹² pour nos tests.

V. 10. 1. 2. Les tests en haute température :

En actionnant le système de chauffage, nous pouvons aisément atteindre des températures élevées. Nous allons donc refaire les mêmes tests effectués à 25°C, avec la REF1004-2.5, pour les températures suivantes : 125°C, 150°C, 175°C, 185°C, 200°C, 210°C et 220°C. Nous comparons les résultats obtenus pour ces différentes températures, et nous étudions leur évolution :

¹² Le test en température de la REF1004-2.5 est en ANNEXE D

Température (°C)	ENOB (bit)			Consommation ¹³ (mA)		Voffset (x 10 ⁻⁵ V)	Gain
	Min	Moy	Max	Id	Ia		
25	20,091	20,43168085	20,65	15	15	-3,21	1,00085
125	18,708	19,70197872	20,541	16	15	-1	1,00135
150	18,656	19,45376596	20,218	16	15	4,65	1,0003
175	18,031	19,07174468	19,945	16	15	2,28	1,0002
185	18,086	18,68138298	19,059	16	16	8,50	1,0002
200	18,287	18,82846809	19,095	16	16	29,82	1,00065
210	15,953	17,02878723	17,35	34	16	-164,62	1,0005
220	16,827	17,0685	17,261	34	19	indisponible	1,000278

Tableau V-11 Évolution des paramètres principaux avec la température

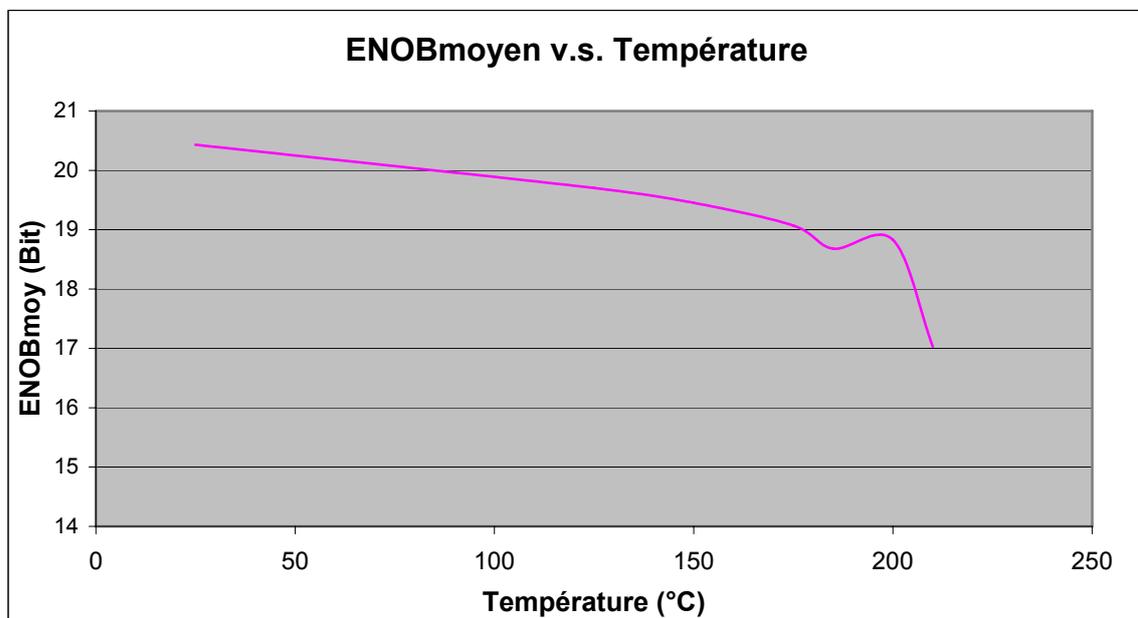


Figure V-33 Variation de l'ENOB statique avec la température pour l'ADS1244

¹³ La mesure de la consommation a été faite lors des tests en DC, cependant cette dernière ne dépend évidemment pas de type de la tension d'entrée.

Nous pouvons déjà, d'après les résultats obtenus, dire que l'ENOB, et donc la performance de l'ADC diminue avec l'augmentation de la température. Cependant nous remarquons aussi que l'ENOB à 185°C est inférieur à celui à 200°C. En réalité cela veut dire que le nombre de bits effectifs est équivalent, à 185°C et 200°C, la performance de l'ADC ne varie donc pas beaucoup dans cet intervalle. L'ENOB calculé étant une moyenne sur un certain nombre d'échantillons pris, et la différence entre les deux ENOB n'étant pas significative, on considère que l'ADC est de même performance entre 185°C et 200°C.

Le nombre de bits effectifs de l'ADS1244 diminue donc graduellement d'une valeur de 20,5 bits environ à 25°C, vers une valeur de 19 bits à 200°C. Ce nombre chute à partir de 200°C pour atteindre 17bits à 220°C.

Quant à la consommation, le courant consommé augmente avec la température. Le courant analogique « I_a » augmente légèrement, de 15mA à 25°C, à 19mA à 220°C. Le courant digital « I_d » connaît une variation plus importante, de 15mA à 25°C à 34mA à 220°C.

V. 10. 2. Les tests en dynamique (AC) :

Nous reprenons les mêmes opérations effectuées pour les tests en statique, en appliquant une tension sinusoïdale à l'entrée de l'ADC.

Tableau V-12 Les performances en dynamique et leur évolution avec la température

Température (°C)	SNR (dB)	THD (dB)	SFDR (dB)	ENOB (Bits)	SINAD (dB)
25	96,234	55,958	76,898	18,298	111,92
125	54,54	69,452	75,8	17,781	108,8
150	53,54	70,12	75	17,46	106,87
175	49,4	63,624	78,398	16,066	98,477
185	48,58	64,233	77,055	15,808	96,927
200	48,171	67,834	75,568	15,696	96,249
210	47,508	67,042	74,572	15,475	94,919
220	46,641	67,438	74,121	15,191	93,209

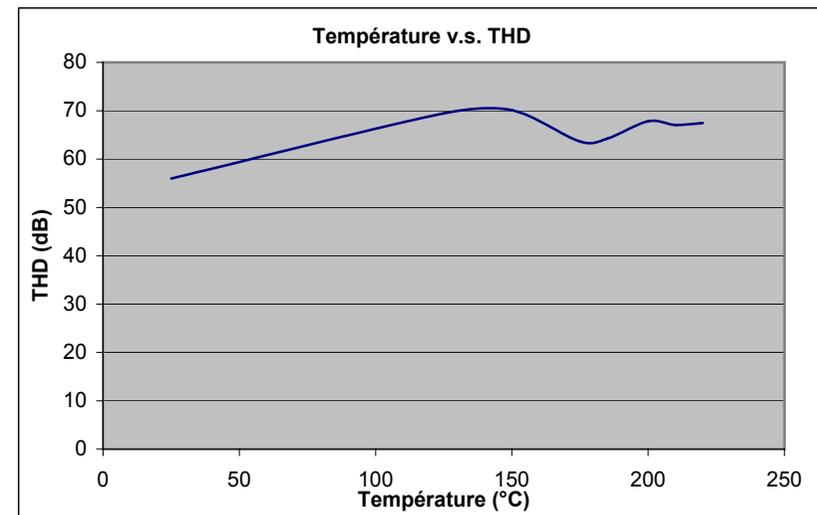
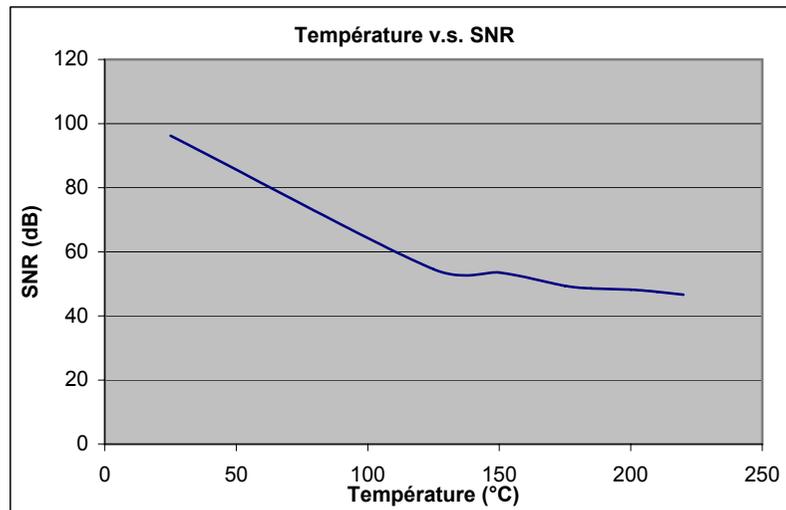


Figure V-34 Variation du SNR et du THD avec la température pour l'ADS1244

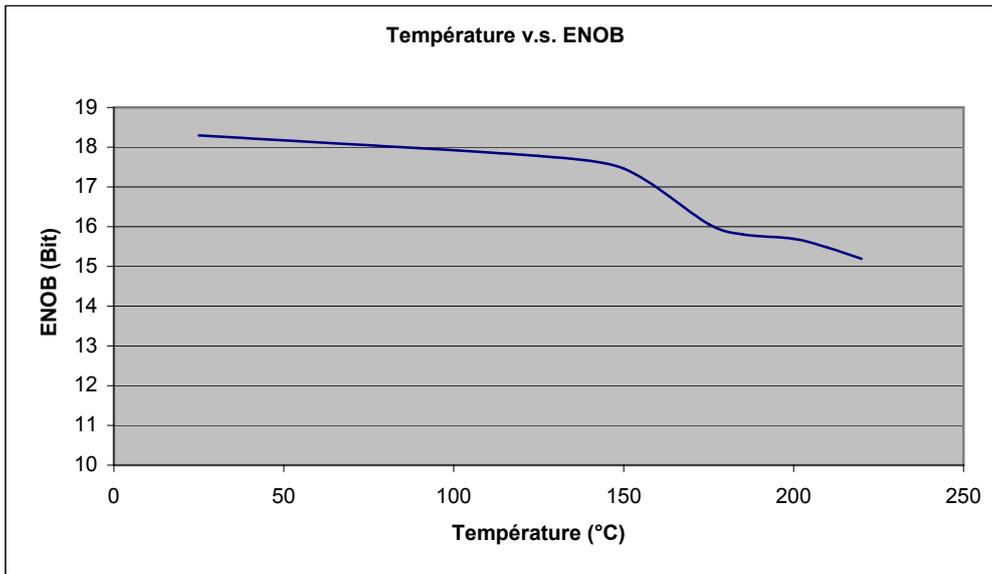


Figure V-35 Variation de l'ENOB dynamique avec la température pour l'ADS1244

On note en premier lieu que l'ENOB à 25°C (température ambiante), est meilleur en DC qu'en AC. Nous remarquons aussi que le même phénomène se produit pour le cas dynamique, en l'occurrence la diminution graduelle de l'ENOB avec la température, et ce avec la diminution du rapport signal sur bruit (SNR).

V. 11. Interprétations :

V. 11. 1. Le cas statique :

V. 11. 1. 1. ENOB :

A 25°C l'ADC a une résolution de l'ordre de 20,43 bits, qui est une précision remarquable. Permettant à Schlumberger de l'utiliser dans ses outils, pour tout ce qui est mesures nécessitant une grande précision. C'est le cas pour la détermination de la résistivité des roches, en mesurant le courant reçu, qui est très faible. C'est aussi le cas pour le guidage de l'outil de forage, l'angle de forage devant être très précis, pour limiter l'erreur. Ainsi une précision réduite de l'angle de forage, conduit après 3000m de forage à une erreur importante, qui pourrait être désastreuse pour l'opération.

Nous avons remarqué que cette valeur diminue avec la température, pour atteindre une valeur de 18,83 bits à 200 °C, ce qui reste une performance très correcte. Cette valeur chute à 210°C à 17bits.

A 25°C, la perte des 3,5 bits de résolution est due aux conditions de test. Nous avons effectué les tests dans un environnement très bruité, vu le nombre de tests en température dans les étuves à proximité et tous les équipements électriques utilisés. Il est donc difficile de remplir toutes les conditions nécessaires à un test optimal. Bien que nous ayons choisi une source de tension d'entrée, très précise, cette dernière génère quand même du bruit auquel est sensible l'ADC. De même pour les sources de tension analogique et digitale Il est aussi nécessaire de satisfaire tous les critères de compatibilité électromagnétique : l'utilisation des fils torsadés, pas trop longs, des câbles blindés...etc., et ce pour limiter l'influence du champ électromagnétique :

- **L'influence du champ magnétique : [46]**

La composante magnétique qui pénètre dans une boucle formée par les fils du circuit crée une f.é.m. induite « e » telle que : $e = S \cdot \frac{dB}{dt}$ où « S » est la surface fermée par la boucle, et « B » l'induction magnétique. Pour réduire son effet, on torsade les fils, de manière à former une succession de boucles identiques. Ainsi, lorsque le champ \vec{H} variable pénètre dans une boucle, dans un sens, il rentrera dans la boucle suivante avec le sens opposé, et par conséquent, les deux tensions f.é.m. générées seront en opposition de phase, et s'annuleront.

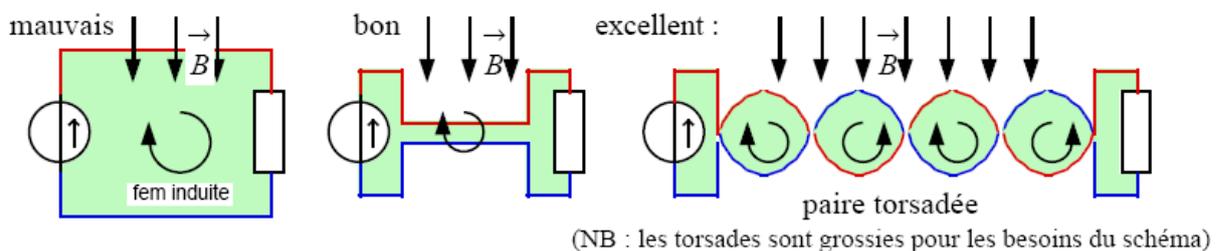


Figure V-36 Influence du champ magnétique [46]

- **L'influence du champ électrique :**

Le champ électrique polarise les fils en créant une différence de potentiel aux bornes de chaque fil. Cette tension variable selon les variations du champ, va s'ajouter à notre tension à mesurer ou à échantillonner et la perturber. Pour ce faire on utilise les câbles munis d'un

blindage ayant pour mission de contenir les émissions rayonnées à l'intérieur de l'enceinte blindée, et d'exclure les émissions rayonnées des sources se trouvant à l'extérieur de l'enceinte. Et ce en renvoyant ces signaux vers la masse.

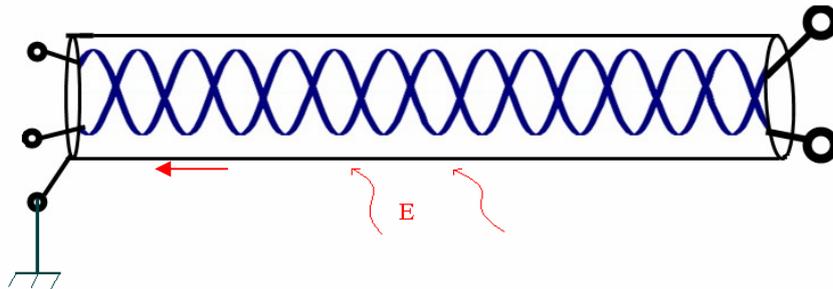


Figure V-37 Blindage

A haute température, le nombre de bits effectifs diminue. Ceci pourrait être expliqué par l'influence de l'augmentation de la température sur les différents paramètres des composants.¹⁴ Nous pouvons aussi rajouter quelques facteurs, comme l'agitation thermique. Cette agitation augmente avec la température, et par conséquent crée un bruit interne, qui lui aussi ne cesse de croître avec la température, noyant les bits de poids faible du convertisseur dans le bruit et diminuant ainsi de sa précision.

Nous pouvons aussi rajouter un autre phénomène :

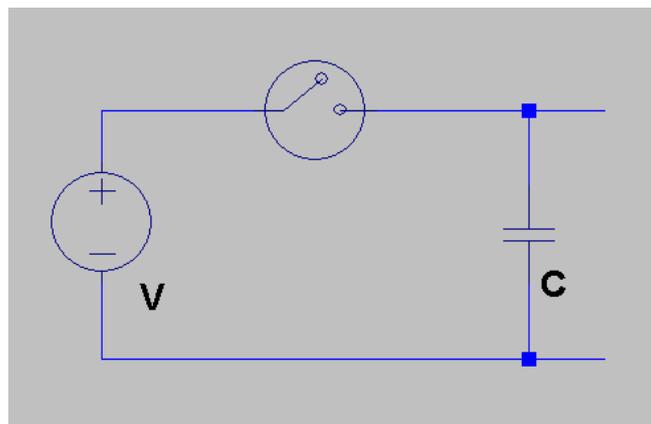


Figure V-38 Figure schématique de la procédure d'échantillonnage¹⁵

Nous schématisons la procédure d'échantillonnage qui commence par le chargement d'un condensateur, après avoir fermé l'interrupteur. Nous ouvrons par la suite l'interrupteur afin de

¹⁴ Décrits dans le chapitre II

¹⁵ Ce circuit a été dessiné avec le logiciel Switcher CAD III

garder la tension à échantillonner aux bornes du condensateur. Le dispositif d'échantillonnage va alors venir une première fois relever la valeur de la tension aux bornes du condensateur.

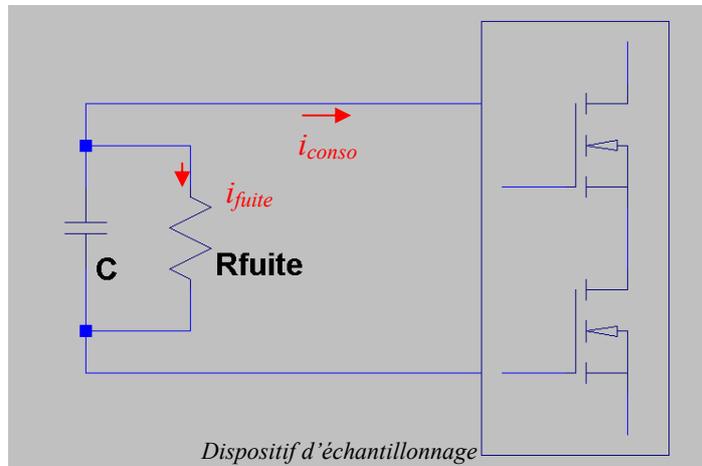


Figure V-39 Courant de fuite lors de l'échantillonnage¹⁶

Il est possible de schématiser le circuit d'échantillonnage comme indiqué ci-dessus. Nous représentons aussi la résistance de fuite de la capacité par une résistance en parallèle avec le condensateur. Comme nous l'avons mentionné dans le Chapitre II, la résistance des matériaux isolants diminue, c'est le cas de notre résistance de fuite qui diminue avec l'augmentation de la température, et par conséquent le courant de fuite augmente. De plus le courant consommé par le dispositif d'échantillonnage composé d'éléments MOS augmente, sachant qu'un MOS consomme 1nA à 25°C et jusqu'à 300nA à 180°C. Ce qui représente un courant important en regardant le nombre considérable de MOS à l'intérieur d'un circuit intégré. Toutes ces fuites conduisent à la diminution de la tension aux bornes du condensateur. Ainsi, lorsque le dispositif d'échantillonnage viendra récupérer la tension aux bornes du condensateur pour poursuivre sa conversion, cette dernière aura plus ou moins diminué selon la température, faussant ainsi les mesures. Ainsi, la précision du convertisseur dépendra dans ce cas du temps qu'il va mettre pour coder la tension. Moins il perdra de temps, moins le condensateur perdra de sa charge, et plus fiable sera la conversion. C'est le cas pour les faibles tensions, qui sont très vite converties dans le cas de l'architecture Σ - Δ , donnant ainsi un ENOB meilleur pour les faibles valeurs de la tension d'entrée analogique.

¹⁶ Ce circuit a été dessiné avec le logiciel Switcher CAD III

V. 11. 1. 2. La consommation :

Nous avons vu dans le Chapitre II que la consommation augmentait avec la température, à cause des courants de fuites qui augmentent et des tensions seuils qui diminuent. Ce qui explique l'accroissement important de la consommation des circuits digitaux, vu le nombre conséquent de ces composants MOS qui subissent des fuites.

V. 11. 1. 3. Incertitude :

La mesure du gain et de l'offset nous permet de définir une plage d'incertitude de mesure à une température donnée. Ainsi, nous pourrions dire qu'à telle température, le convertisseur nous donne la mesure avec telle précision.

V. 11. 2. Le cas dynamique :

V. 11. 2. 1. ENOB :

Dans le cas dynamique, nous avons constaté que l'ENOB était inférieur à celui obtenu lors des tests en DC. Déjà, nous pouvons dire qu'il n'était pas possible d'avoir un résultat identique, étant donné que la source utilisée pour générer la tension sinusoïdale d'entrée, est beaucoup moins précise que celle utilisée pour la tension continue. De plus la sinusoïde n'est pas pure et comporte des harmoniques avec des amplitudes relativement élevées. Tout ceci contribue à la diminution des performances de l'ADC et donc de sa précision de conversion.

A cela, s'ajoutent les mêmes phénomènes en haute température, cités en DC, qui contribuent à la diminution du SNR est donc de l'ENOB avec la température.

V. 11. 2. 2. La consommation :

La consommation ne dépend pas de la nature de la tension d'entrée. Elle concerne les sources de tension alimentant les différents circuits analogiques et numériques servant à la conversion. Nous obtenons donc les mêmes résultats de consommation pour le cas statique et dynamique. Celle-ci augmentant avec la température.

V. 12. Les difficultés rencontrées lors de la qualification :

La qualification de l'ADS1244 fut longue et fastidieuse. Nous avons rencontré plusieurs difficultés qui nous ont retardés. Les plus importantes :

- L'extrême sensibilité du convertisseur aux décharges électrostatiques. Il a ainsi été remplacé à plusieurs reprises, dû à sa détérioration à cause des ESD. Il a fallu utiliser des chaussures antistatiques, et raccorder le plan de travail à la terre.
- La vitesse de conversion de l'ADC qui est de 15SPS, a rendu les tests très longs à effectuer. Étant donné que pour exploiter les résultats donnés par le convertisseur, il nous fallait un nombre important d'échantillons, qui à cette vitesse de conversion demandait beaucoup de temps.
- La procédure de qualification a été faite dans un environnement pollué par les bruits émis par les nombreuses manipulations et test en cours, au même endroit. La performance estimée du convertisseur ne reflétait donc pas ce qu'il valait dans des conditions optimales.
- La carte d'évaluation du constructeur n'étant pas prévue pour des tests en température, les différentes soudures et pistes de la carte ont été faites pour la basse et moyenne température. Il en a résulté que la piste qui amène l'horloge SCLK à l'ADC a été endommagée. Nous avons dû la remplacer par un fil, rajoutant une source supplémentaire de bruit. Lors des tests DC à 220°C, de nombreux composants de la carte dévaluation ont été dessoudées, des pistes ont lâché et des circuits ouverts se sont créés, mettant ainsi définitivement un terme à nos tests.
- Nous avons aussi constaté qu'après une longue exposition à 175°C, l'ADC ne renvoyait pas tous les échantillons qu'il devrait. Alors que nous nous attendions à 750 échantillons envoyés en 50s, nous n'avions reçus que 730 échantillons. En vérifiant les bits « Data Ready » nous avons vu que ces derniers n'étaient pas présents à chaque période. Cette absence de bits « START » explique le nombre d'échantillons reçus. Nous avons supposé que malgré la mousse isolante, l'horloge CLK a été chauffée et a été ainsi perturbée et par conséquent, un pic parmi ceux générés à 15hz, manquait de temps en temps. Ce défaut ne concerne donc pas l'ADC mais l'horloge. Par contre nous avons aussi constaté qu'à partir de cette

température, l'ADC renvoyait deux ou trois résultats erronés parmi le millier d'échantillons envoyés. L'erreur se situait après vérification, au niveau du MSB (le bit de signe). Ceci est par contre un défaut interne à l'ADC. Dû à la température, un des composants internes au convertisseur conduisait, alors qu'il ne devait pas, probablement à cause d'une diminution de la tension de seuil, ou d'un phénomène de latch up.

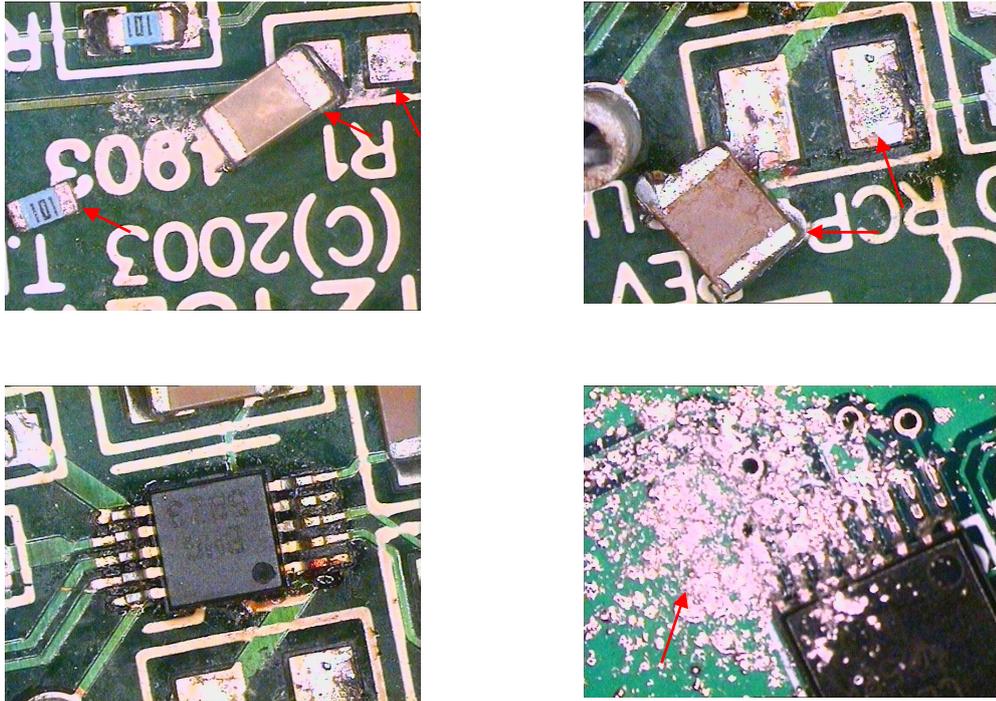


Figure V-40 Destruction de la carte après le chauffage

¹⁷ Photos prises au microscope numérique

Chapitre VI Le convertisseur THS1030 de TI

VI. 1. Présentation :

Le THS1030 est un ADC CMOS à faible consommation, possédant une vitesse de conversion élevée : 30MSPS, et une résolution de 10bits. Il comporte une référence de tension interne qui peut être contournée pour utiliser une référence externe, offrant ainsi plus de flexibilité aux utilisateurs. Il possède aussi une sortie qui indique s'il y a dépassement de la tension analogique en entrée par rapport à la tension maximale tolérée. Ce convertisseur a été spécifié par le constructeur entre 0°C et 70°C.

Si nous désirons utiliser la référence externe, il suffit d'imposer aux deux pins *REFBS* et *REFTS* deux tensions dont la différence sera notre tension de référence, avec $1V \leq REFTS - REFBS \leq 2V$. Les valeurs de la tension analogique d'entrée pourront alors prendre les valeurs entre *REFBS* et *REFTS*. Dans notre cas, nous utiliserons la référence interne *VREF* qui vaut 2V. Notre tension analogique d'entrée doit être donc entre 0V et 2V. Les tensions d'alimentation analogiques et numériques doivent être entre 3V et 5,5V.

Une tentative de conversion d'une tension n'appartenant pas à l'intervalle $[0,2]V$ sera indiquée sur la pin OVR, et nous aurons en sortie, respectivement 0 et 1023. Lorsque la conversion en continue n'est pas nécessaire, il est possible de mettre l'ADC en mode faible consommation où il consomme moins d'un milliwatt. Le réveil nécessite 5ms avant d'avoir de nouveaux des codes exploitables en sortie. Les codes de sortie sur 10 bits sont récupérés sur les pins de 3 à 12 de l'ADC. Le pin3 représentant le LSB et le pin12 le MSB. [63]

Le convertisseur est présenté dans la carte d'évaluation THS1030EVM que nous utiliserons lors de nos tests. Elle permet de régler la configuration souhaitée en terme de type de tension de référence, de tension d'entrée analogique, et d'horloge, et ce via des Jumpers. Les données de sortie de l'ADC sont envoyées à l'extérieur de la carte par un connecteur 40-pin, après être passées par un buffer SN74LVCC4245A. La carte est alimentée par différents connecteurs, chacun destiné à alimenter une certaine partie de la carte, que ce soit la pour la

référence de tension, ou pour les circuits digitaux ou analogiques, ou encore les buffers. Elle contient aussi un certain nombre de registres programmables via des Switch DIL. [64]

Afin d'exploiter le code de sortie du convertisseur, nous utilisons la carte FPGA de développement ALTERA Excalibur NIOS, utilisant le FPGA APEX20KE. Nous utilisons cette carte car les ingénieurs d'ALSE¹⁸ avaient préalablement conçu une plateforme de test d'ADCs à base de cette carte, et avaient à l'occasion, écrit le programme pour le FPGA. Il ne restait plus qu'à adapter le programme aux deux cartes d'évaluation, et réaliser le set up en conséquence. Le programme du FPGA est détaillé en ANNEXE L. Les données pourront être alors récupérées sur le PC à 9600bauds ou 115200 bauds, le réglage se fait au niveau de la carte d'évaluation ALTERA Excalibur, grâce à un Switch.

VI. 2. Le Set up :

VI. 2. 1. Le côté matériel :

La tension d'entrée analogique à convertir sera fournie par la source de tension utilisée précédemment pour l'ADS1244, c'est la DATA PRECISION 8200 de T2i. Nous avons aussi besoin d'alimenter la carte d'évaluation THS1030EVM. Nous utiliserons pour cela deux sources de tension Hewlett Packard 6227B « Dual DC Power Supply », afin de fournir AVDD, DVDD et la tension de 5V nécessaire pour les buffers. Nous utiliserons aussi un adaptateur AC/DC avec 9V en tension de sortie pour la carte d'évaluation ALTERA Excalibur.

Pour ce qui est des différents moyens de liaisons, nous utilisons les fils torsadés résistant à la haute température pour alimenter nos cartes. Pour relier les deux cartes nous avons utilisé des fils simples, résistant à la haute température. La communication avec le PC est assurée par un câble de transfert de données série, DB9 RS232. Nous veillons à ce que les boucles des fils torsadés soient bien faites et à ce que ces fils soient les plus courts possibles, afin de capter le moins de bruit possible.

¹⁸ Advanced Logic Synthesis for Electronics, qui est un sous-traitant pour Schlumberger.

VI. 2. 2. Le côté logiciel :

Le FPGA est programmé de telle manière à ce que nous puissions déterminer le nombre d'échantillons renvoyés par ce dernier. Il suffit pour cela d'envoyer la séquence : « *thhhhh* ». Nous envoyons donc un « *t* » suivi par 5 digits en hexadécimal, qui détermineront le nombre d'échantillons à envoyer. Nous lançons ensuite la procédure de renvoi des échantillons en envoyant « *s* » au FPGA. Ce dernier recevant continuellement des échantillons depuis l'ADC, il ne renverra au PC qu'une séquence d'échantillons de la taille précisée par la première instruction, et ce lorsqu'il aura reçu le « *s* ». Ainsi, pour récupérer les codes sur le PC, nous enverrons l'instruction : « *thhhhs* », avec « *hhhhh* » le nombre en hexadécimal d'échantillons désirés, limité à $(10000)_{hex} = (65356)_{dec}$ échantillons. L'ADC envoie le code de la tension échantillonnée sur deux octets :

- Le premier octet : « 10100 » plus le bit « *OVR* » indiquant que la tension d'entrée est en dehors de l'intervalle des tensions convertibles, et les bits 9 et 8 du code de la tension échantillonnée.
- Le second octet : Il comporte le reste du code, les bits 7 à 0. [31]

Après nous être assurés de notre set up en vérifiant les codes obtenus sur l'HyperTerminal. Nous utiliserons, comme pour l'ADS1244, MATLAB 7.3 pour la récupération des codes et leur traitement. Pour cela, nous n'avons besoin que de la première partie du code MATLAB utilisé pour le test en DC de l'ADS1244, étant donné que nous allons commencer par le test en statique. Nous ajouterons au début de ce code l'instruction qui nous permettra de commander le FPGA, pour le nombre d'échantillons et de leur acheminement vers le PC. Ainsi la partie supplémentaire du programme est la suivante¹⁹ :

```
s = serial('COM1');%com1
s.inputbuffersize=115200*8;
set(s,'BaudRate',115200);           %setup com 115200 bauds
s.Timeout=5;                        %open port com for 5sec
fopen(s);                            %open com1
fprintf(s,'t00F9Fs');               % Envoie instruction au FPGA
x = fread(s,8000,'uint8');          %convert ascii to dec
out = fscanf(s);
fclose(s);
delete(s);
clear s;
```

¹⁹ Le programme en entier est mis en ANNEXE F

Nous désignons le port COM1 comme étant le port de transfert de données. Nous réglons la vitesse de transfert à 115200bauds. Nous ouvrons le port pendant 5 secondes, et nous envoyons l'instruction au FPGA, afin qu'il nous renvoie le code. Ce dernier va nous envoyer $(F9F)_{hex} = (3900)_{dec}$ échantillons, que nous allons stocker dans la variable x. Nous fermons ensuite le port, et nous allons commencer le traitement. Le traitement est exactement identique à celui utilisé pour l'ADS1244, sauf qu'il faut faire la concaténation de deux octets seulement et non pas trois. Il faut aussi se débarrasser des 6bits de poids fort du premier octet, qui ne font pas partie du code.

Nous avons grâce à cela pu déterminer l'ENOB de l'ADC en statique. Afin de l'améliorer, nous avons joué sur les valeurs de tensions d'alimentation. La datasheet du convertisseur n'a pas précisé de valeur typique pour les tensions d'alimentation, mais a seulement donné un intervalle pour chacune d'elle. C'est pour cela que nous avons décidé de faire varier chaque tension d'alimentation tout en restant dans l'intervalle toléré, afin d'obtenir le plus grand ENOB possible.

VI. 3. Les tests :

Après avoir optimisé notre set up, nous avons commencé les tests. La meilleure performance a été obtenue pour les valeurs suivantes de la tension d'alimentation :

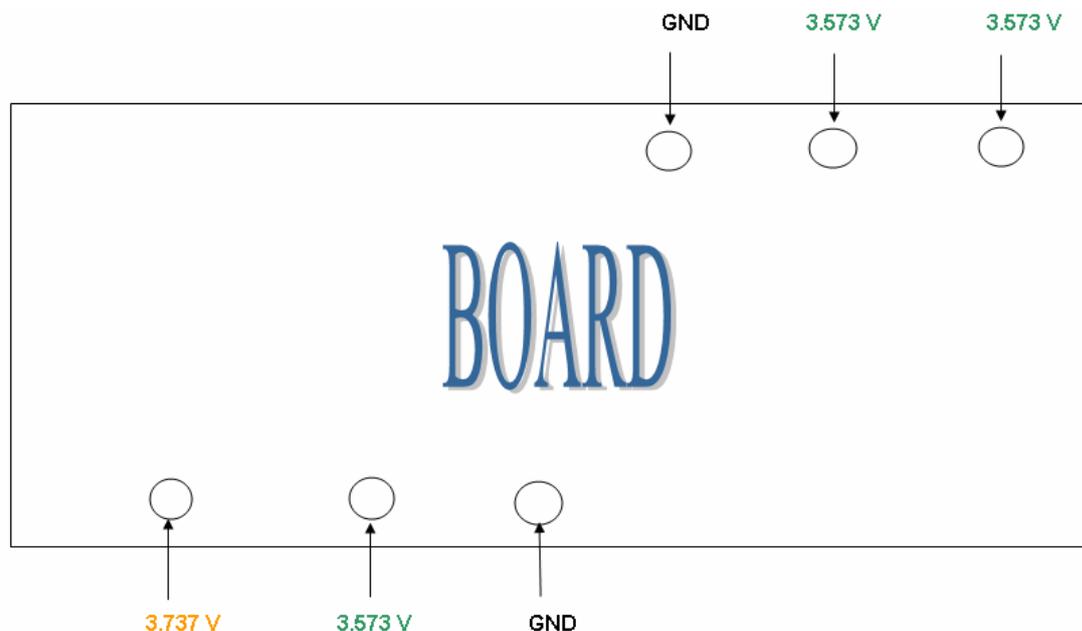


Figure VI-1 Alimentation de la carte pour un ENOB max

Nous avons obtenus les résultats suivants, pour des températures allant de 25°C à 175°C :

Température (°C)	ENOB (Bit)	Voffset (V)	Gain
25	6,662400624	0,028117869	0,969592
125	5,317537834	0,025077558	0,974766
150	5,284541681	0,025332017	0,974639
175	5,200104494	0,028233621	0,973188

Tableau VI-1 Résultats du test en température du THS1030

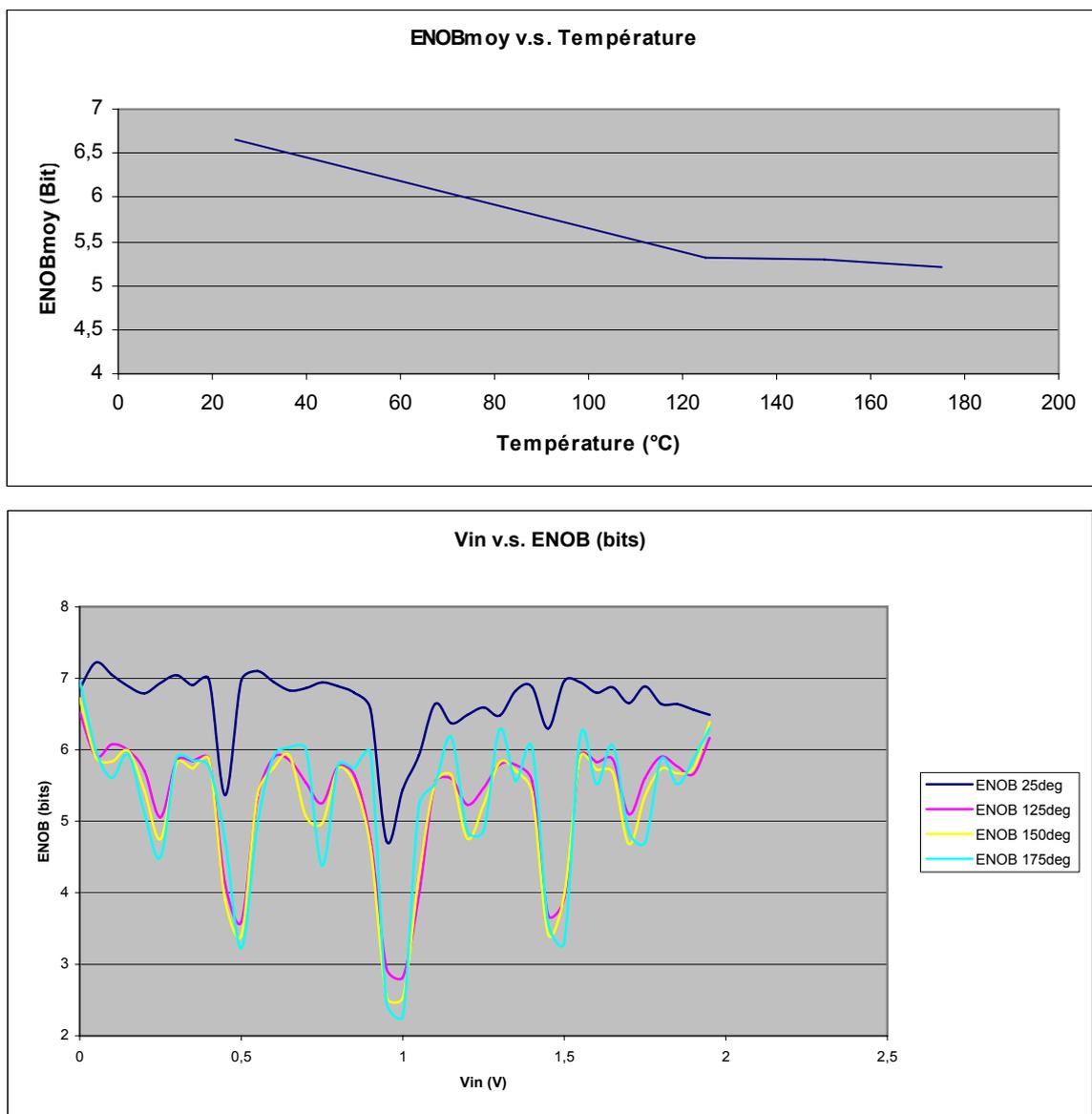


Figure VI-2 Évolution de l'ENOB en fonction de la température et de la tension d'entrée

Nous constatons qu'à 25°C, l'ENOB moyen n'est que de 6,66 bit, ce qui n'est pas une performance très satisfaisante, à température ambiante. Nous pouvions dire dès cet instant que le THS1030 ne donne pas de résultats de bonne qualité, et arrêter les tests. Nous avons cependant choisi de les poursuivre, afin de voir l'évolution de ces performances avec la température. L'ENOB continue ainsi de diminuer, fortement, jusqu'à atteindre 5,2bit à 175°C. La poursuite des tests n'ayant plus d'intérêt, nous avons décidé de les arrêter, constatant la faible performance du convertisseur.

Nous avons d'abord pensé que le convertisseur se trouvant sur la carte d'évaluation était de mauvaise qualité. Nous avons donc changé ce composant, par un autre, neuf, que nous avons commandé. Après avoir refait les tests à 25°C, nous avons constaté les mêmes résultats. Par conséquent le THS1030 n'était pas convenable pour des utilisations nécessitant une résolution supérieure à 7 bits. Sa résolution effective n'était certes pas comme précisé dans la datasheet, mais ne pouvait cependant pas être aussi mauvaise. Une des explications que nous proposons, est que le convertisseur travaille à une vitesse de 30MSPS, les signaux envoyés sont donc de haute fréquence. Le problème est dans les fils utilisés pour relier la carte d'évaluation du convertisseur avec celle du FPGA. Comme le montrent les figures ci-dessous, cette connexion a été réalisée par de simples fils résistant à la haute température, qui ne sont pas forcément idéaux pour travailler en haute fréquence.

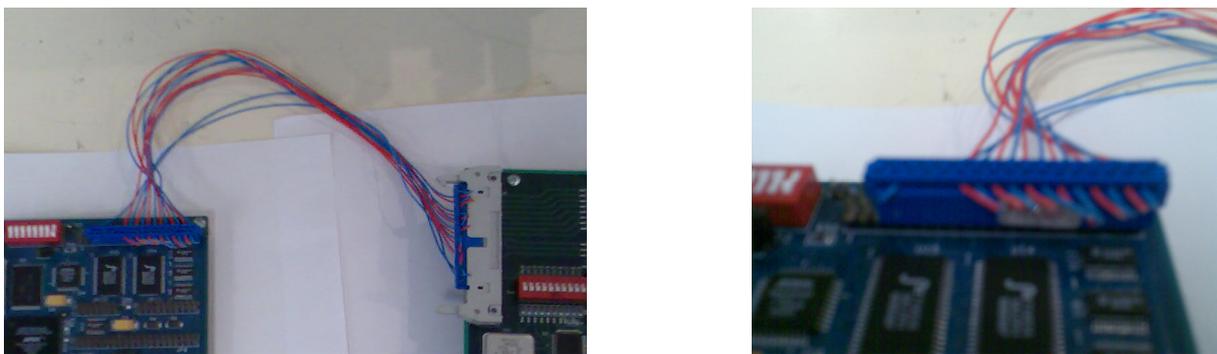


Figure VI-3 Connexion des deux cartes

Une autre explication plausible réside en la vitesse même de conversion de l'ADC. Une telle vitesse de conversion nécessite une synchronisation parfaite des éléments rentrant dans la technologie de ce convertisseur. Avec une vitesse de 30MSPS, nous pouvons aisément imaginer que la capacité d'échantillonnage n'a pas forcément toujours le temps de se charger entièrement avant de passer à la section « hold ». En fermant l'interrupteur pour charger le

condensateur d'échantillonnage avec la tension analogique d'entrée, ce dernier n'a pas le temps de se charger entièrement avant de voir l'interrupteur ouvert, afin de maintenir la tension à ses bornes pour la conversion. Ainsi, afin d'obtenir de meilleurs résultats, il suffirait peut-être de diminuer la fréquence d'échantillonnage de l'ADC.

Chapitre VII Le convertisseur AD7690

d'Analog Devices

VII. 1. Présentation :

L'AD7690 est un convertisseur analogique-digital 18bits à approximations successives, avec une vitesse de conversion de 400kSPS. N'ayant besoin que d'une source d'alimentation lui fournissant la tension VDD , il convertit la tension différentielle entre les pins $IN+$ et $IN-$. Cette tension d'entrée varie entre 0V et REF , avec REF la tension de référence qui est externe, et qui peut prendre comme valeur maximale $VDD+0,3V$. Avec VDD prenant généralement une valeur entre 4,75V et 5,25V. Le convertisseur est dans un boîtier MSOP à 10 pins, et est spécifié par le constructeur entre $-40^{\circ}C$ et $+85^{\circ}C$.

Le code de la tension convertie est émis en série par le convertisseur sur 18bit, en complément à 2. La tension appliquée sur chacune des bornes d'entrée $IN+$ et $IN-$ doit rester positive et inférieure à REF , la tension différentielle pourra donc prendre une valeur entre $\pm REF$. Le code de sortie est le suivant :

Tension d'entrée analogique	Sortie digitale (code)
REF-1LSB	0x1FFFF
mi-échelle+1LSB	0x00001
mi-échelle	0x00000
mi-échelle-1LSB	0x3FFFF
-REF+1LSB	0x20001
-REF	0x20000

Tableau VII-1 Codes de sortie de l'AD7690 [10]

La tension est convertie quatre cent mille fois par seconde, et le code est renvoyé sur la sortie *SDO*, en série, bit par bit, à chaque impulsion de l'horloge *SCK*, et ce, à condition que l'entrée *CNV* soit au niveau haut. [10]

Nous avons eu à notre disposition, pour l'évaluation de ce composant, deux cartes. Une carte d'évaluation EVAL-AD76XXCB, qui est compatible avec différents composants d'Analog Devices, tels que : AD768x, AD769x, AD794x. La seconde carte est une EVAL-CONTROL BRDx, qui est une carte de contrôle de la carte d'évaluation, conçue par Analog devices, elle est construite autour d'un DSP. Ces cartes permettent l'utilisation d'un logiciel d'évaluation qui démontre les performances des composants d'Analog Devices. La carte d'évaluation dispose d'une source de tension de référence de 5V à ultra haute précision. Un connecteur à 96 voies lui permet de communiquer avec la carte de contrôle. [11], [12]

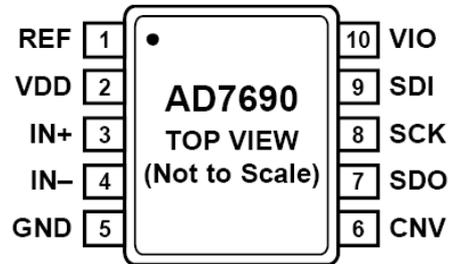


Figure VII-1 Configuration des pins de l'AD7690 [10]

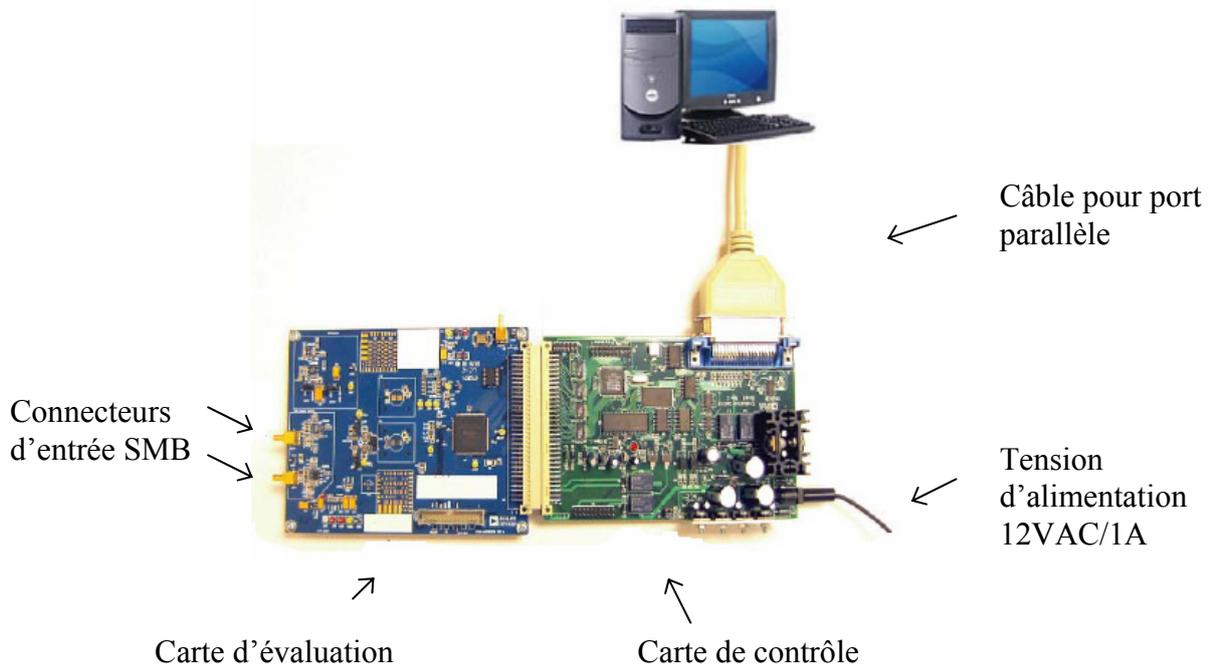


Figure VII-2 Interfaçage de la carte d'évaluation [11]

VII. 2. Le Set up :

La tension d'alimentation de 12VAC fournie par l'adaptateur, suffit à alimenter les deux cartes, qui sont reliées par le connecteur à 96 voies. La tension analogique à convertir, qui est une tension différentielle à appliquer sur les bornes d'entrée SMB de la carte d'évaluation, et amenée depuis la source de tension de précision : *DATA PRECISION*, utilisée pour les deux convertisseurs précédents, via les fils torsadés résistant à la haute température. Le transfert des données vers le PC se fait via le câble de transfert pour port parallèle. Ainsi, du point de vue matériel, le set up est complet.

La carte d'évaluation comporte deux résistances nulles R38 et R39, qui peuvent être, à l'occasion, dessoudées afin de brancher un multimètre et calculer respectivement les courants digital et analogique, consommés par le convertisseur lui-même.

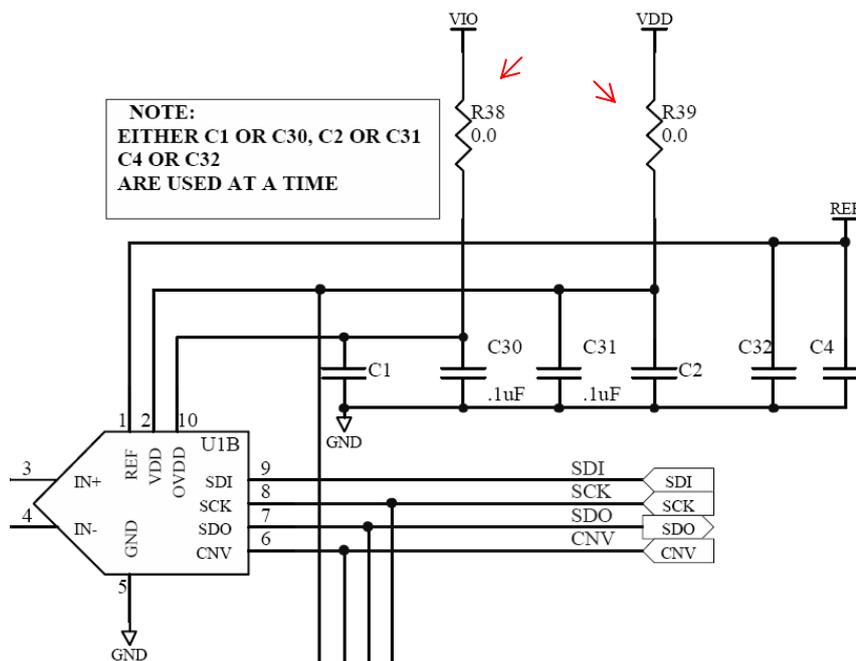


Figure VII-3 Schéma de mesure des courants de consommation [11]

Du point de vue logiciel, l'ADI SAR ADCs fourni avec les cartes, peut réaliser des histogrammes, calculer la FFT, en déduire le SNR, le SINAD, ainsi que le THD. Le logiciel permet de déterminer ces caractéristiques pour les tests en AC. Cependant, nous désirons obtenir ces derniers, aussi pour les tests en DC. Le logiciel nous permet aussi d'accéder aux codes des tensions converties, et cela en cliquant sur « *SAVE* », sauvegardant ainsi les

données dans un fichier « .txt ». Nous pouvons par la suite copier ces données sur *Excel*, et en déduire toutes les informations dont nous avons besoin. Les codes que nous venons de récupérer sont en décimal, et chaque code représente le nombre de LSB de la tension convertie. En utilisant *Excel* pour calculer la variance de l'ensemble des échantillons récupérés, nous utiliserons cette dernière pour trouver l'ENOB en utilisant la formule suivante :

$$ENOB = \ln\left(\frac{EM}{Var \times LSB}\right) / \ln(2) \quad (VII-1)$$

Avec :

Var : La variance des valeurs obtenues, en nombre de LSB en décimal, pour la tension échantillonnée.

EM : L'étendue de mesure de notre convertisseur, qui est égale dans notre cas à : $2 \times 5V$.

LSB : La valeur de la tension représentée par le bit de poids le plus faible : $38,15\mu V$.

L'ENOB est obtenu en Bit.

Excel dispose aussi d'une fonction permettant de dessiner des histogrammes avec les échantillons de la tension convertie.

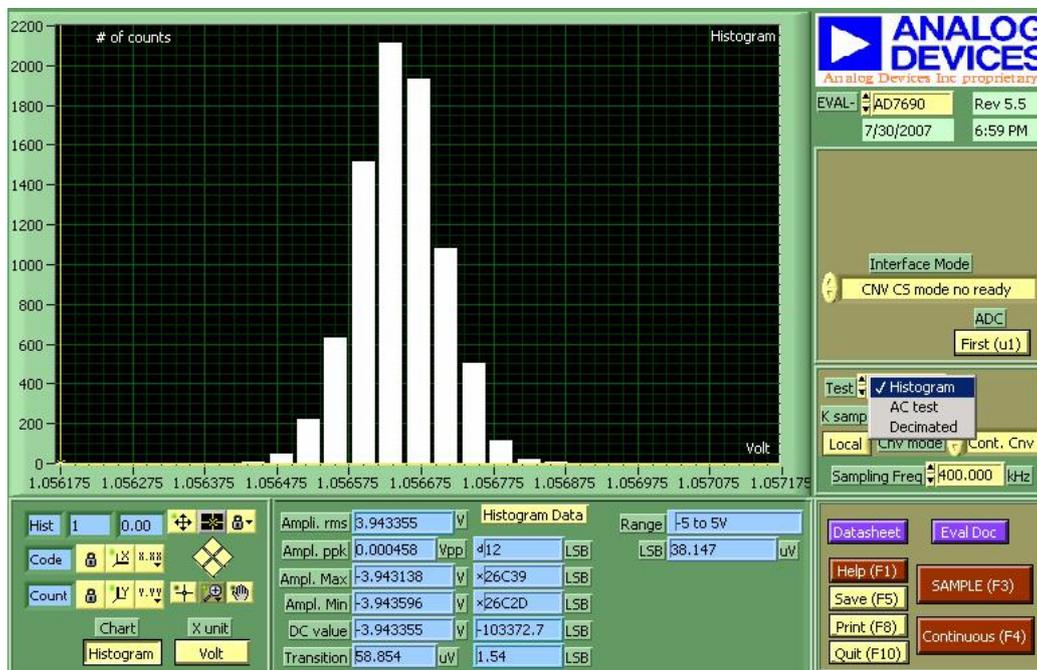


Figure VII-4 Interface graphique du logiciel ADI SAR ADCs

VII. 3. Les tests :

Ayant tous les éléments en main pour lancer les tests. Nous commençons par le test en statique.

VII. 3. 1. Les tests à 25°C :

À température ambiante, nous avons pu obtenir certaines caractéristiques depuis le logiciel, comme : L'amplitude Max et Min, ainsi que l'amplitude moyenne, et ce en Volt, en LSB décimal et en LSB hexadécimal. Nous avons ensuite utilisé les données traitées sur Excel pour déduire l'ENOB, le SINAD. Nous donnons ci-dessous les résultats les plus importants²⁰ :

Température (°C)	Fréquence (kSPS)	ENOB (Bit)	Voffset (V)	Gain
25	400	15,59315149	0,002775	0,9993665

Tableau VII-2 Test à 25°C de l'AD7690

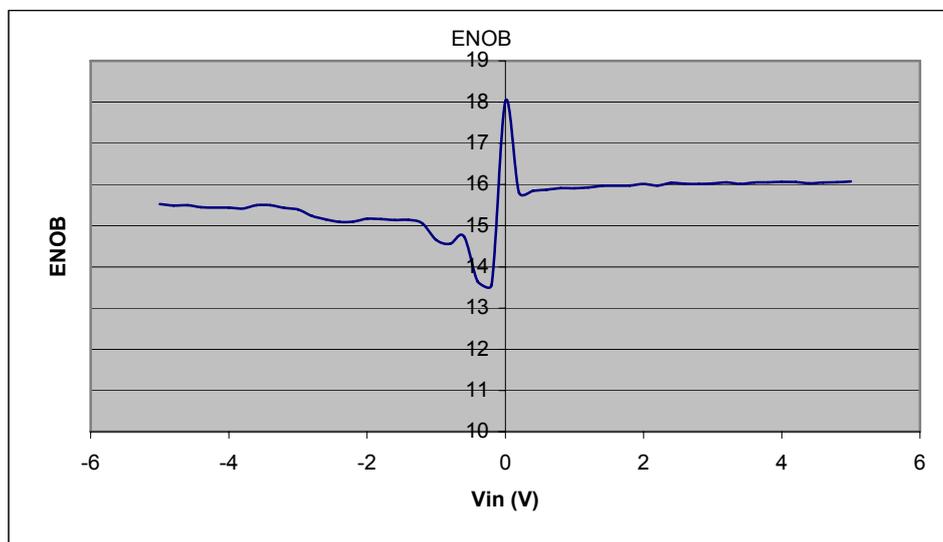


Figure VII-5 Variation de l'ENOB statique de l'AD7690 en fonction de la tension d'entrée

L'ADC présentant une bonne qualité de conversion, avec une résolution suffisante de 15,6bit, nous pouvions donc poursuivre les tests en haute température.

²⁰ Les détails de tous les résultats sont mis en ANNEXE

VII. 3. 2. Les tests en haute température :

Le premier palier de haute température est celui à 125°C. En gardant la fréquence d'échantillonnage standard, et en augmentant la température progressivement, nous avons constaté que le convertisseur ne pouvait malheureusement pas fonctionner jusqu'au premier palier de haute température. Nous avons eu les résultats suivants, pour $V_{in} = 5V$, $F_s = 400kSPS$:

Température (°C)	Ampl ppk (Vpp)	Ampl Max (V)	Ampl Moy (V)
52	0,001221	4,997482	4,996918
70	0,001144	4,997444	4,996872
86	0,001221	4,997444	4,996841
106	0,001221	4,997406	4,996775
110	0,001183	4,997368	4,996754
111	0,00061	2,498368	<u>2,498368</u>
130	0,000687	2,498665	<u>2,498323</u>
142	0,624809	-3,750725	<u>-4,267259</u>
166	0	-0,234451	<u>-0,234451</u>

Tableau VII-3 Tension de sortie de l'AD7690 avec la température

Ainsi, nous avons constaté qu'à partir de 111°C, le convertisseur commence à donner des codes erronés en sortie. Nous avons alors essayé de déterminer la cause de ce dysfonctionnement.

Nous avons tout d'abord pensé aux différentes tensions générées au niveau de la carte, comme la tension de référence. Nous avons vérifié l'évolution de cette dernière en fonction de la température et nous avons constaté qu'elle restait stable. De même pour l'horloge SCK, grâce à laquelle le convertisseur synchronise l'envoi de ses échantillons, mais cette dernière ne varie pas non plus avec la température. Nous nous sommes donc dit que ce dysfonctionnement était interne à l'ADC et qu'il était dû à un facteur que nous avons décidé de trouver. Pour cela nous avons procédé à d'autres tests, en variant à chaque fois un

paramètre. Nous avons donc fixé la température à une valeur considérée comme élevée, nous avons pris 132°C. Nous faisons ensuite varier la valeur de la tension d'entrée. Et ce, en employant toujours une fréquence d'échantillonnage $F_s = 400kSPS$:

Tension d'entrée (V)	Ampl ppk (Vpp)	Ampl Max (V)	Ampl moy (V)
5	0,000267	1,249275	<u>1,249148</u>
4	0,000305	0,999641	<u>0,999465</u>
3	5,000305	0,749931	<u>-1,698956</u>
2	5,000267	0,500221	<u>-1,949256</u>
1	5,000343	0,250549	<u>-1,406111</u>
0	5,000381	0,000877	<u>-0,956353</u>

Tableau VII-4 Tension de sortie de l'AD7690 à 132°C en fonction de la tension d'entrée

Nous en déduisons que la valeur de la tension d'entrée n'est pas le facteur responsable du dysfonctionnement du convertisseur. Il nous reste par conséquent un seul paramètre à évaluer, c'est la fréquence d'échantillonnage. Nous fixons la température à sa plus haute valeur possible, qui a été limitée due à l'isolation de la carte à 188°C. Nous garderons aussi une tension d'entrée fixe et égale à 5V, et nous faisons varier la fréquence d'échantillonnage grâce au logiciel :

Fs (kSPS)	Ampl ppk (Vpp)	Ampl Max (V)	Ampl Moy (V)
10	0,001183	4,99733	4,996755
12	0,001106	4,99733	4,996757
15	0,001335	4,997482	4,996827
17	0,001221	4,997406	4,996773
18	0,00061	2,498703	<u>2,498368</u>
19	0,000572	2,498665	<u>2,498374</u>
20	0,00061	2,498703	<u>2,498367</u>
25	0,000648	2,498741	<u>2,498363</u>
30	0,00061	2,498665	<u>2,498353</u>
40	0,000725	2,498779	<u>2,498352</u>
50	0,000572	2,498055	<u>2,498346</u>
100	0	-0,029335	<u>-0,029335</u>
200	0	-0,029335	<u>-0,029335</u>
400	0	-0,029335	<u>-0,029335</u>

Tableau VII-5 Tension de sortie de l'AD7690 à 188°C en fonction de la fréquence d'échantillonnage

Par conséquent la fréquence d'échantillonnage est bien responsable, avec la température du dysfonctionnement du convertisseur. Ce dernier donne des résultats erronés à partir de 18kHz. Nous nous sommes assuré qu'il n'y avait pas d'autre élément de la carte provoquant ces résultats erronés. Et ce en enlevant le dispositif qui nous permettait de chauffer le composant et pouvait, par cause d'isolation insuffisante, chauffer d'autres composants. Nous avons remplacé ce dispositif par un simple fer à souder. En appliquant la pointe de ce fer sur notre convertisseur, nous sommes sûrs de ne chauffer que l'ADC. Effectivement nous constatons le dysfonctionnement lorsque le fer dépasse les 110°C.

En ce qui concerne la consommation, nous avons mesuré les courants consommés par le composant, pour plusieurs fréquences, en faisant varier à chaque fois la température. Nous avons constaté que ces courants varient beaucoup avec la fréquence d'échantillonnage, mais

pour une fréquence donnée, l'augmentation de la consommation avec la température existe, mais est très faible.

	T(°C)	24	51	71	95	111	127	140	157	176	183	
Courant (mA)	I _{VDD}	0,0933	0,0942	0,0948	0,0956	0,0962	0,0969	0,0976	0,0986	0,1003	0,1019	10kHz
	I _{OVDD}	0,0047	0,0048	0,0048	0,0048	0,0048	0,0049	0,0049	0,0049	0,0049	0,005	
	I _{VDD}	0,9364	0,9443	0,9505	0,9585	0,9638	0,9696	0,9715	0,9744	0,9771	0,9788	100kHz
	I _{OVDD}	0,0457	0,0464	0,0471	0,047	0,0472	0,0473	0,0427	0,0371	0,0313	0,0218	
	I _{VDD}	3,78834	3,8195	3,8412	3,8741	3,897	3,918	3,926	3,933	3,9417	3,943	400kHz
	I _{OVDD}	0,0457	0,0464	0,0471	0,047	0,0472	0,0473	0,0427	0,0371	0,0313	0,0218	

Tableau VII-6 Consommation de l'AD7690 en fonction de la température

VII. 4. Interprétations :

Le convertisseur AD7690 propose un bon niveau de précision à 25°C, cependant sa technologie ne lui permet pas de continuer à fonctionner en haute température, sauf si on diminue sa fréquence d'échantillonnage. Il ne fonctionne correctement qu'à une fréquence maximale de 17kHz. Au-delà de cette fréquence, l'ADC ne peut dépasser les 110°C. Ce composant perd par conséquent de son intérêt, étant donné que sa principale qualité était qu'il propose un compromis entre la vitesse et la résolution. Nous constatons cependant, que cette vitesse doit être fortement réduite pour assurer un bon fonctionnement en haute température. L'effet combiné de la température et de la fréquence d'échantillonnage doit perturber le fonctionnement de l'un des composants internes de l'ADC, que ce soit les différents composants MOS, ou bien l'utilisation des condensateurs pour l'échantillonnage et la conversion. La consommation quant à elle est due au courant de pointe qui apparaît lors d'une commutation, c'est donc normal que le courant consommé augmente avec la fréquence, et donc avec le nombre de commutations.

Conclusion générale :

Pendant cette période de six mois, nous nous sommes familiarisés avec les procédés de test des composants électroniques en environnement sévère, et en particulier, les convertisseurs analogique-digital, en haute température. Nous avons compris la nécessité d'effectuer ces tests, en mettant en évidence la différence conséquente entre les performances annoncées par les fabricants, réalisées dans des conditions optimales, et celles que nous avons réellement évaluées dans des conditions proches de celles de leur futur environnement d'exploitation. Nous nous sommes intéressés à un domaine de l'électronique, complexe, qui met en lumière des phénomènes que nous ne rencontrons pas forcément dans nos applications courantes. Ainsi, en haute température, de nombreux paramètres font que le fonctionnement des composants soit assuré ou non. La technologie utilisée pour chaque composant joue un rôle très important comme nous avons pu le voir. Elle détermine sa capacité de diminuer l'effet des mécanismes de défaillances et à conserver une performance convenable.

Parmi les trois convertisseurs sélectionnés, nous avons constaté que l'ADS1244, avec son architecture Σ - Δ , a subi les tests avec succès, offrant une bonne résolution à 25°C, et maintenant une résolution convenable jusqu'à 200°C. Ce dernier convient par conséquent aux applications de Schlumberger. Cependant, l'AD7690 et le THS1030 sont jugés insatisfaisants. Le premier est limité en température, à cause de sa technologie, malgré sa bonne résolution à température ambiante, alors que le second a une résolution insuffisante à 25°C

Il est important de noter que les performances annoncées par les constructeurs pour le THS1030 et l'AD7690, ne sont pas mises en doute, seulement ces derniers ont été qualifiés dans des conditions optimales, dans un environnement sans bruit et en respectant toutes les conditions CEM. Toutes ces conditions n'ont pas été satisfaites lors de nos tests, et c'est aussi le cas lors de leur utilisation sur le terrain. Par conséquent nos tests, sans être destinés à évaluer la performance absolue des composants, nous donnent une idée sur celle-ci, et surtout, nous montrent son évolution avec la température.

ANNEXE A

Résultats ADS1244

Test DC 25°C avec Référence non stabilisée

Tableau A-1 Test DC 25°C avec Référence non stabilisée

Vin	Vout (V)	AmplMax (V)	AmplMin (V)	Amplppk (V)	Vout (LSB)	AmplMax (LSB)	AmplMin (LSB)	Amplppk (LSB)	Variance	ENOB (bits)	SINAD dB
-5	-4,9957	-4,9953	-4,9964	0,0011086	-8,38E+06	-8,38E+06	-8,38E+06	1860	1,09E+05	15,632	95,866
-4,8	-4,7959	-4,7956	-4,7966	0,00097863	-8,05E+06	-8,05E+06	-8,05E+06	1642	88194	15,786	96,791
-4,6	-4,5961	-4,5958	-4,5968	0,0010001	-7,71E+06	-7,71E+06	-7,71E+06	1678	99107	15,702	96,285
-4,4	-4,3963	-4,396	-4,3969	0,00089936	-7,38E+06	-7,38E+06	-7,38E+06	1509	86955	15,796	96,853
-4,2	-4,1965	-4,1962	-4,1971	0,00086539	-7,04E+06	-7,04E+06	-7,04E+06	1452	73751	15,915	97,568
-4	-3,9967	-3,9964	-3,9972	0,0008636	-6,71E+06	-6,71E+06	-6,71E+06	1449	68741	15,966	97,873
-3,8	-3,7969	-3,7966	-3,7974	0,00078016	-6,37E+06	-6,37E+06	-6,37E+06	1309	58018	16,088	98,61
-3,6	-3,597	-3,5967	-3,5976	0,00080698	-6,04E+06	-6,03E+06	-6,04E+06	1354	60009	16,064	98,463
-3,4	-3,3973	-3,3969	-3,3977	0,0007605	-5,70E+06	-5,70E+06	-5,70E+06	1276	51109	16,179	99,16
-3,2	-3,1974	-3,1972	-3,1979	0,00069553	-5,36E+06	-5,36E+06	-5,37E+06	1167	48576	16,216	99,381
-3	-2,9976	-2,9974	-2,998	0,00065143	-5,03E+06	-5,03E+06	-5,03E+06	1093	37284	16,407	100,53
-2,8	-2,7978	-2,7976	-2,7982	0,00055249	-4,69E+06	-4,69E+06	-4,69E+06	927	33001	16,495	101,06
-2,6	-2,598	-2,5977	-2,5984	0,0006854	-4,36E+06	-4,36E+06	-4,36E+06	1150	32686	16,502	101,1
-2,4	-2,3982	-2,398	-2,3985	0,00055488	-4,02E+06	-4,02E+06	-4,02E+06	931	25378	16,684	102,2
-2,2	-2,1984	-2,1982	-2,1986	0,0004464	-3,69E+06	-3,69E+06	-3,69E+06	749	21309	16,811	102,96
-2	-1,9986	-1,9984	-1,9988	0,00044462	-3,35E+06	-3,35E+06	-3,35E+06	746	19551	16,873	103,33
-1,8	-1,7987	-1,7986	-1,799	0,00040707	-3,02E+06	-3,02E+06	-3,02E+06	683	15899	17,022	104,23
-1,6	-1,5989	-1,5988	-1,5991	0,00036952	-2,68E+06	-2,68E+06	-2,68E+06	620	12850	17,175	105,16
-1,4	-1,3991	-1,3989	-1,3994	0,00040707	-2,35E+06	-2,35E+06	-2,35E+06	683	11761	17,239	105,54
-1,2	-1,1993	-1,1992	-1,1995	0,00028966	-2,01E+06	-2,01E+06	-2,01E+06	486	8103,4	17,508	107,16
-1	-0,99947	-0,99935	-0,99964	0,00028966	-1,68E+06	-1,68E+06	-1,68E+06	486	6295,8	17,69	108,25
-0,8	-0,79965	-0,79953	-0,79981	0,00027774	-1,34E+06	-1,34E+06	-1,34E+06	466	5143,6	17,836	109,13
-0,6	-0,59984	-0,59973	-0,59994	0,00020622	-1,01E+06	-1,01E+06	-1,01E+06	346	3470,4	18,12	110,84
-0,4	-0,40003	-0,39995	-0,40014	0,00018595	-6,71E+05	-6,71E+05	-6,71E+05	312	2638,6	18,317	112,03
-0,2	-0,20022	-0,20013	-0,2003	0,00016748	-3,36E+05	-3,36E+05	-3,36E+05	281	2236,8	18,437	112,75
0	-0,00024198	8,70E-05	-0,00053208	0,00061909	-406,01	146	-892,74	1038,7	1146,9	18,918	115,65
0,2	0,19981	0,1999	0,19973	0,00016926	3,35E+05	335402	335118	284	2106	18,48	113,01
0,4	0,39962	0,39971	0,39954	0,00016569	6,71E+05	670648	670370	278	2600,3	18,328	112,09
0,6	0,59944	0,59954	0,59935	0,00018834	1,01E+06	1005942	1005626	316	3454,7	18,123	110,86
0,8	0,79924	0,79938	0,79914	0,00023959	1,34E+06	1341235	1340833	402	5018,1	17,854	109,24
1	0,99907	0,99922	0,99896	0,00025688	1,68E+06	1676541	1676110	431	6118,4	17,711	108,38
1,2	1,1989	1,1991	1,1991	0,00031469	2,01E+06	2011829	2011301	528	8610,1	17,464	106,89
1,4	1,3987	1,3989	1,3985	0,00038978	2,35E+06	2347198	2346544	654	11822	17,236	105,52

1,2	1,1989	1,1991	1,1991	0,00031469	2,01E+06	2011829	2011301	528	8610,1	17,464	106,89
1,4	1,3987	1,3989	1,3985	0,00038978	2,35E+06	2347198	2346544	654	11822	17,236	105,52
1,6	1,5985	1,5987	1,5983	0,00040528	2,68E+06	2682455	2681775	680	11785	17,238	105,53
1,8	1,7983	1,7986	1,7982	0,00041601	3,02E+06	3017746	3017048	698	15068	17,061	104,46
2	1,9981	1,9984	1,9984	0,00052686	3,35E+06	3353047	3352163	884	21937	16,79	102,83
2,2	2,1979	2,1983	2,1978	0,00052269	3,69E+06	3688392	3687515	877	21329	16,81	102,96
2,4	2,3977	2,398	2,3975	0,00049587	4,02E+06	4023534	4,02E+06	832	23050	16,754	102,62
2,6	2,5975	2,5979	2,5973	0,00054534	4,36E+06	4358834	4357919	915	25503	16,681	102,18
2,8	2,7974	2,7977	2,7971	0,00057514	4,69E+06	4694121	4693156	965	30710	16,547	101,37
3	2,9972	2,9975	2,9969	0,00059719	5,03E+06	5029422	5028420	1002	37473	16,403	100,51
3,2	3,197	3,1974	3,1968	0,00065143	5,36E+06	5364787	5363694	1093	40074	16,355	100,22
3,4	3,3968	3,3973	3,3965	0,00074917	5,70E+06	5700126	5698869	1257	46500	16,248	99,571
3,6	3,5966	3,5971	3,5964	0,0007891	6,03E+06	6035472	6034148	1324	52475	16,16	99,046
3,8	3,7964	3,7969	3,7961	0,00080281	6,37E+06	6370675	6369328	1347	55377	16,122	98,812
4	3,9962	3,9967	3,9959	0,00081592	6,71E+06	6705955	6704586	1369	67549	15,978	97,949
4,2	4,196	4,1966	4,1957	0,00085705	7,04E+06	7041254	7,04E+06	1438	72647	15,926	97,633

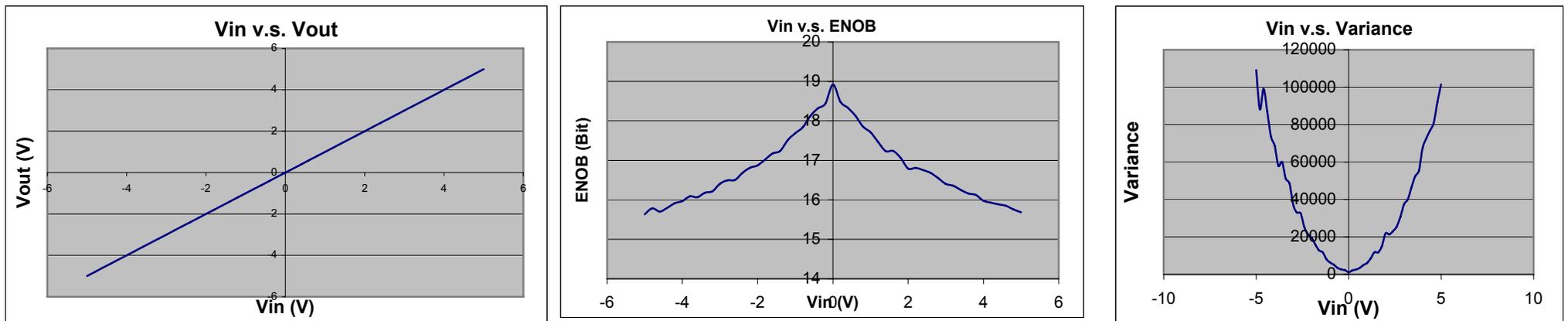


Figure A-1 Caractéristiques de l'ADS1244 en DC à 25°C et REF non stabilisée

Test DC Référence stabilisée

Tableau A-2 Test en température DC avec référence stabilisée

Vin (V)	Vout25deg (V)	Vout125deg (V)	Vout150deg (V)	Vout175deg (V)	Vout185deg (V)	Vout200deg (V)	Vout210deg (V)	Vout220deg (V)
-5	-5	-5	-5	-5	-5	-5	-5	-5
-4,8	-4,8042	-4,8015	-4,8009	-4,8016	-4,8007	-4,8029	-4,8015	-4,8007
-4,6	-4,604	-4,6015	-4,6009	-4,6015	-4,6007	-4,6028	-4,6015	-4,6006
-4,4	-4,4039	-4,4014	-4,4009	-4,4015	-4,4007	-4,4027	-4,4014	-4,4006
-4,2	-4,2037	-4,2014	-4,2009	-4,2014	-4,2007	-4,2026	-4,2013	-4,2005
-4	-4,0036	-4,0013	-4,0009	-4,0014	-4,0007	-4,0024	-4,0013	-4,0005
-3,8	-3,8034	-3,8013	-3,8009	-3,8013	-3,8007	-3,8023	-3,8012	-3,8004
-3,6	-3,6032	-3,6012	-3,6008	-3,6013	-3,6007	-3,6022	-3,6011	-3,6003
-3,4	-3,4031	-3,4012	-3,4008	-3,4012	-3,4007	-3,4021	-3,401	-3,4003
-3,2	-3,2029	-3,2011	-3,2008	-3,2012	-3,2007	-3,202	-3,201	-3,2002
-3	-3,0028	-3,0011	-3,0007	-3,0011	-3,0006	-3,0018	-3,0009	-3,0002
-2,8	-2,8026	-2,801	-2,8007	-2,8011	-2,8006	-2,8017	-2,8008	-2,8002
-2,6	-2,6024	-2,601	-2,6007	-2,6009	-2,6006	-2,6016	-2,6007	
-2,4	-2,4023	-2,4009	-2,4006	-2,4009	-2,4006	-2,4015	-2,4007	
-2,2	-2,2021	-2,2009	-2,2006	-2,2008	-2,2006	-2,2014	-2,2006	
-2	-2,002	-2,0008	-2,0008	-2,0008	-2,0005	-2,0013	-2,0005	
-1,8	-1,8018	-1,8008	-1,8008	-1,8007	-1,8005	-1,8011	-1,8005	
-1,6	-1,6017	-1,6007	-1,6007	-1,6007	-1,6005	-1,601	-1,6004	
-1,4	-1,4015	-1,4007	-1,4007	-1,4006	-1,4005	-1,4009	-1,4003	
-1,2	-1,2013	-1,2006	-1,2006	-1,2006	-1,2004	-1,2008	-1,2002	
-1	-1,0012	-1,0006	-1,0006	-1,0006	-1,0004	-1,0007	-1,0002	
-0,8	-0,80102	-0,80054	-0,80051	-0,8005	-0,80037	-0,80053	-0,80008	
-0,6	-0,60086	-0,6005	-0,60048	-0,60046	-0,60034	-0,60041	-0,60001	
-0,4	-0,4007	-0,40046	-0,40042	-0,40042	-0,40031	-0,4003	-0,39993	
-0,2	-0,20054	-0,20042	-0,20038	-0,20038	-0,20028	-0,20025	-0,19985	
0	-3,21E-05	-1,00E-05	4,65E-05	2,28E-05	8,50E-05	0,00029819	-0,0016462	
0,2	0,20017	0,20006	0,20009	0,20006	0,20018	0,20013	0,20165	
0,4	0,40033	0,4001	0,40015	0,40011	0,40021	0,40026	0,4006	

0,6	0,60048	0,60015	0,60022	0,60014	0,60025	0,60038	0,60049
0,8	0,80064	0,80019	0,80025	0,80018	0,80028	0,80051	0,80049
1	1,0008	1,0002	1,0003	1,0002	1,0003	1,0006	1,0006
1,2	1,201	1,2004	1,2004	1,2003	1,2004	1,2008	1,2007
1,4	1,4011	1,4005	1,4004	1,4003	1,4004	1,4009	1,4008
1,6	1,6013	1,6005	1,6005	1,6003	1,6004	1,601	1,6009
1,8	1,8014	1,8006	1,8005	1,8004	1,8005	1,8011	1,801
2	2,0016	2,0006	2,0006	2,0004	2,0005	2,0013	2,0011
2,2	2,2017	2,2007	2,2006	2,2005	2,2005	2,2014	2,2012
2,4	2,4019	2,4007	2,4007	2,4005	2,4006	2,4016	2,4013
2,6	2,602	2,602	2,6008	2,6005	2,6006	2,6017	2,6014
2,8	2,8022	2,8022	2,8008	2,8006	2,8006	2,8019	2,8015
3	3,0025	3,0025	3,0009	3,0006	3,0007	3,002	3,0016
3,2	3,2026	3,2026	3,201	3,2006	3,2007	3,2021	3,2018
3,4	3,4028	3,4028	3,401	3,4006	3,4008	3,4023	3,4018
3,6	3,6029	3,6029	3,6011	3,6007	3,6008	3,6024	3,6019
3,8	3,8031	3,8031	3,8011	3,8008	3,8008	3,8025	3,802
4	4,0033	4,0033	4,0012	4,0008	4,0009	4,0026	4,0021
4,2	4,2034	4,2034	4,2012	4,2008	4,2009	4,2027	4,2022
4,4	4,4036	4,4036	4,4013	4,4007	4,4009	4,4029	4,4023
4,6	4,6037	4,6037	4,6013	4,6008	4,601	4,603	4,6024
4,8	4,8039	4,8039	4,8014	4,8012	4,801	4,8032	4,8025
5	4 9996	4 9996	4 9996	4 9996	4 9996	4 9996	4 9996

Vin (V)	ENOB25deg (bits)	ENOB125deg (bits)	ENOB150deg (bits)	ENOB175deg (bits)	ENOB185deg (bits)	ENOB200deg (bits)	ENOB210deg (bits)	ENOB220deg (bits)
-5	Inf	Inf	Inf	Inf	Inf	Inf	Inf	Inf
-4,8	20,161	19,047	18,895	18,606	18,343	18,793	17,007	17,261
-4,6	20,167	18,783	18,899	18,477	18,323	18,746	16,975	17,202
-4,4	20,091	18,708	18,708	18,64	18,373	18,767	16,97	17,145
-4,2	20,192	18,71	19,134	18,195	18,471	18,748	16,95	17,102
-4	20,243	18,768	19,378	19,026	18,552	18,74	16,921	17,064
-3,8	20,338	18,98	19,186	18,645	18,548	18,793	16,928	17,054
-3,6	20,318	18,964	18,975	19,112	18,573	18,759	16,96	17,087

-3,4	20,405	19,049	19,246	19,033	18,514	18,635	16,944	17,083
-3,2	20,395	18,789	19,595	18,946	18,481	18,682	16,904	17,056
-3	20,405	18,911	19,164	18,983	18,75	18,654	16,902	17,065
-2,8	20,511	19,106	19,465	19,086	18,801	18,662	16,876	16,827
-2,6	20,481	19,602	19,389	19,16	18,673	18,727	16,872	
-2,4	20,444	19,455	19,439	19,454	18,63	18,671	16,883	
-2,2	20,531	19,319	19,466	19,439	18,744	18,699	16,863	
-2	20,512	19,559	19,675	19,369	18,825	18,669	16,873	
-1,8	20,573	19,327	19,678	19,232	19,059	18,708	16,803	
-1,6	20,519	19,563	19,688	19,471	19,057	18,697	16,807	
-1,4	20,65	19,66	19,652	19,444	18,904	18,629	16,798	
-1,2	20,302	19,637	19,78	19,398	18,997	18,713	16,815	
-1	20,572	19,694	19,718	19,481	18,984	18,682	16,786	
-0,8	20,386	19,706	19,712	19,595	19,018	18,784	16,812	
-0,6	20,48	19,749	19,789	19,622	19,028	18,819	16,85	
-0,4	20,494	19,79	19,675	19,567	19,017	18,895	16,827	
-0,2	20,481	19,838	19,854	19,615	19,055	18,626	16,815	
0	20,534	20,137	20,218	19,898	18,387	18,287	17,008	
0,2	20,54	19,864	19,892	19,945	18,957	18,901	15,953	
0,4	20,563	19,79	19,73	19,749	18,932	18,899	16,309	
0,6	20,528	19,788	19,722	19,683	18,894	18,903	17,225	
0,8	20,468	19,685	19,71	19,661	18,852	18,912	17,292	
1	20,492	19,738	19,699	19,583	18,787	18,974	17,295	
1,2	20,307	19,769	19,761	19,552	18,792	19,019	17,299	
1,4	20,613	19,523	19,732	19,627	18,789	19,025	17,303	
1,6	20,557	19,871	19,738	19,244	18,707	19,055	17,317	
1,8	20,5	19,675	19,573	19,249	18,703	19,069	17,35	
2	20,617	19,472	19,591	19	18,661	19,095	17,31	
2,2	20,509	19,842	19,372	18,962	18,724	19,082	17,311	
2,4	20,574	19,791	19,601	19,112	18,57	19,078	17,289	
2,6	20,541	20,541	19,399	18,639	18,626	19,042	17,273	
2,8	20,485	20,485	19,446	18,587	18,53	19,028	17,256	
3	20,517	20,517	19,425	18,518	18,547	18,98	17,245	
3,2	20,331	20,331	19,094	18,102	18,952	18,974	17,271	

3,4	20,444	20,444	19,059	18,78	18,479	19,007	17,239
3,6	20,354	20,354	19,263	18,274	18,392	18,907	17,278
3,8	20,272	20,272	18,955	18,256	18,24	18,87	17,257
4	20,27	20,27	19,218	18,343	18,272	18,89	17,255
4,2	20,266	20,266	18,656	18,031	18,509	18,764	17,233
4,4	20,277	20,277	19,042	18,08	18,086	18,76	17,215
4,6	20,137	20,137	19,011	18,062	18,202	18,797	17,198
4,8	20,27	20,27	19,054	18,922	18,381	18,861	17,213
∞	Inf						

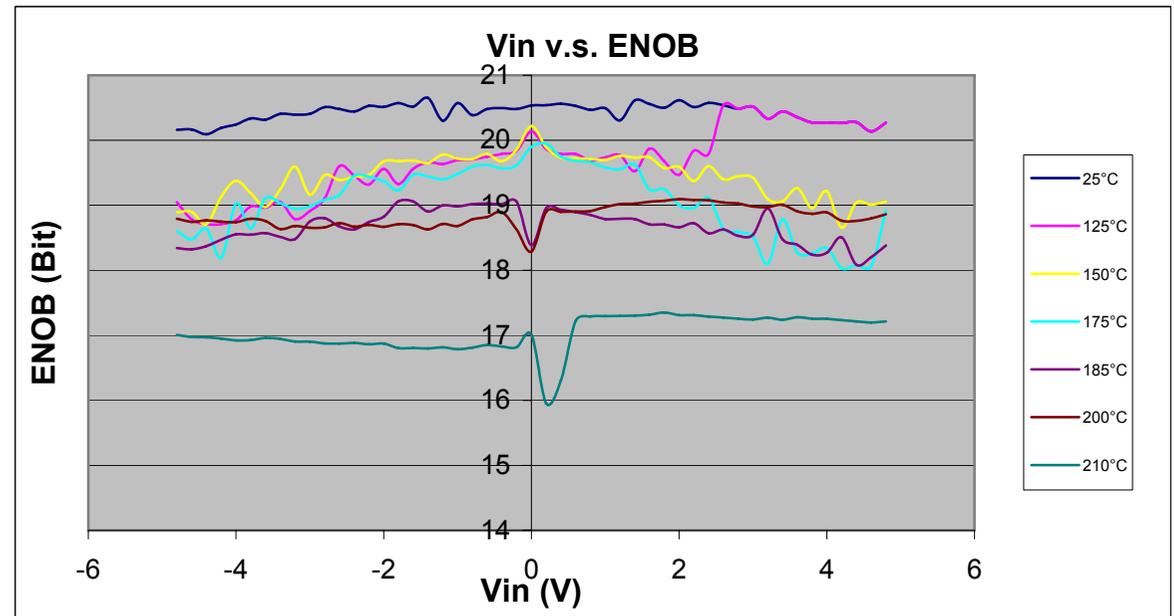
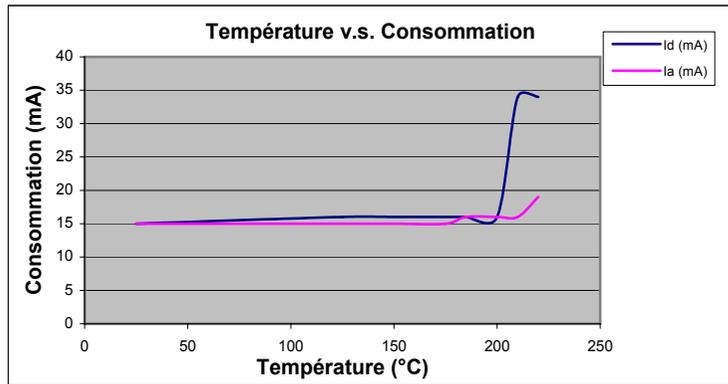
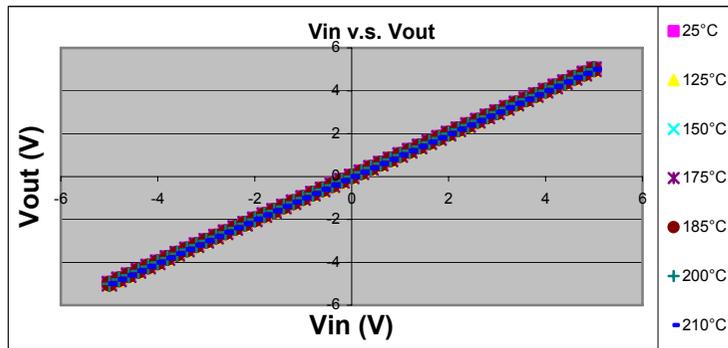


Figure A-2 Caractéristiques de l'ADS1244 en température en DC avec REF stabilisée

Test AC Référence stabilisée

Tableau A-3 Test AC référence stabilisée

Input: Sinusoïde d'amplitude entre 0 et 5 V Freq Sinusoïde: 0,5 Hz

Number of points: 1024

Fond: Sum of fundamental amplitudes

Dist: Sum of Harmonics amplitudes except fond

Noise: Sum of Noise amplitudes

Temp (°C)	Fond	Dist	Noise	SNR (dB)	THD(dB)	SFDR(dB)	ENOB(bits)	SINAD(dB)
25	3,6985	0,0059	5,71E-05	96,234	55,958	76,898	18,298	111,92
125	3,6986	0,0012	6,93E-03	54,54	69,452	75,8	17,781	108,8
150	3,6985	0,0012	7,78E-03	53,54	70,12	75	17,46	106,869
175	3,6985	0,0024	1,25E-02	49,4	63,624	78,398	16,066	98,477
185	3,6985	0,0023	1,38E-02	48,58	64,233	77,055	15,808	96,927
200	3,6985	0,0015	1,44E-02	48,171	67,834	75,568	15,696	96,249
210	3,6954	0,0016	1,56E-02	47,508	67,042	74,572	15,475	94,919
220	3,6953	0,0016	1,72E-02	46,641	67,438	74,121	15,191	93,209

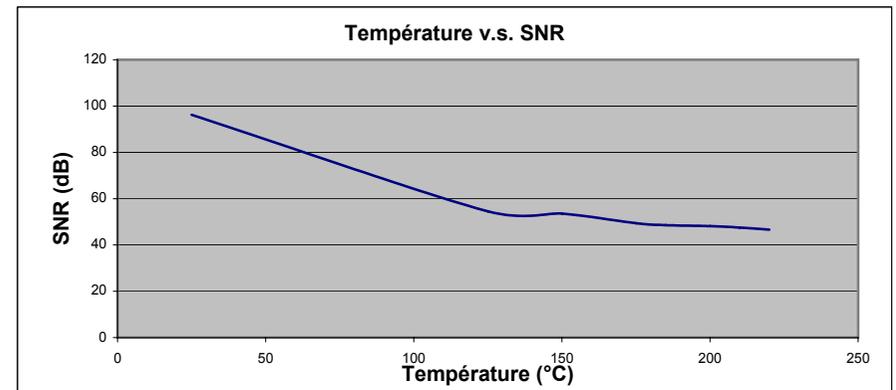
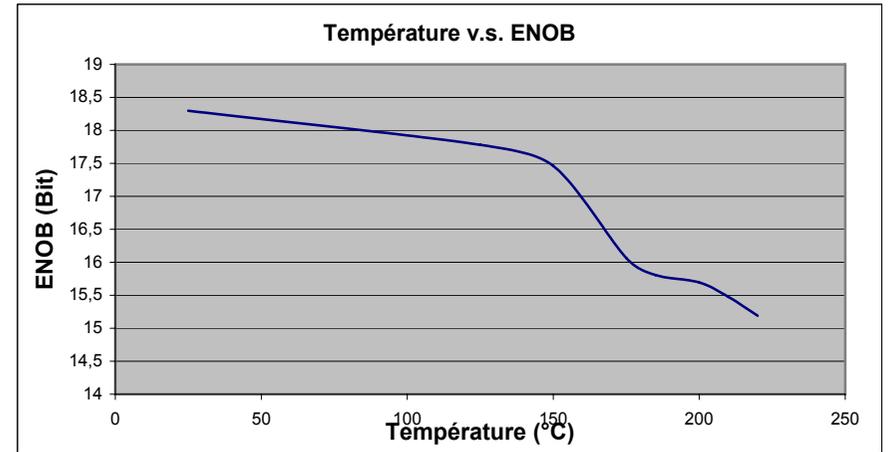
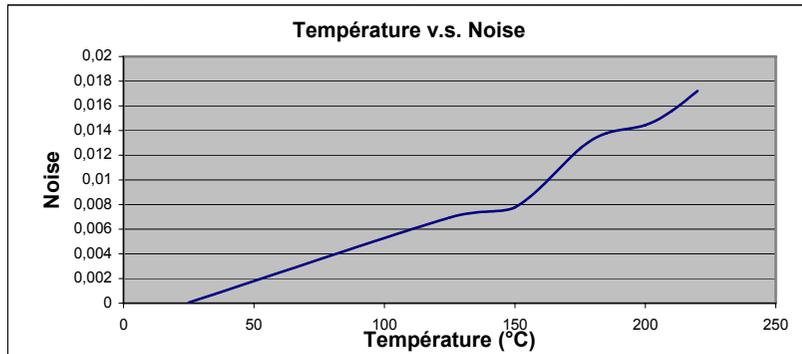


Figure A-3 Performances de l'ADS1244 en AC en fonction de la température

ANNEXE B

Résultats THS1030

TEST DC

Tableau B-1 Test DC en température

Vin (V)	Vout25 (V)	Vout125 (V)	Vout150 (V)	Vout175	ENOB25 (bits)	ENOB125 (bits)	ENOB150 (bits)	ENOB175 (bits)
0	0,028117869	0,025077558	0,025332017	0,028234	6,854637218	6,519348263	6,720313322	6,966438891
0,05	0,069944244	0,047837155	0,050626426	0,056661	7,221156964	5,912913387	5,895729484	5,990881775
0,1	0,124386565	0,096357097	0,099808155	0,110698	7,047525098	6,076647538	5,83473682	5,607731582
0,15	0,169290858	0,146185472	0,150551798	0,155248	6,888047247	5,991399196	5,984474806	5,937015773
0,2	0,218277714	0,199210447	0,205472755	0,213835	6,789277683	5,705029525	5,427405469	5,116736648
0,25	0,269753474	0,257256209	0,274286345	0,294329	6,934649425	5,058376822	4,750197353	4,499687046
0,3	0,316289522	0,299024463	0,306381283	0,315163	7,043989038	5,846780721	5,813356599	5,888060073
0,35	0,367833169	0,35093539	0,357954723	0,339466	6,903164981	5,843158214	5,738969874	5,849245852
0,4	0,409505697	0,402805291	0,407789936	0,393457	6,987733419	5,873059596	5,868969606	5,764460389
0,45	0,477729784	0,477509026	0,49165221	0,448301	5,366387785	4,126194688	3,898163892	4,726100375
0,5	0,522389875	0,573307878	0,599809132	0,596247	6,966927248	3,593030742	3,400830858	3,223489141
0,55	0,567758639	0,556290928	0,562800856	0,548528	7,100284494	5,323206521	5,370020911	4,949146402
0,6	0,619691056	0,606022111	0,610846559	0,594595	6,949483134	5,890432694	5,745114532	5,90751538
0,65	0,666708669	0,658037068	0,662681784	0,64543	6,830887414	5,852641881	5,909446861	6,03518061
0,7	0,710988294	0,70742881	0,719407879	0,69522	6,86138789	5,538676265	5,068251741	6,010553599
0,75	0,767494608	0,766756631	0,77655449	0,785462	6,941972537	5,253972585	4,971586789	4,381937401
0,8	0,814943482	0,81016299	0,815949593	0,799133	6,887151393	5,764481889	5,738539553	5,790923597
0,85	0,86233619	0,85839624	0,872032461	0,85123	6,796628787	5,64419223	5,523789157	5,740373451
0,9	0,909498859	0,918141156	0,925331919	0,90325	6,57077474	4,753400192	4,644828884	5,961809682
0,95	0,984585502	1,056934644	1,122564332	1,113456	4,723647127	2,942698746	2,544333036	2,465127054
1	1,025891238	1,13118514	1,179469184	1,26028	5,446834805	2,817329171	2,533667419	2,27336433
1,05	1,07107734	1,081945291	1,089218594	1,07048	5,924216774	3,963713236	4,224764208	5,219537134
1,1	1,122520865	1,121448331	1,13324376	1,126727	6,640141755	5,545181682	5,533525204	5,517055116
1,15	1,17241322	1,173336303	1,180619374	1,168888	6,372063181	5,597747457	5,650722943	6,173524802
1,2	1,223785439	1,226872636	1,240950374	1,228996	6,487934857	5,232984064	4,759422529	4,863209857
1,25	1,271728577	1,274920293	1,284613145	1,284179	6,591045892	5,466930125	5,23360332	4,868077163
1,3	1,318242158	1,321679053	1,328334525	1,316905	6,477740619	5,794791925	5,82524364	6,285064753
1,35	1,365658309	1,370743076	1,381103577	1,374571	6,827643121	5,785376923	5,705705725	5,564481064
1,4	1,406280281	1,419595133	1,42900227	1,415081	6,87839267	5,563800917	5,406706343	6,031095122
1,45	1,454151135	1,525164006	1,557582755	1,51662	6,298289685	3,687183773	3,421465924	3,574142385

1,5	1,520868987	1,562808671	1,564911247	1,614454	6,96037968	3,918893448	3,972445271	3,303167196
1,55	1,565772302	1,571540346	1,578662244	1,565081	6,940888606	5,923484419	5,907735073	6,206900256
1,6	1,616336701	1,625666182	1,635835717	1,625174	6,798877076	5,826095018	5,722910705	5,51702692
1,65	1,658708622	1,673690884	1,685313907	1,666458	6,871848444	5,865119591	5,684741411	6,059810708
1,7	1,70463319	1,732278284	1,750820029	1,728974	6,653628859	5,101073478	4,683991122	4,85143606
1,75	1,759329481	1,777627512	1,788432948	1,785815	6,886202952	5,606059093	5,35385256	4,703623835
1,8	1,809629654	1,824877118	1,834934808	1,819913	6,642118028	5,901739307	5,732436707	5,866800845
1,85	1,855500496	1,876795859	1,884978569	1,872188	6,638829963	5,766481646	5,670585069	5,517573768
1,9	1,898879017	1,926527042	1,936929056	1,922388	6,559229684	5,663456656	5,743611109	5,871602853
1,95	1,945223611	1,953922074	1,960535544	1,960437	6,490022192	6,164429743	6,387983926	6,301758349
2	1,967302372	1,974609375	1,974609375	1,974609	7,106383113	Inf	Inf	Inf

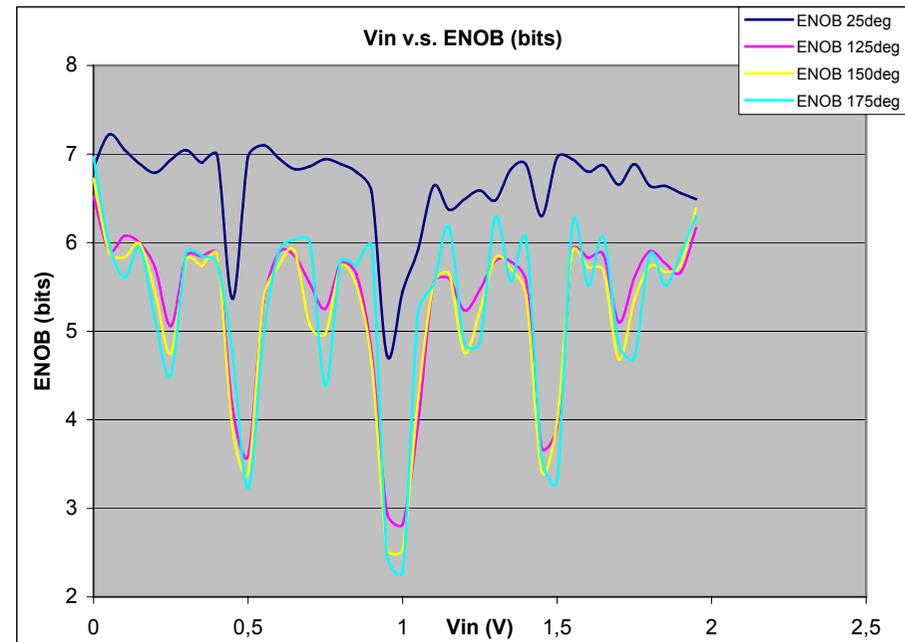
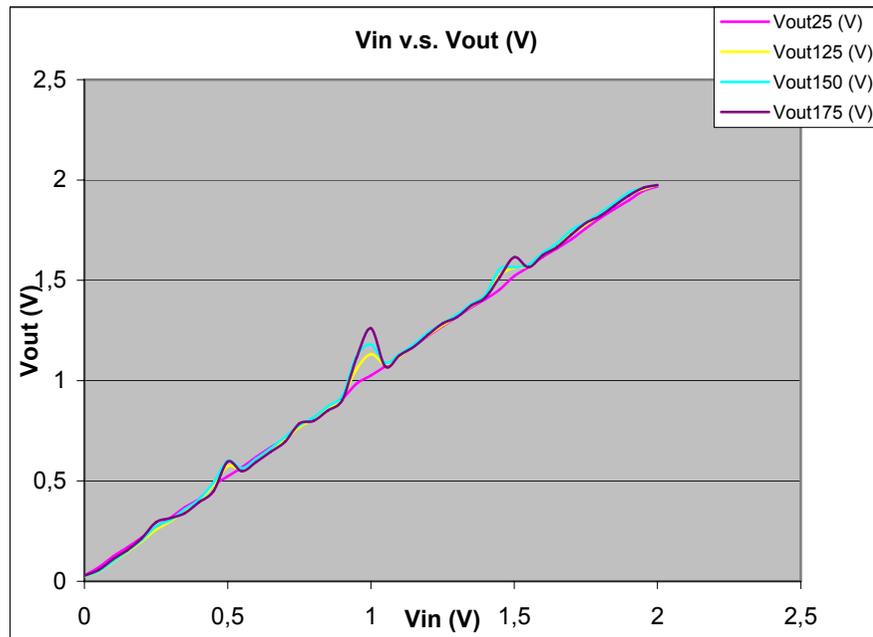


Figure B-1 Performance du THS1030 en DC en fonction de la température

ANNEXE C

Résultats AD7690

TEST DC 25°C

Tableau C-1 Test DC à 25°C

Vin (V)	Ampl rms (V)	Ampl ppk (Vpp)	Ampl Max (V)	Ampl Min (V)	DC Value (V)	Transition (uV)	Ampl ppk (LSB) Dec	Ampl Max (LSB)	Ampl Min (LSB)	DC Value (LSB) Hex	DC Value (LSB) Dec	Transition (LSB) Dec	Variance	ENOB	SINAD
-5	4,996721	0,001831	-4,995956	-4,997787	-4,996721	211,837	48	2006A	2003A	FFFFFFFFFE0056	-130986	5,55	5,553509	15,5266	95,23013
-4,8	4,796772	0,001793	-4,795914	-4,797707	-4,796772	217,425	47	2,14E+08	214B7	FFFFFFFFFE14D0	-125744,5	5,7	5,700024	15,48903	95,00397
-4,6	4,596807	0,001831	-4,595947	-4,597778	-4,596807	216,185	48	22960	22930	FFFFFFFFFE294A	-120502,5	5,67	5,667514	15,49728	95,05365
-4,4	4,39684	0,001907	-4,395943	-4,39785	-4,39684	224,083	50	23DDB	23DA9	FFFFFFFFFE3DC4	-115260,5	5,87	5,87455	15,44552	94,74204
-4,2	4,196874	0,001945	-4,195938	-4,197884	-4,196874	224,752	51	25256	25223	FFFFFFFFFE523E	-110018,5	5,89	5,892108	15,44122	94,71612
-4	3,996915	0,001984	-3,99601	-3,997993	-3,996915	224,807	52	266CF	2669B	FFFFFFFFFE66B8	-104776,7	5,89	5,893551	15,44086	94,71399
-3,8	3,796976	0,001869	-3,796158	-3,798027	-3,796976	228,527	49	27B46	27B15	FFFFFFFFFE7B31	-99535,4	5,99	5,991075	15,41719	94,57145
-3,6	3,597002	0,001869	-3,596191	-3,598061	-3,597002	216,102	49	28FC0	28F8F	FFFFFFFFFE8FAB	-94293,2	5,66	5,665322	15,49784	95,05701
-3,4	3,397035	0,001755	-3,396225	-3,39798	-3,397035	216,372	46	2A43A	2A40C	FFFFFFFFFEA425	-89051,2	5,67	5,672421	15,49604	95,04613
-3,2	3,197076	0,001907	-3,196297	-3,198204	-3,197076	225,958	50	2B8B3	2B881	FFFFFFFFFE89F	-83809,4	5,92	5,923704	15,4335	94,66967
-3	2,997115	0,00206	-2,996216	-2,998276	-2,997115	232,617	54	2CD30	2CCFA	FFFFFFFFFECD19	-78567,6	6,1	6,0983	15,39159	94,41739
-2,8	2,797146	0,002098	-2,796173	-2,798271	-2,797146	259,046	55	2E1AC	2,00E+175	FFFFFFFFFE193	-73325,5	6,79	6,791138	15,23635	93,48281
-2,6	2,597188	0,002556	-2,596092	-2,598648	-2,597188	274,392	67	2F629	2F5E6	FFFFFFFFFEF60D	-68083,7	7,19	7,193455	15,15332	92,98296
-2,4	2,397239	0,002403	-2,396164	-2,398567	-2,397239	286,781	63	30AA2	30A63	FFFFFFFFFFF0A86	-62842,2	7,52	7,518246	15,0896	92,59942
-2,2	2,197283	0,002289	-2,196274	-2,198563	-2,197283	284,992	60	31F1A	31EDE	FFFFFFFFFFF1F00	-57600,5	7,47	7,47136	15,09863	92,65375
-2	1,997314	0,002213	-1,996307	-1,99852	-1,997314	271,241	58	33394	3335A	FFFFFFFFFFF337A	-52358,4	7,11	7,110854	15,16998	93,08326
-1,8	1,797338	0,002213	-1,796303	-1,798515	-1,797338	272,776	58	3480F	347D5	FFFFFFFFFFF47F4	-47116,1	7,15	7,151088	15,16184	93,03426
-1,6	1,597387	0,002251	-1,596336	-1,598587	-1,597387	277,811	59	35C89	35C4E	FFFFFFFFFFF5C6E	-41874,5	7,28	7,283101	15,13545	92,87539
-1,4	1,397425	0,002327	-1,396294	-1,398621	-1,397425	276,361	61	37105	370C8	FFFFFFFFFFF70E8	-36632,7	7,24	7,245082	15,143	92,92085
-1,2	1,197492	0,002556	-1,196289	-1,198845	-1,197492	293,548	67	38580	3853D	FFFFFFFFFFF8561	-31391,5	7,7	7,695667	15,05595	92,39684
-1	0,997544	0,003433	-0,996056	-0,999489	-0,997544	388,577	90	39A01	399A7	FFFFFFFFFFF99DA	-26150	10,19	10,18694	14,65135	89,96113
-0,8	0,797581	0,003586	-0,795746	-0,799332	-0,797581	414,071	94	3AE84	3AE26	FFFFFFFFFFFAE54	-20908,1	10,85	10,85529	14,55967	89,40924
-0,6	0,597613	0,002975	-0,596161	-0,599136	-0,597613	364,605	78	3C2F4	3C2A6	FFFFFFFFFFFC2CE	-15666,1	9,56	9,558478	14,74322	90,51418
-0,4	0,397699	0,006294	-0,394516	-0,40081	-0,397698	781,807	165	3D79A	3D6F5	FFFFFFFFFFFD747	-10425,4	20,49	20,49585	13,64274	83,8893
-0,2	0,197769	0,006294	-0,194778	-0,201073	-0,197767	827,027	165	3EC0E	3EB69	FFFFFFFFFFFEB0	-5184,3	21,68	21,68135	13,56162	83,40094
0	0,002775	0,000267	0,002899	0,002632	0,002775	37,618	7	4C	45	48	72,8	0,99	0,9862	18,02005	110,2407
0,2	0,20278	0,001411	0,203362	0,20195	0,20278	175,414	37	14D3	14AE	14C3	5315,8	4,6	4,598645	15,79879	96,86872
0,4	0,402536	0,001526	0,403214	0,401688	0,402536	169,9	40	294A	2922	2938	10552,2	4,45	4,454101	15,84487	97,14609
0,6	0,602289	0,001411	0,602989	0,601578	0,602289	166,468	37	3DBF	3D9A	3DAC	15788,6	4,36	4,364129	15,87431	97,32332

0,8	0,802042	0,001411	0,802841	0,80143	0,802042	162,099	37	5236	5211	5221	21025	4,25	4,249585	15,91268	97,55432
1	1,001803	0,001259	1,002464	1,001205	1,001803	162,686	33	66A7	6686	6695	26261,7	4,26	4,264983	15,90746	97,52291
1,2	1,201563	0,001183	1,202126	1,200943	1,201563	160,426	31	7B19	7AFA	7B0A	31498,2	4,21	4,205717	15,92765	97,64444
1,4	1,401295	0,001335	1,401939	1,400604	1,401295	156,264	35	8F8F	8F6C	8F7E	36734,1	4,1	4,096613	15,96557	97,87272
1,6	1,601067	0,001259	1,601677	1,600418	1,601067	155,678	33	A403	A3E2	A3F3	41971	4,08	4,081245	15,97099	97,90536
1,8	1,800828	0,001373	1,801491	1,800117	1,800828	155,163	36	B879	B855	B867	47207,6	4,07	4,067765	15,97576	97,9341
2	2,000608	0,001144	2,001152	2,000008	2,000608	151,268	30	CCEB	CCCD	CCDC	52444,7	3,97	3,965649	16,01244	98,15491
2,2	2,200359	0,001183	2,200928	2,200928	2,199745	2,200359	31	E160	E141	E151	57681,1	4,08	4,075322	15,97309	97,91798
2,4	2,400115	0,001183	2,400703	2,399521	2,400115	148,535	31	F5D5	F5B6	F5C5	62917,6	3,89	3,893993	16,03875	98,31327
2,6	2,599859	0,001144	2,600441	2,599297	2,599859	150,635	30	10A49	10A2B	10A39	68153,7	3,95	3,949045	16,0185	98,19135
2,8	2,799612	0,001183	2,800179	2,798996	2,799612	151,354	31	11EBD	11E9E	11EAE	73390,2	3,97	3,967905	16,01162	98,14997
3	2,999364	0,001144	2,999916	2,998772	2,999364	149,898	30	13331	13313	13322	78626,5	3,93	3,929713	16,02558	98,23397
3,2	3,199124	0,001144	3,199654	3,198509	3,199124	147,078	30	147A5	14787	14797	83863,1	3,86	3,855796	16,05297	98,39889
3,4	3,398889	0,001221	3,399429	3,398209	3,398889	151,034	32	15C1A	15BFA	15C0B	89099,8	3,96	3,959508	16,01468	98,16837
3,6	3,59865	0,001297	3,599358	3,598061	3,59865	147,53	34	17093	17071	17080	94336,4	3,87	3,867658	16,04854	98,37221
3,8	3,798396	0,001144	3,798943	3,797798	3,798396	147,695	30	18503	1,84E+07	184F4	99572,7	3,87	3,86206	16,05063	98,38479
4	3,998135	0,001183	3,998718	3,997536	3,998135	145,936	31	19978	19959	19968	104808,7	3,83	3,825846	16,06422	98,46661
4,2	4,197899	0,001144	4,198494	4,19735	4,197899	146,609	30	1ADED	1ADCF	1ADDD	110045,4	3,84	3,843492	16,05758	98,42665
4,4	4,397642	0,001106	4,398155	4,397049	4,397642	149,75	29	1C25F	1C242	1C251	115281,5	3,93	3,925844	16,027	98,24252
4,6	4,597405	0,001183	4,597969	4,596786	4,597405	147,57	31	1D6D5	1D6B6	1D6C6	120518,2	3,87	3,868684	16,04816	98,36991
4,8	4,797166	0,001221	4,797745	4,796524	4,797166	147,009	32	1EB4A	1EB2A	1EB3A	125754,8	3,85	3,854	16,05364	98,40293
5	4,996944	0,001297	4,997559	4,996262	4,996944	144,773	34	1FFC0	1FF9E	1FFAF	130991,9	3,8	3,795187	16,07583	98,53649

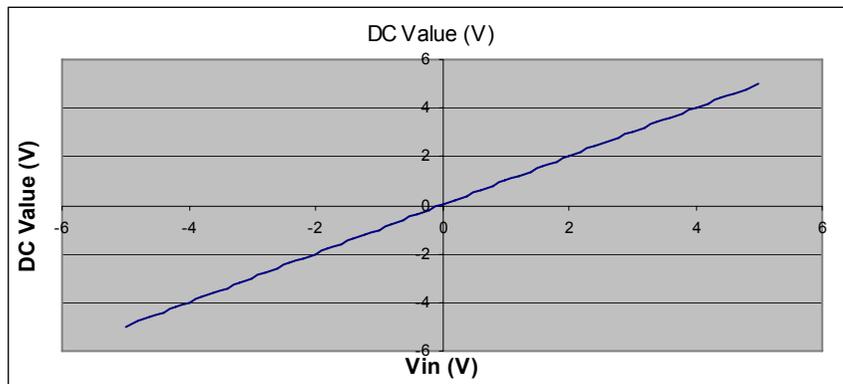
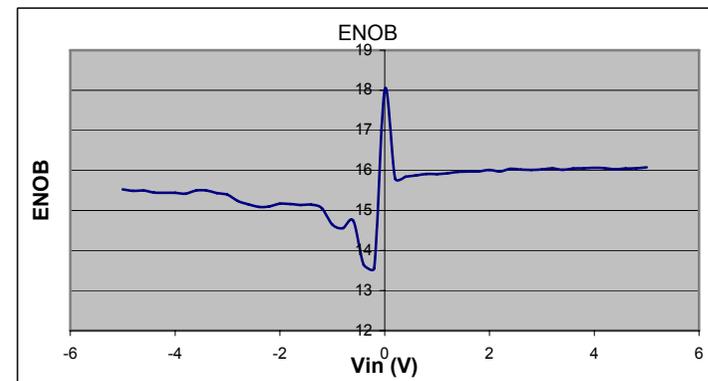


Figure C-1
Performance
AD7690 en
DC à 25°C



ANNEXE D

TEST de la REF1004-2.5 [23]

FEATURES

- INITIAL ACCURACY:
REF1004-1.2 $\pm 4\text{mV}$
REF1004-2.5 $\pm 20\text{mV}$
- MINIMUM OPERATING CURRENT:
REF1004-1.2 $10\mu\text{A}$
REF1004-2.5 $20\mu\text{A}$
- EXCELLENT LONG TERM TEMPERATURE STABILITY
- VERY LOW DYNAMIC IMPEDANCE
- OPERATES UP TO 20mA
- PACKAGE: 8-Lead SOIC

APPLICATIONS

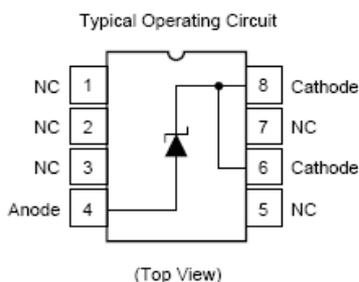
- BATTERY POWERED TEST EQUIPMENT
- PORTABLE MEDICAL INSTRUMENTATION
- PORTABLE COMMUNICATIONS DEVICES
- A/D AND D/A CONVERTERS
- NOTEBOOK AND PALMTOP COMPUTERS

DESCRIPTION

The REF1004-1.2 and REF1004-2.5 are two terminal bandgap reference diodes designed for high accuracy with outstanding temperature characteristics at low operating currents. Prior to the introduction of the REF1004 Micropower Voltage References, accuracy and stability specifications could only be attained by expensive screening of standard devices. The REF1004 is a cost effective solution when reference voltage accuracy, low power, and long term temperature stability are required.

REF1004 is a drop-in replacement for the LT1004 as well as an upgraded replacement of the LM185/385 series references. The REF1004C is characterized for operation from 0°C to 70°C and the REF1004I is characterized for operation from -40°C to $+85^{\circ}\text{C}$.

The REF1004 is offered in an 8-lead Plastic SOIC package and shipped in anti-static rails or tape and reel.



En testant l'ADS1244, nous en avons profité pour aussi tester la REF1004-2.5, en voulant nous assurer que celle-ci n'est pas perturbée par la chaleur émanant du test de l'ADS1244 sur la même carte, et pour voir aussi les limites de cette référence. Nous avons suivi le même processus, qui consiste en l'isolation de la REF1004-2.5 du reste de la carte. Nous avons obtenu les résultats suivants :

Température (°C)	VREF (V)
25	2,4971
125	2,4984
150	2,4977
175	<u>1,235</u>

Tableau D-1 Test en température de la REF1004-2.5

Nous constatons que la REF fournit une tension stable (visualisée sur l'oscilloscope), et dont la valeur reste correcte, et ce jusqu'à une température de 175°C, à laquelle la REF se détériore et fournit une tension de référence erronée. Cette dégradation de la REF est permanente et irréversible, étant donné qu'après avoir laissé la température redescendre à 25°C, nous avons recommencé les tests et constaté que la REF lâche à partir de 65°C seulement.

Ce test nous a tout de même montré que la REF n'avait pas été perturbée par les tests antérieurs de l'ADS1244, étant donné qu'elle a tenu jusqu'à 175°C avant de lâcher.

ANNEXE E

Programmes pour le test de l'ADS1244

Programmes MATLAB :

Test Statique :

```

s = serial('COM1');           % objet s sur com1
s.inputbuffersize=19200*8;    % taille du buffer
set(s,'BaudRate',19200);      % vitesse com 115200 bauds
s.Timeout=60;                 % durée d'ouverture du port com: 50 sec
fopen(s);                     % ouverture du port com
x = fread(s,8000);            % convert ascii to dec

out = fscanf(s);

fclose(s);                    % fermeture du port com
delete(s);
clear s;

y=dec2hex(x);

% concatenation des 3 Bytes pour former un mot de 24 bits
for k=1:750
    data(k,1:6)=strcat(y(3*k-2,1),y(3*k-2,2),y(3*k-1,1),y(3*k-1,2),y(3*k,1),y(3*k,2));
end

dataDEC=hex2dec(data);        % conversion en decimal pour traitement

dataDECbis=dataDEC;          % copie de dataDEC pour ne pas l'écraser
signtest=bitshift(dataDECbis,-23); % test du bit sign et mettre sa valeur dans signtest

dataDEC=bitset(dataDEC,24,0); % enlever le bit sign du dataDEC

LSB=0.000000596;             % LSB=10V/2^24bits

for k=1:750

    if signtest(k)
        Vout(k)=-5+(LSB*dataDEC(k)); % Valeur de Vout si bit sign = 1
    else
        Vout(k)=LSB*dataDEC(k);     % Valeur de Vout si bit sign = 0
    end
end

Vout=Vout';
MeanVout=mean(Vout);          % Valeur moyenne en sortie
AmplMax=max(Vout);           % Valeur Max en sortie
AmplMin=min(Vout);           % Valeur Min en sortie
Amplppk=AmplMax-AmplMin;     % Variation Max de la sortie

MeanVoutLSB=MeanVout/LSB;    % Les mêmes valeurs en LSB
AmplMaxLSB=AmplMax/LSB;      %
AmplMinLSB=AmplMin/LSB;      %
AmplppkLSB=Amplppk/LSB;      %

hist(Vout,k)                  % Histogram

% suite la page suivante...

```

```
% ...suite de la page précédente

nearzero=0; % Initialiation
for k=1:749

    if signtest(k)~=signtest(k+1);
        nearzero=1;
    end
end

if nearzero==0

    variance=var(dataDEC); % Calcul de la variance
    ENOB=log(10/(((variance)^(0.5))*LSB))/log(2); % Calcul de l'ENOB
    SINAD=(ENOB*6.02)+1.76; % Deduction du SINAD

else
    for k=1:750
        if signtest(k)
            dataDEC(k)=1+(8388607-dataDEC(k));
        end
    end
    variance=var(dataDEC); % Calcul de la variance
    ENOB=log(10/(((variance)^(0.5))*LSB))/log(2); % Calcul de l'ENOB
    SINAD=(ENOB*6.02)+1.76; % Deduction du SINAD
end
```

Test Dynamique :

1^{ère} méthode de test :

```

ampl=2.5
%----- génération sig entree -----

f=0.5; %freq sinusoide on a donc f periodes par seconde

fs=15; % sampling frequency egale a celle de l'ADC

ts=1/fs % periode d'echantillonnage

T=10; % duree d'echantillonnage

N=T*fs;

%-----
log2N = log(N)/log(2);
ceillog2N = ceil(log2N);
N = 2^ceillog2N % making N a power of 2
%-----

n=0:N-1;
x=ampl*(1+cos(2*pi*f*n/fs)); % ADC non-bipolaire, on ajoute donc de l'offset

%----- acquisition sortie de l'ADC -----

s = serial('COM1'); % objet s sur com1
s.inputbuffersize=19200*8; % taille du buffer
set(s, 'BaudRate', 19200); % vitesse com 115200 bauds
s.Timeout=20; % durée d'ouverture du port com: 50 sec
fopen(s); % ouverture du port com
y = fread(s, 8000); % convert ascii to dec

out = fscanf(s);

fclose(s); % fermeture du port com
delete(s);
clear s;

y=dec2hex(y);
ylength=length(y);
% concatenation des 3 Bytes pour former un mot de 24 bits

for k=1:300
    data(k,1:6)=strcat(y(3*k-2,1),y(3*k-2,2),y(3*k-1,1),y(3*k-
1,2),y(3*k,1),y(3*k,2));
end

dataDEC=hex2dec(data); % conversion en decimal pour traitement

dataDECbis=dataDEC; % copie de dataDEC pour ne pas l'écraser
signtest=bitshift(dataDECbis,-23); % test du bit sign et mettre sa valeur
% dans signtest

% suite à la page suivante ...

```

```

% ... suite de la page précédente
dataDEC=bitset(dataDEC,24,0);      % enlever le bit sign du dataDEC

LSB=0.000000596;                  % LSB=10V/2^24bits

datalength=length(dataDEC)

for k=1:datalength
    if signtest(k)
        Vout(k)=-5+(LSB*dataDEC(k));    % Valeur de Vout si bit sign = 1
    else
        Vout(k)=LSB*dataDEC(k);        % Valeur de Vout si bit sign = 0
    end
end

Vout=Vout';

maximum=Vout(1);                  % recherche du max
for k=2:34
    if Vout(k)>maximum
        maximum= Vout(k);
        j=k;
    end
end

for k=1:N      % reorganisation de Vout de sorte à avoir le max en Vout(1)
    Voutbis(k)= Vout(k+j-1);
end

AmplMax=max(Voutbis);             % Valeur Max en sortie
AmplMin=min(Voutbis);            % Valeur Min en sortie

AmplMaxLSB=AmplMax/LSB;          % en LSB
AmplMinLSB=AmplMin/LSB;         % en LSB

%----- tronquer -----
for k=1:N
    xtronc(k)=x(k);
    Vouttronc(k)=Voutbis(k);
end

%----- SNR -----

x_sq = xtronc.*xtronc;
P_x = sum(x_sq)/N;
e = Vouttronc-xtronc;
e_sq = e.*e;
P_e = sum(e_sq)/N;
SNR = 10*log10(P_x/P_e);

%----- THD -----
% suite à la page suivante...

```

```

%... suite de la page précédente
E = dtft(e, N);
E_max = max(abs(E));
epsilon = 0.01*E_max;
i_max = find(abs(E) >= E_max - epsilon);
delta = i_max(2) - i_max(1);
mask = ones(1,N);
null = zeros(1,2*delta);
null_start = N/2-delta;
null_stop = null_start + length(null) - 1;
mask(null_start:null_stop) = null;
E_h = mask.*E;

X = dtft(xtrunc,N);
X_sq = abs(X).^2;
P_X = sum(X_sq)/N;
E_sq = abs(E_h).^2;
P_E_h = sum(E_sq)/N;
THD = 10*log10((P_X/P_E_h));

SINAD=20*log10(sqrt(10^(SNR/10)+10^(THD/10)));
ENOB= (SINAD-1.76)/6.02;
    
```

2^{ème} méthode de test :

```

% seconde methode de traitement dynamik avec ads 1244 -----
%-----

% pour prendre 1024 points a raison de 15SPS, il nous faudra ouvrir le port
% pendant 68.266667s.

%----- acquisition sortie de l'ADC -----

s = serial('COM1');           % objet s sur com1
s.inputbuffersize=19200*8;    % taille du buffer
set(s,'BaudRate',19200);     % vitesse com 115200 bauds
s.Timeout=69;                % durée d'ouverture du port com: 137 sec
fopen(s);                    % ouverture du port com
y = fread(s,3072);           % convert ascii to dec and take 2048 samples, 3bytes each,
so 6144bytes

out = fscanf(s);

fclose(s);                    % fermeture du port com
delete(s);
clear s;

%----- decodage des codes reçus -----

y=dec2hex(y);

for k=1:1024
    data(k,1:6)=strcat(y(3*k-2,1),y(3*k-2,2),y(3*k-1,1),y(3*k-1,2),y(3*k,1),y(3*k,2));
end

dataDEC=hex2dec(data);        % conversion en decimal pour traitement

dataDECbis=dataDEC;          % copie de dataDEC pour ne pas l'écraser
signtest=bitshift(dataDECbis,-23); % test du bit sign et mettre sa valeur dans signtest
% ... suite à la page suivante
    
```

```

% ... suite de la page précédente
dataDEC=bitset(dataDEC,24,0);      % enlever le bit sign du dataDEC

LSB=0.000000596;                  % LSB=10V/2^24bits

for k=1:1024

    if signtest(k)

        Vout(k)=-5+(LSB*dataDEC(k));      % Valeur de Vout si bit sign = 1
    else

        Vout(k)=LSB*dataDEC(k);          % Valeur de Vout si bit sign = 0
    end
end

%----- DEBUT DU TRAITEMENT-----
%-----

mean_Vout=mean(Vout);      %calcul de la composante continue

% On va retirer la composante continue :

Vout_cc=Vout'-mean_Vout;

plot(Vout_cc);
pause

% on va maintenant multiplier par une fenêtre Blackmann-Harris 7 de largeur 1024
%pour synchroniser les deux points de debut et de fin et donc eviter l'effet de
%bord

L=1024;
w=BHarris7(L);
w=w';
Vout_cc=Vout_cc.*w;
plot(Vout_cc);
pause

% on va passer maintenant à l'espace fréquentiel

NFFT = 2^nextpow2(1024); % Next power of 2 from length of y
Y = fft(Vout_cc,NFFT);
f = 15/2*linspace(0,1,NFFT/2);

% Plot single-sided amplitude spectrum.
Y_abs=abs(Y);
Y_abs=Y_abs/max(Y_abs);          % normalisation

plot(f,20*LOG10(Y_abs(1:NFFT/2)));

f0=0.5;

max_Y_abs=Y_abs(1);

% ... suite à la page suivante

```

```

for h=2:512;
    if Y_abs(h)>(max_Y_abs)
        max_Y_abs=Y_abs(h);
        indice_max=h;
    end
end

fond=sum(Y_abs(indice_max-12:indice_max+12));

for j=1:14
    bas(j)=0;
    haut(j)=0;
end

for j=1:13
    for k=1:511
        if (j+1)*f0-0.1>=f(k);
            if (j+1)*f0-0.1<f(k+1)
                bas(j)=k;
            end
        elseif (j+1)*f0+0.1>=f(k);
            if (j+1)*f0+0.1<f(k+1)
                haut(j)=k+1;
            end
        end
    end
end

haut(14)=512
bas(14)=512-((haut(13)-bas(13))/2);

for h=1:14
    e=bas(h);
    r=haut(h);
    harmon(h)=sum(Y_abs(e:r));
end

all_points=sum(Y_abs(1:512));

Dist=sum(harmon(1:14));
Noise= all_points-fond-Dist
SNR=fond/Noise;
THD=fond/Dist;

THD=20*log10(THD);
SNR=20*log10(SNR);

SINAD=-20*log10(sqrt(10^(-SNR/10)+10^(-THD/10)));
ENOB= (SINAD-1.76)/6.02;
SFDR=20*log10(fond/max(harmon(1:14)));

```

Programme appelé « BHarris7 » :

```

function w = BHarris7(N)

n=1:N;

w(n)=0.27105-0.43329*cos(2*pi*n/N)+0.21812*cos(4*pi*n/N)-
0.06593*cos(6*pi*n/N)+0.01081*cos(8*pi*n/N)-7.7658*(10^-
4)*cos(10*pi*n/N)+1.3887*(10^-5)*cos(12*pi*n/N);

```

Programme en C pour le dsPIC :

```

#include "p30f6014.h"
#include "uart.h"

void SetupUART (void);
void CharToRS232 (unsigned char x);
void putsUART1(unsigned int *buffer);

unsigned int result;          // volatile to prevent optimization

unsigned char low;           // volatile to prevent optimization
unsigned char medium;
unsigned char high;         // volatile to prevent optimization
/*****
Configuration Bits
*****/

int main(void)
{
    int i,j,k;                // Volatile to prevent removal
    TRISC=0x0004;
    PORTC=0;

    SetupUART();

    while(1)
    {
        if (PORTCbits.RC2==1)
        {
            while (PORTCbits.RC2==1);
            for (i =72; i > 0; i--);          // some Delay after going low

            result=0;

            for (j=0;j<25;j++)
            {
                PORTCbits.RC3=1;              // output sclk high
                for (i =52; i > 0; i--);
                PORTCbits.RC3=0;              // output sclk low
                for (i = 52; i > 0; i--);
                result*=2;
                if(PORTCbits.RC2==1) // input Dout in result[j]
                    result+=1;

                if(j==7)
                {
                    low=(char)result;
                    result=0;
                }

                if(j==15)
                {
                    medium=(char)result;
                    result=0;
                }

                if(j==23)
                {
                    high=(char)result;
                    result=0;
                }
            }
        }
    }
    // suite à la page suivante...

```

```

// ... suite de la page précédente
                                CharToRS232(low);
                                CharToRS232(medium);
                                CharToRS232(high);
                                }
                                }
                                }

void SetupUART (void)
{
    U1MODE                    = 0;           // reset
    U1STA                    = 0;
    U1MODEbits.ALTIO        = 1;           // Enable Alternate I/O: U1ATX e non U1TX
    U1BRG                    = 0x002F;     // fCY = 7372800Hz-->19200 baud
    U1MODEbits.UARTEN      = 1;           // Enable UART
}

void CharToRS232 (unsigned char x)
{
    U1STAbits.UTXEN = 1;
    while(U1STAbits.UTXBF)
    {
        //wait empty buffer
    }
    U1TXREG = x;
}

/*****
* Function Name      : putsUART1
* Description        : This function puts the data string to be transmitted
*                    : into the transmit buffer (till NULL character)
* Parameters         : unsigned int * address of the string buffer to be
*                    : transmitted
* Return Value       : None
*****/

void putsUART1(unsigned int *buffer)
{
    char * temp_ptr = (char *) buffer;

    /* transmit till NULL character is encountered */

    if(U1MODEbits.PDSEL == 3) /* check if TX is 8bits or 9bits */
    {
        while(*buffer != '\0')
        {
            while(U1STAbits.UTXBF); /* wait if the buffer is full */
            U1TXREG = *buffer++; /* transfer data word to TX reg */
        }
    }
    else
    {
        while(*temp_ptr != '\0')
        {
            while(U1STAbits.UTXBF); /* wait if the buffer is full */
            U1TXREG = *temp_ptr++; /* transfer data byte to TX reg */
        }
    }
}

```


ANNEXE F

Programme pour le test du THS1030

Test DC :

```

s = serial('COM1'); %com1
s.inputbuffersize=115200*8;
set(s,'BaudRate',115200); %setup com 115200 bauds
s.Timeout=5; %open port com for 5sec
fopen(s); %open com1
fprintf(s,'t00F9Fs');

x = fread(s,8000,'uint8'); %convert ascii to dec

out = fscanf(s);

fclose(s);
delete(s);
clear s;

for i=1:3999
    x(2*i)=bitshift(x(2*i),6,8);
    x(2*i)=x(2*i)/(2^6);
end

y=dec2hex(x);

for k=1:3999
    data(k,1:4)=strcat(y(2*k,1),y(2*k,2),y(2*k+1,1),y(2*k+1,2));
end

dataDEC=hex2dec(data); %final data in Hex

LSB=0.001953125;
Vout=LSB*dataDEC; %output Voltage

MeanVout=mean(Vout); % Mean Output Voltage
AmplMax=max(Vout);
AmplMin=min(Vout);
Amplppk=AmplMax-AmplMin;

MeanVoutLSB=MeanVout/LSB;
AmplMaxLSB=AmplMax/LSB;
AmplMinLSB=AmplMin/LSB;
AmplppkLSB=Amplppk/LSB;

l=0:1:1023; % Histogram
histogram=hist(dataDEC,l);
hist(dataDEC,l);

variance=var(dataDEC);
ENOB=log(2/((variance)^(0.5))*LSB)/log(2);
SINAD=(ENOB*6.02)+1.76;

```


ANNEXE G

DATA PRECISION 8200 [13]

Model 8200

DC Voltage/Current Calibration Standard

The Model 8200 is an extremely accurate microprocessor-based, remotely programmable, line-powered portable DC voltage/current standard. Transferring NIST reference values to instrumentation and equipment in the laboratory, the QA/QC department and on the production floor is convenient, fast and accurate.

Six decade controls allow adjustment of accurate, ultra-stable DC voltage ranges of ± 100 mV, ± 10 V, and ± 100 V, in steps of $0.1 \mu\text{V}$, $10 \mu\text{V}$, and $100 \mu\text{V}$ respectively, with 10 ppm basic accuracy. If an even wider range is called for, a 1 kV option is available. The Model 8200 also provides outputs from $\pm 1 \mu\text{A}$ to ± 100 mA as a DC current source, with 100 ppm basic accuracy.

The 8200 offers microprocessor-assisted Incrematic™ control, allowing unlimited use of any one decade with full borrow/carry to and from all more significant decades for easier, faster, and more convenient manual operation. Measurements such as A/D linearity and monotonicity can be made at any chosen resolution, using only one knob. For additional convenience, the calibrator output automatically returns to zero whenever a new range or polarity is selected.

Well suited for automated test and calibration systems, the Model 8200 offers an optional rack mount kit, a rear terminal output, and IEEE-488 interface. Full automation is achieved by transmitting a simple character string for each new output setting, — an easier way to produce a long series of incremental changes in voltage or current. A fast 1 ms settling time, without troublesome overshoot, increases ATE throughput over other calibrators. The 8200 provides exceptional accuracy without special demands for recalibration or environmental control. It is stable to better than 20 ppm/6 months and 1 ppm/°C over a 0°C– 40°C range.



FEATURES

- True Secondary-Transfer-Standard Performance
- 10 ppm rdg. + 1 ppm rng. Basic Accuracy
- 10 ppm Stability for 60 Days, 20 ppm for 6 Months
- "Incrematic™" Dial Control
- Over 2-Million Value EMF Reference Source
- 5-Decade Current Source
- NIST-Traceable on All Ranges
- μP -Based Design with Optional IEEE-488 Interface
- 1 ms Settling Time
- Full-Floating Output

APPLICATIONS

- Instrument and Component Testing
- A/D and D/A Converters
- Operational Amplifiers
- Voltage to Frequency Converters, VCOs
- Sensor Based Instrumentation
- Analog Function Modules
- Calibration of Precision Equipment
- ATE

VOLTAGE MODE

Range	Full Scale	Resolution	Max. Load
100 mV*	±104.8575 mV	0.1 µV	(EMF source)
10V	±10.48575V	10 µV	100 mA
100V	±104.8575V	100 µV	10 mA

* Rear panel connector only

Accuracy (at 23°C)

±(60 ppm reading + 1 µV) on 100 mV range

±(10 ppm reading + 10 µV) on 10V range

±(10 ppm reading + 100 µV) on 100V range

Output Impedance

100Ω on 100 mV range

10 mΩ on 10V range

20 mΩ on 100V range

Long Term Stability

10 ppm for 60 days, 20 ppm for 6 months

Temperature Coefficient (0°C to 40°C)

±(1 ppm/°C reading + 0.2 ppm/°C range) on 10V range

±(2 ppm/°C reading + 0.2 ppm/°C range) on 100V and 100 mV ranges

Settling Time

1 ms to rated accuracy, without range change

15 ms to rated accuracy, with range change

Noise (DC–10 kHz)

10 µV RMS on 10V range

100 µV RMS on 100V range

Output Configuration

Opto-isolated, floating, guarded 4-terminal with remote sensing, on 10V and 100V ranges; Rear panel shielded connector, 2 terminals plus guard, on 100 mV range

CURRENT MODE

Range	Full Scale	Resolution	Voltage Compliance
±100 mA	±100.000 mA	1 µA	10V

Accuracy

±(0.01% reading + 1 µA)

Temperature Coefficient

±(10 ppm/°C reading + 2 ppm/°C range)

Output Configuration

Opto-isolated, floating, 2-terminals plus guard

OPTION 1 KV: 1 KV OUTPUT AMPLIFIER**Full Scale Range**

±1048.575V

Resolution

1 mV

Maximum Load

1 mA

Output Impedance

0.5Ω

Basic Accuracy

±(10 ppm reading + 1 mV)

Noise

2 mV RMS, DC–100 kHz, including 0.5 mV switching spikes at approximately 50 kHz

Settling Time

1.0 second

GENERAL**Maximum Common Mode Voltage**

500V guard to case

Calibration Interval

60 days for 10 ppm stability

6 months for 20 ppm stability

Warm-Up Time

1 hour to rated accuracy

Power Requirements

115/230V, 50/60 Hz, 25W

Controls and Indicators

Six rotary decade selector switches with carry and borrow

Rotary range and mode selector switch

Rotary polarity selector switch

Seven 0.8" LED indicators (+/–/overflow and six decades)

Five annunciators (mV, mA, REM, UL "dangerous voltage" symbol, and "Error" display)

Push-button power switch

Dimensions

17" (432 mm) W x 3.5" (89 mm) H x 13" (330 mm) D

all metal shielded case;

19" rack mountable

Weight

16.5 lb (7.5 kg)

ANNEXE H

Les fonctions fenêtres [39]

Lorsque le signal acquis est périodique et le nombre de périodes est entier, la FFT nous donne le résultat suivant :

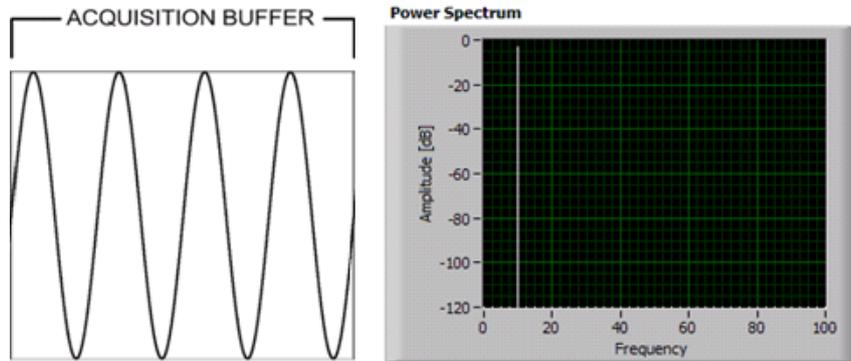


Figure H-1 Aquisition signal dont le nombre de périodes n'est pas entier

Si cette fois, le nombre de périodes n'est pas un nombre entier, les points terminaux ne sont pas identiques, il n'y a donc pas de continuité. Dans ce cas, la FFT montre ce que nous appelons « Spectral Leakage » ou fuite spectrale :

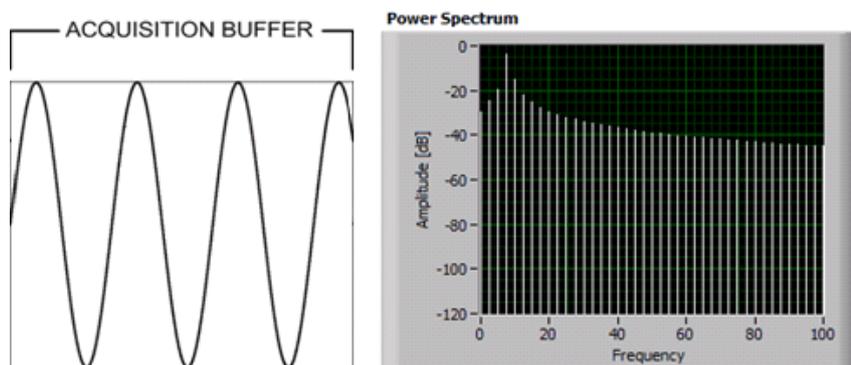


Figure H-2 Acquisition signal dont le nombre de périodes est entier

En appliquant une fonction de fenêtrage au signal acquis, si celui-ci comporte un nombre non-entier de périodes, va permettre de rapprocher les points terminaux et améliorer ainsi la continuité. Ce qui en faisant la FFT montre une bien meilleure résolution spectrale :

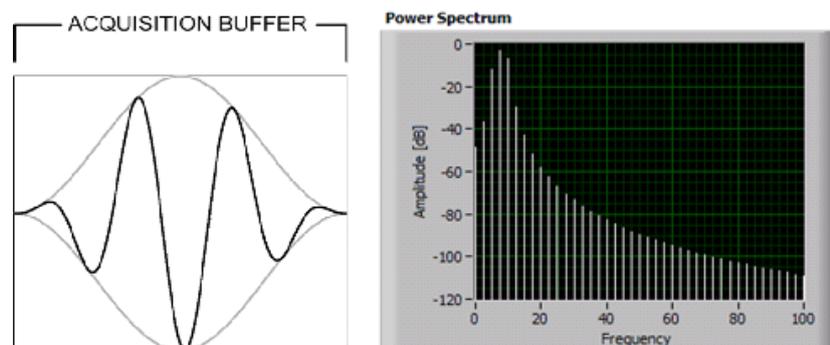


Figure H-3 Fenêtrage

La figure suivante montre les fonctions fenêtres les plus couramment utilisées. La plupart commence et finit à zéro, et atteignent l'unité au milieu de la fenêtre. Plus la fenêtre est étroite dans le domaine temporel, plus celle-ci possède un lobe principal large dans le domaine fréquentiel, et vice-versa.

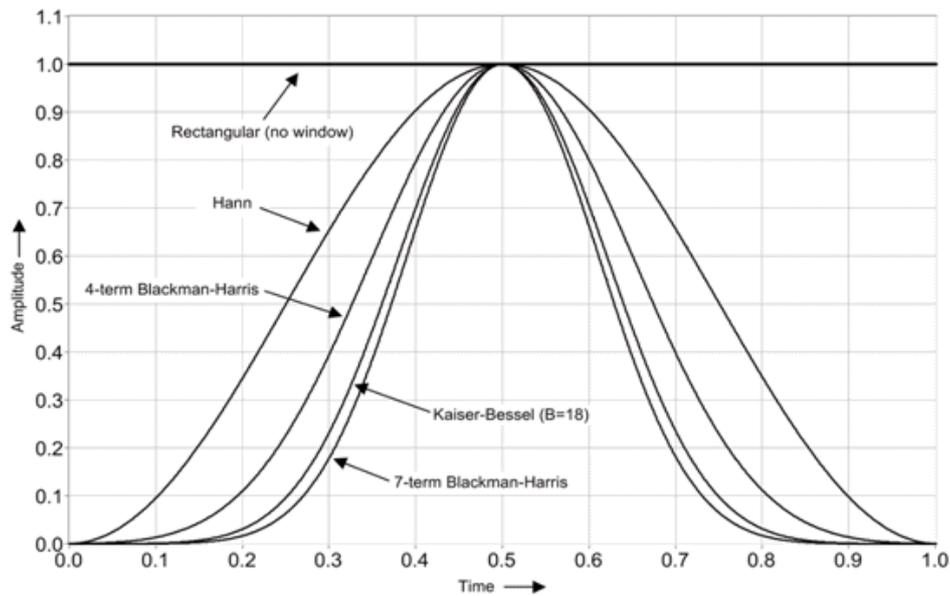


Figure H-4 Exemples des fenêtres les plus utilisées

Leur équivalent fréquentiel :

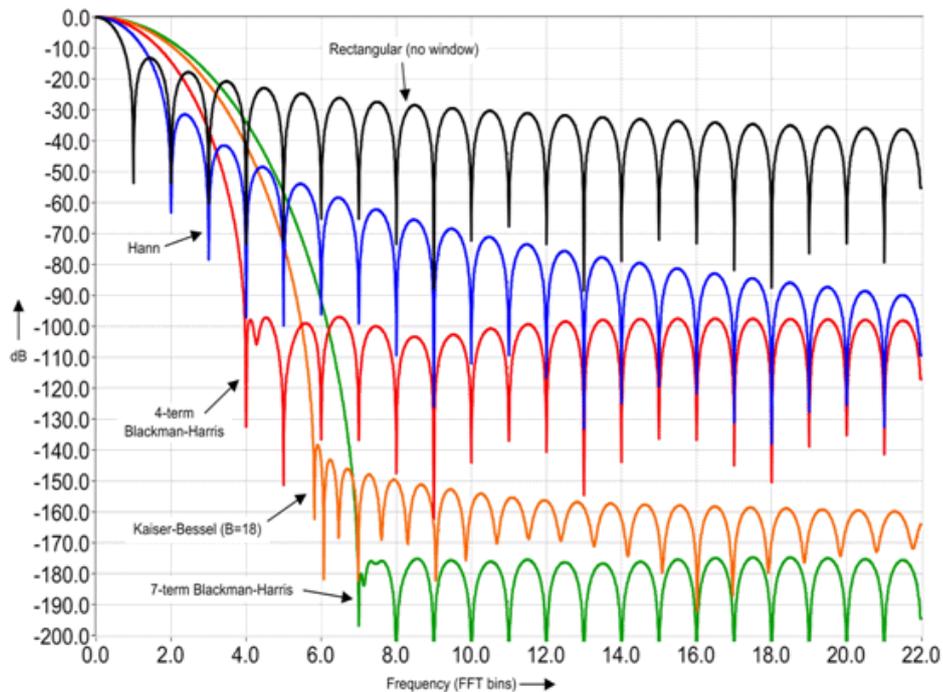


Figure H-5 Les fenêtres dans le domaine fréquentiel

ANNEXE I

Présentation de la carte dsPICDEM 1.1 [35]

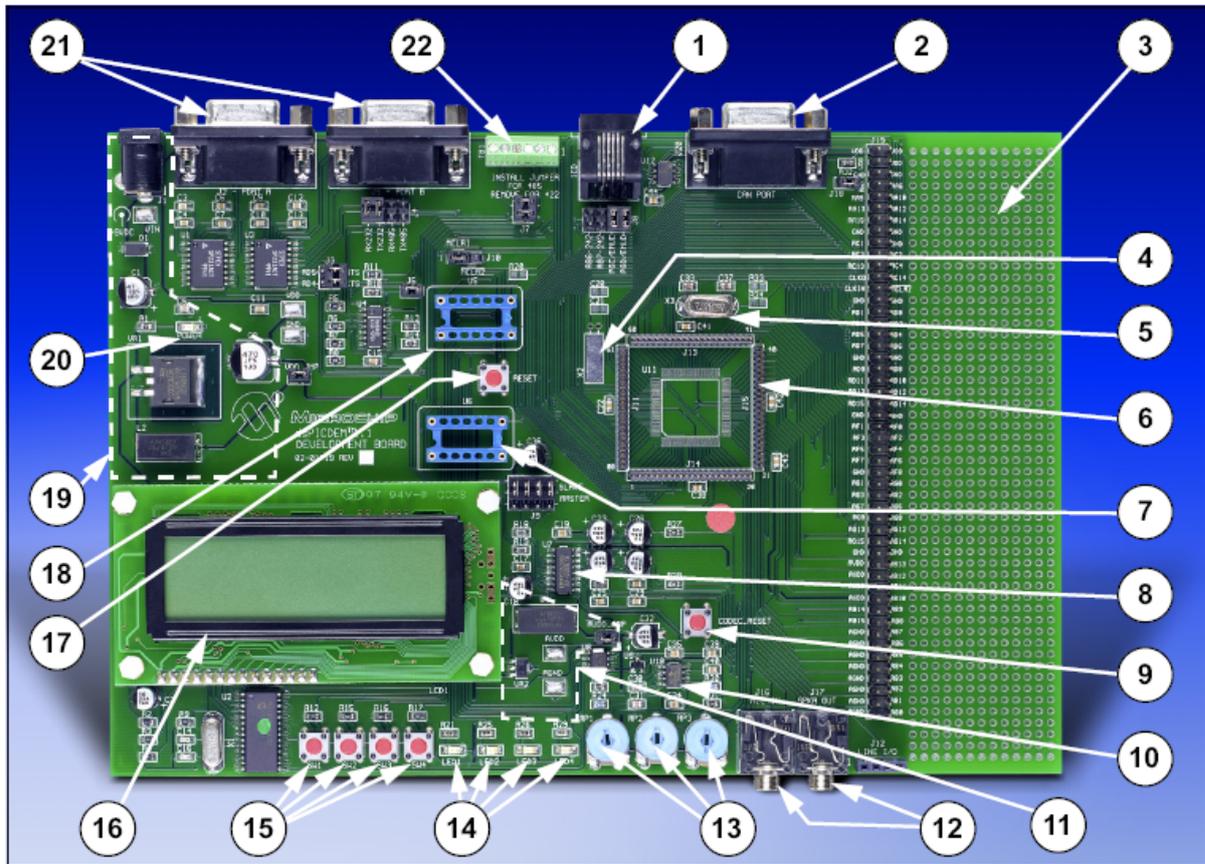


Figure I-1 Carte dsPICDEM 1.1

No.	Hardware Element	No.	Hardware Element
1	ICD Connector (Section 4.1.10)	12	Phono Jacks (Section 4.1.11)
2	CAN Port (Section 4.1.2)	13	Analog Potentiometers (Section 4.1.5)
3	Prototyping Area (Section 4.1.17)	14	LEDs (Section 4.1.7)
4	Oscillator X2 (Section 4.1.15)	15	Push button Switches (Section 4.1.6)
5	Oscillator X3 (Section 4.1.15)	16	LCD Graphic Display (Section 4.1.9)
6	Emulation Headers ⁽¹⁾ (Section 4.1.12)	17	Reset Switch (Section 4.1.16)
7	Si3000 External Clock Socket (Section 4.1.11)	18	Canned Crystal Socket (Section 4.1.15)
8	Si3000 Codec (Section 4.1.11)	19	VDD Regulator (Section 4.1.13)
9	Codec Reset Switch (Section 4.1.11)	20	Power On LED (Section 4.1.14)
10	Temperature Sensor (Section 4.1.4)	21	RS-232 Serial Ports (Section 4.1.1)
11	AVDD Regulator (Section 4.1.13)	22	RS-485/RS-422 Port (Section 4.1.3)

Tableau I-1 Composants de la carte dsPICDEM1.1

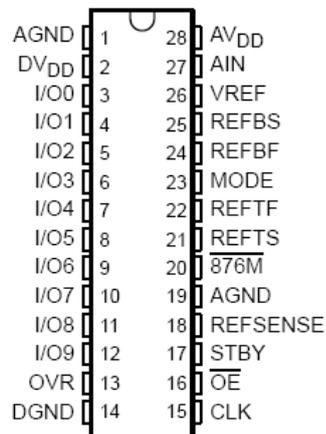
ANNEXE J

Description du THS1030 [63]

THS1030
3-V TO 5.5-V, 10-BIT, 30 MSPS
CMOS ANALOG-TO-DIGITAL CONVERTER
SLAS243D – NOVEMBER 1999 – REVISED MARCH 2001

- **10-Bit Resolution, 30 MSPS Analog-to-Digital Converter**
- **Configurable Input: Single-Ended or Differential**
- **Differential Nonlinearity: ± 0.3 LSB**
- **Signal-to-Noise: 57 dB**
- **Spurious Free Dynamic Range: 60 dB**
- **Adjustable Internal Voltage Reference**
- **Out-of-Range Indicator**
- **Power-Down Mode**
- **Pin Compatible With TLC876**

28-PIN TSSOP/SOIC PACKAGE
(TOP VIEW)



description

The THS1030 is a CMOS, low-power, 10-bit, 30 MSPS analog-to-digital converter (ADC) that can operate with a supply range from 3 V to 5.5 V. The THS1030 has been designed to give circuit developers flexibility. The analog input to the THS1030 can be either single-ended or differential. The THS1030 provides a wide selection of voltage references to match the user's design requirements. For more design flexibility, the internal reference can be bypassed to use an external reference to suit the dc accuracy and temperature drift requirements of the application. The out-of-range output is used to monitor any out-of-range condition in THS1030's input range.

The speed, resolution, and single-supply operation of the THS1030 are suited for applications in STB, video, multimedia, imaging, high-speed acquisition, and communications. The speed and resolution ideally suit charge-couple device (CCD) input systems such as color scanners, digital copiers, digital cameras, and camcorders. A wide input voltage range between REFBS and REFTS allows the THS1030 to be applied in both imaging and communications systems.

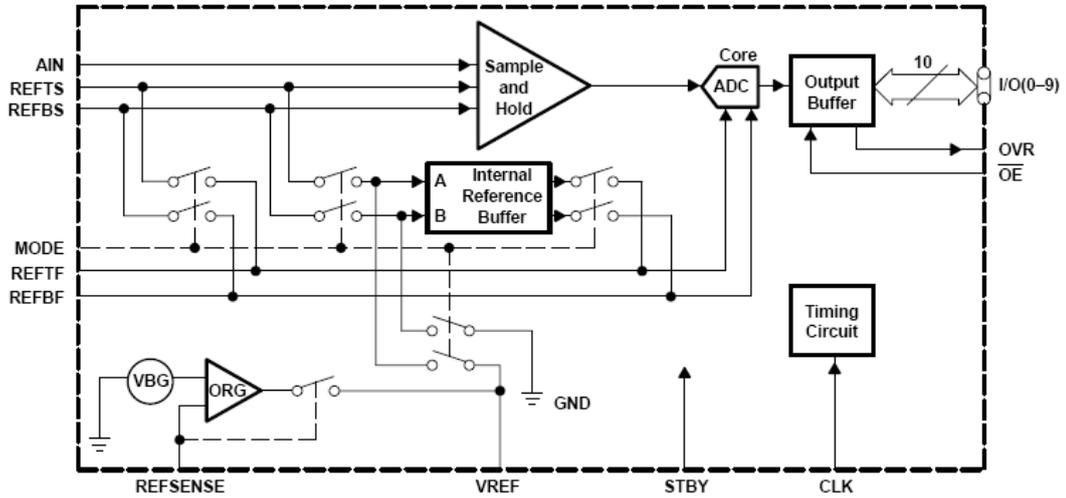
The THS1030C is characterized for operation from 0°C to 70°C, while the THS1030I is characterized for operation from -40°C to 85°C

AVAILABLE OPTIONS

T _A	PACKAGED DEVICES	
	28-TSSOP (PW)	28-SOIC (DW)
0°C to 70°C	THS1030CPW	THS1030CDW
-40°C to 85°C	THS1030IPW	THS1030IDW

THS1030
3-V TO 5.5-V, 10-BIT, 30 MSPS
CMOS ANALOG-TO-DIGITAL CONVERTER
 SLAS243D – NOVEMBER 1999 – REVISED MARCH 2001

functional block diagram



Terminal Functions

TERMINAL NAME	NO.	I/O	DESCRIPTION
AGND	1, 19	I	Analog ground
AIN	27	I	Analog input
AVDD	28	I	Analog supply
CLK	15	I	Clock input
DGND	14	I	Digital ground
DVDD	2	I	Digital driver supply
I/O0	3	O	Digital I/O bit 0 (LSB)
I/O1	4		Digital I/O bit 1
I/O2	5		Digital I/O bit 2
I/O3	6		Digital I/O bit 3
I/O4	7		Digital I/O bit 4
I/O5	8		Digital I/O bit 5
I/O6	9		Digital I/O bit 6
I/O7	10		Digital I/O bit 7
I/O8	11		Digital I/O bit 8
I/O9	12		Digital I/O bit 9 (MSB)
MODE	23	I	Mode input
OE	16	I	High to 3-state the data bus, low to enable the data bus
OVR	13	O	Out-of-range indicator
REFBS	25	I	Reference bottom sense
REFBF	24	I	Reference bottom decoupling
REFSENSE	18	I	Reference sense
REFTF	22	I	Reference top decoupling
REFTS	21	I	Reference top sense
STBY	17	I	High = power-down mode, low = normal operation mode
VREF	26	I/O	Internal and external reference
876M	20	I	High = THS1030 mode, low = TLC876 mode (see section 4 for TLC876 mode)

ANNEXE K

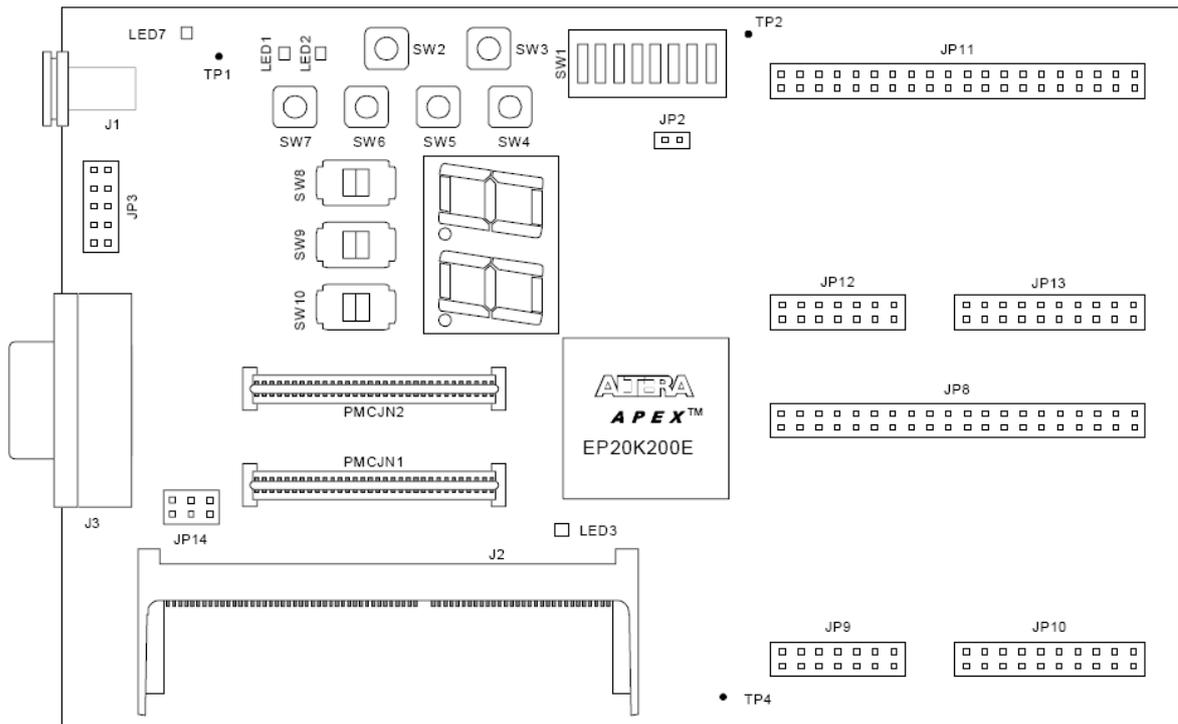
Présentation de la carte ALTERA Excalibur
NIOS [9]

Features

The Nios Development Board (see Figure 1 on page 2) has the following features:

- One APEX™ EP20K200E device (U1)
- Two 1 Mbit (64K x 16) SRAM devices (U14, U15)
- One MAX7064PLD (U4)
 - Factory programmed as configuration controller
 - Configures APEX device from flash data
- One 8Mbit (512K x 16) flash memory device (U9)
- One serial-port connector (J3) and RS-232 level-shifter (U13)
- One JTAG connector (JP3) for device programming and debugging
- Three switches (SW8, SW9, SW10) connecting the configuration controller, APEX EP20K200E device, and the PCI mezzanine card (PMC) peripheral to the JTAG chain
- Four user-definable push button switches (SW4, SW5, SW6, SW7)
- One user-definable 8-bit DIP switch block (SW1)
- SDRAM SODIMM socket (J2)
- Two PMC connectors (IEEE-1386—JN1 and JN2)
- Headers for prototype daughter
 - 3.3 volts (JP8, JP9, JP10)
 - 5.0 volts (JP11, JP12, JP13)
- Two special-purpose push button switches (defined by the default configuration):
 - **Reset (SW2):** Clears the APEX EP20K200E device and reloads from configuration controller
 - **Clear (SW3):** Clears the embedded processor (*CPU reset*)
- Four LEDs:
 - Two user-definable LEDs (LED1, LED2)
 - Two special-purpose LEDs: power and flash_byte (LED7, LED3)
- One 2-digit 7-segment LED (D1)
- Power supply circuitry (+9V unregulated input, center-negative—J1)

ANNEXE K Présentation de la carte ALTERA Excalibur NIOS



ANNEXE L

Programme FPGA ALTERA Excalibur [31]


```

#-----
#-- Copyright      : ALSE - http://alse-fr.com
#-- Contact        : info@alse-fr.com
#-- Project Name   : ADC Test Platform
#-- Block Name     : Do_APEX.tcl
#-- Description    : Tcl script File for Project creation & assignments
#-- Author         : E.LAURENDEAU
#-- Date           : 03/11/2006
#-----

set MyProj TOP

package require ::quartus::project
package require ::quartus::flow

# ---- Introduction
set make_assignments 1
puts "\n==== Project Script (c) ALSE ====="
puts "====      ADC Test Platform      ====="
puts "====      on APEX20KE Board      ====="
puts "==== http://www.alse-fr.com =====\n"

# ---- Check that the right project is open
if {[is_project_open]} {
    if {[string compare $quartus(project) $MyProj]} {
        puts "Error : another project is already opened."
        puts "Please close this project and try again."
        exit
    } else {
        puts "The project $MyProj was already opened..."
    }
} else {
    # Only open if not already open
    if {[project_exists $MyProj]} {
        project_open -cmp $MyProj $MyProj
    } else {
        project_new $MyProj
    }
}

# -- remove the old sof file (if exists)
if [file exists ${MyProj}.sof] {
    file delete ${MyProj}.sof
}

# ---- Project Assignments (VHDL source files, order is IMPORTANT)
set_global_assignment -name "VHDL_FILE" "../src/ADC_PACK.vhd"
set_global_assignment -name "VHDL_FILE" "../src/PLL_2X.vhd"
set_global_assignment -name "VHDL_FILE" "../src/ADC_FIFO.vhd"
set_global_assignment -name "VHDL_FILE" "../src/ADC_IF.vhd"
set_global_assignment -name "VHDL_FILE" "../src/MASTER.vhd"
set_global_assignment -name "VHDL_FILE" "../src/UART.vhd"
set_global_assignment -name "VHDL_FILE" "../src/FDIV.vhd"
set_global_assignment -name "VHDL_FILE" "../src/HEARTBEAT.vhd"
set_global_assignment -name "VHDL_FILE" "../src/TOP.vhd"

# ---- Compiler Assignments for top
set_project_settings -cmp $MyProj
set_global_assignment -name COMPILATION_LEVEL FULL
set_global_assignment -name FAMILY APEX20KE
set_global_assignment -name FOCUS_ENTITY_NAME $MyProj
set_global_assignment -name DEVICE "EP20K200EFC484-2X"

#####
# ---- Pin assignments ---- #
#####

```

```

set_location_assignment -to "CLK33M"                "Pin_L6"
set_location_assignment -to "RST_N"                "Pin_F12"
set_location_assignment -to "HEART_LED"            "Pin_T18"
set_location_assignment -to "HEART_LED_ADC"        "Pin_T19"
#set_location_assignment -to "BUSY_LED"            "Pin_T19"
set_location_assignment -to "BAUD_SEL"            "Pin_Y10"

# ADC pins on APEX Board - Santa Cruz connector (JP11)
set_location_assignment -to "nCardEnable"          "Pin_V7"
set_location_assignment -to "ADC_CLK"              "Pin_U5"    ;# JP11-9
set_location_assignment -to "ADC_IN\[0\]"          "Pin_P2"    ;# JP11-39
set_location_assignment -to "ADC_IN\[1\]"          "Pin_R2"
set_location_assignment -to "ADC_IN\[2\]"          "Pin_T1"
set_location_assignment -to "ADC_IN\[3\]"          "Pin_U3"
set_location_assignment -to "ADC_IN\[4\]"          "Pin_U22"
set_location_assignment -to "ADC_IN\[5\]"          "Pin_N16"
set_location_assignment -to "ADC_IN\[6\]"          "Pin_R19"
set_location_assignment -to "ADC_IN\[7\]"          "Pin_K2"
set_location_assignment -to "ADC_IN\[8\]"          "Pin_N3"
set_location_assignment -to "ADC_IN\[9\]"          "Pin_P3"
set_location_assignment -to "ADC_OVRI"            "Pin_R3"
# set_location_assignment -to "ADC_STBY"            "Pin_L15"
# set_location_assignment -to "ADC_nOE"            "Pin_N19"

set_location_assignment -to "UART_RX"              "Pin_W8"
set_location_assignment -to "UART_TX"              "Pin_D15"

set_location_assignment -to "SRAM_nCS0"            "Pin_E4"
set_location_assignment -to "SRAM_nCS1"            "Pin_E2"
set_location_assignment -to "SRAM_nWE"            "Pin_E6"
set_location_assignment -to "SRAM_nOE"            "Pin_A2"
set_location_assignment -to "SRAM_nBE\[0\]"        "Pin_F5"
set_location_assignment -to "SRAM_nBE\[1\]"        "Pin_F2"
set_location_assignment -to "SRAM_nBE\[2\]"        "Pin_F4"
set_location_assignment -to "SRAM_nBE\[3\]"        "Pin_H5"
set_location_assignment -to "SRAM_ADDR\[0\]"        "Pin_D1"
set_location_assignment -to "SRAM_ADDR\[1\]"        "Pin_B8"
set_location_assignment -to "SRAM_ADDR\[2\]"        "Pin_A7"
set_location_assignment -to "SRAM_ADDR\[3\]"        "Pin_B7"
set_location_assignment -to "SRAM_ADDR\[4\]"        "Pin_B6"
set_location_assignment -to "SRAM_ADDR\[5\]"        "Pin_A6"
set_location_assignment -to "SRAM_ADDR\[6\]"        "Pin_A5"
set_location_assignment -to "SRAM_ADDR\[7\]"        "Pin_B5"
set_location_assignment -to "SRAM_ADDR\[8\]"        "Pin_B4"
set_location_assignment -to "SRAM_ADDR\[9\]"        "Pin_A3"
set_location_assignment -to "SRAM_ADDR\[10\]"       "Pin_A4"
set_location_assignment -to "SRAM_ADDR\[11\]"       "Pin_C3"
set_location_assignment -to "SRAM_ADDR\[12\]"       "Pin_C1"
set_location_assignment -to "SRAM_ADDR\[13\]"       "Pin_D3"
set_location_assignment -to "SRAM_ADDR\[14\]"       "Pin_D2"
set_location_assignment -to "SRAM_ADDR\[15\]"       "Pin_C2"
set_location_assignment -to "SRAM_DATA\[0\]"        "Pin_C4"
set_location_assignment -to "SRAM_DATA\[1\]"        "Pin_H11"
set_location_assignment -to "SRAM_DATA\[2\]"        "Pin_G10"
set_location_assignment -to "SRAM_DATA\[3\]"        "Pin_D8"
set_location_assignment -to "SRAM_DATA\[4\]"        "Pin_E7"
set_location_assignment -to "SRAM_DATA\[5\]"        "Pin_D4"
set_location_assignment -to "SRAM_DATA\[6\]"        "Pin_D5"
set_location_assignment -to "SRAM_DATA\[7\]"        "Pin_G9"
set_location_assignment -to "SRAM_DATA\[8\]"        "Pin_F8"
set_location_assignment -to "SRAM_DATA\[9\]"        "Pin_E8"
set_location_assignment -to "SRAM_DATA\[10\]"       "Pin_C5"
set_location_assignment -to "SRAM_DATA\[11\]"       "Pin_D6"
set_location_assignment -to "SRAM_DATA\[12\]"       "Pin_C6"
set_location_assignment -to "SRAM_DATA\[13\]"       "Pin_F9"
set_location_assignment -to "SRAM_DATA\[14\]"       "Pin_H10"
set_location_assignment -to "SRAM_DATA\[15\]"       "Pin_D7"
set_location_assignment -to "SRAM_DATA\[16\]"       "Pin_C7"
set_location_assignment -to "SRAM_DATA\[17\]"       "Pin_E9"

```

```
set_location_assignment -to "SRAM_DATA\[18\]" "Pin_E10"
set_location_assignment -to "SRAM_DATA\[19\]" "Pin_D9"
set_location_assignment -to "SRAM_DATA\[20\]" "Pin_C8"
set_location_assignment -to "SRAM_DATA\[21\]" "Pin_F10"
set_location_assignment -to "SRAM_DATA\[22\]" "Pin_G11"
set_location_assignment -to "SRAM_DATA\[23\]" "Pin_C9"
set_location_assignment -to "SRAM_DATA\[24\]" "Pin_C10"
set_location_assignment -to "SRAM_DATA\[25\]" "Pin_H12"
set_location_assignment -to "SRAM_DATA\[26\]" "Pin_D10"
set_location_assignment -to "SRAM_DATA\[27\]" "Pin_G12"
set_location_assignment -to "SRAM_DATA\[28\]" "Pin_G13"
set_location_assignment -to "SRAM_DATA\[29\]" "Pin_F11"
set_location_assignment -to "SRAM_DATA\[30\]" "Pin_B11"
set_location_assignment -to "SRAM_DATA\[31\]" "Pin_B10"
set_location_assignment -to "FLASH_nCS" "Pin_E1"
set_location_assignment -to "FLASH_nWE" "Pin_H13"
set_location_assignment -to "FLASH_nBE" "Pin_V5"

# Important !
set_global_assignment -name RESERVE_ALL_UNUSED_PINS "AS INPUT TRI-STATE"

set_instance_assignment -name FAST_OUTPUT_REGISTER ON -to SRAM_DATA
set_instance_assignment -name FAST_OUTPUT_REGISTER ON -to SRAM_ADDR
set_instance_assignment -name FAST_OUTPUT_REGISTER ON -to SRAM_nCS0
set_instance_assignment -name FAST_OUTPUT_REGISTER ON -to SRAM_nCS1
set_instance_assignment -name FAST_OUTPUT_REGISTER ON -to SRAM_nBE
set_instance_assignment -name FAST_OUTPUT_REGISTER ON -to SRAM_nWE
set_instance_assignment -name FAST_OUTPUT_REGISTER ON -to SRAM_nOE
set_instance_assignment -name FAST_OUTPUT_REGISTER ON -to UART_TX

set_instance_assignment -name FAST_INPUT_REGISTER ON -to UART_RX
```


ANNEXE M

Carte de contrôle de la carte d'évaluation de l'AD7690 [12]



Controller For Precision Converter Evaluation/Demonstration Boards

Evaluation Board Controller

FEATURES

Full-Featured DSP based Controller for Analog Devices
Evaluation/Demonstration Boards

Compatible with 3V and 5V Systems

On-Board ADSP-2189M Digital Signal Processor

High Speed Data Transfer Rates

6MSPS Evaluation Board to DSP

32Kbytes/sec Controller to PC

Compatible with Parallel and Serial Interface
Evaluation Boards

112Kwords Data Ram

(64Kwords External

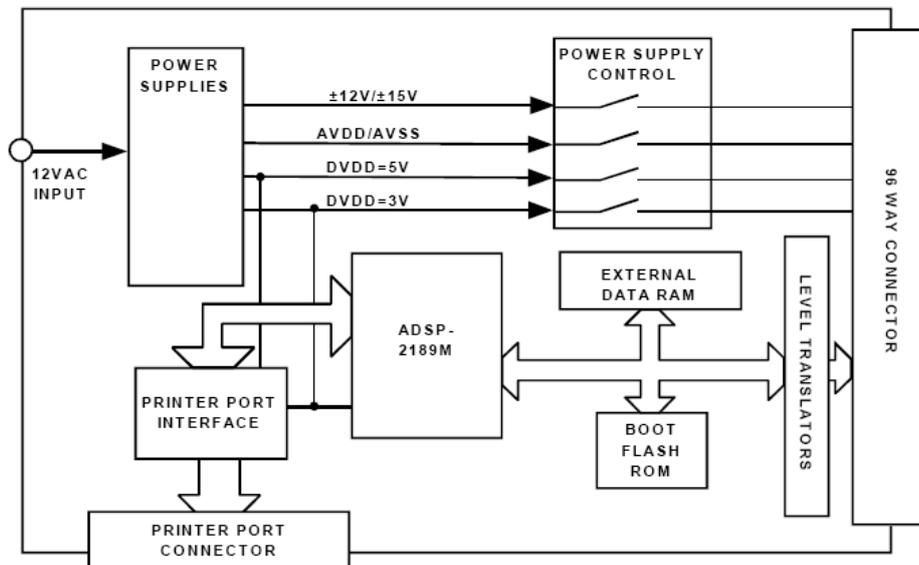
48Kwords Internal)

Fully Controllable/Programmable Power Supplies

GENERAL DESCRIPTION

The Evaluation Board Controller is the main component in a complete self-contained evaluation and demonstration system for Analog Devices Precision Converters. The block diagram shown below indicates the major blocks of the Evaluation Board Controller. It is a complete unit allowing the PC to communicate with a range of evaluation boards supplied by Analog Devices via a high-speed parallel data link. Software is provided to allow the user to send commands to the evaluation board and read data samples or on-board registers for the device being evaluated. The Evaluation Board Controller connects to the evaluation board via a 96 way edge connector. The pinout of the connector is a standard format which is consistent between evaluation boards.

FUNCTIONAL BLOCK DIAGRAM



The Evaluation Board Controller and other components can be ordered from Analog Devices with the following order numbers.

Order No.	Description
Eval-Control Brd2	Evaluation Board Controller
Eval-110VAC-US	110VAC Transformer (US pinout)
Eval-220VAC-EU	220VAC Transformer (European pinout)
Eval-220VAC-UK	220VAC Transformer (UK pinout)

The system allows speedy demonstration and evaluation of Analog Devices Precision Converter Products, allowing the user to directly test the device in question and to shorten the time required to develop their own software and hence speed up their design process.

SYSTEM REQUIREMENTS

- A Pentium 90 or greater PC with ¹Bidirectional Printer Port
- Evaluation Board Controller
- A standard 12VAC, 1A mains transformer
- An Evaluation Board (with software) for the device under consideration.
- A Standard Centronics Printer Cable

¹The type of printer port available on the PC in question can be determined by examining the BIOS. Exactly how this is done is dependant on the make/model of PC. The user should refer to the computers user manual for further information. Acceptable printer ports can be described as Bidirectional, PS/2, ECP or EPP.

EVALUATION BOARD CONTROLLER TECHNICAL SPECIFICATIONS¹

- 40MIPs Processing Speed
- 112Kwords Data RAM
(48Kwords Internal Data Ram,
64Kwords External Data Ram)
- 3V/5V Logic Level Translators
- Fast Parallel PC Link
- Fully Controllable Power Supply Unit
 - Digital Supply: 3V/5V/On/Off
 - Analog Supplies: 3V/5V/On/Off
 - Additional Supplies: ±12V/±15V/On/Off
- EZ-ICE Compatible

¹Analog Devices reserves the right to change any of the specifications without prior notice.

HARDWARE DESCRIPTION

The Evaluation Board Controller is based around an ADSP-2189M Digital Signal Processor (DSP). The DSP runs from a 20MHz crystal and an on-chip clock doubler gives an instruction speed of 40MIPs. The DSP features 32Kwords of Internal Program Ram and 48Kwords of internal Data RAM. The Data RAM is supplemented with

64Kwords of external data RAM. The DSP also provides two Serial Ports (SPORTs) which have a maximum output serial clock rate of 20MHz. Both SPORTs are available on the 96way edge connector as is a section of the parallel Data and Address bus.

To facilitate operation of both 3V and 5V evaluation boards all logic signal are equipped with level translators. For 3V devices no level translation is required (since the DSP operates from 3V) so the level translators act as closed switches. For 5V devices all logic 1 signals coming from the DSP are level translated to 5V. 5V logic signals coming from the device under test are translated to 3V by the translators before reaching the DSP.

Communications

The Evaluation Board Controller allows a user to gather a large number of samples from an evaluation board and upload them the a PC for analysis. The Evaluation Board Controller uses a high-speed interface based around the PC's Printer Port. As the port is used both for sending and receiving data it must have bidirectional capability. Most PCs (particularly the Pentium class) have this facility as standard but it is possible to check in the PC's BIOS. How the BIOS is viewed depends on the make of PC being used but typical methods are pressing CTRL, ALT and ENTER during power up. The user should consult the operating manual of their PC for further details. Suitable printer port types may be described as Bidirectional,PS/2, EPP or ECP.

Power Supplies

The Evaluation Board Controller has its own on-board power supplies which are derived from a 12VAC power supply with a 1A current capability. These supplies are used to supply the current for the Evaluation Board Controller itself as well as that required for the evaluation board and are available from Analog Devices using the order numbers given above. The power supplies which go to the evaluation board via the edge connector are fully controllable by the software supplied. The Evaluation Board Controller can provide ±3V or ±5V analog supplies as well as a +3V or +5V digital supply. There is also a ±12V / ±15V supply for powering op-amps etc. The value of the supplies are selected by jumpers LK1 and LK2. Table I below lists the power supplies available while Table II shows the jumper setting for the ±12V / ±15V supplies.

TABLE I. Evaluation Board Controller POWER SUPPLIES

Power Supply	Voltages	ON/OFF Capability
AVDD	+3V/+5V ¹	Yes
AVSS	-3V/-5V ¹	Yes
DVDD	+3V/5V ¹	Yes
Additional	+12V/+15V ² -12V/-15V ²	Yes

1. The voltage these supplies produce is programmed under software control.
2. The ±12V/±15V supplies are set by a hardware link on the Evaluation Board Controller. The supplies should be set for ±12V operation by default unless the specific evaluation board requires that they be set for ±15V operation.

Bibliographie :

- [1] M.L. Abrams, B.W. Jones and F.W. Mayo, " *Method and apparatus for generation of test bitstreams and testing of closed loop transducers*,"U.S.A.: US Patent, 2000, [Online]. Available: <http://www.patentstorm.us/patents/6101864-claims.html>
- [2] Alice ADSL, " *Questions Réponses Sur Les Circuits MOS*," 2007. [Online]. Available : <http://bcmos.chez-alice.fr/questionMOS.html>
- [3] Altera Corporation, " *ByteBlasterMV Download Cable User Guide*,"1.0 ed., Ed. Altera, CA, U.S.A.: 2004, pp. 26. [Online]. Available : www.altera.com
- [4] Altera Corporation, " *Configuration Devices for SRAM-Based LUT Devices*,"ver. 12.1 ed., CA, U.S.A.: Altera Corp, 2002, pp. 36. [Online]. Available : www.altera.com
- [5] Altera Corporation, " *EP20K200E Pin Tables* ,"1.0 ed., Ed. Altera corp, CA, U.S.A: Altera, 2000, pp. 17.
- [6] Altera Corporation, " *FLEX 6000 Programmable Logic Device Family*,"ver. 4.1 ed., CA, U.S.A.: Altera Corp, 2001, pp. 52. [Online]. Available : www.altera.com
- [7] Altera Corporation, " *NIOS Development Board Schematics*,"Ed. Altera, U.S.A: Altera corp, 2000, pp. 11.
- [8] Altera Corporation, " *Nios Embedded Processor Hardware Tutorial*,"Ed. Altera, CA, U.S.A: Excalibur, 2000, pp. 57. [Online]. Available : www.altera.com
- [9] Altera Corporation, " *Nios Soft Core Development Board User's Guide*,"Ed. Altera, CA, U.S.A: Excalibur, 2000, pp. 16. [Online]. Available : www.altera.com
- [10] Analog Devices Inc, " *AD7690 18-Bit, 1.5 LSB INL, 400 kSPS PulSAR® Differential ADC in MSOP/QFN Data Sheet* ,"Rev. 0 ed., U.S.A.: Analog Devices Inc, 2006, pp. 24. [Online]. Available: www.analog.com
- [11] Analog Devices Inc, " *EVAL-AD76XXCB 8/10-Pin Evaluation Board For AD768x/AD769x/AD794x/AD798x Preliminary Data Sheet* ,"Rev. PrG ed., U.S.A.: Analog Devices Inc, 2007, pp. 18. [Online]. Available: www.analog.com
- [12] Analog Devices Inc, " *Evaluation Board Controller*,"REV. A ed., U.S.A.: 2000, pp. 12.
- [13] ANALOGIC, " *Model 8200 DC Voltage/Current Calibration Standard*,"CompuMess Elektronik GmbH, 1997, pp. 2.
- [14] M. Andrlé and V. Haasz, " *ADC TEST USING FILTERING AND DIGITAL CORRECTION*,"Czech Republic: Czech Technical University, 2004, pp. 5.

- [15] B.C. Baker, " *HOW TO GET 23 BITS OF EFFECTIVE RESOLUTION*,"Ed. Texas Instruments, U.S.A.: Burr-Brown Corp, 1997, pp. 7.
- [16] F. Barbara, " *High Temperature Electronics Reliability*,"Clamart: Electrical Techno Group SRPC, 2004, .
- [17] F. Barbara, " *Technology Overview and Selection*,"Ed. Schlumberger, Clamart: SRPC Electrical Technology, 2007, pp. 67.
- [18] S. Bendhia, M. Ramdani ans E. Sicard, " *Blindages électromagnétiques E 2 475*," Techniques de l'Ingénieur, Ed. Techniques de l'Ingénieur, Techniques de l'Ingénieur, 2004, pp. 23.
- [19] A. Blave, " *Audios interconnexions RX/TX to PC*,"Belgium: Faculté Polytechnique de MONS, [Online]. Available : <http://users.tvcable.net.be/personal/tvcn32364/txtfrancais.htm>
- [20] Bob, " *Measuring of dynamic figures: SNR, THD, SFDR*,"STRATEGIC TEST, 2003, pp. 2.
- [21] B.A. Boussadia, " *EVALUATION D'UN MICROCONTRÔLEUR EN HAUTE TEMPERATURE*,"Clamart, France: Schlumberger, 2006, pp. 156.
- [22] Burr-Brown Corporation, " *Principles of Data Acquisition And Conversion*,"Ed. Texas Instruments, U.S.A: Burr-Brown, 1994, pp. 6.
- [23] Burr-Brown, " *REF1004 1.2 And 2.5 Mircropower VOLTAGE REFERENCE*,"Ed. Texas Instruments Incorporated, Tex, U.S.A: Burr-Brown Corporation, 1993, pp. 9.
- [24] G.G. Champiot, " *Compatibilité Electromagnétique: Mode de tranmission D 1 305*," Techniques de l'Ingénieur, traité Génie Electrique, Ed. Techniques de l'Ingénieur, Techniques de l'Ingénieur, 2001, pp. 20.
- [25] G. Chiorboli and C. Morandi, " *ADC modeling and testing*,"Ed. IEEE trans, Budapest, Hungary: IEEE Instrumentation and Measurement , 2001, pp. 8.
- [26] B. Demoulin and P. Degauque, " *Blindages électromagnétiques*," Techniques de l'Ingénieur, traité Génie Electrique, Ed. Techniques de l'Ingénieur, Techniques de l'Ingénieur, 2001, pp. 17.
- [27] ENS Lyon, " *Champ Magnétique - Milieux Magnétiques - Transducteurs*,"ENS Lyon, pp. 18.
- [28] Fairchild Semiconductor, " *AN-600 Understanding Latch-Up in Advanced CMOS Logic*,"U.S.A.: FAIRCHILD Semiconductor, 1999, pp. 4. [Online]. Available: www.fairchildsemi.com

- [29] W. Kester, " *Chapter 2: Understand SINAD, ENOB, SNR, THD, THD+N and SFDR so you Don't Get Lost In The Noise Floor*," The Data Conversion Handbook, Rev.0 ed., Ed. Elsevier/Newnes, Analog Devices, 2005 .
- [30] M. Khaleed, " *Working at High Speed: Multimegahertz 16-Bit A/D Conversion*,"Ed. Sensors, Canada: Gage Applied Sciences Inc, 1998, [Online]. Available : <http://archives.sensormag.com/articles/0598/meg0598/index.htm>
- [31] E.Laurendeau, " *ADC TEST PLATFORM Design Documentation*,"Paris: A.L.S.E., 2006, pp. 19. [Online]. Available : www.alse-fr.com
- [32] M. Lemarenko, " *Etude du comportement des CAN rapides dans les conditions de l'environnement sévère*,"Clamart, France: Schlumberger SRPC, 2007, pp. 67.
- [33] P. McCluskey, " *High Temperature Packaging Technology Passives and Reliability*,"Ed. CALCE Electronic Products and Systems Center, College Park: University of Maryland, 2003.
- [34] Microchip Technology Inc, " *dsPIC30F6011, dsPIC30F6012, dsPIC30F6013, dsPIC30F6014 Data Sheet*,"Ed. Microchip, U.S.A.: Microchip Technology Inc, 2004, pp. 226.
- [35] Microchip Technology Inc, " *dsPICDEMI_1 Development Board User's Guide*,"Ed. Microchip, U.S.A.: Microchip Technology Inc, 2003, pp. 72.
- [36] Microchip Technology Inc, " *MPLAB C30 C COMPLIER USER'S GUIDE*,"Ed. Microchip, U.S.A.: Microchip Technology Inc, 2005, pp. 199.
- [37] Microchip Technology Inc, " *MPLAB®ICD 2 In-Circuit Debugger/Programmer*," Microchip Technology Inc, 2003, pp. 2.
- [38] D.Nairn, " *Architectural advances lead to focus on the ADC's auxiliary circuitry*,"MA, U.S.A: Analog Devices Inc, 2007, [Online]. Available: <http://www.wirelessdesignmag.com/ShowPR.aspx?PUBCODE=055&ACCT=0004160&ISSUE=0212&RELTYPE=PR&Cat=0&SubCat=0&ProdCode=00000&PRODLT=T=A&SearchText=Architectural%20Advances&CommonCount=0>
- [39] National Instruments Corp, " *Data Acquisition and Signal Conditioning Course Manual*,"August 2003 ed., Tex, U.S.A.: National Instruments Corporation, 2003, pp. 432.
- [40] National Instruments, " *Windowing: Optimizing FFTs Using Window Functions*,"National Instruments, 2006, [Online]. Available: <http://zone.ni.com/devzone/cda/tut/p/id/4844>

- [41] National Semiconductor Corporation, " *A/D Converter Definition Of Terms*,"U.S.A.: National Semiconductor Corporation, 2000, pp. 2. [Online]. Available: www.national.com
- [42] National Semiconductor Corporation, " *High Q Notch Filter*,"U.S.A.: National Semiconductor Corporation, 1995, pp. 2. [Online]. Available: www.national.com
- [43] National Semiconductor Corporation, " *Understanding Integrated Circuit Package*,"National Semiconductor, 2000, pp. 7. [Online]. Available: www.national.com
- [44] S.Oilfield Services, " *About Schlumberger*," 2007. [Online]. Available: www.slb.com
- [45] B. Parmentier, " *The Arrhenius Relation For Electronics In High Temperature Conditions*," Clamart : SRPC Electrical Technology, 2001.
- [46] G.Pinson, " *Compatibilité électromagnétique (CEM)*," *Physique Appliquée*, 2005, pp. 12. [Online]. Available : <http://www.syscope.net/elec/>
- [47] J.F. Pochon, " *Convertisseurs Analogique-Numérique*,"CH :CPNV, 2005, pp.29. [Online]. Available : www.electrons.ch
- [48] C.Prévoit, " *Conversions analogique-numérique et numérique-analogique (partie1)*," *Techniques de l'ingénieur, traité Electronique, E 370*, Ed. Techniques de l'ingénieur, FR: Thalès Research & Technology France, 2003, pp. 16.
- [49] C.Prévoit, " *Conversions analogique-numérique et numérique-analogique (partie2)*," *Techniques de l'ingénieur, traité Electronique, E 371*, Ed. Techniques de l'ingénieur, FR: Thalès Research & Technology France, 2003, pp. 12.
- [50] C.Prévoit, " *Conversions analogique-numérique et numérique-analogique (partie3)*," *Techniques de l'ingénieur, traité Electronique, E 372*, Ed. Techniques de l'ingénieur, FR: Thalès Research & Technology France, 2004, pp. 17.
- [51] P. Ritter, " *Système de test intégré pour convertisseurs A/N*,"Lausanne: Ecole Polytechnique Fédérale de Lausanne, 2005, pp. 47.
- [52] F. Rachidi, " *Blindage*,"Lausanne: Ecole Polytechnique Fédérale de Lausanne, 2004, pp. 32.
- [53] E.Sanchez, " *Carte de Développement d'ALTERA*,"Lausanne: Ecole Polytechnique Fédérale de Lausanne, 2007, pp. 11.
- [54] B. Seymour, " *MTTF, FAILRATE, RELIABILITY AND LIFE TESTING*,"Ed. Texas Instruments Incorporated, Tex, U.S.A.: Burr-Brown corp, 1993, pp. 6.
- [55] K. Sullivan, " *Evaluer La Precision D'une Carte Avec Le Nombre De Bits Effectifs*,"Ed. Data Translation Engineering, Atemation, 2004, pp. 3.

- [56] Test Equipment Depot, " *Universal Source HP3245A*," Function Generators & Waveform Synthesizers, MA, U.S.A.: Test Equipment Depot, 2001, pp. 2. [Online]. Available: www.testequipmentdepot.com
- [57] Texas Instruments Incorporated, " *ADS1244: Low Power, 24-Bit Analog-To-Digital Converter SBAS273*,"Ed. Texas Instruments, Tex.: Burr-Brown Products, 2006, pp. 20. [Online]. Available : www.ti.com
- [58] Texas Instruments Incorporated, " *ADS1244EVM ADS1245EVM User's Guide SBAU087*,"Ed. Texas Instruments, Tex.: Texas Instruments, 2004, pp. 30. [Online]. Available : www.ti.com
- [59] Texas Instruments Incorporated, " *Amplifier and Data Converter Selection Guide*,"Tex, U.S.A.: Texas Instruments Incorporated, 2005, pp. 117. [Online]. Available: www.ti.com
- [60] Texas Instruments Incorporated, " *HPA-MCU Interface Board SALU106*,"Ed. Texas Instruments, Tex.: Texas Instruments, 2005, pp. 14. [Online]. Available: www.ti.com
- [61] Texas Instruments Incorporated, " *Interfacing the ADS1241 to the MSP430F449 SBAA121*,"Ed. Texas Instruments, Tex.: Texas Instruments, 2004, pp. 4. [Online]. Available : www.ti.com
- [62] Texas Instruments Inc, " *MAX3232 3-V TO 5.5-V MULTICHANNEL RS-232 LINE DRIVER/RECEIVER*,"Tex, U.S.A.: Texas Instruments, 2000, pp. 9. [Online]. Available: www.ti.com
- [63] Texas Instruments Incorporated, " *THS1030 3-V TO 5.5-V, 10-BIT, 30 MSPS CMOS ANALOG-TO-DIGITAL CONVERTER*,"Tex, U.S.A.: Texas Instruments Incorporated, 2001, pp. 33. [Online]. Available: www.ti.com
- [64] Texas Instruments Incorporated, " *THS1030/31EVM for the THS1030/31 10-Bit ADC User's Guide SLAU040*,"Texas Instruments Incorporated: Texas Instruments Incorporated, 2000, pp. 38. [Online]. Available: www.ti.com
- [65] Thermo SCIENTIFIC, " *Semiconductor ESD & Latch-Up Testing*,"2006, [Online]. Available:
http://www.thermo.com/com/cda/products/product_application_details/1,,11364,00.html
- [66] J.Unger, " *Câblage Et Mise A La Terre*," Introduction A La Compatibilité Electromagnétique, eivd, 2004, pp. 34.

- [67] J.Weiss, " *Carte de Développement: ALTERA Excalibur NIOS*,"Rennes: Supélec, 2006, [Online]. Available :
http://www.rennes.supelec.fr/ren/fi/elec/fpga/altera/excalibur_nios.htm
- [68] E. Wikipédia, " *Analog-to-digital converter*,"E. Wikipédia, 2007, [Online]:
http://en.wikipedia.org/wiki/Analog-to-digital_converter
- [69] E. Wikipédia, " *Champ Magnétique*,"2007, [Online]. Available :
http://fr.wikipedia.org/wiki/Champ_magn%C3%A9tique
- [70] E. Wikipédia, " *Diffusion de la matière*," 2007. [Online]. Available :
http://fr.wikipedia.org/wiki/Diffusion_de_la_mati%C3%A8re
- [71] E. Wikipédia, " *Electromigration*," 2007. [Online]. Available:
<http://en.wikipedia.org/wiki/Electromigration>
- [72] E. Wikipédia, " *Jitter*,"E. Wikipédia, 2007, [Online]. Available:
<http://en.wikipedia.org/wiki/Jitter>
- [73] E. Wikipédia, " *Mobilité des Porteurs de Charge*,"E. Wikipédia, 2007, [Online]. Available : http://fr.wikipedia.org/wiki/Mobilit%C3%A9_des_porteurs_de_charge
- [74] E. Wikipédia, " *MOSFET*,"E. Wikipédia, 2007, [Online]. Available:
<http://en.wikipedia.org/wiki/MOSFET>
- [75] X. Zhu and C.Hutchens, " *ADC TEST*,"OSU, 2007, pp. 23.

الملخص

تم تحقيق هذه الدراسة في المركز التكنولوجي Schlumberger Riboud Product Cente لغرض دراسة تأثير درجة الحرارة على أجهزة ADC : ADS1244 من Texas Instrument , THS1030 من Texas Instruments و AD7680 من Analog Devices, التي تستعمل في الميدان البترولي تحت ضغط و درجات حرارة عالية. بيّنا خلال هذه التجارب مدى تأثير تكنولوجيا أجهزة ADC لتحمل درجات الحرارة العالية و هذا بعد ذكر و شرح التجارب المختلفة و المتعددة التي قمنا بها.
كلمات المفاتيح: CAN, ADC, التجارب في درجات الحرارة العالية, أداء أجهزة ADC , ENOB, التكنولوجيا في الميدان البترولي. AD7690, THS1030, ADS1244.

Résumé

Ce mémoire a été effectué au sein de Schlumberger, compagnie de services pétroliers, qui utilise l'électronique dans des conditions sévères en termes de pression et de température. Nous nous sommes intéressés à l'influence de la température sur les convertisseurs analogique-numérique, en étudiant les phénomènes sévissant en haute température. Nous nous sommes, pour cela, initiés aux convertisseurs analogique-numérique, et aux différents procédés de qualification de ces derniers. Nous avons montré différentes techniques permettant la détermination des caractéristiques des ADC, dont les plus importantes sont : la résolution « ENOB », la vitesse de conversion, et la consommation. Et ce, pour trois ADC de familles et de caractéristiques différentes. En mettant en évidence tous les moyens utilisés, du point de vue matériel : cartes d'évaluations, appareillages de mesure et dispositifs de set up, et du point de vue logiciel : les protocoles de transfert de données et programmes en C, en VHDL et MATLAB, utilisés pour le traitement et le transfert des données. Nous avons finalement constaté que l'influence de la température était loin d'être négligeable, et son importance dépendait de la technologie du composant, comme l'ont montré les tests effectués sur les convertisseurs : ADS1244 de Texas Instruments, le THS1030 de Texas Instruments et l'AD7690 d'Analog Devices.

Mots clés : *Convertisseurs analogiques-numérique, CAN, ADC, tests en température, électronique en haute température, performance des CAN, EOB, cartes d'évaluation, technologie dans les forages pétroliers, ADS1244, THS1030, AD7690.*

Abstract

This project carried out within the Schlumberger Riboud Product Center, concerns the study and the evaluation of the performance in high temperature condition of three analog to digital converters. Explaining the different steps of the set up and qualification procedures, showing the material used: evaluation boards, measurement tools and set up components, and the software used: the programs in C, VHDL and MATLAB for the data retrieval and treatment. We found that the effect of the high temperature on ADCs was dependant to the technology used, as shown in the results obtained for the test of: ADS1244 of TI, THS1030 of TI and AD7690 of Analog Devices.

Key words: *Analog to digital converters, tests in high temperature, electronics in high temperature, ADCs' performance, ENOB, evaluation boards, technology in oil wells, ADS1244, THS1030, AD7690.*