

REPUBLIQUE ALGERIENNE DEMOCRATIQUE ET POPULAIRE

Ministère de l'Enseignement Supérieur et de la Recherche Scientifique

Ecole Nationale Polytechnique



Département d'Electrotechnique

Laboratoire de Recherche en Electrotechnique



Mémoire de projet de fin d'études
Pour l'obtention du diplôme
d'ingénieur d'état en Electrotechnique

**Contribution à la réalisation du convertisseur
matriciel multiniveaux**

Présenté par : Sabri SEKHRI

Sous la direction de : E.M.BERKOUK

Professeur

& A.BENACHOUR

MCB

Présenté et soutenu publiquement le 19/06/2018

Composition du Jury :

Président : **L. NEZLI**

Professeur de l'ENP d'Alger

Examineur : **M.O. MAHMOUDI**

Professeur de l'ENP d'Alger

Promoteurs : **E.M.BERKOUK**

Professeur de l'ENP d'Alger

& **A. BENACHOUR**

MCB à l'ESSA d'Alger

REPUBLIQUE ALGERIENNE DEMOCRATIQUE ET POPULAIRE

Ministère de l'Enseignement Supérieur et de la Recherche Scientifique

Ecole Nationale Polytechnique



Département d'Electrotechnique

Laboratoire de Recherche en Electrotechnique



Mémoire de projet de fin d'études
Pour l'obtention du diplôme
d'ingénieur d'état en Electrotechnique

**Contribution à la réalisation du convertisseur
matriciel multiniveaux**

Présenté par : Sabri SEKHRI

Sous la direction de : E.M.BERKOUK

Professeur

& A.BENACHOUR

MCB

Présenté et soutenu publiquement le 19/06/2018

Composition du Jury :

Président : **L. NEZLI**

Professeur de l'ENP d'Alger

Examineur : **M.O. MAHMOUDI**

Professeur de l'ENP d'Alger

Promoteurs : **E.M.BERKOUK**

Professeur de l'ENP d'Alger

& A. BENACHOUR

MCB à l'ESSA d'Alger

ملخص:

الهدف الرئيسي من هذا الموضوع هو دراسة وتطبيق التحكم الشعاعي SVM على مموح مصفوفي متعدد المستويات. بدأنا دراستنا بتقديم نبذة عن المموجات المصفوفية وتقديم نبذة عن مختلف أشكالها. بعد ذلك، تمت محاكاة التحكم الشعاعي (SVM) على المموح المصفوفي ذو مستويين (IMC) ثم على المموح المصفوفي ذو ثلاثة مستويات (I3LMC) وتم الحصول على نتائج المحاكاة وتقديمها. في الخطوة التالية، تم تقديم وصف تفصيلي لأجزاء STM32F4-Discovery المستخدمة في الدراسة التطبيقية. وأخيراً، تم تطبيق SVM على العاكس ذو مستويين، العاكس ذو ثلاثة مستويات ذو البنية NPC ثم على المموح المصفوفي ذو مستويين. من أجل تنفيذ SVM على المحول المصفوفي ذي الثلاث مستويات، تم إعداد برنامج مناسب دون اجراء التجربة. تتفق النتائج التجريبية مع نتائج المحاكاة باستثناء المموح المصفوفي ذو المستويين الذي يقدم منحني تحكم تجريبي يختلف قليلاً عن منحني التحكم النظري. كان المعدل التوافقي التجريبي أفضل من المعدل التوافقي النظري في بعض الحالات.

الكلمات المفتاحية:

التحكم الشعاعي (SVM), المموح المصفوفي ذو المستويين (IMC), المموح المصفوفي ذو الثلاثة مستويات (I3LMC), STM32F4-Discovery, العاكس ذو الثلاثة مستويات ذو البنية NPC

Abstract:

The main objective of this topic is to study and implement the SVM command applied to the multilevel matrix converter. We have started our study with a state of the art on matrix converters. Then, the vector modulation (SVM) was applied to the Indirect Matrix Converter (IMC) then to the Indirect three-level Matrix Converter (I3LMC) using the NTV-SVM technical for the last one. Simulation results were obtained and presented. In a next step, the peripherals of the STM32F4-Discovery used in the implementation of the SVM command were described in detail. Finally, an implementation of the SVM applied to the two-level inverter, the three-level NPC structure inverter and the two-level matrix converter was carried out. Thus, an SVM program applied to the I3LMC was prepared without being implemented. The experimental results are in good agreement with the simulation results except for the IMC which presented an experimental control curve slightly different from the theoretical control curve. The experimental harmonic rate was better than the theoretical harmonic rate in some cases.

Key words:

Vector modulation (SVM), Indirect Matrix Converter (IMC), Indirect three-Level Matrix Converter (I3LMC), STM32F4-Discovery, three-level NPC inverter.

Résumé :

L'objectif principal de ce sujet est d'étudier et d'implémenter la commande SVM appliquée au convertisseur matriciel multiniveaux. Nous avons commençons notre étude par un état de l'art sur les convertisseurs matriciels. Ensuite, la modulation vectorielle (SVM) a été appliquée au convertisseur matriciel indirect (IMC) puis au convertisseur matriciel à trois niveaux (I3LMC) en utilisant la technique de la NTV-SVM pour ce dernier. Des résultats de simulations ont été obtenus et présentés. Dans une prochaine étape, on a décrit en détail les périphériques de la STM32F4-Discovery utilisés dans l'implémentation de la commande SVM. Finalement, une implémentation de la SVM appliquée à l'onduleur à deux niveaux, à l'onduleur à trois niveaux de structure NPC et au convertisseur matriciel à deux niveaux a été effectué. Ainsi, un programme de la SVM appliquée à l'I3LMC a été préparé sans être implémenté. Les résultats expérimentaux sont en bonne adéquation avec les résultats de simulation sauf pour l'IMC qui a présenté une courbe de réglage expérimentale légèrement différente de la courbe de réglage théorique. Le taux d'harmonique expérimentale était meilleur que le taux d'harmonique théorique dans certains cas.

Mots clés :

Modulation vectorielle (SVM), convertisseur matriciel indirect (IMC), convertisseur matriciel à trois niveaux (I3LMC), la NTV-SVM, STM32F4-Discovery, onduleur à trois niveaux de structure NPC.

Remerciements

Je remercie Allah, le tout puissant de m'avoir donné la volonté, la patience et la santé durant toutes ces longues années d'études.

Je tiens à exprimer ma profonde gratitude et mes sincères remerciements à mes encadreur Pr **E.M BERKOUK** et **Dr A. BENACHOUR** de m'avoir confié ce sujet, de leur patience et de l'aide précieuse qu'ils m'ont toujours apporté jusqu'à l'achèvement de ce travail.

Je tiens également à remercier :

Monsieur **L. NEZLI**, Professeur à l'Ecole Nationale Polytechnique, qui m'a fait l'honneur de présider le jury, et de ces conseils précieux qu'il nous a offert durant ses cours de classe. Mes remerciements vont également au membre du jury **M.O.MAHMOUDI** qui m' a fait l' honneur d'y participer et pour l'intérêt qu'il a bien voulu porter à ce travail, en acceptant de l'examiner, sans avoir oublié ses cours précieux de l'Electronique de Puissance.

Mes remerciements vont également à la division énergie éolienne du CDER particulièrement à Mr **A. Kaabache**, à notre invité de la part de CDER : Mr **A.DALI** et à tous ceux qui m'ont apporté orientation, soutien et aide surtout dans la réalisation et la concrétisation de ce travail.

Je remercie vivement tous les enseignants d'électrotechnique, je cite surtout notre chef de département **Pr. Rachid IBTIOUEN**.

Finalement, je tiens à remercier toutes les personnes qui m'ont aidé, de près ou de loin, dans mon cursus.

Table des matières

Table des matières

LISTE DES TABLEAUX

LISTE DES FIGURES

LISTE DES SYMBOLES

| | |
|--|-----------|
| INTRODUCTION GENERALE | 16 |
| CHAPITRE 1. GENERALITES ET ETAT DE L'ART SUR LES CONVERTISSEURS MATRICIELS | 19 |
| 1.1 INTRODUCTION..... | 19 |
| 1.2 CONVERTISSEURS AC-AC INDIRECTS | 20 |
| 1.3 CONVERTISSEURS AC-AC DIRECTS..... | 20 |
| 1.4 DIFFERENTES TOPOLOGIES DE L'IMC | 23 |
| 1.4.1 IMC | 23 |
| 1.4.2 Sparse IMC..... | 23 |
| 1.4.3 Very-Sparse bidirectionnel..... | 23 |
| 1.4.4 Very-Sparse unidirectionnel et Ultra-Sparse..... | 24 |
| 1.4.5 IMC à étage inverseur | 24 |
| 1.5 CONCLUSION : | 26 |
| CHAPITRE 2. MODULATION VECTORIELLE APPLIQUEE AU CONVERTISSEUR MATRICIEL A DEUX NIVEAUX..... | 28 |
| 2.1 INTRODUCTION..... | 28 |
| 2.2 MODULATION VECTORIELLE DU CONVERTISSEUR MATRICIEL A DEUX NIVEAUX (ISVM) | 28 |
| 2.2.1 Commande de l'étage redresseur | 29 |
| 2.2.2 Commande de l'étage onduleur | 32 |
| 2.2.3 Synchronisation entre les deux étages | 36 |
| 2.2.4 Etats de commutations..... | 37 |
| 2.2.4.1 Etats de commutations de l'onduleur à deux niveaux..... | 37 |
| 2.2.4.2 Etats de commutations de l'IMC | 39 |
| 2.2.5 Simulation numérique de l'IMC..... | 39 |
| 2.3 CONCLUSION..... | 42 |
| CHAPITRE 3. MODULATION VECTORIELLE APPLIQUEE AU CONVERTISSEUR MATRICIEL A TROIS NIVEAUX..... | 45 |
| 3.1. INTRODUCTION..... | 45 |
| 3.2. TOPOLOGIE DE L'I3LMC | 45 |
| 3.2.1. Commande SVM de l'étage redresseur | 45 |
| 3.2.2. Modulation SVM de l'étage onduleur | 46 |
| 3.2.3. Synchronisation entre les deux étages | 58 |
| 3.2.4. Simulation numérique | 59 |
| 3.2.5. Comparaison entre l'onduleur à deux niveaux et l'onduleur à trois niveaux et entre l'IMC et l'I3MC..... | 64 |
| 3.3. CONCLUSION..... | 66 |
| 4. STM32F4-DISCOVERY | 68 |
| 4.1. INTRODUCTION..... | 68 |
| 4.2. INTERRUPTIONS..... | 68 |
| 4.3. PERIPHERIQUES UTILISES DANS NOTRE TRAVAIL | 70 |
| 4.3.1. ADC..... | 71 |
| 4.3.1.1. Résolution de l'ADC | 72 |
| 4.3.1.2. Modes de l'ADC | 73 |
| 4.3.2. Timers | 73 |

| | | |
|-------------|---|------------|
| 4.3.2.1. | Unités d'un Timer avancé..... | 76 |
| 4.4. | DESCRIPTION DE L'INTERFACE D'IDE SYSTEM WORKBENCH..... | 85 |
| 4.4.1. | Création du projet..... | 85 |
| 4.4.2. | Description d'inteface..... | 86 |
| 4.5. | PROGRAMMATION..... | 89 |
| 4.5.1. | Configuration du système d'horloge..... | 89 |
| 4.5.2. | Utilisation de la Standard_Periph Library (SPL)..... | 90 |
| 4.6. | AVANTAGES DE LA STM32-DISCOVERY PAR RAPPORT NOTRE TRAVAIL..... | 91 |
| 4.7. | CONCLUSION..... | 92 |
| 5. | IMPLEMENTATION ET PRESENTATION DES RESULTATS..... | 94 |
| 5.1. | INTRODUCTION..... | 94 |
| 5.2. | PROTOTYPES UTILISES..... | 94 |
| 5.2.1. | La partie puissance..... | 97 |
| 5.2.1.1. | L'IMC..... | 97 |
| 5.2.1.2. | L'onduleur 3LNPC..... | 97 |
| 5.2.2. | La partie interface commande-puissance (driver)..... | 97 |
| 5.2.3. | Protection :..... | 100 |
| 5.3. | IMPLEMENTATION DE LA SVM POUR L'IMC..... | 100 |
| 5.3.1. | Implémentation de la SVM appliquée au redresseur..... | 100 |
| 5.3.2. | Implémentation de la SVM appliquée à l'onduleur à 2 niveaux..... | 102 |
| 5.3.3. | Implémentation de la SVM appliquée à l'IMC..... | 105 |
| 5.4. | IMPLEMENTATION DE LA SVM POUR L'I3MC..... | 108 |
| 5.4.1. | Implémentation de la SVM appliquée au redresseur..... | 108 |
| 5.4.2. | Implémentation de la SVM appliquée à l'onduleur 3LNPC..... | 108 |
| 5.5. | CONCLUSION..... | 112 |
| | CONCLUSION GENERALE ET PERSPECTIVES..... | 114 |
| | REFERENCES BIBLIOGRAPHIQUES..... | 118 |
| | ANNEXE 1..... | 121 |
| | ANNEXE 2..... | 121 |
| | Désignation et caractéristiques..... | 121 |
| a) | Présentation de la carte..... | 127 |
| b) | Le ST-LINK/V2 embarqué..... | 129 |
| c) | Architecture du microprocesseur..... | 130 |
| d) | Mémoire et architecture de bus..... | 130 |

Liste des tableaux

LISTE DES TABLEAUX

| | |
|---|----|
| Tableau 1. 1 : Comparaison entre les différentes topologies du MC [9] | 25 |
| Tableau 2. 1: Etats possibles de l'étage redresseur | 30 |
| Tableau 2. 2: états possibles de l'onduleur à deux niveaux | 34 |
| Tableau 3. 1 : états possibles d'un bras | 47 |
| Tableau 3. 2 : états possibles de l'onduleur NPC et vecteur s'espace | 48 |
| Tableau 3. 3 : rapports cycliques pour les différentes régions | 51 |
| Tableau 3. 4 : séquences des états de l'onduleur à 3 niveaux dans le secteur 1..... | 52 |
| Tableau 3. 5 : courant du point neutre en fonction des PV et VM..... | 55 |
| Tableau 3. 6 : combinaisons des vecteurs pour la NTV | 56 |
| Tableau 3. 7 : rapports cycliques pour la NTV-SVM | 57 |

Liste des figures

LISTE DES FIGURES

| | |
|--|----|
| Figure 1. 1 : Objectif de l'électronique de puissance | 19 |
| Figure 1. 2 : Convertisseur AC-AC indirect | 20 |
| Figure 1. 3 : le cyclo-convertisseur | 21 |
| Figure 1. 4: topologies des convertisseurs matriciels..... | 22 |
| Figure 1. 5 : Sparse IMC | 23 |
| Figure 1. 6 : Very-Sparse bidirectionnel | 23 |
| Figure 1. 7: Very-Sparse unidirectionnel et Ultra-Sparse | 24 |
| Figure 1. 8 : IMC à étage inverseur..... | 24 |
| | |
| Figure 2. 1: structure de l'étage redresseur | 29 |
| Figure 2. 2 : (a) vecteurs de courants d'entrée (b) courant de référence synthétisé..... | 31 |
| Figure 2. 3: tension redressée et sa moyenne | 32 |
| Figure 2. 4 : Structure de l'onduleur à deux niveaux | 32 |
| Figure 2. 5: états possibles d'un bras de l'onduleur à deux niveaux..... | 33 |
| Figure 2. 6: Vecteur tension de référence et sa projection | 34 |
| Figure 2. 7: (a) tension de sortie par rapport au neutre du point milieu (b) courant d'entrée (c) tension simple de sortie et (d) son harmonique (e) courants de sortie et (f) leurs harmonique | 36 |
| Figure 2. 8: synchronisation entre les deux étages..... | 37 |
| Figure 2. 9: états de commutation de l'onduleur pour le secteur 1 | 37 |
| Figure 2. 10: Etats des interrupteurs de l'onduleur pour le secteur 2..... | 38 |
| Figure 2. 11: Etats des interrupteurs de l'onduleur pour le secteur 3..... | 38 |
| Figure 2. 12: Etats des interrupteurs de l'onduleur pour le secteur 4..... | 38 |
| Figure 2. 13: Etats des interrupteurs de l'onduleur pour le secteur 5..... | 38 |
| Figure 2. 14: Etats des interrupteurs de l'onduleur pour le secteur 6..... | 38 |
| Figure 2. 15: états des interrupteurs pour le secteur 1 | 39 |
| Figure 2. 16: (a) , (b) tension de sortie et son harmonique pour $r = 1.1$ et $fr = 75$ Hz (c) , (d) $r = 0.87$ et $fr = 75$ Hz (e) , (f) $r = 0.87$ et $fr = 50$ Hz (g) , (h) $r = 0.3$ $fr = 50$ Hz | 40 |
| Figure 2. 17: (a) et (b) courants de sorties et leurs harmonique (c) et (d) courant d'entrée et son harmonique | 41 |
| Figure 2. 18 : tension et courant d'entrée..... | 41 |
| Figure 2. 19: (a) courbe de réglage (b) variation de THD en fonction du taux de modulation et de fréquence | 42 |
| | |
| Figure 3. 1: convertisseur matriciel à trois niveaux | 45 |
| Figure 3. 2 : structure de l'onduleur NPC à trois niveaux..... | 46 |
| Figure 3. 3 : états possibles d'un bras de l'onduleur NPC : (a) état p (b) état o (c) état n | 47 |
| Figure 3. 4 : diagramme vectoriel du vecteur d'espace..... | 49 |
| Figure 3. 5 : régions d'un secteur | 50 |
| Figure 3. 6 : sens d'application des vecteurs..... | 52 |
| Figure 3. 7 : (a) et (b) tension de sortie et son spectre d'harmoniques $r = 0.3$, (c) et (d) $r = 1.15$ (e) et (f) $r = 1.3$ (g) et (h) courants de sortie et son spectre d'harmoniques pour $r = 1$ | 53 |
| Figure 3. 8 : (a) courbe de réglage (b) variation de THD en fonction du taux de modulation. 53 | 53 |
| Figure 3. 9 : cas de la sur-modulation | 54 |
| Figure 3. 10 : régions et vecteurs virtuels du secteur 1 | 55 |
| Figure 3. 11 : diagramme vectoriel pour la NTV-SVM..... | 56 |
| Figure 3. 12 : synchronisation entre l'étage redresseur et l'étage onduleur..... | 58 |
| Figure 3. 13 : simulation de l'I3MC pour $fr = 25$ Hz et $r = 1$ | 60 |
| Figure 3. 14 : simulation de l'I3MC pour $fr = 70$ Hz et $r = 0.87$ | 62 |
| Figure 3. 15 : simulation de l'I3MC pour $fr = 25$ Hz et $r = 0.5$ | 63 |
| Figure 3. 16 : (a)courbe de réglage (b)variation de THD en fonction du taux de modulation. 64 | 64 |
| Figure 3. 17 : comparaison de la variation du THD..... | 65 |

| | |
|---|-----|
| Figure 4. 1 : schéma du principe d'interruption | 69 |
| Figure 4. 2 : (a) schéma simplifié pour le traitement des signaux de demande d'interruption pour STM32F4xx (b) exemple de demande d'interruption par le Timer 5 (IRQ) au début de la période..... | 69 |
| Figure 4. 3 : schéma illustratif de la commande de l'IMC par la STM32F4 | 71 |
| Figure 4. 4: block diagramme d'un ADC..... | 72 |
| Figure 4. 5 : différence entre un ADC de 16 bits et un ADC de 3 bits | 72 |
| Figure 4. 6 : modes de l'ADC (a) mode indépendant (b) mode duel | 73 |
| Figure 4. 7 : configuration : un seul canal, une seule conversion | 73 |
| Figure 4. 8 : diagramme des Timers avancés | 75 |
| Figure 4. 9 : schéma simplifié des Timers avancés..... | 76 |
| Figure 4. 10 : sources d'horloge du Timer | 77 |
| Figure 4. 11 : (a) signaux non synchronisés (b) signaux synchronisés | 77 |
| Figure 4. 12 : différents modes de synchronisation (a) mode cascade (b) mode parallèle (c) mode déclencheur externe | 78 |
| Figure 4. 13 : diagramme de comptage pour PSC = 2 et ARR = 36..... | 79 |
| Figure 4. 14 : modes de comptage..... | 80 |
| Figure 4. 15 : compteur de répétition | 81 |
| Figure 4. 16 : canal de temporisation en mode sortie..... | 82 |
| Figure 4. 17 : signal de sortie OC1..... | 82 |
| Figure 4. 18 : génération de temps mort..... | 83 |
| Figure 4. 19 : génération de temps mort de 1 μ s | 84 |
| Figure 4. 20 : (a) Preload activé (b) Preload désactivé | 84 |
| Figure 4. 21 : interface d'utilisateur | 87 |
| Figure 4. 22 : explorateur de projets | 89 |
| Figure 4. 23 : système d'horloge | 89 |
| Figure 4. 24 : utilisation de la Std_Periph Library | 91 |
| | |
| Figure 5. 1 : banc d'essai de l'IMC | 95 |
| Figure 5. 2 : prototype de l'onduleur à 2 niveaux et l'onduleur 3LNPC | 96 |
| Figure 5. 3 : circuit opto-coupleur driver pour redresseur | 98 |
| Figure 5. 4 : circuit opto-coupleur driver pour onduleur..... | 98 |
| Figure 5. 5 : circuit d'alimentation du driver | 99 |
| Figure 5. 6 : circuit RDC | 99 |
| Figure 5. 7 : tensions de bus | 102 |
| Figure 5. 8 : tension simple et courant de charge expérimentaux | 104 |
| Figure 5. 9 : (a) tension simple et (b) son spectre d'harmoniques et pour r = 1 | 104 |
| Figure 5. 10 : (a) courbe de réglage (b) THD..... | 104 |
| Figure 5. 11 : (a) comparaison entre la courbe de réglage théorique et expérimentale (b) comparaison entre le THD théorique et le THD expérimental | 105 |
| Figure 5. 12 : tension de sortie pour r = 0.7 | 106 |
| Figure 5. 13 : (a) tension simple et (b) son spectre d'harmonique pour r = 0.7..... | 107 |
| Figure 5. 14 : tension et courant d'entrée de l'IMC | 107 |
| Figure 5. 15 : (a) courbe de réglage (b) THD..... | 107 |
| Figure 5. 16 : (a) comparaison entre la courbe de réglage théorique et expérimentale (b) comparaison entre le THD théorique et le THD expérimental | 108 |
| Figure 5. 17 : signaux de commande (S11 et S12) pour l'onduleur 3LNPC | 108 |
| Figure 5. 18 : comparaison entre (a) la tension simple simulée et (b) la tension expérimentale pour r = 1 | 109 |
| Figure 5. 19 : comparaison entre la tension composée simulée (a) et la tension composée expérimentale (b) pour r = 1..... | 109 |

| | |
|--|-----|
| Figure 5. 20 : (a) tension de sortie et (b) son spectre d'harmoniques pour $r = 1$ | 110 |
| Figure 5. 21 : tension de charge et courant de charge pour la machine asynchrone | 110 |
| Figure 5. 22 : (a) courbe de réglage (b) THD..... | 111 |
| Figure 5. 23 : comparaison entre l'onduleur à deux niveaux et le 3LNPC (a) courbe de réglage (b) THD..... | 111 |

Liste des symboles

Liste des symboles

IMC : Convertisseur Matriciel indirect

I3LMC : Convertisseur Matriciel indirect trois niveaux

V_{DC} : Tension de bus continu

θ : angle de référence

m_v : indice de modulation.

r : taux de modulation (ratio de tension).

THD% : Taux de distorsion.

PWM : Pulse Width Modulation.

SVM : space vector modulation.

IGBT: Insulated Gate Bipolar Transistor.

Introduction générale

Introduction générale

L'électronique de puissance est la technologie qui a pour rôle, la conversion d'énergie entre une source et une charge, en combinant des techniques d'énergétique, d'électronique et de commande.

Depuis le grand progrès de l'industrie et plus précisément la technologie des semi-conducteurs et la micro-informatique, l'électronique de puissance ne cesse de prendre la relève dans de multiples applications industrielles à l'instar des applications électriques.

Effectivement, des diverses applications comme le chauffage, la traction électrique ferroviaire et maritime, les énergies renouvelables, le soudage électrique et le filtrage harmonique des réseaux, n'auraient pas fait partie du monde moderne sans l'intervention de l'électronique de puissance [1,2].

La plupart de ces applications industrielles où l'électronique de puissance intervient, s'appuient sur des mécanismes complexes utilisant des machines électriques pour contribuer à la mise en marche de gros systèmes électriques, mécaniques ou thermiques. Ces machines fonctionnent souvent sous une vitesse variable particulièrement dans le secteur de transport.

Dans cette voie, la commande électronique des moteurs électriques à vitesse variable a apporté aux processus industriels d'énormes avantages, en accroissant leurs possibilités et leurs performances, en facilitant leur automatisation, en réduisant leur maintenance, leur consommation en énergie et en augmentant leur taux de disponibilité.

Les convertisseurs indirects (*buck to buck*) étaient les premiers convertisseurs d'énergie, utilisées pour l'alimentation des moteurs électriques. Néanmoins, à cause de leurs encombrements, leurs voluminosités et leur durée de vie réduite, des recherches approfondies ont été poussées dans le but de pallier ces problèmes, et trouver d'autres alternatives à ces convertisseurs [3].

Les convertisseurs directs ou convertisseurs matriciels étaient le fruit de ces recherches, ils présentent les avantages suivants [1,4]:

- un encombrement réduit et une grande durée de vie (soit une plus grande fiabilité). Ceci est dû à l'absence de circuit intermédiaire DC, il n'y a donc pas d'élément de stockage comme les capacités électrolytiques. Leur dynamique est alors plus rapide
- une réversibilité fonctionnelle en quatre quadrants
- un facteur de puissance d'entrée réglable indépendamment de la charge
- des signaux d'entrée et de sortie de qualité élevée

Cependant, ces convertisseurs se caractérisent par leur limitation de ratio, de plus, les perturbations sur leur entrée influencent sur leur comportement général [1,4].

Le choix de la commande des convertisseurs de puissance est relié principalement à la génération d'harmoniques, la complexité, l'efficacité, la souplesse, la fiabilité, la sécurité et le coût.

A l'encontre de la commande scalaire, et reposante sur des changements de base et des calculs matriciels effectués sur les courants et les tensions, la commande vectorielle basée sur la SVM permet de contrôler précisément à la fois le flux et le couple des moteurs électriques, en commandant indépendamment la tension et la fréquence [5].

De plus, la stratégie de modulation SVM utilisées dans cette commande offre plusieurs avantages par rapport aux autres méthodes telles que la génération de moins d'harmoniques et la possibilité d'implémentation complète sur un ordinateur numérique [6].

Grâce à ses avantages, on a choisi d'implémenter la commande SVM pour commander le convertisseur matriciel multiniveau, comme but de notre travail. De plus comme outil de l'implémentation on a choisi la carte de programmation STM32F4-Discovery abritant un microcontrôleur 32bits de processeur ARM-CORTEX 32 bits.

Notre travail est divisé en cinq chapitres :

Dans le premier chapitre on va présenter des généralités sur les convertisseurs matriciels, leurs types et leurs structures.

Dans le chapitre suivant, une étude de la stratégie de modulation vectorielle appliquée au convertisseur matriciel à deux niveaux va être présentée suivie d'une simulation numérique sur l'environnement Simulink/Matlab.

Cette étude va être étendue dans le chapitre 3 sur le convertisseur matriciel à trois niveaux, puis une autre simulation numérique sur le même environnement va être effectuée et les résultats trouvés vont être présentés et discuter à la fin du chapitre.

Le chapitre 4 est consacré à la présentation de la carte STM32F4-Discovery. Il va être conclu par la présentation de ses avantages pour justifier notre choix de cette carte.

Dans le dernier chapitre, les résultats expérimentaux de l'implémentation de la commande SVM appliquée au convertisseur matriciel à deux niveaux et à l'onduleur à trois niveaux de structure NPC (Neutral Point Clamped) vont être présentés, discutés et comparés avec les résultats obtenus dans les chapitres 2 et 3. Puis des directives pour l'implémentation de cette commande sur le convertisseur matriciel à trois niveaux vont être offertes.

Finalement, nous allons conclure par une synthèse succincte du travail effectué avec les principaux résultats obtenus, suivie par des perspectives.

Chapitre 1 :

**Généralités et état de l'art sur les
convertisseurs matriciels**

Chapitre 1. Généralités et état de l'art sur les convertisseurs matriciels

1.1 Introduction

Les convertisseurs statiques sont des circuits électriques utilisant des semi-conducteurs de puissance en régime de découpage pour traiter l'énergie électrique à haut rendement et assurer les fonctionnalités suivantes [7]:

- Transformation : génération d'une tension alternative à partir d'une source continue et *vice versa*.
- Régulation : alimentation constante d'une charge à partir d'une source variable.
- Adaptation : alimentation d'une charge basse tension à partir d'une source haute tension et *vice versa*.

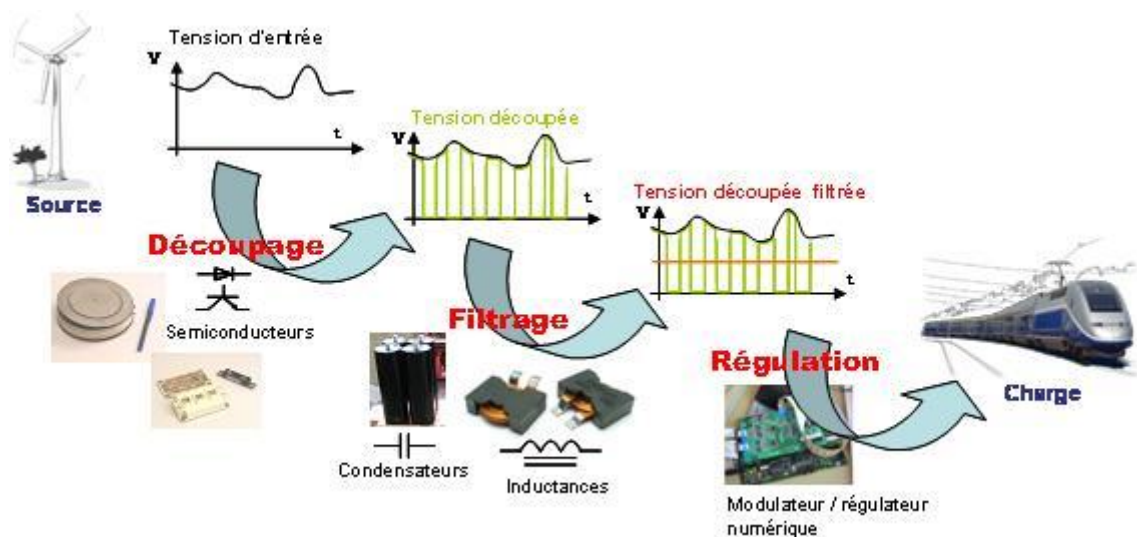


Figure 1. 1 : Objectif de l'électronique de puissance

En effet, les convertisseurs AC-AC sont des convertisseurs statiques pouvant générer des sorties AC sinusoïdales contrôlables en termes de magnitude et de fréquence à partir d'une source AC.

En raison de la popularité croissante des moteurs à courant alternatif dans les secteurs industriels et commerciaux, les convertisseurs AC - AC sont utilisés dans les applications de variateurs de vitesse pour contrôler la vitesse de rotation et le couple des moteurs à courant alternatif. Les convertisseurs AC - AC peuvent être divisés en deux types: les convertisseurs AC-AC indirects et les convertisseurs AC-AC directs.

1.2 Convertisseurs AC-AC indirects

La topologie du convertisseur AC - AC indirect (également appelé convertisseur AC - DC - AC) est constituée d'un redresseur côté alimentation et d'un onduleur côté de la charge comme le montre la figure 1.2.

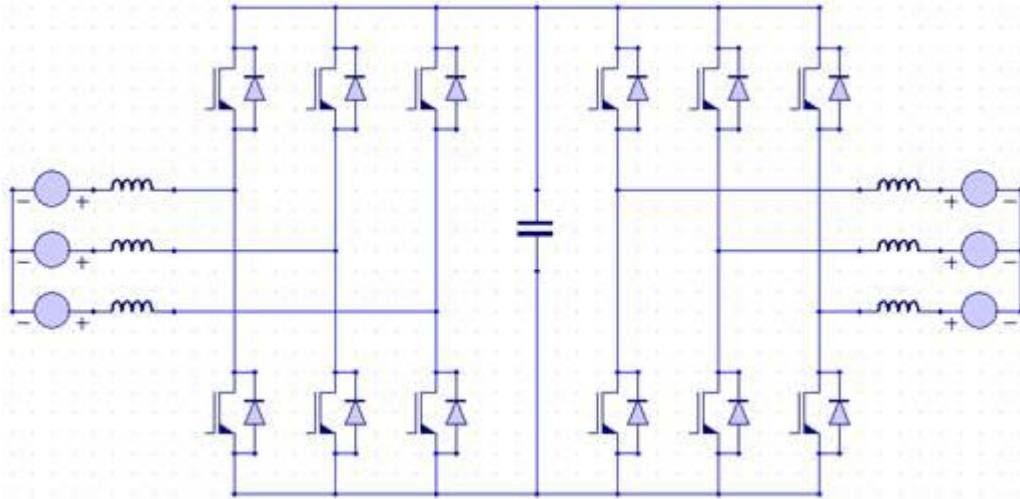


Figure 1. 2 : Convertisseur AC-AC indirect

La caractéristique distinctive de cette topologie de convertisseur est le besoin de stockage d'énergie dans un condensateur (pour un VSI) ou un inducteur (pour un CSI).

En raison du faible coût et de la simplicité de contrôle, le convertisseur AC-AC indirect a été largement utilisé dans des applications industrielles.

Le principal inconvénient de la topologie indirecte du convertisseur AC - AC est la nécessité d'un grand élément de stockage d'énergie (par exemple un condensateur électrolytique) dans le circuit intermédiaire. Par rapport à d'autres composants électroniques, les condensateurs électrolytiques ont une durée de vie plus courte, Par conséquent, la durée de vie globale du convertisseur est réduite, ce qui entraîne une maintenance accrue. En outre, les éléments de stockage d'énergie sont volumineux et peu fiables à l'extrême températures, ce qui rend cette topologie de convertisseur inappropriée pour certaines applications, telles que les applications aérospatiales où la taille, le poids et la fiabilité du système sont critiques [8].

Afin d'éliminer le besoin de stockage d'énergie, une conversion AC-AC directe a été proposée et a suscité un grand intérêt dans la recherche.

1.3 Convertisseurs AC-AC directs

La structure de convertisseur direct AC-AC (convertisseur matriciel triphasé) est encore peu répandue, mais elle est très prometteuse si bien qu'elle fait l'objet d'une recherche intensive. Les convertisseurs matriciels ou cyclo-convertisseurs à

commutations forcées ont été l'objet d'un intérêt croissant de la part de la communauté scientifique en particulier pour les applications pour lesquelles l'encombrement, la masse et la fiabilité sont des paramètres importants.

La caractéristique clé d'un convertisseur AC-AC direct est la possibilité d'effectuer directement une conversion AC-AC sans avoir besoin d'éléments de stockage d'énergie. Le cyclo-convertisseur était le premier convertisseur AC-AC direct [8], ce dernier utilise des interrupteurs bidirectionnels bicommandables (des thyristors dans le cas des cyclo-convertisseurs) comme le montre la figure 1.3.

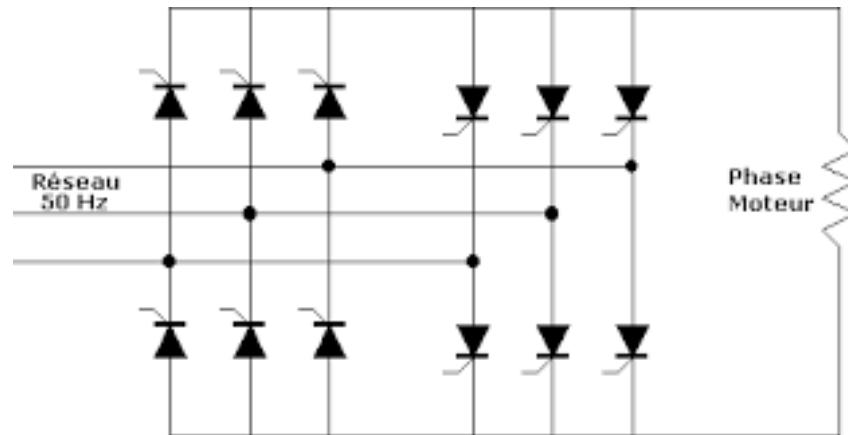


Figure 1. 3 : le cyclo-convertisseur

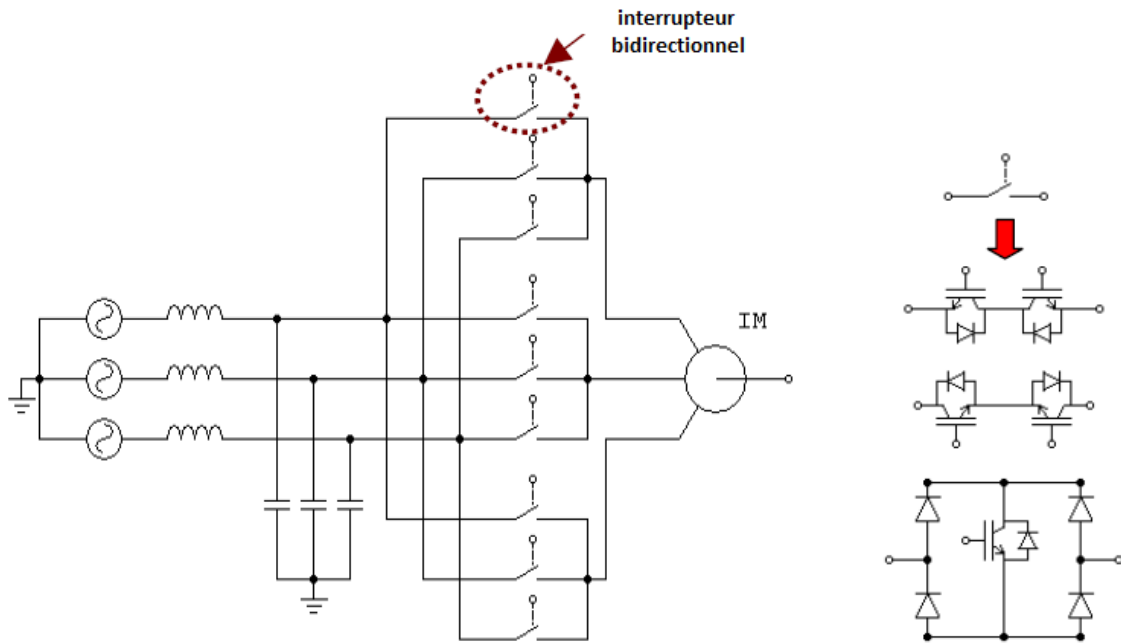
Généralement, l'amplitude et la fréquence de la tension d'entrée sont fixes, tandis que celles de la tension de sortie sont variables (mais ce n'est pas obligatoire), ainsi avec ce convertisseur on peut obtenir une alimentation sinusoïdale en courant avec un facteur de puissance d'entrée réglable quelle que soit la charge. Plus important encore, la suppression de l'élément de stockage d'énergie permet d'avoir une conception plus compacte.

Contrairement aux convertisseurs indirects (redresseurs-onduleurs), un cyclo-convertisseur à thyristors ne peut construire qu'une fréquence inférieure à celle de l'entrée [7].

Ce montage n'est plus que rarement utilisé, en particulier à cause de la mauvaise qualité des formes d'ondes obtenues, sauf pour les très fortes puissances (quelques dizaines de mégawatts et au-delà), où son faible coût fait oublier ses inconvénients [7].

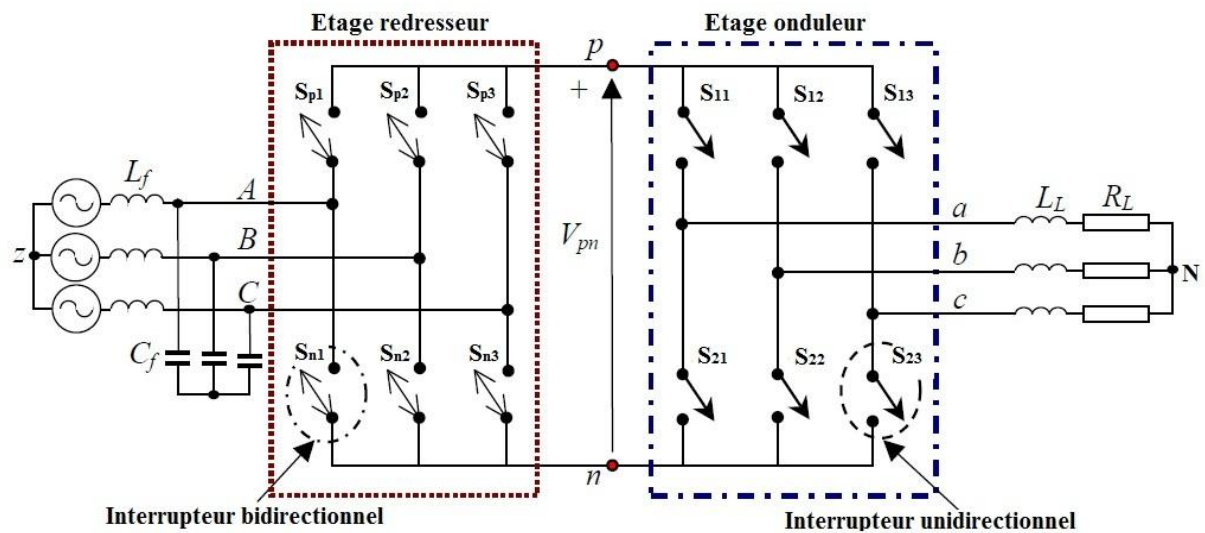
Les topologies du convertisseur matriciel peuvent être divisées en deux types : le convertisseur matriciel direct et le convertisseur matriciel indirect. La topologie d'un convertisseur matriciel direct conventionnel bidirectionnel de 3 x 3 est représentée dans la figure 1.4 (a). En appliquant une stratégie de modulation appropriée, telle que la modulation de vecteur d'espace, le convertisseur matriciel sera capable de générer des formes d'onde d'entrée et de sortie sinusoïdales de haute qualité. La topologie indirecte du convertisseur matriciel est la mise en œuvre physique de la méthode indirecte de modulation, comme le montre la figure 1.4 (c). Cette topologie de convertisseur est capable de produire des formes d'onde d'entrée et

de sortie avec la même qualité que celle du convertisseur matriciel direct. Dans certaines applications, le convertisseur matriciel indirect peut être préféré au convertisseur matriciel direct en raison d'une commutation des interrupteurs plus simple et plus sûr, de la possibilité de réduire encore le nombre requis de commutateurs à semi-conducteurs de puissance et la possibilité de construire de complexes topologies de convertisseur avec plusieurs ports d'entrée et de sortie [8].



(a) convertisseur matriciel direct

(b) interrupteur bidirectionnel



(c) convertisseur matriciel indirect

Figure 1. 4: topologies des convertisseurs matriciels

1.4 Différentes topologies de l'IMC

1.4.1 IMC

L'IMC est constitué d'un étage redresseur formé par 6 interrupteurs bidirectionnels en courant et en tension ce qui offre la possibilité de fonctionner en quatre quadrants, et d'un étage onduleur de tension conventionnel (Fig 1.4.c). Les premières réalisations et les résultats expérimentaux de cette topologie ont été publiés pour la première fois en 2000 [1,10 ,11 ,12].

Les topologies les plus populaires de l'IMC sont []:

1.4.2 Sparse IMC

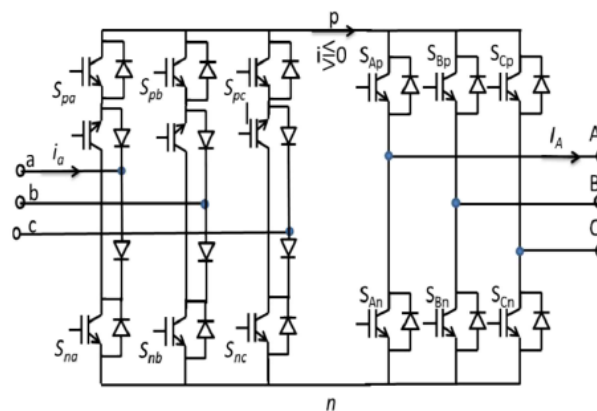


Figure 1. 5 : Sparse IMC

Cette structure est caractérisée par la mise en commune de deux interrupteurs d'un même bras du redresseur, ce qui permet de supprimer trois composants de ce dernier par rapport à la structure du l'IMC. Cependant, quant à la transmission de puissance, trois transistors et trois diodes ou deux transistors et deux diodes sont conducteurs selon le sens de transit d'énergie, ce qui augmente les pertes par conduction par rapport à l'IMC [9].

1.4.3 Very-Sparse bidirectionnel

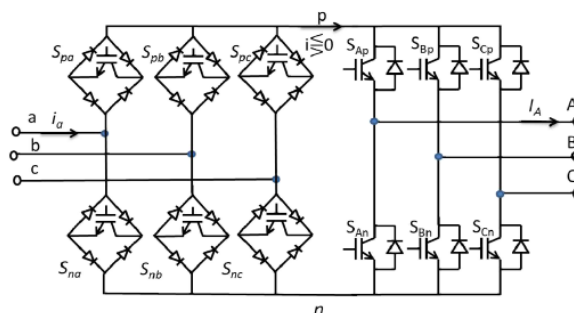
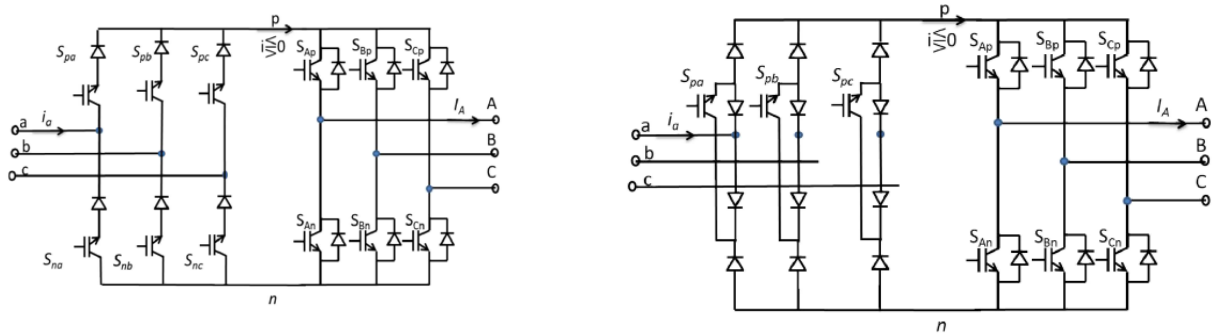


Figure 1. 6 : Very-Sparse bidirectionnel

Cette topologie utilise uniquement un transistor par interrupteur ce qui réduit le nombre des interrupteurs par deux par rapport à celle de l'IMC. Néanmoins, comme la conduction du redresseur nécessite à chaque instant deux transistors et quatre diodes actifs, les pertes par conductions deviennent encore plus importantes.

1.4.4 Very-Sparse unidirectionnel et Ultra-Sparse



(a) Very-Sparse unidirectionnel

(b) Ultra-Sparse

Figure 1. 7: Very-Sparse unidirectionnel et Ultra-Sparse

Si le système à faire fonctionner ne nécessite pas la régénération et le freinage (fonctionnement en un seul quadrant), le nombre de composants à commander peut être encore réduit à 12 pour le Very-Sparse unidirectionnel (Fig 1.7.a) ou à 9 pour l'Ultra-Sparse (Fig 1.7.b).

1.4.5 IMC à étage inverseur

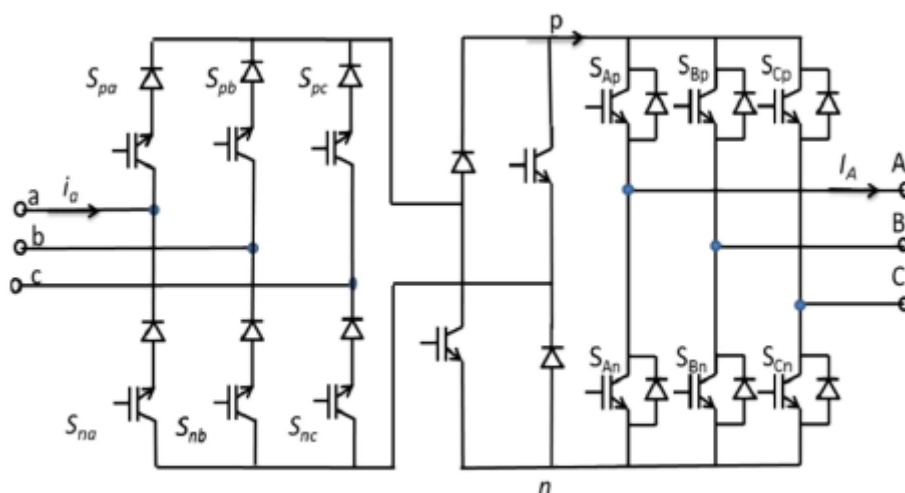


Figure 1. 8 : IMC à étage inverseur

Ce convertisseur est composé d'un étage redresseur à interrupteur bidirectionnels en courant suivi d'un étage onduleur, de plus, ce convertisseur possède autant de composants commandables que le Sparse.

Cette topologie engendre des pertes par conduction supplémentaires à cause de la nécessité de fonctionnement à la même fréquence de modulation que celle de l'onduleur ce qui présente un besoin de commande plus complexe.

Un tableau résumant la différence entre les différentes structures de l'IMC est représenté ci-dessous :

Tableau 1. 1 : Comparaison entre les différentes topologies du MC [9]

| Topologie | Nbre max de composants en conduction | Bidirectionnalité en puissance | Nbre de transistors (IGBT) | Nombre de diodes | Nbre d'alimentations isolées pour les drivers |
|-----------------------------|--------------------------------------|--------------------------------|----------------------------|------------------|---|
| Matriciel | 6 | Oui | 18 | 18 | 9 (6 dans le cas : interrupteurs structure à collecteur commun) |
| Matriciel indirect | 7 | Oui | 18 | 18 | 8 (5 dans le cas où on utilise un driver pour un onduleur complet) |
| Matriciel Sparse | 9 | Oui | 15 | 18 | 7 (4 dans le cas où on utilise un driver pour un onduleur complet) |
| Matriciel Very-Sparse | 9 | Oui | 12 | 30 | 10 (7 dans le cas où on utilise un driver pour un onduleur complet) |
| Matriciel Ultra-Sparse | 9 | Non | 9 | 18 | 7 (4 dans le cas où on utilise un driver pour un onduleur complet) |
| Matriciel à étage inverseur | 9 | Oui | 14 | 14 | 11 (8 dans le cas où on utilise un driver pour un onduleur complet) |

1.5 Conclusion :

Dans ce chapitre une introduction sur l'objectif des convertisseurs statiques a été présentée, ensuite, les convertisseurs AC-AC ont été présentés brièvement en les divisant en deux catégories : les convertisseurs directs et indirects.

Les différents inconvénients des convertisseurs indirects tels que la nécessité d'une grande capacité de stockage, ont incité la recherche sur les convertisseurs directs dont on a introduits leurs types (convertisseurs matriciels directs et convertisseurs matriciels indirects) ainsi que leurs topologies.

Finalement, on a vu les différentes topologies des convertisseurs matriciels indirects en achevant par une petite comparaison entre elles.

Chapitre 2 :

**Modulation vectorielle appliquée au
convertisseur matriciel à deux niveaux**

Chapitre 2. Modulation vectorielle appliquée au convertisseur matriciel à deux niveaux

2.1 Introduction

La modulation vectorielle (SVM) permet le contrôle de la tension de sortie et du courant d'entrée ainsi que le facteur de puissance [9].

Elle consiste à la transformer de Concordia d'un système triphasé en un système biphasé dont ses vecteurs forment le vecteur de référence. Ensuite, ce vecteur se fera tourner dans l'espace avec l'amplitude et la fréquence désirées en sortie, afin de le synthétiser à chaque instant selon sa phase, par une succession de vecteurs avec des durées bien déterminées, ces derniers ne sont que les états du convertisseur.

Cette méthode permet de générer des formes d'ondes présentant moins d'harmoniques, et facilite l'implémentation sur un circuit numérique, elle a été appliquée pour la première fois sur l'onduleur à deux niveaux qui est le modèle le plus simple et le plus ancien [13].

Dans ce chapitre, on va présenter le convertisseur matriciel à deux niveaux ainsi que sa commande par la modulation vectorielle.

2.2 Modulation vectorielle du convertisseur matriciel à deux niveaux (ISVM)

Les tensions de phase de sortie instantanées générées par le convertisseur matriciel indirect sur toute combinaison de commutation peuvent être déterminées en utilisant la matrice de transfert instantanée présenté ci-dessous [8]:

$$V_{sortie} = \begin{bmatrix} V_a \\ V_b \\ V_c \end{bmatrix} = [C_{red}] \cdot [C_{ond}] \cdot \begin{bmatrix} V_A \\ V_B \\ V_C \end{bmatrix} = \begin{bmatrix} S_{p1} & S_{n1} \\ S_{p2} & S_{n2} \\ S_{p3} & S_{n3} \end{bmatrix} \cdot \begin{bmatrix} S_{11} & S_{12} & S_{13} \\ S_{23} & S_{22} & S_{23} \end{bmatrix} \cdot \begin{bmatrix} V_A \\ V_B \\ V_C \end{bmatrix} \quad (2.1)$$

où C_{red} est la matrice de transfert instantanée de l'étape de redressement et C_{ond} est la matrice de transfert instantanée de l'étape d'inversion.

La modulation indirecte est appliquée indépendamment sur chacune des deux parties du convertisseur, en suivant les vecteurs d'espace décrits ci-dessous :

$$I_{ref} = \frac{2}{3} (I_1 + I_2 e^{\frac{i2\pi}{3}} + I_3 e^{-\frac{i2\pi}{3}}) \quad (2.2)$$

$$V_{ref} = \frac{2}{3} (V_1 + V_2 e^{\frac{i2\pi}{3}} + V_3 e^{-\frac{i2\pi}{3}}) \quad (2.3)$$

où I_{ref} et V_{ref} sont respectivement le courant de référence pour l'étage redresseur et la tension de référence pour l'étage onduleur.

A chaque période d'échantillonnage T_s , l'étage redresseur fournit un courant pratiquement constant, ensuite l'étage onduleur synthétise en synchronisation la tension de référence à partir du bus continu.

2.2.1 Commande de l'étage redresseur

En respectant les règles de causalité, à n'importe quel instant et pour chacun des trois bras, un seul interrupteur au maximum peut être passant, ceci est traduit par les équations suivantes :

$$\begin{cases} S_{p1} + S_{p2} + S_{p3} = 1 \\ S_{n1} + S_{n2} + S_{n3} = 1 \end{cases} \quad (2.4)$$

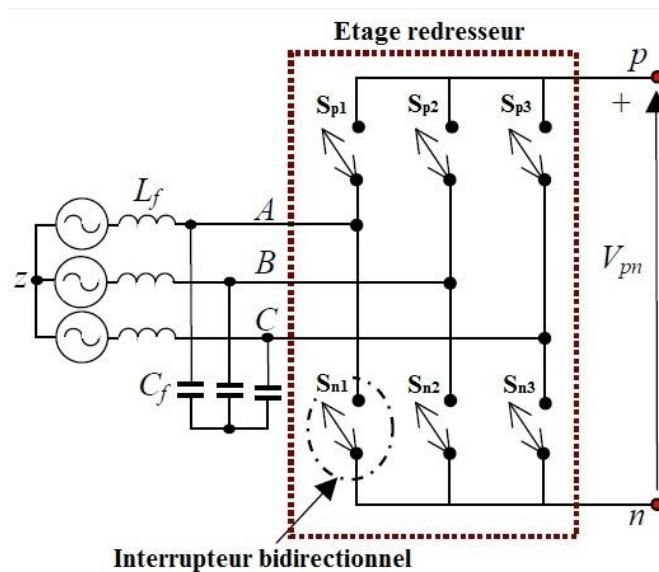


Figure 2. 1: structure de l'étage redresseur

Toutes les combinaisons possibles des interrupteurs sont représentées dans le tableau 2.1.

Tableau 2. 1: Etats possibles de l'étage redresseur

| Vecteurs | Etats | I_A | I_B | I_C | $ I_{ref} $ | θ_{in} | U_{pn} |
|----------|--|------------|------------|------------|-----------------------------|---------------|----------|
| I_1 | $\begin{bmatrix} 1 & 0 & 0 \\ 0 & 1 & 0 \end{bmatrix}$ | I_{red} | $-I_{red}$ | 0 | $\frac{2}{\sqrt{3}I_{red}}$ | $-\pi/6$ | U_{AB} |
| I_2 | $\begin{bmatrix} 1 & 0 & 0 \\ 0 & 0 & 1 \end{bmatrix}$ | I_{red} | 0 | $-I_{red}$ | $\frac{2}{\sqrt{3}I_{red}}$ | $\pi/6$ | U_{BC} |
| I_3 | $\begin{bmatrix} 0 & 1 & 0 \\ 0 & 0 & 1 \end{bmatrix}$ | 0 | I_{red} | $-I_{red}$ | $\frac{2}{\sqrt{3}I_{red}}$ | $\pi/2$ | U_{BC} |
| I_4 | $\begin{bmatrix} 0 & 1 & 0 \\ 1 & 0 & 0 \end{bmatrix}$ | $-I_{red}$ | I_{red} | 0 | $\frac{2}{\sqrt{3}I_{red}}$ | $5\pi/6$ | U_{BA} |
| I_5 | $\begin{bmatrix} 0 & 0 & 1 \\ 1 & 0 & 0 \end{bmatrix}$ | $-I_{red}$ | 0 | I_{red} | $\frac{2}{\sqrt{3}I_{red}}$ | $-5\pi/6$ | U_{CA} |
| I_6 | $\begin{bmatrix} 0 & 0 & 1 \\ 0 & 1 & 0 \end{bmatrix}$ | 0 | $-I_{red}$ | I_{red} | $\frac{2}{\sqrt{3}I_{red}}$ | $-\pi/2$ | U_{CB} |
| I_0 | $\begin{bmatrix} 1 & 0 & 0 \\ 1 & 0 & 0 \\ 0 & 1 & 0 \\ 0 & 1 & 0 \\ 0 & 0 & 1 \\ 0 & 0 & 1 \end{bmatrix}$ | 0 | | | | | |

Comme le montre le tableau 2.1, les connexions du bus continu aux phases d'entrée conduisent à six vecteurs actifs (de I_1 à I_6) égaux en amplitude, et de directions fixes et un vecteur nul situé à l'origine.

Afin de contrôler le facteur de puissance à 1, il suffit de synchroniser le courant de référence avec la tension d'alimentation en contrôlant la phase d'entrée du courant de référence. Ceci peut être réalisé en exprimant le vecteur courant de référence de la manière suivante :

$$\bar{I}_{ref} = I_{ref} e^{j(\omega t - \varphi_{in})} \quad (2.5)$$

où φ_{in} représente le déphasage du courant d'entrée par rapport à la tension d'entrée.

La figure 2.2 montre que le vecteur d'espace I_{ref} est, à chaque instant, combinaison de deux vecteurs adjacents et un vecteur nul appliqués pendant des durées bien déterminées. Ceci est traduit par l'équation suivante :

$$\bar{I}_{ref} = d_\gamma I_\gamma + d_\delta I_\delta + d_0 I_0 \quad (2.6)$$

où d_γ , d_δ et d_0 sont les rapports cycliques, ils sont définis comme suit :

$$\begin{cases} d_\gamma = m_c \sin(\theta_{in}) \\ d_\delta = m_c \sin(\frac{\pi}{3} - \theta_{in}) \\ d_0 = 1 - d_\delta - d_\gamma \end{cases} \quad (2.7)$$

avec

$$\begin{cases} m_c = |\bar{I}_{ref}| / I_{red} \\ 0 < \theta_{in} \leq \frac{\pi}{3} \end{cases} \quad (2.8)$$

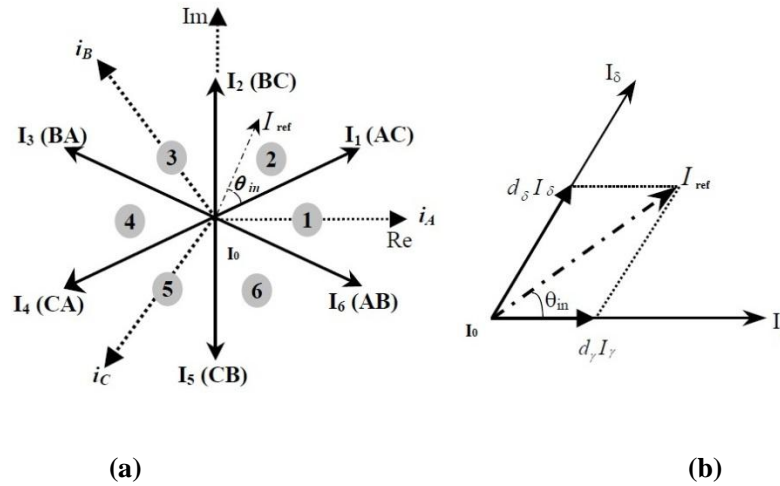


Figure 2. 2 : (a) vecteurs de courants d'entrée (b) courant de référence synthétisé

La valeur moyenne de U_{pn} est donnée par l'expression suivante :

$$\bar{U}_{pn} = \frac{3}{2} V_{max} m_c \cos(\varphi_{in}) \quad (2.9)$$

où V_{max} est la valeur maximale de la tension d'entrée.

Afin de maximiser la tension du bus continu, le ratio de courant m_c est pris égal à 1 et $\varphi_{in} = 0$, en outre le vecteur nul est supprimé et les nouveaux rapports cycliques seront calculés comme suit :

$$\begin{cases} d'_\gamma = \frac{d_\gamma}{d_\gamma + d_\delta} = \frac{\sin(\theta_{in})}{\cos\left(\frac{\pi}{6} - \theta_{in}\right)} \\ d'_\delta = \frac{d_\delta}{d_\gamma + d_\delta} = \frac{\sin\left(\frac{\pi}{3} - \theta_{in}\right)}{\cos\left(\frac{\pi}{6} - \theta_{in}\right)} \\ d_0 = 0 \text{ et } d_\delta + d_\gamma = 1 \end{cases} \quad (2.10)$$

La figure 2.3 représente la tension du bus continu U_{pn} et sa valeur moyenne pour $m_c = 1$ et $\varphi_{in} = 0$.

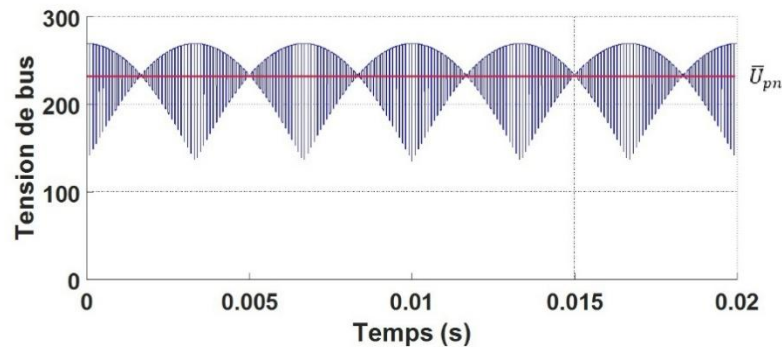


Figure 2. 3: tension redressée et sa moyenne

2.2.2 Commande de l'étage onduleur

L'onduleur à deux niveaux est un onduleur triphasé de tension. Il est constitué de trois bras dont chacun se compose de deux interrupteurs bidirectionnels en puissance fonctionnant de manière complémentaire pour éviter le court-circuit du bus continu et assurer la continuité du courant de la charge (Fig 2.4) [10,11,15].

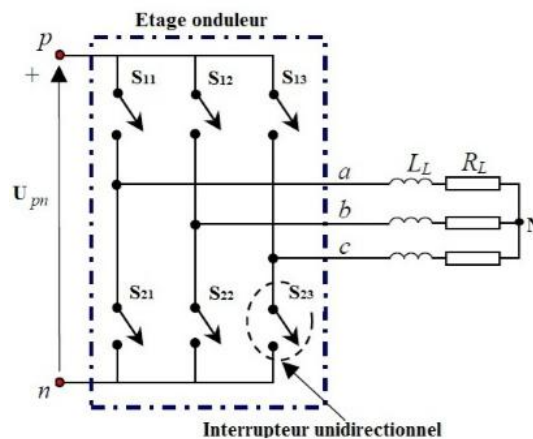


Figure 2. 4 : Structure de l'onduleur à deux niveaux

Cette condition est modélisée par l'équation suivante :

$$S_{1i} + S_{2i} = 1 \quad (2.11)$$

où S_{1i} et S_{2i} sont les fonctions de connexion d'un seul bras et i allant de 1 à 3.

En appliquant l'équation (2.9) sur les trois bras de l'onduleur, on aboutira aux deux états possibles de chaque bras, qui sont :

- **L'état 1** : l'interrupteur du haut est fermé, tandis que celui du bas est ouvert, dans ce cas la tension du bras par rapport au neutre (**n**) est U_{pn}
- **L'état 0** : l'interrupteur du haut est ouvert, tandis que celui du bas est fermé, dans ce cas la tension du bras par rapport au neutre (**n**) est 0

La figure 2.5 représente ces deux états.

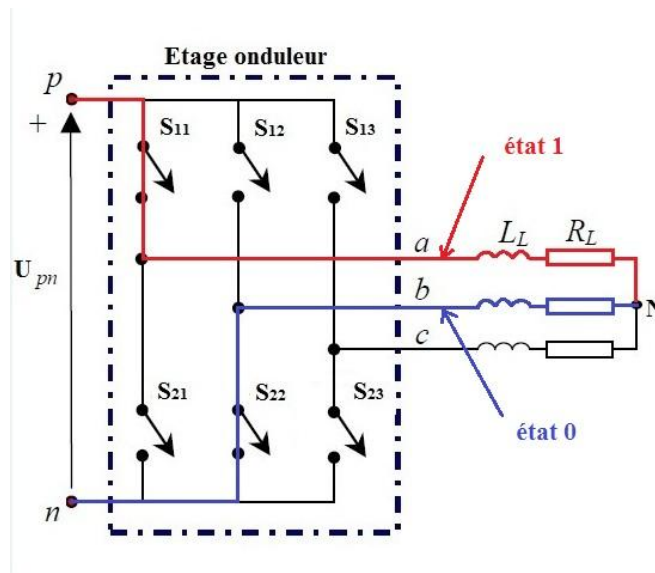


Figure 2. 5: états possibles d'un bras de l'onduleur à deux niveaux

Etant donné qu'il est constitué de trois bras dont chacun possède deux états possibles, l'onduleur à deux niveaux possède $2^3 = 8$ états possibles qui sont présentées dans le tableau 2.2. Les tensions de sorties par rapport au neutre (**n**) sont liées à la tension d'entrée à travers l'équation 2.10.

$$\begin{bmatrix} V_{1n} \\ V_{2n} \\ V_{3n} \end{bmatrix} = \begin{bmatrix} S_1 \\ S_2 \\ S_3 \end{bmatrix} \cdot U_{pn} \quad (2.12)$$

où S_i peut prendre la valeur **1** pour l'état **1** ou **0** pour l'état **0**.

Ensuite, pour déterminer les tensions de sorties par rapport au neutre (N) de la charge il suffit d'appliquer l'équation 2.11.

$$\begin{bmatrix} V_{1N} \\ V_{2N} \\ V_{3N} \end{bmatrix} = \frac{1}{3} \begin{bmatrix} 2 & -1 & -1 \\ -1 & 2 & -1 \\ -1 & -1 & 2 \end{bmatrix} \cdot \begin{bmatrix} V_{1n} \\ V_{2n} \\ V_{3n} \end{bmatrix} \quad (2.13)$$

Les valeurs possibles de l'amplitude et de la phase du vecteur de référence de tension sont présentées dans le tableau 2.2.

Tableau 2. 2: états possibles de l'onduleur à deux niveaux

| Vecteurs | | Etat | V_{1N} | V_{2N} | V_{3N} | $ V_{ref} $ | θ_{out} |
|----------|-------|--------------------|--------------|--------------|--------------|-------------|----------------|
| Actif | V_1 | [1 0 0] | $2/3U_{pn}$ | $-1/3U_{pn}$ | $-1/3U_{pn}$ | $2/3U_{pn}$ | 0 |
| | V_2 | [1 1 0] | $1/3U_{pn}$ | $1/3U_{pn}$ | $-2/3U_{pn}$ | $2/3U_{pn}$ | $\pi/3$ |
| | V_3 | [0 1 0] | $-1/3U_{pn}$ | $2/3U_{pn}$ | $1/3U_{pn}$ | $2/3U_{pn}$ | $2\pi/3$ |
| | V_4 | [0 1 1] | $-2/3U_{pn}$ | $1/3U_{pn}$ | $1/3U_{pn}$ | $2/3U_{pn}$ | Π |
| | V_5 | [0 0 1] | $-1/3U_{pn}$ | $-1/3U_{pn}$ | $2/3U_{pn}$ | $2/3U_{pn}$ | $-2\pi/3$ |
| | V_6 | [1 0 1] | $1/3U_{pn}$ | $-2/3U_{pn}$ | $1/3U_{pn}$ | $2/3U_{pn}$ | $-\pi/3$ |
| Zéros | V_0 | [1 1 1] [0 0 0] | 0 | | | | - |

La figure 2.6 représente le vecteur de référence V_{ref} (V_s) dans le plan en fonction de son amplitude et de sa phase, ainsi que les différentes variantes qu'il peut prendre en fonction des états de l'onduleur, de plus sa projection sur les deux vecteurs adjacents a été présentée.

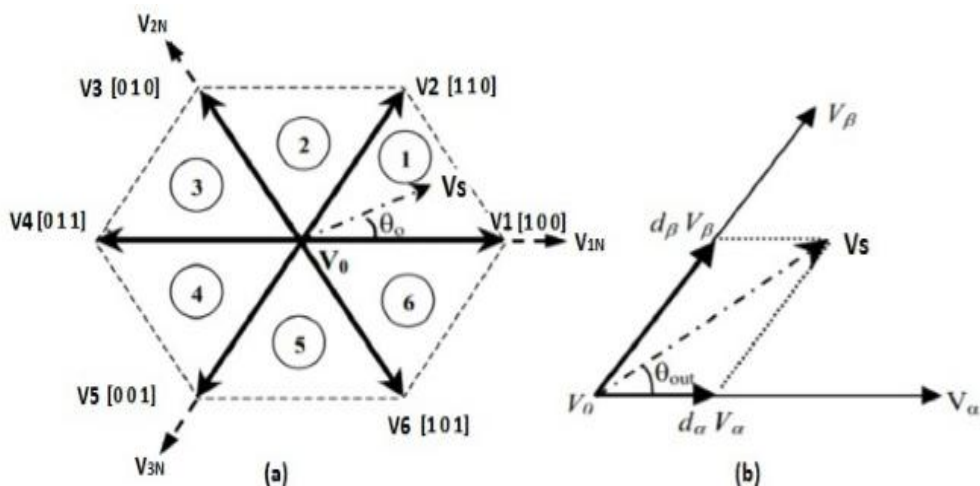


Figure 2. 6: Vecteur tension de référence et sa projection

Les vecteurs des différents états de V1 à V6 forment les sommets d'un hexagone à l'intérieur duquel le vecteur de référence V_s d'amplitude constante ($2/3U_{pn}$) tourne à la vitesse ω correspondante à la fréquence de sortie désirée.

A chaque instant V_{ref} se situe entre deux vecteurs adjacents V_α et V_β d'ouverture égale à $\pi/3$, à partir desquels et du vecteur nul situé à l'origine de l'hexagone, le vecteur de référence peut être synthétisé, en se basant sur la **SVM**, suivant l'équation suivante :

$$V_s = d_\alpha V_\alpha + d_\beta V_\beta + d_0 V_0 \quad (2.15)$$

où d_α , d_β et d_0 représentent les rapports cycliques. Ils sont définis comme suit :

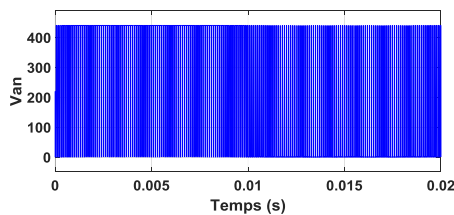
$$\begin{cases} d_\alpha = m_v \sin\left(\frac{\pi}{3} - \theta_{out}\right) \\ d_\beta = m_v \sin(\theta_{out}) \\ d_0 = 1 - d_\alpha - d_\beta \end{cases} \quad (2.16)$$

pour l'onduleur fonctionnant seul:

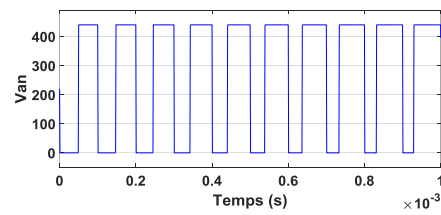
$$\begin{cases} m_v = \frac{\sqrt{3}}{2} \cdot r \leq 1 \\ r = \frac{V_{max}}{U_{pn}/2} \text{ et } 0 < \theta_{out} \leq \frac{\pi}{3} \end{cases} \quad (2.17)$$

La figure 2.6 présente une simulation de l'onduleur à deux niveaux pour une tension d'entrée $U_{pn} = 440 \text{ V}$, $r = 1$ et pour une fréquence de sortie de 50 Hz.

La figure 2.7.a et 2.7.b montrent que la tension de sortie par rapport au neutre de l'alimentation prend deux valeurs (0 ou V_{dc} , sachant que $V_{dc} = U_{pn}/2$) qui sont les tensions d'entrées connectées au bus continu d'où l'appellation de l'onduleur à deux niveaux. La tension simple de sortie (figure 2.7.c) suit la tension de référence et présente des harmoniques se rassemblant aux multiples de la fréquence de commutation (figure 2.7.d), ce qui permet de générer des courants de formes d'onde sinusoïdales en sortie (figure 2.7.e) après avoir utilisé un filtre passe bas permettant de renvoyer les basses fréquences à l'infini.



(a)



(b)

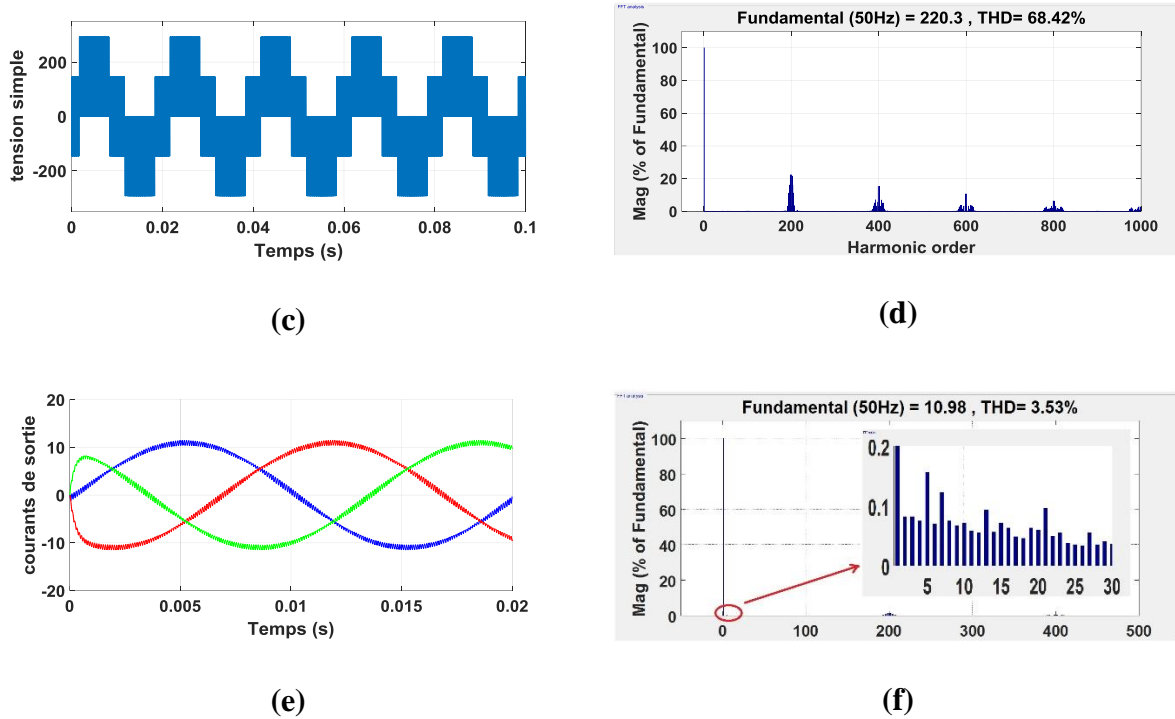


Figure 2. 7: (a) tension de sortie par rapport au neutre du point milieu (b) courant d'entrée (c) tension simple de sortie et (d) son harmonique (e) courants de sortie et (f) leurs harmonique

tandis que pour le convertisseur entier, on doit tenir compte de la variation de la tension du bus continu due à l'absence de la capacité de filtrage donc :

$$\begin{cases} m_v = \frac{\frac{2}{\sqrt{3}} r \cos\left(\frac{\pi}{6} - \theta_{in}\right)}{\cos(\varphi_{in})} \\ r = \frac{|V_{ref}|}{|V_{in}|} \text{ et } 0 < \theta_{out} \leq \frac{\pi}{3} \end{cases} \quad (2.18)$$

2.2.3 Synchronisation entre les deux étages

Afin d'obtenir un ordre correct de courants d'entrée et de tensions de sortie, la modulation combine les états de commutation de l'étape de redressement (I_γ et I_δ) et celle de l'inversion (V_α , V_β et V_o) uniformément, pendant chaque période d'échantillonnage T_s .

La figure 2.8 montre la manière de choisir cette combinaison qui représente la synchronisation entre les deux étages qui se fait en général dans l'étage onduleur. Dans cet exemple les vecteurs de références de courants et de tension sont situés dans le secteur 1 pour chacune des deux étages.

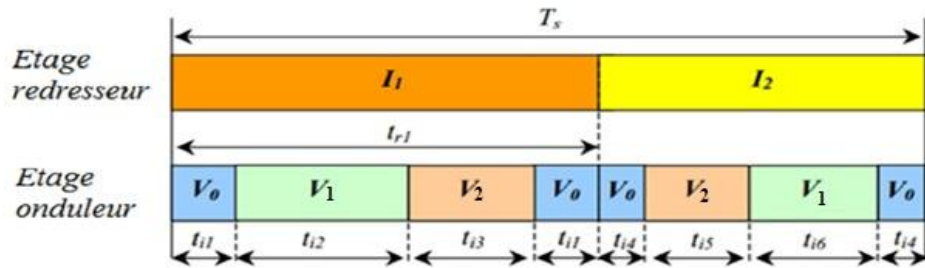


Figure 2. 8: synchronisation entre les deux étages

Les états de commutation redondants pour \$V_0\$ sont utilisés pour réduire le nombre de commutations par période d'échantillonnage. Pour le segment au centre de la période d'échantillonnage, l'état de commutation [111] est sélectionné, tandis que pour les segments des deux côtés, l'état [000] est utilisé.

Les temps d'applications des vecteurs sont donnés par les expressions suivantes

$$\begin{cases} t_{r1} = d_\gamma T_s \\ t_{i1} = 0.5 \cdot d_0 d_\gamma T_s \\ t_{i2} = d_\gamma d_\alpha T_s \\ t_{i3} = d_\gamma d_\beta T_s \end{cases} \quad \begin{cases} t_{i4} = 0.5 \cdot d_0 d_\delta T_s \\ t_{i5} = d_\beta d_\delta T_s \\ t_{i6} = d_\alpha d_\delta T_s \end{cases} \quad (2.18)$$

2.2.4 Etats de commutations

2.2.4.1 Etats de commutations de l'onduleur à deux niveaux

Les états de commutations des demi bras supérieurs de l'onduleur à deux niveaux sont représentés ci-dessous (les états des demi bras inférieurs sont leurs complémentaires).

| | \$T_s\$ | | | | | | | |
|-----|-----------|----------------|---------------|-----------|-----------|---------------|----------------|-----------|
| | \$T_s/2\$ | | | | \$T_s/2\$ | | | |
| | \$T_0/4\$ | \$T_\alpha/2\$ | \$T_\beta/2\$ | \$T_0/4\$ | \$T_0/4\$ | \$T_\beta/2\$ | \$T_\alpha/2\$ | \$T_0/4\$ |
| S11 | | | | | | | | |
| S12 | | | | | | | | |
| S13 | | | | | | | | |

Figure 2. 9: états de commutation de l'onduleur pour le secteur 1

| | | T_s | | | | | | | |
|-----|--|---------|-------------|--------------|---------|---------|--------------|-------------|---------|
| | | $T_s/2$ | | | | $T_s/2$ | | | |
| | | $T_0/4$ | $T_\beta/2$ | $T_\alpha/2$ | $T_0/4$ | $T_0/4$ | $T_\alpha/2$ | $T_\beta/2$ | $T_0/4$ |
| S11 | | | | | | | | | |
| S12 | | | | | | | | | |
| S13 | | | | | | | | | |

Figure 2. 10: Etats des interrupteurs de l'onduleur pour le secteur 2

| | | T_s | | | | | | | |
|-----|--|---------|--------------|-------------|---------|---------|-------------|--------------|---------|
| | | $T_s/2$ | | | | $T_s/2$ | | | |
| | | $T_0/4$ | $T_\alpha/2$ | $T_\beta/2$ | $T_0/4$ | $T_0/4$ | $T_\beta/2$ | $T_\alpha/2$ | $T_0/4$ |
| S11 | | | | | | | | | |
| S12 | | | | | | | | | |
| S13 | | | | | | | | | |

Figure 2. 11: Etats des interrupteurs de l'onduleur pour le secteur 3

| | | T_s | | | | | | | |
|-----|--|---------|-------------|--------------|---------|---------|--------------|-------------|---------|
| | | $T_s/2$ | | | | $T_s/2$ | | | |
| | | $T_0/4$ | $T_\beta/2$ | $T_\alpha/2$ | $T_0/4$ | $T_0/4$ | $T_\alpha/2$ | $T_\beta/2$ | $T_0/4$ |
| S11 | | | | | | | | | |
| S12 | | | | | | | | | |
| S13 | | | | | | | | | |

Figure 2. 12: Etats des interrupteurs de l'onduleur pour le secteur 4

| | | T_s | | | | | | | |
|-----|--|---------|--------------|-------------|---------|---------|-------------|--------------|---------|
| | | $T_s/2$ | | | | $T_s/2$ | | | |
| | | $T_0/4$ | $T_\alpha/2$ | $T_\beta/2$ | $T_0/4$ | $T_0/4$ | $T_\beta/2$ | $T_\alpha/2$ | $T_0/4$ |
| S11 | | | | | | | | | |
| S12 | | | | | | | | | |
| S13 | | | | | | | | | |

Figure 2. 13: Etats des interrupteurs de l'onduleur pour le secteur 5

| | | T_s | | | | | | | |
|-----|--|---------|--------------|-------------|---------|---------|-------------|--------------|---------|
| | | $T_s/2$ | | | | $T_s/2$ | | | |
| | | $T_0/4$ | $T_\alpha/2$ | $T_\beta/2$ | $T_0/4$ | $T_0/4$ | $T_\beta/2$ | $T_\alpha/2$ | $T_0/4$ |
| S11 | | | | | | | | | |
| S12 | | | | | | | | | |
| S13 | | | | | | | | | |

Figure 2. 14: Etats des interrupteurs de l'onduleur pour le secteur 6

On remarque qu'à chaque commutation, deux interrupteurs seulement sont impliqués, de plus, Chaque interrupteur de l'onduleur s'allume et s'éteint une seule fois par période d'échantillonnage.

2.2.4.2 Etats de commutations de l'IMC

La figure 2.15 illustre un exemple de commutation des interrupteurs dans le secteur 1 de l'onduleur, tout en respectant la synchronisation entre les deux étages.

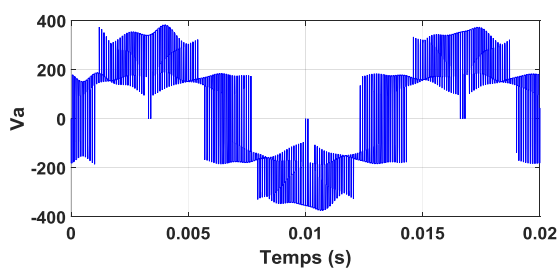
| | T_s | | | | | | | |
|-----|------------|----------|----------|----------|------------|----------|----------|----------|
| | d_γ | | | | d_δ | | | |
| | t_{i1} | t_{i2} | t_{i3} | t_{i1} | t_{i4} | t_{i5} | t_{i6} | t_{i4} |
| S11 | | | | | | | | |
| S12 | | | | | | | | |
| S13 | | | | | | | | |
| S21 | | | | | | | | |
| S22 | | | | | | | | |
| S23 | | | | | | | | |

Figure 2. 15: états des interrupteurs pour le secteur 1

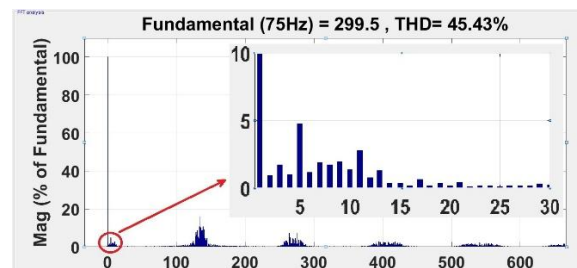
2.2.5 Simulation numérique de l'IMC

Afin de valider l'étude théorique avant l'implémentation sur un prototype réel, une simulation sur l'environnement Matlab/Simulink a été faite.

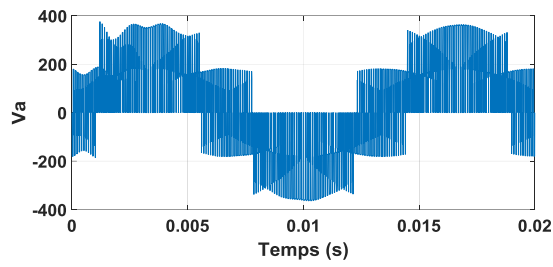
La figure 2.16 présente une simulation des tensions de sortie et de leurs harmoniques de l'IMC pour une tension d'entrée de $\sqrt{2} .220 V$ et une charge de paramètres : $R = 20\Omega$ et $L = 10 mH$, dans le but de faire une étude comparative entre les différents indices de modulations et les fréquences de sorties désirées.



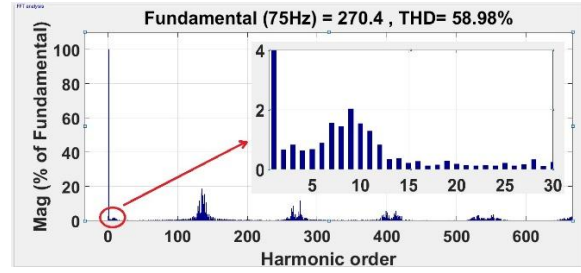
(a)



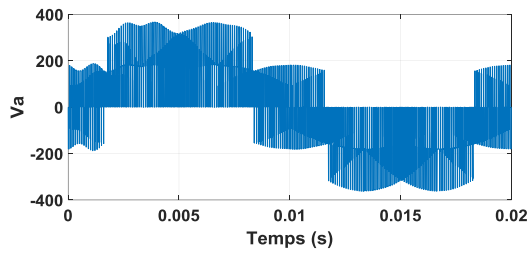
(b)



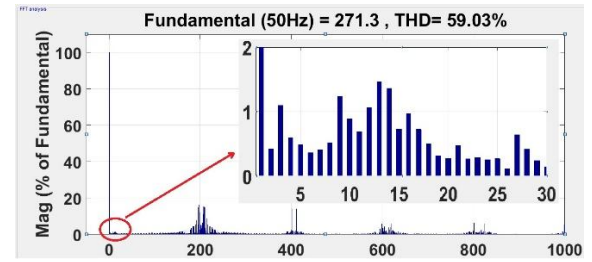
(c)



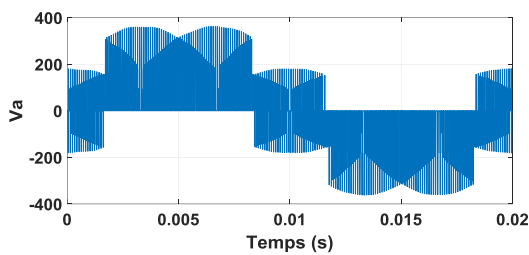
(d)



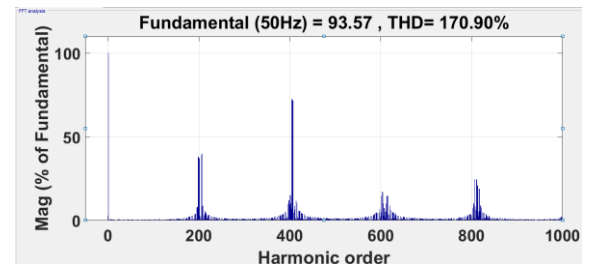
(e)



(f)

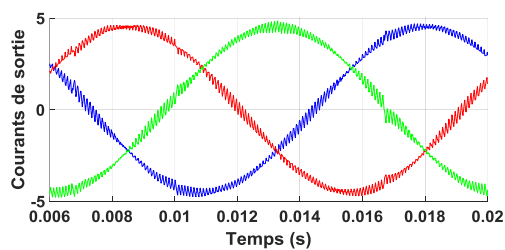


(g)

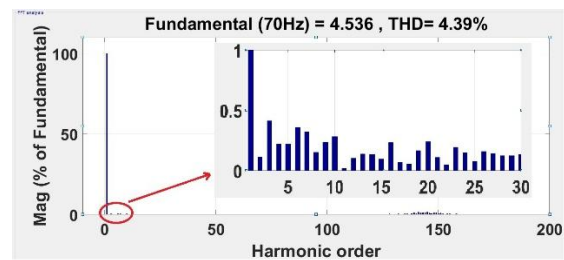


(h)

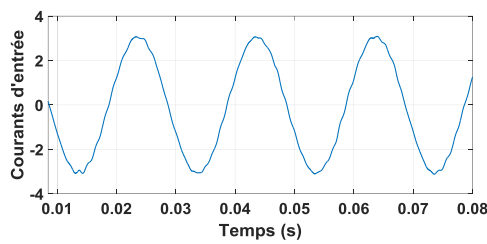
Figure 2. 16: (a) , (b) tension de sortie et son harmonique pour $r = 1.1$ et $f_r = 75$ Hz (c) , (d) $r = 0.87$ et $f_r = 75$ Hz (e) , (f) $r = 0.87$ et $f_r = 50$ Hz (g) , (h) $r = 0.3$ $f_r = 50$ Hz



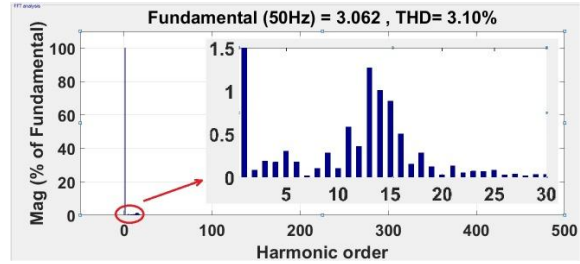
(a)



(b)



(c)



(d)

Figure 2. 17: (a) et (b) courants de sorties et leurs harmonique (c) et (d) courant d'entrée et son harmonique

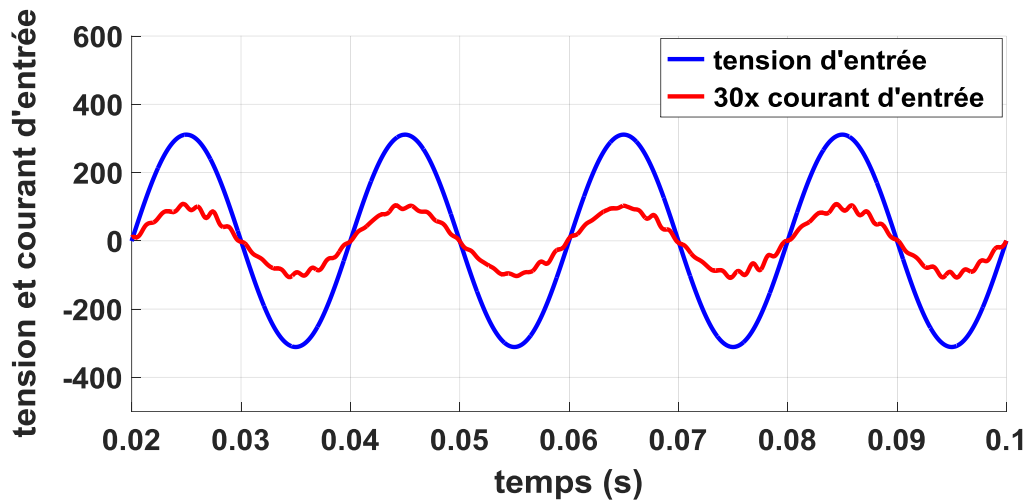


Figure 2. 18 : tension et courant d'entrée

Dans le premier cas (figure 2.16. (a), (b)), la tension de sortie présente des harmoniques de faibles fréquences surtout pour le cas de l'harmonique 5 qui atteint jusqu'à 5% du fondamental. Ceci est dû au fait qu'à partir de $r = 0.87$, la tension de référence se situe en dehors du cercle inscrit dans l'hexagone délimité par les sommets des vecteurs des états de commutation, ce qui fait aboutir à des durées de commutation supérieures au temps d'échantillonnage.

D'après les figures 2.16 (c), (e) qui représentent les tensions de sorties pour $r = 0.87$ et des fréquences de 75 Hz et 50 Hz respectivement, et d'après leurs harmoniques (figures 2.16 (d), (f) respectivement), on remarque que les harmoniques se ressemblent en groupes autour de la fréquence de commutation et de ses multiples (ceci est commun pour tous cas de figures). En outre, les harmoniques sont pratiquement identiques pour les deux fréquences, tandis que pour une diminution de r (figures 2.16 (g), (h)), on remarque une augmentation importante dans les harmoniques. Ceci peut être interprété par le fait que l'en diminuant r , la durée d'application du vecteur nul vis-à-vis les deux vecteurs actifs dans l'onduleur, augmente par rapport à celle appliquée pour des indices de modulation relativement grands. En effet, l'augmentation de la durée d'application de ce dernier, remet les trois tensions instantanées de l'onduleur à zéro en les éloignant à la tension de référence désirée.

La figure 2.17 (a) montre que les courants de sortie ont une forme sinusoïdale ce qui prouve la capacité de la SVM à générer les formes de courants désirées, tandis que la figure 2.17 (c) présente le courant d'entrée et (d) son harmonique.

La courbe de réglage est illustrée dans la figure 2.19.a pour $r = 0.87$ et les fréquences 70 Hz, 50 Hz et 25 Hz, tandis que la variation du taux de la distorsion total en fonction de l'indice de modulation est illustrée dans la figure 2.19.b.

La courbe de réglage montre que le taux maximal de régulation est de 0.87, en outre, au-delà de cette valeur, la tension de sortie de 50 Hz est plus réglable et présente moins d'harmoniques (figure 2.19.b), suivie par la grande fréquence et enfin la petite fréquence (relativement à 50 Hz).

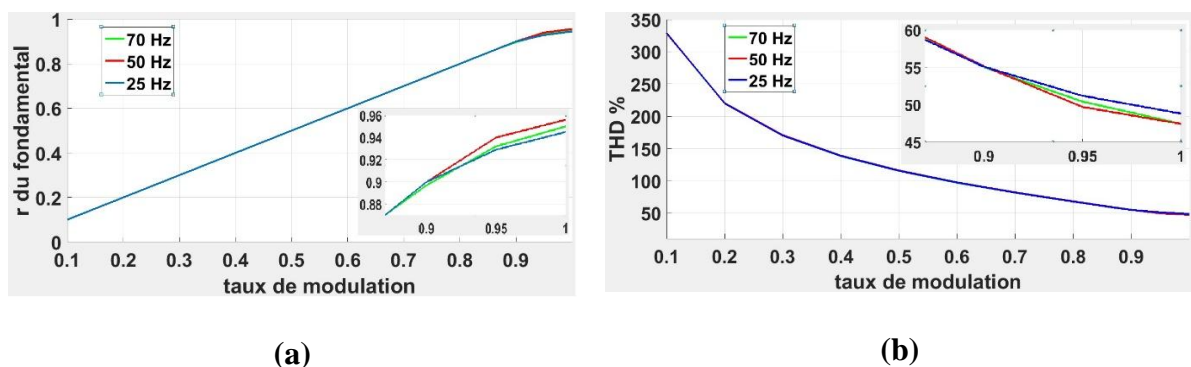


Figure 2. 19: (a) courbe de réglage (b) variation de THD en fonction du taux de modulation et de fréquence

2.3 Conclusion

Ce chapitre a été introduit par une brève description de la modulation vectorielle, suivie par une description détaillée des deux étages du convertisseur matriciel à deux niveaux, en commençant par le redresseur et sa commande vectorielle y compris une simulation de la tension redressée. Puis en second lieu une simulation de l'onduleur à deux niveaux a été présentée après avoir décrit son état de l'art.

Afin de faire fonctionner le convertisseur entier, une synchronisation entre les deux étages est indispensable afin d'éviter les harmoniques de faibles fréquence. Pour le faire, les états de commutation des interrupteurs ont été illustrés en éclair en respectant cette condition.

Finalement, une simulation du convertisseur matriciel à deux niveaux a été présentée pour différents indices de modulation et pour différentes fréquences, en achevant par une interprétation comparative des résultats obtenus.

Chapitre 3 :

**Modulation vectorielle appliquée au
convertisseur matriciel à trois niveaux**

Chapitre 3. Modulation vectorielle appliquée au convertisseur matriciel à trois niveaux

3.1. Introduction

Après avoir étudié la SVM appliquée à l'IMC, dans ce chapitre, on va l'appliquer au convertisseur matriciel à trois niveaux. En effet, l'I3LMC (Indirect three Level Matrix Converter) peut synthétiser les tensions de sorties à partir de deux niveaux comme pour l'IMC, plus un niveau supplémentaire créé à partir du point milieu des capacités du filtre d'entrée. Ceci permet aux sorties de prendre la tension 0 de ce niveau à l'instar des deux tensions extrêmes. Ceci permet de réduire la tension inverse des interrupteurs par deux par rapport à l'IMC et permet de réduire les harmoniques des tensions de sortie.

Dans ce chapitre, on va présenter l'onduleur à trois niveaux à structure NPC (three Level Neutral Point Clamped Inverter), suivie de sa simulation, puis la synchronisation entre les deux étages du convertisseur afin d'aboutir finalement à la simulation de l'I3LMC utilisant la NTV-SVM (Nearest three Vectors Space Vector Modulation).

3.2. Topologie de l'I3LMC

L'I3LMC se compose d'un redresseur semblable à celui de l'IMC, lié à un onduleur à trois niveaux de type NPC comme le montre la figure 3.1.

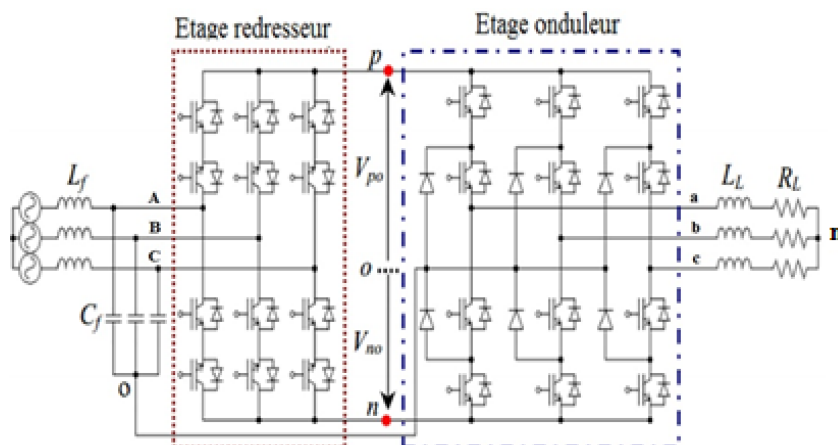


Figure 3. 1: convertisseur matriciel à trois niveaux

3.2.1. Commande SVM de l'étage redresseur

La modulation vectorielle de l'étage redresseur se fait de la même manière que celle de l'IMC présentée au deuxième chapitre.

3.2.2. Modulation SVM de l'étage onduleur

L'onduleur NPC a été introduit par Nabae [9,14] et il est le plus populaire par rapport aux structures des convertisseurs multiniveaux dédiés aux applications à haute tension et de haute puissance.

Chaque bras de l'onduleur NPC est constitué de quatre IGBT avec une diode antiparallèle pour chacun, de plus, deux diodes en série sont utilisées pour connecter chaque bras au point milieu des deux capacités du filtre d'entrée correspondantes aux deux phases d'entrées actives afin de générer les trois niveaux de tensions (p, n et o). La figure 3.2 montre un schéma de l'onduleur NPC à trois niveaux.

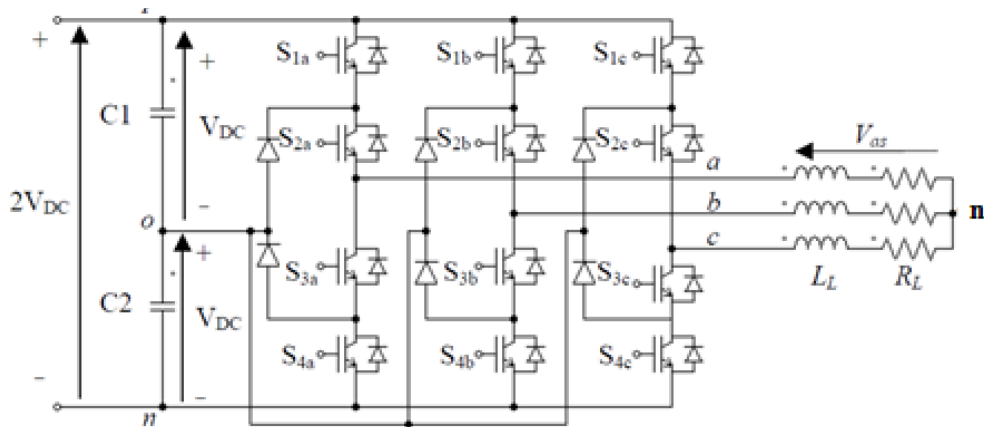


Figure 3. 2 : structure de l'onduleur NPC à trois niveaux

En effet chaque bras peut avoir trois états possibles qui sont illustrées dans la figure 3.3. Cette dernière montre également que les interrupteurs (S_{1x} , S_{3x}) et (S_{2x} , S_{4x}) où x représente l'un des trois bras, sont complémentaires deux à deux.

- **L'état p (figure 3.3.a) :** les deux interrupteurs (S_{1x} , S_{2x}) sont fermés tandis que les deux autres sont ouverts
- **L'état n (figure 3.3.c) :** c'est l'inverse de l'état p
- **L'état o (figure 3.3.b) :** les deux interrupteurs (S_{2x} , S_{3x}) sont fermés tandis que les deux autres sont ouverts.

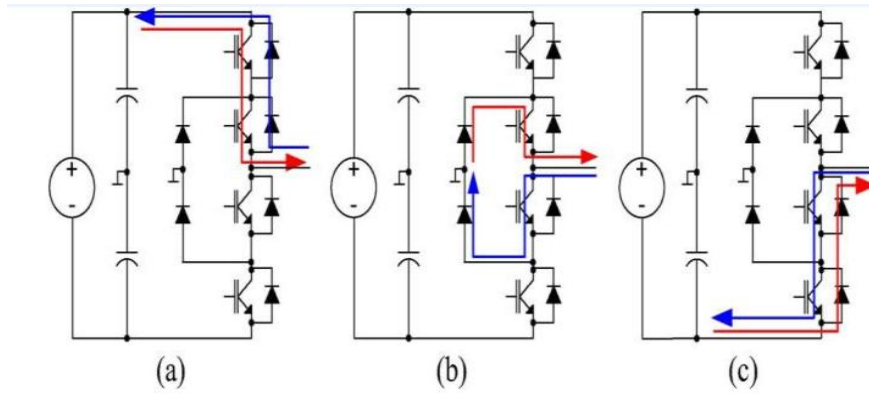


Figure 3.3 : états possibles d'un bras de l'onduleur NPC : (a) état p (b) état o (c) état n

Le tableau 3.1 résume ces trois états du bras, ainsi que la valeur de sa tension par rapport au point milieu **o**, tandis que le tableau 3.2 illustre toutes les 27 configurations possibles de l'onduleur.

Tableau 3.1 : états possibles d'un bras

| S_{1x} | S_{2x} | S_{3x} | S_{4x} | V_{xo} | Etat du bras |
|----------|----------|----------|----------|-----------|--------------|
| 1 | 1 | 0 | 0 | V_{DC} | P |
| 0 | 0 | 1 | 1 | $-V_{DC}$ | N |
| 0 | 1 | 1 | 0 | 0 | O |

En se basant sur le tableau précédent, on peut définir les tensions des bras par rapport au point milieu **o** comme étant une matrice de connexion multipliée par les tensions du bus continu. Ceci peut être traduit par l'équation suivante :

$$\begin{bmatrix} V_{ao} \\ V_{bo} \\ V_{co} \end{bmatrix} = [C_V] \begin{bmatrix} V_{po} \\ V_{no} \end{bmatrix} \text{ et } \begin{bmatrix} I_p \\ I_n \end{bmatrix} = [C_V] \begin{bmatrix} I_a \\ I_b \\ I_c \end{bmatrix} \quad (3.1)$$

Où V_{xo} représente la tension du bras par rapport au point **o**, V_{po} et V_{no} sont les notations des tensions du bus continu (V_{DC} et $-V_{DC}$), I_p et I_n sont les courants du bus continu et I_a , I_b et I_c sont les courants de sortie de l'onduleur. $[C_V]$ est la matrice de conversion, elle est définie comme-suit:

$$[C_V] = \begin{bmatrix} S_{11} & S_{12} \\ S_{21} & S_{22} \\ S_{31} & S_{32} \end{bmatrix} \text{ sachant que } \begin{cases} S_{i1} = 1 \text{ et } S_{i2} = 0 \text{ pour l'état p} \\ S_{i1} = 0 \text{ et } S_{i2} = 1 \text{ pour l'état n} \\ S_{i1} = 0 \text{ et } S_{i2} = 0 \text{ pour l'état o} \end{cases} \quad (3.2)$$

Tableau 3. 2 : états possibles de l'onduleur NPC et vecteur s'espace

| Etats des bras | | | Vecteur d'espace | | |
|----------------|---|---|------------------|--------------------|-----------|
| A | B | c | Vecteur | Amplitude | Phase |
| P | P | P | V_0 | 0 | 0 |
| O | O | O | | | |
| N | N | N | | | |
| P | O | O | V_1 | $2/3V_{DC}$ | 0 |
| O | N | N | | | |
| P | N | N | V_2 | $4/3V_{DC}$ | 0 |
| P | O | N | V_3 | $2/\sqrt{3}V_{DC}$ | $\pi/6$ |
| P | P | O | V_4 | $2/3V_{DC}$ | $\pi/3$ |
| O | O | N | | | |
| P | P | N | V_5 | $4/3V_{DC}$ | $\pi/3$ |
| O | P | N | V_6 | $2/\sqrt{3}V_{DC}$ | $\pi/2$ |
| O | P | O | V_7 | $2/3V_{DC}$ | $2\pi/3$ |
| N | O | N | | | |
| N | P | N | V_8 | $4/3V_{DC}$ | $2\pi/3$ |
| N | P | O | V_9 | $2/\sqrt{3}V_{DC}$ | $5\pi/6$ |
| O | P | P | V_{10} | $2/3V_{DC}$ | π |
| N | O | O | | | |
| N | P | P | V_{11} | $4/3V_{DC}$ | π |
| N | O | P | V_{12} | $2/\sqrt{3}V_{DC}$ | $-5\pi/6$ |
| O | O | P | V_{13} | $2/3V_{DC}$ | $-2\pi/3$ |
| N | N | O | | | |
| N | N | P | V_{14} | $4/3V_{DC}$ | $-2\pi/3$ |
| O | N | P | V_{15} | $2/\sqrt{3}V_{DC}$ | $-\pi/2$ |
| P | O | P | V_{16} | $2/3V_{DC}$ | $-\pi/3$ |
| O | N | O | | | |
| P | N | P | V_{17} | $4/3V_{DC}$ | $-\pi/3$ |
| P | N | O | V_{18} | $2/\sqrt{3}V_{DC}$ | $-\pi/6$ |

Ensuite, afin de calculer les tensions simples par rapport au neutre n de la charge, il suffit d'appliquer l'équation suivante :

$$\begin{bmatrix} V_{an} \\ V_{bn} \\ V_{cn} \end{bmatrix} = \frac{1}{3} \begin{bmatrix} 2 & -1 & -1 \\ -1 & 2 & -1 \\ -1 & -1 & 2 \end{bmatrix} \cdot \begin{bmatrix} V_{ao} \\ V_{bo} \\ V_{co} \end{bmatrix} \quad (3.3)$$

Le vecteur d'espace est défini à partir des tensions simples calculées précédemment selon l'équation 3.3. Ses différentes valeurs en fonction des états de l'onduleur sont présentées dans le tableau 3.2.

$$V_s = \frac{2}{3} (V_{as} + V_{bs} e^{\frac{j2\pi}{3}} + V_{cs} e^{-\frac{j2\pi}{3}}) \quad (3.4)$$

Selon son amplitude, le vecteur d'espace peut être divisé en quatre groupes : vecteur nul VN (V_0), petits vecteurs PV (V_1, V_4, V_7, V_{10} et V_{13}), vecteurs moyens VM (V_3, V_6, V_9, V_{12} et V_{15}) et grands vecteurs GV ($V_2, V_5, V_8, V_{11}, V_{14}$ et V_{17}).

La figure 3.4 interprète le tableau 3.2 sous forme d'un diagramme vectoriel.

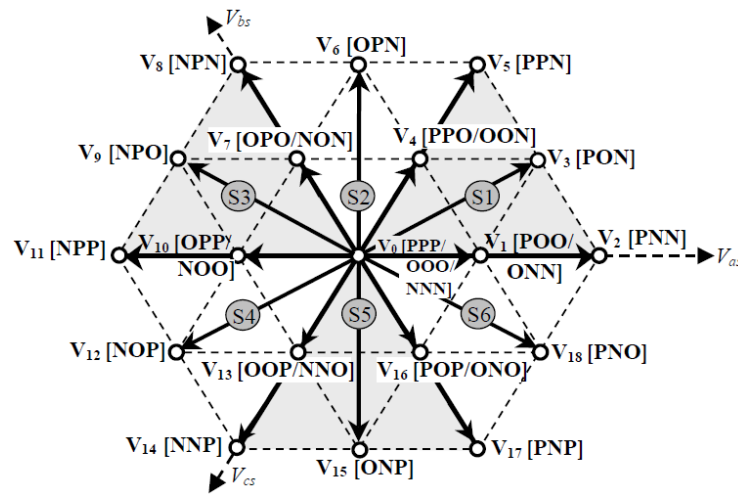


Figure 3. 4 : diagramme vectoriel du vecteur d'espace

En se basant sur l'équation 3.4 et la figure 3.4, l'état de l'onduleur à chaque instant peut être identifié à travers un vecteur de référence défini par :

$$V_{ref} = V_{max} e^{i(\omega t - \varphi)} \quad (3.5)$$

Ce vecteur tourne à la vitesse ω et avec l'amplitude V_{max} désirées, de telle manière qu'il balaie en un tour l'hexagone délimité par les sommets des GV et VM tout en restant à l'intérieur du cercle inscrit dans cet hexagone. Ce dernier est divisé en six secteurs comme le

montre la figure 3.4, et chaque secteur est divisé en quatre régions comme le schématise la figure 3.5.

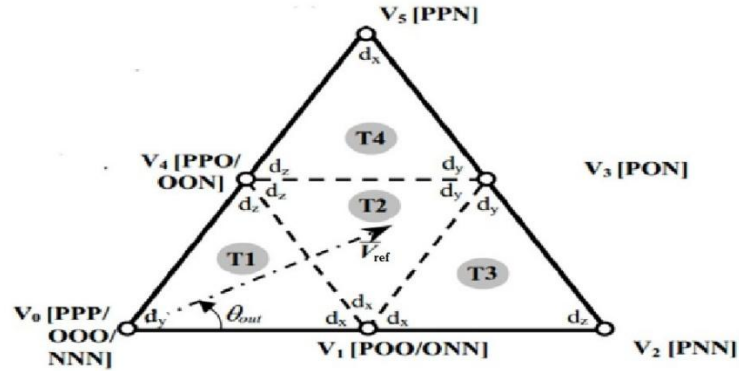


Figure 3. 5 : régions d'un secteur

Le vecteur de référence est synthétisé à chaque instant par les vecteurs les plus proches qui ne sont que les sommets de la région dans laquelle il se trouve. En effet la durée d'application de chaque vecteur dépend de la position instantanée du vecteur de référence, et elle est définie pour un vecteur V_x par exemple, par $t_x = d_x \cdot T_s$ où d_x est le rapport cyclique et T_s est la période de commutation. Donc, pendant T_s , V_{ref} est défini comme-suit :

$$V_{ref} = \frac{t_x V_x + t_y V_y + t_z V_z}{T_s} = d_x V_x + d_y V_y + d_z V_z \quad \text{avec} \quad d_x + d_y + d_z = 1 \quad (3.6)$$

où d_x , d_y et d_z sont les rapports cycliques relatifs aux vecteurs sélectionnés pour synthétiser le vecteur de référence pendant une période de commutation T_s , dans une région T_i et un secteur S_j avec i allant de 1 à 4 et j allant de 1 à 6.

La méthode de calcul des rapports cycliques est présentée en détail dans [8,13].

Le tableau 3.3 résume les expressions des rapports cycliques pour toutes les régions

Tableau 3. 3 : rapports cycliques pour les différentes régions

| Région | d_x | d_y | d_z |
|--------|---|---|-----------------|
| T1 | $2 \cdot m_v \cdot \sin\left(\frac{\pi}{3} - \theta_{out}\right)$ | $1 - 2 \cdot m_v \cdot \sin\left(\frac{\pi}{3} + \theta_{out}\right)$ | $1 - d_x - d_y$ |
| T2 | $1 - 2 \cdot m_v \cdot \sin \theta_{out}$ | $2 \cdot m_v \cdot \sin\left(\frac{\pi}{3} + \theta_{out}\right) - 1$ | |
| T3 | $2 - 2 \cdot m_v \cdot \sin\left(\frac{\pi}{3} + \theta_{out}\right)$ | $2 \cdot m_v \cdot \sin \theta_{out}$ | |
| T4 | $2 \cdot m_v \cdot \sin \theta_{out} - 1$ | $2 \cdot m_v \cdot \sin\left(\frac{\pi}{3} - \theta_{out}\right)$ | |

avec :

$$m_v = \sqrt{3} \cdot \frac{V_{ref}}{2 \cdot V_{DC}} = \sqrt{3} \cdot r / 2 \quad (3.8)$$

a) Séquence des vecteurs

L'utilisation des états redondants du vecteur d'espace dans le groupe PV et VN offre l'avantage de pouvoir minimiser le nombre de commutations pendant une période d'échantillonnage, ce qui conduit à la minimisation des pertes en puissance de l'onduleur (perte par commutation) [8].

Afin de respecter le nombre minimal de commutations [8] et réduire les harmoniques des tensions de sortie, on doit suivre les règles suivantes pendant l'application des vecteurs :

- Appliquer les trois états dans un ordre donné pendant une demi période de modulation et dans l'ordre inverse dans l'autre demi période, ceci permet de garder le même vecteur lors du passage d'une période à l'autre dans la même région
- Afin d'éviter le problème du déséquilibre des capacités [8], le temps correspondant à chaque vecteur présentant des redondances, doit être divisé équitablement entre ces dernières, ceci permet également de diviser les pertes sur les interrupteurs correspondants
- Choisir le sens de rotation d'application des vecteurs dans chaque région et chaque secteur, en suivant les flèches indiquée dans la figure 3.6. Ceci permet d'avoir une seule commutation lors du passage d'une région à l'autre et d'un secteur à l'autre.

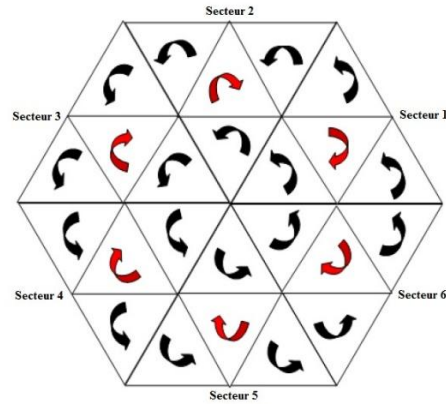


Figure 3. 6 : sens d'application des vecteurs

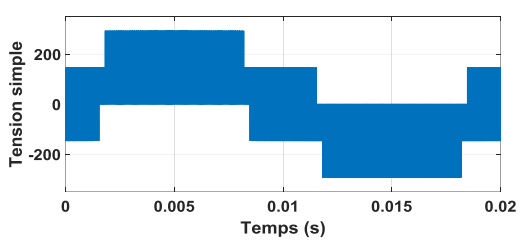
Le tableau 3.4 résume la succession des états pendant une demi-période, de modulation dans le secteur 1. Pour l'autre demi-période, ils sont appliqués dans l'ordre inverse. La représentation complète des états dans les autres secteurs est représentée dans [8,13].

Tableau 3. 4 : séquences des états de l'onduleur à 3 niveaux dans le secteur 1

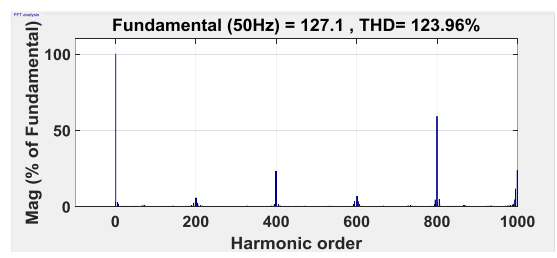
| Secteur | Région 1 | | | | | | | Région 2 | | | | | Région 3 | | | | Région 4 | | | |
|---------|----------|---|---|---|---|---|---|----------|---|---|---|---|----------|---|---|---|----------|---|---|---|
| 1 | N | O | O | O | P | P | P | O | O | P | P | P | O | P | P | P | O | P | P | P |
| | N | N | O | O | O | P | P | N | O | O | O | P | N | N | O | O | O | O | P | P |
| | N | N | N | O | O | O | P | N | N | N | O | O | N | N | N | O | N | N | N | O |

b) Simulation numérique de l'onduleur NPC

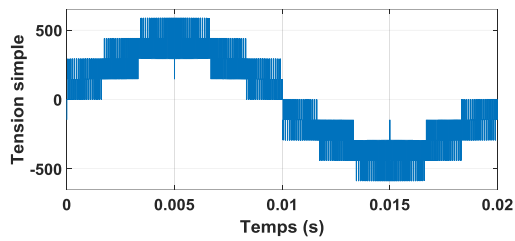
Une simulation de l'onduleur NPC a été effectuée sous Matlab/Simulink en utilisant un modèle Sim-Power. La tension de sortie est de fréquence égale 50 Hz. La tension $V_{DC} = 220 V$, de plus, une charge RL dont les paramètres sont $R = 60 \Omega$ et $L = 10 mH$ est utilisée, la fréquence de commutation étant 10 KHz.



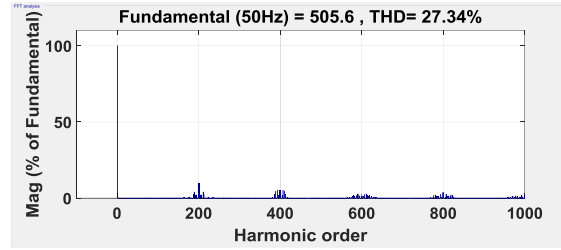
(a)



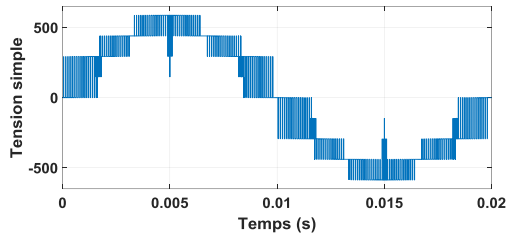
(b)



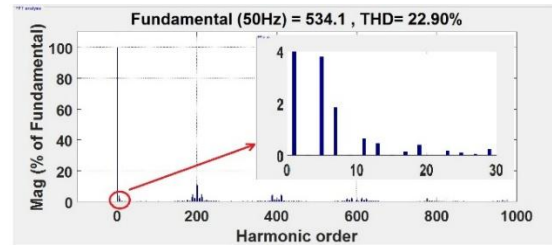
(c)



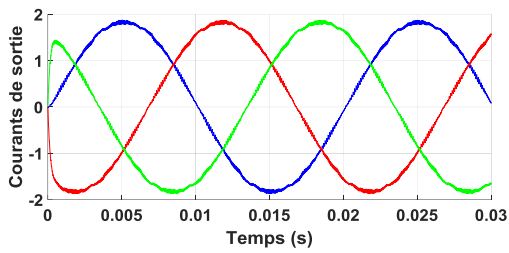
(d)



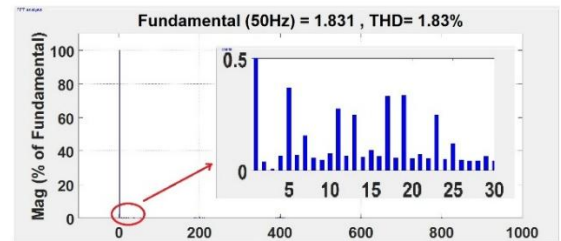
(e)



(f)

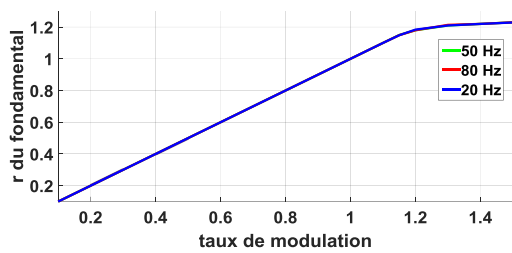


(g)

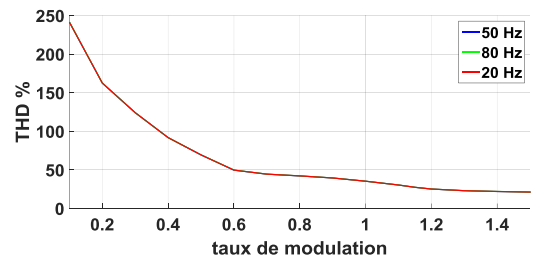


(h)

Figure 3. 7 : (a) et (b) tension de sortie et son spectre d'harmoniques $r = 0.3$, (c) et (d) $r = 1.15$ (e) et (f) $r = 1.3$ (g) et (h) courants de sortie et son spectre d'harmoniques pour $r = 1$



(a)



(b)

Figure 3. 8 : (a) courbe de réglage (b) variation de THD en fonction du taux de modulation

Les figures présentant les tensions simples de sortie montrent qu'elles suivent leurs références sauf pour le cas de la figure 3.7.e, alors que les figures illustrant leurs harmoniques, font apparaître que ces dernières se ressemblent autour de la fréquence de commutation et de ses multiples.

La figure 3.7.b montre que pour $r = 0.3$, la tension de sortie présente beaucoup plus d'harmonique (THD) par rapport au cas de $r = 1.15$ et $r = 1.3$ (figures 3.7.d et 3.7.f respectivement). En outre, pour $r = 1.3$ la tension de sortie présente des harmoniques de faibles fréquences qui sont dues à la sur-modulation (vecteur de référence à l'extérieur de l'hexagone).

La figure 3.8.b confirme la capacité de la SVM à générer des courants de sortie sinusoïdaux présentant un faible THD.

La courbe de réglage (figure 3.8.a) montre que le fondamental de la tension simple de sortie en valeur relative à $\frac{U_{pn}}{2} = V_{DC}$ augmente linéairement avec l'augmentation du taux de modulation jusqu'au $r = 1.15$ où le vecteur de référence sort de l'hexagone délimité par les sommets des secteurs. On peut tirer cette valeur de r à partir de la figure 3.9 comme suit :

$$V_{ref} = r \cdot V_{DC} = 2 \cdot \frac{V_{DC}}{\sqrt{3}} \Rightarrow r = \frac{2}{\sqrt{3}} = 1.15 \quad (3.7)$$

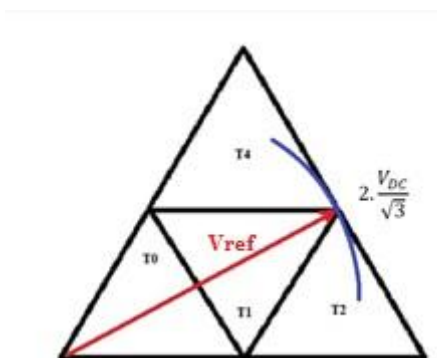


Figure 3. 9 : cas de la sur-modulation

c) Problème d'équilibrage du point milieu du bus continu

La liaison de l'une des tensions de sortie au point milieu o provoque le déséquilibre du point neutre à cause de la charge ou la décharge des capacités de filtrage [8,9], ceci affecte les tensions de sortie en causant des distorsions supplémentaires. Ce problème a été largement discuté et différentes solutions ont été proposées dans [15,16,17,18,19].

L'une des solutions proposées consiste à maintenir le courant du point neutre nul durant la période de commutation T_s . Ceci peut être effectué en utilisant correctement les deux vecteurs redondants appartenant aux PV [20] par la division du temps d'application de ce dernier équitablement entre ces deux vecteurs car l'un d'eux génère un courant i_o positif

tandis que l'autre génère i_o négatif ce qui permet, en combinant les deux, de maintenir le courant moyen durant T_s nul. Cependant, le problème du déséquilibre subsiste dans les régions utilisant des VM car ceux-ci ne possèdent pas de redondances. La NTV-SVM permet de remédier à ce problème quel que soit le taux de modulation en utilisant les trois vecteurs virtuels les plus proches de la tension de référence. Elle est basée sur le concept expliqué précédemment concernant les PV à l'instar de remplacer les VM par un nouveau groupe virtuel soit VM1, qui se constitue d'une combinaison des vecteurs appartenant aux trois groupes précédents. La création de ce groupe nécessite la re-division des secteurs en cinq régions au lieu de quatre comme le montre la figure 3.10. Pour le groupe VN les tensions sont connectées au point milieu seulement dans le cas du vecteur [000] où le problème du déséquilibre n'apparaît pas car le courant i_o créé par une phase dans ce cas est compensé par les deux autres phases.

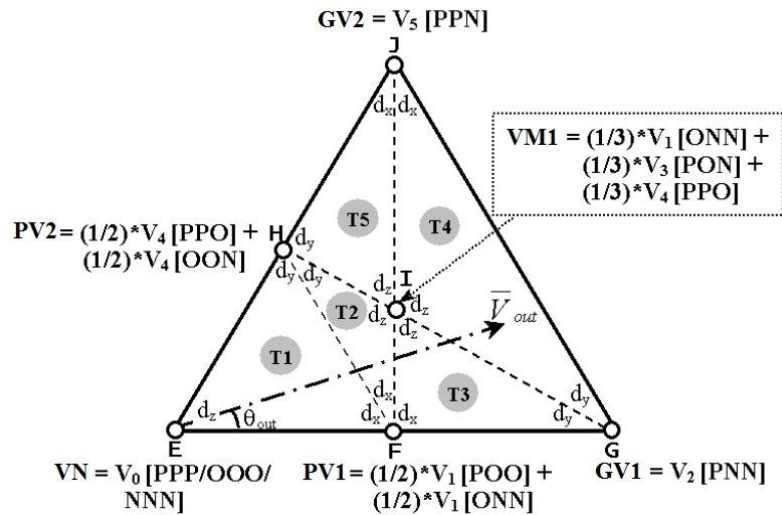


Figure 3. 10 : régions et vecteurs virtuels du secteur 1

Le tableau 3.5 [8] montre les valeurs de i_o en fonction des PV et des VM.

Tableau 3. 5 : courant du point neutre en fonction des PV et VM

| PV positifs | i_o | PV négatifs | i_o | VM | i_o |
|-------------|-------|-------------|--------|-----|-------|
| ONN | i_a | POO | $-i_a$ | PON | i_b |
| PPO | i_c | OON | $-i_c$ | OPN | i_a |
| NON | i_b | OPO | $-i_b$ | NPO | i_c |
| OPP | i_a | NOO | $-i_a$ | NOP | i_b |
| NNO | i_c | OOP | $-i_c$ | ONP | i_a |
| POP | i_b | ONO | $-i_b$ | PNO | i_c |

Prenons un exemple de calcul du courant du point neutre dans le secteur 1:

- **PV1** : on applique [POO] pendant $\frac{1}{2}t_{PV1}$, et [ONN] pendant $\frac{1}{2}t_{PV1}$

donc :

$$i_o = \frac{1}{t_{PV1}} \left[\frac{1}{2} t_{PV1} * (-i_a + i_a) \right] = 0 \quad (3.8)$$

- **VM1** : on applique chacun des vecteurs [ONN], [PON] et [PPO] pendant $\frac{1}{3}t_{MV}$

donc :

$$i_o = \frac{1}{t_{VM}} \left[\frac{1}{3} t_{MV} * (i_a + i_b + i_c) \right] = 0 \quad (3.9)$$

Le choix de combinaisons des vecteur PV_i et VM_i (i allant de 1 à 6) dans tous les secteurs, pour avoir un courant du neutre nul est montré dans le tableau 3.6 [8].

Tableau 3. 6 : combinaisons des vecteurs pour la NTV

| Combinaisons pour PV _i | | | Combinaisons pour VM _i | | | |
|-----------------------------------|--------------|--------------|-----------------------------------|-------------|-------------|-------------|
| PV _i | $i_o = +i_x$ | $i_o = -i_x$ | VM _i | $i_o = i_a$ | $i_o = i_b$ | $i_o = i_c$ |
| PV1 | ONN | POO | VM1 | ONN | PON | PPO |
| PV2 | PPO | OON | VM2 | OPN | NON | PPO |
| PV3 | NON | OPO | VM3 | OPP | NON | NPO |
| PV4 | OPP | NOO | VM4 | OPP | NOP | NNO |
| PV5 | NNO | OOP | VM5 | ONP | POP | NNO |
| PV6 | POP | ONO | VM6 | ONN | POP | PNO |

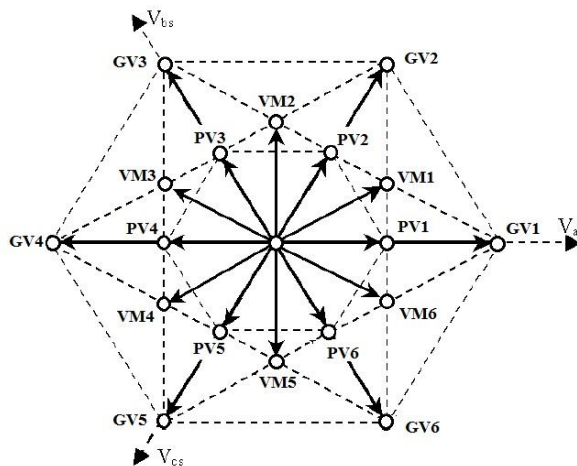


Figure 3. 11 : diagramme vectoriel pour la NTV-SVM

L'étape suivante pour la modulation NTV-SVM, consiste à calculer les rapports cycliques, les durées d'application des vecteurs, puis la séquence de commutation.

La manière de calculer les rapports cycliques est similaire à celle utilisée pour la SVM, ainsi les rapports cycliques pour la NTV-SVM dans toutes les régions sont présentés dans le tableau 3.7.

Pour l'application de la NTV-SVM sur l'I3MC, la variation de la tension du bus continu doit être prise en compte, donc :

$$\begin{cases} m_v = \frac{2}{\sqrt{3}} r \frac{\cos\left(\frac{\pi}{6} - \theta_{in}\right)}{\cos(\varphi_{in})} \\ r = \frac{|V_{ref}|}{|V_{in}|} \text{ et } 0 < \theta_{out} \leq \frac{\pi}{3} \end{cases} \quad (3.12)$$

Les séquences de commutations dans toutes les régions et tous les secteurs sont présentées en détail dans [8].

Pour le calcul des durées d'application des vecteurs, prenons un exemple de la région 2 dans le secteur 1.

En respectant les règles expliquées dans la section 3.2.2.a, les vecteurs PPO, POO, PON, OON et ONN seront appliqués dans cet ordre pendant la demi-période $T_s/2$ et dans l'ordre inverse dans l'autre demi période. De plus, en se basant sur la figure 3.10 et le tableau 3.6, on calculera les temps d'application des vecteur pendant une demi période de commutation comme il est montré dans l'équation 3.10.

Tableau 3.7 : rapports cycliques pour la NTV-SVM

| Région | d_x | d_y | d_z |
|--------|--|--------------------------------------|-----------------|
| T1 | $m_v(\sqrt{3} \cos \theta_{out} - \sin \theta_{out})$ | $2m_v \sin \theta_{out}$ | $1 - d_x - d_y$ |
| T2 | $2 - m_v(\sqrt{3} \cos \theta_{out} + 3 \sin \theta_{out})$ | $2 - 2\sqrt{3}m_v \cos \theta_{out}$ | |
| T3 | $2 - m_v(\sqrt{3} \cos \theta_{out} + 3 \sin \theta_{out})$ | $\sqrt{3}m_v \cos \theta_{out} - 1$ | |
| T4 | $0.5m_v(\sqrt{3} \cos \theta_{out} + 3 \sin \theta_{out}) - 1$ | $\sqrt{3}m_v \cos \theta_{out} - 1$ | |
| T5 | $0.5m_v(\sqrt{3} \cos \theta_{out} + 3 \sin \theta_{out}) - 1$ | $2 - 2\sqrt{3}m_v \cos \theta_{out}$ | |

$$\left\{ \begin{array}{l} t[PPO] = \left(\frac{1}{2}d_y + \frac{1}{3}d_z\right)T_s/2 \\ t[POO] = \left(\frac{1}{2}d_x\right)T_s/2 \\ t[PON] = \left(\frac{1}{3}d_z\right)T_s/2 \\ t[OON] = \left(\frac{1}{2}d_y\right)T_s/2 \\ t[ONN] = \left(\frac{1}{2}d_x + \frac{1}{3}d_z\right)T_s/2 \end{array} \right. \quad (3.10)$$

$$\text{De sorte que :} \quad \sum t[V_x] = (d_x + d_y + d_z)\frac{T_s}{2} = T_s/2 \quad (3.11)$$

3.2.3. Synchronisation entre les deux étages

Comme l'IMC, la synchronisation entre l'étage redresseur et l'étage onduleur est indispensable afin de générer les courants d'entrée et les tensions de sortie dans l'ordre correct [8,9]. En effet, pour réaliser cette synchronisation, une combinaison entre les séquences de commutation du redresseur et celles de l'onduleur doit être choisie uniformément pendant la période de commutation, de telle sorte que les vecteurs appliqués pendant $T_s/2$ dans le cas de l'onduleur seul, seront appliqués pendant $d'_\gamma T_s$ pour l'I3MC, ensuite, pendant $d'_\delta T_s$ ils seront appliqués dans l'ordre inverse.

La figure 3.12 résume un exemple de synchronisation dans le cas où le vecteur courant de référence I_{ref} balaie le secteur 1 du redresseur alors que le vecteur de tension de référence V_{ref} se situe dans la région 2 du secteur 1 de l'onduleur. Les durées d'application des vecteurs sont calculées par l'équation 3.12.

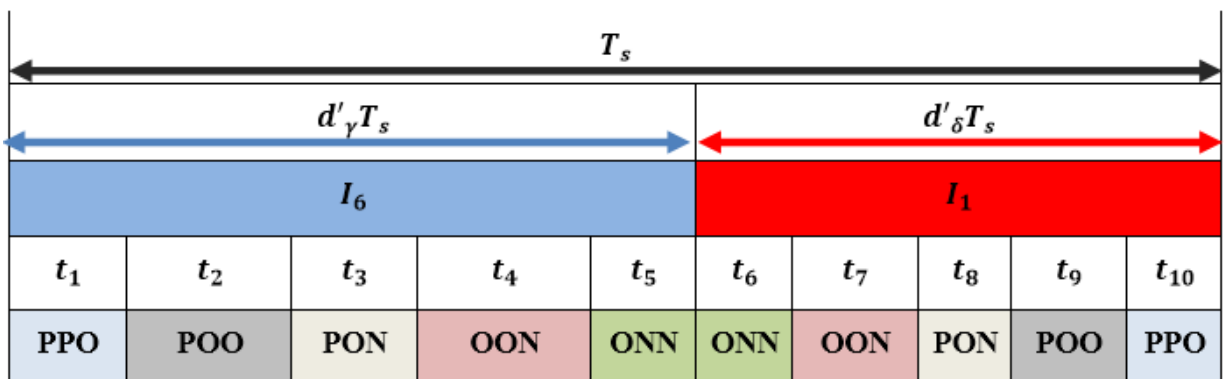
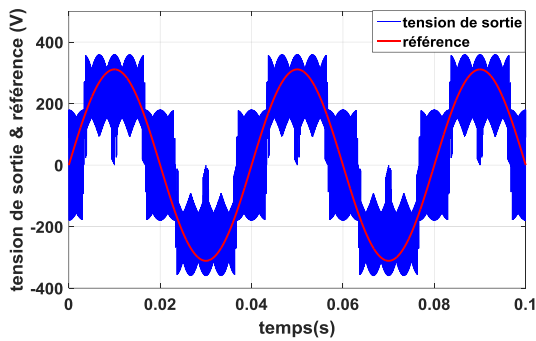


Figure 3. 12 : synchronisation entre l'étage redresseur et l'étage onduleur

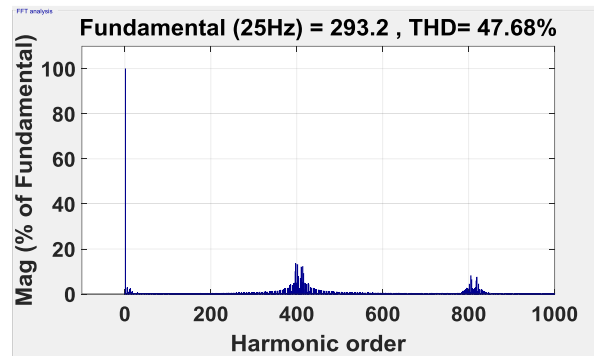
$$\left\{ \begin{array}{l} t_1 = \left(\frac{1}{2}d_y + \frac{1}{3}d_z\right) d'_{\gamma} T_s \\ t_2 = \left(\frac{1}{2}d_x\right) d'_{\gamma} T_s \\ t_3 = \left(\frac{1}{3}d_z\right) d'_{\gamma} T_s \\ t_4 = \left(\frac{1}{2}d_y\right) d'_{\gamma} T_s \\ t_5 = \left(\frac{1}{2}d_x + \frac{1}{3}d_z\right) d'_{\gamma} T_s \end{array} \right. \quad \left\{ \begin{array}{l} t_6 = \left(\frac{1}{2}d_y + \frac{1}{3}d_z\right) d'_{\delta} T_s \\ t_7 = \left(\frac{1}{2}d_x\right) d'_{\delta} T_s \\ t_8 = \left(\frac{1}{3}d_z\right) d'_{\delta} T_s \\ t_9 = \left(\frac{1}{2}d_y\right) d'_{\delta} T_s \\ t_{10} = \left(\frac{1}{2}d_x + \frac{1}{3}d_z\right) d'_{\delta} T_s \end{array} \right. \quad (3.12)$$

3.2.4. Simulation numérique

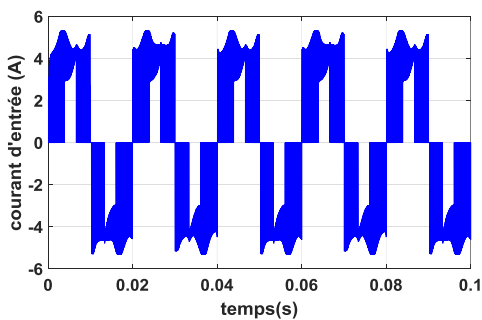
Les figures 3.13, 3.14 et 3.15 montrent une simulation de l'13MC qui a été faite sur Matlab/Simulink en utilisant un modèle Sim-power afin de simuler l'effet réel de la commande, pour une tension d'entrée de 220/380 à 50 Hz de fréquence, et pour un filtre d'entrée de 3 mH et 18 µF et une charge RL de paramètres R=60 Ω et L=10 mH. La fréquence de commutation étant 10 KHz.



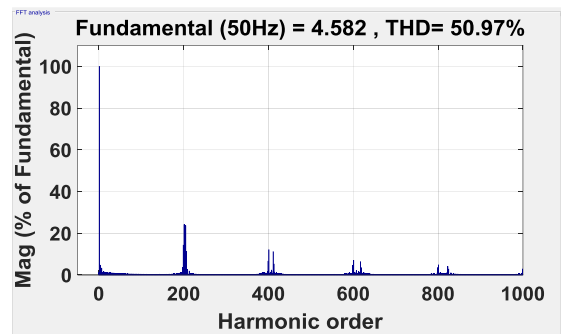
(a)



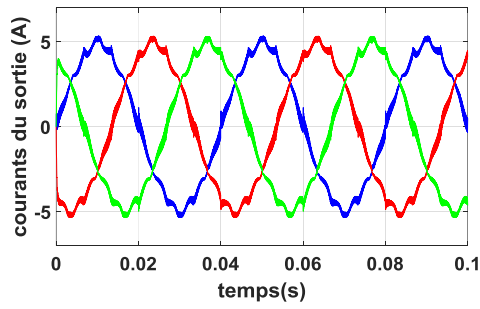
(b)



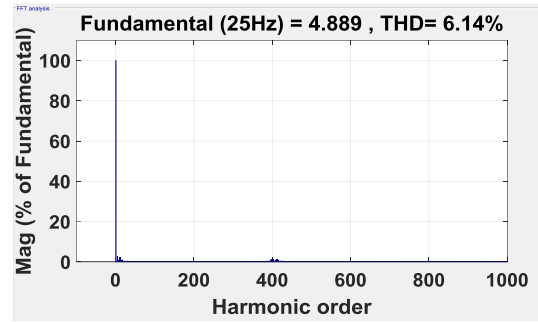
(c)



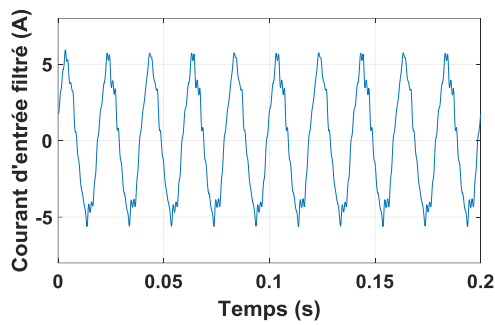
(d)



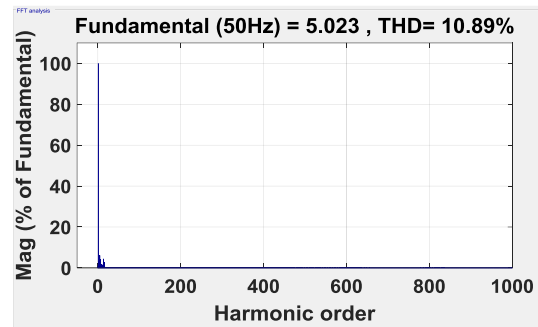
(e)



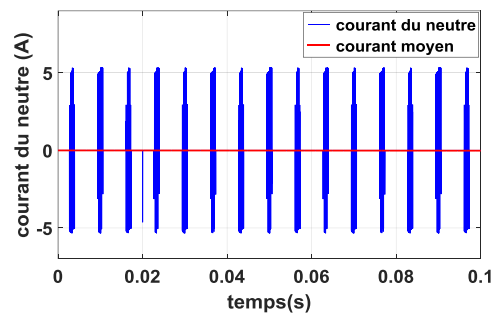
(f)



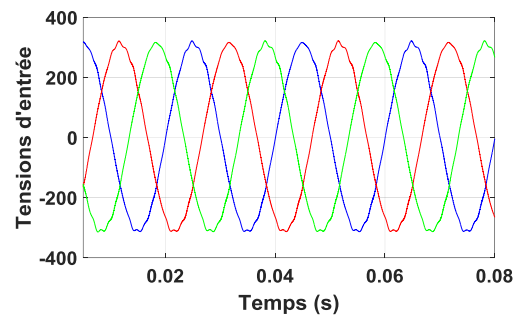
(g)



(h)

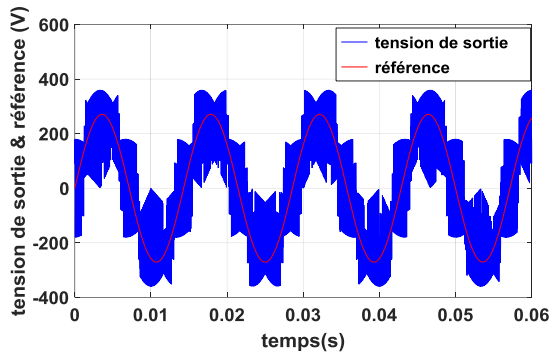


(i)

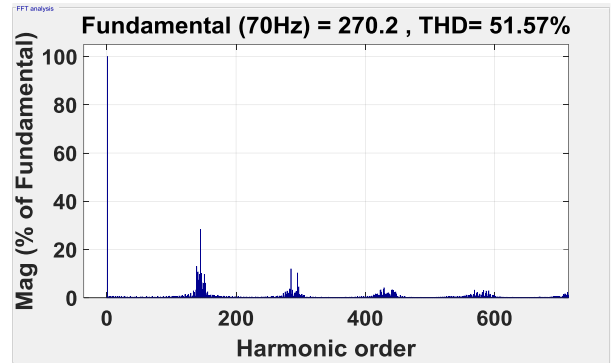


(j)

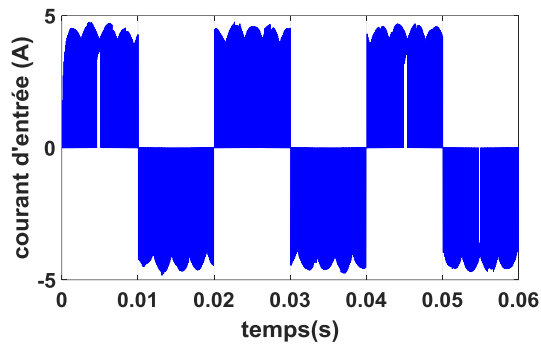
Figure 3. 13 : simulation de l'I3MC pour $f_r = 25$ Hz et $r = 1$ (a) et (b) tension de sortie et son spectre d'harmoniques (c) et (d) courant d'entrée non filtré et son spectre d'harmoniques (e) et (f) courants de sortie et leurs spectre d'harmoniques (g) et (h) courant d'entrée filtré et son spectre d'harmoniques (i) courant du neutre (j) tensions d'entrée



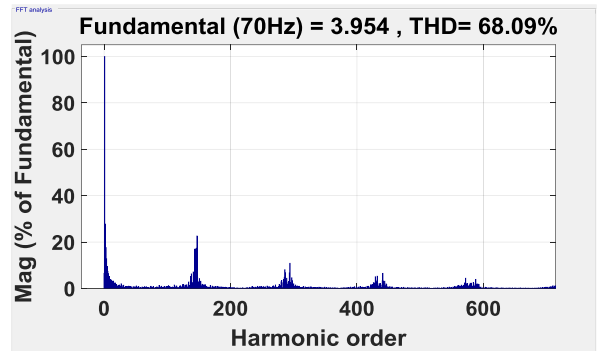
(a)



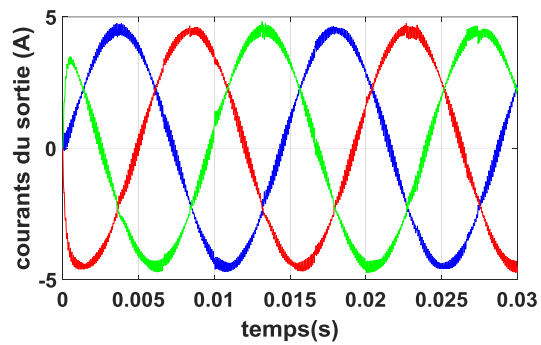
(b)



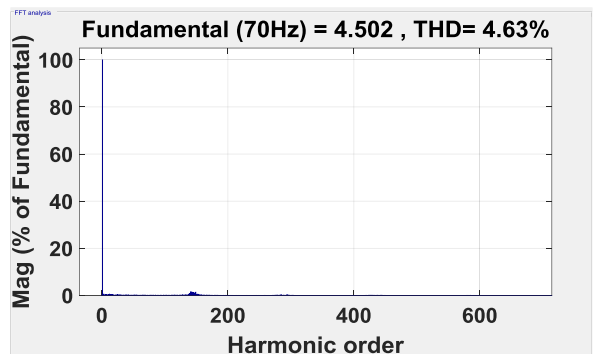
(c)



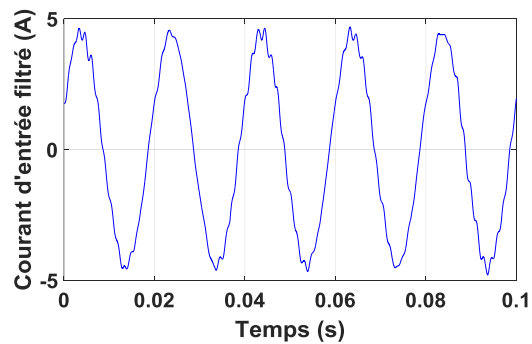
(d)



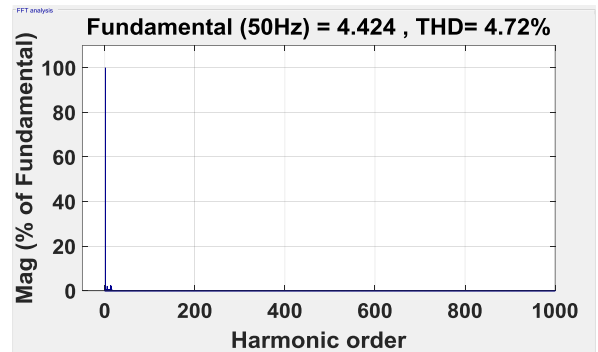
(e)



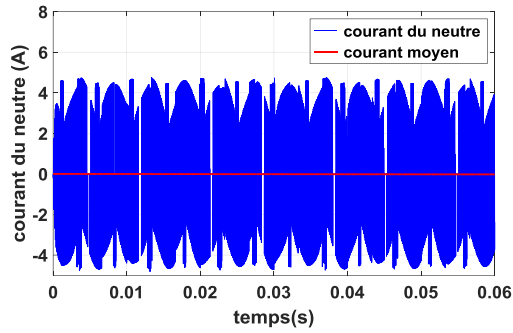
(f)



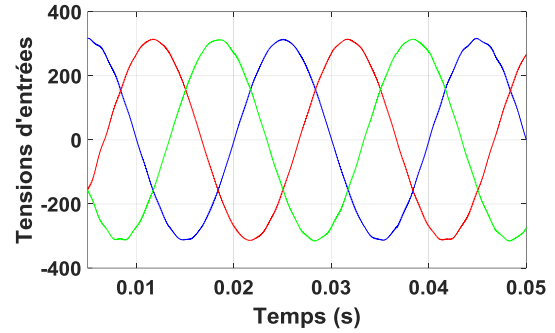
(g)



(h)

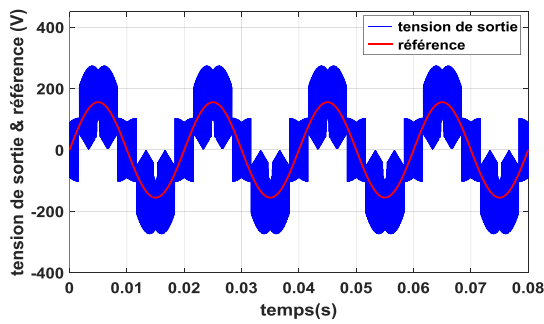


(i)

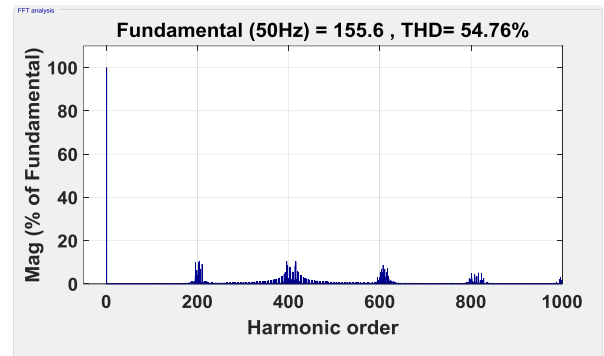


(j)

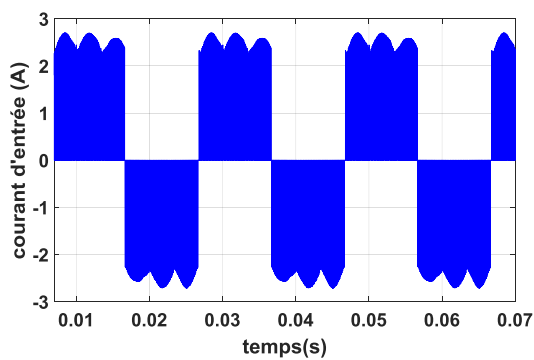
Figure 3. 14 : simulation de l'I3MC pour $f_r = 70$ Hz et $r = 0.87$ (a) et (b) tension de sortie et son spectre d'harmoniques (c) et (d) courant d'entrée non filtré et son spectre d'harmoniques (e) et (f) courants de sortie et leur spectre d'harmoniques (g) et (h) courant d'entrée filtré et son spectre d'harmoniques (i) courant du neutre (f) tensions d'entrée



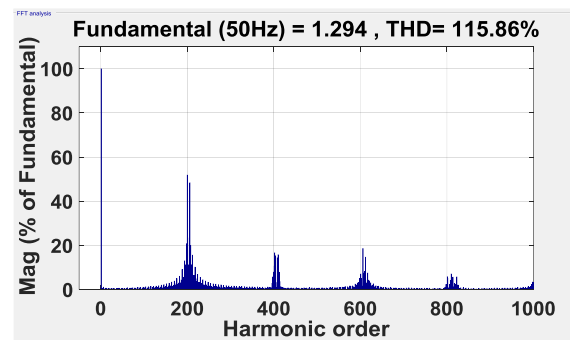
(a)



(b)



(c)



(d)

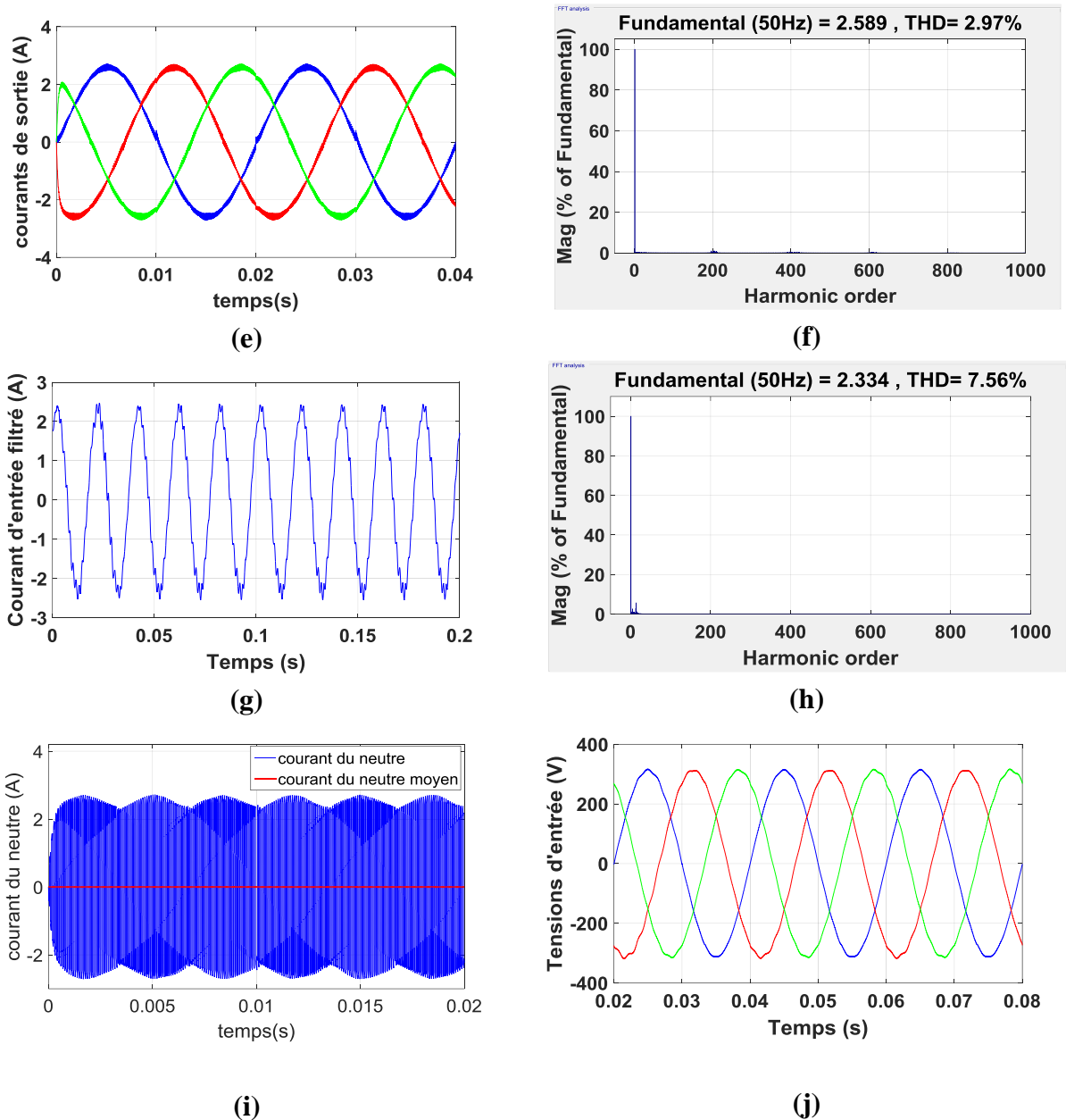


Figure 3. 15 : simulation de l’I3MC pour $f_r = 25$ Hz et $r = 0.5$, (a) et (b) tension de sortie et son spectre d’harmonique (c) et (d) courant d’entrée non filtré et son spectre d’harmoniques (e) et (f) courants de sortie et leur spectre d’harmoniques (g) et (h) courant d’entrée filtré et son spectre d’harmonique (i) courant du neutre (f) tension d’entrée

Les tensions de sortie suivent leurs références sauf dans le cas de la figure 3.13 qui présente un cas de sur modulation ($r = 1$) où la tension de référence sort de l’hexagone ce qui induit des harmoniques de basses fréquences (figures 3.13.b), les courants d’entrées après le filtre ((c) et (d)) sont distordus par rapport à ceux filtrés ((g) et (h)) et ils ont des formes d’onde presque sinusoïdales. Les harmoniques se ressemblent autour de la fréquence de la commutation et de ses multiples. Les courants de sorties ont des formes sinusoïdales validant

la capacité de la SVM de générer ces formes d'onde, de plus le courant neutre (i) est maintenu nul en moyenne grâce à l'application de la technique de la NTV-SVM.

La figure 3.16 présente la courbe de réglage et la variation du THD pour les fréquences de sortie de 50, 70 et 25 Hz.

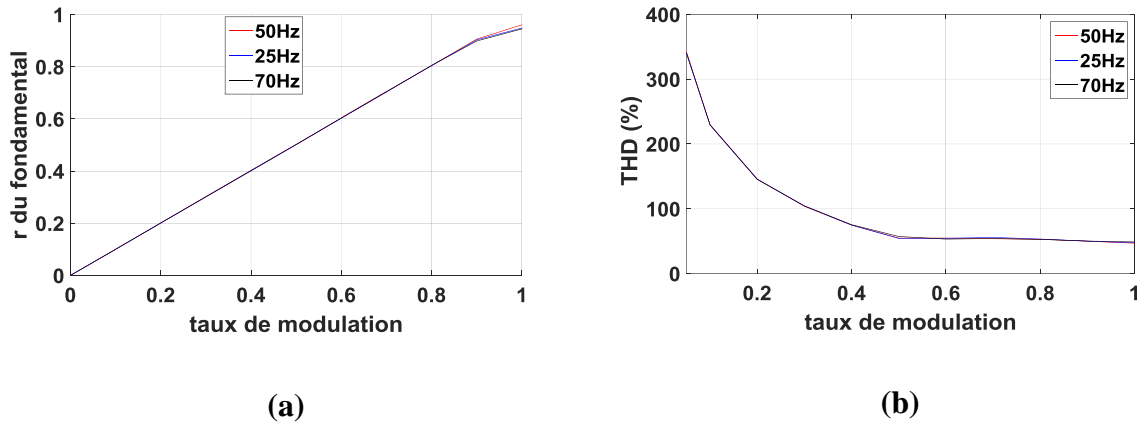


Figure 3. 16 : (a) courbe de réglage (b) variation de THD en fonction du taux de modulation

La courbe de réglage montre que le taux maximal de régulation est 0.87, car au-delà de cette valeur le fondamental de la tension de sortie suit la référence, sinon la tension de sortie n'est plus réglable.

Le THD diminue d'autant plus que l'on augmente le taux de modulation (figure 3.16.b), car pour des petits r , la durée d'application des petits vecteurs et moyens vecteurs (PV_i et MV_i) augmente, sachant que ceux-ci contiennent des vecteurs connectant les tensions de sortie au neutre du filtre d'entrée.

3.2.5. Comparaison entre l'onduleur à deux niveaux et l'onduleur à trois niveaux et entre l'IMC et l'I3MC

La figure 3.17.a présente une comparaison entre la variation du THD entre l'onduleur à deux niveaux et celui à trois niveaux tandis que la figure 3.17.b la montre entre la variation du THD de l'IMC et l'I3MC.

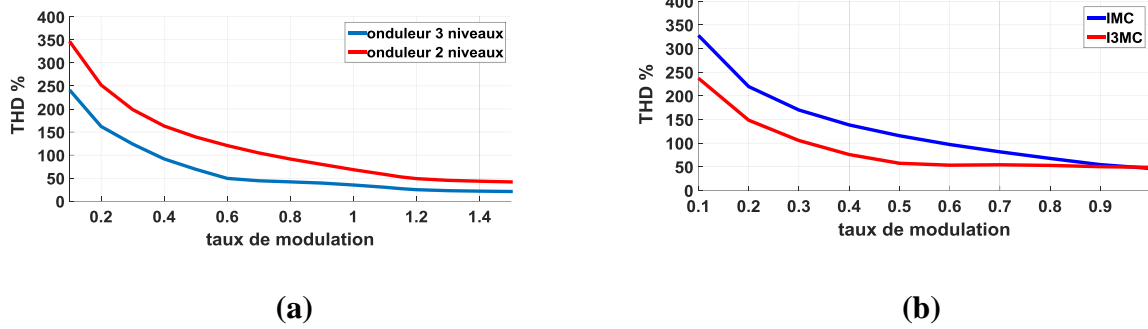


Figure 3. 17 : comparaison de la variation du THD (a) entre onduleurs (b) entre convertisseurs matriciels

Pour les deux, cas il est clair que les formes d'ondes des signaux synthétisés avec les convertisseurs trois niveaux sont moins distordues que celles synthétisées avec des convertisseurs deux niveaux, d'où l'intérêt d'augmenter le nombre de niveaux.

3.3. Conclusion

Ce chapitre a été abordé par une introduction sur l'intérêt des convertisseurs trois niveaux, ensuite la topologie de l'onduleur de structure NPC qui a été présentée en détaillant sa modulation SVM pour aboutir à une brève simulation de cette dernière.

La connexion des tensions de sortie au point neutre fait surgir le problème de l'équilibrage du point neutre dont une solution basée sur la technique NTV-SVM a été choisie et expliquée pour remédier à ce problème.

Afin de synthétiser les tensions de sortie et les courants d'entrées dans l'ordre correct une synchronisation est indispensable entre l'étage redresseur et l'étage onduleur. Celle-ci a été présentée en montrant la manière de calculer les durées d'applications des vecteurs dans ce cas.

Avant d'achever ce chapitre, une simulation de l'I3MC a été présentée pour différents taux de modulations, terminée par la représentation de la courbe de réglage qui a montré que ce taux ne peut pas dépasser 0.87.

Finalement, afin de faire apparaître l'avantage des convertisseurs à trois niveaux, une comparaison entre la variation du THD en fonction du taux de modulation, entre les convertisseurs à deux niveaux et ceux à trois niveaux a été présentée. Cette dernière a confirmé l'intérêt d'augmenter les niveaux.

Chapitre 4 :

STM32F4-Discovery

4. STM32F4-Discovery

4.1. Introduction

La commande moderne des convertisseurs de puissance s'appuie sur des solutions numériques qui ne cessent de se développer depuis leur introduction au marché.

Ces solutions peuvent être divisées en trois familles : des solutions numériques logicielles représentées par les microcontrôleurs ou les contrôleurs à base de DSP, des solutions numériques matérielles telles que les FPGA ou des solutions hybrides combinant les deux. Le choix de la solution appropriée à la commande de ces convertisseurs réside dans sa précision de contrôle, sa fiabilité de fonctionnement, ses capacités de calcul, la facilité d'y implémenter l'algorithme et particulièrement dans la précision des mesures fournies par les convertisseurs analogique/numérique des outils de programmations, notamment par rapport à leur résolution.

Dans notre étude, on va utiliser l'une des solutions numériques logicielles qui est le microcontrôleur STM32F407VG appartenant à la famille STM32 de ST Microelectronics.

Un aperçu sur la STM32F4-Discovery, suivi d'une description générale de ses caractéristiques est présenté dans l'ANNEXE 2.

Ce chapitre est abordé par une description détaillée des périphériques utilisés pendant notre étude va être présentée.

Ensuite, on va décrire l'interface d'IDE Système Workbench destiné à la programmation de la STM32F4. Puis une explication brève d'un exemple d'utilisation de la Standard Peripheral Library dans la programmation de cette carte va être fournie.

Finalement, les avantages de la STM32F4-Discovery par rapport à notre étude expérimentale seront mentionnés pour justifier le choix de cette carte.

4.2. Interruptions

Lors d'une interruption, le processeur sauve tout ou une partie de son état interne, et exécute ensuite une routine d'interruption. Une fois la routine est terminée, une instruction de

retour d'interruption fait repartir le processeur à l'endroit où il avait été interrompu. La figure 4.1 schématise le principe d'interruption.

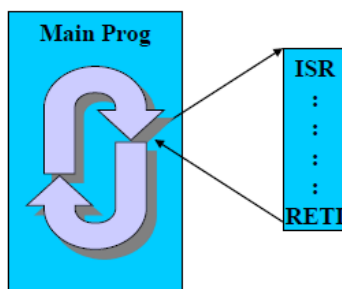


Figure 4. 1 : schéma du principe d'interruption

Une telle situation est initiée par un signal électrique appelé demande d'interruption. Un bloc spécial de matériel qui est capable de recevoir ce signal est intégré dans le microcontrôleur. Il est appelé contrôleur d'interruption (Interrupt Request Handler : IRQ) [22,23,24].

Dans les microcontrôleurs de la série STM32F4xx, le contrôleur d'interruption est appelé contrôleur d'interruption vectoriel imbriqué (NVIC) [23]. Un schéma simplifié pour le traitement des signaux de demande d'interruptions est représenté dans la figure 4.2.a. La figure 4.2.b présente un exemple de demande d'interruption par le Timer5 (temporisateur 5) de la *STM32-Discovery*.

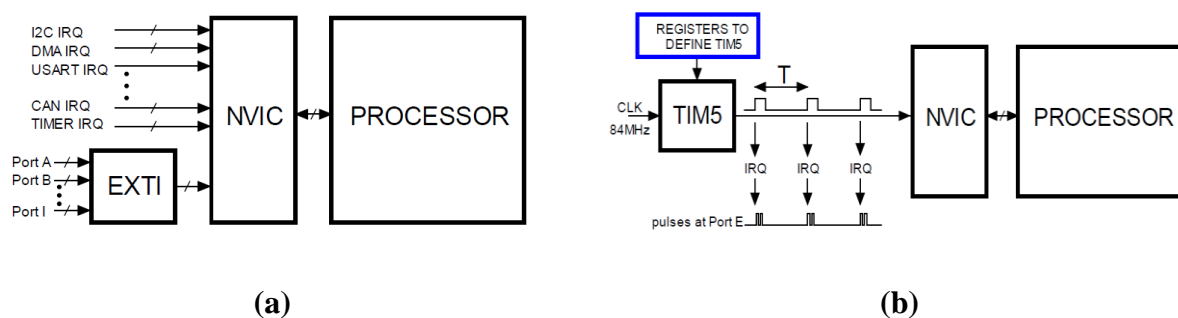


Figure 4. 2 : (a) schéma simplifié pour le traitement des signaux de demande d'interruption pour STM32F4xx (b) exemple de demande d'interruption par le Timer 5 (IRQ) au début de la période

Lors de la génération d'une interruption, un flag (drapeau) apparaît. Ce dernier peut être utilisé pour donner l'ordre au processeur d'exécuter la tâche spécifiée dans l'IRQHandler.

- **Priorités**

Le Cortex-M possède un registre de priorité sur 8 bits pour chaque interruption : 255 niveaux de priorité divisé en deux parties [24]:

- **groupe de priorité** : détermine si une interruption peut interrompre une interruption courante
- **sous-priorité** : détermine qui s'exécutera en premier si deux interruptions du même groupe arrivent en même temps

L'interruption la plus prioritaire possède le niveau le plus bas.

- **utiliser une interruption**

Pour utiliser une interruption dans la *STM32F4-Discovery*, les étapes suivantes doivent être effectuées :

- la fonction d'interruption doit être préparée
- le NVIC du contrôleur d'interruption doit être initialisé et activé
- le groupe de priorité et la sous-priorité doivent être spécifiés

4.3. Périphériques utilisés dans notre travail

L'implémentation de la commande SVM de l'IMC et de l'I3MC à travers la STM32F4 est basée essentiellement sur deux de ses périphériques qui sont les ADCs (Analog to Digital Converter) et les Timers.

L'équation 2.10 montre que la connaissance de l'angle θ des tensions d'entrée est nécessaire pour le calcul des rapports cycliques. Pour avoir sa valeur, une conversion analogique digitale des tensions d'entrées (effectuée par l'ADC) est nécessaire (figure 4.3).

Les Timers aussi jouent un rôle primordial dans la génération des sorties PWM nécessaires pour le pilotage des composants de puissance du convertisseur (figure 4.3).

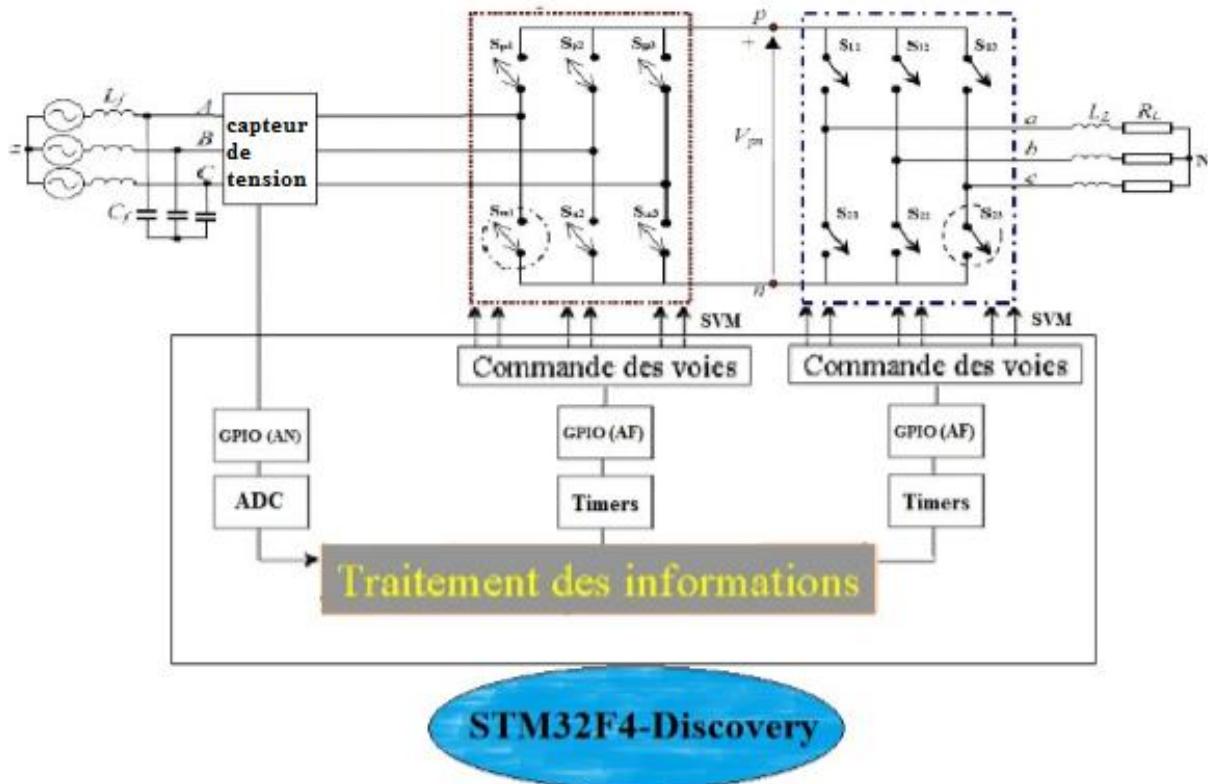


Figure 4. 3 : schéma illustratif de la commande de l'IMC par la STM32F4

4.3.1. ADC

Les microcontrôleurs STM32 ont l'un des ADCs les plus avancés [25,26]. Trois blocs ADCs de 12 bits sont disponibles dans la STM32. Le temps de conversion pour chaque bloc ADC est d'environ $1\mu\text{s}$. Un schéma de principe simplifié pour un bloc ADC est représenté dans la figure 4.4.

Les entrées analogiques de l'ADC sont les broches d'E/S du microcontrôleur. Il y a 16 broches disponibles pour l'entrée des signaux analogiques permettant d'effectuer 16 conversions consécutives pour chaque ADC. De plus, le multiplexeur (Analog Mux) abrite trois entrées supplémentaires pour permettre la mesure de la température, de la puissance et des lignes de référence de la puce. L'ADC écrit le résultat de la conversion dans un registre de données régulier (ADCx_DR) où x représente l'indice de l'ADC utilisé. A la fin de chaque conversion, un flag est élevé (EOC : End Of Conversion). Celui-ci peut être utilisé pour exécuter d'autres tâches nécessitant le résultat de la conversion.

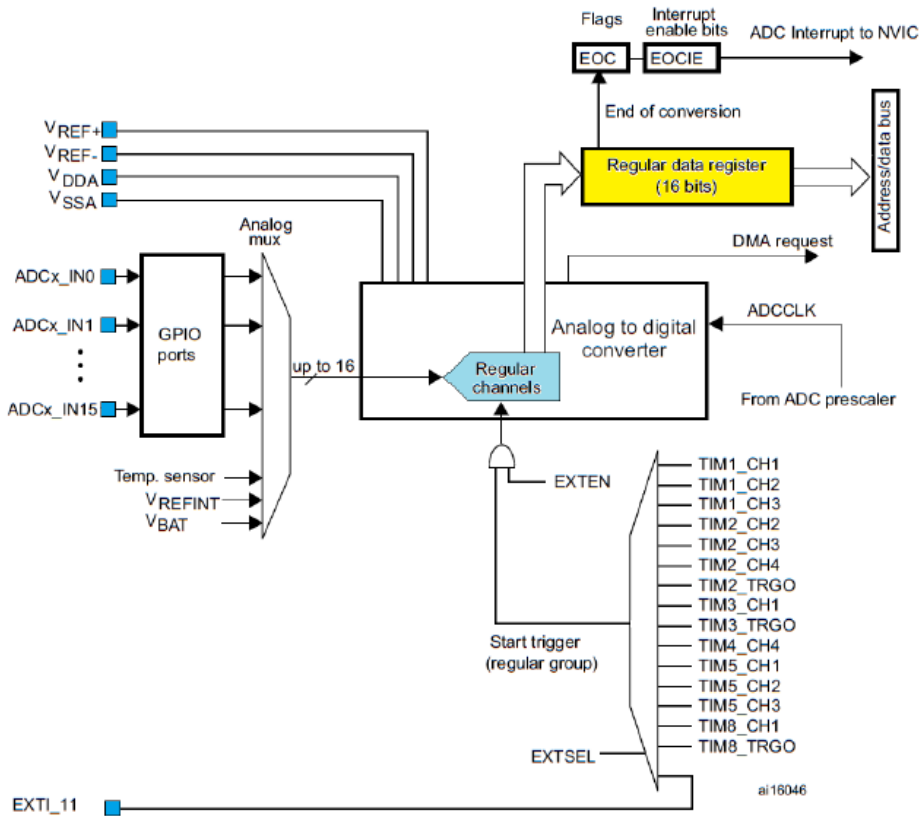


Figure 4. 4: block diagramme d'un ADC

4.3.1.1. Résolution de l'ADC

La résolution de l'ADC joue un rôle très important dans la précision des conversions, car sa valeur détermine le degré de ressemblance entre le signal analogique original et le signal numérique converti. La figure 4.5 montre que le signal converti avec une résolution de 16 bits est plus précis par rapport à celui converti avec une résolution de 3 bits.

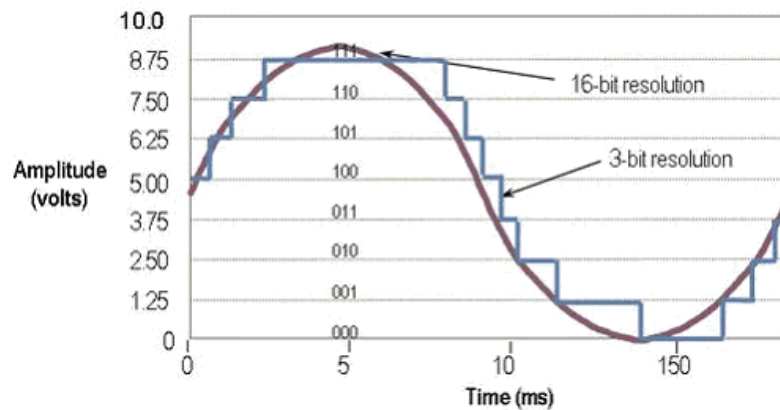


Figure 4. 5 : différence entre un ADC de 16 bits et un ADC de 3 bits

4.3.1.2. Modes de l'ADC

Il existe 3 modes de conversion pour les ADCs de la STM32F4 [26].

- Mode indépendant (Independent): dans ce mode un seul ADC est utilisé (figure 4.6.a)
- Mode duel (Dual) : dans ce mode deux ADCs sont utilisés simultanément (ADC1 et ADC2) (figure 4.6.b)
- Mode multiple (Multiple) : les 3 ADCs sont utilisés. Cependant l'ADC3 n'est pas synchronisé avec les deux autres ADCs.

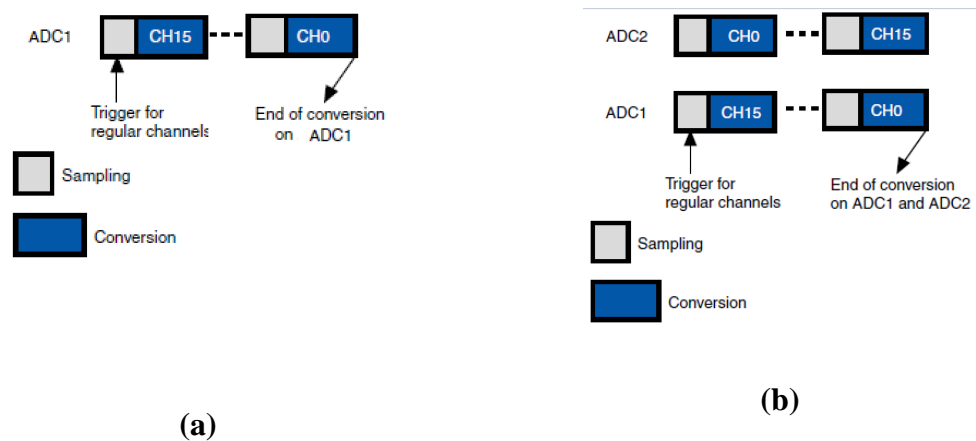


Figure 4. 6 : modes de l'ADC (a) mode indépendant (b) mode duel

De plus pour chacun des modes il existe plusieurs configurations [26] dont on cite la configuration utilisée dans notre étude : *un seul canal, une seule conversion* (figure 4.7).

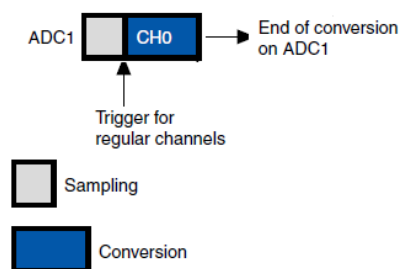


Figure 4. 7 : configuration : un seul canal, une seule conversion

4.3.2. Timers

Parmi les rôles du Timer :

- Génération d'événement de période fixe

- Compter les signaux et les événements externes
- Générer des signaux PWM (Pulse Width Modulation)

La STM32F4-Discovery abrite 14 Timers dont ils sont présentés dans le tableau 4.4 selon leurs types. Le tableau 4.5 présente les fonctionnalités disponibles pour chaque type de Timer [23].

Il faut noter que tous les Timers de la STM32F4-Discovery sont des Timers à 16 bits sauf les Timers d'usage générale 2 et 5 qui sont à 32 bits.

Tableau 4. 1 : Timers présents dans TM32 et leurs types

| Type du Timer | Timer | Type de comptage | Générateur de demande | Canaux Capture/Compare | Sorties compléme- | horloge Max du |
|--------------------------------|----------------|------------------|-----------------------|------------------------|-------------------|----------------|
| Avancé (advanced) | TIM1 TIM8 | Up/Down | Oui | 4 | Oui | 168 |
| Usage général (général pupose) | TIM2 TIM5 | Up/Down | Oui | 4 | Non | 84 |
| | TIM3 TIM4 | Up/Down | Oui | 4 | Non | 84 |
| | TIM9 | Up | Non | 2 | Non | 168 |
| | TIM10 TIM11 | Up | Non | 1 | Non | 168 |
| | TIM12 | Up | Non | 2 | Non | 84 |
| | TIM13 TIM14 | Up | Non | 1 | Non | 84 |
| Basic | TIM6 TIM7 | Up | Oui | 0 | Non | 84 |

La figure 4.8 présente un diagramme détaillé des Timers avancés, tandis que la figure 4.9 présente son schéma simplifié.

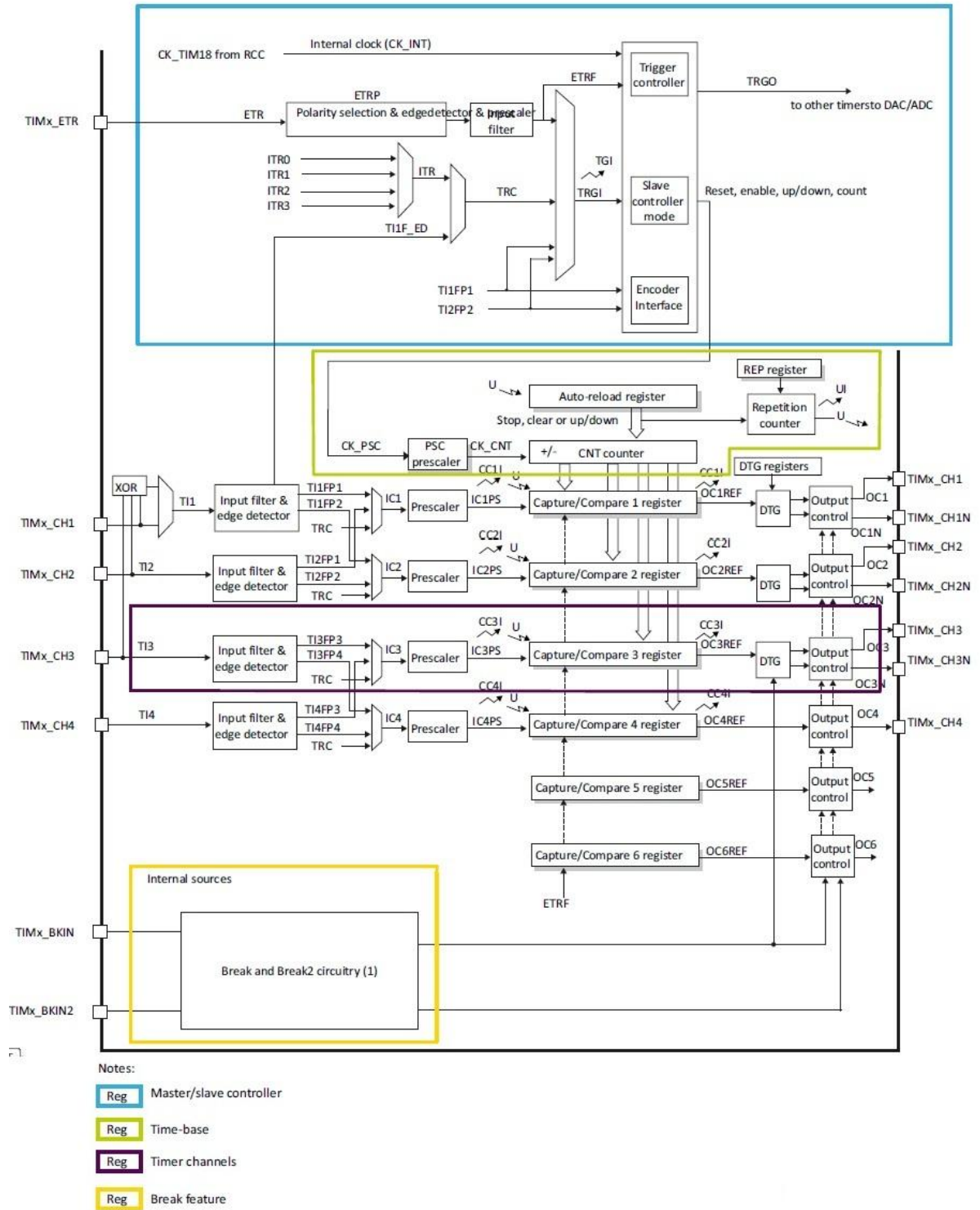


Figure 4. 8 : diagramme des Timers avancés

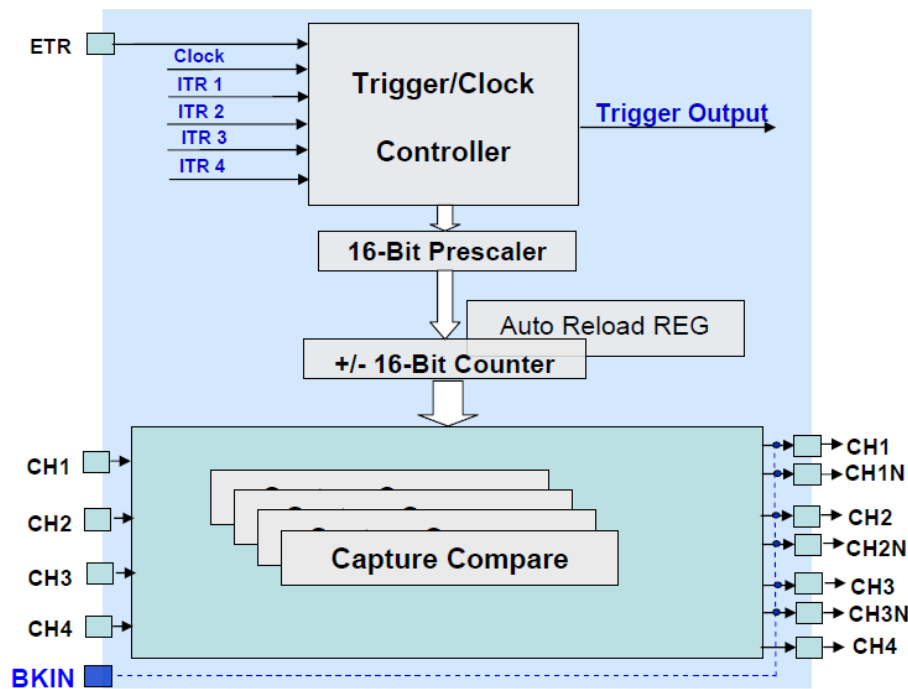


Figure 4. 9 : schéma simplifié des Timers avancés

4.3.2.1. Unités d'un Timer avancé

D'après les figures 4.8 et 4.9, un Timer avancé se constitue de 4 unités principales :

4.3.2.1.1. Unité maître / esclave (Master/slave unit)

Cette unité fournit principalement les signaux de commande à l'unité de base de temps, tels que le signal d'horloge de comptage [27].

La figure 4.10 illustre les sources d'horloge de l'unité Master/Slave qui sont:

- un signal externe (TIMx_ETR),
- une horloge interne (clock),
- un signal provenant d'une autre unité Master/Slave à travers ITRx (le Timer sera configuré comme Slave dans ce cas)
- ou un signal provenant d'une broche externe via un canal de temporisation (capture/compare)

L'unité de contrôleur maître / esclave gère également la synchronisation des temporisateurs. Cette unité peut être configurée pour émettre un signal de synchronisation (TRGO : trigger output) à côté de certain événement interne du temporisateur (interruption), par conséquent, le Timer sera configuré comme Master dans ce cas.

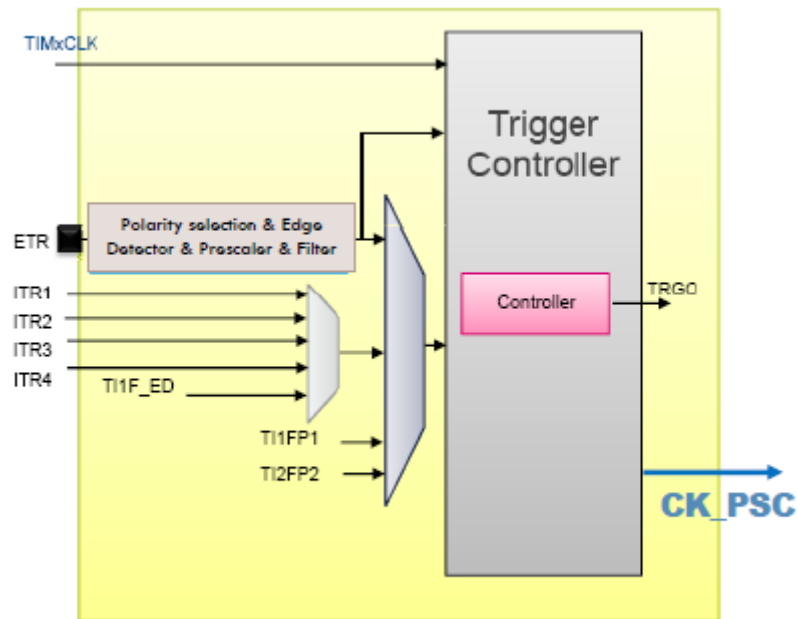


Figure 4. 10 : sources d'horloge du Timer

Lorsqu'un Timer est sélectionné comme un maître, La sortie de déclenchement (TRGO) peut être sélectionnée comme une fonction : Reset, Activer (Enable), mise à jour (Update : dans ce cas le Master peut être utilisé comme pré-diviseur), Impulsion de comparaison ou OCxREF.

La figure 4.11 montre la différence entre deux signaux non synchronisés, et deux signaux synchronisés à base de la fonction Enable.

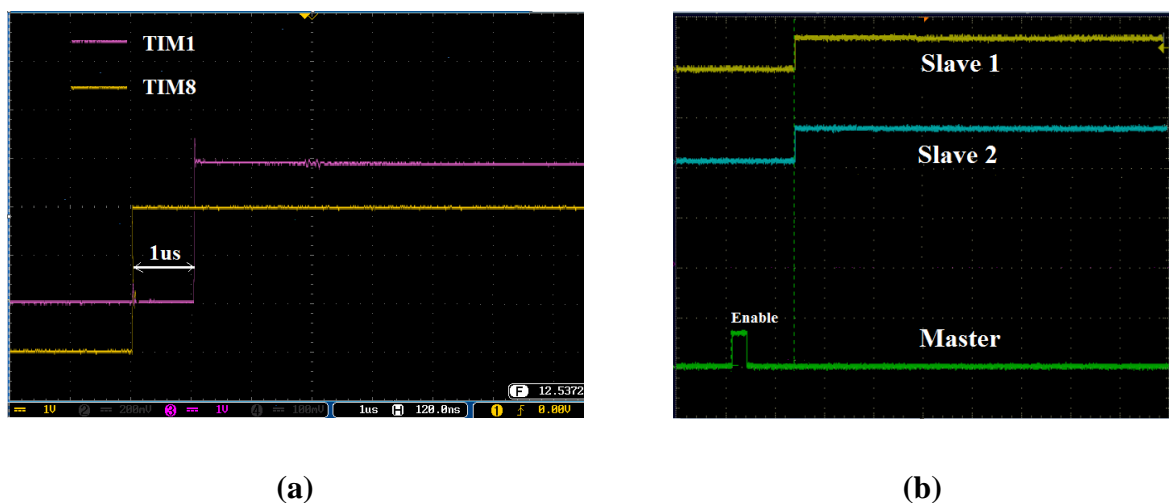


Figure 4. 11 : (a) signaux non synchronisés (b) signaux synchronisés

➤ Modes de synchronisation

- Mode cascade : dans ce cas le Timer2 intermédiaire joue le rôle d'esclave pour Timer3, et de maitre pour le Timer15 (figure 4.12.a)
- Mode parallèle : tous les Timers esclaves sont synchronisés par un seul maitre (mode utilisé dans notre travail) (figure 4.12.b)
- Mode déclencheur externe : les Timers sont synchronisés par un signal provenant d'une broche externe (figure 4.12.c)

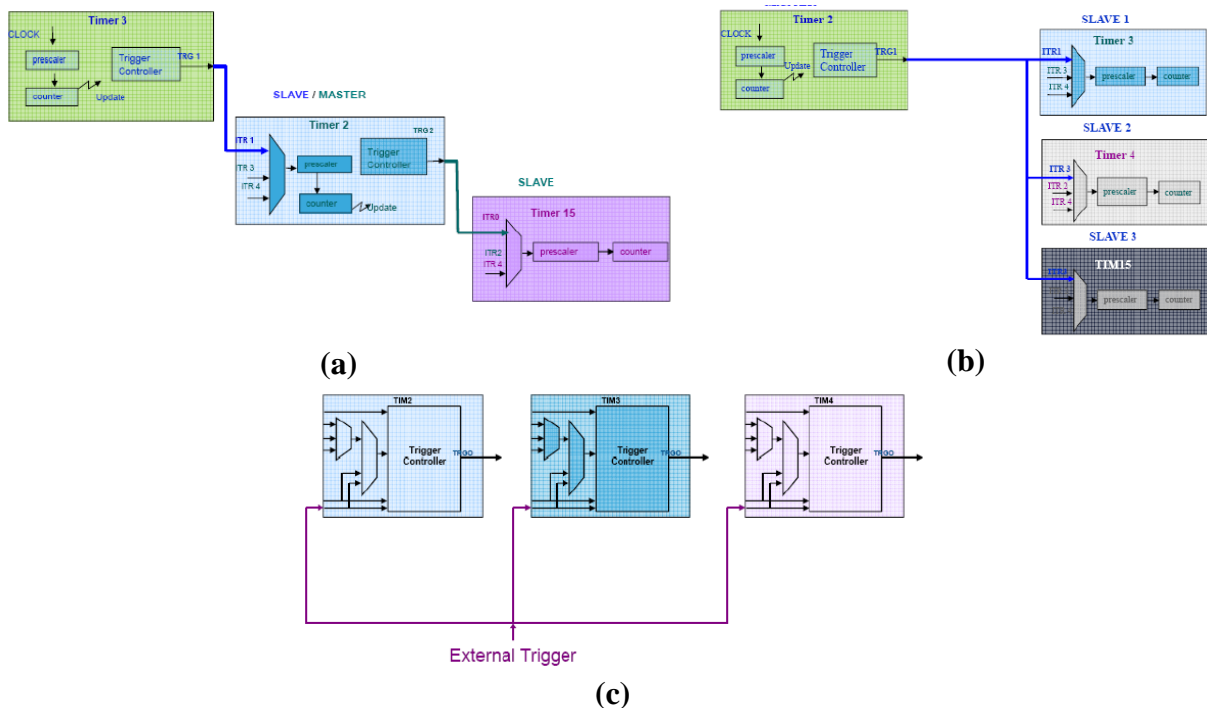


Figure 4. 12 : différents modes de synchronisation (a) mode cascade (b) mode parallèle (c) mode déclencheur externe

L'interconnexion entre les différents temporisateurs à travers les TRGO et les TRGI (Output trigger et Input trigger) s'effectue selon l'architecture interne de la carte. Le tableau 4.5 montre l'interconnexion entre les différents Timers [23].

Tableau 4. 2 : interconnexion interne entre les différents temporisateurs

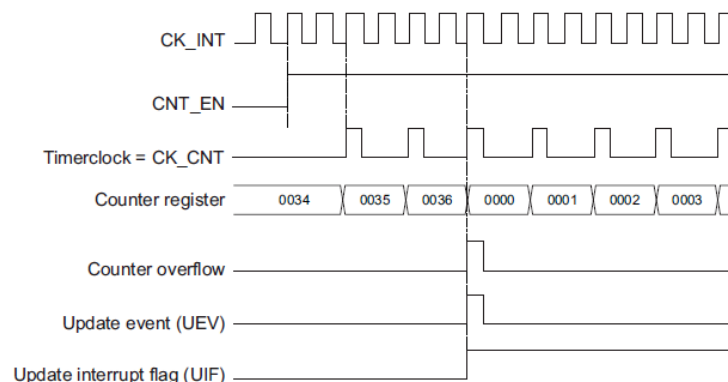
| Slave TIM | ITR0(TS = 000) | ITR1(001) | ITR2(010) | ITR3(011) |
|--------------|----------------|-----------|------------|------------|
| TIM1 | TIM5_TRGO | TIM2_TRGO | TIM3_TRGO | TIM4_TRGO |
| TIM8 | TIM1_TRGO | TIM2_TRGO | TIM4_TRGO | TIM5_TRGO |
| TIM2 | TIM1_TRGO | TIM8_TRGO | TIM3_TRGO | TIM4_TRGO |
| TIM3 | TIM1_TRGO | TIM2_TRGO | TIM5_TRGO | TIM4_TRGO |
| TIM4 | TIM1_TRGO | TIM2_TRGO | TIM3_TRGO | TIM8_TRGO |
| TIM5 | TIM2_TRGO | TIM3_TRGO | TIM4_TRGO | TIM8_TRGO |
| TIM9 | TIM2_TRGO | TIM3_TRGO | TIM10_TRGO | TIM11_TRGO |
| TIM12 | TIM4_TRGO | TIM5_TRGO | TIM13_TRGO | TIM14_TRGO |

4.3.2.1.2. Unité de base de temps (base time unit)

Le bloc principal de cette unité est un compteur de 16 ou 32 bits avec son registre de rechargement automatique associé (TIMx_ARR : où x représente le numéro du Timer). L'unité de base de temps du Timer comprend:

- le registre de compteur (TIMx_CNT) : responsable du comptage
- le registre Prescaler (TIMx_PSC) : c'est un pré-diviseur du compteur
- le TIMx_ARR : représente la période de comptage
- un registre de répétition de comptage (TIMx_RCR) : il existe seulement dans les Timers avancés

La figure 4.13 présente le diagramme de comptage pour TIMx_PSC = 1 (horloge interne divisée par 2) et TIMx_ARR = 36.

**Figure 4. 13 : diagramme de comptage pour PSC = 2 et ARR = 36**

➤ **Modes de comptage**

Il existe trois modes de comptage Up, Down et Up/Down.

- **Mode Up (Edge-Aligned ; alignement à bord)**

Le compteur compte de 0 à la valeur contenue dans le registre TIMx_ARR, puis redémarre. Un événement de mise à jour (UEV : Update event) peut être généré à chaque dépassement, et un drapeau de mise à jour (UIF : Update Interrupt Flag) apparaît.

- **Mode Down (Edge-Aligned)**

Le compteur compte à partir de la valeur contenue dans le registre TIMx_ARR jusqu'à 0, puis redémarre en générant un événement de sous-dépassement de compteur (UEV).

- **Mode Up/Down (Center-Aligned : Centralement aligné):**

Le compteur compte de 0 à la valeur contenue dans le registre TIMx_ARR register - 1, génère un événement de dépassement de compteur, puis compte à partir de la valeur de ce registre jusqu'à 1 et génère un événement de sous-dépassement.

La figure 4.14 résume les trois modes de comptages.

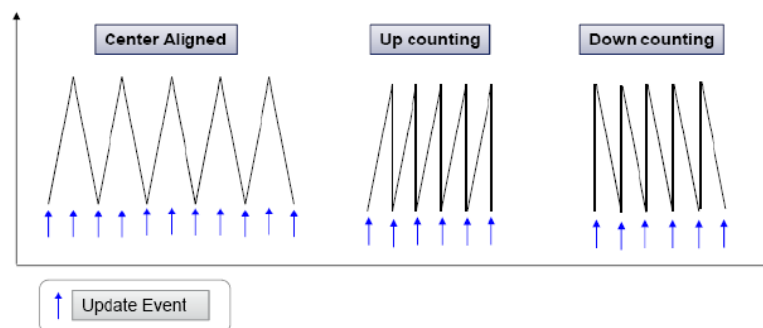


Figure 4. 14 : modes de comptage

La période de comptage pour les deux modes Up et Down est calculée comme-suit :

$$ARR = (\text{System Core Clock}/Fe * (PSC + 1)) - 1 \quad (4.1)$$

Pour le mode Center-Aligned elle est calculée par l'équation suivante :

$$ARR = \text{System Core Clock}/(2 * Fe * (PSC + 1)) \quad (4.2)$$

tel que le *System Core Clock* est l'horloge principale du Timer et F_e est la fréquence de OCyREF (signal de référence tel que y représente le numéro du canal) désirée.

➤ Influence de TIMx_RCR

Le registre de répétition de comptage joue un rôle important dans la génération des mises à jour (UEV). La figure 4.15 montre la gestion de génération d'UEV pour différentes valeurs de RCR.

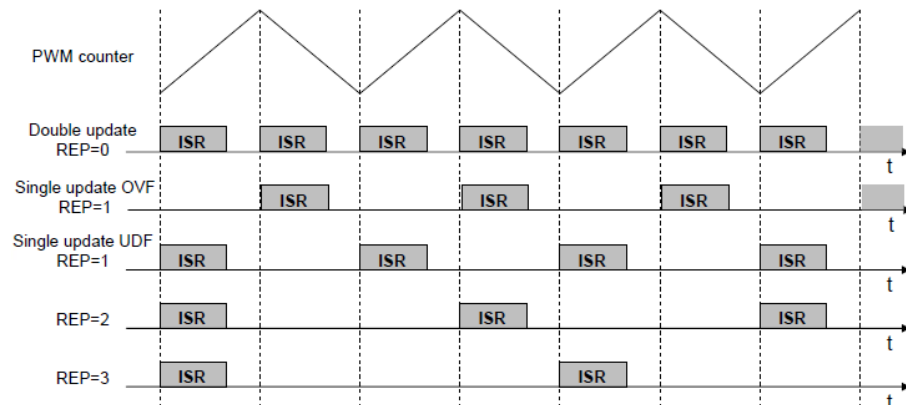


Figure 4. 15 : compteur de répétition

La fréquence de la génération d'UEV et de l'apparition d'UIF (à ne pas confondre avec la fréquence du signal de référence) est calculée par l'équation suivante :

$$UEV_f = System\ Core\ Clock / (ARR + 1)(PSC + 1)(RCR + 1) \quad (4.3)$$

4.3.2.1.3. Unité de canaux de temporisation

Un canal temporisé mappé à une broche de microcontrôleur STM32 peut être utilisé en entrée ou en sortie. Dans notre étude on va s'intéresser au mode sortie (Output mode).

➤ Mode sortie (Output mode)

Lorsqu'il est configuré en tant que sortie, le canal de temporisation est utilisé pour générer un ensemble de formes d'onde désirées. Dans ce cas, le contenu du registre de canal TIMx_CCRy (Compare/Capture registre) est comparé au contenu du TIMx_CNT afin d'établir ou réinitialiser OCyREF. Ensuite, ce dernier est introduit dans l'étage de sortie du canal. Le signal de sortie du canal (OCy) est mappé aux broches du microcontrôleur en tant que fonction alternative (AF). Un Timer avancé peut générer deux signaux complémentaires (TIMx_CHy et TIMx_CHyN), tandis que les autres Timers génèrent un seul signal par canal au plus.

La figure 4.16 présente un canal de temporisation d'un des deux Timers avancés en mode Output.

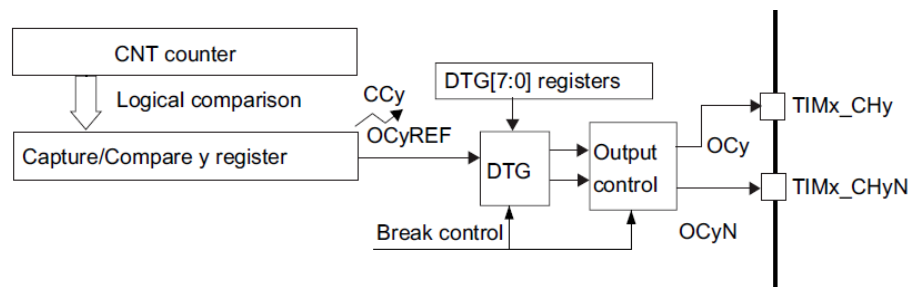


Figure 4. 16 : canal de temporisation en mode sortie

La figure 4.17 schématise le signal de sortie du canal 1.

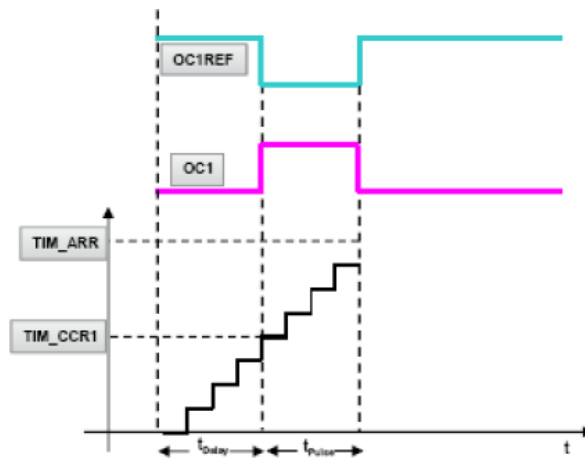


Figure 4. 17 : signal de sortie OC1

➤ Modes PWM

Le Timer est capable de générer un signal PWM avec une fréquence déterminée par la valeur du registre TIMx_ARR (équations 4.1 et 4.2) et un rapport cyclique déterminé par la valeur du registre TIMx_CCRy.

La valeur du rapport cyclique est déterminée comme-suit :

- Pour le mode de comptage Edge-Aligned

$$CCR = \text{duty cycle}(ARR + 1) \quad (4.4)$$

- Pour le mode de comptage Center-Aligned

$$CCR = dutycycle * ARR \quad (4.5)$$

L'unité de canaux de temporisation abrite deux modes PWM

- **PWM mode 1 (actif to inactif)**
 - ❖ en comptage, le canal (OCyREF) est actif tant que $CNT < CCRy$, sinon il est inactif
 - ❖ en décomptage, le canal est inactif tant que $CNT > CCRy$, sinon il est actif
- **PWM mode 2 (inactif to actif)**
 - ❖ en comptage, le canal est inactif tant que $CNT < CCRy$, sinon il est actif
 - ❖ en décomptage, le canal est actif tant que $CNT > CCRy$, sinon il est inactif

➤ **Polarité (CCyP)**

La dernière étape pour configurer une sortie en mode PWM, consiste à spécifier la polarité de la broche de sortie : High (haut) ou Low (bas).

- **Exemple :**

Le mode de sortie pour le signal OC1REF présenté dans la figure 4.17, est configuré en mode PWM1 et sa polarité est Low.

➤ **Génération de temps mort**

La figure 4.18 montre comment générer le temps mort en STM32F4.

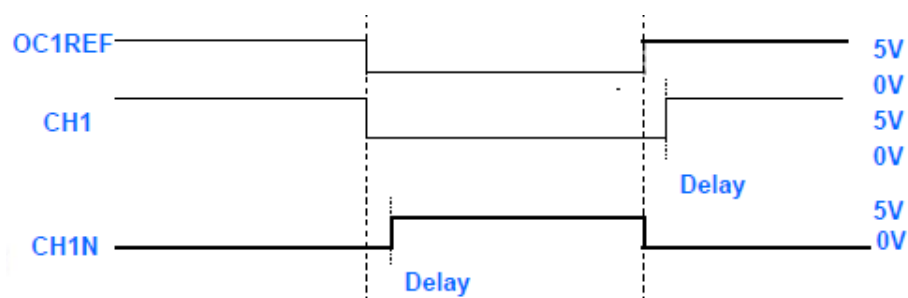


Figure 4.18 : génération de temps mort

L'équation 4.6 montre la façon de calculer le DeadTime (ce paramètre est à configurer dans la SMT32) pour générer le temps mort.

$$temps\ mort = DeadTime / System\ Core\ Clock \quad (4.6)$$

Si par exemple on veut générer un temps mort de 1us par le Timer1 (canal 1 utilisé) pour une fréquence de *System Core Clock* = 168 MHz, on choisit le *DeadTime* = 168 (figure 4.19).

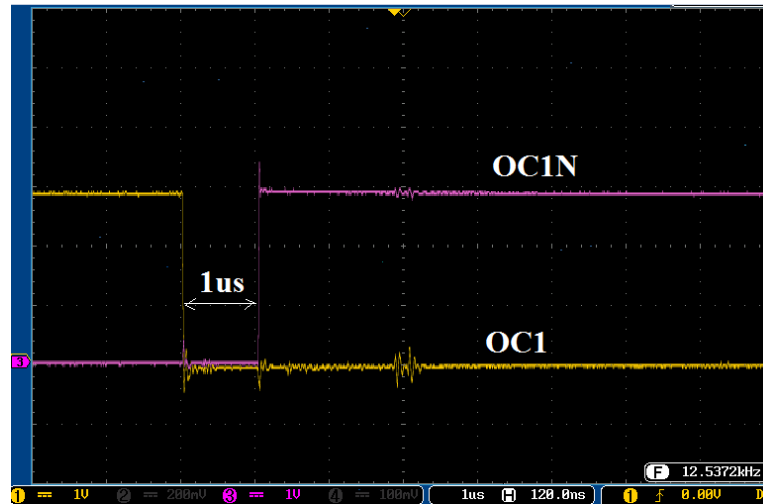


Figure 4. 19 : génération de temps mort de 1us

➤ **La fonction de pré chargement des registres de temporisateur**

La mise à jour du contenu de certains registres de temporisation et de certains bits de contrôle devrait être parfaitement synchronisée avec un nouveau début de cycle de comptage comme le montre la figure 4.20.

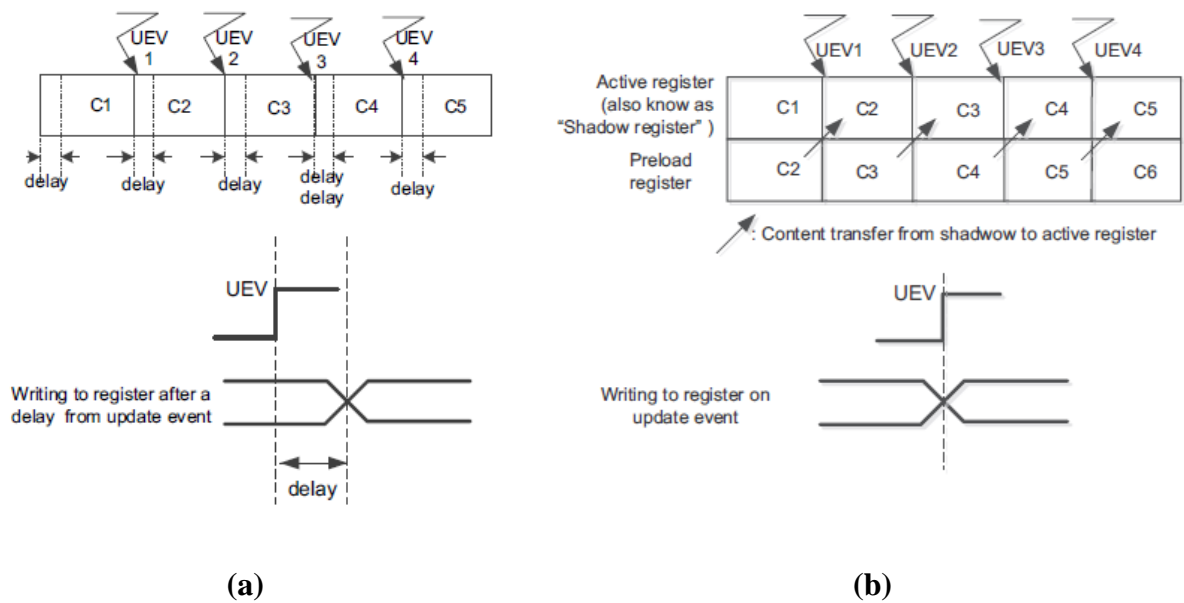


Figure 4. 20 : (a) Preload activé (b) Preload désactivé

4.3.2.1.4. Unité de fonction de coupure (Break Feature unit)

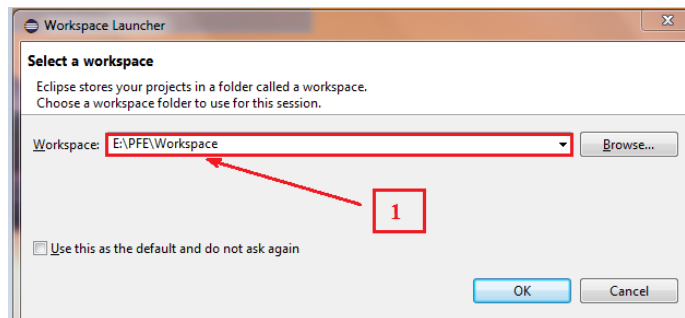
La fonction Break est généralement utilisée pour implémenter la fonction d'arrêt sécurisé dans les onduleurs électriques à proximité d'anomalies.

Elle n'est intégrée que par les Timers avancés. En agissant sur l'étage de sortie des canaux de temporisation configurés en mode de sortie, elle les désactive ou les force à un état sûr prédéfini [23].

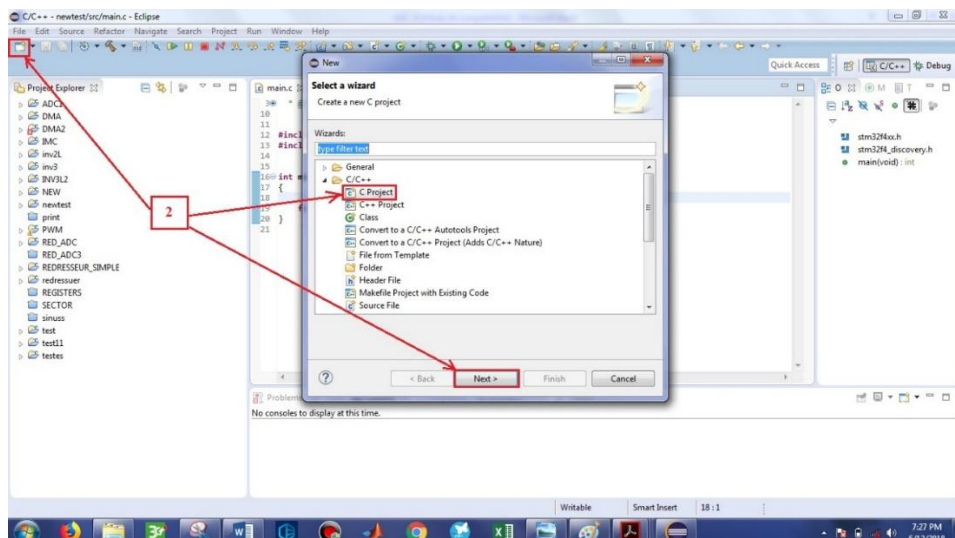
4.4. Description de l'interface d'IDE System Workbench

4.4.1. Création du projet

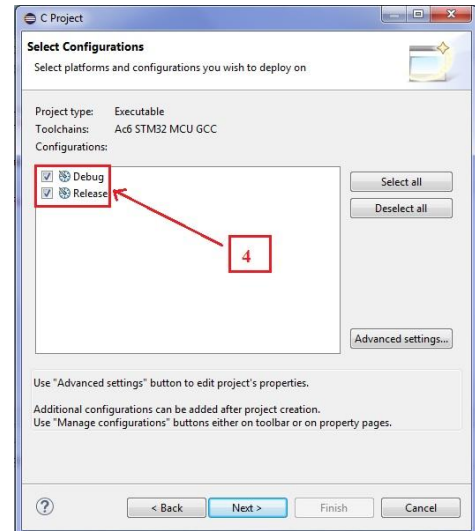
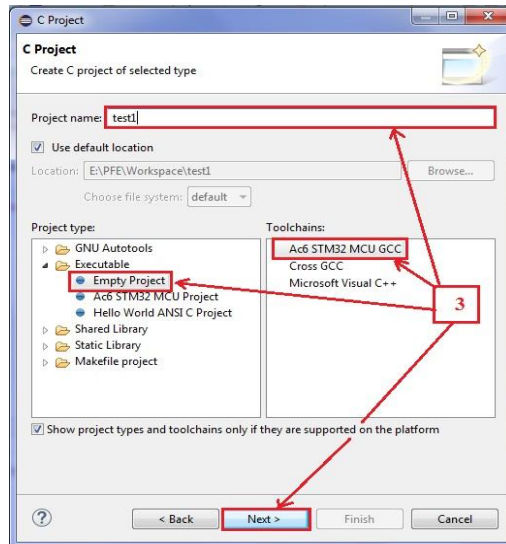
- 1- Lancer le System Workbench for STM32 et spécifier le dossier qui va contenir l'espace de travail



- 2- Lancer un nouveau projet puis choisir C Project



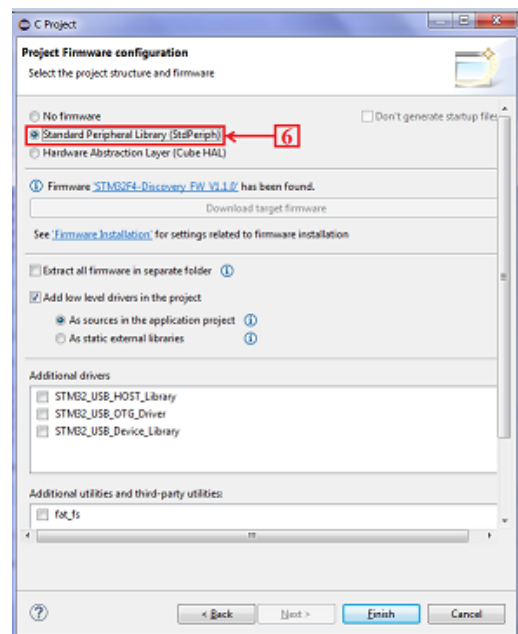
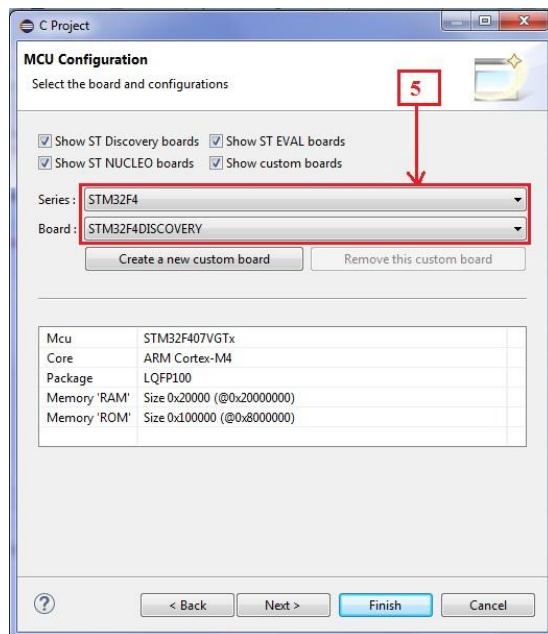
- 3- Sélectionner un projet vide (Empty Project), ensuite spécifier le nom du projet puis spécifier la chaîne d'outil
- 4- Assurer que les deux cases sélectionnées (4) sont cochées



5- Spécifier la carte à programmer

6- Comme bibliothèque, sélectionner Standard Peripheral Library (StdPeriph) comme fichier source dans le projet

Il faut noter qu'après la première installation du System Workbench, un téléchargement de cette bibliothèque depuis le web est nécessaire, de plus, cela nécessiterait un débit abordable, sinon, ça se pourrait que des erreurs se produisent lors du téléchargement.



4.4.2. Description d'interface

On va citer les éléments les plus importants de l'interface du System Workbench.

4.4.2.1.1. Interface d'utilisateur (figure 4.21)

- | | | | |
|---|------------------------|---|---------------------|
| 1 | barre d'outils | 4 | debugger/assembleur |
| 2 | explorateur de projets | 5 | zone de messages |
| 3 | éditeurs de code | | |

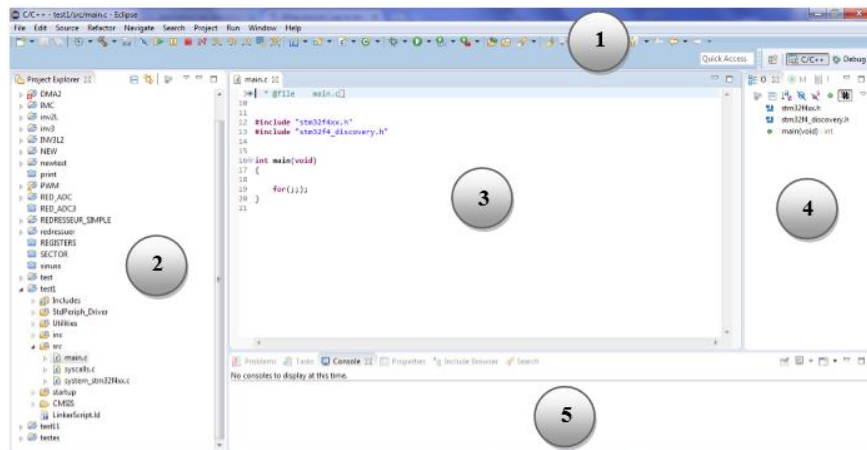


Figure 4. 21 : interface d'utilisateur

4.4.2.1.2. Barre d'outil (figure 4.22)

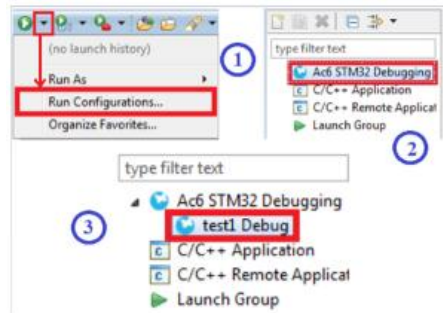
Les éléments essentiels de la barre d'outils sont :

- 1 ouvrir un nouveau projet
- 2 enregistrer le projet
- 3 compiler le projet
- 4 gestionnaires du mode Debug : ce mode permet de vérifier le programme pas à pas, ainsi de manipuler les variables et les registres à travers l'assembleur
- 5 lancer et exécuter le programme (la carte doit être connectée au générateur de code : PC par exemple)



Figure 4. 3 : barre d'outils

Lorsqu'il s'agit de la première exécution du programme, il faut suivre les étapes suivantes.



4.4.2.1.3. Explorateur de projets

L'explorateur de projet contient les éléments suivants (figure 4.23) :

1 le projet

2 **librairie (Standard-Periph Library)** : contenant deux sous-dossier : inc et src (seront développés plus tard)

3 **inc** : dossier contenant les codes sources des entêtes (fichiers .h) utilisées dans le fichier source

4 **src** : dossier contenant les fichiers de type .c (tel que le main.c qui contient le programme principal)

5 **Startup** : contient le fichier assembleur (.s) du projet

6 **Debug** : contient le fichier exécutable du projet

7 **CMSIS (Cortex Microcontroller Software Interface Standard)** : est conçue pour permettre la combinaison de composants logiciels provenant de plusieurs développeurs de microcontrôleur [28].

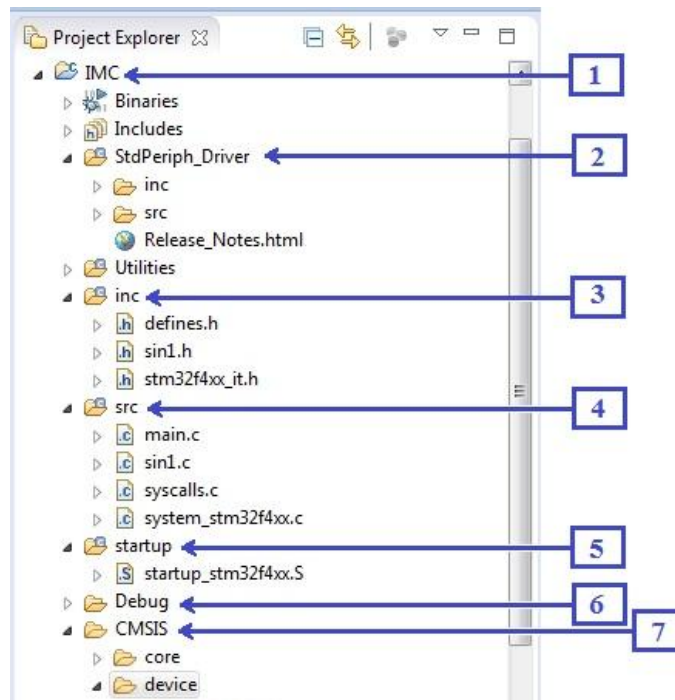


Figure 4. 22 : explorateur de projets

4.5. Programmation

4.5.1. Configuration du système d’horloge

Avant d’entamer la programmation de la carte, il est nécessaire de configurer le système d’horloge. La figure 4.24 présente un schéma illustratif du système d’horloge.

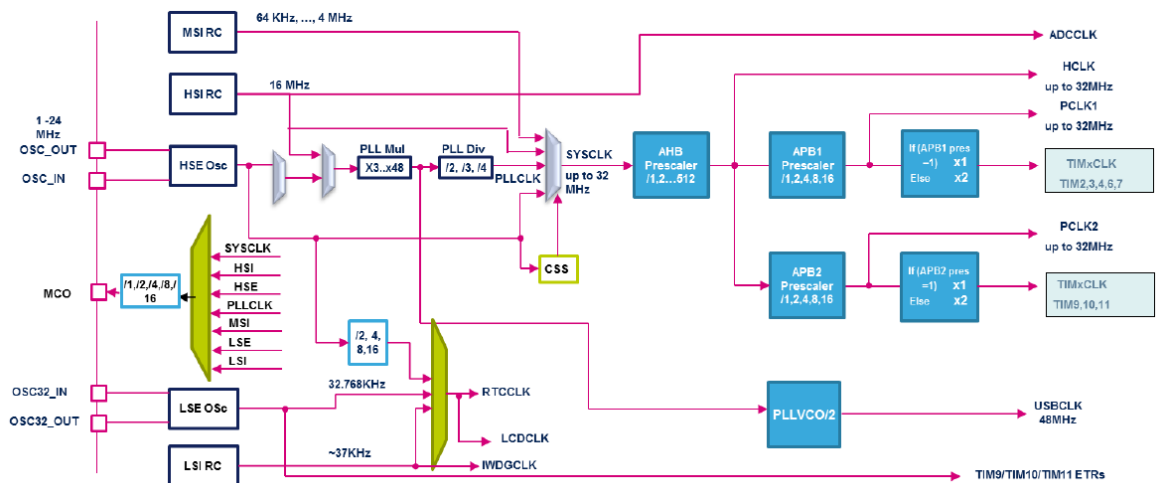


Figure 4. 23 : système d’horloge

Le fichier responsable de la configuration de ce système est le fichier `system_stm32fxx.c` contenu dans le dossier `src` (élément 4 de la figure 4.23). Ce fichier est généré automatiquement lors de la compilation d'un nouveau projet. De plus, en général, il est configuré par défaut pour avoir une fréquence maximale du système d'horloge (168 MHz pour la STM32F4). Cependant, il est nécessaire de le reconfigurer pour avoir une fréquence désirée dans certains cas.

La génération de ce fichier peut être effectuée d'une manière très simple à l'aide d'un fichier sous format EXEL (au lieu de programmer le fichier `system_stm32fxx.c`). La méthode de télécharger et de configurer ce fichier, est représentée en détail en [29].

4.5.2. Utilisation de la Standard_Periph Library (SPL)

Pour comprendre la manière d'utiliser la SPL, on va supposer que l'on veut exécuter un sous-programme dans une routine d'interruption suite à l'apparition d'un UIF du Timer1. La figure 4.25 présente un exemple illustrant la manière de chercher des instructions et des commandes dans la SPL.

Le but de cet exemple est de chercher en premier lieu les autres configurations possibles de l'instruction **(1)**. Cette dernière permet d'activer une interruption sur le Timer1. Pour cela il suffit d'explorer le fichier **(3)** contenu dans le projet, puis trouver l'option utilisée dans l'instruction **(1)** qui est **(5)**, ainsi que les autres configurations possibles **(6)**.

Dans un second lieu, on cherche à connaître le nom de la fonction du gestionnaire d'interruptions (IRQHandler), correspondante à l'option utilisée dans l'instruction **(1)** (au contraire des autres fonctions utilisées dans un programme, le nom de l'IRQHandler est spécifique pour chaque type d'interruption utilisée). Pour trouver **(7)**, il suffit d'explorer le dossier **(4)** (seulement remplacer `IRQn` par `IRQHandler`), ainsi que les autres IRQHandlers.

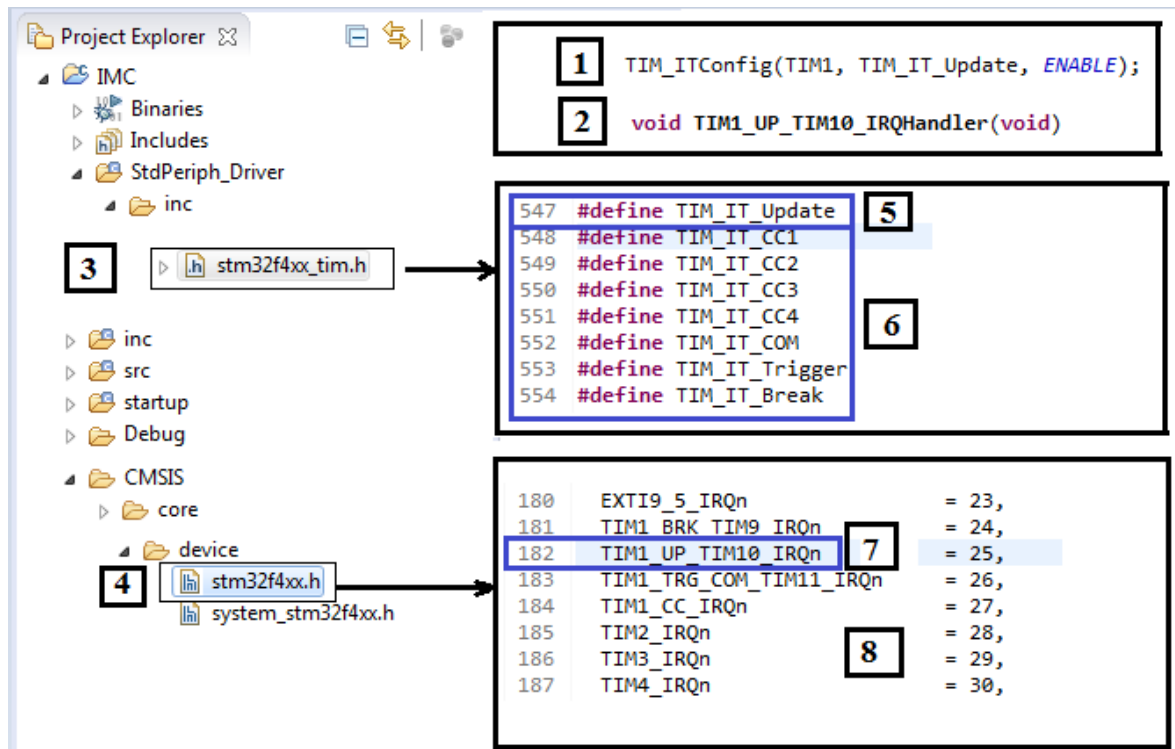


Figure 4. 24 : utilisation de la StdPeriph Library

4.6. Avantages de la STM32-Discovery par rapport notre travail

- Elle présente une fréquence élevée atteignant 168 MHz, permettant d'aller aux fréquences de commutations élevées
- Elle abrite 14 Timers capables de générer un nombre suffisant de signaux PWMs pour le pilotage de nos convertisseurs (dans notre cas 18 signaux pour l'I3MC)
- Elle contient 3 ADCs caractérisés par une bonne résolution (12bits), permettant d'avoir une conversion analogique numérique de bonne qualité, et présentant de différents modes de configurations
- Elle est performante et peut être obtenue à prix bas, donc de point de vue rapport qualité/prix elle est excellente
- Elle est simple à programmer avec la ST-Link (sans circuit de programmation) en plus elle peut être programmée avec plusieurs langages de programmation à l'instar de C, C++, Java et avec plusieurs IDE dont certains sont gratuits.
- contrairement à la carte Dspace qui est destinée au laboratoire. Elle peut être ajoutée à un PCB d'un circuit et peut être utilisée comme partie intégrale d'un prototype

4.7. Conclusion

Comme les Timers et l'ADCs ont une relation directe avec notre travail, une étude approfondie de leurs éléments constitutifs, ainsi de leurs modes de configurations a été montré au début de ce chapitre.

La vitesse importante du processeur de la STM32F4, Le nombre important des modules PWM disponibles dans la STM32F4 et la bonne résolution de ses ADCs, étaient des critères essentiels dans le choix de cette carte pour l'implémentation de la SVM appliquée à l'IMC et à l'I3MC.

Chapitre 5 :

Implémentation et présentation des résultats

5. Implémentation et présentation des résultats

5.1. Introduction

En général afin de réaliser l'implémentation d'un convertisseur de puissance, une étude appropriée est indispensable.

Dans ce chapitre, on va s'appuyer sur l'étude établie sur la commande SVM en chapitres 2 et 3, pour l'implémenter sur un prototype de l'IMC dans un premier lieu, puis sur un prototype de l'onduleur 3LNPC dans un second lieu.

A cause de l'indisponibilité du prototype de l'I3MC, l'implémentation de la SVM sur ce dernier va être manquée. Cependant, des directives appropriées vont être fournies.

Ce travail va être effectué grâce à la carte choisie et étudiée en chapitre 4 qui est la STM32F4.

Des résultats pratiques et des comparaisons avec les résultats théoriques vont être présentés suite à chaque partie de ce chapitre.

5.2. Prototypes utilisés

La figure 5.1 présente le banc d'essai utilisé pour l'implémentation de l'IMC. Ce banc d'essai est constitué :

- d'un prototype de l'IMC qui contient : un étage de puissance **(1)**, un étage pour l'interface commande/puissance **(2)** et un étage de mesures et protections **(3)**
- d'un microcontrôleur STM32F4 **(4)**
- d'une charge R **(5)**
- d'un oscilloscope numérique pour l'illustration et la mesure des signaux **(6)**
- d'une carte Dspace **(7)**
- d'un micro-ordinateur pour la génération de code **(8)**.

Les caractéristiques principales de l'IMC sont :

- Tension d'entrée 220/380 V AC
- Tension max des composants de puissance 1200V
- Puissance installé 20 kVA

- Courant max 30A
- Protection contre surcharge, court-circuit et surtension

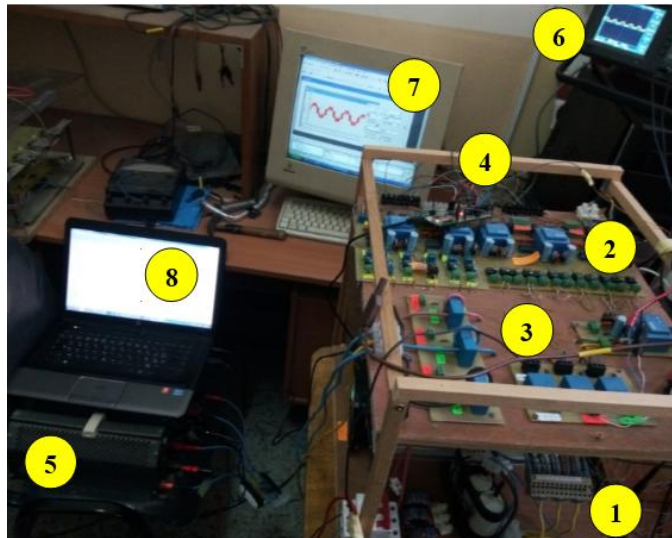


Figure 5. 1 : banc d'essai de l'IMC

La figure 5.2 présente le banc d'essai utilisé pour l'implémentation de la modulation SVM pour l'onduleur à 2 niveaux et l'onduleur 3LNPC. Il est constitué :

- d'un prototype de l'onduleur à trois niveaux de structure NPC qui contient : un étage de puissance (1), un étage pour l'interface commande/puissance (2) et un étage de mesures et protections (3)
- d'un prototype de l'onduleur deux niveaux de structure NPC qui contient : un étage de puissance (1), un étage pour l'interface commande/puissance (2) et un étage de mesures et protections (3)
- d'un microcontrôleur STM32F4 (4)
- d'une charge (R, L) (5)
- d'un oscilloscope numérique pour l'illustration et la mesure des signaux (6)

Les caractéristiques principales de l'onduleur 3LNPC sont :

- Tension d'entrée 220/380 V AC
- Tension max des composants de puissance 1200V
- Tension max de bus continu 900 VDC
- Puissance installé 20 kVA
- Courant max 30A
- Protection contre surcharge, court-circuit et surtension

Les caractéristiques principales de l'onduleur deux niveaux sont :

- Tension d'entrée 220/380 V AC

- Tension max des composants de puissance 1200V
- Tension max de bus continu 900 VDC
- Puissance installé 26 kVA
- Courant max 40A
- Protection contre surcharge, court-circuit et surtension

Les deux prototypes sont met en parallèle et ils ont le même bus DC. Ils sont alimentés avec un pont redresseur triphasé à diode.

Cette étude a été effectuée au laboratoire LCP à l'ENP et au laboratoire des systèmes hybrides dédié à la Division Energie Renouvelable au niveau de CDER (Centre de Développement des Energies Renouvelables).

En pratique les deux prototypes comportent les quatre parties suivantes :

- la partie puissance
- la partie commande
- la partie interface commande-puissance (driver)
- la partie mesure et protection

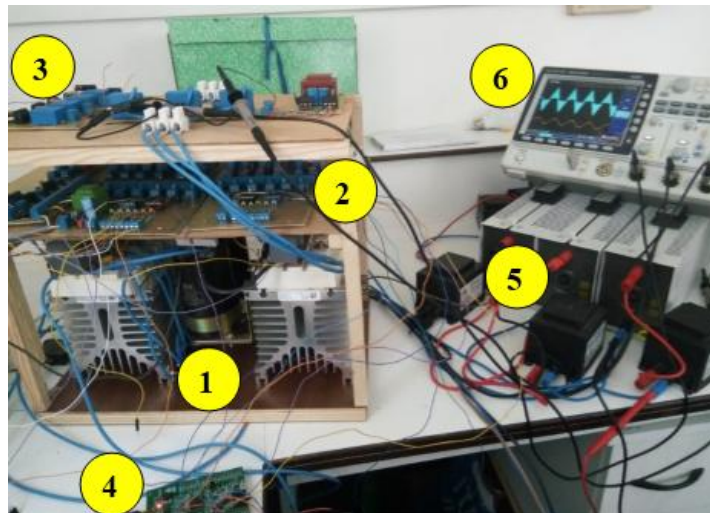


Figure 5. 2 : prototype de l'onduleur à 2 niveaux et l'onduleur 3LNPC

Notre contribution consiste à la réalisation de la partie commande en implémentant la SVM dans l'IMC, l'onduleur à 2 niveaux et l'onduleur 3LNPC, tandis que les autres parties ont été déjà réalisées au sein des deux laboratoires.

5.2.1. La partie puissance

La partie puissance est la partie permettant la conversion de puissance par des commutations successives des interrupteurs de puissance tels que les IGBT, les Mosfets, les Transistors, les Diodes, ...

5.2.1.1. L'IMC

Des interrupteurs de type IGBT avec une diode antiparallèle de type *Infenion IKW40T120* sont utilisés pour le redresseur, ces derniers supportent une tension de 1200V et un courant maximal de 40A. Tandis que pour l'onduleur, des bras de type *Semiron SKM 100GB123D* qui supportent une tension de 1200 V et une courant de 100 A sont utilisés. De plus, un radiateur a été monté sur le prototype et un ventilateur a été placé sur l'extrémité de ce dernier pour accélérer le refroidissement [9].

5.2.1.2. L'onduleur 3LNPC

L'entrée de l'onduleur 3LNPC est assurée par une tension continue fournie par un pont diode connecté en sortie avec deux capacités. Des bras d'onduleur de type *SKM* ont été utilisés pour réaliser cet onduleur. Ces bras supportent une tension de 1200 v et un courant maximal de 70 A.

En outre, ces bras ont été montés sur un radiateur *Semikron* afin de leur protéger thermiquement, un ventilateur a été placé sur l'extrémité de ce dernier pour permettre l'accélération du refroidissement.

5.2.2. La partie interface commande-puissance (driver)

Cette partie a pour rôle d'isoler la partie commande de la partie puissance d'une part, et d'autre part d'amplifier les signaux de commande ainsi de leur adapter à l'onduleur, à l'instar de son pouvoir de créer le temps mort dans le cas de l'ouverture des IGBT.

- **Circuit opto-coupleur driver**

L'isolation des deux parties puissance et commande est assurée par un opto-coupleur qui permet de transférer les signaux à travers un LED émetteur et les accueillir par un autre LED récepteur. L'amplification du signal de commande est assurée par le driver. Elle est indispensable pour l'excitation des gâchettes des IGBT, qui nécessitent généralement des

tensions de 15 à 20 V, alors que la carte de commande ne génère que des tensions de commande de 3.5 à 5 V.

Un circuit intégré HCPL 3120 qui combine les deux composants est utilisé pour le redresseur et l'onduleur, la figure 5.3 montre le branchement du circuit avec les interrupteurs du redresseur et la figure 5.4 montre ce branchement dans le cas de l'onduleur.

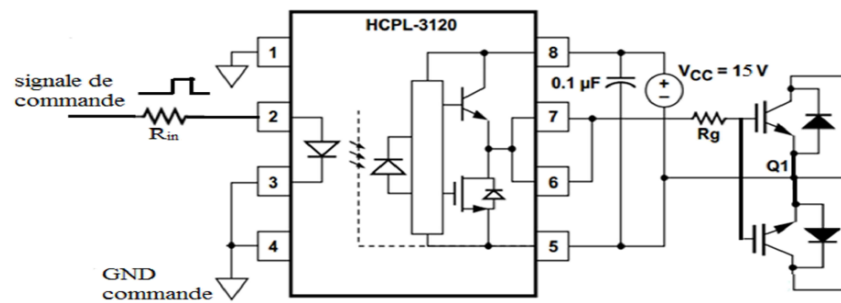


Figure 5. 3 : circuit opto-coupleur driver pour redresseur

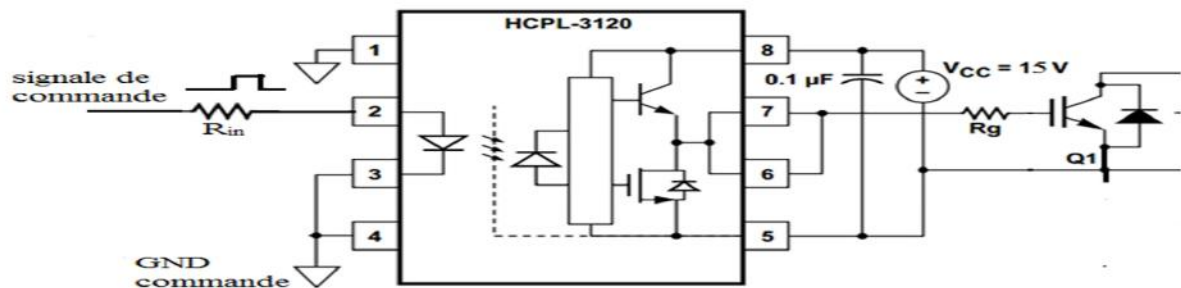


Figure 5. 4 : circuit opto-coupleur driver pour onduleur

Les opto-coupleurs driver des interrupteurs du redresseurs ont des alimentations isolées. Pour l'étage onduleur, les interrupteurs inférieurs ont une alimentation commune grâce à leurs masses communes, tandis que toutes les autres alimentations sont séparées, car les interrupteurs qui leurs correspondent ont des masses différentes.

- **Circuit d'alimentation du driver**

Les drivers sont alimentés par des circuits d'alimentation composés d'un transformateur abaisseur, un simple redresseur assurant la tension continue, un filtre capacitif et un régulateur de tension comme le montre la figure 5.5.

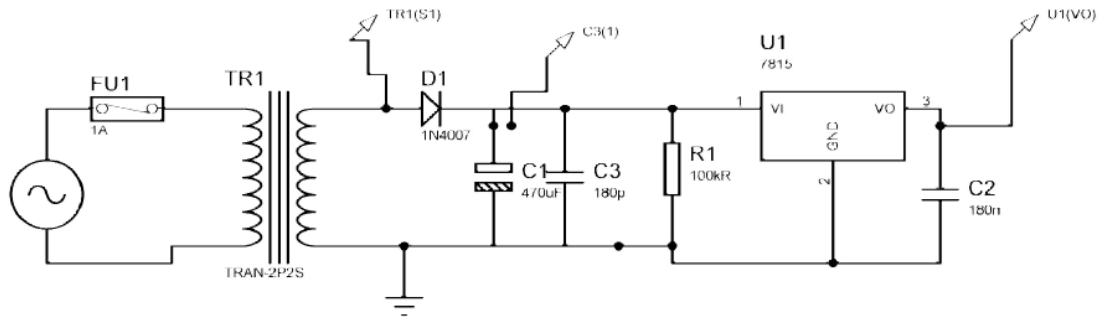


Figure 5. 5 : circuit d'alimentation du driver

- **Création du temps mort :**

En pratique, le temps nécessaire pour bloquer les interrupteurs est long par rapport au temps d'amorçage, donc un temps mort est ajouté durant l'amorçage afin de surpasser ce problème. Ce temps est généré au front montant des signaux de commande qui sont destinés à l'amorçage des interrupteurs à travers un filtre RC, ensuite, deux inverseurs en série sont utilisés pour transformer le signal analogique en un signal digital. Pour les deux prototypes étudiés le temps mort peut être générer soit par ce circuit (hardware) soit par le module PWM (software).

La figure 5.6 illustre le circuit RDC qui permet de créer le temps mort.

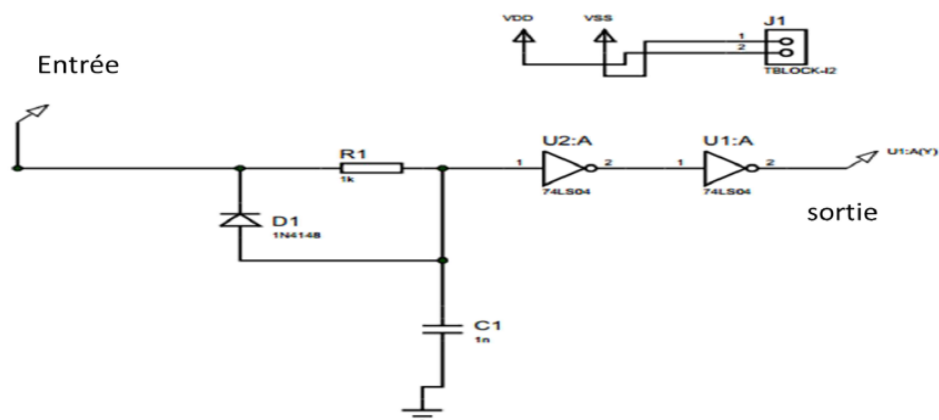


Figure 5. 6 : circuit RDC

5.2.3. Protection :

La protection contre les surcharges et les courts-circuits est assurée par un disjoncteur magnétothermique. De plus, des varistances et des circuits Calc de type RC sont insérés dans l'entrée et la sortie dans le but de protéger l'onduleur contre les surtensions.

5.3. Implémentation de la SVM pour l'IMC

5.3.1. Implémentation de la SVM appliquée au redresseur

Le redresseur contient 6 interrupteurs non complémentaires, donc on va utiliser le Tmier3 pour commander les 3 interrupteurs supérieurs, et le Timer4 pour commander les interrupteurs inférieurs. De plus, on va utiliser le Timer2 pour la synchronisation des deux timers 3 et 4.

Pour la conversion de l'angle on va utiliser l'ADC1.

Pour générer le code correspondant à la commande de l'étage redresseur, il faut suivre les étapes suivantes :

a) La fonction main.c

- Configurer la broche d'entrée analogique en AN (analogique) pour la conversion de l'angle
- Configurer les broches de sortie générant les signaux PWM en mode AF (Alternate Function)
- Configurer les timers à utiliser comme-suit:
 - ❖ Configurer la base de temps : Prescaler, ARR (période de commutation) puis initialiser les Timers
 - ❖ Configurer l'unité Master/Slave : choisir l'option Enable pour le Master et Gated pour le Slave
 - ❖ Configurer les canaux de temporisation : mode de sortie (Output), mode de comptage (Edge_Aligned : Up), mode PWM (mode 1 par exemple) et polarité (High)
 - ❖ Activer l'interruption (TIM3_IT_Update : générer un UIF au début de chaque période de commutation)
 - ❖ Activer APRE (Auto Reload Preload Register)
 - ❖ Déclencher les Timers par l'instruction cmd

Il est important à noter que la commande des Slaves doit être effectuée avant la commande du Master, sinon la synchronisation n'aura pas lieu (ceci concerne l'option Enable du Master, pour l'option Trigger par exemple, l'ordre n'est pas important)

b) TIM3_IRQHandler (sous-programme)

On va utiliser la fonction TIM3_IRQHandler pour lancer la conversion de l'angle à chaque début de période (apparition d'UIF) par l'ADC1 (le mode Independent est utilisé, de plus, la configuration utilisée est : un seul canal, une seule conversion).

Il faut veiller à effacer l'UIF après son apparition, sinon, le programme continuera de s'exécuter tant que le Flag est élevé.

c) ADC1_IRQHandler (sous-programme)

L'ADC1 peut générer une interruption pour indiquer la fin d'une conversion (EOC).

Donc après l'apparition d'interruption, on va exécuter les instructions suivantes :

- lire la valeur convertie et contenue dans le registre DR de l'ADC1
- convertir l'angle lu aux degrés ou aux radians, car la valeur lue est entre 0 et 4095 (12 bits)
- déterminer le secteur
- calculer les temps d'application des vecteurs de sortie
- mettre à jour les rapports cycliques
- mettre à jour les polarités

➤ **Présentation des résultats**

La figure 5.7 présente les résultats expérimentaux de l'implémentation de la SVM appliquée au redresseur de l'IMC pour une tension d'entrée de valeur efficace 17.8 V et d'une fréquence d'entrée de 50 Hz. Les figures 5.7 (a et b) représentent les tensions extrêmes du bus continu (U_{po} et U_{no}). Les deux figures 5.7 (c et d) présentent la tension U_{pn} ($U_p - U_n$) pour deux échelles différentes, alors que les figure 5.7 (e et f) représentent la différence entre deux tensions redressées : la première avec une fréquence de commutation 5 KHz et la deuxième avec une fréquence de 15 KHz.

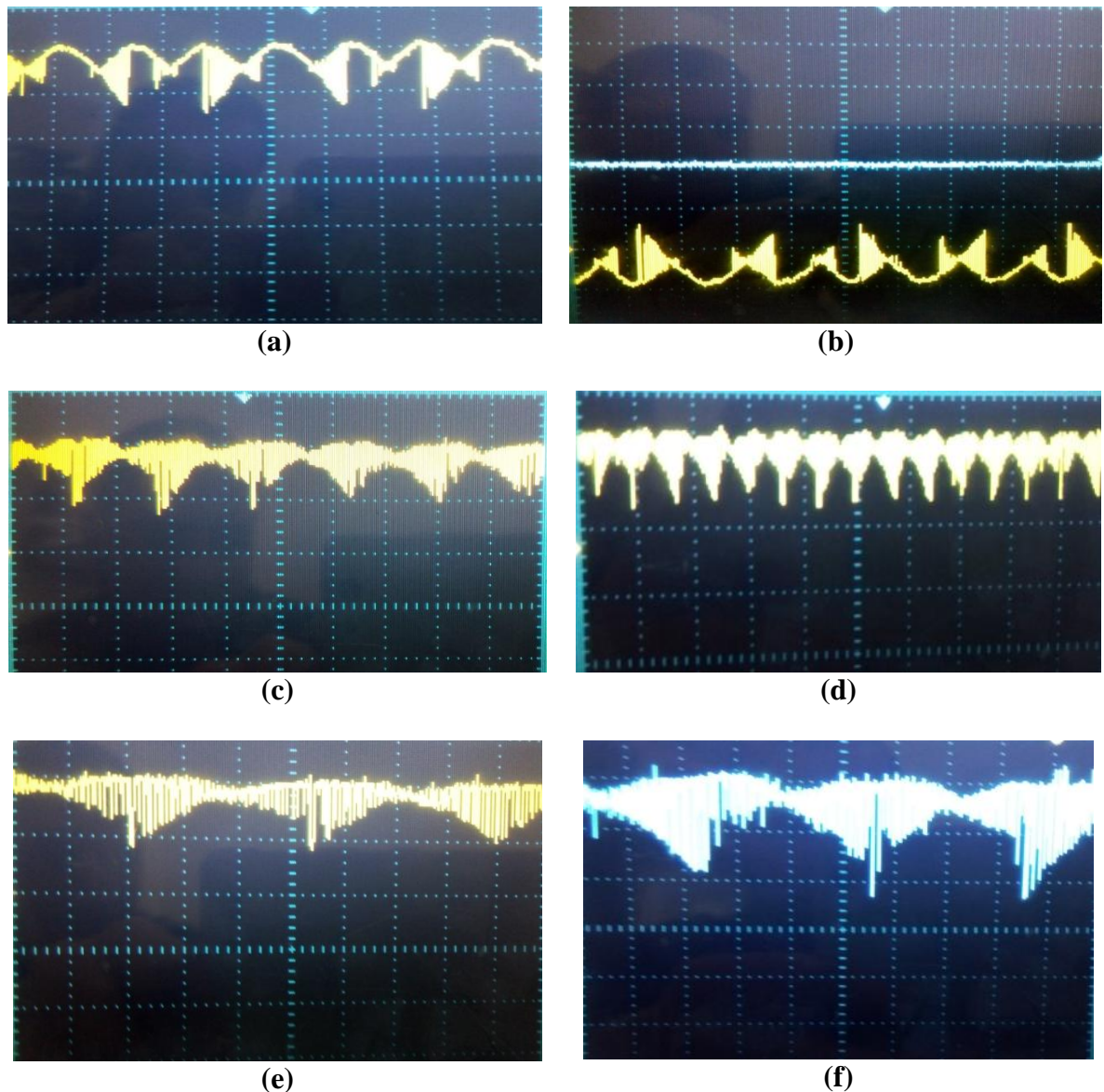


Figure 5. 7 : tensions de bus (a) U_p (b) U_n (c) et (d) U_{pn} (e) U_{pn} pour $F_s = 5$ KHz (f) U_{pn} pour $F_s = 15$ KHz

Les résultats obtenus sont semblables aux résultats théoriques. La tension redressée ne présente pas le vecteur nul. Ce dernier n'a pas été utilisé pour maximiser la tension du bus continu.

5.3.2. Implémentation de la SVM appliquée à l'onduleur à 2 niveaux

L'implémentation de la SVM pour l'onduleur à 2 niveaux nécessite seulement l'utilisation de 3 des canaux du Timer1.

d) La fonction main.c

- Configurer les GPIOs (broches de sortie)
- Configurer le Timer1 : ça se fait comme pour le redresseur sauf :
 - ❖ dans la base de temps, mettre le RCR = 1
 - ❖ configurer PWM en mode Center_Aligned1 (2 et 3 aussi sont valables)
 - ❖ initier les sorties complémentaires des canaux (6 interrupteurs = 3 OCx pour les interrupteurs supérieurs + 3 OCxN pour les interrupteurs inférieurs)
 - ❖ générer le temps mort

e) TIM1_UP_TIM10_IRQHandler

- Générer l'angle de référence à l'aide de l'équation suivante :

$$\theta_{ref} = 360 \cdot count / n_{max} \quad (4.7)$$

tels que *count* est un compteur incrémenté à chaque période de commutation pour incrémenter le temps, et n_{max} est donné par l'équation suivante :

$$n_{max} = F_s / f_{ref} \quad (4.8)$$

- Calculer les temps d'application des vecteurs de sortie
- Mettre à jour les rapports cycliques

La polarité est inchangée dans le cas de l'onduleur à 2 niveaux

➤ Présentation des résultats

Les figures de 5.8 à 5.10 représentent les résultats expérimentaux de l'implémentation de la SVM dans l'onduleur à deux niveaux pour une tension de bus continu de 78 V et une charge R, L de 25 Ω et 3 mH respectivement.

La figure 5.8 présente la tension simple de sortie et le courant de charge pour une tension de référence de fréquence 50 Hz, pour $r = 1$, et pour une fréquence de commutation de 15 KHz. L'onde de la tension est parfaite et le courant a une forme sinusoïdale.

La figure 5.9 illustre la tension simple de sortie et son spectre d'harmoniques. Le signal est acquis de l'oscilloscope sous format *.csv*, ensuite, il est traité en Matlab/Simulink. Le spectre

d'harmonique montre que les harmoniques de faible rang ont une très faible amplitude (inférieur à 1%). De plus les harmoniques se ressemblent autour de la fréquence de commutation et de ses multiples.

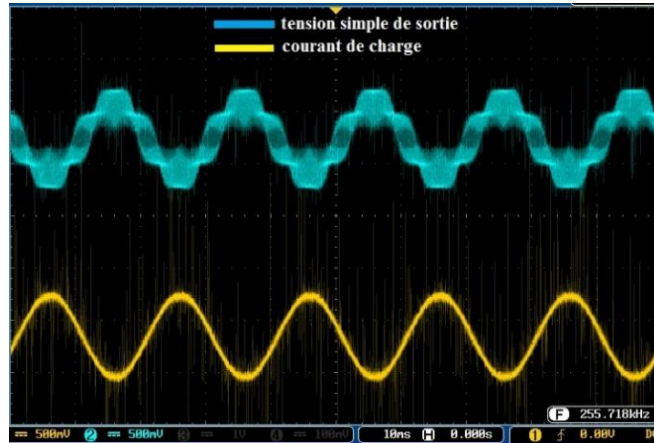
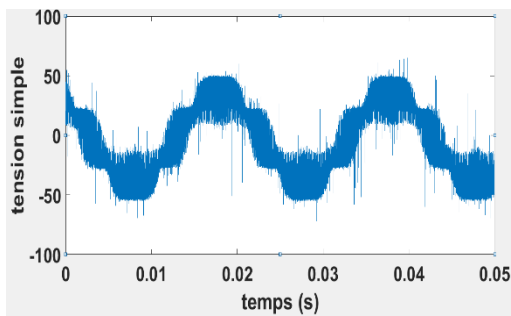
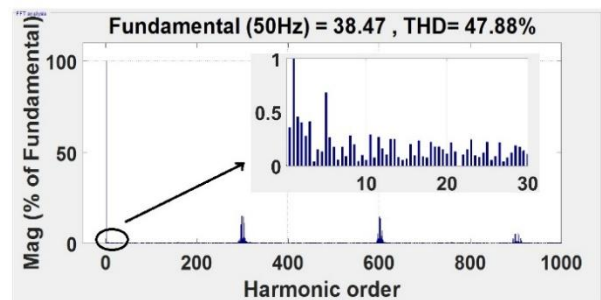


Figure 5. 8 : tension simple et courant de charge expérimentaux

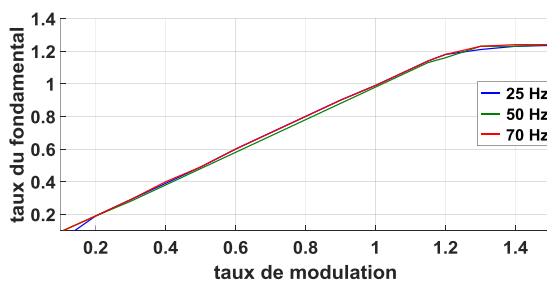


(a) $r=1$

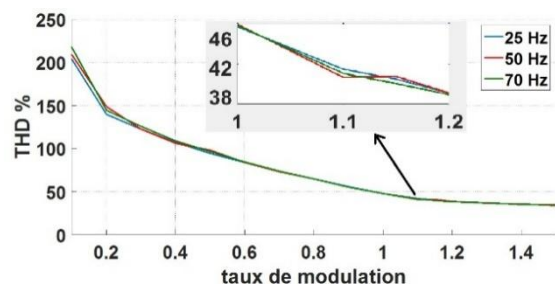


(b)

Figure 5. 9 : (a) tension simple et (b) son spectre d'harmoniques et pour $r = 1$



(a)



(b)

Figure 5. 10 : (a) courbe de réglage (b) THD

La courbe de réglage (figure 5.10.a) montre que le taux du fondamental augmente linéairement avec l'augmentation du taux de modulation jusqu'à $r = 1.5$ où le vecteur de référence sort de l'hexagone délimité par les vecteurs de sortie. De plus, la fréquence de référence n'a pas une influence apparente sur la courbe de réglage Le THD (figure 5.11.b)

diminue d'autant plus que l'on augmente le taux de modulation atteignant des valeurs autour de 40% pour $r = 1.5$. En outre, il est pratiquement identique pour les trois fréquences de référence.

La figure 5.11 présente une comparaison entre les résultats théoriques et ceux obtenus de l'expérimentation.

La figure 5.11.a montre que les deux courbes de réglage théoriques et expérimentales sont très proches, alors que la figure 5.11.b montre que le THD expérimental est plus faible que le THD théorique.

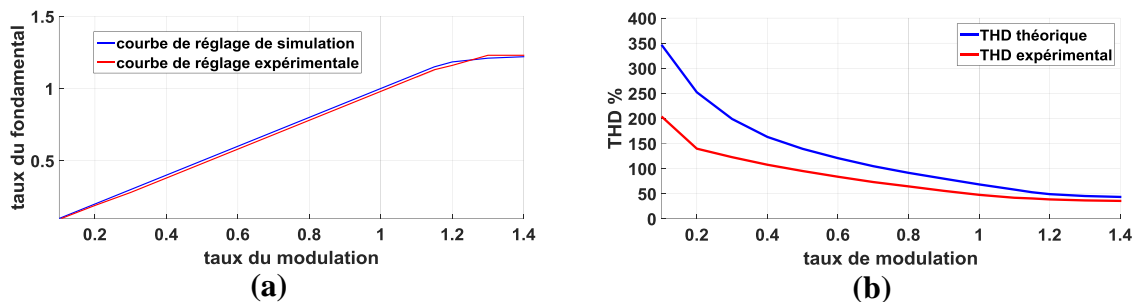


Figure 5. 11 : (a) comparaison entre la courbe de réglage théorique et expérimentale (b) comparaison entre le THD théorique et le THD expérimental

5.3.3. Implémentation de la SVM appliquée à l'IMC

La commande de l'IMC se fait en commandant le redresseur et l'onduleur à 2 niveaux simultanément via la synchronisation des Timers 3, 4 et 1.

Cependant, la synchronisation des deux étages redresseurs et onduleur (section II.2.3) ne peut pas s'effectuer avec la carte STM32F4-Discovery car les sorties PWM destinées au pilotage de l'onduleur dans ce cas sont asymétrique, alors que cette carte ne présente pas cette fonctionnalité. Pourtant, une implémentation sans synchronisation a été effectuée et des résultats expérimentaux ont été montrés.

Les figures de 5.12 à 5.15 représentent ces résultats pour une tension d'entrée de 17.8 V et une fréquence de commutation de 5 KHz.

La figure 5.12 présente une tension de sortie prise par l'oscilloscope pour une fréquence de sortie de 50 Hz et $r = 0.7$. Le spectre d'harmonique de cette tension montre que l'amplitude des harmoniques de faibles rangs ne dépasse pas 3% du fondamentale (figure 5.13). Les harmoniques importants sont autour de la fréquence de commutation et de ses multiples.

La figure 5.14 présente la tension et le courant d'entrée. Cette figure montre que les deux signaux sont pratiquement en phase. La forme du courant d'entrée est proche d'une sinusoïde.

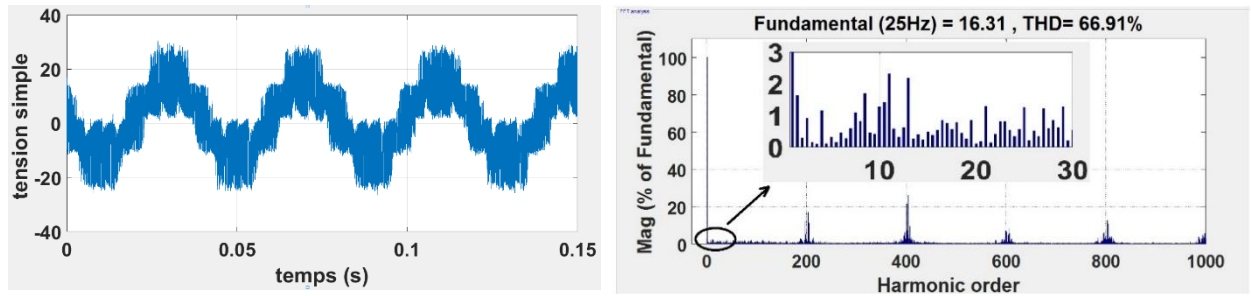
Les courbes de réglage (figure 5.15.a) et de THD (figure 5.15.b) sont semblables pour les deux fréquences 25 Hz et 50 Hz. De plus, la variation du taux du fondamental est linéaire par rapport la variation du taux de modulation jusqu'à $r = 0.87$ qui présente le cas de la sur-modulation. Au-delà de cette valeur la tension ne suit plus sa référence. Le THD diminue En augmentant le taux de modulation.

Les figures 5.16 (a et b) présentent une comparaison entre la courbe de réglage théorique et expérimentale, et entre le THD théorique et expérimental respectivement.

La courbe de réglage pratique s'éloigne légèrement pour des taux de modulation élevés. Ceci est dû à l'absence de synchronisation des deux étages : redresseur et onduleur. En effet, cela a un impact direct sur l'amplitude du fondamental. Car dans ce cas, la commutation dans l'étage onduleur se fait durant le changement d'état du vecteur d'espace de l'étage redresseur, où la tension du bus continu n'est pas maximale à cause de l'influence des pertes de commutation. Donc, la tension du bus continu n'est pas efficacement exploitée dans ce cas. Le THD expérimental est amélioré par rapport au THD théorique car le changement d'état dans l'environnement Matlab/Simulink s'effectue à travers des sorties digitales pendant les durées d'application des vecteurs qui sont relativement petites, ceci est plus apparent pour des taux de modulation petits où ces durées sont encore plus petites. Par contre, pour la carte STM32F4, la durée du changement d'état est fixe et déterminée par la fréquence de commutation (avantage de la PWM).



Figure 5. 12 : tension de sortie pour $r = 0.7$



(a)

(b)

Figure 5.13 : (a) tension simple et (b) son spectre d'harmonique pour $r = 0.7$

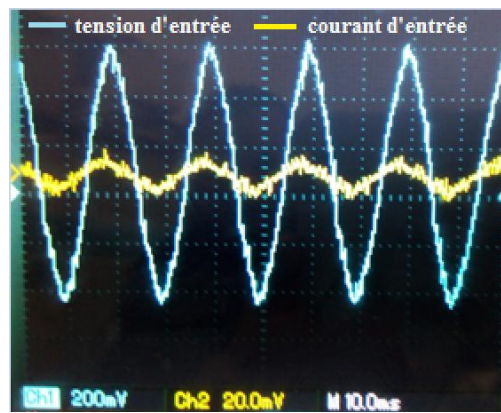
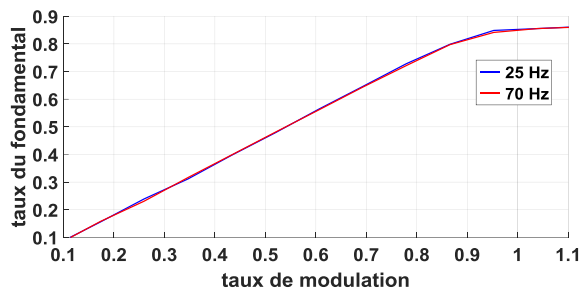
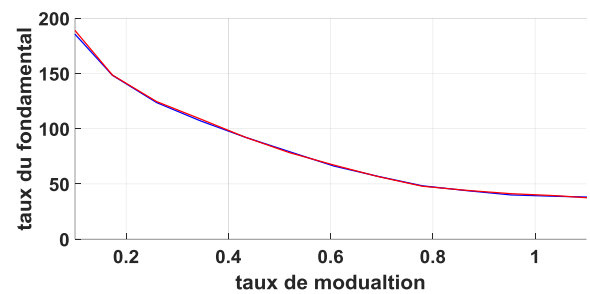


Figure 5.14 : tension et courant d'entrée de l'IMC



(a)



(b)

Figure 5.15 : (a) courbe de réglage (b) THD

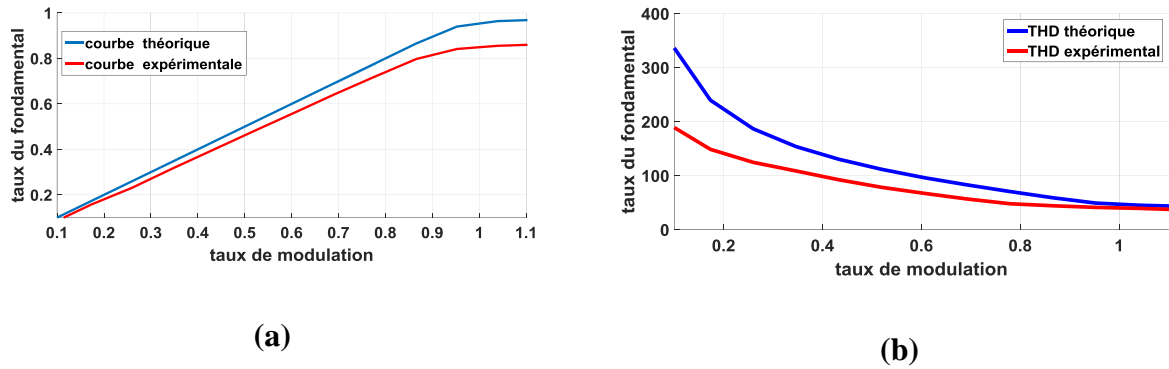


Figure 5. 16 : (a) comparaison entre la courbe de réglage théorique et expérimentale (b) comparaison entre le THD théorique et le THD expérimental

5.4. Implémentation de la SVM pour l'I3MC

5.4.1. Implémentation de la SVM appliquée au redresseur

L'implémentation de la SVM pour le redresseur se fait de la même manière que pour l'IMC.

5.4.2. Implémentation de la SVM appliquée à l'onduleur 3LNPC

Pour l'onduleur 3LNPC, les Timer 1 et 8 sont synchronisés par le Timer2 pour générer 12 signaux PWM. Le Timer1 génère 3 signaux PWM (S11, S12 et S13) et leurs complémentaires (S31, S32 et S33), tandis que le Timers 8 génère le reste des signaux.

- **Signaux de commandes de S11 et S12**

La figure 5.17 présente une vue qualitative des signaux destinés aux S11 et S12.

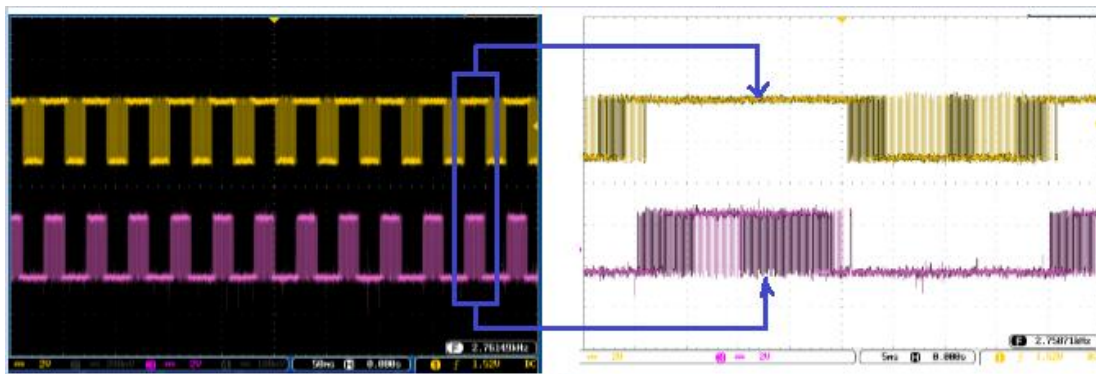
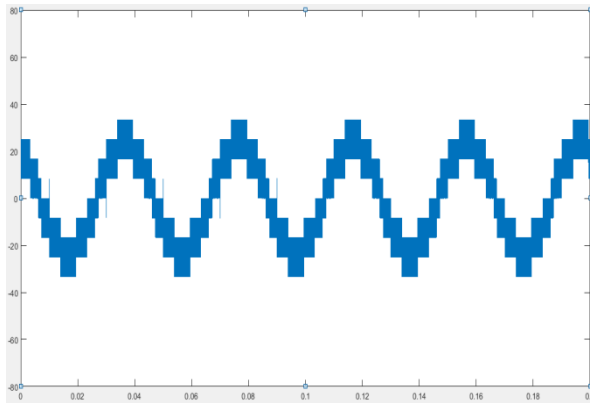
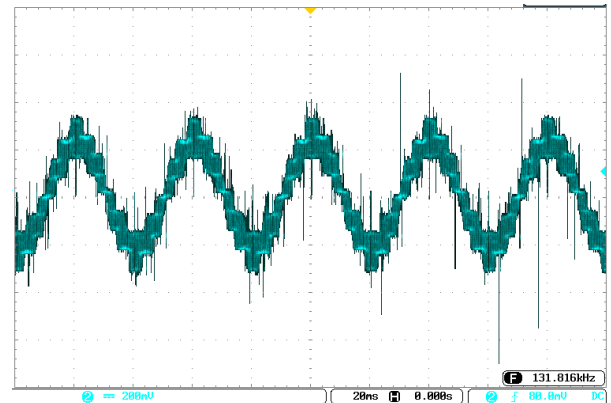


Figure 5. 17 : signaux de commande (S11 et S12) pour l'onduleur 3LNPC

La figure 5.18 présente une comparaison qualitative entre la tension simple simulé et expérimentale pour une fréquence de sortie de 25 Hz et une fréquence de commutation de 5 KHz et $r = 1$. Les deux tensions ont des formes multiniveaux semblables. La figure 5.19 présente une comparaison qualitative entre la tension composée simulé et expérimentale pour une fréquence de sortie de 70 Hz et une fréquence de commutation de 5 KHz et $r = 1$.

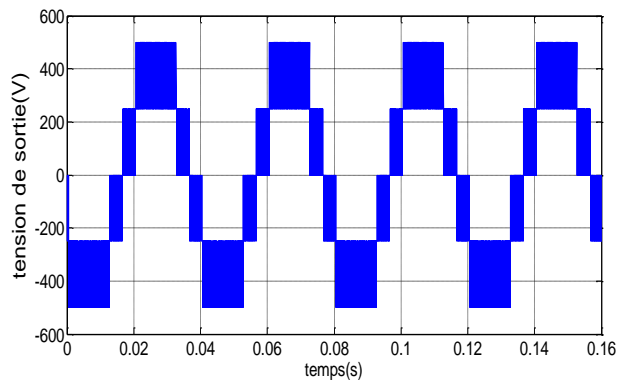


(a)

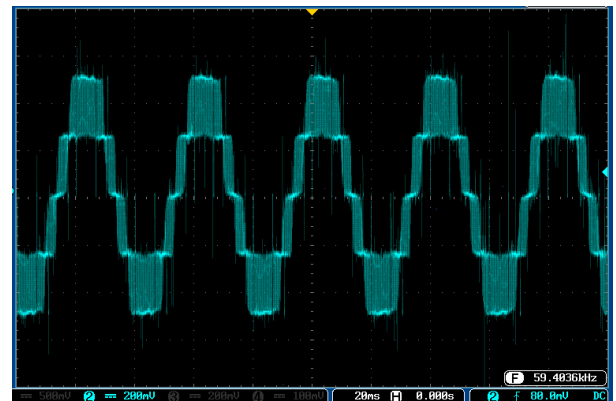


(b)

Figure 5. 18 : comparaison entre (a) la tension simple simulée et (b) la tension expérimentale pour $r = 1$



(c)



(d)

Figure 5. 19 : comparaison entre la tension composée simulée (a) et la tension composée expérimentale (b) pour $r = 1$

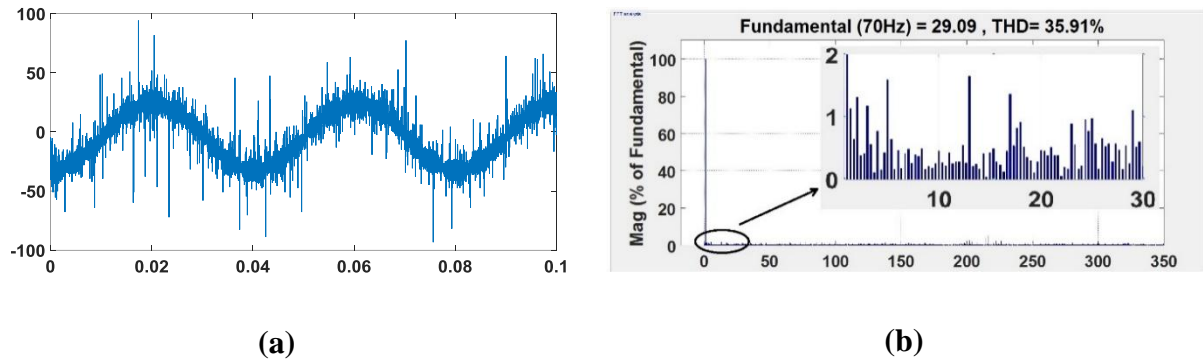


Figure 5. 20 : (a) tension de sortie et (b) son spectre d'harmoniques pour $r = 1$

La figure 5.20 montre que la tension de sortie a une forme pratiquement sinusoïdale et présente de faibles amplitudes pour les harmoniques de faibles fréquences (la fréquence de commutation étant 15 KHz). En comparant les deux figures 5.18.b et 5.20.a, on remarque que l'influence de l'augmentation de la fréquence de commutation sur les formes d'onde obtenues est apparente. L'onde deviendra plus proche de la sinusoïde d'autant plus que l'on augmente la fréquence de commutation.

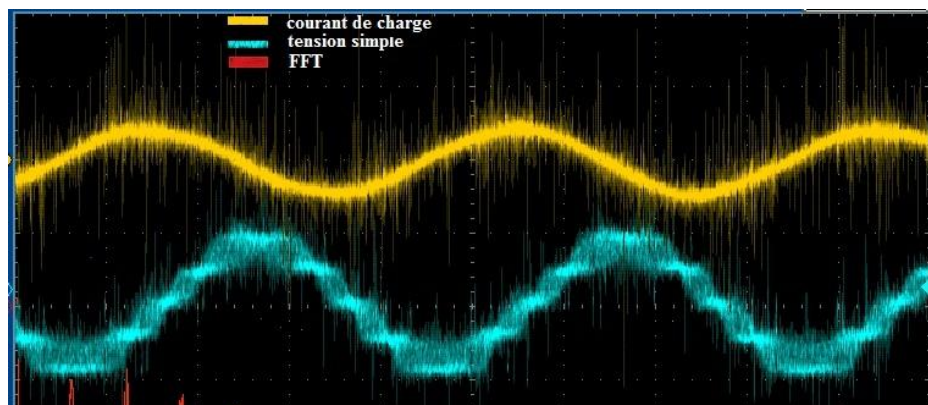


Figure 5. 21 : tension de charge et courant de charge pour la machine asynchrone

Un test sur une machine asynchrone de 1.5 kW a été effectué. La figure 5.21 montre les formes de la tension d'entrée de la machine et le courant de charge. Les formes d'ondes obtenues sont pratiquement sinusoïdales. De plus, la tension et le courant sont déphasés car la machine asynchrone est considérée comme une charge R, L.

La figure 5.22 montre que les courbes de réglages pour les 3 fréquences (25 Hz, 50 Hz et 70 Hz) sont pratiquement linéaires et sont légèrement différentes. Au-delà de $r = 1.5$, les

tensions de sortie pour ces fréquences ne sont plus réglables. Le THD (figure 5.22.b) diminue avec l'augmentation du taux de modulation.

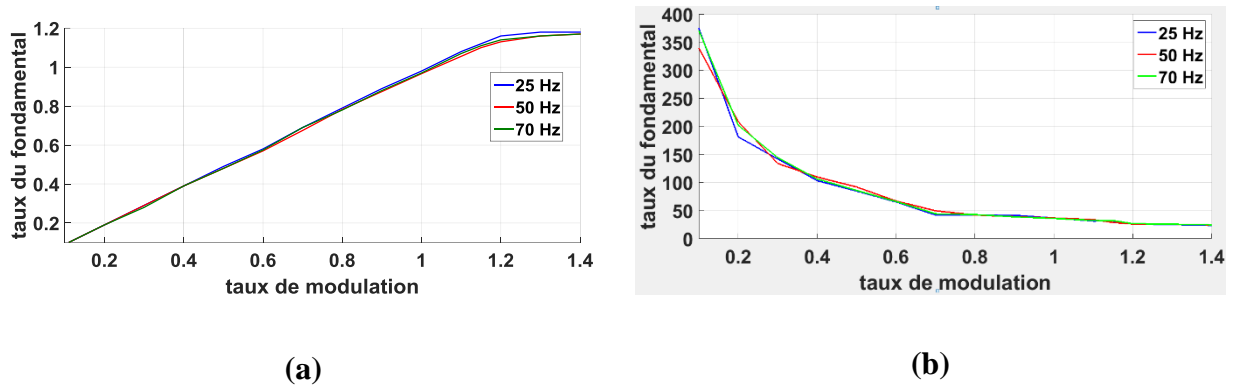


Figure 5. 22 : (a) courbe de réglage (b) THD

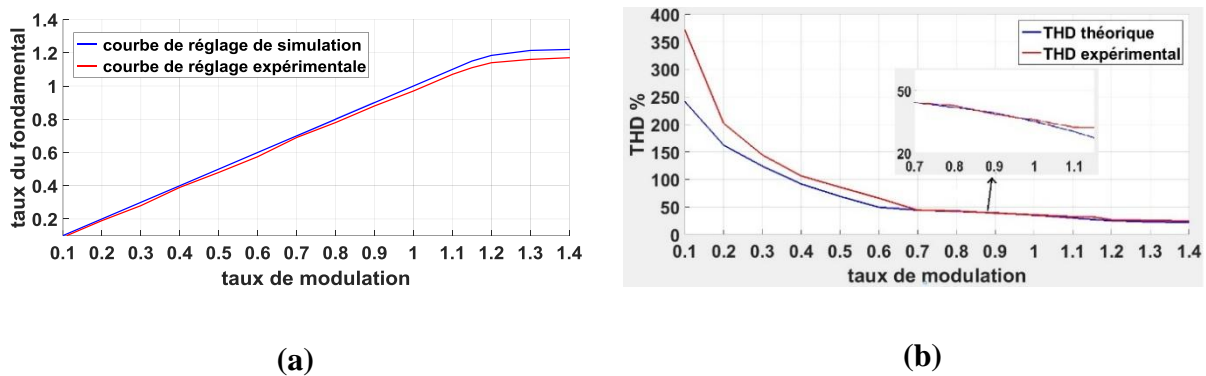


Figure 5. 23 : comparaison entre l'onduleur à deux niveaux et le 3LNPC (a) courbe de réglage (b) THD

Les courbes de réglages pratiques et expérimentales sont légèrement différentes. Tandis que pour le THD, les résultats expérimentaux présentent plus d'harmoniques pour des taux de modulation petits. A partir de $r = 0.7$, les deux courbes deviendront semblables.

5.5. Conclusion

Les différentes informations acquises durant les chapitres précédents ont été convenablement utilisées dans ce chapitre.

L'algorithme de la SVM appliqué à l'IMC et à l'onduleur 3NPC étudié en chapitre 3, a été implémenté dans les prototypes appropriés via la carte STM32F4-Discovery étudiée en chapitre 4.

Les résultats expérimentaux présentés dans ce chapitre ont montré que les tensions de sortie suivent la tension de référence en général, de plus, les courbes de réglage expérimentales sont pratiquement identiques aux celles étudiées en théorie.

Pour le cas de l'IMC, les deux courbes de réglages se différencient légèrement pour des taux de modulation élevés. Cependant, la courbe de THD est bien meilleure que celle de la théorie.

Les résultats expérimentaux de l'implémentation de la SVM dans l'I3MC n'ont pas été présentés à cause de l'indisponibilité du prototype correspondant.

Conclusion générale et perspectives

CONCLUSION GENERALE ET PERSPECTIVES

Notre travail a porté sur l'implémentation de la modulation SVM appliquée aux convertisseurs matriciels à deux niveaux, puis au convertisseur matriciel à trois niveaux, en utilisant la carte STM32F4-Discovery.

Un prototype du convertisseur matriciel à deux niveaux a été déjà élaboré au sein de l'ENP, et il a facilité l'atteinte du premier objectif souligné, tandis que pour le convertisseur matriciel à trois niveaux, seulement son étage onduleur était disponible ce qui a empêché l'achèvement du deuxième objectif. Cependant, l'implémentation de la SVM pour l'onduleur à trois niveaux a été réalisée. Ainsi, une implémentation de l'I3MC a été préparée sans être expérimentée.

Des résultats expérimentaux ont été obtenus pour les tâches accomplies, puis ils sont comparés aux résultats théoriques.

On a entamé notre travail par une description générale des convertisseurs de puissance et de leurs différents types, suivie d'une description des convertisseurs matriciels, y compris une présentation de leur état de l'art et de leurs topologies les plus importantes.

Dans le deuxième chapitre, une étude approfondie sur la commande SVM appliquée aux convertisseurs matriciels à deux niveaux et à trois niveaux a été établie. Une simulation numérique qui lui correspond a été effectuée, et des résultats de simulation ont été présentés.

On a consacré le quatrième chapitre à la présentation de la carte STM32F4-Discovery. Pour connaître le positionnement de notre carte entre les autres familles de la STM32, on a commencé par la présentation générale de ces dernières, ainsi des différentes cartes de développement qui sont leurs associées. Puis une description plus détaillée de la carte utilisée dans notre travail, ainsi de ses caractéristiques ont été présentées, suivie d'une présentation approfondies des périphériques utilisés et de leur relation avec notre travail. Enfin, on a mentionné les avantages de la STM32F4 qui ont une relation directe avec le travail effectué pour justifier notre choix.

Le dernier chapitre a été dédié à la présentation des différents résultats expérimentaux obtenus, suivie de leur comparaison avec les résultats théoriques.

En résumé, les objectifs atteints dans ce travail sont :

- Implémentation et test de la SVM appliquée à un onduleur à deux niveaux avec différentes charges.
- Implémentation et test de la modulation SVM appliquée à l'IMC sans synchronisation des deux étages redresseur et onduleur.
- Implémentation et test de la modulation SVM appliquée à l'onduleur à trois niveaux de structure NPC avec différentes charges, y compris une machine asynchrone.
- Préparation d'un programme pour l'implémentation du convertisseur matriciel à trois niveaux sans synchronisation des deux étages redresseur et onduleur.

Les résultats obtenus pour ces objectifs étaient pratiquement identiques aux résultats obtenus par simulation, sauf pour l'IMC dont la courbe de réglage théorique et pratique étaient légèrement différentes à cause de l'absence de synchronisation entre ses deux étages. Pour l'onduleur à deux niveaux et l'onduleur à trois niveaux de structure NPC, les formes d'ondes montrés en oscilloscope ou traitées sous Matlab/Simulink présentaient des formes proches des sinusoïdes pour les tensions ou sinusoïdales pour les courant. L'étude de leurs courbes de réglage et de leurs spectres harmoniques ont montré la similitude des résultats expérimentaux aux résultats théoriques, voir meilleurs dans certains cas. Ceci confirme la réussite de l'implémentation de la SVM appliquée à ces convertisseurs.

La synchronisation entre les deux étages : redresseur et onduleur n'a pas été effectuée à cause de l'absence de la fonctionnalité PWM asymétrique dans la carte utilisée.

Pour contourner ce problème, les perspectives suivantes sont ouvertes :

- On propose d'utiliser la STM32F7. Cette dernière abrite des Timers pouvant générer des signaux PWMs Asymétriques [35]. De plus cette carte présente une fréquence maximale élevée atteignant 216 MHz (voir tableau 4.3).

Cependant, pour la commande de l'IMC, le nombre de PWMs asymétriques fourni par les Timers avancés de cette carte est insuffisant pour la génération des signaux complémentaires et du temps mort (seulement 8 signaux asymétriques complémentaires). Pourtant, dans le cas de vouloir dispenser de ces deux options, les Timers à usage générale peuvent être utilisés et dans ce cas les signaux complémentaires doivent être configurés manuellement [36].

- Mise à part la synchronisation, des protections contre les surtensions et des surintensités sont possibles dans les séries de STM32 (fonction Break des Timers avancés).

REFERENCES ET BIBLIOGRAPHIQUES

REFERENCES BIBLIOGRAPHIQUES

- [1] T. Friedli and J. W. Kolar, "Milestones in matrix converter research," *IEEJ Journal of industry applications*, vol. 1, no. 1, pp. 2–14, 2012.
- [2] M. Matteini « Control Techniques For Matrix Converter Adjustable Speed Drives ». Thèse du doctorat, Université du Bologne, juin 2005.
- [3] A.Schuster "Commande, Réglage et optimisation d'un convertisseur matriciel pour entraînement par moteur asynchrone", mémoire de doctorat, Ecole Polytechnique Fédérale de Lausanne, 1998.
- [4] J. Rodriguez, M. Rivera et al, "A Review of Control and Modulation Methods for Matrix Converters," *IEEE Transactions on Industrial Electronics*, vol. 59, no. 1, pp. 58–70, Jan. 2012.
- [5] https://fr.wikipedia.org/wiki/Variateur_%C3%A9lectronique_de_vitesse
- [6] S.Niveditha, B.N.Kartheek, P.S.D.M.Chandana. "An optimized code for space vector pwm for a two level voltage source inverter". *International Journal of Science and Modern Engineering (IJISME)*, Avril 2013.
- [7] <https://www.wikipedia.org/>
- [8] M. Y. Lee," Three-level Neutral-point-clamped Matrix Converter Topology ", PhD, Université de Nottingham, Mars 2009
- [9] A.Benachour "Commande sans Capteur basée sur DTC d'une Machine Asynchrone alimentée par Convertisseur Matriciel", PhD, Thèse de Doctorat LMD, ENP, Alger 2017
- [10] L.Huber and D. Borojevic, "Space Vector Modulated Three-phase to Three-phase Matrix Converter with Input Power Factor Correction", *IEEE Transactions on Industrial applications*, vol. 31, no 6, nov/95.
- [11] P. Szcześniak, "Review of AC–AC Frequency Converters," in *Three-phase AC-AC Power Converters Based on Matrix Converter Topology*, Springer London, 2013, pp. 17–86.
- [12] J. W. Kolar, M. Baumann, F. Schafmeister, and H. Ertl, "Novel three-phase AC-DC-AC sparse matrix converter," in *APEC 2002. Seventeenth Annual IEEE Applied Power Electronics Conference and Exposition*, vol. 2, pp. 777–791, 2002
- [13] KHERROUBI Zine elabidine "Implémentation de la "SVM" à deux niveaux et à trois niveaux par la carte "ARDUINO DUE"“, Diplôme d'Ingénieur d'Etat en Automatique, ENP Alger 2017
- [14] A. Nabae, I. Takahasai and H. Akagi, "A new neutral-point-clamped PWM inverter," *IEEE Transactions in Industry Applications*, vol. IA – 17, no 5, pp. 518 – 523, Sept./Oct. 1981
- [15] N. Celanovic and D. Boroyevich, " A comprehensive study of neutral-point voltage balancing problem in three-level neutral-point-clamped voltage source PWM inverters," *IEEE Transactions on Power Electronics*, vol. 15, no. 2, pp. 242 – 249, 2000.
- [16] S. Busquets-Monge, J. Bordonau, D. Boroyevich and S. Somavilla, " The nearest three virtual space vector pwm – a modulation for the comprehensive neutral point balancing in the three-level npc inverter", *IEEE Power Electronics Letters*, vol. 2, no. 1, pp. 11 – 15, March 2004
- [17] M. Cosan, H. Mao, D. Boroyevich and F.C. Lee, "Space vector modulation of three-level voltage source inverter," *Proceedings of IPEC-Yokohama*, pp. 494 – 499, 1995.

- [18] S. Busquets-Monge, J. Bordonau, D. Boroyevich and S. Somavilla, “ The nearest three virtual space vector pwm – a modulation for the comprehensive neutralpoint balancing in the three-level npc inverter”, *IEEE Power Electronics Letters*, vol. 2, no. 1, pp. 11 – 15, March 2004.
- [19] N. Celanovic and D. Boroyevich, “ A comprehensive study of neutral-point voltage balancing problem in three-level neutral-point-clamped voltage source PWM inverters,” *IEEE Transactions on Power Electronics*, vol. 15, no. 2, pp. 242 – 249, 2000.
- [20] Cuauhtémoc Carbojal, “exceptions and interrupts“, ITESM CEM, 13/03/2014
- [21] Tremblay, Etienne “GIF-3002 Présentation du STM32F407, Logiciel“GIF-3002 Microprocesseur/Microcontrôleur Logiciel“, université LAVAL, 2017
- [22] D. Ponikvar, “Interrupts & Timer TIM5“, STM32F407 Project, 2012
- [23] Reference manual“, STM32F405/415, STM32F407/417, STM32F427/437 and STM32F429/439 advanced“RM009 ARM®-based 32-bit MCUs, © STMicroelectronics, 2017
- [24] D. Ponikvar, “Interrupts & Ports“, STM32F407 Project, 2012
- [25] D. Ponikvar, “Analog to Digital Converter“, STM32F407 Project, 2012
- [26] “AN3116 Application note: STM32™’s ADC modes and their applications”, © STMicroelectronics, 2018
- [27] “AN4776 Application note: STM32™ General-purpose timer cookbook”, © STMicroelectronics, 2018
- [28] <https://developer.arm.com/embedded/cmsis>
- [29] “AN3988 Application note: Clock configuration tool for STM32F40xx/41xx/427x/437x microcontrollers”, © STMicroelectronics, 2018
- [30] “AN4013 Application note: STM32 cross-series timer overview”, © STMicroelectronics, 2018
- [31] Christian DUPATY, Philippe ANTOINE and Marc SILANUS, “Un aperçu des outils de développement logiciel pour les microcontrôleurs STM32-ARM-CORTEX de STMicroelectronics”, STM32 Outils de développement
- [32] <http://www.st.com/en/microcontrollers/stm32-32-bit-arm-cortex-mcus.html>
- [33] <https://en.wikipedia.org/wiki/STM32>
- [34] “How to install the Workbench for STM32”, www.emcu.it,

ANNEXES

ANNEXE 1

Definition:
$$THD = \frac{\sqrt{V_2^2 + V_3^2 + V_4^2 + \dots + V_n^2}}{V_1}$$
 CIGRE

ANNEXE 2

1- Aperçu sur la STM32

STM32 est une famille de circuits intégrés à microcontrôleur 32 bits de STMicroelectronics. Les puces STM32 sont regroupées en séries basées sur le même cœur de processeur ARM-CORTEX 32 bits.

La technologie ARM-CORTEX est utilisée par de nombreux fondeurs comme ST, NXP, ATMEL, MAXIM, Silicon, WIZnet. [31].

Désignation et caractéristiques

La famille STM32 se compose de dix séries de microcontrôleurs qui sont : H7, F7, F4, F3, F2, F1, F0, L4, L1 et L0 [32].

- **STM32 W**

La fonction principale des puces STM32 WM de la série ARM cible les applications de communication RF (Radio Frequency).

- **STM32 J**

Ces microcontrôleurs sont programmables en Java. Ils sont basés sur les familles STM32 F1, F2, F4, F0, L0 existantes. Ces séries sont désignées par la lettre «J» ou la lettre «U» à la fin.

Chaque série de STM32 est désignée par le symbole **STM32xxwwyz** tels que :

- **xx** représente la famille du microcontrôleur
- **ww** est un sous-type qui se diffère d'une famille à une autre selon ses périphériques
- **y** représente le nombre de broches du paquet
- **z** représente la taille de la mémoire FLASH

Les tableaux 4.1 et 4.2 représentent respectivement le nombre de broches (y) et la taille de la mémoire FLASH (z) selon le code attribué aux lettres « y » et « z ». Le tableau 4.3 présente toutes les familles de STM32 ainsi que leurs caractéristiques.

- **Exemple de désignation**

La carte utilisée dans notre étude est la **STM32F407VG** dont on peut tirer facilement ses caractéristiques à partir des tableaux 4.1, 4.2 et 4.3, ceci se fait comme-suit :

STM32F4 est une carte de processeur CORTEX-M4, de fréquence maximale de 180 MHz, de mémoire flash de 1024 KB, de SRAM maximale de 384 KB, contenant 100 broches et destinée aux applications de haute performance.

Tableau A. 1 : nombre de broches

| | | | | | | | | |
|-------------------|-----|-----|-----|-----|----|----|-----|-----|
| Code (y) | A | B | C | F | G | H | I | J |
| Nombre de broches | 169 | 208 | 48 | 20 | 28 | 40 | 176 | 72 |
| Code (y) | K | M | N | Q | R | T | U | V |
| Nombre de broches | 32 | 81 | 216 | 132 | 64 | 36 | 63 | 100 |

Tableau A. 2 : mémoire Flash [KB]

| | | | | | | | | | | | | |
|--------------------|----|----|----|-----|-----|-----|-----|-----|-----|------|------|------|
| Code (z) | 4 | 6 | 8 | B | Z | C | D | E | F | G | H | I |
| Mémoire Flash [KB] | 16 | 32 | 64 | 128 | 192 | 256 | 384 | 512 | 768 | 1024 | 1536 | 2048 |

Tableau A. 3 : familles (xx) de STM32 et leurs caractéristiques

| Famille | Core | Fréquence maximale (MHz) | Flash max (KB) | SRAM maximale (KB) | But |
|---------|-----------|--------------------------|----------------|--------------------|----------------------|
| F0 | CortexM0 | 48 | 256 | 32 | Usage générale |
| F1 | CortexM3 | 72 | 1024 | 96 | Usage générale |
| F2 | CortexM3 | 120 | 1024 | 128 | Haute performance |
| F3 | CortexM4 | 72 | 512 | 80 | Usage générale |
| F4 | CortexM4 | 180 | 2048 | 384 | Haute performance |
| F7 | CortexM7 | 216 | 2048 | 512 | Haute performance |
| H7 | CortexM7 | 400 | 2048 | 1024 | Haute performance |
| L0 | CortexM0+ | 32 | 192 | 20 | Très basse puissance |
| L1 | CortexM3 | 32 | 512 | 80 | Très basse puissance |
| L4 | CortexM4 | 80 | 1024 | 380 | Très basse puissance |

2- Cartes de développement

Les puces STM32 sont développées sur l'une des cartes de développement suivantes [33] :

5.5.1.1.1. Cartes Arduino

Les cartes suivantes sont compatibles avec Arduino :

- **La carte Maple** par *Leaf labs* (figure 4.1) a un microcontrôleur STM32F103RB. Une bibliothèque C / C ++ appelée *libmaple* est disponible pour faciliter la migration depuis Arduino



Figure A. 1 : La carte Maple par Leaflabs

- La carte **OLIMEXINO-STM32** d'*Olimex* possède un microcontrôleur STM32F103RBT6 et similaire à la carte Maple
- **Netduino** avec le support pour .NET Micro Framework

5.5.1.1.2. Cartes Nucleo

Il existe trois familles des cartes Nucleo :

- **Nucleo 32** : Cette famille est dotée de circuits intégrés STM32 à 32 broches et d'entêtes de broches mâles *Arduino Nano*.
- **Nucleo 64** : Cette famille est équipée de circuits intégrés STM32 à 64 broches, d'entêtes femelles *Arduino-Uno Rev3* et d'entêtes de broches mâles *ST morpho*.
- **Nucleo 144** (figure A.2) Cette famille comprend des CIs STM32 à 144 broches, des embases femelles *Arduino Uno Rev3*, des embases femelles *ST Zio*, des embases mâles *ST morpho*, un deuxième connecteur *USB Micro-AB* et un connecteur *Ethernet RJ45* (certaines cartes).

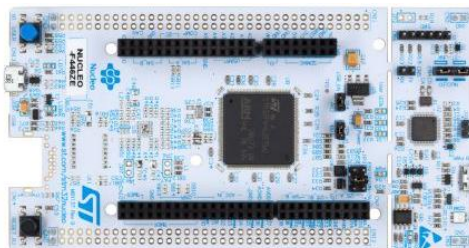


Figure A. 2 : carte Nucleo 144

5.5.1.1.3. Cartes Discovery (figure A.3)

C'est La carte utilisée pendant notre étude. Pour ce qui suit, elle sera désignée par *STM32F4* ou *STM32F4-Discovery*. Les caractéristiques de cette carte seront développées dans la section suivante.

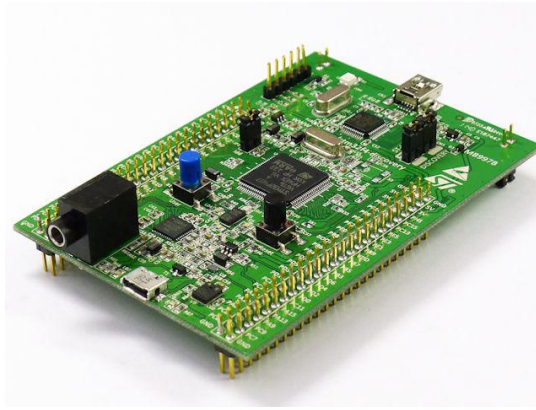


Figure A. 3 : STM32F4-Discovery

5.5.1.1.4. Cartes d'évaluation

- **STM32W-RFCKIT** contient deux cartes, chacune d'elles avec un microcontrôleur *SoC* *STM32W108*. Elle prend en charge les protocoles sans fil 802.15.4, ZigBee RF4CE, ZigBee Pro, 6LoWPAN (Contiki).
- **STM3220G-JAVA** est un kit de la famille **STM32 J** combine une version d'évaluation du kit de développement logiciel (SDK) MicroEJ® d'IS2T qui fournit des fonctionnalités étendues pour créer, simuler, tester et déployer des applications Java dans des systèmes embarqués.

3- Environnement de développement intégré

Les microcontrôleurs STM32 supportent plusieurs **IDEs** (Integrated Development Environments) avec des supports C, C++, Pascal ou Java, dont les plus répondus sont [21]:

- IAR EWARM (IAR Embedded Workbench)
- Keil MDK-ARM
- Les IDEs basés sur Eclipse et GCC (free AC6: SW4STM32, Atollic TrueSTUDIO)
- L'environnement de développement en ligne Mbed

La figure 4.4 présente d'autres IDEs pour STM32.

L'IDE utilisé dans notre étude est le System Workbench.



Figure A. 4 : IDEs pour STM32

➤ **System Workbench (free AC6 : SW4STM32)**

SW4STM32 est un environnement de développement de logiciels multi-OS gratuit basé sur Eclipse, qui prend en charge la gamme complète des microcontrôleurs STM32 et des cartes associées.

➤ **Avantages de SW4STM32**

Prise en charge complète des microcontrôleurs STM32, des cartes STM32 Nucleo, des kits de découverte et des cartes d'évaluation, ainsi que du micro logiciel STM32 (bibliothèque de périphériques standard et STM32Cube HAL)

- Compilateur GCC C / C ++
- Débogueur basé sur GDB
- IDE Eclipse avec gestion du travail d'équipe
- Compatible avec les plug-ins Eclipse
- Support ST-LINK
- Aucune limite de taille de code
- Prise en charge de plusieurs systèmes d'exploitation: Windows®, Linux et OS X®

➤ **Installation de SW4STM32**

Il existe deux méthodes pour installer le SW4STM32 :

- ❖ Installation standard
- ❖ Mettre à jour une installation Eclipse avec STM32 Workbench

Il est conseillé d'utiliser l'installation standard pour éviter toute complication lors de l'installation.

Le document [34] présente la méthode d'installation de SW4STM32.

4- Bibliothèques logicielles

Le rôle des bibliothèques est de faciliter la programmation du microcontrôleur. Elles permettent à l'utilisateur de travailler avec des fonctions prédéfinies au lieu de manipuler directement des registres. Parmi les bibliothèques valables pour la programmation de STM32F4 :

5.5.1.1.5. Pour STM32 J

Standard Eclipse Java IDE STM32Java

5.5.1.1.6. Pour STM32 C/C++

- Standard Peripheral library
- FreeRTOS
- μ KOS
- USB device library
- DSP library
- Encryption library
- Motor control library
- MP3 / WMA / Speex codecs and audio engine
- Self-test routines

Pendant notre étude on va utiliser Standard Peripheral library.

5- Caractéristiques de la STM32F4-Discovery

a) Présentation de la carte

STM32F4 (figure A.10) fonctionne à une fréquence élevée de 168 MHz, prend en charge des instructions DSP (Digital Signal Processing) en un seul cycle et dispose d'une unité de calcul en virgule flottante FPU (Floating Point Unit). Elle est construite autour d'un microcontrôleur ARM Cortex M4FSTM32F407VGT6 32bit doté d'1 Mo de Flash, 192 Ko de

RAM, des périphériques avancés pour les applications d'imagerie, de connectivité, d'encryptage, elle comporte également [21] (figure A.5):

- un connecteur ST-LINK/V2 intégré qui offre la possibilité d'utiliser le connecteur USB d'alimentation pour la programmation et le deduging
- un connecteur USB pour l'alimentation 5V
- des sorties 3V et 5V pour les applications externes
- un accéléromètre 3 axes ST MEMS LIS3DSH
- un micro MP45DT02 pour enregistrer des sons
- un capteur audio (microphone) digital omnidirectionnel ST MEMS MP45DT02
- un DAC (Digital to Analog Converter) audio avec haut-parleur de classe D intégré
- deux LEDs: LD1 (rouge/vert) pour la communication USB, LD2 (rouge) pour la mise sous tension 3.3 V
- quatre LEDs Utilisateur : LD3 (orange), LD4 (vert), LD5 (rouge) et LD6 (bleu)
- 2 LEDs USB OTG (USB On-The-Go) : LD7 (vert) VBUS, LD8 (rouge) surintensité
- deux boutons poussoirs (utilisateur et réinitialisation)
- Interface USB OTG avec connecteur micro-AB
- En-têtes d'extension pour les E/S pour une connexion rapide à la carte
- Logiciel gratuit, complet et comprenant une variété d'exemples, constituant le package logiciel *STM32CubeF4*.

La carte STM32F4-Discovery est désormais commercialisée sous le code STM32F407G-DISC1. Il s'agit essentiellement de la même carte à l'exception que le ST-LINK/V2 de la STM32F4Discovery est remplacé par un ST-LINK/V2-1 plus récent et rendant la carte STM32F407G-DISC1 compatible avec l'environnement Mbed de développement en ligne.

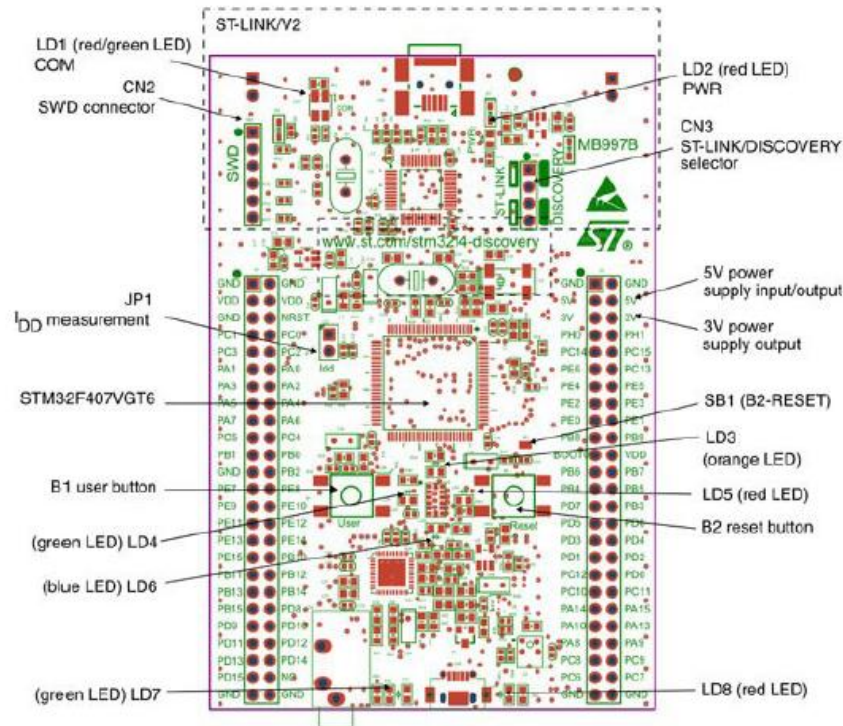


Figure A. 5 : différents composants de la carte STM32F4-Discovery

b) Le ST-LINK/V2 embarqué

Le ST-LINK/V2 est intégré à la carte STM32F4Discovery comme outil de programmation et de débogage (figure A.6). Il ne prend en charge que les SWD (Serial Wire Debug) pour les périphériques STM32 [21].

Il existe deux façons d'utiliser le ST-LINK/V2 (ou V2-1) intégré en fonction des états des cavaliers du connecteur CN3 :

- programmer/déboguer le STM32 qui équipe la carte STM32F4Discovery elle-même, dans ce cas les deux cavaliers CN3 sont montés
- programmer/déboguer un STM32 sur une carte de développement externe, en utilisant un câble connecté au connecteur SWD (CN2), dans ce cas les deux cavaliers CN3 sont enlevés.

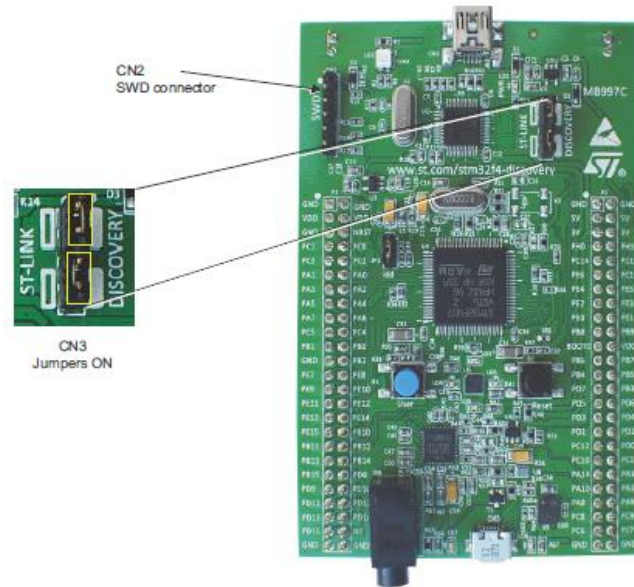


Figure A. 6 : connections de STM32F4-Discovery

c) Architecture du microprocesseur

Le cœur de la STM32F4-Discovery (ARM-Cortex M4) est un cœur 32-bits supportant 16 registres. Il a une architecture Harvard (un bus pour les données et un bus pour les instructions), et un modèle Load-Store pour accéder aux données de la mémoire. Ce microprocesseur supporte le jeu d'instruction Thumb-2 et les instructions peuvent être exécutées sur des variables 8bits (octet), 16bits (demi-mot) ou 32bits (mot). Cette carte opère sur deux modes : le mode Thread et le mode Handler. De plus, le cœur inclut quelques périphériques et interfaces spécifiques : un contrôleur d'interruption (NVIC = Nested Vectored Interrupt Controller), un bloc de contrôle du cœur (SCB = System Control Block), un timer (le systick timer), une unité de protection de la mémoire (MPU = Memory Protection Unit) et une unité de traitement des fractions (FPU = floating point unit).

Plus de détails sur chaque partie de l'architecture de STM32F4-Discovery sont présentés dans.

d) Mémoire et architecture de bus

Dans *STM32F405xx / 07xx* et *STM32F415xx / 17xx*, le système principal est constitué de de bus AHB matriciel multicouche 32 bits interconnectant [23]:

Huit maîtres:

- Cortex® -M4 avec bus I-bus, D-bus et S-bus FPU
- Bus mémoire DMA1
- Bus mémoire DMA2
- Bus périphérique DMA2
- un bus DMA Ethernet
- Bus USB OTG HS DMA

• Sept esclaves:

- Bus ICode mémoire Flash interne
- Bus mémoire interne DCode
- SRAM1 interne principale (112 Ko)
- SRAM2 interne auxiliaire (16 KB)
- Périphériques AHB1 incluant les ponts AHB à APB et les périphériques APB
- Périphériques AHB2
- FSMC

Un diagramme illustrant l'interconnexion entre les différents périphériques de la STM32F4 est présenté dans la figure A .1 [23].

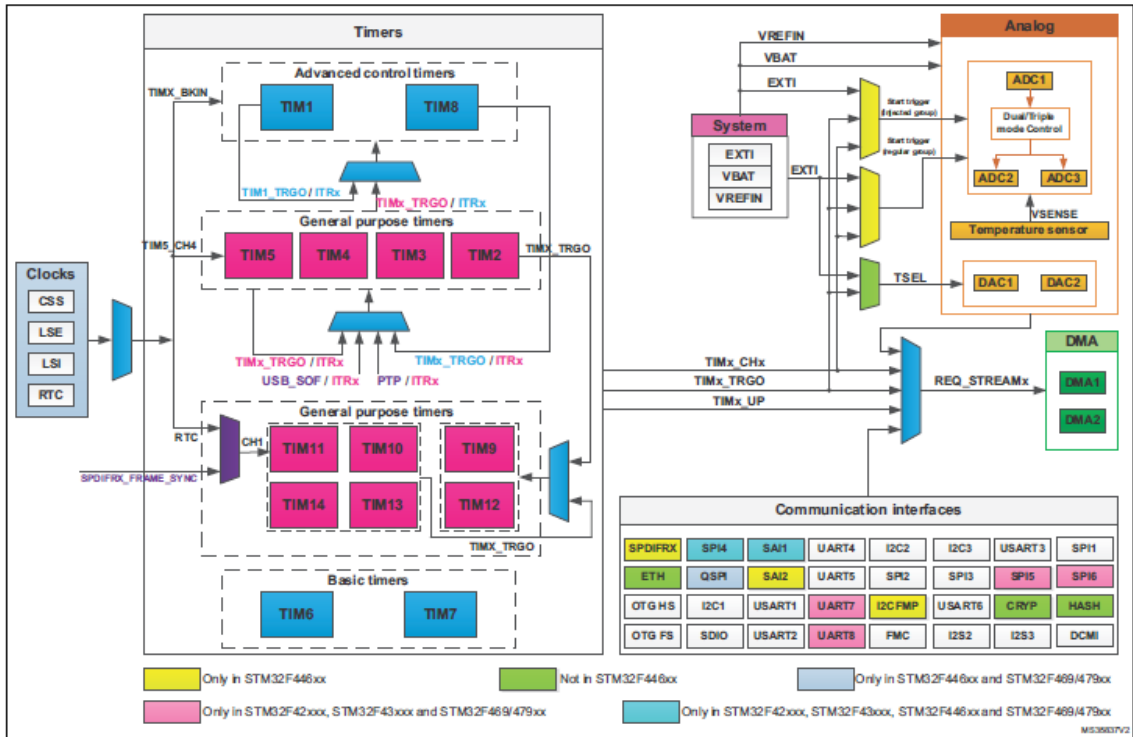


Figure A. 7 : diagramme illustrant l'interconnexion entre les périphériques de la STM32F407

La matrice de bus fournit l'accès d'un maître à un esclave, permettant ainsi l'accès simultané et le fonctionnement efficace même lorsque plusieurs périphériques à haute vitesse fonctionnent simultanément (figure A.8).

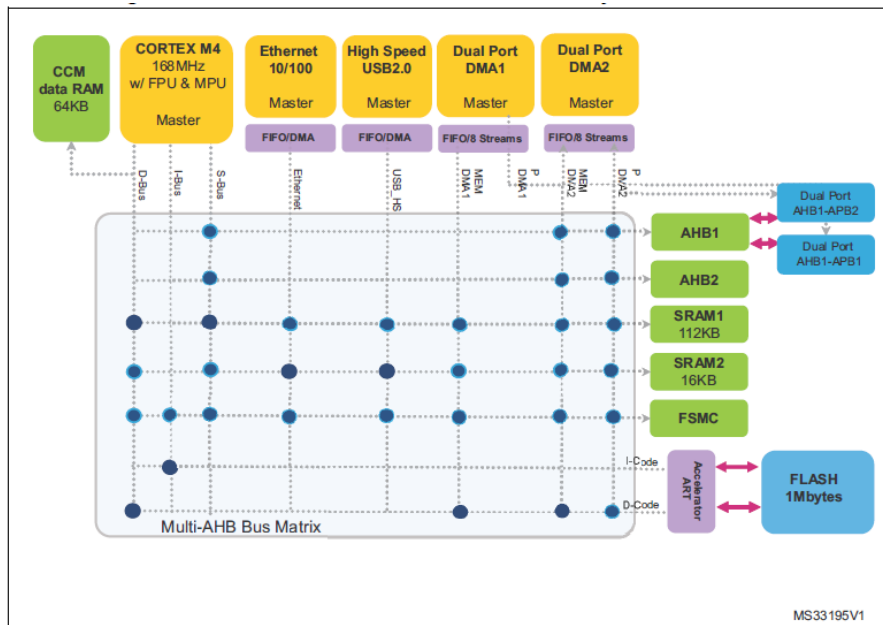


Figure A. 8 : architecture du système pour STM32F405xx / 07xx et STM32F415xx / 17xx