

الجمهورية الجزائرية الديمقراطية الشعبية
REPUBLIQUE ALGERIENNE DEMOCRATIQUE ET POPULAIRE

15/89

1 seul
ex

وزارة التعليم و البحث العلمي
MINISTERE DE L'ENSEIGNEMENT ET DE LA RECHERCHE SCIENTIFIQUE

ECOLE NATIONALE POLYTECHNIQUE

DEPARTEMENT : *ELECTRONIQUE*

المدرسة الوطنية المتعددة التقنيات
BIBLIOTHEQUE — المكتبة
Ecole Nationale Polytechnique

PROJET DE FIN D'ETUDES

SUJET

Etude et Réalisation
d'une Serrure Codée

Proposé Par :
D. BERKANI

Etudié par :
C. ZERROUGUI

Dirigé par :
A. MOUSSAOUI

PROMOTION : *JANVIER 89*

الجمهورية الجزائرية الديمقراطية الشعبية
REPUBLIQUE ALGERIENNE DEMOCRATIQUE ET POPULAIRE

وزارة التعليم و البحث العلمي
Ministère de l'Enseignement et de la Recherche Scientifique

ECOLE NATIONALE POLYTECHNIQUE

DEPARTEMENT ELECTRONIQUE

المدرسة الوطنية المتعددة التقنيات
BIBLIOTHEQUE — المكتبة
Ecole Nationale Polytechnique

PROJET DE FIN D'ETUDES

SUJET

Etude et Réalisation d'une Serrure Codée

Proposé par :

D. BERKANI

Etudié par :

C. ZERROUGUI

Dirigé par :

A. MOUSSAOUI

PROMOTION JANVIER 89

E.N.P. 10, Avenue Hacén Badi - El-Harrach - Alger

Remerciements

Que Monsieur BERKANI, Monsieur Trabelsi et
Melle A. MOUSSAOUI, trouvent ici, l'expression
de mes plus chaleureux remerciements, pour
l'aide et les encouragements qu'ils m'ont
cessé de me prodiguer tout au long de
l'élaboration de cette étude.

Mes remerciements vont aussi, à Monsieur
CHAMI, Directeur de l'école technique de la
SONELGAZ et aussi à Monsieur MOKHTARI
pour avoir contribué à la mise en forme
de cet ouvrage -



A la mémoire de mon père Brahim
A ma mère
A ma femme
A mes enfants : Khaoula, Brahim et Laïd
A mes frères ; A mes sœurs
A mes amis -

Ferrouqui Cherif

- TABLE DES MATIERES -



- I N T R O D U C T I O N -

CHAPITRE I : Les circuits de base .

I. Principe de fonctionnement et schéma synoptique .

II. Etude des compteurs .

II.1. Généralités.

II.2. Bascules.

II.2.1. Bascules R-S

II.2.2. Bascules J-K

II.2.3. Bascule D

II.2.4. Mode d'excitation de bascules

II.2.5. Association de bascules

II.3. Programmation.

III. Circuit d'identification.

III.1. Généralités.

III.2. Circuit d'identification.

IV. Clavier et transcodeur .

IV.1. Transcodeur .

IV.2. Montage pratique du transcodeur .

IV.3. Clavier .

CHAPITRE II : Les circuits de commande et de liaison.

I. Généralités.

I.1. Réponses d'un circuit R-C à un échelon de tension

I.2. Réponses d'un circuit R-C à une impulsion rectangulaire

I.3. Circuit R-C différentiateur

I.4. Circuit R-C intégrateur

II. Circuit de mise en forme

III. Horloge du compteur de polarisation

IV. Horloge du compteur codeur

CHAPITRE III :

- I. Temporisateur de sécurité .
- II. Détecteur d'erreur d'appui .
- III. Sonorisation .
- IV. Alarme ..
- V. Schéma de serrure et chronogrammes caractéristiques .
- VI. Alimentation .

CONCLUSION :

ANNEXE :

- I. Généralités sur le MOS et les C-MOS .
 - II.1. Comparaison entre les FET et les MOS .
 - II.2. Les assemblages C-MOS .
 - III.3. Tension d'alimentation et basculement .
- II. Représentation des circuits intégrés utilisés .

BIBLIOGRAPHIE :

I N T R O D U C T I O N



Ce projet de fin d'études , intitulé " Etude et Réalisation d'une Serrure Codée " consiste en l'étude et la réalisation d'un dispositif électronique remplaçant la serrure classique à action manuelle.

La clé de la serrure est un code " Secret " composé de quatre chiffres qui peut être modifié à tout moment dans le but d'augmenter la sécurité de son utilisation .

Avec un grand nombre de possibilités de codage , cette serrure électronique se révèle plus sûre et surtout plus pratique qu'une clé classique que l'on risque d'égarer ou que d'autres peuvent copier ou imiter.

Le principe se caractérise par un code que nous formons par l'intermédiaire d'un clavier digital. Si le code " Entrée " est en conformité avec celui qui a été préalablement programmé , un relais d'utilisation se ferme pendant quelques secondes , les contacts de ce dernier sont montés en série avec l'alimentation d'une gâche électrique qui contrôle la fermeture d'une porte.

CHAPITRE "I"

Les circuits de base

I. PRINCIPE DE FONCTIONNEMENT

L'appui sur une touche du clavier génère une succession d'opérations pouvant être expliquée comme suit:

a) Un transcodeur décimal / BCD délivre sur ses quatre sorties des états hauts et bas représentant en binaire le chiffre décimal sollicité sur le clavier.

b) Un circuit d'identification compare ce chiffre sollicité à un autre programmé au préalable.

c) S'il y a cohérence entre les deux chiffres, l'horloge H2 agira pour avancer le compteur 2 dit " Compteur de Polarisation ".

d) L'appui sur une touche déclenche l'horloge H1 qui fait avancer le compteur 1 dit " Compteur Codeur ", mais avec un retard, c'est-à-dire juste après la fin des opérations a), b), c).

Dés que le quatrième chiffre soit formé, le compteur de polarisation envoie une impulsion au circuit de commande du relais.

Le relais ainsi actionné va commander une gâche électrique dont l'alimentation est en série avec les deux contacts du relais.

L'appui sur une touche donne naissance à des opérations autres que celles décrites précédemment considérées comme des éléments de base du système, mais qui améliorent les performances de la serrure:

a) Un circuit de sonorisation émet des bips sonore à chaque appui sur une touche du clavier. Il est utilisé principalement comme un circuit d'alarme lorsqu'un manipulateur arrive à découvrir le premier chiffre du code programmé.

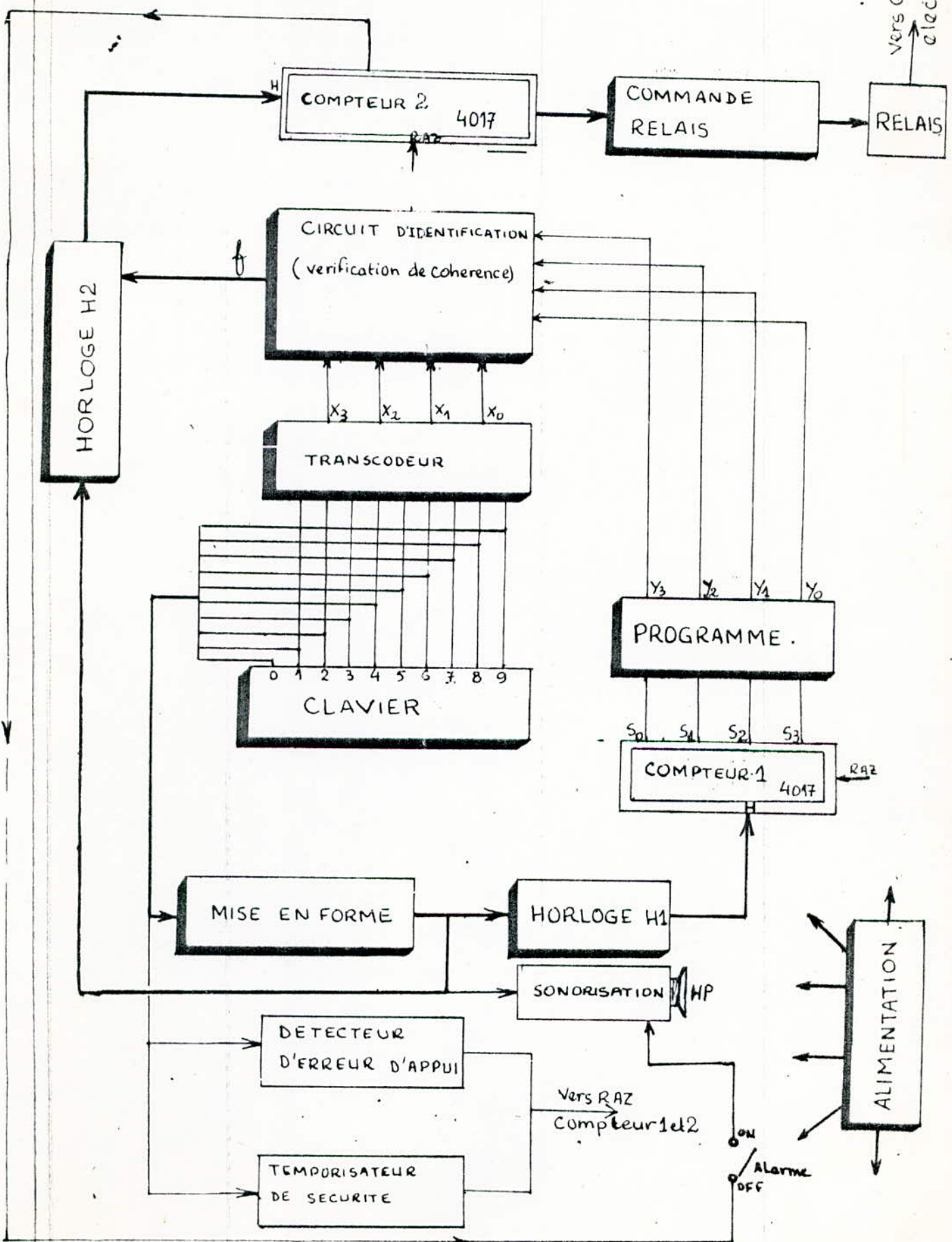
b) Un temporisateur de sécurité limite le temps nécessaire à la formation de quatre chiffres sur le clavier; ce circuit se déclenche au premier appui sur une touche du clavier.

c) Un circuit détecteur d'erreur d'appui remet le système à zéro dès l'appui simultané sur deux ou plusieurs touches.

Tout le fonctionnement de la serrure est représenté par le schéma synoptique de la Figure (1).

Schema synoptique:

figure 1



II. ETUDE DES COMPTEURS

II.1 GENERALITES:

L'association de plusieurs bascules de même type forme un registre capable de mémoriser un mot . Suivant la nature des couplages entre ces bascules et suivant les entrées et les sorties , nous distinguons les registres à décalage , les registres arithmétiques et les registres compteurs. Ces derniers sont des circuits séquentiels répondant à une séquence d'impulsions d'avancement ou " horloge " .

Un compteur comprend en général des bascules de type J-K , R-S ou D et un réseau logique de commande ; il prend un certain état à la suite de chaque signal horloge , donc une succession d'état lui est imposé par le circuit logique de commande.

II.2 BASCULES:

Les bascules sont des opérateurs permettant la réalisation de circuits séquentiels pour lesquels l'état des sorties dépend à la fois de l'état actuel des entrées et des sorties et des états passés. Dans ce qui suit nous allons résumer le fonctionnement des bascules R-S , J-K et D sous forme de tables de vérité et de chronogrammes.

II.2.1. Bascule R-S:

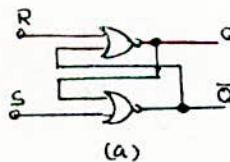


Figure 2

R	S	Q*
0	0	Q
0	1	1
1	0	0
1	1	∅

← état indéfini

(b).

II.2.1. Bascule J-K:

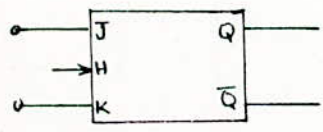


Figure 3

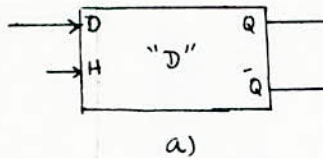
J	K	Q*
0	0	Q
0	1	0
1	0	1
1	1	Q-bar

H=1

La comparaison des deux tableaux de vérité de J-K et R-S , montre qu'une bascule J-K n'est autre qu'une bascule R-S plus élaborée et ne possédant plus d'indétermination . Le circuit R-S à été compliqué et modifié de façon à ce que la configuration $R = S = 1$, ou plus exactement $J = K = 1$, entraîne le changement d'état de la bascule.

II.2.3 BASCULE D:

Elle est assimilable à une bascule J-K à laquelle il a été ajouté un inverseur entre J et K.



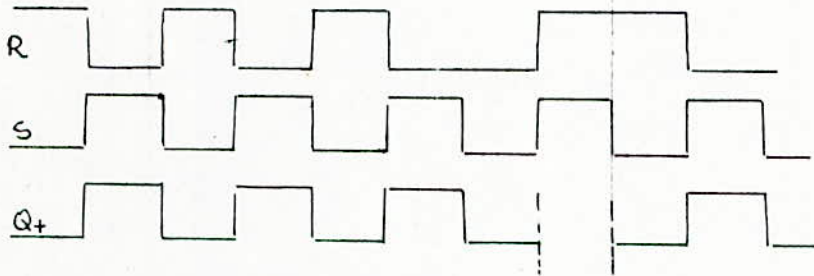
D	Q+
0	0
1	1

H = 1

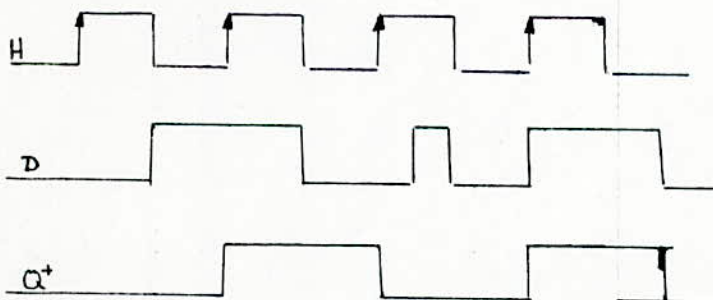
$$Q^+ = D$$

(b)

Figure 4.



Chronogrammes d'une bascule R-S



Chronogrammes d'une bascule "D"

II.2.4 MODE D'EXCITATION DES BASCULES:

Une bascule D est active uniquement sur le front montant du signal horloge, c'est-à-dire dès que l'horloge prend la valeur 1. L'état de la bascule est conservé et ne peut être changé que lorsque H retombe à " 0 " et prend " 1 " de nouveau, car la valeur de $D = 1$ est mise en mémoire par des bascules R-S à portes N A N D de sorte que toute variation de D est sans action sur la bascule.

La bascule J-K satisfait aussi cette propriété de ne prendre en compte l'état des variables que pendant un temps très court ce que nous traduisant à tort par " est active sur le front descendant "; La mémorisation des valeurs des variables J et K se fait dès que l'horloge a pris la valeur " 1 " (partie maître d'une bascule maître-éclave).

Une bascule R-S ne satisfait pas cette propriété. En effet, si la valeur d'une variable d'entrée change, la variable de sortie changera quelques monosecondes après, si la nouvelle valeur de la variable d'entrée lui impose de changer l'état. Il n'est donc pas possible de dire qu'une bascule R-S est active sur le front montant.

II.2.5 ASSOCIATION DE BASCULES:

Afin de clarifier le fonctionnement des compteurs utilisés dans cette réalisation, il est nécessaire d'étudier quelques associations de bascules D et J-K dont le fonctionnement est semblable à celui du M C 1 4 0 1 7.

Considérons le schéma de la figure (5); d'après la table de vérité d'une bascule D, le signal horloge fait passer Q_1 à 1 (puisque D_1 est soumise à 1); toutes les autres bascules ont leurs entrées D_i ($i = 2, N$) à " 0 "; elles gardent par conséquent l'état " 0 "; A la deuxième impulsion d'horloge Q_2 passe à " 1 " et Q_1 prend " 0 "; les autres sorties conservent les états " 0 ". A la troisième impulsion d'horloge Q_3 passe " 1 " et Q_2 prend " 0 " sans aucun changement des autres états des autres bascules.

La succession d'impulsions d'horloge se poursuit et à chaque impulsion, Q_i prend l'état " 1 " et Q_{i-1} passe à " 0 ".

Ce fonctionnement est illustré par les chronogrammes de la Figure (6).

Notons que pour démarrer le système, il faut que l'entrée D1 de la bascule " 1 " soit soumise à " 1 ", par contre l'exemple de la Figure (7) nous montre un diviseur par quatre appelé compteur en anneau, car c'est un compteur bouclé: la sortie Q4, de la bascule J-K N° 4 et reliée à l'entrée J1

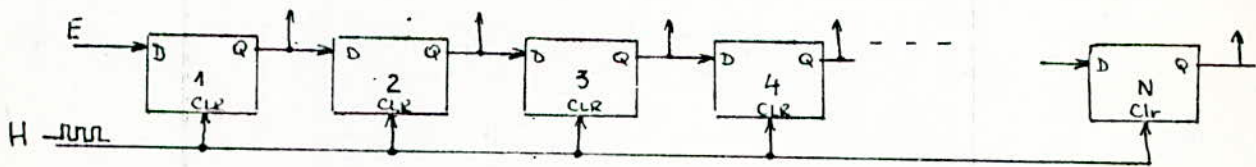


Figure 5 - Compteur à N états (diviseur).

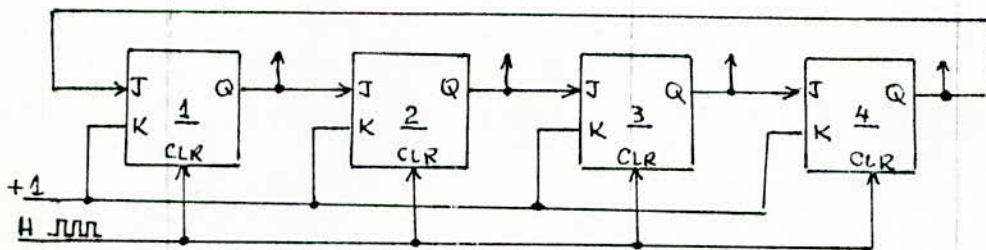


Figure 7 - Compteurs à 4 états (Diviseur)

de sorte que les quatre bascules soient connectées de façon rigoureusement identique. Il en résulte que le compteur est une chaîne fermée, donc un anneau, chaque bascule constituant un maillon de chaîne.

Dans la technologie C-MOS, nous choisissons le circuit intégré " MC14017 " dont le brochage est donné sur le Figure (8).

Il s'agit en fait d'un compteur décodeur à dix sorties (S0, S1..S9) Seule une sur les dix sorties est à l'état logique " 1 ", les autres sont à l'état " 0 " .

Lorsque nous appliquons une impulsion sur l'entrée (horloge), la sortie qui est à " 1 " repasse à " 0 " et c'est la sortie suivante qui passe de " 0 " à " 1 " ; toutes les autres restant à " 0 " . L'état haut se déplace ainsi de sortie en sortie dans l'ordre : S0, S1, S2, S9, S1, S2, etc. au rythme des impulsions sur l'entrée horloge.

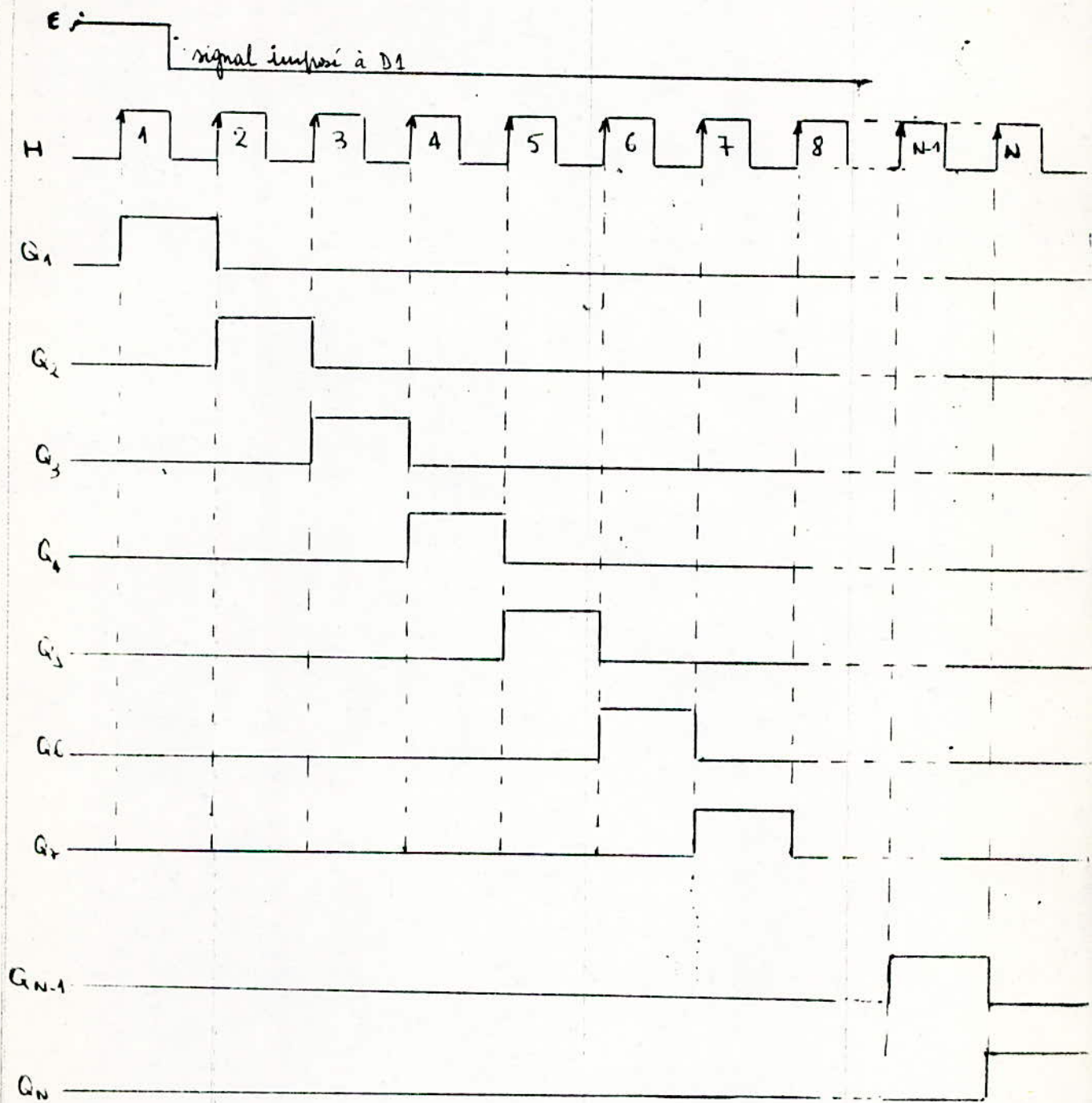


Figure 6

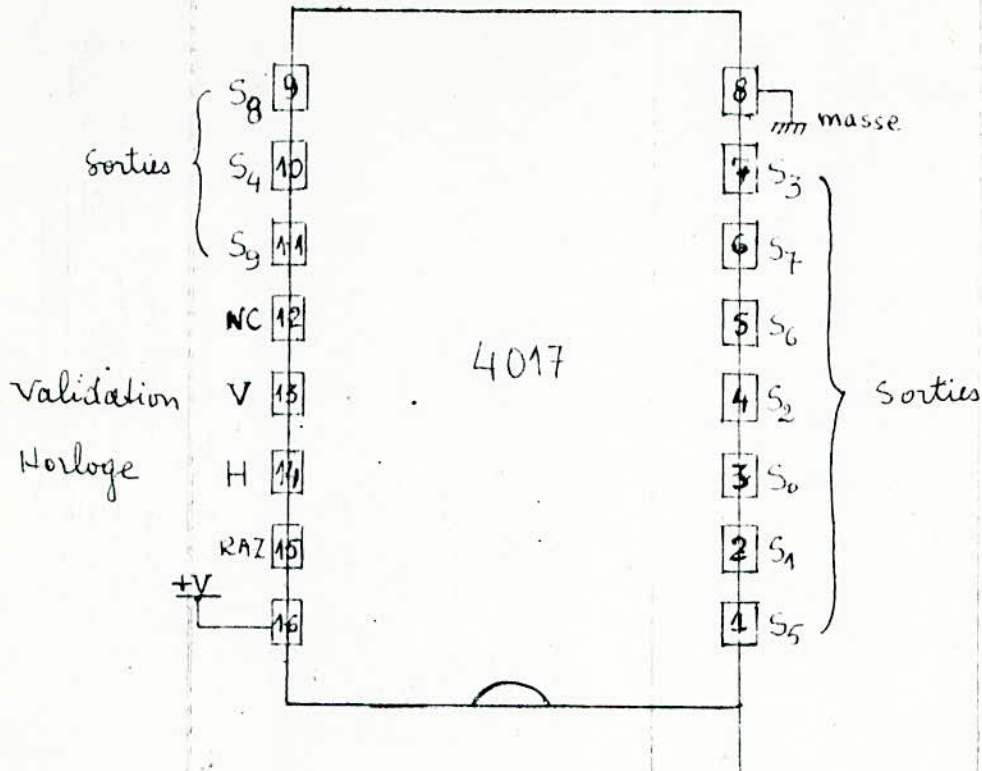


fig. 8 Brochage du C.I 4017

H	V	S ₀	S ₁	S ₂	S ₃	S ₄	S ₅	S ₆	S ₇	S ₈	S ₉
	0	1	0	0	0	0	0	0	0	0	0
f	0	0	1	0	0	0	0	0	0	0	0
f	0	0	0	1	0	0	0	0	0	0	0
f	0	0	0	0	1	0	0	0	0	0	0
f	0	0	0	0	0	1	0	0	0	0	0
f	0	0	0	0	0	0	1	0	0	0	0
f	0	0	0	0	0	0	0	1	0	0	0
f	0	0	0	0	0	0	0	0	1	0	0
f	0	0	0	0	0	0	0	0	0	1	0
f	0	1	0	0	0	0	0	0	0	0	0
f	0	0	1	0	0	0	0	0	0	0	0
f	0	0	0	1	0	0	0	0	0	0	0
f	0	0	0	0	1	0	0	0	0	0	0
f	0	0	0	0	0	1	0	0	0	0	0

fig. 9 Tableau de fonctionnement du C.I 4017 (10 états)

H	V	S ₀	S ₁	S ₂	S ₃	S ₄
	0	1	0	0	0	0
f	0	0	1	0	0	0
f	0	0	0	1	0	0
f	0	0	0	0	1	0
f	0	1	0	0	0	0
f	0	0	1	0	0	0

fig. 10

Tableau de fonctionnement du 4017 (4 états)

N.B. Le C.I 4017 est actif au front montant du signal horloge.

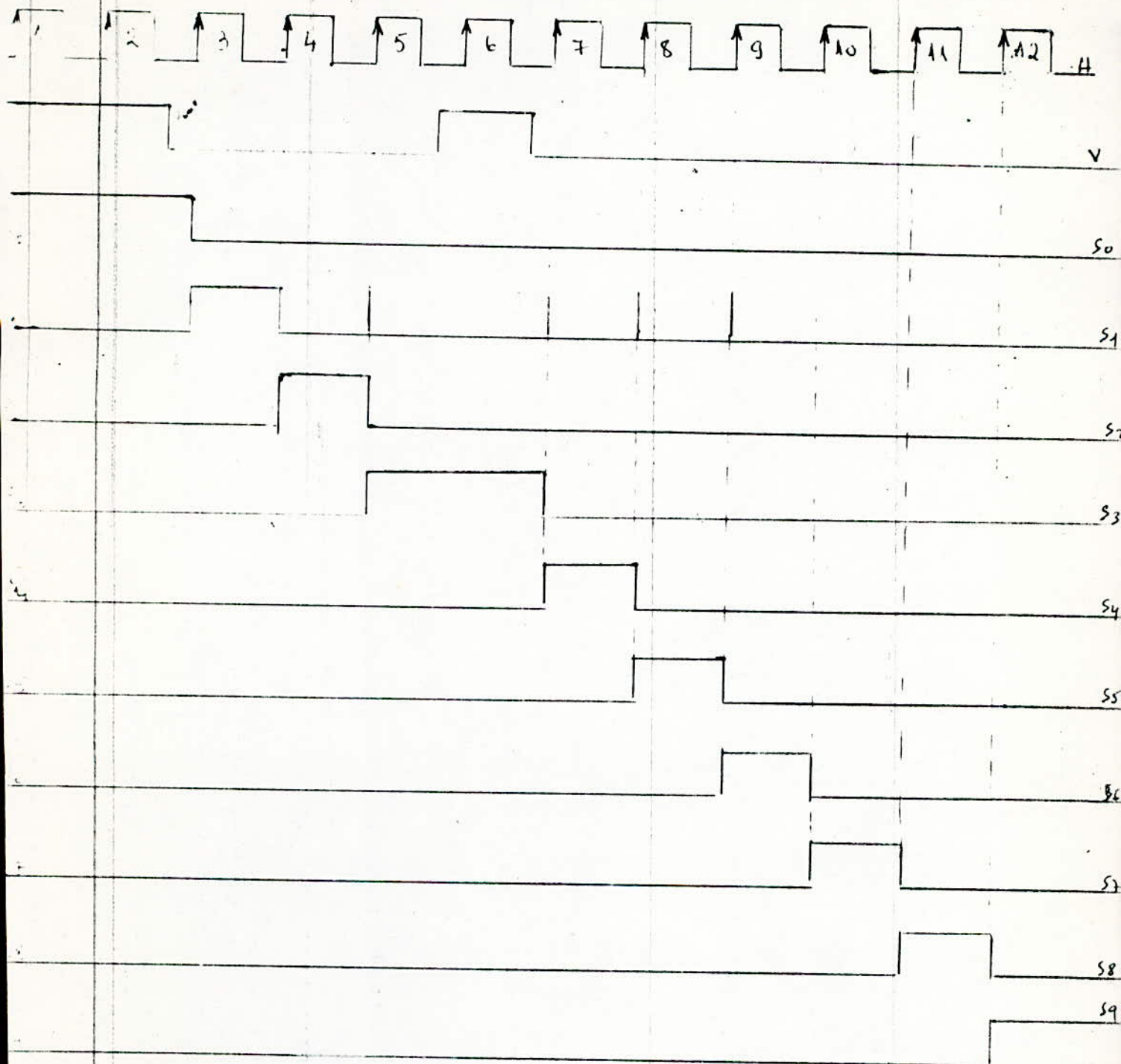


Figure 11

Chronogrammes des signaux S_0, \dots, S_9

Cet avancement n'est réalisé que si l'entrée "V" (devalidation) est soumise à un état bas ; lorsqu'elle est soumise à un état haut , le compteur reste bloqué.

La broche (15) -" RAZ "- remet toutes les sorties à " 0 " et la sortie S0 à " 1 " (c'est l'état initial du compteur).

Le tableau de la Figure (9) , et les chronogrammes de la Figure (11) résument le fonctionnement du " MC14017 ".

Notons que la connexion d'une sortie Si (i = 1,9) avec l'entrée " RAZ " permet de limiter le comptage à " i " états ; en effet , pour compter jusqu'à quatre , nous devons connecter la sortie " S4" avec " RAZ " : la remise à zéro se fait dès que " S4 " passe a " 1" , et nous obtenons le comptage : S0,S1,S2,S3,S0,.....(Figure 10).

Dans les paragraphes suivant nous allons étudier le circuit " codeur " et sa réalisation , ainsi que le transcodeur et le circuit d'identification.

La réalisation du compteur de polarisation , dont l'étude a été faite sera introduite dans les paragraphes III et V du second Chapitre .

II.3 PROGRAMMATION:

Admettons qu'une sortie S i du compteur soit à l'état " 1 " ; lorsque la partie commune de quatre interrupteurs est connectée à cette sortie Si , nous récupérons sur les parties non communes des interrupteur des états hauts et bas selon que l'interrupteur est ouvert ou fermé (Figure 12).

Le tableau de la Figure(13) donne toutes les positions possibles des interrupteurs pour programmer des chiffres de " 0 " à " 9 " .

Nous avons ainsi réalisé un " codeur " permettant le codage de chaque sortie en binaire.

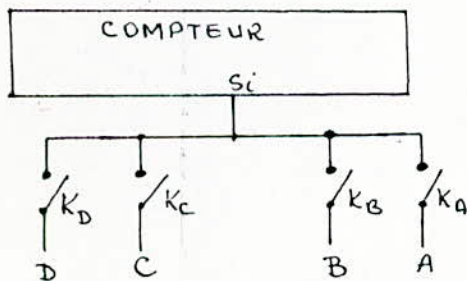


Figure 12

Interrupteurs				sorties codées				
K _D	K _C	K _B	K _A	D	C	B	A	N
0	0	0	0	0	0	0	0	0
0	0	0	f	0	0	0	1	1
0	0	f	0	0	0	1	0	2
0	0	f	f	0	0	1	1	3
0	f	0	0	0	1	0	0	4
0	f	0	f	0	1	0	1	5
0	f	f	0	0	1	1	0	6
0	f	f	f	0	1	1	1	7
f	0	0	0	1	0	0	0	8
f	0	0	f	1	0	0	0	9

Figure 13

"0" = OUVERT "0" = état bas
 "f" = Fermé "1" = état haut.

Le montage proposé du " codeur " est représenté par la Figure (14) , où nous avons utilisé les quatres premières sorties (S₀,S₁,S₂,S₃) du MC14017 afin de programmer quatres chiffres entre 0 et 9.

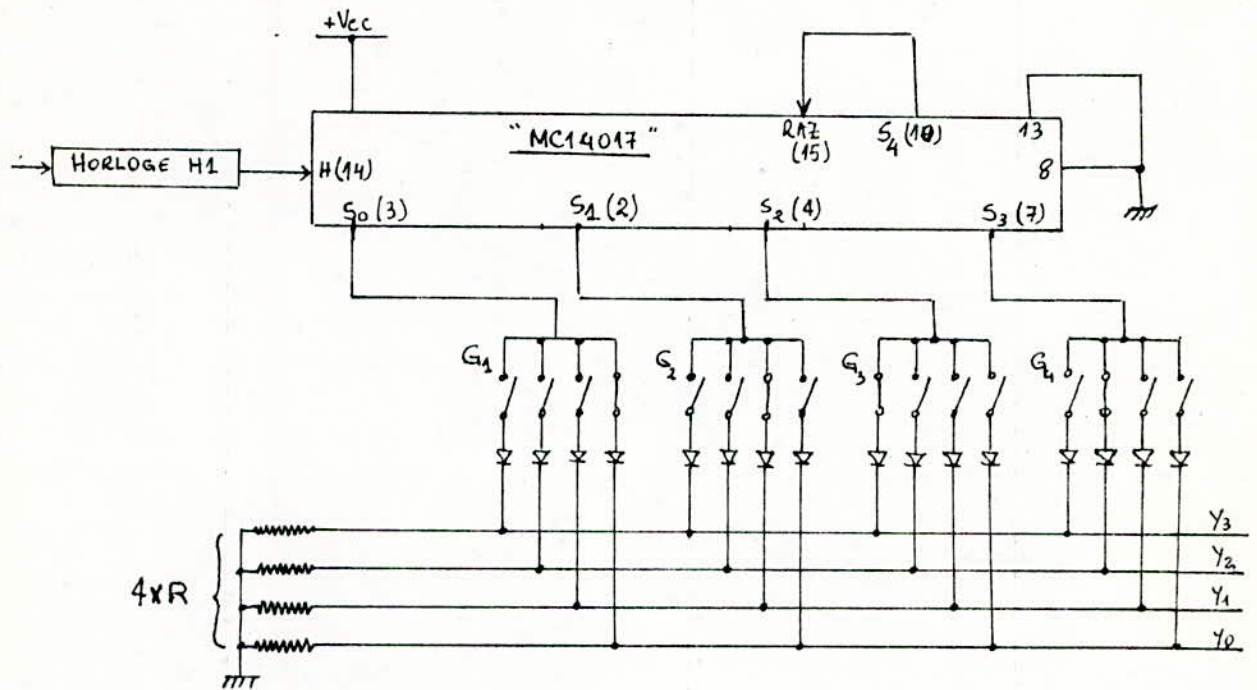


Figure 14 CODEUR

L'état initial du compteur est telles que $S_0 = 1$; $S_1 = 0$; $S_2 = 0$; $S_3 = 0$; le premier chiffre a programmer se trouvera sur le groupe G₁ des interrupteurs . l'état suivant est $S_0 = 0$; $S_1 = 1$; $S_2 = S_3 = 0$; le deuxième chiffre sera donc programmé sur G₂ ; nous trouvons de la même façon que le troisième et le quatrième chiffre seront programmés respectivement sur G₃ et G₄ .

Dans notre cas et d'après la Figure (14) nous avons pris " 0001 " sur G₁ ; " 0010 " sur G₂ ; " 1000 " sur G₃ ; et " 0100 " sur G₄ , ce qui correspond à " 1284 " en décimal.

Les diodes sont nécessaires afin d'éviter l'influence d'un groupe d'interrupteurs sur l'autre , il sont du type 1N4184 (diodes signal)

Le choix de la valeur de R n'est pas arbitraire, mais tient compte de la consommation des circuits intégrés C-MOS utilisés dans cette réalisation.

Dans notre cas la résistance R joue le rôle suivant :

"Forçage des lignes (y_0, y_1, y_2, y_3) à zéros pendant le repos, c'est-à-dire lorsque y_i ($i = 0, 3$) présente un état bas " .

Mais pour assurer un bon fonctionnement de C-MOS il faut que R soit suffisamment grande afin de ne consommer qu'un très petit courant, c'est-à-dire lorsque y_i présente un état haut.

E n général, ce courant est limité à $1/10$ du courant total ; $I_R \leq I/10$

La valeur $R = 33 K$ a donné de bons résultats dans l'expérience pratique, et I_R est de l'ordre de $0,3$ mA lorsque l'état 1 est égal à $9,5$ V .

III. CIRCUIT D'IDENTIFICATION

III.1 GENERALITES:

La comparaison arithmétique de deux nombres binaire X et Y est la classification de la différence $(X-Y)$ dans l'un des trois cas ci-dessous:

1er cas: $X-Y < 0$; 2eme cas: $X-Y > 0$; 3eme cas: $X-Y = 0$

Cette comparaison peut se subdiviser en deux types d'opérations:

- Une identification $X-Y = 0$
- Une comparaison $X-Y \neq 0$

III.2 CIRCUIT D'IDENTIFICATION:

Soient deux nombres binaires X et Y exprimés par quatre bits (ce ci est valable pour les nombres à n bits) ; il s'agit de trouver une fonction logique f telle que :

$$* f = 1 \quad \text{si} \quad X = Y$$

$$* f = 0 \quad \text{si} \quad X \neq Y$$

$$\text{avec:} \begin{cases} X = X_3 X_2 X_1 X_0 \\ Y = Y_3 Y_2 Y_1 Y_0 \end{cases}$$

Dans le cas ou $Y = X$, nous avons :

$$* x_0 \oplus y_0 = 0 \Rightarrow \overline{x_0 \oplus y_0} = 1$$

$$* x_1 \oplus y_1 = 0 \Rightarrow \overline{x_1 \oplus y_1} = 1$$

$$* x_2 \oplus y_2 = 0 \Rightarrow \overline{x_2 \oplus y_2} = 1$$

$$* x_3 \oplus y_3 = 0 \Rightarrow \overline{x_3 \oplus y_3} = 1$$

Le tableau de vérité de la figure (15) montre que:

$$x_i \oplus y_i = 0 \Leftrightarrow x_i = y_i \quad \text{ou encore} \quad \overline{x_i \oplus y_i} = 1 \Leftrightarrow x_i = y_i$$

x_i	y_i		$x_i \oplus y_i$		$\overline{x_i \oplus y_i}$
0	0		0		1
0	1		1		0
1	0		1		0
1	1		0		1

Figure 15

Tableau de vérité

En faisant le produit logique suivant :

$(\overline{x_3 \oplus y_3}) \cdot (\overline{x_2 \oplus y_2}) \cdot (\overline{x_1 \oplus y_1}) \cdot (\overline{x_0 \oplus y_0})$, nous obtenons une fonction logique f égale à 1 pour $X = Y$ et égale à " 0 " pour $X \neq Y$.

En effet , si au moins l'un des termes est nul , la fonction f s'annullé.

$$f = (\overline{x_3 \oplus y_3}) \cdot (\overline{x_2 \oplus y_2}) \cdot (\overline{x_1 \oplus y_1}) \cdot (\overline{x_0 \oplus y_0})$$

La fonction f est la sortie d'une porte AND à quatre entrées (Figure 16).

Le montage pratique que nous proposons est un peu différent de celui de la Figure (16) , mais donne le même résultat.

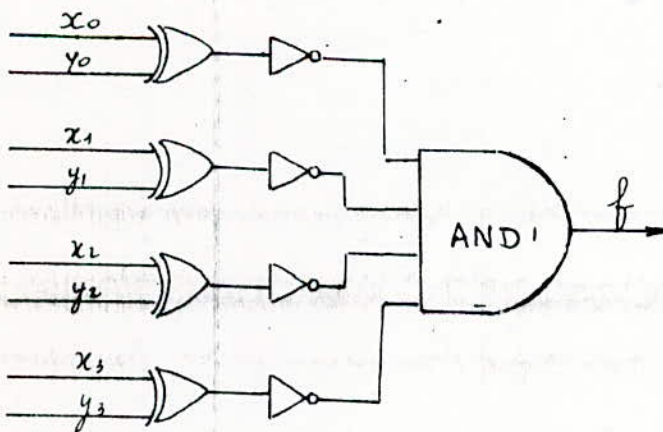


Figure 16

Circuit d'identification

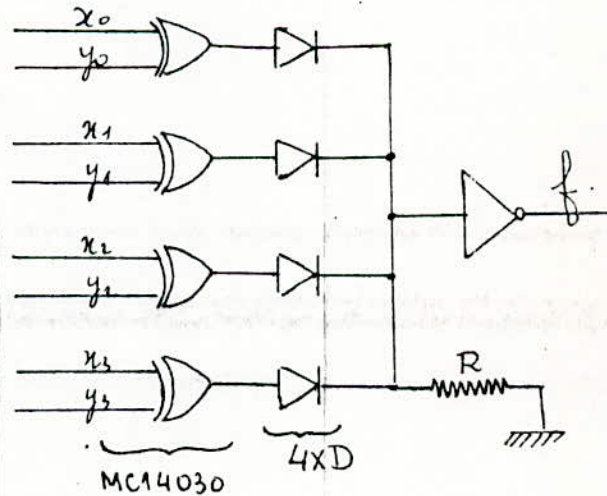


Figure 17

Montage pratique du circuit d'identification.

Compte tenu de ce qui est exposé dans le paragraphe (II.3), la valeur R est de 33 K Ω .

Les quatre portes " OU-EX " sont intégrés dans un circuit intégré C-MOS " MC14030 " dont le brochage figure en annexe .

Les diodes D sont du type 1N4184 et sont des anti-rabons.

Dans le montage de la Figure (17) , il suffit que $X_i \neq Y_i$ pour qu'un état haut apparaisse à la sortie commune des quatre diodes cet état est inversé en état bas et nous retrouvons $f = 0$. Ce montage vérifie bien l'identification : $X \neq Y \iff f = 0$
 $X = Y \iff f = 1$

IV. CLAVIER ET TRANSCODEUR

IV.1. TRANSCODEUR:

Nous appelons transcodage le processus de passage d'un système de base B1 à un autre système de base B2 . Le circuit qui réalise ce processus est appelé "transcodeur".

Un transcodeur décimal /BCD est un circuit logique à dix entrées décimales et quatre sorties binaires: une entrée par chiffre et une sortie par poids binaire. le transcodage se fait dans le code BCD naturel , dont le tableau de correspondance est indiqué Figure (18).

L'examen de ce tableau montre que:

$$D = 1 \text{ si } 8 \text{ ou } 9 \text{ est à l'état } 1 \implies D = 8 + 9$$

$$C = 1 \text{ si } 4 \text{ ou } 5 \text{ ou } 6 \text{ ou } 7 \text{ est à l'état } 1 \implies C = 4 + 5 + 6 + 7$$

$$B = 1 \text{ si } 2 \text{ ou } 3 \text{ ou } 6 \text{ ou } 7 \text{ " " " " } \implies B = 2 + 3 + 6 + 7$$

$$A = 1 \text{ si } 1 \text{ ou } 3 \text{ ou } 5 \text{ ou } 7 \text{ ou } 9 \text{ est à l'état } 1 \implies A = 1 + 3 + 5 + 7 + 9$$

Le circuit logique permettant l'obtention de ces fonctions est donné par la Figure (19).

IV.2. MONTAGE PRATIQUE DU TRANSCODEUR:

Dans notre réalisation nous avons utilisé le montage de la Figure (20) faisant appel à des diodes-signals type 1N4184 . Ce circuit donne le même résultat que celui de la Figure 19.

Les diodes D évitent l'influence d'un état sur l'autre ; les résistances R forcent les sorties X0 , X1 , X2 , et X3 à zéro au moment du repos.

Pour les mêmes raisons (expliquées au paragraphe II.3), nous prenons
R = 33 K .

IV.3 CLAVIER:

Il s'agit d'un ensemble de boutons poussoirs (touches non matricées) numérotés de 0 à 9. Dans notre cas nous avons utilisé un clavier à 8 touches (Figure 20-a).

	2^3	2^2	2^1	2^0
N	D	C	B	A
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1

FIG. 18

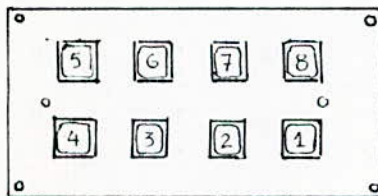


FIG. 20-a

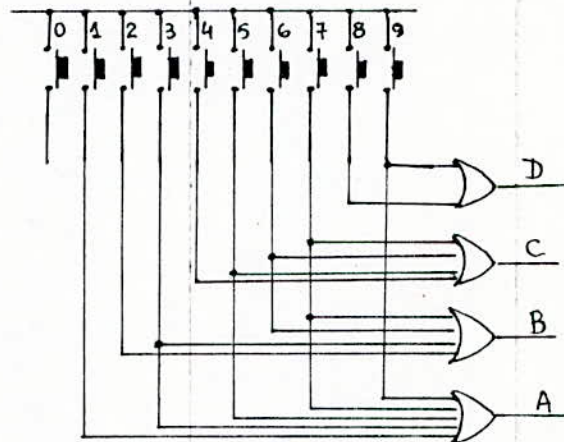


FIG. 19

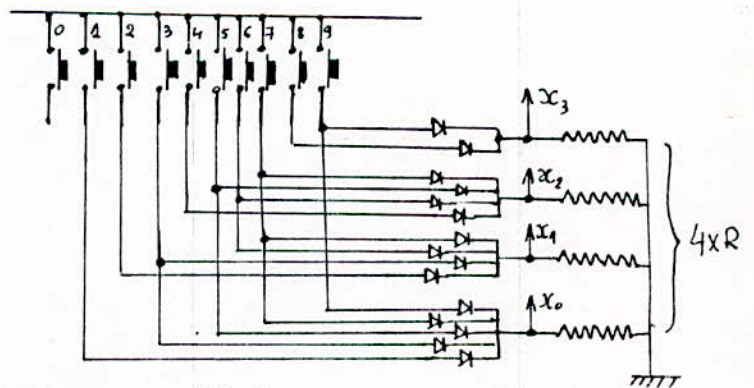


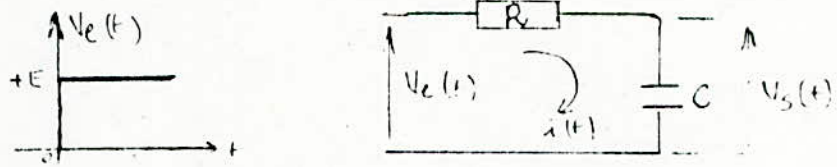
FIG. 20

CHAPITRE II

Les circuits de commande et de liaison

I. Généralités:

I.1. Réponse d'un circuit RC à un échelon de tension



$$V_e(t) = R i(t) + \frac{1}{C} \int_0^t i(t) dt$$

$$V_s(t) = \int_C i(t)$$

Utilisons la transformée de Laplace,

$$U_s(p) = I(p) \cdot \frac{1}{Cp}, \quad \text{or} \quad I(p) = V_R(p) \cdot \frac{1}{Z(p)}$$

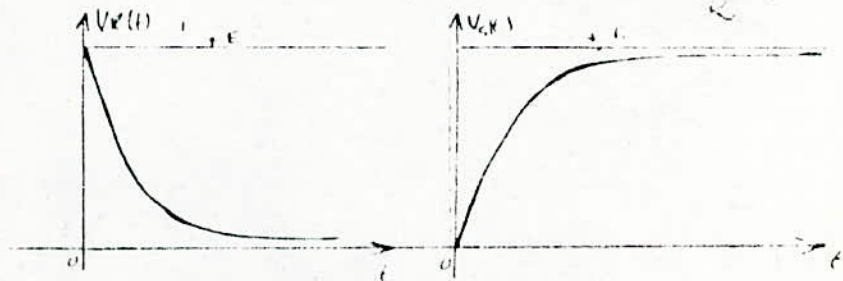
$$\rightarrow I(p) = \frac{E}{p} \cdot \frac{p}{R(p + \frac{1}{T})} \quad \left. \vphantom{\frac{E}{p} \cdot \frac{p}{R(p + \frac{1}{T})}} \right\} \text{ avec } T = \text{Constante de temps}$$

$$\rightarrow I(p) = \frac{E}{R(p + \frac{1}{T})}$$

$$\text{d'où } V_s(p) = \frac{E}{T} \cdot \frac{1}{p(p + \frac{1}{T})} = \frac{E}{T} \left[\frac{T}{p} - \frac{T}{p + \frac{1}{T}} \right] = E \left[\frac{1}{p} - \frac{1}{p + \frac{1}{T}} \right]$$

$$\text{Mais, } V_s(p) \Rightarrow V_s(t) \Rightarrow V_s(t) = E \left[1 - e^{-\frac{t}{T}} \right]$$

$$\text{Nous trouvons aussi } V_R(t) = V_e(t) - V_s(t) = E e^{-\frac{t}{T}}$$



I.2 REPONSE D'UN CIRCUIT R C A UNE IMPULSION RECTANGULAIRE:

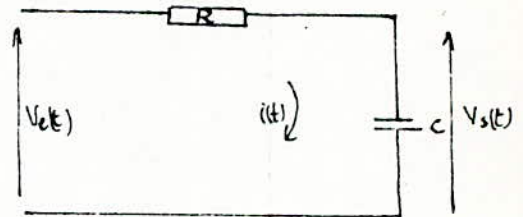
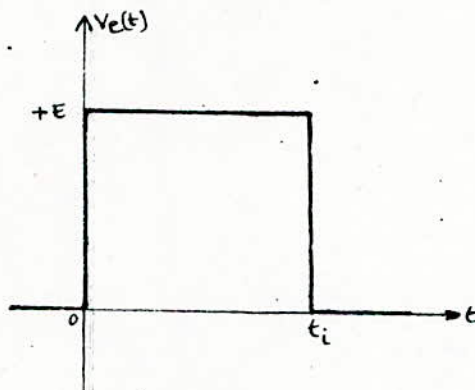


Figure 21

L'impulsion rectangulaire peut-être considérée comme la superposition de deux échelons de tension.

$$V_e(t) = f_1(t) + f_2(t)$$

$$\text{avec : } f_1(t) = \begin{cases} 0 & \text{si } t < 0 \\ E & \text{si } t \geq 0 \end{cases}$$

$$\text{et } f_2(t) = \begin{cases} 0 & \text{si } t < t_i \\ -E & \text{si } t \geq t_i \end{cases}$$

Nous trouvons:

$$i(t) = \frac{E}{R} \left(e^{-t/T} - e^{-\frac{t-t_i}{T}} \right)$$

$$V_s(t) = E(1 - e^{-t/T}) - E(1 - e^{-\frac{t-t_i}{T}})$$

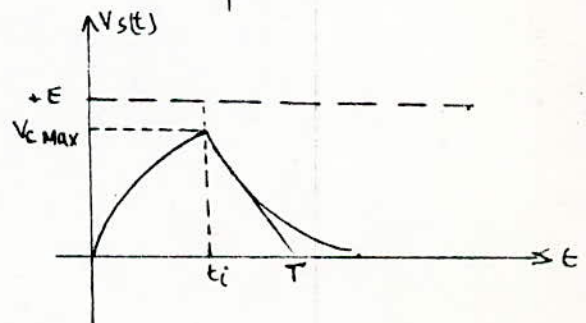
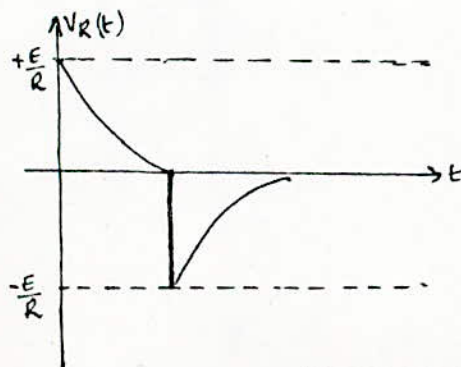
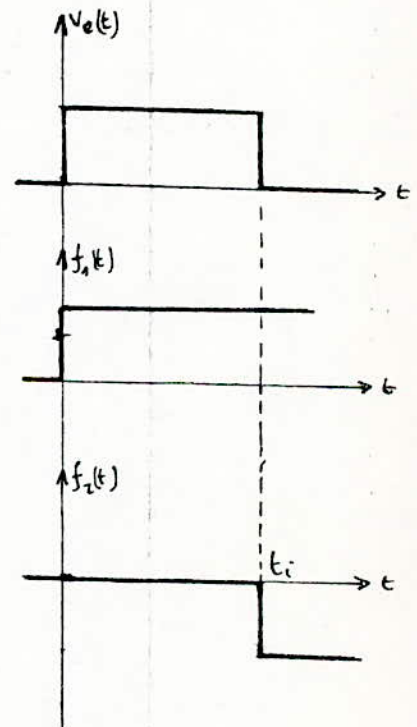


Figure 22

I.3 CIRCUIT R C DIFFERENTIATEUR:

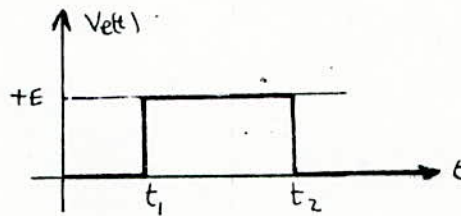
Le filtre RC passe haut et souvent appelé différentiateur (dérivateur) lorsque sa constante de temps est inférieure à la durée de l'impulsion ($t_i > T = \tau = R.C$)

La principale utilisation de ce circuit est la création des impulsions étroites positives et négatives.

Ce processus est appelé différenciation, car la tension de sortie représente la vitesse de variation de la tension d'entrée.

I.4 CIRCUIT R C INTEGRATEUR:

Le filtre RC passe bas et souvent appelé intégrateur lorsque sa constante de temps ($T = \tau = RC$) est très grande devant la durée (t_i) de l'impulsion.



Dérivateur

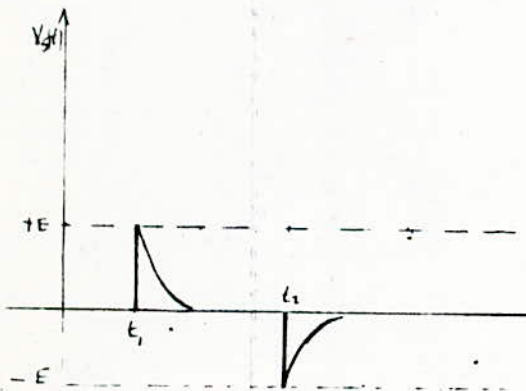
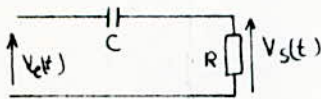


figure 23

Intégrateur

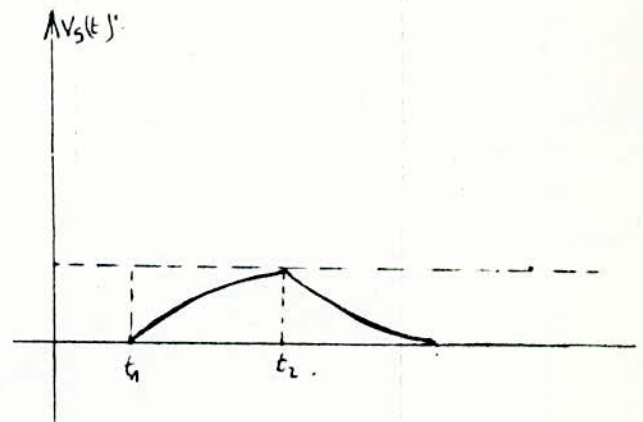
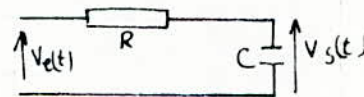


figure 24

II. CIRCUIT DE MISE EN FORME:

Le temps d'appui sur une touche varie ; c'est pour cela que nous devons concevoir un circuit capable de délivrer des impulsions dont la durée est indépendante de la durée d'appui sur toute touche du clavier. Ce circuit est donné par la Figure (25) .Il a pour fonctions :

*a) - Générer des impulsions de base pour le circuit dérivateur (R2 , G2) afin d'attaquer un monostable capable de délivrer à sa sortie une impulsion de durée propre à ses éléments (R3 , C3) . En effet , le suiveur I donne une impulsion rectangulaire qui est prise en compte par le dérivateur (R2 , C2) qui la transforme en une brève impulsion positive correspondant au début de l'appui sur une touche (Figure 26).

A l'état stable du monostable l'entrée A et la sortie S sont à l'état " 0 " ; la sortie de la porte N A N D et l'entrée de l'inverseur sont à l'état " 1 " . Dès l'apparition de l'impulsion positive à la sortie du dérivateur , la sortie de la porte N A N D passe à l'état " 0 " ainsi que l'entrée de l'inverseur étant donné que le condensateur (C3) est en début de charge à travers R3 ; la sortie S passe donc à l'état " 1 " (ainsi que B). Le condensateur C3 se charge pendant un temps $\tau = R3 \cdot C3$ et l'entrée de l'inverseur passe à " 1 " ; il s'en suit l'apparition de l'état " 0 " à la sortie S (donc B) ; la sortie de la porte N A N D passe de nouveau à " 1 " permettant la décharge du condensateur C3 qui se trouve ainsi prêt pour le cycle suivant.

Nous obtenons à la sortie du monostable des impulsions de durée $(T \approx 0,69 R3 \cdot C3)$ indépendante de la durée d'appui sur une touche.

Cette impulsion attaque les circuits de sonorisation , les horloges H1 et H2 , sa durée est d'environ 70 ms.

$$\Rightarrow T = 0,69 R3 \cdot C3 = 70 \text{ ms} \quad \Rightarrow R3 C3 = 100 \text{ ms}$$

Prenons $R3 = 33 \text{ K}$, nous trouvons $C3 = 3,03 \mu\text{F}$

$$\Rightarrow R3 = 33 \text{ K} \quad \text{et} \quad C3 = 3,3 \text{ F}$$

Avec ces valeurs normalisées , la durée de l'impulsion est de 75,1 ms.

* b) - La deuxième fonction du montage de la Figure (25) est de retarder l'impulsion qui fait avancer les deux compteurs par rapport à l'impulsion qui déclenche le circuit d'identification : c'est le rôle du condensateur C1 qui a pour effet la montée progressive du potentiel à l'entrée du suiveur I ; le basculement de celui-ci se fait avec un léger retard qui dépend de la constante de temps $\tau = R_1 \cdot C_1$. Figure (27) .

Avec une constante de temps $\tau = R_1 \cdot C_1 = 22 \text{ ms}$, nous trouvons $R_1 = 10 \text{ K}$ et $C_1 = 2,2 \text{ F}$

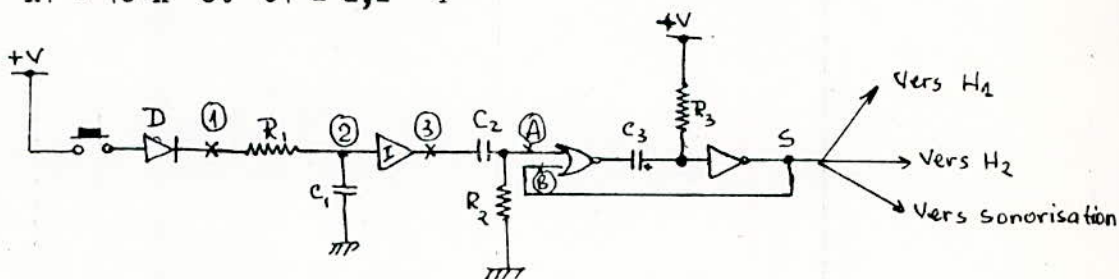


Figure 25

Circuit de mise en forme

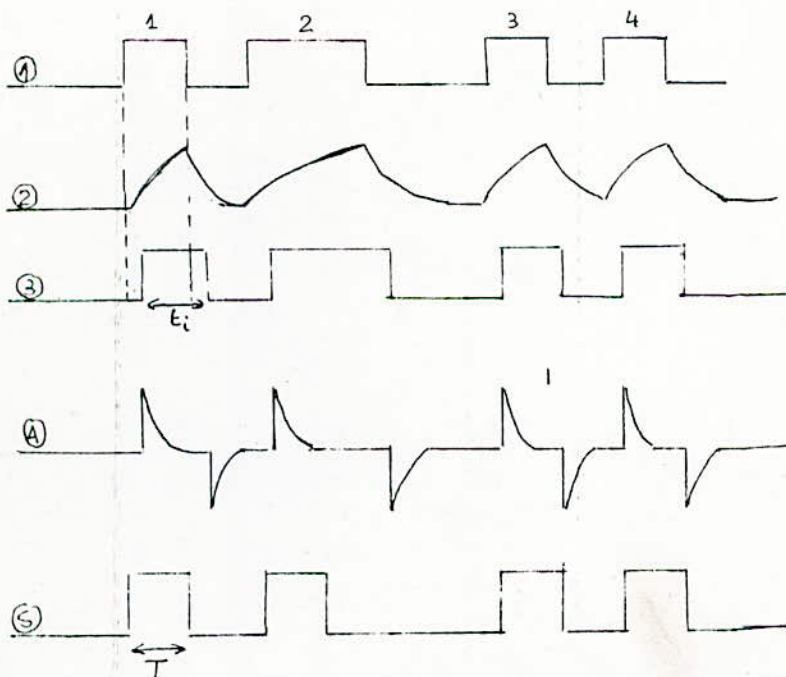


Figure 26 (1, 2, 3)

Figure 27 (4)

Figure 28 (5)

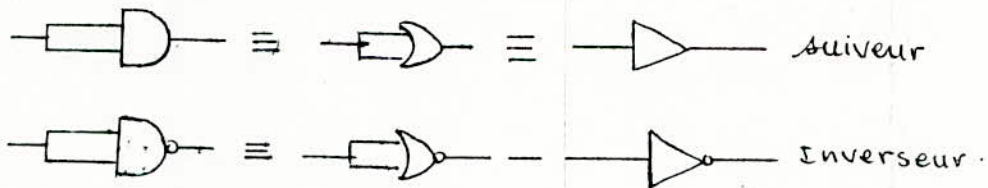
Les éléments du dérivateur (R2 , C2) sont définis telle-que la constante de temps $\tau_2 = R2 \cdot C2$ soit très petite devant la durée de l'impulsion 3 (durée T_i)

Nous prenons $\tau_2 = 3,3 \text{ ms} \ll T_i$

Fixons R2 à 33 K Ω , nous trouvons C2 = 0,1 μ F

REMARQUE:

Une porte N A N D , ou une porte O R , est assimilée à un suiveur lorsque ses entrées sont réunies. Ainsi une porte N A N D , ou une porte N O R , est assimilée à un inverseur lorsque ses entrées sont réunies



III. HORLOGE DU COMPTEUR DE POLARISATION

Le schéma de la Figure (29) montre que l'impulsion émise par le circuit de mise en forme se trouve transmise par la porte A N D seulement si la fonction "f" présente un état haut (donc cohérence entre le chiffre programmé et celui composé sur le clavier).

Dans ce cas, et dans ce cas seulement , l'impulsion apparait sur l'entrée du circuit de commande (horloge) du compteur 2 , dit compteur de polarisation.

Cette horloge est un montage simple - trigger - qui est employé principalement pour obtenir des signaux bien rectangulaire.

Notons que l'entrée d'un trigger est sensible à un certain niveau de tension ; ce niveau n'est pas le même pour le basculement de " 0 " à " 1 " et le rebasculement de " 1 " à " 0 ".

Ce dernier se produit à un niveau très légèrement inférieur (Figure 30) ; mais la fréquence du signal de sortie du trigger est la même que celle de l'entrée.

Les seuils de basculement sont définis tels que :

$$\text{Seuil}(+) \simeq \frac{V}{2} \left(1 + \frac{R_1}{R_2} \right) ; \quad \text{Seuil}(-) \simeq \frac{V}{2} \left(1 - \frac{R_2}{R_1} \right).$$

avec V = tension d'alimentation .

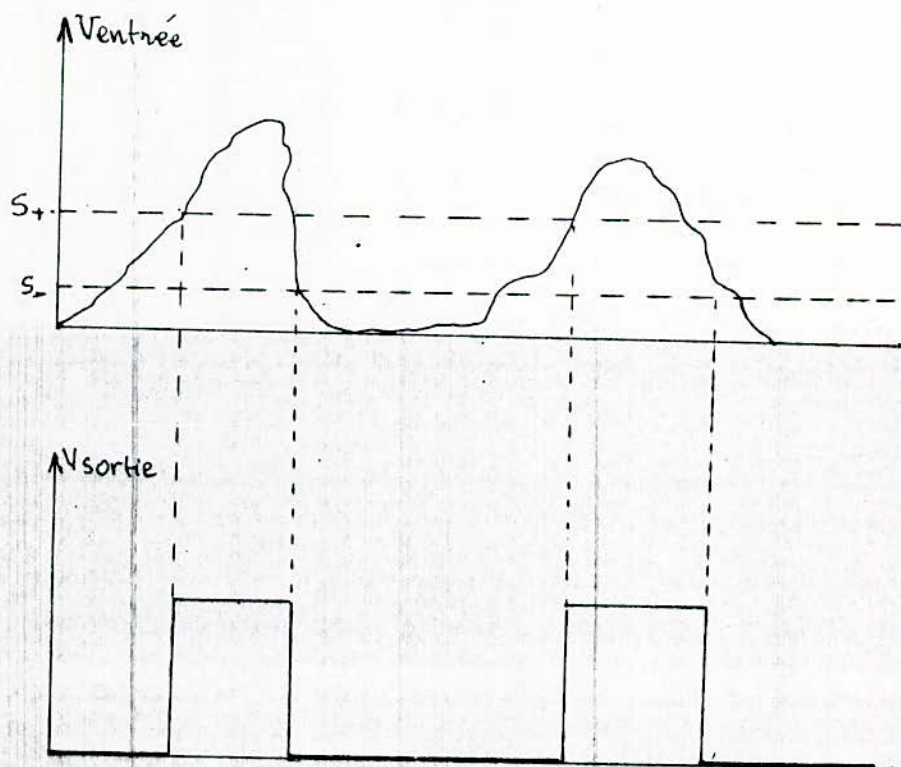
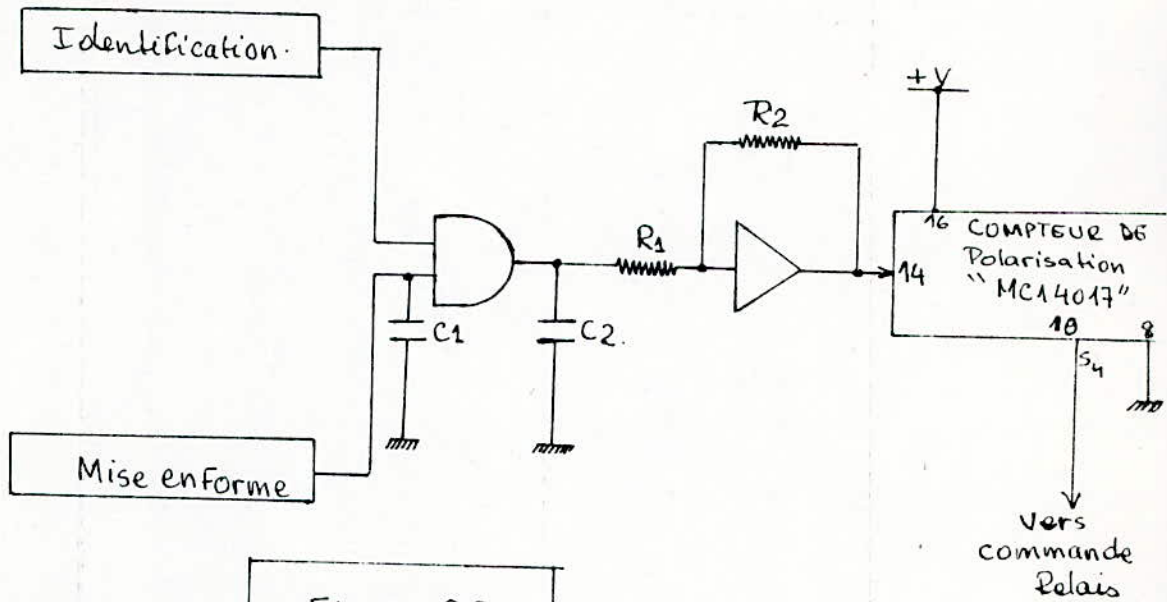
Pour les C-MOS , le seuil (+) est légèrement supérieur à la demi-tension d'alimentation , le seuil (-) est légèrement inférieur à la demi-tension d'alimentation.

Dans notre cas $V = 9,5$ Volts $\Rightarrow V/2 = 4,75$ Volts

Prenons seuil (+) $\simeq 5,2$ Volts

et seuil (-) $\simeq 4,2$ Volts

Enfin nous trouvons : $R2 \simeq 10 R1 \Rightarrow R2 = 100 \text{ K}\Omega$ et $R1 = 10 \text{ K}\Omega$



IV. HORLOGE DU COMPTEUR " CODEUR "

C e circuit excite le compteur 1 après chaque appui sur une touche du clavier , c'est-à-dire que l'avancement du compteur 1 doit être effectué dès que le monostable de mise en forme repasse a son état stable (ce qui correspond à la fin de l'impulsion de mise en forme) , dans le but de retarder cet avancement par rapport a l'impulsion qui déclenche le circuit d'identification et d'assurer un fonctionnement normal de la serrure.

Cette opération est assurée par l'inverseur I , le circuit (R1 C1) dérivateur et le monostable de la Figure (31).

En effet , l'inverseur I inverse l'impulsion émise par le circuit de mise en forme , prise en compte par le dérivateur , la transformant en deux impulsions , positive et négative - chronogramme de la Figure 32 .

Le monostable n'agit qu'au front montant : il est déclenché par la deuxième impulsion (positive) envoyé par le dérivateur (R1 C1).

La durée instable du monostable est déterminée par la résistance R2 et le condensateur C2 , donc par la constante de temps $\tau_2 = R2 \cdot C2$.
Mais nous pouvons la fixer à 10 ms ; durée suffisante pour avancer le compteur 1
Dans ce cas nous trouvons : $R2 = 33 \text{ K}\Omega$ et $C2 = 0,47 \text{ }\mu\text{F}$

la constante de temps $\tau_1 = R1 \cdot C1$ peut être fixé à 3,3 ms
($3,3 \text{ ms} \ll 75 \text{ ms} = \text{durée de l'impulsion de mise en forme}$).

$$\implies R1 = 33 \text{ K}\Omega \quad \text{et} \quad C1 = 0,1 \text{ }\mu\text{F}$$

Pour avoir un signal d'horloge de bonne qualité , nous avons intercalé un trigger entre le monostable et l'entrée H du compteur 1 ; il est identique à celui de l'horloge H2 .

$$\implies R4 = 10 \text{ R3} \quad \text{soient} \quad R3 = 10 \text{ K}\Omega \quad \text{et} \quad R4 = 100 \text{ K}\Omega$$

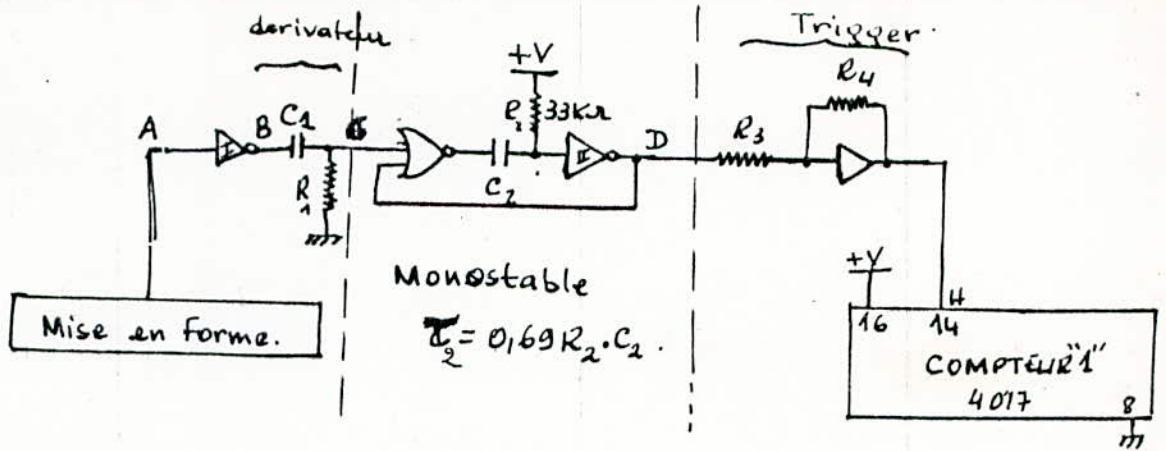


Figure.31

Horloge H1

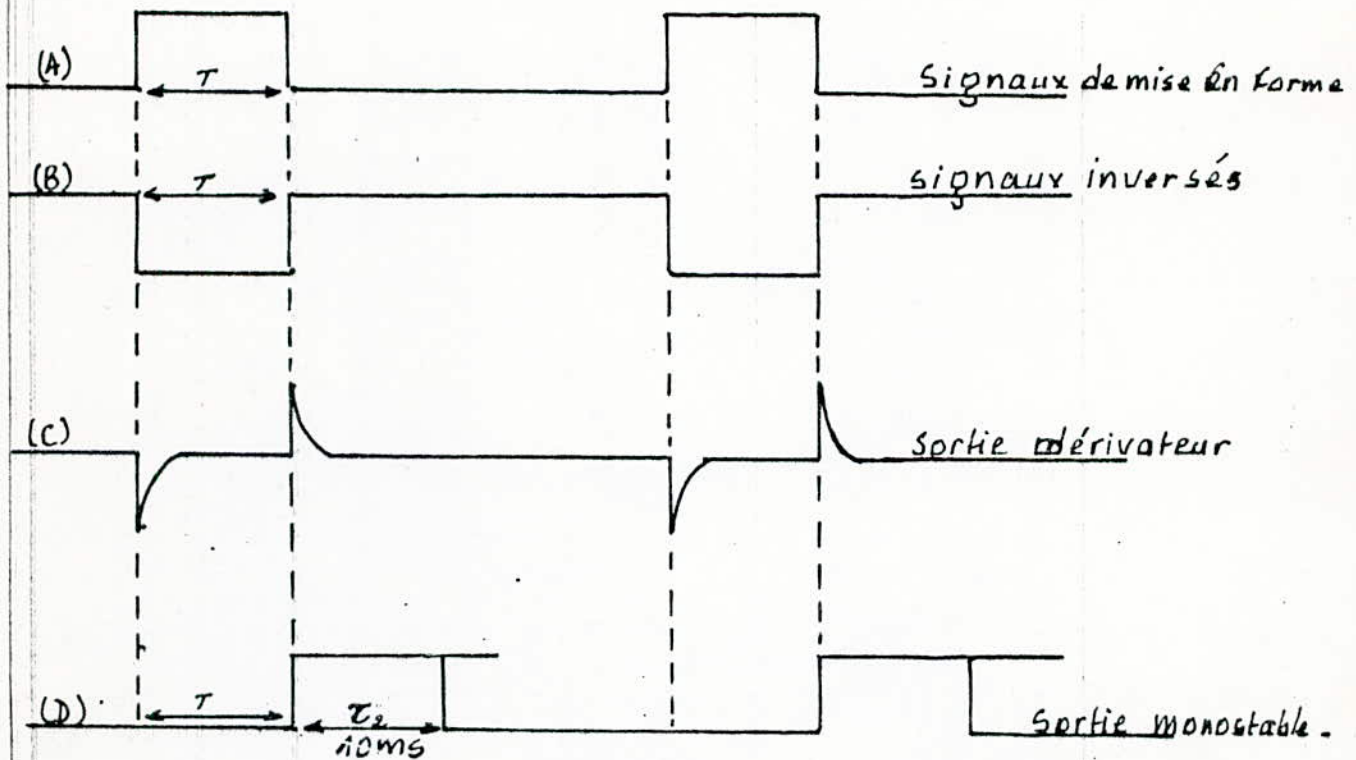


Figure 32

Chronogrammes de l'horloge H1

V. CIRCUIT DE COMMANDE DU RELAIS

Dès la formation du quatrième chiffre la sortie S4 du compteur de polarisation passe à l'état " 1 " qui dure un temps égal à la durée d'impulsion de mise en forme (75 ms). Cet état est pris en compte par un circuit commandant un relais pendant une durée fixe.

Le montage proposé est un monostable identique aux autres étudiés dans les Chapitres précédents ; (Figure 33).

A l'état stable la sortie S de l'inverseur est à " 0 " , le transistor (T) ne conduit pas car $I_B \simeq 0$, il est bloqué.

Lorsque le monostable est excité par S4 , il apparaît un niveau " 1 " à la sortie S qui polarise la base du transistor à travers R2 à (+ V) , il en résulte la saturation du transistor ; un courant $I = I_C$ traverse le bobinage du relais connecté au collecteur de (T).

A ce moment les contacts du relais se ferment pendant une durée égale au temps de saturation du transistor qui est égal à la durée instable du monostable, soit $T = 0,69 R_1 . C$

C'est pendant ce temps que la gâche électrique est alimenté ; nous avons fixé ce temps aux environs de trois secondes pour permettre à l'utilisateur d'ouvrir la porte sans aucun problème.

$$T \simeq 3 \text{ Secondes}$$

Prenons $R = 68 \text{ K}\Omega$ nous trouvons $C = 47 \mu\text{F}$

Le transistor T est un 2 N 1 7 1 1 , son gain β est compris entre 100 et 300 avec un courant collecteur maximum $I_C = 150 \text{ mA}$.

$$V_S - V_{BE} = R_2 I_B = R_2 \frac{I_C}{\beta} \Rightarrow R_2 = \beta \frac{V_S - V_{BE}}{I_C}$$

Le courant I_C est limité par la résistance R3 et la résistance de bobinage R_L

$$I_C (R_3 + R_L) = V_1 - V_{CE}$$

$$\Rightarrow I_C = \frac{V_1 - V_{CE}}{R_3 + R_L}$$

Le relais utilisé supporte une tension continue de 9 V et comporte un bobinage de résistance $R_1 = 290\Omega$.

V_1 est de 17 Volts (voir alimentation)

V_S est de 9,5 Volts

Nous prenons à la saturation de T l'approximation :

$V_{ce} \approx V_{be} = 0,6 \text{ VOLTS.}$

D'où les valeurs de R_3 et R_2 :

$R_3 = 150\Omega$ et $R_2 = 3,3\Omega$

Rôle de diode D :

La diode D est mise en parallèle avec la bobine du relais pour éviter qu'un éventuel retour de self lors de la coupure d'alimentation ne puisse endommager le transistor T. En effet, le bobinage du relais possède une inductance L , et selon la Loi de Lenz une variation de courant dans la bobine induit à ses bornes une tension telle que $e = -L \frac{di}{dt}$.

Lors de la coupure du courant dans la bobine une tension " e " dans le sens inverse est schématisé dans la Figure ci-dessous ; elle est dans un sens telle qu'elle risque de détruire T par application de polarités inadéquates à ses bornes " E " et " C ". La diode D court-circuite la bobine dans le cas où une tension de polarité non convenable et de valeur supérieur à V seuil apparaît à ses bornes .

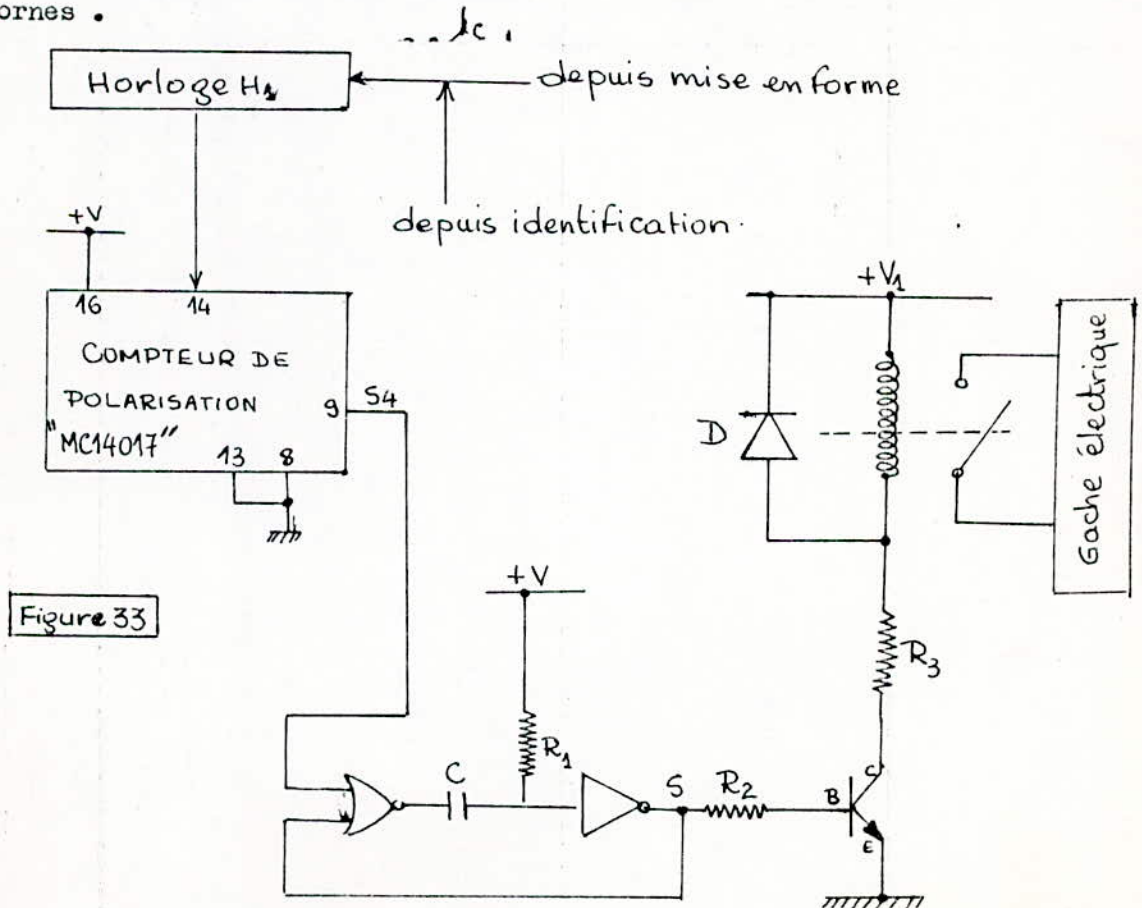


Figure 33

CHAPITRE 3

SECURITE

I. CIRCUIT DE SECURITE

C'est un dispositif qui limite le temps de formation d'un code de quatre chiffres dans le but d'éviter toute tentative de cambriolage ou cas où le circuit d'alarme n'est pas en position " ON " de fonctionnement. Le schéma de ce circuit est schématisé sur la Figure 34.

Le principe de son fonctionnement est de mettre à zéro les deux compteurs de polarisation et de codage dès la fin d'un temps " t_s " dit temps de sécurité.

Il s'agit donc d'un temporisateur, réalisé à l'aide d'un monostable dont la durée de son état instable est égale à " t_s " .

Notons que ce circuit ne doit être actionné qu'au début de manipulation de la serrure, c'est-à-dire dès que le premier chiffre est formé et au moment où les deux compteurs sont à l'état initial ($S_0 = 1$, $S_1 = S_2 = S_3 = 0$) .

Nous avons vu précédemment que toute sollicitation d'une touche se soldait par une brève apparition d'une impulsion positive à la sortie du dérivateur (R_1 , C_1) . Cette impulsion ne se trouve transmise par la porte AND qu'à la condition de la présence d'un état haut sur la sortie S_0 du " compteur codeur " (donc sur l'entrée 1 de la porte AND) ce qui revient à dire que l'impulsion en question est uniquement disponible sur la sortie de la porte AND lors de la sollicitation de la touche correspondant au premier chiffre d'un code de quatre chiffres .

Cette impulsion fait démarer le monostable qui délivre à sa sortie une impulsion positive qui est inversé en une impulsion négative par l'inverseur II qui permet à R_2 de forcer les entrées RAZ des deux compteurs à zéro et donc de leur permettre d'être opérationnels pendant un temps " t_s " .

Dans cette étude nous avons fixé ce temps à 10 secondes.

Soit alors $t_s \simeq 10 \text{ s} = 0,69 R.C \implies R.C \simeq 14,5 \text{ sec.}$

En prenant $R = 330 \text{ K}\Omega$, nous trouvons $C = 47 \text{ }\mu\text{F}$

En pratique après chronométrage , nous avons trouvé que $t_s = 8,5 \text{ secondes.}$

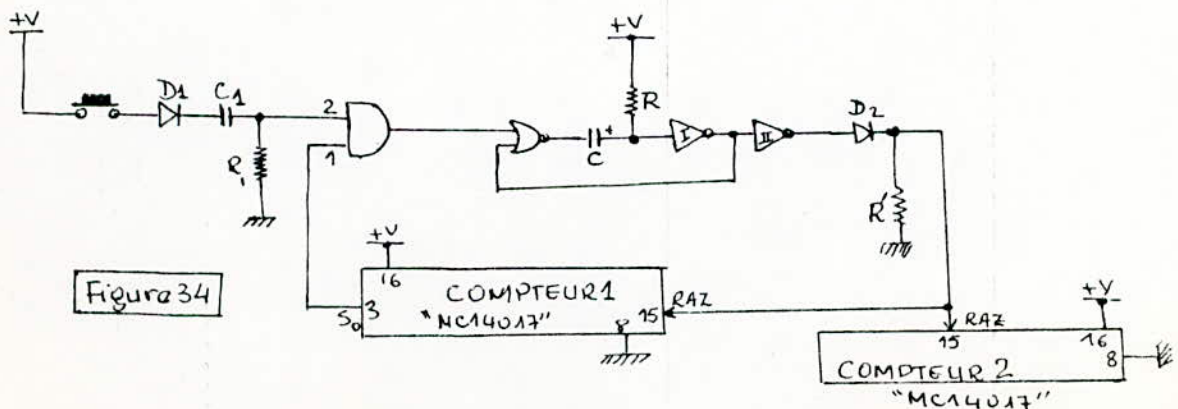


Figure 34

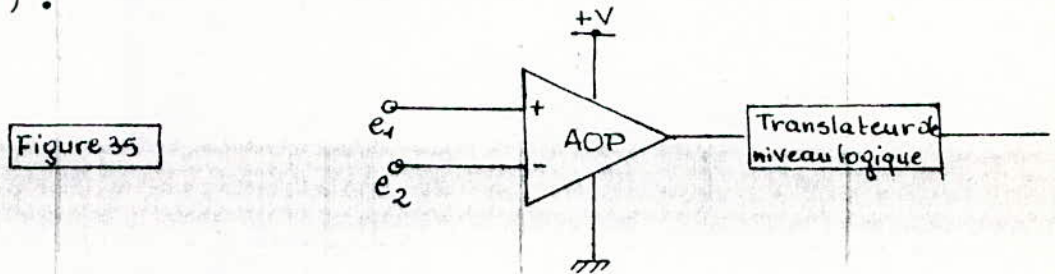
I. DETECTEUR D'ERREUR. D'APPUI

I.1 GENERALITES SUR LES COMPARATEURS DE TENSION:

Le comparateur de tension est un circuit qui permet la comparaison de deux tensions e_1 et e_2 .

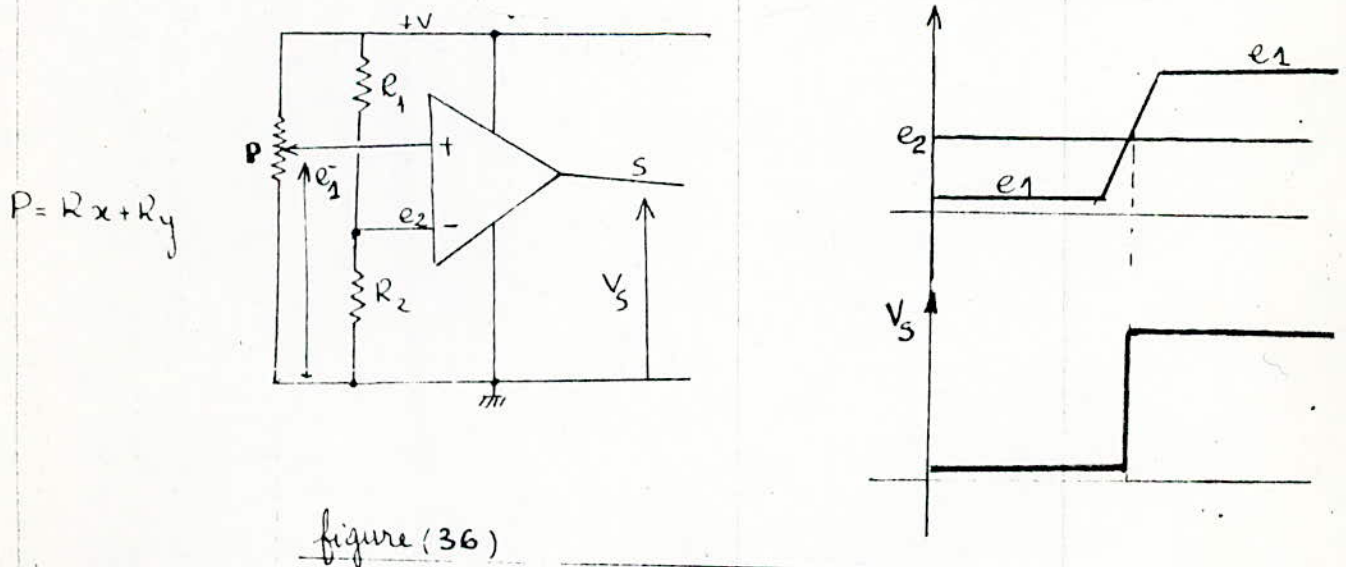
L'information e_1 - plus grande ou plus petite que e_2 - est délivrée en sortie sous forme de signal logique compatible avec les series existantes (DTL, TTL, HTL, C.MOS, ECL,.....).

Le schéma fonctionnel d'un comparateur de tension est représenté par la Figure (35).



Nous y distinguons une partie analogique constituée par un amplificateur opérationnel, et une partie logique constituée par un translateur de niveau logique qui doit être capable d'alimenter les familles logiques existantes.

Le fonctionnement d'un comparateur de tension est schématisé par la Figure (36).



I.1 MONTAGE PRATIQUE : (Figure 37)

Rappelons que ce montage a pour effet d'éliminer les erreurs dues à des appuis simultanés sur deux ou plusieurs touches du clavier. En effet, le comparateur de tension délivre à sa sortie S un signal logique " 1 " lorsque nous appuyons sur deux ou plusieurs touches, et un signal logique " 0 " lorsque nous appuyons sur une seule touche.

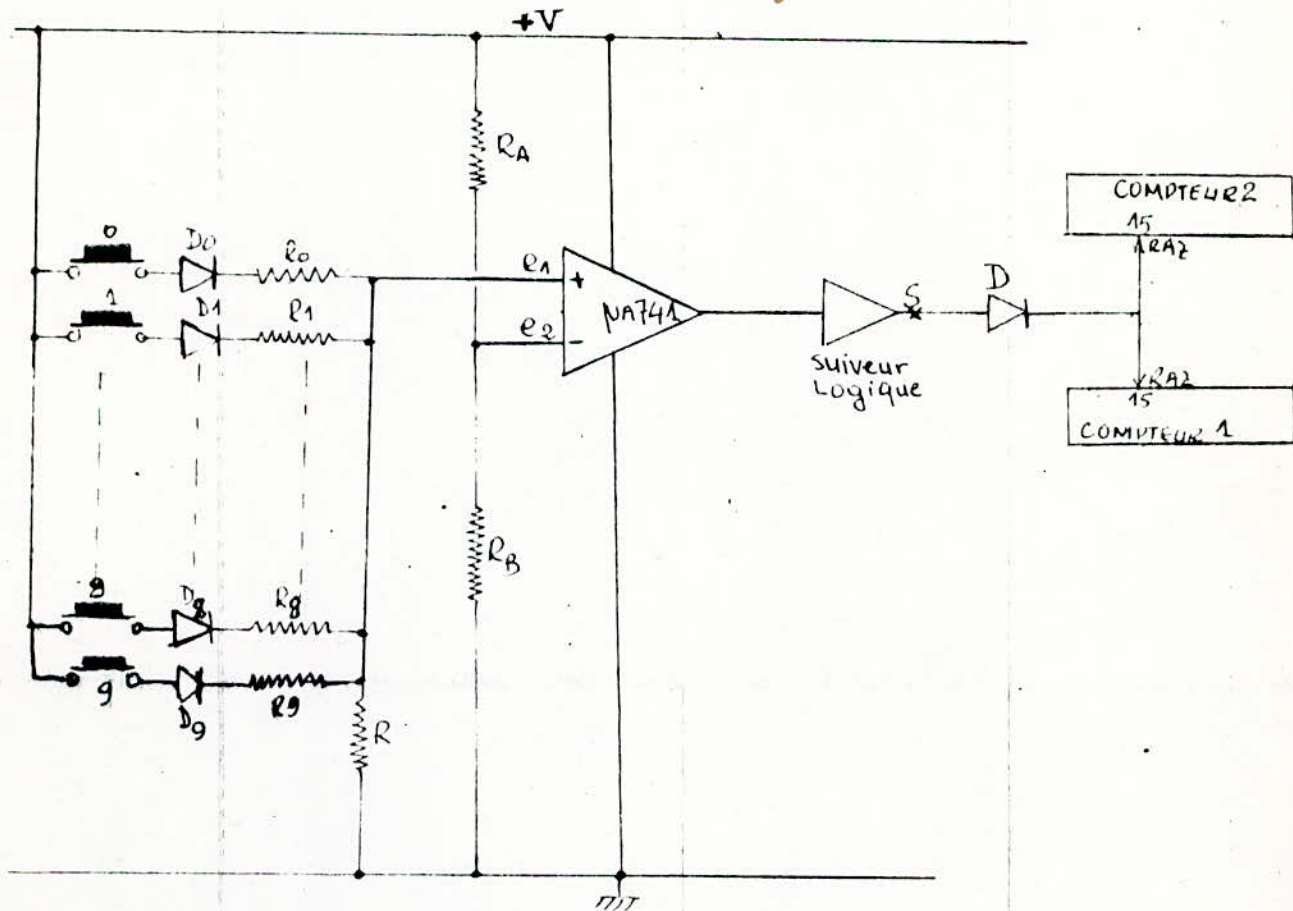


figure 37.

Déterminons (R_0, R_1, \dots, R_9), R , R_A et R_B .

$$e_2 = V \cdot \frac{R_B}{R_A + R_B} \quad (1)$$

Si nous appuyons sur une seule touche i ($i = 0, 9$), le potentiel e_1 doit vérifier l'inégalité $e_1 < e_2$.

$$\text{Dans ce cas, } e_1 = (V - V_{Di}) \frac{R}{R_i + R} \quad (2)$$

$$V_{Di} = 0,6 \text{ volts}$$

Si nous appuyons sur deux touches (ou plus de deux); deux résistances R_i et R_j ($i = 0,9$, $j = 0,9$, $i \neq j$) sont en parallèle.

$$R = R_i // R_j = \frac{R_i R_j}{R_i + R_j}$$

Dans ce cas , $e_1 = (V - V_{Di}) \frac{R}{R + R} \quad (3)$

D'après le fonctionnement d'un comparateur de tension schématisé sur la Figure (36) , nous devons avoir :

$$(V - V_{Di}) \cdot \frac{R}{R_i + R} < V \cdot \frac{R_B}{R_A + R_B}$$

et $(V - V_{Di}) \cdot \frac{R}{R + R} > V \cdot \frac{R_B}{R_A + R_B}$
ou encore ,

$$(V - V_{Di}) \frac{R}{R_i + R} < V \cdot \frac{R_B}{R_A + R_B} < (V - V_{Di}) \cdot \frac{R}{R + R} \dots (4)$$

Les éléments qui donnent les meilleurs résultats et vérifient la relation(4) sont:

$$R_0 = R_1 = \dots = R_9 = R_A = 10K\Omega \text{ et } R = R_B = 56K\Omega .$$

II. CIRCUIT DE SONORISATION:

Nous préférons ajouter à notre réalisation ^{un} circuit de répétition sonore des appuis sur les touches. Le montage proposé est un multivibrateur utilisant un circuit intégré, le NE 555 . (Figure 38).

La représentation de ce circuit et son schéma interne sont donnés en annexe .

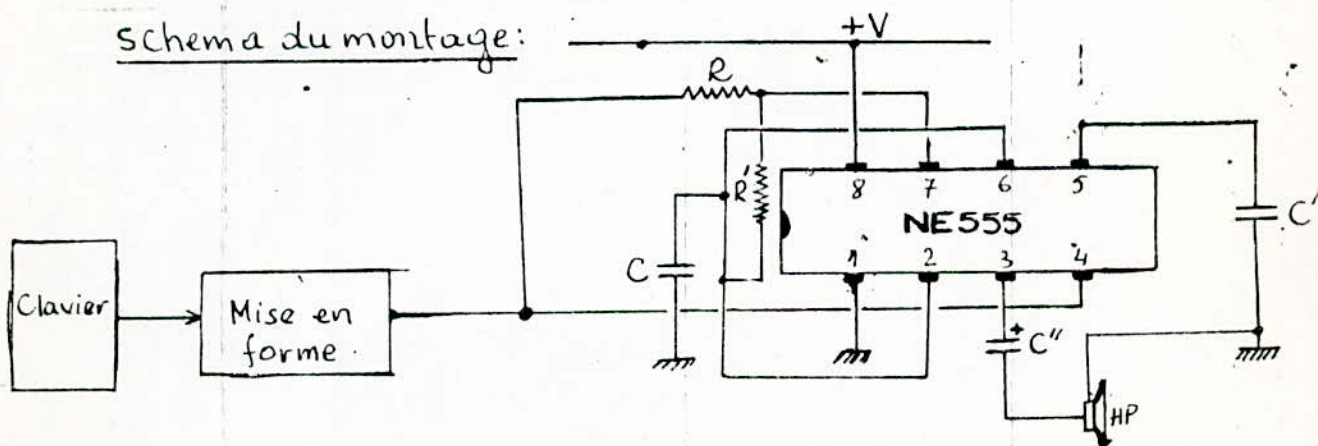


figure 38 . Circuit de Sonorisation

FONCTIONNEMENT:

La sortie 3 est connectée par l'intermédiaire de C'' au haut parleur dont l'impédance n'est nullement critique (par exemple 2,5 ; 4 ; 5 ; 8 ; 16).

Lorsqu'aucun signal n'apparaît à la sortie du circuit de mise en forme (présence d'un état bas $\approx 0V$), les sorties 7 et 4 sont portées à un potentiel nul , la sortie 3 ne délivre aucun signal (étant donnée que le bistable intégré dans le 555 possède une sortie forcée à un potentiel nul par la broche 7 ,) (voir schéma et présentation du 555).

Si nous appuyons sur une touche un état haut apparaît à la sortie de circuit de mise en forme , le transistor T1 (intégré dans le 555) se trouve polarisé par R , et le 555 commence à osciller

$$\text{La fréquence d'oscillation est : } f = \frac{1}{T}$$

$$T = 0,693 (R + 2R') \cdot C$$

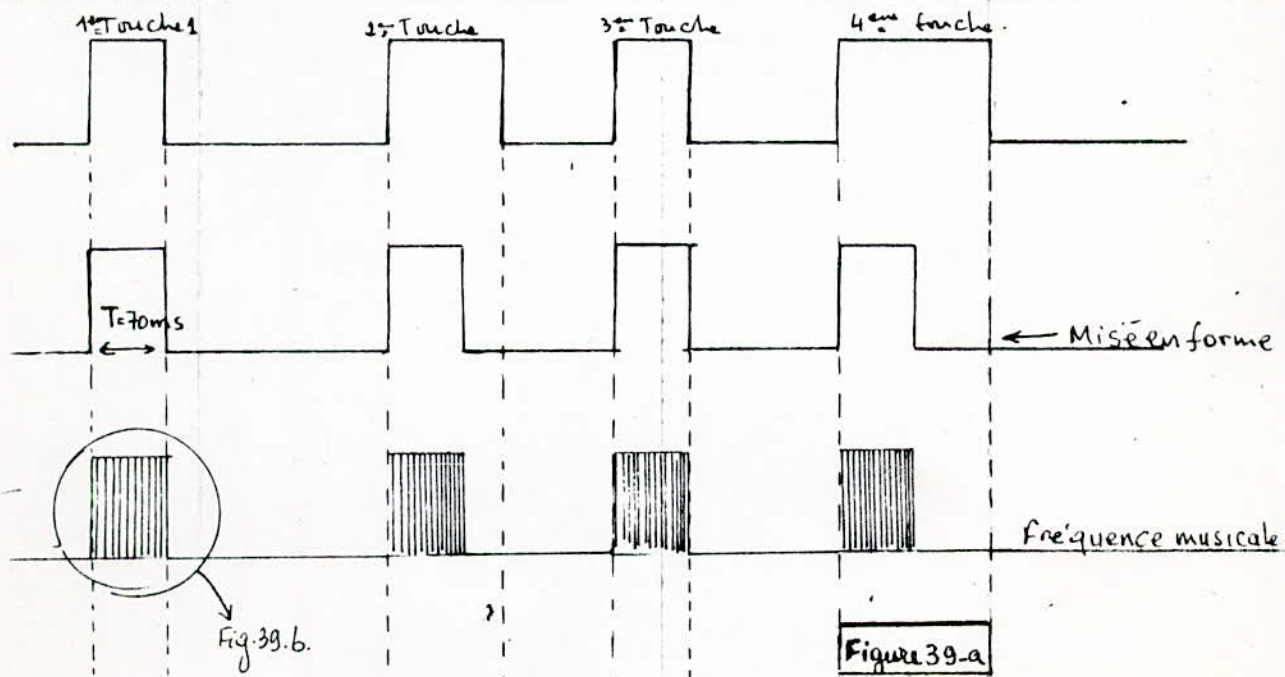
Nous prenons :

$$R = 10K\Omega ; R' = 33K\Omega \text{ et } C = 10mF$$

$$\Rightarrow f = 1,89 \text{ KHz} \text{ et } T = 0,5 \text{ ms}$$

- REMARQUES: 1) On peut intercaler entre C'' et le haut parleur une résistance ajustable pour régler l'intensité du son émis par le haut parleur.
- 2) Le 555 entre en oscillation seulement pendant l'impulsion positive émise par le circuit de mise en forme , donc pendant 70 ms .

CHRONOGRAMMES :



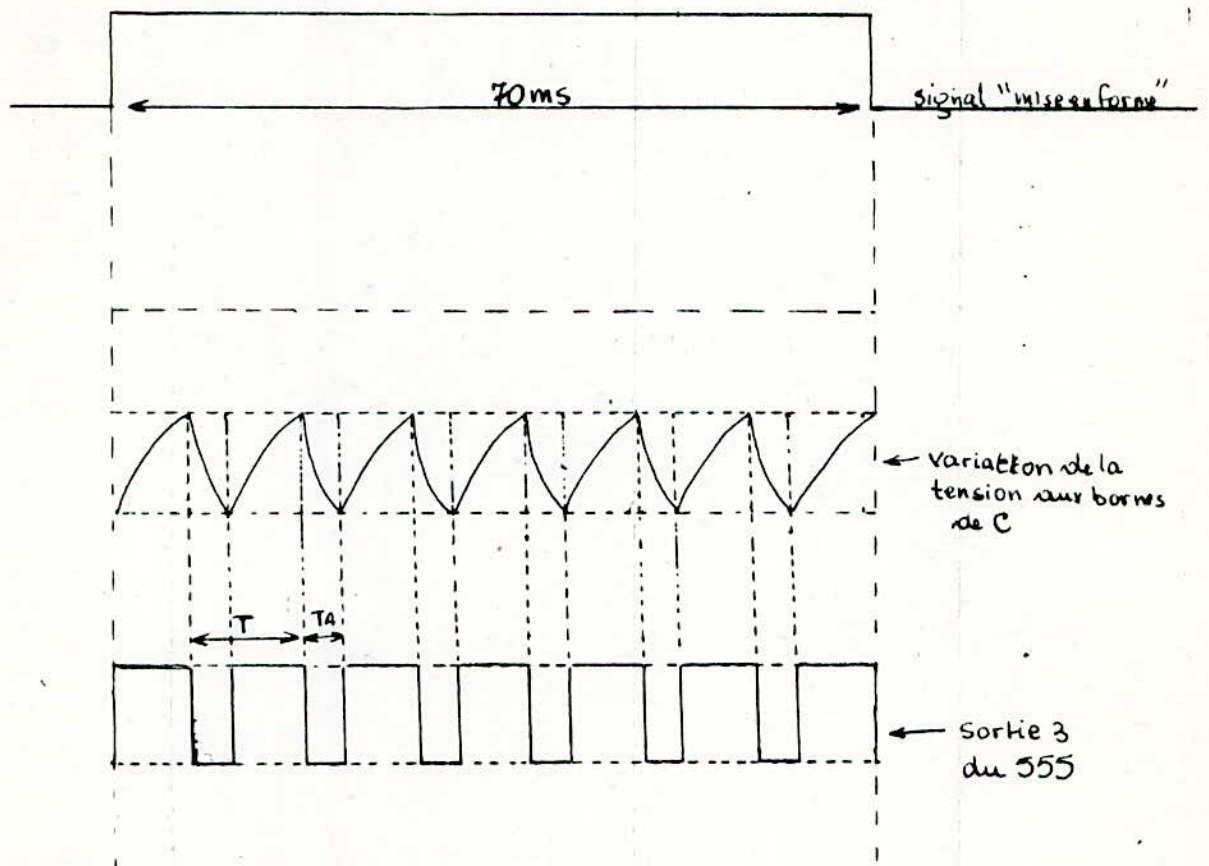


Figure 39-b.

Rapport cyclique :

$$D = \frac{T_A}{T} = \frac{0,693 \cdot R' \cdot C}{0,693 \cdot (R + 2R') \cdot C}$$

$$D = \frac{R}{R + 2R'}$$

REMARQUE: Le condensateur C" protège le haut parleur contre la composante continue présente à la sortie 3 du 555.

CIRCUIT D'ALARME

Le circuit d'alarme assure la protection du local et de la serrure elle-même . nous avons utilisé le circuit de sonorisation décrit dans ce Chapitre au paragraphe III , avec une légère modification (Figure 40).

Le principe s'articule sur le déclenchement d'une alarme lorsqu'un manipulateur arrive à découvrir le premier chiffre du code " correct " .

En effet , si les interrupteurs I, K et K' sont en position " ON " , et si le premier chiffre du code correct est formé , le compteur de polarisation avance d'une position (S_0 , $S_1 = 1$, $S_2 = S_3 = 0$). Comme la broche 13 de validation est reliée à S_1 (donc à un état haut), le compteur de polarisation se bloque et n'avance plus. La broche 4 du NE 555 est aussi reliée à S_1 a travers D_1 : le circuit intégré 555 entre en oscillation et délivre sur sortie un signal dont la période a été calculée dans le paragraphe III de ce Chapitre . Le haut parleur restitue un signal audible avertisseur.

Notons enfin que l'interrupteur K élimine l'effet du temporisateur de sécurité lorsque l'alarme est en position active (ON), dans le but d'assurer la continuité du signal avertisseur.

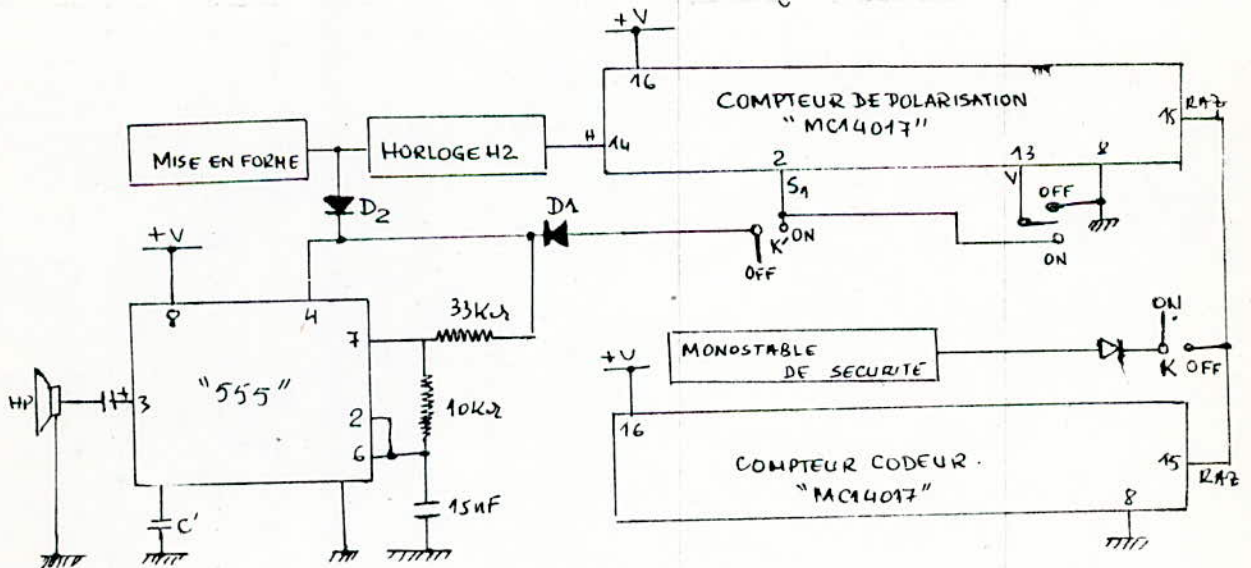


Figure 40

SCHEMA DE LA SERRURE

Les Figures (41 ; 41-a ; 41-b ; 41-c ; et 41-d) représentent le schéma du montage de la serrure codée sur lesquelles nous pouvons rajouter les remarques suivantes :

1- Figure 41 - c :

Elle représente le temporisateur de sécurité (circuit de sécurité) qui comporte deux circuits dont nous n'avons pas encore parler :

a- Le premier , constitué de R3 , C2 , D3 et la porte NOR V , est un système de protection lors de la coupure de l'alimentation et au moment de réapparition de celle-ci. En effet , lorsque le potentiel passe de " 0 " a " + V " le condensateur C2 se charge a travers R3 ; il en résulte une impulsion positive d'initialisation délivrée par la porte " NOR " et transmise également sur l'entrée de neutralisation de la porte NOR II du temporisateur de sécurité par l'intermédiaire de la diode D3 . Le temporisateur reste donc , dans ce cas , à son état stable malgré ^{les} instabilités généralement engendrées lors de la réalimentation qui risqueraient de provoquer accidentellement le départ du monostable constitué par les portes " NOR I " et " NOR II " .

Les compteurs 1 et 2 restent donc bien bloqués sur leur position initial.

b- La deuxième , formé par C1 , R1 , D2 et la porte AND II , consiste à remettre le monostable de sécurité à son état stable si une impulsion apparait sur SO du compteur 1 .

Après que le code complet soit formé , le compteur 1 est initialisé par la sortie S4 (reliée à RAZ) , SO est donc à l'état 1 , et le monostable est soumis au repos. Notons que ce circuit n'intervient que si le temps nécessaire pour former le code complet est inférieur au temps "ts"

2- Figure 41 - d :

Elle représente un circuit " indicateur de position de repos " du compteur 1 ; en effet ; la position SO du compteur 1 a pour conséquence la saturation du transistor " T " qui comporte dans son circuit collecteur une LED rouge dont le courant est limité par la résistance R2.

$$I_c = \frac{V - V_c}{R_2}$$

$$V_s - V_b = R_1 I_b = 1/B R_1 I_c$$

le transistor " T " est un BC 109.

nous prenons dans ce cas :

$$R_1 = 10k\Omega \text{ et } R_2 = 470\Omega$$

CIRCUIT DE COMMANDE DE RELAIS:

Nous remarquons que la deuxième porte " NAND " de ce circuit reçoit également une impulsion positive d'initialisation au moment de la réparation de l'alimentation après une coupure du secteur. Cette précaution évite ainsi toute entrée en action inopinée de la bascule à ce moment, qui se traduit d'ailleurs par un fonctionnement accidentel de la gâche électrique, ce qui n'est vraiment pas souhaitable.

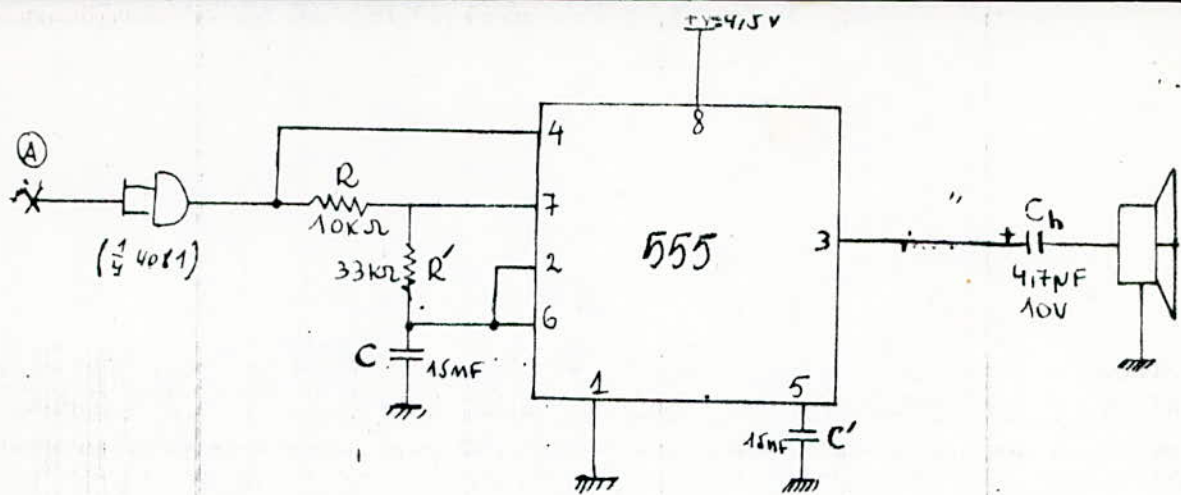


figure 41-a Répétition sonore des appuis.

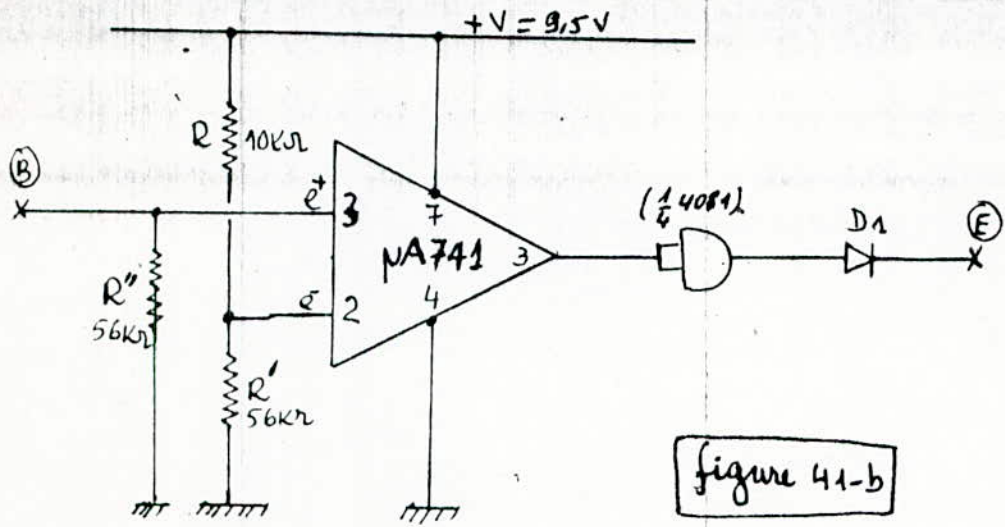


figure 41-b

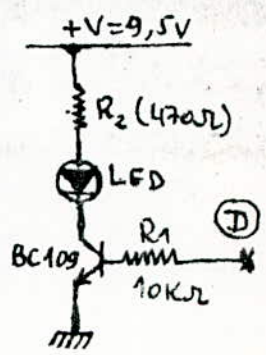


Figure 41-d

Detecteur d'erreurs d'appuis

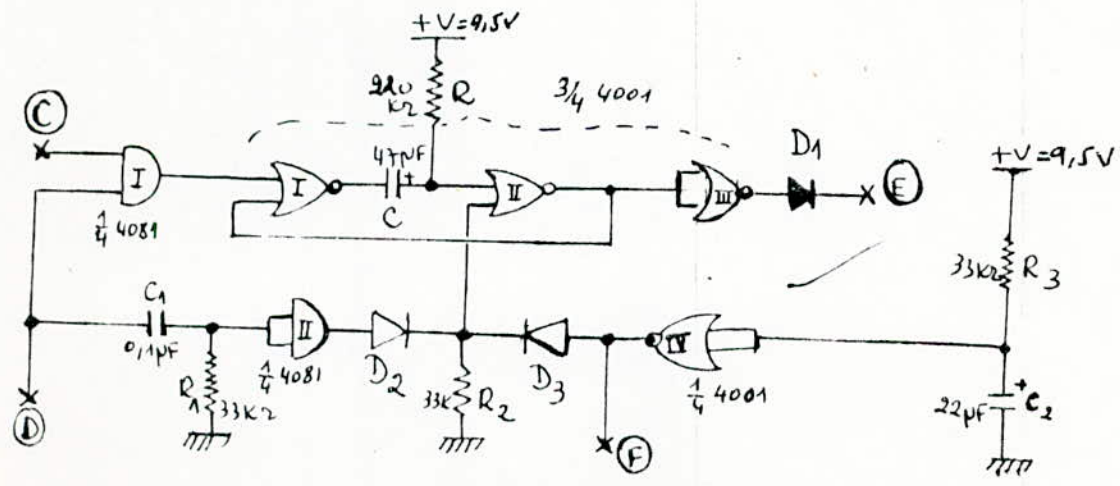
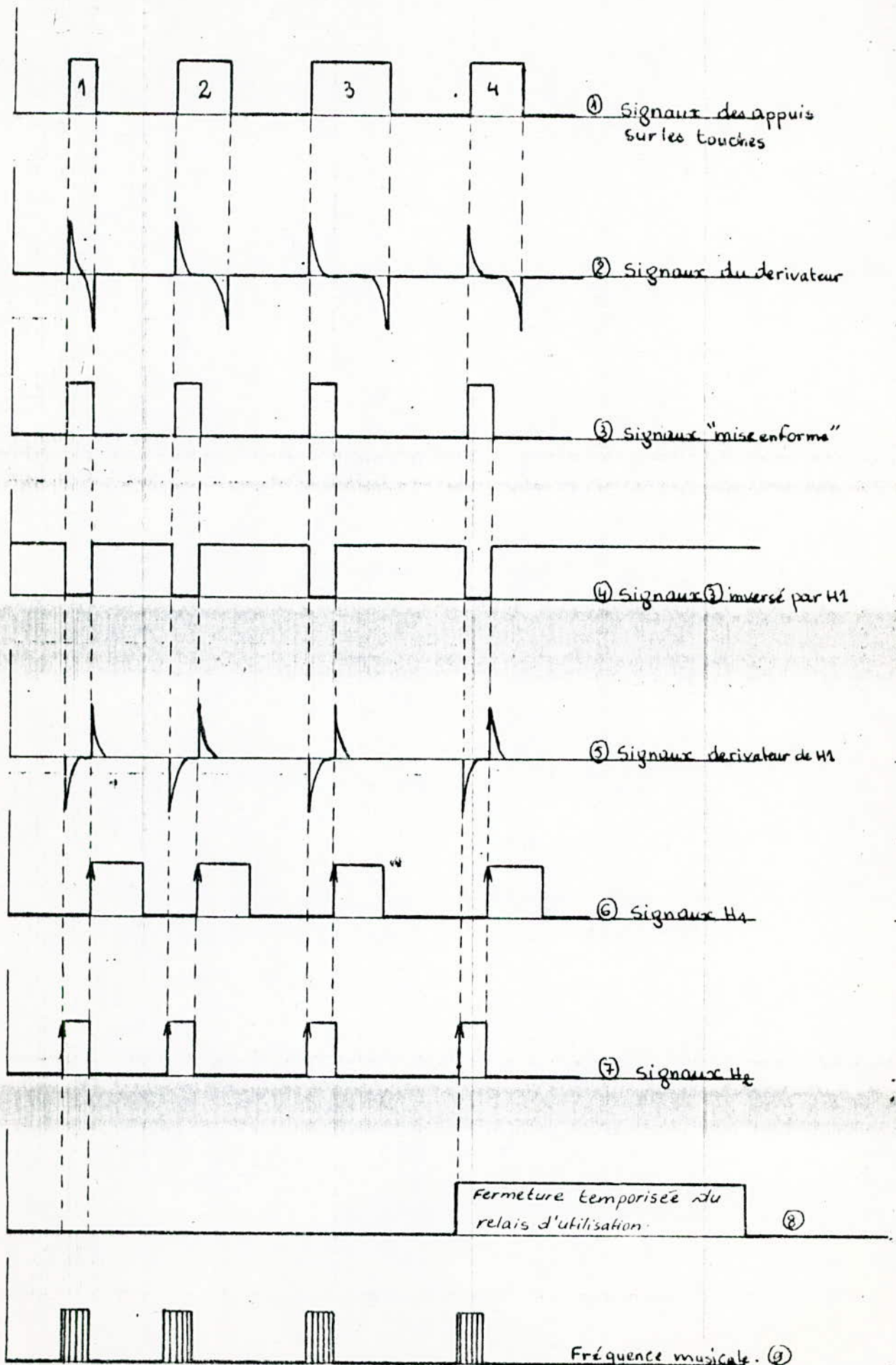
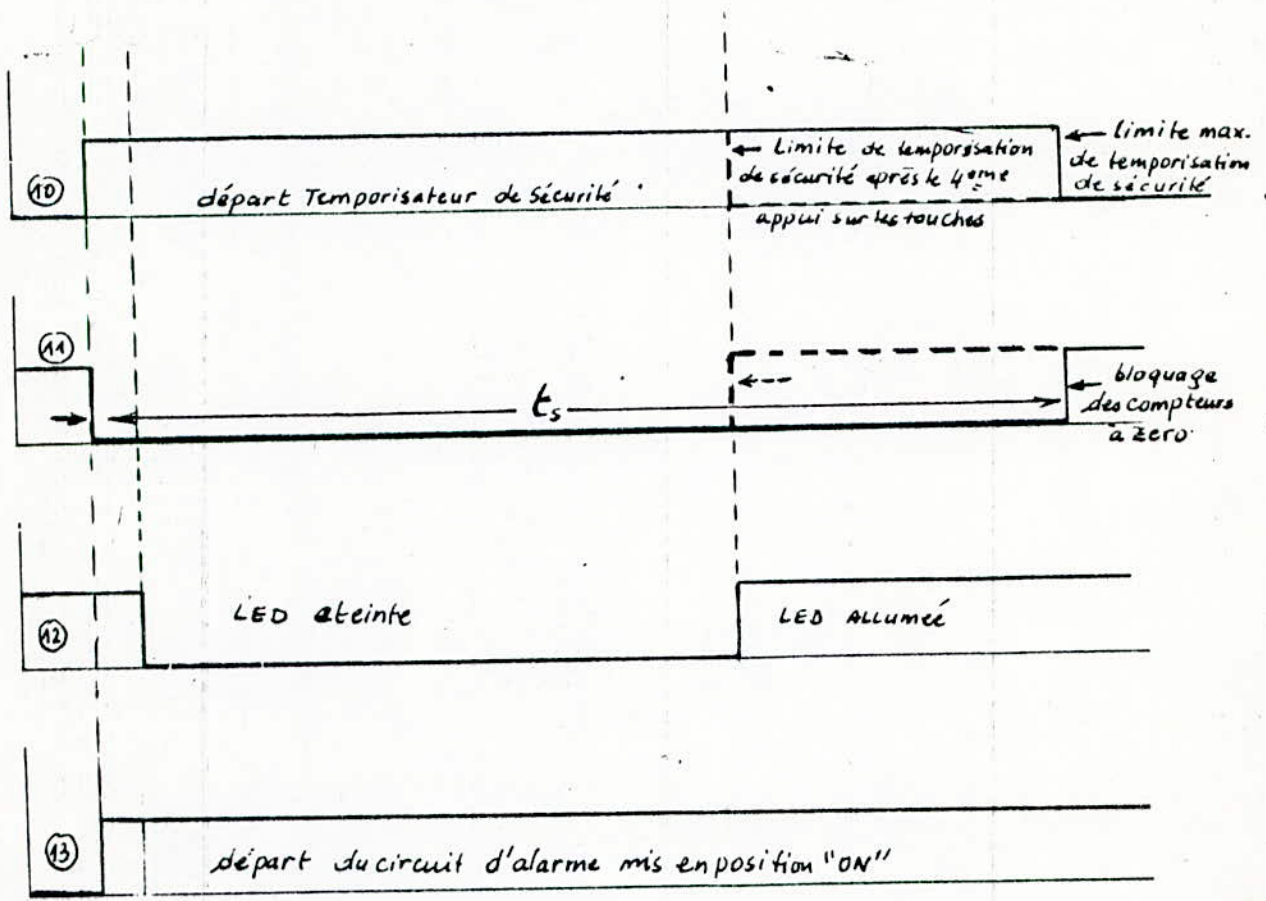


Figure 41-c





Chronogrammes caractéristiques

VI-ALIMENTATION

L'énergie est prélevée du secteur 220 V par l'intermédiaire d'un transformateur dont l'enroulement secondaire délivre un courant alternatif de 12 V. Cette tension est redressée par un pont de diodes suivi d'une première capacité de filtrage C_1 . Le transistor NPN T, monté en régulateur de tension piloté par la diode Zener " Z ", fournit au niveau de son émetteur une tension de l'ordre de 9,5 V que la capacité C_2 achève de filtrer.

Le condensateur C_3 écoule les éventuelles fréquences parasites en provenance du secteur ou du montage.

A l'état de veille, le courant délivré par le pont redresseur se limite à une vingtaine de milliampères. Il augmente quelque peu lors du fonctionnement temporisé du relais d'utilisation.

Le courant nécessaire à la fermeture du relais est directement prélevé en amont de T si bien que le débit correspondant au potentiel régulé reste extrêmement faible.

Le schéma du montage est illustré par la figure (42).

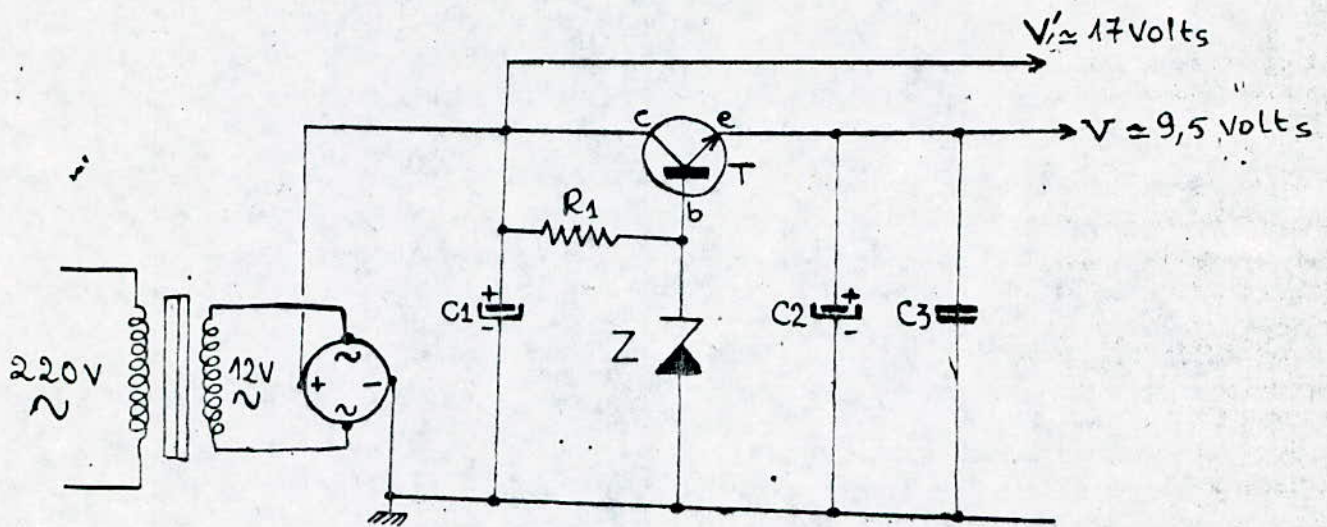


Figure 42 SCHEMA DE L'ALIMENTATION

COMPOSANTS

R1 : 330 Ω

C1 : 2200 $\mu\text{F}/25\text{ V}$

C2 : 220 $\mu\text{F}/16\text{ V}$

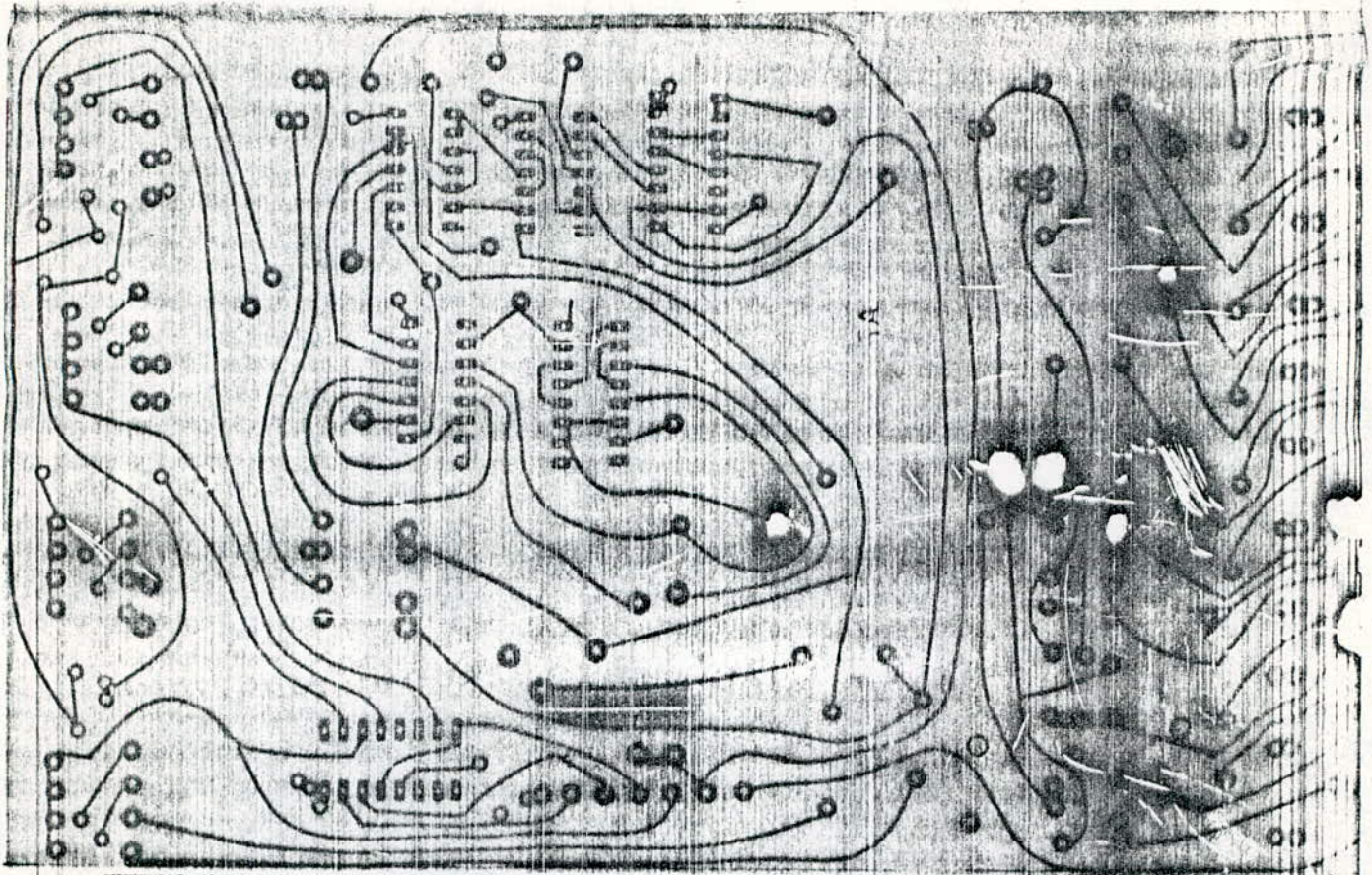
C3 : 0,1 μF

Pont à diodes : 24 V/0,5 A

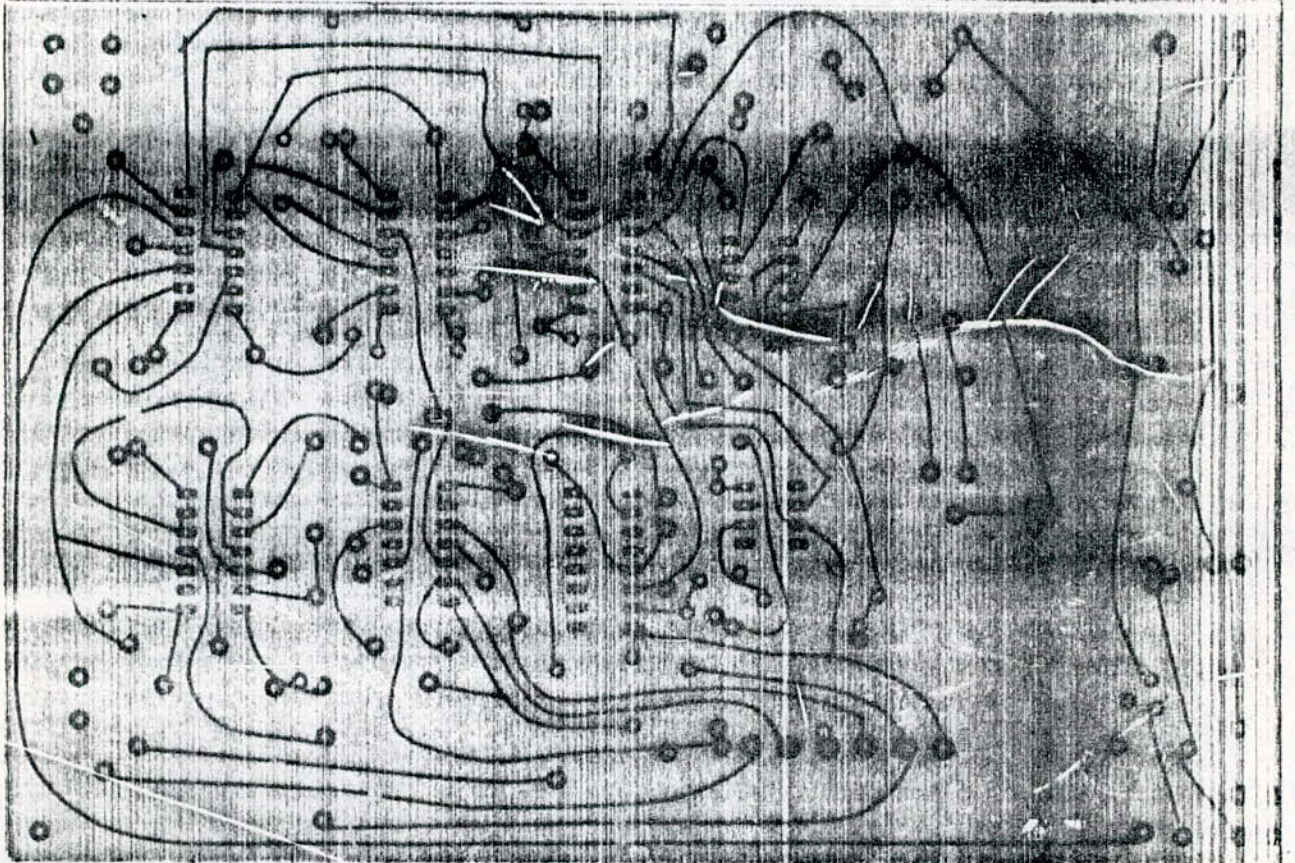
T' : BD 135

Z : Diode Zener 10 V

Transformateur 220^V/12^V



(a)



(b)

circuits imprimés

a) Module supérieur
b) Module inférieur

C O N C L U S I O N

La réalisation de cette serrure codée nous a permis de confronter " le monde de la pratique " qui est en fait " un monde de réflexion et d'analyse " , comparé à la théorie qui représente " le monde d'analyse et du rêve scientifique " .

Nous voulions concrétiser la masse de connaissances acquises sur la logique combinatoire et séquentielle en utilisant les méthodes de travail enseignées , et cela à partir des circuits intégrés de la technologie C-MOS.

Quelque soit la simplicité de ce projet de fin d'études , nous devons reconnaître que nous y avons tiré des intérêts et des apports scientifiques extrêmement riches , en particulier les applications des C-MOS dans le domaine pratique.

Malgré quelques difficultés , rencontrées lors de la réalisation de la serrure , l'objectif demandé est atteint et nous sommes arrivés à réaliser un système présentant une bonne sécurité et pouvant facilement commander une gâche électrique placée sur une porte dont la sécurité doit être assurée ; ce qui rend notre serrure facile à utiliser.

Notons que le code peut être modifié à tout moment par simple soudure de quelques fils de connexion entre les sorties S_i ($i = 0,3$) du compteur " 1 " , et les lignes (y_3 , y_2 , y_1 , y_0).

Il est à noter que ces fils peuvent être remplacés par des " micro-switch " de programmation constitués par quatre contacts pouvant être ouverts ou fermés à volonté , malheureusement ces éléments ne sont pas disponibles sur le marché.

La serrure est programmée au code " 1 2 8 4 "

PERFORMANCES DE LA SERRURE:

Les circuits étudiés au Chapitre III ont pour but d'augmenter les performances de la serrure , donc donner un minimum de " chance " aux opérateurs hésitants et non détenteurs du code , ce qui revient à diminuer la probabilité d'ouvrir la porte concernée.

La première mesure de sécurité à prendre et de mettre l'alarme en position active , si cela n'est pas fait , en cas d'oubli par exemple , d'autres circuits assureraient en permanence la sécurité:

- Le circuit de sonorisation envoie , à chaque appui sur une touche , un bip sonore qui est considéré par le détenteur du code comme une "confirmation" lors de son utilisation de la serrure , et aussi comme un "avertisseur" lors de non utilisation.

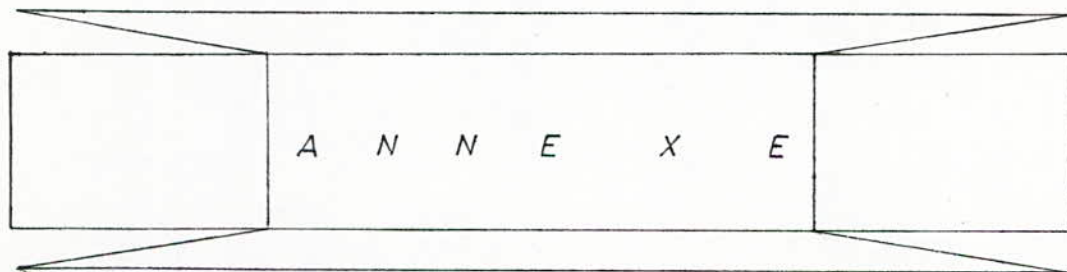
- La remise à zéro " automatique " du système, dès la formation du quatrième chiffre, annule toute combinaison précédente.

- Le circuit de sécurité limite le temps de formation d'un code à moins de dix secondes (pratiquement 8 à 8,5 secondes). Il convient à noter que l'usage moyen forme le code de quatre chiffres pendant une durée généralement très inférieure au temps alloué global.

- Le circuit de commande est temporisé : les contacts du relais se ferment pendant une durée de 3,5 secondes , durée pendant laquelle doit s'ouvrir la porte concernée.

Notre serrure serait plus performante si nous avons utilisé une technique plus avancée surtout celle qui fait appel à des microprocesseurs , mais (comme nous l'avons signalé au début de cette conclusion) le but essentiel de cette étude perdrait sa valeur et son contenu.

Notons enfin de cette conclusion que le prix de revient de la serrure ne dépasse pas en tout cas 200 DA (tout taxes compris: tatif douanes + T U G P + redevances douanieres + redevances forfaitaires).



I. GENERALITES SUR LES MOS ET LES C.MOS

1. COMPARAISON ENTRE LES FET ET LES MOS :

Représenté de façon très simplifiée le transistor FET de la Figure (1) est un modèle à canal N. La grille (électrode de commande) est fermée d'une zone de semi-conducteur de type P.

En fonctionnement normal, la jonction PN - formée par la transition entre les deux types de semi-conducteur - est polarisée en inverse (grille négative par rapport à la partie du canal qui lui fait face). le seul courant traversant cette jonction est donc le courant inverse de la diode, d'intensité extrêmement faible.

Le transistor FET offre ainsi une forte impédance d'entrée de plusieurs centaines de $M\Omega$.

Mais nous arrivons à des impédances encore plus élevées avec les transistors MOS (métal oxyde semi conducteur).

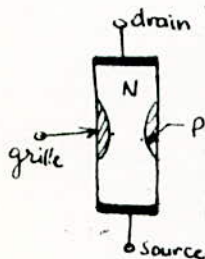


Figure 1

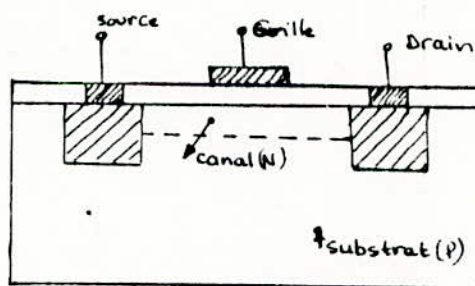


Figure 2

La Figure (2) illustre la structure d'un MOS à canal N dans un substrat de type P (silicium) dopé comportant un excès de trous), on a diffusé deux zones types N, fortement dopées. l'ensemble est surmonté d'une très mince couche de silice (SiO_2), qui constitue un isolant quasi-parfait. Les zones N très fortement dopées, se comportent comme des contacts électriques, nommés source et drain comme dans le FET.

La grille, ici, est formée d'un dépôt métallique sur la silice.

Bien que non déposée lors de la construction, le canal N se forme, en effet sous la couche de silice, grâce à une attaque chimique au cours de laquelle la silice capte des porteurs dans le substrat. Nous obtenons ainsi le canal N, limité d'un côté par la couche isolante, et de l'autre par la ligne de pointillés (Fig 2)

Fondamentalement , le fonctionnement d'un MOS ne diffère pas de celui d'un FET une polarisation variable de la grille , par rapport à la source , entraîne un étranglement variable de la section utile du canal , donc de l'intensité du courant drain-source.

Comme pour les FET , il existe des MOS à canal N et des MOS à canal P , (Figure 3).

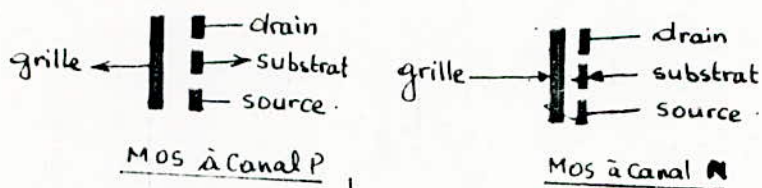


Fig. 3

La différence principale entre un MOS et un FET , tient à l'impédance d'entrée élevées des premiers : elle atteint couramment $10\text{ M}\Omega$ pour le continu puisque la grille est totalement isolée du canal . Remarquons cependant que cette impédance diminue en alternatif et d'autant plus que la fréquence devient plus grande. En effet , la grille et le canal forment alors , avec l'isolant qui les sépare , un condensateur dont l'impédance Z est inversement proportionnelle à la fréquence.

La plupart du temps , le substrat est relié à la source : le MOS n'offre donc que trois électrodes de sortie , tout comme un FET (voir Figure 4).

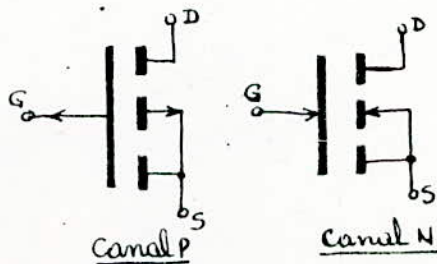
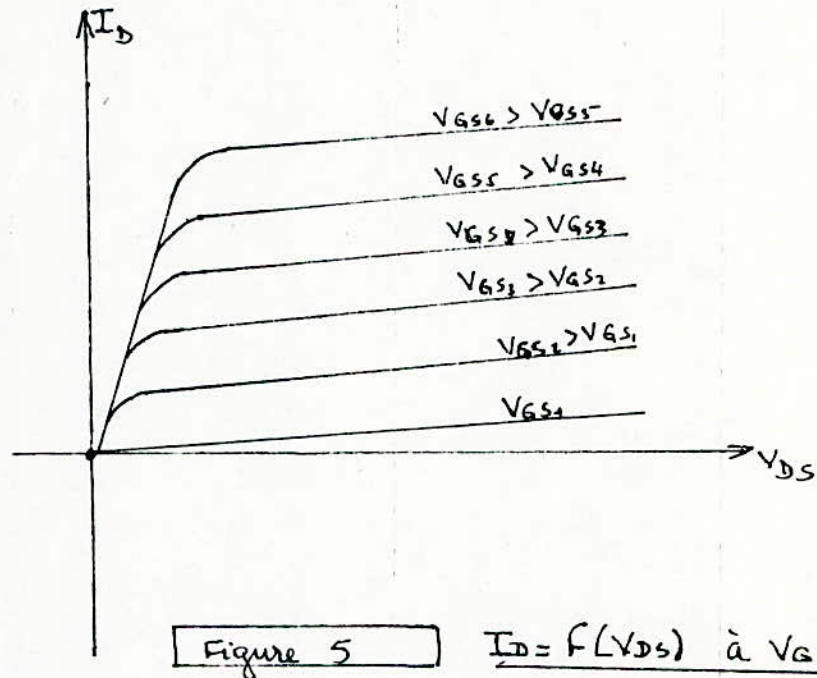


Figure 4

Le réseau de la Figure 5 montre les variations de I_D en fonction de V_{DS} pour différente valeur de V_{GS} (MOS canal N).



Tout comme pour les FET , les MOS sont utilisés comme des " interrupteurs " purement électronique . Cet emploi étant à la base du fonctionnement des portes logiques ; nous l'examinons de plus près dans le paragraphe qui suit.

I.2 LES ASSEMBLAGE C-MOS:

L'assemblage obtenus par la réunion d'un MOS à canal N et un MOS à canal P est appelé C-MOS , ou parfois COS-MOS (complementary symmetry MOS). Le montage de la Figure (6) symbolisé par la Figure (7) illustre un exemple de regroupement de deux transistors (T1 : canal P et T2 : canal N), réalisant un inverseur.

La designation " inverseur " se justifie par le fonctionnement logique du circuit. en effet , supposons , d'abord que l'entrée E soit portée au potentiel + VDD . Dans ces conditions , la tension VGS de T1 s'annule , ce qui bloque le transistor . Au contraire , T2 est conducteur , puisque sa D.D.P VGS égale VDD. Nous trouvons donc une tension pratiquement nulle sur l'ensemble des deux drains, c'est-à-dire sur la sortie S . L'inverseur se comporte alors comme le circuit à interrupteurs électroniques de la Figure (8) , avec I1 ouvert , et I2 fermé.

Si maintenant , au contraire l'entrée E est portée au potentiel de la masse , T1 devient conducteur (son VGS = VDD en valeur absolue) , tandis que T2 se bloque. L'ensemble se comporte comme son équivalent de la Figure (9) , et la sortie S est sensiblement ^{égale} au potentiel VDD de l'alimentation

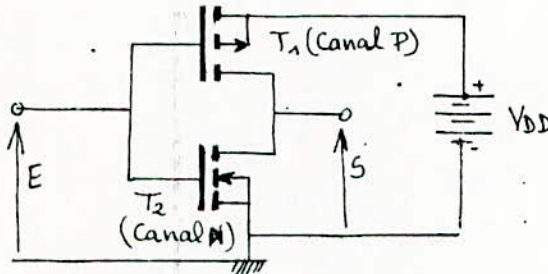


Figure 6

≡

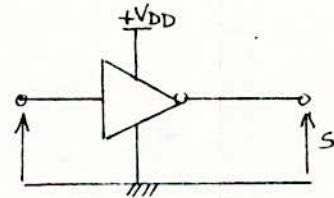


Figure 7

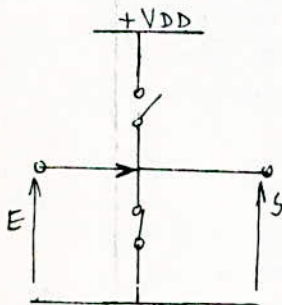


Figure 8

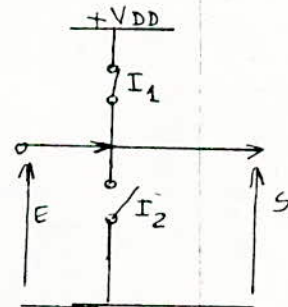


Figure 9

II.3 TENSION D'ALIMENTATION ET DE BASCULEMENT :

Dans la logique en technologie , qui s'alimentent exclusivement sous 5 volts , les fourchettes des état 0 et 1 , définis en valeurs absolues , sont donnée par le diagramme de la Figure (10).

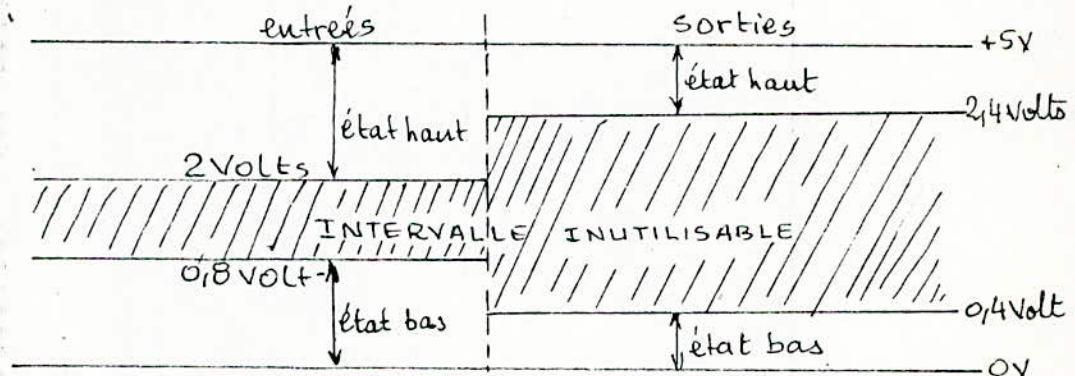


Figure 10

Il est important de noter que les limites tolérables sont plus restrictives pour les sorties que pour les entrées. En effet , il est extrêmement fréquent de brancher des portes en cascade , de telle façon que la sortie d'une ^{bascule} attaque une (ou plusieurs) entrée de la porte suivante. Pour que cette entrée passe - par exemple - à l'état 1 , il faut lui appliquer au moins 2V , de la même façon , si 0,4 volts constitue la tension maximale pour garantir un état bas sur une sortie , nous devons appliquer 0,8 volts au maximum à l'entrée.

Dans le cas des portes logiques C.MOS , la tension d'alimentation peut prendre toute valeur entre 3 V et 15 V . Dans ces conditions les limites des niveaux 0 et 1 sont en pourcentage de la tension d'alimentation VDD (Figure 11).

L'un des avantages de la technologie C-MOS , est qu'elle donne , à l'état 0 , une tension de sortie très voisine du potentiel de la masse et , à l'état 1 , une tension pratiquement égale à + VDD. Cela tient au fait que les transistors MOS utilisés , se comportent pratiquement comme des interrupteurs parfaits.

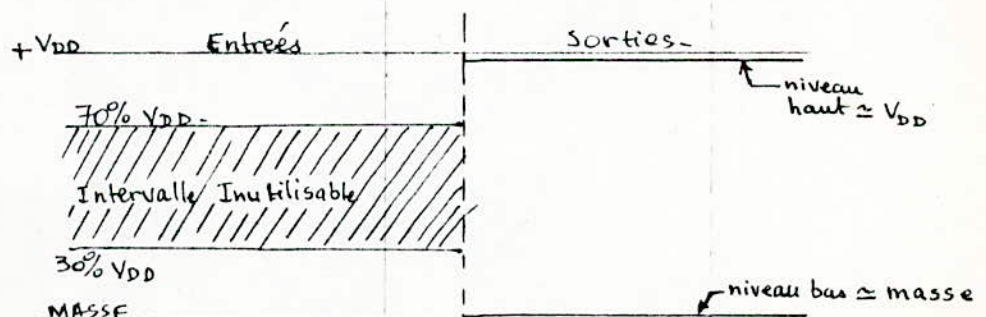
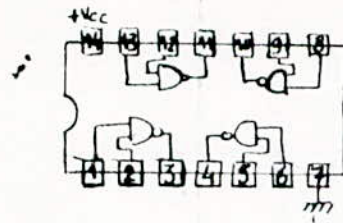
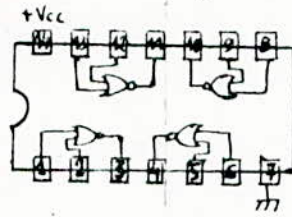


FIGURE 11



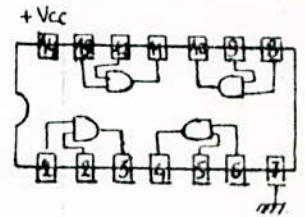
4011

4 portes NAND à 2 entrées.



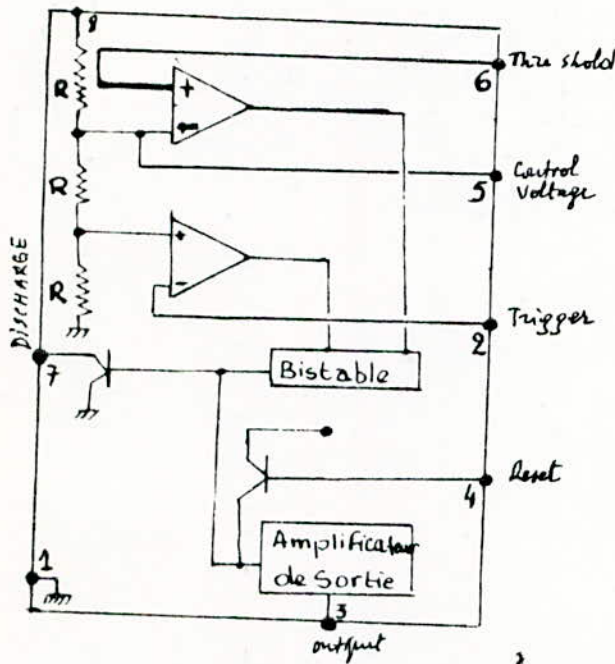
4001

4 portes NOR à 2 entrées.

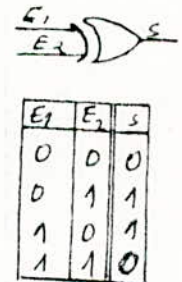
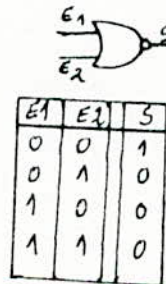
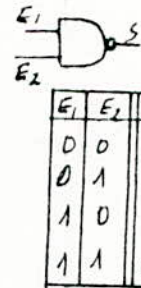
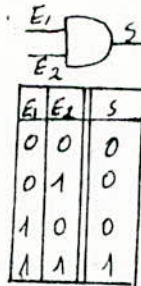


4081

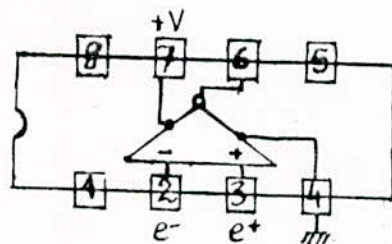
4 portes AND à 2 entrées.



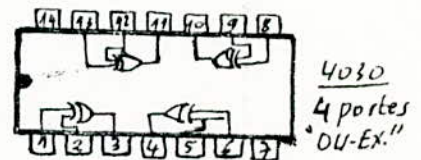
Représentation interne du 555



tableaux de vérité des portes "AND", "NAND", "NOR" et "OR-EX"



Représentation interne du 741



4030
4 portes "OR-EX"

741

Caractéristiques électriques (µA 741) à $V_S = \pm 15\text{ V}$ et $T_A = 25^\circ\text{C}$

Caractéristiques	Conditions	MIN	TYP	MAX	Unit
Tension d'offset entrée	$R_S < 10\text{ k}\Omega$		1,0	5,0	mV
Courant d'offset entrée			20	200	nA
Résistance d'entrée		0,3	2		M Ω
Capacité d'entrée			1,4		pF
Echelle de réglage de la tension d'offset			± 15		mV
Résistance de sortie			75		Ω
Courant de court-circuit (sortie)			25		mA
Courant d'alimentation			1,7	2,8	mA
Puissance consommée			50	85	mW
Réponse transitoire gain unité	temps de montée	$R_L = 2\text{ k}\Omega$ $V_{IN} = 20\text{ mV}$	0,3		μs
	Overshoot	$C_L \leq 100\text{ pF}$	5,0		%

PRATIQUEMENT tous les grands constructeurs de composants électroniques ont leur 741, célèbre amplificateur opérationnel « tous usages ». On le trouve sous les références suivantes :

- Fairchild : $\mu\text{A 741}$
- National : LM 741 C
- Motorola : MC 1741
- SGS/Ates : LS 141
- Sescosem : SFC 2741 C
- Texas : UA 741

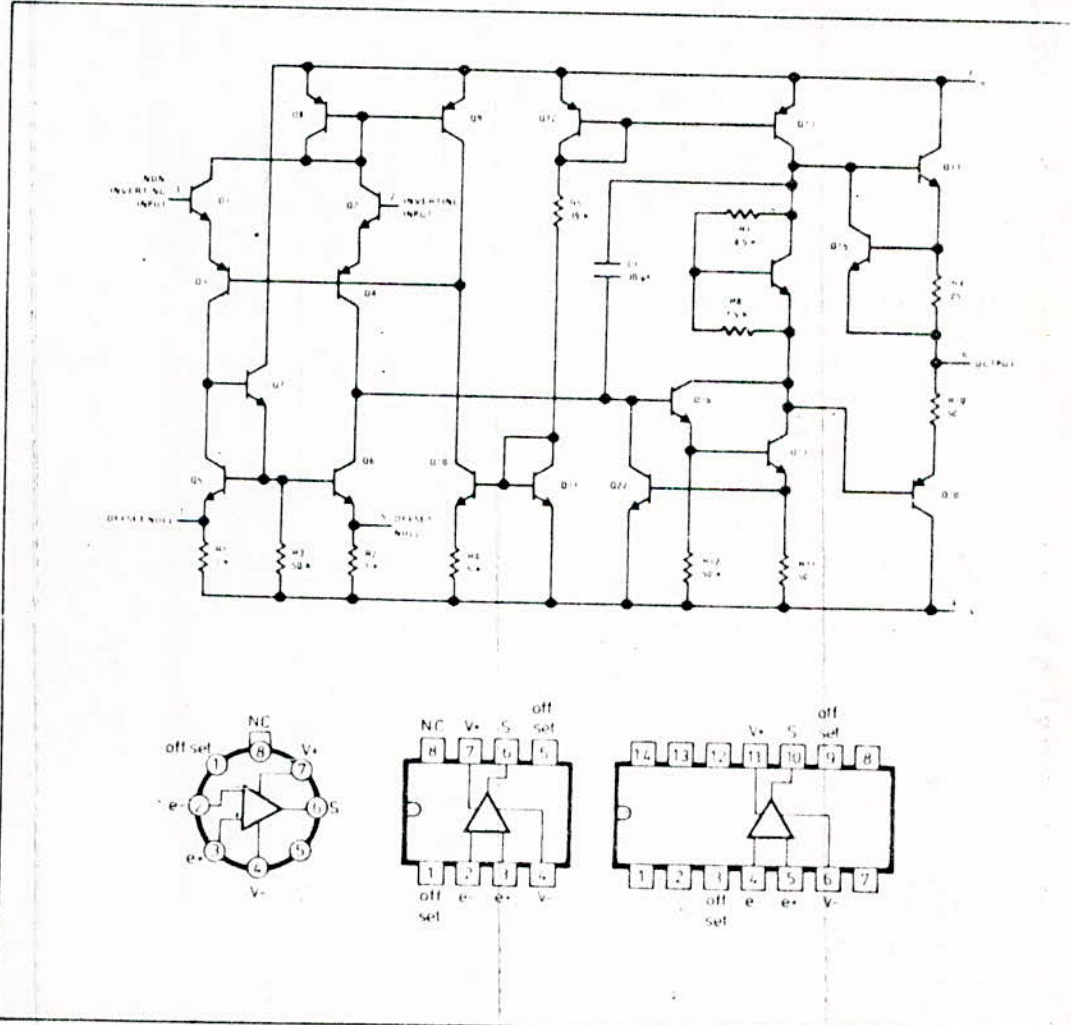
Ce circuit monolithique possède de bonnes performances qui le rendent idéal comme amplificateur sommateur, comme intégrateur, comme « calculateur » analogique. Notons que la compensation en fréquence est interne, qu'il est protégé contre les courts-circuits ; notons aussi la possibilité d'annuler sa tension d'offset, surtout le fait qu'il n'y ait aucun basculement quand les limites de fonctionnement sont dépassées.

brochage des différents pinners figure ci-contre.

l'on se reporte au schéma présentant sa structure interne, on constate la présence de 20 transistors, 12 résistances, 1 condensateur constituant 2 amplificateurs à impédance d'entrée élevée ($M\Omega$) dont un amplifie sans changer de signe et l'autre amplifie en inversant. Ceci indique les entrées inverse et non inverseuse.

analons toutefois deux caractéristiques : la bande passante, si l'on peut dire : tout d'abord une réponse en fréquence médiocre qui limite un peu son utilisation en Hi-Fi,

la nécessité d'une alimentation double de valeurs pouvant varier de $\pm 5\text{ V}$ à $\pm 18\text{ V}$ environ (selon l'inversion de la tension de sortie désirée).



De nombreux montages réclament non pas un mais deux, et souvent plus, 741. Les fabricants y ont pensé et commercialisent, sous la référence 747 ($\mu\text{A 747}$, LM

747, etc.), un double ampli opérationnel qui est exactement un double 741. Seule l'alimentation est commune aux deux AOP.

e 555

La société Signetics a été la première à introduire le timer NE 555 sur le marché. Depuis, pratiquement tous les grands constructeurs ont commercialisé leur version sous différentes références. Notons :

- Linear : XR 555
- Philips : NE 555
- Motorola : MC 14555/MC 14555
- National : LM 555/LM 555C
- CA : CA 555/CA 555C
- Texas Instruments : SN 7555/SN 75555.

Le 555 est un circuit intégré monolithique de type timer temporel.

Il se présente sous trois formes différentes :

- en boîtier rond métallique à 8 broches,
- en boîtier mini-dip 8 broches,
- en boîtier dip 14 broches.

Notons que plusieurs constructeurs ont encapsulé deux 555 indépendants dans un seul boîtier et l'ont appelé 556.

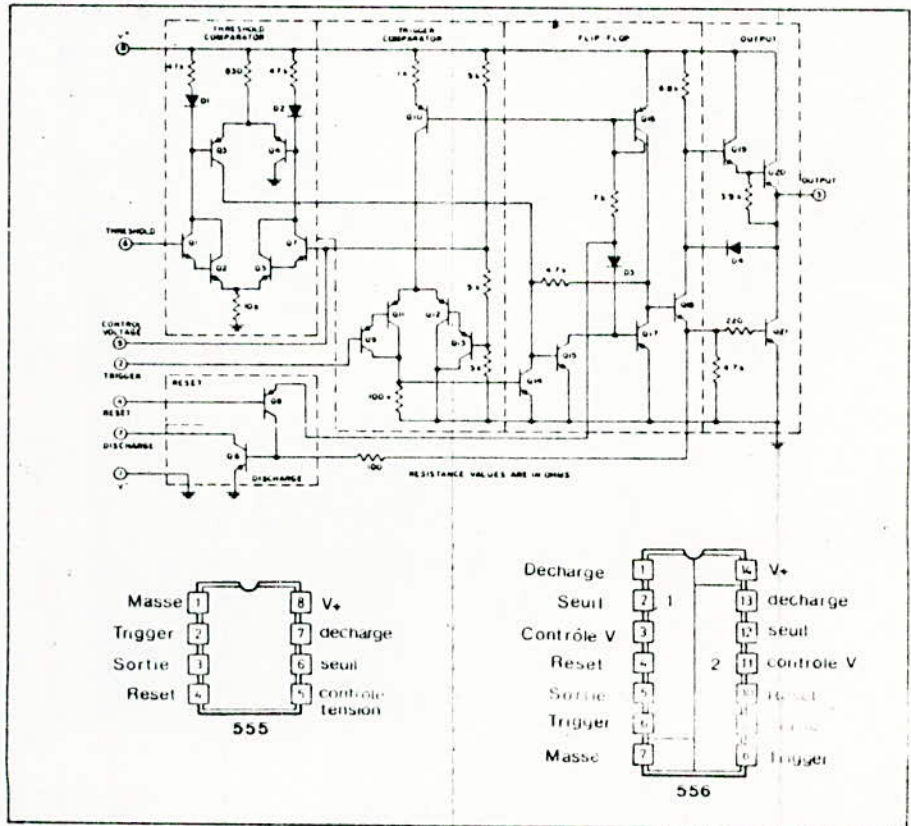
Une puce d'un 555 représente l'équivalent d'environ 10 transistors, 2 diodes, 15 résistances. Nous disons environ, car cela varie d'un constructeur à l'autre.

En référence au tableau des caractéristiques techniques, on constate que ce timer possède un haut niveau de précision et de stabilité. Un minimum de composants extérieurs permettent son utilisation en multivibrateur monostable ou astable (générateur de signaux carrés).

Le circuit, par ses capacités, reste l'élément de base de ces nombreux circuits, que nous avons très largement décrits dans une rubrique qui s'intitulait : Les applications du 555 », sous la plume de M. Juster. Pour de plus amples renseignements, nous vous recommandons de vous y reporter.

Caractéristiques électriques (température ambiante 25 °C)

Paramètres	Conditions de tests	MIN	TYP	MAX	Unités
Tension d'alimentation		4,5		16	V
Courant d'alimentation	$V_{CC} = 5 \text{ V } R_L = \infty$ $V_{CC} = 15 \text{ V } R_L = \infty$		3	6	mA
Précision initiale	$R_A = R_B = 1 \text{ k}\Omega$ à $100 \text{ k}\Omega$ $C = 0,1 \mu\text{F}$		1		%
Dérive en température			50		ppm/°C
Dérive due à la tension d'alimentation			0,01		%/volt
Tension de seuil			2/3		$\times V_{CC}$
Tension de basculement	$V_{CC} = 15 \text{ V}$ $V_{CC} = 5 \text{ V}$		5 1,67	$\frac{1}{3} V_{CC}$	V V
Courant de basculement			0,5		μA
Tension de remise à 0		0,4	0,7	1	V
Courant de remise à 0			0,1		mA
Courant de seuil			0,1	0,25	μA
Niveau de la tension de contrôle	$V_{CC} = 15 \text{ V}$ $V_{CC} = 5 \text{ V}$	9 2,6	10 3,3	11 4	V V
Durée du passage à l'état 1			100		ns
Durée du passage à l'état 0			100		ns



Bibliographie

1. M. AUMIAUX Logique binaire et ordinaire (T₁, T₂).
Ed. "Masson et Cie"
2. RCA solid state Linear integrated circuits and Mos devices
Ed. "RCA 74"
3. M. BORNAND Electronique T₁, T₂.
Ed. "Vuibert"
4. H. PARLEUR Electronique pratique [n° 3; 17; 20; 21; 22; 32; 90
100; 106; 118]
Ed. "Le haut parleur"
5. Theses de Fin d'études
 - Etude et réalisation d'une serrure électronique
* Promotion "JUIN 85"
 - Etude d'une horloge digitale à circuits intégrés
* Promotion "JUIN 73"

