

وزارة التعليم والبحث العلمي
Ministère de l'Enseignement et de la Recherche Scientifique
»O«

المدرسة الوطنية للعلوم الهندسية
ÉCOLE NATIONALE POLYTECHNIQUE
(EL - HARRACH)
»O«

DEPARTEMENT D'ELECTRONIQUE
»O«

PROJET DE FIN D'ETUDES

INGENIEUR D'ETAT EN ELECTRONIQUE

THEME

Conception d'un Appeleur
Automatique à Memoire

1PLANCHE

Proposé par :

Mr BENHADDAD Nacer-Eddine

Maître Assistant à l'E.N.P.A

Etudié par :

BOULEBTATECHE Brahim

BENMOKRANE Tayeb



الجمهورية الجزائرية الديمقراطية الشعبية
REPUBLIQUE ALGERIENNE DEMOCRATIQUE ET POPULAIRE

—»O«—

وزارة التعليم والبحث العلمي
Ministère de l'Enseignement et de la Recherche Scientifique

—»O«—

المدرسة الوطنية للعلوم الهندسية
ECOLE NATIONALE POLYTECHNIQUE
(EL - HARRACH)

—»O«—

DEPARTEMENT D'ELECTRONIQUE

—»O«—

PROJET DE FIN D'ETUDES

INGENIEUR D'ETAT EN ELECTRONIQUE

THEME

Conception d'un Appeleur
Automatique à Memoire

Proposé par :

Mr BENHADDAD Nacer-Eddine

Maître Assistant à l'E.N.P.A

Etudié par :

BOULEBTATECHE Brahim

BENMOKRANE Tayeb

Promotion Janvier 1984

DEDICACES

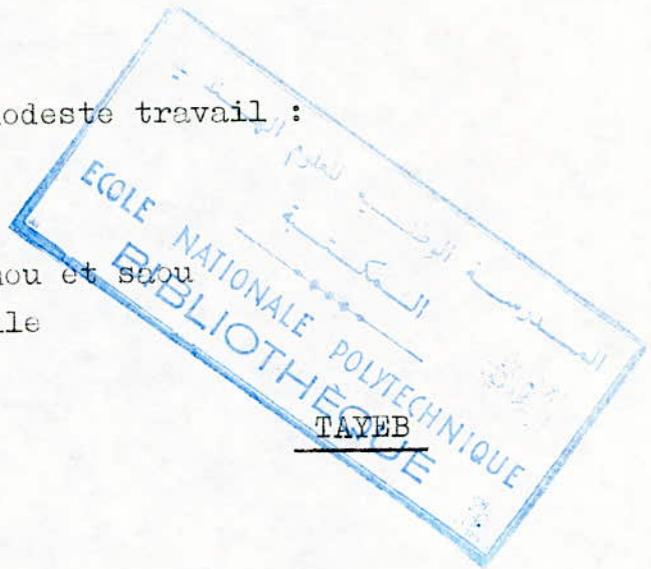
Je dédie ce modeste travail :

- A mon père et ma mère qui ont beaucoup consenti pour moi
- A mes frères abderrezzak ,djamel et mourad
- A mes amis et frères de L'ISLAM

BRAHIM

Je dédie ce modeste travail :

- A mon père
- A ma mère
- A mes frères hanou et souu
- A toute ma famille
- A mes amis



- REMERCIEMENTS -

-Nous tenons cette occasion pour remercier vivement notre promoteur Monsieur BENHADDAD Nacer-eddine ,qui par son aide précieuse et ses conseils nous a guidé tout le long du semestre .

Nos remerciements s'adressent également à :

-Monsieur IRZOUNI M. et Monsieur MEKERRI S. Respectivement Ingenieur en cheff du CET (PTT) et Ingenieur en télécommunication ,pour toute leur aide concernant le materiel et les informations mis a notre disposition.

-Monsieur OUGUED M. Ingenieur d'état en Electronique

-Monsieur FARAH Ah. Maitre assistant à L'ENPA

-Monsieur DJEZIRI M. Chef de centre Amplification (PTT)

-Monsieur BOUDRAA R. Maitre assistant à L'ENPA

Pour leur aide dans la realisation de notre projet .

o S O M M A I R E o

	PAGE
Introduction	11
<u>1^{ère} Partie</u>	
Chapitre I :Principe de téléphonie	2
1-Réseau téléphonique	3
2-Principe du téléphone à cadran	8
3-Specifications d'un circuit électronique pour téléphone à numérotation décimale	11
<u>2^{ème} Partie</u>	
Chapitre II :Appelateur automatique conçu autour d'un séquenceur micro-programmé	13
1-Conception de l'appelateur automatique	15
1.1-Description sommaire des différentes parties.	18
1.2-Analyse fonctionnelle de l'appelateur	20
1.3-Choix du code d'ordre	22
1.4-Ecriture du logiciel	25
1.5-Synthèse du séquenceur	26
Chapitre III :Description détaillée du séquenceur..	30
1-L'EPROM	30
2-Le registre d'instructions RI	30
3-Le clavier de selection de fonctions	32
4-Pointage du registre RI sur l'adresse d'un programme	35
5-Le selecteur de conductions SLC	35
6-Le décodeur d'actions DA	38
7-Commande de base de temps	41
<u>3^{ème} Partie</u>	
Chapitre IV :Formation automatique d'un numéro par clavier-chiffres	46
Chapitre V :Stockage en mémoire	64
Chapitre VI:Repetition du dernier numéro appelé ...	69
Chapitre VII/Formation d'un numéro programmé	73
Conclusion	77

--o((INTRODUCTION))o--

La nécessité de communiquer avec autrui est inséparable de la nature humaine. La téléphonie reste à l'heure actuelle le système de télécommunications le plus dominant au point de vue économique et technique. L'évolution des circuits intégrés numériques a apporté au niveau du poste téléphonique des performances qui sont encore peu connus du grand public.

Ainsi l'objet de notre travail consiste en la conception d'un système micro-programmé qui permet la composition automatique d'un numéro, la répétition du dernier numéro appelé et le système de stockage en mémoire de dix numéros souvent appelés par l'utilisateur qui pourra ainsi exécuter leur appel en appuyant uniquement sur 2 touches.

Ce système nommé "appeleur automatique à mémoire" apporte des avantages indiscutables à l'utilisateur concernant la rapidité et la facilité d'exécution d'un appel.

En ce qui concerne notre thèse, elle peut être divisée en trois parties : la première partie comprenant un seul chapitre est consacrée au principe de la téléphonie. La seconde partie traite en deux chapitres d'une part la conception de cet appeleur en se reposant sur le principe d'analyse et de synthèse de systèmes micro-programmés, et d'autre part la description détaillée du séquenceur de ce système. Et enfin la troisième partie dans laquelle est décrite d'une façon détaillée et succincte l'exécution des différentes fonctions (qui sont au nombre de 4) réalisant les performances citées en haut.

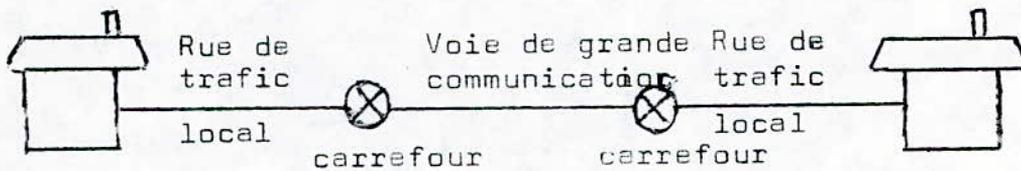
Cette troisième partie comprend 4 chapitres, qui à chacun d'eux correspond la description de l'une de ces 4 fonctions.

CHAPITRE I : PRINCIPE DE LA TELEPHONIE

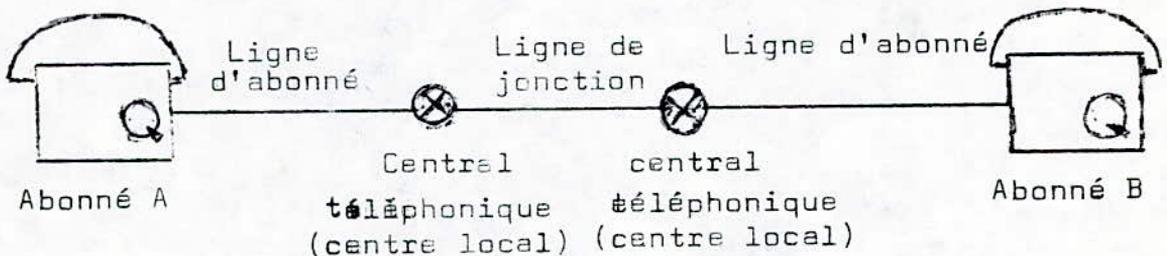
La téléphonie est l'étude et la conception de systèmes de transmission de la parole entre deux personnes qu'on appellent abonnés. Son rôle consiste donc à produire un son et en particulier à rendre audibles des mots prononcés et ceci sur de longues distances.

Les télécommunications ou communications à grandes distances peuvent être soit unidirectionnelles (radio, télévision) soit bi-directionnelles (téléphones, télégraphe)

Si l'on compare le réseau téléphonique au réseau routier d'une communauté on observe de nombreuses similitudes.



Réseau routier



Réseau téléphonique

On désigne l'abonné demandeur (le demandeur) comme l'abonné "A" et l'abonné demandé comme l'abonné "B".

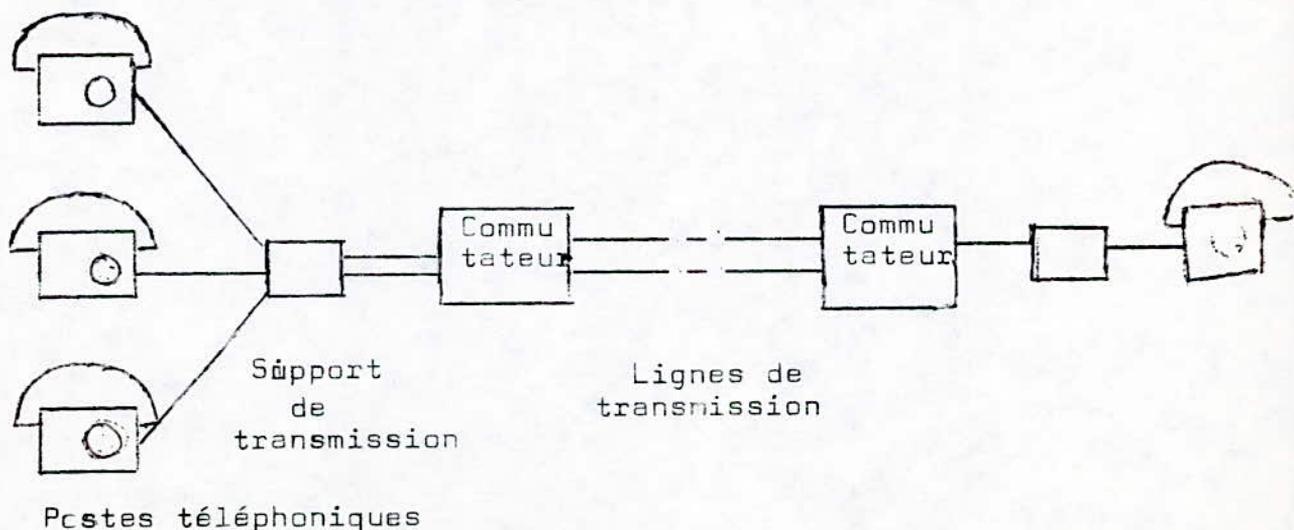
Le poste téléphonique ou téléphone constitue le premier et le dernier maillon d'une liaison téléphonique.

1/. RESEAU TELEPHONIQUE

Un réseau téléphonique doit permettre la transmission des conversations téléphoniques dans une gamme de fréquences prévue par la normalisation internationale de 300 à 3400 Hz correspondant à une bande passante d'environ 4 kHz.

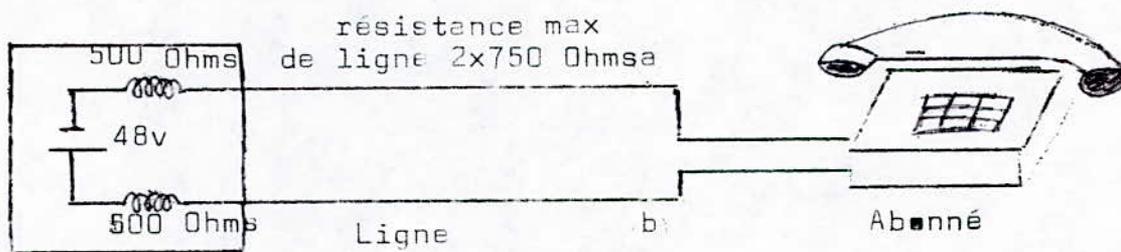
Une liaison téléphonique se compose de 3 parties principales:

- Le poste téléphonique proprement dit, situé chez l'utilisateur (ou abonné) qui réalise la conversation de la parole en signaux électriques analogiques et vice-versa.
- Les commutateurs qui regroupent et orientent les communications.
- Les lignes de transmission qui permettent la propagation des signaux de paroles et de la signalisation.



Ainsi chaque poste d'abonné est relié à un central

Circuit simplifié d'une liaison téléphonique réseau-abonné



La tension du central est transmise à l'abonné la résistance interne du central et celle de la ligne d'abonné .

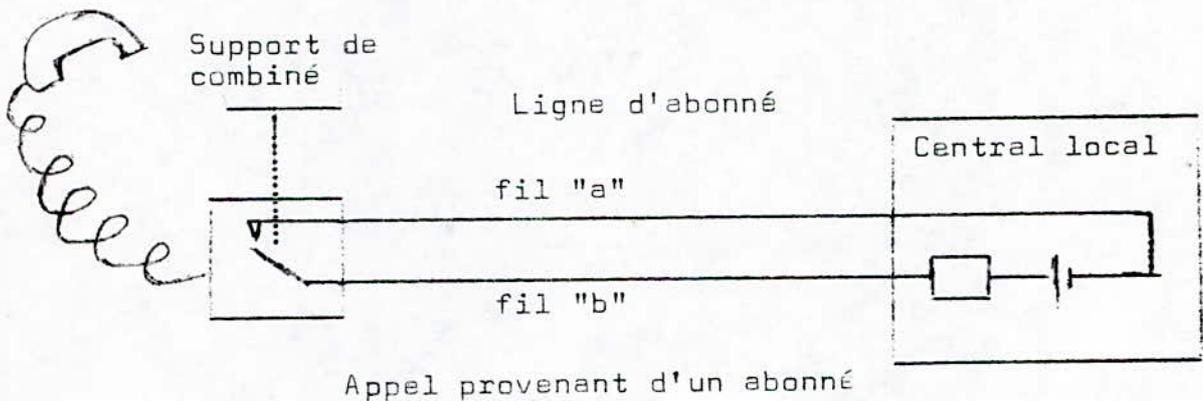
La résistance interne inductive du central représente quelques centaines d'ohms sur chaque conducteur. Celle de la ligne se situe entre 0 à 2x750 ohms maximum.

La polarité des tensions a et b de l'appareil n'est pas déterminée et les surtensions dues au caractère inductif de la ligne peuvent dépasser de beaucoup la valeur de la tension du central .

1.1- LE CENTRAL LOCAL

Le central local fonctionne conformément à un programme incorporé, l'information numérique pour l'établissement de la communication est fournie par l'abonné A. Chaque abonné est représenté dans le central local par un équipement individuel très simple LR/BR (Le relais de ligne et de coupure).

Quand un abonné décroche son combiné pour faire un appel, le porte combiné ou le bouton du poste se relève sous l'action d'un ressort dans ce poste, ce qui ferme un contact dans le poste (fig.1). A la fermeture du contact, un circuit de courant continu est fermé depuis le central local par l'intermédiaire de la ligne d'abonné vers le poste pour faire opérer le relais d'appel de l'abonné dans ce central. Le central local branche un récepteur de numéro sur la ligne de l'abonné appelant, pour préparer la réception des chiffres du numéro de B.



L'abonné "A" reçoit notification par une tonalité d'invitation à numéroté et commence la numérotation sur son cadran ou le chiffage sur son clavier. Le cadran émet les chiffres sous la forme d'un train d'impulsions c'est à dire d'un groupe d'impulsions pour donner des chiffres. Les chiffres sont reçus et emmagasinés dans une mémoire dans le central local.

Après traitement de cette information, le central local établit la communication dans la direction voulue, soit vers un abonné "B" relié à son propre central local, ou vers un centre de transit, pour une commutation vers un autre central local.

L'équipement du central local doit donc être capable de retransmettre les informations du numéro de l'abonné "B" vers d'autres équipements téléphoniques successifs.

1.2- LE POSTE TELEPHONIQUE OU TELEPHONE

Le téléphone constitue le premier et le dernier maillon d'une liaison téléphonique, il exécute les fonctions suivantes :

- Appeler le central local
- Recevoir diverses tonalités
- Recevoir la sonnerie d'appel
- Transmettre le numéro de l'abonné appelé
- déclencher la coupure de la communication

Le fonctionnement d'un téléphone en ce qui concerne la numérotation dépend de l'équipement du central téléphonique auquel le poste est rattaché et il existe deux principes qui sont employés aujourd'hui

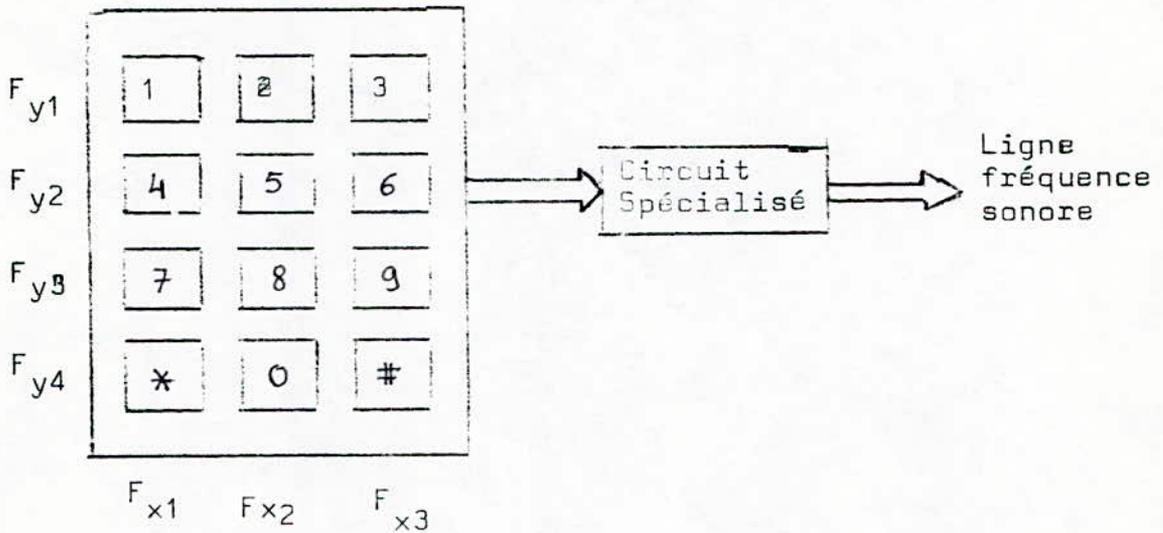
- La sélection à fréquences sonores (ou vocales)
- La numérotation décimale utilisée toujours par le téléphone à cadran

Les deux types de sélection

En fonction du central téléphonique de rattachement des abonnés, deux principes de sélection sont aujourd'hui utilisés pour former et transmettre le numéro d'un correspondant.

1.3- La sélection à fréquences sonores: Le système fonctionne en fréquence vocale; c'est à dire pour reconnaître un chiffre le central devrait recevoir 2 fréquences très précises parmi 12 générées par le clavier du poste celui-ci étant équipé d'un C.I LSI spécialisé alimenté par la ligne.

Ainsi la numérotation est transmise de la même façon que la modulation de la parole, dans le même spectre BF et par le même procédé de transport.



Chaque chiffre est donc caractérisé par 2 fréquences simultanées au lieu du nombre variable habituel d'impulsions de courant continu correspondant à chaque chiffre numéroté sur un cadran.

Les fréquences sonores recommandées par le CCITT sont les suivantes:

Hz	1209	1336	1477
697	1	2	3
740	4	5	6
852	7	8	9
941	*	0	=

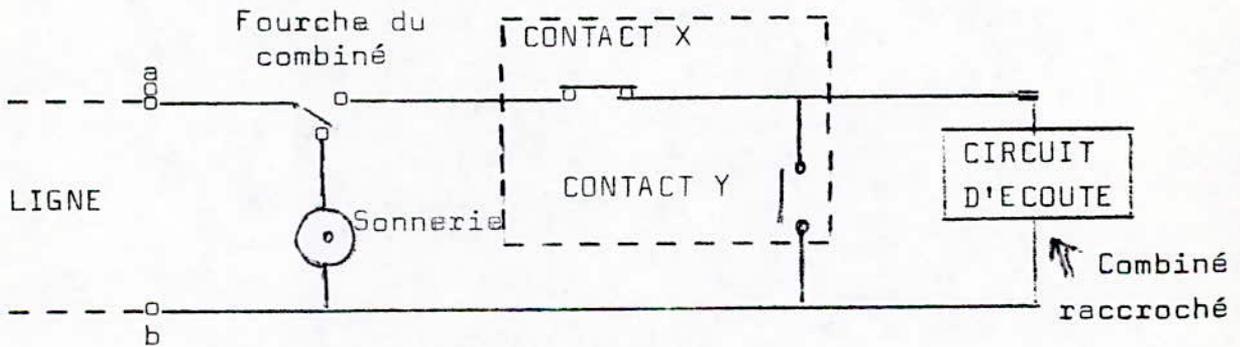
Les tolérances de fréquences dans toutes les conditions de fonctionnement entre $+50^{\circ}\text{C}$ et -30°C au cours de la durée de vie du clavier, compte tenu des tolérances de fabrication, doivent être de $\pm 1,8\%$, ceci exige un choix minutieux des composants et une compensation thermique.

1.4 LA SELECTION PAR NUMEROTATION DECIMALE

Le deuxième principe concerne le fonctionnement par impulsions aussi appelé numérotation décimale. C'est le système classique du cadran. Pour chaque chiffre composé, il faudra transmettre sur la ligne le nombre d'impulsions correspondant. La durée de ces impulsions est très précise de façon à ne pas confondre avec un raccrochage prémédité.

Ainsi le clavier électronique à numérotation décimale, reprend le principe du téléphone à cadran et adapte le signal de la sélection aux vitesses exigées par le système

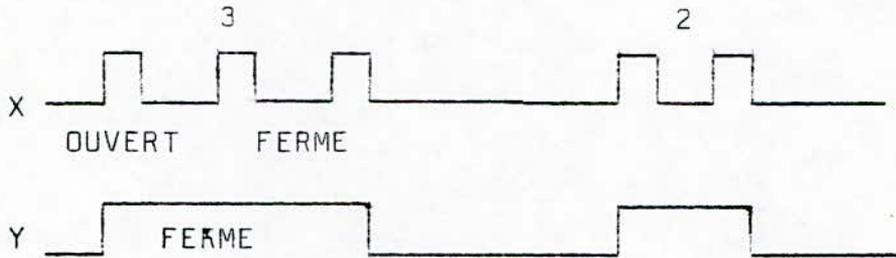
2.- PRINCIPE DU TELEPHONE A CADRAN



Numérotation : { Y fermé
 { X s'ouvre périodiquement

La sonnerie est branchée aux bornes a et b. En soulevant le combiné on fait basculer le fourche qui fait passer le courant du central par le contact X. Le contact Y est fermé et court-circuite le circuit d'écoute pendant la sélection du numéro pour éviter que les pointes de tension inductive ne provoquent des claquement assez violents dans l'écouteur.

Le contact X est ouvert périodiquement selon le chiffre formé sur le cadran

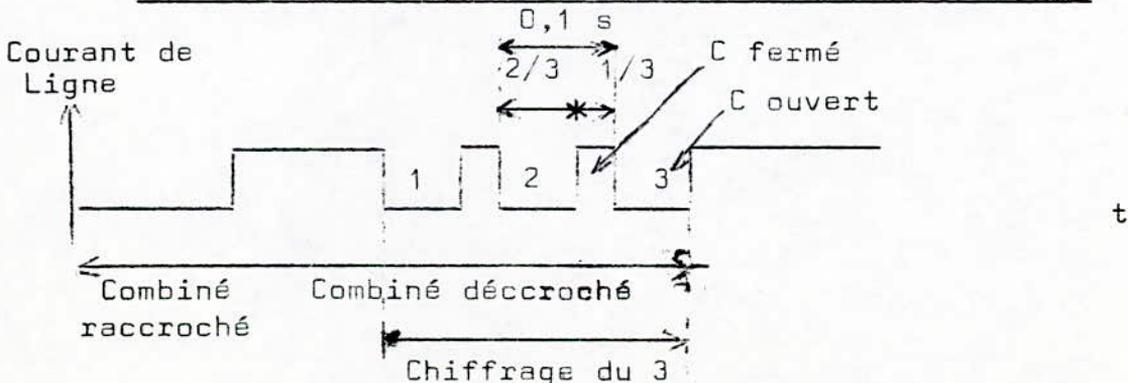


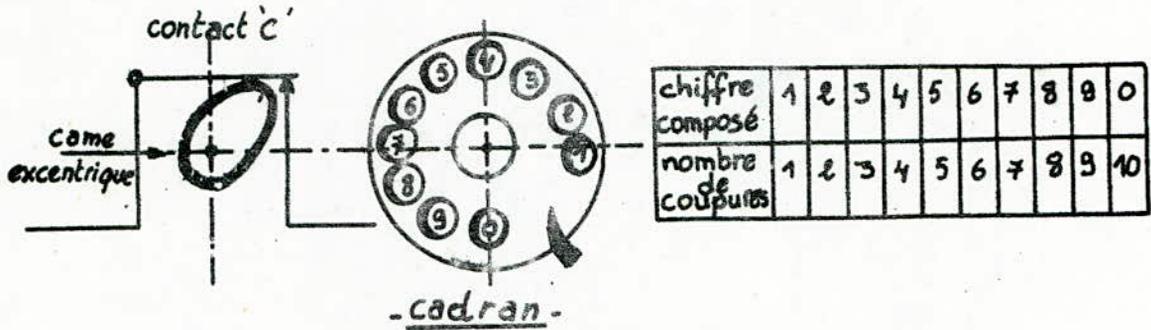
Les impulsions sont transmises par ouvertures de boucles. D'autre part, lorsque le poste est raccroché, il présente pour la ligne une ouverture de boucle. (Le courant ne peut circuler) du point de vue continu et une boucle fermée (où le courant passe) du point de vue alternatif, ce qui permet le cas échéant d'envoyer le courant de sonnerie qui, lui, est alternatif.

La fréquence des impulsions du contact X est de 10 Hz et le rapport cyclique (durée des impulsions:période) est de l'ordre de 0,62 à 0,66 suivant le pays.

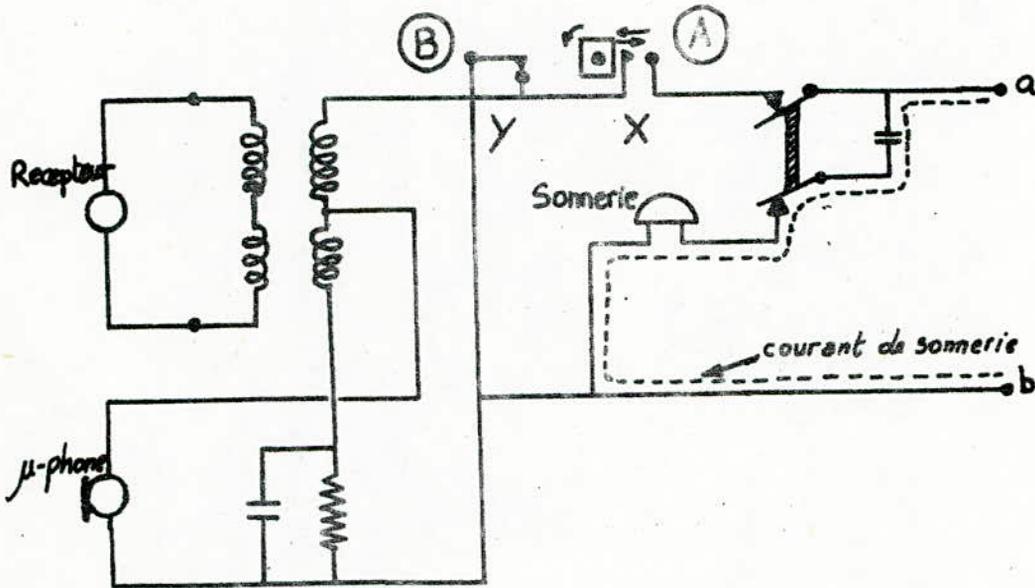
La durée séparant deux groupes d'impulsions est le temps intermédiaire de sélection T_z qui ne doit pas se situer en dessous d'un certain seuil, il est généralement de 400 ou 800 ms.

Illustration du principe du chiffage téléphonique





- Schéma Simplifié d'un poste téléphonique à Cadran -



A est le système à came qui génère les ouvertures de boucle (contact X).

B le circuit de silence (contact Y) qui permet de ne pas entendre les tons de numérotation dans l'écouteur.

C le circuit de racleur ouvre lorsque le poste est raccroché et fermé lorsqu'il est décroché.

Ainsi dans le cas d'un téléphone à numérotation décimale électronique, le système remplace le cadran par le clavier et génère les fonctions A et B.

3/- SPECIFICATION D'UN CIRCUIT ELECTRONIQUE POUR TELEPHONE

A. NUMEROTATION DECIMALE

Deux possibilités (solutions) peuvent être envisagées afin d'améliorer les possibilités du téléphones.

Le poste d'abonné est ordinaire mais il est raccordé à un central électronique géré par un ou plusieurs calculateurs. Celui-ci offre un certain nombre de facilités telles que numérotation abrégée, mémorisation d'un ou plusieurs numéro, rappel automatique, conférence à trois ... etc;

Le central de rattachement est un central ordinaire électromécanique relativement figé mais le poste de l'abonné n'est plus ordinaire et c'est lui qui offre un certain nombre de facilités dues aux familles de circuits spécifiques évolués LSI.

Nous allons aborder certains aspects de ce 2^{em} point

Les caractéristiques essentielles du circuit électronique doivent être les suivantes:

- * L'appareil doit pouvoir être raccordé aux réseaux traditionnels

- * L'écart entre la rapidité de la sélection et la transmission, moins rapide du numéro composé rend nécessaire une mémoire intermédiaire.

- * L'alimentation d'un tel circuit quant à elle, pose un problème capital. L'utilisation du courant secteur n'est pas souhaitable voire même interdite. Les piles et batteries ont une durée de vie limitée et sont donc inadéquates, il ne reste plus que l'emploi du courant de la ligne téléphonique. Bien entendu, cela suppose une consommation de puissance très faible. Cette faible consommation ne peut se concevoir que si l'on utilise des circuits réalisés en technologie MOS

Ceci dit nous entamerons dans les pages suivantes la conception d'un circuit électronique pour téléphone à numérotation décimale reposant sur le principe des systèmes séquentiels microprogrammés et réalisant les fonctions suivantes:

- Formation automatique de numéro
- Formation d'un numéro enregistré au préalable (capacité de 10 numéros)
- Répétition du dernier appel
- Stockage en mémoire d'un numéro de téléphone.

CHAPITRE II APPELEUR AUTOMATIQUE A MEMOIRE
CONCU AUTOUR D'UN SEQUENCEUR MICROPROGRAMME

Ce système constitue la partie électronique d'un poste téléphonique à clavier pour la numérotation décimale réalisant les différents appels, d'où le titre d'appelleur automatique à mémoire.

En plus des facilités qu'il réalise, l'appareil est connecté seulement à la ligne téléphonique, il n'a besoin d'aucune alimentation du réseau électrique et il est alimenté par des batteries rechargeables par un faible courant pris sur la ligne.

Il comprend deux claviers:

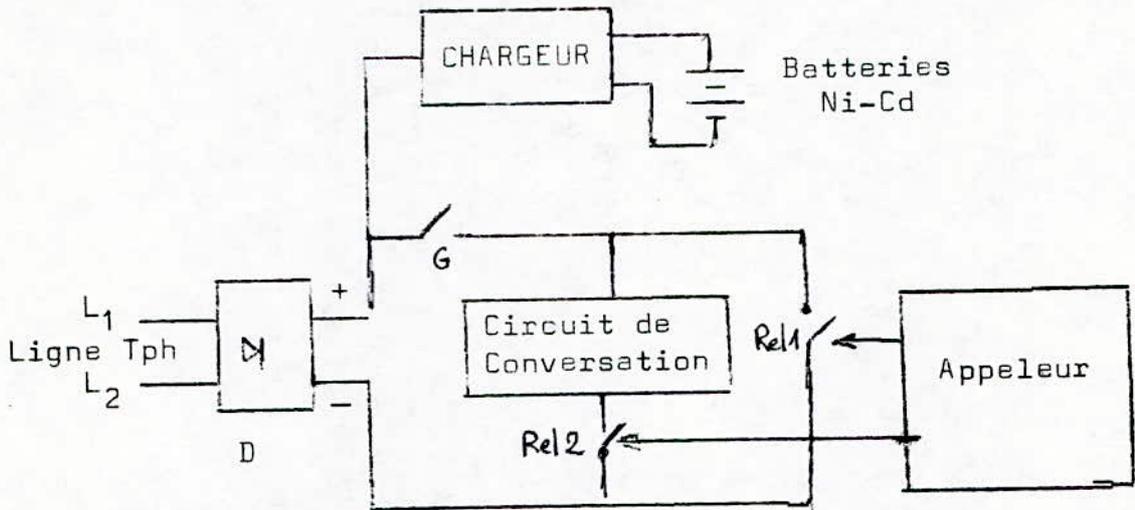
- Le clavier-chiffres: il a douze touches dont dix correspondent aux dix chiffres téléphoniques et les deux autres, l'une pour indiquer la fin du numéro (notée F), l'autre pour désélectionner le circuit de conversation après avoir entendu la tonalité d'invitation à numéroté.

- Le clavier-programmes: il a dix touches de programmes pour l'appel automatique de 10 abonnés ainsi que les touches de sélection des différentes fonctions (répétition, stockage). Les deux claviers sont nettement différenciés.

Ce système est conçu autour de la technologie TTL.

Une batterie rechargeable en nickel/cadmium est prévue pour maintenir l'alimentation de l'appareil lorsque la tension sur la ligne téléphonique n'est pas suffisante pour alimenter l'équipement

a- Connexion de l'appelleur au sein du téléphone

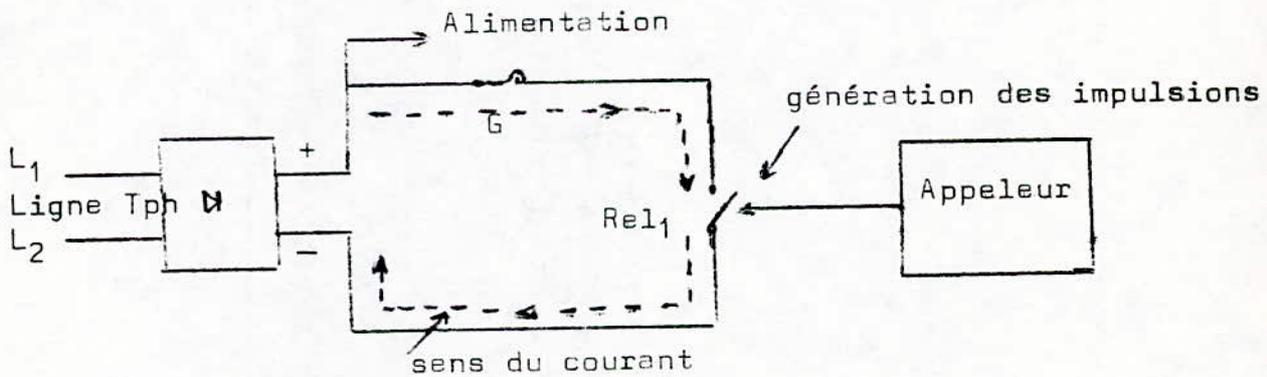


D: pont à diodes pour conserver la polarité de la ligne téléphonique.

Rel 1 : relais 1

Rel 2 : relais 2

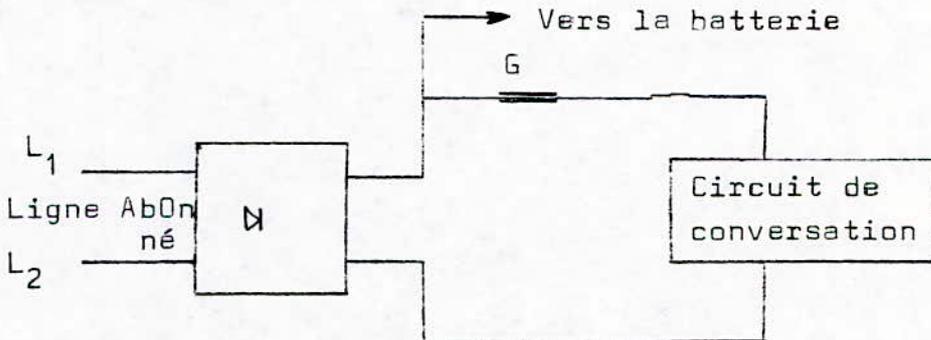
b- Schéma équivalent durant la formation d'un numéro.



Le circuit de conversation n'est pas alimenté car durant la formation du numéro, le relais 2 est ouvert. La génération des impulsions est faite à l'aide du relais 1 dont l'ouverture et la fermeture sont commandées par l'appelleur et ce, suivant le chiffre correspondant.

c- Schéma équivalent durant la conversation

Dans ce cas le circuit de conversation est validé ou sélectionné; par contre le relais 1 est ouvert.



Le combiné étant décroché, le relais 2 est fermé ce qui alimente le circuit de conversation, à l'inverse du relais 1 qui lui, est ouvert durant cet état.

1.- CONCEPTION DE L'APPELEUR AUTOMATIQUE

Différents schémas de circuit de conversation sont proposés par les constructeurs d'appareils téléphoniques mais dont le principe est le même, donc c'est une chose faite. Notre travail consistera à concevoir un appeleur automatique qui, en l'ajoutant au circuit de conversation constituera un appareil aux possibilités accrues et meilleures.

Le coeur du système est un séquenceur microprogrammé constitué par:

- Une mémoire EPROM qui contient les instructions nécessaires au séquençement des différentes fonctions.

- Un registre d'instruction RI pour adresser les différentes instructions et sous-programmes.

- Un décodeur d'action DA (en fait c'est un décodeur d'instructions) pour exécuter la commande qui se trouve dans l'instruction.

- Un selecteur de conditions SLC pour exécuter des rythmes de séquences ou sauts (instruction de branchements) dans le programme selon la condition de saut sélectionnée par le SLC.

La partie application ou partie commandée par le séquenceur constituée d'éléments fonctionnels comprend:

- Une mémoire vive statique RAM pour le stockage des numéros.

- Un compteur d'adresse CA pour adresser la RAM

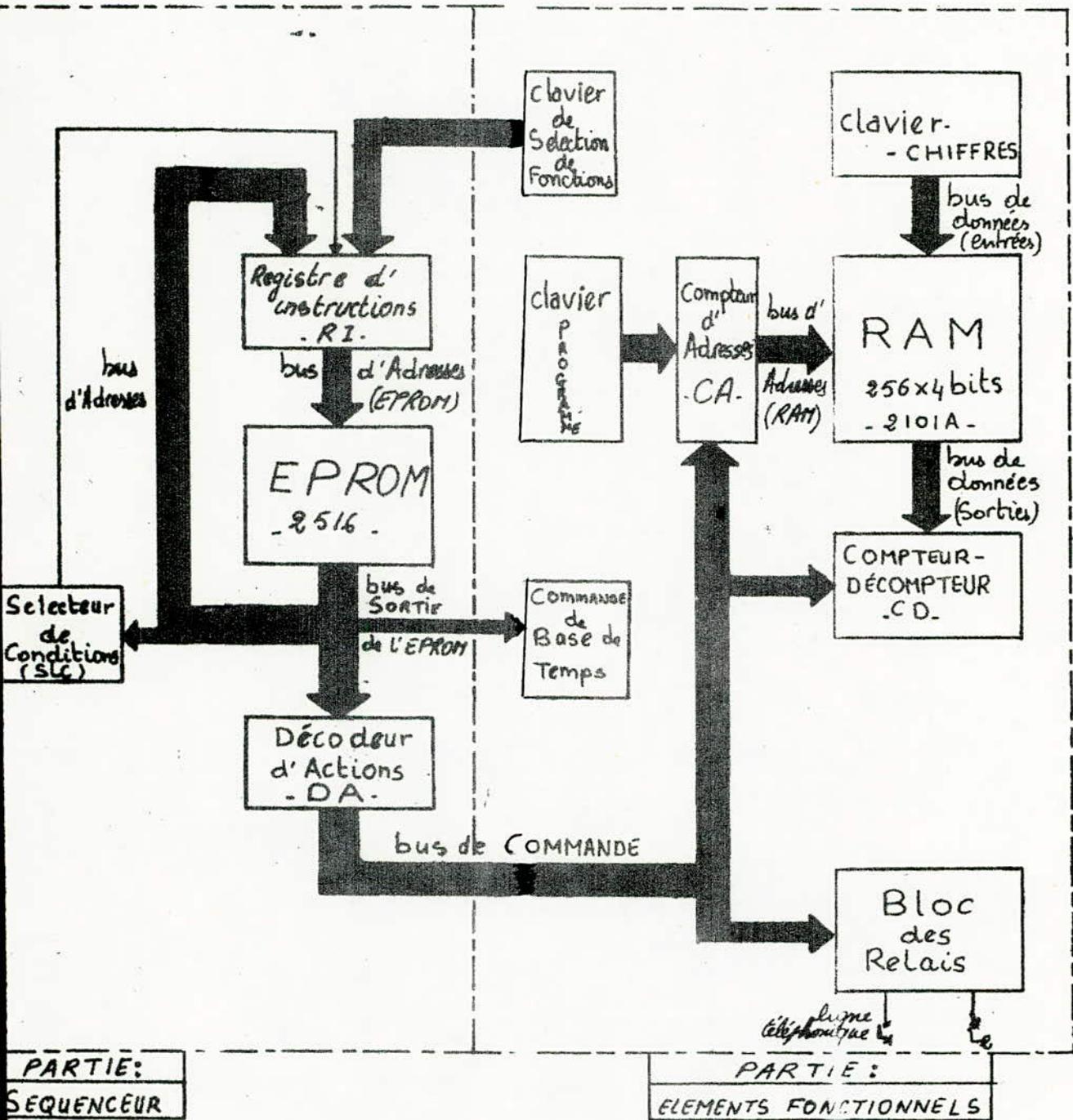
- Un compteur décompteur CD pour générer les impulsions du numéro d'abonné.

- Deux encodeurs pour coder les touches des claviers-chiffres et programmes

- Deux relais, l'un pour la génération des impulsions, l'autre pour valider ou inhiber le circuit de conversation,

On rappelle que le séquenceur n'exécute qu'une seule instruction à la fois et par conséquent il ne peut commander qu'une seule entrée de l'un des éléments fonctionnels à la fois.

SCHEMA SYNOPTIQUE DE L'APPELEUR AUTOMATIQUE A MEMOIRE



1.1 DESCRIPTION SOMMAIRE DES DIFFERENTES PARTIES

Comme il est décrit sur le schéma synoptique, l'appelleur automatique comporte deux grandes parties: partie sequenceur et partie éléments fonctionnels.

Le sequenceur est conçu autour d'une EPROM qui contient les instructions nécessaires aux différentes fonctions. L'EPROM est adressée par le registre d'instructions RI composé de deux compteurs à 'CLEAR' asynchrone SN 74161 montés en cascade. Le bus de sortie de l'EPROM contient les informations nécessaires à la commande du séquencement des opérations, choix de test de rupture ou commande d'entrées des éléments fonctionnels.

Lorsqu'une information de commande (instruction) est présente sur le bus de sortie de l'EPROM, cette information contient le code de l'entrée à commander.

Le décodeur d'actions, validé dans ce cas, décode cette information pour déterminer l'entrée sur laquelle doit être exécuter cette commande.

Dans l'autre cas c'est à dire lorsqu'une information de rupture de séquences est présente sur le bus de sortie, cette information contient l'adresse de la condition de rupture au niveau du sélecteur de conditions et, par conséquent le test de rupture se fera selon la condition sélectionnée.

L'adresse de rupture est codée sur les six premiers bits D_0 à D_5 du bus de sortie de l'EPROM. Le selecteur de conditions possède une sortie qui va valider ou non le chargement du registre d'instruction RI par cette adresse selon le résultat du test de rupture.

En ce qui concerne la partie des éléments fonctionnels on distingue la RAM qui est une vive statique 2101 A de capacité = 256×4 bits (1K); elle est adressée par le compteur d'adresse CA composé de 2 compteurs synchrones SN 74103 montés en cascade.

Les chiffres sont stockés dans la RAM à l'aide du clavier-chiffres. La disposition des numéros est réalisée à l'aide du clavier programme. On a réservé pour chaque numéro seize positions mémoires de 4 bits chacune, c'est à dire seize chiffres puisque chaque chiffre est écrit en binaire et sur 4 bits. Le chiffre zéro est codé dix en binaire (1010) pour donner 10 impulsions que le central local déchiffre '0'. Le compteur d'adresse CA commence à compter à partir de l'adresse présente en sortie de l'encodeur du clavier programme lors d'un appel par programme.

Le bus de sortie de la RAM charge sur 4 bits et en parallèle le compteur/décompteur CD. La valeur de ce nombre binaire correspond au nombre d'impulsions à générer. Le compteur décompteur commence à décompter à partir de cette valeur. Durant le décomptage et au niveau du bloc de relais il y'a émission d'impulsions sur la ligne téléphonique et inhibition du circuit de conversation. A la fin du décomptage de toutes les valeurs chargées sur CD le circuit de conversation est libéré.

On remarque sur le schéma synoptique qu'il y'a deux commandes spéciales, l'un extérieur au système et qui vient du clavier de selection de fonctions, c'est elle qui charge le registre d'instructions de la première adresse du programme de la fonction dont on veut l'exécution (répétition du dernier numéro appelé, appel par programme, stockage en mémoire).

L'autre commande elle est interne au système, c'est elle qui va commander le rythme de travail du système. Cette dernière commande est codée sur les 2 bytes D₁ D₀ du bus de sortie de l'EPROM;

1.2.- ANALYSE FONCTIONNELLE DE L'APPELEUR.

1.2.1.- PRINCIPE DE FONCTIONNEMENT.

- Numérotage à l'aide du clavier-chiffres:

Après initialisation du système à la mise sous-tension chaque touche appuyée est codée, stockée en mémoire puis transmise sous forme d'impulsions sur la ligne d'abonné. Le séquenceur exécute ainsi une fonction de commande. L'exécution de cette fonction se fait en deux phases:

Phase 1 : Préparation et stockage

Phase 2 : Lecture et action sur les relais

a/- Phase 1: Le séquenceur charge le compteur d'adresse CA de la RAM d'une adresse réservée à cette fonction et ordonne à la RAM le mode écriture, durant cette phase le séquenceur est piloté en pas à pas selon la cadence de frappe des touches.

b/- Phase 2: Lorsque le dernier chiffre est signalé au séquenceur, ce dernier exécute une commande de lecture, qui à l'aide d'un compteur-décompteur et d'une horloge de période 100 ms avec un rapport cyclique 2/3 transforme les chiffres en impulsions selon la norme CCITT (Comité Consultatif International Télégraphique et Téléphonique).

- Numérotage à l'aide du clavier-programme

Pour exécuter la séquence d'appel d'un numéro stocké en mémoire on appuie sur une touche qui pointe le séquenceur

à l'adresse réservée à cette fonction et déclenche ainsi le programme de demande d'appel par programme (DAP) puis on appuie sur une touche du clavier-programme. Le code correspondant adresse la Ram sur la position du 1er chiffre du numéro stocké.

Durant cette phase le séquenceur est piloté par une temporisation variable et multiplie de 100 ms selon les normes CCITT.

- Stockage en mémoire

On appuie sur la touche DS, ce qui a pour effet de pointer le séquenceur sur le programme de demande de stockage (DS). La RAM est en position d'écriture. Le séquenceur est piloté en pas à pas à l'aide des touches enfoncées du clavier-chiffres.

- Demande de répétition du dernier numéro.

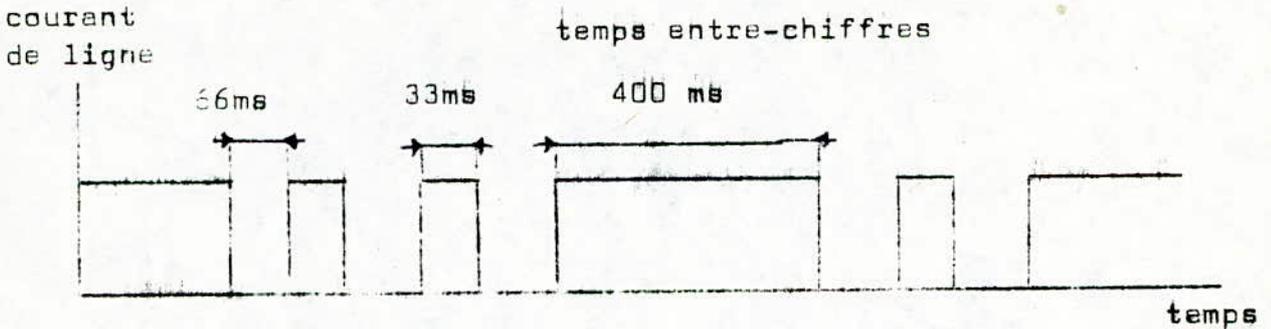
Lorsqu'on appuie sur la touche désignée par DR, on indique au dispositif de séquences qu'il doit exécuter le programme de demande de répétition DR, c'est à dire qu'il doit émettre à nouveau les impulsions du dernier numéro marqué autre que ceux mémorisés à priori.

1.2.2.- CARACTERISTIQUES NOMINALES DE L'APPELEUR

* 10 impulsions/seconde avec un rapport ouvert/férmé de 2:1

* Capacité de stockage: 10 numéros avec 16 chiffres par numéro.

* Temps entre-chiffres : 400 ms



1.3.- CHOIX D'UN CODE D'ORDRE

Définition : un système microprogrammé se caractérise par la diversité et le nombre des instructions dont l'ensemble s'appelle code d'ordre.

Dans notre cas, le problème traité ici consiste à envoyer des commandes sur des entrées ou à effectuer des ruptures de sequences (branchements).

Un code d'ordre à 2 instructions suffit, on choisit un format qui convient pour 47 instructions environ qui forment les 4 programmes :

- DAP -----> Programme de demande d'appel par programme
- DAC -----> Programme de demande d'appel par clavier-chiffres
- DR -----> Programme de demande de répétition
- DS -----> Programme de demande de stockage d'un numéro en mémoire.

Les touches correspondantes portent le registre d'instruction RI sur la 1ère adresse de chaque programme.

On a 2 conditions de rupture (F et D) et un type de rupture inconditionnelle.

Une EPROM de 128 x 8 bits comme memoire programme (MP) et un format de 8 bits conviennent très bien.

Le code d'ordre (ou jeu d'instructions) de ce système comporte deux instructions:

- L'instruction de commande des entrées désignée par AF (AFFICHAGE)
- L'instruction de rupture de sequences designée par RS.

1.3.1.- INSTRUCTION 'AF'

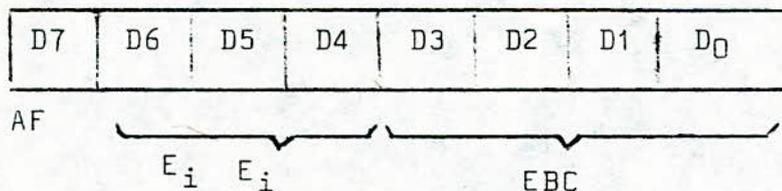
Le format de l'instruction AF comporte trois champs: AF, E_i , EBC

AF: code de l'instruction AF

E_i : entrée n° i ou élément fonctionnel n°i à commandes

EBC: éléments binaires complémentaires pour la commande d'horloge, de portes, ...

L'instruction AF est codée sur 8 bits au sein de l'EPROM :



MEMOIRE PROGRAMME MP (EPROM)

AF est codé sur 1 bit (D_7)

E_i est codé sur 3 bits (D_6 D_5 D_4) car on a 8 entrées à commandes ($i \leq 7$)

EBC est codé sur les 4 derniers bits (D_3 D_2 D_1 D_0)

1.3.2- INSTRUCTION 'RS'

Les rythmes de séquences ou sauts se font de deux manières:

- Rythmes sans conditions ou inconditionnelles
- Rythmes à conditions ou conditionnelles

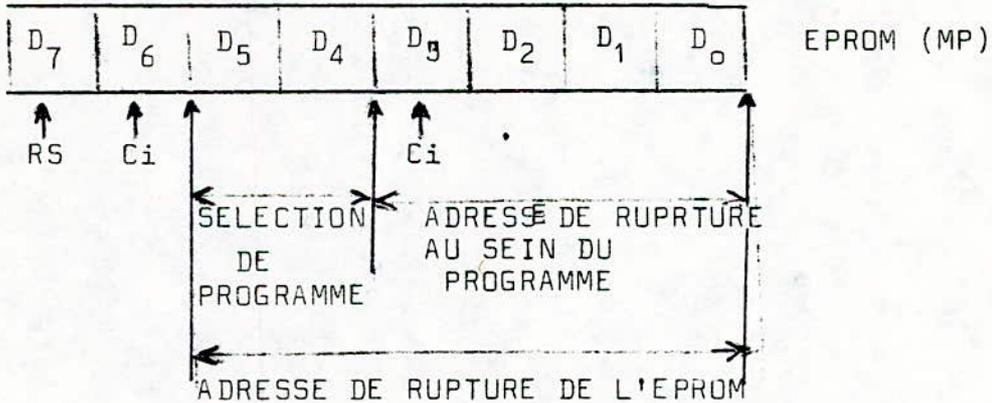
Le format de l'instruction RS comporte lui aussi 3 champs: RS, Ci, A

RS: Code de l'instruction RS

Ci: condition i de rythme ou spécification du type de rupture

A: adresse de rupture (ou de branchement)

L'instruction RS est codée sur 8 bits au sein de l'EPROM



1 seul bit est réservé au codage de l'instruction RS: le bit D₇

2 bits D₆ et D₃ pour la sélection du type de rupture

6 bits D₀ - D₅ réservés à l'adresse de rupture.

1.4- ECRITURE DU LOGICIEL

Signaux de fonctionnement

Signaux AF: actions sur les éléments fonctionnels

_ Signal R/\bar{w} : commande de la RAM

* Compteur d'adresse CA:

- ENABLE CA 'ECA' : validation du compteur d'adresse
associé à la RAM

--CLEAR CA 'RZCA' : remise à 0 du CA

- LOAD CA 'LCA' : chargement de CA

* Compteur décompteur CD

- ENABLE CD - ECD : validation du compteur-décompteur CD

- LOAD CD - LCD : chargement de CD

- UP/DOWN - DOWN : selection de la fonction de comptage

* Circuit de conversation

- Signal CRE : validation du circuit de conversation

On a en tout 8 signaux d'actions sur les éléments fonctionnels; on code les entrées à commander notées de 0 à 7 sur 3 bits.

b) Signaux RS: actions sur le sequenceur

DS: demande de stockage

DR: demande de répétition

DAP: demande d'appel par programme

DAC: demande d'appel par clavier-chiffre

} actions
} inconditionnelles

F: signal indiquant que tous les chiffres du numéro sont intraduits dans la RAM

D: signal indiquant que tous les chiffres du numéro sont émis sur la ligne téléphonique.

F et D sont les signaux de conditions de rupture.

c) Numérotage et codage des éléments fonctionnels

* RAM

entrée R/ \bar{w} ----- n° 0, E₀ = 000 commandée par un état logique compteur d'adresse CA

entrées : ENABLE: ECA ----- n° 1, E₄ = 100

CLEAR: RZCA ----- n° 5, E₅ = 101

LOAD: LCA ----- n° 6, E₆ = 110

* Compteur/Décompteur CD

entrées: ENABLE - ECD ----- n° 2, E₂ = 010

LOAD - LCD ----- n° 7, E₇ = 111

U/ \bar{D} - DOWN ----- n° 1, E₁ = 001

* Circuit de conversation

entrée CRE ----- n° 3, E₃ = 011

Le programme total comprend 4 programmes indépendants réalisant les quatre fonctions citées, il englobe en tout 47 instructions AF et RS : 8 entrées E_i d'éléments fonctionnels à commander, deux conditions C_i à tester, nombres compatibles avec les champs des instructions AF et RS. Le code d'ordre convient donc.

1.5- SYNTHESE DU SEQUENCEUR MICRO-PROGRAMME

1.5.1- Organigramme fonctionnel des instructions AF et RS

L'instruction AF, E_i doit:

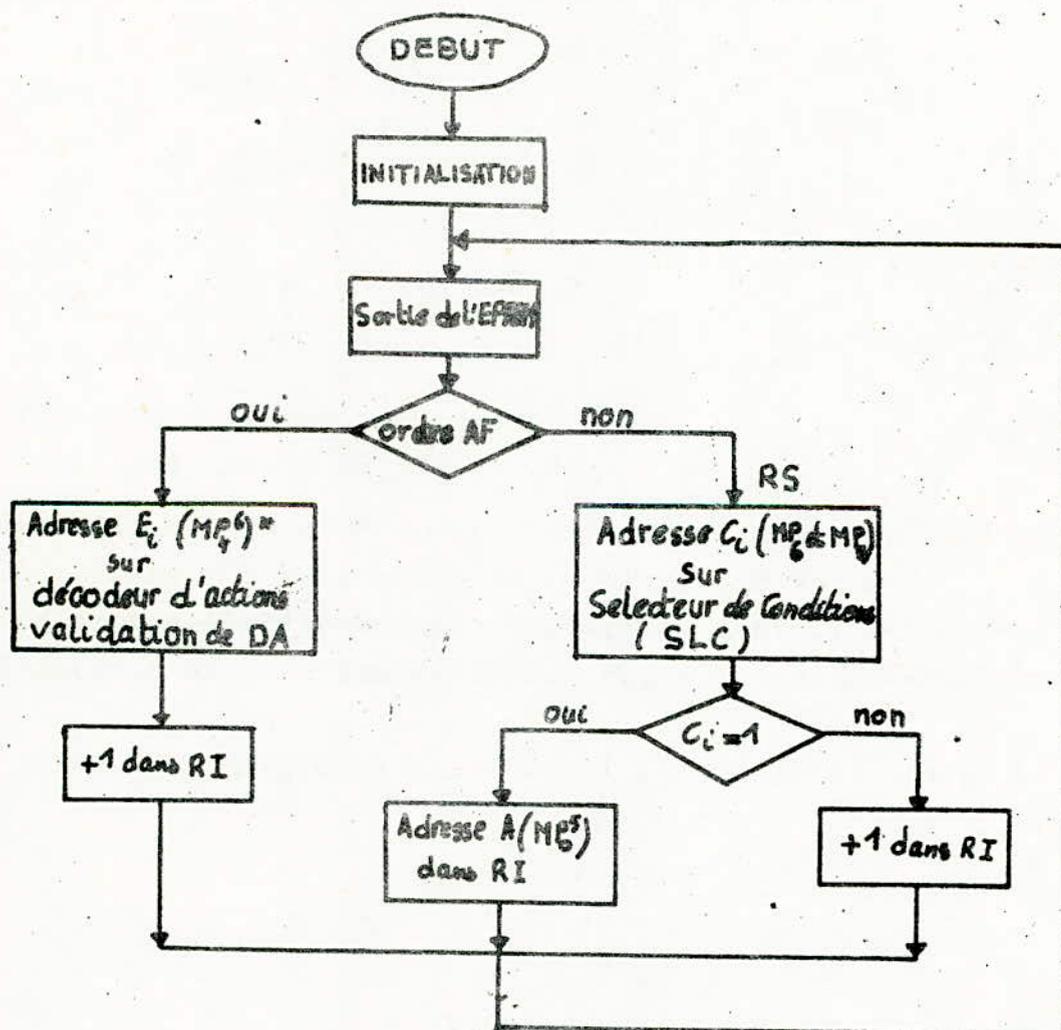
- envoyer une impulsion sur un élément dont l'entrée est numérotée E_i. Il suffit de décoder le champ MP₄⁶ de l'instruction (voir format) grâce au decodeur d'actions DA validé par l'ordre AF.

- Préparer l'instruction suivante.

L'instruction RS, C_i , A doit :

- Sélectionner la condition C_i par le selecteur de conditions SLC adressée par le champ $MP_6 - MP_3$ (voir format).
- Préparer soit l'instruction d'adresse A si $C_i = 1$, soit l'adresse de rang immédiatement supérieur si $C_i = 0$.

1.5.2/Organigramme fonctionnel des instructions AF et RS



MP_i^j : désigne les bits i à j dans une position-mémoire de la mémoire programme MP constituée par l'EPRM.
exemple : MP_5 correspond au bit D_5 de l'EPRM.

1.5.3- SEQUENCEMENT DES INSTRUCTIONS

Le sequencement des instructions doit-êtré établi de telle façon qu'il doit éxécutér la numérotation des chiffres selon les normes CCITT indépendamment de la vitesse de frappe des touches.

Normes CCITT à respecter:

Les impulsions sont produites par des relais à etat solide (transistor de commutation) ou électromagnétique à raison de: 10 impulsions/s avec un rapport ouverture/fermeture de 2:1 c'est à dire 66ms - 33ms et un temps entre-chiffres de 400 ms.

a) Sequencement du programme DAC

- Initialisation: à la mise sous tension le registre RI est remis à 0 . Ce programme se déroule en 3 phases:

Phase 1: préparation au stockage, le système est piloté par l'horloge interne.

Phase 2: stockage - Les touches incrémentent le compteur CA à travers le sequenceur, donc pendant cette phase le système travaille en pas à pas.

Phase 3: lecture- Une touche F indique la fin du stockage (numéro) et début de lecture, après les instructions de $R/\bar{w} = 1$, LOAD CD, DOWN, il y'a declenchement d'une temporisation qui commandera les séquences d'exécution par les impulsions correspondantes multiples de 100 ms. En fin de lecture le sequenceur reprend son rythme normal.

On distingue donc 3 étapes de sequencement:

- sequencement commandé par les touches appuyées
 - séquencement commandé par temporisation CCITT
 - séquencement normal piloté par l'horloge interne
- sequencement du programme DAP (voir organigramme).

Le séquenceur est piloté par l'horloge interne jusqu'à l'instruction de selection de la fonction de décomptage, juste après il se déclenchera une temporisation CCITT par les EBC de cette instruction.

Après le test positif de fin de numéro, le système reprend son rythme normal.

Séquencement du programme DR (Voir organigramme)

Après l'exécution de l'instruction de décomptage, la temporisation CCITT est déclenchée et commandera ainsi le séquenceur durant l'envoi des chiffres sur la ligne téléphonique.

Si le test $D=0$ est négatif, le séquenceur reprendra son rythme normal.

Séquencement du programme DS (voir organigramme)

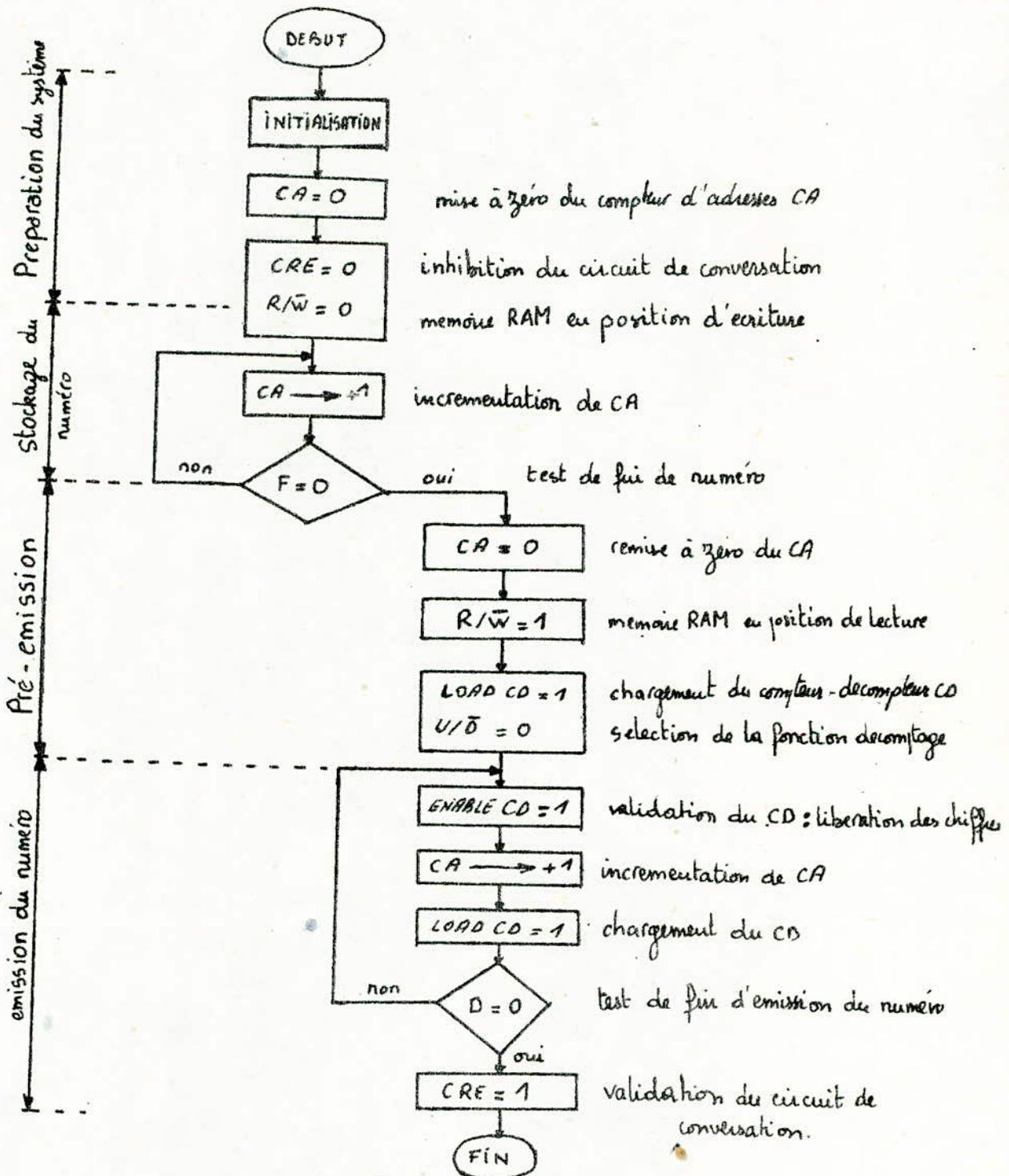
A l'initialisation le registre d'instruction RI est remis à 0 et jusqu'à l'instruction d'incréméntation du compteur CA le séquenceur est piloté en pas à pas. Le reste du programme est exécuté selon le rythme de l'horloge.

CONCLUSION : Le système doit travailler suivant 3 Rythmes:

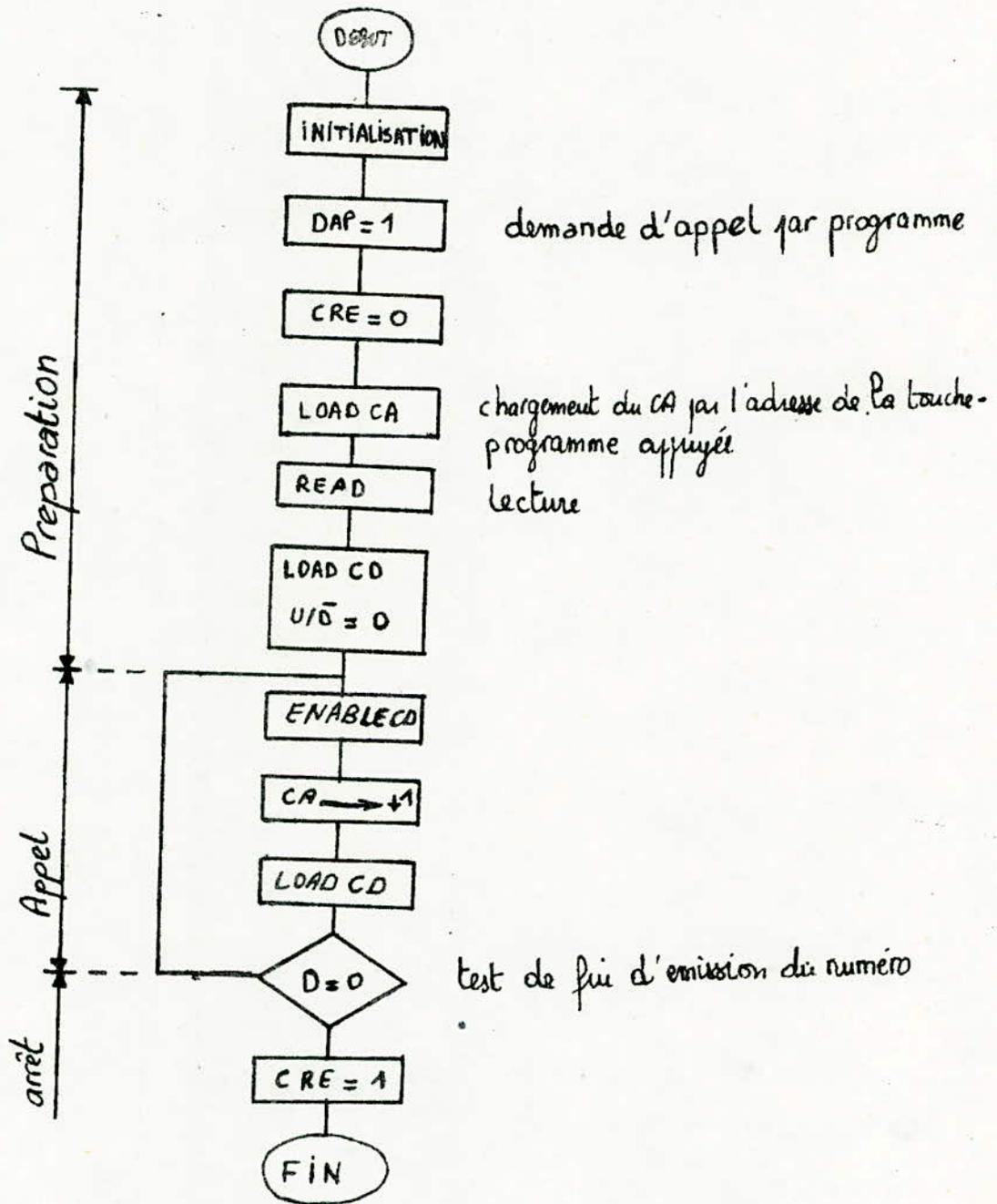
- un rythme de pas à pas (par touche appuyée)
- un rythme temporisé (durée multiple de 100 ms)
- un rythme normal (horloge 100 ms)

ORGANIGRAMMES FONCTIONNELLS

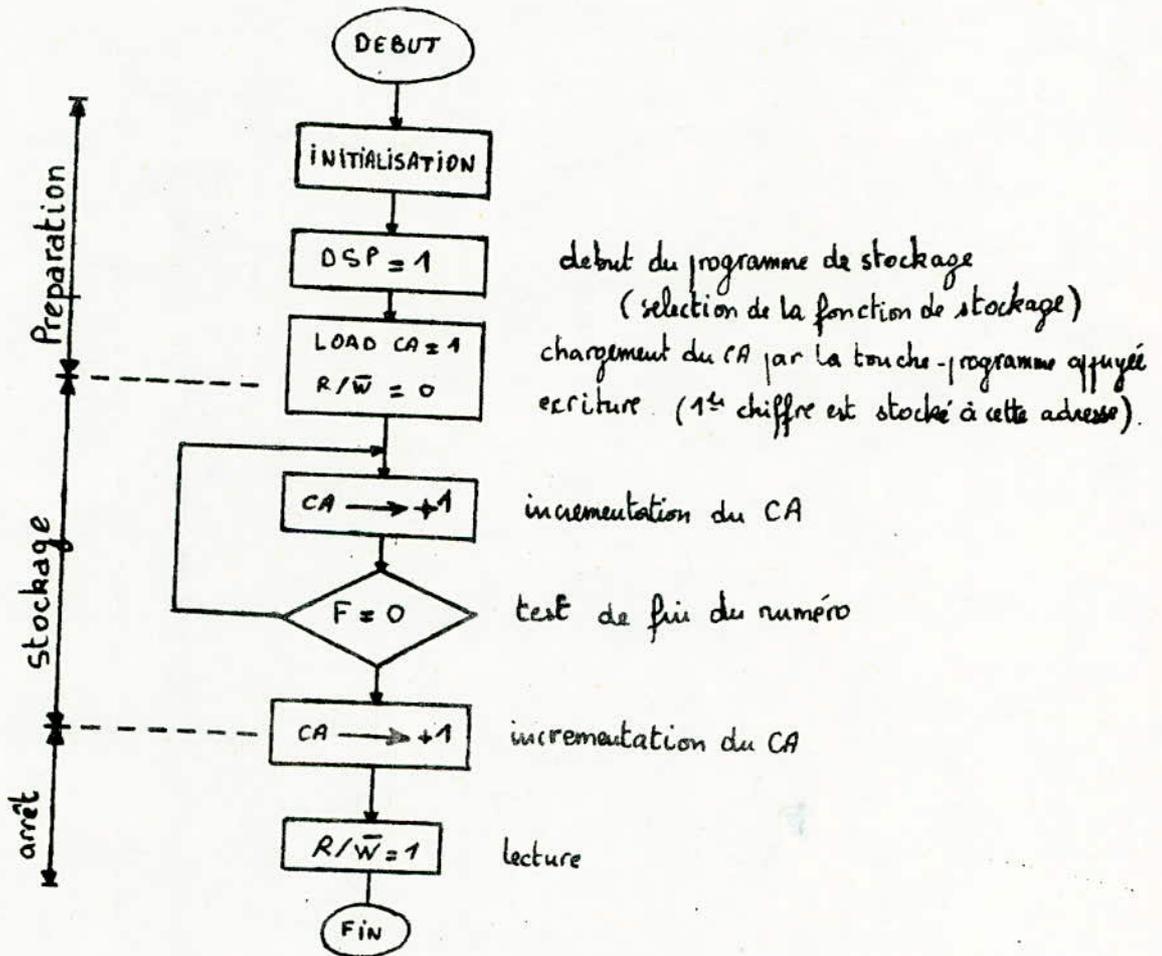
- Organigramme d'appel par clavier-chiffres



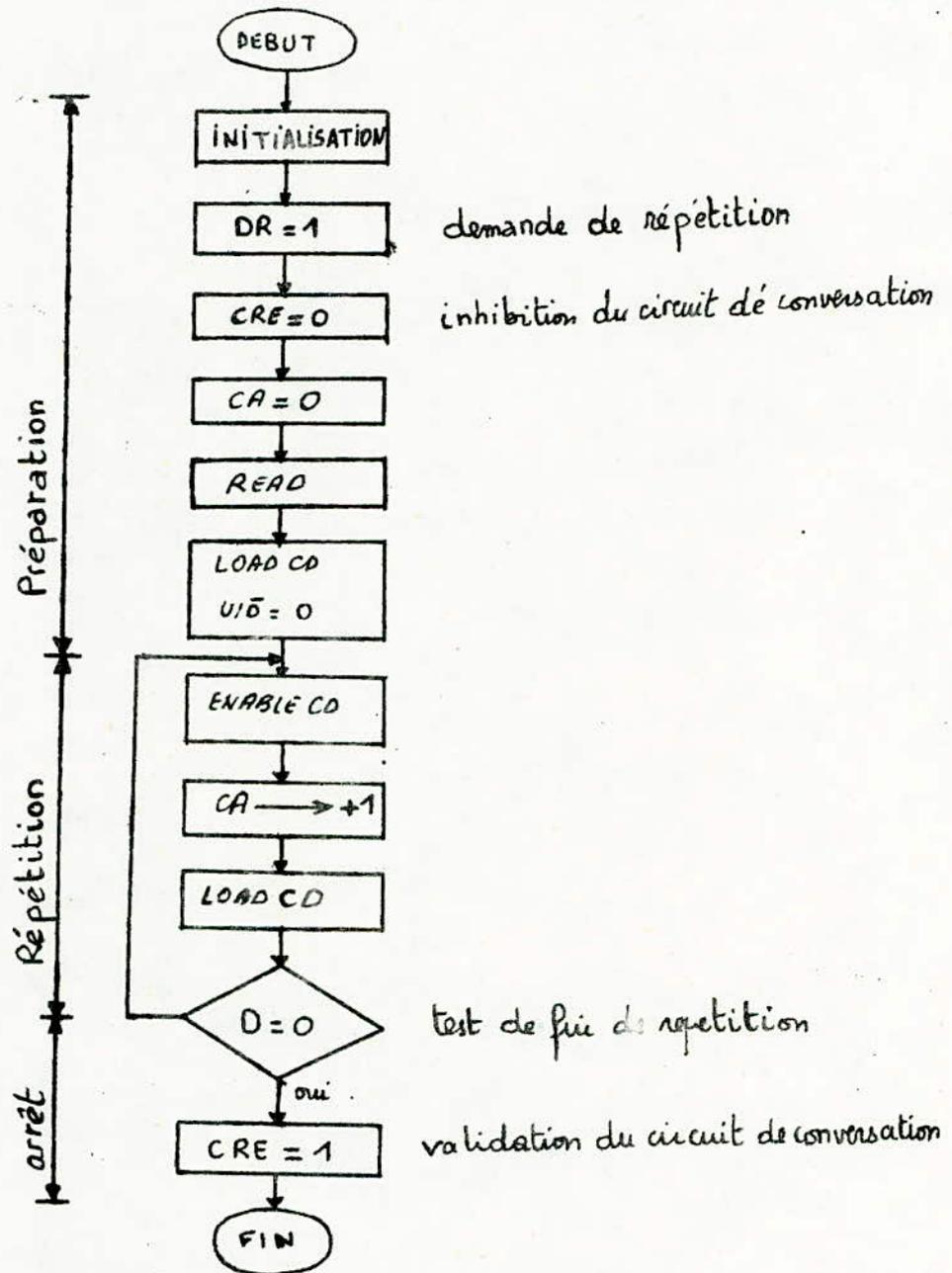
- Organigramme d'appel par programme



- Organigramme de stockage en memoire



Organigramme de répétition du dernier numéro appelé



CHAPITRE III: DESCRIPTION DETAILLEE DU SEQUENCEUR

-Le séquenceur

Il constitue l'unité de commande de ce système .Comme il a été déjà cité,il exécute des tests et des commandes sur les entrées des éléments fonctionnels.Son rôle est donc semblable à celui d'un microprocesseur ~~excepté~~ seulement que son jeu d'instructions est relativement réduit :Il ne comprend que deux sortes d'instructions (AF :Commande et RS :Rupture de séquence).

Les éléments qui le constituent exécutent les mêmes rôles que ceux des différents organes d'un système microprocesseur .

On distingue parmi ces éléments :

1/L'EPROM

C'est une mémoire à lecture seulement ,éffaçable et programmable "Erasable Programmable Read Only Memory" de capacité égale à 64×8 bits ,on principe puisqu'on a 47 instructions à exécuter entout et qui sont contenues dans L'EPROM mais faute d'une telle mémoire on a utilisé une EPROM de $2K \times 8$ bits .

Les adresses de L'EPROM sont données par deux compteurs les SN 74161 binaire programmables ,qui possèdent une entrée de remise à zéro asynchrone (un état '0' à cette entrée remet les compteurs à zéro indépendamment de l'horloge .

Les instructions sont adressées sur 6 bits A_0^5 les autres pins d'adresses sont reliés à la masse .

On remarque que les instructions de commande n'agissent pas directement de L'EPROM sur les éléments fonctionnels mais sont tout d'abord décodées par le décodeur DA (décodeur d'action) qui joue relativement le même rôle que le décodeur d'instruction d'un microprocesseur .

2/Le registre d'instructions

Il est composé de deux compteurs binaires programmables , à CLEAR asynchrone SN 74161 ,montés en cascade .La sortie CARRY de l'un est reliée à l'entrée ENABLE de l'autre.

En faite il y à deux entrées ENABLE ,ET et EP ,le compteur est validé uniquement lorsque : $ET.EP=1$.De cette façon et en connectant tout le temps l'entrée ENABLE du premier compteur à +Vcc ,on peut adresser 256 positions mémoires au sein de L'EPROM (i.e 256 instructions) .

2.1/Chargement du registre d'instructions

L'entrée LOAD est réservée pour la validation du chargement du compteur par une valeur quelconque à partir de laquelle commence le comptage ,lorsque cette entrée est à 0 ,le front montant de l'impulsion d'horloge affiche sur les sorties du compteur la valeur indiquée par les entrées A,B,C,D du compteur qui commence à partir de ce nombre.

Cette propriété de programmer le compteur d'une valeur est utilisée pour le chargement du registre d'instruction par la première adresse d'un programme ou par l'adresse de rupture (ou saut à une autre instruction)/.

Le pointage du registre d'instructions sur la première adresse d'un programme se fait par clavier de selection de fonctions (voir schéma),par contre son chargement par l'adresse de rupture se fait par programme.

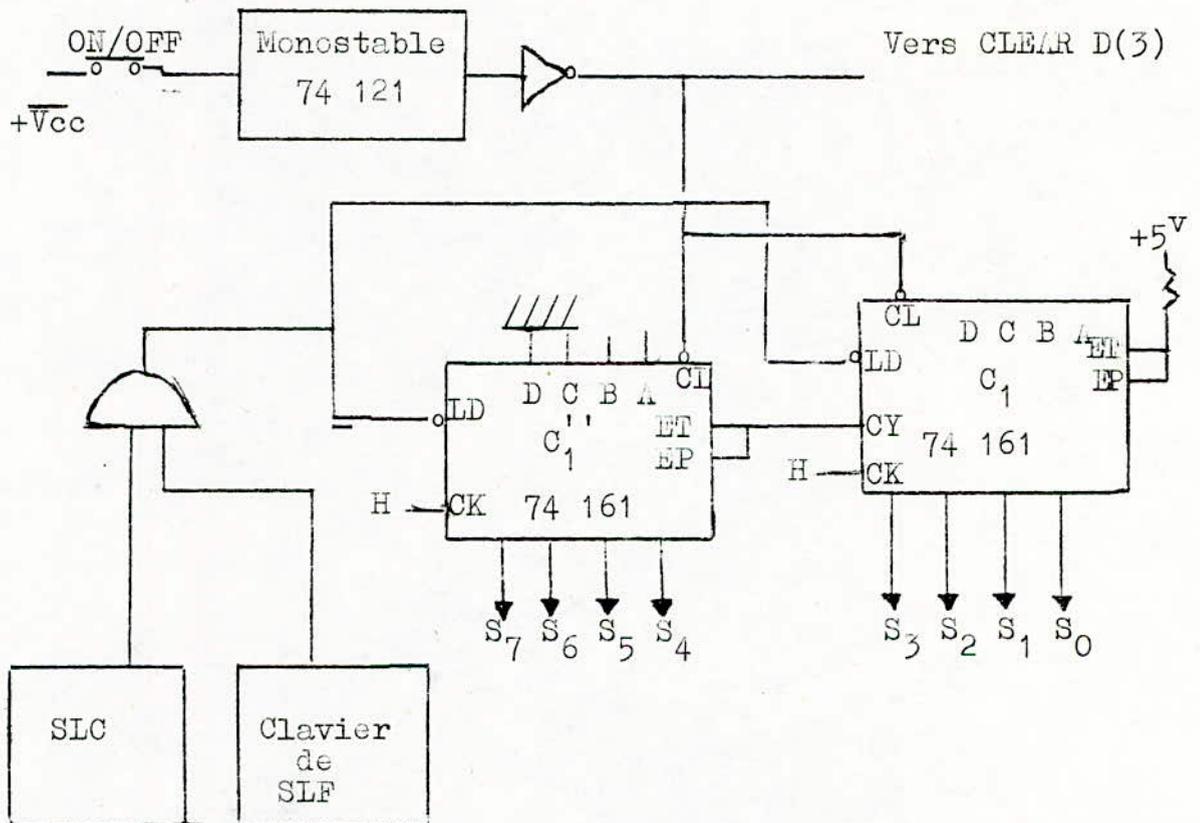
2.2/Initialisation du registre d'instructions

Comme il a été indiqué ,un état "0" à l'entrée CLEAR des deux compteurs remet automatiquement à "0" le registre d'instructions sans attendre l'arrivée de l'impulsion d'horloge Ainsi on utilise cette propriété pour initialiser le système à la mise sous tension :Le registre d'instructions est pointé donc sur l'adresse 0 .Dès qu'on appuie sur le bouton ON/OFF, le monostable est excité et par conséquent délivre une impulsion de courte durée via un inverseur et qui va remettre à zéro le registre d'instructions et la bascule D (3) pour valider le circuit de conversation afin d'entendre la tonalité d'invitation à numéroté (voir schéma).

-Les entrées D,C du compteur C_1 sont reliées à la masse pour que le registre adresse 64 (2^6) positions mémoires .

-Les sorties des 2 compteurs sont reliées aux entrées d'adresses respectives de L'EPROM éxéptées les sorties S₆,S₇ qui ne sont pas connectées ,de cette façon toutes les instructions sont adressées (en tout 47 instructions).

-Les 2 compteurs C₁ et C₁' sont chargés soit par le clavier de selection de fonctions soit par les bits de sortie D₀ à D₅ de L'EPROM.



3/Le clavier de selection de fonctions

Ce clavier a pour rôle de selectionner l'une des quatre fonctions désirées (formation automatique d'un numéro, repetition du numéro ,stockage en mémoire,formation d'un numéro programmé) et ceci en pointant le registre d'instructions sur la 1^{ère} adresse de chaque programme correspondant. Il comprend trois touches désignées par :

- DR :Demande de repetition
- DAP :Demande d'appel par programme
- DS :Demande de stockage

Si aucune de ces touches n'est appuyée, alors c'est la fonction de demande d'appel par clavier-chiffres(DAC) qui est sélectionné le registre d'instruction est pointé sur l'adresse 0.

.Repartition de ces programmes au sein de L'EPRM

Le programme d'appel par clavier-chiffres comprend seize (16) instructions stockées en mémoire de l'adresse 0 jusqu'à 15.

Le programme de demande de stockage est stocké de l'adresse 16 à l'adresse 22, il est composé de 7 instructions.

Le programme DR comprend 12 instructions et débute à partir de l'adresse 24.

Et enfin le programme DAP qui comporte 12 instructions à partir de l'adresse 36.

Donc ce clavier a pour fonction de charger le registre RI de l'une des valeurs binaires suivantes :

E_3	E_2	E_1	E_0	E_4	
0	1	0	0	0 0	-16 en décimal ----début du programme DS.
0	1	1	0	0 0	-24 en décimal ----début du programme DR.
1	0	0	1	0 0	-36 en décimal ----début du programme DAP.

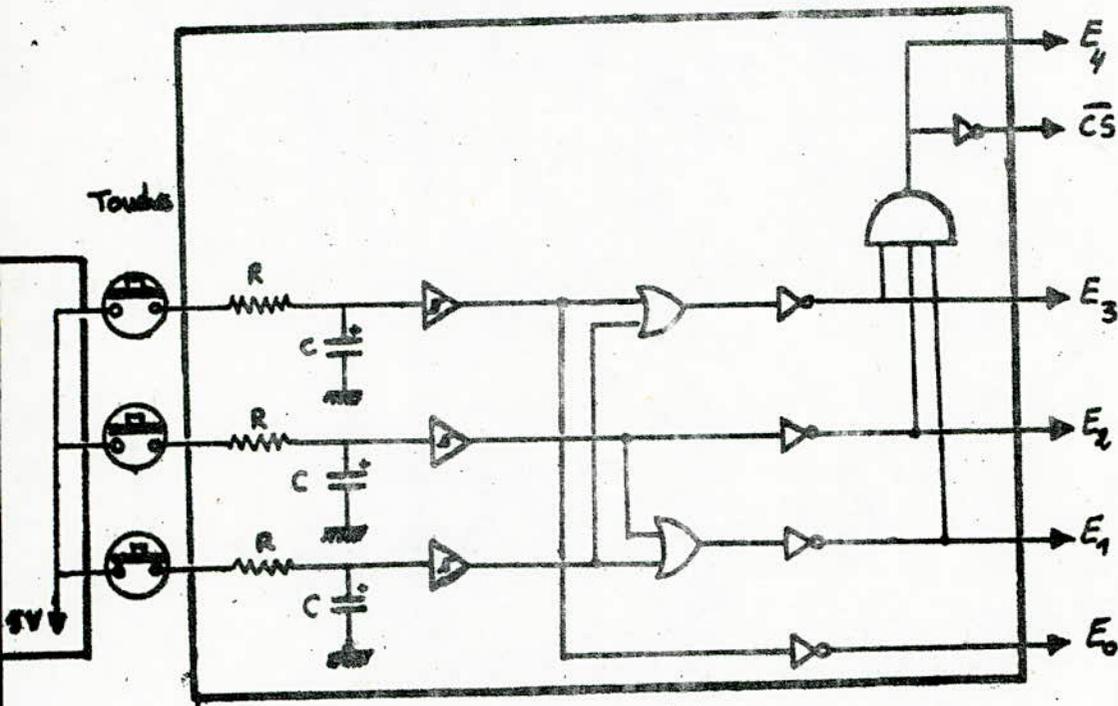
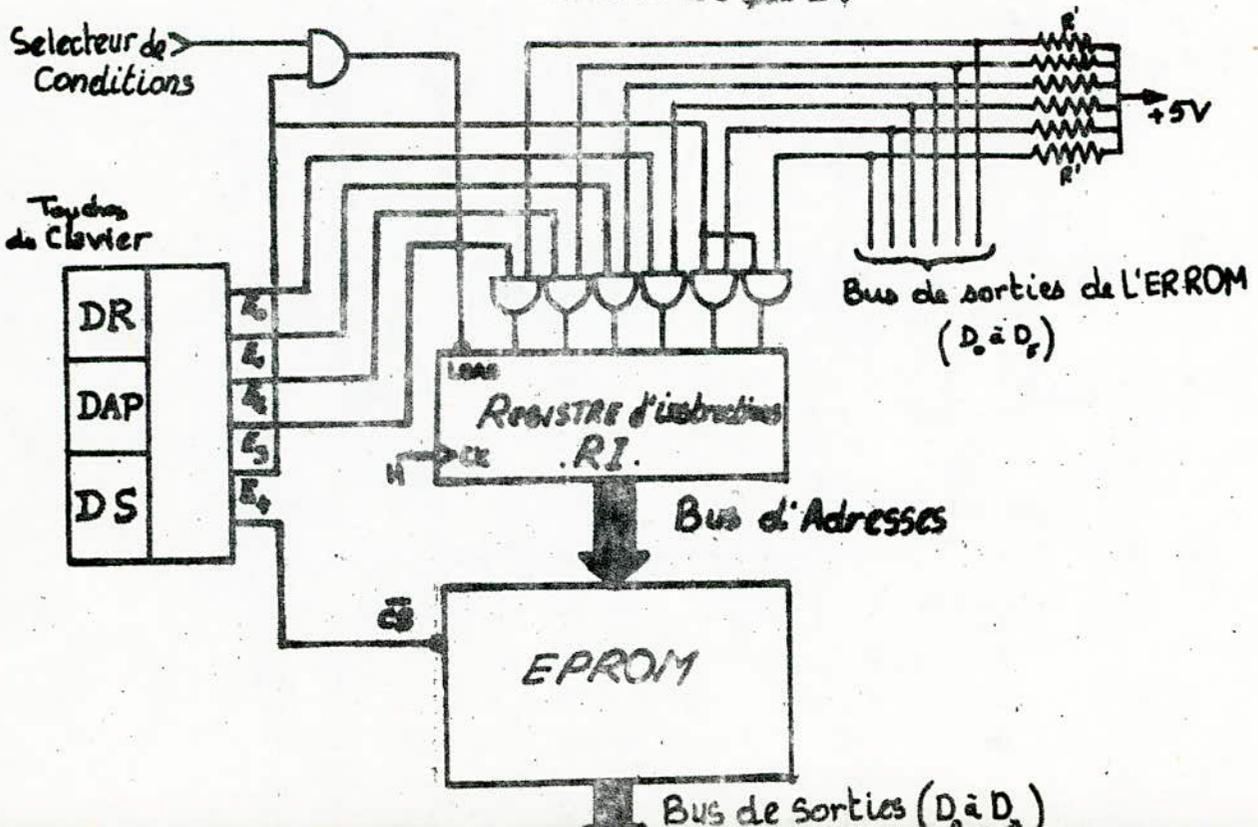
Durant la selection de l'une de ces fonctions, L'PROM est deselectée en appliquant un état 1 à l'entrée \overline{CS} de l'EPRM, en même temps l'entrée LOAD des 2 compteurs du RI est validée.

Ce clavier se comporte comme système combinatoire à 3 entrées et 6 sorties.

Table de vérité

DR	DAP	DS	E_0	E_1	E_2	E_3	E_4	\overline{CS}
1	0	0	0	1	1	0	00	1
0	1	0	1	0	0	1	00	1
0	0	1	0	0	1	0	00	1
0	0	0	1	1	1	1	1	0

fig1.-SCHEMA INTERNE DU CLAVIER DE SELECTION DE FONCTIONS

fig2.- CONNEXION DU CLAVIER AU REGISTRE RI
ET A L'EPROM

4/Pointage du RI sur l'adresse d'un programme

Lorsque l'on appuie sur une touche par exemple DR , L'EPROM est deselectée ($\overline{CS}=1$) ses sorties sont en état de haute impédance et par conséquent sur chaque fil du bus de sortie est appliqué l'état 1 , ilsont reliés à +Vcc à travers le groupe de resistances R , dans ce cas les entrées du registre ne dépendent que des sorties E_0, E_1, E_2, E_3, E_4 , du clavier; l'entrée LOAD de RI est a zéro , le chargement du registre par la valeur présente sur les sorties E_0^4 du clavier n'est validé qu'au front montant de l'impulsion d'horloge . Ace moment le registre RI affiche en sortie la valeur de la touche appuyée (011000 pour la touche DR) Dès qu'on lache la touche \overline{CS} est à zéro , L'EPROM est selectée l'instruction d'adresse 011000 apparait en sortie c'est le début du programme DR .

On remarque sur le schéma (fig 1) que chaque touche est relié à un réseau RC suivi d'un trigger de Schmitt ceci pour avoir des impulsions à flancs raides (rôle du trigger) de durée minimum égale à 100 ms (rôle du réseau RC).

5/Le selecteur de conditions SLC

Ce circuit traite les instructions de rupture de séquences (ou saut à une autre adresse). Ces instructions xcontiennent le code de la condition de rupture . Le selecteur de conditions comme son nom l'indique selectionne la condition à tester pour exécuter la rupture de séquence (branchement à une autre adresse). Il travaille comme un multipléxeur .

Ce circuit a à traiter deux sortes de ruptures :

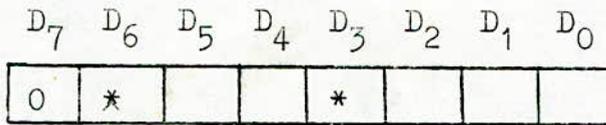
- Ruptures à conditions
- Ruptures inconditionnelles

Pour les ruptures à conditions on a deux tests à exécuter :

-Test sur F : Pour indiquer la fin d'un numéro qu'on est en train de former à l'aide d'une touche F presente sur le clavier chiffres .

-Test sur D : Pour indiquer au sequenceur la fin du numéro émis sur la ligne téléphonique sous forme d'impulsions.

On a en tout 3 sortes de ruptures qui sont codées sur 2 bits de l'instruction RS. Ces 2 bits sont D_6 et D_3 .



Le bit D_6 : Indique si c'est une rupture incondionnelle ($\bar{D}_6=0$) ou bien c'est une rupture conditionnelle ($D_6=0$).

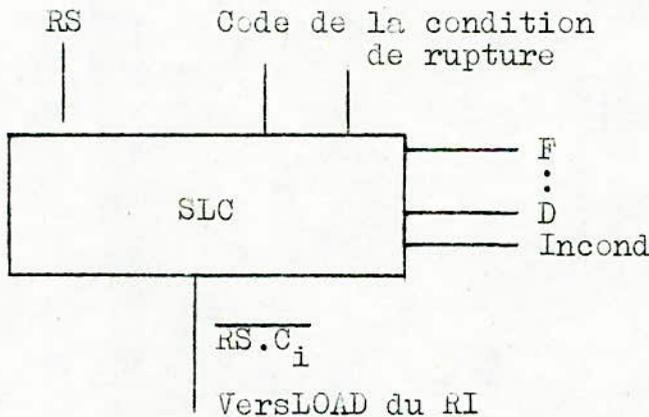
Le bit D_3 : indique la condition à sélectionner :

$-D_3 = 0$ ----- test sur F

$-D_3 = 1$ ----- test sur D

Le saut à une autre adresse est réalisé lorsque le produit $RS.C_i=1$ (produit du bit D_7 avec la condition de rupture sélectionnée). Ce produit correspond à l'inverse de la sortie du selecteur puisque l'entrée LOAD du registre est validé à l'état 0.

Schéma bloc du selecteur de conditions

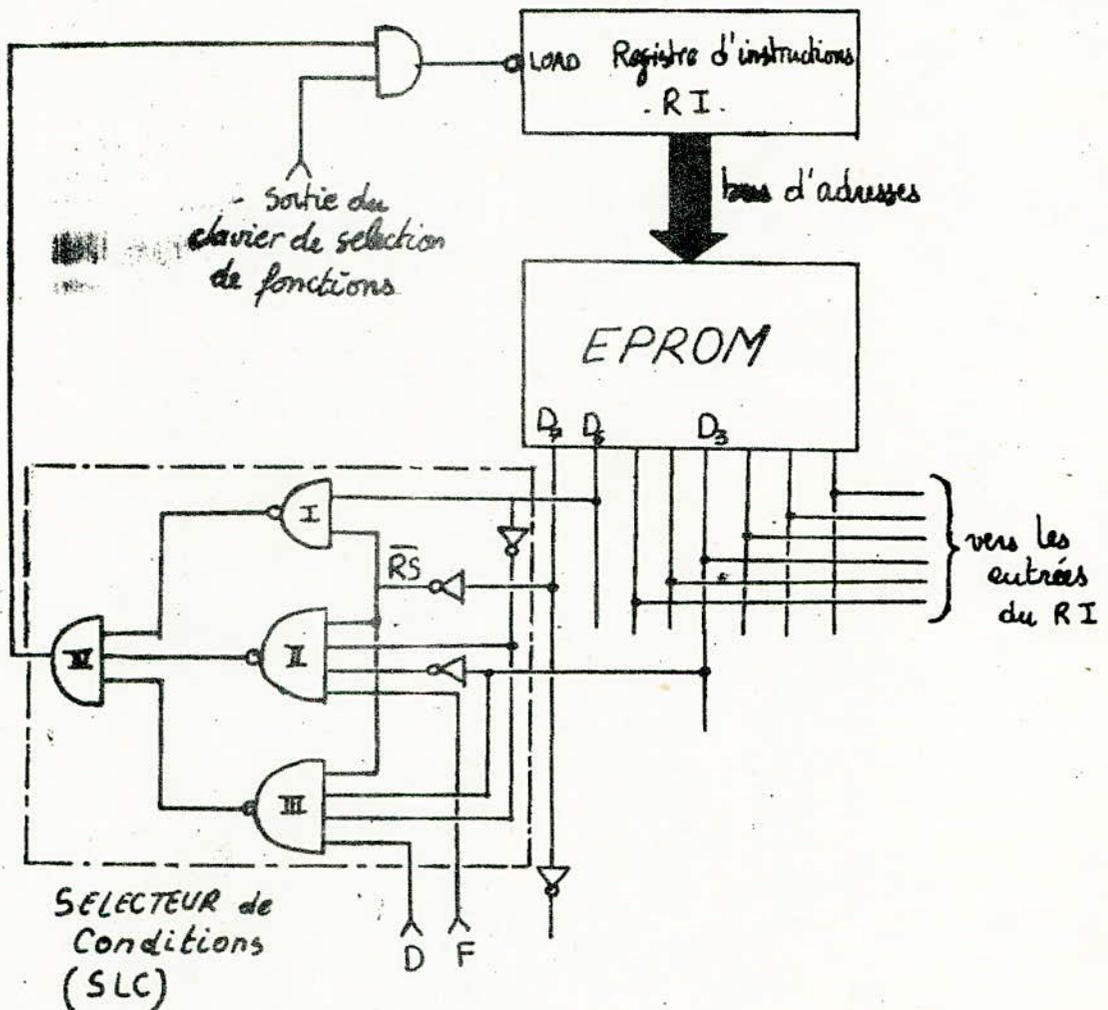


SLC est validé lorsque $RS = 0$ (dans notre cas RS est réduit au bit D_7).

$C_i = F$ ou D ou $Incond$

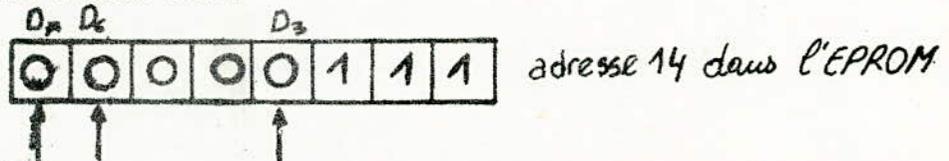
Le bit $D_6 = 0$ est appliqué à la porte NAND(I) qui va afficher en sortie l'état 1, appliqué à l'entrée de la porte AND (IV). PAR contre $\bar{D}_6=1$ est appliqué aux 2 portes NAND (II) et (III).

SCHEMA INTERNE DU SELECTEUR ET SA CONNEXION A L'EPROM
ET AU REGISTRE R.I



5.2/Execution de l'instruction RS, $F \neq 0, 7$.

On va raisonner sur un exemple, soit l'instruction RS, $F \neq 0, 7$ stockée à l'adresse 14 au sein de l'EPROM et qui veut dire saut à l'adresse 7 si F est différent de zéro (c-à-d égal à 1) elle est codée comme suit :



$RS=0$ ----- $\overline{RS}=1$ est appliqué simultanément aux 3 portes NAND, dans ce cas leurs sorties ne dépendent que des états de leurs autres entrées.

Le bit D_3 est appliqué à l'entrée de la porte (III) qui va afficher en sortie 1 indépendamment de l'état de D et qui est appliqué à la porte AND (IV) $\bar{D}_3=1$: D_3 est inversé pour être appliqué à une entrée de la porte (II) dans ce cas la sortie de cette porte dépendra donc de F et lui est inversé, on a alors \bar{F} qui est appliqué à l'entrée de la porte AND (IV).

Si $F = 1$, $\bar{F} = 1$ ----- LOAD de RI = 0 : Le registre RI se charge de la valeur présente sur le bus de sortie de L'eprom c'est à dire de la valeur 7 (adresse écrite sur 6 bits) au front montant de l'impulsion de l'horloge, le saut est exécuté.

Si $F = 0$, $\bar{F} = 1$ ----- Sortie de la porte AND (IV) = 1, LOAD de RI = 1 : Le registre d'instructions RI s'incrémente au front montant de l'impulsion de l'horloge et affiche en sortie la valeur de l'adresse 15 ; c'est l'adresse du rang immédiatement supérieur.

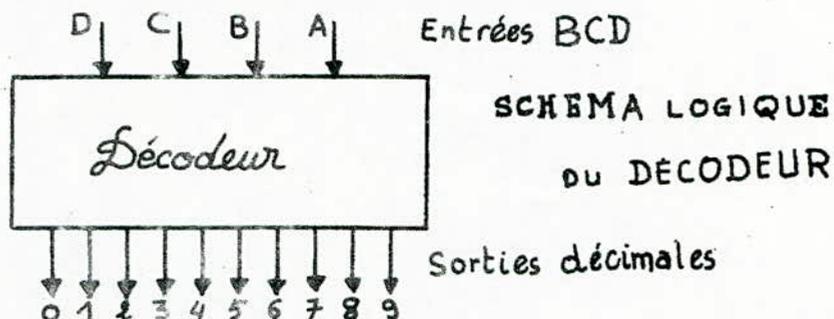
6/Le décodeur d'actions DA

C'est un décodeur BCD-décimal en circuit intégré de type SN 7442 conçu en technologie TTL, il permet le traitement de l'instruction d'affichage ou de commande AF des entrées des éléments fonctionnels (RAM, COMPTEUR D'ADRESSES CA,) du fait de sa fonction de décoder un nombre binaire écrit en code BCD vers le système décimal, il est utilisé pour commander une entrée d'un élément fonctionnel en décodant le code de cette entrée qui se trouve inscrit sur 3 bits au sein du code de l'instruction AF correspondante /:

Les entrées étant affectées d'un numéro et par conséquent le décodeur a à décoder ce numéro qui fait passer la sortie décimale correspondante de l'état haut 1 à l'état bas 0.

Ce décodeur décode de 0 à 9 : Il a 4 entrées BCD et 10 sorties décimales. Pour ce cas on a à décodé 8 entrées numérotées de 0 à 7 et qui sont codées sur les 3 premiers bits le dernier bit est réservé pour valider en quelque sorte le décodeur, en effet un état 1 à cette entrée active l'une des sorties 8 ou 9 uniquement ; or ces sorties ne sont pas connectées

un état '1' à cette entrée active l'une des sorties 8 ou 9 uniquement ; ces sorties ne sont pas connectées donc il n'y a pas d'actions sur les éléments fonctionnels.



Lorsqu'une sortie n'est pas activée elle est à l'état haut '1'. Si la valeur correspondante en code BCD est décodée elle passe à l'état bas '0'.

6.1/ Exécution de l'instruction AF par le décodeur DA.

Comme pour l'instruction RS, on va raisonner sur un exemple : soit l'instruction AF RZCA, c'est à dire remise à zéro du compteur d'adresses CA. Ce compteur possède une entrée de remise à zéro 'CLEAR' : un état '0' à cette entrée et au front montant de l'impulsion d'horloge le compteur affiche la valeur '0' en sortie.

Cette entrée CLEAR est numérotée par le chiffre 6 et codée donc 0110 en binaire au niveau de l'instruction AF dans l'EPRM. L'exécution de cette instruction remet à zéro ce compteur CA.

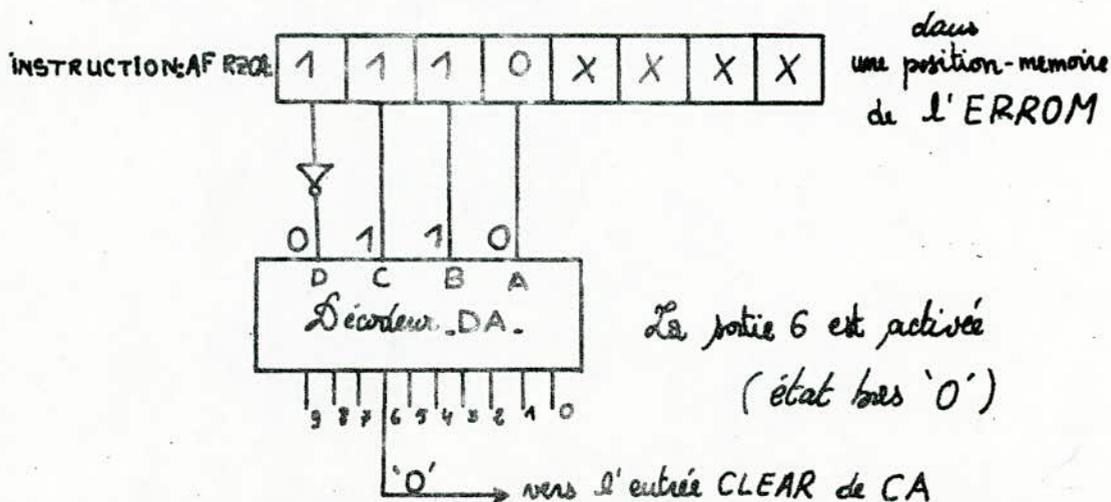
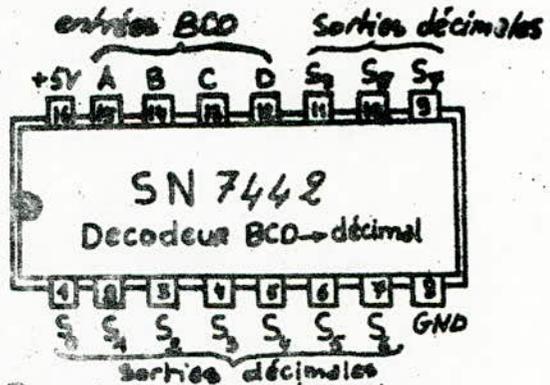
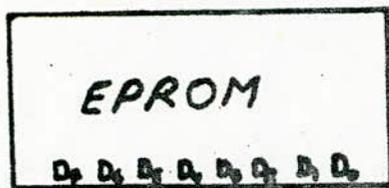


Table de vérité du décodeur D.A. (Type SN 7442)

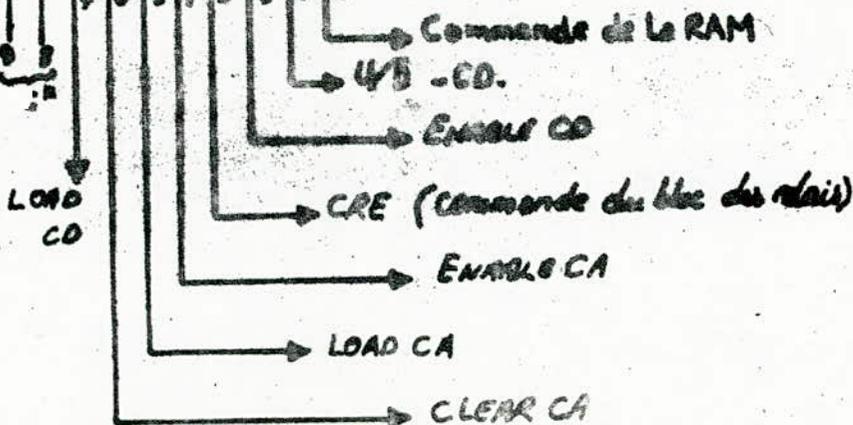
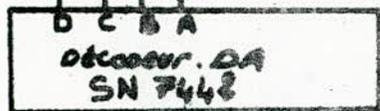
ENTRÉES				SORTIES									
A	B	C	D	0	1	2	3	4	5	6	7	8	9
0	0	0	0	0	1	1	1	1	1	1	1	1	1
1	0	0	0	1	0	1	1	1	1	1	1	1	1
0	1	0	0	1	1	0	1	1	1	1	1	1	1
1	1	0	0	1	1	1	0	1	1	1	1	1	1
0	0	1	0	1	1	1	1	0	1	1	1	1	1
1	0	1	0	1	1	1	1	1	0	1	1	1	1
0	1	1	0	1	1	1	1	1	0	1	1	1	1
1	1	1	0	1	1	1	1	1	1	0	1	1	1
0	0	0	1	1	1	1	1	1	1	1	0	1	1
1	0	0	1	1	1	1	1	1	1	1	1	0	1

6.2/CONNEXIONS DU DECODEUR D.A

Les entrées du décodeur sont connectées aux bytes de sortie de l'EPROM (D₇, D₆, D₅, D₄). Les sorties sont reliées aux entrées auxiliaires des éléments fonctionnels correspondants (entrées de commande).



- Brochage du décodeur

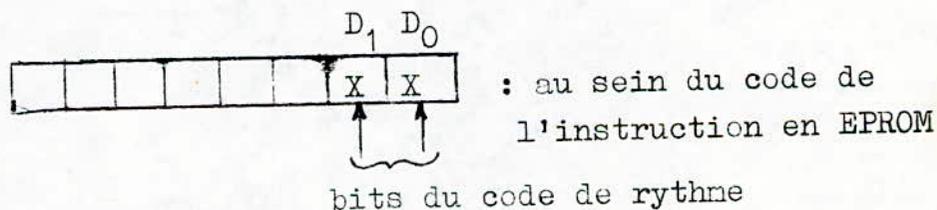


* NC: non connectées

7/Commande de base de temps

Le système travaille selon trois rythmes déterminés par programme. On a le rythme pas à pas qui fait évoluer l'état interne du système (exécution de la prochaine instruction) chaque fois que l'on appuie sur une touche du clavier-chiffres ou clavier-programme, le rythme normal qui commande le sequencement du programme selon les impulsions d'horloge de 100 ms de période, réalisée à l'aide du circuit intégré NE 555, et enfin un rythme temporisé qui fait évoluer le système après chaque émission d'un chiffre sur la ligne téléphonique, ce rythme a une durée qui varie de 100 ms à 1 s, selon le nombre des impulsions envoyées sur la ligne; d'où le nom de rythme temporisé ou temporisation.

Ces trois rythmes sont codés sur les 2 premiers bits de droite de chaque instruction : ce code indique que le passage à l'exécution de la prochaine instruction est commandé par le rythme codé dans la présente instruction.



.Codage du sequencement

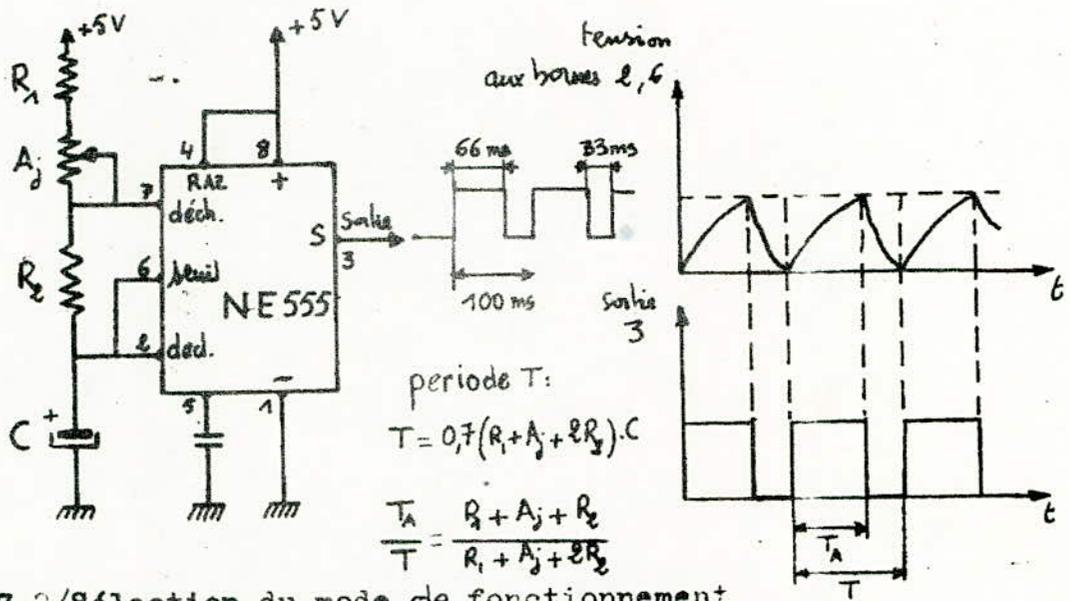
Sequencement	D ₁	D ₀
Arrêt du système	0	0
En pas à pas	0	1
Temporisé	1	0
Normal (100ms)	1	1

7.1/Horloge de periode 100 ms à base du CI NE555

Cette horloge fournit des impulsions de 100ms de periode dans les normes du 'CCITT' et qui vont piloter le système et

et commander l'ouverture et la fermeture du relais de chiffage d'un numéro .Elle est conçu autour du circuit intégré NE555 qui fonctionnera en multivibrateur.

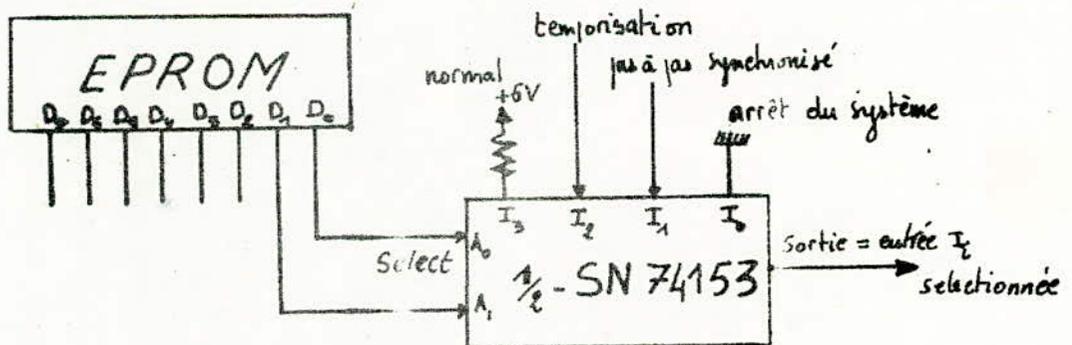
fig.1-Montage du NE 555 en horloge



7.2/Sélection du mode de fonctionnement

la sélection de l'un des rythmes est réalisée par un multiplexeur logique le circuit intégré SN 74 153 qui sélectionne selon le code (ou adresse présente à ses entrées SELECT A et B, l'une des quatre entrées à sélectionner (rythmes ou arrêt du système).

fig.2-Montage de principe du SN 74 153



Le SN 74 153 contient dans un seul boîtier 2 multiplexeurs qui, chacun sélectionne une entrée parmi quatre (4). Pour ce cas on utilise uniquement un seul multiplexeur. L'entrée pas à pas n'est pas directement appliquée à l'entrée I₁ mais elle est tout d'abord synchronisée sur l'horloge de 100ms à l'aide d'une bascule D pour ne pas avoir un problème de décalage d'horloge (skew-time) dans le séquençage du système

En effet le signal de pas à pas est asynchrone et dépend des touches qu'on appuie, d'où la nécessité de le synchroniser :

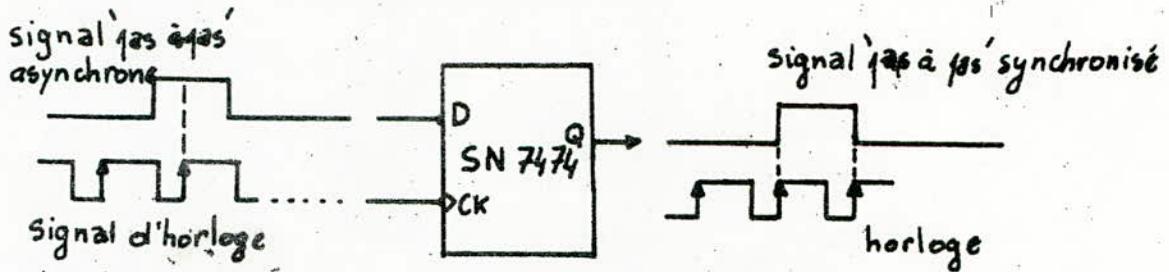
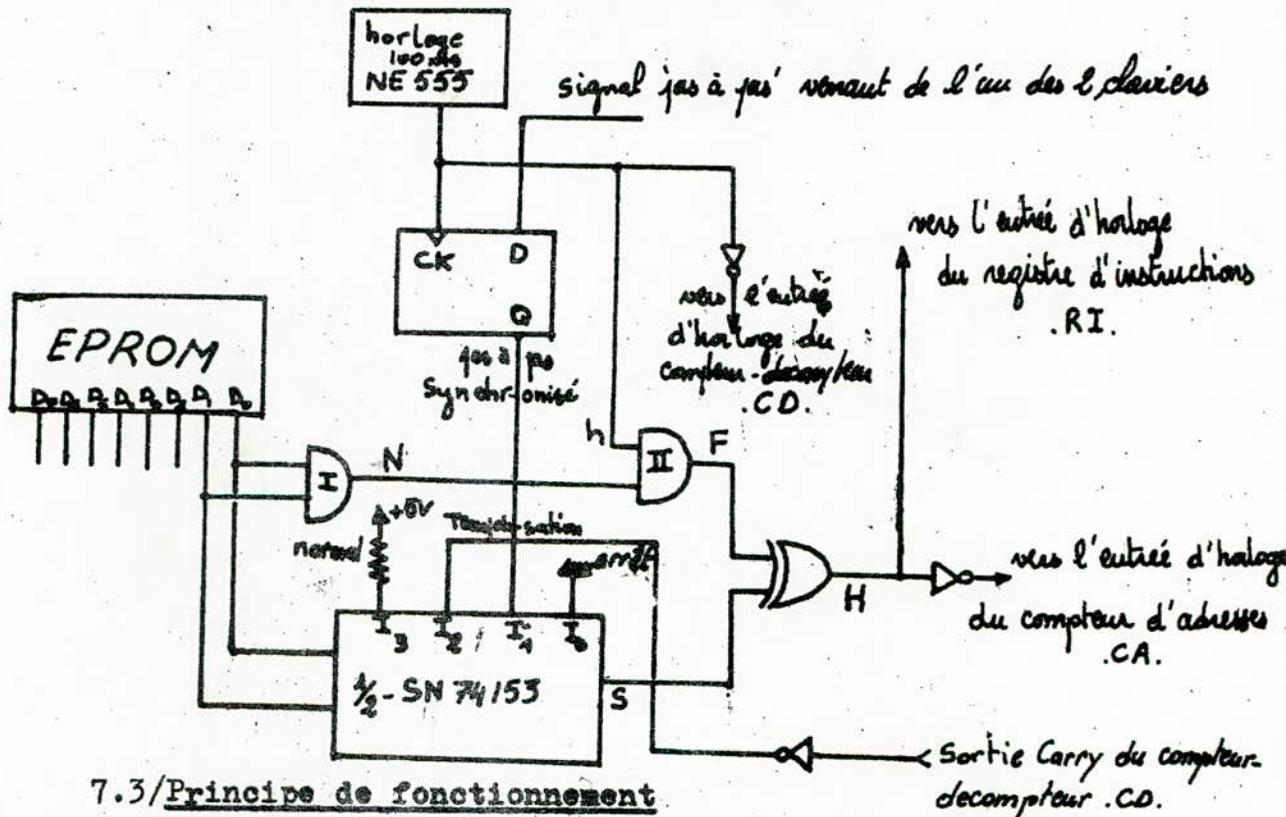


fig.3 - Schéma du bloc 'base de temps'



7.3/Principe de fonctionnement

-Sélection du rythme normal: dans ce cas $D_1=D_0=1$, le multiplexeur sélectionne l'entrée I_3 qui est toujours à l'état '1' donc $S=1$, la sortie de la porte XOR (sortie désignée par H) dépendra uniquement de la sortie F de la porte AND (II) or $F=h.N$ et $N=D_1.D_0=1$ donc $F=h$ d'où on a en sortie $H=h$: la porte XOR est commandée par l'horloge interne et par conséquent le système évolue selon le rythme normal.

-Sélection du rythme temporisé :

$$\begin{matrix} D_1=1 \\ D_0=0 \end{matrix}$$

$N=D_1.D_0=0$ $F=0$: alors la porte XOR est commandée par la sortie S du multiplexeur donc $H=S$, or $S=I_2$ (entrée 'temporisation' I_2 sélectionnée) donc :

$H=I_2$ -le système évolue par temporisation.

-Sélection du rythme pas à pas :

$D_1=0, D_0=1$ ----- $N=0$ ----- $F=0$: la porte XOR est commandée par la sortie S du multiplexeur c'est à dire $H=S$ or $S=I_1$ (rythme pas à pas sélectionné) ,donc $H=I_1$: le système évolue en pas à pas.

-Arrêt du système :

$D_1=D_0=0$ ----- $N=0$ ----- $F=0$: on a donc à la sortie de la porte XOR $H=S$, or $S=0$ puisque l'entrée I_0 , sélectionnée dans ce cas, est toujours maintenue à l'état '0'; et comme $S=I_0$ donc $H=0$: le système s'arrête d'évoluer; les entrées d'horloge du registre d'instructions RI et du compteur d'adresses CA ne reçoivent plus d'impulsions.

Tableau récapitulatif:

	Code					
	$D_1 D_0$	$N=D_1 . D_0$	$F=N.h$	S	$H=S \oplus F$	
arrêt	0 0	0	0	0	0	arrêt
pas à pas	0 1	0	0	I_1	I_1	pas à pas
temporisé	1 0	0	0	I_2	I_2	temporisation
normal	1 1	1	h	1	h	horloge de 100ms

Chapitre IV

IIII./FORMATION AUTOMATIQUE D'UN NUMERO TELEPHONIQUE

Pour la formation d'un numéro quelconque, on introduit les chiffres qui composent ce numéro à l'aide du clavier-chiffres. Ainsi après l'avoir stocké dans la RAM, il est libéré sous forme d'impulsions sur la ligne téléphonique. Le compteur-décompteur SN 74169 commande l'émission de ces impulsions sous le contrôle du séquenceur. Ce numéro reste stocké dans la RAM pour un éventuel rappel du même abonné et ceci jusqu'à la composition d'un autre numéro d'abonné qui l'effacera alors.

1/Le clavier-chiffres

Il est composé de douze touches: dix correspondants aux chiffres décimaux de 0 à 9, une touche pour indiquer au séquenceur le dernier chiffre du numéro composé (touche numérotée F), une autre touche notée DAC pour inhiber le circuit de conversation. Ces touches sont encodées en hexadécimal: la touche du chiffre 0 est encodée 10 (A en hexadécimal) et qui s'écrit 1010 en sortie de l'encodeur, la touche F est encodée 0 (0000 en sortie).

.L'encodeur du clavier

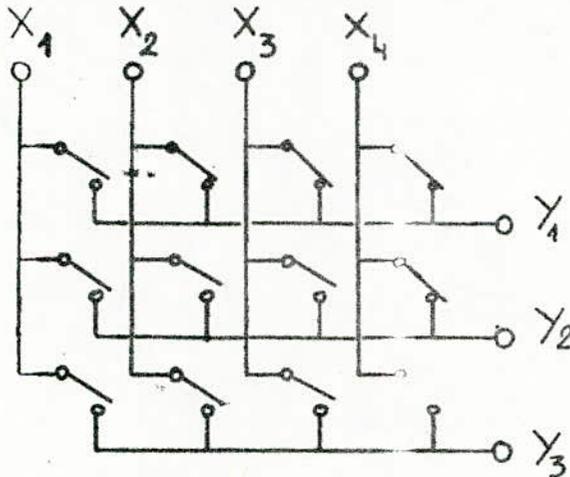
Il s'agit d'un CI en technologie CMOS, fabriqué par National Semiconductor portant la référence MM 74C922, il permet d'encoder 16 touches (4x4). Un seul condensateur placé à l'extérieur lui permet de générer ses propres signaux d'horloge. Aucune diode n'est nécessaire dans le réseau de touches pour éliminer les impulsions de rebonds.

Une impulsion de validation (état haut) est envoyée lorsqu'une information est disponible à la sortie du clavier, ce signal retourne à l'état bas quand la touche est relâchée (les informations restent, elles, disponibles en sortie).

C'est cette impulsion qui servira pour la commande en pas à pas du système.

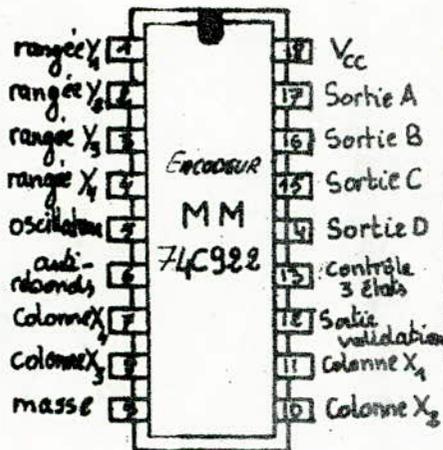
Les touches à encoder sont rangées suivant une matrice XxY :

X: n^{bre} de colonnes, Y: n^{bre} de rangées .

CLAVIER-CHIFFRES

	X ₁	X ₂	X ₃	X ₄
Y ₁	F	1	2	3
Y ₂	4	5	6	7
Y ₃	8	9	0	*

*: non connectée

Brochage de l'encodeur MM 74C922

Touche	F	1	2	3	4	5	6	7	8	9	0
Nombre	0	1	2	3	4	5	6	7	8	9	10
SORTIE A	0	1	0	1	0	1	0	1	0	1	0
SORTIE B	0	0	1	1	0	0	1	1	0	0	1
SORTIE C	0	0	0	0	1	1	1	1	0	0	0
SORTIE D	0	0	0	0	0	0	0	0	1	1	1

Lorsqu'aucune touche n'est pressée, les entrées rangées sont ramenées au plus par les résistances intégrées au chip. Quand une touche est enfoncée et lorsque la séquence qui scrute le clavier arrive sur la colonne de la touche concernée, un état bas apparaît sur cette colonne ainsi que sur la rangée placée à l'intersection.

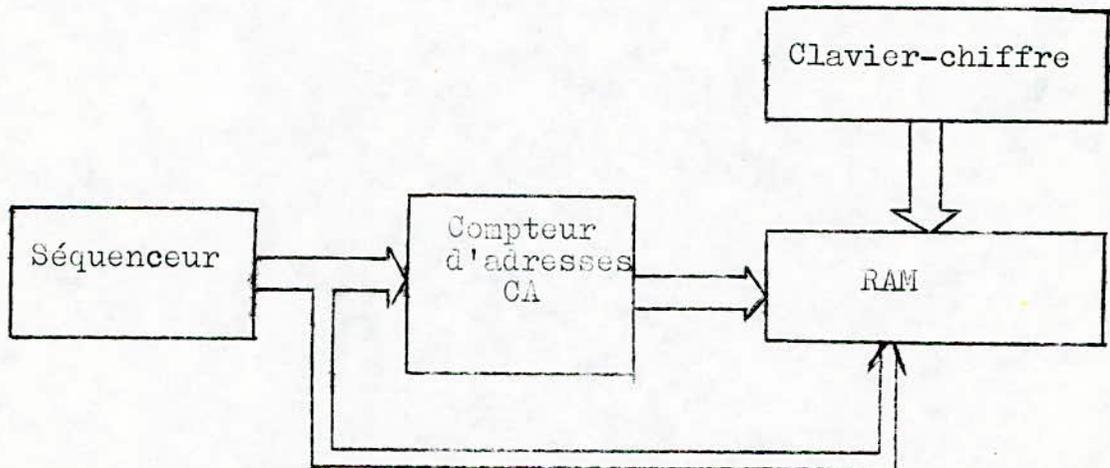
Exemple : la touche F enfoncée -état bas sur X₁ et Y₁,
l'encodeur affiche en sortie: D C B A

0 0 0 0

2/PREPARATION DU SYSTEME AU TRAITEMENT DU NUMERO

-La vitesse d'envoi des impulsions sur la ligne est imposée par le central téléphonique et ne correspond pas à la vitesse avec laquelle les touches du clavier-chiffres sont pressées , et c'est la raison pour laquelle on prépare le système à accumuler d'abord tous les chiffres qui composent le numéro, puis d'envoyer ces chiffres selon la norme 'CCITT'. Ils restent stockés en RAM pour une éventuelle répétition .

Pendant cette phase de préparation et de stockage, l'appelant est équivalent au schéma suivant :



Les éléments fonctionnels qui assurent au système cette fonction sont le clavier-chiffre pour l'introduction du numéro d'abonné à appeler dans la RAM qui stocke ce numéro pour son traitement, et le compteur d'adresses CA pour l'adressage de la RAM, il permet de réserver à partir de l'adresse 0, seize (16) positions de quatre bits chacune à un numéro quelconque.

* Ecriture du programme DAC en EPROM
 - la formation automatique d'un numéro téléphonique est réalisée à l'aide du programme désigné par DAC (demande d'appel par clavier-chiffres) et qui comprend 16 instructions codées sur 8 bits au sein de L'eprom à partir de l'adresse 0 .

Contenu de L'eprom ou code machine

Adresse	Programme DAC	D ₇	D ₆	D ₅	DD ₄	D ₃	D ₂	D ₁	D ₀
0	AF RZCA	1	1	1	0	0	0	0	1
1	AF RZCRE	1	0	1	1	1	0	1	1
2	AF WRITE	1	0	0	0	0	0	0	1
3	AF PLUSCA	1	1	0	0	1	0	0	1
4	RS ?F/O , 5	0	0	0	0	0	0	0	1
5	AF RZCA	1	1	1	0	0	0	1	1
6	AF LCDREAD	1	0	0	0	1	0	1	1
7	AF LCD	1	1	1	1	0	0	1	1
8	AF DOWN	1	0	0	1	0	0	1	1
9	AF DOWN	1	0	0	1	0	0	1	1
10	AF DOWN	1	0	0	1	0	0	1	1
11	AF ECD	1	0	1	0	1	1	1	0
12	AF PLUSCA	1	1	0	0	1	0	1	1
13	AF LCD	1	1	1	1	0	0	1	1
14	RS , D/O , 11	0	0	0	0	1	0	1	1
15	AF CRE	1	0	1	1	0	0	0	0

arrêt	0	0
pas à pas	0	1
tem porisation	1	0
H 100 ns	1	1

-L'état des 2 bits D₀ et D₁ commande l'évolution du système (exécution du programme) selon la table ci-dessus .

3/EXPLICATION DU PROGRAMME DAC

3.1/Instructions propres à la phase préparation et stockage

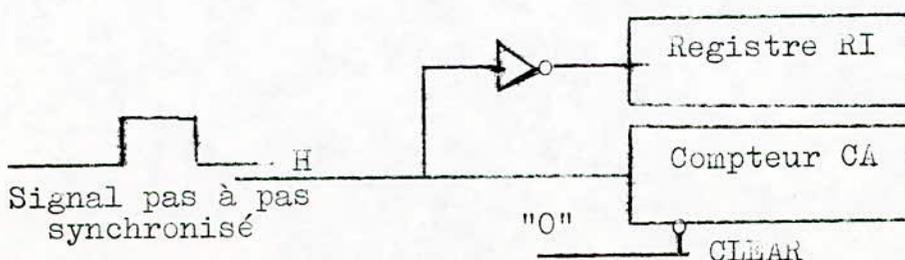
Cette phase s'étale sur l'exécution de 5 instructions. A la fin de cette phase le numéro est prêt à être envoyé sur la ligne sous forme d'impulsions.

A la mise sous tension (lorsqu'on décroche le téléphone) le registre d'instructions est remis à "0" : Il pointe alors l'instruction d'adresse '0', en même temps la bascule 3 (bascule D du type SN 7474) affiche '0' à la sortie Q en appliquant à l'entrée CLEAR un état "0", de cette façon le circuit de conversation est validé et on entend alors la tonalité d'invitation à numéroté. A cet instant, on a à la sortie de L'EPROM l'instruction d'adresse "0".

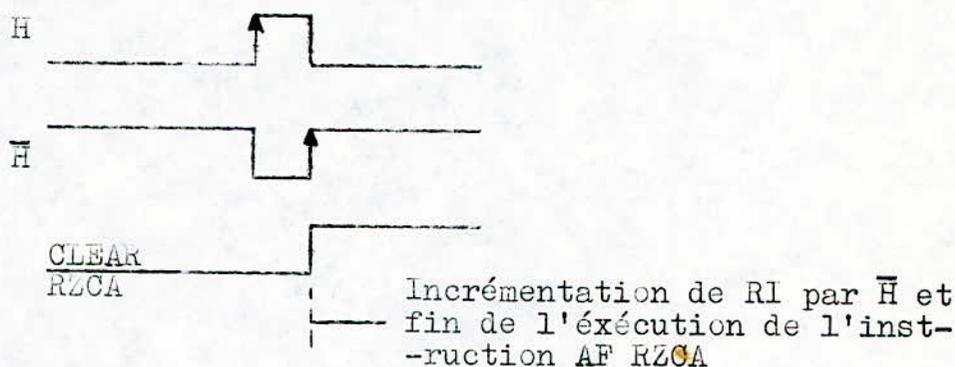
Adresse 0 :- Instruction AF RZCA (remise à zéro le compteur CA). Cette instruction commande la remise à zéro du compteur d'adresse CA de la RAM. En effet le bit D_7 est à "1" et par conséquent le décodeur DA va décoder uniquement l'état des trois entrées CBA qui correspondent aux bits $D_6D_5D_4=110$, la sortie 6 du décodeur est activée, elle passe de l'état haut "1" à l'état bas "0", et vu qu'elle est directement reliée à l'entrée CLEAR du compteur CA alors ce dernier est remis à zéro à l'arrivée de l'impulsion d'horloge (voir schéma de principe et chronogramme).

Le bit D_2 inhibe l'entrée ENABLE du compteur-décompteur CD celui-ci est ainsi arrêté ($D_2 = 0$).

Les bits D_1D_0 sont respectivement à l'état "0" et "1": le passage à l'instruction de rang immédiatement supérieur (c'est à dire d'adresse 1) se fait lorsqu'on appuie sur la touche DAC. A cet instant une impulsion arrive à l'entrée horloge "CK" du registre d'instructions RI et incremente ce dernier.



Arrivée de l'impulsion H, (\bar{H}) aux entrées horloges de CA et RI



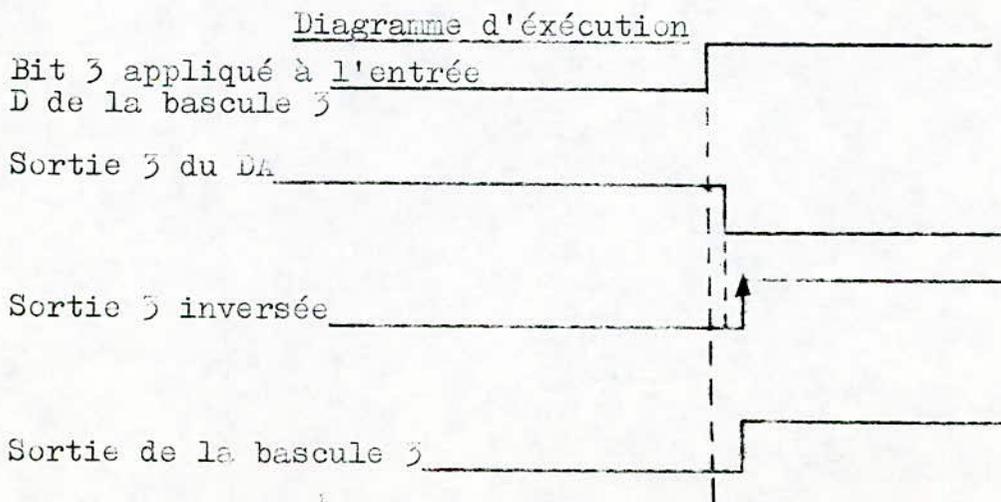
Adresse 1 :-Instruction AF RZORA (inhibition du circuit de conversation).Le bit D_7 est toujours à "1"; les bits $D_6D_5D_4$: respectivement aux états "0", "1" et "1";le décodeur d'action DA décode donc 0011 (3 en décimal),la sortie 3 de DA est activée elle passe de l'état haut "1" à l'état bas "0" .Son inverse est reliaer à l'entrée CK de l'horloge de la bascule D numérotée "3".

Le bit $D_3 = 1$ est appliqué directement aux quatres entées D respectives des quatres bascules D (SN 7474).

La bascule 3 affiche donc 1 à sa sortie Q dès l'arrivée de l'impulsion donnée par l'inverse de la sortie 3 du décodeur avec un retard net sur l'entrée D.

Le bit $D_2 = 0$ maintient toujours le déco

Les bits $D_1D_0 = 11$:le passage à l'instruction d'adresse 2 se fait à l'arrivée de l'impulsion d'horloge H (periode 100ms). C'est l'état normale .



Cette instruction est présente sur le bus de la sortie de L'EPROM durant 100ns (durée de l'impulsion 'pas à pas') après quoi une impulsion d'horloge H arrive et incremente le registre d'instruction au front montant. Le registre RI affiche donc l'adresse de l'instruction suivante c'est à dire 2.

Adresse 2:-Instruction AF WRITE (mettre la RAM en mode d'écriture) le bit D_7 étant à 1 le décodeur décode donc les bits $D_6D_5D_4 = 000$.

La sortie décimale 0 du décodeur est activée: elle passe de l'état haut 1 à l'état bas 0. Son inverse est appliqué à l'entrée CK (horloge) de la bascule D notée 0 et dont l'entrée D est reliée au bit D_3 de L'EPROM directement. Comme pour l'instruction AF RZCRE, la sortie Q de cette bascule prend la valeur de l'état présent à l'entrée D dès l'arrivée de l'impulsion d'horloge. Et comme le bit D_3 est à 0, la sortie Q prend donc cette valeur qui est appliquée directement à l'entrée R/\overline{W} de la RAM ce qui met cette dernière en position d'écriture. Cet état est maintenu durant toute la phase de stockage jusqu'à ce qu'une nouvelle impulsion venant de l'inverse de la sortie 0 du décodeur fait basculer l'état de cette bascule.

Le bit $D_2=0$: le décompteur CD est inhibé.

Les bits $D_1D_0=01$: indiquent au multiplexeur (SN 74153) de sélectionner l'entrée 1 c'est à dire commander le séquenceur en pas à pas, donc le passage à l'instruction suivante se fait lorsqu'on appuie sur une touche du clavier-chiffres et qui correspond à l'instruction du premier chiffre. Le compteur CA affiche 0 en sortie, ce premier chiffre est donc stocké à l'adresse 0 au sein de la RAM .

L'impulsion inversée du signal pas à pas incremente le registre RI qui va pointer L'EPROM à l'adresse 3 (voir chrono)

Adresse 3:-Instruction AF PLUSCA : incremeter le compteur d'adresse CA.

Le décodeur DA décode les bits $D_6D_5D_4 = 100$ (4 en décimal) sa sortie 4 est donc activée : son état passe de l'état haut 1 à l'état bas 0 . L'inverse de cette sortie est relié à l'entrée ENABLE du compteur CA, ce compteur est validé lorsque l'état 1 est appliqué à l'entrée ENABLE ; de là , la sortie 4 du décodeur est inversée pour commander cette entrée de validation.

Lorsque l'impulsion d'horloge arrive et que l'entrée ENABLE est à 1 le compteur compte cette impulsion et s'incrémente d'un bit: il pointe l'adresse du deuxième chiffre à former, c'est à dire l'adresse 1 de la RAM .

Le bit D_3 n'actionne rien , tandis que le bit D_2 maintient toujours le décompteur inhibé .

Les bits $D_1D_0 = 01$: le sequenceur va être commande en pas à pas . Le deuxième chiffre est introduit à l'adresse 1 au sein de la RAM en appuyant sur la touche correspondante . Une impulsion est alors envoyée vers l'entrée horloge du registre RI et incrementera ce dernier qui affichera en sortie l'adresse de la prochaine instruction c'est à dire 4 .

Adresse 4: -Instruction RS, $F \neq 0$, (3) :5 (saut à l'adresse 3 si F est différent de 0)

Le bit D_7 est dans ce cas égal à 0 : Le selecteur de conditions est validé ; le décodeur DA n'est plus validé en quelques sortes (ses sorties de 0 à 7 restent à l'état haut 1) .

Les bits D_6D_3 SONT à l'état 00 : Le selecteur SLC va exécuter le test de rupture sur F.

Si $F \neq 0$, ($F=1$) : La touche F n'est pas appuyée c'est à dire le numéro n'est pas terminé et par conséquent le registre RI d'instructions est chargé par la valeur du nombre déterminé par les bits D_5 à D_0 dans ce cas $D_5D_4D_3D_2D_1D_0 = 000011$. LA sortie du SLC est à l'état 0 et est appliquée à l'entrée LOAD du registre RI via une porte AND.

A l'arrivée de l'impulsion d'horloge le registre RI affiche la valeur 3 en sortie ce qui pointe L'EPROM sur l'instruction d'adresse 3 et ainsi le cycle se répète jusqu'à ce que $F = 0$. Lorsque $F=0$: la touche F est appuyée pour indiquer fin du numéro

La sortie du SLC est à 1, RI n'est pas chargé par la valeur de l'adresse présente sur les bits D_5 à D_0 et à l'arrivée de l'impulsion d'horloge, il est incrémenté : il affichera l'adresse de rang immédiatement supérieur c'est à dire l'adresse 5.

Les bits $D_1 D_0 = 11$: Le passage à l'instruction d'adresse 3 ou d'adresse 5 se fait par l'impulsion d'horloge H (100 ms). Arrivé à l'instruction d'adresse 5, la phase préparation et stockage est achevée. L'appelur commence la phase de traitement pour envoyer ce numéro sur la ligne téléphonique.

Durant la phase de traitement l'appelur est équivalent au schéma (fig 1). Comme on voit sur le schéma, l'élément fonctionnel compteur-décompteur CD (SN 74 169) et le bloc de relais jouent un rôle primordial dans l'émission du numéro sur la ligne téléphonique pour réaliser l'appel de l'abonné demandé

Pour faciliter l'explication de la partie qui reste du programme DAC concernant la phase de traitement on va décrire d'abord ces 2 éléments et le rôle de chacun:

-Le compteur-décompteur CD (SN 74 169)

C'est un compteur-décompteur binaire 4 bits synchrone, et programmable. L'opération de chargement se fait quand l'entrée LOAD est à 0 en même temps qu'il y a un front montant d'horloge. L'existence d'une sortie CARRY nous permet de temporiser la commande du séquenceur : En effet cette sortie est à 1 pendant le décomptage. Quand le CD arrive à 0 la CARRY passe à 0, à la prochaine impulsion CARRY passe de 0 à 1. Cette propriété est utilisée pour incrémenter le registre d'instructions RI après le décomptage de chaque chiffre et son émission sur la ligne.

Le comptage ou le décomptage se fait si P et T sont au niveau bas.

• Schéma équivalent de l'Appelleur

Durant la phase de traitement, l'appelleur est équivalent au schéma suivant :-

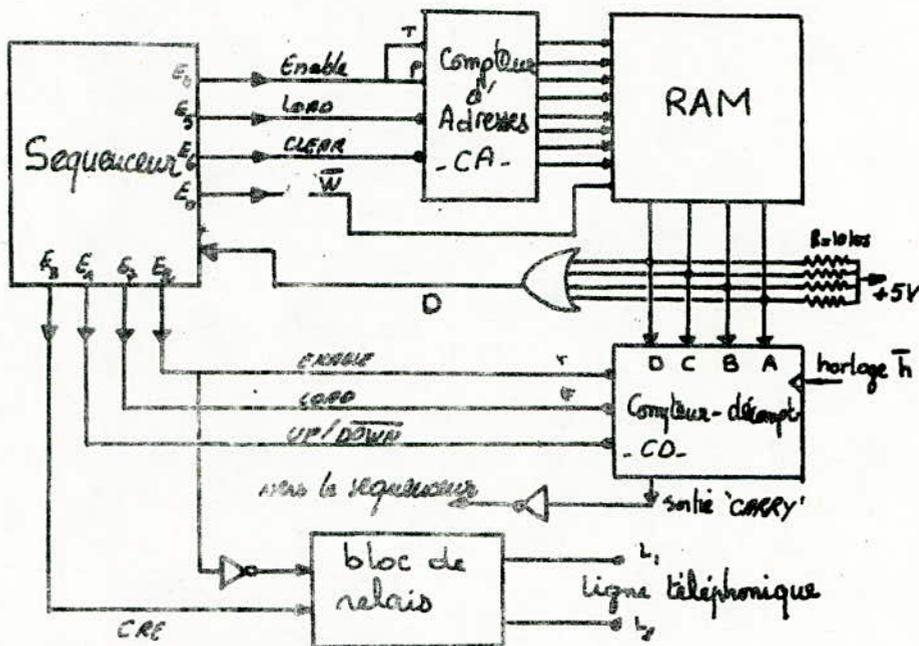


fig. 1 -

• Brochage du Compteur-Décompteur CD.

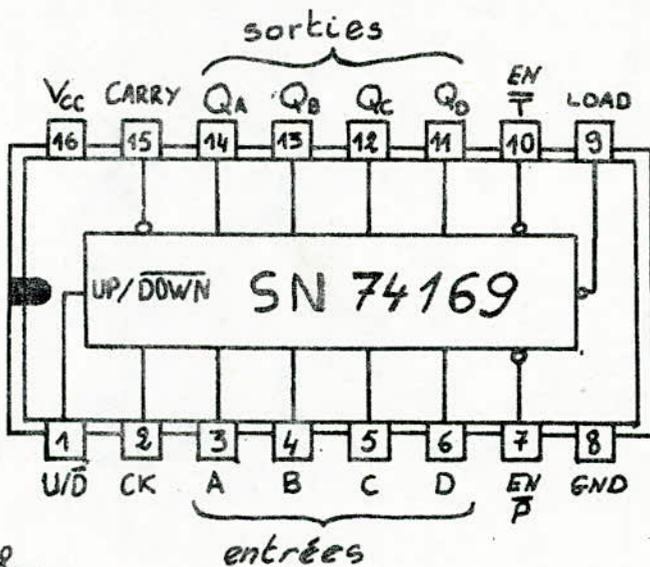


fig. 2 -

CHRONOGRAMME DE FONCTIONNEMENT
du COMPTEUR DÉCOMPTEUR SN 74169.

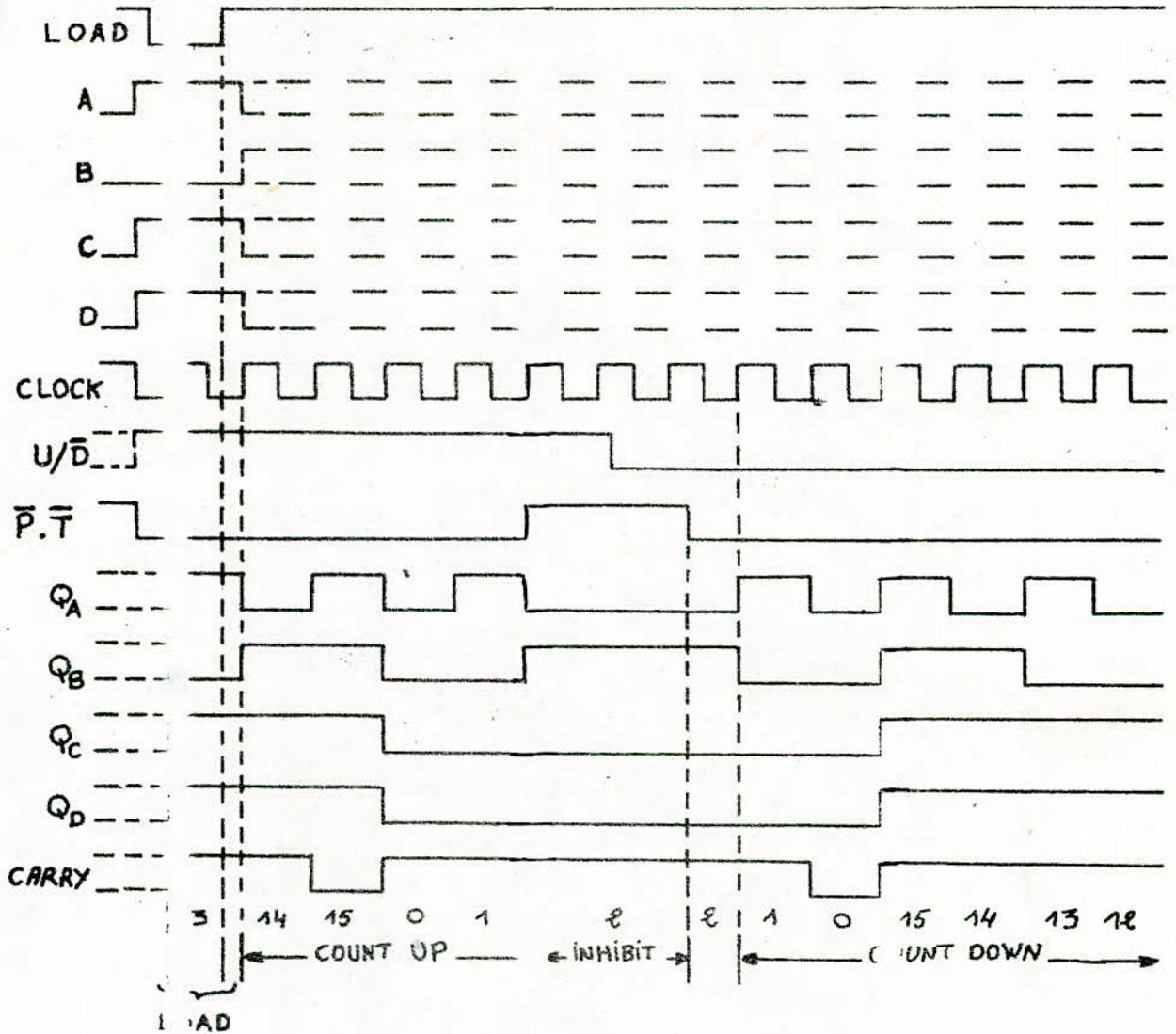


fig. 2 -

● - Schéma de Principe du Bloc de Relais

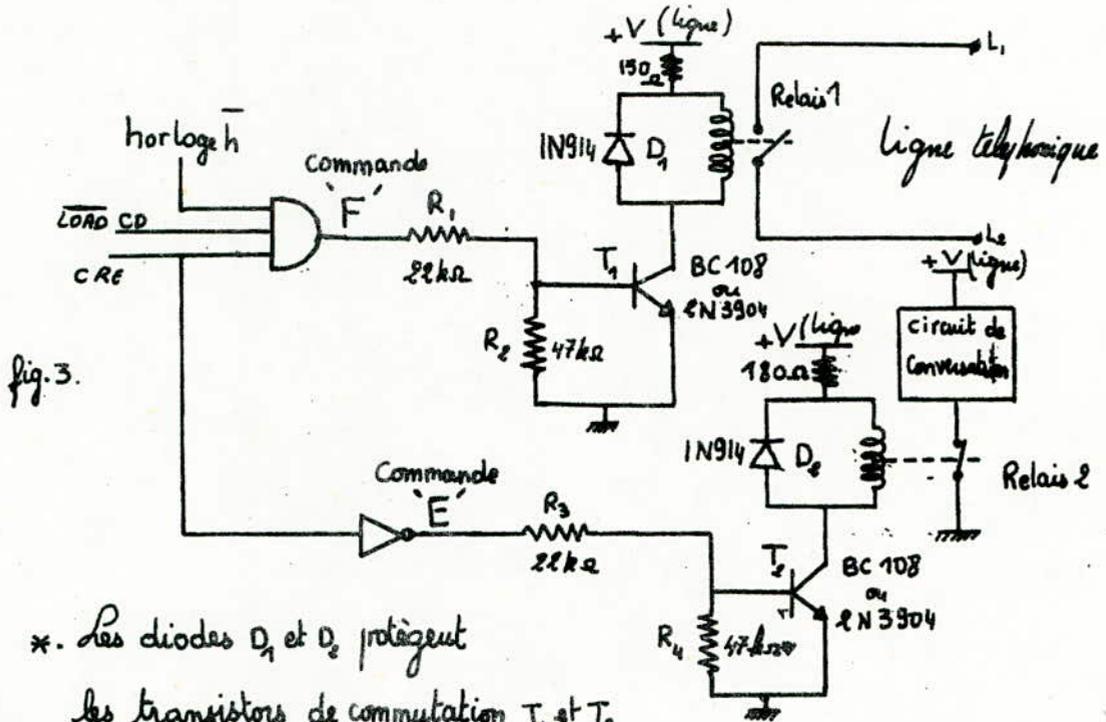


fig. 3.

*. Les diodes D_1 et D_2 protègent les transistors de commutation T_1 et T_2 contre les surtensions dues aux ouvertures et fermetures des relais 1 et 2.

- diagramme des phases

ETAT	CRE	LOAD CD	F	E	commentaire
1	0	0	0	1	Relais 1 est ouvert. Relais 2 est fermé : le circuit de conversation est actionné (alimenté) ✓ l'état de LOAD CD
2	0	1	0	1	
3	1	0	0	0	Relais 1 et Relais 2 sont ouverts : arrêt.
4	1	1	\bar{h}	0	Relais 1 est commandé par l'horloge \bar{h} : génération d'impulsions Relais 2 est ouvert : le circuit de conversation n'est pas validé.

NB :- à la mise sous tension ou lorsqu'on décroche le combiné, le système est à l'état 1.

-Bloc de relais

L'émission des impulsions sur la ligne d'abonné est réalisée en commandant l'ouverture et la fermeture d'un relais (R1) électromagnétique qui coupera ou fermera la circulation du courant de ligne suivant le nombre d'impulsions à transmettre. On utilise le même principe de numérotage à l'aide du cadran. Le circuit de conversation rest mis hors de l'émission des impulsions à l'aide d'un deuxième relais (R2) pour éviter d'entendre des tocs gênants dans la capsule receptrice suite aux surtensions qui apparaissent lors de l'ouverture ou la fermeture du relais (R1).

Pendant la conversation ou l'écoute de la tonalité d'invitation à numérotage le relais (R1) est ouvert et (R2) fermé : état repos.

Pendant la formation du numéro (R2) est ouvert : état travaille et (R1) bat au rythme des impulsions de commande (chiffre)

-La résistance Ra est une résistance de grande valeur pour éviter que le central qu'il y a des anomalies lors de l'ouverture des 2 relais au même temps .

3.2/Emission du numéro d'abonné sur la ligne téléphonique

Après avoir décrit le compteur-décompteur CD et le bloc de relais , on va suivre l'exécution de la seconde partie du programme qui va permettre la formation automatique du numéro. En effet , après le stockage de tous les chiffres du numéro dans la RAM , le système déclenche automatiquement par programme la phase 'traitement' en exécutant les instructions du programme DAC propre à cette phase qui commence à partir de l'instruction d'adresse 5 : C'est l'appel automatique de l'abonné demandé .

Adresse 5 :-Instruction AF RZCA (remise à zéro du compteur d'adresse CA).

Cette instruction est exécutée de la même manière que celle de l'adresse 0 excepté que les deux derniers bits $D_1 D_0$ sont codés 11 donc le passage à l'instruction d'adresse 6 se fait selon le rythme normal c'est à dire commandé par l'impulsion d'horloge H sélectionné par le multiplexeur (SN 74153) .

Le bit D_7 s'est à 1, ce qui valide le décodeur qui va décodifier $D_6D_5D_4 = 110$, sa sortie 6 reliée à l'entrée CLEAR de CA est ainsi activée : Elle passe de l'état haut 1 à l'état bas 0. A l'arrivée de l'impulsion d'horloge \bar{H} le compteur est remis à 0. La RAM est donc adressée sur l'adresse du premier chiffre du numéro. L'impulsion d'horloge H fait incrémenter RI qui affichera 6 en sortie.

Adresse 6 :--Instruction AF READ (mettre la RAM en position de lecture)

De la même façon, cette instruction exécute l'opération inverse de l'instruction AF WRITE. Le bit D_7 est à 1, le décodeur DA décode $D_6D_5D_4 = 000$; la sortie 0 passe à l'état 0. Son inverse est appliqué à l'entrée CLOCK de la bascule D (0). La transition de l'état 0 à l'état 1 (front montant) sur l'entrée CLOCK se fait lorsque l'entrée D de la bascule, reliée au bit D_3 , est à l'état 1. La sortie Q de la bascule passe à l'état 1 ce qui met la RAM en mode de lecture.

La RAM affiche en sortie le chiffre d'adresse 0, c'est le premier chiffre.

Le bit $D_2 = 0$: le décompteur CD n'est pas validé.

Les bits $D_1D_0 = 11$: Le passage à l'instruction suivante se fait à l'arrivée de l'impulsion d'horloge H (rythme normal). Le registre RI s'incrémentera et pointera L'EPROM sur L'adresse 7

Adresse 7 :--Instruction AF LCD (chargement du compteur-décompteur CD).

Le bit $D_7 = 1$: Le décodeur DA décode $D_6D_5D_4 = 111$. Sa sortie 7 est activée ; elle passe de l'état 1 à l'état 0. L'entrée LOAD de CD, reliée directement à la sortie 7 du décodeur, passe donc à l'état 0. A l'arrivée de l'impulsion \bar{H} , le décompteur est chargé de la valeur du nombre binaire présent sur ses entrées DCBA connectées aux bits de sortie de la RAM. Le premier chiffre du numéro est ainsi chargé dans le décompteur CD.

Le bit $D_2 = 0$:Le décompteur chargé de la valeur du premier chiffre n'est pas validé.

Les bits $D_1 D_0 = 11$:Le registre RI est incrementé par l'impulsion H (rythme normal) c'est l'instruction d'adresse 8

Adresse 8:-Instruction AF DOWN (selection de la fonction décomptage $U/\overline{D} = 0$).

Le bit $D_7 = 1$,le décodeur DA décode $D_6 D_5 D_4 = 001$,sa sortie 1 est activée :Elle passe de l'état 1 à l'état 0 .Son inverse est appliqué à l'entrée CLOCK de la bascule $D(1)$, la transition de l'état 0 à l'état 1 sur cette entrée se fait après que l'entrée D reliée au bit D_3 est à l'état 0.La sortie Q de cette bascule passe à 0 ce qui met le compteur-décompteur CD en mode décomptage, en effet l'entrée U/\overline{D} est reliée directement à la sortie Q.Il va décompter à partir de la valeur chargée par la RAM c'est à dire la valeur du premier chiffre.

Le bit $D_2 = 0$,le décompteur chargé par la valeur du premier chiffre n'est pas encore validé,le mode décomptage de CD étant sélectionné.

Les bits $D_1 D_0 = 11$:à l'arrivée de l'impulsion H le registre RI est incrementé,il affiche en sortie l'adresse 9 qui correspond à la même instruction AF DOWN écrite encore à l'adresse 10(dix) .

L'utilité de la repetition de l'écriture de cette instruction sur trois positions mémoires (adresses 8,9 et 10) apparaîtra lorsqu'on arrive à l'instruction d'adresse 14 .

Après l'exécution de cette instruction,le registre RI est incrementé au front montant de l'impulsion d'horloge H ,il a en sortie l'adresse 11 (onze).

Adresse 11 :-Instruction AF ECD (validation du compteur-décompteur CD).

Le bit $D_7 = 1$,le décodeur DA décode $D_6 D_5 D_4 = 010$,la sortie 2 est activée ,son état passe de 0 à l'état 1

Son inverse est appliqué à l'entrée CLOCK de la bascule D(2) La transition de l'état 0 à l'état 1 sur cette entrée CLOCK effectuée lorsque l'entrée D de cette bascule, reliée au bit 3 est déjà à l'état 1. La sortie Q de la bascule passe à l'état 1 cet état est appliqué à une des trois entrées de la porte NAND (5) ; aux deux entrées qui restent sont appliqués respectivement les bits $D_7 = 1$ et $D_2 = 1$. La sortie de cette porte NAND passe donc à 0, elle est reliée à l'entrée ENABLE de CD, le décompteur est donc validé et commence à décompter à l'arrivée de la première impulsion d'horloge \bar{H} : Le nombre d'impulsion qu'il faut pour décompter de la valeur chargée (premier chiffre dans ce cas) jusqu'à 0 correspond au chiffre marqué (voir chronogramme).

Les bits $D_1 D_0 = 10$: Le passage à l'instruction suivante intervient lorsque le décompteur décompte 0. La sortie CARRY qui était à 1 passe à 0 durant 100 ms (période des impulsions) temps d'affichage du 0 en sortie puis revient à l'état 1. Cette impulsion est utilisée pour incrémenter le registre RI la sortie de la porte NAND (5) revient à 1 son inverse est appliqué à une des entrées de la porte AND (R). La sortie de cette porte passe à 0. Le relais (1) s'arrête de battre selon le rythme d'horloge H, il n'est plus excité: L'envoi du premier chiffre sur la ligne téléphonique est ainsi terminé.

Le registre RI affiche l'adresse 12 en sortie.

Adresse 12 :-Instruction AF PLUSCA (incrémenter le compteur d'adresses CA)

Le bit $D_7 = 1$: Le décodeur DA décode $D_6 D_5 D_4 = 100$. La sortie 4 est activée, son état passe à 0, l'inverse est appliqué aux entrées ENABLE (T et P) du compteur CA ; le compteur est ainsi validé, à l'arrivée de l'impulsion d'horloge il est incrémenté. La RAM affichera alors en sortie la valeur du deuxième chiffre qui se trouve à l'adresse 1.

Le bit $D_2 = 0$: le décompteur n'est pas validé.

Les bits $D_1 D_0 = 11$: On passe à l'instruction d'adresse 13 au front montant de H qui incrémente le registre RI.

Adresse 13 :-Instruction AF LCD (charger le compteur-décompteur CD)

Le bit $D_7=1$,le décodeur DA décode $D_6D_5D_4 = 111$.La sortie 7 est ainsi activée ,son état passe de 1 à 0 .L'entrée LOAD de CD est validée par l'état 0 de la sortie 7 du décodeur .Le décompteur CD est en mode de chargement :A l'arrivée de l'impulsion d'horloge \bar{H} ,il se charge de la valeur du dixième chiffre présent à la sortie de la RAM.

Le bit $D_2 = 0$:Le décompteur n'est pas validé bien que le mode décomptage est toujours sélectionné .La sortie Q de la bascule D(1) conserve son état durant toute cette phase .

Les bits $D_1D_0 = 11$:Le registre RI est incrementé à l'arrivée du front montant de l'impulsion d'horloge H.L'adresse 14 est affichée en sortie .

Adresse 14 :-Instruction RS , $D \neq 0$, $11 \leftarrow$ Saut à l'adresse 11 si D est différent de 0)

Le bit $D_7 = 0$:Lselecteur de conditions est validé .Le décodeur DA n'est plus sélectionné,ses sorties de 0 à 7 restent à la valeur 1 .

Les bits D_6 et D_3 sont respectivement à l'état 0 et l'état 1 :Le selecteur SLC va exécuter le test de rupture sur D qui indique la fin du numéro émis sur la ligne téléphonique .La sortie du selecteur est dans ce cas égale à $\overline{RS} \cdot \bar{D}$ et comme $RS = D_7 = 0$ donc on a en sortie du selecteur l'état de \bar{D} qui est appliqué à l'entrée LOAD du registre RI via une porte AND (voir schéma).

Si $D \neq 0$: Le numéro n'est pas terminé dans ce cas $\bar{D} = 0$,le chargement du RI par l'adresse de rupture présente sur les bits D_5 à D_0 est validé .A l'arrivée de l'impulsion d'horloge, le registre RI affiche en sortie l'adresse 11 ce qui pointe L'EPROM sur l'instruction d'adresse 11 et le cycle se repète jusqu'à ce que D soit égal à 0.

NB: L'instruction AF DOWN a été répétée trois fois pour pouvoir justement écrire l'adresse de rupture 11 dans cette instruction RS et par conséquent avoir $D_1D_0 = 11$.

Lorsque $D = 0$,donc $\bar{D} = 1$; tous les chiffres du numéro sont émis ,l'appel est terminé ,le chargement du registre RI n'est plus validé ,à l'arrivée de l'impulsion d'horloge H ($D_1D_0 = 11$)il est tout simplement incrementé .On est à l'adresse 15

Adresse 15 :-Instruction AF CRE (validation du circuit de conversation)

Le bit $D_7 = 1$:Le décodeur DA décode $D_6D_5D_4 = 011$;La sortie 3 est activée son état passe de 1 à 0 .Son inverse est appliqué à l'entrée CLOCK de la bascule 3.

Le bit $D_3 = 0$:L'entrée D de la bascule prend cet état simultanément .La transition de 0 à 1 -front montant)à l'entrée CLOCK fait basculer la sortie Q (commande CRE sur la schéma)à l'état 0,dans ce cas $CRE = 0$:Le relais 1 n'est plus excité,la ligne est ouverte à son niveau.Le relais 2 est excité le circuit de conversation est alimenté par la ligne , d'ou validation de ce dernier .On attend alors la réponse de l'abonné demandé (conversation ,ou tonalité d'absence ou d'occupation) .

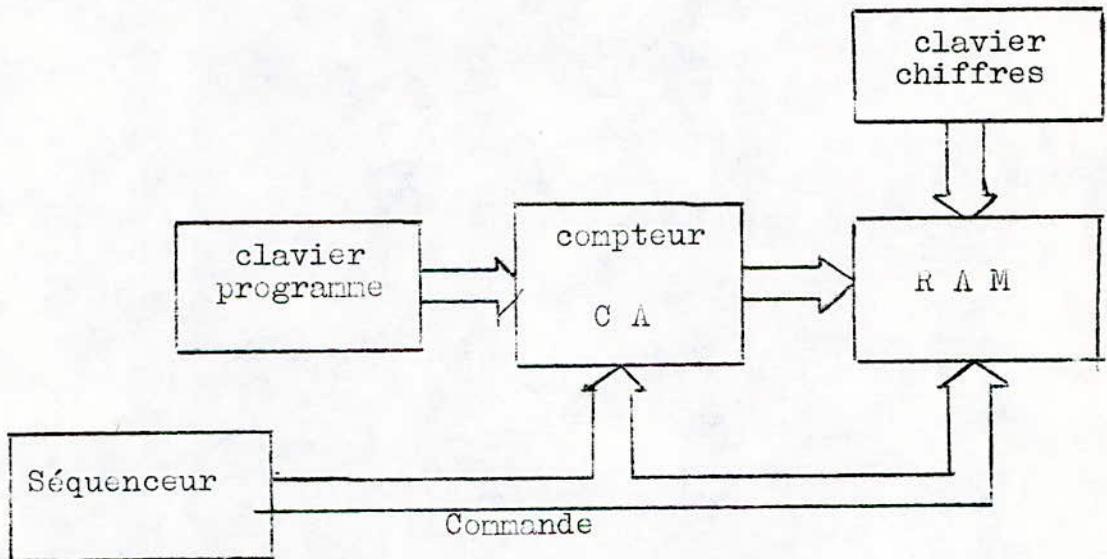
Les bits $D_1D_0 = 00$:Le système s'arrête à cette instruction le registre RI ne reçoit plus d'impulsions à son entrée CLOCK. Cet état est maintenu durant toute la conversation.

CHAPITRE V :STOCKAGE EN MEMOIRE

Lorsqu'on veut stocker un numéro d'un abonné qu'on appelle souvent pour l'appeler ultérieurement à l'aide de deux touches seulement, il suffit d'appuyer sur la touche DS qui sélectionne l'exécution du programme DS (demande de stockage). Ce programme comprend 7 instructions.

1/ Schéma équivalent de l'appelleur

Lors de l'exécution du stockage, l'appelleur est équivalent au schéma suivant:



Le clavier programme sert à réserver à chaque numéro qu'on veut stocker une zone mémoire de 16 positions au sein de la RAM. Il est identique au clavier-chiffres. Chaque numéro stocké est identifié par une touche. Quand une touche est appuyée, le compteur CA est chargé par l'adresse du premier chiffre du numéro correspondant, le compteur CA commence à compter à partir de cette adresse.

L'entrée LOAD du compteur CA est ainsi validée: Son état est à 0. A l'arrivée de l'impulsion d'horloge H, le compteur CA affiche en sortie et sur 8 bits l'adresse donnée par la touche pressée du clavier-programme et à laquelle le premier chiffre du numéro va être stocké.

2/ Ecriture du programme DS en EPROM

Adresses	Programme DS	Contenu de L'EPROM
16	RS,DS	0 1 0 1 0 0 0 1
17	AF LCA	1 1 0 1 0 0 0 1
18	AF WRITE	1 0 0 0 0 0 1 1
19	AF PLUSCA	1 1 0 0 1 0 0 1
20	RS?F≠0,19	0 0 0 1 0 0 1 1
21	AF PLUSCA	1 1 0 0 1 0 1 1
22	AF READ	1 0 0 0 1 0 0 0

3/ explication du programme

Un stockage est sollicité à l'aide de la touche DS :Le registre RI se charge de l'adresse 16 ,L'EPROM étant deselectée Lorsqu'on libère la touche DS, L'EPROM est selectée ($\overline{CS}=0$). En sortie de L'EPROM on a l'instruction d'adresse 16.

Adresse 16 :-Instruction RS,DS (saut inconditionnel)

Le bit $D_7 = 0$:Le selecteur SLC est validé .

Le bit $D_6 = 1$:Le selecteur exécute un saut inconditionnel sa sortie ,reliée à l'entrée LOAD du registre RI ,est égal $D_6 = 0$.Le chargement est validé .L'adresse de rupture est écrite sur les 6 bits D_5 à D_0 ;elle est égale à l'adresse 17

Les bits $D_1D_0 = 01$:Le passage à l'instruction d'aresse 17 se fait par l'impulsion de pas à pas .Le chargement du registre RI par l'adresse 17 est réalisé lorsqu'on appuie sur une touche du clavier-programme qui délivre une impulsion de pas à pas

Adresse 17 :-Instruction AF LCA (chargement du compteur d'adresse CA .

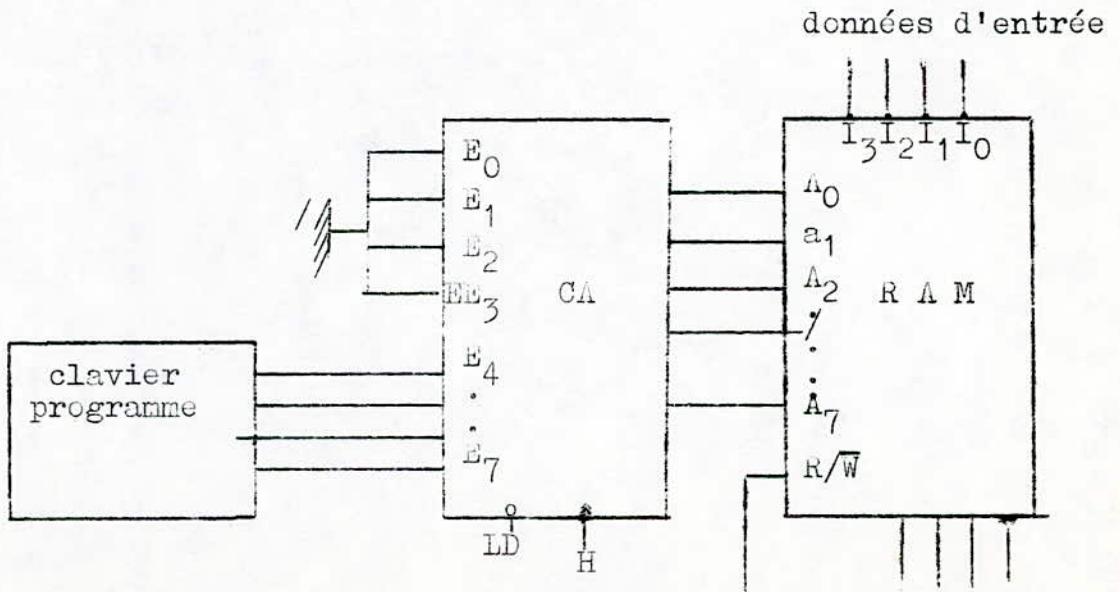
Le bit $D_7=1$:Le décodeur DA décode $D_6D_5D_4 = 101$.La sortie 5 est activée :Son état qui était à 1 passe à 0.

des 10 numéros au sein de la RAM est déterminé par les touches du clavier-programme .Et avant de continuer l'explication du déroulement de ce programme on va décrire le clavier-programme et sa connexion au compteur CA

****Le clavier-programme**

-Il est exactement identique au clavier-chiffre sauf que ses touches sont numérotées de 1 à 10 et correspondant chacune à un numéro d'abonné .Le but de ce clavier est de pointer le compteur d'adresse CA qui compte 8 entrées sur l'adresse du premier chiffre d'un numéro stocké en sachant que les 10 numéros sont stockés à partir de l'adresse 16 (0001 0000 en binaire)et à chaque numéro est réservée une zone mémoire de 16 positions de 4 bits (capacité 16 chiffres).Pour ce faire, on a ramené les quatre premières entrées du compteur CA à la masse:elles sont tout le temps à l'état 0 .Les quatre autres entrées du compteur sont connectées respectivement aux quatre sorties du clavier-programme .Ainsi le compteur CA est chargé par les valeurs 16:(0001 0000) ,(32: 0010 0000) et (48: 0011 0000) et ainsi de suite chaque fois on ajoute 16. Ces valeurs correspondent respectivement à l'adresse du premier chiffre de chaque numéro.

Schéma de connexion du clavier-programme au compteur CA



A prés cette description ,on va suivre l'exécution du programme DS .On est à l'adresse 17 .Le compteur est en mode de chargement :sa sortie affiche l'état des entrées E_i du compteur lorsque l'impulsion pas à pas arrive ($D_1 D_0 = 01$) donnée par le clavier-chiffre lors de la pression sur la touche du premier chiffre du numéro à stocker .

Le registre RI est incrementé après par l'impulsion inverse.

Adresse 18 :-Instruction AF WRITE (mettre la RAM en mode écriture) .

La valeur du premier chiffre étant présente encore en sortie du clavier-chiffre est stockée ainsi dans la RAM à la première adresse correspondante .

Les bits $D_1 D_0 = 11$:Le registre RI est incrementé par l'impulsion d'horloge \bar{H} .

Adresse 19 :-Instruction AF PLUSCA (incrementer le compteur CA.

Cette instruction, vue déjà, fait incrementer le compteur CA qui affichera en sortie l'adresse du deuxième chiffre du numéro .

Les bits $D_1 D_0 = 01$:le registre RI est incrementé par l'impulsion inverse pas à pas qui arrive du clavier-chiffre lorsqu'on veut introduire le deuxième chiffre.

Adresse 20 :-Instruction RS , $F \neq 0$, 19 (saut à l'adresse 19 si F est différent de 0

Le bit $D_7 = 0$:Le selecteur exécute le test de fin du numéro .Si la touche F est pas appuyée $F = 0$:Le dernier chiffre est stocké .Le registre RI s'incremente pour pointer l'adresse de l'instruction suivante .Si la touche F n'est pas appuyée donc $F \neq 0$:Le registre RI est chargé par l'adresse 19 .

Adresse 21 :-Instruction AF PLUSCA (incrémenter le compteur CA) .

La valeur de F (0000 en binaire) est ainsi stocké à l'adresse affichée par le compteur CA pour indiquer la fin du numéro lors de son émission sur la ligne téléphonique .

Le registre RI est incrémenté par l'impulsion d'horloge H.

Adresse 22 :-Instruction AF READ (mettre la RAM en mode de lecture .

Cette instruction est facultative pour éviter que soit introduit un chiffre en appuyant par erreur sur le clavier-chiffre

Ainsi se termine l'exécution de la fonction stockage .

CHAPITE VI:REPETITION DU DERNIER NUMERO APPELE

Au cas ou l'abonné demandé est absent ,et le demandeur veut le rappeler quelque temps après ,il lui suffit d'appuyer sur la touche DR du clavier selection de fonctions et l'exécution du programme de repetition DR est declenché auto-matiquement.L'appel est repeté autant de fois qu'on le desire

1/Schéma équivalent de l'appelleur

Durant l'exécution de cette fonction ,l'appelleur est équivalent au schéma synoptique vu auparavant et qui décrit son fonctionnement pendant la phase de traitement du numéro introduit à l'aide du clavier-chiffre.

2/Ecriture du programme en EPROM

La repetition du numéro est réalisée à l'aide du programme DR (demande de répétition)qui comprend 12 instructions à partir de l'adresse 24.

Adresse	PROGRAMME	E _{EPROM}							
		D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
24	RS,DR	0	1	0	1	1	0	0	1
25	AF RZCRE	1	0	1	1	1	0	1	1
26	AF RZCA	1	1	1	0	0	0	1	1
27	AF READ	1	0	0	0	1	0	1	1
28	AF LCD	1	1	1	1	0	0	1	1
29	AF DOWN	1	0	0	1	0	0	1	1
30	AF DOWN	1	0	0	1	0	0	1	1
31	AF ECD	1	0	1	0	0	1	1	0
32	AF PLUSCA	1	1	0	0	1	0	1	1
33	AF LCD	1	1	1	1	0	0	1	1
34	RS, D≠0,31	0	0	0	1	1	1	1	1
35	AF CRE	1	0	1	1	0	0	0	0

3/Explication du programme

Lorsqu'on appuie sur la touche DR,le registre RI est chargé par l'adresse de la première instruction du programme DR qui apparait en sortie du registre à l'arrivée de H.

En libérant la touche DR ,L'EPROM est sélectionnée .Le registre RI affiche l'adresse 24 (début du programme DR).

Adresse 24 :-Instruction RS,DR (saut à l'adresse 25 après entendre de la tonalité d'invitation à appeler .

Le bit $D_7 = 0$:Le selecteur SLC est sélectionné.

Le bit $D_6 = 1$:Le saut à l'adresse de rupture est un saut incoditionnel l'adresse de rupture est écrite sur les bits D_5 à D_0 équivalente à 25 en décimal.

Les bits $D_1 D_0 = 01$:Le saut à cette adresse est effectué lorsqu'on appuie sur une touche spécifique après avoir entendu la tonalité .Cette touche déclenche donc l'exécution de la suite du programme .

Adresse 25 :-Instruction AF RZCRE (deselection du circuit de conversation).

L'exécution de cette instruction (déjà vu auparavant) a pour effet de couper l'alimentation du circuit de conversation . On évite ainsi d'entendre les tocs désagréables dûs aux surtensions qui apparaissent lors du fonctionnement du relais 1

Le passage à l'instruction d'adresse 26 se fait à l'arrivée de l'impulsion d'horloge \bar{H} .

Adresse 26 :-Instruction AF RZCA (mise à zéro du compteur d'adresse CA .

L'entrée CLEAR du compteur CA est à l'état 0.Une impulsion d'horloge H met CA à zéro ,il affiche l'adresse du premier chiffre stocké dans la RAM.

L'impulsion d'horloge \bar{H} arrive après,ce que incrementera le registre RI ,on est à l'instruction d'adresse 27.

Adresse 27 :-Instruction AF READ (mettre la RAM en position de lecture).

L'entrée R/\bar{W} ,reliée à la bascule 0 ,est à l'état 1.Le mode lecture est sélectionné.La RAM affiche en sortie le premier chiffre écrit à l'adresse 0 .Une impulsion d'horloge \bar{H} arrive et fait incrementer le registre RI.

Adresse 28 :-Instruction AF LCD (chargement du compteur décompteur CD).

Cette instruction vue auparavant, exécute le chargement du compteur-décompteur CD par la valeur du premier chiffre present à la sortie de la RAM.

Le registre RI est incrementé par l'impulsion d'horloge \bar{H} . Il affiche l'adresse 29.

Adresse 29 :-Instruction AF DOWN (selection du mode de comptage).

Le décompteur est selectionné .Son entrée U/\bar{D} est à 0 . Il est en position de décomptage :Il va décompter à partir de la valeur du premier chiffre lorsque l'entrée ENABLE de CD est validé .

Le registre RI s'incremente à l'arrivée de l'impulsion \bar{H} .

Adresse 30 :-La même instruction AF DOWN se repete.

Adresse 31 :-Instruction AF ECD (validation du décompteur)

L'entrée ENABLE de CD est ramenée à l'état 0 .Le décompteur commence à décompter à l'arrivée de l'impulsion d'horloge H.

A chaque impulsion ,la sortie du compteur-décompteur est décrementé d'un bit à partir de la valeur du premier chiffre Arrivé à zéro ,la sortie CARRY ,qui était à 1 ,passe à 0. Ce qui incremente le registre RI .Le chiffre est émis sur la ligne téléphonique .

Adresse 32 :-Instruction AF PLUSCA (incrementer le compteur CA).

L'entrée ENABLE ($t\bar{T}$ et \bar{P}) du compteur CA est portée à l'état 1 :La fonction comptage est validée .La première impulsion d'horloge H qui arrive est comptée,ce qui incremente le compteur CA.Il affiche 1 en sortie ,le deuxième chiffre apparait à la sortie de la RAM .L'impulsion \bar{H} incremente le registre.

Adresse 33 :-Instruction AF LCD (chargement du compteur décompteur CD)

L'entrée LOAD est ramenée à 0 (du CD). Au front montant de l'impulsion H le deuxième chiffre est chargé dans le décompteuse. Puis arrive le front montant de l'impulsion inverse \bar{H} qui incremente le registre RI .

Adresse 34 :-Instruction RS , $D \neq 0$, 31 (saut à l'adresse 31 si $D \neq 0$ ($D=1$)).

Le selecteur SLC exécute un test de fin d emission du numéro .Sa sortie est dans ce cas égale à \bar{D} , elle est appliquée à l'entrée LOAD du registre RI.

Si $D = 1$, alors $\bar{D} = 0$, le chargement est validé .RI est chargé de l'adresse 31 .La boucle se repete .Le numéro n'est pas terminé .

Si $D = 0$, alors $\bar{D} = 1$, le chargement n'est pas validé .Le registre est incrementé .L'emission de tous les chiffres du numéro est exécutée.On arrive à l'adresse 35.

Adresse 35 :-Instruction AF CRE (validation du circuit de conversation)

$CRE = 0$, l'inverse $\overline{CRE} = 1$ est appliqué à la commande du relais R_2 qui se ferme :Le circuit de conversation est ainsi alimenté .

$CRE = 0$ est appliqué au relais R_1 qui s'ouvre alors et restera ainsi tant que $CRE = 0$ (durée de la conversation).

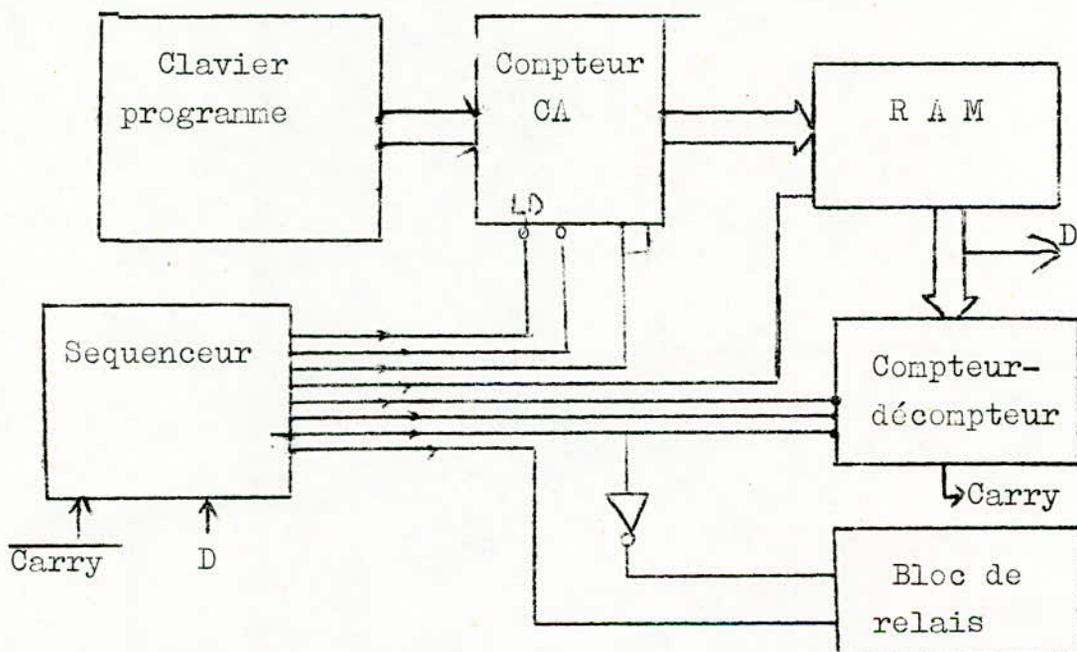
$D_1 D_0 = 00$.Le système s'arrête à cettétat .C'est la fin du programme .

CHAPITRE VII : FORMATION D'UN NUMERO MEMORISE

Soit à réaliser l'appel d'un abonné dont le numéro correspondant est stocké déjà dans la RAM. Pour ce faire, on appuie sur la touche DAP (demande d'appel par programme) qui déclenche ainsi l'exécution du programme DAP.

1/Schéma équivalent de l'appelleur

Durant l'exécution de cette fonction, l'appelleur est équivalent au schéma suivant :



2/Ecriture du programme en EPROM

Le programme DAP comprend 12 instructions écrites à partir de l'adresse 36

A dresse	Programme DAP	Contenu de L'ePROM
		$D_7 D_6 D_5 D_4 \bar{D}_3 D_2 D_1 D_0$
36	RS, DAP	0 1 1 0 0 1 0 1
37	AF RZCRE	1 0 1 1 1 0 1 1
38	AF LCA	1 1 0 1 0 0 1 1
39	AF READ	1 0 0 0 1 0 1 1

40	AF LCD	1 1 1 1 0 0 1 1
41	AF DOWN	1 0 0 1 0 0 1 1
42	AF DOWN	1 0 0 1 0 0 1 1
43	AF ECD	1 0 1 0 0 1 1 0
44	AF PLUSCA	1 1 0 0 1 0 1 1
45	AF LCD	1 1 1 1 0 0 1 1
46	RS, D \neq 0, 43	0 0 1 0 1 0 1 1
47	AF CRE	1 0 1 1 0 0 0 0

3/Explication du programme

L'exécution de ce programme zest commandée par la touche DAP qui fait charger le registre RI par l'adresse 36 (adresse de la première instruction du programme).

Adresse 36:-Instruction RS, DAP (saut inconditionnel).

Le bit $D_7 = 0$:Le selecteur SLC est validé.

Le bit $D_6 = 1$:Le selecteur exécute un saut inconditionnel à l'adresse écrite sur les bits D_5 à D_0 c'est l'adresse 37.

Les bits $D_1 D_0 = 01$:Le aut à l'adresse 37 est exécuté lorsque on appuie sur la touche du numéro correspondant du clavier-programme après avoir entendu la tonalité d'invitation à numéroter.

Adresse 37 :-Instruction AF RZCRE (deselection du circuit de conversation).

Le relais R_2 est ouvert. Le téléphone n'est plus alimenté puis arrive une impulsion \bar{H} ($D_1 D_0 = 11$) qui fait incrementer le registre RI.

Adresse 38 :-Instruction AF LCA (chargement du CA).

L'entrée LOAD de CA est ramenée à l'état 0. Aux entrées E_4, E_5, E_6, E_7 du compteur CA est affiché la valeur de la touche pressée du clavier-programme.

A l'arrivée de l'impulsion \bar{H} , le compteur affiche cette valeur en sortie : C'est l'adresse du premier chiffre du numéro mémorisé .

Adresse 39 :-Instruction AF READ (mettre la RAM en mode de lecture).

A la sortie de la RAM est ainsi disponible le premier chiffre du numéro .

Le registre RI est incrémenté par l'impulsion H.

Adresse 40 :-Instruction AF LCD (chargement du compteur décompteur CD .Le compteur -décompteur CD est chargé par la valeur du premier chiffre disponible en sortie de la RAM.

Le registre RI est incrémenté par l'impulsion H.

Adresse 41 :-Instruction AF DOWN (selection de la fonction décomptage). Cette instruction , déjà vue , met le compteur décompteur CD en mode décomptage , elle est répétée à l'adresse 42 .

Adresse 43 :-Instruction AF ECD (validation du décompteur) L'entrée ENABLE de CD est à 0 . A l'arrivée de l'impulsion H commence le décomptage à partir de la valeur chargée c'est à dire le premier chiffre . Ainsi le chiffre est émis sous forme d'impulsions jusqu'au décomptage du 0 , ce qui fait incrémenter le registre RI par l'impulsion inverse \bar{CARRY} . Le décomptage est arrêté . Le chiffre est envoyé sur la ligne ($D_1 D_0 \equiv 10$) .

Adresse 44 :-Instruction AF PLUSCA (incrémenter CA) .

Le compteur CA s'incrémente . Le deuxième chiffre du numéro est disponible à la sortie de la RAM . Le registre s'incrémente à l'arrivée de l'impulsion H ($D_1 D_0 = 11$) .

Adresse 45 :-Instruction AF LCD (chargement du décompteur CD)

Le décompteur est chargé par la valeur du deuxième chiffre à l'arrivée de l'impulsion H le registre s'incrémente à l'arrivée de l'impulsion H ($D_1 D_0 = 11$) .

Adresse 46 :-INSTRUCTION RS, $D \neq 0$,43 (saut à l'adresse 43 si $D \neq 0$)

Durant cette instruction est exécuté un test sur la valeur du chiffre present à la sortie de la RAM. Le selecteur SLC est validé (le bit $D_7 = 0$).

Si $D \neq 0$:Le numéro n'est pas terminé .Le registre est chargé par l'adresse 43 et la boucle reconnce.

Si $D=0$:Le numéro est terniné .Tous les chiffres sont émis. Le registre s'incremente et affiche l'adresse 47.

Adresse 47 :-Instruction AF CRE (validation du circuit de conversation).

Le relais R_2 se ferme ,le circuit de conversation est alimenté.L'écoute est déclenchée.

Les bits $D_1 D_0 = 00$:Le système s'arrête à cet état durant toute la conversation .

C O N C L U S I O N

Nous terminons notre étude en exposant les performances apportées par ce système tout en précisant que l'évolution technologique qui a permis ces performances est loin d'être terminée .L'appelleur automatique que nous venons de concevoir est caractérisé par les avantages suivants :

- Composition rapide , fiable et aisée du numéro par l'abonné
- Réduction du temps d'établissement des communications
- Diminution du taux d'erreurs

Ceci se traduit donc par une plus grande disponibilité dans le réseau téléphonique .L'intérêt majeur de l'appelleur apparaît très nettement là où les appels téléphoniques sont nombreux et souvent répétés comme c'est le cas dans les services commerciaux et administratifs .En effet le temps nécessaire pour l'abonné de faire un appel vers le central et composer le numéro avec un poste à cadran est en moyenne de 11 s , par contre avec le poste à clavier muni de l'appelleur est de l'ordre de 6,2 s .

Du point de vue pratique ,l'appelleur a été conçu avec des circuits logiques TTL ;l'évolution des technologies CMOS p permet de réaliser des circuits ayant une consommation extrêmement faible .

Toutefois , ce travail nous a été très bénéfique ,il nous a permis de nous familiariser avec les systèmes micro-programmés et de comprendre les principes de communication téléphonique.

BIBLIOGRAPHIE

-DE LA LOGIQUE CABLEE AUX MICROPROCESSEURS Tome III et IV

J.M.BERNARD , J.HUGON ,R.LECORVAC
(Editions eyrolles)

-THE TTL DATA BOOK

{Texas Instruments)

-MEMORY HANDBOOK

(Intel)

-CIRCUITS INTEGRES ET TECHNIQUES NUMERIQUES

R.DELSOL

(Editions Cepadues)