

200

ECOLE NATIONALE POLYTECHNIQUE

DEPARTEMENT : ELECTRONIQUE

PROJET DE FIN D'ETUDES

SUJET

ETUDE ET REALISATION
D'UNE HORLOGE PROGRAMMABLE
A BASE DE CIRCUITS LOGIQUES
TTL

Proposé par :

M^{lle} A. MOUSSAOUI

Etudié par : S. TALBI

F. OUCHENE

Dirigé par :

M^{lle} A. MOUSSAOUI



PROMOTION : JUIN 84



DEDICACES.

- A Mes parents pour m'avoir permis d'être ce que je suis
- A mes frères et soeurs.
- A mes amis (es).

S. TALBI

- A tout ce que j'ai de plus cher : mes parents.
- A mes frères et soeurs.
- A mes Amis (es)

F. oucheñe

Remerciements

Nous tenons à remercier vivement Melle Aïcha
MOUSSAOUI pour l'aide qu'elle a bien voulu
nous donner durant toute l'étude du projet
Nous exprimons aussi toute notre reconnaissance
à Messieurs DELLYS FARID et SEBA ALI qui
n'ont pas ménagé leurs efforts pour
contribuer à la réalisation de notre projet
Nous ne manquons pas d'exprimer aussi
toute notre gratitude à tous les professeurs
qui ont contribué à notre formation.
Que tous ceux qui nous ont aidé trouvent ici
nos sincères remerciements.

TABLE DES TABLEAUX

numéro de tableau	Nomenclature
2	table de comptage d'un compteur binaire asynchrone
4	table de vérité des bascules RS et JK.
6	tableau de valeurs des entrées de bascule JK pour la réalisation d'un compteur synchrone modulo 10.
7	diagrammes de Karnaugh " " "
9a.	table de comptage pour la conception d'un décodeur binaire / décimal
9b.	diagrammes de Karnaugh " " "
11c.	table de vérité des segments à allumer pour représenter les chiffres de 0 à 9
17a.	tableau de fonctionnement du SN7490
27b.	" " " " SN7442
30b	table de vérité du SN7420

TABLE DES FIGURES. (I)

Numéro de La figure	Nomenclature.
1	schéma de principe d'un compteur asynchrone.
3	chronogramme d'un compteur " "
5	exemple de compteur binaire synchrone
8	schéma du compteur synchrone modulo 10.
9 c	schéma de câblage du décodeur binaire décimal
10 a	paramètres d'utilisation d'une LED.
10 b.	Commande de LED par circuits TTL.
11 a	aspect d'un afficheur 7 segments.
11 b	schéma de câblage des LED dans un affichage d'anodes communes et cathodes communes.
12.	comparaison vitesse - consommation des circuits logiques
13.	schéma synoptique de l'horloge
14.	schéma de l'oscillateur à quartz.
15.	schéma interne du SN 7404

TABLE DES FIGURES (II)

NUMERO de la figure	NOM ENCLATURE
16 a	schéma de bloc du SN 7490 monté en diviseur par 10
16 b	schéma interne du SN 7490 " "
17 b.	chronogramme du SN 7490.
18.	schéma de l'étage diviseur de fréquence
19	branchement du SN 7490 en diviseur par 10
20	" " " " par 6
21	schéma du compteur heure
22	brochage du SN 7400
23	Liaisons entre le décodeur et l'afficheur
24 a	schéma interne du SN 7447
24. b	schémalogique du SN 7447
25	brochage des afficheurs
26.	Compteur - décodeur - afficheur et mise à l'heure
27 a.	schéma de brochage du SN 7442
27 c.	schémalogique du SN 7442

TABLE DES FIGURES (III)

Numéro de la figure	Nomenclature.
28	principe d'un contacteur à 10 positions
29	Schéma exemple du module minute.
30 a.	brochage du SN 7420
31	schéma de la programmation
32.	Schéma de L'alimentation
33.a	les tubes Nixies
33.b	Liaisons des diodes et des tubes Nixies par des transistors.

Tableau de nomenclature des circuits intégrés.

N° du CI	Type du CI	fonction du CI
1	SN 7404	Amplificateur de l'oscillateur à quartz
2	SN 7480	1 ^{er} diviseur de fréquence par 10
3	SN 7490	2 ^{ème} " " " " " "
4	SN 7490	3 ^{ème} " " " " " "
5	SN 7490	4 ^{ème} " " " " " "
6	SN 7490	5 ^{ème} " " " " " "
7	SN 7490	6 ^{ème} " " " " " "
8	SN 7490	Compteur des secondes (S)
9	SN 7490	Compteur des dizaines secondes (DS)
10	SN 7490	Compteur des minutes (M)
11	SN 7490	" " " " dizaines minutes (DM)
12	SN 7490	" " " " heures (H)
13	SN 7480	" " " " dizaines heures (DH)
14	SN 7442	Décodeur des Sorties du Compteur DH
15	SN 7442	Décodeur " " " " " H
16	SN 7442	" " " " " " " DM
17	SN 7442	" " " " " " " minutes
18	SN 7400	Circuit de mise à zéro du Compteur (S)
19	SN 7400	Circuit de mise à la minute
20	SN 7400	Circuit de mise à zéro du Compteur (M)
21	SN 7400	" " de mise à l'heure
22	SN 7400	" " de mise à zéro du Compteur (H)

PLAN DE L'ÉTUDE.

- I. INTRODUCTION
- II. Étude théorique des différents constituants de l'horloge.
 1. L'oscillateur à quartz.
 2. Le diviseur de fréquence
 3. Le compteur
 4. Le décodeur
 5. L'afficheur
- III. choix des circuits intégrés
- IV. Description du schéma synoptique de l'horloge
- V. Réalisation pratique.
 1. L'oscillateur à quartz.
 2. Le diviseur de fréquence
 3. Le dispositif de comptage
 4. La mise à l'heure.
 5. Le dispositif de décodage
 6. Le dispositif d'affichage.
- VI. La programmation.
- VII. L'alimentation
- VIII. ANNEXE
 1. Méthode utilisant le 7MS 3874 NL

2. Les différents types d'afficheurs.

a. Le tube Nixie's

b. Les cristaux liquides

IX Conclusion.

I. INTRODUCTION

Dans beaucoup de domaines, la connaissance du temps s'avère indispensable.

Pour un nombre d'équipements, celle-ci constitue un paramètre essentiel.

L'horloge est une machine qui sert à marquer et à sonner les heures. On étend cette appellation à tout procédé qui permet de partager la journée en un nombre de parties égales.

Il y eut tout d'abord les horloges de faible précision dont l'horloge hydraulique, l'horloge de mer, l'horloge mécanique qui ont cédé la place aux horloges nouvelles de très haute précision.

Ces horloges doivent surtout leur nouveauté à l'invention d'autres dispositifs oscillants que le pendule libre ou le balancier circulaire. Aux oscillations de ceux-ci on a substitué aux vibrations isochrones du diapason, celles du cristal à quartz.

De grands progrès ont été réalisés ces dernières années dans le domaine de l'horlogerie.

électronique, au point de créer une forte concurrence à l'horlogerie mécanique conventionnelle. voire même la dépasser quant au prix de revient, à la précision,

et à la fiabilité. Je ne pense pas oublier l'attrait²
esthétique incontestable que constitue la lecture
directe par affichage lumineux.

Le but de notre étude est donc d'avoir une
horloge programmable, c'est à dire qui nous
permet en dehors de la possibilité de voir
s'afficher l'heure par voyants lumineux ;
d'obtenir une alarme à un temps désiré
Il ne fait pas de doute que l'événement de
l'horloge digitale de part sa précision a
éclipsé les horloges dites classiques.

En effet sa précision et sa faculté d'utilisation
dans le domaine de haute technicité

(Aviation ; marine, informatique)

et le domaine sportif a considérablement
augmenté les demandes de celle-ci sur
le marché.

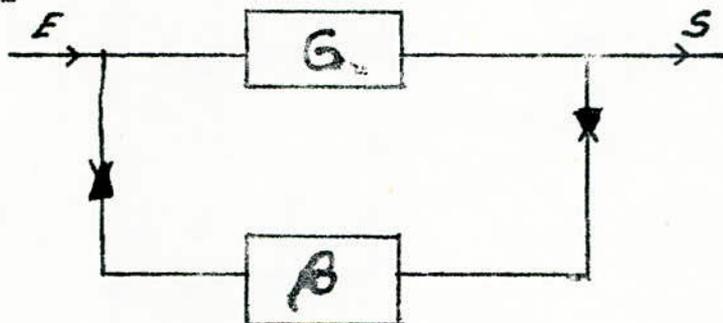
II. ETUDE THEORIQUE DES DIFFERENTS CONSTITUANTS DE L'HORLOGE.

1. L'oscillateur à Quartz

Les multivibrateurs astables ne procurent qu'un signal de médiocre stabilité; suffisant toutefois pour certains usages. Mais il est des cas où une grande précision et une parfaite stabilité de la fréquence du signal (l'horloge) sont indispensables. Il faudra alors avoir recours à l'emploi d'oscillateurs pilotés par quartz. Ces oscillateurs peuvent souvent être constitués par des multivibrateurs dont l'un ou même les deux (2) Condensateurs de réaction sont remplacés par des Quartz.

Comme tout oscillateur, celui à Quartz dont la figure (a) reproduit le synoptique de principe doit satisfaire la condition d'oscillation :

$$BG \gg 1$$



B étant le facteur de réaction de la boucle et G le gain de l'amplificateur mis en œuvre. Le déphasage total de la boucle doit être nul ou plus exactement égal à 360° .

Normalement l'amplificateur introduit un déphasage de π ; celui-ci doit être compensé par un déphasage de π introduit par la boucle de rétroaction. On a bien dans l'ensemble de la boucle

amplificateur retroaction $2\pi = 360^\circ$

L'etude et la realisation des oscillateurs a quartz de tres haute precision necessitent de telles precautions qui ils ne peuvent etre le fait que de specialistes.

Par contre, on peut, sans precautions particulieres, obtenir a partir d'un quartz un signal l'horloge precis et stable. Par l'emploi d'un quartz thermostate on peut obtenir d'assez grandes stabilités. Pour cela il suffit d'enfermer l'ensemble du circuit dans une enceinte thermostatee.

La temperature a laquelle l'enceinte doit etre maintenue n'est pas quelconque; elle depend du type, de la taille du quartz utilise. Par exemple pour certains quartz; la stabilite se situe vers des temperatures de l'ordre de 25 a 30°C. tandis que pour d'autres une temperature de 45 a 50°C ou encore de 70 a 80°C est plus favorable.

L'un des parametres dont les variations sont susceptibles d'entraîner des glissements de frequence est la tension d'alimentation.

Il est donc recommande d'alimenter les oscillateurs a partir d'une source parfaitement filtre et soigneusement regulee.

2. Diviseur de frequence

un diviseur est un compteur d'un nombre d'impulsions incidentes. En effet si on provoque une impulsion en sortie du compteur a chaque fois que celui-ci a compte N impulsions a l'entree. Entre le nombre d'impulsions a l'entree et celui des impulsions de sortie; il existe un rapport N qui est le rapport de division. En particulier si les impulsions incidentes sont periodiques de frequence fent on realisera au moyen du compteur un diviseur de frequence tel que:

$$f_{\text{sort}} = \frac{f_{\text{ent}}}{N}$$

La sortie de l'oscillateur est envoyée vers le diviseur qui a pour rôle de fournir par divisions successives les fréquences 100 kHz ; 10 kHz..... 1 Hz à partir de la fréquence fixe de l'oscillateur 1 MHz. Cet étage diviseur est constitué de 6 circuits intégrés SN 7490 montés en compteurs asynchrones divisant chacun la fréquence du signal présent à son entrée par 10.

3. Les Compteurs

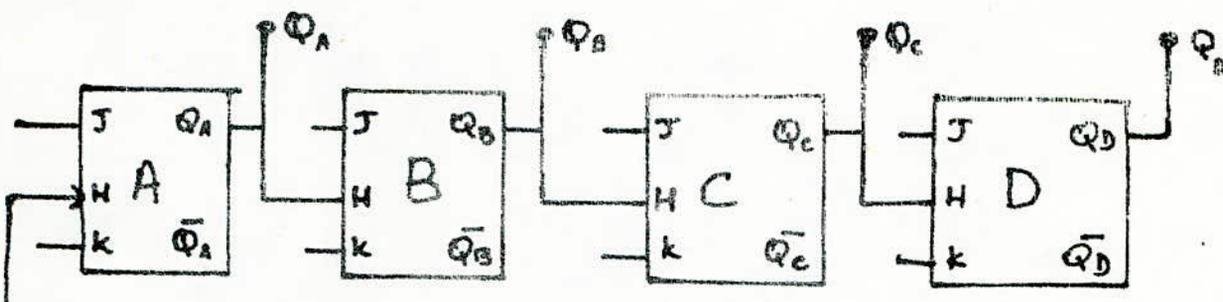
Les compteurs sont d'une très grande importance car en dehors de leur vocation "naturelle", ils ont de nombreuses applications : division de fréquence ; production de signaux de durée parfaitement étalonnée à partir de l'oscillateur à quartz du signal d'horloge ; introduction de retard de durée précise...

Les compteurs peuvent se diviser en quatre types principaux.

- Les compteurs asynchrones : dans lesquels les étages basculent en cascade.
- Les compteurs synchrones : dans lesquels tous les bistables qui constituent le compteur basculent simultanément en fonction des informations d'entrée au rythme du signal d'horloge.
- Les registres bouclés : registres à décalage circulaire
- Les compteurs en anneaux : constitués par une suite de ports NAND ou NOR.

Les compteurs asynchrones.

Dans ce type de compteur, l'impulsion d'avancement n'est envoyée qu'à la première bascule ; les autres bascules sont commandées à partir de signaux issus des bascules précédentes comme l'indique la figure (1).



impulsion h.

fig(1) : schéma de principe d'un compteur binaire asynchrone

fig 2 table de Comptage

Impulsion H	Q _A	Q _B	Q _C	Q _D
0	0	0	0	0
1	1	0	0	0
2	0	1	0	0
3	1	1	0	0
4	0	0	1	0
5	1	0	1	0
6	0	1	1	0
7	1	1	1	0
8	0	0	0	1
9	1	0	0	1
10	0	1	0	1
11	1	1	0	1
12	0	0	1	1
13	1	0	1	1
14	0	1	1	1
15	1	1	1	1
16	0	0	0	0

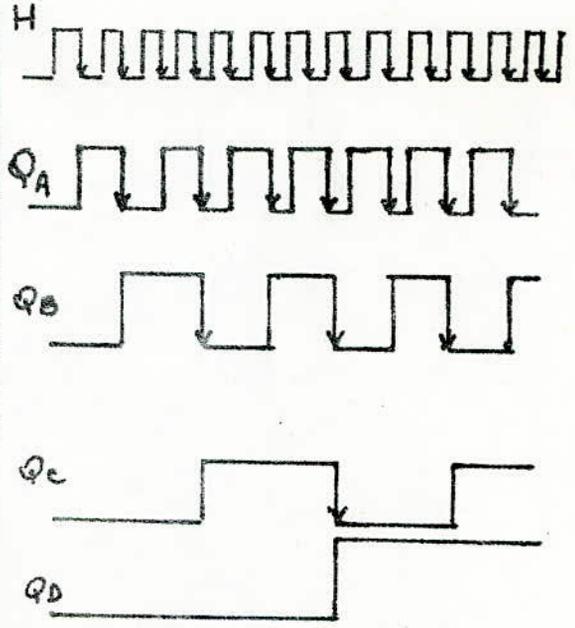


fig 3. Chronogramme

étudions ce compteur linéaire asynchrone.
 Les bascules A, B, C et D étant initialement à zéro,
 la 1^{re} impulsion fait passer la bascule A de 0 à 1
 les autres bascules restant à l'état 0.

A la 2^{ème} impulsion QA passe de 1 à 0 et par suite QB
 passe de 0 à 1 Qc et Qd étant toujours à 0 et
 ainsi de suite. Nous résumons cela par la table de
 vérité et le chronogramme de ce compteur. (fig 2 et 3).
 On utilise essentiellement des bascules JK qui sont un
 élément de division par 2. puisque le fait de ramener
 la sortie Q du bistable à son entrée K et sa sortie \bar{Q}
 à J le prédispose à basculer pour toute nouvelle
 impulsion se présentant à son entrée H.
 Un autre cas est possible U est de ramener les entrées
 J et K au niveau logique "1".
 on conçoit donc qu'en montant en cascade n bascules
 JK on obtient une échelle de comptage de module
 2^n .

Compteurs synchrones :

Pour de multiples raisons, les compteurs de types
 synchrones sont de plus en plus employés. Dans ces
 dispositifs les impulsions à compter se présentent simul-
 tanément sur les entrées de tous les bistables du
 compteur. Ainsi ceux de ces bistables qui doivent
 basculer pour un état donné du compteur le font
 simultanément pour ce type de compteur, la vitesse
 de comptage est améliorée par rap-
 port à celle d'un compteur asynchrone

E_n		E_{n+1}	
R	S	Q	Q'
0	0	Q_n	a
0	1	0	b
1	0	1	c
1	1	?	d

E_n		E_{n+1}	
J	K	Q	Q'
0	0	Q_n	a
0	1	0	b
1	0	1	c
1	1	$\overline{Q_n}$	e

fig 4: tables de verité des bascules RS et JK

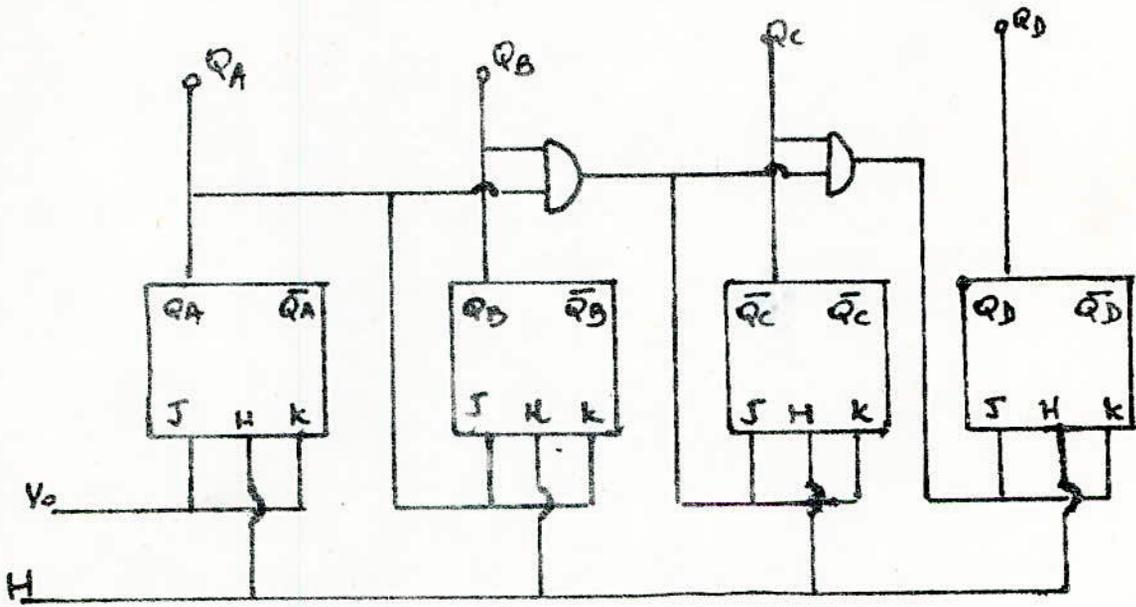


fig 5: exemple de compteur binaire synchrone.

de même module équipé des mêmes bistables.
 Les bistables le plus souvent employés pour la réalisation de Compteur Synchrones sont bascules RS et JK . Afin de clarifier ce qui va suivre nous reproduisons dans la figure 4 les tables de vérité de ces deux types de bistables en désignant chaque type de transition par des lettres a, b, c, d et e.
 Etudions le compteur binaire synchrone de la figure 5 : les deux configurations possibles pour chacune des bascules sont :

- $J = K = 0$ la bascule ne change pas d'état
- $J = K = 1$ la bascule change d'état.

Nous compterons les impulsions d'horloge 1, 2, 3... et pour chacune de ces impulsions d'entrée nous cherchons l'état des sorties Q_A, Q_B, Q_C et Q_D .
 Nous retrouvons le même chronogramme et la même table de comptage que ceux du compteur binaire asynchrone.

Compteur à base quelconque.

Pour compter dans toute base M de numération différente d'une puissance entière de 2, il est nécessaire d'utiliser un compteur binaire de base $2^n > M$ et de ramener à zéro prématurément tous les bistables du compteur pour la $M^{ème}$ impulsions de l'horloge.

La conception d'un compteur consiste à déterminer toutes les liaisons à effectuer entre les entrées et les sorties des bascules ou plus exactement les signaux à appliquer sur les entrées de ces bascules.

La méthode à suivre est la suivante :

1^{ère} étape - Définir le nombre de bascules nécessaires à la réalisation de ce compteur.

2^{ème} étape - Écrire le tableau des séquences successives des bascules A, B, C, D... constituant le compteur.

3^{ème} étape - Établir à partir des diagrammes de KARNAUGH les équations des variables d'entrée de chacune des bascules en fonction des sorties $Q_A, Q_B, Q_C, Q_D...$ de ces bascules. Pour simplifier l'écriture des équations nous remplacerons $Q_A, Q_B, Q_C, Q_D...$ par A, B, C, D...

4^{ème} étape - Réaliser le schéma de connexion des bascules en fonction des équations obtenues. Une vérification du fonctionnement est souhaitable.

exemple : Réalisation d'un compteur synchrone module 10 à partir de bascule JK.

1^{ère} étape : Pour compter de 0 à 9 il nous faut quatre bascules puisque :

$$2^3 = 8 < 10 \text{ et } 2^4 = 16 > 10$$

2^{ème} étape : Nous allons faire prendre à ce compteur les 10 premières configurations parmi les 16 correspondant à toute les combinaisons des 4 variables binaires A, B, C et D. Pour chacune de ces séquences donc pour chaque ligne de notre tableau nous portons dans les colonnes de droite les valeurs que doivent prendre JA et KA, JB, KB, JC, KC, JD et KD. au temps

pour que A, B, C et D prennent au temps $t+1$ les valeurs indiquées pour le temps $t+1$ (fig 6).

3^{ème} étape : on établit les diagrammes de KARNAUGH pour trouver l'équation simplifiée de chacune des variables d'entrée JA, KA, JB, KB... en fonction de A, B, C et D ce qui nous donne les tableaux de la fig 7.

4^{ème} étape : Après avoir trouvé l'expression de chacune des entrées des bascules A, B, C et D. on réalise le compteur (fig 8).

	A	B	C	D	JA	KA	JB	KB	JC	KC	JD	KD
0	0	0	0	0	1	0	0	0	0	0	0	0
1	1	0	0	0	0	1	0	0	0	0	0	0
2	0	1	0	0	1	0	1	0	1	0	0	0
3	1	1	0	0	0	1	0	0	0	0	0	0
4	0	0	1	0	0	0	1	0	0	0	0	0
5	1	0	1	0	0	0	1	0	0	0	0	0
6	0	1	1	0	1	0	0	1	0	0	0	0
7	1	1	1	0	0	1	0	1	0	1	0	0
8	1	0	0	1	0	1	0	0	0	0	1	0
9	1	0	0	0	0	1	0	0	0	0	0	1
10	0	1	0	1	0	0	0	0	0	0	0	0
11	1	1	0	1	0	0	0	0	0	0	0	0
12	0	0	1	1	0	0	0	0	0	0	0	0
13	1	0	1	1	0	0	0	0	0	0	0	0
14	0	1	1	1	0	0	0	0	0	0	0	0
15	1	1	1	1	0	0	0	0	0	0	0	0

fig 6. tableau des valeurs des entrées de bascules.

CD \ AB	00	01	11	10
00	1	1	0	1
01	1	0	0	1
11	0	0	0	0
10	0	0	0	0

$$JA = 1$$

CD \ AB	00	01	11	10
00	0	0	0	0
01	0	0	0	0
11	1	0	0	1
10	1	1	0	1

$$KA = 1$$

CD \ AB	00	01	11	10
00	0	0	0	0
01	0	0	0	0
11	0	0	0	0
10	1	0	0	1

$$JB = \overline{AD}$$

CD \ AB	00	01	11	10
00	0	0	0	0
01	0	0	0	0
11	1	0	0	1
10	0	0	0	0

$$KB = A$$

CD \ AB	00	01	10	11
00	0	0	0	0
01	0	0	0	0
11	1	0	0	0
10	0	0	0	0

$$JC = AB$$

CD \ AB	00	01	10	11
00	0	0	0	0
01	0	0	0	0
10	0	0	0	1
11	0	0	0	0

$$Kc = AB$$

CD \ AB	00	01	10	11
00	0	φ	φ	0
01	0	φ	φ	0
11	0	φ	φ	1
10	0	φ	φ	0

$J_D = ABC$

CD \ AB	00	01	10	11
00	φ	0	φ	φ
01	φ	φ	φ	φ
11	φ	φ	φ	φ
10	φ	1	φ	φ

$K_D = A$

fig 7: Diagrammes de KARNAUGH.

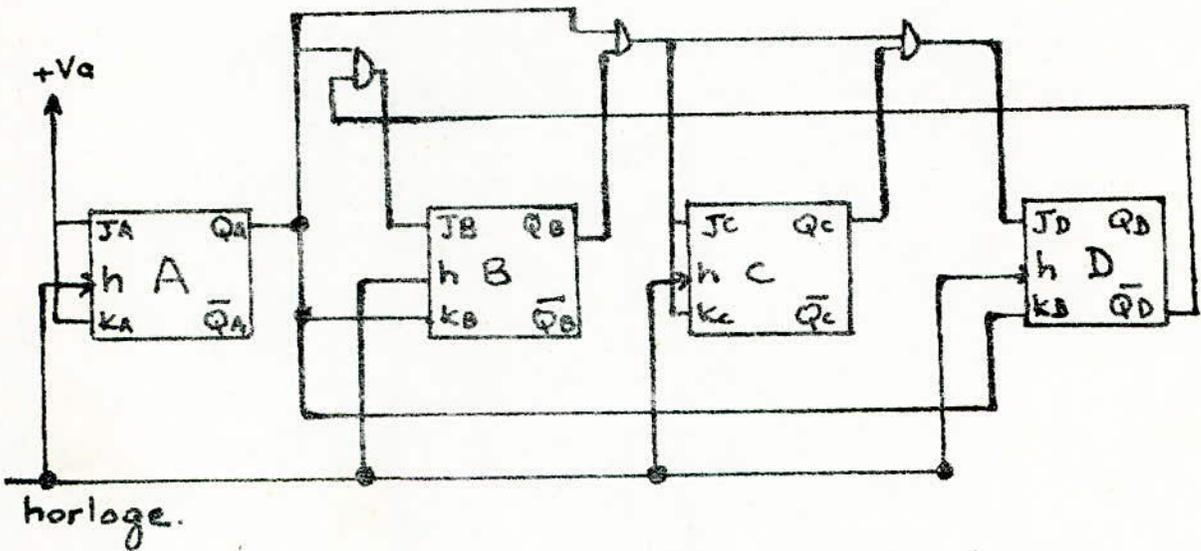


fig-8: Compteur Synchrones module 10.

4. Les Décodeurs

Le décodage est la traduction d'une information binaire parallèle à plusieurs bits en un signal électrique unique capable de commander l'illumination de l'un des chiffres d'un dispositif d'affichage c'est à dire :

- 1° décodage de l'information binaire parallèle
- 2° Amplification en tension pour l'affichage des tubes à gaz ou en courant pour les voyants à incandescence.

En examinant le tableau des états de n'importe quel compteur nous constatons que pour chaque pas (chiffre) les états du bitable du compteur constituent une combinaison unique.

Nous avons deux procédés de décodage

- Avec chaque combinaison entre les 1 dans une porte "ET" et les 0 dans une porte "NAND" pour obtenir un 1 en sortie. Méthode simple et directe mais peu économique.

- Méthode basée sur l'emploi des tables de KARNAUGH qui consiste à :

- 1° Etablir la table de KARNAUGH des différents états du Compteur considéré.
 - 2° Constituer avec chacun des états de ce compteur et les cases correspondantes à des états inutilisés le plus grand nombre de boucle possible.
 - 3° Eliminer les variables qui d'une case à l'autre des boucles changent de signe.
- Exemple : le décodeur DCB (voir fig. 7).

	D	C	B	A
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	0
8	1	0	0	0
9	1	0	0	1

fig. 9 a. table de Comptage

DC \ BA	00	01	11	10
00	0	4	ϕ	8
01	1	5	ϕ	9
11	3	7	ϕ	ϕ
10	2	6	ϕ	ϕ

Sorties décimales	entrées des portes de décode
0	A B C D
1	A B C D
2	A B C
3	A B C
4	A B C
5	A B C
6	A B C
7	A B C
8	A B
9	A B

fig. 9. b. table de KARNAUGH.

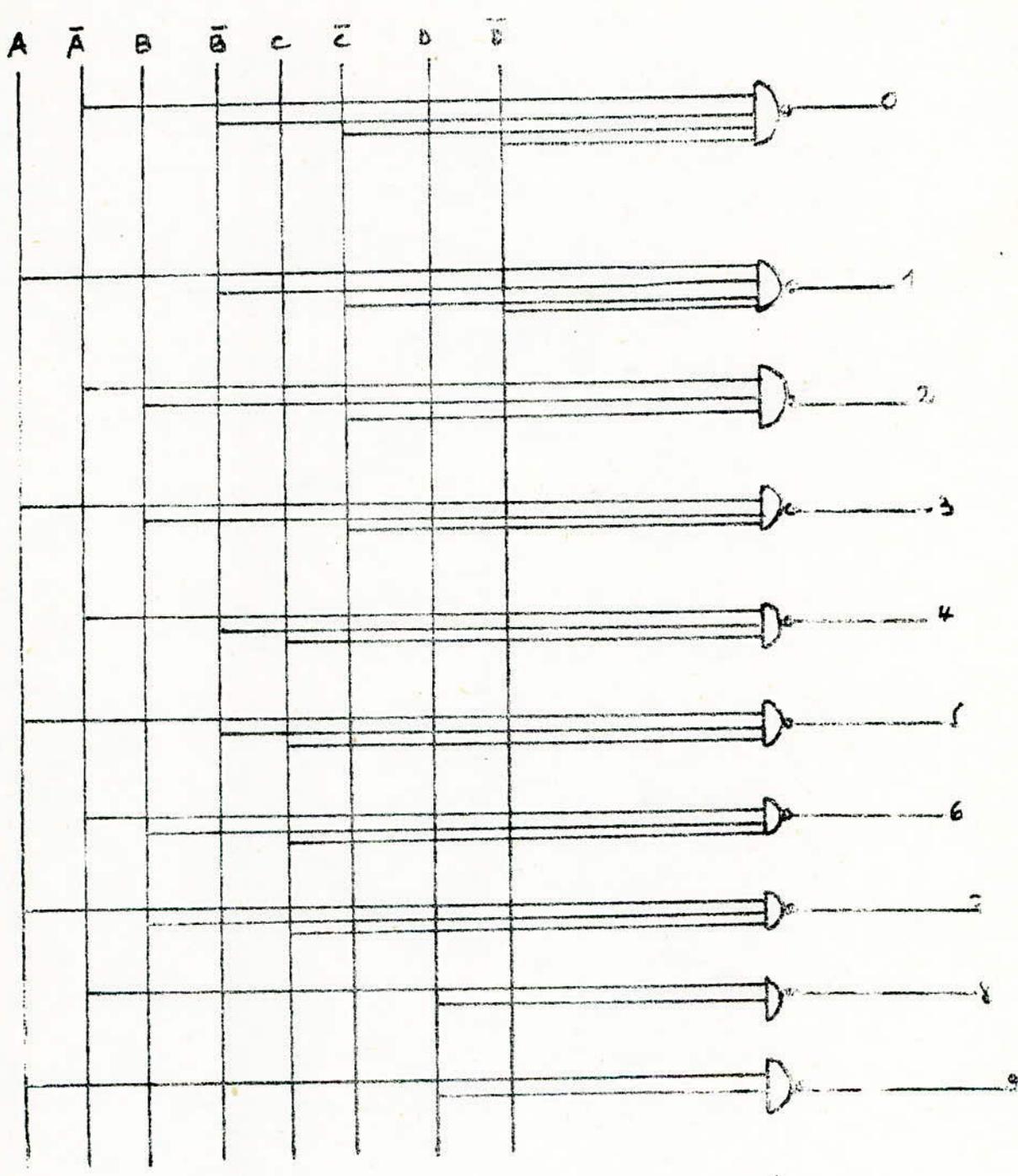


fig. 9. c. Cablage du décodeur binaire décimal

5. Les Afficheurs

Le contenu d'un compteur peut être affiché au moyen de divers dispositifs parmi lesquels on peut citer :

- Les tubes à électrodes multiples (Nixie).
- Afficheurs à cristaux liquides
- Afficheurs à diode électroluminescentes.

Si on compare les différents afficheurs on remarque que les tubes afficheurs à gaz nécessitent une tension élevée ; les voyants à incandescence ne sont guère fiables. Aussi serait-il souhaitable de disposer d'une source lumineuse alimentée en basse tension d'une fiabilité comparable à celle des circuits intégrés. On utilise pour cela le phénomène d'émission de lumière par une diode polarisée en direct.

Les diodes électroluminescentes

Une LED n'est autre qu'une diode qui émet de la lumière lorsqu'elle est traversée par un courant. La tension à ses bornes. Lorsqu'elle conduit (tension seuil) n'est pas de 0,6V comme dans une diode au silicium mais varie entre 1,5V et 3V selon la couleur de la diode. (tension inverse que peut supporter la diode 3 à 7V).

Le courant qui doit traverser une diode pour obtenir une luminosité normale dépend de la couleur de celle-ci.

Courant de fonctionnement

- Led rouges : 10mA
- Led vertes et jaunes 20mA
- Courant maximum 50mA
- Temps de réponse très court : 100 ns

Les afficheurs à LED.

Ces afficheurs sont un assemblage de 7 LED en forme de batonnets disposés de façon à former des chiffres. Pour ne pas avoir à sortir 14 fils de l'afficheur on utilise "des afficheurs à cathodes communes" où toutes les cathodes des Led sortent sur un point commun; ou "des afficheurs à anodes communes" où toutes les anodes des Led sortent sur un point commun (fig 9).

Un afficheur 7 segments en comporte généralement 8^e. Car de très nombreux afficheurs disposent d'un point decimal (DP).

fig 10a Parametre d'utilisation d'une LED

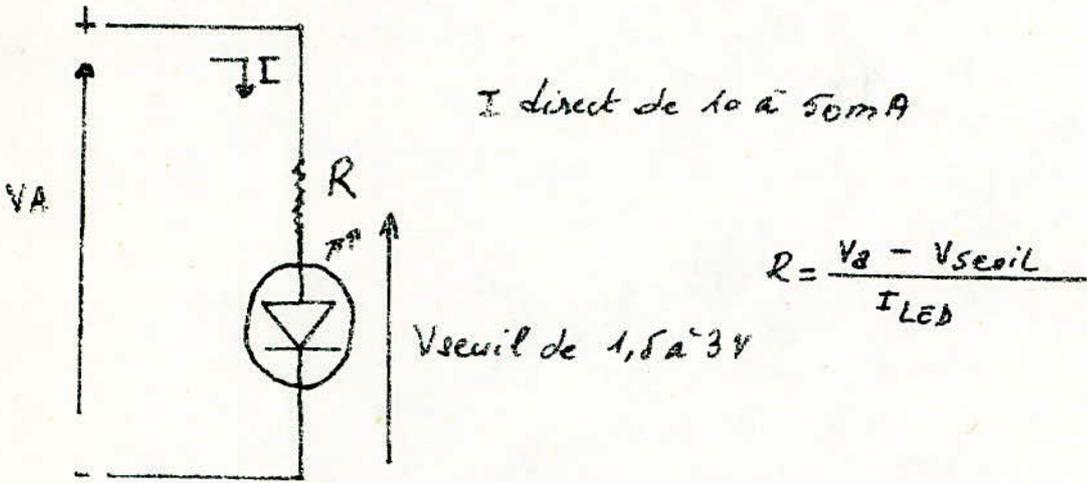


fig 10 b Commandes de LED par circuits TTL

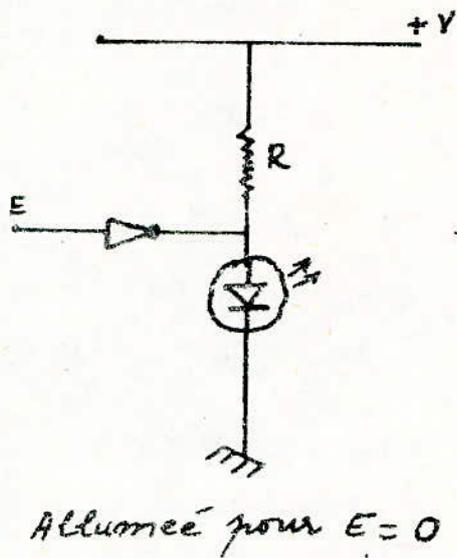
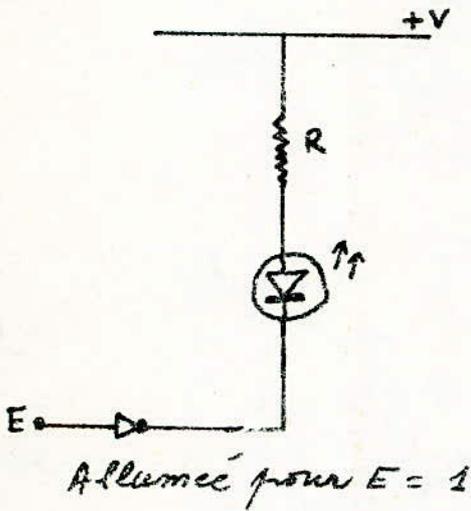
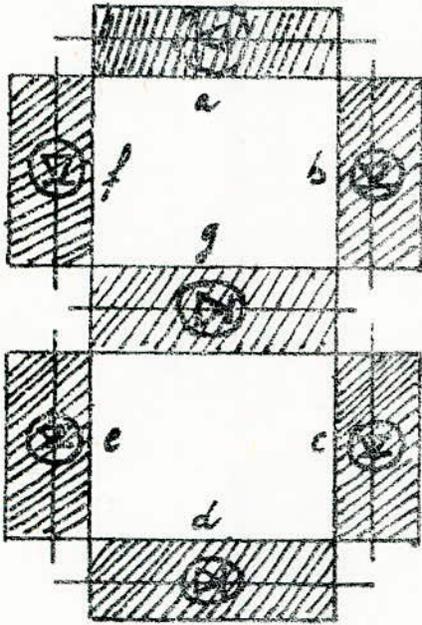


fig. 11 Aspect d'un afficheur 7 segments



Cablage de LED dans un afficheur à anodes communes et cathodes communes.

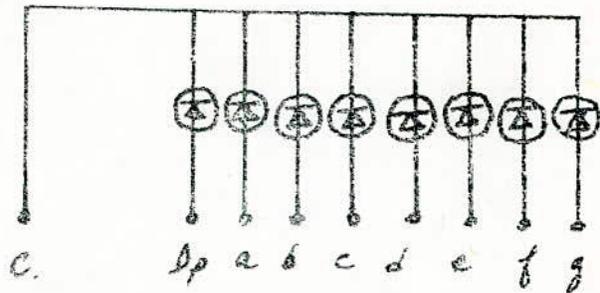
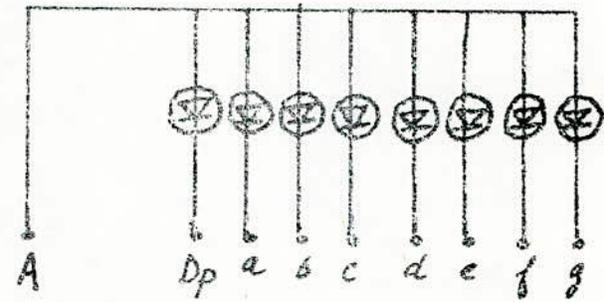


Table de vérité des segments à allumer pour représenter les chiffres de 0 à 9.

Chiffres	a	b	c	d	e	f	g
0	X	X	X	X	X	X	-
1	-	X	X	-	-	-	-
2	X	X	-	X	X	-	X
3	X	X	X	X	-	-	X
4	-	X	X	-	-	X	X
5	X	-	X	X	-	X	X
6	-	-	X	X	X	X	X
7	X	X	X	-	-	-	-
8	X	X	X	X	X	X	X
9	X	X	X	X	-	X	X

X: segment allumé

-: segment éteint

III CHOIX DES CIRCUITS INTEGRES

Le choix d'une famille technologique de circuits intégrés se fait en fonction de plusieurs critères et les principales caractéristiques qui influencent ce choix sont :

- La vitesse de fonctionnement
- La consommation en puissance
- L'immunité au bruit
- La gamme de température choisie
- Fiabilité de la technologie retenue
- L'entrées (Fan in) et la sortie (Fan out).

Mais il est difficile et rarement nécessaire de réaliser, pour un projet déterminé, les meilleures performances sur tous les points.

Nous allons pour cela voir brièvement les avantages et les inconvénients de chacune des familles logiques afin de choisir le meilleur compromis (fig 10).

1/ Système à résistance et transistor (RTL)

Ce système n'est plus guère utilisé (les transistors y jouent le rôle de régénération des signaux et de Complémentation) les inconvénients de ce système sont nombreux du fait :

- des interactions électriques entre les différentes entrées qui limitent le facteur d'entrée (entrées au fan-in)
- de la sensibilité aux parasites assez importante.

Il présente par contre l'avantage d'être peu onéreux.

2/ Système à diodes et transistor (DTL)

La présente diode isole les différentes entrées les unes des autres et le facteur d'entrée peut être important. L'immunité aux parasites est meilleure. Les faibles capacités font que le circuit est rapide. C'est par contre un circuit dont le prix est plus élevé.

3/ Système à transistor à couplage direct (DCTL)

Ce système utilise des transistors à liaisons directes

Collecteurs - bases. Il est intéressant par sa simplicité car il se limite aux deux éléments de base qui constituent le transistor et sa résistance de charge de collecteur. La fabrication en est facilitée mais la saturation des transistors augmente la consommation et réduit la rapidité.

4/ Système à transistors à Emetteurs Couplés (ECTC)

La résistance commune d'émetteur évite la saturation des transistors accroît la rapidité de fonctionnement et permet d'ajuster les seuils. L'écart entre les niveaux logiques "0" et "1" est très faible (0,7 pour les transistors au Si) ce qui rend le circuit très sensible aux parasites.

5/ Circuit intégrés à transistors MOS

La technologie MOS trouve son application dans l'intégration à haute densité (MSI et surtout LSI) pour deux raisons fondamentales:

- Constitution simple d'un transistor MOS et le faible volume qu'il occupe
- Faible puissance dissipée qui autorise une plus grande densité d'éléments par unité de surface.

6/ Système à transistor Multiples (TTL)

Le transistor d'entrée à émetteur multiples possède un faible temps de recouvrement qui réduit les temps de propagation. Grâce au montage en Cascade prévue en sortie, les impédances sont faibles et le facteur "forceance" est important.

Le système est assez rapide et peu sensible aux parasites. Sa consommation est importante. Une bonne fiabilité globale en fait un circuit intéressant et

recherche

Donc la technologie TTL se présente comme un très bon compromis. Elle présente de nombreux avantages:

- Gamme de circuits très étendue (plus de 200 fonctions).
- Vitesses élevées (temps de réponse \approx 10 à 30 ns)
- Consommation raisonnable (10 à 20 mW par porte)
- Produit robuste
- Bas prix

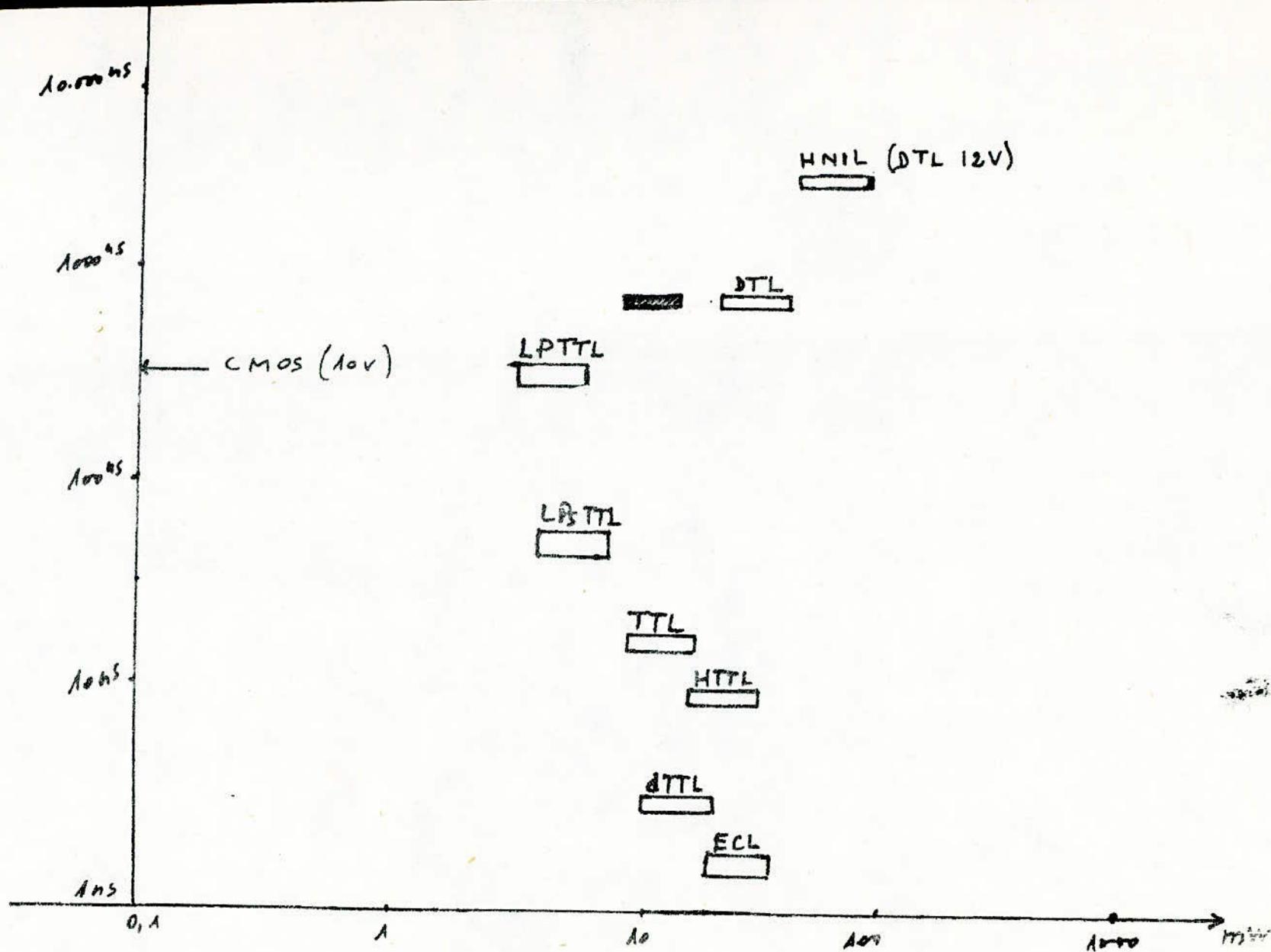


fig 12. Comparaison Interse par Consommation des circuits logique.

IV DESCRIPTION DU SCHEMA SYNOPTIQUE

Le Schéma Synoptique est représenté sur la figure 11 on distingue 5 parties principales :

- L'oscillateur
- Les diviseurs
- Les compteurs
- Les decodeurs
- Les afficheurs

Principe de fonctionnement de l'horloge.

Le circuit de l'oscillateur à quartz délivre un signal rectangulaire très stable de 1 MHz. Cette fréquence est divisée par 6 diviseurs de fréquence par 10 montés en cascades (SN 7490). A la sortie du dernier diviseur le signal recueilli à une fréquence de 1 Hz.

Celui-ci va d'une part vers le circuit de mise à l'heure et d'autre part vers le compteur (SN 7490). Dans le cas présent celui-ci est utilisé en compteur décimal. Les impulsions d'entrées ($f = 1 \text{ Hz}$) sont envoyées sur l'entrée du compteur.

La remise à zéro s'effectue en appliquant un niveau "1" aux broches 2 et 3 qui sont à la masse en temps normal pour permettre le comptage.

En sortie du compteur on trouve 4 sorties DCBA qui sont la traduction binaire des impulsions d'entrée. Elles-ci attaquent le décodeur driver sept segments (SN 7447).

La fonction est de decoder l'information binaire en vue d'alimenter dans le bon ordre, les 7 segments de l'afficheur. Celui-ci sera nécessairement à anode commune (reliées au positif). Les cathodes étant pilotées par des résistances.

L'ensemble est alimenté sous une tension régulée de 5V.

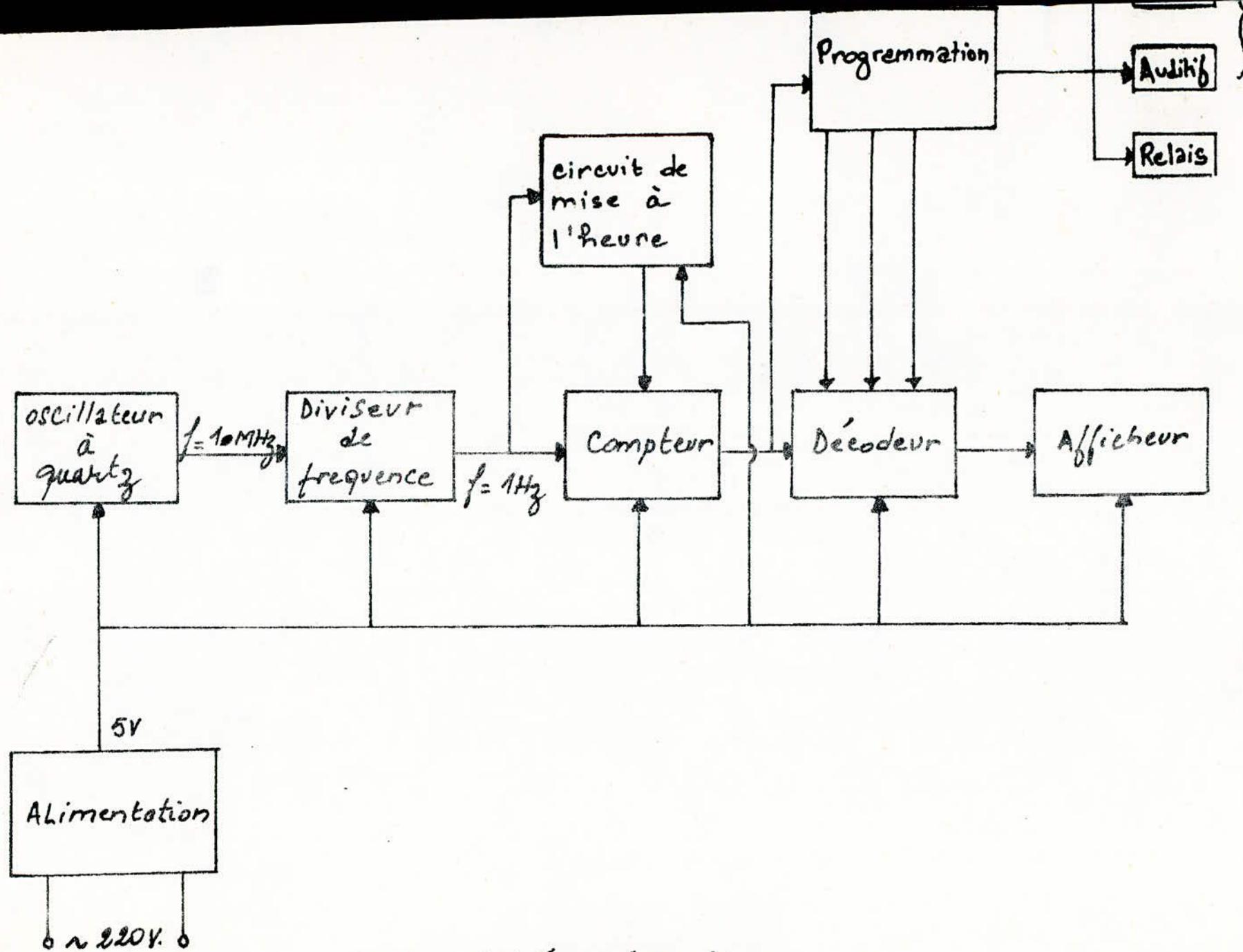


fig. 13. schéma synoptique

V. Realisation pratique.

1. L'oscillateur à Quartz

Lorsque nous travaillons avec des circuits logiques TTL il est nécessaire d'avoir besoin de signaux de fréquence bien établis. Nous avons donc pensé à une base de temps à quartz délivrant son signal de 1MHz pour piloter l'horloge électronique. La dérive en fréquence est de l'ordre de $300/s$. Soit une erreur de l'ordre de 0,0001% (fig 14). L'amplificateur est constitué de 2 étages inverseurs à base de circuits digitaux SN 7404 que l'on a transformé en amplificateurs linéaires en insérant une résistance entre l'entrée et la sortie.

Comme tout oscillateur ; la sortie est rebouclée sur l'entrée nous utilisons un quartz de précision de 1MHz qui a la propriété de vibrer à une fréquence propre. De ce fait les portes inverseuses sont forcées à osciller à la fréquence propre du quartz.

En outre un condensateur ajustable est également prévu en série avec le quartz pour assurer le réglage parfait de la fréquence.

Le signal est ensuite transmis à une porte inverseuse qui a pour rôle d'amplifier le signal avant de l'utiliser.

En sortie de l'oscillateur ; est prévue une capacité de 1nF qui a pour rôle de filtrer les harmoniques à la sortie de l'oscillateur (patte C). Nous disposons donc d'un signal stable de 1MHz, il suffit de le diviser par une cascade de 6 diviseurs par 10 (SN 7490) de façon à avoir un

signal de 1Hz.

Le schéma interne du circuit SN7404 est donné à la fig 15.

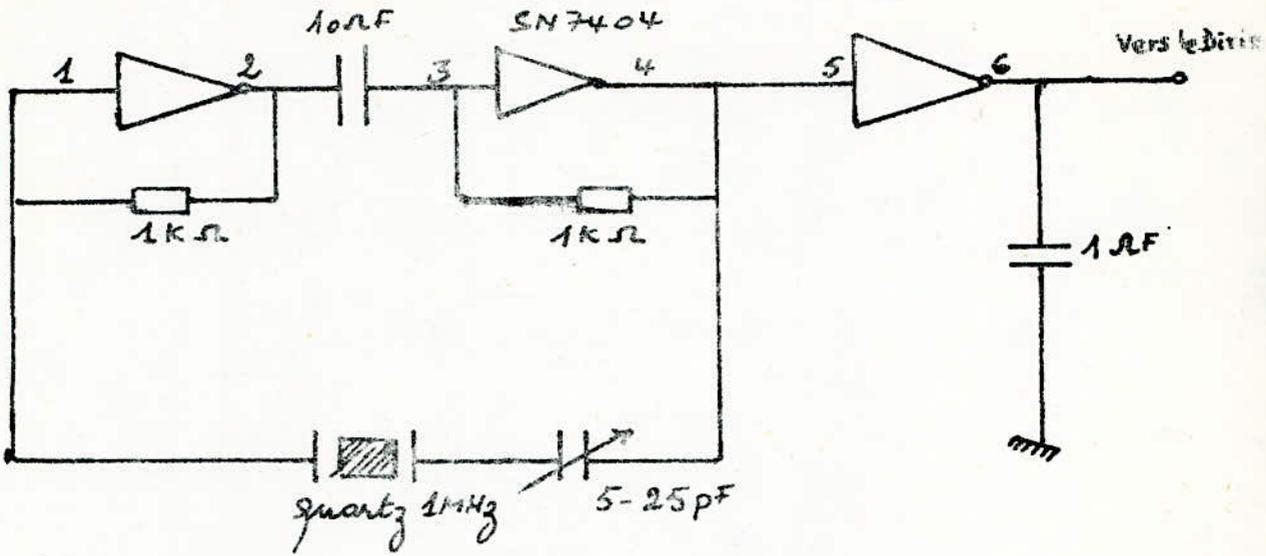


fig 14 : Schéma de l'oscillateur à quartz

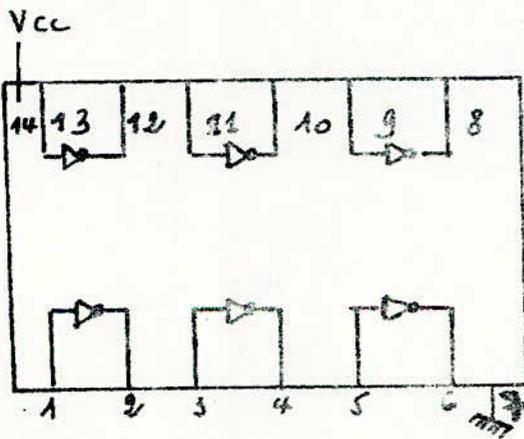


fig 15 : Schéma interne du SN7404

2. Le diviseur de fréquence

La division par 10 est réalisée grâce aux Compteurs SN 7490. Ce Compteur est un circuit complexe constitué de 4 bascules maître-esclave connectées en compteur asynchrone c'est un Compteur DCB à 10 positions. Il possède également une remise à zéro (pattes 2 et 3) qui outre sa fonction normale permet la modification de la séquence de comptage la fig 16 représente le schéma du bloc du SN 7490 monté en diviseur par 10 ainsi que son schéma interne

Le tableau de comptage et le Chronogramme du SN 7490 qui apparaissent à la fig 17 permettent de montrer le fonctionnement de ce Compteur. Nous recueillons donc après une 1^{re} division, un signal de fréquence 100 kHz au niveau du second Compteur ; le signal aura une fréquence de 10 kHz et ainsi de suite jusqu'au 6^{eme} Compteur où nous recueillons à la sortie 11 (bascule 3), le signal de fréquence 1 Hz (fig 18). Le signal va attaquer d'une part la partie Compteur et d'autre part l'étage de remise à l'heure. En outre, un condensateur de 47 nF. est également prévu aux bornes de chaque diviseur pour éliminer les signaux parasites.

fig 17 tableau de fonctionnement du SN 7490

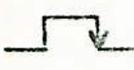
Broche 14	SORTIES				Positions decimales
	D	C	B	A	
	0	0	0	0	0
	0	0	0	1	1
	0	0	1	0	2
	0	0	1	1	3
	0	1	0	0	4
	0	1	0	1	5
	0	1	1	0	6
	0	1	1	1	7
	1	0	0	0	8
	1	0	0	1	9
	0	0	0	0	0

Diagramme d'état du SN 7490 (d'état)

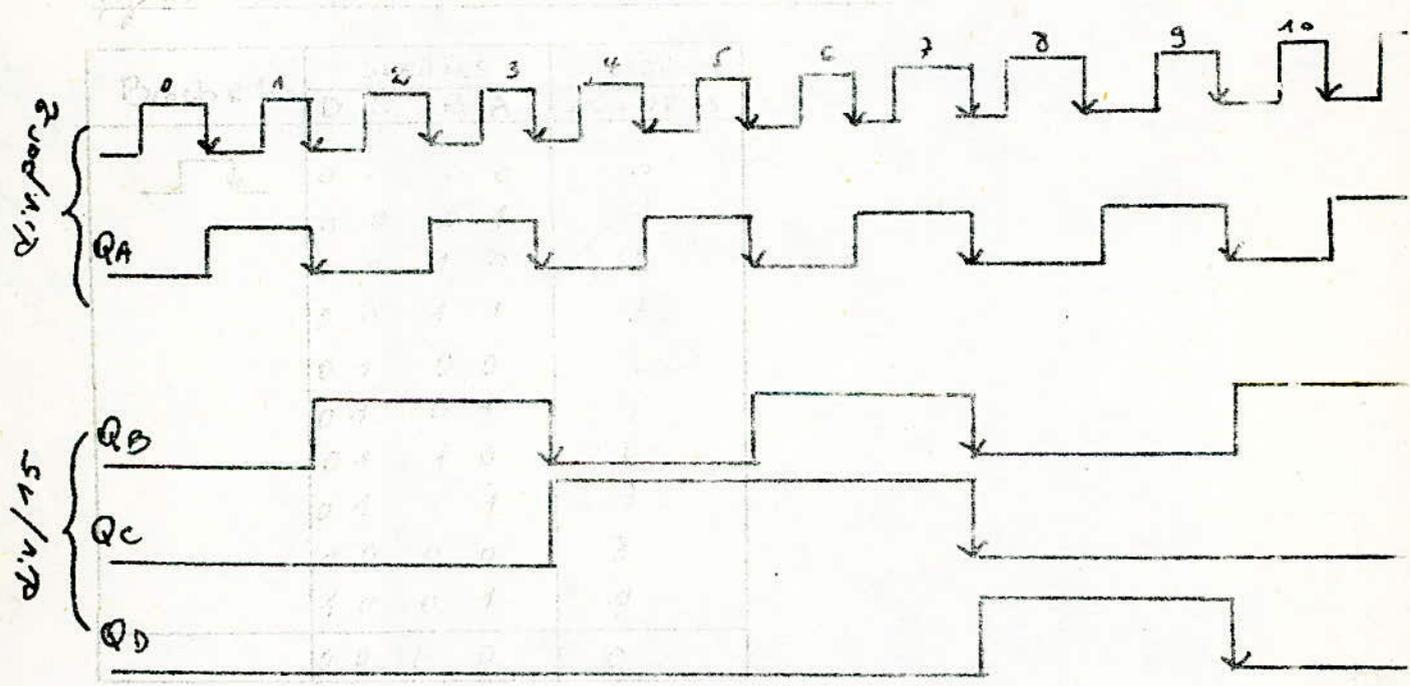


Diagramme d'état du SN 7490 (d'état)

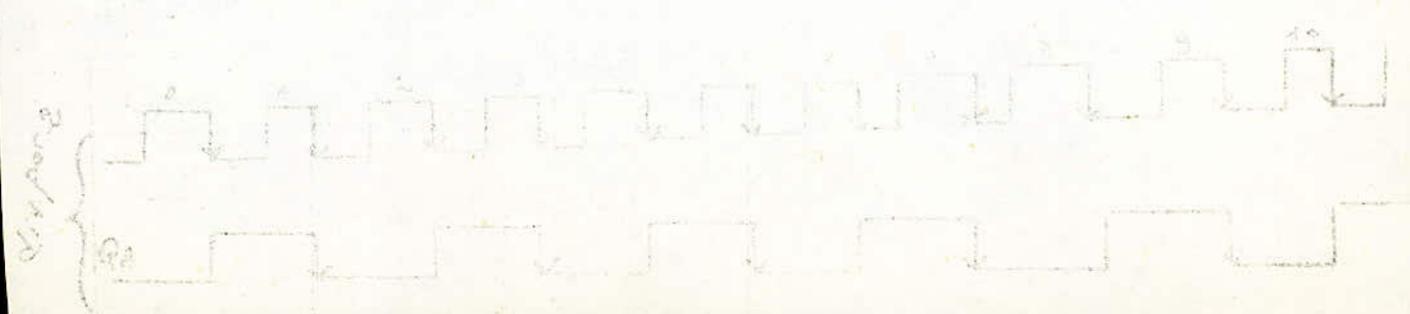
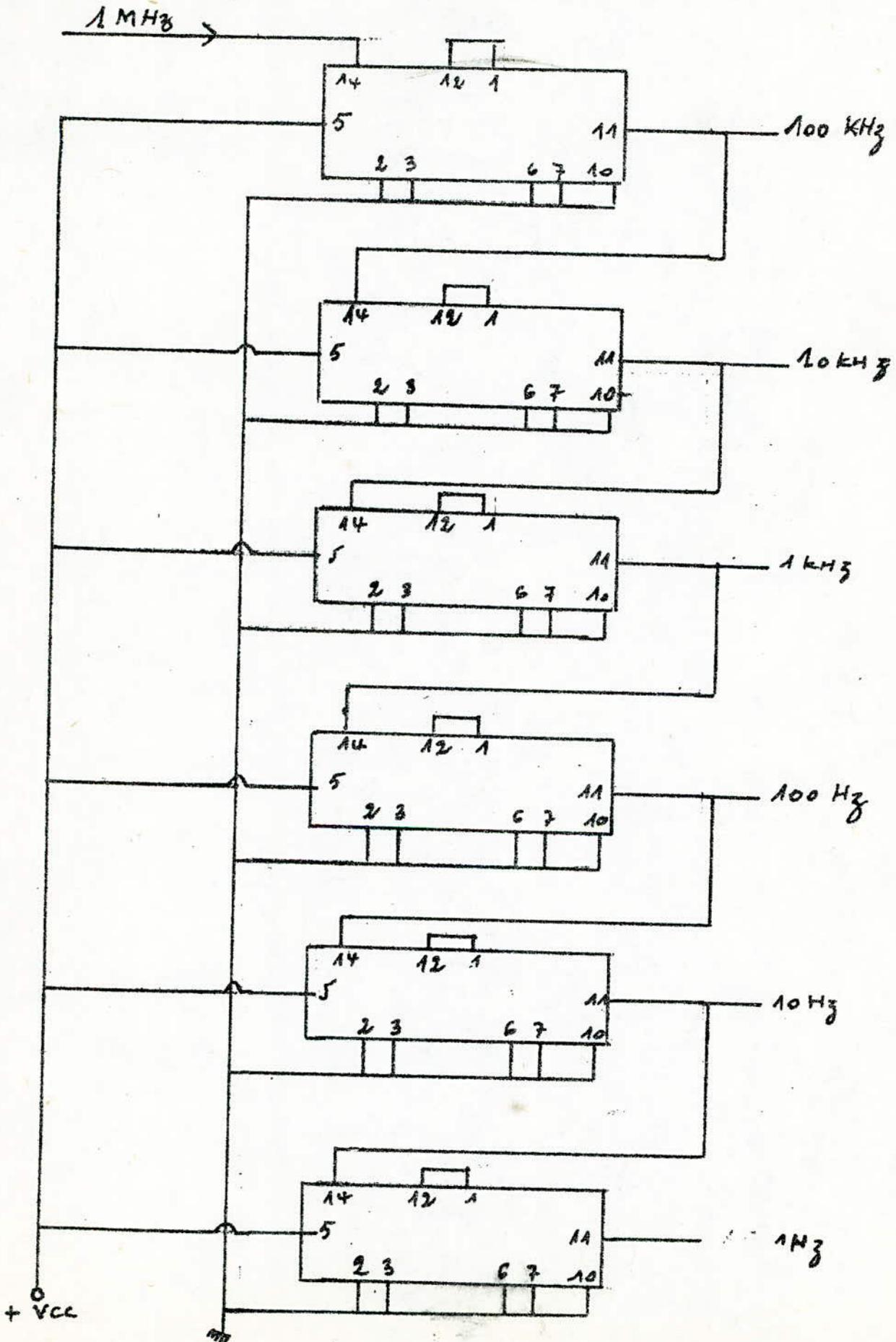


fig 18. Etage diviseur de fréquence



3 Le Compteur

Au niveau de la sortie 11 du dernier diviseur par 10 nous disposons donc d'impulsions de période 15 qui vont d'une part alimenter le LED qui s'allument et s'éteignent au rythme du défilement des secondes et témoignent du bon fonctionnement du comptage et d'autre part Commander le Compteur. Ce dernier est composé d'un compteur seconde, d'un compteur minute et d'un compteur heure.

Chacun d'eux possède 2 étages ; l'un pour les unités comptant de 0 à 9 et l'autre pour les dizaines comptant de 0 à 5 pour les secondes et les minutes et de 0 à 2 pour les heures.

Les compteurs dizaines seconde et minutes sont branchés en diviseur par 6 et le compteur dizaine heure en diviseur par 3.

2/ Branchement du SN 7490 en diviseur par 10.

(fig 19).

Le SN 7490 est un circuit comprenant 4 bascules maître-esclave dont la 1^{ère} qui constitue un diviseur par 2 n'est pas reliée intérieurement la sortie A (broche 12) à l'entrée B (Broches) et de mettre R₀(1), R₀(2) et R₉(1) (R₉(2) à la masse pour permettre le comptage. Le numéro d'ordre de l'impulsion est donné en code BCD par les sorties du Compteur.

b/ Branchement du SN 7490 en diviseur par 6 (fig 20)-9:

Nous allons utiliser encore le SN 7490 que nous fixerons à 6. Nous n'aurons donc besoin que des bascules A, B et C, D ne sera pas utilisée.

L'impulsion d'ordre 6 donne les états:

$A = 0, B = 1, C = 1$ $(6)_{10} = (110)_2$ donc pour la 1^{ère} fois:

on a $B = C = 1$

Si nous réalisons B et C à R0(1) et R0(2) tant que nous n'avons pas atteint 6, l'une des sorties B ou C est à zéro. Donc il y a comptage plus que la condition $(R0(1) = R0(2) = 1$ de remise à zéro n'est pas réalisée à 6. $B = C = R0(1) = R0(2) = 1$. Il y a donc remise à zéro et la sortie d'une impulsion de 6 vers la decade suivante.

c/ Branchement du SN 7490 en diviseur par 3 (fig 21).

Nous utiliserons encore le SN 7490 que nous fixerons à 3. Nous n'aurons donc besoin que des bascules A et B.

A 24H les 2 entrées 12 et 13 du NAND(4) contenu dans un boîtier TTL SN 7400 du CI 22 sont à "1" pour la 1^{ère} fois de sorte que la sortie 8 du NAND(3) du CI 22 qui est à "1" met les compteurs dizaines et unité heure à zéro.

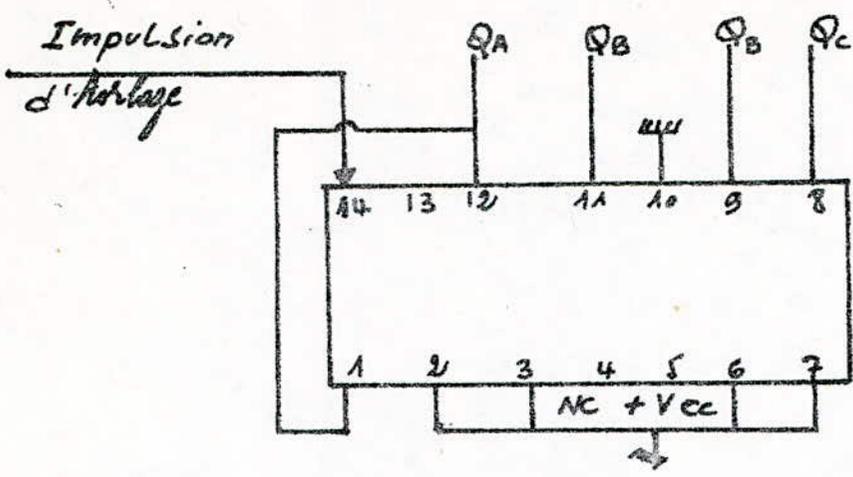


fig 19: Schéma du SN7490 monté en diviseur par 10

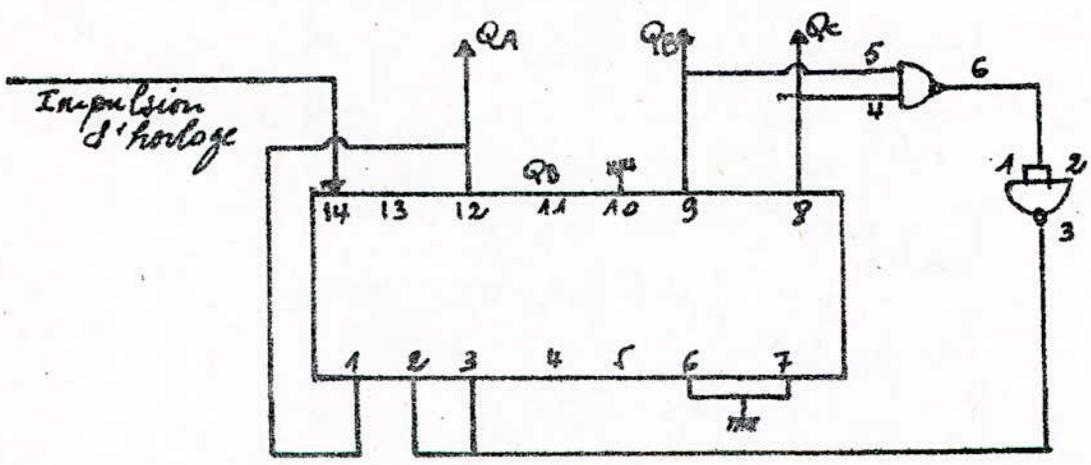


fig 20: Schéma du SN7490 monté en diviseur par 6.

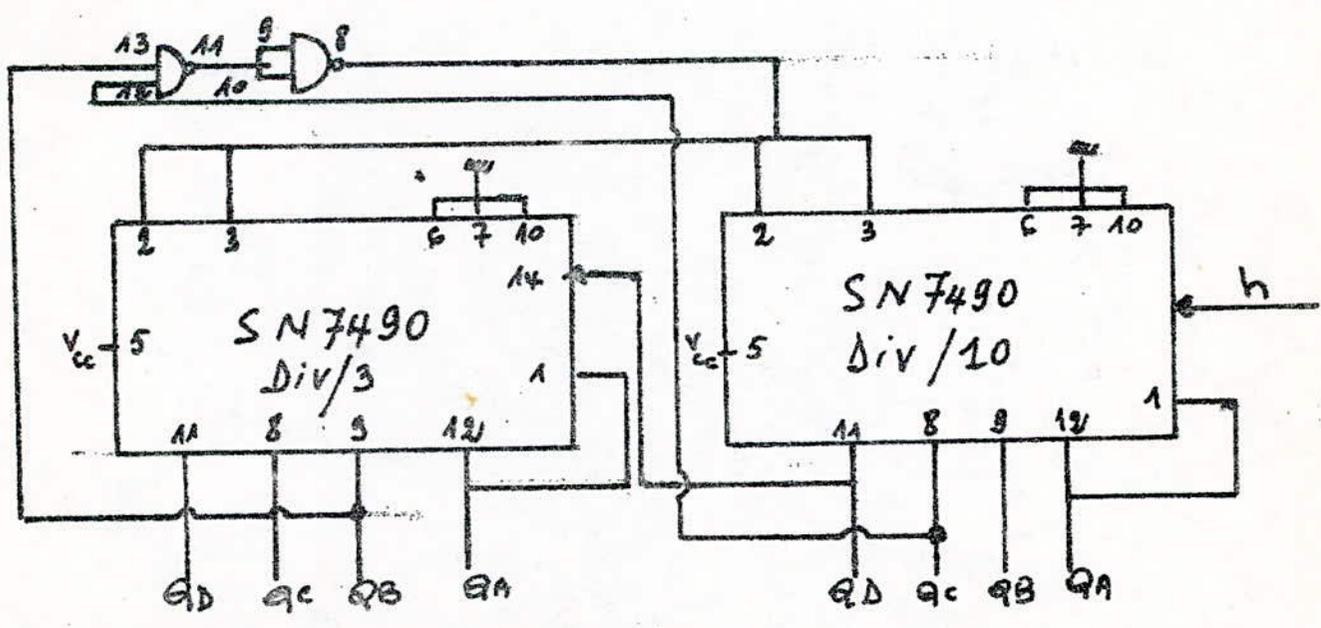


fig 21: Schéma du Compteur heure.

4. La Mise à l'heure.

Pour mettre à l'heure l'horloge ; nous transmettons le signal de fréquence 1 Hz directement sur le Compteur minutes ou heures à l'aide des touches T_1 et T_2 .

1) En actionnant la T_1 ; le signal de période 1 s est transmis directement au Compteur heure, lorsque l'afficheur atteint l'heure voulue nous relâchons la touche ; durant ce réglage le Compteur minutes va sur zéro.

2) En actionnant la T_2 ; le signal de période 1 s est transmis au Compteur minutes et lorsque l'afficheur atteint la minute voulue, nous relâchons la touche T_2 ; durant ce réglage le Compteur seconde va sur zéro.

Les portes NAND (1) et (2) du CI (19) et les NAND (3) et (4) du CI 21 forment des triables qui servent à supprimer les rebonds des touches T_1 et T_2 .

En effet plusieurs raisons mécaniques (rapidité de Commutation) nous ne pouvons agir sur l'entrée d'une bascule à l'aide d'un bouton poussoir, les rebondissements des contacts agiraient plusieurs fois. alors que notre but est d'envoyer une seule impulsion. C'est pourquoi nous prévoyons un circuit anti-rebond construit avec les portes NAND du CI SN7400. (fig 23)

Lorsque la touche T_1 est fermée pour le réglage heure, les bascules (3) et (4) du CI 21. Changent d'état et interrompent la liaison entre la sortie du Compteur minutes et l'entrée du Compteur heure qui compte suivant ce rythme jusqu'à

Changement de position de la touche.
 Pour les entrées (broche 2 et 3) branchés à la sortie du NAND(2) du CI 20 les CI SN7490 du Compteur minute (CI 10 et 11) sont remis à zéro lorsque nous fermons T₁ de sorte qu'aucune impulsion ne soit transmise au Compteur heure au moment de fermer T₂. Le réglage des minutes se fait d'une façon analogue.

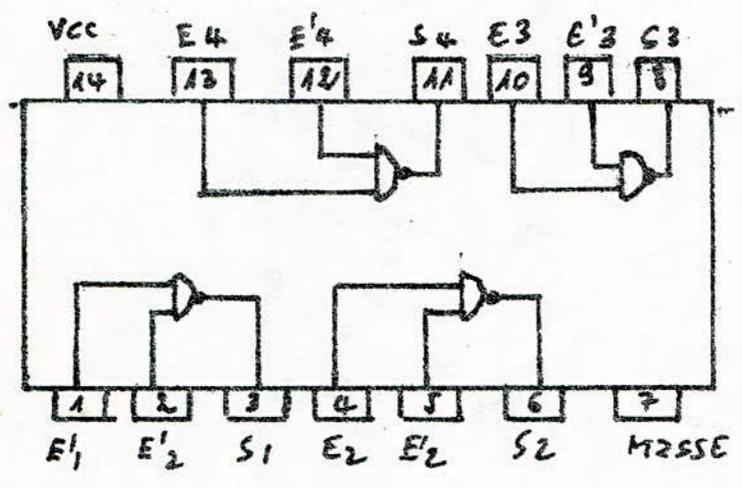


fig 22. Schéma de brochage du SN 7400

5. Le decodage.

Comme les compteurs delivrent un signal binaire par consequent, il est necessaire de le decoder avant de commander l'affichage. Pour cela nous utiliserons pour les minutes et les heures, 4 decodeurs driver BCD/7 Segments du type SN 7447 que nous inserons entre les Compteurs et les afficheurs (fig 23).

Le Schéma du SN 7447 est represente sur la fig 24 ou:

- LT ou Lamp test et la broche qui permet de verifier le fonctionnement de l'afficheur en allumant tous les segments
- BI et RBI permettent dans un affichage a fluorescence chiffres d'eliminer automatiquement les zero non significatifs en debut d'affichage (RBI à zero).

d'autre part on:

- $LT = 0$ et $BI/RBO = 1$. Les segments doivent s'allumer quelque soit le code d'entree. Ceci correspond a une verification du bon fonctionnement.
- $BI/RBO = 0$. Les segments doivent s'eteindre quelque soit les entrees.
- $RBI = 0$. Le code 4 bits ABCD est à zero, les 7 sorties sont à 1 logique et aucun segment ne sera allume.

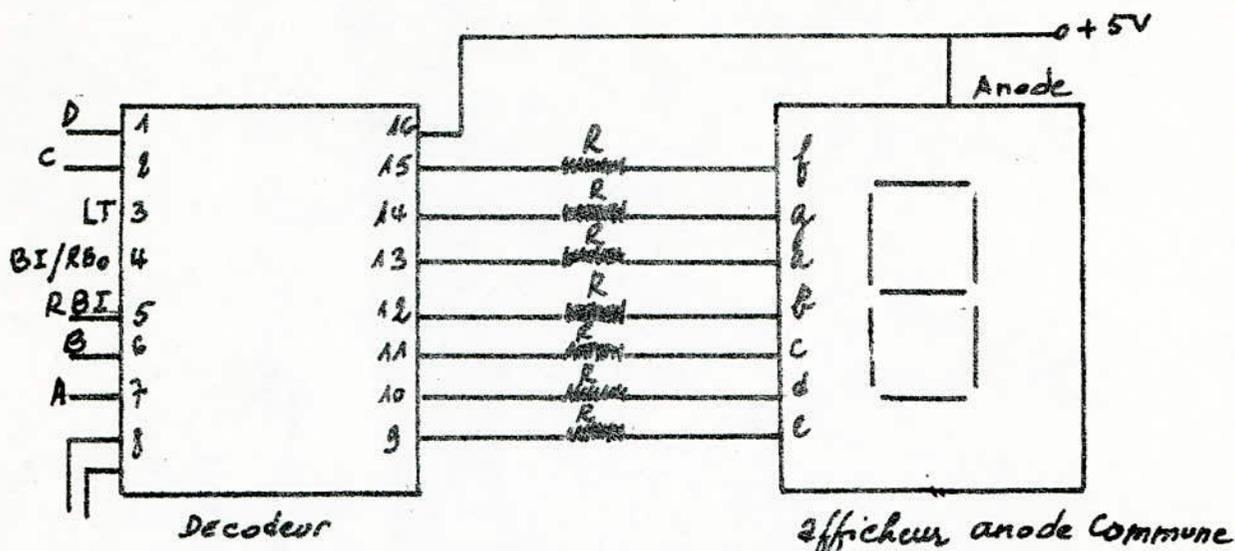


fig 23: Liaison entre le décodeur et l'afficheur.

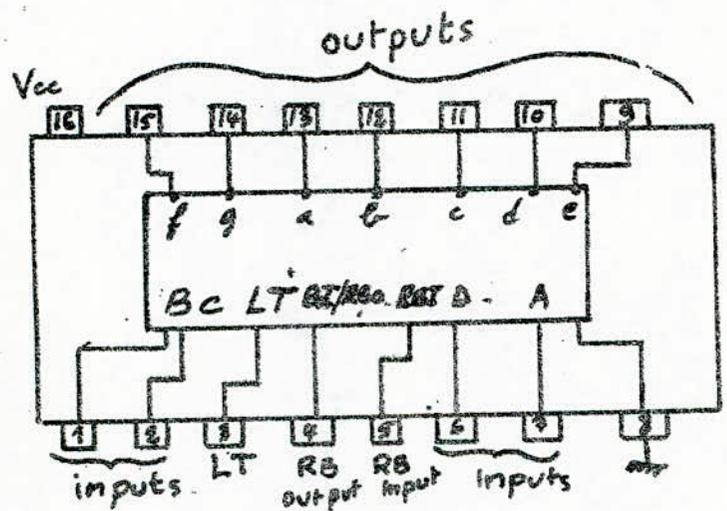


fig 24 a. Schema interne du SN7447.

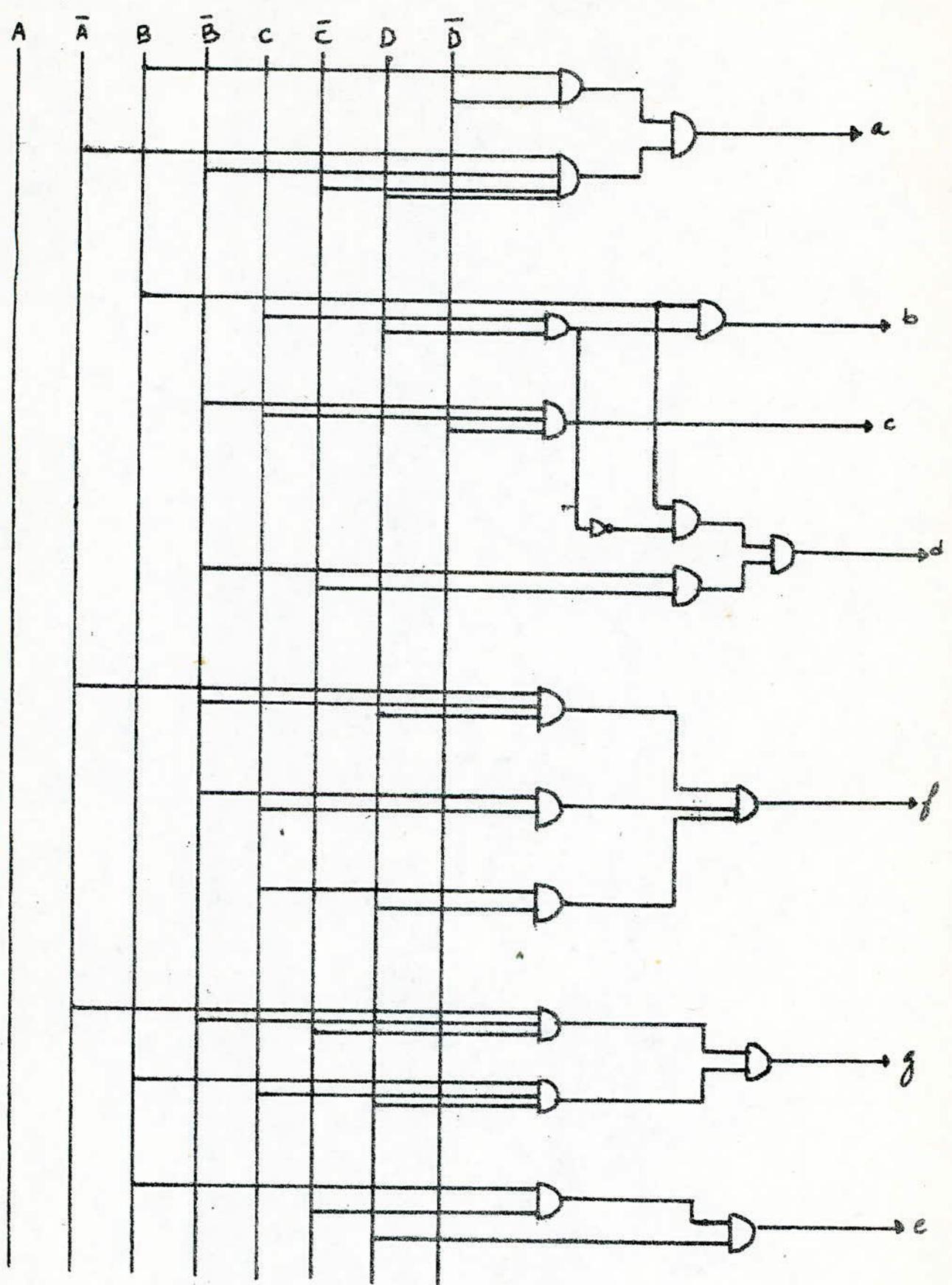


fig 24b. schéma logique du décodeur binaire / 7 segments Le SN 7447.

6. L'affichage

C'est un affichage à 7 segments à anodes communes reliées au positif. Les cathodes seront pilotées par des résistances R dont la valeur dépend des caractéristiques de l'afficheur.

Calcul de R.

Tension d'alimentation $V_{cc} = 5V$

Courant consommé par une led = $10mA$.

Tension seuil d'une led : $1,5 \div 3V$

Nous tirons de la formule $R = \frac{V_{cc} - V_{seuil}}{I_{led}}$

La plage de variation de R.

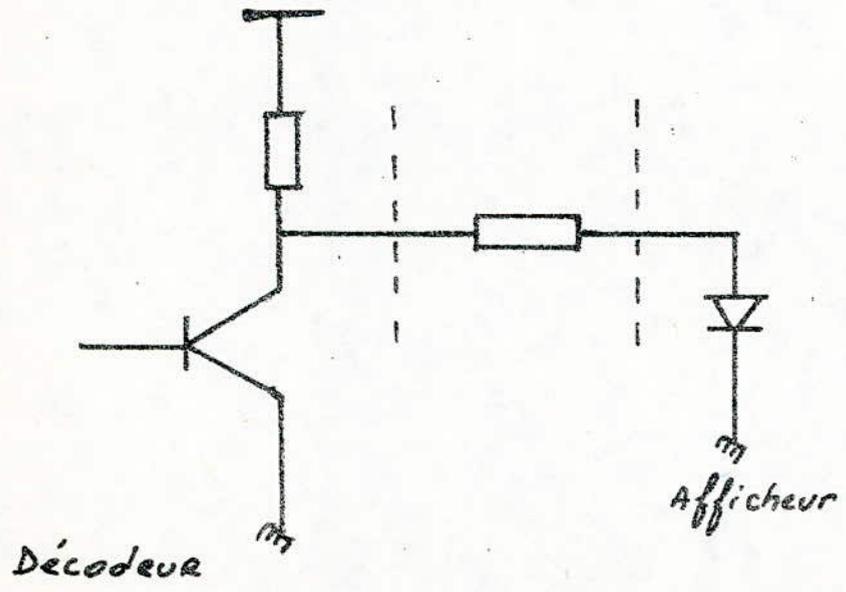
1) $V_{seuil} = 1,5V \Rightarrow R = \frac{5 - 1,5}{10 \cdot 10^{-3}} = 350 \Omega$

2) $V_{seuil} = 3V \Rightarrow R = \frac{5 - 3}{10 \cdot 10^{-3}} = 200 \Omega$

d'où $200 \Omega < R < 350 \Omega$

Nous prendrons donc la valeur normalisée $R = 220 \Omega$

La figure 25 donne le brochage des afficheurs utilisés.



La Led formant le segment d'affichage ne s'allume que lorsque le transistor de la partie finale du decodeur est bloqué. Donc l'état de ce transistor conditionne le fonctionnement de la led.

Un decodeur comporte 7 transistors de ce type qui peuvent être reliés suivant un schéma établi, aux 7 segments de l'affichage.

L'état de ces transistors depend des sorties ABC et D des compteurs. Nous avons donc la possibilité de voir s'afficher directement le nombre d'impulsions reçu par le compteur.

Ce circuit decodeur permet également grâce à son entrée effacement (patte 4), l'extinction de l'afficheur lors du comptage (économie d'énergie).

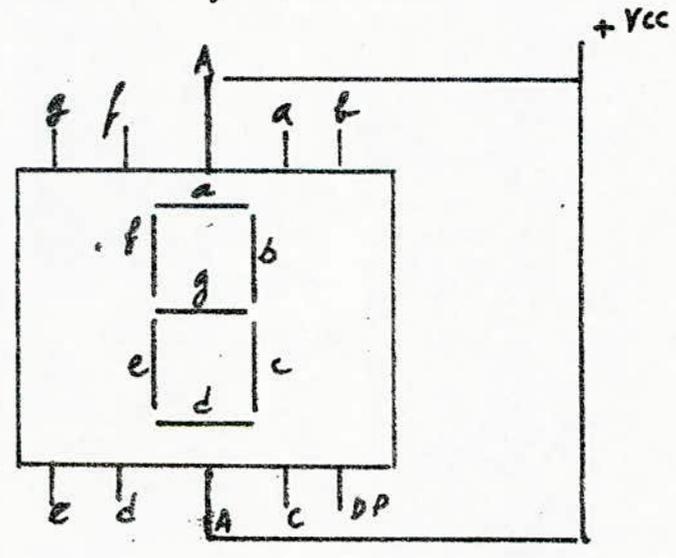
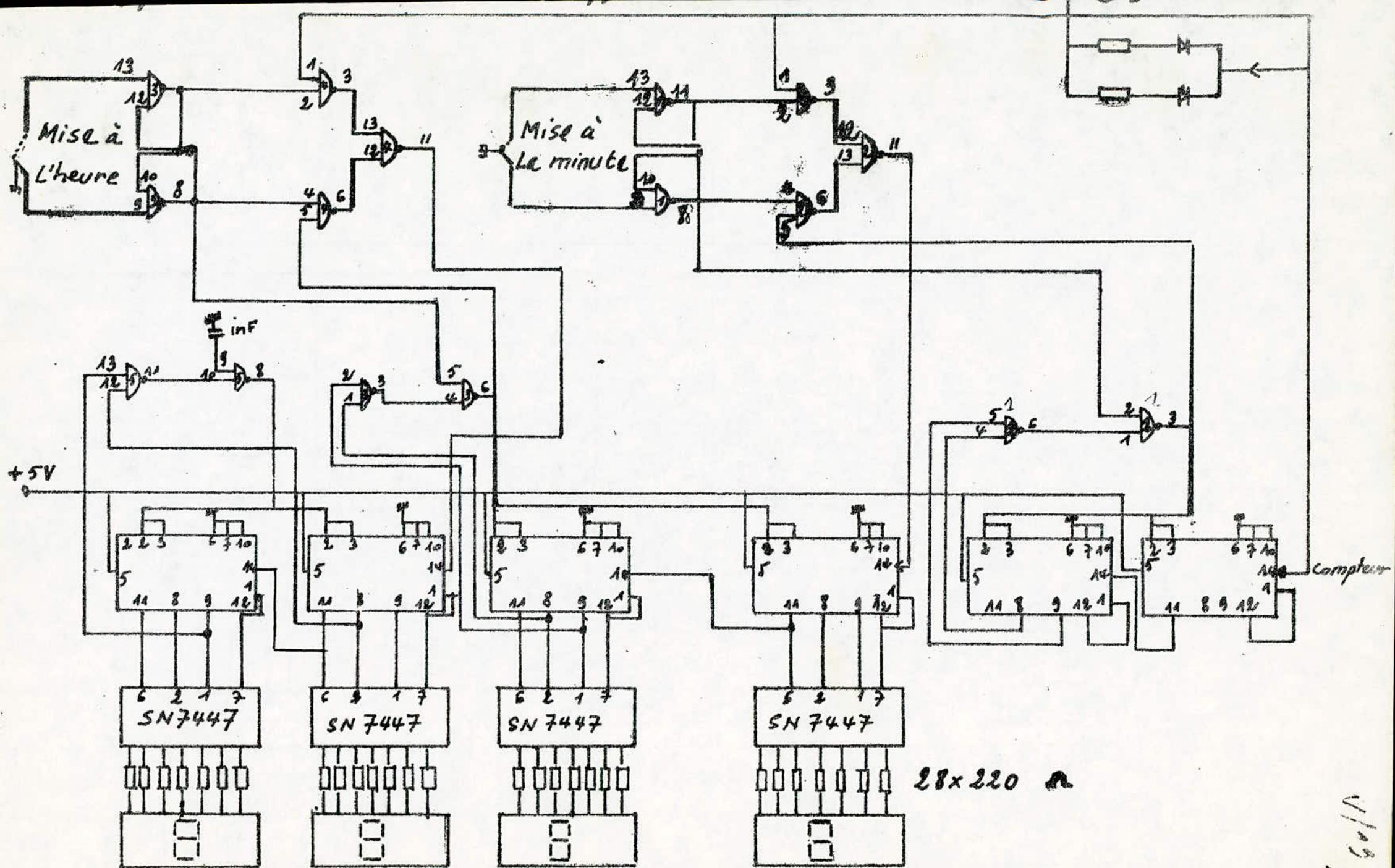


fig 25 brochage des afficheurs



V/103
1/10

VII La programmation

1. Plage de programmation

Au niveau de la sortie du Compteur diviseur par 10 du CI(9) des impulsions de période 60 secondes sont envoyées à l'entrée du diviseur par 10 du CI(10). Les sorties du CI(10) sont décodées par le CI(17) qui est un décodeur BCD - decimal SN 7442 dont le brochage et le tableau de fonctionnement ainsi que le schémalogique sont représentés à la figure 1.

Au fur et à mesure que des impulsions sont appliquées à l'entrée du CI(17); le niveau logique zéro se déplace de proche en proche sur les sorties S_0 à S_9 de ce décodeur, les autres sorties étant au niveau logique "1".

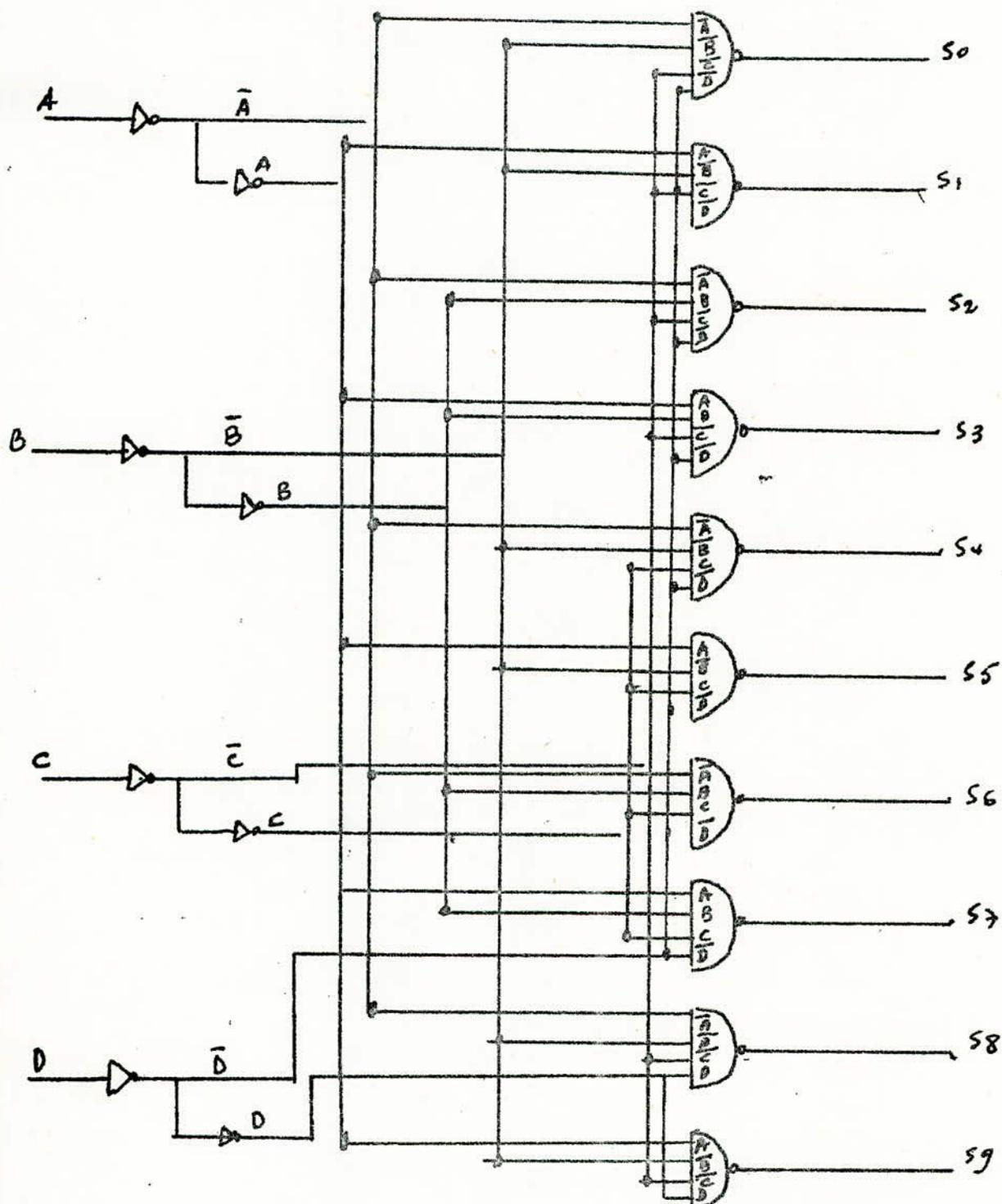
La période des signaux au niveau de la sortie du CI(10) est donc de 10 minutes.

Ces signaux attaquent l'entrée (broche 14) d'un Compteur diviseur par 10 CI(11) branché en diviseur par 6. Les sorties de CI(11) sont décodées par CI(16). Les successions $S_0, S_1, S_2, S_3, S_4, S_5, S_6$ correspondent à la notation décimale 0, 1, 2, 3, 4, 5.

Au niveau de la sortie du CI(11) des impulsions de 60 minutes sont envoyées à l'entrée du diviseur par 10 de CI(12).

De façon analogue les sorties de CI(12) sont décodées par CI(15) qui fonctionne comme CI(17).

fig 27c schema logique du SN 7442



La période des signaux au niveau de la sortie de CI (12) est de 10 heures. Ces signaux attaquent l'entrée de CI (13) (broche 14) branché au diviseur par 3. Les sorties de CI (13) sont décodées par CI (14).

Par conséquent aux sorties de CI (17), CI (16), CI (15) et CI (14) sont respectivement disponibles, les minutes (M); les dizaines de minutes (DM); les heures (H) et les dizaines d'heures (DH) (fig 31).

2. La programmation

a. Système à Contacteurs

Ce système peut être utilisé pour la fonction réveil ou pour actionner un relais commandant soit une sonnerie; soit la mise en marche ou l'arrêt d'un appareil (radio ou machine). Seuls les modules M, DM, H et DH sont utilisés pour la fonction réveil.

b. Principe

Les contacteurs peuvent avoir soit 10 positions (cas des M et des H); soit 6 positions (cas des DM), soit 3 positions (cas des DH) (fig 28)

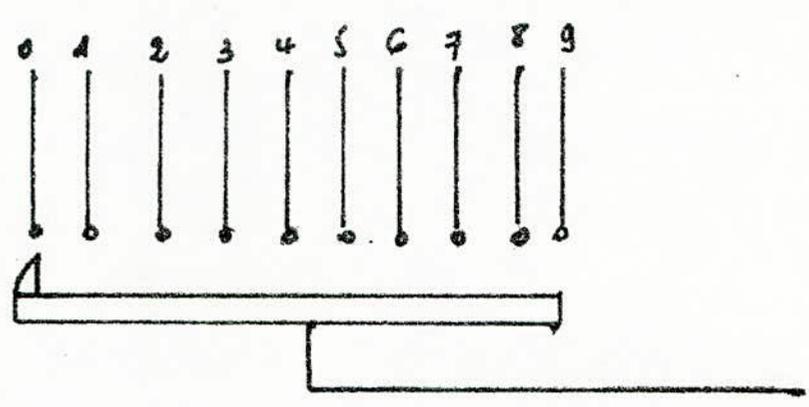


fig 28. principe d'un Contacteur à 10 positions

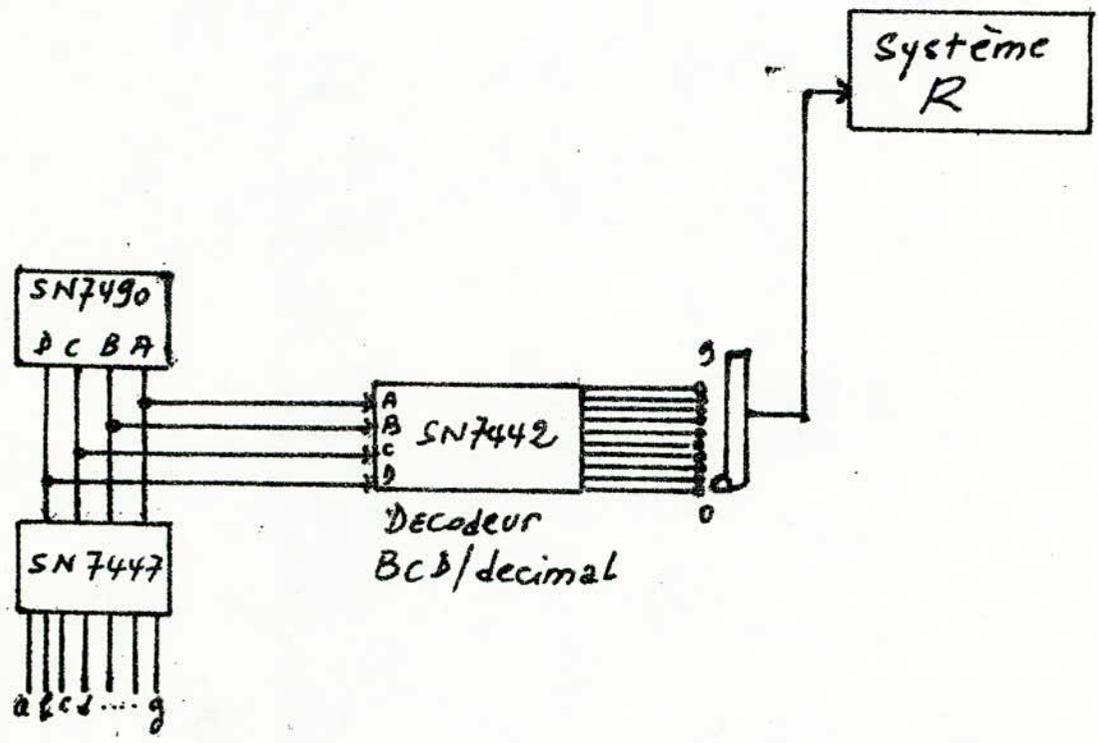


fig 29a Schéma exemple du module minutes (M)

La position du Contacteur permet le préaffichage de l'heure. Ce dernier doit coïncider avec l'état du Compteur correspondant de l'horloge.

Lorsque l'heure préaffichée par les Contacteurs coïncide avec celle de l'horloge. Un système R doit être activé fig 29

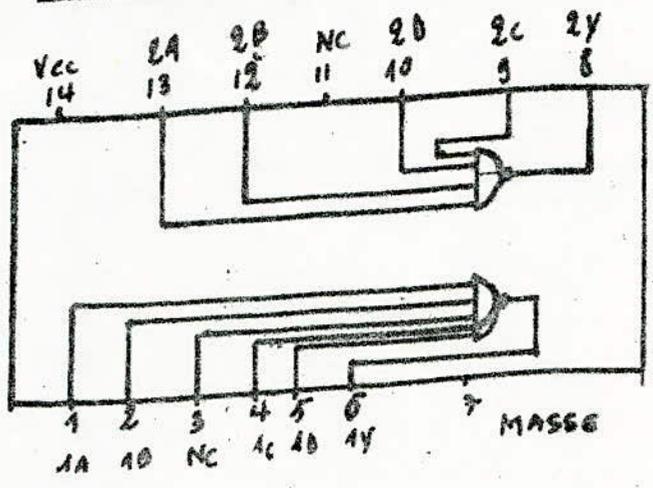
Nous avons donc besoin pour la programmation de 4 rotateurs pour le mise en marche et quatre autres pour le mise à l'arrêt.

Tant que le temps programmé n'est pas atteint nous disposons au moins à la sortie d'un des décodeurs SN 7442 d'un signal haut et aucune partie de la programmation n'est déclenchée car le décodeur est actif à l'état "0".

Une fois que le temps programmé est écoulé nous disposons à la sortie de chaque décodeur SN 7442 d'un signal bas que nous inversons avant d'attaquer le NAND à 4 entrées du CI SN 7420 dont le schéma et la table de vérité sont données à la fig 30a et b.

En observant la table de vérité du SN 7420 nous constatons que lorsque le temps programmé est atteint les 4 entrées du NAND se trouvent simultanément au niveau logique "1" et pour cette position seulement la sortie 6 de cette porte se trouve au niveau logique "0".

fig 30a schéma de brochage du SN 7420



Porte NAND à 4 entrées

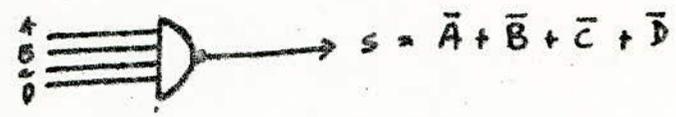


fig 30b Table de Verité

A	B	C	D	S
0	0	0	0	1
0	0	0	1	1
0	0	1	0	1
0	0	1	1	1
0	1	0	0	1
0	1	0	1	1
0	1	1	0	1
0	1	1	1	1
1	0	0	0	1
1	0	0	1	1
1	0	1	0	1
1	0	1	1	1
1	1	0	0	1
1	1	0	1	1
1	1	1	0	1
1	1	1	1	0

Signaux visuel et auditif :
 Si le temps programmé est écoulé ; le niveau Logique "0" de La
 Sortie 6 du SN 7420 attaque le bistable formé par les 2 portes
 NAND du SN 7400 qui à son tour va d'une part provoquer
 l'allumage d'une LED dont le courant est limité par une
 résistance de 270 Ω ; d'autre part fermer le contact qui
 établira le liaison du bistable au haut parler.

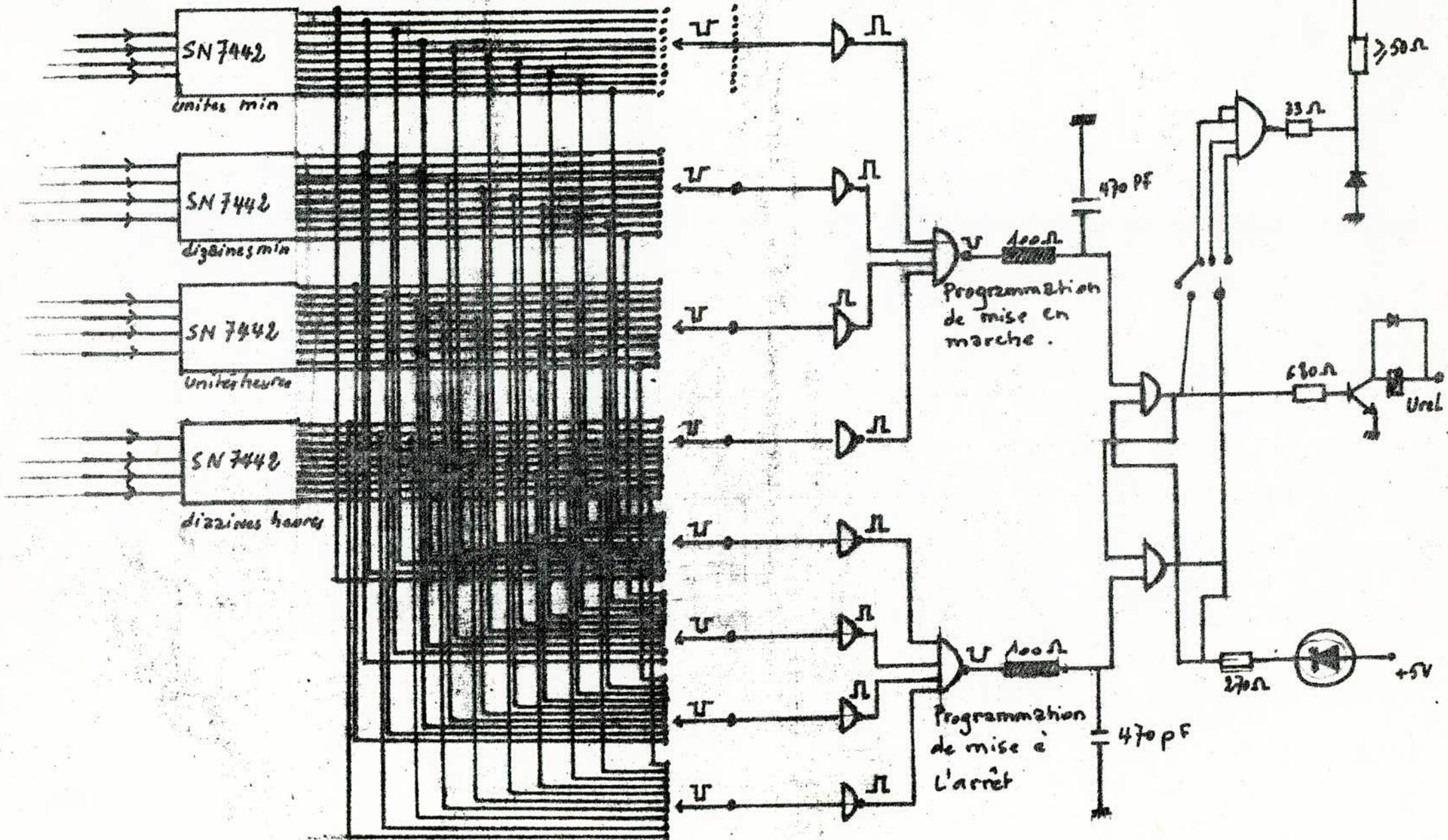
Le relais :

Il est actionné par un transistor dont la base reçoit le
 niveau logique provenant de la sortie du bistable. La diode
 protège le transistor des effets de self provoquant provenant du
 brochage du relais.

Les différents branchements d'utilisation de ce relais permet-
 tent :

- soit de couper une alimentation
 - soit d'établir une alimentation
- d'un appareil fonctionnant sous une tension de 220V.

fig 31 La programmation.



L'alimentation

La consommation de cette horloge digitale n'est pas négligeable du fait du nombre important de circuits intégrés qui la constituent. Presque tous les circuits intégrés de la carte utilisée travaillent entre 4,75 et 5,25 V (5V: tension nominale) avec un maximum de 7V. Nous avons donc construit une alimentation régulée de 5V. basée sur un régulateur de tension MC 7805 (fig 32).

La source d'énergie est le secteur 220 V qui alimente un transformateur abaisseur de tension 2 x 6V pouvant fournir 2 A. Adaptée, nous prélevons donc une tension de 6V qui attaque un pont redresseur le MDA 970 - 1.

Le condensateur de 2200 μ F assure un premier filtrage.

Un transistor de puissance M5 2955 fournit le courant exigé. Le régulateur MC 7805 a pour rôle de fournir à sa sortie une tension de 5V nécessaire à l'alimentation des différents circuits intégrés de Technologie TTL. Les condensateurs C_2 et C_3 redressent les éventuelles imperfections et assurent un deuxième filtrage.

À la sortie du montage nous disposons d'une tension stable, régulée qui reste dans l'intervalle des valeurs permises pour l'alimentation d'une porte TTL

$$4,75 \text{ V} \leq V_{cc} \leq 5,25 \text{ V}$$

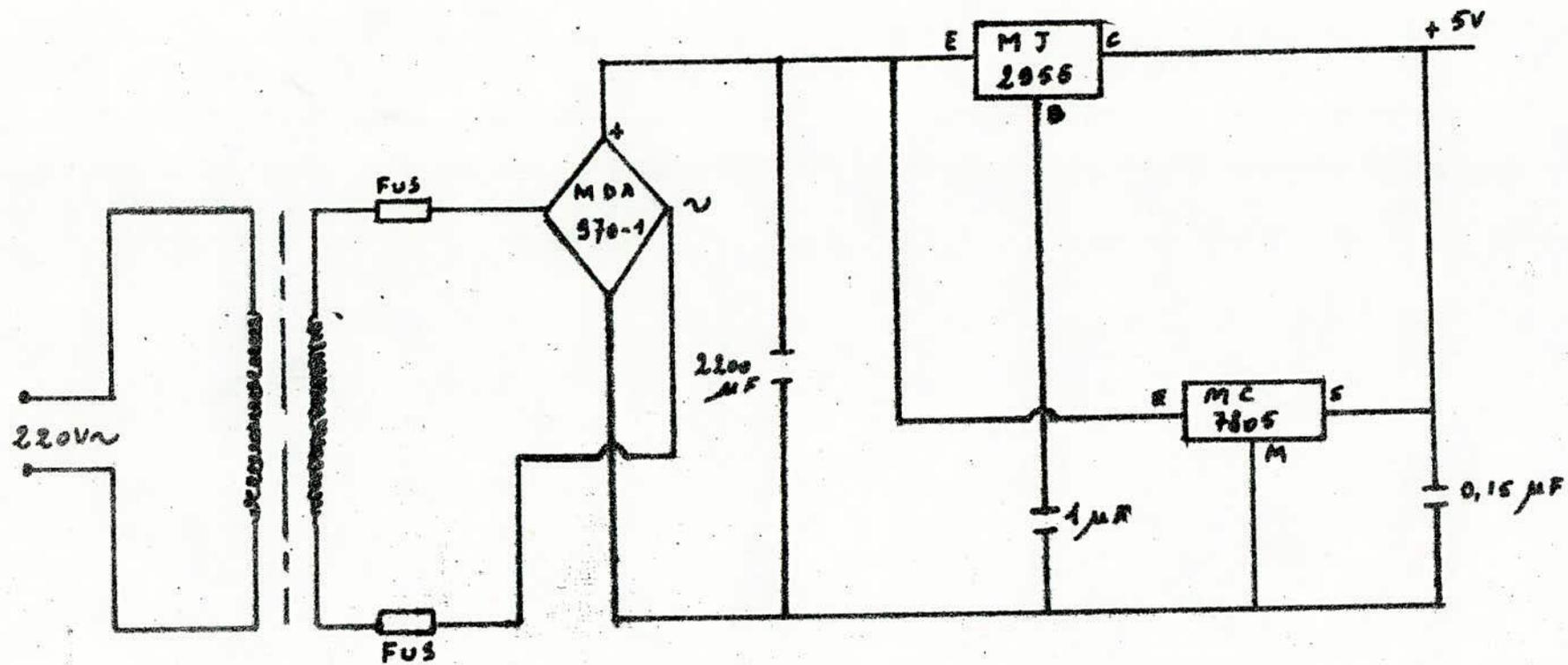


fig 32. Schéma de l'alimentation

VIII ANNEXE.

1. Méthode utilisant le TMS 3874. NL:

Cette horloge numérique n'est pas originale sur le plan de l'électronique. Elle utilise un circuit intégré MOS à large intégration. L'intérêt de cette méthode est que la sécurité de fonctionnement est assurée par un système palliant aux coupures brèves du secteur.

En effet l'utilisation de horloges numériques à alimentation secteur se révèle fort décevante puisque la moindre coupure fait perdre l'heure du réveil programmée. C'est pourquoi dans la réalisation de cette horloge numérique, on utilise une pile ou un petit accumulateur interne pour prendre le relais du secteur.

* Caractéristiques Générales

- fonctionnement sur secteur 220V / 50Hz.
 - cycle horaire de 24 heures.
 - affichage par LED. donnant heures et minutes.
 - pulsation des secondes par voyants LED.
 - dimensions très réduites : 10 x 8 x 4 cm.
 - consommation insignifiante.
- La caractéristique essentielle du circuit intégré TMS 3874 est sa capacité d'attaque directe des segments des afficheurs.

Dans cette horloge; les compteurs divisent d'abord par 50 pour obtenir les secondes, puis par 60 pour donner les minutes et les heures.

Les compteurs se cyclent après 24h. passant de 23h. 59 à 0h. 00. Le signal 50Hz d'entrée du TMS 3874 provient d'un oscillateur type 855 normalement synchronisé par le secteur.

2. Les autres types d'afficheurs :

a. Les tubes Nixi'ES :

Ce sont des tubes à gaz pour faible pression dans lesquels on a placé plusieurs cathodes (10 par exemple) dont le dessin correspond aux chiffres 0, 1, ..., 9. et une grande anode commune. Ce type de tube s'amorce vers 160V de tension d'anode. Cette tension tombe, une fois le tube amorcé à 140V environ (tension de maintien) pour une consommation de 3mA environ.

Le débit est ajusté par une résistance entre l'anode et la source de tension (voir fig 33a) Vers 120V de tension d'anode; le tube s'éteint; on a donc environ 50V d'excursion de tension. Lorsque la tension entre l'anode et les cathodes est convenable; celle dernière s'entoure d'une gaine lumineuse qui le rend visible.

Généralement on relie les diodes précédant l'affichage aux tubes par des transistors spéciaux de haute tension (fig 33.b).

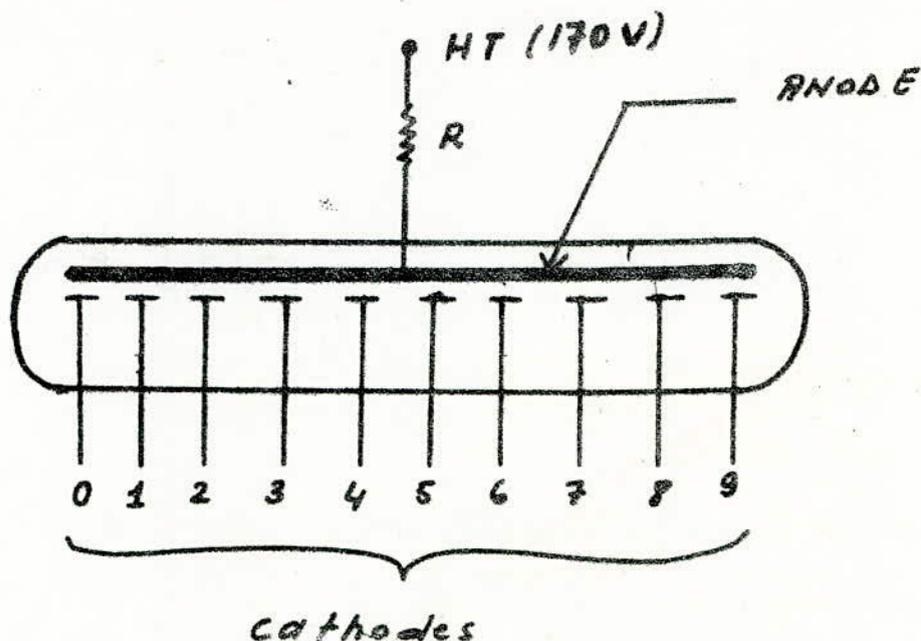


fig 33 a : Les tubes Nixies.

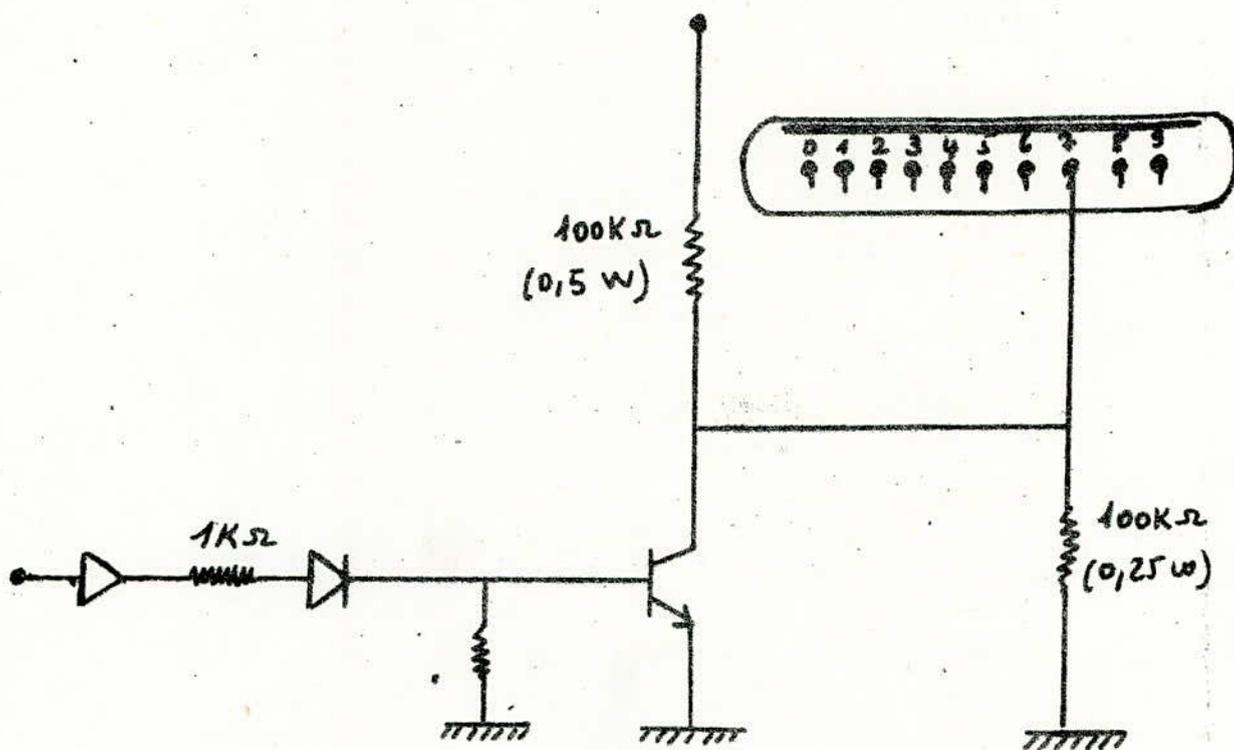


fig 33.b: Liaison des decodeurs et des afficheurs tubes par des transistors

b. Les cristaux liquides:

Certains corps organiques peuvent passer par une phase intermédiaire entre l'état solide et l'état liquide si on les chauffe. Cet état pâteux et diffusant à une température t_1 caractéristique du produit devient liquide au dessus d'une autre température t_2 supérieure à t_1 .

Entre ces deux températures le corps est à l'état de cristal liquide. Ses caractéristiques sont mixtes :

- solide, parce qu'il se présente en couches minces (propriétés optiques des cristaux).
 - liquide, car il coule comme une huile.
- Ce sont les propriétés optiques qui nous intéressent. Il y a 3 classes de corps organiques susceptibles de passer par l'état de cristal liquide:

- cristal smectique :

les molécules se présentent par paquets verticaux.

- cristal cholestérique :

il dérive du cholestérol. Les molécules sont en couches horizontales.

- cristal nématique :

Dans lequel les molécules se présentent comme un empilement de tuyaux tassés les uns à côté des autres, dont chacun

peut se mouvoir librement dans tous les sens. La propriété fondamentale est que si on applique un champ électrique entre les faces d'une couche de cristal liquide nématique, les molécules s'orientent d'une certaine manière qui produit une réflexion diffuse de la lumière.

Donc sans courant, la lame cristal liquide (CL) se comporte comme une vitre transparente. Sous l'effet d'un courant, la lame est diffusante.

Le mode d'affichage dont la mise au point s'est révélé fort complexe, présente cependant de nets avantages, sur les méthodes précédentes. En dépit d'un prix de revient relativement élevé. tension de polarisation faible.

(ordre de $+5V$), faible encombrement.

D'autre part ils sont directement compatibles avec les circuits intégrés classiques, ce qui aboutit à supprimer pratiquement toute interface.

IX Conclusion

La réalisation de ce projet de fin d'étude nous a permis non seulement de mettre en évidence toutes les connaissances acquises durant les neuf semestres de scolarité. Mais l'intérêt réside dans le fait que nous avons eu une idée sur le type de travail qui pourrait attendre un futur ingénieur une fois qu'il devient productif. La réalisation de ce projet nous a permis de compléter notre formation dans le domaine pratique. et a été très bénéfique dans la mesure où elle nous a permis de revoir certaines fonctions de l'électronique.

Sur le plan économique cette horloge aurait été peu onéreuse si les composants étaient disponibles et non achetés au marché noir. Néanmoins nous espérons à l'avenir que ce problème soit résolu pour permettre aux étudiants de consacrer beaucoup plus leur temps à leur projet proprement dit.

BIBLIOGRAPHIE.

I : LIVRES :

1. Logique binaire et ordinateurs (TOME 1)
- M. AUMIAUX - Edition MASSON - 1974.
2. Logique électronique et circuit intégré
numérique - R. DAMAYE - Edition RADIO - PARIS 70.
3. Circuits combinatoires et séquentiels fondamentaux
(TOME 1 et 2) - J. M. BERNARD.

II . THESEs :

1. Etude et réalisation d'un calculateur digital
à affichage numérique .
- EL. M. HARKAT - M. METALLAOUI - A. REZZOUK - 1976.
2. comptage électronique . Réalisation d'un
fréquence metre .
- M. trabelsi - 1976 .

III REVUES :

1. Haut parleur N° 1679 AVRIL 82.
2. Haut parleur N° 1392. FEVRIER 73.

