

red

FILIERE D'INGENIEUR

EN

ELECTRONIQUE



PROJET DE FIN D'ETUDE

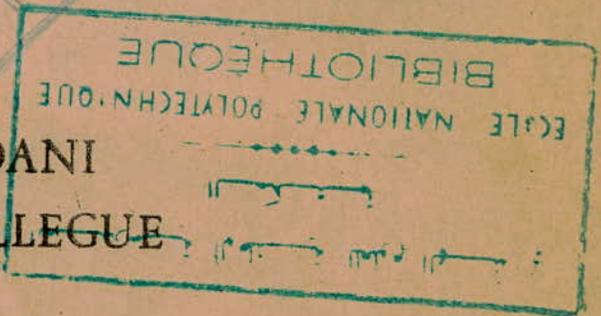
Sujet :

Contribution à la réalisation et la mise au point  
d'un système de traitement de processus par  
Microprocesseur

Proposé par :

M<sup>me</sup> R. RAMDANI

M<sup>me</sup> L. BENALLEGUE



Réalisé par :

NASSER

BOUZA

YACINE

BOUCETTA



UNIVERSITE DES SCIENCES ET DE LA TECHNOLOGIE D'ALGER

DEPARTEMENT D'ELECTRONIQUE ET D'ELECTROTECHNIQUE

FILIERE D'INGENIEUR

EN

ELECTRONIQUE



# PROJET DE FIN D'ETUDE

Sujet :

Contribution à la réalisation et la mise au point  
d'un système de traitement de processus par  
Microprocesseur

Proposé par :

M<sup>me</sup> R. RAMDANI

M<sup>me</sup> L. BENALLEGUE

Réalisé par :

NASSER

BOUZA

YACINE

BOUCETTA

JANVIER 82

A celui qui, par sa présence ou en pensée,  
matériellement ou moralement, a contribué  
un tant soit peu à l'élaboration de cet  
ouvrage .

NASSER.

A ceux que j'aime

YACINE

Nous remercions M<sup>r</sup> B.SANSAL de nous avoir accepté au sein de la division "SIMULATION & CONTROLE" du centre des sciences et de la technologie nucléaire où ce projet a vu le jour .

Nous remercions aussi par la même M<sup>r</sup> H.TEDJINI, M<sup>me</sup> R.RAMDANI, et M<sup>me</sup> L.BENALLEGUE pour leur confiance et leurs conseils tout au long de ce projet .

Nous ne manquerons pas de remercier M<sup>r</sup> TOUMI et M<sup>r</sup> HALIMI pour leur contribution .

Enfin, nous remercions MM. LAZIB, ABDI, CHIBANE qui se sont occupés du tirage .

Que tous ceux qui ont contribué, de près ou de loin à notre formation trouvent ici l'expression de nos sincères remerciements .

.../...

S O M M A I R E :

INTRODUCTION

OBJET

A- RAPPELS SUR LE SYSTEME MICROPROCESSEUR

I-L'UNITE CENTRALE, LE MPU MC 6800

II-LE COUPLEUR D'ENTREE/SORTIE, PIA MC 6821

III-MEMOIRE MORTE REPROM MC 2708

IV-MEMOIRE STATIQUE A LECTURE-ECRITURE RAM  
MC 6810

B- REALISATION D'UNE CARTE RAM 6 K.OCTETS

I-PRESENTATION GENERALE

II-ADRESSAGE

III-DIFFERENCES SPECIFIANT LES DEUX CARTES

C- PARTIE MELANGE

I-PRINCIPE

II-ACTIONNEURS

III-CARTE DE COMMANDE

IV-COMMANDE DES ACTIONNEURS

V-LOGICIEL DE LA TACHE MELANGE

D- ACQUISITION DE DONNEES

I-PRINCIPE

II-LE CAPTEUR

III-ETUDE DE LA CARTE PH.METRE

IV-CARTE D'ACQUISITION DE DONNEES

CONCLUSION

ANNEXE:

A- L'ECHANTILLONNAGE

I-TRANSFORMEE DE FOURIER

II-DEFINITION

III-LES ECHANTILLONNEURS

IV-PRINCIPE DE FONCTIONNEMENT DE  
L'ECHANTILLONNEUR BLOQUEUR

V-ERREURS DANS LES ECHANTILLONNEURS BLOQUEURS

B- LA CONVERSION ANALOGIQUE-NUMERIQUE

I-INTRODUCTION

II-LE C.A.N A APPROXIMATIONS SUCCESSIVES

III-ERREURS DANS LES C.A.N

C- NOTIONS SUR LA BIBLIOTHEQUE MATHEMATIQUE 50

I-INTRODUCTION

II-CARACTERISTIQUES

III-LES DIFFERENTES FONCTIONS

.../...

## I N T R O D U C T I O N

La nécessité d'automatiser certains processus industriels a conduit vers l'utilisation des Calculateurs, et, ce qui était impossible, ou du moins difficile à acquérir, est devenu de nos jours très actuel avec l'apparition du Micro-processeur monolithique .

En fait, le but de tout cela est , essentiellement, d'avoir un système simple de gestion des entrées-sorties, aussi bien pour effectuer des échanges avec des systèmes périphériques qu'avec des appareils électroniques classiques .

Nous noterons enfin, l'intérêt et les avantages que pourrait conférer un tel système à des processus semi-industriels tels, notamment, les processus chimiques .

.../...

## O B J E T /

Nous nous sommes atelés, par cette modeste contribution entrant dans un cadre plus large et plus complexe, à toucher, essentiellement, la question du contrôle (commande) et celle de l'acquisition de données .

Pour donner un sens pratique à tout cela, nous allons considérer trois grands bacs contenant des solutions chimiques quelconques (Solvants, Acides, Bases, ...etc). Il s'agira de commander l'écoulement de certains volumes V donnés, en vue de faire un mélange, et de prélever des mesures de PH .

Comme élément de base du système, à savoir le Micro-calculateur, il a été choisi un système minimum élaboré autour d'un Micro-processeur le MC 6800 .

Le système global est très simple dans son principe de base; En effet, ayant d'une part un calculateur et d'autre part un processus chimique, nous pouvons d'ores et déjà distinguer deux grandes parties formant interface entre le processeur et le processus . (voir fig I)

o-Partie mélange ou commande dans le sens processeur-processus .

o-Partie mesure ou acquisition dans le sens processus-processeur .

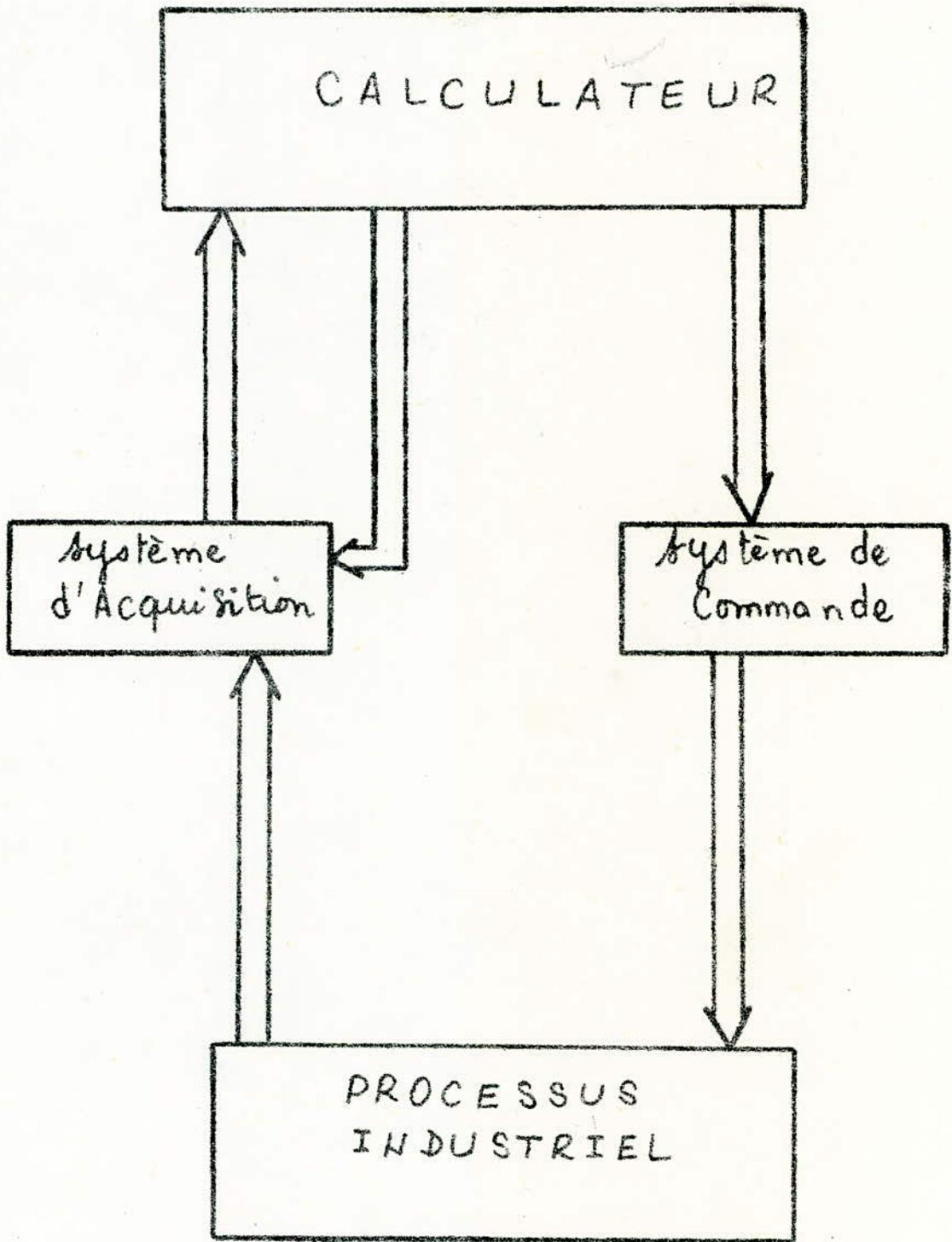
Enfin, pour éviter toute confusion quand à la finalité de ce travail ou à sa situation dans le processus, nous tenons à préciser que les parties traitées sont indépendantes et extensibles; En d'autres termes, elles sont adaptables à n'importe quel processus chimique.

.../...

D'autre part, notre colaboration étant axée sur la tache ardue des réalisations et de la mise au point, la conception des différentes réalisations que nous aurons à citer ne peut nous être attribuée .

.../...





Principe General d'une Gestion de Processus  
Industriel par Microprocesseur

- R A P P E L S  S U R  L E  S Y S T E M E  
M C R O - P R O C E S S E U R

INTRODUCTION :

Un système Micro-processeur ou du moins un système minimum peut être réalisé à partir des circuits suivants :

- o- MPU (Micro-processor Unit) :Micro-processeur
- o- PIA (Périphéral Interface Adapter) :Interface adaptateur pour périphérique .
- o- RAM (Random Access Memory) :Mémoire à lecture écriture ou mémoire vive 128 octets .
- o- ROM ( Read Only Memory) :Mémoire à lecture seulement ou mémoire morte 1024 octets .

Ces éléments peuvent être interconnectés selon le principe général (fig 5) sans adjonction de circuits TTL si la charge ne dépasse pas la capacité du MPU .

.../...

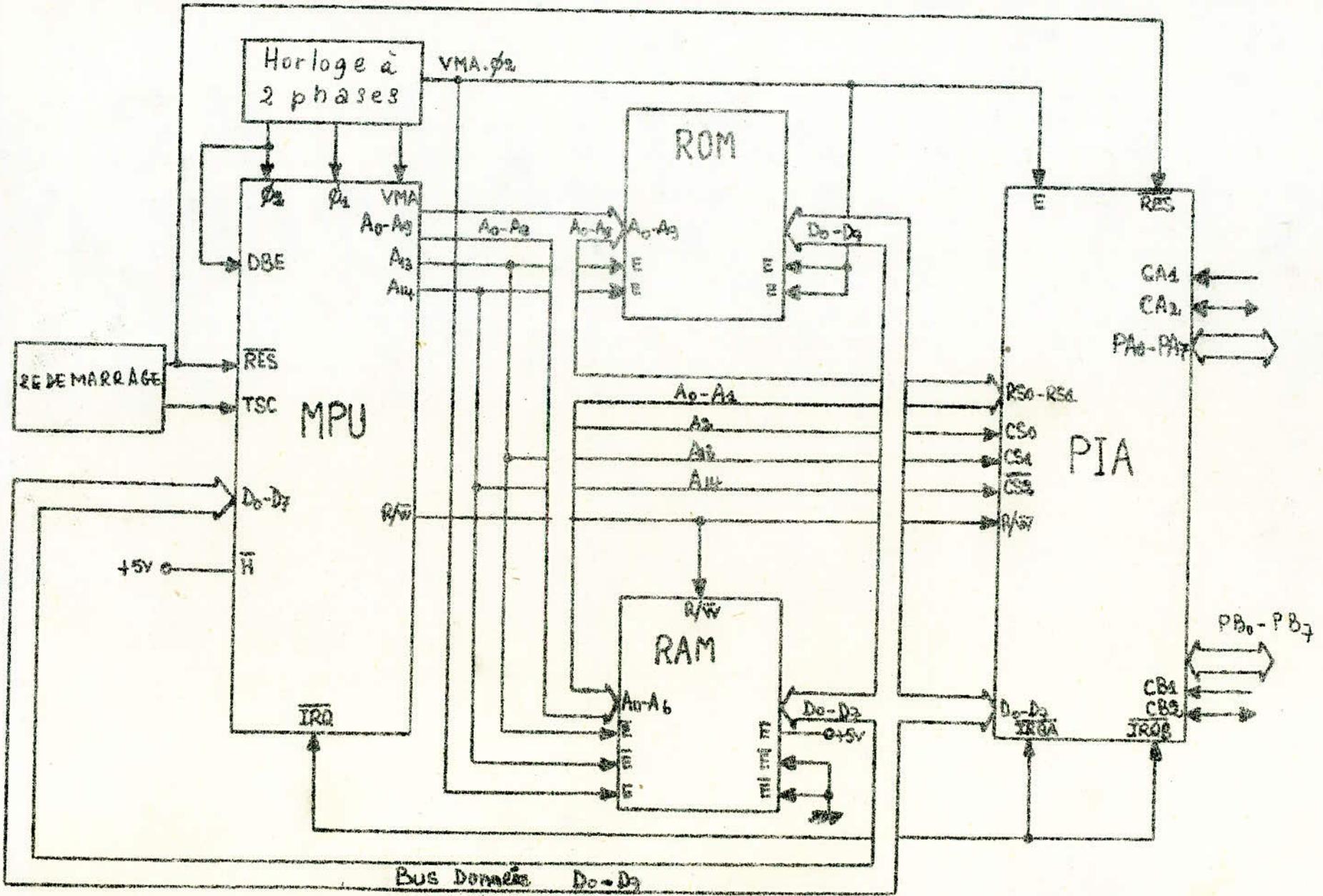


FIG 3: Schema d'un systeme minimum

## I - L'UNITE CENTRALE LE MPU MC 6800 :

### a) - CARACTERISTIQUES ET DESCRIPTION GENERALE : (fig 4)

Le MC 6800 est un micro-processeur monolithique de 8 bits réalisant la fonction d'unité centrale pour la famille 6800. Il est compatible TTL et par conséquent - comme tous les éléments de sa famille - il ne demande qu'une alimentation de + 5 v et n'a besoin d'aucun circuit externe TTL pour l'interface avec le bus. Ses principales caractéristiques sont :

- o - Traitement sur 8 bits en parallèle
- o - Bus de données bidirectionnel (8 bits)
- o - Bus d'adresses de 16 bits - espace d'adressage de 64 K-octets
- o - Sept modes d'adressage : direct, relatif, immédiat, indexé, étendu, implicite, et accumulateur ou inhérent
- o - Pile externe de longueur variable
- o - Redémarrage vectorisé
- o - Vecteur d'interruption masquable
- o - Interruption non-masquable séparée, registres internes sauvegardés dans la pile
- o - Six registres internes : 2 accumulateurs, un registre d'index, un compteur de programmes, un pointeur de pile et un registre d'état
- o - Possibilités d'accès direct mémoire (DMA) et de configuration multiprocesseur
- o - Caractéristiques d'horloge simplifiées
- o - Fréquence d'horloge jusqu'à 2, 0 MHz
- o - Possibilités d'arrêt et d'exécution pas à pas
- o - Interface simple avec le bus, sans circuits TTL
- o - 72 instructions, longueur variable
- o - Boîtier 40 broches

### b) - DESCRIPTION DES SIGNAUX DU MPU :

Le MPU, en fonctionnement, nécessite certains signaux de l'horloge pour accomplir des fonctions particulières. Par ailleurs sa connaissance de l'état du processeur nécessite le contrôle d'autres signaux.

- o - Horloges ou "phase I et phase 2" ( $\phi_1$  et  $\phi_2$ )  
Deux entrées d'horloge sont utilisées pour deux phases d'horloges sans recouvrement fonctionnant au niveau V cc.

././.

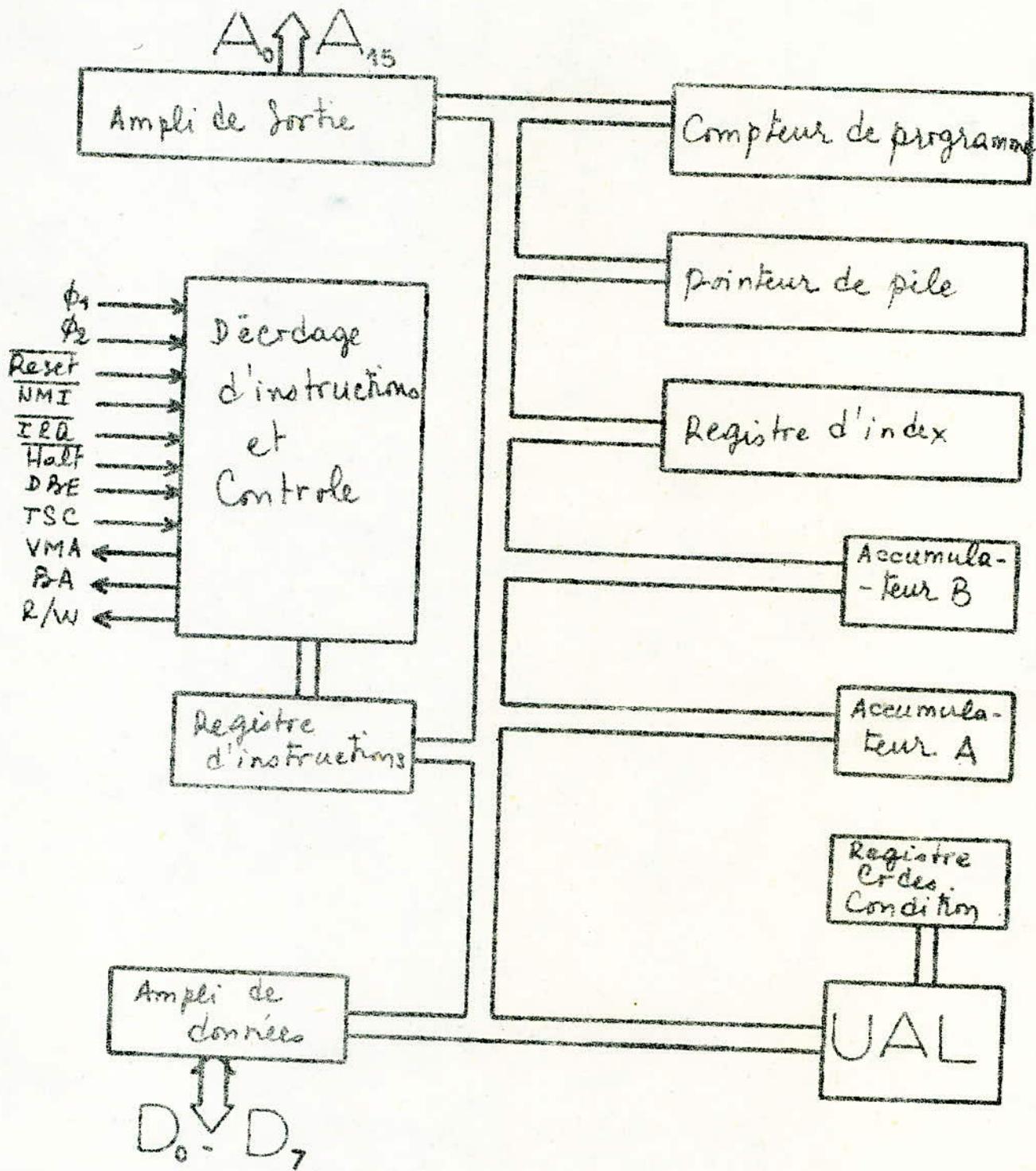


FIG 4 : schéma fonctionnel du MPU

o - Bus d'adresses ( $A_0 - A_{15}$ ) :

16 broches sont utilisées pour le bus adresses. Ces sorties sont à trois états et peuvent commander une charge TTL. Dans l'état haute impédance les sorties sont pratiquement en circuit ouvert, ce qui permet d'utiliser le MPU en DMA. D'autres part, l'activation du TSC (état haut) force les lignes du bus adresses dans les modes 3 états (haute impédance).

o - Bus données ( $D_0 - D_7$ ) :

Le bus données (8 bits) est bidirectionnel et permet le transfert de données entre le MPU et les mémoires ou la périphérie.

Le bus de données est à l'état haut quand le signal DBE est à l'état bas. Enfin, les amplificateurs de sorties sont à trois états et peuvent, eux, commander une charge TTL.

o - Bus disponible BA (Bus available) :

Ce signal est généralement à l'état bas ; A l'arrêt du micro-processeur, il passe à l'état haut et indique alors, que le bus adresses est disponible ; Ceci se produit si :

- . La ligne HALT est à l'état bas
- . Le MPU est en attente d'interruption (état Wait)

Le MPU sort de l'état Wait lorsqu'arrive :

- . Une interruption masquable
- . Une interruption non-masquable.

Quand BA est à l'état haut, toutes les sorties 3 états (three state) sont à l'état haute impédance, les autres étant à leur niveau inactif. La ligne BA peut commander une charge TTL ; Enfin quand TSC est à l'état haut, BA reste à l'état bas.

o - Activation du bus de données DBE (Data bus enable) :

C'est le signal de commande 3 états pour le bus données du MPU. L'entrée DBE est compatible TTL. Elle active les sorties du bus de données lorsqu'elle est à l'état haut,

.//.

o - Lecture-écriture R/W (Read/Write) :

Cette sortie 3 états compatible TTL indique aux mémoires et aux périphériques que :

- . Le MPU est à l'état de lecture ( $R/\overline{W} = 1$ )
- . Le MPU est à l'état d'écriture ( $R/\overline{W} = 0$ )

Ce signal est à l'état haut quand :

- . Le MPU est à l'arrêt
- . La ligne TSC est à l'état haut.

o - Reset :

L'entrée Reset est utilisée pour mettre à l'état initial et démarrer le MPU après une mise sous tension ou un arrêt accidentel. Elle permet de réinitialiser le système à tout moment.

o - Demande d'interruption  $\overline{IRQ}$  (Interrupt Request)

La demande d'interruption est provoquée quand cette entrée passe du niveau haut au niveau bas. Toutefois, le MPU termine l'exécution de l'instruction en cours avant de prendre en compte la demande. Ceci suppose que la ligne HALT est à l'état haut ; Quand celle-ci est à l'état bas, les demandes d'interruptions sont conservées intérieurement.

o - Interruption non-masquable  $\overline{NMI}$  (Non Maskable Interrupt)  
et attente d'interruption  $\overline{WAI}$  (Wait For Interrupt) :

Le MPU peut prendre en compte deux (2) types d'interruptions  $\overline{IRQ}$  et  $\overline{NMI}$  ; Leur prise en compte est semblable sauf que chacune a sa propre adresse.

Le signal WAI ou l'instruction WAI est exécutée en préparation à l'interruption. Ceci permet d'accroître le temps de réponse, car la sauvegarde des registres dans la pile est faite par l'instruction WAI.

././.

o - Contrôle trois états (Three State Control) TSC :

C'est une ligne de commande trois états ; Quand elle est au niveau logique I :

- Le bus adresse et la **ligne** R/ $\bar{W}$  sont mis dans l'état haute impédance.
- VMA et BA sont forcés à l'état bas
- Il faut que :  $\emptyset_1 = I$  et  $\emptyset_2 = 0$  afin de suspendre l'exécution du programme.

o - Adresse mémoire valide VMA (Valid Memory Adress) :

Cette sortie, quand elle est à l'état haut (VMA = I), indique aux circuits périphériques qu'il y'a une adresse valide sur le bus adresses. Elle est, en général, utilisée pour la sélection des circuits tels que PIA,... etc. Cette sortie n'est pas à 3 états et elle peut commander une charge TTL.

o - Halt / :

Cette entrée est sensible à un niveau. Elle permet l'arrêt ou l'exécution d'un programme.

- $\overline{\text{HALT}} = 0$  : arrêt.
- $\overline{\text{HALT}} = I$  : exécution.

c) - REGISTRES INTERNES DU MPU :

Le MPU a trois registres internes de 16 bits et trois registres de 8 bits accessibles par programme. (fig 5)

o - Compteur programme ou compteur ordinal PC (program counter) :

C'est un registre de 16 bits qui contient l'adresse courante du programme.

o - Pointeur de pile SP (Stack pointer) :

C'est un registre de 16 bits qui contient l'adresse de la position disponible dans la pile. Celle-ci est externe et fonctionne en "dernier entré", "premier sorti". Elle se situe en général en mémoire RAM et à n'importe quelle adresse.

1	Vss 0	Reset	040
2	Halt	TSC	039
3	$\phi_1$	NC	038
4	IRR	$\phi_2$	037
5	VMA	DBE	036
6	NMI	NC	035
7	BA	R/W	034
8	Vcc	D <sub>0</sub>	033
9	A <sub>0</sub>	D <sub>1</sub>	032
10	A <sub>1</sub>	D <sub>2</sub>	031
11	A <sub>2</sub>	D <sub>3</sub>	030
12	A <sub>3</sub>	D <sub>4</sub>	029
13	A <sub>4</sub>	D <sub>5</sub>	028
14	A <sub>5</sub>	D <sub>6</sub>	027
15	A <sub>6</sub>	D <sub>7</sub>	026
16	A <sub>7</sub>	A <sub>15</sub>	025
17	A <sub>8</sub>	A <sub>14</sub>	024
18	A <sub>9</sub>	A <sub>13</sub>	023
19	A <sub>10</sub>	A <sub>12</sub>	022
20	A <sub>11</sub>	Vss	021

M  
C  
6  
8  
0  
0

Brochage du MPU

7 Acc A 0

7 Acc B 0

15 Pointeur de Pile 0

15 Registre d'index 0

15 Compteur de Programme 0



- Retenue du bit 7
- Dépassement
- Zéro
- Négatif
- Masque d'interruption
- Demi retenue du bit 3

FIG 5: Registres programmables du MPU

1	Masse 0	Vcc	24
2	D <sub>0</sub>	A <sub>0</sub>	23
3	D <sub>1</sub>	A <sub>1</sub>	22
4	D <sub>2</sub>	A <sub>2</sub>	21
5	D <sub>3</sub>	A <sub>3</sub>	20
6	D <sub>4</sub>	A <sub>4</sub>	19
7	D <sub>5</sub>	A <sub>5</sub>	18
8	D <sub>6</sub>	A <sub>6</sub>	17
9	D <sub>7</sub>	R/W	16
10	CS <sub>0</sub>	CS <sub>5</sub>	15
11	CS <sub>1</sub>	CS <sub>4</sub>	14
12	CS <sub>2</sub>	CS <sub>3</sub>	13

M  
C  
6  
8  
1  
0

Brochage de la RAM

1	A <sub>7</sub>	+5V	24
2	A <sub>6</sub>	A <sub>9</sub>	23
3	A <sub>5</sub>	A <sub>8</sub>	22
4	A <sub>4</sub>	-5V	21
5	A <sub>3</sub>	CS/WE	20
6	A <sub>2</sub>	+12V	19
7	A <sub>1</sub>	Prrog.	18
8	A <sub>0</sub>	D <sub>7</sub>	17
9	D <sub>0</sub>	D <sub>6</sub>	16
10	D <sub>1</sub>	D <sub>5</sub>	15
11	D <sub>2</sub>	D <sub>4</sub>	14
12	Masse	D <sub>3</sub>	13

M  
C  
2  
7  
0  
8

Brochage de la REPR0M

o - Registre d'index (Index Register) :

C'est un registre de 16 bits qui peut être utilisé pour des transferts de données ou comme index dans le mode d'adressage indexé.

o - Accumulateurs :

Il en existe deux (Accumulateur A et B) et sont utilisés pour contenir des opérandes ou des résultats de l'unité arithmétique et logique (ALU).

o - Registre d'état CCR (Condition Code Register) :

Il contient le bit masque d'interruption (I) et cinq autres bits indiquant les résultats d'une opération de l'unité arithmétique et logique (fig 5).

d) - JEUX D'INSTRUCTION ET MODES D'ADRESSAGE :

Il existe donc 72 instructions réparties en 7 modes d'adressage et, on note que, par un choix judicieux il est possible d'améliorer le programme ; Cela :

- En réduisant sa longueur
- En réduisant son temps d'exécution.

II - LE COUPLEUR D'ENTREE/SORTIE PIA MC 6821 :

a) - Caractéristiques et description générale : (fig 6)

Le MC 6821 fournit un moyen universel d'interface du MPU (MC 6800) avec la périphérie. L'interface est réalisée, à travers deux bus de données bidirectionnels (8 bits) et quatre lignes de contrôle, sans aucune logique externe. Le fonctionnement du PIA est programmé par le MPU durant l'initialisation du système ; Ainsi chaque ligne de données peut être utilisée soit en entrée soit en sortie et chaque ligne de contrôle peut être programmée pour un des modes de fonctionnement possible.

Les principales caractéristiques du PIA sont :

- o - Interruptions contrôlées et possibilités de masquage d'interruptions.
- o - Possibilités de contrôle de circuits CMOS sur la partie A des lignes vers la périphérie.

././.

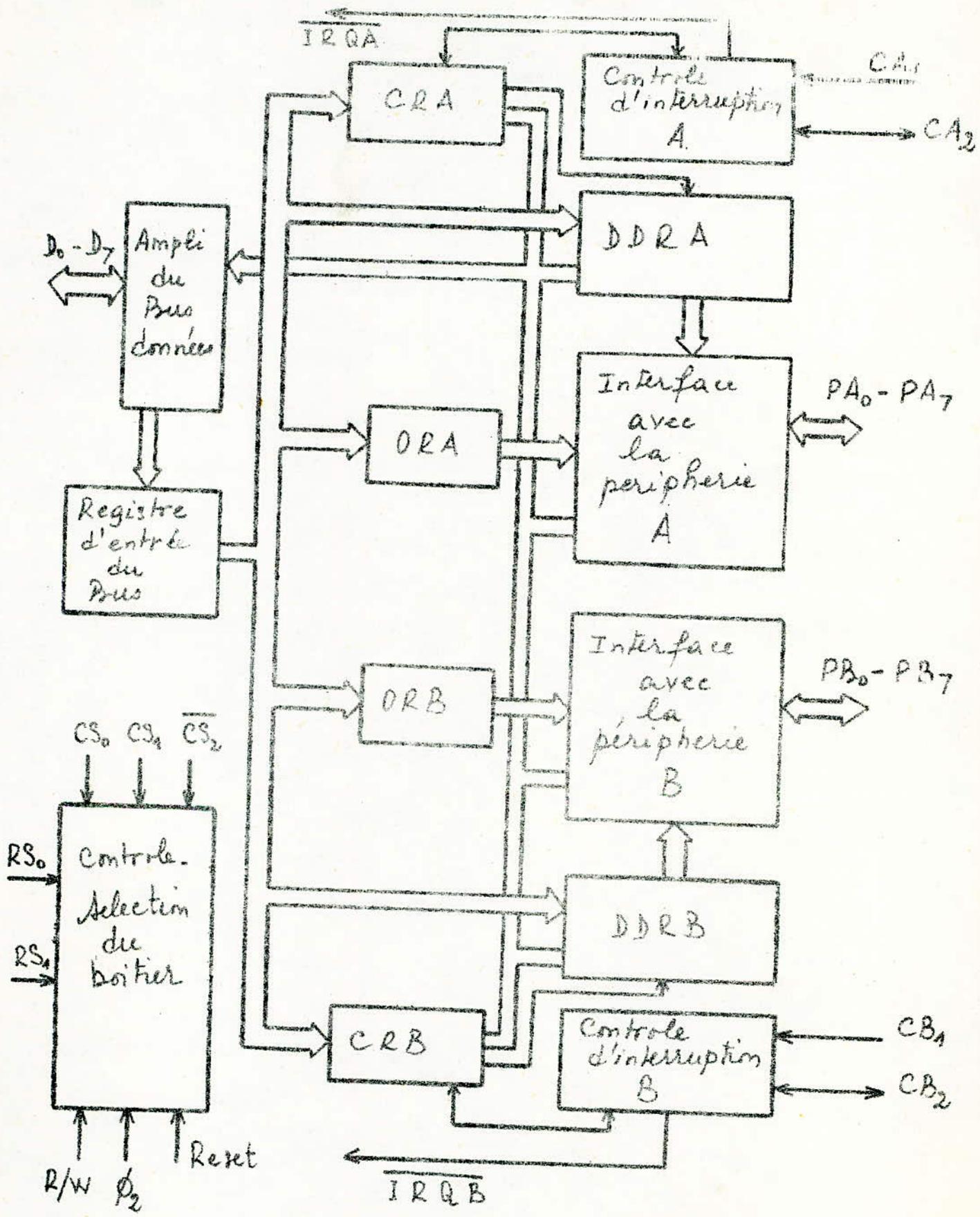


FIG 6

- o - Possibilités de commander 2 charges TTL en sortie sur les parties A et B.
- o - Compatible TTL.
- o - Fonctionnement statique.

b) - SIGNAUX DE LIAISON DU PIA AVEC LE MPU :

Un contrôle complet du PIA, par le MPU, peut être aisément réalisé en associant la sortie VMA du MC 6800 avec les lignes suivantes :

- o - Bus de données bidirectionnel ( $D_0 - D_7$ ) :  
Il permet le transfert de données entre le MPU et le PIA. Les amplificateurs de sortie sont à trois états et restent à l'état haute impédance sauf quand le MPU effectue une lecture du PIA.
- o - Ligne d'horloge E (Enable) :  
C'est le seul signal de synchronisation fourni au PIA. Il est en général produit par la phase  $\emptyset_2$  du MPU.
- o - Entrée de lecture/ÉCRITURE ( $R/\overline{W}$  : Read/Write) :  
Produit par le MPU, il spécifie le sens de transfert des données sur le bus de données.  
 $R/\overline{W} = 0$  Ecriture (MPU vers PIA)  
 $R/\overline{W} = 1$  Lecture (PIA vers MPU)
- o - Entrée de sélection de boîtier CS0, CS1,  $\overline{CS2}$  :  
(Chip Select) :  
Ces trois signaux d'entrée sont utilisés pour adresser le PIA ; Pour cela il faut que :
  - CS0 = 1
  - CS1 = 1
  - $\overline{CS2}$  = 0
- o - Entrée de sélection de registres RSO, RSI :  
Ces deux lignes permettent de sélectionner les divers registres internes du PIA. Cela se fait en liaison avec les registres de contrôle interne. Celles-ci et les trois "chip Select" doivent être stables durant l'impulsion E pour un cycle de lecture ou d'écriture.

././.

o - Lignes de demande d'interruption IRQA et IRQB :

Actives à l'état bas, elles servent à interrompre le MPU soit directement soit à travers un circuit de priorité. Chacune des lignes IRQA et IRQB (Interrupt Request) est associée à 2 bits indicateurs d'interruption (bit 6 et 7) des registres A et B pour respectivement IRQA et IRQB. Chaque indicateur est associé à une des 4 lignes de contrôle/interruption de la périphérie (CA1, CA2, CBI, CB2). Enfin le PIA possède 4 bits d'autorisation d'interruption qui peuvent être utilisés pour masquer les demandes d'interruption :

c) - Lignes d'interfaces avec la périphérie :

L'interfaçage est réalisé par 2 bus de données bidirectionnels de 8 bits et 4 lignes de contrôle/interruption.

o - Lignes de données/Port A (PA<sub>0</sub> - PA<sub>7</sub>) ;  
Port B (PB<sub>0</sub> - PB<sub>7</sub>) :

Elles peuvent être programmées en entrée ou en sortie en mettant respectivement à "0" ou à "1" les bits correspondants à PA<sub>0</sub> - PA<sub>7</sub> (PB<sub>0</sub> - PB<sub>7</sub>) au niveau du registre DDRA ou DDRB (Bit "0" pour PA<sub>0</sub> ou PB<sub>0</sub>, bit "7" pour PA<sub>7</sub> ou PB<sub>7</sub>). Ainsi on a accès aux registres ORA et ORB (Output Register) soit en lecture soit en écriture.

o - Lignes d'interruption CA1, CBI :

Ce sont uniquement des lignes d'entrées qui positionnent les indicateurs d'interruption des registres CRA et CRB.

o - Lignes de contrôle périphérique CA2, CB2 :

Elles sont programmables pour être utilisées en entrée d'interruption ou en sortie de contrôle. En sortie elles sont compatibles TTL. En entrée leurs résistances de charge représentent une charge TTL.

d) - REGISTRES INTERNES :

Le PIA a six registres internes accessibles au MPU en écriture et en lecture et répartis en 2 groupes de trois registres à chacun des ports (fig 6).

://.

1	0	$O_{VSS}$		$CA_1$	0340
2	1	$PA_0$		$CA_2$	0339
3	0	$PA_1$		$\overline{IRQA}$	0338
4	0	$PA_2$	M	$\overline{IRQB}$	0337
5	0	$PA_3$		$RS_0$	0335
6	0	$PA_4$	C	$RS_1$	0335
7	0	$PA_5$		Reset	0334
8	0	$PA_6$		$D_0$	0333
9	0	$PA_7$		$D_1$	0332
10	0	$PB_0$	6	$D_2$	0331
11	0	$PB_1$	8	$D_3$	0330
12	0	$PB_2$		$D_4$	0329
13	0	$PB_3$	2	$D_5$	0328
14	0	$PB_4$	1	$D_6$	0327
15	0	$PB_5$		$D_7$	0326
16	0	$PB_6$		E	0325
17	0	$PB_7$		$CS_1$	0324
18	0	$CB_1$		$CS_2$	0323
19	0	$CB_2$		$CS_0$	0322
20	0	Vcc		R/W	0321

Brochage du PIA

		Bit 2 du Registre de Contrôle		Registres sélectionnés
$RS_1$	$RS_0$	CRA(2)	CRB(2)	
0	0	1	X	ORA
0	0	0	X	DDR A
0	1	X	X	CRA
1	0	X	1	ORB
1	0	X	0	DDR B
1	1	X	X	CRB

FIG 7

o - CRA et CRB (Control Register A/B) :

Ils contiennent les paramètres de fonctionnement

o - DDRA et DDRB (Data Direction Register A/B) :

Ils contiennent le mot fixant le sens de transfert (entrée ou sortie) pour chacune des lignes de données.

état "I" = Ligne en sortie

état "O" = Ligne en entrée

o - ORA et ORB (Output Register A/B) :

Ces registres mémorisent les données en sortie lors d'une écriture. Toutefois, on peut écrire les données présentes en entrée mais elles doivent être mémorisées à l'extérieur.

Enfin on note que deux circuits de commande d'interruption A et B permettent de traiter CA1, CA2, CBI, CB2 et de générer  $\overline{IRQA}$  et  $\overline{IRQB}$ .

e) - ADRESSAGE ET SELECTION DES REGISTRES :

CRA et CRB étant adressés directement l'adressage interne est donné par le tableau (fig 7).

III - MEMOIRE MORTE REPROGRAMMABLE MC 2708 :

C'est une mémoire morte de 8192 bits effaçable au U.V et reprogrammable. Elle est utilisée dans les applications nécessitant une mémoire non volatile. La fenêtre transparente sur le boîtier permet d'effacer aux rayons U.V le contenu de la mémoire.

a) - CARACTERISTIQUES :

- o - Organisée en 1024 octets
- o - Fonctionnement statique
- o - Tensions d'alimentation standards (+ 12v, + 5v et) (-5v)
- o - Temps d'accès maximum de 450 ns
- o - Faible dissipation
- o - Entrée de sélection du boîtier pour l'extension de la mémoire
- o - Compatible TTL
- o - Sortie 3 états.

././.

b) - SCHEMA FONCTIONNEL ET BROCHAGE : (fig 8)

IV - MEMOIRE STATIQUE A LECTURE - ECRITURE RAM MC 6810:

C'est une mémoire de 128 octets fabriquée en technologie MOS à canal N et grille au Silicium. Ce circuit est compatible TTL et n'a besoin que d'une alimentation de + 5v. Etant de fonctionnement statique, il ne nécessite aucune horloge ou signal de rafraichissement.

a) - CARACTERISTIQUES :

- o - Organisé en 128 octets
- o - Fonctionnement statique
- o - Bus de données 8 bits bidirectionnel et à trois états
- o - 6 entrées de sélection du boîtier : CS0,  $\overline{CS1}$ ,  $\overline{CS2}$ , CS3,  $\overline{CS4}$ ,  $\overline{CS5}$ . donc possibilités d'extension
- o - Alimentation unique de + 5v.
- o - Compatible TTL
- o - Temps d'accès maximum de 450 ns.

b) - SCHEMA FONCTIONNEL ET BROCHAGE : (fig 9)

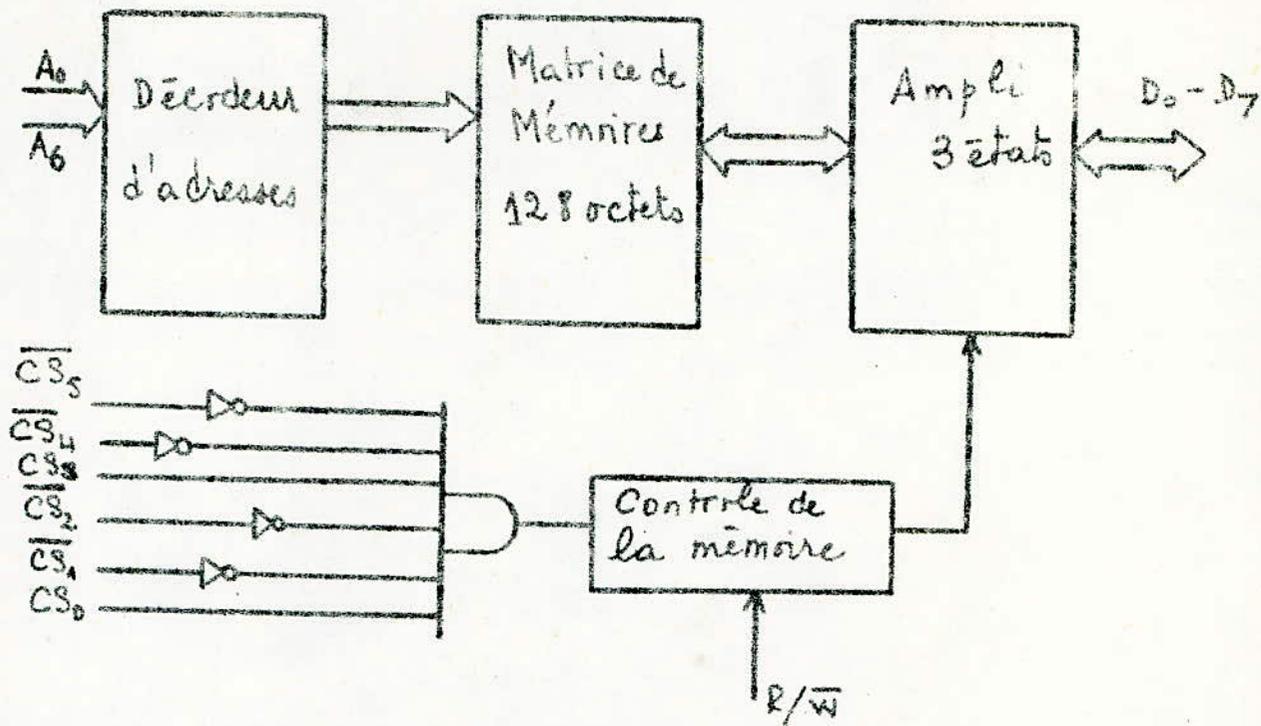


FIG 9

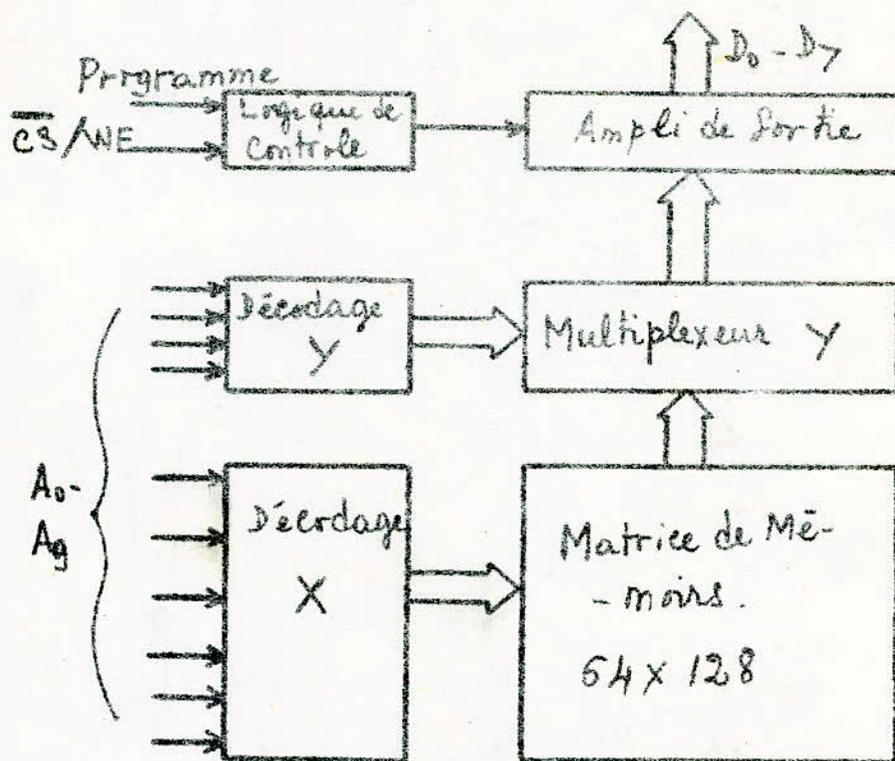


FIG 8

*B* - REALISATION D'UNE  
CARTE R.A.M 6 K.OCTETS  
MC 6810

INTRODUCTION :

Ce chapitre, même indépendant dans une certaine mesure du travail que nous nous sommes proposés de faire, revêt une importance non négligeable. En effet, considérée comme une initiation, cette réalisation nous permet de toucher concrètement la notion d'adressage des mémoires (logique, câblage, ...etc) En outre, il faut remarquer que, cette carte est nécessaire à la réalisation du système microprocesseur qui gèrera le processus .

.../...

## I- PRESENTATION GENERALE :

Occupant une zone mémoire de 6 K.octets (400-IBFF) et nécessitant par conséquent 48 boitiers RAM MC 6810 de 128 octets, cette carte a été, en fait divisée en deux cartes de trois K.octets réparties comme suit:

1<sup>ère</sup> carte : 400-0FFF → 1K → 4K.<sup>4685</sup>  
2<sup>ème</sup> carte : I000-IBFF → 4K → 7K.

Il faut alors remarquer que ces deux cartes ont été organisées en matrices de trois colonnes et huit lignes chacune .

Enfin, la réalisation a été faite sur des cartes standard MOTOROLA vierges .

## II- ADRESSAGE :

### a- LES DIFFERENTS SIGNAUX UTILISES :

o- Bus adresse : Les 16 lignes de ce bus sont amplifiées par des Buffers (74I26), une partie de ce bus (A<sub>7</sub> - A<sub>15</sub>) est utilisée pour l'adressage externe des boitiers, l'autre partie le sera pour l'adressage interne .

o- Bus données : Ces 8 lignes sont amplifiées par des Buffers bidirectionnels (8T26) qui seront donc, selon le cas, validés soit en sortie (lecture) soit en entrée (écriture) .

o- BA : Ce signal sera inversé en premier lieu (au repos il est à l'état bas) puis, il sera amplifié, BA permettra d'activer l'amplification au niveau des buffers 74I26, il sera donc nécessaire de l'amplifier séparément des autres signaux . On utilisera pour cela un amplificateur inverseur le 7404 .

o- VMA,  $\phi_2$  : Après amplification, ces deux signaux serviront pour l'adressage externe des boitiers. Ils seront, d'autre part, utilisés pour la validation du sens de transfert des données (au niveau des 8T26) cela en combinaison avec certaines lignes adresse et éventuellement le signal R/W .

sent

o-  $R/\bar{W}$  : Ce signal, après amplification en premier lieu, à déterminer le sens de transfert des données (écriture-lecture). En effet, il est relié directement aux boîtiers "mémoire". En deuxième lieu il permettra, en combinaison avec  $VMA, \phi_2$  et autres lignes adresse, à valider le sens de transfert des données au niveau des buffers bidirectionnels (8T26).

b- DIFFERENCES SPECIFIANT LES DEUX CARTES :

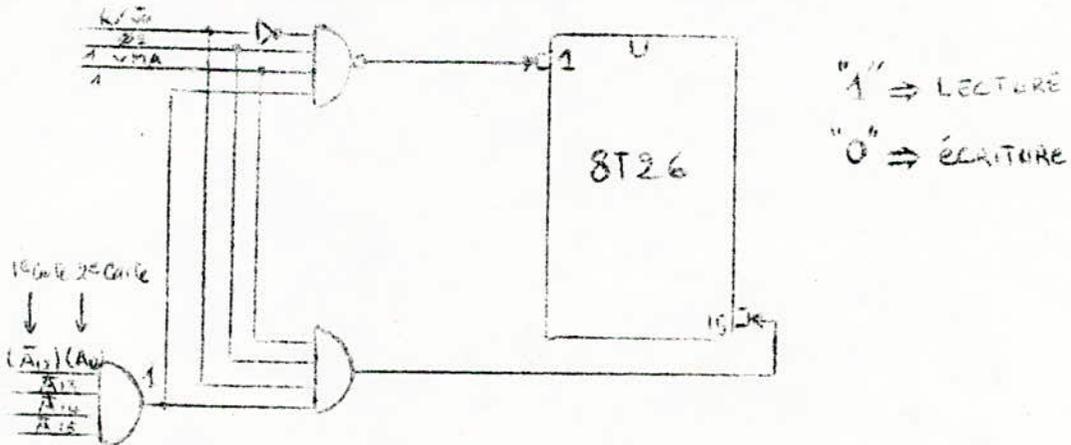
La ligne adresse  $A_{12}$  caractérise, essentiellement, la différence entre les deux cartes RAM. En effet, elle est à "0" pour la première (400-0FFF) et à "1" pour la deuxième (1000-1BFF). Cette ligne n'entre vraiment en considération que pour la validation du sens de transfert des données au niveau des buffers bidirectionnels (8T26).

La validation du sens de transfert des 8T26 nécessite la présence permanente de :

- \* "1" sur les pins I & I5, pour une lecture.
- \* "0" sur les pins I & I5, pour une écriture.

Il est évident que (d'après la zone mémoire occupée par les deux cartes RAM) les lignes  $A_{13}, A_{14}, A_{15}$  sont toujours à "0".

LOGIQUE DE VALIDATION DES BUFFERS 8T26



- 1<sup>re</sup> Carte (0400-0FFF)  $A_{12}$  est inversé. ( $A_{12}=0$ )
- 2<sup>de</sup> Carte (1000-1BFF)  $A_{12}$  n'est pas inversé. ( $A_{12}=1$ )

## C - MELANGE DE SOLUTIONS

Cette première grande partie du système permet de faire le mélange des solutions, lequel mélange est commandé et contrôlé par le Micro-calculateur. Son étude se fera de par ce fait en deux parties :

- o- Coté hardware (carte de commande, actionneur)
- o- Le logiciel .

.../...

## I- PRINCIPE : (voir fig I)

Le principe de cette interface, composée d'une série d'**actionneurs** et d'un circuit d'**excitation**, est très simple. En effet, la commande de chaque actionneur se fait par la programmation du PIA en sortie, dont chaque bit attaquera le circuit d'excitation correspondant .

## II- ACTIONNEURS :

Nous considererons dans notre cas deux genres d'actionneurs : A écoulement et sans écoulement .

### a- ACTIONNEURS à ECOULEMENT : (pompes, électrovannes,)

Ils permettent l'écoulement, en fonction du temps, d'un certain volume de solution donnée. Commandés électrique-ment, ils ont un débit constant en régime permanent. Le passage d'un volume de solution quelconque exigera un temps d'ouverture "t" tel que :

$$t_{(ms)} = V(L) / d(1/ms)$$

### b- ACTIONNEURS SANS ECOULEMENT : (Agitateurs, ...)

De la même manière que ceux à écoulement, ces **actionneurs** sont alimentés par la tension du secteur. Ils permettront d'assurer, effectivement, le mélange des 3 solutions

## III- CARTE DE COMMANDE :

Cette carte, qui permettra la mise en marche ou l'arrêt des différents actionneurs, est constituée essentiellement d'un triac protégé par une cellule RC et amorcé par un photo-coupleur . (voir fig 2)

### a- LE PHOTO-COUPLEUR :

Le photo-coupleur est un composant Opto-électrique. Il est composé d'un photoémetteur ou LED qui transforme le courant en lumière et d'un photo-récepteur qui transforme la lumière en courant. Le photo-récepteur est un transistor Darlington dont la base n'est pas connectée. Le **couplage** étant optique, l'émetteur et le récepteur sont isolés électriquement .

Le Photo-coupleur est analogue aux relais électromagnétiques tout en ayant de nombreux avantages tels que :

- o- Transmission de la composante continue .
- o- Fréquence de commutation élevée .
- o- Absence de parasites .

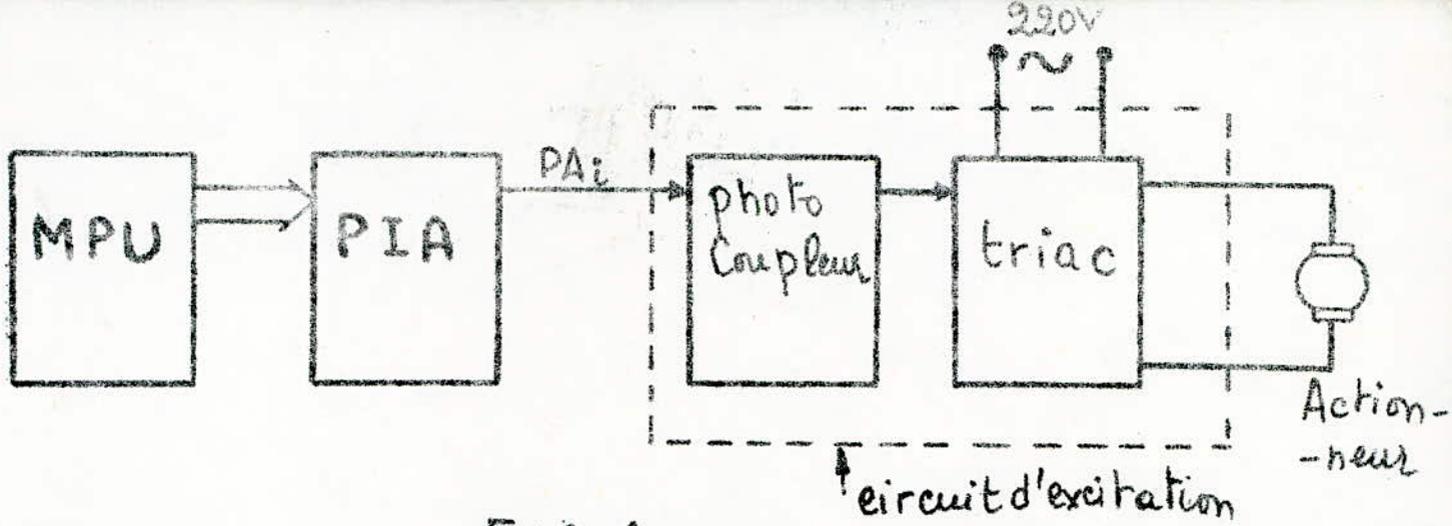


FIG 1

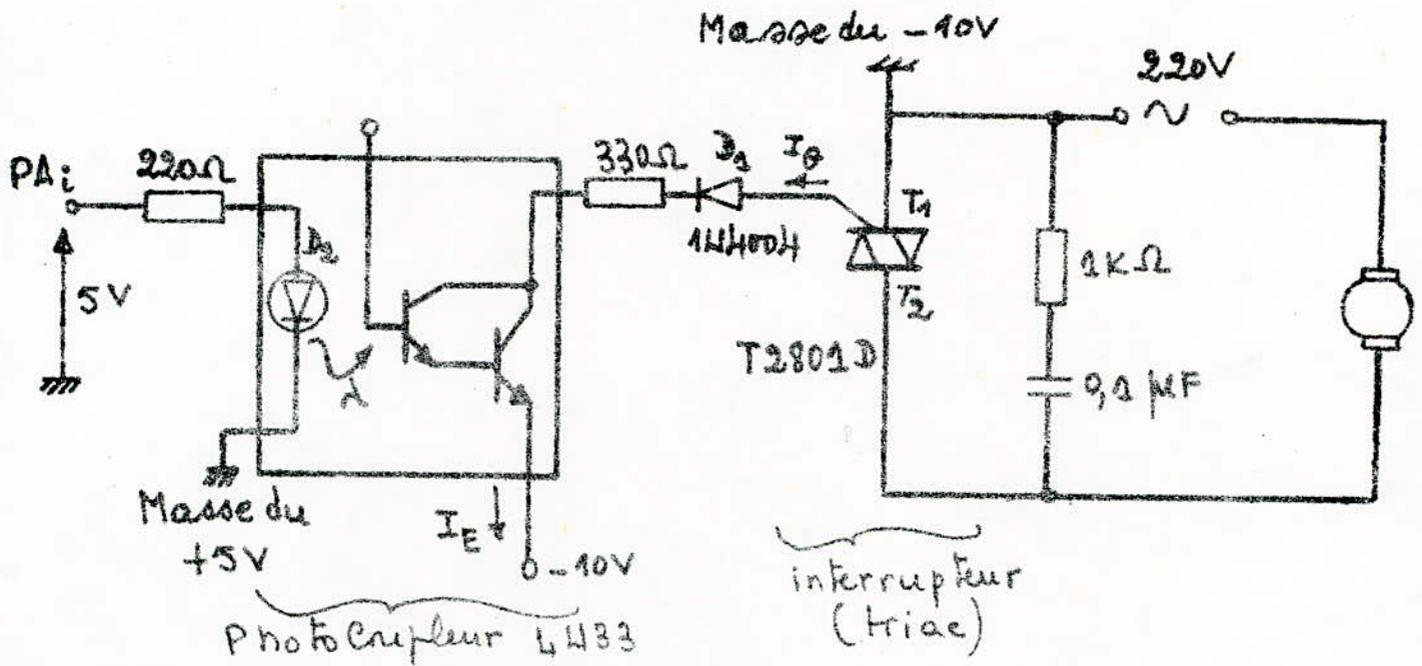


FIG 2

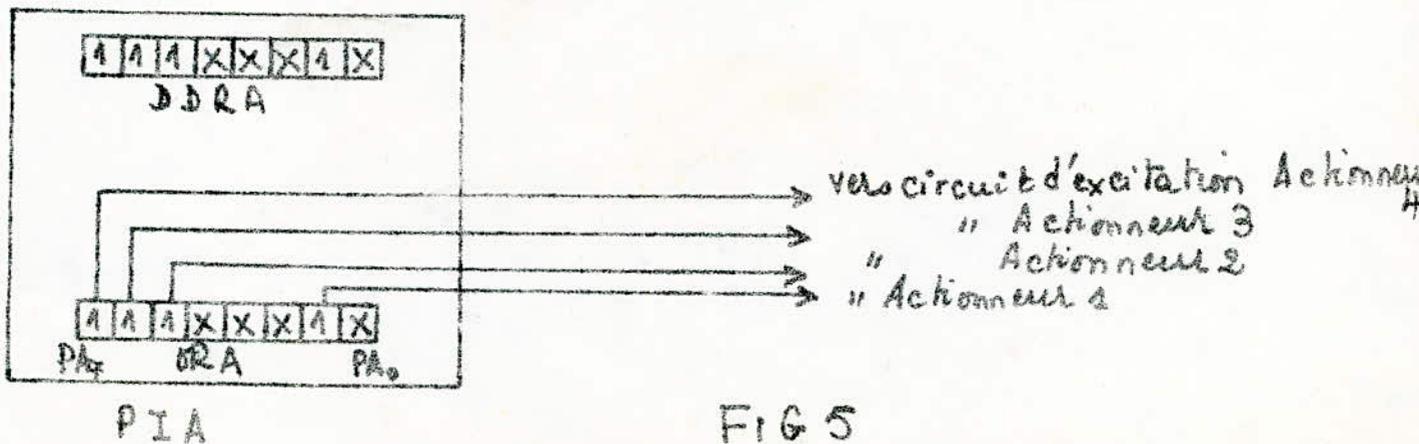


FIG 5

L'application d'une tension de 5v (correspondant au niveau logique "I" TTL) permet l'émission de lumière par la diode LED. Il y'a donc création d'un courant  $I_g$  qui est approximativement le courant de gachette  $I_g$  du triac .

#### b- LE TRIAC :

Le triac (ou Triode Alternating Current) est un contacteur statique bidirectionnel à gachette unique et équivalent à deux Thyristors montés en parallèle inverse . Il est intéressant par sa fiabilité et sa simplification des circuits de commande . Sa structure est illustrée en figure 3 . Sa caractéristique tension-courant est donnée par la figure 4 .

Nous noterons, alors, que  $V_{BO}$  est la tension de retournement. Quand la tension  $V_{T1} - V_{T2} < V_{BO}$ , le triac se comporte approximativement comme un circuit ouvert . Au delà de cette valeur, un courant important passe et la tension  $V_{T1} - V_{T2}$  chute à une valeur relativement très faible, le Triac fonctionne alors comme un court-circuit. Les tensions de retournement, à courant de gachette nul, sont en général très élevées et on préfère, alors, amorcer le Triac par une impulsion appliquée sur sa gachette. La tension de retournement, dans ce cas, est beaucoup plus petite et le temps d'ouverture en régime alternatif est plus important. Le Triac fonctionne ainsi en interrupteur suivant la présence ou l'absence d'un courant de gachette .

#### c- RÔLE DE LA CELLULE RC :

Le circuit RC protège le Triac contre l'amorçage provoqué par la vitesse critique de croissance  $dv/dt$  après commutation. Ceci quand l'actionneur a une charge inductive; En effet, après l'inversion de la tension alternative, le courant se prolonge et une tension inverse apparaît brutalement à la cessation du courant .

#### IV- COMMANDE DES ACTIONNEURS :

Pour mettre en marche un actionneur, le MPU chargera dans le bit approprié du registre ORA (du PIA) un "I" logique. (voir figure 5). Le PIA étant programmé en sortie, ce niveau "I" correspondant à environ 5v TTL polarisera la diode LED du Photo-coupleur et créera donc un courant de gachette  $I_g$ . La diode  $D_I$  imposera le sens du courant  $I_g$ . Ce courant est assez important et permet un amorçage rapide du Triac qui se comportera comme un court-circuit, et laissera pratiquement la totalité de la tension du secteur alimenter l'actionneur .

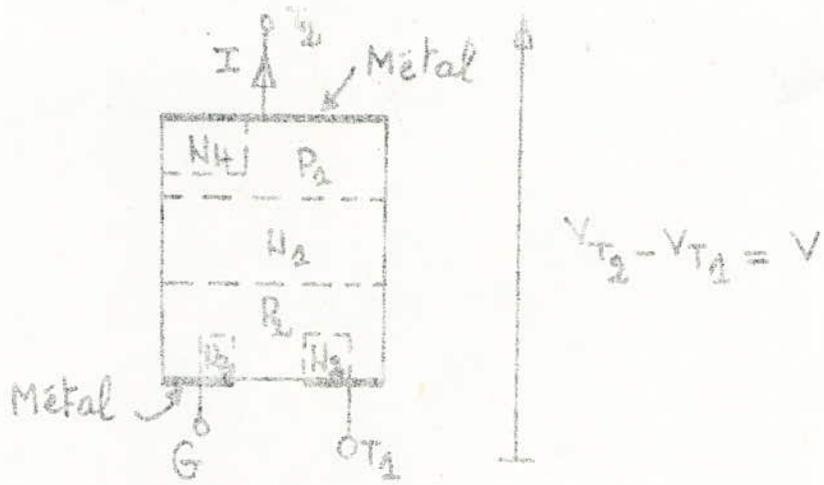


FIG 3

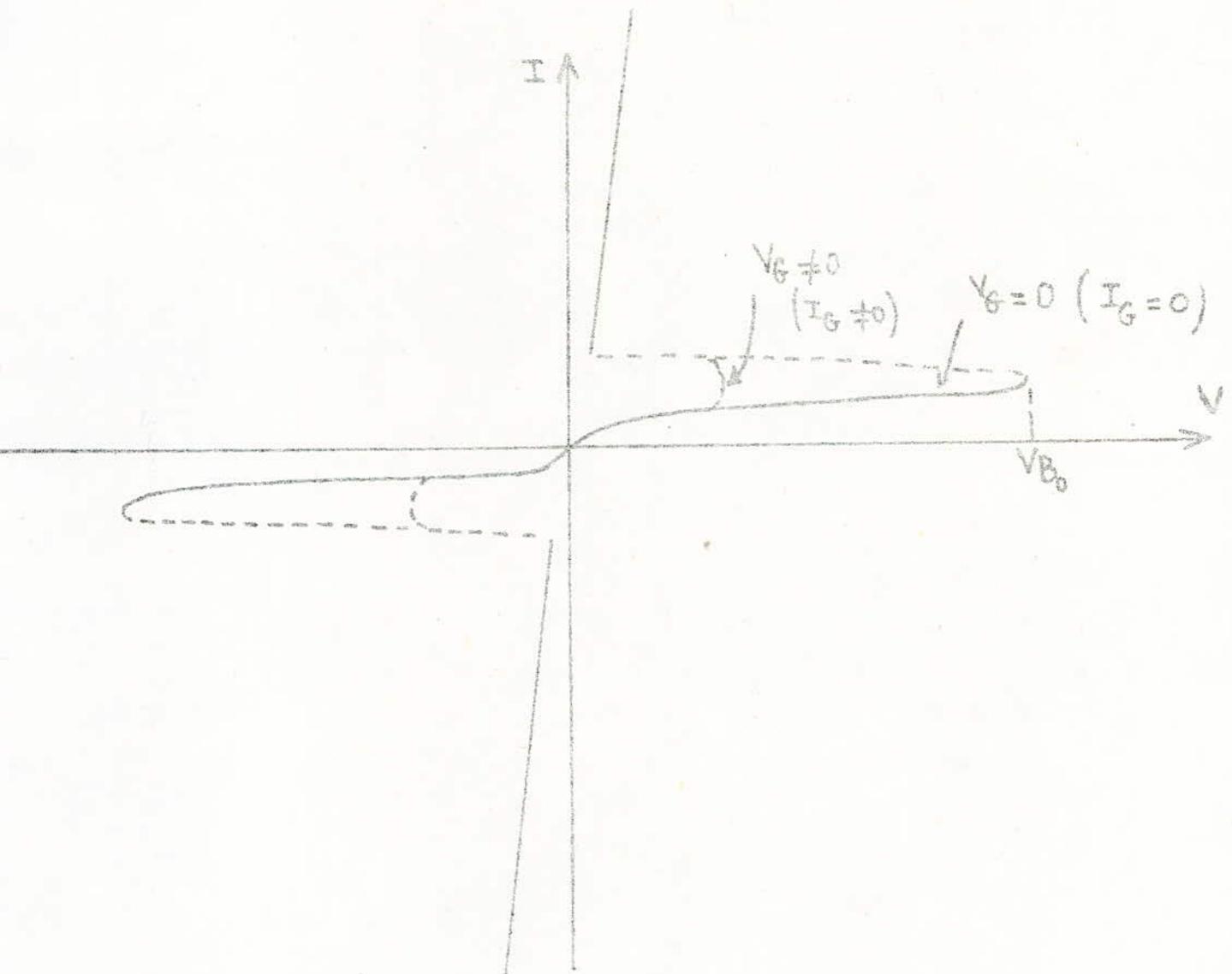


FIG 4

Pour arrêter un actionneur déjà en marche, il suffira de charger un "0" logique dans le bit correspondant du registre ORA (du PIA). Le courant de gachette est alors nul, bloquant ainsi le triac. La cellule RC (environ 32 K.Ohms à 50 Hz) fera, nettement, chuter la tension appliquée à l'actionneur, le mettant, alors, hors d'état de fonctionner.

Il est à noter que la valeur élevée de la charge RC minimise la consommation d'énergie pendant l'arrêt de l'actionneur. De plus la tension maximale du secteur (311 v) est inférieure à la tension de retournement  $V_{BO}$  (400 v) et ne peut donc pas amorcer le Triac à  $I_G = 0$ .

#### V- LOGICIEL DE LA TACHE MELANGE :

Ce logiciel a pour but de gérer l'ouverture et éventuellement la fermeture des différents actionneurs, lesquels actionneurs seront ouverts durant des temps qui correspondent à l'écoulement de certains volumes de solutions (du moins en ce qui concerne les actionneurs à écoulement). Ceci dans le but de réaliser un mélange de solutions dans des proportions définies par l'opérateur. Nous distinguerons, alors, deux grandes parties dans ce logiciel

o-Un programme de détermination des temps de fonctionnement des actionneurs ou programme de calcul des temps d'ouverture (noté CALTMP) .

o-Un programme concernant la commande proprement dite des actionneurs (noté COMACT) .

#### a-CALCUL DES TEMPS D'OUVERTURE :

Comme nous l'avons précisé précédemment, le passage de certains volumes de solutions nécessite certains temps d'ouverture tels que :

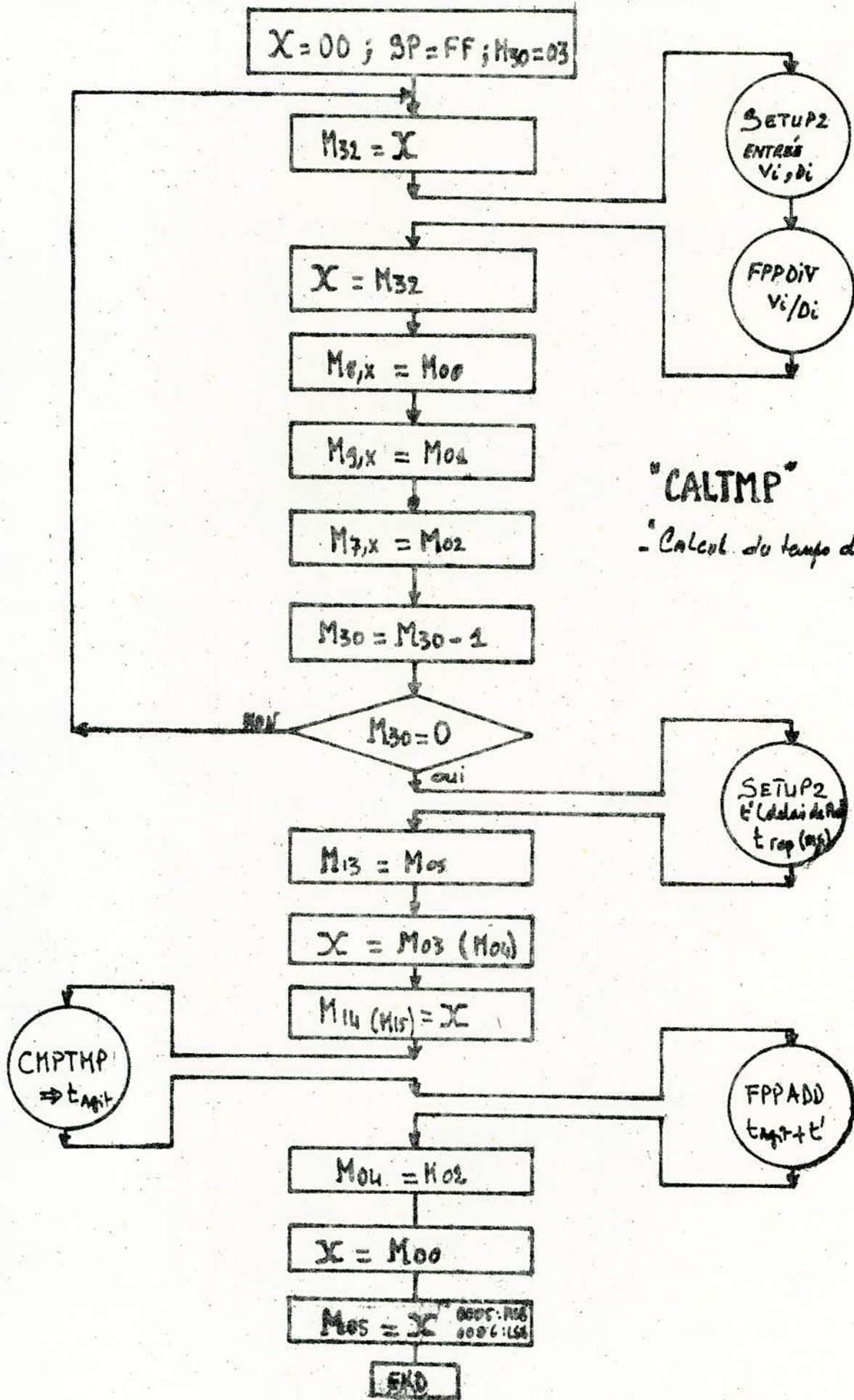
$$t_i = V_i / d_i$$

$V_i(1)$  : Volume de solution considérée.  
 $d_i(1/ms)$  : Débit de l'actionneur .

cela du moins pour trois des actionneurs considérés, le 4<sup>ème</sup> étant un agitateur, nous avons opté pour lui accorder un temps de fonctionnement tel que :

$$t_I = (\text{Sup } t_i + 1 \text{ mn}) \quad i = 2, 3, 4$$

Pour donner le temps au mélange de devenir homogène. Les données pouvant avoir des valeurs très grandes et devant être introduites en décimal par l'opérateur, il est préférable de faire les calculs en virgule flottante. Nous disposons à cet effet de la bibliothèque mathématique 50 de MOTOROLA .



**"CALTMP"**

- Calcul du temps d'ouverture

X = 00 ; SP = FF ; M30 = 03

M32 = X

X = M32

M0,x = M00

M9,x = M04

M7,x = M02

M30 = M30 - 1

M30 = 0

M13 = M05

X = M03 (M04)

M14 (M15) = X

M04 = M02

X = M00

M05 = X

END

SETUP2  
ENTRÉE  
Vi, Di

FPPDIV  
Vi/Di

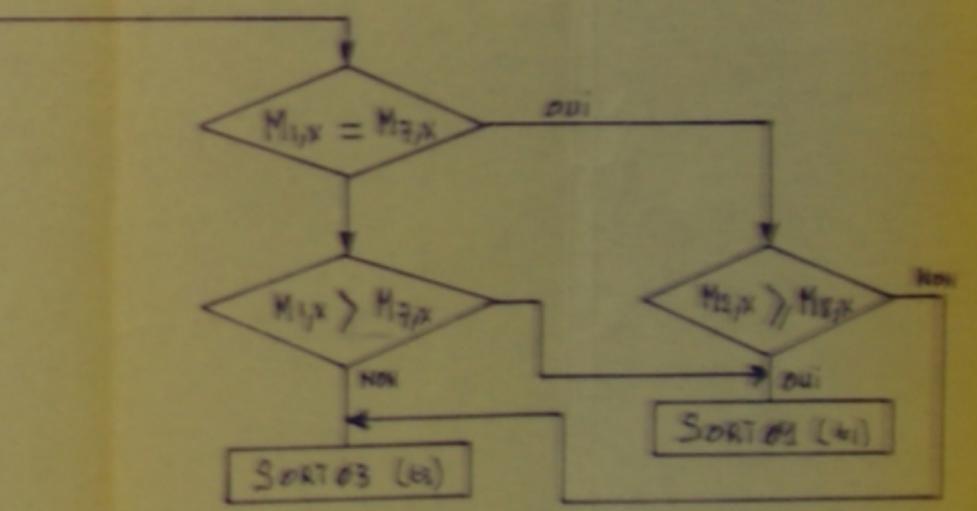
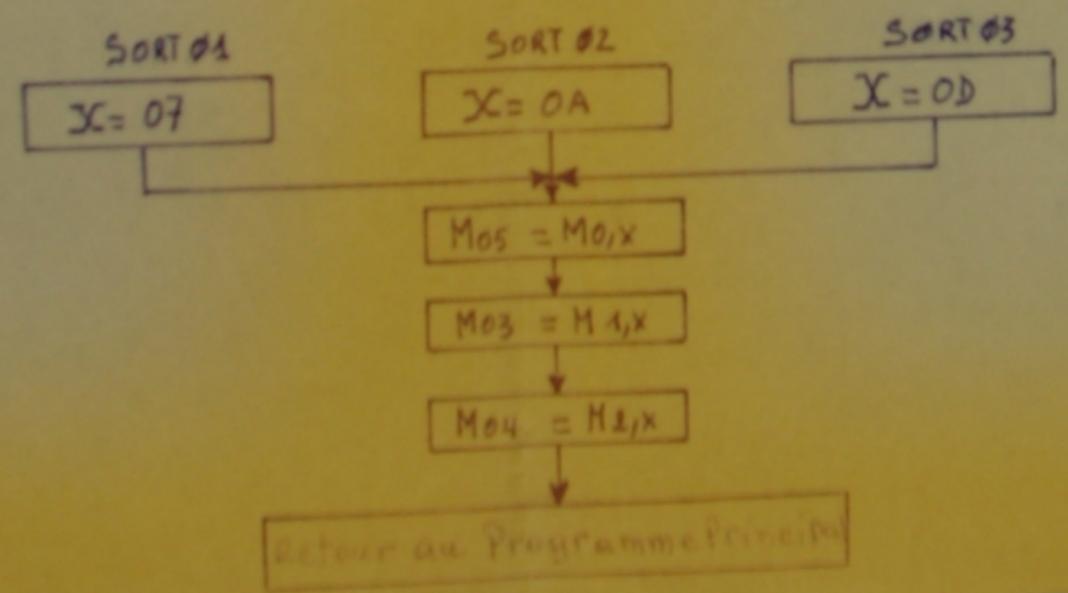
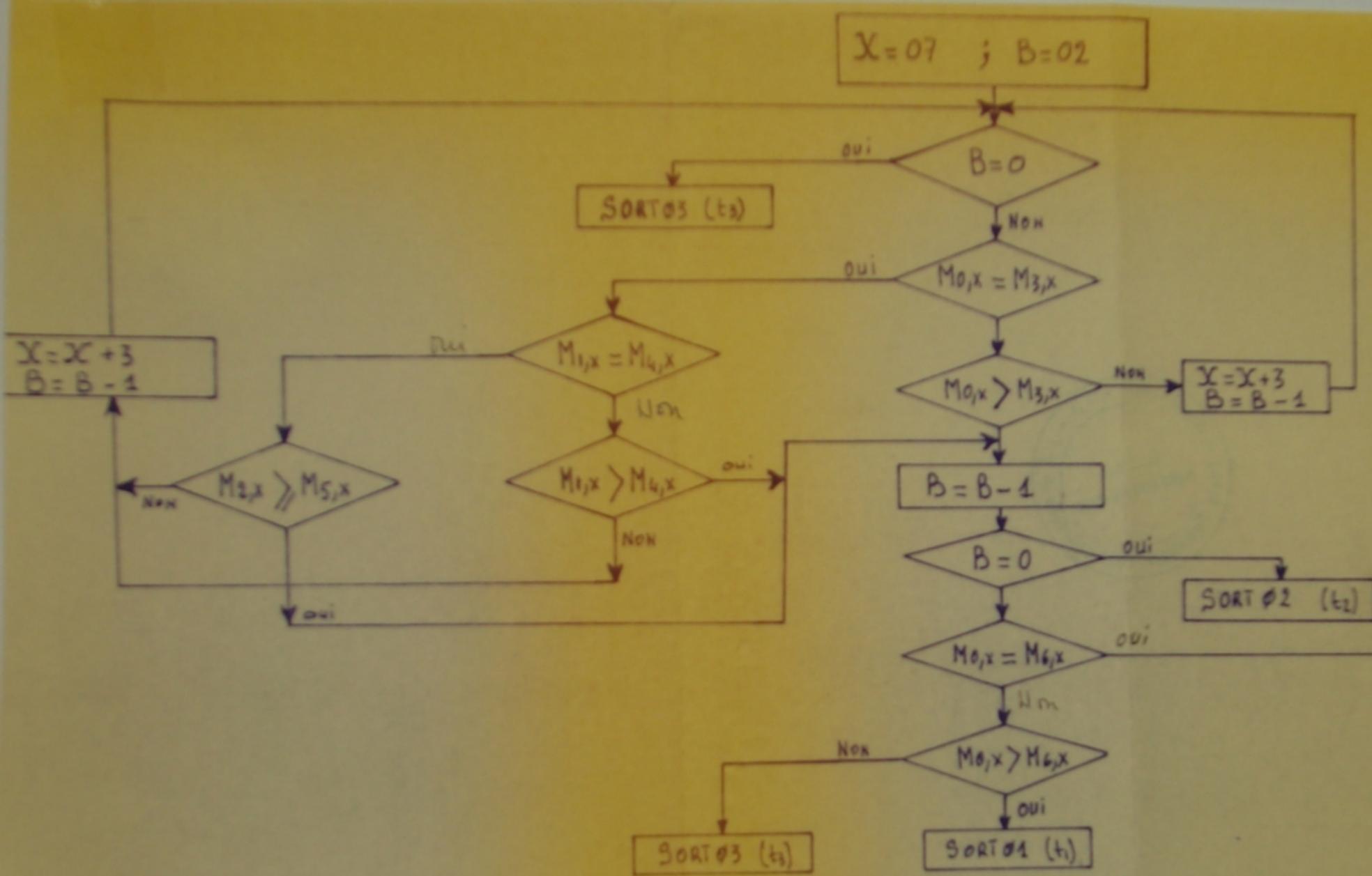
SETUP2  
t' Calcul de P  
t rep (ms)

FPPADD  
t\_Apit + t'

CHPTMP  
=> t\_Apit

0005: 1106  
0006: 1154

PROG 78A  
avant p. 29



S/PROGRAMME "CMPTMP"  
DETERMINATION de Sup[t1, t2, t3]

Cette bibliothèque fonctionne comme un tout indivisible, quoiqu'elle soit formée de plusieurs sous-programmes (voir annexe), dont certains peuvent être appelés séparément. Nous ferons, alors appel aux sous-programmes qui nous intéressent en les modifiant légèrement selon le besoin que nous devons en faire.

Le programme CALTMP sera alors considéré comme un programme principal faisant appel aux s/programmes suivants:

o- SETUP2 : Ce s/programme réalisera l'entrée de deux données écrites en décimal et leurs conversion en virgule flottante.

o- FPPDIV : Il fera la division de ces deux opérandes (en V.F) telle que  $A_1/A_2$ .

o- FPPADD : Ce s/programme réalisera l'addition de deux opérandes telle que  $A_1 + A_2$ .

o- CMPTMP : Ce s/programme, lui même composé de plusieurs s/programme à pour but de déterminer, essentiellement, le plus grand des trois temps d'ouverture calculés. Ce temps additionné à un écart dit d'homogénéisation (1 ou 2mn) sera considéré comme temps de fonctionnement pour l'agitateur. (voir Organigramme)

#### b- COMMANDE DES ACTIONNEURS

Les temps précédemment calculés vont former une table de données pour ce programme de commande. Le but de ce programme est, pratiquement, de contrôler l'ouverture (ou la fermeture) des actionneurs. Pour cela on programme le PIA en sortie et on décrémente les temps correspondants aux différents actionneurs en jeu au rythme des cycles de l'horloge temps réel, donc en fonction d'interruptions programmées au niveau d'un moniteur de gestion (se référer à la thèse de M<sup>r</sup> AIT ARKOUB). Quand un temps s'annule, il s'agira d'arrêter l'actionneur et cela en mettant à zero le bit lui correspondant au niveau du registre ORA du PIA. On note que pour plus de commodité, ce programme a été réalisé sous forme modulaire, ses différents s/programmes sont tels que :

o- INIT : Initialisation

Ce s/programme permet le transfert des données de la table vers des mémoires que nous considérerons comme "compteurs", cela pour sauvegarder les données dans la table.

o- DECTMP :

Il fera la décrémentation du temps chargé dans le registre d'index. Nous avons ainsi utilisé le registre d'index pour considérer toute la mantisse qui occupe elle deux octets.

02100		NAM	CALTMP	
02110	OIDO	ORG	§OIDO	
02120		X-----X		
02130		X	PROGRAMME DE CALCUL	X
02140		X	DES TEMPS D'OUVERTURE	X
02150		X-----X		

## SYMBOLES

02180				
02190	85E1	SETUP2	EQU	§85E1
02200	89EA	FFPDIV	EQU	§89EA
02210	88D5	FFPADD	EQU	§88D5
02220	0220	CMPTMF	EQU	§0220

## PROGRAMME PRINCIPAL

02250							
02260	OIDO	85	COFF	CALTMP	LDS	§FF	INIT.POINT. DE PILE
02270	OID3	00	0000		LDX	§00	INIT.REG.D'INDEX
02280	OID6	86	03		LDA A	§03	NOMBRE DE BOUCLES
02290	OID8	97	30		STA A	30	
02300	OIDA	DF	32	LOOP	STX	32	SAUVER REG.D'INDEX
02310	OIDC	BD	85E1		JSR	SETUP2	ENTREE DE CARACTERES
02320	OIDF	BD	89EA		JSR	FFPDIV	
02330	OIE2	DB	32		LDX	32	RESTAURER INDEX
02340	OIE4	96	00		LDA A	00	POINTER MSB
02350	OIE6	A7	08		STA A	08,x	
02360	OIE8	96	01		LDA A	01	POINTER LSB
02370	OIEA	A7	09		STA A	09,x	
02380	OIEC	96	02		LDA A	02	POINTER EXP
02390	OIEE	A7	07		STA A	07,x	
02400	OIF0	7A	0030		DEC	30	DECREMENT.NOMBRE DE BOUC
02410	OIF3	7D	0030		TST	30	TERMINE ?
02420	OIF6	27	05		BRQ	05	OUI
02430	OIF8	08			INX		
02440	OIF9	08			INX		
02450	OIFA	08			INX		
02460	OIFB	20	DD		BRA	LOOP	
02470	OIFD	BD	85E1		JSR	SETUP2	
02480	O200	96	05		LDA A	05	POINTER EXP DE A2
02490	O202	97	13		STA A	13	
02500	O204	DB	03		LDX	03	POINTER MANTISSE DE A2
02510	O206	DF	I4		STX	I4	
02520	O208	BD	85E1		JSR	CMPTMF	
02530	O20B	BD	88D5		JSR	FFPADD	
02540	O20E	96	02		LDA A	02	POINTER EXP RESULTAT
02550	O210	97	04		STA A	04	
02560	O212	DB	00		LDX	00	POINTER MANT.RESULTAT
02570	O214	DF	05		STX	05	
02580	O216	3F			SWI		
02590							
02600							
02610							
02620							
02630							

		NAM CMPTMP					
		ORG \$0220					
02700							
02710	0220						
02720				X-----X			
02730				X DETERMINATION DE TI			X
02740				X -ACTIONNEUR I - AGITATEUR -			X
02750				X-----X			
02760							
02770				X SYMBOLISE			X
02780							
02790		0280		CPEXPI	EQU	\$0250	
02800		0250		CPEXP2	EQU	\$0250	
02810		0268		CMFMOI	EQU	\$0268	
02820		027A		CMFMO2	EQU	\$027A	
02830		028C		STATMP	EQU	\$028C	
02840							
02850				X CMPTMP			X
02860							
02870	0220	06 02		CMPTMP	LDA B	#02	NOMBRE DE BOUCLES
02880	0222	0E 0000			LDX	#07	INIT. REG. D° INDEX
02890	0225	5D		LOOP1	TEST B		FIN DE COMPARAIS. TMP. ?
02900	0226	27 21			BBQ	STAT03	OUI
02910	0228	7E 0250			JMP	CPEXPI	
02920	022B	7E 0268		JUMPI	JMP	CMFMOI	
02930	022E	08		INXX	INX		
02940	022F	08			INX		
02950	0230	08			INX		
02960	0231	5A			DEC B		DECREMENT. NOMBRE DE BOUCL.
02970	0232	20 FI			BRA	LOOP1	
02980	0234	5A		LOOP2	DEC B		" " " "
02990	0235	27 00			BBQ	STAT02	B = 0
03000	0237	7E 0250			JMP	CPEXP2	
03010	023A	7E 027A		JUMP2	JMP	CMFMO2	
03020	023D	0E 0007		STAT01	LDX	#07	POINTER ADRESSE TI
03030	0240	7E 028C			JMP	STATMP	
03040	0243	0E 000A		STAT02	LDX	#0A	" " T2
03050	0246	7E 028C			JMP	STATMP	
03060	0249	0E 000B		STAT03	LDX	#0B	" " T3
03070	024C	7E 028C			JMP	STATMP	
03080	024F	39			RTE		
03090							
03100				X CPEXPOI			X
03110							
03120	0250	A6 00		CPEXPOI	LDA A	0,x	POINTER EXP. DE TI
03130	0252	AI 03			CMP A	3,x	COMPARER EXP. DE T2
03140	0254	27 04			BBQ	04	
03150	0256	24 DC			BCC	LOOP2	TI > T2
03160	0258	20 D4			BRA	INCIX	TI < T2
03170	025A	20 0F			BRA	JUMPI	TI = T2
03180							
03190							

03200			X	CPEXP2	X		
03210							
03220	0250	A6 00		CPEXP2	LDA A 0,x	POINTER EXP.DE T1	
03230	025H	AI 06			CMP A 6,x	COMPARER EXP.DE T3	
03240	0260	27 04			BEQ 04		
03250	0262	24 D9			BCC STAT01	TI > T3	
03260	0264	20 E3			BRA STAT03	TI < T3	
03270	0266	20 D2			BRA JUMP2	TI = T3	
03280							
03290			X	CMFMO1	X		
03300							
03310	0268	A6 01		CMFMO1	LDA A 1,x	POINTER MSB.DE T1	
03320	026A	AI 04			CMP A 4,x	COMPARER MSB.DE T2	
03330	026C	27 04			BEQ 04		
03340	026E	24 C4			BCC LOOP2	TI > T2	
03350	0270	20 06			BRA 06		
03360	0272	A6 02			LDA A 2,x	POINTER LSB.DE T1	
03370	0274	AI 05			CMP A 5,x	COMPARER LSB.DE T2	
03380	0276	24 BC			BCC LOOP2	TI > T2	
03390	0278	20 B4			BRA INCIK	TI < T2	
03400							
03410			X	CMFMO2	X		
03420							
03430	027A	A6 01		CMFMO2	LDA A 1,x	POINTER MSB.DE T1	
03440	027C	AI 07			CMP A 7,x	COMPARER MSB.DE T3	
03450	027E	27 04			BEQ 04		
03460	0280	24 08			BCC 08	TI > T3	
03470	0282	20 05			BRA STAT03	TI < T3	
03480	0284	A6 02			LDA A 2,x	POINTER LSB.DE T1	
03490	0286	AI 08			CMP A 8,x	COMPARER LSB.DE T3	
03500	0288	25 BF			BCC STAT03	TI < T3	
03510	028A	20 B1			BRA STAT01	TI > T3	
03520							
03530			X	STATMP	X		
03540							
03550	028C	A6 00		STATMP	LDA A 0,x	POINTER EXPOSANT	
03560	028E	97 05			STA A 05		
03570	0290	A6 01			LDA A 1,x	POINTER MSB	
03580	0292	97 03			STA A 03		
03590	0294	A6 02			LDA A 2,x	POINTER LSB	
03600	0296	97 04			STA A 04		
03610	0298	7B 024F			JMP 024F		
03620							
03630							
03640							

o- TSTTMP :

Il permet de tester les temps après chaque séquence de décrémentation, et selon le cas d'aiguiller le programme sur l'une ou l'autre voie tel que :

- .  $t_i = 0$  , fin de décrement. RAZ ORA<sub>i</sub>
  - .  $t_i \neq 0$  :
- ~~- Exposant~~ = 0 , pas de normal.  
- "             $\neq 0$  , test de normal.

o- SORDEC :

Après décrémentation, le temps étant non nul, ce s/programme replacera les opérands dans les mémoires compteurs qui leurs correspondent (MSB, LSB, EXP).

o- S/NORM : Test de normalisation

Il détermine s'il y'a lieu de normaliser ou pas .Il teste pour cela le premier chiffre après la virgule qui peut être soit à "1" et auquel cas le problème ne se pose pas , soit à "0" et alors il s'agira de normaliser la mantisse.

o- NORMAL : Normalisation

Ce s/programme fera la normalisation de la mantisse et décrémeta l'exposant d'un bit .

o- SORCOM :

Il permet la remise à zéro d'un bit de ORA quand le temps correspondant à ce bit s'annule .

o- TSTEXP, TSTMSB, TSTLSB :

Ces trois s/programme fonctionnent comme un tout .Ils permettent de déceler un temps absurde dû à une erreur de l'opérateur tel que

$$0 < t_i < t_r \quad t_r : \text{ temps de réponse de l'actionneur .}$$

Car il faut le dire, si  $t_i$  est inférieur ou égal au temps de réponse de l'actionneur il serait vraiment absurde de le considérer et d'ouvrir l'actionneur .

Enfin, ce s/programme permet de déterminer si un temps est nul dès le départ pour ne pas avoir à ouvrir inutilement l'actionneur .

		NAM	COMACT		
00000					
00010	008E	ORG	%008E		
00020	X	-----XX			
00030	X	PROGRAMME DE	COMMANDE	X	
00040	X	DES ACTIONNEURS		X	
00050	X	-----X			
00060	X				
00070		SYMBOLLES			
00080	X				
00090	00BB	*INIT*	EQU	%00BB	
00100	00B9	PROPIA	EQU	%00B9	
00110	0109	ENTCOM	EQU	%0109	
00120	011D	DECTMP	EQU	%011D	
00130	0127	TSTTMP	EQU	%0127	
00140	0139	SORDEC	EQU	%0139	
00150	014E	S/NORM	EQU	%014E	
00160	015B	NORMAL	EQU	%015B	
00170	016A	SORCOM	EQU	%016A	
00180	0180	TSTEXP	EQU	%0180	
00190	01B0	TSTMSB	EQU	%01B0	
00200	01BB	TSTLSB	EQU	%01BB	
00210	X				
00220	X	PROGRAMME D'APPEL			X
00230	X				
00240	008E	BD 008E	COMACT	JSR	*INIT*
00250	0091	BD 0180		JSR	TSTEXP
00260	0094	BD 00E9		JSR	PROPIA
00270	0097	D6 00	LOOP2	LDA B 00	NOMBRE DE TACHES
00280	0099	5D		TST B	TACHES TERMINEES ?
00290	009A	27 19		BBQ	OUI
00300	009C	CE 0003		LIX	%0003
00310	009F	BD 0109		JSR	ENTCOM
00320	00A2	8C 0000		CFX	%0000
00330	00A5	26 05		BNE	05
00340	00A7	DE 30		LIX	30
00350	00A9	7E 0147		JMP	INC2
00360	00AC	BD 011D		JSR	DECTMP
00370	00AF	7E 0127		JMP	TSTTMP
00380	00B2	7E 016A	SORTIE	JMP	SORCOM
00390	00B5	3F	END	SWI	
					MANTISSE = 0 ?
					NON

X INITIALISATION X

00400							
00410							
00420	00EB	86	B3	*INIT*	LDA A	#8E3	MOT PIA TOUT ACT. CUVT
00430	00ED	97	I6		STA A	I6	
00440	00EF	C6	0F		LDA B	#80F	NOMBRE DE PAS
00450	00GI	GH	000F		LDX	#001	INITIAL. REG D'INDEX
00460	0034	A6	00	TRANSF	LEA A	0,x	POINTER I OCTET
00470	00C6	A7	1B		STA A	1B,x	
00480	00CE	5A			DEC B		
00490	0039	5E			EST B		TRANSFERT TERMINE ?
00500	00CA	27	04		REQ	04	OUI
00510	0030	08			KNY		
00520	00CD	7E	00C4		JMP	TRANSF	
00530	00E0	86	04		LDA A	#804	NOMBRE DE TACHES
00540	00D2	97	00		STA A	00	
00550	00D4	86	FE		LDA A	#8FE	MOT RAZ BIT 8 ORA
00560	00D6	97	32		STA A	32	
00570	00D8	86	FD		LDA A	#8FD	" " " 3 "
00580	00DA	97	35		STA A	35	
00590	00DC	86	DF		LDA A	#8DF	" " " 5 "
00600	00DE	97	38		STA A	38	
00610	00E0	86	DF		LDA A	#8DF	" " " 6 "
00620	00E2	97	3B		STA A	3B	
00630	00E4	86	7F		LDA A	#87F	" " " 7 "
00640	00E6	97	3E		STA A	3E	
00650	00E8	39			RES		
00660							
00670							

X ADRESSES DES REGISTRES INDEPENDANTS DU PIA X

00680							
00690							
00700		8404		REGI DBRA, ORA	REQ	#8404	
00710		8405		CRA	REQ	#8405	

PROGRAMMATION DU PIA

X PROPIA X

00720							
00730							
00740							
00750							
00760							
00770	00E9	86	FE	PROPIA	LDA A	#8FE	
00780	00EA	B4	8405		AND A	CRA	
00790	00EB	B7	8405		STA A	CRA	SELECT. DBRA
00800	00E1	86	FF		LDA A	#8FF	
00810	00E3	B7	8404		STA A	DBRA	SELECT. DBRA EN SORTIE
00820	00E6	86	04		LDA A	#804	
00830	00E8	BA	8405		ORA A	CRA	
00840	00EB	B7	8405		STA A	CRA	SELECT. ORA
00850	00EF	96	I6		LDA A	I6	POINTER NOT PIA
00860	0E00	BA	8404		ORA A	ORA	
00870	0E10	B7	8404		STA A	ORA	CHARGER NOT PIA
00880	0E20	39			RES		

00890				X ENTCOM X			
00900							
00910	O107	20	8E	LOOP1	BRA	LOOP2	
00920	O109	08		ENTCOM	INX		
00930	O10A	DF	30		STX	30	SAUVER REG.D'INDEX
00940	O10C	A6	I8		LDA	A I8,x	POINTER EXP.
00950	O10E	97	2D		STA	A 2D	
00960	O110	EE	I9		LDX	I9,x	POINTER MANTISSE
00970	O112	39			RTS		
00980							
00990							
01000				X DECTMP X			
01010							
01020	O11D	09		DECTMP	DEX		DEC. MANTISSE
01030	O11E	DF	2E		STX	2E	SAUVER MANTISSE
01040	O120	39			RTS		
01050							
01060							
01070				X TSTTMP X			
01080							
01090	O127	80	0000	TSTTMP	CPX	#000	MANTISSE= 0 ?
01100	O12A	27	0A		BEQ	0A	OUI
01110	O12C	7D	002D		TST	2D	EXP = 0 ?
01120	O12F	27	03		BEQ	03	OUI
01130	O131	ED	014E		JSR	S/NORM	
01140	O134	20	03		BRA	SORDEC	
01150	O136	7E	00B2		JMP	SORTIE	
01160							
01170							
01180				X SORDEC X			
01190							
01200	O139	DE	30	SORDEC	LDX	30	
01210	O13B	96	2E		LDA	A 2E	CHARGER MSB
01220	O13D	A7	I9		STA	A I9,x	
01230	O13F	96	2F		LDA	A 2F	CHARGER LSB
01240	O141	A7	IA		STA	A IA,x	
01250	O143	5A			DEC	B	
01260	O144	5D			TST	B	PASSE TERMINEE ?
01270	O145	27	00		BEQ	LOOP1	OUI
01280	O147	08		INC2	INX		
01290	O148	08			INX		
01300	O149	7E	009F		JMP	ENTCOM	

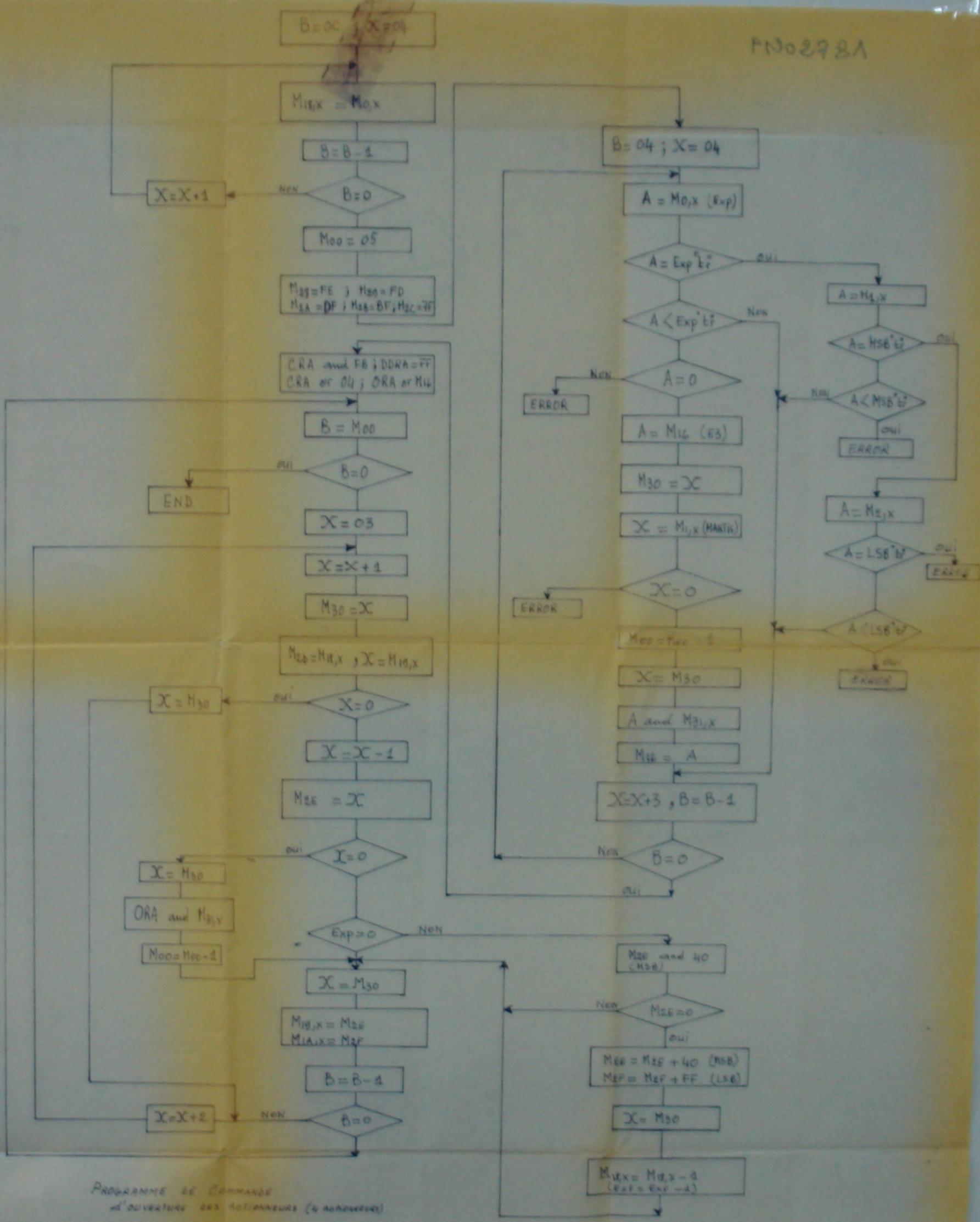
PAGE 04

0I310				X S/NORM X			
0I320							
0I330	0I4E	96	2E	S/NORM	LDA A 2E	POINTER MSB	
0I340	0I50	84	40		AND A #40		
0I350	0I52	4D			TST A	BIT 6 = 0 ?	
0I360	0I53	27	03		BEQ NORMAL	OUI	
0I370	0I55	39			RTS	RETOUR A TSTMP	
0I380							
0I390							
0I400				X NORMAL X			
0I410							
0I420	0I5B	96	2E	NORMAL	LDA A 2E	POINTER MSB	
0I430	0I5A	8B	40		ADD A #40	BIT 6 = 1	
0I440	0I5C	97	2E		STA A 2E		
0I450	0I5R	96	2F		LDA A 2F	POINTER LSB	
0I460	0I60	8B	FF		ADD A #FF	DECAL.LSB A GAUCHE	
0I470	0I62	97	2F		STA A 2F		
0I480	0I64	DE	30		LDX 30		
0I490	0I66	6A	1B		DEC 1B,x	DECREMENT. EXP	
0I500	0I68	39			RTS		
0I510							
0I520							
0I530				X SORCOM X			
0I540							
0I550	0I6A	DE	30	SORCOM	LDX 30		
0I560	0I6C	A6	31		LDA A 31,x	POINTER MOT RAZ STA	
0I570	0I6E	B4	8404		AND A ORA		
0I580	0I71	B7	8404		STA A ORA	RAZ BIT DE ORA	
0I590	0I74	7A	0000		DEC 00	DEC.NOMBRE DE TACHES	
0I600	0I77	20	00		BRA SORDEC		
0I610							
0I620							
0I630				X TSTEXP X			
0I640							
0I650	0I80	06	04	TSTEXP	LDA B #04	CHARG.NOMBRE DE TACHES	
0I660	0I82	0E	0004		LDX #04	INITIAL.REG.D'INDEX	
0I670	0I85	A6	00	LOOP3	LDA A 00,x	POINTER EXP.	
0I680	0I87	91	13		CMF A 13	EXP = EXP DE t <sub>r</sub> ?	
0I690	0I89	27	25		BEQ TSTMSB	OUI	
0I700	0I8B	2E	17		BGT INCI	EXP > EXP DE t <sub>r</sub>	
0I710	0I8D	4D			TST A	EXP = 0 ?	
0I720	0I8E	26	10		BNE ERROR	NON	
0I730	0I90	96	16		LDA A 16	POINTER MOT PIA	
0I740	0I92	DE	30		STX 30	SAUVER REG.D'INDEX	
0I750	0I94	EE	01		LDX 01,x	POINTER MANTISSE	
0I760	0I96	80	0000		CPX #00	MANTISSE = 0 ?	
0I770	0I99	26	11		BNE ERROR	NON	
0I780	0I9B	7A	0000		DEC 00	DEC.NOMBRE DE TACHES	
0I790	0I9E	DE	30		LDX 30		

PAGE 05

01800	01A0	A4	3I		AND A 3I,x	RAZ DE BIT DU MOT PIA
01810	01A2	97	I6		STA A I6	SAUVER MOT PIA
01820	01A4	08		INCI	INX	
01830	01A5	08			INX	
01840	01A6	08			INX	
01850	01A7	5A			DEC B	DEC.NOMBRE DE TACHES
01860	01A8	5D			TST B	B= 0 ?
01870	01A9	26	DA		RNE LOOP3	NON
01880	01AB	39			RTS	
01890	01AC	3F		ERROR	SWI	
01900						
01910						
01920				X TSTMSE X		
01930						
01940	01B0	A6	0I	TSTMSE	LDA A 0I,x	POINTER MSB
01950	01B2	9I	I4		CMP A I4	MSB = MSB DE t <sub>x</sub> ?
01960	01B4	27	05		BEQ TSTLSB	OUI
01970	01B6	2D	F4		BLT ERROR	MSB < MSB DE t <sub>x</sub>
01980	01B8	7E	0IA4		JMP INC2	
01990						
02000						
02010				X TSTLSB X		
02020						
02030	01B8	A6	02	TSTLSB	LDA A 02,x	POINTER LSB
02040	01BD	9I	I5		CMP A I5	LSB = LSB DE t <sub>x</sub> ?
02050	01BF	27	EB		BEQ ERROR	OUI
02060	01C1	2D	E9		BLT ERROR	LSB < LSB DE t <sub>x</sub>
02070	01C3	7E	0IA4		JMP INCI	
02080						
02090						
02100						

§%66-----&



PROGRAMME DE COMMANDE  
D'OUVERTURE DES ACTIONNEURS (4 actionneurs)

0000	Compteur de Taches 04	0009	LSB t <sub>2</sub>	32	FE/RA2 bit 0 (ORA)
01	///	0A	EXP t <sub>3</sub> (Act3)		
02	///	0B	MSB t <sub>3</sub>	35	FD/RA1 bit 1 (RA)
03	///	0C	LSB t <sub>3</sub>		
04	EXP t <sub>1</sub> (Act1)	0D	EXP t <sub>4</sub> (Act4)	38	DF/RA2 bit 5 (ORA)
05	MSB t <sub>1</sub>	0E	MSB t <sub>4</sub>		
06	LSB t <sub>1</sub>	0F	LSB t <sub>4</sub>	3B	6F/RA1 bit 6 (ORA)
07	EXP t <sub>2</sub> (Act2)				
08	MSB t <sub>2</sub>	36	bit 25A (Compteur)	3E	7F/RA2 bit 7 (ORA)

Table de Données  
Avec le Programme de Commande

COMACT

# D - ACQUISITION DE DONNEES

## INTRODUCTION :

L'interface dans le sens processeur-  
processeur n'est autre que la chaîne de mesure .Elle  
est constituée par les capteurs, les amplificateurs  
et la carte d'acquisition de données qui est, elle,  
commandée et programmée par le MPU .

.../...

PN0 278A

avant p. 45

Non scanné.

## I - PRINCIPE :

La grandeur physique à mesurer est transformée en un signal électrique par un capteur. Ce signal est amplifié, échantillonné et converti en nombre binaire qui sera chargé en mémoire et pourra être, ainsi, traité par le Microprocesseur .

## II - LE CAPTEUR : (fig I)

Le capteur est l'élément fondamental dans une chaîne de mesure . Il assure la conversion de la grandeur physique en signal électrique. Dans notre cas, des électrodes de verre délivreront un signal électrique fonction du PH de la solution considérée. Il est nécessaire alors, de rappeler que :

Le potentiel d'électrode dépend du PH de la solution si l'ion  $H^+$  intervient dans la réaction .

Si Oxydant +  $qH^+$  +  $ne^- \rightleftharpoons$  Reducteur  
Le potentiel d'électrode sera alors,

$$E = E_0 + \frac{0,06}{n} \log \frac{[OX] [H^+]^q}{[Red]}$$

avec  $[OX]$  = Concentration de l'Oxydant  
 $[Red]$  = " du reducteur

D'autre part,  $PH = - \log [H^+]$

donc  $E = E_0 - K PH$

avec  $E_0 = E_0 + \frac{0,06}{n} \log \frac{[OX]}{[Red]}$

et  $K = \frac{0,06}{n} q$

de même le potentiel de référence sera :

$$E_r = E_{or} - K_r PH_r$$

La différence de potentiel entre les deux électrodes est donnée, alors, par :

$$\Delta E = E - E_r = A - K PH$$

avec  $A = E_0 - E_{or} - K_r PH_r$

Avant les mesures, il sera fait un étalonnage de l'électrode (ou des amplificateurs) qui permettra de déterminer les valeurs de A et de K ;

Cette détermination de A et de K sera faite en mesurant E pour deux solutions de PH connu .

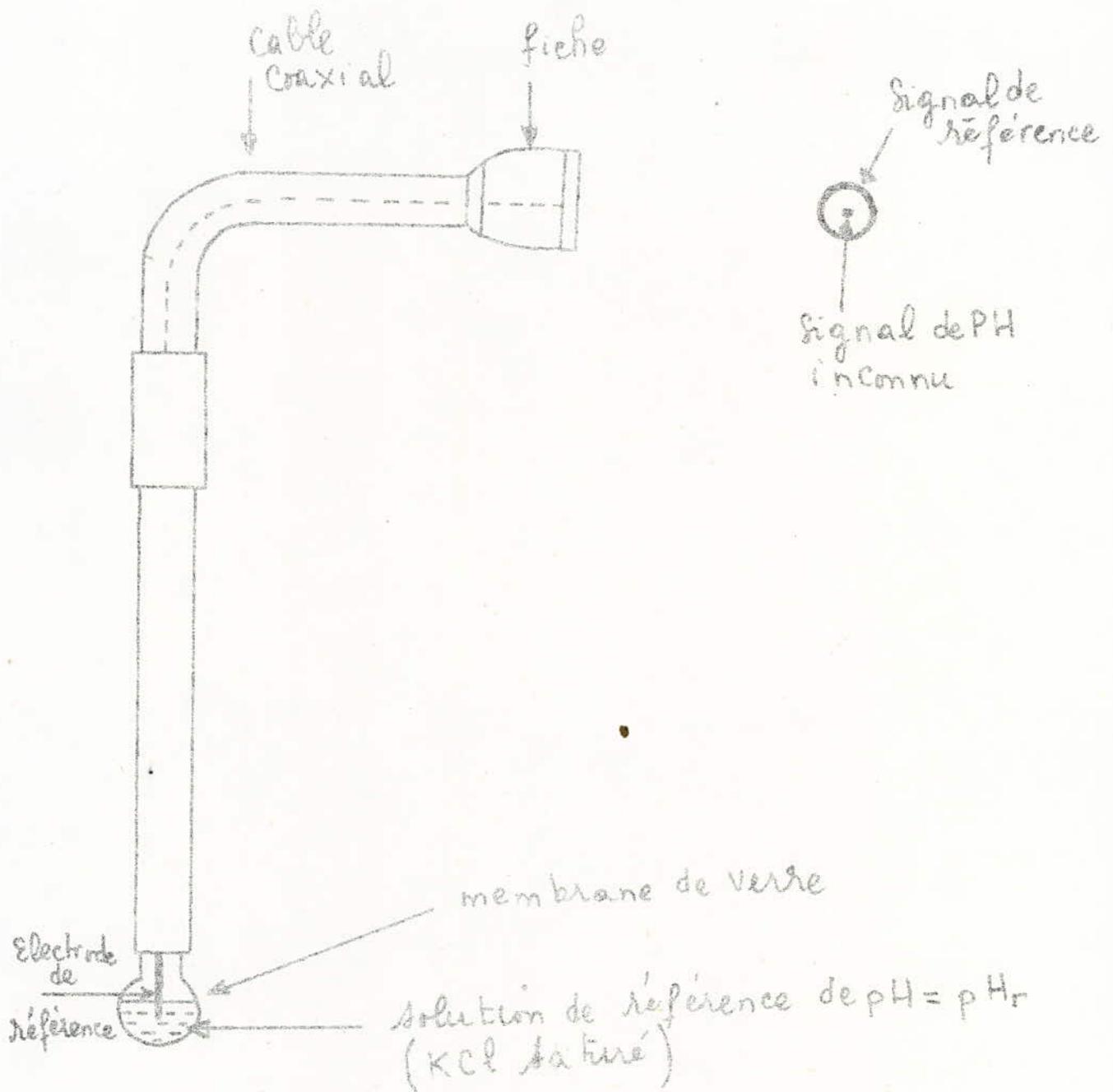


FIG 1

$$\Delta E_1 = E_1 - E_r = A - K PH_1$$

$$\Delta E_2 = E_2 - E_r = A - K PH_2$$

$$K = \frac{\Delta E_1 - \Delta E_2}{PH_2 - PH_1}$$

$$A = \Delta E_1 + K PH_1 = \Delta E_2 + K PH_2$$

Notons, enfin, que les électrodes de verre ont une résistance variant de 100 M.Ohms à 1000 M.Ohms .

### III - ETUDE DE LA CARTE PH-METRE :

#### a- FONCTIONNEMENT :

Le potentiel de l'électrode plongeant dans la solution sera noté  $e_1$ , celui de l'électrode de référence sera noté  $e_2$ . Ces deux potentiels sont amplifiés séparément par des amplificateurs opérationnels fonctionnant en boucle fermée. Ces amplificateurs sont à entrée bi-FET et ont une impédance de l'ordre de  $10^{12} \Omega$ , ce qui permet aux électrodes de fonctionner en générateurs de tensions idéaux. Ces amplificateurs, couplés par la résistance  $R_3$ , dont nous verrons le rôle dans le calcul du gain en tension, transmettent des tensions continues. Les sorties  $S_1$  et  $S_2$  attaqueront les entrées, inverseuse et non-inverseuse d'un amplificateur de gain  $+1$ . La sortie de cet amplificateur attaque un amplificateur à fort niveau, bipolaire, formé de deux transistors complémentaires montés en collecteur commun; il y a amplification de courant donc baisse de l'impédance de sortie. La sortie F est reliée à l'entrée du multiplexeur de la carte d'acquisition.

#### b- CALCUL DES GAINS :

(pour les notations, voir fig 2)

Les amplificateurs LF 356H ont un gain en boucle ouverte de 88 dB. Donc  $\xi_1 = \xi_2 = 0$

$$\text{Nous aurons alors, } I = \frac{e_1 - e_2}{R}$$

$$S_1 - S_2 = (2R_2 + R_3) I = \frac{2R_2 + R_3}{R} (e_1 - e_2)$$

$$\text{donc, } S_1 - S_2 = \left(1 + 2 \frac{R_2}{R_3}\right) (e_1 - e_2)$$

enfin, comme  $R_2 = 56 \text{ K.Ohms}$ ,  $R_3 = 10 \text{ K.Ohms}$  :

$$(S_I - S_2) = 12,2 (e_I - e_2)$$

Cette relation exprime le gain du I<sup>or</sup> étage formé par les deux amplificateurs LF 356H. Nous allons, maintenant et à partir de cette expression, déterminer le gain de la carte PH.mètre.

Soit  $\xi$  la différence des tensions entre l'entrée inverseuse et celle non-inverseuse du MC I747. Il s'agira, alors, d'exprimer la tension de sortie S du MC I747 en fonction de la différence  $(S_I - S_2)$ .

Nous avons,  $\xi = 0$  (Fig 3)

$$I_I = S_I/2R \quad \text{et} \quad I_2 = \frac{S_2 - S}{2R}$$

$$\xi = 0 \Rightarrow S_2 - RI_2 = S_I - RI_I$$

en remplaçant  $I_I$  et  $I_2$  par leurs expressions, nous aurons

$$S_2 - I/2 (S_2 - S) = S_I - S_I/2$$

$$\Rightarrow S_2/2 + S/2 = S_I/2 \Rightarrow \boxed{S = S_I - S_2}$$

La sortie F étant égale à la tension S en dynamique, nous aurons :

$$F = S = S_I - S_2 = 12,2 (e_I - e_2)$$

D'où, le gain global de la carte PH.mètre :

$$G_v = \frac{F}{e_I - e_2} = 12,2$$

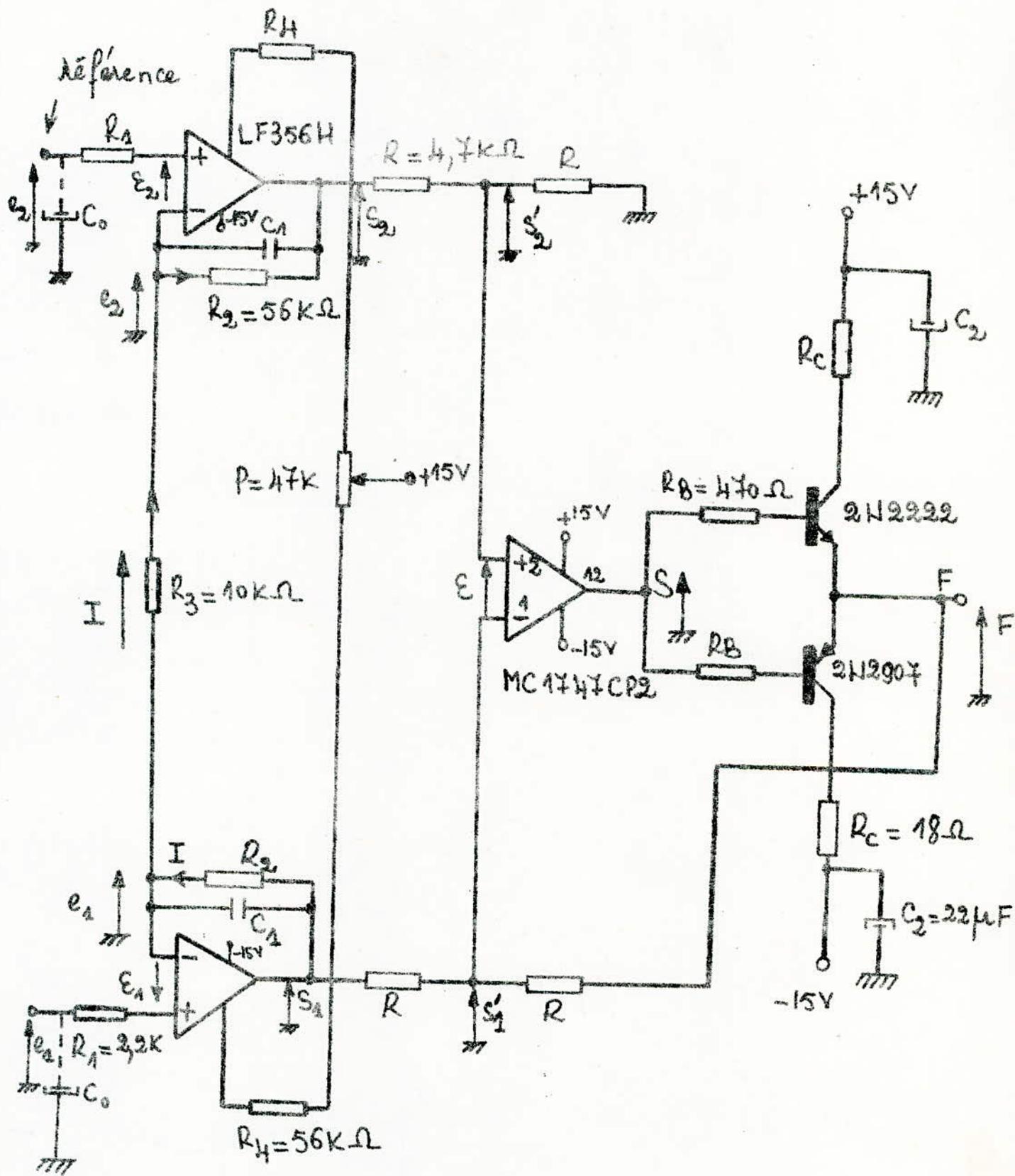


Fig 2

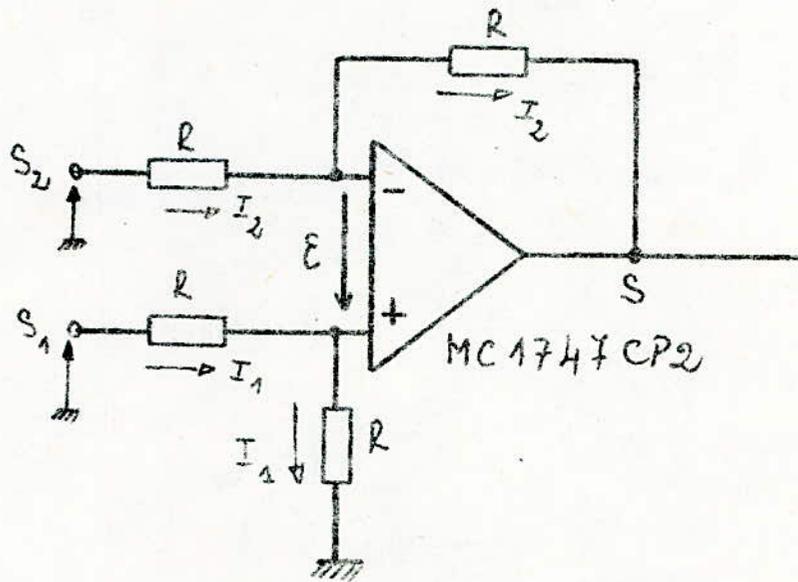
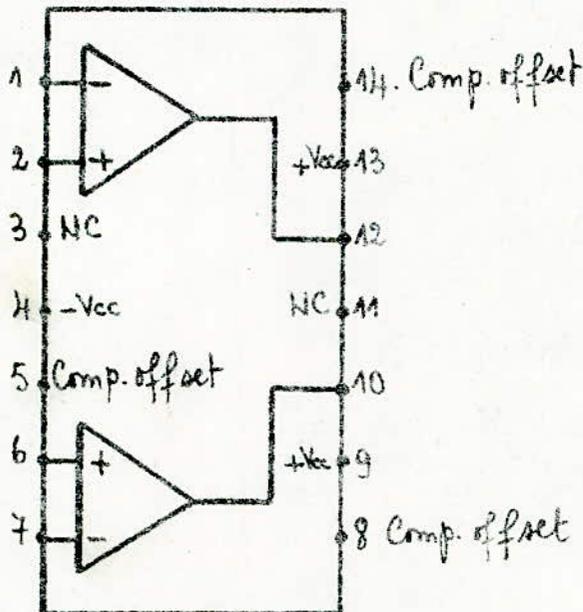
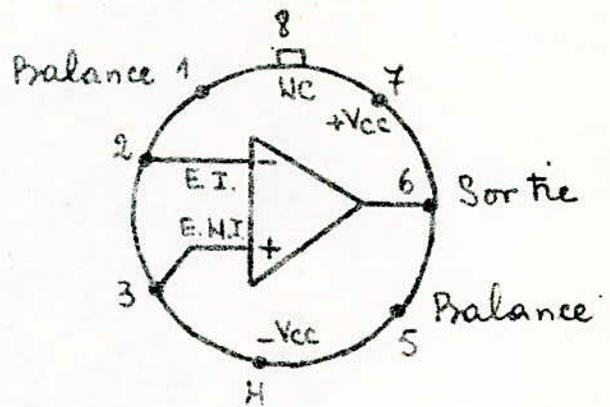


FIG 3



Brochage du  
MC1747



Brochage du LF356H

c- MISE AU POINT DE LA CARTE PH. METRE :

Le potentiomètre P a permis de réduire la tension de sortie F à 22 mV quand les 2 entrées  $e_1$  et  $e_2$  sont à la masse .  
Le problème majeur rencontré dans cette mise au point, est l'influence du secteur. En effet, un signal alternatif d'amplitude importante s'est superposé aux deux signaux d'entrée . La documentation concernant cette carte et la résolution de ce problème conseille un blindage de la carte et de tous les cables . Pour notre part, nous avons remédié à cela en plaçant une capacité  $C_0$  à chaque entrée. Bien entendu  $C_0$  doit présenter une impédance relativement faible (à 50 Hz) telle que  $1/C_{0w} \ll 1/C_{Ew}$  où  $C_E$  est la capacité d'entrée des amplificateurs opérationnels (LF-356H).  $C_E$  est de l'ordre de 3pF. D'autre part la sortie F ne sera stable que lorsque la capacité  $C_0$  est chargée. Pour avoir un temps de réponse court  $C_0$  doit être de très faible valeur. Un compromis a été adopté en prenant  $C_0 = 33$  nF .

En ce qui concerne l'étalonnage de la carte, nous avons relevé quelques valeurs de F pour des solutions de PH connu . Cela nous permettra de déterminer les constantes A et K .

TABLEAU DE VALEURS :

PH	F (V)
1	-4,2
11	1,1

$$A = -4,73 \text{ (V)}$$

$$K = -0,53 \text{ (V)}$$

Les différentes erreurs dans cette partie sont essentiellement dues :

o- Au capteur qui n'est pas linéaire dans toute la plage de PH .

o- Aux défauts des amplificateurs opérationnels .

Notons aussi que les constantes A et K dépendent de la température et qu'il est bon de prévoir une compensation à cela .

#### IV - CARTE D'ACQUISITION DE DONNEES : (voir fig 5)

Compatible avec tout les systèmes MOTOROLA, cette carte (BURR BROWN MP 7208-7216) est composée essentiellement d'un système d'acquisition de données (le SDM 853) et d'un circuit de logique de contrôle.

##### a-PRESENTATION DU SYSTEME D'ACQUISITION SDM 853:

L'acquisition de données est la collecte de plusieurs signaux analogiques issus des différents capteurs et leur numérisation .

La carte réalisée autour du SDM 853 peut recevoir 16 signaux à entrées uniques, ou 8 signaux en mode différentiel. Elle peut avoir une fréquence d'échantillonnage de 30 KHz quand le C.A.N travaille sur 12 bits et 42,5 KHz quand il travaille sur 8 bits. Son schéma de principe est illustré dans la figure N°4. On y distingue :

##### \* Multiplexeurs analogiques :

C'est un interrupteur multiplex programmable. Il reçoit 8 signaux analogiques sur ses 8 entrées et il délivre en sortie celui qui est adressé. La sélection est assurée par un décodeur d'adresses .

##### \* Compteur d'adresses :

C'est un registre à 4 bits dont les sorties sont connectées aux entrées adresses des deux multiplexeurs. Les entrées adresses de ce compteur sont reliées aux lignes A1, A2, A3, A4 du bus adresses. Ce compteur joue le rôle de "mémoire d'adresses" et permet un adressage aléatoire ou un adressage séquentiel. Il sera incrementé d'une unité à chaque impulsion du "DELAY TIMER".

##### \* Amplificateur :

C'est un amplificateur rapide à faible dérive. Son gain est programmable grâce à une résistance externe.

$$G_v = 1 + 20(K\Omega)/R_{ex} \quad 1 \leq G_v \leq 1000$$

Ceci permet de traiter des petits signaux .

##### \* L'échantillonneur bloqueur : (voir annexe)

Ce circuit maintient le signal échantillonné à une valeur constante pendant tout le temps nécessaire à la conversion .

##### \* Le convertisseur analogique numérique :

(voir annexe) C'est un C.A.N à approximations successives. Il peut travailler sur 8 bits, 10 ou 12 bits et peut traiter des signaux bipolaires jusqu'à  $\pm 10$  v .

FIG 4

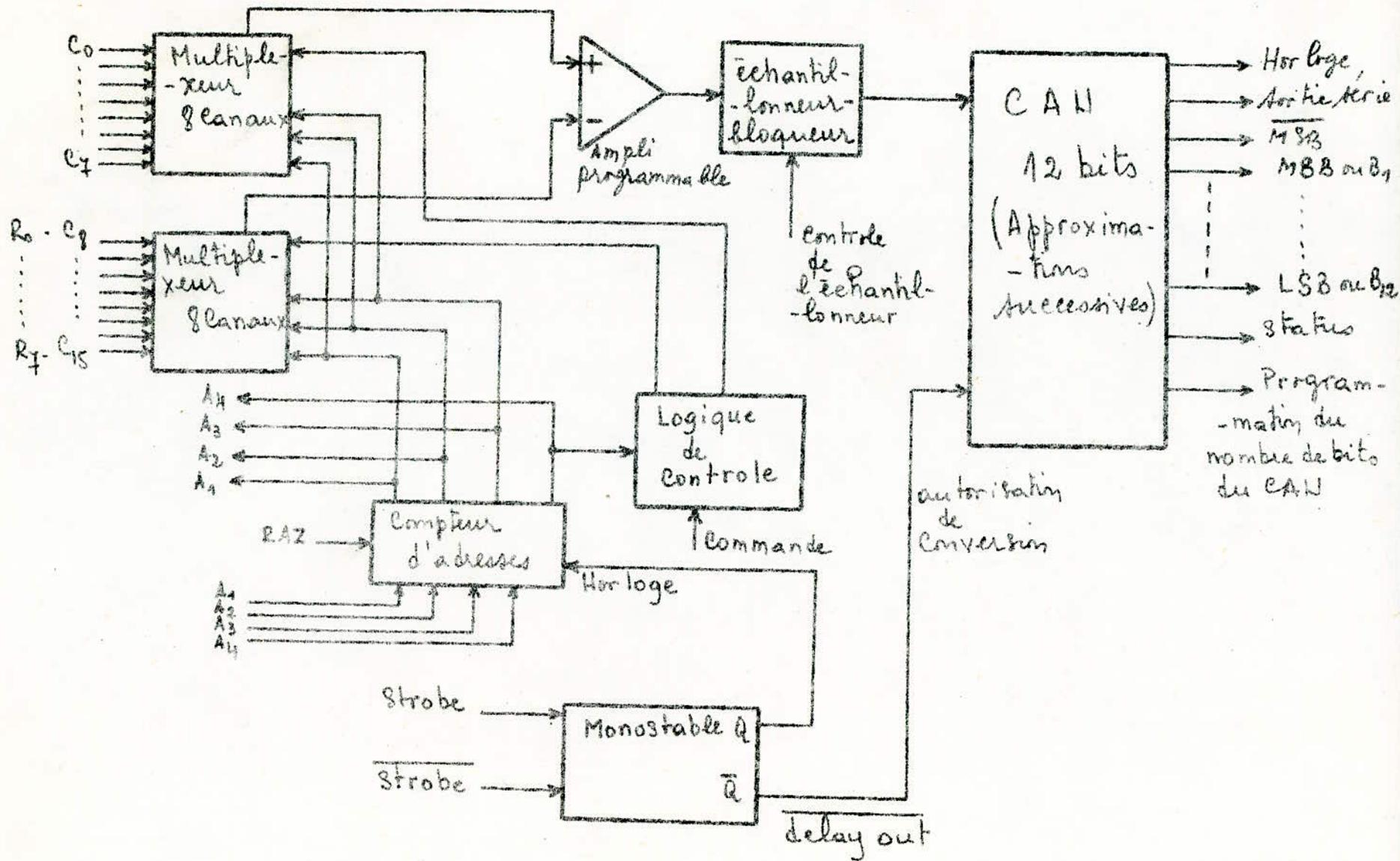


Schéma de principe du système d'Acquisition de données SAM 853

FIG 5

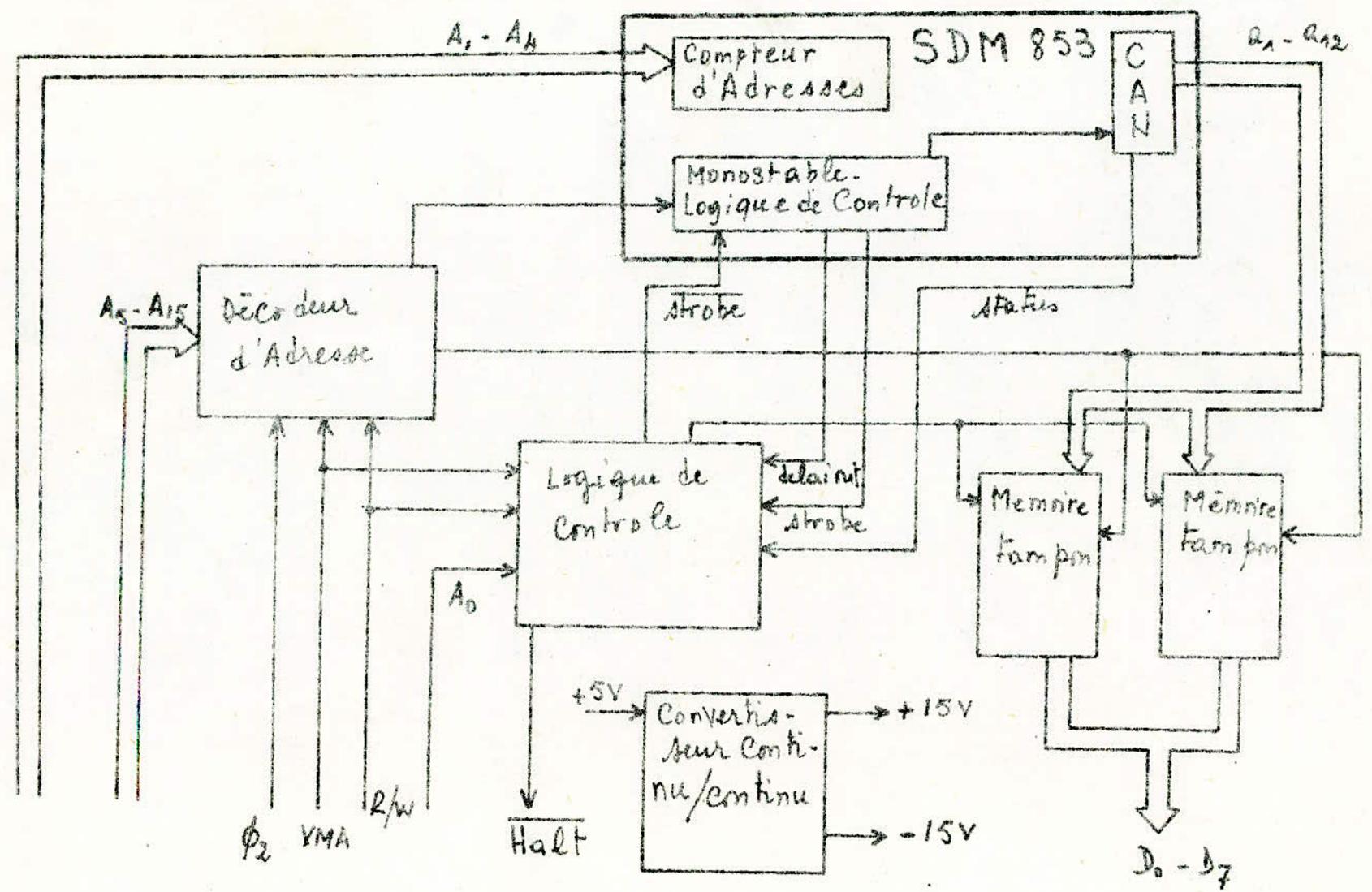


Schéma Synoptique de la Carte BURR BROWN MP 7208-7216

Son temps de conversion  $T_c$  est donné par :

$$T_c = \frac{(I + N)}{I^3} 24 \mu s$$

où  $N$  est le nombre de bits.

en particulier pour  $N=12$  ,  $T_c = 24 \mu s$

D'autre part, si la tension numérique est négative, le résultat est donné en complément à 2 .

Le LSB =  $U_{ref}/2N$  si  $V > 0$

Le LSB =  $2U_{ref}/2N$  si  $V$  est quelconque .

\* Delay timer :

C'est un monostable de durée variable . Sa sortie  $Q$  sera l'horloge du compteur d'adresses. Sa sortie  $Q$  autorisera le départ de la C.A.N . Sa durée est fixée à  $9 \mu s$  quand le gain de l'amplificateur vaut "1". Ce délai de  $9 \mu s$  correspond au temps de réponse de l'ensemble (Multiplexeur, Amplificateur, Echantillonneur) Ce n'est que lorsque le signal à la sortie de l'échantillonneur atteindra son niveau que la conversion pourra commencer .

\* Circuit de logique et de contrôle :

Ce circuit validera l'utilisation en mode différentiel ou en mode simple .

b-DESCRIPTION DU CIRCUIT DE LOGIQUE DE CONTROLE :

Ce circuit a été reconstitué à partir du circuit imprimé. Il est illustré par le schéma (bleu). Le signal délai out est au niveau haut quand le signal échantillonneur STROBE est au niveau bas . Le signal STROBE est généré quand  $VMA, R/\bar{W}$  sont à "1" et que STROBE est à "0". De plus il repasse à l'état haut dès que le délai out est au niveau logique "1" . C'est donc le monostable qui commande en retour son impulsion de commande . Le niveau "0" du STROBE est d'environ 50 nS . De plus le délai out génère le signal HALT; Le MPU est au repos pendant toute la durée du niveau "1" du monostable . La ligne adresse  $A_0$  commande le transfert du contenu des mémoires tampon vers le MPU.

$A_0 = 0$  transfert du MSB

$A_0 = 1$  transfert du LSB

### c-MISE AU POINT DE LA CARTE D'ACQUISITION :

Conformément aux recommandations du constructeur (la carte est fournie, prête à l'utilisation, par le constructeur) nous avons fait certains cablages complémentaires qui destinerons la carte à une utilisation comme suit :

- o- Utilisation en mode différentiel .
- o- Plage de tension du C.A.N : +10v, -10v .
- o- Gain de l'amplificateur maintenu à "1"
- o- Délai out maintenu à 9MS

Les mémoires tampon occupent les adresses 8300 et 8301 .  
L'organigramme d'acquisition est donné en figure 6 .  
L'organigramme de conversion analogique digitale est donné en annexe .

### Programme d'acquisition de F

		ACQ DON		
780/	86	83 00	LDAA 8300	selecter C <sub>0</sub> et C <sub>1</sub>
	01		NOP	} Attendre Fin de Conversion
	01			
	01			
	01			
	01			
	01			
	01			
	01			
	01			
	01			
	FE	83 00	NOP	
	FF	0A 80	LDX 83 00	charger données
			STX 0A 80	prêtes
	3F		SWI	

Charger le Compteur d'Adresses avec l'Adresse des 2 canaux desirés.  
Générer le signal d'échantillonnage Strobe

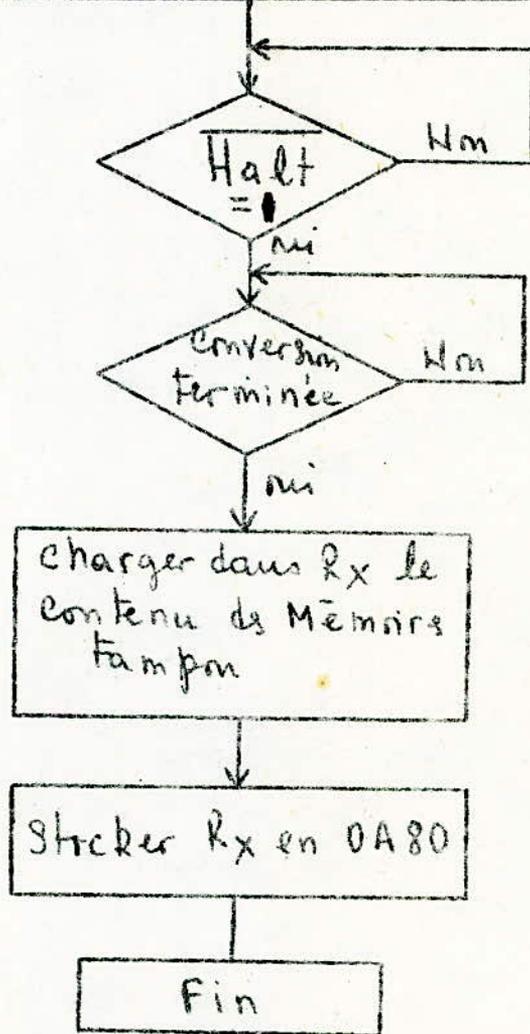
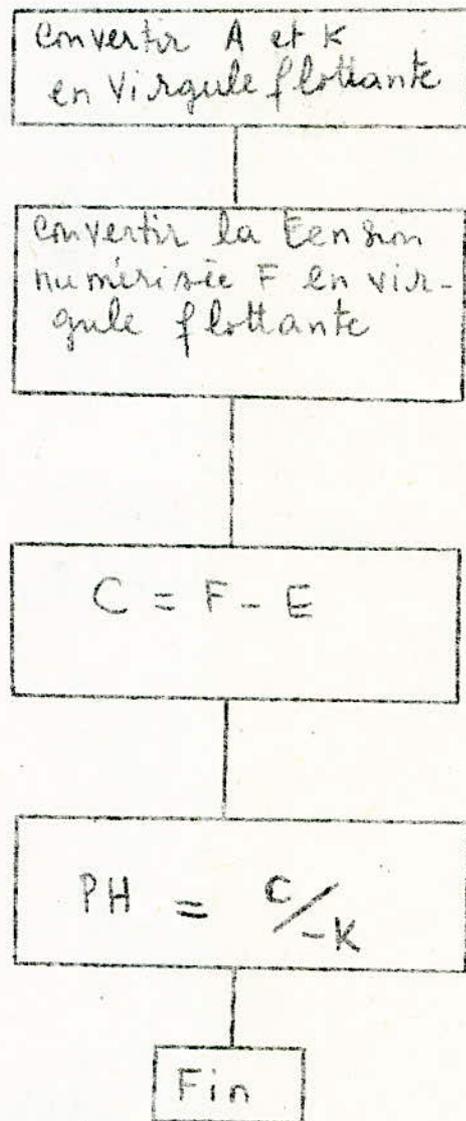


FIG 6



organigramme du calcul  
du PH

# Programme du Calcul du PH

$$PH = \frac{F - A}{-K}$$

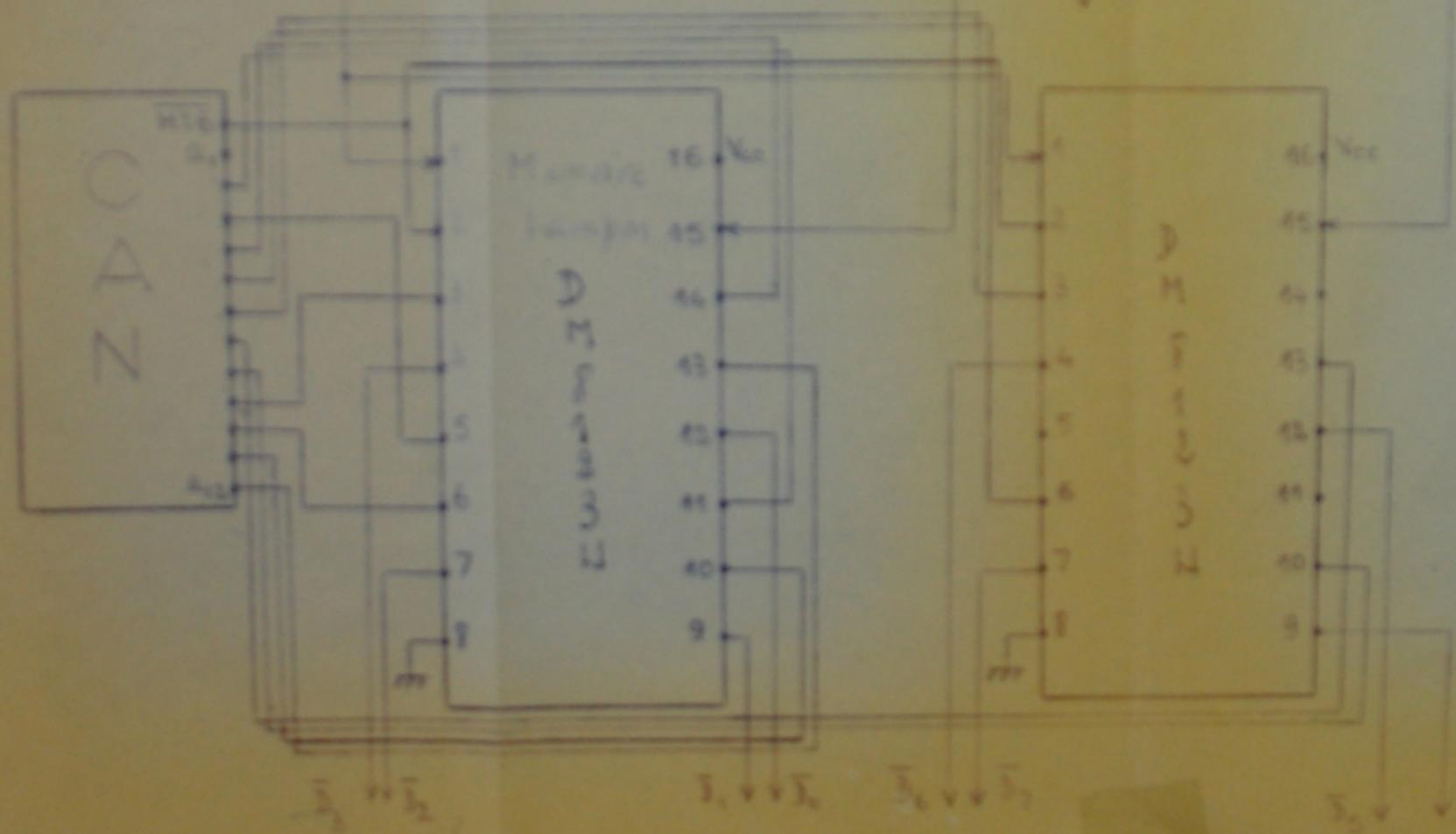
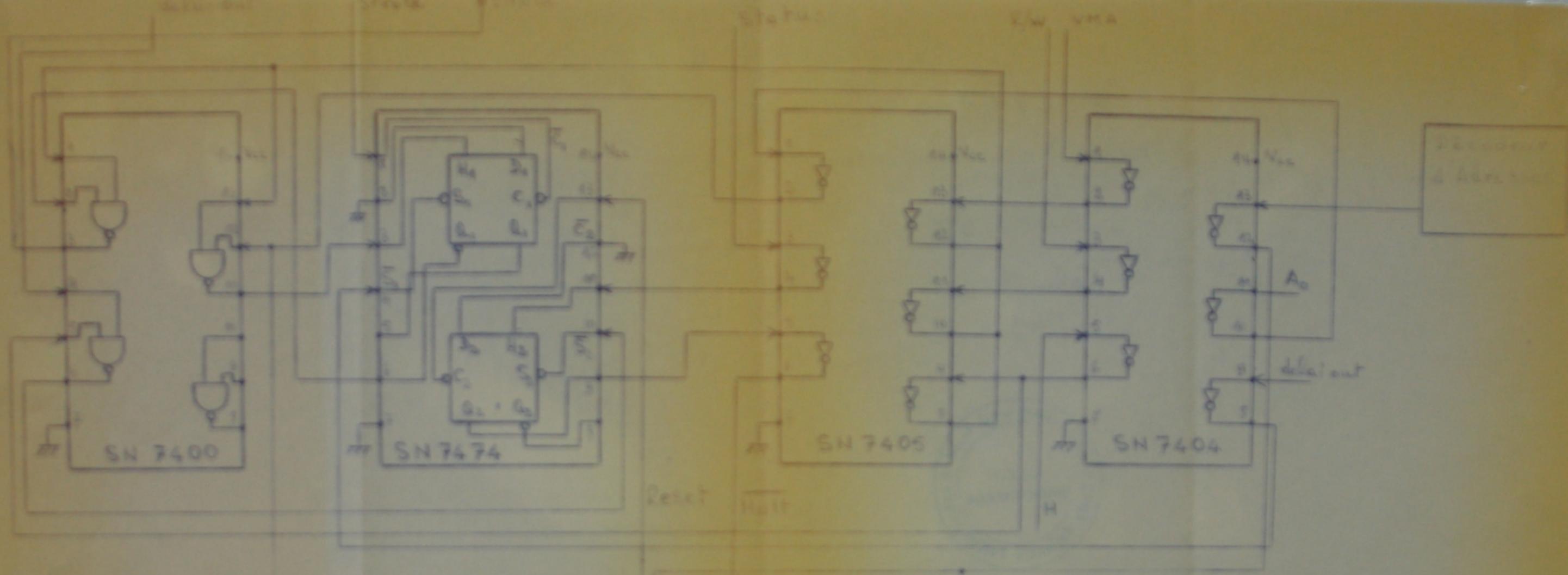
"CALC PH"

Address	Hex	Op	Op #	Initial SP
0AA0/8E	FF	LDS	#8 FF	Initial SP
AA2/BD	85E1	JSR	SETUP 2	Conv V.F.
AA5/96	02	LDAA	02	(A et K)
AA7/B7	0A8F	STAA	0A8F	
AAA/3E	00	LDX	00	
AAC/FF	0A90	STX	0A90	
AAF/96	05	LDAA	05	
AB1/B7	0A92	STAA	0A92	
AB4/DE	03	LDX	03	
AB6/FF	0A93	STX	0A93	
AB9/BDF	8A60	JSR	FPP FLT	Conv Fen V.F.
ABC/FE	0A93	LDX	0A93	
ABF/DF	03	STX	03	
AC1/B6	0A8F	LDAA	0A8F	
AC4/97	05	STAA	05	
AC6/BD	887D	JSR	FPP SUB	
AC9/FE	0A93	LDX	0A93	
ACC/DF	03	STX	03	
ACE/B6	0A92	LDAA	0A92	
AD1/97	05	STAA	05	
AD3/BD	89EA	JSR	FPP DIV	
AD6/DE	00	LDX	00	
AD8/FF	0A96	STX	0A96	
ADB/96	02	LDAA	02	
ADD/B7	0A95	STAA	0A95	
AEO/70	0A96	NEG	0A96	
AE3/70	0A97	NEG	0A97	
AE6/7D	0A97	TST	0A97	

AE9/ 26 03      BNE      03  
AEB/ 7A 0A96    DEC      0A96  
AEE/ 3F           SWI

Rangement des données:

0A8F	Exp A
0A90	MSB A
0A91	LSB A
0A92	Exp K
0A93	MSB K
0A94	LSB K
0A95	Exp PH
0A96	MSB PH
0A97	LSB PH



LOGIQUE DE CON-  
TROLE DE LA  
CARTE BURR BROWN  
MP 7208 - 7216

PNO 27 81  
avant conclusion

## C O N C L U S I O N :

Arrivés en cette dernière page, nous ne pouvons que remarquer que cet ouvrage ne peut refléter l'ampleur du projet réalisé. Il y aurait, nécessairement, eu des points sombres mais vu l'étendu du travail il nous aurait fallu y consacrer beaucoup plus de temps .

On notera aussi l'importance que peut avoir un tel projet dans son contexte à savoir les processus industriels et semi-industriels .

Dans ce sens, nous remarquerons, pour notre part, qu'une régulation programmable aurait conféré au système un rôle de beaucoup plus intéressant dans de tels processus ; nous comprenons par cela le fait d'arriver à une solution de PH fixé à l'avance par l'opérateur . La question reste donc posée .

Pour notre part, ce projet peut être considéré comme un stage de par son contenu varié et de par la somme de compléments (à l'enseignement ) que nous avons pu acquérir.



## A N N E X E ... :

Cette annexe comportera essentiellement des notions générales sur l'échantillonnage, la conversion analogique-numérique et la bibliothèque mathématique 50 de MOTOROLA .

Son but est de situer les notions utilisées dans ce travail et d'en préciser le cadre .

Toujours est-il que pour plus de détails, nous invitons le lecteur à se référer à la bibliographie appropriée .

.../...

## A / L'ECHANTILLONNAGE :

### I- TRANSFORMEE DE FOURIER :

Cette transformée donne la relation Amplitude-Fréquence.

-Pour les fonctions périodiques  $x(t)$  de fréquence  $f_0$  :

$$X(nf_0) = 1/T_0 \int_{-T_0/2}^{T_0/2} x(t) e^{-2\pi j n f_0 t} dt$$

-Pour les fonctions non-périodiques :

$$X(f) = \int_{-\infty}^{+\infty} x(t) e^{-2\pi j f t} dt$$

où  $X(f)$  est la transformée de **FOURIER** de  $x(t)$  .

voir figure I / on ne considerera que les fréquences positives .

### II- DEFINITION :

L'échantillonnage d'une fonction continue  $x(t)$  est le prélèvement périodique des valeurs de cette fonction . La période d'échantillonnage est un paramètre important pour la restitution correcte de la fonction continue  $x(t)$  .

### III- LES ECHANTILLONNEURS :

Soit,  $u(t)$  le signal échantillonneur  
 $x(t)$  le signal à échantillonner  
 $m(t)$  le signal échantillonné

On a,  $m(t) = x(t) \cdot u(t)$

Si  $M(f), U(f), X(f)$  sont les transformées respectives de  $m(t), u(t), x(t)$ , alors :

$M(f) = X(f) * U(f) = \int_{-\infty}^{+\infty} X(y) \cdot U(f-y) dy = \int_{-\infty}^{+\infty} X(f-y) \cdot U(y) dy$   
C'est le produit de convolution de  $X(f)$  par  $U(f)$  ou  $U(f)$  par  $X(f)$  .

a-L'échantillonneur idéal :

Il est défini par :

$$u(t) = \delta(t) = \begin{cases} 1 & \text{si } t=0 \\ 0 & \text{si } t \neq 0 \end{cases}$$

On note que c'est l'impulsion de DIRAC .  
Pour un échantillonnage périodique,  $u(t) = \sum_{n=-\infty}^{+\infty} \delta(t-nT)$

On aura alors,  $n(t) = \sum_{n=-\infty}^{\infty} x(t-nT)$

$$M(f) = \sum_{n=-\infty}^{\infty} X(f-nF_e) \quad \text{où } F_e = 1/T$$

la figure 2 illustre le spectre du signal .

On remarque que pour éviter le chevauchement des bandes de fréquences, on doit avoir  $F_e - F_{max} \gg F_{max}$ , d'où :

le théorème de SCHANON :  $F_e \gg 2F_{max}$

En pratique  $F_e$  doit dépasser  $2F_{max}$ , à cause de l'imperfection des filtres passe-bas .

b- Echantillonneur bloqueur : (fig 3)

L'impulsion d'échantillonnage a une durée  $\theta$  et une amplitude constante. Dans ce cas  $M(f)$  sera :

$$M(f) = 1/T \frac{\text{Sin } \pi \theta f}{\pi \theta f} \sum_{n=-\infty}^{\infty} X(f-nF_e)$$

Le spectre est atténué par le facteur  $\frac{\text{Sin } \pi \theta f}{\pi \theta f}$  ,

la durée de l'impulsion est donc un paramètre important .

#### IV- PRINCIPE DE FONCTIONNEMENT DE L'ECHANTILLONNEUR

##### BLOQUEUR :

Quand l'entrée de commande de  $u$  est au niveau logique "1", il y'a échantillonnage :

Le signal de sortie est égal au signal analogique d'entrée . Quand  $u$  passe à "0", le signal de sortie se fige à la dernière valeur du signal d'entrée. Le signal échantillonné sera alors traité par le C.A.N.N . (voir fig 4&5) Le schéma de principe d'un tel échantillonneur est illustré en figure 6 .

Les deux amplificateurs opérationnels sont montés en suiveur, nous avons alors :

$$S_1 = e_1 \quad \& \quad S_2 = e_2$$

Quand l'interrupteur I est fermé,  $S_1 = e_1$  &  $S_2 = e_2$ ,

$S_2$  est donc égale à  $e_1$  : C'est l'échantillonnage .

Quand I est ouvert, la capacité C ne pourra pas se décharger (la résistance d'entrée de L'ampli.Op. étant supposée infinie). La tension  $e_2$  restera constante indépendamment des variations de  $S_1$ . La capacité C joue, alors, le rôle de mémoire analogique .

L'interrupteur I est basé sur les caractéristiques du FET . (voir fig 7)

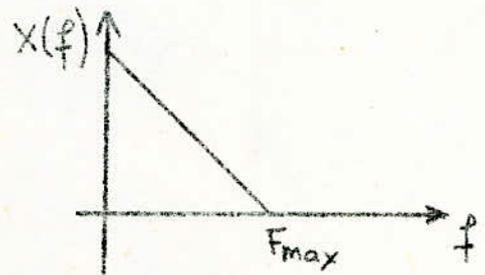
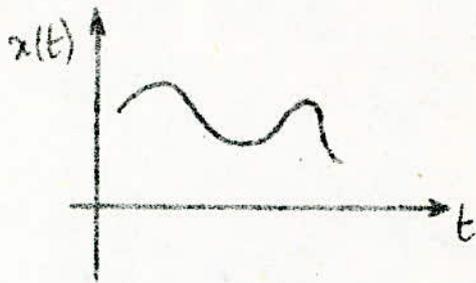


FIG 1

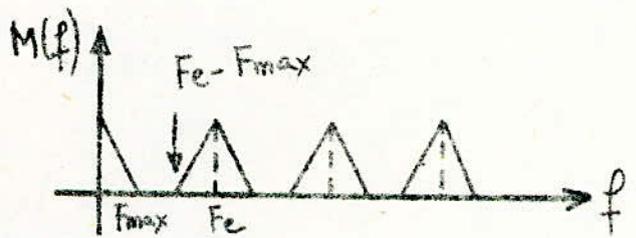
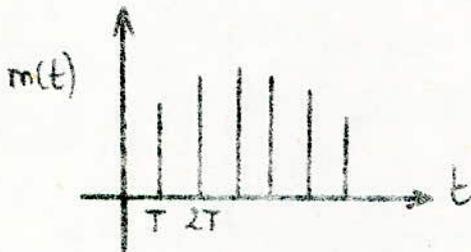
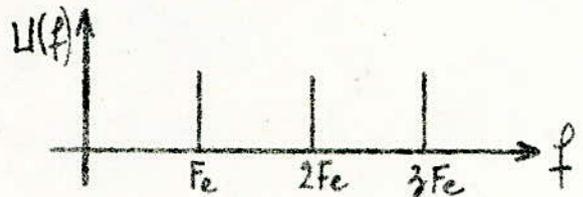
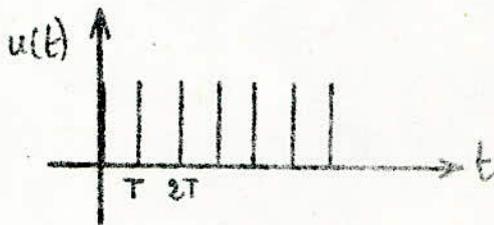
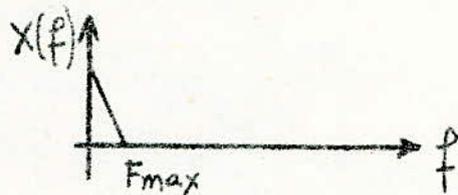
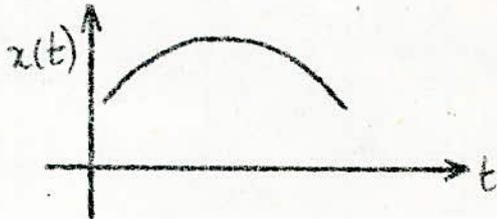


FIG 2

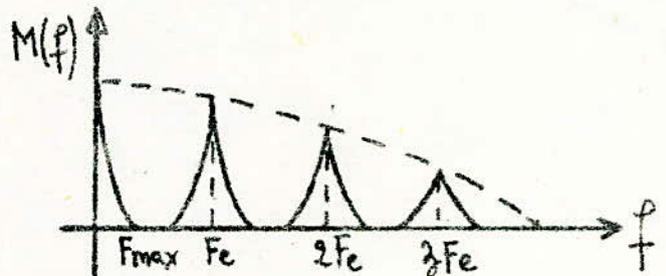
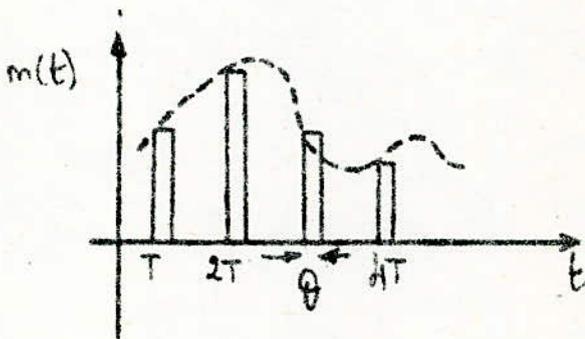
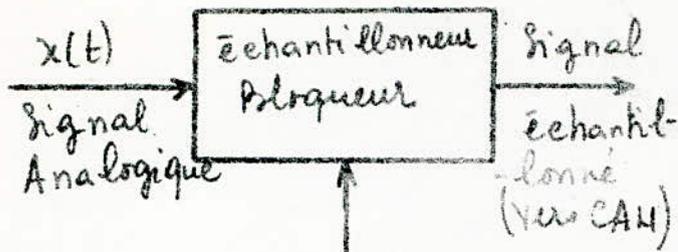


FIG 3



U: Tension de  
Commande d'échan-  
-tillonnage

FIG 4

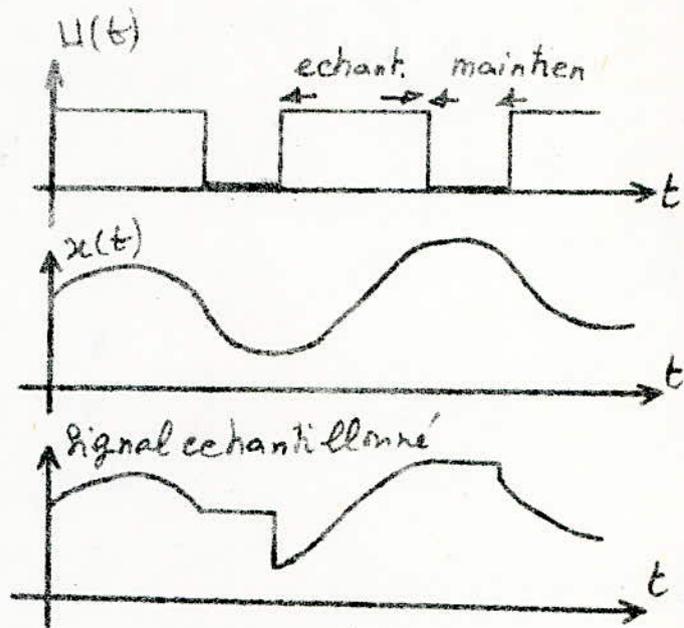


FIG 5

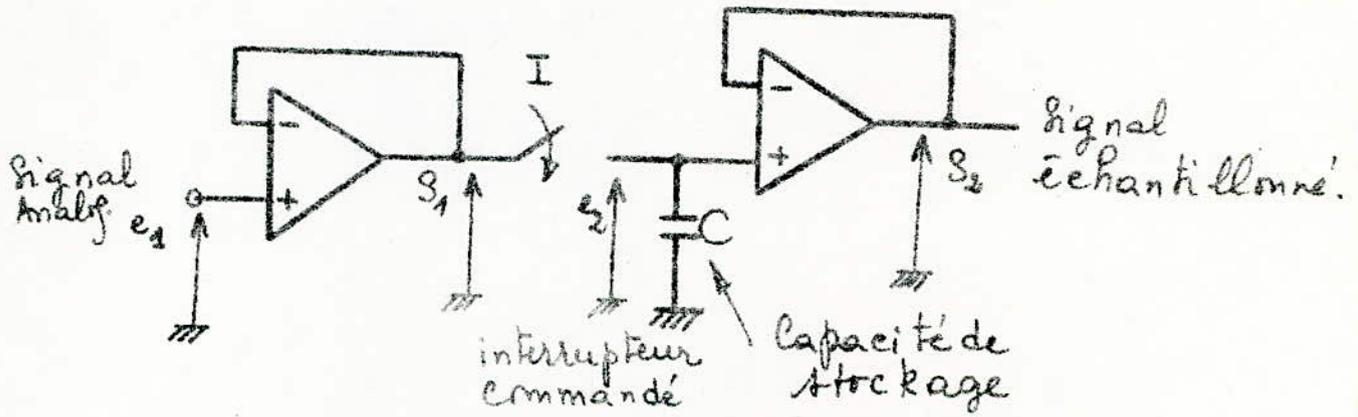


FIG 6

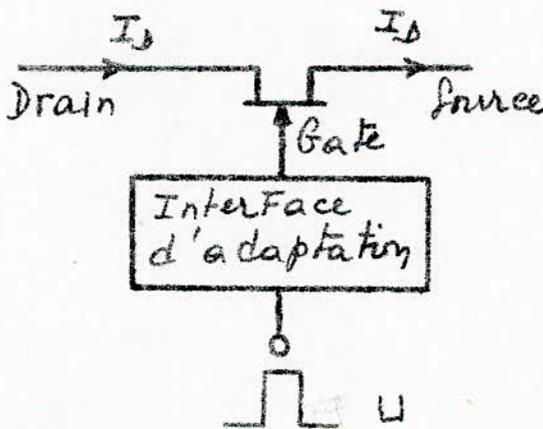


FIG 7

$$I_D = I_M \left( 1 - \frac{V_{GS}}{V_P} \right)^2$$

$V_P$  = tension d'étranglement

$V_{GS} = 0 \Rightarrow I_D = I_M \Rightarrow$  interrupteur fermé

$V_{GS} = V_P \Rightarrow I_D = 0 \Rightarrow$  interrupteur ouvert

V- ERREURS DANS LES ECHANTILLONNEURS BLOQUEURS :

a- Erreur de décalage :

Elle est due aux tensions d'offset des amplificateurs opérationnels, c'est à dire qu'elle se manifeste par une tension résiduelle en sortie quand l'entrée est nulle. Cependant on arrive à la réduire à l'aide d'un potentiomètre .

b- Erreur de gain :

Théoriquement le signal de sortie est égal au signal d'entrée. Les amplificateurs opérationnels montés en suiveur n'ont pas un gain exactement égal à 1 . Cependant les signaux restent proportionnels entre eux .

c- Temps d'ouverture :

C'est le temps séparant l'instant de commande d'ouverture de l'interrupteur et son ouverture réelle. La valeur de la charge de C différera, alors, légèrement de celle souhaitée .

d- Erreur de charge :

Elle est due au transfert de la charge de la capacité parasite  $C_{gd}$  dans C .

e- Erreur de variation de la charge :

En réalité la tension aux bornes de C ne reste pas constante. Il y'a une variation linéaire due aux trois courants suivants :

- o- Courant de fuite de la capacité C .
- o- " " " " l'interrupteur I .
- o- " " de polarisation de l'ampli. Op.

On a : 
$$dV/dt = \frac{\sum I_K}{C}$$

Remarquons toutefois que cette erreur peut être positive ou négative .

.../...

## B. / LA CONVERSION ANALOGIQUE NUMERIQUE :

### I- INTRODUCTION :

C'est l'opération qui vient après l'échantillonnage. Elle transforme la grandeur analogique, présente à l'entrée du convertisseur, en grandeur numérique (digitale). Il existe plusieurs types de convertisseurs :

- o- à rampe unique
- o- à double rampe
- o- à conversion tension-fréquence
- o- à approximations successives.

Ce dernier type nous intéresse particulièrement .

### II- LE C.A.N à APPROXIMATIONS SUCCESSIVES :

Il est intéressant par ses performances et aussi par le fait que le temps de conversion est indépendant de la tension d'entrée .

a- Structure interne : Le schéma bloc du C.A.N est donné en figure I .

b- Principe de fonctionnement : L'organigramme commentant le fonctionnement de ce C.A.N est illustré en figure 2.

Le signal start conversion force la bascule  $B_0$  à "I" et initialise le registre à décalage en forçant  $b_0$  à "I" et  $b_1, \dots, b_{12}$  à "0" .

A la première impulsion d'horloge, toutes les bascules D sont remises à "0";

A la deuxième impulsion, B est forcée à "I" et le C.N.A délivrera une tension  $V_i$  égale à  $U_{ref}/2$  qui sera comparée à  $V_x$  (tension à convertir).

Si  $V_x > V_i$ , la sortie du comparateur sera au niveau "I" et maintiendra  $a = I$  à l'arrivée du troisième top.

Si  $V_x \leq V_i$ , la sortie du comparateur sera au niveau "0" et  $a$  passera à "0" .

Au top d'horloge suivant,

Si  $V_x > U_{ref}/2$ , on comparera  $V_x$  à  $U_{ref}(I/2 + I/4)$ .

Si  $V_x \leq U_{ref}/2$ , on comparera  $V_x$  à  $U_{ref}/4$  .

On continue de la même manière jusqu'au  $I_3^e$  top; Au  $I_4^e$  top,  $RAZ_0$  passera à "I" de même que  $a_0$  et autorisera le transfert de  $a_1, \dots, a_{12}$  vers la mémoire tampon. La conversion sera ainsi terminée .

### III- ERREURS DANS LES C.A.N :

Les performances du C.A.N dépendent, essentiellement du C.N.A utilisé .

a- Erreur de quantification du C.A.N :

C'est une erreur théorique limitée en pratique à  $U_{ref}/2.2^n$  .

b- Erreur de décalage du C.N.A :

C'est la différence entre la tension délivrée par le C.N.A quand les bits sont tous à "0" et celle que l'on devrait avoir en sortie .

c- Erreur de gain du C.N.A :

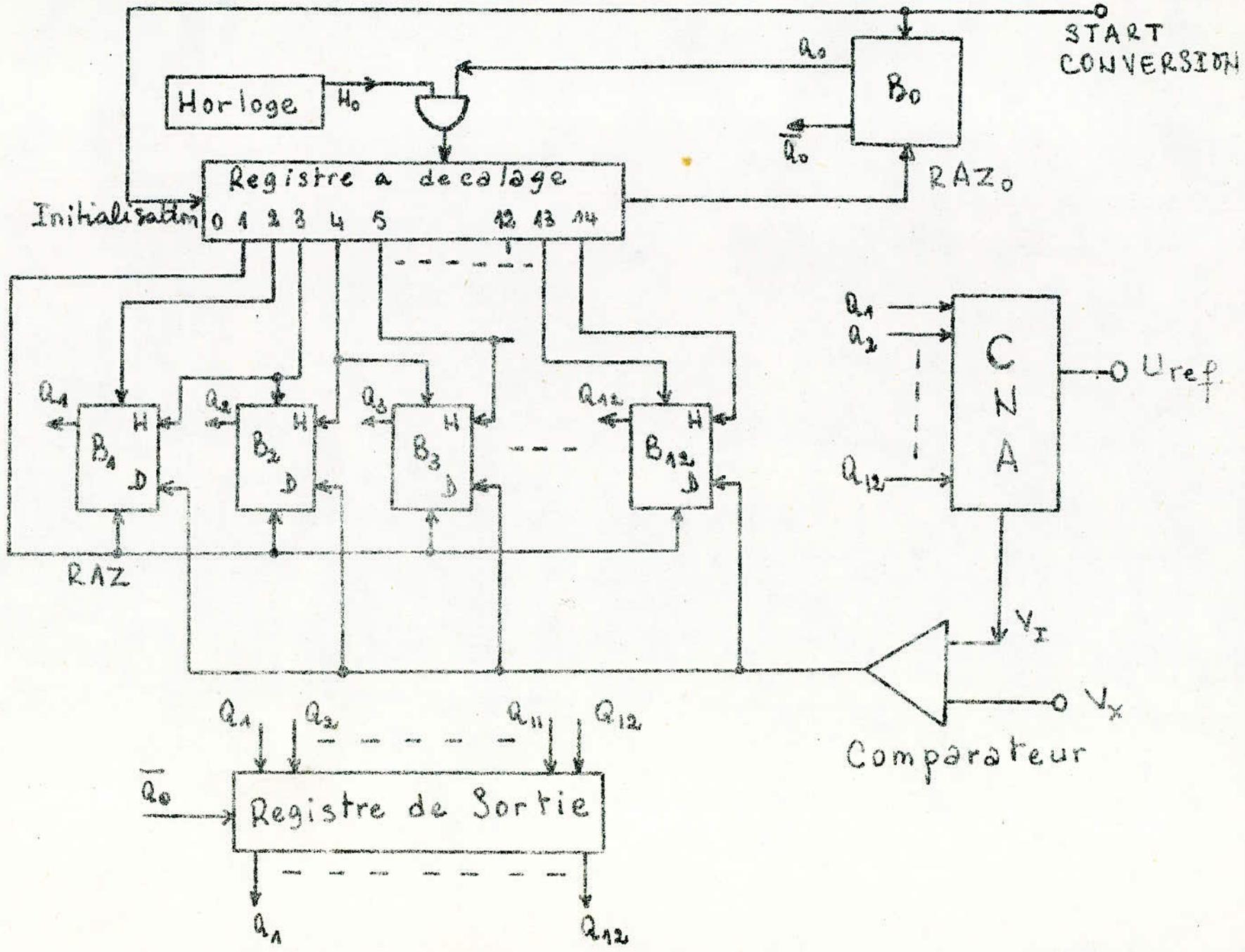
Cette erreur se traduit par une rotation de la caractéristique de transfert autour du point obtenu quand tous les bits du C.N.A sont à "0"

d- Erreur de linéarité :

C'est la différence entre la tension obtenue en sortie et la tension correspondante mesurée sur la caractéristique de transfert .

.../...

FIG 1



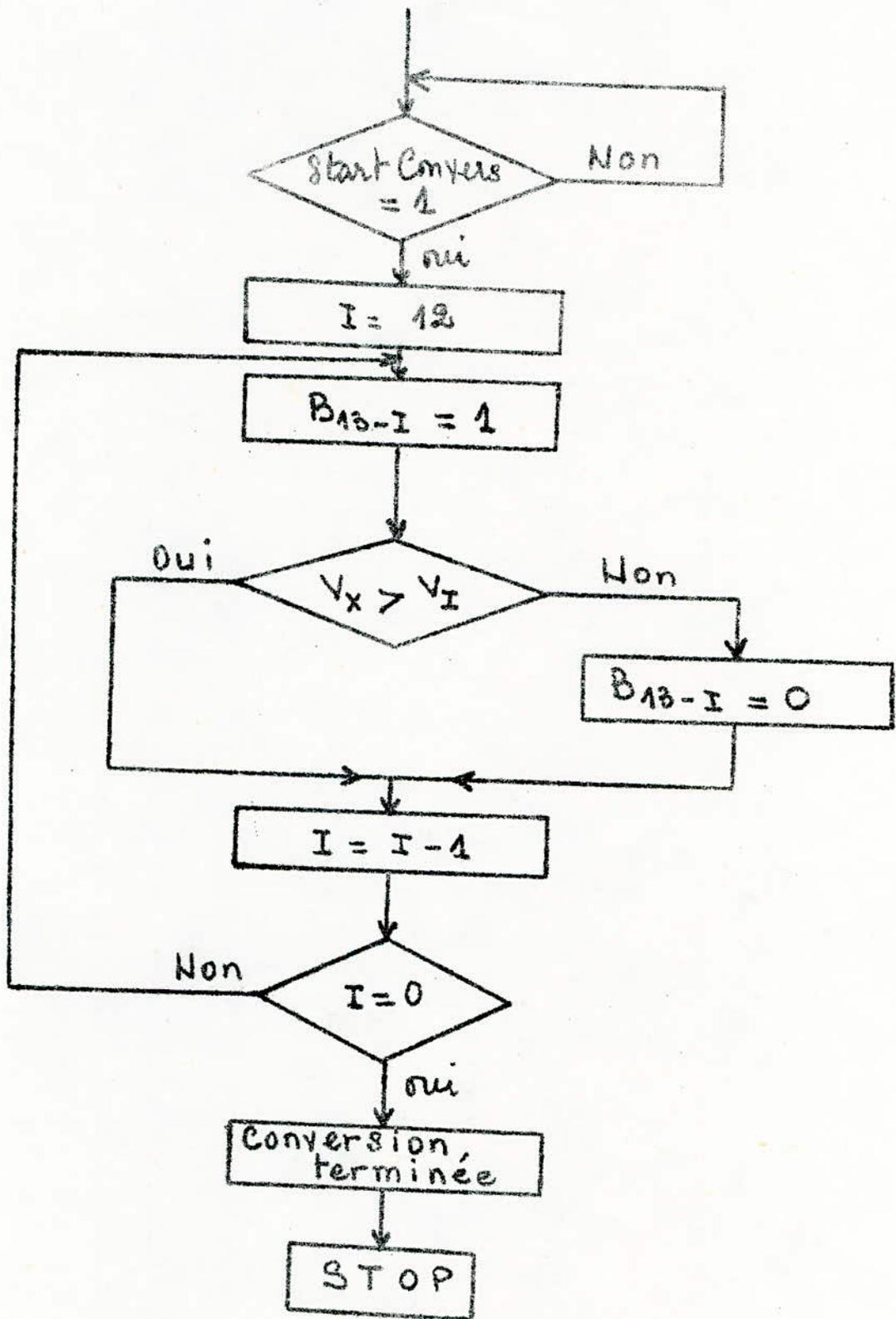


FIG 2

## C / NOTIONS SUR LA BIBLIOTHEQUE MATHEMATIQUE 50 DE MOTOROLA :

### I-INTRODUCTION :

Exécutable sur tout Micro-calculateur utilisant le MC 6800, cette bibliothèque a été conçue pour faire des opérations en virgule flottante sur des nombres quelconques décimaux, entiers, positifs ou négatifs. Le nombre en V.F occupe trois bytes (MSB, LSB, EXP). On note, enfin, que le 15<sup>e</sup> bit de la mantisse et le 7<sup>e</sup> bit de l'exposant représentent le bit du signe.

### II-CARACTERISTIQUES DE LA BIBLIOTHEQUE ( BIBMAT 50):

- o- La mantisse est sur 2 octets et l'exposant sur un seul, soit, respectivement, 4 et 2 caractères significatifs.
- o- Execution rapide.
- o- Les chiffres négatifs sont complémentés à 2.
- o- La virgule apparait après le bit du signe de la mantisse, soit le 15<sup>e</sup> bit .
- o- Le format de cette bibliothèque est compatible avec l'architecture du MC 6800 .
- o- Disposition du chiffre en mémoire :
  - 0000- MSB
  - 0001- LSB
  - 02- EXP

### III-LES DIFFERENTES FONCTIONS :

#### a- Fonctions d'entrée :

Elles permettent l'introduction de 2 nombres en mémoire et leur conversion en V.F sur trois bytes. Ces fonctions sont :

- READ 3B : Lire 3 bytes
  - STFP : (String To Flotting Point), ou conversion d'une file de caractères en un chiffre en V.F .
- On note que les deux chiffres seront placés en mémoire tels que:
- 0000,01,02 - 1<sup>er</sup> chiffre
  - 0003,04,05 - 2<sup>eme</sup> chiffre

Enfin, on remarque que ces deux fonctions ne sont pas réentrantes, c'est à dire qu'elles ne peuvent être appelés séparément du programme général.

#### b- Fonctions de sortie :

C'est exactement les fonctions inverses de celles précédemment vues .Elles sont aussi non-réentrantes.Elles permettent de visualiser un résultat .

- FPST : (Flotting Point To String ), ou conversion d'un chiffre, écrit en V.F, en une file de caractères .
- WRIT 3B ; écrire 3 bytes .

c- Fonctions réentrantes :

Ces fonctions peuvent être appelées à l'aide d'un programme appelant ou de leurs codes opération .

- FPPADD : Addition en V.F, de A1 et A2  
Cette addition est réalisée en plusieurs micro-opérations :
  - o- Alignement des exposants s'ils sont différents, le plus petit étant aligné sur le plus grand qui sera donné comme résultat .
  - o- Addition des mantisses bit à bit. S'il arrive de faire plus de 15 déplacements à l'une des mantisses durant l'alignement des exposants, le plus grand des arguments est donné comme résultat .
  - o- Arrondissement des mantisses à l'aide du dernier bit décalé .
  - o- Normalisation des résultats .

- FPPSUB : Soustraction en V.F, A2 de A1  
On prend le complément à 2 du nombre à soustraire et on fait l'addition des 2 arguments .

- FPPMUL : Multiplication en V.F, A1 x A2
  - o- Elle se fait sur des nombres positifs .
  - o- Le signe du résultat sera le produit des deux signes .
  - o- L'exposant du résultat sera la somme des exposants .
  - o- Les mantisses sont multipliées bit à bit. Les 16 bits les plus significatifs formeront le résultat .
  - o- Ce résultat est arrondi à 15 bits .

- FPPDIV : Division en V.F , A1/A2

- o- Elle se fait sur 2 nombres positifs .
- o- Le signe du résultat sera le produit des deux signes .
- o- Si le diviseur est nul, le résultat est infini. ( FF.FF.FF )
- o- Les 16 bits du résultat sont arrondis à 15 bits .

- FPPCLR : Permet d'effacer "3" mémoires consécutives pour des réservations mémoires du nombre .

- FPPFLT : Elle fait la conversion d'un entier binaire de 16 bits en nombre V.F de 24 bits .

- FPPFIX : Elle permet la conversion d'un nombre positif en V.F en un nombre entier de 16 bits .

- FPPNEG : Elle permet de réaliser la négation d'un nombre en V.F .

d- Fonctions auxiliaires :

Ces opérations ne sont pas réentrantes, elles participent au contrôle des autres opérations .

- FPPCPY : Elle permet de faire le transfert du nombre d'une adresse à une autre .

- FPPCMP : Elle permet de réaliser la comparaison de deux nombres en V.F .

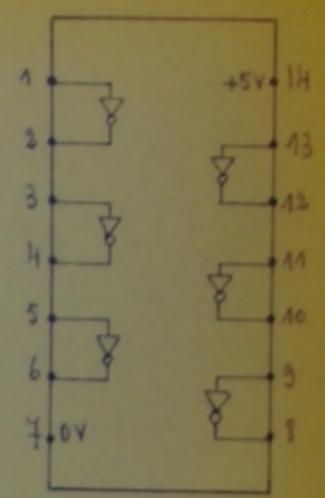
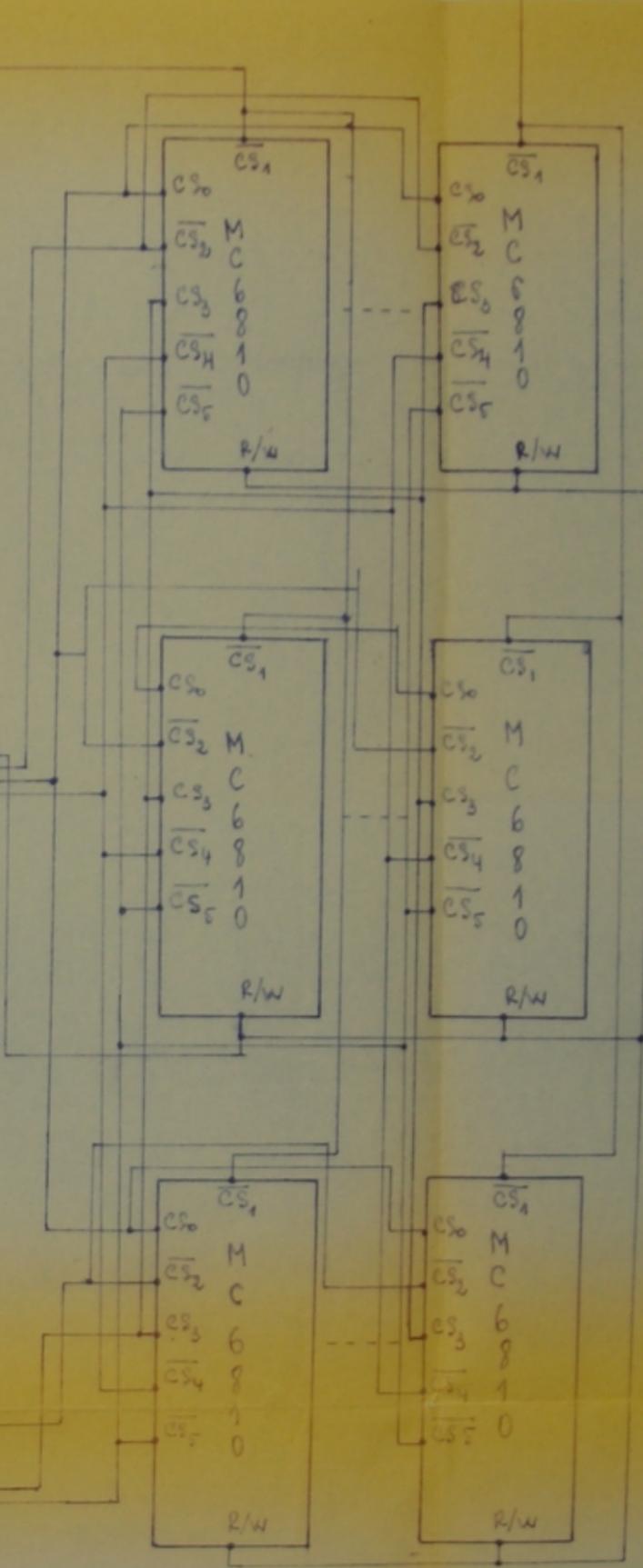
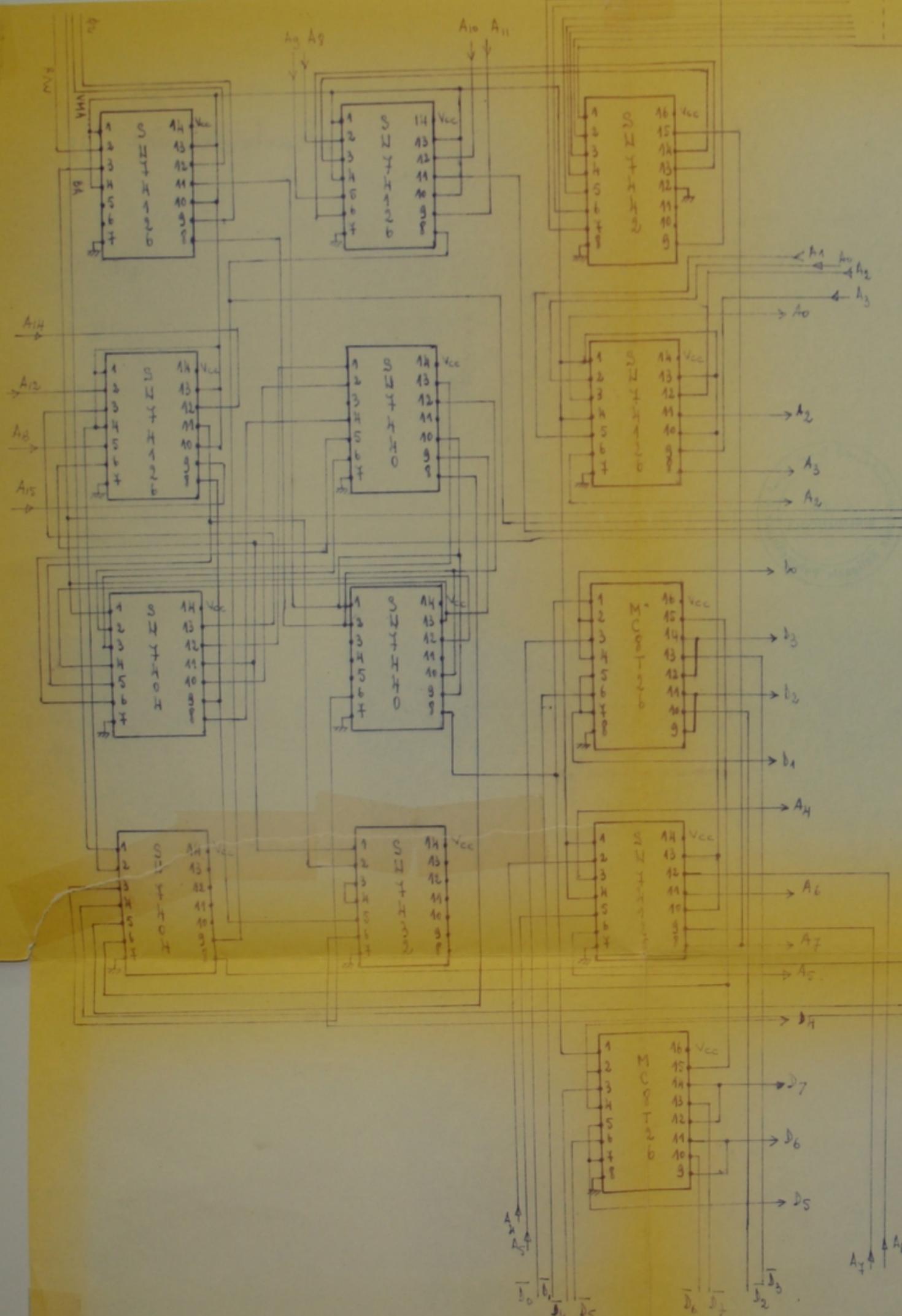
.../...

B I B L O G R A P H I E ... /

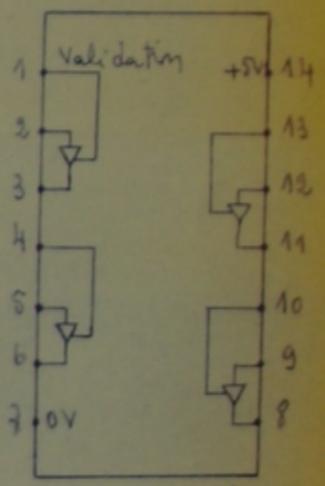
- o- Micro-processeurs et mémoires. EFCIS (SESCOSEM)
- o- Manuel de programmation du SF.F 96800 (SESCOSEM)
- o- MOUNIC .Semi-conducteurs.(Thyristors et Triacs)
- o- La C.A.N & C.N.A de BERNARD LORIFERME .
- o- Thèse de M<sup>elle</sup> MARIE-NOELLE PONS  
(conduite optimale d'une cascade de réacteurs  
chimiques...;en ce qui concerne la carte  
PH-mètre .)
- o- La bibliothèque mathématique 50 de MOTOROLA .

...;...

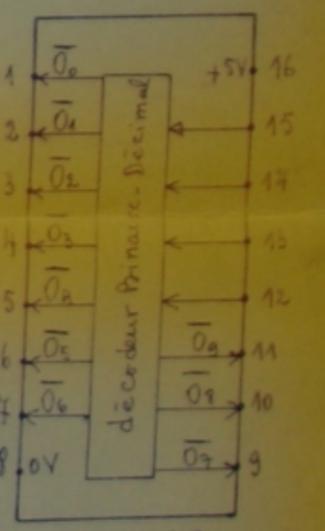




74104



74126



74122

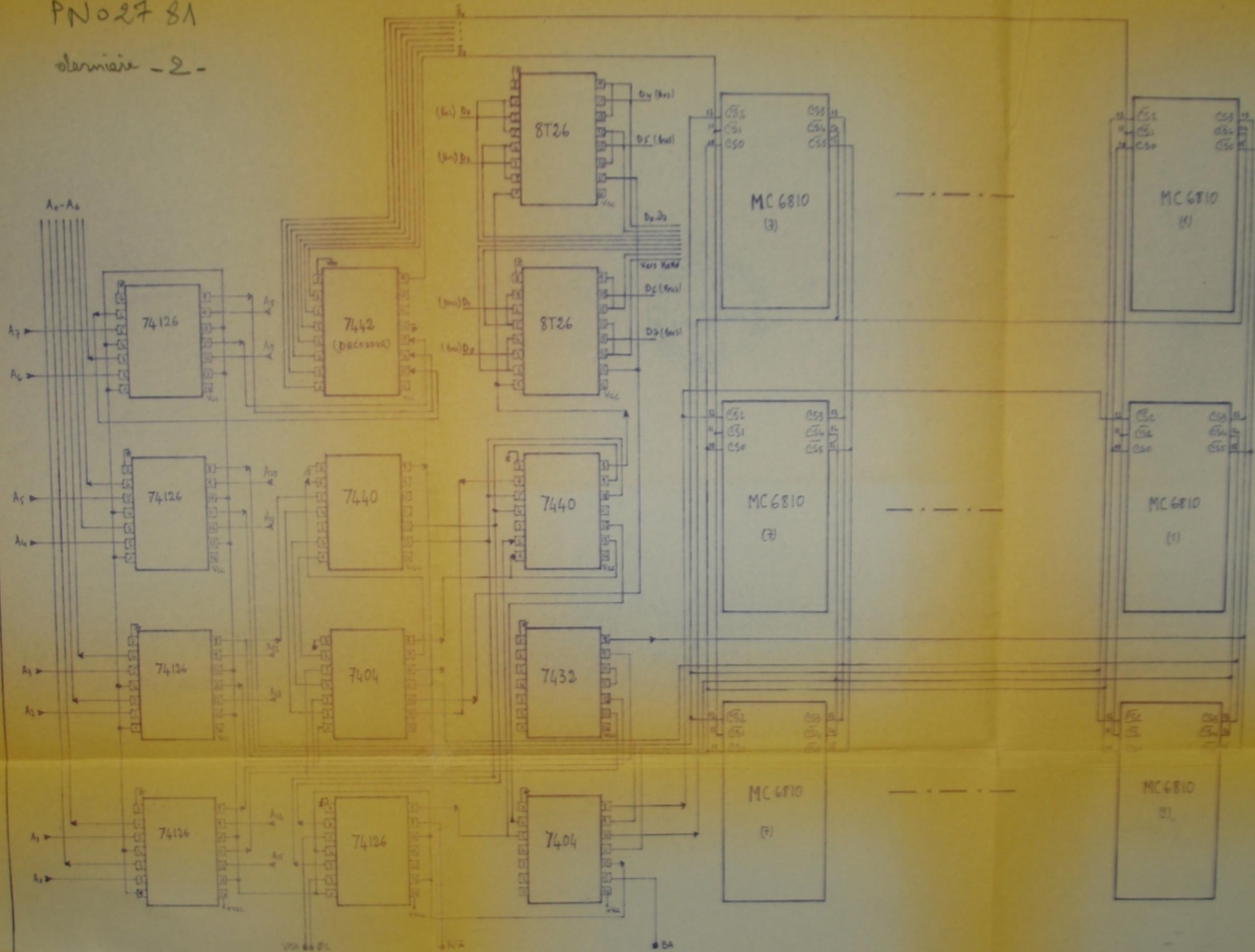
RAM : 0400 - 0FFF  
Carte N° 1

PNo 2781

derrière - 1 -

PN027 81

derniere - 2 -



CARTE N°2  
MEMOIRE R.A.M  
(1000 - 18FF)

