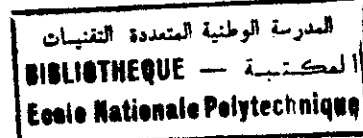


وزارة الجامعات والبحث العلمي
Ministère aux Universités et de la Recherche Scientifique

ECOLE NATIONALE POLYTECHNIQUE



DEPARTEMENT GENIE ELECTRIQUE

PROJET DE FIN D'ETUDES

SUJET

ETUDE ET REALISATION

D'UNE CARTE FAX

POUR IBM-PC

Proposé par :

Mr O.STIHI

Etudié par :

Mr A.M.BAHI

Dirigé par :

Mr O.STIHI

PROMOTION

JUIN 1992

بِسْمِ اللَّهِ الرَّحْمَنِ الرَّحِيمِ

وَقُلْ أَعْمَلُوا فَسَيَرَى اللَّهُ عَمَلَكُمْ وَرَسُولُهُ
وَالْمُؤْمِنُونَ

صَدَقَ اللَّهُ الْعَظِيمُ

DEDICACES

Je voudrais tout d'abord remercier monsieur O. STIM, chargé de cours à l'ENP, qui m'a jamais privé d'affection, à celui qui m'a soutenu jusqu'à ce jour, à celui que je dois beaucoup, tout ce à l'orientation de ce travail. Je dois beaucoup, tout ce à mon père LAID, qui m'a appris, car il m'a obligé à concentrer des données nombreuses et diverses pour en faire un travail original. Je lui dois une profonde reconnaissance pour m'avoir élevé, à celle qui m'a tendrement protégé,..... à ma mère HANIA. ce mémoire.

A mon grand frère qui m'a beaucoup aidé, à mon grand frère qui m'a beaucoup aidé, à mon très cher ABDELKERIM. effective, son aide et son soutien, je lui dois énormément pour le dynamisme qu'il m'a toujours apporté. A mes très chers frères et soeurs.

A mon sage grand père SEGHIR. Mes remerciements vont également à monsieur H. BENDAHANE pour sa participation effective, son aide et son soutien, qu'il trouve ici mes expressions les plus distinguées. A toute la famille BAHI.

A tous mes amis qui m'ont soutenu, à spécialement K.F. RACHEK, L.KAMAL, G.ALI, S.MEHDI et B.BACHIR. voulu présider le jury, pour ses conseils et son soutien.

Je dedie ce modeste travail

ETTD	Equipement Terminal de Traitement de Données
PRI--	Procedure Interrupt-
ASCII	American Standard Cod for Information Interchange
CTS	Clear To Send
CS	Chip Select
HMOS	High MOS
MOS	Metal-Oxide Semi-conductor
DOS	Disk Operating System
EPROM	Erasable PROM
PROM	Programmable ROM
ROM	Read Only Memory
LIFO	Last-In First-Out
I/O	Input / Output
LSI	Large Scale Integration
RAM	Random Access Memory
Rx	Receiver
Tx	Transmitter

SOMMAIRE

INTRODUCTION.....	1
CHAPITRE I ARCHITECTURE ET FONCTIONNEMENT DU MICRO- ORDINATEUR.....	4
I-1 Bus à carte Mère.....	4
I-1-1 Le bus PC-IBM.....	6
I-1-2 Broches du bus PC-IBM.....	6
I-2 Interieur d'un microprocesseur.....	8
I-2-1 Unité de commande.....	8
I-2-2 ALU.....	10
I-2-3 Registre d'état.....	10
I-2-4 Le compteur de programme.....	10
I-2-5 Le pointeur de pile.....	11
I-2-6 Le registre d'index.....	11
I-2-7 La pile.....	11
I-2-8 Cycle d'instruction général.....	12
I-3 Les mémoires.....	13
I-4 Les interfaces.....	14
I-5 Situation du PC-IBM.....	17
CHAPITRE II GENERALITES SUR LA TRANSMISSION DES DONNEES.....	19
II-1 Introduction.....	19
II-2 Signaux numériques.....	20
II-3 Methodes et modes d'exploitation.....	21
II-4 Débit binaire, Vitesse de modulation.....	22
II-5 Transmission des données sur ligne	

téléphonique.....	23
II-6 Modulation.....	24
II-7 Transmission physique des données.....	24
II-8 Les MODEMs.....	26
II-9 Transmission des données par FAX.....	28
II-10 Signalisation par tonalités.....	35
II-11 Signalisation par codage binaire.....	41
CHAPITRE III ETUDE DE LA CARTE FAX.....	50
III-1 Le microcontrôleur 80C31.....	50
III-1-1 Organisation externe.....	50
III-1-2 Organisation interne.....	51
III-2 L'interface série "ACE 8250".....	53
III-3 Partie matérielle de la carte.....	56
III-3-1 L'unité de commande.....	56
III-3-2 Interface d'entrée-sortie.....	62
III-3-3 Détection de sonnerie.....	64
III-3-4 Le circuit MODEM.....	66
III-4 Partie logicielle de la carte.....	68
III-4-1 Initialisation de la carte.....	68
III-4-2 Etape "traitement des commandes".....	70
III-4-3 Etape de communication.....	71
CONCLUSION.....	79
BIBLIOGRAPHIES.....	81
ANNEXES.....	84

Introduction

INTRODUCTION

Pour de nombreuses raisons, qui sont loin sans doute d'être les meilleurs, les PC (personal computer), qu'ils nous viennent d'IBM ou soit de fabrication extrême-orientale ne fait rien à l'affaire, constituent les ordinateurs les plus populaires au monde.

Une guerre des prix féroce, des projets d'achats conjugués de plusieurs milliers de systèmes par de grandes sociétés sont deux des facteurs qui ont fait chuter en un temps record les prix moyen d'une telle machine (On trouve actuellement un PC-compatible complet pour moins de \$500).

Dans une atmosphère aussi euphorique, nombreux ont été les amateurs d'électronique à ce dire "et pourquoi pas moi?". de sorte qu'aujourd'hui, les ordinateurs "fleurissent" dans de nombreux salons, au grand dam des maîtresses de maison.

Comparé au macintosh, atari et autres archimèdes, le PC constitue, en ce qui concerne ses caractéristiques graphiques et ses performances, le standardo mini-minimum (de plus petit commun diviseur ou du plus grand multiple diront certains), peu importe cependant, car il existe pour lui un nombre incroyable de logiciels, (plus au moins évolués).

L'un des seuls points faibles de ce type de machines est son côté "communicatif" assez rudimentaire.

Un PC standard possède au minimum deux sorties, une sortie parallèle et une sortie série (prise RS 232C).

Mais quoi faire si l'on prévoit de faire de la communication avec le monde extérieur? Comment communiquer avec des produits de différents constructeurs? Quelles sont les normes qu'il faut suivre pour interfacer des ordinateurs avec d'autres équipements? Comment y arriver?.

Nous savons tous que la communication entre un émetteur et un récepteur ne peut se faire que s'ils ont un même langage.

Les initiés à l'art de l'informatique se heurtent à cette évidence chaque fois qu'ils veulent connecter deux unités qui ne sont pas compatibles entre elles.

L'interfaçage est un bon moyen pour arriver à ces fins. Mais la réalisation d'une interface n'est (non plus) pas simple, elle demande une parfaite connaissance de la façon dont les ordinateurs échangent des informations en lecture comme en écriture. Aussi, une bonne maîtrise de l'électronique numérique (terminologie de base, les circuits numériques, les portes logiques et les circuits intégrés et la connaissance des codes qui sont le langage des interfaces); de l'architecture et la structure des microprocesseurs ainsi qu'une bonne connaissance de leurs capacités à dialoguer avec d'autres équipements sont incontournables et constituent une base de départ pour entamer l'étude et la conception d'une interface pour ordinateurs.

Ce travail consiste à faire l'étude et la réalisation d'une carte FAX .

Des informations émises ou transmises par un FAX se fait par des lignes téléphoniques. On veut que ces informations soient interprétées par le micro-ordinateur comme si ce dernier était un FAX.

Notre but est donc de concevoir une interface qui assure l'utilisation d'un micro-ordinateur comme un FAX par moyen de ligne téléphonique .

Pour cela il faut choisir l'interface qui convient le mieux à cette fonction, en tenant compte du matériel, du logiciel , mais aussi l'histoire, le conflits d'entreprises et les problèmes économiques.

Le premier chapitre de ce mémoire présente l'architecture et le fonctionnement du micro-ordinateur sur lequel est basé notre étude, le second chapitre est un généralités sur la transmission des données et dans le dernier chapitre vous trouverez les détails de la carte FAX.

Chapitre I

ARCHITECTURE ET FONCTIONNEMENT DU MICRO-ORDINATEUR

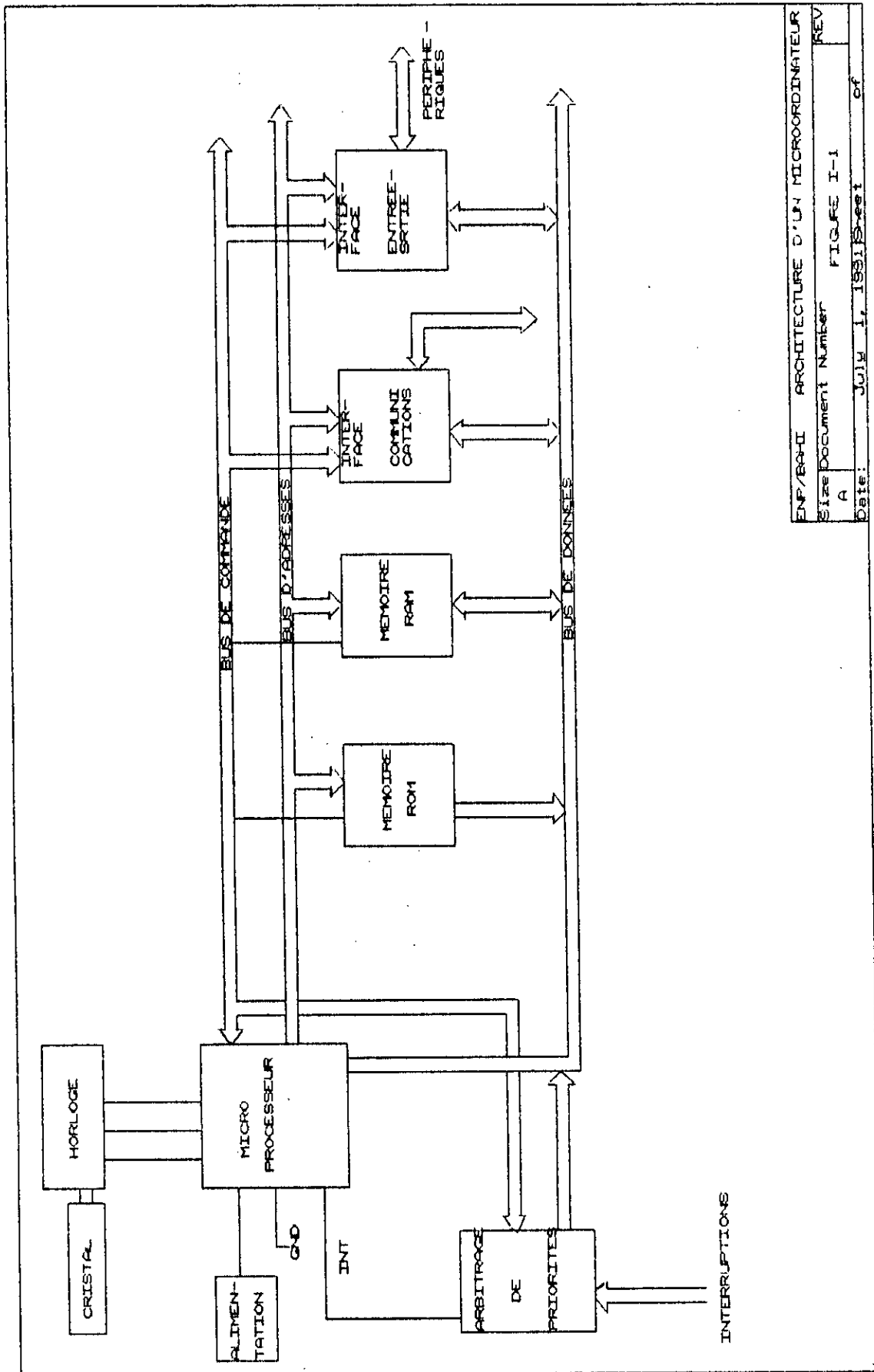
Le design de la carte FAX a été fait pour une machine IBM-XT, car on a une compatibilité ascendante avec les générations des 80286, 80386, 80486 d'INTEL .

Le micro-ordinateur utilisé comporte les éléments suivants voir figure I-1

- I - LA CARTE MERE
- II - L'UNITE CENTRALE (CPU)
- III - Des boîtiers MEMOIRES
- IV - Des INTERFACES des périphéries

I-1-BUS A CARTE MERE: [1],[6],[8],[11]

Lorsqu'un système à microprocesseur ne rentre pas sur une seule carte de circuits imprimés, il faut un procédé d'interconnexion pour relier entre elles les différentes cartes, l'emploi d'une carte mère est la technique la plus courante utilisée. A cet effet, la carte mère est une carte des circuits équipée d'un certain nombre de connecteurs. Les cartes portant les processeurs, les mémoires et les circuits d'entrée/sortie sont enfichées dans la carte mère. Celle ci fournit les voies de communication entre les cartes du système ainsi que les alimentations.



ENP/BAI ARCHITECTURE D'UN MICROORDINATEUR
 Size Document Number A FIGURE I-1
 Date: JULY 1, 1985-see 1 of

I-1-1 Le bus PC IBM:

Le plus important pour notre étude de bus IBM-XT, IBM a publié les spécifications complètes de son bus PC spécial qui est différent de tous les autres bus du marché.

Il comporte un bus données bidirectionnel à 8 bits 20 lignes d'adresses, 6 lignes d'interruption, 3 jeux de ligne de commande pour l'accès direct mémoire et l'ensemble habituel de lignes de commande des transferts de données et de lignes d'état.

Il possède également quatre tensions d'alimentation. Le bus IBM-XT possède une ligne inhabituelle qui est la ligne d'erreur.

Celle-ci est mise à 1 lorsqu'une carte esclave détecte un problème lors d'une transaction sur le bus. Il peut s'agir, par exemple, d'une erreur de parité sur une carte mémoire avec parité.

L'émission du signal erreur provoque une interruption non masquable du processeur.

I-1-2 Broches du bus IBM-XT:

La liste de 62 broches qui constituent le bus IBM-XT est représentée en annexe.

D0 à D7 : les lignes de données

A0 à A19 : les lignes d'adresses

Le PC IBM utilise le processeur 8088 en mode maximum ce qui signifie que le système comprend un contrôleur de bus intel 8288. IBM a tout simplement sorti sur le bus les signaux connus ALE (adresse latch enable: validation de mémorisation d'adresse) et

AEN (adresse enable: validation d'adresse). L d'ALE indique qu'une adresse valable est placée sur les lignes d'adresse du bus.

MEN indique si le bus est commandé par le processeur ou par le contrôleur de DMA.

La mise à 1 de AEN signale qu'une transaction DMA est en train de s'effectuer.

On trouve également sur le bus 4 autres signaux du 8288 avec des noms nouveaux. Ce sont : lecture E/S (IOR : I/O Read), écriture E/S (IOW : I/O Write), lecture mémoire (MEMR : MEMory Read) et écriture mémoire (MEMW : MEMory Write). Ces signaux sont respectivement indiqués aux signaux IORQ, IOWC, MRDC et MWTC du 8288.

Une ligne de réponse, I/O CH RDY, peut être utilisée pour demander au processeur d'allonger le cycle bus en cours.

IBM spécifié que cette ligne ne peut être mise à un que pendant un maximum de 2,1 microseconde, ceci a fin de garantir que les mémoires dynamiques de l'ordinateur sont convenablement rafraîchies. Dans le PC IBM, le rafraîchissement des RAM est traité par l'une des voies du contrôleur de DMA du système. Ce qui exige que le bus soit disponible.

I/O CH CHK et la ligne d'erreur dont nous avons parlé plus haut. Lorsqu'elle est mise à 1, le processeur reçoit une interruption non masquable.

Il y a six lignes d'interruption, IRQ2 à IRQ7. Celles-ci sont reliées à un contrôleur d'interruption sur la carte processeur

qui génère automatiquement des vecteurs pour les sous programmes de traitement d'interruption.

En conséquence le bus PC IBM ne comporte pas de signal d'aquitements des interruptions sont constituées par des transactions des données avec le processeur.

Il y a également 3 paires de lignes de demande réponse de DMA. DRQ1 à DRQ3 sont les lignes de demande de DMA et DACK1 à DACK3 sont les lignes de réponse.

DACK0 est une lignes spéciale utilisée pour rafraîchir les cartes de RAM dynamiques éventuelles du système. Un autre signal, T/C, est émis lorsque le nombre approprié de cycles bus DMA s'est effectué pendant un transfert DMA.

Les utilitaires comprennent OSC, une horloge à 14.31818 MHz et CLK, l'horloge à 4.77 MHz qui pilote le processeur.

La ligne RESET DRV est un signal de RAZ pour toutes les cartes du bus, les alimentations fournies aux cartes comprennent +5 volts, -5 volts et + et -12 volts, le bus est complété par trois broches de masse.

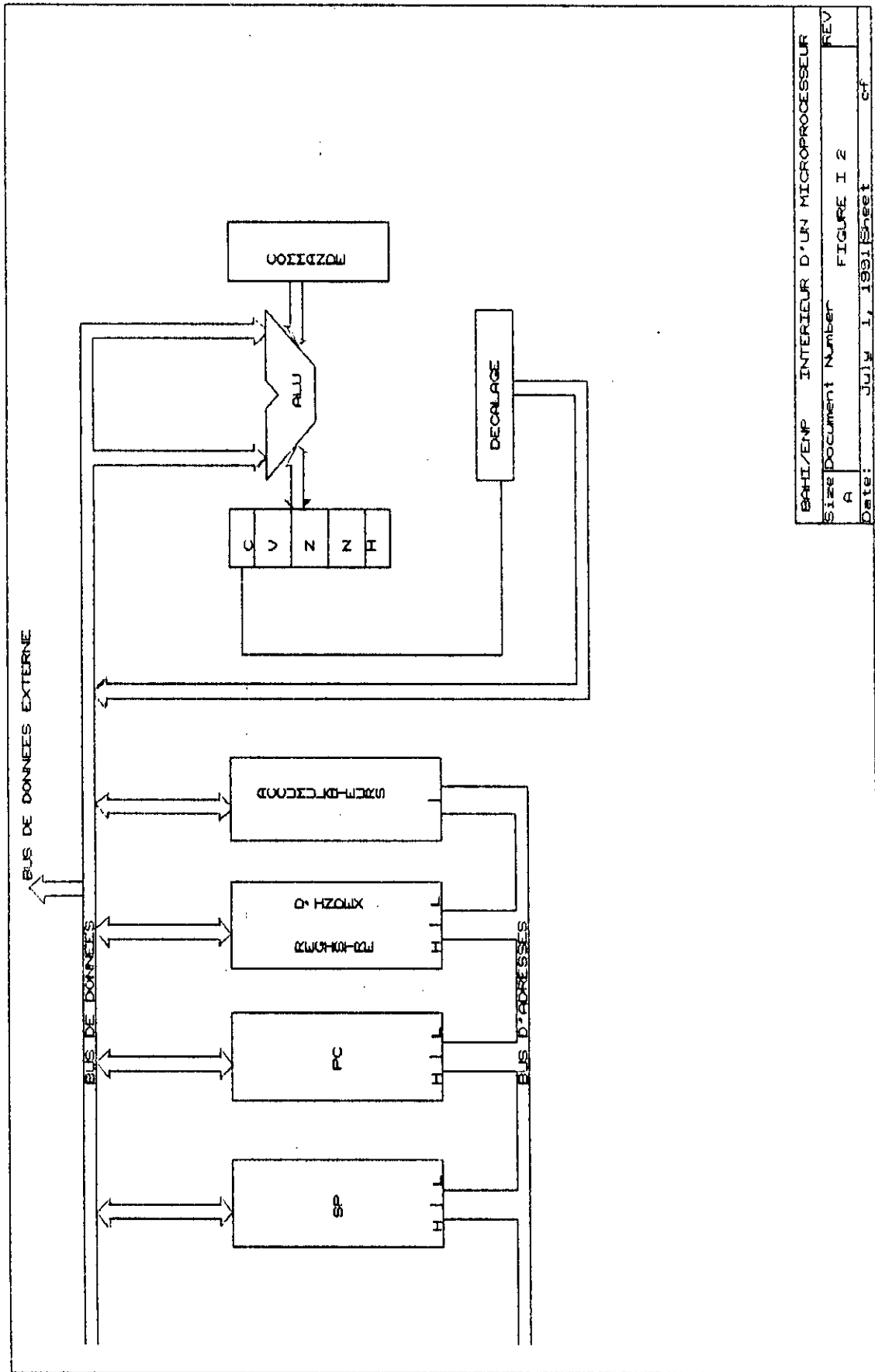
I-2-INTERIEUR D'UN MICROPROCESSEUR: [1],[9],[13]

I-2-1:Unité de commande:

(Voir figure I-2)

A droite, représente la commande qui assure la synchronisation des circuits et le déroulements corrects des opérations.

I-2-1 ALU:



BAHI/ENP INTERIEUR D'UN MICROPROCESSEUR
 Size Document Number A FIGURE I 2 REV
 Date: July 1, 1981 Sheet 1 of 1

(Arithmetic and logic unit) , effectue toutes les opérations arithmétiques et logiques, des registres spéciaux, appelé accumulateurs, sont généralement reliés à la sortie de l'ALU.

L'ALU permet aussi les opération de décalage et de rotation.

I-2-3-Registre d'état ou de code de condition:

A gauche de l'ALU, son rôle est de stocker sous forme de codes les conditions internes du microprocesseur, il y a, par exemple, un bit qui indique que le résultat d'une opération effectuée par l'ALU a mis tous les bits de l'accumulateur à zéro, dans ce cas, l'indicateur de condition appelé indicateur de zéro est positionné en (condition vérifiée).

I-2-4-Le compteur de programme:

(PC , Program counter):

Il joue un rôle fondamentale dans l'exécution des programmes qui est, en principe, exécuté d'une façon séquentielle, pour accéder à l'instruction suivante il faut extraire celle-ci de la mémoire pour l'envoyer où l'amener au microprocesseur et la lire, Le contenu du PC est disposé sur le bus d'adresse et transmis en mémoire, on lit alors le contenu spécifié par cette adresse et on l'envoie au CPU.

I-2-5-Le Pointeur de Pile

(SP, Stack pointer):

Le pointeur de pile contient l'adresse du sommet de cette dernière située en mémoire. (La pile est décrite en détail plus loin).

I-2-6-Le registre d'index:

L'indexage est une technique d'adressage de mémoire commode permettant d'accéder aux éléments d'un bloc de données stockées dans la mémoire, en utilisant une seule instruction. Cette technique qui n'existe pas dans tous les microprocesseurs est utilisée dans le 8086/8088, un registre d'index contient en principe un déplacement qui est ajouté automatiquement à une valeur de base pour former une adresse, l'indicateur sert à n'importe quel mot d'un bloc de données.

I-2-7-La Pile:

Une pile, théoriquement appelée structure LIFO (last-infirst-out, dernier entrée, premier sortie) Le premier élément introduit dans la pile est toujours au fond, et le dernier élément introduit est toujours au sommet. On peut la comparer avec une pile d'assiettes sur un comptoir de restaurant, il y a un trou dans le comptoir avec un ressort au fond et les assiettes sont empilées dans le trou. De cette façon on est sûr que l'assiette qui a été mise la première est toujours au fond et que celle qui a été placée le plus récemment sur la pile se trouve sur le dessus. En utilisation normale, on ne peut accéder à la pile que par deux

opérations : PUSH(empiler) et POP(dépiler).

I-2-8-Cycle d'instructions général:

Tous microprocesseur opère en trois cycles:

1-Rechercher la prochaine instruction

2-Decoder l'instruction

3-Executer l'instruction

-Rechercher la prochaine instruction:

le contenu du compteur de programme est déposé sur le bus des adresses et envoyé vers la mémoire au moment approprié, le bus de commande produit ensuite un signal de lecture en mémoire, quand la mémoire reçoit le signal de lecture, les données qu'elle contient à l'adresse spécifiée sont déposées sur le bus de données du système, le microprocesseur lit alors l'information sur le bus de données et la dépose dans un registre interne appelé registre d'instruction (IR) l'information lue dans le CPU est l'instruction, on peut dire alors que l'instruction a été recherchée en mémoire.

-Décodage et exécution:

Quand l'instruction se trouve dans IR , l'unité de commande la décode et produit la séquence appropriée des signaux internes et externes permettant son exécution

Il faut en générale une période d'horloge , pour que le CHOU décode une instruction, et décidé d'une façon logique de l'action

à entreprendre.

-Recherche de l'instruction suivante:

Lors de l'exécution d'un programme, les instructions sont recherchées séquentiellement. Il faut donc un mécanisme automatique, appelé incrementateur pour assurer cette recherche en séquence, ce dernier est relié au compteur de programme.

I-3 LES MEMOIRES: [6]

Du point de vue fonctionnel, il faut faire une distinction importante entre mémoires ROM et mémoires RAM.

Une mémoire ROM (Read Only Memory) est une mémoire à lecture seulement, le contenu est permanent et définitif et ne dépend pas de la présence ou l'absence d'une tension d'alimentation. Dès lors, les mémoires de ce type contiennent des données constantes.

Une mémoire RAM (Random Acces Memory) est une mémoire dite vive. Dans la quelle le microprocesseur peut lire un contenu existant ou écrire un nouveau contenu.

Cette opération d'écriture, en réalité, REMPLACE l'ancien contenu, par contre, une lecture en mémoire ne perturbe pas le contenu de cette mémoire.

Du point de vue STRUCTUREL, les mémoires peuvent être organisées suivant plusieurs structures, un boîtier de mémoire qui est caractérisé par le nombre total de bits qu'il peut contenir et par la répartition de ces bits en groupes.

I-4-LES INTERFACES: [1],[6],[11]

Généralement les périphériques sont placés à une certaine distance du processeur, En outre, la plupart sont construits par des firmes qui ne fabriquent pas de microprocesseurs. En conséquence, les signaux que les périphériques utilisent pour communiquer ne sont pas les mêmes que ceux utilisés par les processeurs, de plus, nous voulons pouvoir utiliser un périphérique quelconque avec différents microprocesseurs.

Pour résoudre les problèmes de distance et d'incompatibilité de signaux et de synchronisation entre périphériques et microprocesseurs, nous intercalons entre ceux-ci des circuits spécialisés. Ces circuits sont appelés "INTERFACE".

Celons Larousse, une interface est définie comme: un endroit où des systèmes indépendants se rencontrent et réagissent l'un sur l'autre ou communiquent entre eux, plus généralement, une zone où des objets différents interagissent.

C'est précisément la définition de circuit que nous allons étudier.

L'interface à généralement la forme d'une carte de circuit enfichée dans le bus du processeur, le connecteur enfichée dans le bus permet à l'interface d'avoir accès aux signaux du microprocesseur. A l'autre extrémité de la carte il y a un autre connecteur, un câble relié au périphérique. Les circuits de l'interface effectuent quatre tâches:

- 1- Ils transforment les signaux du processeur en signaux compatibles avec le périphérique.

2- Ils transposent la synchronisation à grandes vitesses du processeur à une cadence compatible avec le périphérique.

3- Ils transforment le niveau de signal de façon à permettre la transmission sur un câble long, si nécessaire.

4- Ils transposent l'information du processeur en un format compatible avec le périphérique et vice-versa.

Vous pouvez voir que l'interface joue le rôle de transformateur dans de nombreux domaines de la communication des ordinateurs.

I-4-1-TYPES D'INTERFACES:

Il n'existe que trois types principaux d'interface: parallèle, série et analogique. toutefois au sein de chaque type, il existe un grand nombre d'espèces différentes.

I-4-1-1-LES INTERFACES PARALLELES:

Sont très semblables au bus des microprocesseurs, les données sont transmises sur un jeu de conducteurs, appelés lignes de données, tout comme sur le bus données du processeur. Les variantes des interfaces parallèles diffèrent par le nombre de lignes de données utilisées, et par le nombre de signaux employés pour la validation de communication.

I-4-1-2-INTERFACES SERIE:

Les interfaces série n'utilisent qu'une seule ligne pour transmettre l'information, celle-ci est émise un bit à la fois,

il existe deux espèces principales d'interfaces série: asynchrone et synchrone. Parmi celles-ci l'interface asynchrone est la plus courante pour les microprocesseur.

I-4-1-3-LES INTERFACE ANALOGIQUE:

Sont très différentes des interfaces parallèle et série nous avons déjà discuté les signaux numériques qui sont soit haut soit bas, soit vrais soit faux, les bus de microprocesseurs véhiculent des signaux numériques. Les interfaces parallèle et série utilisent des signaux numériques pour communiquer avec les périphériques. Les interfaces analogiques convertissent les signaux numériques des microprocesseurs en signaux à variation continue. La température, la pression, la tension, l'intensité et la vitesse du vent sont des exemples des grandeurs à variation continue. Comme vous le voyez ce sont des grandeurs physiques. Les interfaces analogiques sont généralement utilisées pour permettre aux ordinateurs d'interagir avec le "monde réel".

La figure I-3 montre la configuration la plus courante pour connecter une interface à un système d'ordinateur.

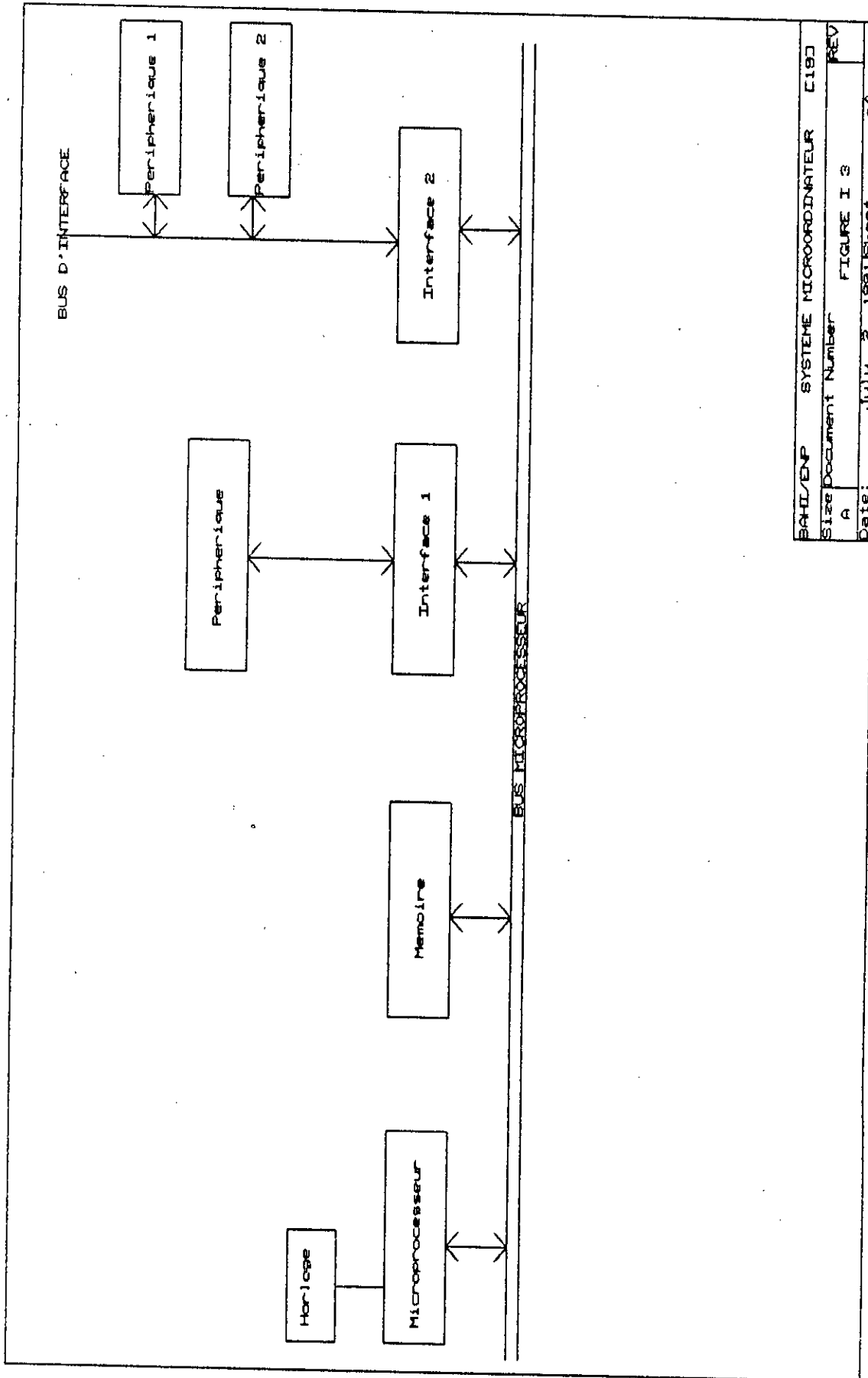
Cette figure montre un microprocesseur avec son bus et sa mémoire.

Elle montre également deux interfaces reliées au bus du microprocesseur.

L'interface numéro 1 est reliée par un câble à un seul périphérique l'interface 2 est reliée à deux périphériques par un câble appelé "bus d'interface".

I-4-2-SITUATION DU PC-IBM:

Ordinateur personnel de pointe, le PC IBM à été l'origine de la création d'un grand nombre de sociétés qui ne fabriquent que des produits pour le bus IBM PC. Les cartes mémoires furent les premières à apparaître mais le nombre et le type de cartes disponibles augmentent tous les jours.



BAI/ENP	SYSTEME MICROORDINATEUR	E193
Size	Document Number	FIGURE I 3
A	REV	
Date:	JULY 2, 1991	Sheet of

Chapitre II

GENERALITES SUR LA TRANSMISSION DES DONNEES

II-1-INTRODUCTION:

L'étude du transport de l'information nécessite la connaissance de deux sujets: les supports de transmission et les méthodes utilisées pour transmettre l'information sur ces supports.

La transmission est basée sur le principe de propagation des ondes:

- Ondes électriques se déplaçant dans des lignes bifilaires.
- Ondes électromagnétique se propageant dans un milieu aérien.
- Ondes lumineuses se déplaçant en milieu aérien ou dans des fibres de verre.

La transmission des données numériques ne porte que sur un nombre fini des symboles que l'on traduit le plus souvent en signaux binaires, c'est à dire ne pouvant présenter que deux états électriques : "présence d'une tension" et "absence de la tension" ou avec deux chiffres binaires "0" et "1".

L'échange de données entre deux terminaux, éloignés géographiquement l'un de l'autre, est réalisé à l'aide d'équipements appelés:

ETCD (Equipement de Terminaison de Circuit de Données), par

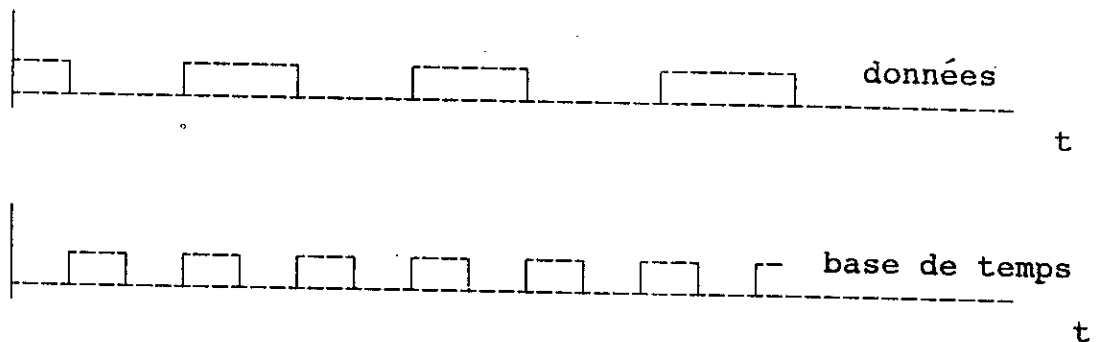
l'intermédiaire d'un réseau de télécommunication.

II-2-SIGNAUX NUMERIQUES: [2],[4]

A fin de permettre aux récepteurs de reconnaître le début et la fin d'un message, la transmission nécessite sur le plan temporel une synchronisation.

II-2-1 Signaux synchrones:

Un signal est dit synchrone si les intervalles alloués à chaque symbole sont égaux et coïncident avec une base de temps.

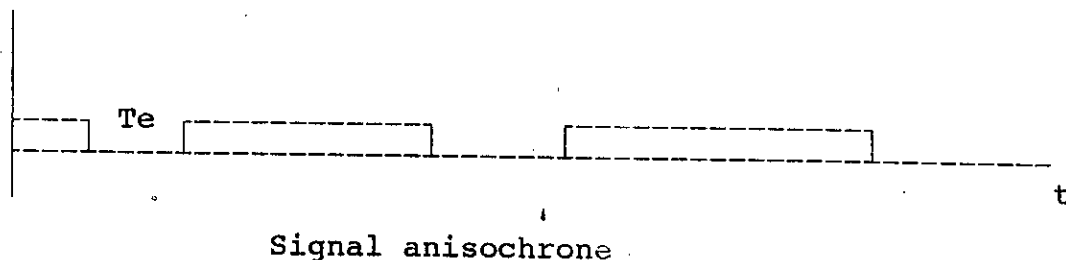


Signal synchrone

II-2-2 Signaux asynchrones:

On distingue deux types:

-Signaux anisochrones: le nombre d'états est fini et la durée des états n'est pas un multiple de l'intervalle élémentaire " T_e ". L'intervalle entre deux transitions successives est supérieur ou égale à T_e .



-Signaux arithmiques: chaque caractère se présente sous forme d'un petit bloc d'information synchrone qui débute par un bit de start et se termine par un ou plusieurs bits de stop.

II-3 METHODES ET MODES D'EXPLOITATION: [3],[4]

II-3-1 Méthodes d'exploitation:

a- Exploitation par liaison point à point:

La liaison point à point est celle qui ne comporte que deux extrémités. La transmission se fait uniquement d'un terminal vers un autre.

b- Exploitation par liaison multipoint:

Lorsqu'on doit connecter plusieurs terminaux à un équipement central, il est préférable de les relier à celui-ci par une liaison multipoint à configuration série ou parallèle.

II-3-2 Modes d'exploitation de la liaison:

Le support physique de transmission offre les possibilités

de transfert de données en mode simplex, half duplex et full duplex.

a- Mode simplex:

La transmission se fait uniquement dans un sens, la transmission inverse n'existe pas. C'est le cas, par exemple, de l'affichage des horaires de départ et d'arrivée dans les aéroports et les gares des trains.

b-Mode semi duplex (half duplex)

La transmission se fait dans les deux sens mais pas simultanément, c'est le cas, par exemple, de transmission entre deux FAX.

c- Mode duplex:

La transmission se fait dans les deux sens simultanément. Les MODEMS travaillent simultanément en émetteur et récepteur par leurs parties respectives.

II-4 DEBIT BINAIRE, VITESSE DE MODULATION: [4],[7]

Le débit binaire D est le nombre maximum de bits transmis par seconde

$$D = 1/T \text{ (bits par seconde)}$$

T : durée d'un bit

Ceci dans le cas d'une transmission en mode synchrone pour un

signal bivalent.

On appelle vitesse de modulation ou "Rapidité de transmission" le nombre d'intervalles élémentaires par seconde, elle s'exprime en bauds

$$V = 1/T_e \quad (\text{bauds})$$

D'une manière générale la notion de débit binaire est différent de la notion de vitesse de modulation. dans le cas d'une transmission synchrone, on a la relation suivante :

$$D = V.k$$

k : le nombre de bits contenu dans un signal émis.

II-5 TRANSMISSION DES DONNEES SUR LE LIGNE TELEPHONIQUE: [5]

La plupart des supports de transmission, et en particulier, le canal téléphonique, ne permettent pas la transmission directe d'un signal numérique en bande de base.

Cette limitation est due essentiellement au fait que la bande de fréquence occupée par le signal transmis ne coïncide pas avec la bande passante du support de transmission.

Ce problème peut être résolu en modulant une sinusoïde porteuse de fréquence convenable par le signal à transmettre.

L'opération de modulation équivaut en effet, à une translation du

spectre du signal dans le domaine des fréquences et permet de centrer son énergie à l'intérieur de la bande passante du support.

L'opération de démodulation effectuée dans le récepteur est une translation égale à la précédente et de signe opposé. Elle restitue le signal numérique sous la forme initiale.

II-6 MODULATION: [2],[4],[7]

La modulation est une opération qui consiste à transformer le message en bande de base a_n en un signal $S_n(t)$. Telque la connaissance de $s_n(t)$ sur un intervalle significatif, $a_i \in [0,1]$ correspondant à cet intervalle. Le signal s_n est appelé: "signal émis", Il est généralement obtenu en variant les paramètres d'une onde sinusoïdale.

a- Modulation par déplacement de fréquence(FSK)

La fréquence de la sinusoïde transmise est choisie parmi un ensemble discret des fréquences possibles.

b- Modulation par saut d'amplitude(ASK)

L'amplitude de la sinusoïde transmise est choisie parmi un ensemble discret d'amplitudes possibles.

c- Modulation par déplacement de phase(PSK)

La phase de la sinusoïde transmise est choisie parmi un ensemble discret de phases possibles.

II-7 TRANSMISSION PHYSIQUE DES DONNEES: [2],[3],[4]

L'échange de messages de données entre un terminale A et terminal B, éloignés géographiquement l'un de l'autre, est réalisé à l'aide d'équipements spéciaux, par l'intermédiaire du réseau de télécommunications.

a- ETTD:

L'information est émise ou reçue par un ETTD, souvent appelé terminal, mais qui peut être un ordinateur ou terminal, dans un ETTD nous distinguons deux parties:

La machine de traitement qui peut être source ou récepteur de données.

Le contrôleur de communication qui est chargé en particulier de la protection contre les erreurs et introduit les éléments (caractères) de service permettant le dialogue entre les deux terminaux (Interface).

b- ETCD:

C'est l'organe chargé, d'adapter le signal électrique délivré par le terminal au support de transmission (cas d'un ETCD émetteur), ou faire l'opération inverse (cas d'un ETCD récepteur). Il est usuel de grouper dans un même ensemble un ETCD émetteur est un ETCD récepteur .

Cette ensemble réalise en particulier des fonctions de modulation et de démodulation. C'est pourquoi il est couramment appelé MODEM.

Il faut noter que ce terme est impropre puisque les ETCD réalisent aussi des fonctions de codage, de décodage, la jonction avec le terminal,...etc. Ils peuvent même ne réaliser à proprement parler aucune fonction de modulation ou de démodulation, comme le cas des transmissions en bande de base.

II-8 LES MODEMS: [5],[7]

Nous allons maintenant examiner de manière détaillée les caractéristique des ETCD, qui dans notre contexte sont des modems.

La plupart des modems travaillent en modulation de fréquence ou en modulation de phase. La modulation d'amplitude en tant que telle n'est pratiquement pas utilisée car elle est très sensible au bruit. les modems qui travaillent en modulation de phase sont généralement plus efficaces que les modems travaillant en modulation de fréquence.

Cependant les modems travaillant en modulation de fréquence leur rapport prix/performance jugé plus intéressant.

Les caractéristiques des modems ont été normalisées pas le CCITT. La normalisation permet à des modems fabriqués par des constructeurs différents de communiquer sans problème.

La norme porte essentiellement sur le débit autorisé par le modem et sur la nature du support de transmission qu'il utilise. Nous allons dans ce qui suit présenter quelques types de modems utilisés par les FAXs.

1-Le modem V21:

Le modem V21 est un modem synchrone travaillant en modulation de fréquence. Le débit autorisé peut atteindre 300 bits/seconde en duplex sur des lignes téléphoniques locales ou des lignes spécialisées.

La transmission en duplex est mise en oeuvre de la manière suivante:

La bande passante de la ligne locale est divisée en deux sous bandes respectivement sur 1080 et 1750 Hz.

les deux modems reliés à la ligne émettent chacun sur un canal différent. Le modem appelant émet sur le canal inférieur et le modem appelé émet sur le canal supérieur.

Dans le canal inférieur le 1 logique correspond à 980 Hz et le 0 logique à 1180 Hz. Dans le canal supérieur le 1 logique correspond au 1650 Hz et le 0 logique correspond à 1850 Hz.

2- Le modem V 23:

Le modem V 23 peut être utilisé pour des transmission synchrones ou asynchrones. Il travaille en modulation de fréquence. Le débit autorisé peut atteindre 1200 bits/seconde en semi-duplex sur les lignes a deux fils et en duplex sur les lignes a 4 fils. Lorsque ce débit est utilisé le 1 logique correspond à 1300 Hz et le zéro logique à 2100 Hz. Ces deux fréquences sont situées à l'extrémité de la bande passante des lignes téléphoniques locales

3- Le modem V.24:

L'avis V.24 s'applique aux circuits dits, des circuits de liaison entre l'ETTD et l'ETCD pour le transfert des signaux de données binaires. des signaux de commande et des signaux de base de temps.

L'ensemble des circuits de liaison définis dans l'avis V.24 s'applique par exemple:

- Aux transmissions de données synchrones et asynchrones;
- Aux services de transmission de données sur lignes louées à deux ou quatre fils en exploitation point a point ou multipoint.
- Aux transmission de données dans le service sur réseau à commutation à deux ou quatre fils.
- Lorsque les câbles de connexion utilisées entre l'ETTD et l'ETCD sont courts.

d- Le modem V.22:

Le modem V.22 peut être utilisé pour des transmissions synchrones ou asynchrones. Il travaille en modulation de phase différentielle. Le débit autorisé est de 600 bits/seconde en duplex

e- Le modem V.22 bis:

Le modem V.22 bis présente des caractéristique semblable à celles du modem V.22. La différence essentielle est au niveau du débit qui peut atteindre 2400 bits/seconde en duplex grâce a la combinaison des modulations d'amplitude et de phase.

II-9 LA TRANSMISSION DES DOCUMENTS PAR FAX: [10]

D'après les normes du CCITT.

La quasi-totalité des FAX dans le monde respecte le recommandation du CCITT, elle définit un protocole c'est à dire un ensemble d'information que peuvent échanger les deux FAX en présence et des règles d'enchaînement.

C'est informations échangées permettent aux FAX de s'identifier, de connaître leurs possibilités mutuelles, de délimiter le document et de signaler les difficultés de transmission.

En groupe 1 et 2, les informations du protocole sont représentées par des salves de porteuse pure à diverses fréquences.

En groupe 3, elles sont constituées de séries de bits (trames) véhiculées par une porteuse modulée à 300 bauds selon la recommandation V.21 ou 2400 bauds selon V.22 bis.

II-9-1 Fonctions principales:

On distingue trois fonctions principales.

- a- Etablissement de la communication et libération.
- b- Procédure.
- c- Transmission du message.

On peut aussi les étendre à 5 étapes distinctes consécutives:

Etape A: Etablissement de la communication

Etape B: Opérations préliminaires en vue de reconnaître et de commander les moyens choisis.

Etape C: Transmission du message (y compris la mise en phase et la synchronisation, s'il y a lieu).

Etape D: Opérations consicutives à la transmission du message, y compris fin de message, confirmation et procédures pour documents multiples.

Etape E: liberation de la communication.

II-9-2 Description des diveres étapes:

II-9-2-1 Etape A:

Etablissement de la communication, on peut la resumée dans le tableau II-1

Poste demandeur	Poste demandé
1- composition du numéro	2- entendre sonnerie, repond à l'appel
3- entendre retour d'appel	
4-1 FAX relié à la ligne	4-2 FAX relié à la ligne

Tableau II-1

II-9-2-2 Etape B:

Procédure préliminaire

Cette procédure consiste à identifier les possibilités et à commander les conditions choisies, puis à vérifier si elles sont acceptables.

Lorsqu'une communication est établie entre un appareil fonctionnant conformément aux dispositions ou aux spécifications de CCITT et l'autre non, les deux équipements doivent être déconnectés avant la procédure pendant le message, à moins qu'ils ne bénéficient de procédures facultatives compatibles.

-Section "identification"

-Identification du groupe

-Confirmation pour recevoir

-identification de l'abonné (facultatif)

-Section "commande"

-Commande du groupe

-Mise en phase/conditionnement

-Synchronisation

II-9-2-3 Etape C1:

Procédure pendant le message

Cette procédure se déroule en même temps que la transmission du message, par exemple, synchronisation en cours de transmission du message, détection, correction des erreurs et surveillance de la ligne.

II-9-2-4 Etape C2:

Transmission du message

La procédure de transmission du message fait partie de l'avis approprié concernant l'équipement.

II-9-2-5 Etape D:

Opération consécutives à la transmission du message

Ces opérations comprennent l'information relative à la procédure suivante:

- Signalisation de fin de message
- Signalisation de confirmation
- Signalisation pour plusieurs pages
- Signalisation de fin de la procédure FAX

II-9-3 Description des étapes B, C et D:

Au début de l'étape B, les règles suivantes doivent être observées:

- Tous les récepteur manuels ou automatiques, doivent préciser leur possibilités
- Tous les émetteurs, manuels ou automatiques, doivent être prêts, en passant par cette étape à déceler ces possibilités et à émettre la commande de fixation de mode approprié.

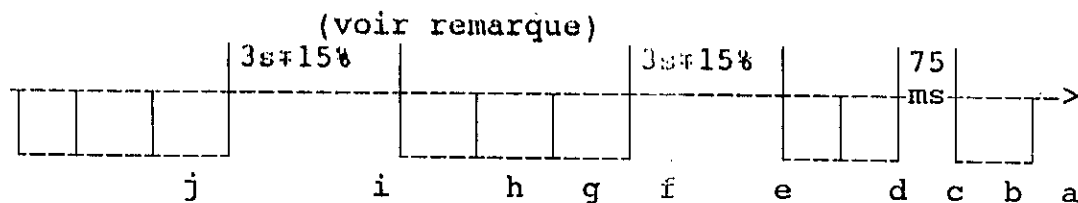
On distingue deux système de signalisation

- un système simple utilisant des tonalités a fréquence unique
- un système a codage binaire offrant une vaste gamme de

signaux qui permettent des modes opératoire plus complexes. Les renseignements détaillés concernant la procédure FAX par les deux modes de signalisation figurent dans les paragraphes qui suivent, l'interaction entre les deux méthodes est la suivantes:

- Le poste demandé non desservi répond a un appel par le signal CED
- Le poste demandeur non desservi signal l'appel au moyen du signal CNG
- Chaque fois que le poste demandé peut fonctionner en signalisation par codage binaire , il commence par ce mode de signalisation.
- Les poste FAX capables de fonctionner selon les deux modes émettent une séquence de signaux, dont le premier est un signal à codage binaire et le second une fréquence, ainsi que tous les suivants un mélange d'informations transmises par tonalité et codage binaire.
- Si le poste demandeur répond au codage binaire ou à la signalisation par tonalité, celle-ci est appliquée d'un bout a l'autre des procédures de commande.

Pour plus de clareté voici un exemple d'un poste qui peut admettre les deux modes de signalisations.



- a: émet CED
- b: silence
- c: émet le préambule
- d: émet l'information par codage binaire
- e: écoute pour entendre l'information de commande
- f: émet G1
- g: émet le préambule
- h: émet l'information par codage binaire
- i: écoute pour entendre l'information de commande
- j: répète G1 , le préambule et l'information par codage binaire jusqu'à détection d'une commande, ou à défaut, jusqu'épuisement du délai (30 à 40s).

Remarque: pour les récepteurs manuels utilisant le codage binaire, cet intervalle doit être de $4.5s \pm 15\%$.

II-9-4 Séquences de signaux:

Dans les systèmes, il y a échange de signaux entre les deux équipements en vue de vérifier la compatibilité et le fonctionnement.

A cette fin, le poste demandeur fait connaître ses possibilités par tonalités et/ou par codage binaire, le poste demandeur réagit en conséquence en envoyant une commande selon l'un ou l'autre des modes de signalisation, le poste émetteur continue alors l'étape "B".

Après la transmission du message, l'émetteur envoie un signal de fin de message et le receptrer en confirme la réception plusieurs documents peuvent alors être transmis par repetition.

II-2-5 Etape E:

Liberation de la communication la liberation de la communication à lieu après le dernier signal qui suit la transmission, ou bien dans certaines conditions telles que:

a-Temporisation: lorsqu'un signal dans la procedure FAX n'est pas reçu dans le délai indiqué, l'appareil peut signaler le fait a l'opérateur (s'il y en un de présent) ou ramper la communication téléphonique.

b-Interruption de la procedure: La procedure FAX peut être interrompu en envoyant un signal d'interruption de la procédure , avec un signal adéquat.

II-10 SIGNALISATION PAR TONALITES: [10]**II-10-1 Description:**

Voir tableau II-2, II-3, II-4

Etapes B et C

Emetteur	Récepteur
2-Détection du signal GI 3-Sélection du groupe 4-Emission du signal GC 5-Emission du signal de mise en phase 8-Détection du signal CFR 9-Emission du message	1-Emission du signal GI 6-Détection du signal GC et mise phase, choix du groupe 7-Emission du signal CFR

Tableau II-2'

Emetteur "documents multiple"	Récepteur "document unique"
1-Emission du signal unique 5-Le poste détecte le signal MCF et se prépare pour le document suivant 8-Détection du GI 9-Emission du GC ensuite étapes B et C	2-Détection du signal EOM 3-Emission du signal MCF 4-Repasser sur téléphone par commutation. L'opérateur met le papier en place 6-L'opérateur entend le signal CNG et commute sur la ligne 7-Emission du signal GI

Tableau II-3

Emetteur "document unique"	Recepteur "document multiple"
<p>1-Emission du signal EOM</p> <p>5-Detection du signal MCF Repasse sur téléphone par commutation. L'opérateur met le document en place</p> <p>7-L'opérateur entend G1 et commute l'appareil</p> <p>8- Detection du G1</p> <p>9-Emission du GC ensuite étapes B et C</p>	<p>2-Detection du signal EOM</p> <p>3-Emission du signal MCF</p> <p>4-Preparation pour le document suivant</p> <p>6-Prêt ? transmet G1</p>

Tableau II-4

II-10-2 Fonctions et formats:

Les signaux utilisés se composent de fréquences uniques émises en ligne. le dispositif de detection du signal doit pouvoir fonctionner correctement avec les tolérances des fréquences mentionnées plus une tolérance de 6 Hz due a la ligne.

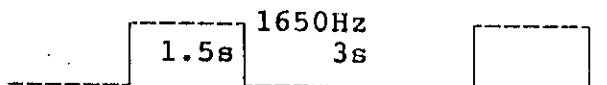
II-10-2-1 Signaux émis par le récepteur:

a-1 GI (groupe 1):

Tolérances : durées : $\pm 15 \%$

fréquences : $\pm 6 \text{ Hz}$

Forme du signal:



Fonction:

1-indiquer que l'appareil est dans le mode réception et qu'il est en mesure de recevoir au moins une page suivant le mode du groupe 1

2-Le signal est repéré jusqu ce que le signal GC soit détecté ou que la temporisation T1 = 30 à 40s soit écoulée

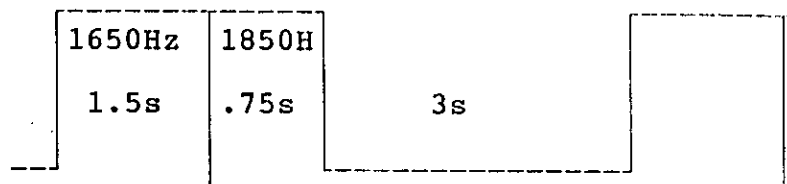
a-2 GI (groupe 2)

Forme du signal: La même que celle du groupe 1 mais avec une fréquence de 1850 Hz

Même fonction que le precedent

b- GI (groupe 1/2)

Forme du signal:



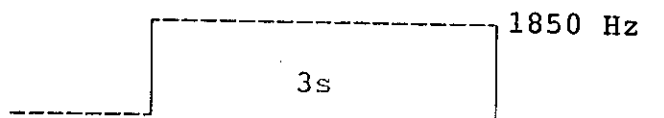
Fonctions:

1-Indiquer que l'appareil est dans le mode réception et qu'il est en mesure de recevoir au moins une page suivant le mode du groupe 1 et 2, l'appareil est en mesure de se régler automatiquement sur la vitesse de 1

2- le signal est répété jusqu ce que le signal GC soit détecté ou que la temporisation T1 soit écoulée.

c-1 CFR (groupe 1):

Forme du signal:



Tolérance : Durées $\pm 15 \%$

Fréquence ± 6 Hz

Fonctions: Indiquer que le récepteur a été mis en phase et qu'il est prêt à recevoir au moins une page. Dans le mode du groupe 1 le signal doit commencer après l'achèvement du signal de mise en phase au récepteur dans un délai maximum de 1 seconde.

c-2 CFR (groupe 2):

Forme du signal: Même forme que celle du groupe 1 mais avec une fréquence de 1650 Hz. Et même fonction que celle du groupe-1

d-signal de confirmation de messaged-1 MCF (groupe 1):

Forme du signal: Même fréquence et même durées que CFR du groupe 1

Fonction: Indique que le récepteur a reçu une page dans le mode du groupe 1

d-2 MCF (groupe 2):

Forme du signal: Même fréquence et même durées que CFR du groupe 2 et même fonction que MCF du groupe 2

Remarque: le signal MCF doit commencer au plus tard 0.5s après l

du signal EOM au récepteur.

II-10-2-2 Signaux émis par le récepteur:

a-Signaux de commande du groupe:

Forme du signal: GC (groupe 1) 1300 ± 32 Hz durées compris entre 1.5 et 10 secondes

GC (groupe 2) 2100 ± 10 Hz pendant une durée entre 1.5 et 10 secondes.

Fonctions: préciser au récepteur le groupe que l a choisi, le signal GC commence a la fin du signal d'identification des possibilités dans un délai maximum de 1 seconde.

b-Signaux de conditionnement de ligne:

Forme du signal: 1100 Hz selon l'avis T30

Fonctions: 1-Permettre a un signal d'égaliser la ligne
2-Il s'agit d'un signal facultatif dont l'absence ne devrait pas affecter la compatibilité.

c-Signal de fin de message:(EOM)

Forme du signal: 1100 ± 38 Hz pendant $3s \pm 15 \%$ immédiatement après le message.

Fonction: Indique que l'étape C est terminée.

II-10-2-3:Identification du poste demandé: (CED)

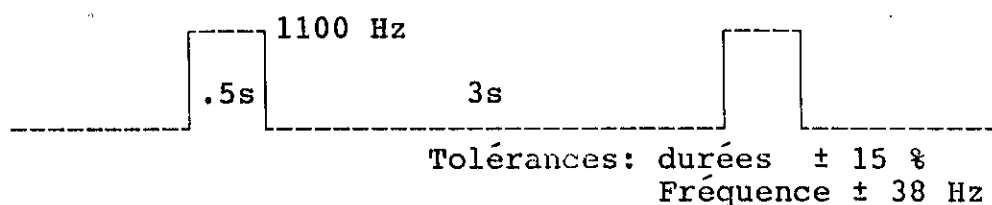
Dans un délai de 1.8 a 2.5 secondes après l'établissement de la liaison entre la ligne et le poste demandé, ce dernier envoie une tonalité continue de réponse de $2100 \pm 15 \%$ pendant une durée comprise entre 2.6 et 4 secondes.

Le poste appelé attend pendant 75 ± 20 ms, après avoir mis fin à la tonalité CED, avant de transmettre d'autres signaux.

Fonction: Indiquer qu'il s'agit d'un appareil terminal demandé autre que téléphonique.

II-10-2-4 Tonalité d'appel: (CNG)

Forme du signal:



Fonctions:

1-Indiquer qu'un appareil autre que téléphonique est en train d'appeler, le signal est obligatoire pour les appareils en mode automatique.

2-Indiquer que l'appareil est en mode émission et qu'il est prêt à émettre après avoir reçu le GI approprié.

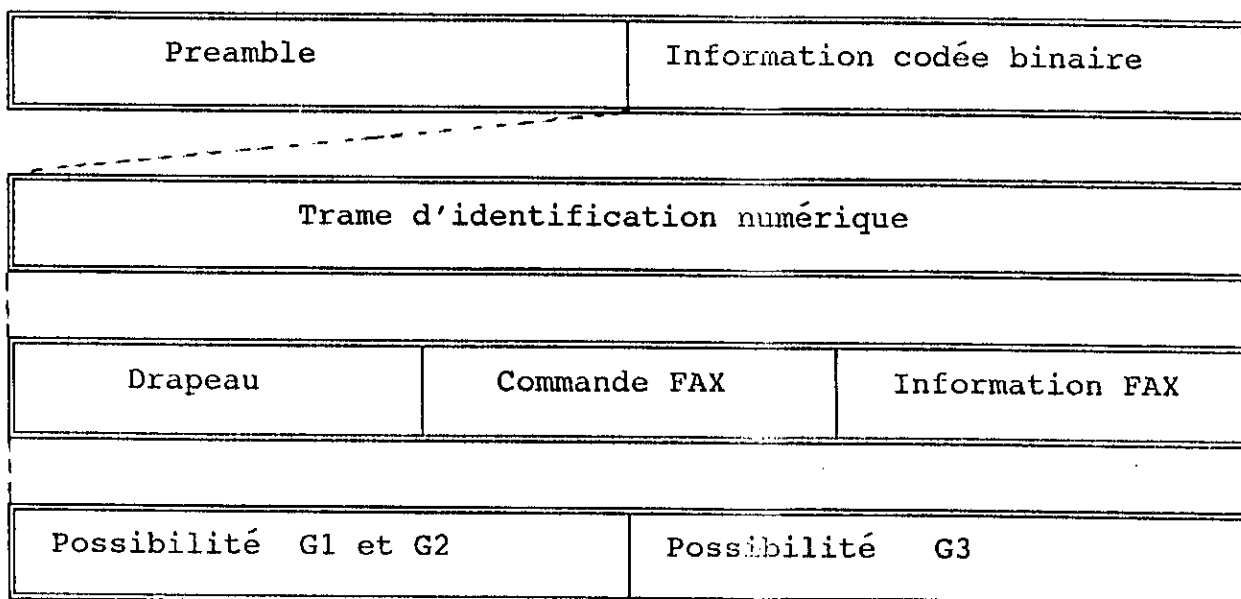
3-Lorsqu'un appareil est en mesure d'envoyer plusieurs documents sans l'assistance d'un opérateur ce signal peut être émis entre les documents pendant que l'attend le GI approprié, il indique alors à l'émetteur est toujours connecté à la ligne.

II-11 SIGNALISATION PAR CODAGE BINAIRE: [10]II-11-1 Introduction:

Pour toutes les procédures de commande de transmission entre FAX en codage binaire. On utilise la structure de trame de commande de chaînon a haut niveau (HDLC).

La structure HDLC de base consiste en un certain nombre de trames, dont chacune est subdivisée en un certain nombre de champs. Cette structure assure l'adressage de trame, le contrôle des erreurs, la vérification et la confirmation de l'exactitude des informations reçues.

Le format adopté pour la signalisation par codage binaire est le suivant (un exemple d'une séquence d'identification initiale)



II-11-2 Fonctions et format des signaux codés binaires:a-Préambule:

Les signaux a codage binaire doivent être toujours précédés d'un préambule, ce dernier a pour rôle d'assurer que tous les éléments de la voie de communication sont dans l'état voulu pour que les données ultérieures puissent être transmises sans être altérées. Pour la signalisation par codage binaire à 300 bits par seconde est constitué par une série de Séquences drapeau d'une durée de $1 \pm 15\%$.

b-Séquence "Drapeau":

Cette séquence sert, a marquer le debut et la fin de chaque trame, a établir la synchronisation de bits et de trame. On peut utiliser une transmission continue de la séquence drapeau pour signaler au poste éloigner que le FAX reste en ligne mais qu'il n'est pas actuellement près a émettre ou a recevoir.

Format: 0111 1110

c- Champ d'adresse:

Destiné à fournir une identification de poste. En cas de transmission sur le réseau téléphonique public ce champ est limité à un seul format.

Format: 1111 1111

d- Champ de commande:

Format: 1100 X000

X=0 pour les trames non finales pendant la procédure

X=1 pour les trames finales pendant la procédure

Par définition une trame final est la dernière trame transmise avant la réponse attendue du poste éloigné.

e-Champ d'information:

Le champ d'information de l'HDLC est de longueur variable, il contient l'information spécifique pour la commande et l'échange des messages entre deux FAX.

Ce champ est divisé en deux, le FCF et le FIF

1-le FCF:

Ce champ contient tous les renseignements relatifs au type d'information à échanger ainsi que la position dans la séquence totale.

L'assignation des bits du secteur FCF est la suivante:

Lorsque "X" est le premier bit du FCF;

"X" mis à 1 par le poste qui reçoit un signal DIS validé

"X" mis à 0 par le poste qui reçoit une réponse validée et

appropriée à un signal DIS

"X" demeure inchangé jusqu'à ce que le poste entame à nouveau le début de l'étape B.

1-1 Identification initiale:

(du poste demandé vers le poste de demandeur)

Format: 0000 XXXX

a- DIS:Signal d'identification numérique

Format: 0000 0001

b- CSI:Identification de l'abonné demandé

Format: 0000 0010 (au moyen de son numéro de téléphone international "facultatif")

c- NSF:Facilités non normalisées

Format: 0000 0100

1-2 Commande pour émettre:

(D'un poste demandeur désire recevoir à un poste demandé capable d'émettre)

Format 1000 XXXX

a- DTC:Commande d'émission numérique

Il s'agit de la réponse numérique aux possibilités normalisées identifiées par le signal DIS.

Format: 1000 0001

b-CIG:Identification de l'abonné demandeur (facultatif)

Indique que le FIF qui va suivre continue l'identification de ce poste demandeur

Format: 1000 0010

c-NSC:Commande de facilité non normalisée

Format: 1000 0100

1-3 Commande pour recevoir:

(De 1 au receptrer)

Format: X100 XXXX

a-DCS:Signal de commande numérique: répondre aux possibilités normalisées identifiées par le DIS

Format: X100 0001

b-TSI:Identification de l'abonné émetteur :Signal facultatif indique que le FIF qui suit est l'identification du poste demandeur ou émetteur

Format: X100 0010

c-NSS:Etablissement de facilités non normalisées: signal facultatif de la réponse numérique à l'information continue dans le signal NSC ou NSF

Format:X100 0100

d-TCF:Verification du conditionnement: Commande numérique envoyée par l'intermediaire du système de modulation conforme à l'avis T.4 à fin de verifier le conditionnement et de donner une première indication à l'acceptabilité de ce débit par la voie.

Format: une série des 0 pendant 1.5s ± 10 %

Remarque: Cette commande n'exige pas la trame HDLC

1-4 Signaux de réponse préliminaire au message:

(du receptrer à l'émetteur)

Format: X010 XXXX

a-CFR: Confirmation pour recevoir: Réponse numérique confirmant que toute la procedure préliminaire au message est

accomplie et que la transmission du message peut commencer

Format: X010 0001

b-FTT: Echec du conditionnement: Réponse numérique annulant le signal de conditionnement du groupe 3 et demandant un nouveau conditionnement.

Format: X010 0010

1-5 Commande après transmission du message:

(De l'émetteur au récepteur)

Format: X111 XXXX

a-EOM: Fin du message: Fin d'une page FAX, revenir au debut de l'étape B

Format: X111 0001

b-MPS: Plusieurs pages : Fin d'une page FAX, revenir à l'étape C

Format: X111 0010

c-EOP: Fin de la procedure : Fin d'une page FAX et le fait qu'il n'y a plus de document a transmettre, donc que on va passer à l'étape E après réception d'une confirmation.

Format: X111 0100

d-PRI-EOM: Interruption de la procedure: Même chose que EOM mais il y a la possibilité facultative de faire intervenir l'opérateur. Si l'opérateur est intervenu, les procedures ultérieurs commenceront au debut de l'étape B.

Format: X111 1001

e-PRI-MPS: Interruption de la procedure: Exactement la même chose que PRI-EOM

Format: X111 1010

f-PRI-EOP: Interruption de la procedure: fin de la procedure FAX , la même chose que PRI-EOM et PRI-MPS

Format: X111 1100

1-6 Réponse après message:

(Du récepteur à l'émetteur)

Format: X011 XXXX

a-MCF: Confirmation du message: Ce signal indique qu'un message a été reçu et que d'autres messages peuvent suivre, il constitue une réponse positive à MPS ou à EOM

Format: X011 0001

b- RTP: Reconditionnement positif: ce signal sert à indiquer qu'un message complet a été reçu et que d'autre messages peuvent suivre après reconditionnement et/ou de remise en phase et du CFR

Format: X011 0011

c-RTN: Reconditionnement négative: le message n'a pas été reçu de façon satisfaisante mais que d'autre réceptions sont peut être possibles à condition que soient retransmis les signaux de conditionnement et/ou de mise en phase

Format: X011 0010

d-PIP: Interruption de la procédure positive: un message a été reçu et que des transmissions ultérieures ne sont pas possibles sans intervention d'un opérateur

Format: X011 0101

1-7 Autres signaux de commande émis en ligne:

Ces signaux servent à corriger les erreurs et à commander l'état de la ligne

Format: X101 XXXX

a-DCN: Deconnexion: Libération de la communication elle n'exige aucune réponse

Format: X101 1111

b-CRP: Répéter la commande: réponse facultative indique que la commande précédente reçue est erronée et doit être répétée intégralement (y compris les trames facultatives)

Format: X101 1000

Chapitre III

ETUDE DE LA CARTE FAX

III-1-LE MICROCONTROLEUR 80C31: [14],[15]

III-1-1 Organisation externe du 80C31:

Le 80C31 se présente sous la forme d'un chip à 40 broches regroupées en quatre ports, le brochage voir figure III-1

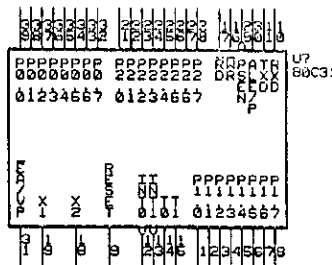


Figure III-1

Port0: AD0-AD7 bus bidirectionnel, multiplexé adresse de poids faible-données.

Port1: Usage très générale.

Port2: A8-A15 lignes d'adresses de poids fort.

Port3: RxD (broche 10) TxD (broche 11): sont utilisées respectivement pour la réception et la transmission sérielle.

T0 (broche 14) T1 (broche 15) : ce sont les deux entrées des compteurs 0 et 1.

INT0 (broche 12) INT1 (broche 13) : ligne servant d'entrées d'interruption.

RD (broche 17) et WR (broche 16) : respectivement signaux

de lecture et d'écriture.

Autres signaux:

XTAL1, XTAL2 : entrée et sortie de l'oscillateur intégré.

ALE : Signal permettant de séparer les adresses de poids faible des données sur le bus multiplexé.

PSEN : Signal de lecture qui validant la mémoire EPROM.

RESET : servant à l'initialisation, cette entrée nécessite un état haut au moins pendant deux cycles d'horloge.

III-1-2 Organisation interne du 80C31:

Les principales caractéristiques du 80C31 sont:

- Une alimentation unique de 5 volts.
- Une technologie HMOS.
- Un oscillateur et circuit d'horloge intégré.
- Un cycle de base d'instruction d'une microseconde avec un quart de 12 MHz.
- Un mode de fonctionnement programmable.
- Deux timers de 16 Bits.
- 32 lignes d'entrées sorties bidirectionnelles organisées en quatre ports de 8 Bits.
- Deux espace d'adressage de 64 kilos-octets tant pour le programme externe que les données externes.
- 128 octets de mémoire vive intégrés.
- Adressage des registres spéciaux par octet ou par bit.
- 4 blocs de registre sélectionnables.

On notera l'association d'un CPU, de mémoire RAM de ports d'I/O et des registres.

Ces éléments qui communiquent à travers un bus données interne de 8 bits sont:

a-Le CPU: Il a pour rôle de commander et de contrôler l'action des unités, en lisant et en exécutant les instructions d'un programme placé en mémoire.

b-L'ALU et les différents registres:

L'ALU (Unité Arithmétique et Logique) est associée aux registre 8 bits A, B, PSW (Program Status Word) et SP (Stack Pointer) et 16 bits le PC et le DATA POINTER.

La plus importante caractéristique de l'architecture du 80C31 fait en sorte que l'ALU peut aussi bien manipuler un bit comme il peut manipuler 8 bits de données.

Les bits peuvent être mis individuellement à 1 ou à 0 ou être complémentés, déplacés, testés et en fin utilisés dans la logique de calcul.

L'organisation interne du 80C31 est formée d'un ensemble de registres

-Le registre d'état PSW: ce registre nous renseigne sur l'état du processeur après chaque cycle d'instruction.

-Le registre d'adresses: ce registre 16 bits (DPTR) sert au branchement indirect lors du déroulement d'un programme.

-Le registre pointeur de pile SP.

-Le registre de données est composé de 4 blocs de registre RB0, RB1, RB2 et RB3 de 8 bits.

- Les registres d'interruption:
 - a- IP registre de contrôle de priorité de l'interruption
 - b- IE registre de validation de l'interruption
- Les registres de contrôle des temporisateurs.
- Registre de transmission: RCAP, SCON, SBUF ce sont des registres contrôlant la transmission du port sériel.

III-2 L'INTERFACE SERIE 'ACE 8250': [1],[15]

L'adaptateur de communication série asynchrone (ACE 8250) de national semiconductor. L'ACE a été conçu pour des capacités étendues, non seulement il effectue les conversions série-parallèle et parallèle-série pour les transmissions asynchrone mais il comporte un générateur de fréquence de bit et une structure d'interruption complexe.

La figure III-2 donne le brochage du 8250, le côté droit montre les broches de communication série et le côté gauche l'interface microprocesseur.

L'interface microprocesseur du 8250 est assez complexe, national a conçu une interface très souple avec les lignes de commande en logique positive aussi bien que négative. Ceci tend à minimiser le nombre de composants supplémentaires nécessaire pour connecter l'ACE à un bus du microprocesseur.

Le 8250 est un composant 8 bits comme le montrent les huit lignes de données (D0 à D7) du côté microprocesseur du schéma. Il y a trois sélections de boîtier, CS0, CS1 et CS2, deux sont en logique positive et une en logique négative. Toutes trois doivent

être instaurées pour permettre l'accès au bus. Lorsque le boîtier est sélectionné par la mise à 1 des trois broches de sélection, le 8250 instaure la broche CSOUT (Chip Select Out) sortie sélection de boîtier.

Il y a 3 lignes de sélection de registre A0, A1 et A2.

On dispose d'un strobe adresses (ADS) pour mémoriser les 3 lignes de sélection de registres. Ceci est particulièrement utile pour les système microprocesseur avec bus adresses/données multiplexés. Lorsqu'une adresse est placée sur un bus de ce type, il y a habituellement un strobe adresses pour mémoriser l'adresse a fin de permettre de passer le bus en mode données. Si le 8250 est relié à un bus non multiplexé, ADS peut être relié a la masse, validant les lignes de sélection de registres en permanences.

Le 8250 a quatre lignes de commande de lecture/écriture deux d'entre elles servent à la lecture de registres et deux à l'écriture.

DOSTR et DOSTR strobe de sortie de données (Data-Output-STRobe)

DISTR et DISTR strobe d'entrées de données (Data-Input-STRobe)

Lorsqu'une opération de lecture est effectuée sur le 8250, l'une des lignes de strobe d'entrée de données est mise à un tandis que le boîtier est sélectionné. Dans ces conditions le 8250 met à 0 la ligne DDIS (Driver DISable : invalidation amli attaque). Le niveau bas de cette sortie peut alors être utilisé pour activer un tampon de données qui commande le bus données du processeur. Il existe une sortie interruption (INERPT : interrupt output) pour le circuit d'interruption du processeur.

Il existe aussi le maître RAZ (MR :Master Reset), la mise à un de cette broche remet à zéro les registres de l'ACE sauf les registres de données émission réception et l'affichage de la fréquence de bits.

Du côté communication série, le 8250 possède une broche d'émission de données (SOUT) et une broche de réception de données (SIN).

Quatre entrées d'état et quatre sorties de commande sont disponibles pour commander l'interface série. Les entrées sont:

CTS (Clear To Send) prêt à émettre;

DSRD (Data Set Ready) équipement de données prêt;

RLSD (Receive Line Signal Detect) detection signaux-lignes-réception;

RI (Ring Indicator) indicateur sonnerie

Les sorties de commande sont:

DTR (Data Terminal Ready) terminal données prêt;

RTS (Request To Send) demande à émettre;

OUT1 et OUT2 deux sorties d'usage plus général.

Une entrée horloge est nécessaire pour faire fonctionner l'ACE.

XTAL1 et XTAL2.

III-3 PARTIE MATERIELLE:

Afin de faciliter la conception et la mise au point de la carte, il était nécessaire de répartir les fonctions principales en différents modules.

La figure III-3, représente le schéma bloc de la carte FAX, le fonctionnement de chaque module va être détaillé dans les paragraphes suivants.

III-3-1 Unité de commande:

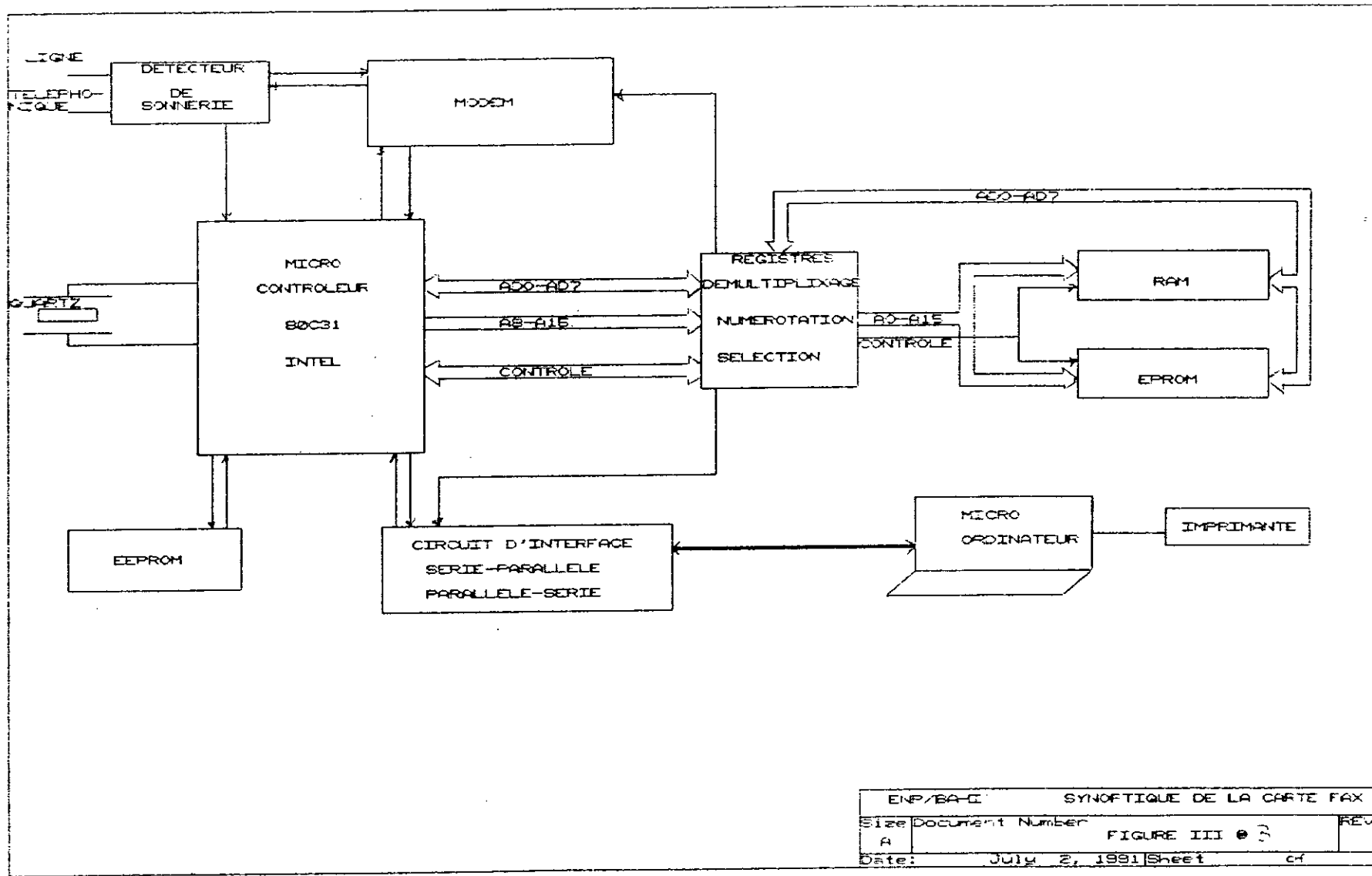
Voir figure III-3-1

L'unité de commande est conçue autour d'un microcontrôleur 80C31 d'INTEL, d'un latch, on y ajoute 8 koctets de mémoire RAM, 32 koctets de mémoire EPROM (programme assembleur) et 16x64 bits d'EEPROM (configuration de la carte), d'un circuit de sélection des boîtiers et d'un circuit de décrochage et numérotation.

III-3-1-a: Le circuit d'initialisation:

L'initialisation du contrôleur est accomplie en mettant à l'état bas la broche d'entrée RES pendant au moins quatre cycles d'horloge. Le générateur d'horloge synchronise le signal avec la sortie horloge du contrôleur.

Un transistor est prévu pour permettre l'initialisation du contrôleur, avec une commande du micro-ordinateur ou à l'initialisation de ce dernier voir figure III-3-1.



ENP/BA-C		SYNOPTIQUE DE LA CARTE FAX	
Size	Document Number	FIGURE III e 3	REV
A			
Date:	July 2, 1991	Sheet	of

III-3-1-b Le circuit d'horloge:

Le controleur possede un circuit d'horloge interne, un quartz suffit à cet effet pour generer le signal d'horloge. Cela consiste à relier les broches du quartz sur les entrées XTAL1 et XTAL2 du controleur voir figure III-3-1.

III-3-1-c Interface du bus:

L'une des caracteristiques marquantes de la famille des MCS^R d'intel est le multiplexage et ce dans le but d'economiser certaines lignes. Une seule ligne est affectée deux fonctions distinctes se réalisant alternativement. A chaque fonction correspond une ligne de commande precisant l'instant ou l'une d'elles est en cours.

Le 80C31 possede un bus d'adresse/donnée multiplexé sur 8 bits, ce qui a économiser 8 broches sur le circuit.

Par contre, il faudra obligatoirement séparer ensuite adresses et données, donc demultiplexer ces informations.

En fait à cause du bus multiplexé le controleur delivre un signal d'horloge supplémentaire pour prevenir de la presence de l'adresse sur le bus. Il en est de même pour la donnée.

Le demultiplexage est effectuée pour le 8 lignes du bus utilisant un registre traitant un octet, un ordre d'échantillonnage de l'adresse est delivré par la ligne ALE (Adress Latch Enable) du controleur qui est directement connectée à la ligne de validation de registre 74LS373 voir figure III-3-1.

III-3-1-a Intreface avec l'EPROM:

La mémoire EPROM permettra de stocker les routines de fonctionnement de la carte, protocole de communication, initialisations des différents registres internes et activer les lignes de selection de la mémoire et des interfaces prevus.

La mémoire EPROM est toujours selectionnée "CE est reliée à la masse", la lecture se fait par PSEN directement connectée à la ligne OE.

La selection du boitier ainsi que la lecture de celle-ci sont ulistrées dans la figure III-3-1.

III-3-1-c Interface avec la RAM:

La RAM est de 8 koctets s'interface au bus d'adresses A1-A12 et de données D0-D7.

La lecture se fait par la ligne RD. l'écriture par le signal WR connectée directement aux lignes WR et OE de la RAM.

La figure III-3-1, montre l'interfacage RAM utilisé.

III-3-1-d Interfacage avec l'EEPROM:

L'EEPROM est une mémoire non volatile, on peut lire et ecrire à tous moment. Elle permettra de stocker les routines de configuration de la carte

brochage: P1.0 : CS(EEPROM) selection du boitier

P1.5 : CK(EEPROM) entrée horloge

P3.4 : données bidirectionnelles entre le MCS-31 et
l'EEPROM

Quand l'EEPROM est selectionnée par CS, pour valider la donnée il

faut envoyer un front montant sur l'entrée horloge du boîtier, la donnée est lue ou écrite en envoyant 6 bits pour l'adresse de cette dernière, car on dispose de 64 positions pour de données de 16 bits.

On remarque que sur le boîtier on a pas des broches qui sélectionnent la lecture ou l'écriture, pour cela il faut envoyer 4 bits pour préciser la fonction

0110 pour la lecture

1100 pour l'écriture

La figure III-3-1, montre l'interfaçage EEPROM utilisé.

III-3-1-e Circuit d'adressage:

Il permet d'adresser le modem et le latch de commande

	Espace d'adressage	capacité
RAM	8000-9FFF	2 K octets
Latch de commande	F000	1 octet
Modem	0000-00FF	256 octets

Tableau III-1

III-3-1-f Latch de commande:

Par insuffisance des ports sur le 80C31 on a ajouté un latch pour les commandes de numérotation et les commandes de l'interface.

III-3-2 Interface d'entrée/sortie:

La carte dispose d'un interface, l'ACE 8250 de national semi-conducteur utilise comme circuit d'émetteur récepteur permettant l'émission et la réception des données en série.

L'ACE 8250 est le circuit d'interface entre la carte FAX et le micro-ordinateur travaillant en mode asynchrone, il réalise la mise en format des données et le contrôle de vitesse de transmission carte micro-ordinateur.

Ce dernier est relié à la carte du côté communication par les entrées de contrôle, de la lecture et d'écriture, au micro-ordinateur ou plus exactement au bus microprocesseur par le bus de données de 8 bits, sortie d'interruption, master reset, lignes de sélection des registres, lignes de lecture et d'écriture dans les registres et sélection du boîtier.

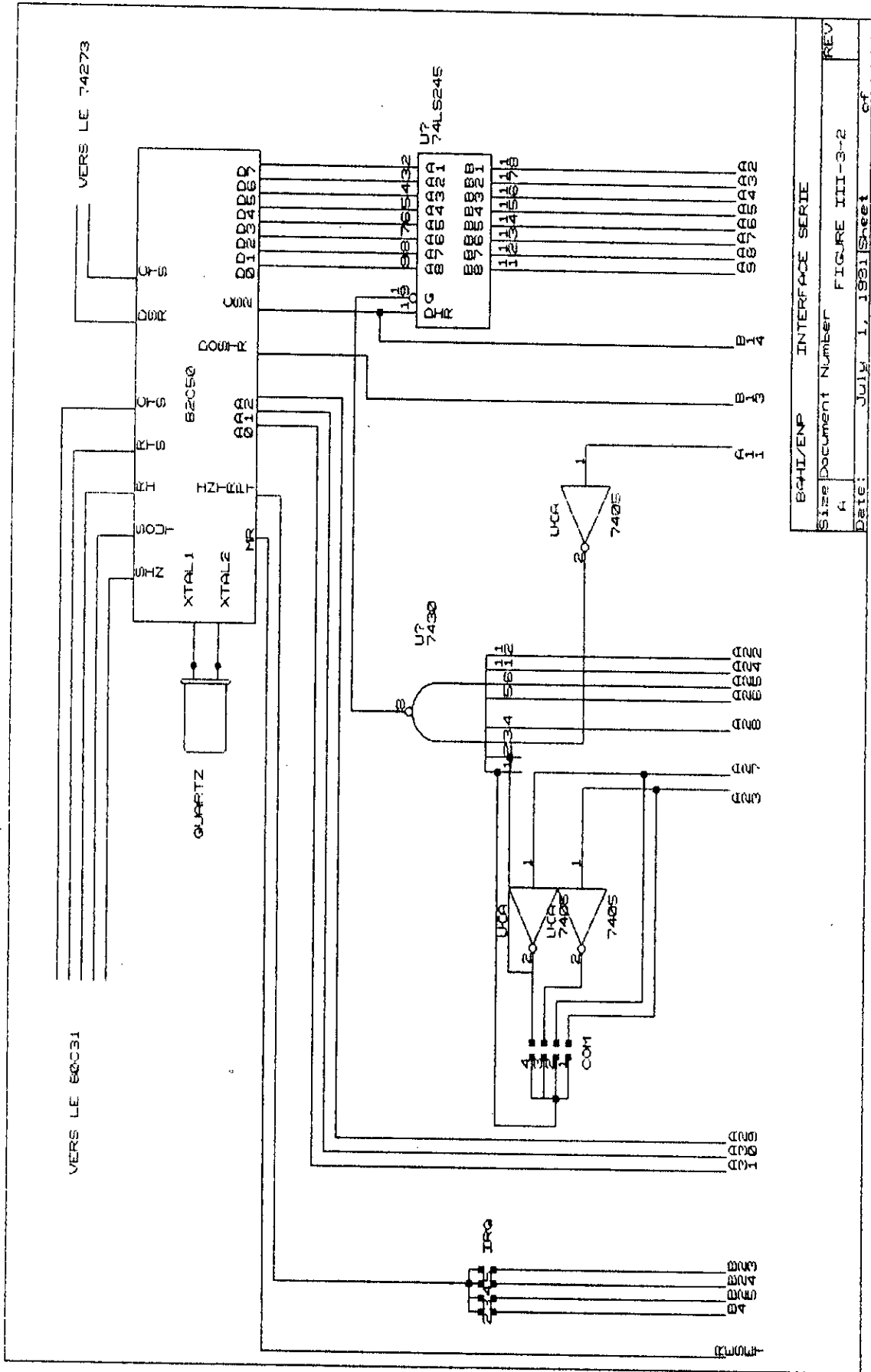
Pour générer le signal d'horloge, on utilisera un quartz relié directement au 8250.

Comme indiqué sur la figure III-3-2, l'interface d'entrée sortie fait la liaison entre la carte FAX et le micro-ordinateur.

Les données émises ou transmises du micro-ordinateur transitent par le 8250, du MODEM série arrivent au bus micro-processeur des données parallèles, contrôlé par le circuit de direction le 74LS245.

L'initialisation du 8250 ainsi que la carte toute entière se fait en même temps avec l'initialisation du micro-ordinateur ou par un ordre du bus microprocesseur.

Dans le cas de réception de données l'interruption du micro-



SCH/ENP INTERFACE SERIE

Size Document Number F4
FIGURE III-3-2
REV

Date: July 1, 1991 Sheet 6 of

ordinateur est envoyée par la commande INTRPT, issue du 8250, sur IRQ2, IRQ3, IRQ4 ou IRQ5 suivant le choix de l'utilisateur.

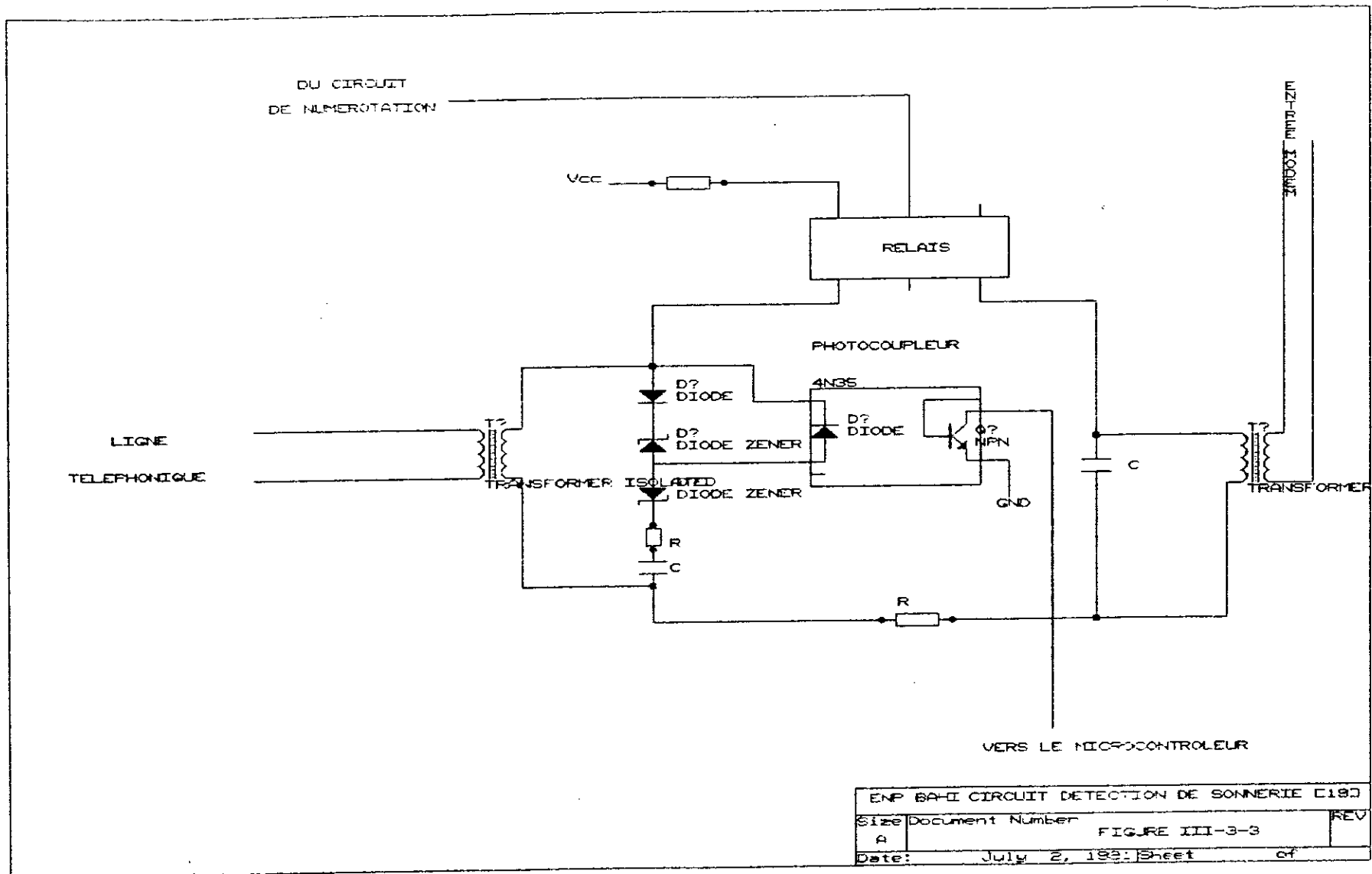
III-3-3 Detection de sonnerie:

Le reseau de télécommunication repose aujourd'hui largement sur l'infrastructure du reseau téléphonique. Concu au depart pour la transmission analogique de données.

Le reseau téléphonique des differents pays sont a des details près structures selon le même principe: la commutation hierarchique. En l'absence de precisions sur le reseau téléphonique, on se limite à l'alimentation de la ligne, la chute de cette derniere et à la sonnerie selon nos besoin pour le projet.

La tension de ligne PTT est de 48 volts lorsqu'on se branche sur le reseau, le condensateur en série avec la ligne coupera cette tension; ce qui équivaut à un combiné raccroché, lors d'un appel, les PTT envoient du 80 volts alternatif 25 Hz nécessaire d'ordinaire pour actionner la sonnette.

La tension altrnative de 80 volts passe au travers du condensateur C et arrive au primaire du transformateur. Nous avons alors au secondaire environ 12 volts 25 Hz, cette tension encrêtee à 6.2 volts, est redressée pour alimenter le photocoupleur, une fois alimenté la diode devient passante voir figure III-3-3 , un zéro logique est envoyé au microcontrolleur, qui envoi une commande, à travers le 74273, au relais pour l'ouverture de la ligne.



III-3-4 LE CIRCUIT MODEM:

A fin d'adapter la carte FAX et le micro-ordinateur avec la ligne téléphonique on intercale entre eux un circuit proposé par la firme EXAR americaine qui réalise pas mal de fonctions qui facilitent la transmission des données entre le micro-ordinateur et le FAX éloigné.

Le XR 2900 conçu pour réaliser les fonctions d'un MODEM

Ce dernier se divise en deux boitiers :

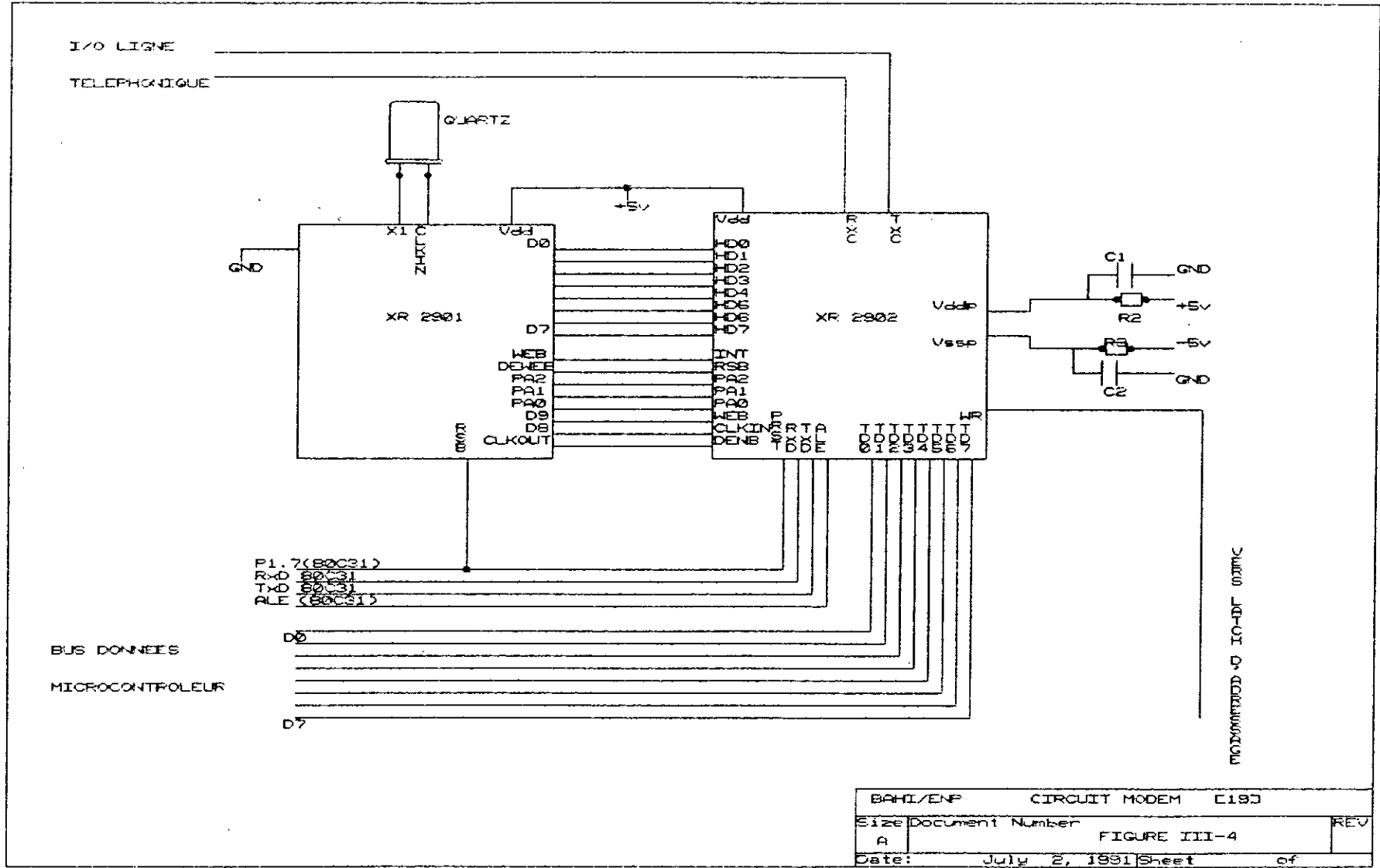
-Le XR 2901 : Le processeur de signaux numeriques et le coeur du modem, on peut le programmer pour la transmission à des débits entre 300 et 2400 bits/seconde et il possede d'autre fonctions comme le codage decodage, modulation demodulation.

-Le XR 2902 : L'interface entre le 2901 et la ligne fait la conversion A/D et D/A, la conversion synchrone-asynchrone et asynchrone-synchrone.

Les deux boitiers 2901 et 2902 travaillent comme processeur et interface, ils communiquent entre eux par un bus de données D0-D7 et des lignes de controles, voir figure III-4

Le modem est relié à la carte par les lignes d'émission-réception série qui assurent le transfert des données, et par le bus de données du microcontrolleur pour la configuration du modem suivant l'avis approprié.

67



III-4-PARTIE LOGICIELLE:

La carte FAX communique avec le MODEM et le micro-ordinateur et c'est a elle de commander la communication pendant la transmission du message entre le modem et le micro-ordinateur.

Pour simplifier voici differente connexions PC, Carte, Modem.

-Liaison A : PC-carte FAX

-Liaison B : carte FAX-MODEM

Ces deux liaisons constituent la phase de traitement des commandes et phase communication (commandes du protocole).

-Liaison C: PC-MODEM phase de communication (message).

Le logiciel de la carte FAX se divise en trois parties essentielles, routine d'initialisation et routine de commande du protocole, et routine de traitement des commandes. Voir organigramme général.

III-4-1:Initialisation de la carte:

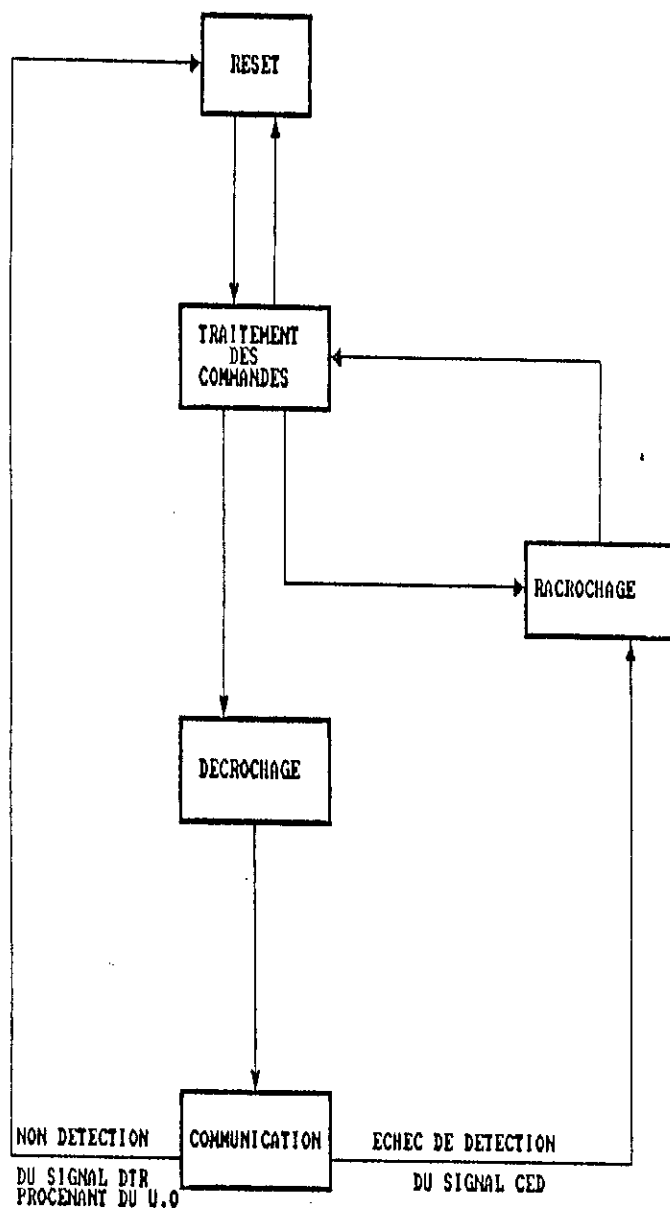
Dans cette phase on distingue 3 fonctions

a-Ouverture de la boucle:

Le micro-contrôleur envoie une commande au relai pour ouvrir la ligne.

b-Initialisation de la RAM interne et chargement de cette dernière par le routine de configuration de la carte suivant des données qui se trouvent dans l'EEPROM.

Organigramme general



Ces données sont: - Données pour spécifier le type de réponse automatique où manuel.

- En mode automatique on programme le nombre des coups de sonnerie après les quelles la carte entre en communication avec le FAX éloigné appelant.

- Programmation des différents temps qu'utilise la carte pour son fonctionnement citons par exemple le temps minimale de détection de CED et la programmation des temps de numérotation décimale et multi-fréquentielle.

c- Initialisation des registres internes du micro-contrôleur pour activer les interruptions T0 et T1 et pour valider l'émission-réception série.

III-4-2 Etape de traitement des commandes:

Pour pouvoir changer la configuration de la carte, établir une liaison avec un autre FAX ou répondre à un appel, le micro-ordinateur envoie un ensemble d'instructions qui seront interprétées et exécutées par la carte. Cette phase est appelée étape de traitement des commandes.

Dans cette phase la carte est en liaison avec le micro-ordinateur (phase A).

On distingue dans cette phase trois instructions, la commande de réponse à un appel, la commande de numérotation et la commande d'initialisation.

a- Commande de réponse à un appel:

Cette commande est utilisée en cas de réponse manuel.

lorsque la carte recoit cette commande elle ferme la boucle et elle rentre en communication avec le FAX éloigné. (en cas de réponse automatique le circuit detection de sonnerie envoi un signal au micro-contrôleur, permet à la carte de répondre à l'appel et de rentrer en communication avec le FAX éloigné appelant).

b-commande de numérotation:

Cette commande provenant du micro-ordinateur suivie d'un numéro et du type de numérotation utilisée, permet d'établir la liaison avec le FAX appelé et d'entrer en communication avec ce dernier.

En cas de numérotation decimal la carte ferme la boucle et commence la numérotation par ouvrir et fermer la boucle.

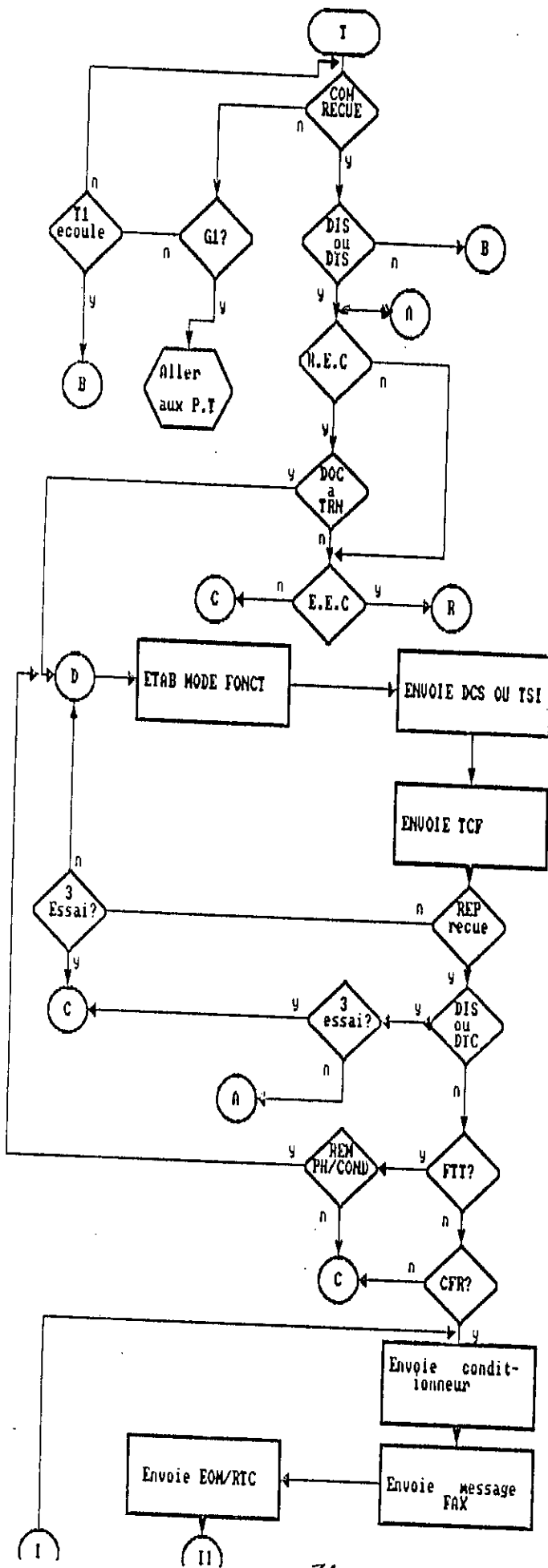
En cas de numérotation multi-frequences le micro-contrôleur envoi des données, qui correspondent au numéro a former, vers le MODEM et ce dernier les transforme en frequences sur la ligne.

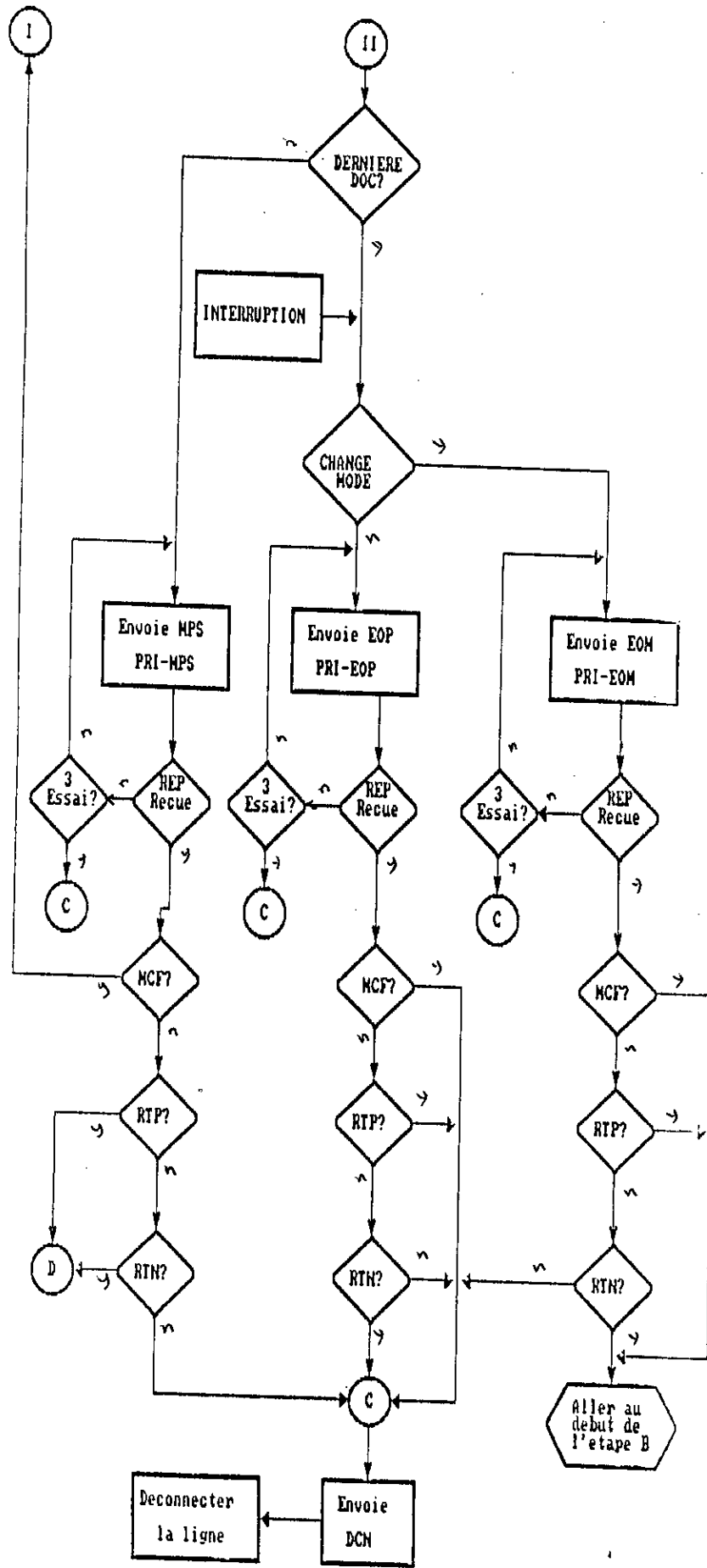
c- Commande d'initialisation:

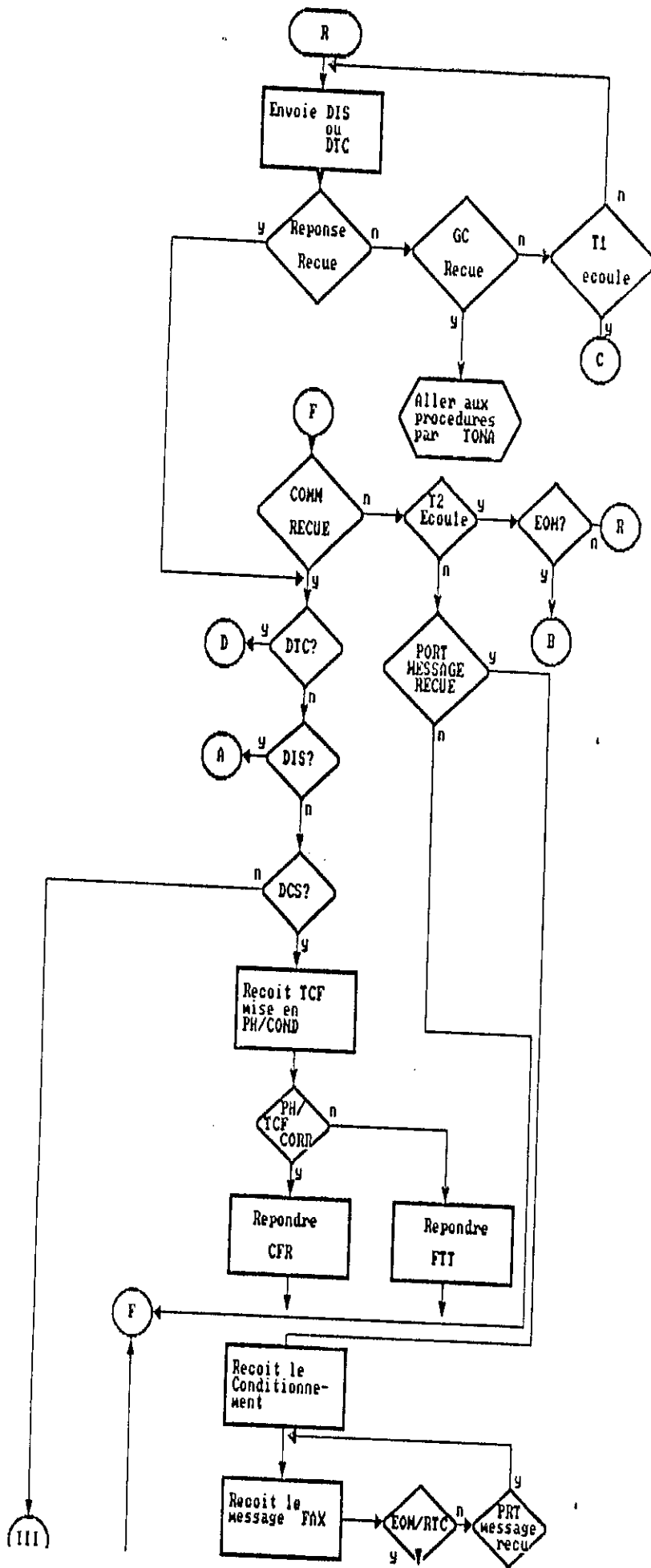
En cas de changement éventuel de la configuration de la carte, il faut initialiser de nouveau le micro-contrôleur pour qu'il prenne en consideration cette dernière.

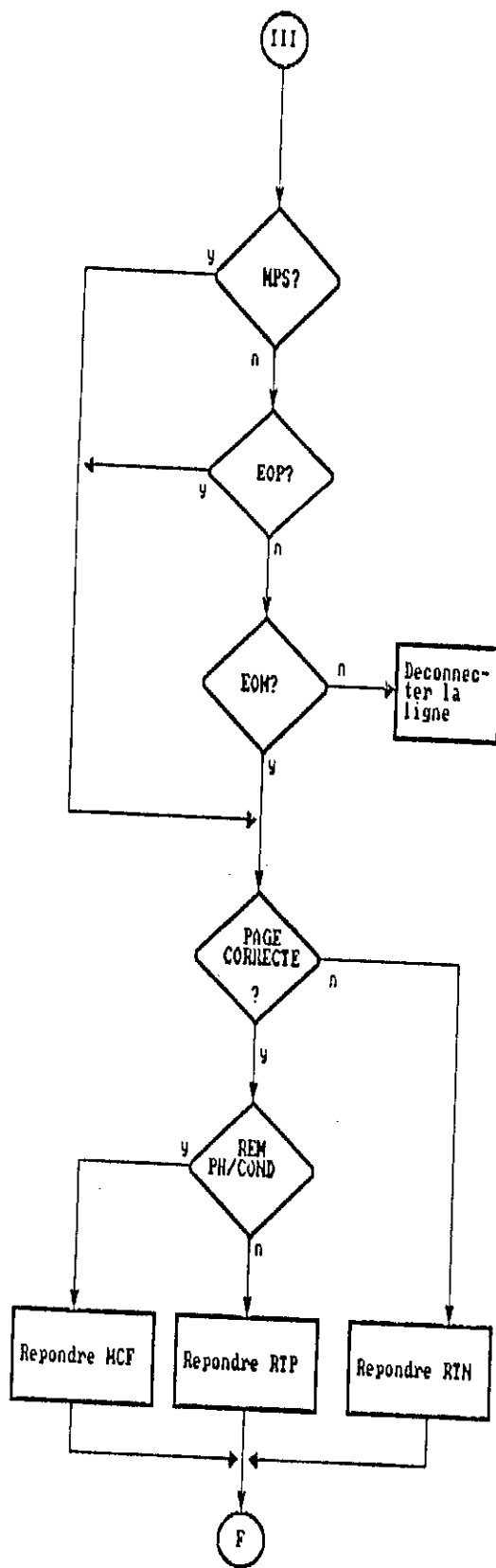
III-4-3-Etape de communication:

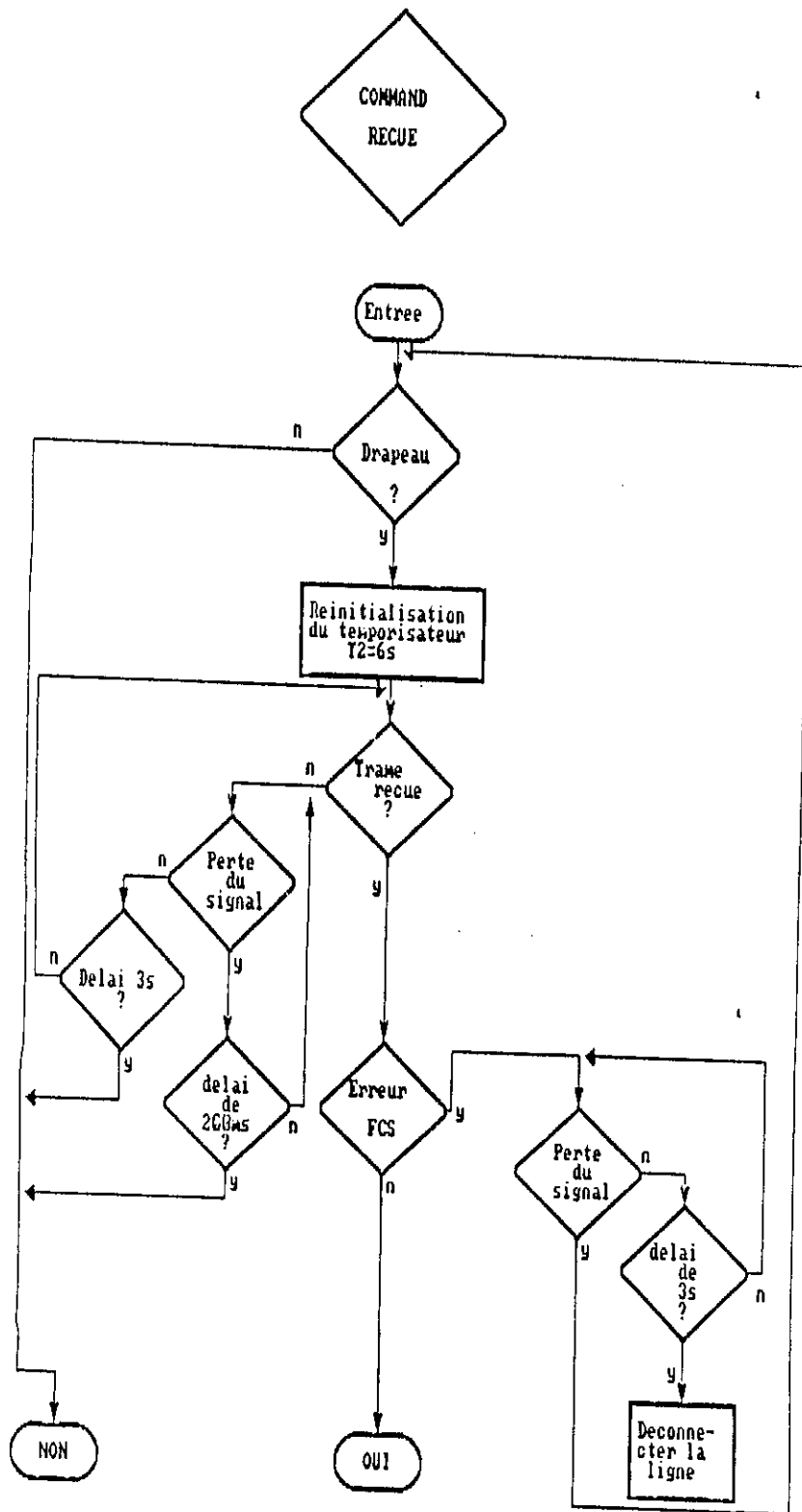
La carte entre en communication avec le FAX éloigné et commence le traitement des commandes du protocole voir organigramme ci-dessous.

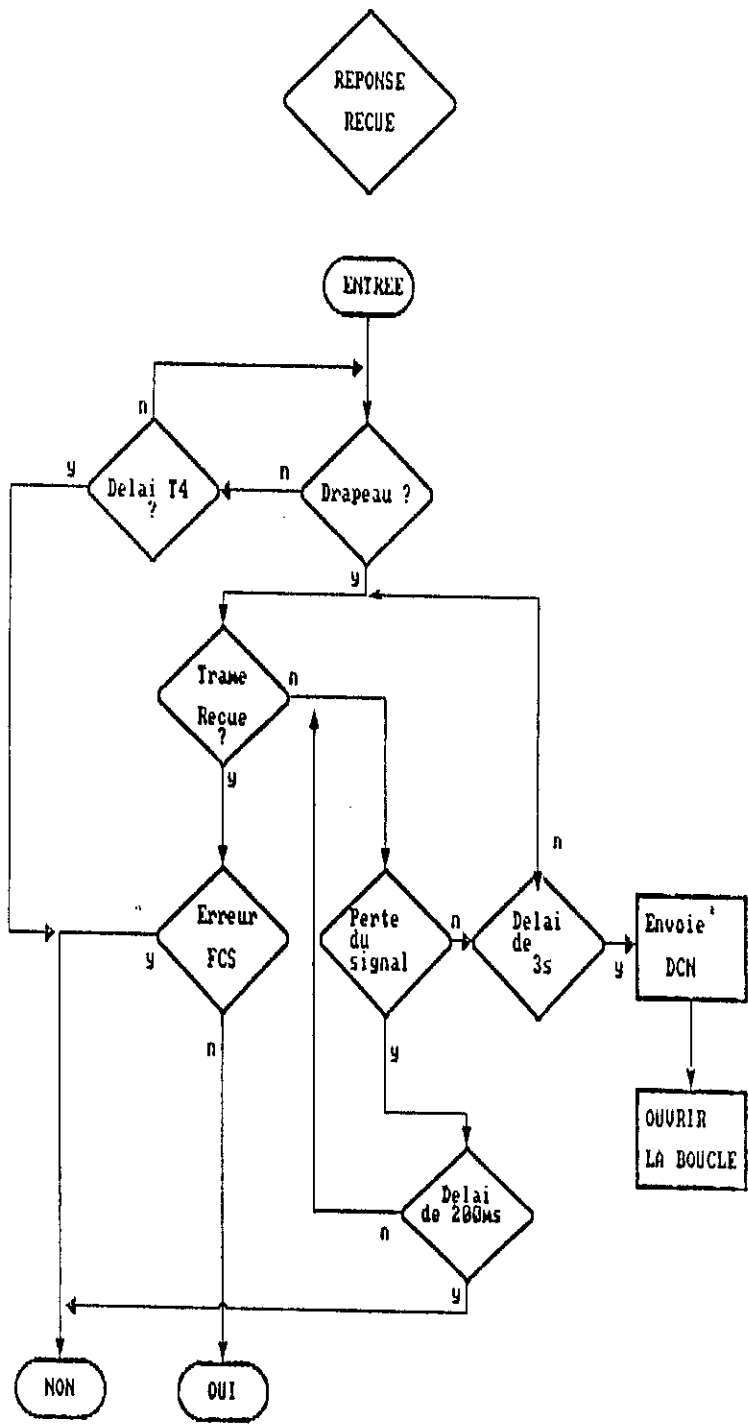












Conclusion

CONCLUSION

Au fur et à mesure, que nous avons avancé dans notre travail, nous avons pu constater le nombre et la complexité des problèmes que présente, l'étude et la réalisation de la carte FAX.

En effet, la réalisation d'une telle interface nécessite la maîtrise de la télécommunication, de l'informatique industrielle, de l'électronique et des techniques d'interfacage.

Devant, les caractéristiques que présente un IBM-PC, il serait intéressant de profiter de ces performances, de simuler des périphériques en utilisant des cartes d'interface, qui réaliseraient les fonctions de ces derniers, vu la diminution constantes des coûts des processeurs.

La carte FAX étudié présente des caractéristiques importantes, le coût diminué, pratiquement il n'y a pas d'encombrement et le plus important: l'exploitation des avantages d'un PC (la sauvegarde des messages, l'émission des messages automatique sans l'intervention d'un opérateur), le seul manque par rapport à un FAX, est l'envoi des copies conforme.

Signalons qu'une recherche poussée dans ce sens peut être menée, afin d'accomplir les fonctions d'un FAX, et ce qui est plus intéressant du point de vue économique, utilisé une seule carte

Conclusion

(qui dit une seule carte, dit une seule ligne téléphonique) pour plusieurs ordinateurs dans un réseau local. Ceci peut faire l'objet des travaux ultérieurs.

BIBLIOGRAPHIE

[1]: MANUEL DES INTERFACES

STEVE LEIBSON
Edition Mc GRAW-HILL 1982

[2]: RESEAUX ET TELEMATIQUE T1

G. PUJOLLE
Edition Eyrolles 1987

[3]: TELEINFORMATIQUE

C. MACCI J. F. GUILBERT
Edition Dunod 1979

[4]: ELECTRONIQUE APPLIQUEE A LA TRANSMISSION DES DONNEES

J. HERVE
Edition Masson 1982

[5]: LA COMMUNICATION DANS LES RESEAUX D'ORDINATEUR
PRINCIPES ET EXIGENCES

L. M. MACKENZIE M. BETTAZ
Office des publication universitaires

[6]: NOTES DE COURS ENP ALGER

O. STIHI 1989
M. BENAKI 1991
B. HEMICI 1989

[7]: LES MODEMS POUR LA TRANSMISSION DE DONNEES

Edition Masson 1986

[8]: IMC DYNAMIC PC/XT Version 1.0

MARIA
Edition july 1987

[9]: AUTOUR DU MICROPROCESSEUR

Edition Radio 1987

[10]: RED BOOK, DATA TRANSMISSION

CCITT

Genewa 1985

[11]: PRINCIPES ET APPLICATIONS DES INTERFACES
POUR MICRO-ORDINATEUR

H. LILEN
Edition radio 1981

[12]: COURS ET PROBLEMES D'ELECTRONIQUE NUMERIQUE

J. C. LAFONT
J. P. VABRE
Edition Sybex 1987

[13]: 8086/8088 FONCTIONNEMENT ET PROGRAMMATION

J. M. COFFRON
Edition Sybex 1987

[14]: INTEL

Edition Mc GRAW-HILL

[15]: MICROPROCESSOR AND DIGITAL SYSTEMS

D. V. HALL
Mc GRAW-HILL

[16]: DIGITAL CONCEPTS USING STANDARD INTEGRATED CIRCUITS
S. SANDIGE
Tokyo Edition Mc.GRAW-HILL

[17]: EXPANDING AND NETWORKING MICROCOMPUTERS

D. L. LEYOND
Edition Mc Milliam 1985

[18]: UNDERSTANDING MICROCOMPUTERS

D. L. LEYOND
Edition Mc Milliam 1985

[19]: THE HAND BOOK OF MICROCOMPUTER INTERFACING

S. LEIBSON
Edition Mc GRAW-HILL

LOGICIELS

- [20]: EPROM Version 2.0
- [21]: TURBO DEBOUGEUR Version 1.5
- [22]: ORCAD SYSTEM CORP Version 1.20
- [23]: FLOW CHARTING II+ Version 2.43
- [24]: TURBO C Version 2.0
- [25]: WORD PERFECT
- [26]: COMMUNICATION "EAC"

ANNEXE-I

The following figures summarize pin assignments for the I/O channel connectors

I/O Pin	Signal Name	I/O
A1	-I/O CH CK	I
A2	SD7	I/O
A3	SD6	I/O
A4	SD5	I/O
A5	SD4	I/O
A6	SD3	I/O
A7	SD2	I/O
A8	SD1	I/O
A9	SD0	I/O
A10	-I/O CH RDY	I
A11	AEN	O
A12	SA19	I/O
A13	SA18	I/O
A14	SA17	I/O
A15	SA16	I/O
A16	SA15	I/O
A17	SA14	I/O
A18	SA13	I/O
A19	SA12	I/O
A20	SA11	I/O
A21	SA10	I/O
A22	SA9	I/O
A23	SA8	I/O
A24	SA7	I/O
A25	SA6	I/O
A26	SA5	I/O
A27	SA4	I/O
A28	SA3	I/O
A29	SA2	I/O
A30	SA1	I/O
A31	SA0	I/O

I/O Channel (A-Side)

I/O Pin	Signal Name	I/O
B1	GND	Ground
B2	RESET DRV	O
B3	+5 Vdc	Power
B4	IRQ 9	I
B5	-5 Vdc	Power
B6	DRQ 2	I
B7	-12 Vdc	Power
B8	OWS	I
B9	+12 Vdc	Power
B10	GND	Ground
B11	-SMEMW	O
B12	-SMEMR	O
B13	-IOW	I/O
B14	-IOR	I/O
B15	-DACK3	O
B16	DRQ 3	I
B17	-DACK1	O
B18	DRQ 1	I
B19	-REFRESH	I/O
B20	CLK	O
B21	IRQ 7	I
B22	IRQ 6	I
B23	IRQ 5	I
B24	IRQ 4	I
B25	IRQ 3	I
B26	-DACK2	O
B27	T/C	O
B28	BALE	O
B29	+5 Vdc	Power
B30	OSC	O
B31	GND	Ground

I/O Channel (B-Side)

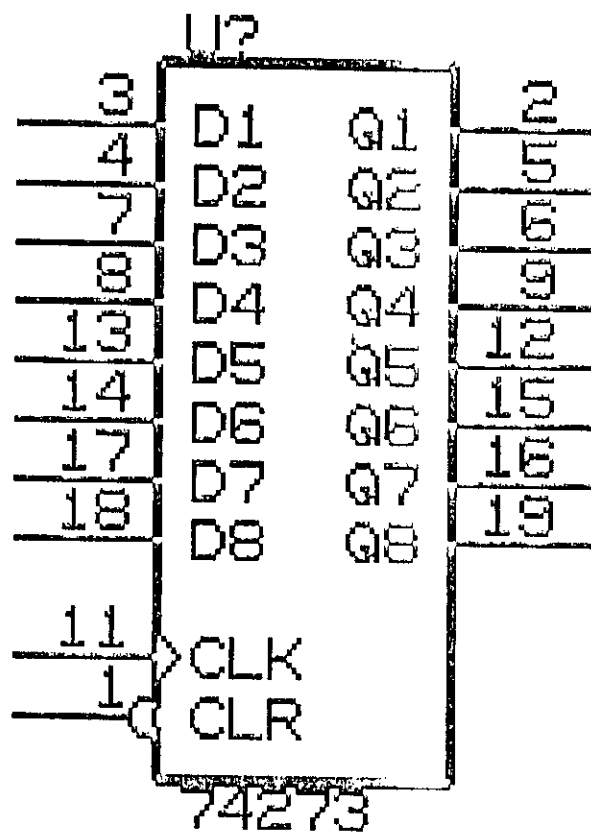


Figure 2

