

République Algérienne Démocratique et Populaire
Ministère de l'enseignement supérieur et de la recherche scientifique

ECOLE NATIONALE POLYTECHNIQUE



المدرسة الوطنية المتعددة التقنيات
 BIBLIOTHEQUE — المكتبة
 Ecole Nationale Polytechnique

DEPARTEMENT : ELECTRONIQUE

OPTION : TELECOMMUNICATIONS

MEMOIRE DE MAGISTER

Présenté par

OUADAH Yahia

Ingénieur d'Etat en Electronique (U. Béjaïa)

Thème

CONCEPTION D'AMPLIFICATEURS
 MICROONDES A LARGE BANDE

Soutenu publiquement le 26 /06 / 2003 devant le jury composé de :

M ^r A. ZERGUERRAS	Professeur (ENP)	Président
M ^r M. TRABELSI	Maître de Conférence (ENP)	Rapporteur
M ^r R. AKSAS	Professeur (ENP)	Examineur
M ^r B. HADDAD	Maître de conférence (USTHB)	Examineur
M ^r M.S. AIT CHEIKH	Chargé de cours (ENP)	Examineur

ECOLE NATIONALE POLYTECHNIQUE



المدرسة الوطنية المتعددة التقنيات
المكتبة — BIBLIOTHEQUE
Ecole Nationale Polytechnique

DEPARTEMENT : ELECTRONIQUE

OPTION : TELECOMMUNICATIONS

MEMOIRE DE MAGISTER

Présenté par

OUADAH Yahia

Ingénieur d'Etat en Electronique (U. Béjaïa)

Thème

CONCEPTION D'AMPLIFICATEURS
MICROONDES A LARGE BANDE

Soutenu publiquement le / / 2003 devant le jury composé de :

M ^r A. ZERGUERRAS	Professeur (ENP)	Président
M ^r M. TRABELSI	Maître de Conférence (ENP)	Rapporteur
M ^r R. AKSAS	Professeur (ENP)	Examineur
M ^r B. HADDAD	Maître de conférence (USTHB)	Examineur
M ^r M.S. AIT CHEIKH	Chargé de cours (ENP)	Examineur

التضخيم ذو الشريط النافذ العريض من أهم المشاكل في انجاز أليات الإتصال السريع والحرب الإلكترونية. نقدم، في هذه المذكرة ، بعض التقنيات لإنجاز مضخمات للعمل الخطي ذات الشريط العريض. نبين بأمثلة الكيفيات في إيجاد دارات التوالف للمضخمات ذات الشريط العريض إما ذات ربح عالي أو تشويش ضعيف. نقدم أيضا المضخم العادي الموزع (م م ع). هذا الأخير يعد من أحد الأجهزة الجذابة في الأليات التي تفرض شرائط جد عريضة. رغم أنه معتبر ، الجداء ربح - شريط نافذ في الم م ع لديه قيمة محددة. مساهمتنا ، في هذه المذكرة ، هي إقتراح بعض التقنيات لتجاوز القيمة. مفاتيح : التضخيم ذو الشريط النافذ العريض ، التوالف ذو الشريط العريض ، الجداء ربح - شريط نافذ ، المضخم الموزع.

Résumé

L'amplification à large bande est un problème important dans la conception des systèmes de communications à haut débit et de guerre électronique. Nous présentons, dans ce mémoire, certaines méthodes de conception d'amplificateur petit signal à large bande. Nous illustrons avec des exemples les procédures de synthèse des circuits d'adaptation pour les amplificateurs à large bande à gain élevé ou à faible bruit. Nous présentons aussi l'amplificateur distribué conventionnel (ADC). Ce dernier est considéré parmi les dispositifs les plus attractifs pour les systèmes qui exigent de la bande ultra large. Malgré qu'il soit important, le produit gain-bande passante de l'ADC est limité. Notre contribution, dans ce mémoire, est de proposer des techniques pour franchir cette limitation.

Mots clés : amplification à large bande, adaptation d'impédance à large bande, produit gain-bande passante, amplificateur distribué.

Abstract

The broadband amplification is an important problème in high speed communication and warfare system design. We introduce, in this dissertation, some techniques of broadband small-signal amplifier design. We show with examples the procédures to design wideband amplifiers for high gain or low noise process. We introduce, also, the conventionnel distributed amplifier (CDA) witch is considered among the the most attractive devices to operate in ultra large band. Despite it's great quantity, the gain-bandwidht product of the ADC is limited. Our contribution, in this dissertation, is to propose some techniques witch overcome this limitation.

Key words : broadband amplification, broadband impédance matching, gain-bandwidht product, distributed amplifier.

Remerciements

Ce travail a été effectué au sein du laboratoire des télécommunications du département d'électronique de l'Ecole Nationale Polytechnique (E.N.P), sous la direction de Dr. M. TRABELSI, Maître de conférence à l' E.N.P. Je tiens à lui exprimer mes plus sincères remerciements pour m'avoir offert l'opportunité d'explorer ce domaine, pour ses précieux conseils et son aide sans réserve tout au long de ce travail.

J'exprime ma plus sincère gratitude au Pr R. AKSAS, responsable du laboratoire de télécommunications, qui a mis à notre disposition tout le matériel nécessaire pour accomplir ce travail. Je le remercie aussi d'avoir accepté d'examiner ce mémoire.

Je voudrais assurer de toute ma gratitude Monsieur A. ZERGUERRAS, Professeur à l'E.N.P, pour avoir bien voulu me faire l'honneur d'accepter de présider le jury.

Je tiens à remercier vivement Monsieur B. HADDAD, Maître de conférence à l'USTHB, pour avoir bien voulu accepter d'examiner ce travail.

Je tiens à remercier également Monsieur M.S. AIT CHEIKH, Chargé de Cours à l'E.N.P, pour avoir bien voulu accepter de participer au jury.

Je tiens à exprimer toute ma sympathie à tous mes ami(e)s pour toute l'aide et leur soutien tout au long de l'élaboration de ce projet.

Enfin, je remercie tous ceux qui ont, de près ou de loin, contribué à la réalisation et l'amélioration de ce travail.



DEDICACES

*A mes parents,
A mes amis.*

Glossaire



G_A : gain en puissance disponible

G_p : gain en puissance

G_T : gain en puissance transducique

Z_0 : impédance de normalisation

Z_c : impédance caractéristique

Γ_{in} : coefficient de réflexion d'entrée

Γ_{out} : coefficient de réflexion de sortie

Γ_g : coefficient de réflexion du générateur

Γ_L : coefficient de réflexion de charge

f_c : fréquence de coupure

ω_c : pulsation de coupure

Z_g : impédance caractéristique de la ligne de grille

Z_d : impédance caractéristique de la ligne de drain

Z_{0g} : impédance caractéristique de la ligne de grille en basse fréquence

Z_{0d} : impédance caractéristique de la ligne de drain en basse fréquence

Z_{in} : impédance d'entrée

Z_{out} : impédance de sortie

Y_{in} : admittance d'entrée

Y_{out} : admittance de sortie

S_{ij} : paramètres de répartition

Y_{ij} : parameters admittance

FET : transistor à effet de champ

MESFET : transistor à effet de champ métal-silicium

MOSFET : transistor à effet de champ métal-oxyde-silicium

HEMT : transistor à effet de champ hétérojonction

f_{max} : fréquence maximale d'utilisation (d'oscillation)

g_m : transconductance

$g_{m eq}$: transconductance équivalente

GBP : produit gain-bande passante

ADC : amplificateur distribué conventionnel

ADE : amplificateur distribué effilé

ADSTC : amplificateur distribué avec sections à transistors en cascade

CADSS : cascade d'amplificateurs distribués à une seule section

ADLA : amplificateur distribué à ligne active

F : facteur de bruit

F_{min} : facteur de bruit minimum

Y_{opt} : admittance optimum pour le minimum de bruit

Sommaire



Introduction	1
---------------------------	---

Chapitre 1 Généralités sur l'amplification en micro-ondes

1.1 Introduction	3
1.2 Configuration d'un amplificateur en micro-ondes	3
1.3 Définitions des gains en puissance	3
1.3.1 Gain transducique	3
1.3.2 Gain disponible de puissance	4
1.3.3 Gain en puissance	5
1.4 Stabilité	5
1.5 Bruit	7
1.5.1 Facteur de Bruit	7
1.5.2 Cas d'un amplificateur	7
1.5.3 Cas d'amplificateurs en cascade	7

Chapitre 2 Conception d'amplificateur à large bande

2.1 Adaptation d'impédance à large bande	9
2.1.1 Notion de l'adaptation d'impédance à large bande	9
2.1.2 Approche analytique	11
2.1.2.1 Procédure basée sur la théorie générale d'adaptation à large bande	11
2.1.2.2 Procédure directe de Giannini	14
2.1.3 Approche numérique (itérative)	19
2.1.3.1 Introduction	19
2.1.3.2 Approche GRABIM	19
a) Première étape : recherche à quadrillage	20
b) Deuxième étape : Raffinement	21
2.2 Procédures de conception d'amplificateur à large bande	23
2.2.1 Introduction	23
2.2.2 Cercles de gain constant	24
a) Cercles de la désadaptation constante	24
b) Les cercles du gain en puissance constant	25
c) Cercles de facteur de bruit constant	26
2.2.3 Les équivalences	26
2.2.4 Procédure basée sur le gain en puissance	28
2.2.5 Procédure basée sur la facteur du bruit	28
2.2.6 Exemple de conception d'amplificateur à large bande et à gain élevé	29
2.2.7 Exemple de conception d'amplificateur à large bande et à faible bruit	32

Chapitre 3 Amplificateurs distribués

3.1 Introduction	35
3.2 Caractéristiques principales	37
a) Gain en puissance	37
b) Produit gain – bande passante	38
c) Bruit	39
3.3 Compromis dans la conception des ADC	41
3.4 Amplificateur distribué passe-bande	44

Chapitre 4 Configurations à base d'amplificateurs distribués

4.1 Introduction	49
4.2 Amplificateur distribué effilé (Tapered distributed amplifier)	49
4.2.1 Introduction	49
4.2.2 Analyse de la structure	49
4.3 Amplificateur distribué avec sections à transistors en cascade	56
4.3.1 Introduction	56
4.3.2 Analyse de l'amplificateur	57
4.3.3 Exemple de conception d'un ADSTC	58
4.4 Cascade d'amplificateurs distribués à une seule section	62
4.4.1 Introduction	62
4.4.2 Analyse de l'amplificateur	63
4.4.3 Simulation	64
4.5 Amplificateur distribué à compensation par ligne active	66
4.5.1 Introduction	66
4.5.2 Description et analyse	66
4.5.3 Exemple de Conception d'un ADLA	70
Conclusion	73
Annexes	
Annexe A1	75
Annexe A2	76
Annexe A3	79
Annexe A4	81
Bibliographie	86

Introduction

Durant ces deux dernières décennies, le domaine des télécommunications a colossalement évolué. La demande, de par le monde, en la matière de transfert d'information avec grande vitesse constitue un véritable souffle pour l'épanouissement de ce secteur. Aidés par le progrès de la technologie des semi-conducteurs, des spécialistes ont investi les micro-ondes pour atteindre des bandes passantes de plus en plus larges [1,2].

Dans les équipements de réception ou d'émission, les amplificateurs ont un rôle capital. Nous abordons, dans ce présent travail, certains problèmes liés à ces dispositifs en fonctionnement linéaire et à large bande.

Après un bref rappel, en premier chapitre, de quelques notions sur l'amplification en micro-ondes, nous abordons, dans le deuxième chapitre, certaines techniques rencontrées dans l'amplification à large bande. Dans cette dernière, le problème est généralement ramené à celui d'adaptation d'impédance à large bande dont nous présentons, à cet effet, quelques approches utiles. Certaines de ces dernières sont analytiques et reposent sur la connaissance du modèle de l'impédance à adapter et de la réponse du gain du circuit d'adaptation. Elles sont donc simplificatrices et approximatives quant à leurs applications en monde réel. Les autres méthodes sont numériques (itératives). Elles s'appliquent sur les valeurs discrètes des impédances à adapter qui peuvent être extraites à partir des paramètres de répartition S . Parmi ces méthodes, nous citons la technique de la fréquence réelle (real frequency) [3] et l'approche à quadrillage GRABIM (grid approach to broadband impedance matching) [4]. La première, certes la plus ancienne et la plus populaire, repose sur une problématique mathématique compliquée et fait appel à une optimisation moins sûre. La seconde, par sa simplicité et son efficacité, peut présenter une alternative à cette technique. Dans ce mémoire nous développons la méthode GRABIM et nous l'appliquons dans la conception d'amplificateurs à large bande soit à gain élevé ou à faible bruit.

Dans le troisième chapitre, nous présentons l'amplificateur distribué conventionnel (ADC) à base de MESFET. Celui-ci permet de travailler sur de très

larges bandes, qui peuvent s'étendre du continu jusqu'à quelques dizaines de gigahertz. L'idée dans un tel amplificateur, est de permettre l'addition des transconductances des FET en séparant leurs capacités au moyen des lignes de transmission artificielles. L'ADC permet d'avoir, en outre, un produit gain-bande passante important avec de faibles VSWR et à l'entrée et à la sortie et un facteur de bruit acceptable [5]. Ce qui fait de lui l'un des amplificateurs les plus attractifs dans les systèmes exigeant de larges bandes.

Bien que l'ADC possède des caractéristiques intéressantes, son produit gain-bande passante est limité [6]. Le quatrième chapitre, où se trouve l'essentiel de notre contribution, est consacré à quelques configurations, à base d'amplificateurs distribués, qui permettent de surmonter cette limitation. Parmi ces dernières, une structure appelée amplificateur distribué effilé ADE permet théoriquement de doubler le gain en puissance. Nous montrons que certains transistors ne peuvent pas être utilisés, car ils ne vérifient pas les équations qui régissent le fonctionnement de l'ADE. Notre première contribution consiste alors à apporter une modification à la structure de l'ADE avec l'établissement d'une nouvelle formulation pour répondre à ce problème de faisabilité.

Notre deuxième contribution consiste à concevoir une nouvelle configuration, permettant l'amélioration des performances de l'ADC en augmentant le gain de chaque section constitutive de l'amplificateur par une cascade de deux transistors connectés au moyen d'une ligne de transmission artificielle [7]. Nous montrons et nous illustrons avec un exemple que notre configuration permet d'avoir un produit gain-bande passante bien supérieur à celui de l'ADC pour le même nombre de transistors utilisés.

Notre troisième contribution porte sur le problème de la compensation des pertes responsables de la détérioration du gain et de la bande passante. Nous proposons, à cet effet, un circuit actif convenable et capable d'opérer effectivement sans altérer ni le gain ni la bande passante de l'amplificateur.

Nous terminons notre travail par une conclusion et des perspectives.

Chapitre 1

Généralités sur l'amplification en micro-ondes

1.1 Introduction

L'amplificateur combine un ou plusieurs éléments actifs avec des circuits passifs. En micro-ondes, les techniques de conception des amplificateurs utilisent pleinement les concepts développés dans l'étude des lignes de transmission, des quadripôles, et l'abaque de Smith [8 -16]. Le développement du concept des matrices de répartition S est aussi l'une des clés dans la conception des amplificateurs micro-ondes.

1.2 Configuration d'un amplificateur en micro-ondes

La figure 1.1 montre la configuration de base d'un amplificateur micro-onde.

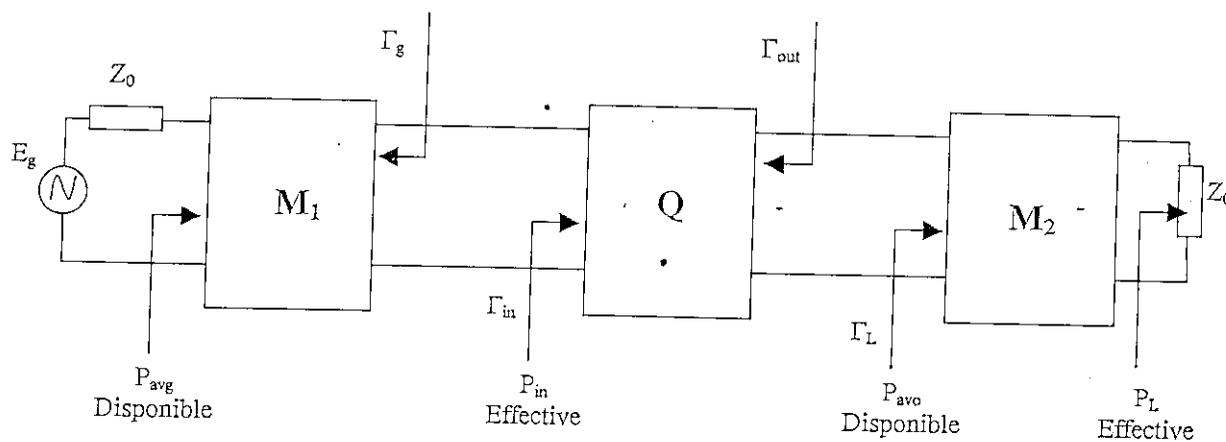


Fig. 1.1 Configuration d'un amplificateur micro-onde

L'amplificateur est constitué d'un transistor (Q) et des réseaux passifs sans perte à l'entrée (M_1) et à la sortie (M_2). Ces derniers doivent permettre la production des coefficients de réflexion Γ_g et Γ_L .

1.3 Définitions des gains en puissance

1.3.1 Gain transducique

Le gain transducique est défini comme le rapport de la puissance absorbée P_L par la charge à la puissance disponible P_{AVG} au générateur (E_g, Z_0) :

$$G_T = \frac{P_L}{P_{avg}}, \quad \text{où} \quad P_{avg} = \frac{|E_g|^2}{8Z_0}$$

Le gain transducique G_T est le plus utile car il tient compte des pertes d'adaptation aux accès d'entrée et de sortie dans le circuit. Il s'exprime en fonction des paramètres S du transistor normalisés à 50 Ohm et des coefficients Γ_g et Γ_L comme suit [8]:

$$G_T = \frac{(1 - |\Gamma_g|^2) |S_{21}|^2 (1 - |\Gamma_L|^2)}{|(1 - S_{11}\Gamma_g)(1 - S_{22}\Gamma_L) - S_{12}S_{21}\Gamma_g\Gamma_L|^2} \quad (1.1)$$

Cette expression indique que les paramètres de conception sont Γ_g et Γ_L qui s'expriment respectivement :

$$\Gamma_g = \frac{Z_g - Z_0}{Z_g + Z_0} \quad (1.2)$$

$$\Gamma_L = \frac{Z_L - Z_0}{Z_L + Z_0} \quad (1.3)$$

où Z_g et Z_L sont respectivement les impédances de source et de charge vues par le transistor.

G_T peut aussi s'exprimer en fonction des coefficients de réflexion d'entrée Γ_{in} et de sortie Γ_{out} par les expressions suivantes :

$$G_T = \frac{(1 - |\Gamma_g|^2) |S_{21}|^2 (1 - |\Gamma_L|^2)}{|1 - \Gamma_{in}\Gamma_g|^2 |1 - S_{22}\Gamma_L|^2} \quad (1.4)$$

$$G_T = \frac{(1 - |\Gamma_g|^2) |S_{21}|^2 (1 - |\Gamma_L|^2)}{|1 - S_{11}\Gamma_g|^2 |1 - \Gamma_{out}\Gamma_L|^2} \quad (1.5)$$

Le gain transducique est maximum lorsqu'on a une adaptation conjuguée aux deux accès de l'amplificateur ou à l'entrée et à la sortie du transistor. Ceci correspond à la conception d'un amplificateur à gain élevé.

1.3.2 Gain disponible

Dans la conception des amplificateurs à faible bruit, le facteur de bruit F est principalement déterminé par l'impédance d'entrée. En général, on utilise un réseau à l'entrée pour un minimum de bruit et un réseau de sortie pour un maximum de gain.

L'admittance Y_{opt} correspondant au minimum de bruit coïncide rarement avec le conjugué de l'admittance d'entrée, causant ainsi une désadaptation à l'entrée.

Le gain disponible est défini par :

$$G_A = \frac{\text{puissance disponible à la sortie}}{\text{puissance disponible au générateur}} = \frac{P_{avo}}{P_{avg}}$$

Le gain disponible G_A est un cas particulier du gain transducique et peut être donné, en remplaçant Γ_L par le conjugué de Γ_{out} (Γ_{out}^*) dans l'expression (1.5), par :

$$G_A = \frac{(1 - |\Gamma_g|^2) |S_{21}|^2}{|1 - S_{11}\Gamma_g|^2 (1 - |\Gamma_{out}|^2)} \quad (1.6)$$

1.3.3 Gain en puissance

Dans certains circuits, on cherche une désadaptation à la sortie et une adaptation à l'entrée. Pour un amplificateur de puissance, par exemple, on conçoit un réseau de sortie pour avoir une puissance maximale de sortie et un minimum de distorsion ; par contre, en entrée, on réalise un circuit d'adaptation pour un maximum de gain. Le gain en puissance est défini par

$$G_p = \frac{\text{puissance délivrée à la charge}}{\text{puissance entrante}} = \frac{P_L}{P_{in}}$$

G_p est aussi un cas particulier du gain transducique lorsque l'entrée est adaptée ($\Gamma_g = \Gamma_{in}^*$).

On obtient ainsi à partir de l'équation (1.4) :

$$G_p = \frac{(1 - |\Gamma_L|^2) |S_{21}|^2}{(1 - |\Gamma_{in}|^2) |1 - S_{22}\Gamma_L|^2} \quad (1.7)$$

1.4 Stabilité

A une fréquence donnée, un quadripôle est stable si les conditions suivantes sont satisfaites :

$$|\Gamma_{in}| = \left| S_{11} + \frac{\Gamma_L S_{12} S_{21}}{1 - \Gamma_L S_{22}} \right| < 1 \quad (1.8)$$

et

$$|\Gamma_{out}| = \left| S_{22} + \frac{\Gamma_g S_{12} S_{21}}{1 - \Gamma_g S_{11}} \right| < 1 \quad (1.9)$$

Sur l'abaque de Smith, les zones de stabilité sont limitées par les cercles décrivant $|\Gamma_{in}|=1$ et $|\Gamma_{out}|=1$. Les rayons R_i ($i=1, 2$) et les centres Ω_i de stabilité d'entrée et de sortie sont donnés, respectivement, par [8] :

$$\begin{cases} \Omega_1 = \frac{(S_{11} - \Delta S_{22}^*)^*}{|S_{11}|^2 - |\Delta|^2} \\ R_1 = \frac{|S_{12}| |S_{21}|}{|S_{11}|^2 - |\Delta|^2} \end{cases} \quad (1.10)$$

$$\begin{cases} \Omega_2 = \frac{(S_{22} - \Delta S_{11}^*)^*}{|S_{22}|^2 - |\Delta|^2} \\ R_2 = \frac{|S_{12}| |S_{21}|}{|S_{22}|^2 - |\Delta|^2} \end{cases} \quad (1.11)$$

où $|\Delta| = |S_{11}S_{22} - S_{12}S_{21}| < 1$ (Δ est le déterminant de la matrice S)

Un exemple de cercles de stabilité à l'entrée est montré par la figure 1.2.

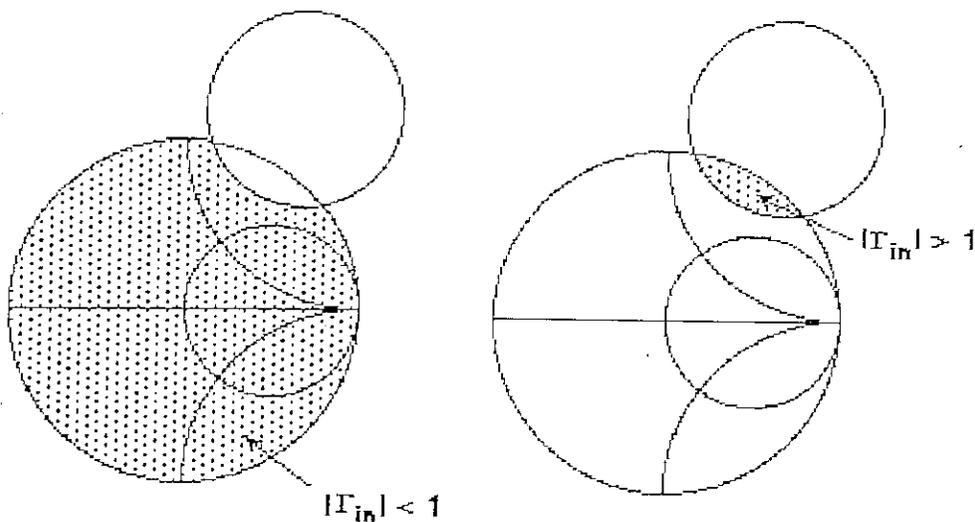


Fig.1.2 Exemple de cercles de stabilité

Un quadripôle est dit inconditionnellement stable s'il est stable quelles que soient les charges passives placées à l'entrée et à la sortie. Il est conditionnellement stable s'il existe des charges passives à l'entrée et à la sortie qui le rendent stable.

En combinant les expressions (1.8) et (1.9), les conditions de stabilité peuvent être reformulées sous le critère suivant :

$$K = \frac{1 + |\Delta|^2 - |S_{11}|^2 - |S_{22}|^2}{2|S_{12}||S_{21}|} > 1 \quad (1.12)$$

où

K est un nombre réel appelé facteur de stabilité de Rollet.

1.5 Bruit

1.5.1 Facteur de Bruit

On définit le facteur de bruit F à partir des rapports 'signal / bruit' calculés ou mesurés à l'entrée et à la sortie à la température normalisée $T_0 = 290^\circ \text{ K}$:

$$F = \frac{S/N|_{\text{entrée}}}{S/N|_{\text{sortie}}}$$

En pratique, tout les circuits génèrent du bruit. Ce qui fait que ce facteur est toujours supérieur à l'unité. En général, il est exprimé en dB.

1.5.2 Cas d'un amplificateur

Le facteur de bruit est généralement donné par :

$$F = F_{\min} + \frac{R_n}{G_s} |Y_s - Y_{\text{opt}}|^2 \quad (1.13)$$

où :

- F_{\min} est le facteur de bruit minimum du transistor.
- Y_{opt} est l'admittance à présenter à l'entrée du transistor pour obtenir le facteur de bruit minimum.
- R_n est la résistance équivalente de bruit.
- G_s et Y_s sont respectivement la conductance et l'admittance vues de l'entrée du transistor.

1.5.3 Cas d'amplificateurs en cascade

Une chaîne de n amplificateurs caractérisés par leurs gains disponibles G_{Ai} ($i = 1, 2 \dots n$) et leurs facteurs de bruit F_i est représentée en figure 1.3.

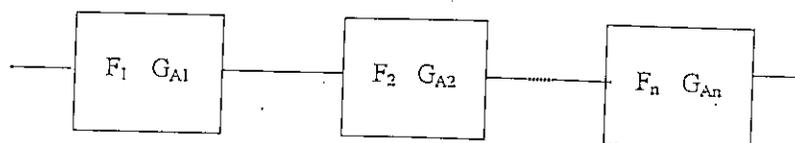


Fig. 1.3 amplificateurs en cascade

Le facteur de bruit de l'ensemble est donné par l'expression :

$$F = F_1 + \frac{F_2 - 1}{G_{A1}} + \frac{F_3 - 1}{G_{A1}G_{A2}} + \dots + \frac{F_n - 1}{G_{A1}G_{A2} \dots G_{A(n-1)}} \quad (\text{formule de Friis}) \quad (1.14)$$

D'après cette expression, on a toujours intérêt à placer en début d'une chaîne un amplificateur à faible bruit et à gain élevé autant que possible pour masquer l'effet du bruit apporté par les étages suivants.

Chapitre 2

Conception d'amplificateur à large bande

Le problème dans la conception d'amplificateur à large bande est généralement ramené à celui de l'adaptation d'impédance à large bande. Nous présentons, en premier lieu, des techniques d'adaptation d'impédance, puis des procédures de conception d'amplificateur à large bande.

2.1 Adaptation d'impédance à large bande

2.1.1 Notion de l'adaptation d'impédance à large bande

Le problème de l'adaptation d'impédance à large bande diffère de celui de l'adaptation à bande étroite qui consiste à transférer le maximum de puissance autour d'une certaine fréquence. Dans le premier, le gain et la largeur de la bande passante sont directement liés et présentent deux paramètres antagonistes. En effet, comme le montrent Bode et Fano [10,17], il existe une limitation due à la dépendance de l'impédance à adapter de la fréquence. Dans le cas de l'exemple où la charge à adapter est constituée d'une capacité en parallèle avec une résistance (figure 2.1), et si Γ est le coefficient de réflexion à l'entrée du circuit d'adaptation, la limitation fondamentale prend alors la forme :

$$\int_{\omega=0}^{\infty} \text{Log}_e \left(\frac{1}{|\Gamma|} \right) d\omega \leq \frac{\pi}{RC} \quad (\text{formulation de Bode}) \quad (2.1)$$

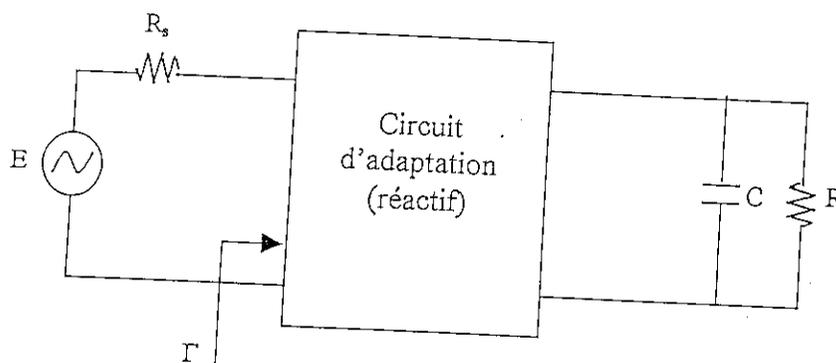


Fig.2.1 Exemple d'adaptation d'impédance

Une représentation illustrative de la relation (2.1) est donnée par la figure 2.2.

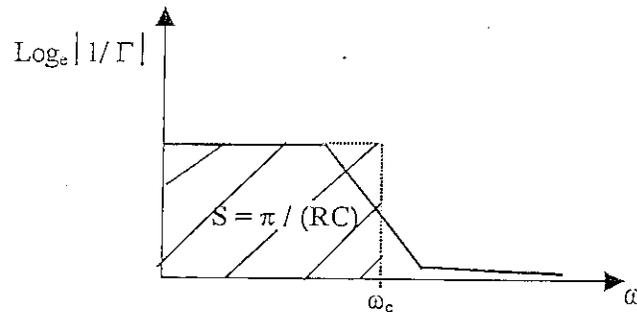


Fig. 2.2 Représentation illustrative de l'équation de Bode.

Le sens de l'équation de Bode est que l'aire S sous la courbe (figure 2.2) ne peut pas être plus grande que π/RC . Ainsi, si une adaptation est exigée à travers une certaine largeur de bande, ceci ne peut se faire qu'au détriment du transfert de puissance dans la bande.

La meilleure utilisation de la surface S est obtenue lorsque, évidemment, $|\Gamma|$ est maintenu constant sur la bande désirée limitée par ω_c et mis égal à l'unité dans le reste du spectre. Ce qui donne

$$\begin{cases} |\Gamma| = e^{-\pi/\omega_c RC} & \text{si } \omega < \omega_c \\ 0 & \text{ailleurs} \end{cases} \quad (2.2)$$

Un circuit qui remplit exactement ces conditions ne peut être obtenu en pratique vu le nombre infini d'éléments que cela exige.

La figure (2.3) illustre la forme générale de l'atténuation dans la bande passante, pour un circuit d'adaptation d'impédance passe-bas, en fonction de $1/Q$ (Q est le facteur de qualité de l'impédance passe bas à adapter), pour différents nombres d'éléments réactifs du circuit [12]. Pour une fréquence de coupure donnée, l'atténuation diminue lorsque le nombre n d'éléments utilisés augmente. Mais au delà d'une certaine valeur de n (généralement égale à 4) [10], l'amélioration obtenue est faible, voire négligeable.

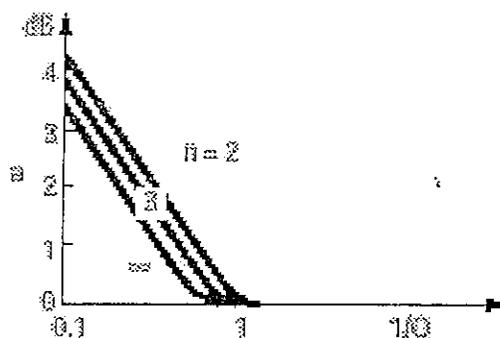


Fig. 2.3 l'atténuation (pertes par réflexion) en fonction de $1/Q$ [12]

Les réseaux d'adaptation à large bande peuvent être conçus analytiquement ou itérativement (numériquement). Parmi les méthodes de synthèse analytiques, il y a l'approche classique de Fano et Youla, l'utilisation des transformateurs en lignes de transmission, synthèse directe de Giannini, etc. Les méthodes numériques les plus usuelles sont : la fréquence réelle, la synthèse par l'approche à quadrillage, la technique de la transformation Q , etc.

2.1.2 Approche analytique

Dans la méthode analytique, le transistor est supposé unilatéral. Ce qui permet de concevoir les circuits d'adaptation d'entrée et de sortie séparément. Pour évaluer l'unilatéralité du transistor, le facteur suivant peut être utilisé :

$$u = \frac{|S_{11}| |S_{22}| |S_{12}| |S_{21}|}{(1 - |S_{11}|^2)(1 - |S_{22}|^2)} \quad (2.3)$$

Tant que ce facteur est proche de zéro, le gain transductique peut être confondu avec le gain unilatéral correspondant à $|S_{12}| = 0$.

Dans le cas du MESFET en général, si celui-ci est considéré unilatéral, l'impédance physique d'entrée est approximée par un circuit RC série et celle de sortie par un circuit RC parallèle.

Comme méthodes analytiques d'adaptation d'impédance à large bande, nous présentons dans ce qui suit l'approche basée sur la théorie générale d'adaptation à large bande de Fano et Youla et l'approche directe de Giannini.

2.1.2.1 Procédure basée sur la théorie générale d'adaptation à large bande

Considérons le problème d'adaptation à large bande représenté par la figure 2.4, où M représente un circuit passif sans pertes et sert à adapter Z_L à R_s .

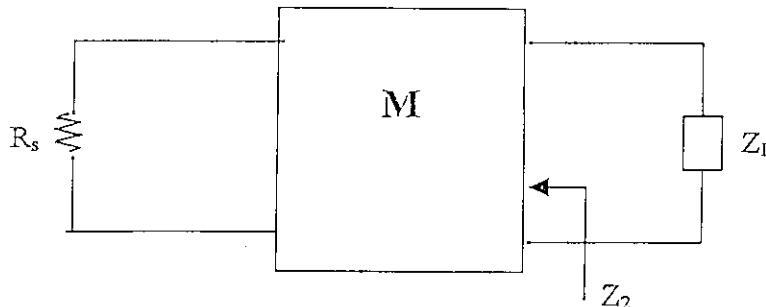


Fig.2.4 adaptation d'impédance à large bande

Nous avons alors :

$$G(-s^2) = |S_{21}(s)|^2 = 1 - |S_{11}(s)|^2 = 1 - |S_{22}(s)|^2 \quad (2.4)$$

$$S_{22} = \frac{Z_2(s) - Z_L(-s)}{Z_2(s) + Z_L(s)} \quad (2.5)$$

où $s = j\omega$. ($j^2 = -1$).

Les pôles de $S_{22}(s)$ dans le demi-plan droite (RHP) sont les pôles de $Z_L(-s)$, étant donné que les autres termes ($Z_L(s)$ et $Z_2(s)$) de l'équation (2.5) n'ont pas de pôles dans ce demi-plan. Soient s_i ($i = 1, 2, \dots, p$) les pôles de $Z_L(-s)$ et $B(s)$ la fonction définie par :

$$B(s) = \prod_{i=1}^p \frac{s - s_i}{s + s_i} \quad (2.6)$$

Le coefficient de réflexion correspondant au gain transducique réalisable est donné alors par :

$$\rho(s) = S_{22}(s)B(s) = \frac{Z_2(s) - Z_L(-s)}{Z_2(s) + Z_L(s)} B(s) \quad (2.7)$$

$B(s)$ représente, en effet, une fonction passe tout et a pour rôle l'annulation des pôles RHP causés par $Z_L(-s)$. Ainsi, $\rho(s)$ comporte des pôles dans le demi-plan gauche (LHP) seulement. En remplaçant l'équation (2.7) dans les équations (2.4) et (2.5), nous obtenons :

$$Z_2(s) = \frac{2r_L(s)B(s)}{B(s) - \rho(s)} - Z_L(s) \quad (2.8)$$

$$r_L(s) = \frac{Z_L(s) + Z_L(-s)}{2} \quad (2.9)$$

$$|\rho(s)|^2 = 1 - G(-s^2) \quad (2.10)$$

Pour que le système soit stable (réalisation par des circuits passifs oblige), la condition suivante est nécessaire :

$$0 \leq G(-s^2) \leq 1 \quad (2.11)$$

Pour $G(-s^2)$ donné, $\rho(s)$ peut être déterminé par la factorisation spectrale :

$$\rho(s)\rho(-s) = 1 - G(-s^2) = \frac{N(s^2)}{M(s^2)} \quad (2.12)$$

$N(s^2)$ et $M(s^2)$ peuvent être décomposé en :

$$N(s^2) = n(s).n(-s) \quad (2.13)$$

$$M(s^2) = m(s).m(-s) \quad (2.14)$$

où les polynômes $n(s)$ et $m(s)$ sont formés par les zéros LHP de $N(s^2)$ et $M(s^2)$ respectivement.

Ainsi, nous obtenons :

$$\rho(s) = \pm \frac{n(s)}{m(s)} \quad (2.15)$$

Connaissant l'expression de $\rho(s)$, on peut alors déterminer l'impédance de sortie $Z_2(s)$ en utilisant l'équation (2.8).

Le signe à assigner à $\rho(s)$ est celui de $\rho(0)$ dans le cas d'un circuit d'adaptation passe bas, et de $\rho(\infty)$ en cas d'un passe haut. Pour un type passe bande, on peut essayer les deux signes (+ ou -) pourvu que $Z_2(s)$ soit une fraction de polynômes Hurwitziens.

Exemple :

Soit à déterminer un circuit qui permet d'adapter une charge constituée d'une résistance ($R = 1 \text{ Ohm}$) en parallèle avec une capacité ($C = 1.39 \text{ pF}$) à une source ($R_s = 0.5 \text{ Ohm}$). Le gain transducique spécifié est une fonction de Chebyshev passe bas de second ordre ($n = 2$) avec un facteur d'ondulation $\varepsilon = 0.5 \text{ dB}$ et une pulsation de coupure $\omega_c = 1 \text{ rad/s}$.

L'impédance à adapter est :

$$Z_L(s) = \frac{1}{1 + 1.39s}$$

$Z_L(-s)$ contient un seul pôle et la fonction passe tout correspondante est :

$$B(s) = \frac{s - 1/1.39}{s + 1/1.39}$$

La fonction du gain à réaliser est :

$$G(\omega^2) = \frac{k_n}{1 + \varepsilon^2 C_n^2\left(\frac{\omega}{\omega_c}\right)} = \frac{1}{1 + 0.12202(4\omega^4 - 4\omega^2 + 1)}$$

Pour vérifier la réalisabilité du gain spécifié, il convient d'utiliser, dans notre cas, la formule donnée par [10] pour une fonction de Chebyshev passe bas :

$$\sqrt{1 - k_n} \geq \varepsilon \sinh \left\{ n \sinh^{-1} \left[\sinh \left(\frac{1}{n} \sinh^{-1} \frac{1}{\varepsilon} \right) - \frac{2 \sin \frac{\pi}{2n}}{RC\omega_c} \right] \right\} \quad (\text{formulation de Youla}) \quad (2.16)$$

Les données que nous avons remplies la condition (2.16). Il est aussi utile d'exploiter la table donnée en Annexe (A1) pour déterminer la fonction Chebyshev passe bas optimale.

Nous allons calculer $\rho(s)$:

$$\rho(s)\rho(-s) = 1 - G(-s^2) = \frac{s^4 + s^2 + 0.25}{s^4 + s^2 + 2.298}$$

la factorisation donne :

$$\rho(s) = \pm \frac{s^2 + 0.5}{s^2 + 1.425s + 1.516}$$

Le signe à assigner à $\rho(s)$ est celui de $\rho(0)$:

$$\rho(0) = \frac{Z_2(0) - Z_L(0)}{Z_2(0) + Z_L(0)} B(0) = \frac{0.5 - 1}{0.5 + 1} \frac{0 - 0.719}{0 + 0.719} = \frac{0.5}{1.5}$$

En utilisant les équations (2.8) et (2.9), le calcul donne :

$$Z_2(s) = \frac{0.707s + 0.504}{0.013s^2 + 0.009s + 1}$$

Avec la division successive (méthode de Cauer [18]), nous obtenons :

$$Z_2(s) = \frac{1}{0.013s + \frac{1}{0.707s + 0.5}}$$

Nous remarquons dans l'expression de $Z_2(s)$ que la résistance de terminaison est égale à la résistance de source ($R_s = 0.5 \text{ Ohm}$). Ainsi, nous n'avons pas besoin de transformateur d'impédance dans ce cas.

Le schéma du circuit obtenu est montré par la figure 2.5.

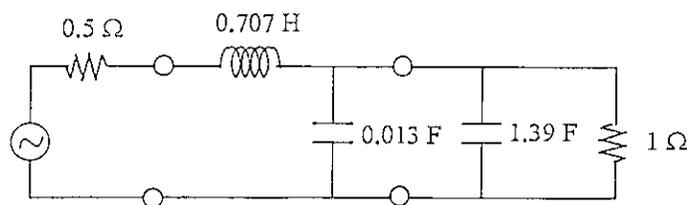


Fig. 2.5 Circuit d'adaptation

2.1.2.2 Procédure directe de Giannini

Selon l'expérience [10], la topologie générale des circuits d'adaptation proposés est composée de 3 à 5 éléments. Giannini [19] propose deux structures intéressantes et montrées utiles dans l'adaptation des FET.

Les schémas des circuits d'adaptation sont montrés par les figures 2.6 et 2.7. Les valeurs des éléments constitutifs sont déterminées en imposant une adaptation aux extrémités de la bande désirée $[\omega_l, \omega_h]$.

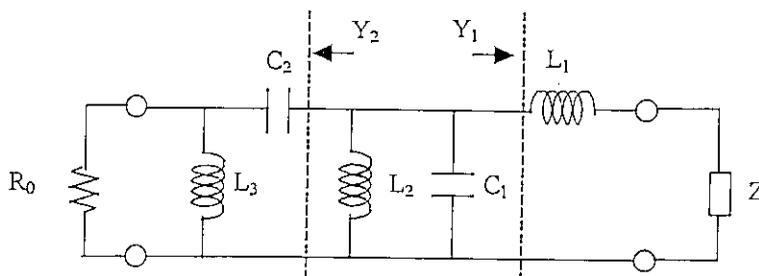


Fig. 2.6 Circuit d'adaptation A

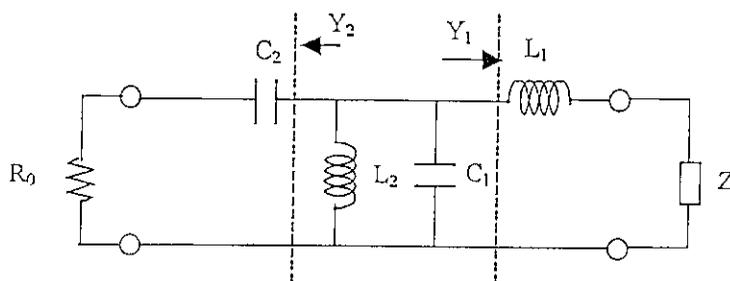


Fig. 2.7 Circuit d'adaptation B

Le circuit de la figure (2.6) s'applique si la condition suivante est vérifiée :

$$G_1(\omega) > \frac{1}{R_0}, \quad \omega = \omega_l, \omega_h. \quad (2.17)$$

où

- G_1 est la partie réelle de Y_1 ;
- $Y_1 = \frac{1}{jL_1\omega + Z} = G_1 + jB_1$, Z est l'impédance à adapter ;
- R_0 est la résistance du générateur ou de charge.

Dans ce cas, les valeurs des éléments constitutifs sont données par [19] :

$$L_1 = \frac{1}{H} \left(-K + \sqrt{K^2 - HJ} \right) \quad (2.18)$$

$$L_3 = \frac{R_0}{\omega_l \omega_h} \sqrt{2\omega_l \omega_h \gamma - (\omega_l^2 + \omega_h^2)} \quad (2.19)$$

$$C_2 = \frac{\gamma}{\omega_l \omega_h L_3} \quad (2.20)$$

$$L_2 = \frac{(\omega_h^2 - \omega_l^2)/(\omega_l \omega_h)}{(B_1(\omega_l) - B_2(\omega_l))\omega_h - (B_1(\omega_h) - B_2(\omega_h))\omega_l} \quad (2.21)$$

$$C_1 = \frac{1}{\omega_l^2 L_2} + \frac{B_2(\omega_l) - B_1(\omega_l)}{\omega_l} \quad (2.22)$$

où

$$H = R(\omega_h)\omega_l^2 - R(\omega_l)\omega_h^2$$

$$K = -R(\omega_h)X(\omega_l)\omega_l + R(\omega_l)X(\omega_h)\omega_h$$

$$J = R(\omega_h)R(\omega_l)^2 - R(\omega_h)^2R(\omega_l) + R(\omega_h)X(\omega_l)^2 - X(\omega_h)^2R(\omega_l)$$

$$R(\omega) + jX(\omega) = Z(\omega)$$

$$\gamma = \sqrt{\frac{G_1(\omega_l)R_0}{G_1(\omega_l)R_0 - 1}} = \sqrt{\frac{G_1(\omega_h)R_0}{G_1(\omega_h)R_0 - 1}}$$

$$G_2 + jB_2 = \frac{1}{\frac{1}{jC_2\omega} + \frac{jR_0L_2\omega}{R_0 + jL_2\omega}} = Y_2$$

Si la condition (2.17) n'est pas satisfaite, une alternative est donnée par le circuit de la figure (2.7). Dans ce cas, les valeurs des éléments sont données par [19] :

$$L_1 = \frac{1}{H} \left(-K + \sqrt{K^2 - HJ} \right) \quad (2.23)$$

$$C_2 = \sqrt{\frac{R_1(\omega_l)}{R_0\omega_l^2} \frac{1}{R_1(\omega_l)^2 - R_0R_1(\omega_l) + (X_1(\omega_l) + \omega_l L_1)^2}} \quad (2.24)$$

$$L_2 = \frac{(\omega_h^2 - \omega_l^2)/(\omega_l \omega_h)}{(B_1(\omega_l) - B_2(\omega_l))\omega_h - (B_1(\omega_h) - B_2(\omega_h))\omega_l} \quad (2.25)$$

$$C_1 = \frac{1}{\omega_l^2 L_2} + \frac{B_2(\omega_l) - B_1(\omega_l)}{\omega_l} \quad (2.26)$$

où

$$H = \left(\omega_h^4 R_0 - \omega_l^4 R_0 \frac{R_1(\omega_h)}{R_1(\omega_l)} \right)$$

$$K = R_0 \left(\omega_h^3 X_1(\omega_h) - \omega_l^3 X_1(\omega_l) \frac{R_1(\omega_h)}{R_1(\omega_l)} \right)$$

$$J = \omega_l^2 R_0 R_1(\omega_h) \left(R_0 - R_1(\omega_l) - \frac{X_1(\omega_l)^2}{R_1(\omega_l)} \right) + \omega_h^2 R_0 R_1(\omega_h) \left(R_0 - R_1(\omega_h) - \frac{X_1(\omega_h)^2}{R_1(\omega_h)} \right)$$

$$R_1(\omega) + jX_1(\omega) = \frac{1}{Y_1(\omega)}$$

$$G_2 + jB_2 = \frac{1}{\frac{1}{jC_2\omega} + \frac{1}{R_0}} = Y_2$$

Dans un exemple où nous appliquons les circuits d'adaptation de Giannini, considérons le transistor dont le modèle de l'impédance d'entrée Z_{in} est réduit à un circuit RC série :

$$Z_{in} = R_{gs} + \frac{1}{jC_{gs}\omega}$$

et celui de l'impédance de sortie Z_{out} est représenté par un circuit RC parallèle :

$$Z_{out} = \frac{R_{ds}}{1 + jR_{ds}C_{gs}\omega}$$

où $R_{gs} = 11.5 \text{ Ohm}$, $R_{ds} = 385 \text{ Ohm}$, $C_{gs} = 0.31 \text{ pF}$ et $C_{ds} = 0.1 \text{ pF}$.

La bande de fréquences désirée est comprise entre $\omega_l / (2\pi) = 9 \text{ GHz}$ et $\omega_h / (2\pi) = 13 \text{ GHz}$.

L'amplificateur obtenu est montré par la figure (2.8). Dans celle-ci, le circuit d'adaptation d'entrée correspond à celui de la figure (2.6) où l'inégalité (2.17) est satisfaite. Par contre, en sortie, c'est le circuit de la figure (2.7) qu'est convenable.

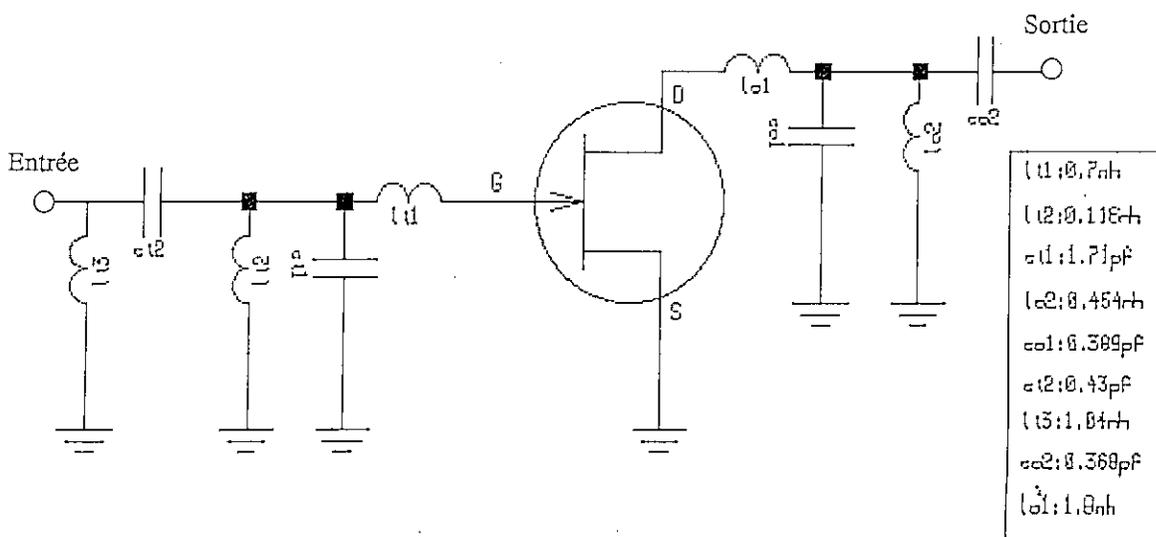


Fig. 2.8 Amplificateur avec des circuits d'adaptation de Giannini.

La structure des circuits de Giannini ne comporte pas de transformateur d'impédance et présente aussi un avantage par le fait qu'elle permet aussi l'isolation de la source du DC par la capacité série et la polarisation du transistor à travers l'inductance shunt du circuit résonnant.

La figure (2.9) montre les modules des paramètres S_{21} , S_{11} et S_{22} correspondant respectivement au gain et aux coefficients de réflexion d'entrée et de sortie de l'amplificateur. Nous remarquons que le gain chute et présente une certaine ondulation. La diminution du gain est due à celle de S_{21} du transistor. L'ondulation est causée par les désadaptations à l'entrée et à la sortie de l'amplificateur.

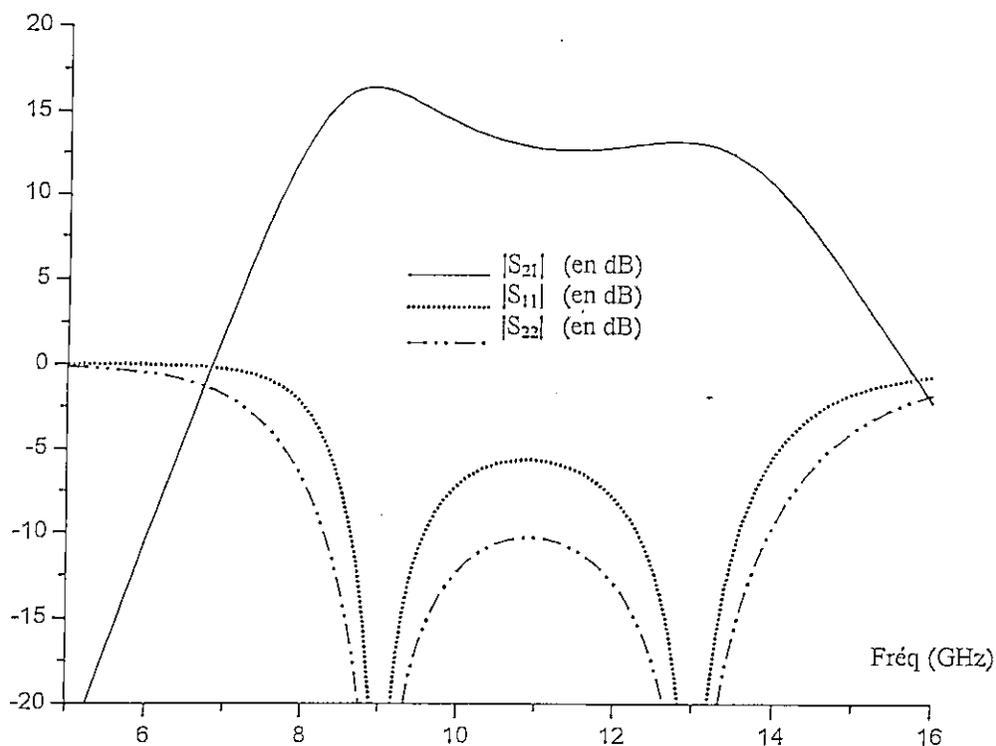


Fig. 2.9 Gain et coefficients de réflexion de l'amplificateur.

L'inconvénient de cette technique peut être le non contrôle de l'ondulation et du niveau du gain. En effet, une adaptation parfaite imposée aux extrémités de la bande passante n'est pas une solution appropriée lorsqu'on sait que le produit gain-bande passante est limité. En d'autre mot, si par exemple la largeur de bande exigée est exagérée, l'ondulation pourrait devenir inacceptable par l'effet de la contrainte du produit gain-bande passante imposée par les impédances d'entrée et de sortie du transistor.

2.1.3 Approche numérique (itérative)

2.1.3.1 Introduction

Les méthodes analytiques d'adaptation à large bande sont simplificatrices et ne sont applicables qu'avec la connaissance du modèle du transistor. Ce qui n'est pas le cas en pratique. Des méthodes numériques ont été développées pour répondre à ce problème. La technique de la fréquence réelle (TFR) [3], est la plus ancienne approche qui considère une situation pratique où les circuits à adapter sont caractérisés par des valeurs d'impédance discrètes à des fréquences discrètes ω_i ($i=1,2 \dots N$). Dans la TFR, l'utilisateur doit spécifier les valeurs de l'impédance à adapter et du gain désiré correspondant à un ensemble de fréquences discrètes. Le principe de la méthode comporte deux étapes principales :

1- la détermination de l'impédance optimale de sortie $Z_2(\omega_i)$ du circuit d'adaptation, permettant l'obtention du gain désiré.

2- la construction d'une fonction rationnelle réelle positive $Z_2(s)$ qui permet de représenter (interpoler) les valeurs discrètes de $Z_2(\omega_i)$. Connaissant $Z_2(s)$, le circuit d'adaptation peut être alors synthétisé.

Pour la première étape, une fonction linéaire en segments est utilisée pour représenter la partie réelle, $R_2(\omega_i)$, de $Z_2(\omega_i)$. La partie imaginaire de $Z_2(\omega_i)$ est calculée à partir de la partie réelle par la transformée d'Hilbert. Ainsi, l'impédance de sortie $Z_2(\omega_i)$, qui apporte le gain spécifié, peut être obtenue.

La TFR repose sur des considérations mathématiques compliquées et des séquences d'optimisation moins sûres [4]. Une alternative à cette technique est celle de l'adaptation d'impédance à large bande par l'approche à quadrillage (GRABIM, grid approach to broadband impedance matching) présentée par T. R. Cuthbert [4]. Avec celle-ci, des solutions, aussi bonnes, voire meilleures, que celles trouvées avec d'autres méthodes, peuvent être obtenues avec une stratégie d'optimisation sûre et en évitant une certaine problématique mathématique compliquée.

2.1.3.2 Approche GRABIM

Cette technique permet de synthétiser un circuit d'adaptation placé entre une impédance source Z_s et une impédance charge Z_L . Elle résout le problème de la simple

adaptation (Z_s réelle, Z_L complexe) et de la double adaptation (Z_s et Z_L complexes) avec la même simplicité. Son principe consiste en deux étapes :

a) Première étape : recherche à quadrillage

Il s'agit de proposer un circuit d'adaptation " candidat " sans pertes et un ensemble de valeurs pour chaque éléments du circuit. Une recherche à quadrillage teste les combinaisons des valeurs des éléments afin d'obtenir la meilleur réponse à l'objectif. Usuellement, l'objectif est de transférer autant de puissance possible dans la bande passante. Le transfert de puissance d'une source Z_s à une charge Z_L , figure (2.10), est traduit par :

$$G = \frac{P_L}{P_{a_s}}$$

$$G = 1 - |\Gamma_1|^2 = 1 - |\Gamma_2|^2 \quad (2.27)$$

où P_L : puissance délivrée à la charge. P_{a_s} : puissance disponible à la source.

Les expressions des coefficients d'entrée et de sortie sont, respectivement, données par :

$$\Gamma_1 = \frac{Z_1 - Z_s^*}{Z_1 + Z_s}, \quad \Gamma_2 = \frac{Z_2 - Z_L^*}{Z_2 + Z_L} \quad (2.28)$$

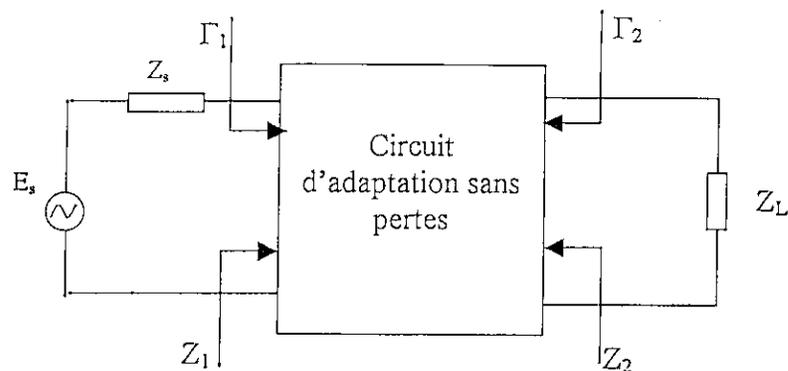
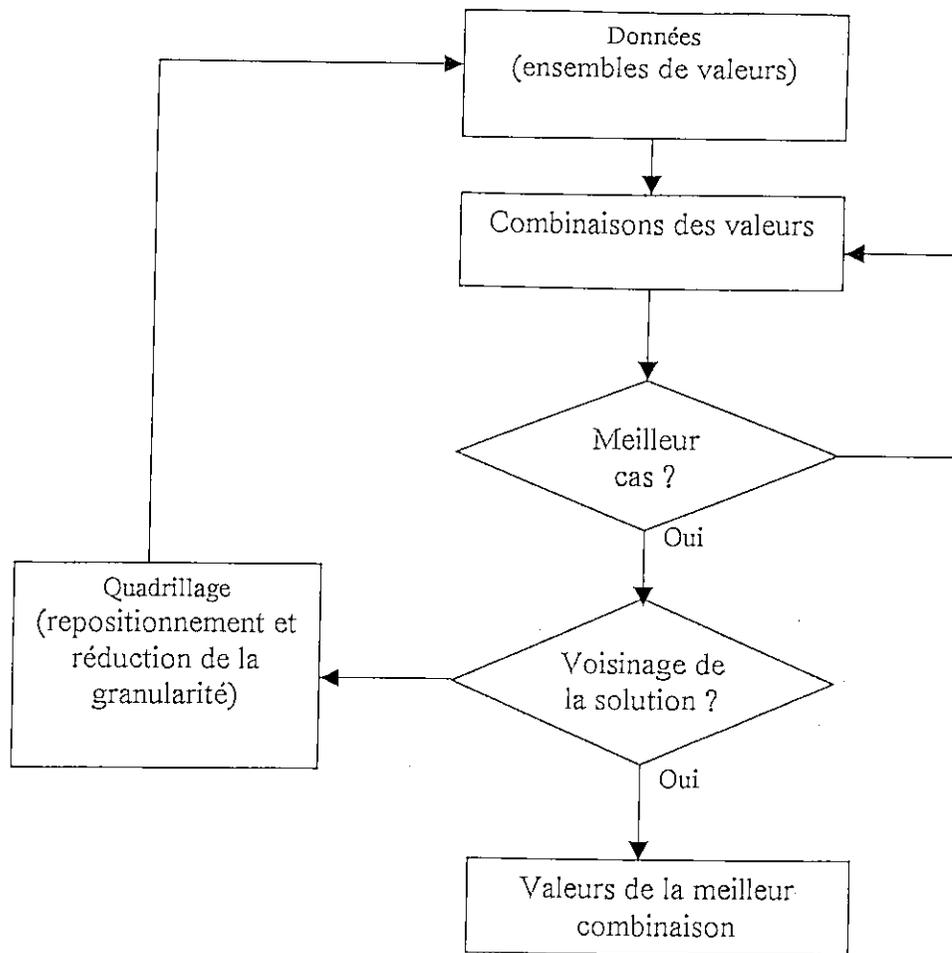


Fig 2.10 adaptation à large bande

Une fois la meilleure combinaison trouvée, les valeurs dans les ensembles de test sont remplacées et recentrées autour des valeurs localisées. Les écarts entre les valeurs (granularité) dans un ensemble de test sont, par conséquent, réduits. De la même manière, un autre test est effectué. La localisation (test) et le repositionnement (recentrage) sont répétés jusqu'au rapprochement tant que possible de l'objectif. Généralement, 2 à 3 repositionnements avec 3 réductions de granularité sont requis pour arriver à une solution approximative.

L'organigramme.1 illustre la procédure de la recherche à quadrillage.



Org.1 Recherche à quadrillage (grid search).

b) Deuxième étape : affinement

Les résultats trouvés par la recherche à quadrillage dans l'étape précédente présente un point de départ d'un processus d'optimisation.

Pour l'ensemble de fréquences discrètes de la bande passante, les valeurs des éléments du circuit candidat sont réajustées automatiquement en vue de minimiser le maximum de réflexion ou bien de maximiser le minimum de la fonction de transfert (solution aux minima [4]).

Il est convenable du point de vue calcul numérique de travailler avec l'inverse des termes de l'équation (2.27) :

$$P = \frac{Pa_s}{P_L} = \frac{1}{1 - |\Gamma_1|^2} = |H|^2 \quad (2.29)$$

où

$$H = \frac{AZ_L + B + CZ_s Z_L + DZ_s}{2\sqrt{R_L R_s}}$$

R_L et R_s sont respectivement les parties réelles de Z_L et Z_s . Les termes A, B, C, D désignent les paramètres chaînes relatif au circuit d'adaptation. Le tableau 2.1 suivant donne les paramètres chaînes correspondant aux différents éléments passifs.

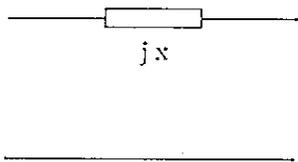
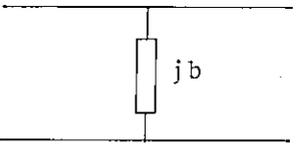
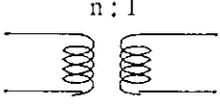
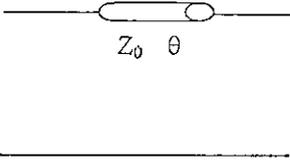
Elément	Paramètres chaînes
 <p style="text-align: center;">jx</p>	$\begin{pmatrix} 1 & jx \\ 0 & 1 \end{pmatrix}$
 <p style="text-align: center;">jb</p>	$\begin{pmatrix} 1 & 0 \\ jb & 1 \end{pmatrix}$
 <p style="text-align: center;">$n : 1$</p>	$\begin{pmatrix} n & 0 \\ 0 & n^{-1} \end{pmatrix}$
 <p style="text-align: center;">$Z_0 \quad \theta$</p>	$\begin{pmatrix} \cos(\theta) & jZ_0 \sin(\theta) \\ jY_0 \sin(\theta) & \cos(\theta) \end{pmatrix}$ <p style="text-align: center;">(θ : longueur électrique)</p>

Tableau 2.1 Eléments de circuit avec leurs paramètres chaînes.

Supposons qu'il y ait un circuit candidat et un vecteur x contenant les valeurs des éléments constitutifs. L'analyse du circuit donne l'ensemble des valeurs P_i (équation 2.29) correspondant aux fréquences d'intérêt ω_i (i : numéro de la fréquence). La valeur maximale dans l'ensemble contenant \dot{P}_i est notée P_{\max} . A chaque ω_i , une valeur désirée g_i pour chaque P_i doit être spécifiée.

La fonction objectif pour la solution aux minima est donnée par [4] :

$$\text{Minimiser } P_{\max} \text{ sous contrainte à : } \max_i [(P_i - g_i) - P_{\max}] \leq 0 \quad (2.30)$$

L'expression (2.30) exprime le fait que l'erreur à chaque fréquence doit être inférieure à une certaine valeur P_{\max} , et que cette dernière doit être petite autant que possible en variant toutes les valeurs dans le vecteur x .

Dans L'expression (2.30), on a à faire à une optimisation avec contraintes non linéaires. Ce problème peut être résolu par la méthode du multiplicateur Lagrangien de Powell [20-26]. Cette dernière permet de transformer un problème avec contraintes non linéaires en une séquence de sous problèmes de minimisation sans contraintes. L'optimisation aux minima est facilement exploitable sous l'environnement Matlab[®]. Une documentation détaillée [20] est disponible (en formats pdf et html) dans celui-ci.

L'approche GRABIM présente les avantages majeurs suivants :

- plusieurs solutions peuvent être obtenues.
- les transformateurs d'impédance peuvent être évités.
- la pré-sélection du circuit d'adaptation peut être un avantage car les concepteurs sont généralement amenés à choisir les topologies qui conviennent aux différentes technologies de fabrication.
- la simple adaptation et la double adaptation se font de la même manière et avec la même simplicité.
- lorsque la meilleure solution qui peut être obtenue, par la TFR par exemple, n'est pas faisable.

2.2 Procédures de conception d'amplificateur à large bande

2.2.1 Introduction

En régime petit signal, deux types de conception, en général, sont rencontrés :

- la conception d'amplificateur à gain élevé
- la conception d'amplificateur à faible bruit.

Pour le premier type de conception, deux procédures sont généralement utilisées :

1- la méthode basée sur le gain en puissance : dans celle-ci on commence par la synthèse du réseau de sortie qui permet d'avoir le gain en puissance désiré, généralement, plat et élevé autant que possible. Une fois le circuit de sortie et, par conséquent,

l'impédance vue à l'entrée du transistor sont connus, le réseau d'entrée est conçu d'une manière à aplatir le gain transducique de l'amplificateur.

2- la méthode basée sur le gain disponible : celle-ci procède par le circuit d'entrée en se basant sur le gain disponible. Une fois le circuit d'entrée déterminé, l'impédance vue à la sortie du transistor peut être alors adaptée (ou désadaptée) afin d'aplatir le gain transducique de l'amplificateur.

Un très bon contrôle sur la réponse du gain transducique en fonction de la fréquence est assuré avec ces deux procédures.

Pour le deuxième type de conception, une procédure basée sur le facteur de bruit F est utilisée. Dans celle-ci, on procède d'abord par la conception du circuit d'entrée pour obtenir un facteur de bruit spécifié. Ensuite, on conçoit le circuit de sortie de sorte que le gain transducique de l'amplificateur soit le plus plat possible.

Nous ne développons que la première et la troisième procédure susdites. En fait, la procédure basée sur le gain disponible est de même principe avec celle basée sur le gain en puissance. Il suffit de raisonner en commençant par l'entrée, à l'inverse de l'autre.

Avant de développer ces procédures, il importe bien d'introduire certains outils indispensables.

2.2.2 Cercles de gain constant

a) Cercles de la désadaptation constante

Le lieu des admittances pour lesquelles le gain transducique G_T , d'une source d'admittance $Y_s = G_s + jB_s$ terminée par une charge d'admittance $Y_L = G_L + jB_L$ (figure 2.11), reste constant est un cercle [10], dans le plan linéaire des admittances, avec le centre :

$$G_0 + jB_0 = G_s \left(\frac{2}{G_T} - 1 \right) - jB_s \quad (2.31)$$

et le rayon :

$$Ra_0 = 2G_s \left(\frac{2}{G_T} - \frac{1}{G_T} \right)^{1/2} \quad (2.32)$$

Dans le digramme de Smith, ce lieu est aussi un cercle (Annexe A2).

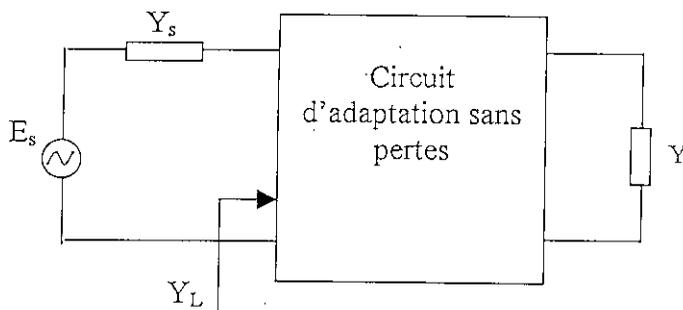


Fig 2.11 source d'admittance Y_s terminée par la charge Y_L

b) Cercles du gain en puissance constant

Le lieu des admittances pour lesquelles le gain en puissance G_p d'un transistor chargé par Y_L (figure 2.12) reste constant est un cercle [10], dans le plan linéaire des admittances, avec le centre :

$$G_{Lp} + jB_{Lp} = \left[\left(\frac{\Re\{Y_{12}Y_{21}\}}{2g_{11}} - g_{22} \right) + \frac{|Y_{21}|^2}{2g_{11}G_p} \right] - j \left(\frac{\Im\{Y_{12}Y_{21}\}}{2g_{11}} - b_{22} \right) \quad (2.33)$$

et le rayon :

$$Ra_p^2 = G_{Lp}^2 + \left| \frac{Y_{12}Y_{21}}{2g_{11}} \right|^2 \left(1 - \frac{1}{C^2} \right) \quad (2.34)$$

où

Y_{pq} ($p=1, 2$ et $q=1, 2$) sont les paramètres admittances du transistor,

$g_{11} + j b_{11} = Y_{11}$, $g_{22} + j b_{22} = Y_{22}$,

et $C = 1 / K$ (facteur de stabilité de Linville).

Dans le diagramme de Smith, ce lieu est aussi un cercle (Annexe A2).

En ce qui concerne le lieu correspondant au gain disponible constant, celui-ci est aussi un cercle dans le plan des admittance et dans le diagramme de Smith (Annexe A2).

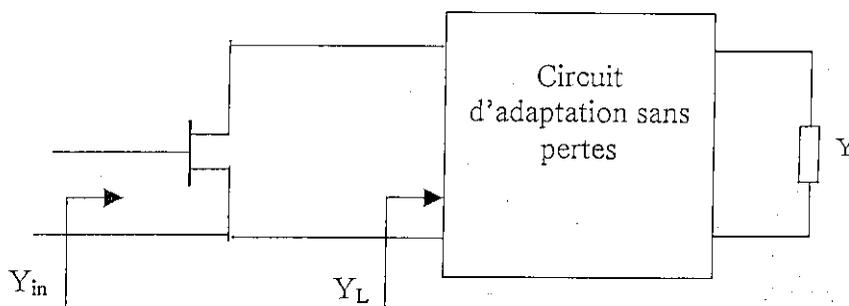


Fig 2.12 Circuit lié au calcul du gain en puissance

c) Cercles de facteur de bruit constant

Le lieu des admittances, vues par l'entrée du transistor, qui donnent un facteur de bruit constant F est un cercle dans le plan des admittance [10]. Le centre d'un tel cercle est donné par

$$G_{sF} + jB_{sF} = G_{opt} + \frac{F - F_{min}}{2R_{11}} + jB_{opt} \quad (2.35)$$

et le rayon peut être obtenu à partir de l'équation :

$$Ra_F^2 = G_{sF}^2 - G_{opt}^2 \quad (2.36)$$

2.2.3 Les équivalences

En considérant le cercle du gain en puissance (ou disponible) constant comme étant le cercle de désadaptation d'une source terminée par une charge passive (figure 2.13), le problème consistant à trouver le circuit d'adaptation, qui permet de transformer une charge (ou une source) donnée en une impédance sur le cercle du gain en puissance (ou disponible) constant, peut être ramené à celui de l'adaptation d'impédance avec un gain spécifié du circuit d'adaptation.

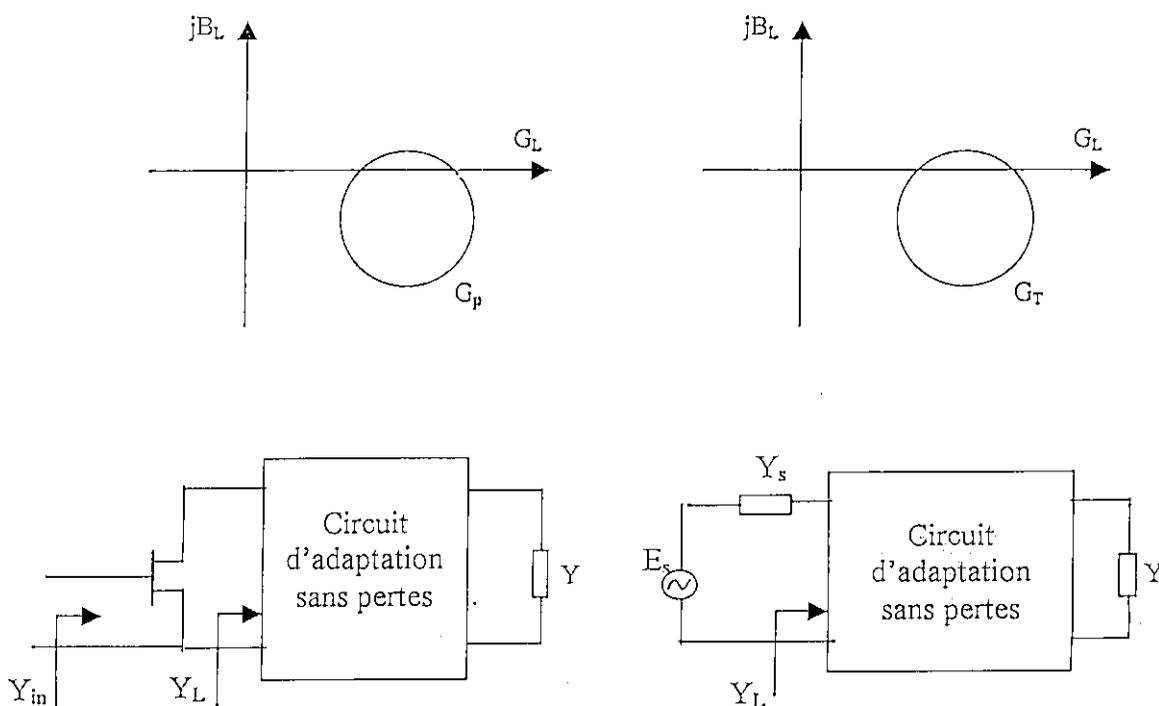


Fig.2.13 illustration de l'équivalence entre le cercle du gain en puissance (à gauche) et le cercle de désadaptation constante (à droite).

Les équations concernant à trouver les admittances et le gain transducique du circuit d'adaptation équivalents au cercle de gain en puissance peuvent être dérivées en posant :

$$G_{Lp} + jB_{Lp} = G_0 + jB_0 \quad (2.37)$$

(se référer aux équations (2.33) et (2.31))

et

$$Ra_p = Ra_0 \quad (2.38)$$

(se référer aux équations (2.34) et (2.32)).

Ainsi, nous obtenons les équation suivantes :

$$G_{s-out} = \frac{Ra_p G_{T-out}}{2(1 - G_{T-out})^{1/2}} \quad (2.39)$$

$$B_{s-out} = -B_{Lp} \quad (2.40)$$

$$G_{T-out} = 1 - \left(\frac{G_{Lp}}{Ra_p} - \sqrt{\left(\frac{G_{Lp}}{Ra_p} \right)^2 - 1} \right)^2 \quad (2.41)$$

où

$G_{s-out} + j B_{s-out}$ est l'admittance de sortie équivalente du transistor et G_{T-out} est le gain transducique requis.

D'une manière similaire, l'équivalent en admittance et gain transducique correspondant au cercle de facteur de bruit constant spécifié est donné par les équations suivantes:

$$G_{LF} = \frac{Ra_F G_{TF}}{2(1 - G_{TF})^{1/2}} \quad (2.42)$$

$$B_{LF} = -B_{sF} \quad (2.43)$$

$$G_{TF} = 1 - \left(\frac{G_{sF}}{Ra_F} - \sqrt{\left(\frac{G_{sF}}{Ra_F} \right)^2 - 1} \right)^2 \quad (2.44)$$

Il est à noter que, pour appliquer le principe des équivalences, le transistor doit être inconditionnellement stable. Ceci s'explique par le fait que le gain transducique pour une source terminée par une charge passive ne peut pas être trouvé si le cercle du gain en puissance (ou disponible) traverse la demi-plan gauche des admittances.

2.2.4 Procédure basée sur le gain en puissance

Les étapes à suivre sont :

- 1) Vérifier la stabilité du transistor pour chaque fréquence dans la bande d'intérêt. Stabiliser ce dernier s'il n'est pas inconditionnellement stable.
- 2) Calculer le gain en puissance maximum pour chaque fréquence d'intérêt en utilisant l'équation suivante [10]:

$$G_{p\max} = \frac{|Y_{21}|^2 / 2g_{11}}{\left| \frac{Y_{12}Y_{21}}{2g_{11}} \right| \sqrt{\frac{1}{C^2} - 1} - \left(\frac{\Re\{Y_{12}Y_{21}\}}{2g_{11}} - g_{22} \right)} \quad (2.45)$$

Si une réponse plate est requise dans la bande passante, la plus petite valeur du gain en puissance maximum dans la bande d'intérêt doit être la valeur cible (désirée) du gain.

- 3) Calculer, pour chaque fréquence, l'admittance et le gain transducique requis du circuit d'adaptation donnant le gain en puissance désiré en utilisant les équations (2.39 – 2.41).

Adapter cette admittance par l'une des techniques d'adaptation d'impédance à large bande.

- 4) Calculer l'admittance d'entrée vue à l'entrée du transistor en utilisant l'équation :

$$Y_{in} = Y_{11} - \frac{Y_{12}Y_{21}}{Y_{22} + Y_L} \quad (2.46)$$

Adapter cette admittance et calculer le gain transducique de l'amplificateur. Si ce dernier n'est pas suffisamment plat, réajuster les valeurs du gain transducique spécifiées du réseau d'entrée.

2.2.5 Procédure basée sur la facteur du bruit

Les étapes à suivre sont :

- 1) Calculer les paramètres du cercle du bruit ($G_{sF} + jB_{sF}$; $Re\{a_F\}$) correspondant au facteur de bruit spécifié pour chaque fréquence d'intérêt en utilisant les équations (2.35, 2.36). Calculer l'admittance et le gain transducique correspondants à chaque cercle en utilisant les équations (2.42-2.44).

Adapter cette admittance à la source de l'amplificateur.

- 2) Calculer l'admittance de sortie vue à la sortie du transistor en utilisant l'équation :

$$Y_{out} = Y_{22} - \frac{Y_{12}Y_{21}}{Y_{11} + Y_s} \quad (2.47)$$

et le gain disponible en utilisant l'équation [27] :

$$G_A = \left| \frac{Y_{21}}{Y_{11} + Y_s} \right|^2 \frac{\Re\{Y_s\}}{\Re\{Y_{out}\}} \quad (2.48)$$

Y_s est l'admittance vue par l'entrée du transistor.

- 3) Pour aplatir le gain transducique de l'amplificateur, trouver la valeur la plus petite du gain disponible $G_{A \min}$ dans la bande d'intérêt et la désigner comme objectif. Spécifier les valeurs du gain transducique du circuit de sortie en utilisant l'équation :

$$G_T = \frac{G_{A \min}}{G_A} \quad (2.49)$$

2.2.6 Exemple de conception d'amplificateur à large bande et à gain élevé

Dans cet exemple, nous allons concevoir les réseaux d'entrée et de sortie pour un amplificateur dont le gain doit être plat et élevé autant que possible. Nous utilisons le MESFET Ne32484 de Nec dont les paramètres S sont disponibles en annexe A3. La bande d'intérêt est 2 à 6 GHz.

Le transistor est potentiellement instable dans la bande désirée. Pour le stabiliser, nous ajoutons une conductance shunt g_{stab} à l'entrée du transistor. En fait, cette conductance, tout en améliorant la stabilité (en augmentant K), fait diminuer le gain maximum réalisable si elle surestimée. Une valeur optimale doit être dégagée. Nous avons, en terme d'admittance, le facteur de Rollet donné par [27]:

$$K = \frac{2g_{11}g_{22} - \Re\{Y_{12}Y_{21}\}}{|Y_{12}Y_{21}|} \quad (2.50)$$

Pour trouver la valeur optimale de g_{stab} , g_{11} est remplacée par $g_{11c} = g_{11} + g_{stab}$ dans l'expression de K (équation 2.50). g_{stab} est prise initialement nulle. La valeur optimale de celle-ci peut être obtenue en l'augmentant jusqu'à que la valeur la plus petite de K soit légèrement supérieur à l'unité dans la bande d'intérêt. Nous trouvons, dans notre cas, $g_{stab} = 0.009$ Mho environs.

Avec le transistor stabilisé, le gain maximum réalisable le plus bas calculé dans la bande d'intérêt est de valeur 13.45 dB , obtenue à la fréquence 6 GHz. Il sera le gain en puissance objectif dans notre conception. En utilisant les équations d'équivalence (2.39-2.41), les impédances à adapter et le gain transducique requis du circuit de sortie

correspondants au gain en puissance spécifié pour chaque fréquence sont donnés par le tableau 2.2.

Fréq (GHz)	Impédance équivalente à adapter (Ohm)	Gain transductique requis du circuit d'adaptation de sortie
2	117.12 - j120.37	0.953
3	71.91 - j109.53	0.932
4	43.04 - j93.16	0.878
5	22.86 - j80.27	0.719
6	15.50 - j66.56	0.679

Tableau 2.2 Impédance et gain transductique équivalents au gain en puissance spécifié.

Pour l'adaptation d'impédance, nous avons élaboré des programmes sous Matlab[®] pour l'application de l'approche GRABIM.

Le circuit 'candidat' désiré pour le circuit de sortie est représenté par la figure 2.14 .

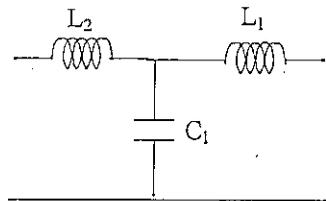


Fig.2.14 Circuit d'adaptation

Après que les valeurs des éléments du circuit de sortie aient été trouvées, il est possible de calculer les valeurs du gain en puissance et de l'impédance vue à l'entrée du transistor (tableau 2.3).

Fréq (GHz)	Impédance d'entrée du transistor (en Ohm)	Gain en puissance G_p obtenu (en dB)	Déviations de G_p par rapport au gain spécifié (en %)
2	66.04 - j57.07	13.26	1.37
3	39.78 - j47.97	13.52	0.56
4	32.63 - j37.46	12.62	6.12
5	22.32 - j35.30	13.37	0.56
6	13.13 - j20.12	12.42	7.65

Tableau 2.3 Impédance d'entrée du FET, gain G_p et son écart relatif par rapport à la valeur spécifiée.

L'impédance d'entrée peut être adaptée par le circuit de la figure 2.14 (choisir d'autres circuits peut aussi se faire). Le contrôle du gain transducique de l'amplificateur et de l'ondulation peut se faire en agissant sur le circuit d'entrée.

Le tableau 2.4 donne le gain transducique du circuit d'entrée spécifié et le gain transducique de l'amplificateur correspondant obtenu. Pour aplatir le gain de l'amplificateur, le gain G_T requis pour le circuit d'entrée peut être spécifié en se basant sur les déviations données dans le tableau 2.3 ou en utilisant la relation $G_T = G_{p \text{ min}} / G_p$ où $G_{p \text{ min}}$ est le gain en puissance le plus bas obtenu dans la bande d'intérêt. $G_{p \text{ min}}$ peut être considéré comme le gain objectif dans la conception du réseau d'entrée.

Fréq (GHz)	Gain transducique du circuit d'entrée spécifié	Gain transducique de l'amplificateur (en dB)
2	0.823	12.49
3	0.775	12.77
4	0.953	12.09
5	0.802	12.75
6	0.999	11.96

Tableau 2.4 G_T du circuit d'entrée spécifié et G_T de l'amplificateur obtenu.

La figure 2.15 montre le gain transducique de l'amplificateur. D'après celle-ci, nous obtenons un gain plat d'environ 12.35 ± 0.4 dB dans la bande comprise entre 2 et 6 GHz. L'ondulation peut être diminuée en réajustant les valeurs spécifiées au circuit d'adaptation, en réduisant le gain objectif ou en augmentant le nombre d'éléments du circuit d'adaptation.

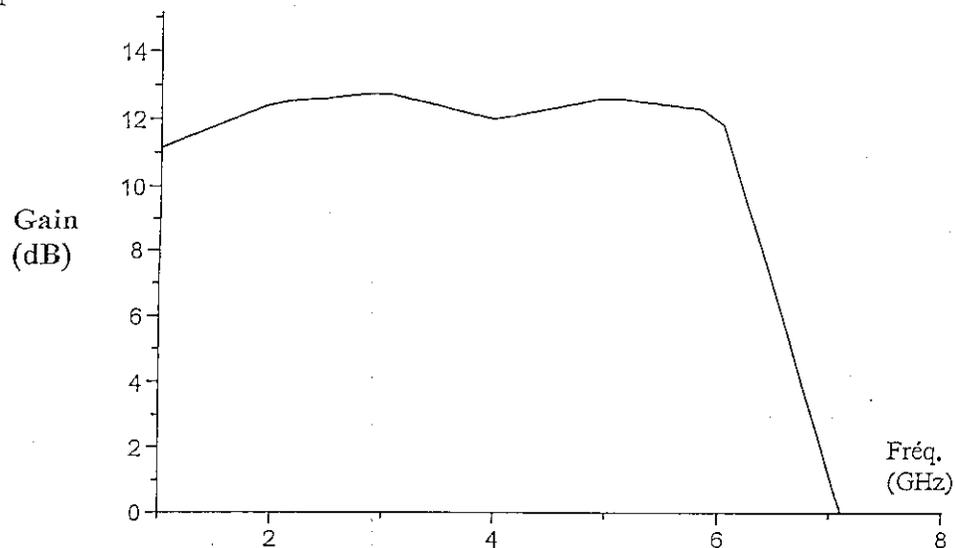


Fig. 2.15 Gain transducique de l'amplificateur.

Le schéma de l'amplificateur obtenu est donné par la figure 2.16.

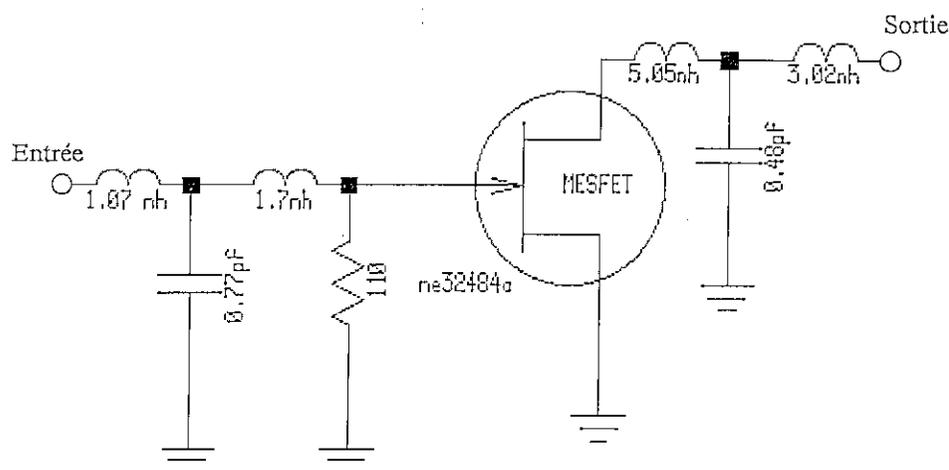


Fig.2.16 Schéma de l'amplificateur

2.2.7 Exemple de conception d'amplificateur à large bande et à faible bruit

Nous allons concevoir, dans cet exemple, un amplificateur à faible bruit dans la bande comprise entre 6 et 9 GHz. Pour cela, nous utilisons le transistor f101352a de hp dont les paramètres de répartition S et de bruit sont disponibles en annexe A3. Ce transistor est inconditionnellement stable dans la bande d'intérêt. Pour chaque fréquence, nous spécifions un facteur de bruit légèrement supérieur à F_{\min} du transistor.

L'impédance d'entrée et le gain transducique du circuit d'entrée équivalents au facteur de bruit spécifié pour chaque fréquence sont données par le tableau 2.5.

Fréq (GHz)	Impédance équivalente à adapter (Ohm)	Gain transducique requis du circuit d'adaptation de sortie
6	$23.67 + j3.40$	0.631
7	$24.15 + j15.87$	0.719
8	$29.35 + j32.61$	0.805
9	$38.21 + j50.47$	0.879

Tableau 2.5 l'impédance à adapter et le gain transducique équivalents au gain en puissance spécifié.

Pour l'adaptation d'impédance, nous appliquons l'approche GRABIM. Le circuit candidat choisi pour le circuit d'entrée est représenté par la figure 2.17.

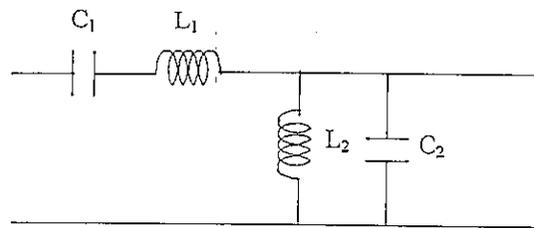


Fig.2.17 Circuit d'adaptation

Après que le circuit d'entrée ait été synthétisé, les valeurs de l'impédance de sortie du transistor, du facteur de bruit et du gain disponible obtenues sont données par le tableau 2.6.

Fréq (GHz)	Impédance de sortie du transistor obtenue (en Ohm)	Gain en puissance disponible obtenu (en dB)	Facteur de bruit obtenu (en dB)
6	58.19 - j12.24	9.43	1.27
7	58.89 + j3.84	8.44	1.44
8	61.24 + j18.61	7.59	1.47
9	59.01 + j30.85	7.13	1.30

Tableau 2.6 Impédance de sortie du transistor, gain disponible et facteur de bruit.

L'impédance de sortie peut être adaptée par le circuit de la figure 2.17. Le contrôle du gain transducique de l'amplificateur et de l'ondulation peut se faire en agissant sur le circuit de sortie. Pour avoir un gain plat, le gain disponible le plus bas $G_{A \min}$ dans la bande passante est fixé comme objectif. Le gain transducique à spécifier au circuit de sortie est calculé alors par $G_T = (G_{A \min} / G_A)$ pour chaque fréquence.

Le tableau 2.7 donne le gain transducique du circuit de sortie spécifié et le gain transducique de l'amplificateur obtenu.

Fréq (GHz)	gain transducique du circuit de sortie spécifié (en dB)	Gain en puissance transducique de l'amplificateur (en dB)
6	0.587	6.96
7	0.737	7.01
8	0.895	7.02
9	0.999	7.13

Tableau 2.7 G_T du circuit de sortie spécifié et G_T de l'amplificateur obtenu.

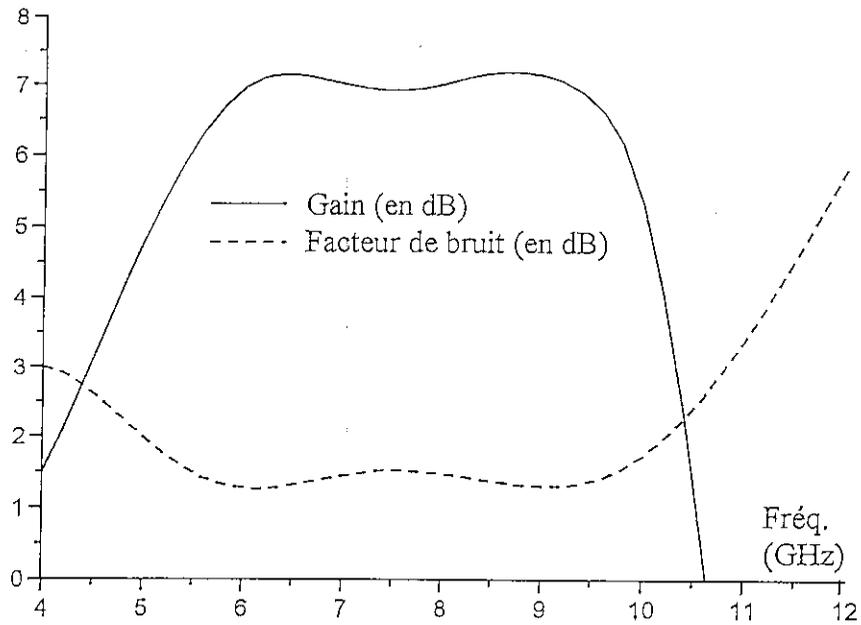


Fig. 2.18 Gain transductique et facteur de bruit de l'amplificateur.

Ainsi, nous obtenons, d'après la figure 2.18, un amplificateur avec un gain plat de 7.05 ± 0.2 dB environ et un facteur de bruit ne dépassant pas 1.5 dB.

Le schéma de l'amplificateur obtenu est donné par la figure 2.19.

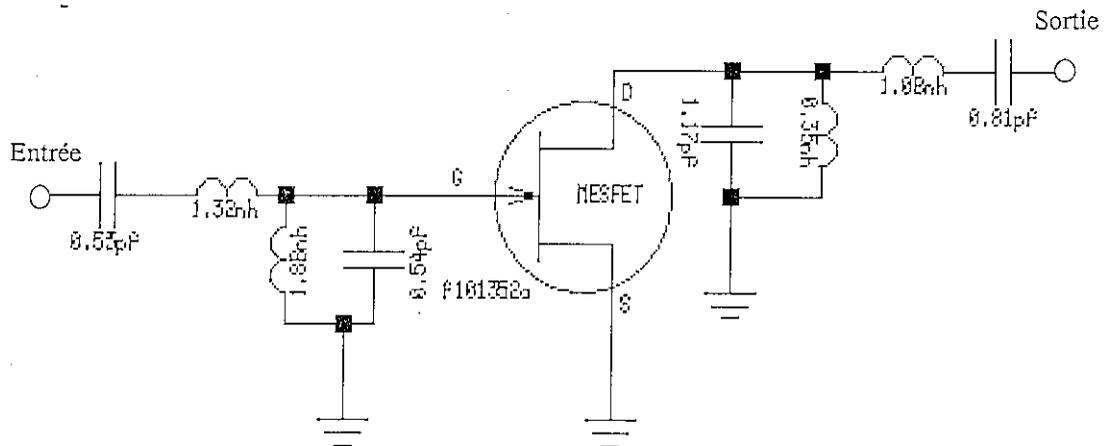


Fig.2.19 Schéma de l'amplificateur

Chapitre 3

Amplificateurs distribués

3.1 Introduction

Pour opérer sur des bandes très larges, une idée consiste à trouver une configuration dans laquelle les transistors sont branchés de sorte que leurs transconductances s'ajoutent tout en maintenant invariables les capacités d'entrée et de sortie. C'est le cas des amplificateurs distribués (AD).

Bien que le terme de l'amplification distribuée fut apparu pour la première fois en 1948 dans la publication de Ginzton et al. [28], le concept lui-même fut, par contre, utilisé antérieurement par Percival en 1936 [29]. A cette époque, les dispositifs actifs utilisés dans l'amplification étaient des tubes, encombrants et gros consommateurs d'énergie.

C'est à partir des années 80 que les amplificateurs distribués ont été réinvestis pour répondre aux besoins de transfert et de traitement de grandes quantités d'information. Leur essor fut fulgurant grâce, à la fois, à l'évolution des performances des circuits à l'état solide comme le transistor à effet de champ et celle de la technologie des dispositifs passifs ayant une structure plane. Des amplificateurs distribués à base de transistor MESFET furent alors réalisés et testés par Archer et al [30] en 1981 chez Siemens AG, par Ayasli et al [31] en cette même année chez Raytheon, et par Strid et Gleason en 1982 chez Tektronix.

Les avantages de ce type d'amplificateurs résident dans le fait qu'il peut produire un gain plat, un faible bruit, et une excellente adaptation aussi bien à l'entrée qu'à la sortie sur des bandes passantes très larges s'étendant du continu jusqu'à quelques dizaines de GHz [32 - 40]. Sa compacité, son faible coût et son aptitude à avoir un produit gain-bande passante très important font de lui un dispositif concurrent dans les applications exigeant une amplification à large bande. Nous pouvons le rencontrer dans plusieurs systèmes électroniques avancés tels que les récepteurs à large bande, les systèmes de communication, les radars, etc...

L'amplificateur distribué conventionnel (ADC), de type passe bas, à base de MESFET, est montré en Figure.3.1. Il est constitué d'une succession d'étages formant

deux lignes de transmission artificielles, ligne grille et ligne drain, couplées au moyen des transistors T_1 - T_N dont le schéma simplifié petit signal est donné par la Figure.3.2.

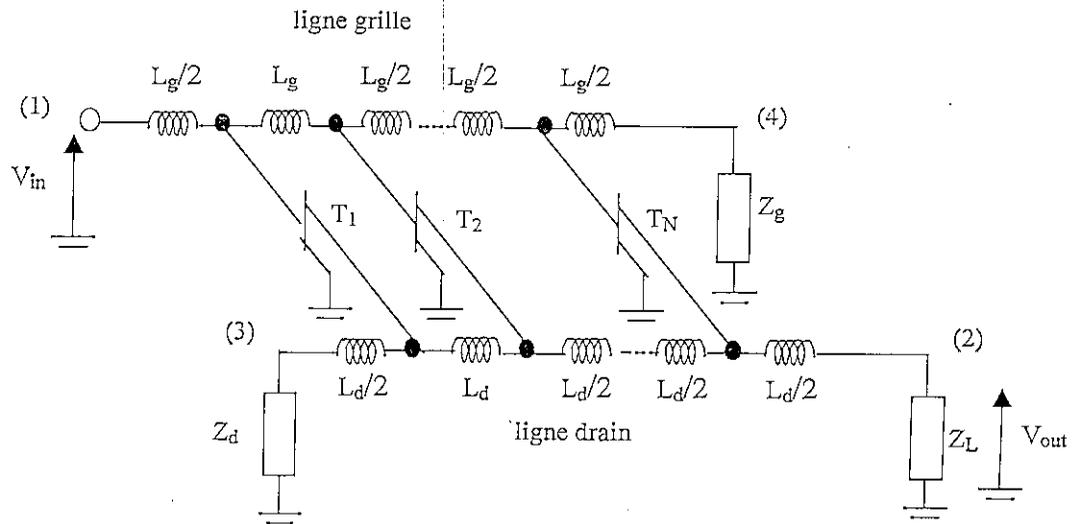


Fig. 3.1 : Schéma de principe d'un amplificateur distribué

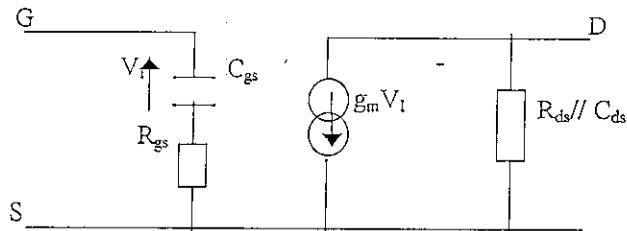


Fig. 3.2 : Modèle simplifié du transistor FET.

Les éléments parasites des transistors (C_{gs} , C_{ds} , R_{gs} , R_{ds}) font partie dans la composition des lignes (figures 3.3a et 3.3b). Ainsi, on peut considérer que chaque étage comporte un générateur commandé idéal.

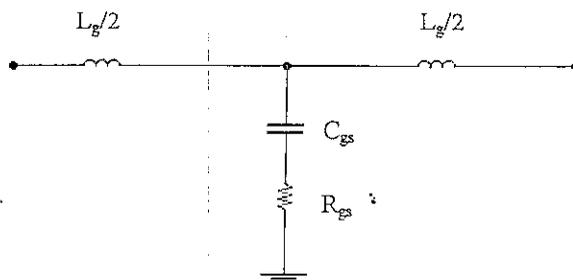


Fig.3.3.a : Cellule élémentaire de la ligne grille

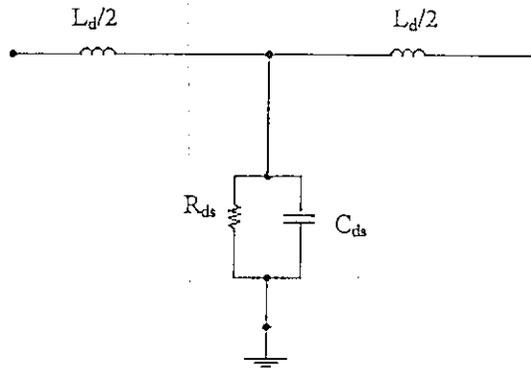


Fig. 3.3.b : Cellule élémentaire de la ligne drain

Une onde de tension, injectée à l'entrée (accès 1), qui se propage le long de la ligne grille, excite chaque générateur commandé qui, à son tour, crée une onde de courant dans la ligne drain. Les ondes qui se propagent dans la direction de l'accès (3) se détruisent mutuellement et finissent par être absorbées dans la résistance Z_d . Par contre, les ondes émises vers la sortie, l'accès (2), s'ajoutent constructivement.

Les phases aux niveaux des lignes de grille et de drain doivent aussi être égalisées afin d'obtenir l'additivité des signaux issus de chaque FET à la sortie (accès 2). Pour cela, il faut que les lignes grille et drain soient terminées par des charges de même impédance que celle de ces lignes.

3.2 Caractéristiques principales

a) Gain en puissance

Le gain en puissance d'un ADC à N sections est donné par [35] :

$$G_p = \frac{g_m^2 Z_{0g} Z_{0d}}{4(1 - X_c^2)(1 + X_g^2)} e^{-N(\alpha_g + \alpha_d)} \times \frac{\sinh^2 [N(\alpha_d - \alpha_g)/2]}{\sinh^2 [(\alpha_d - \alpha_g)/2]} \quad (3.1)$$

où :

- g_m est la transconductance du transistor
- Z_{0g} et Z_{0d} (égales à 50Ω) sont respectivement les impédances caractéristiques en basses fréquences des lignes grille et drain. Elles sont donnée par :

$$Z_{0g} = \sqrt{\frac{L_g}{C_{gs}}} \quad (3.2a)$$

$$Z_{0d} = \sqrt{\frac{L_d}{C_{ds}}} \quad (3.2b)$$

- α_g et α_d sont respectivement les facteurs d'atténuation des lignes de grille et de drain et sont donnés par les équations suivantes :

$$\alpha_g \cong \frac{a X_c^2}{\sqrt{1 - (1 - a^2) X_c^2}} \quad (3.3a)$$

$$\alpha_d \approx \frac{b}{\sqrt{1 - X_c^2}} \quad (3.3b)$$

où

$$a = \frac{\omega_c}{\omega_g}, \quad b = \frac{\omega_d}{\omega_c} \quad \text{et} \quad X_c = \frac{\omega}{\omega_c}$$

avec $\omega_g = \frac{1}{R_{gs} C_{gs}}, \quad \omega_d = \frac{1}{R_{ds} C_{ds}}$

et $\omega_c = \frac{2}{\sqrt{L_g C_{gs}}} = \frac{2}{\sqrt{L_d C_{ds}}}$ (pulsations de coupure des lignes de grille et de drain).

b) Produit gain – bande passante

Puisque la réponse en fréquence est globalement plate jusqu'à la fréquence de coupure f_c , le produit gain – bande passante d'un ADC sera :

$$GBP = A_0 f_c \quad (3.4)$$

où

$$A_0 = \lim_{\omega \rightarrow 0} |A_v| = \frac{g_m \sqrt{Z_{0g} Z_{0d}}}{2 \sinh(h/N)} \sinh(h) e^{-h}$$

$$A_v = \sqrt{G_p} \quad \text{et} \quad h = \frac{N \omega_d}{2 \omega_g}$$

Pour évaluer les performances de l'ADC, il est intéressant de comparer le GBP à la fréquence maximale du MESFET f_{max} donnée par :

$$f_{max} \approx \frac{g_m}{4\pi C_{gs}} \sqrt{\frac{R_{ds}}{R_{gs}}} \quad (3.5)$$

En combinant les relations (3.4) et (3.5), on obtient :

$$\frac{A_0 f_c}{f_{max}} \approx (gh)^{1/2} e^{-h} \quad (3.6)$$

$$\text{où : } g = \frac{N\omega_c}{2\omega_g}$$

Pour $h \leq 0.4$ [35], la fréquence à laquelle le gain chute de 1dB de la valeur A_0 est donnée par

$$A_0 f_{1dB} = 4K X f_{\max} \quad (3.7)$$

$$\text{où } K = (gh)^{1/2} e^{-h} \text{ et } f_{1dB} = X.f_c.$$

Beyer et al. [35] ont montré que $4K.X \leq 0.8$ c.à.d :

$$A_0 f_{1dB} \approx 0.8 f_{\max} \quad (3.8)$$

Ainsi, le produit gain – bande passante d'un ADC utilisant des MESFET ne peut excéder la valeur f_{\max} de l'élément actif.

c) Bruit

Le facteur de bruit d'un ADC a été calculé par [41] en considérant seulement les sources de bruit de Van Der Ziel [42,43] aux niveaux de la grille et du drain de chaque transistor. Les lignes de grille et de drain sont supposées sans pertes. Les courants de bruit équivalents de grille et de drain sont donnés par [41] :

$$\bar{i}_g^2 = 4kT_0 B \frac{\omega^2 C_{gs}^2}{g_m} R \quad (3.9)$$

$$\bar{i}_d^2 = 4kT_0 B g_m P \quad (3.10)$$

où

R et P sont des facteurs numériques du modèle Van Der Ziel.

$k = 1,38 \cdot 10^{-23} \text{ J K}^{-1}$ est la constante de Boltzmann.

B est la bande de fréquence.

Le facteur de bruit F est donnée par [41]

$$F = 1 + \left(\frac{\sin(N\beta)}{N \sin(\beta)} \right)^2 + \frac{4}{N^2 g_m^2 Z_g Z_d} + \frac{Z_g \omega^2 C_{gs}^2 R \sum_{r=1}^N f(r, \beta)}{N^2 g_m} + \frac{4P}{N g_m Z_g} \quad (3.11)$$

où

$$f(r, \beta) = (N-r+1)^2 + \left(\frac{\sin((r-1)\beta)}{\sin \beta} \right)^2 + \frac{2(N-r+1) \sin((r-1)\beta) \cos(r\beta)}{\sin \beta}$$

$$Z_{g,d} = \left(\frac{Z_{0g,d}}{1 - \left(\frac{\omega}{\omega_c}\right)^2} \right)^{1/2} ; Z_g \text{ et } Z_d \text{ sont respectivement les impédances caractéristiques}$$

des lignes de grille et de drain.

$\beta = \beta_g = \beta_d = 2 \sin^{-1} \left(\frac{\omega}{\omega_c}\right)$; β_g et β_d sont les constantes de phase des cellules des lignes de grille et de drain.

D'après l'expression (3.11), le facteur de bruit F diminue lorsque le nombre des étages de l'ADC augmente [41, 44].

En utilisant le MESFET dont les paramètres sont donnés en tableau 3.1, F est estimé pour différentes valeurs de N en fonction de la fréquence (figure 3.4), en considérant les valeurs suivantes :

$L_g = 1.25 \text{ nH}$, $L_d = 3.13 \text{ nH}$, $Z_{0g} = 50 \Omega$, $Z_{0d} = 125 \Omega$ et $f_c = 12.7 \text{ GHz}$.

$C_{gs} = 0.5 \text{ pF}$	$R = 0.2$
$C_{ds} = 0.2 \text{ pF}$	$P = 0.6$
$g_m = 50 \text{ mS}$	

Tableau 3.1 Paramètres du MESFET [41].

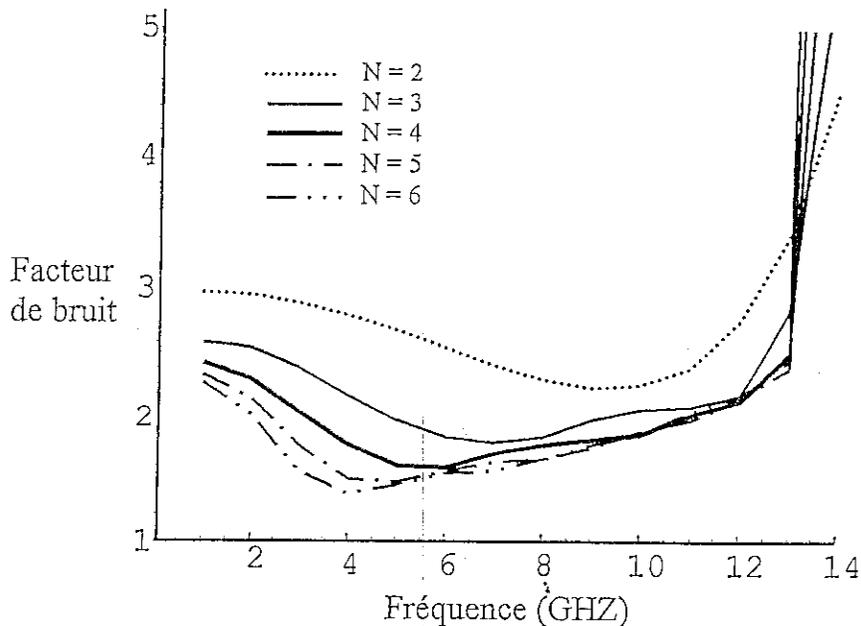


Fig.3.4 Facteur de bruit d'un ADC en fonction de la fréquence pour différentes valeurs de N.

Il convient de noter que le cas particulier $Z_{0g} = 50 \Omega$ ne correspond pas nécessairement à la valeur qui minimise le facteur de bruit. Pour N assez grand, l'équation (3.11) peut être réduite à :

$$F = 1 + \frac{Z_g \omega^2 C_{gs}^2 R}{N^2 g_m} + \frac{4P}{N g_m Z_g} \quad (3.12)$$

Il existe une valeur optimale du produit NZ_g qui minimise l'équation (3.12) pour donner le facteur de bruit minimum F_{\min} . Cette valeur est donnée par :

$$(NZ_g)_{opt} = \frac{2}{\omega C_{gs}} \sqrt{\frac{3P}{R}} \quad (3.13)$$

qui donne

$$F_{\min} = 1 + \frac{2\omega C_{gs}}{g_m} \sqrt{\frac{4RP}{3}} \quad (3.14)$$

Pour le même MESFET (Tableau 3.1), la figure 3.5 montre le facteur de bruit, calculée avec l'équation (3.12), et F_{\min} correspondant à la valeur optimale du produit NZ_g .

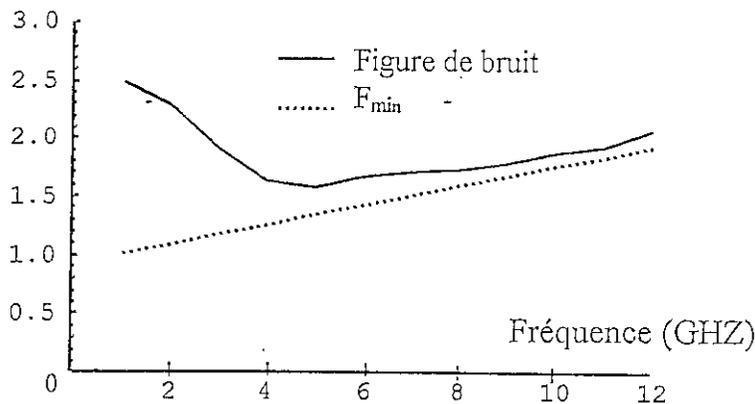


Fig.3.5 Facteur de bruit et F_{\min} d'un ADC en fonction de la fréquence pour $N = 5$ et $Z_{0g} = 35 \text{ ohm}$.

3.3. Compromis dans la conception d'ADC

Les paramètres sous le contrôle direct du concepteur sont le nombre N de transistors et les inductances des lignes de grille et de drain (L_g et L_d). Ces dernières sont généralement choisies de sorte que les impédances caractéristiques des lignes de grille et de drain soient proches tant que possible de 50Ω pour avoir une bonne adaptation.

Au détriment du gain, la bande passante de l'ADC peut être élargie en augmentant les fréquences de coupure des lignes grille et drain par l'insertion d'une capacité série au niveau de chaque grille [6]. Cependant, ce compromis doit être évalué prudemment car

un gain faible avec plus de bande passante peut être obtenu en réduisant simplement le nombre de transistors.

L'équation du gain (3.1) montre la dépendance du gain des facteurs d'atténuation grille et drain, α_g et α_d , qui fixent le nombre optimum N_{opt} de transistors. Ce dernier peut être évalué en dérivant (3.1) par rapport à N :

$$N_{opt} = \frac{\ln(\alpha_g / \alpha_d)}{\alpha_d - \alpha_g} \quad (3.15)$$

En pratique, dans les publications, les ADC réalisés avec des MESFET comprennent généralement 4 transistors.

Comme exemple, la figure 3.6 montre le gain et les coefficients de réflexion d'entrée et de sortie d'un ADC à 4 MESFET dont les paramètres sont donnés en tableau 3.2.

$C_{gs} = 0.25$ pF	$R_{gs} = 5.2$ ohm
$C_{ds} = 0.066$ pF	$R_{ds} = 272$ ohm
$C_{gd} = 0.012$ pF	$g_m = 25$ mS.

Tableau 3.2 Paramètres du MESFET

Pour les lignes on a : $L_g = L_d = 0.625$ nH et $C_a = C_{gs} - C_{ds} = 0.184$ pF (C_a est ajoutée en parallèle avec C_{ds} pour égaliser les fréquences de coupure des deux lignes). Les terminaisons intermédiaires Z_{0g} et Z_{0d} sont égales à 50 ohm.

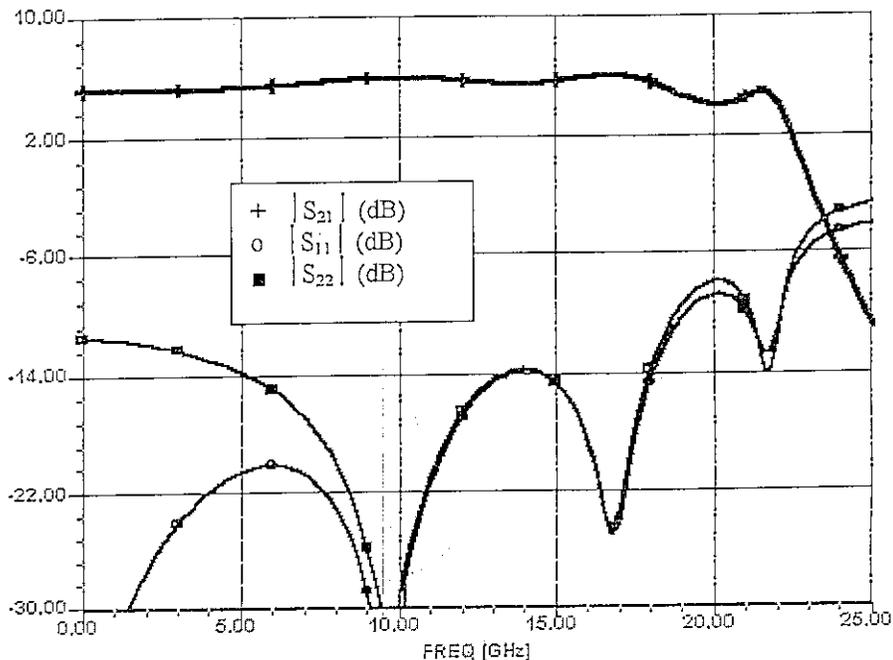


Fig.3.6 Gain et coefficients de réflexion d'entrée et de sortie de l'ADC

La figure 3.6 montre que le gain n'est pas tout à fait plat dans la bande passante. Ceci est dû au fait que les cellules K-constant, constituant les lignes grille et drain, sont d'impédances caractéristiques non constantes et différentes des impédances de terminaison.

L'alignement du gain peut être amélioré en insérant des circuits d'adaptation m-dérivés (figure 3.7) [45] aux 4 accès de l'ADC. Ce que confirme la figure 3.8.

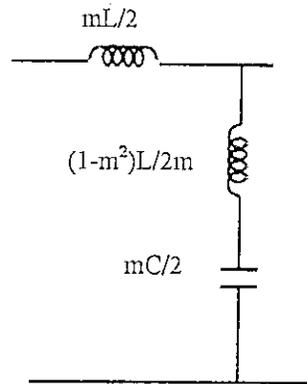


Fig.3.7 Circuit m-dérivée ($0 < m < 1$). $m = 0.6$ en général.

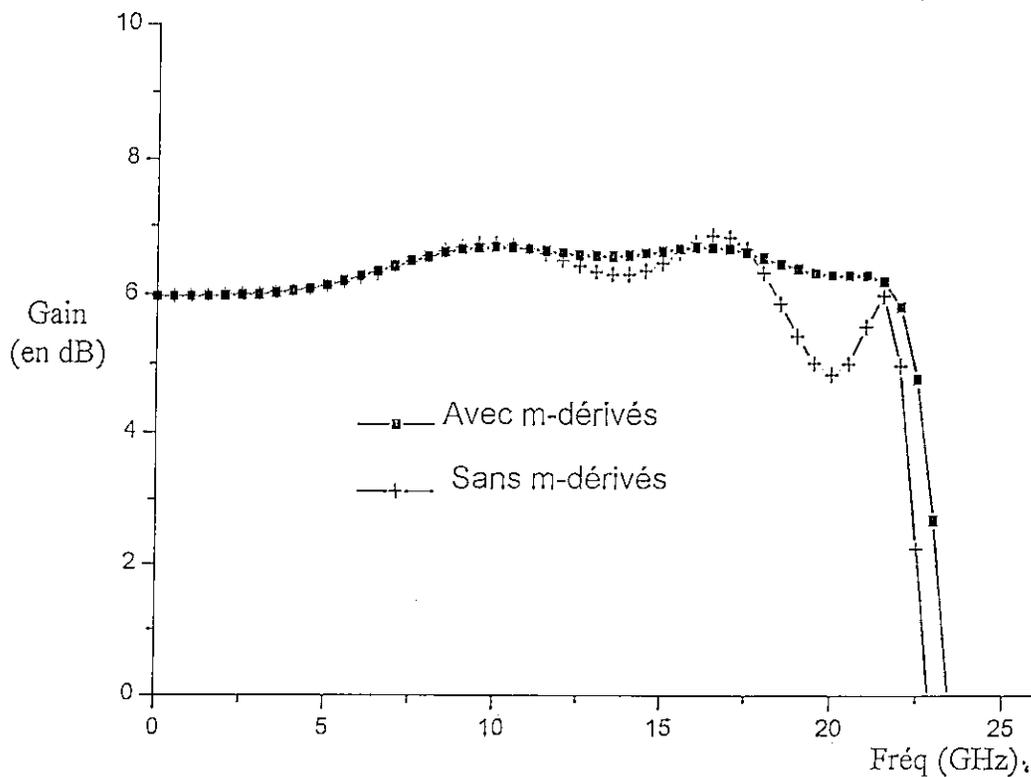


Fig.3.8 Gains de l'ADC avec et sans m-dérivés

3.4 Amplificateur distribué passe-bande

A partir du concept de l'ADC, on a pu aussi concevoir un amplificateur opérant dans une bande limitée par deux fréquences de coupures [46-48]. Ce dernier est appelé amplificateur distribué passe-bande (ADPB) et présenté par la figure 3.9. Il comprend dans ses lignes de grille et de drain des circuits résonants et anti-résonants (figure 3.10).

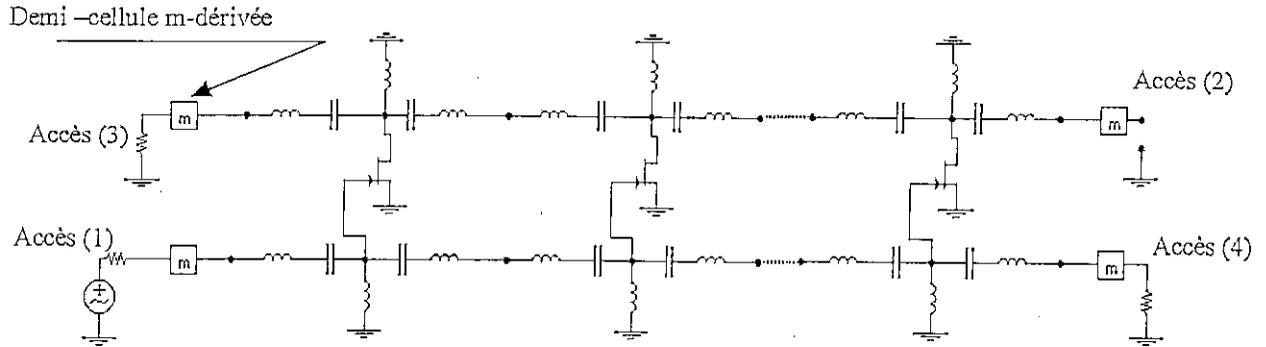


Fig. 3.9 Schéma d'un ADPB

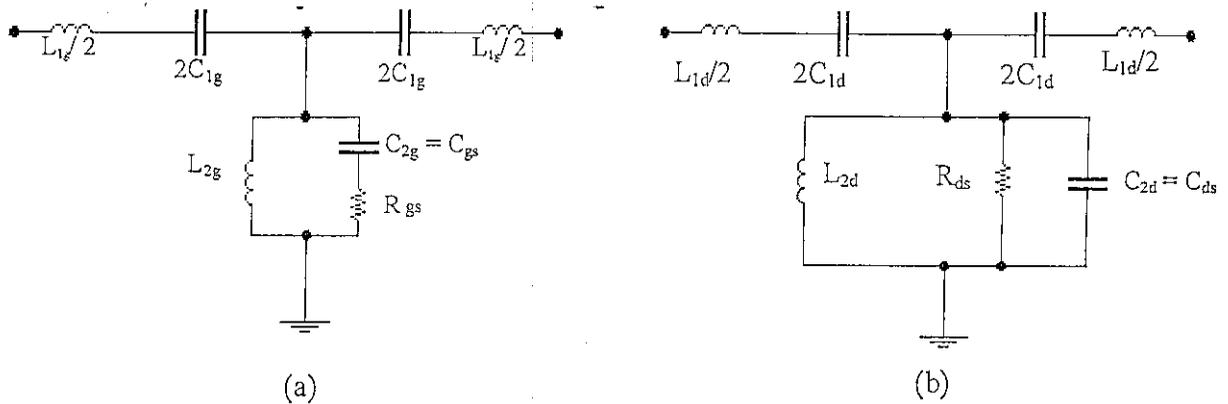


Fig.3.10 a) cellule de la ligne grille passe bande
b) cellule de la ligne drain passe bande

Pour améliorer l'adaptation, des circuits m-dérivées (figure 3.11) sont insérées aux quatre terminaisons. Les paramètres de ces dernières sont donnés par les expressions suivantes [49]:

$$L_1 = \frac{m}{2} L_{1k} ; \quad C_1 = \frac{2}{m} C_{1k} ; \quad L_2 = \frac{2}{m} L_{2k} ; \quad C_2 = \frac{m}{2} C_{2k} ;$$

$$L'_2 = \frac{1-m^2}{2m} L_{1k} ; \quad C'_2 = \frac{2m}{1-m^2} C_{1k} . \quad k = g, d. \quad 0 < m < 1 \quad (m = 0.6 \text{ recommandé}).$$

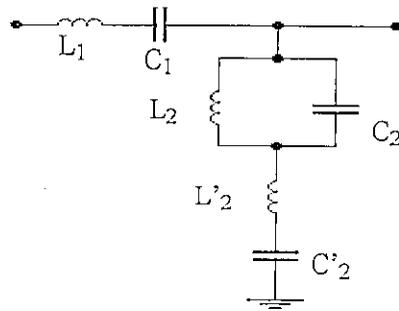


Fig.3.11 demi-cellule m-dérivée passe bande

L'étude de cet amplificateur est similaire à celle de l'ADC. L'expression du gain en tension est donnée par l'équation suivante [48]:

$$A \cong \frac{g_m \sqrt{R_{01} R_{02}} \sinh \left[\frac{N}{2} (A_s - A_d) \right] e^{\frac{-N}{2} (A_s + A_d)}}{2 \sqrt{1 + \left(\frac{X_k}{X_s} \right)^2} \sqrt{1 - \frac{(1 - X_k^2)^2}{X_k^2 \delta^2}} \sinh \left[\frac{1}{2} (A_s - A_d) \right]} \quad (3.16)$$

où :

N est le nombre d'étages ;

R_{01} et R_{02} sont respectivement les impédances images des lignes de grille et de drain à la fréquence centrale (ω_0) de la bande passante ;

$X_k = \omega/\omega_0$ est la pulsation normalisée ;

$\delta = (\omega_2 - \omega_1) / \omega_0$ est la bande passante relative ;

ω_1 et ω_2 sont respectivement les pulsations de coupure basse et haute ;

A_g et A_d sont respectivement les atténuations par section des lignes grille et drain .

Ces atténuations sont données par :

$$A_g = \frac{X_k^2 / X'_s \delta}{\sqrt{1 - (1 - X_k^2)^2 / X_k^2 \delta^2}} \quad (3.17)$$

$$A_d = \frac{X'_d / \delta}{\sqrt{1 - (1 - X_k^2)^2 / X_k^2 \delta^2}} \quad (3.18)$$

$$\text{où : } X'_g = \frac{\omega_g}{\omega_0} ; \quad X'_d = \frac{\omega_d}{\omega_0} .$$

Comme dans le cas de l'ADC, il existe un nombre optimal de FET à utiliser. Celui-ci est donné par :

$$N_{opt} = \frac{\delta X'_g}{1 - X'_g X'_d} \operatorname{Ln} \left(\frac{1}{X'_g X'_d} \right) \quad (3.19)$$

L'expression du gain en tension normalisé par rapport au gain à la fréquence centrale A_0 est donné par [48] :

$$A_N = \frac{A}{A_0} = \frac{\sinh \left[\frac{(a-b)}{N} \right] \sinh(P_1 - P_2) e^{-(P_1 + P_2)}}{\sinh(a-b) f(X_k, \delta) \sinh \left[\left(\frac{P_1}{N} \right) - \left(\frac{P_2}{N} \right) \right]} \quad (3.20)$$

où

$$P_1 = \frac{a X_k^2}{f(X_k, \delta)} , \quad P_2 = \frac{b}{f(X_k, \delta)} , \quad f(X_k, \delta) = \left[1 - \frac{(1 - X_k^2)^2}{X_k^2 \delta^2} \right] ,$$

$$a = \frac{N}{2 X'_g \delta} \quad \text{et} \quad b = \frac{N X'_d}{2 \delta} .$$

La relation (3.20) montre que le gain normalisé est une fonction de a , b , N , δ et X_k .

Les expressions précédentes indiquent que les paramètres a et b sont reliés respectivement aux atténuations des lignes grille et drain.

Dans le but de développer une procédure de conception graphique, on introduit le produit ab et le rapport a/b donnés par les équations suivantes :

$$ab = \frac{\left(\frac{N}{\delta} \right)^2 X'_d}{4 X'_g} = \left(\frac{N}{\delta} \right)^2 \frac{\omega_d}{4 \omega_g} \quad (3.21)$$

$$\frac{a}{b} = \frac{1}{X'_g X'_d} = \frac{\omega_0^2}{\omega_d \omega_g} \quad (3.22)$$

Pour des valeurs choisies ou imposées de δ , on peut tracer la courbe du produit ab dans le plan (b, a) en prenant N comme paramètre. Ces courbes sont des hyperboles.

Dans le plan (b, a) , le rapport a/b est une droite qui passe par l'origine. Les points d'intersection des deux courbes donnent les valeurs de a et b pour le nombre N désiré. Ces valeurs avec celle de N permettent de déterminer le gain à la fréquence centrale.

Par exemple, soit à dimensionner un amplificateur distribué passe bande répondant au cahier de charge suivant :

- gain de 10 dB ;
- fréquence centrale $f_0=25$ GHz ;
- bande passante (-3 dB) de 15 GHz.

Le MESFET choisi a les caractéristiques suivantes :

$$C_{gs}=0.275\text{pF}, C_{ds}=0.07\text{ pF}, R_{gs}=5.24\ \Omega, R_{ds}=504.72\ \Omega, g_m=0.068\text{ms}.$$

Considérons que $R_{01}=R_{02}=R_0=50\ \Omega$. Nous devons d'abord calculer la bande passante pour en déduire ensuite la valeur de la bande passante relative δ . Le calcul de cette bande passante s'effectue à l'aide de la relation suivante [48] :

$$f_2 - f_1 = \frac{1}{\pi R_0 C_{gs}} \quad (3.23)$$

On obtient : $f_2-f_1=23.16\text{GHz}$, donc $\delta=0.97$.

L'étape suivante consiste à évaluer les pulsations $\omega_g (= 1/R_{gs}C_{gs})$ et $\omega_d (= 1/R_{ds}C_{ds})$ à partir des caractéristiques du transistor choisi. En utilisant les équations (3.21) et (3.22), on obtient : $ab=(0.003)N^2$ et $a/b=4.93$.

A partir de ces résultats, on trace les courbes du produit ab et du rapport a/b dans le plan (b, a) (Fig.3.12). L'intersection de la droite avec une hyperbole correspondant au N choisi nous donne les valeurs de a et b .

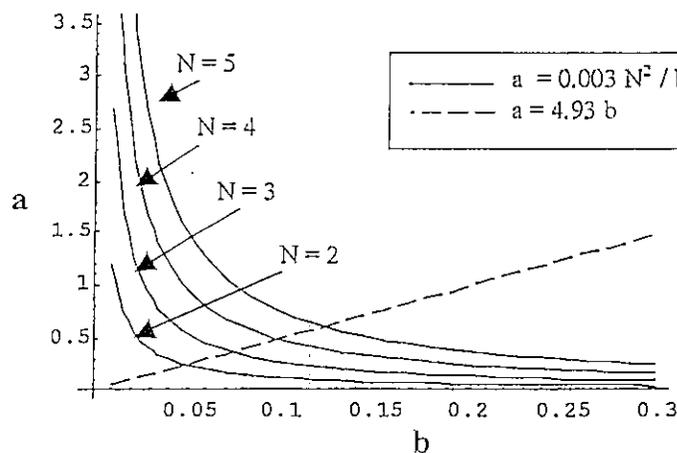


Fig. 3.12 courbes des produits ab pour différents N et du rapport a/b

Les valeurs du couple (a,b) et celle de N correspondantes doivent être de sorte que la valeur du gain A_0 soit proche de celle du cahier de charge, qui est de 10 dB dans notre cas. Les valeurs qui vérifient le cahier de charge sont :

$$N = 4, \quad a = 0.480 \text{ et } b = 0.097.$$

Les valeurs des éléments des circuits raisonnants et anti-raisonnants constituant les lignes sont données par[49] :

$$L_{1g}(\text{ou } L_{1d}) = \frac{R_0}{\pi(f_2 - f_1)} \quad C_{1g}(\text{ou } C_{1d}) = \frac{f_2 - f_1}{4\pi R_0 f_1 f_2}$$

$$L_{2g}(\text{ou } L_{2d}) = \frac{R_0(f_2 - f_1)}{4\pi f_2 f_1} \quad C_{2g}(\text{ou } C_{2d}) = \frac{1}{\pi R_0(f_2 - f_1)}$$

Le calcul donne :

$$L_{1g} = 0.68nH, \quad C_{1g} = 0.152pF, \quad L_{2g} = 0.187nH, \quad C_{2g} = 0.274pF.$$

La figure 3.13 présente la courbe du gain pour ledit exemple. Dans cette figure, nous remarquons qu'il y a une chute du gain. Ceci est dû principalement aux pertes occasionnées par les résistances internes des transistors.

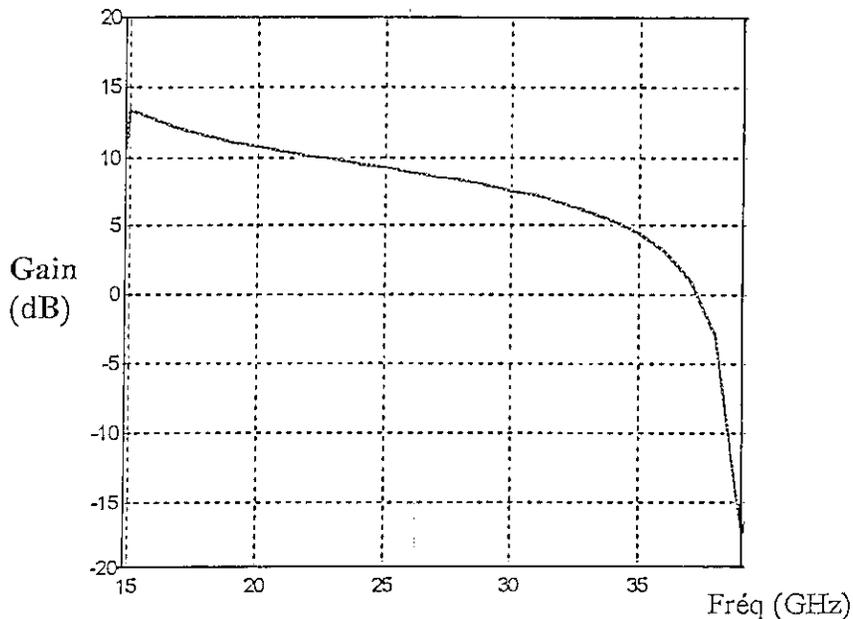


Fig. 3.13 Gain de l'ADPB

Chapitre 4

Configurations à base d'amplificateurs distribués

4.1 Introduction

Nous avons vu dans le chapitre précédant que le produit gain-bande passante dans l'ADC est limité à presque $0.8 f_{\max}$ (f_{\max} est la fréquence maximale du transistor). En effet, celui-ci dépend du gain, du nombre de transistors, des atténuations, des impédances caractéristiques, et des fréquences de coupures des cellules constituant les lignes grille et drain. Nous présentons dans ce chapitre certaines configurations qui permettent de franchir cette limitation.

4.2 Amplificateur distribué effilé (Tapered distributed amplifier)

4.2.1 Introduction

Dans un ADC, chaque élément actif présente un générateur commandé. Ce dernier génère deux ondes qui se dirigent dans deux directions opposées, l'une vers la charge et l'autre vers la terminaison intermédiaire de la ligne de drain. L'onde qui se propage vers la charge peut être considérée comme une onde incidente, et l'autre comme une onde réfléchie malgré qu'elle ne soit pas créée par une désadaptation. Une moitié de la puissance est ainsi perdue, ce qui constitue par conséquent un inconvénient. La configuration suivante, appelée amplificateur distribué effilé (ADE) [50], apporte une solution à ce problème en rendant inopérant l'onde allant vers la terminaison intermédiaire de la ligne de drain. Pour que les ondes se dirigent seulement vers la charge, la ligne de drain doit être composée de cellules d'impédances caractéristiques différentes et vérifiant une certaine loi. Pour certains transistors, cette loi ne peut pas être appliquée, ce qui nous a conduit à apporter une solution à ce problème.

4.2.2 Analyse de la structure

La configuration de l'ADE est présentée en figure 4.1. La $k^{\text{ème}}$ cellule de la ligne de drain (figure 4.2) est traversée par les ondes de tension $U_k(x)$ et de courant $I_k(x)$ qui sont régies par les équations de propagation suivantes

$$U_k(x) = A_k e^{\gamma x} + B_k e^{-\gamma x} \quad (4.1a)$$

$$I_k(x) = -\frac{1}{Z_k} A_k e^{\gamma x} + \frac{1}{Z_k} B_k e^{-\gamma x} \quad (4.1b)$$

où :

- γ est la constante de propagation.

- Z_k ($k = 1, 2, \dots, N$) est l'impédance caractéristique de la $k^{\text{ème}}$ cellule dans la ligne du drain.

Z_N doit être égale à l'impédance de charge Z_L .

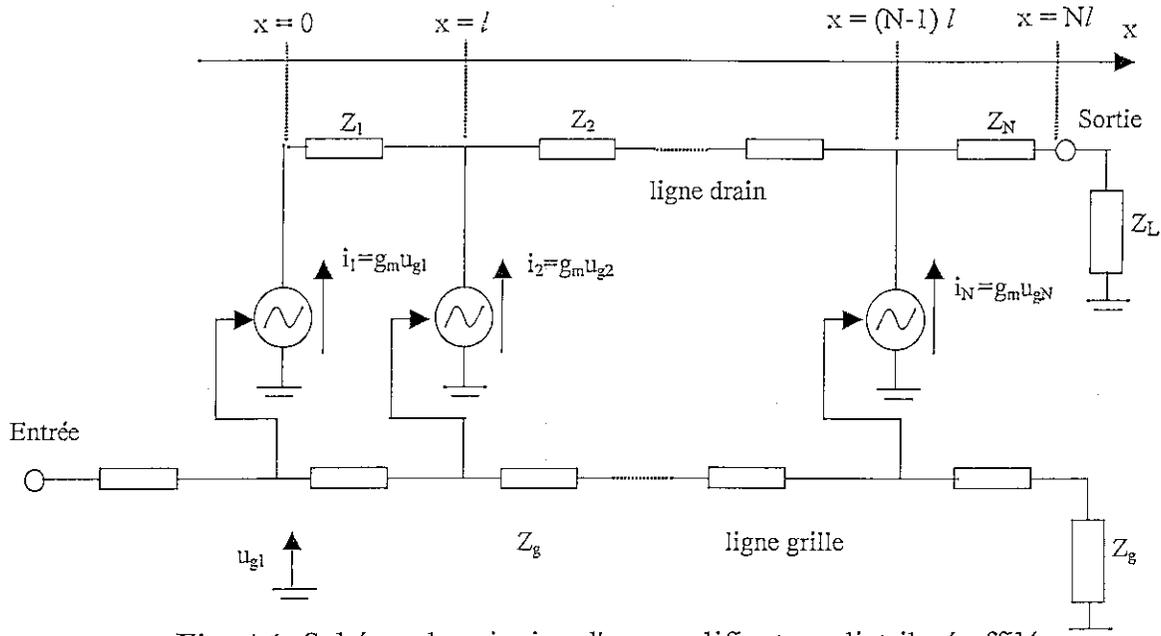


Fig. 4.1 Schéma de principe d'un amplificateur distribué effilé

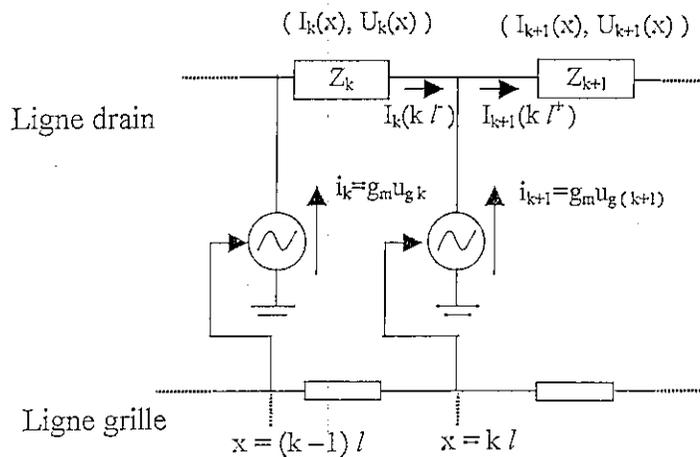


Fig. 4.2 Tensions et courants dans l'ADE

La constante de propagation γ est la même pour toutes les cellules. Pour que les courants se dirigent seulement vers la charge, on impose $A_k = 0$.

Les équations de courant et de tension au voisinage du nœud $k+1$ (figure 4.2) sont données par:

$$U_{k+1}(kl^+) = I_{k+1}(kl^+)Z_{k+1} \quad (4.2a)$$

$$I_{k+1}(kl^+) = I_k(kl^-) + i_{k+1} \quad (4.2b)$$

$$i_{k+1} = i_1 e^{-\gamma kl}, \quad k = 1, 2, \dots, N. \quad (4.2c)$$

En partant des équations (4.2), nous arrivons aux équations de tension et de courant, au niveau de chaque cellule, suivantes:

$$U_k(x) = ki_1 Z_k e^{-\gamma x} \quad (4.3a)$$

$$I_k(x) = ki_1 e^{-\gamma x}, \quad x \in [(k-1)l^+, kl^-] \quad (4.3b)$$

Ainsi, dans un ADE avec des lignes sans pertes, le module de la tension reste constant si l'impédance caractéristique de chaque cellule satisfait :

$$Z_k = \frac{Z_1}{k}, \quad k = 1, 2, \dots, N. \quad (4.4)$$

Les tensions et les courants à la sortie sont donnés par :

$$u_L = N Z_L g_m u_{g1} e^{-\gamma l} \quad (4.5a)$$

$$i_L = N g_m u_{g1} e^{-\gamma l} \quad (4.5b)$$

Ainsi, le gain de l'ADE, chargé par $Z_L = Z_0$, est donné par :

$$G_{ADE} = \frac{1}{2} (N Z_0 g_m)^2 \quad (4.6)$$

Pour la comparaison, le gain de l'ADC (G_{ADC}), en basse fréquence, est donné par [51] :

$$G_{ADC} = \frac{1}{4} N^2 Z_{0g} Z_{0d} g_m^2 \quad (4.7)$$

Pour $Z_{0g} = Z_{0d} = Z_L = Z_0$, nous constatons que le gain de l'ADE est le double de celui de l'ADC.

4.2.3 Exemple de conception d'ADE

Reprenons l'exemple du transistor, utilisé dans l'ADC du chapitre 3, dont les paramètres sont donnés en tableau 3.1. Avec celui-ci, nous nous proposons de dimensionner un ADE à 3 transistors. Les cellules K-constant, constituant la ligne drain, doivent avoir des impédances caractéristiques, conformément à l'équation (4.4), telles que : $Z_1 = 150 \text{ Ohm}$, $Z_2 = 75 \text{ Ohm}$ et $Z_3 = Z_L = 50 \text{ Ohm}$.

Ces circuits K-constant, en forme de Π (figure 4.3), doivent aussi avoir la même fréquence de coupure que celle de la ligne grille, soit $f_c = \frac{1}{\pi \sqrt{L_g C_{gs}}} \approx 25.46 \text{ GHz}$.

Ainsi, pour construire la ligne de drain, chaque cellule doit vérifier le système d'équation suivant

$$\begin{cases} Z_c = \sqrt{\frac{L_k}{C_k}} = \frac{Z_1}{k} \\ f_{ck} = \frac{1}{\pi \sqrt{L_k C_k}} = f_c, \quad k=1,2,3. \end{cases} \quad (4.8)$$

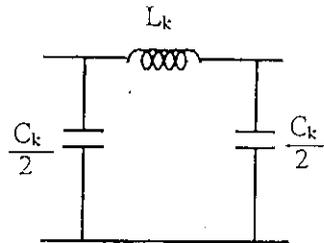


Fig.4.3 Cellule K-constant

Supposons en premier lieu que $C_{ds} = 0$. Dans ce cas, nous obtenons :

$C_1 = 0.082 \text{ pF}$, $C_2 = 0.164 \text{ pF}$, $C_3 = 0.25 \text{ pF}$, $L_1 = 1.875 \text{ nH}$, $L_2 = 0.937 \text{ nH}$, $L_3 = 0.625 \text{ nH}$.

La figure 4.4 montre le gain ($|S_{21}|^2$) et les coefficients de réflexion d'entrée ($|S_{11}|^2$) et de sortie ($|S_{22}|^2$) de l'amplificateur, implémenté sous Serenade[®], avec C_{ds} nulle. Malgré que le transistor possède des pertes, le gain obtenu est pratiquement plat. Nous constatons que $|S_{11}|$ est meilleur que $|S_{22}|$, ceci s'explique par le fait que la désadaptation dans la ligne de grille est moins importante que celle dans la ligne de drain.

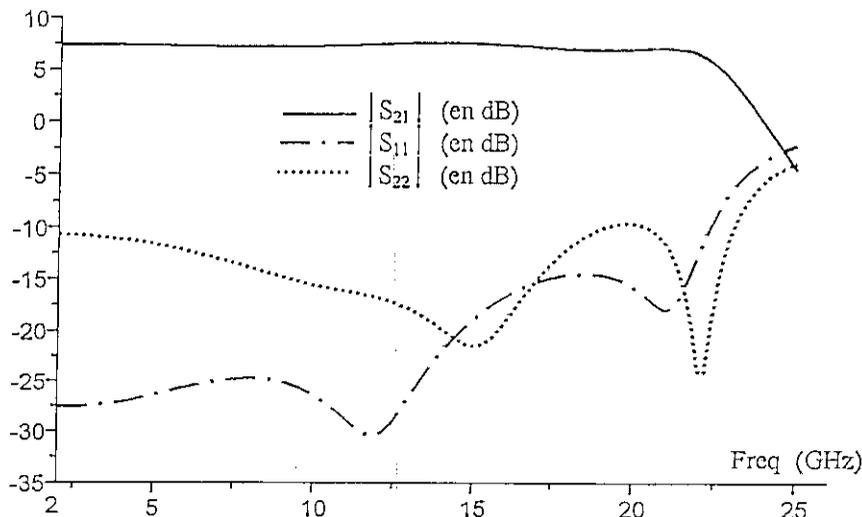


Fig.4.4 Gain et coefficients de réflexion d'entrée et de sortie de l'ADE avec 3 transistors et $C_{ds} = 0$.

Soit maintenant le cas réel où $C_{ds} = 0.066$ pF. Nous remarquons que cette capacité ne peut pas être absorbée dans la première cellule de la ligne du drain, car sa valeur est plus grande que celle qu'on devrait avoir ($C_1/2 = 0.041$ pF). Ce qui ne laisse dire qu'il existe des transistors incompatibles avec cette configuration d'ADE. Nous sommes donc amenés à chercher des conditions, si elles existent, sur le choix du transistor à utiliser dans un tel montage. Pour cela, nous avons adopté la démarche suivante :

L'égalité des fréquences de coupure dans chaque cellule des lignes de grille et de drain impose les équations suivantes :

$$f_c = f_{cg} = f_{cd} \quad (4.9)$$

où f_{cg} et f_{cd} sont respectivement les fréquences de coupure des lignes de grille et de drain.

En tenant compte du fait que $Z_N = Z_L = Z_{0g} = Z_0$ et de l'équation (4.4), la relation (4.9) implique :

$$f_c = \frac{1}{\pi Z_0 C_{gs}} = \frac{1}{\pi N Z_0 C_1} \quad (4.10)$$

Ainsi, C_1 est donnée par :

$$C_1 = \frac{C_{gs}}{N} \quad (4.11)$$

Par ailleurs, C_1 doit satisfaire (voir le montage du K-constant précédant) :

$$\frac{C_1}{2} \geq C_{ds} \quad (4.12)$$

En combinant (4.11) et (4.12), nous obtenons la condition sur le choix du transistor pour réaliser un ADE à N sections, donnée par:

$$C_{gs} \geq 2NC_{ds} \quad (4.13)$$

Dans notre exemple, le transistor que nous disposons, pour implémenter un ADE à 3 étages, ne satisfait pas la condition (4.13) et pose un problème au niveau de la première section. Pour y remédier, nous proposons d'insérer une capacité série C_s sur le drain du transistor du premier étage (figure 4.5).

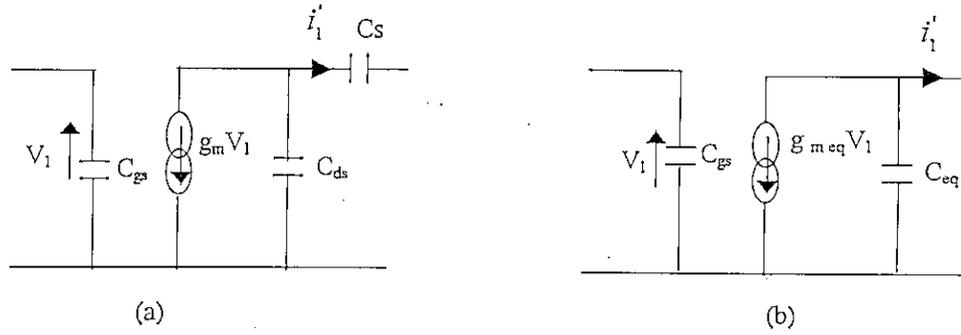


Fig. 4.5 (a) le transistor avec une capacité série C_s sur le drain.
 (b) montage équivalent.

D'après la figure (4.5), nous obtenons :

$$g_{m\text{eq}} = A g_m \quad (4.14)$$

$$C_{\text{eq}} = A C_{ds} \quad (4.15)$$

$$i_1' = A i_1 \quad (4.16)$$

où

$$A = \frac{1}{1 + \left(\frac{C_{ds}}{C_s} \right)} \quad (\text{ nous appelons } A \text{ coefficient de réduction}) \quad (4.17)$$

où i_1 est le courant qu'aurait généré le transistor sans l'insertion de la capacité C_s .

Dans les équations (4.14) à (4.17), nous remarquons qu'effectivement la capacité C_{eq} peut être réduite par l'introduction de la capacité C_s , mais au détriment de la transconductance du transistor.

Avec cette modification sur la première section, en se basant sur les équations (4.2) et sur le fait que $I_1(x) = i_1' e^{-\gamma x} = A i_1 e^{-\gamma x}$, nous obtenons la tension, sur la $k^{\text{ème}}$ cellule, suivante :

$$U_k(x) = Z_k ((k-1) + A) i_1 e^{-\gamma x}, \quad x \in [(k-1)l^+, kl^-] \quad (4.18)$$

Pour maintenir le module de la tension constant, dans chaque cellule, l'impédance caractéristique doit satisfaire :

$$Z_k = \frac{A Z_1}{(k-1) + A} \quad (4.19)$$

Les équations (4.18) et (4.19) peuvent être généralisées au cas où il se trouve M premières sections avec des capacités séries insérées C_{s_m} (où $m = 1, 2, \dots, M$). Nous avons alors :

$$U_k(x) = Z_k \left((k - M) + \sum_m^M A_m \right) i_1 e^{-\gamma x} \quad \text{si} \quad k \geq M \quad (4.20a)$$

et

$$U_k(x) = Z_k \left(\sum_m^k A_m \right) i_1 e^{-\gamma x} \quad \text{si} \quad k < M \quad (4.20b)$$

où

$$x \in [(k-1)l^+, kl^-]$$

et

A_m sont les coefficients de réduction correspondant aux sections modifiées.

L'impédance caractéristique dans chaque cellule doit être :

$$Z_k = \frac{A_1 Z_1}{(k - M) + \sum_n^M A_n} \quad \text{si} \quad M \leq k \quad (4.21a)$$

et

$$Z_k = \frac{A_1 Z_1}{\sum_m^k A_m} \quad \text{si} \quad k < M \quad (4.21b)$$

Dans notre exemple, en combinant l'équation (4.19), l'égalité des fréquences de coupure dans chaque cellule de la ligne du drain avec celle de la ligne de grille et $Z_N = Z_L = 50 \text{ Ohm}$, nous obtenons :

$$Z_1 = 135 \text{ Ohm}, Z_2 = 79.4 \text{ Ohm}, Z_3 = 50 \text{ Ohm} \text{ et } C_s = 0.154 \text{ pF}.$$

La figure 4.6 montre le gain obtenu de l'ADE avec une capacité série sur le drain du premier transistor. Elle illustre aussi la supériorité du gain de l'ADE par rapport à celui de l'ADC. L'écart varie approximativement entre 3 et 1.5 dB pour le même nombre de transistors.

Nous remarquons que le gain de l'ADE de la figure 4.6 est inférieur à celui de la figure 4.4 où la valeur de C_{ds} est supposée nulle. Cela est dû à l'insertion de la capacité C_s . En effet, cette dernière réduit la transconductance du premier transistor et, par conséquent, la tension dans la ligne de drain (équation (4.18)).

Nous remarquons aussi que le gain de notre ADE est faible dans les fréquences basses de la bande passante. En effet, à ces fréquences là, le premier transistor est presque déconnecté par la capacité C_s et ne contribue pas, ainsi, au gain.

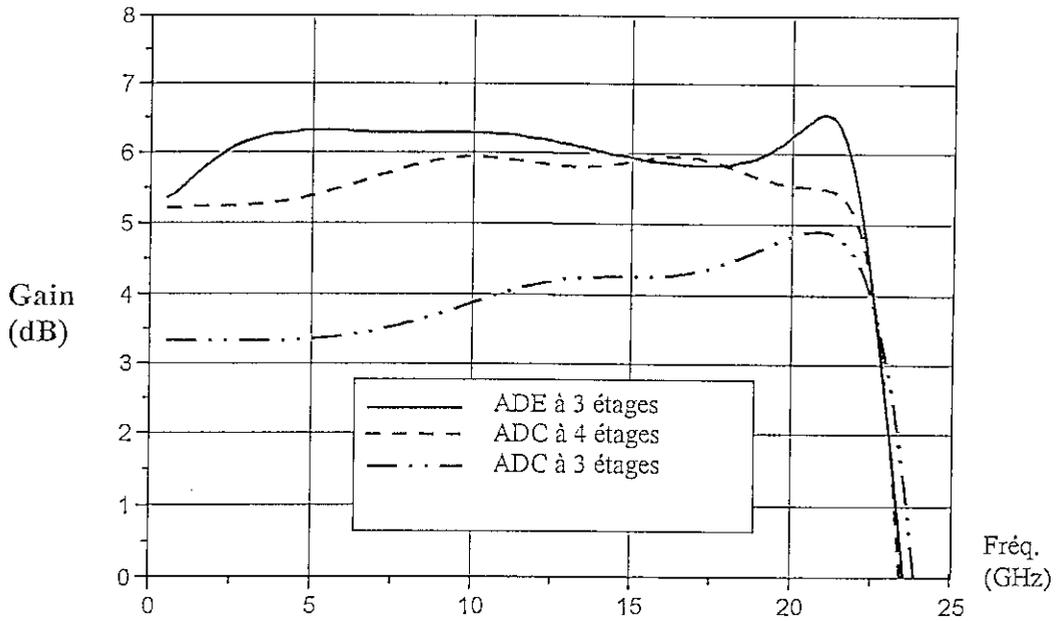


Fig 4.6 Gains de l'ADE et de l'ADC

4.3 Amplificateur distribué avec sections à transistors en cascade

4.3.1 Introduction

Nous savons que le gain de l'ADC est lié directement au gain de chaque section. Ce dernier peut être augmenté sur une très large bande avec la nouvelle configuration d'amplificateur distribué [7] que nous proposons (figure 4.7). Dans celle-ci, le gain par section est augmenté par la connexion en cascade de deux MESFET au moyen d'une ligne de transmission. Cette dernière masque les capacité C_{gs} et C_{ds} au niveau de la connexion, et permet, par conséquent, de travailler sur une large bande qui peut s'étendre du continu à plusieurs GHz avec un gain presque plat.

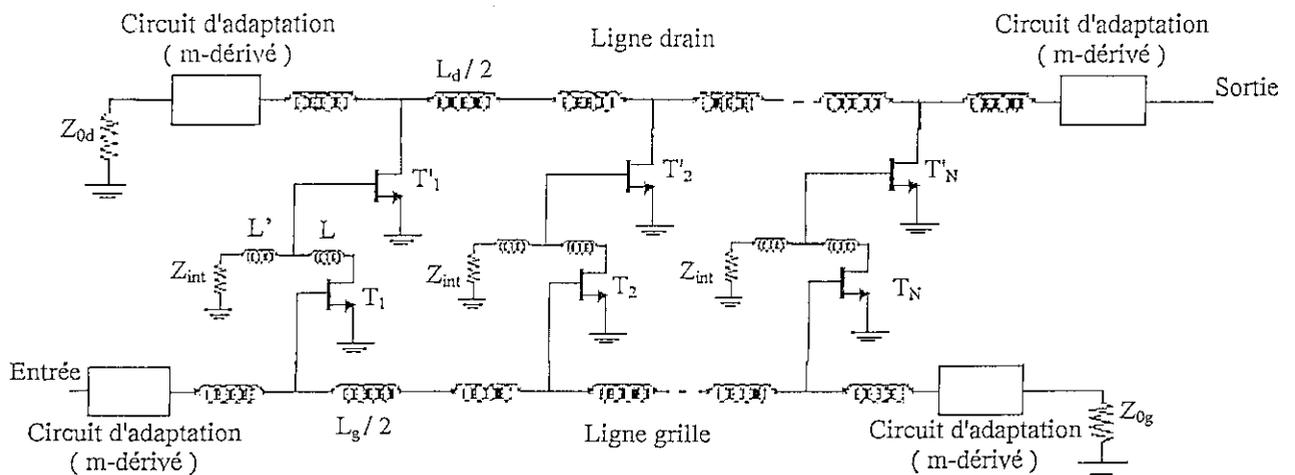


Fig. 4.7 Schéma de l'amplificateur distribué avec sections à transistors en cascade

4.3.2 Analyse de l'amplificateur

La figure 4.8 montre le schéma du bloc FET-interface-FET de l'amplificateur distribué avec des sections à transistors en cascade (ADSTC) illustré par la figure 4.7. Ce schéma est équivalent à celui de la figure 4.9. La transconductance équivalente $g_{m\ eq}$ de chaque section de l'ADSTC, en basses fréquences, est donnée par :

$$g_{m\ eq} = Z_{int} g_m^2 \tag{4.22}$$

où

Z_{int} est l'impédance de terminaison de la ligne de l'interface et g_m la transconductance du MESFET.

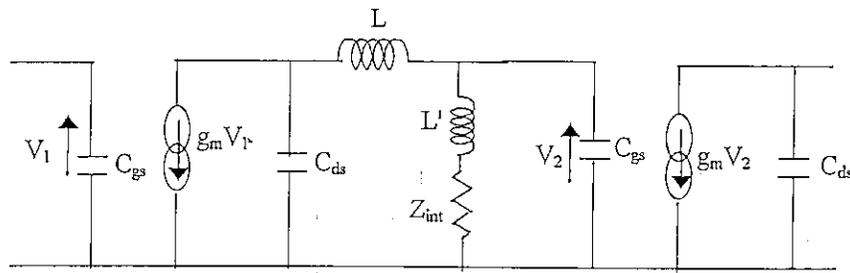


Fig. 4.8 Bloc FET-interface-FET.

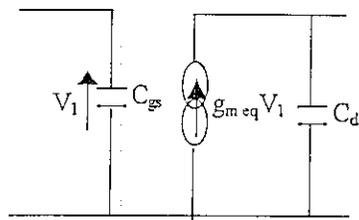


Fig. 4.9 Schéma équivalent du bloc FET-interface-FET.

En remplaçant g_m par $g_{m\ eq}$ dans l'expression du gain, donnée par l'équation (4.8), nous obtenons le gain de l'ADSTC à N sections :

$$G_{ADSTC} = \frac{N^2 g_m^4 Z_{int}^2 Z_{0g} Z_{0d}}{4} \tag{4.23}$$

D'après (4.23), G_{ADSTC} augmente avec Z_{int} .

Pour que ce gain soit supérieur à celui de l'ADC, l'inégalité suivante doit être satisfaite :

$$G_{ADSTC} \geq G_{ADC}$$

En prenant $Z_{0g} = Z_{0d} = Z_0$, pour le même nombre de transistors ($N_{ADC} = 2N_{ADSTC}$) et après simplification, cette inégalité donne

$$Z_{int} g_m \geq 2 \quad (4.24)$$

Si le produit gain-bande passante (GBP) de l'ADC est limité par f_{max} (équation (3.8)), celui de l'ADSTC, quant à lui, sera limité par $f_{max\ eq}$. Cette dernière est obtenue en remplaçant g_m par $g_{m\ eq}$ dans l'expression de f_{max} . Par conséquent, la limite du GBP de l'ADSTC peut être meilleure que celle de l'ADC si l'inégalité suivante est satisfaite :

$$g_{m\ eq} \geq g_m$$

qui implique

$$Z_{int} g_m \geq 1 \quad (4.25)$$

4.3.3 Exemple de conception d'un ADSTC

Pour couvrir la bande passante qu'aurait un ADC, la fréquence de coupure de la ligne interface, $f_{c\ int}$, doit être supérieure à celles des lignes de grille et de drain (f_c). En ayant les valeurs de C_{gs} et C_{ds} comme données, les inductances L et L' (figure 4.8) sont calculées de sorte à avoir la valeur de Z_{int} désirée.

L'ADC et la nouvelle configuration l'ADSTC sont simulés en utilisant le logiciel d'aide à la conception Serenade[®]. Le transistor utilisé est le WJ-f 810 dont les paramètres sont donnés en tableau 4.1.

$g_m = 0.057\text{ mS}$	$R_{ds} = 257\Omega$
$C_{gs} = 0.508\text{ pF}$	$C_{ds} = 0.136\text{ pF}$
$R_{gs} = 7.6\Omega$	$C_{gd} = 0.041\text{ pF}$

Tableau 4.1 Paramètres du MESFET

En prenant $Z_{0g} = Z_{0d} = 50\text{ Ohm}$ et compte tenu de la valeur de C_{gs} , nous obtenons, avec l'équation (3.2a), $L_g = L_d = 1.27\text{ nH}$, et $f_c = \frac{1}{\pi\sqrt{L_g C_{gs}}} = 12.53\text{ GHz}$. La capacité shunt à ajouter dans chaque cellule de la ligne drain, pour l'égalisation des fréquences de coupure, est $C_a = C_{gs} - C_{ds} = 0.372\text{ pF}$.

La ligne interface, illustrée par la figure 4.10, est considérée comme une succession d'une cellule en Π et une demi-cellule en Π (cellule en forme de L, vue par Z_{int}). Pour Z_{int} donnée, les valeurs des inductances L et L' sont calculées pour avoir la même impédance caractéristique dans les deux cellules.

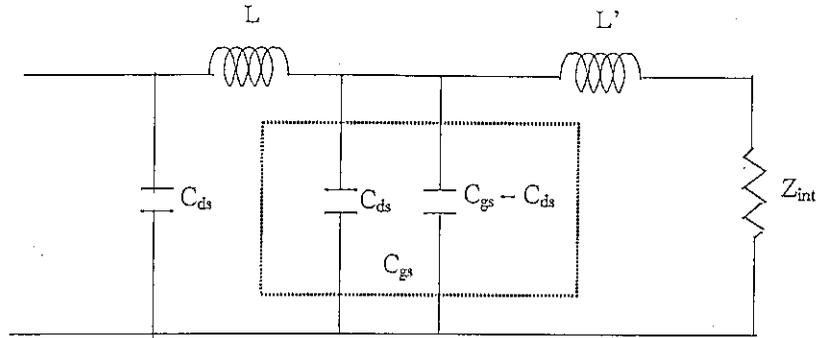


Fig. 4.10 Ligne interface.

Le tableau 4.2 donne les valeurs de L , L' , les fréquences de coupure des cellules ($f_{c\Pi}$ et f_{cL}) et le produit $g_m Z_{int}$, correspondant à différentes valeurs de Z_{int} .

Z_{int} (Ohm)	$g_m Z_{int}$	$f_{c\Pi}$ (GHz)	f_{cL} (GHz)	L (nH)	L' (nH)
25	1.42	46.81	43.22	0.17	0.23
40	2.28	29.22	21.39	0.43	0.59
50	2.85	23.40	17.11	0.68	0.93
70	3.99	16.71	12.22	1.33	1.82

Tableau 4.2 Les inductances et les fréquences de coupure des cellules de la ligne interface pour différentes valeurs de Z_{int} .

Le tableau 4.2 montre que pour $Z_{int} = 25$ Ohm la condition (4.24) n'est pas vérifiée et pour $Z_{int} = 70$ Ohm la fréquence de coupure de la cellule en L est inférieure à celle de l'ADC ($f_c = 12.53$ GHz).

La figure 4.11 montre le gain de l'ADSTC pour les différentes valeurs de Z_{int} ainsi que le gain de l'ADC, pour le même nombre de transistors ($N = 4$).

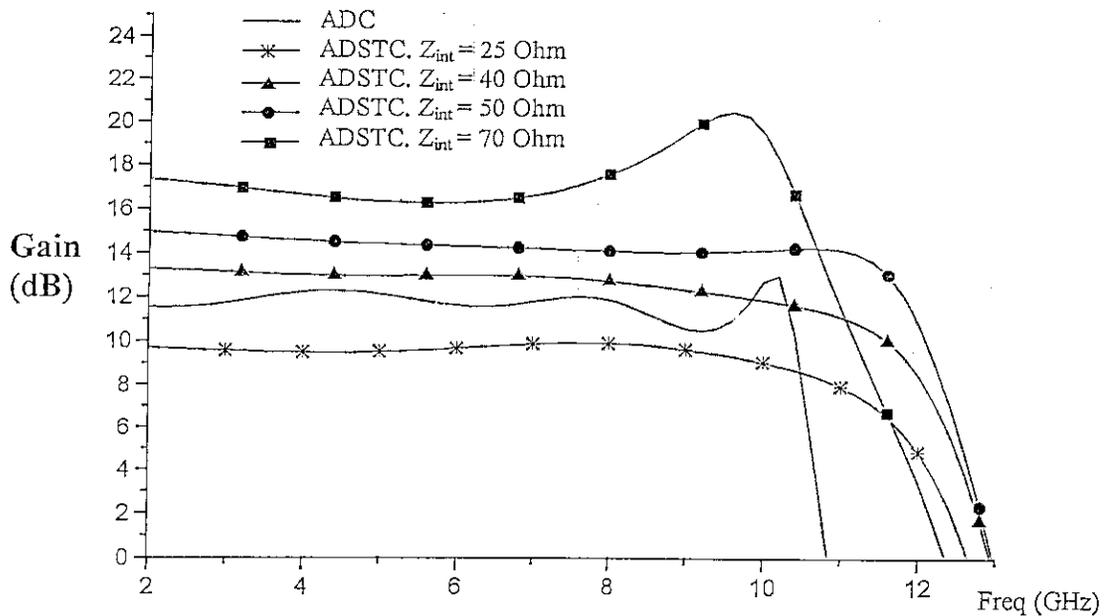


Fig. 4.11 Gains (en dB) de l'ADSTC pour différentes valeurs de Z_{int} et de l'ADC.

La figure 4.11 confirme le fait que le gain de l'ADSTC augmente avec Z_{int} . Celui-ci est toujours supérieur à celui de l'ADC, pour le même nombre de transistors, si la condition (4.12) est vérifiée.

Pour $Z_{int} = 70$ Ohm, bien que le gain soit élevé, la bande passante devient sévèrement compromise par la fréquence de coupure de la ligne interface qui est dans ce cas inférieure à f_c .

Nous remarquons également que les courbes correspondant à $Z_{int} = 40$ Ohm et $Z_{int} = 50$ Ohm vont au delà de f_c . Ceci s'explique par le fait que la théorie de l'amplification distribuée repose sur l'hypothèse simplificatrice où les éléments des lignes grille et drain sont de véritables lignes de transmission, donc le signal ne se propage pas à des fréquences supérieures à f_c . Alors que notre simulation avec Serenade[®] tient compte de la composition réelle du dispositif dans lequel les lignes grille et drain sont des circuits k-constants associés aux résistances R_{gs} et R_{ds} . Ceci leur confère donc un comportement fréquentiel différent. Concernant le gain de l'ADC, celui-ci chute à 0 dB à une fréquence de 10,8 GHz environ. Le nombre élevée (4) de transistors (sections) ainsi que leurs pertes en sont responsables.

Les figures 4.12 et 4.13 présentent les paramètres de répartitions S de l'ADC et de l'ADSTC pour $Z_{int} = 50$ Ohm, avec le même nombre de transistors (4 MESFET).

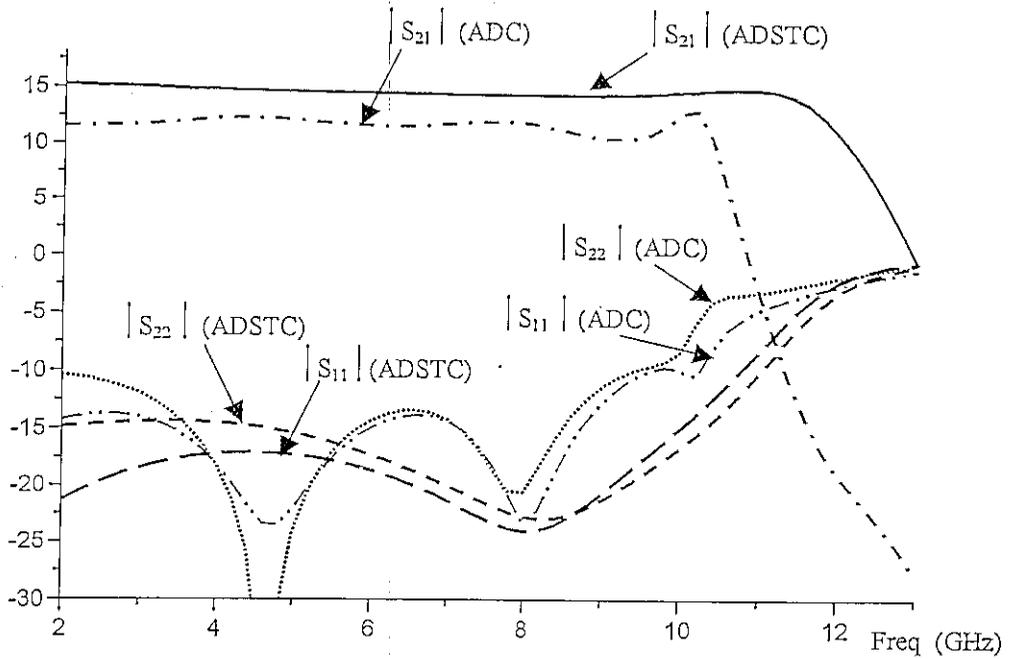


Fig.4.12 Les modules de S_{21} , S_{11} , S_{22} (en dB) de l'ADC et l'ADSTC (4 transistors)

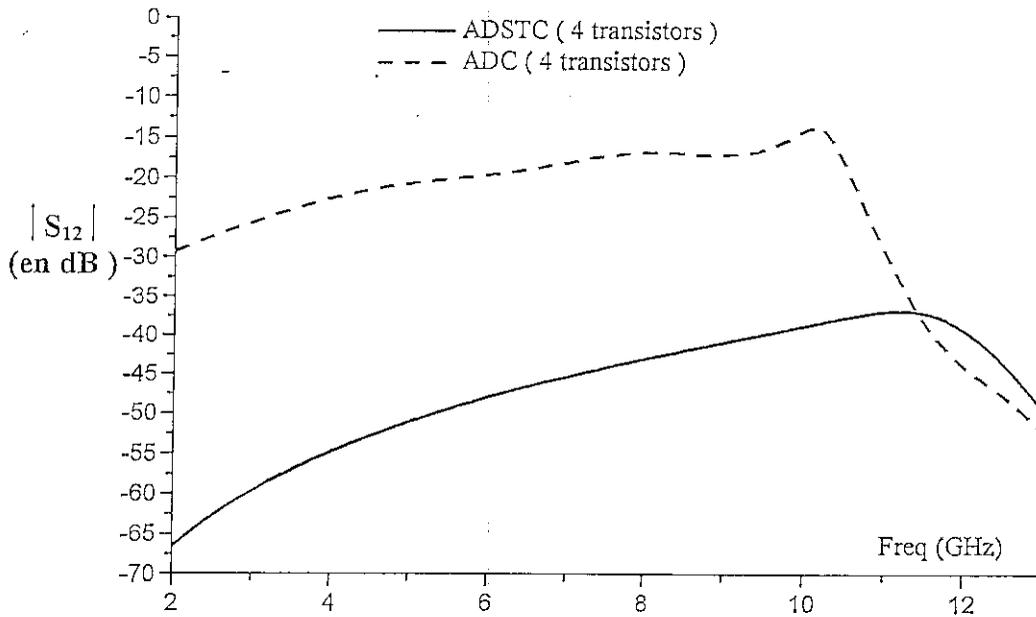


Fig.4.13 Isolation de l'ADSTC et de l'ADC.

Les ondulations des courbes de $|S_{11}|$ et $|S_{22}|$ sont dues principalement à la non unilatéralité des transistors. Il est donc normal que leurs valeurs augmentent avec la fréquence car la désadaptation est plus importante en hautes fréquences.

A ces fréquences, ceci s'explique par :

- l'adaptation par les m-dérivés se dégrade.

- les lignes grille et drain sont fortement chargées par les impédances d'entrée et de sortie car les effets de C_{gd} sont plus importants.

L'isolation de l'ADSTC est meilleure que celle de l'ADC. Ceci est dû à la faiblesse du coefficient de transmission de l'accès de sortie vers l'accès d'entrée, d'une part, et par la mise en cascade de transistors, d'autre part.

La figure 4.14 montre le schéma de l'ADSTC sous Serenade[®].

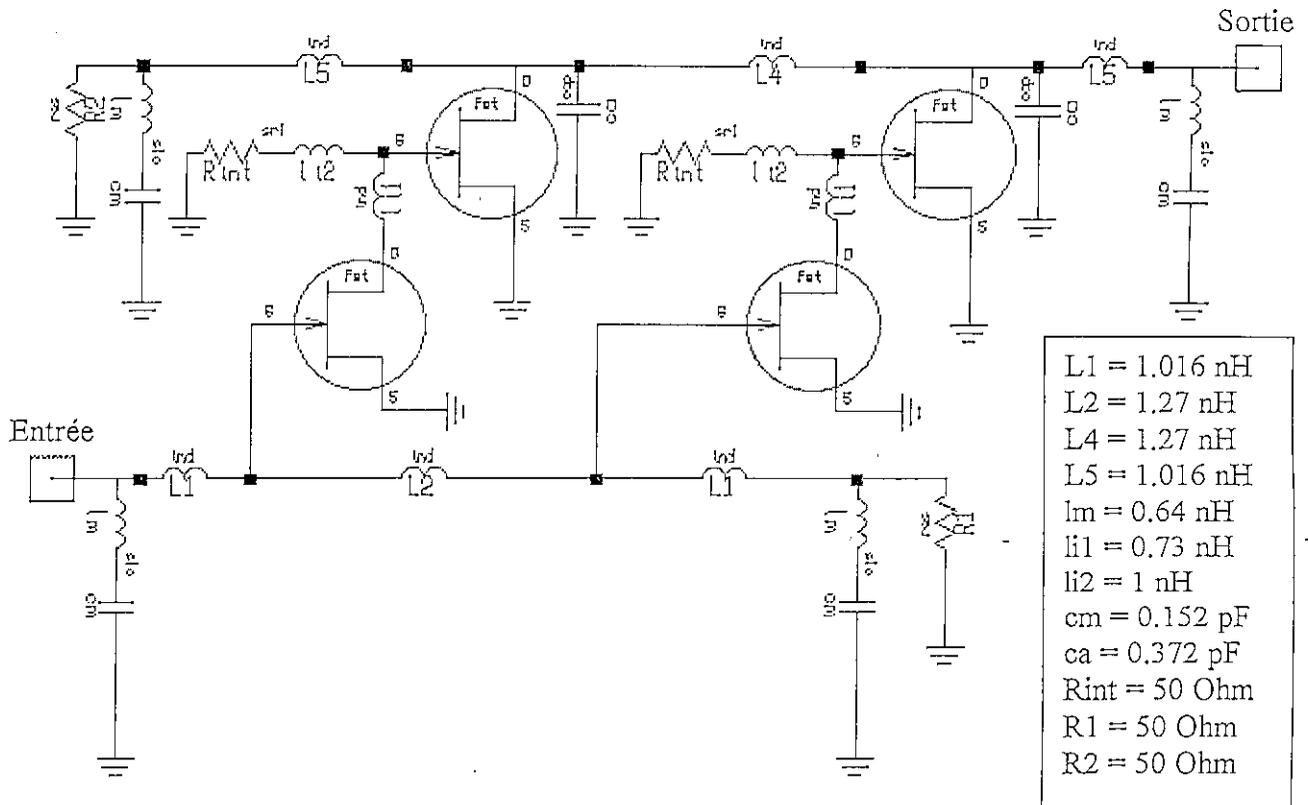


Fig.4.14 Schéma de l'ADSTC sous Serenade[®]

4.4 Cascade d'amplificateurs distribués à une seule section

4.4.1 Introduction

L'amplificateur distribué, bien connu pour ses performances, souffre d'une limitation du produit gain-bande passante. En fait, son gain ne dépasse pas 14 dB en général [5]. Cependant, son gain plat et sa bonne adaptation et à l'entrée et à la sortie permettent de faire aisément une cascade sans compromettre gravement la bande passante. La configuration (figure 4.15), constituée d'une cascade d'amplificateurs distribués à une seule section (CADSS), permet d'avoir des performances d'une manière très significative [51, 52].

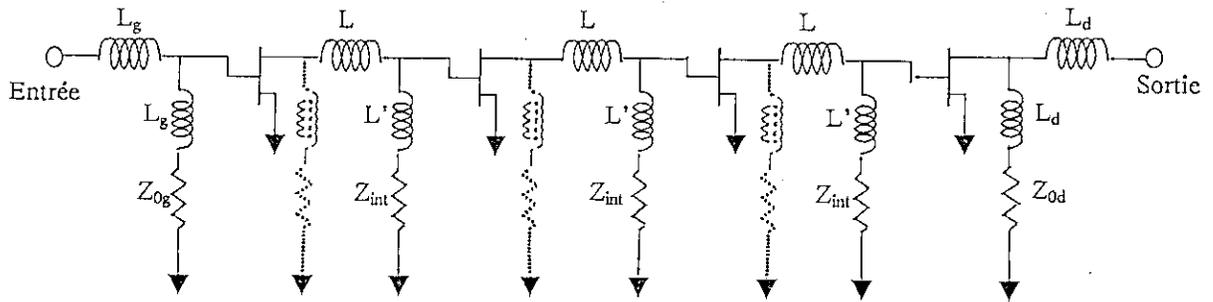


Fig.4.15 Configuration de l'amplificateur à cascade d'amplificateurs distribués à une seule section (CADSS).

4.4.2 Analyse de l'amplificateur

Dans cette structure (figure 4.15) l'amplificateur utilise des lignes de transmission artificielles à l'entrée, à la sortie et entre les éléments actifs. Les parties en pointillé dans la représentation sont supprimées pour augmenter le voltage au niveau des grilles des transistors (T₂ – T_N). La figure 4.16 donne le schéma équivalent d'un CADSS à 2 transistors. La ligne de transmission interface est identique à celle de l'ADSTC (figure 4.9).

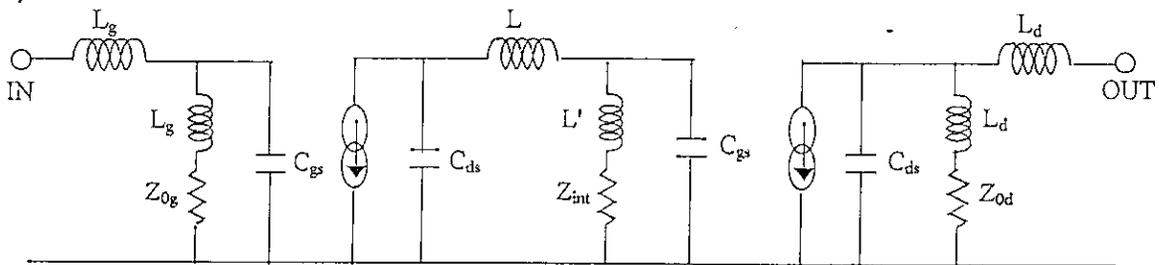


Fig. 4.16 Schéma équivalent du CADSS à 2 FET

Le gain du CADSS à N transistors [5], en basses fréquences, est donné par :

$$G_{CADSS} = \frac{g_m^{2N} Z_{int}^{2(N-1)} Z_{og} Z_{od}}{4} \tag{4.26}$$

D'après cette équation, le gain du CADSS augmente avec Z_{int}. Pour que celui-ci soit supérieur à celui de l'ADC, l'inégalité suivante doit être satisfaite

$$G_{CADSS} \geq G_{ADC}$$

cette dernière implique, après simplification, que

$$g_m Z_{int} \geq \sqrt[N-1]{N} \tag{4.27}$$

4.4.3 Simulation

L'objectif que nous nous sommes fixés est de concevoir un CADSS avec 4 transistors du type WJ-f 810 dont les paramètres sont donnés en tableau 4.1. Pour différentes valeurs de Z_{int} , les valeurs de L et L' correspondantes sont données par le tableau 4.3.

Z_{int} (Ohm)	$g_m Z_{int}$	L (nH)	L' (nH)
25	1.42	0.17	0.23
50	2.85	0.68	0.93
75	4.27	1.53	2.09

Tableau 4.3 Les valeurs de $(g_m Z_{int})$, L et L' pour différentes Z_{int} .

La figure 4.17 montre les gains correspondant aux valeurs de Z_{int} proposées. Nous remarquons effectivement que le gain du CADSS augmente avec Z_{int} . Pour $Z_{int} = 25$ Ohm, le gain est inférieur à celui de l'ADC car, en fait, l'inégalité (4.27) n'est pas vérifiée. Nous constatons que pour les valeurs de Z_{int} relativement grandes (l'exemple de $Z_{int} = 75$ Ohm), des ondulations importantes du gain se manifestent avec une réduction de la bande passante. Une amélioration peut se faire par l'optimisation et l'insertion des circuits m-dérivées aux niveaux des accès et des terminaisons des lignes artificielles grille, drain et interface.

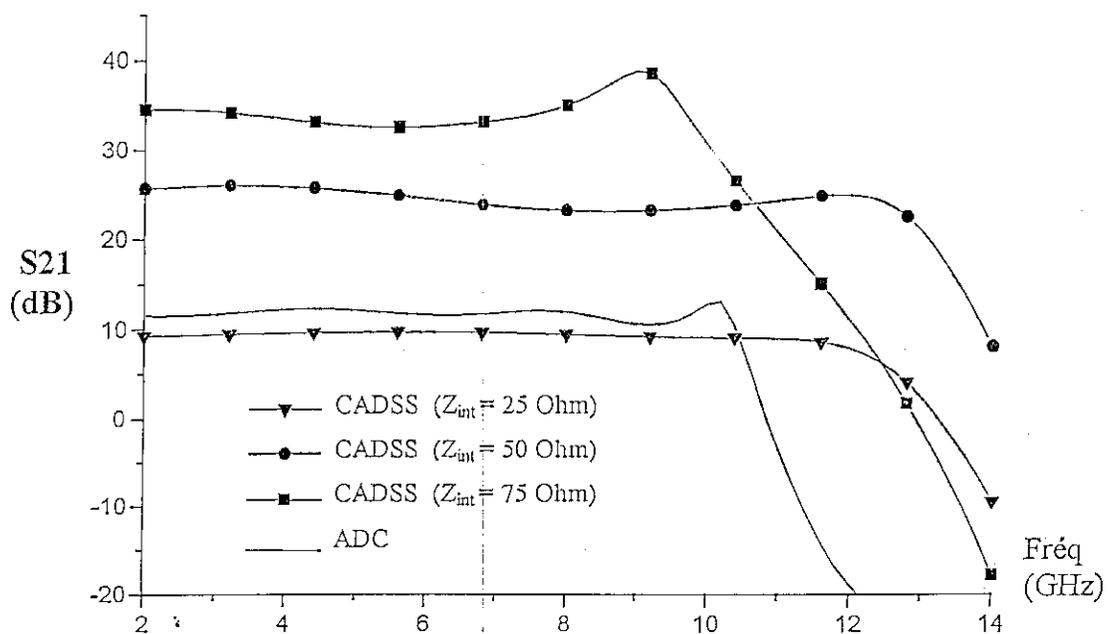


Fig.4.17 Gains du CADSS pour différentes Z_{int} avec le gain de l'ADC ($N = 4$).

Après avoir mis en évidence, dans des conditions pratiques, la supériorité du CADSS du point de vue gain par rapport à l'ADC, nous nous sommes intéressés à une optimisation dont l'objectif est d'obtenir un gain aussi plat que possible dans une bande de fréquences allant de 2 à 11 GHz pour $Z_{int} = 50 \text{ Ohm}$. Pour cette optimisation, nous avons opté pour la méthode du gradient, fournie par le logiciel Serenade[®]. Les contraintes que nous avons imposées sont telles que les ondulations du gain et les coefficients de réflexion ne doivent pas excéder respectivement 1 dB et -10 dB .

La figure 4.18 met en relief l'amélioration obtenue après optimisation. L'amplificateur offre un gain d'environ $24.5 \pm 0.5 \text{ dB}$ avec des coefficients de réflexion inférieurs à -10 dB sur une bande d'environ 11GHz et un coefficient d'isolation inférieur à -75 dB .

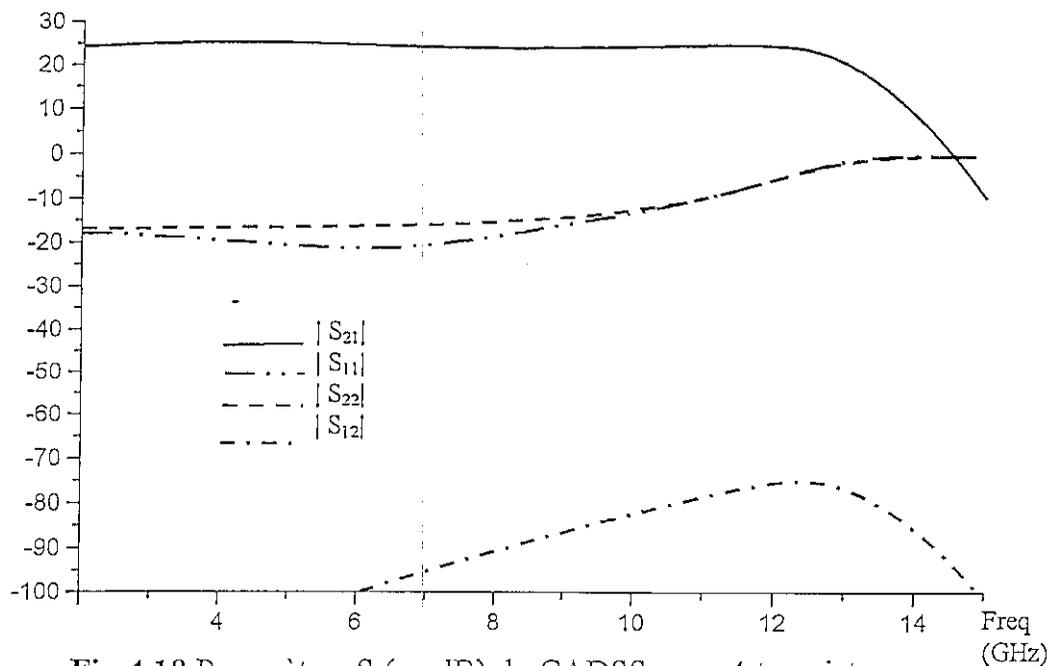


Fig.4.18 Paramètres S (en dB) du CADSS avec 4 transistors.

La figure 4.19 montre le facteur de bruit F correspondant à différentes valeurs de Z_{int} . Nous remarquons que F diminue lorsque Z_{int} augmente. Comparé à l'ADC, le CADSS introduit un facteur de bruit plus grand, pour le même nombre de transistors. En fait, l'ADC possède la propriété qui fait que F diminue avec l'augmentation du nombre des étages. Par contre, le CADSS présente une cascade de quadripôles, formés d'AD mono-étages (un AD avec un seul étage n'est pas en faveur de la diminution de F), dont le facteur F est soumis à la formule de Friis.

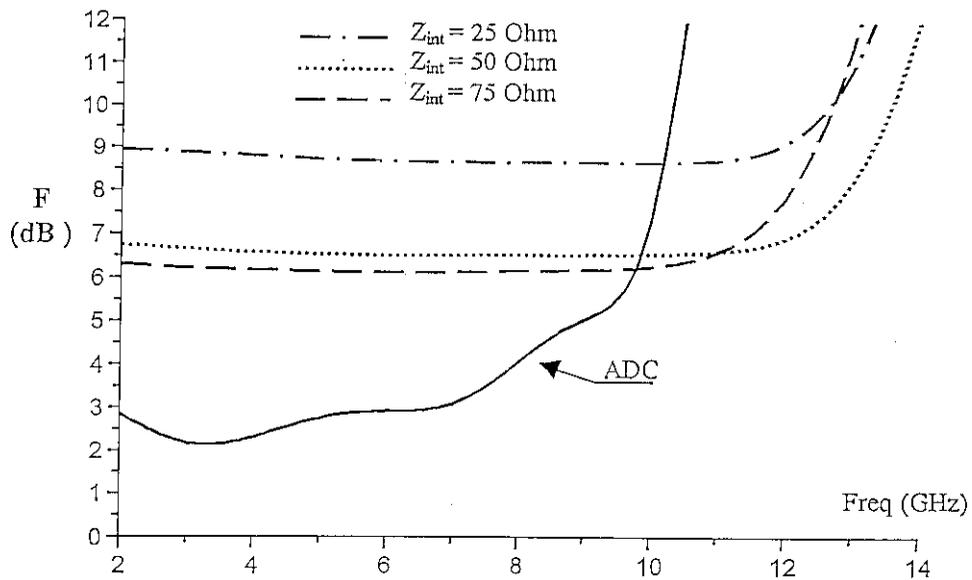


Fig.4.19 Facteur de bruit du CADSS pour différentes valeurs de Z_{int}

Ainsi, dans le CADSS, l'augmentation de Z_{int} fait accroître le gain et diminuer le facteur du bruit. Cependant, une surestimation de la valeur de Z_{int} peut réduire la bande passante de manière significative.

4.5 Amplificateur distribué à compensation par ligne active

4.5.1 Introduction

Considérées parmi les facteurs qui limitent le produit gain-bande passante dans un ADC, les atténuations dans les lignes de grille et de drain font chuter le gain, réduisent la bande passante, et limitent le nombre d'étages. Ces atténuations augmentent avec la présence des pertes comme celles des impédances d'entrée et de sortie des FET et celles des inductances microrubans ou spirales [53]. Pour y remédier, une solution consiste à utiliser des lignes de grille et/ou de drain actives pour compenser l'effet des pertes et maintenir ainsi le gain plat. Dans ce contexte, nous présentons dans ce qui suit une structure qui utilise une ligne de drain active pour la compensation. Nous proposons, à cet effet, un circuit à élément actif convenable pour la ligne active drain.

4.5.2 Description et analyse

Nous ne considérons pour la simplification que les pertes dues aux résistances d'entrée et de sortie des FET (R_{gs} et R_{ds}). Les lignes de transmission de grille et de drain de l'amplificateur distribué à ligne active (ADLA) sont illustrées par les figures 4.20a et 4.20b.

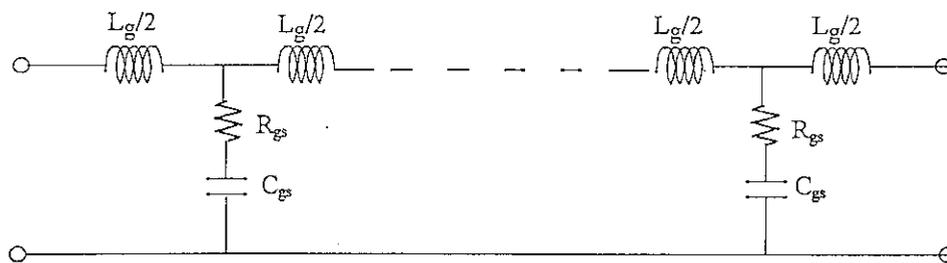


Fig.4.20a Ligne grille

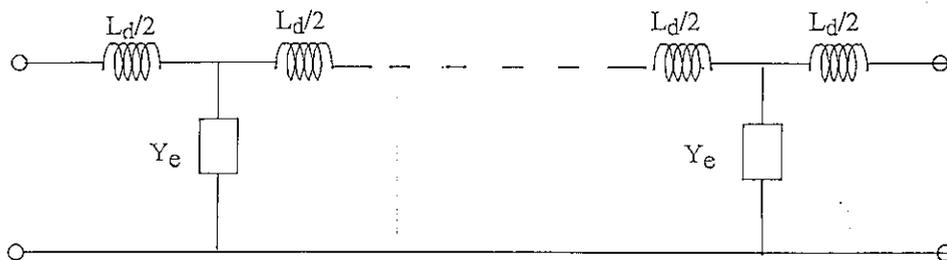


Fig.4.20b Ligne drain active

Dans chaque section de la ligne de drain, le circuit à élément actif, appelé circuit de compensation, et l'impédance de sortie du transistor forment en parallèle l'admittance Y_e (figures 4.20b et 4.21).

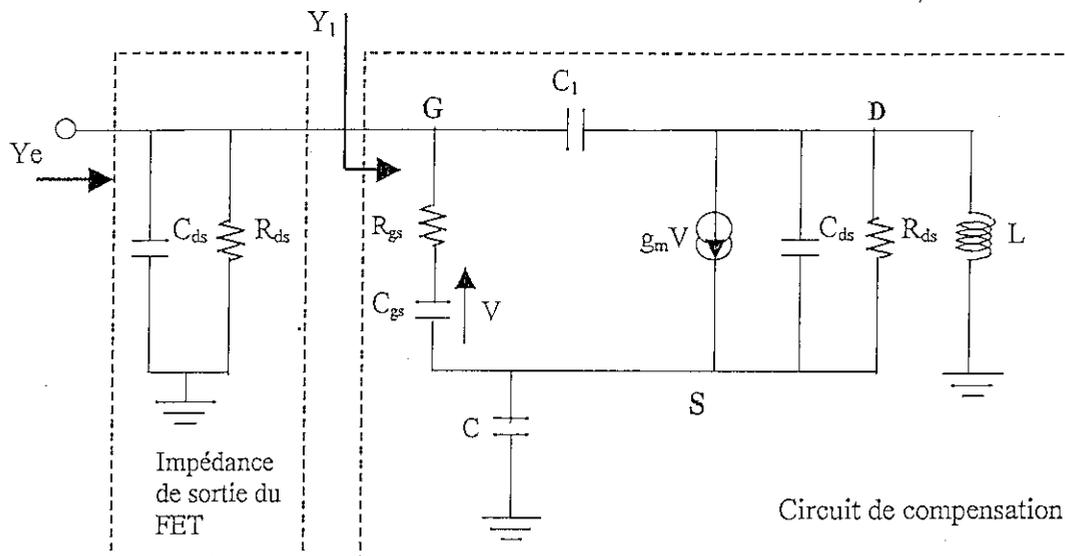


Fig.4.21 Vue de l'admittance Y_e

Le circuit actif de la figure 4.21 est de même nature que celui proposé par Trabelsi [54] pour la compensation. Toutefois, il en diffère par l'insertion d'une capacité série C sur la source du FET. Cette capacité, en fait, représente un degré de liberté supplémentaire de conception. Ce qui constitue en soi un avantage. Les autres avantages de cette capacité est de permettre :

- l'absorption de l'ensemble des capacités de Ye dans la ligne de transmission afin de maintenir la bande passante de l'amplificateur.
- le renforcement de la réaction positive nécessaire pour rendre la partie réelle de Y_1 négative. Cette caractéristique permet donc de compenser même les pertes élevées.

En examinant le circuit de compensation, nous trouvons :

$$Y_1 = \frac{R_1 + jI_1}{R_2 + jI_2} = \Re\{Y_1\} + j\Im\{Y_1\} \quad (4.28)$$

$$\Re\{Y_1\} = \frac{R_1 R_2 + I_1 I_2}{R_2^2 + I_2^2} \quad (4.29a)$$

$$\Im\{Y_1\} = \frac{I_1 R_2 - R_1 I_2}{R_2^2 + I_2^2} \quad (4.29b)$$

où

$$R_1 = -\left(C_{ds} C_{gs} + C_1 C_{ds} + C_1 C_{gs} + C_1 C + C_{gs} C + C_1 C_{gs} R_{gs} g_{ds}\right) \omega^2 + \\ C L \left[C_1 (C_{ds} + C_{gs} + C_{gs} R_{gs} g_{ds}) + C_{ds} C_{gs} \right] \omega^4$$

$$I_1 = (C_1 g_{gs} + C_{gs} g_{ds} + C_1 g_m) \omega - \left\{ C [L g_{ds} (C_{gs} + C_1) + C_1 (L g_m + C_{gs} R_{gs})] + C_1 C_{ds} C_{gs} R_{gs} \right\} \omega^3 + \\ C C_1 C_{ds} C_{gs} L R_{gs} \omega^5$$

$$R_2 = g_{ds} + g_m - \left\{ L [g_{ds} (C + C_1 + C_{gs}) + C_1 g_m + C_{gs} R_{gs} (C + C_{ds})] \right\} \omega^2 + \\ \left[C_{gs} L R_{gs} (C C_1 + C C_{ds} + C_1 C_{ds}) \right] \omega^4$$

$$I_2 = (C + C_{ds} + C_{gs} + C_{gs} g_{ds} R_{gs}) \omega - \\ L \left[C_1 (C_{ds} + C_{gs} + C) + C_{ds} (C + C_{gs}) + C_{gs} g_{ds} R_{gs} (C + C_1) \right] \omega^3$$

$$g_{ds} = 1/R_{ds}, \quad j^2 = -1.$$

Connaissant Y_1 , l'admittance Ye est donnée par :

$$Ye = Y_1 + j C_{ds} \omega + g_{ds} \quad (4.30)$$

Afin de spécifier les conditions pour que C apporte effectivement une réaction positive, dans la bande passante (ω_c), posons $C_1 = 0$ et, par simplification, ignorons g_{ds} . Ces considérations peuvent être justifiées par le fait que :

- C_1 est un paramètre que le concepteur peut ajuster et qui peut être, dans le cas limite, égale à C_{gd} dont la valeur est pratiquement négligeable.
- g_{ds} est masquée par C_{ds} dans le spectre micro-onde pour les transistors usuels.

Dans ce cas, le numérateur de Y_1 est réduit à :

$$-C_{gs}\omega^2[C+C_{ds}(1+LC\omega^2)]\{g_m - C_{gs}R_{gs}\omega^2(C+C_{ds}(1-LC\omega^2))\} \quad (4.31)$$

Si on considère que

$$LC\omega^2 \ll 1 \quad (4.32)$$

alors l'expression (4.31) devient :

$$-C_{gs}\omega^2[C+C_{ds}]\{g_m - C_{gs}R_{gs}\omega^2(C+C_{ds})\} \quad (4.33)$$

Le terme (4.33) est négatif si l'inégalité suivante est vérifiée :

$$g_m > R_{gs}C_{gs}(C+C_{ds})\omega^2 \quad (4.34)$$

Ainsi, pour que C existe, la condition suivante doit être satisfaite :

$$g_m > R_{gs}C_{gs}C_{ds}\omega^2 \quad (4.35)$$

Pour tout $\omega < \omega_c$ (rappelons que $\omega_c = \frac{2}{\sqrt{L_g C_{gs}}} = \frac{2}{Z_0 C_{gs}}$), les conditions (4.32) et (4.35) impliquent respectivement :

$$4LC \ll Z_0^2 C_{gs}^2 \quad (4.36)$$

$$4\frac{C_{ds}}{C_{gs}} < Z_0^2 \frac{g_m}{R_{gs}} \quad (4.37)$$

Ainsi, pour tout transistor où la condition (4.37) est satisfaite, on peut toujours trouver L et C pour avoir la partie réelle de Y_1 négative dans la bande passante, même si le FET est considéré unilatéral ($C_{gd} = 0$). Il est à noter que la condition (4.37) s'exprime seulement en fonction des paramètres du transistor. Elle est donc d'une importance capitale dans le choix du transistor.

La recherche des valeurs de L, C et C_1 qui permettent d'avoir un gain plat sur la bande passante peut être faite par une optimisation dont l'objectif est donné par :

$$\underset{L, C, C_1}{\text{Minimiser}} F(L, C, C_1) = \sum_{\omega=0}^{\omega_c} (G_{ADLA}(\omega) - G_{ADLA}(0))^2 \quad (4.38)$$

4.5.1 Exemple de Conception d'un ADLA

Considérons le transistor utilisé précédemment, le WJ-f 810, avec les mêmes paramètres (tableau 4.1) sauf $R_{gs} = 11 \text{ Ohm}$. Pour déterminer les valeurs optimales de L , C et C_1 qui permettent d'avoir la compensation, nous avons élaborer un programme d'optimisation sous Mathematica[®]. Le gain de l'ADLA est calculé par la méthode matricielle de Niclas [32] (annexe A4). Celle-ci tient compte des pertes et de la bilatéralité de l'amplificateur. Ce qui lui confère une propriété d'analyse précise et non restrictive.

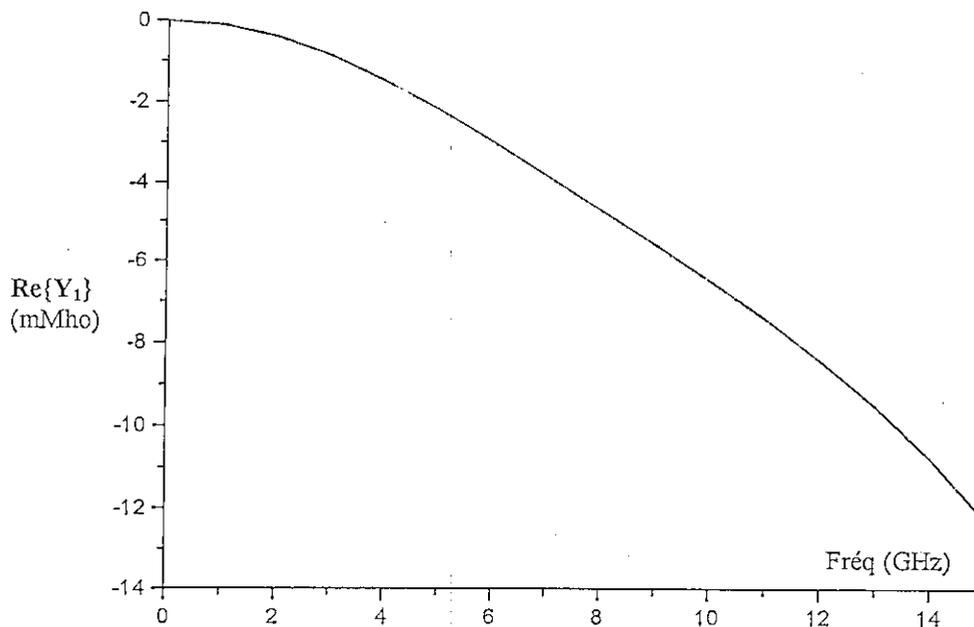
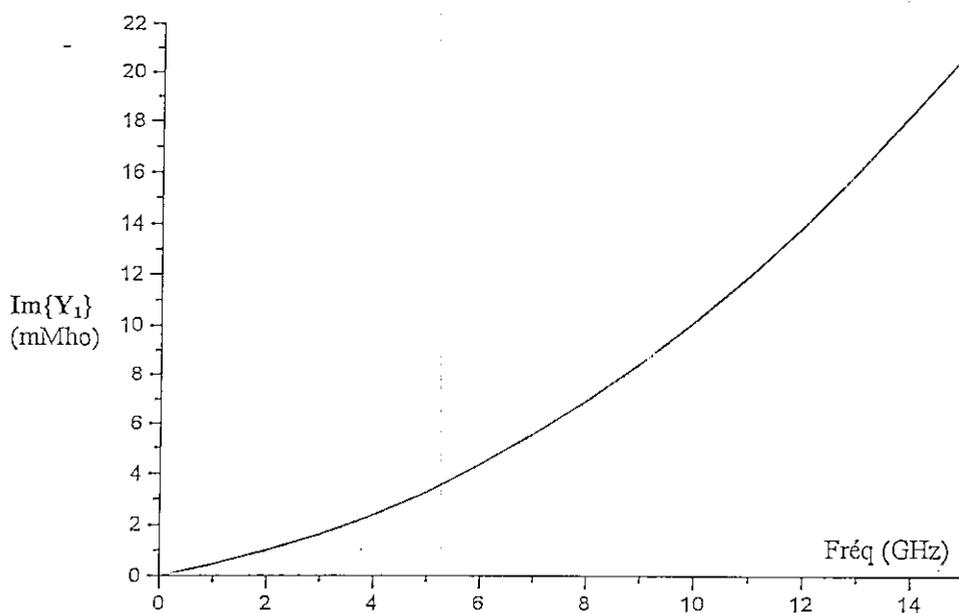
En prenant l'impédance caractéristique, en basses fréquences, des lignes de grille et de drain de valeur 50 Ohm et en imposant l'égalité des vitesses de phase des deux lignes, nous obtenons :

- les inductances dans les lignes : $L_g = L_d = 1.27 \text{ nH}$.
- la fréquence de coupure (lignes sans perte) : $f_c = (1/\pi \sqrt{L_g C_{gs}}) = 12.53 \text{ GHz}$.

Avec le programme d'optimisation, nous trouvons, pour un amplificateur à 4-sections, que $L = 0.28 \text{ nH}$ et $C = 0.23 \text{ pF}$. La valeur de C_1 est prise égale à celle de C_{gd} . Elle pourrait, en effet, ne pas faire partie des variables d'optimisation si la compensation s'avérait suffisante en agissant seulement sur L et C .

Les figures 4.22a et 4.22b montrent respectivement les parties réelle et imaginaire de Y_1 . Il en découle les remarques suivantes :

- la conductance de Y_1 est négative sur une large bande et diminue avec l'augmentation de la fréquence. Cette diminution de la conductance va à l'encontre de l'augmentation des pertes du transistor avec la fréquence. Cet antagonisme fait que le phénomène de compensation est rendu effectif.
- la susceptance de Y_1 est positive et augmente d'une manière continue avec la fréquence. La courbure de son tracé est peu accentuée. Ce qui nous donne la possibilité de l'approximer à une droite. Nous pourrions dire alors que cette susceptance peut s'apparenter à une capacité. C'est justement ce que nous recherchons.

Fig. 4.22a partie réelle (conductance) de Y_1 .Fig. 4.22b partie imaginaire (susceptance) de Y_1 .

La figure 4.23, illustrant les courbes des gains de l'ADC et de l'ADLA, montre qu'on obtient effectivement une compensation dans la bande passante.

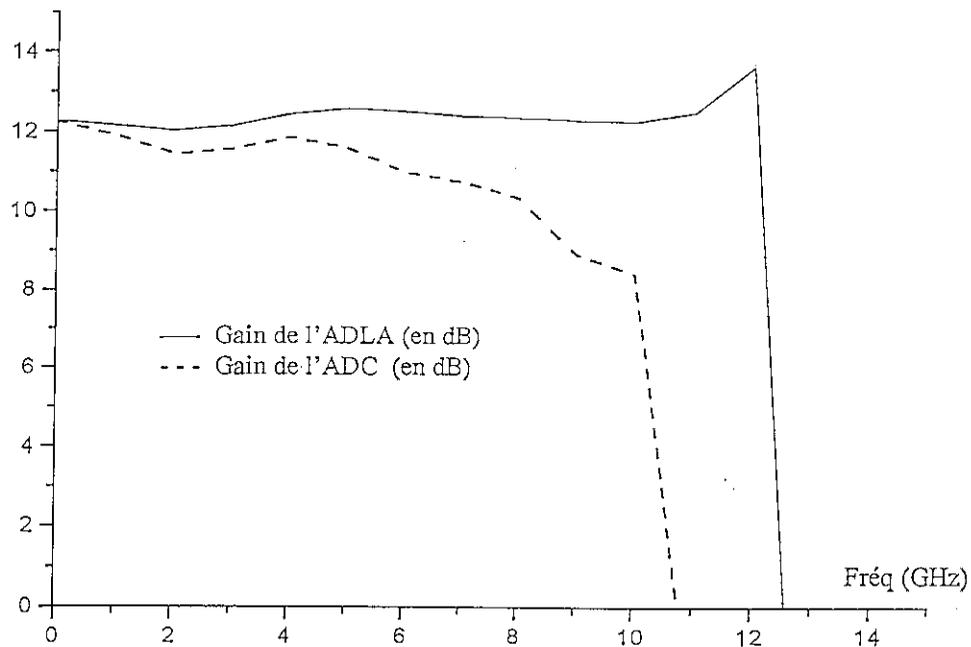


Fig. 4.23 Gains de l'ADLA et de l'ADC.

Ainsi, la technique de la compensation par ligne active dans un amplificateur distribué maintient le gain plat dans la bande passante. Par conséquent, elle devient bien intéressante puisqu'elle permet d'ajouter plus d'étages à l'amplificateur pour avoir plus de gain sans détériorer la bande passante. Ce qui amène à dire que la limite du produit gain-bande passante de l'ADC est surmontée par cette technique. L'augmentation de nombre des étages dans un amplificateur distribué non seulement accroît le gain mais aussi elle réduit le facteur de bruit (chapitre 3). Ce qui donne un avantage de plus.

Conclusion

Ce travail nous a permis d'investir le problème de l'amplification à large bande. Nous avons exposé et illustré par des exemples des procédures de conception d'amplificateur petit signal à large bande de types à gain élevé et à faible bruit.

Généralement, le problème de l'amplification à large bande est ramené à celui d'adaptation d'impédance à large bande. Pour cela, nous avons présenté une méthode numérique, dite GRABIM, pour l'adaptation d'impédance. Celle-ci est caractérisée par sa simplicité et sa robustesse, contrairement à l'approche numérique dite à fréquence réelle.

Nous avons aussi présenté, pour ses caractéristiques très intéressantes, l'amplificateur distribué conventionnel (ADC). Ce dernier permet de travailler sur des bandes très larges. Son concept consiste à additionner les transconductances des transistors constitutifs en séparant leurs capacités au moyen des lignes de transmission artificielles. Son produit gain-bande passante (GBP) est très appréciable, mais il est limité à environ la valeur de la fréquence maximale des transistors utilisés. Notre contribution consiste à apporter des solutions pour franchir la limitation du GBP de l'ADC.

Une technique pour améliorer les performances de l'ADC repose sur une structure appelée amplificateur distribué effilé (ADE). Celle-ci permet théoriquement de doubler le gain en puissance comparé à celui de l'ADC. Nous avons montré que certains transistors ne peuvent pas être utilisés dans une telle configuration. Dans notre première contribution, nous avons modifié celle-ci pour répondre à ce problème de faisabilité. Une simulation avec le logiciel d'aide à la conception Serenade[®] confirme notre démarche dans ce contexte.

Dans notre deuxième contribution, nous avons proposé une nouvelle configuration (ADSTC) basée sur le concept de l'amplification distribuée. Celle-ci peut opérer sur une très large bande et possède un produit GBP pouvant être, largement supérieur à celui de l'ADC.

Notre troisième contribution consiste à proposer un circuit actif, pour la compensation de la chute du gain de l'amplificateur distribué, causée par les pertes des transistors. Notre circuit de compensation, introduit dans chaque cellule de la ligne de drain, permet de maintenir le gain plat sans détériorer la bande passante.

Perspectives :

- Introduire dans la conception des amplificateurs à large bande les parties liées aux circuits de polarisation et à la technologie de fabrication.
- Le concept de l'amplification distribué a été appliqué avec succès depuis deux décennies sur les MESFET en GaAs. L'étude de ce type d'amplification, en petit signal ou en puissance, avec les dérivés du FET tels que les MOSFET et les HEMT serait d'une grande utilité.

Annexe A1

Les plus hautes et les plus basses valeurs $[K_n; K_n/(1+\varepsilon^2)]$, dans la bande passante, de la fonction Chebychev passe bas optimum, représentant le gain transductique, en fonction du facteur Q de la charge (Q à la fréquence la plus haute de la bande passante) et le nombre d'éléments utilisés.

Q	K_n			
	$K_n/(1+\varepsilon^2)$			
	n = 2	n = 3	n = 4	n = 5
0.25	1.0000	1.0000	1.0000	1.0000
	0.9998	1.0000	1.0000	1.0000
0.50	0.9997	0.9999	1.0000	1.0000
	0.9969	0.9994	0.9998	1.0000
0.75	0.9997	0.9989	0.9992	0.9994
	0.9876	0.9961	0.9981	0.9988
1.00	0.9929	0.9951	0.9926	0.9968
	0.9703	0.9876	0.9925	0.9946
1.25	0.9814	0.9875	0.9894	0.9905
	0.9459	0.9729	0.9816	0.9856
1.50	0.9685	0.9749	0.9789	0.9805
	0.9165	0.9527	0.9655	0.9715
1.75	0.9515	0.9589	0.9626	0.9665
	0.8839	0.9284	0.9451	0.9533
2.00	0.9319	0.9719	0.9453	0.9492
	0.8499	0.9016	0.9213	0.9319
2.25	0.9111	0.9206	0.9256	0.9294
	0.8157	0.8731	0.8963	0.9083
2.50	0.8877	0.9004	0.9046	0.9082
	0.7821	0.8442	0.8699	0.8834
2.75	0.8666	0.8776	0.8828	0.8861
	0.7496	0.8152	0.8431	0.8580
3.00	0.8440	0.8548	0.8609	0.8638
	0.7184	0.7868	0.8165	0.8325
3.25	0.8223	0.8344	0.8391	0.8415
	0.6887	0.7592	0.7903	0.8073
3.50	0.7997	0.8126	0.8177	0.8195
	0.6606	0.7326	0.7648	0.7827
3.75	0.7800	0.7915	0.7968	0.8000
	0.6340	0.7071	0.7402	0.7587
4.00	0.7597	0.7695	0.7749	0.7791
	0.6090	0.6827	0.7165	0.7355
4.50	0.7206	0.7317	0.7352	0.7379
	0.5632	0.6373	0.6720	0.6918

Annexe A2

Cercle de stabilité de charge :

Centre :

$$C_L = \frac{s_{11}\Delta^* - s_{22}}{|\Delta|^2 - |s_{22}|^2}$$

Rayon :

$$R_L = \left| \frac{s_{11}s_{21}}{|\Delta|^2 - |s_{22}|^2} \right|$$

Cercle de stabilité de source :

Centre :

$$C_s = \frac{s_{11}\Delta^* - s_{11}}{|\Delta|^2 - |s_{11}|^2}$$

Rayon :

$$R_s = \left| \frac{s_{12}s_{21}}{|\Delta|^2 - |s_{11}|^2} \right|$$

où $\Delta = s_{11}s_{22} - s_{12}s_{21}$

Facteur de stabilité de Rollet :

$$K = \frac{1 - |s_{11}|^2 - |s_{22}|^2 + |s_{11}s_{22} - s_{12}s_{21}|^2}{2|s_{12}s_{21}|}$$

Gain maximum réalisable d'un transistor inconditionnellement stable et les terminaisons correspondantes :

$$G_{\max} = \frac{|s_{21}|}{|s_{12}|} (K - \sqrt{K^2 - 1})$$

$$S_{L-opt} = C_2^* \left[B_2 (B_2^2 - 4|C_2|^2)^{1/2} \right] / (2|C_2|^2)$$

$$S_{s-opt} = C_1^* \left[B_1 (B_1^2 - 4|C_1|^2)^{1/2} \right] / (2|C_1|^2)$$

où

$$B_1 = 1 + |s_{11}|^2 - |s_{22}|^2 - |\Delta|^2$$

$$B_2 = 1 + |s_{22}|^2 - |s_{11}|^2 - |\Delta|^2$$

$$C_1 = s_{11} - s_{22}^* \Delta$$

$$C_2 = s_{22} - s_{11}^* \Delta$$

Cercle de désadaptation constante pour une source terminée par une charge passive :

Cercle :

$$C_0 = \frac{S_s^* G_T}{1 - |S_s|^2 (1 - G_T)}$$

Rayon :

$$R_0 = \frac{(1 - |S_s|^2) \sqrt{1 - G_T}}{1 - |S_s|^2 (1 - G_T)}$$

où

$$G_T = \frac{(1 - |S_L|^2)(1 - |S_s|^2)}{1 - |S_s S_L|^2}$$

Cercle de gain en puissance constant :

Centre :

$$C_p = \frac{g_p (S_{22}^* - \Delta^* S_{11})}{1 + g_p (|S_{22}|^2 - |\Delta|^2)}$$

Rayon :

$$R_p = \frac{(1 - 2K |S_{12} S_{21}| g_p + |S_{12} S_{21}|^2 g_p^2)^{1/2}}{1 + g_p (|S_{22}|^2 - |\Delta|^2)}$$

où

$$g_p = \frac{G_p}{|S_{21}|^2}$$

et

$$G_p = \frac{(1 - |S_L|^2) |S_{21}|^2}{1 - |S_{11}|^2 + |S_L|^2 (|S_{22}|^2 - |\Delta|^2) - 2\Re\{C_2 S_L\}}$$

Cercle de gain en puissance disponible constant :

Centre :

$$C_{av} = \frac{g_{av} (S_{11}^* - \Delta^* S_{22})}{1 + g_{av} (|S_{11}|^2 - |\Delta|^2)}$$

Rayon :

$$R_{av} = \frac{(1 - 2K |S_{12} S_{21}| g_{av} + |S_{12} S_{21}|^2 g_{av}^2)^{1/2}}{1 + g_{av} (|S_{11}|^2 - |\Delta|^2)}$$

où

$$g_{av} = \frac{G_{av}}{|S_{21}|^2}$$

$$G_p = \frac{(1 - |S_s|^2) |S_{21}|^2}{1 - |S_{22}|^2 + |S_s|^2 (|S_{11}|^2 - |\Delta|^2) - 2\Re\{C_1 S_s\}}$$

Cercle de facteur de bruit constant :

Centre :

$$C_F = \frac{S_{s-opt-F}}{1 + N}$$

Rayon

$$R_F = \frac{\sqrt{N^2 + N(1 - S_{s-opt-F}^2)}}{1 + N}$$

où

$$N = |1 + S_{s-opt-F}|^2 (F - F_{\min}) / (4rn)$$

$$rn = Rn / Z_0$$

$$F = F_{\min} + \frac{4Rn}{Z_0} \frac{|S_s - S_{s-opt-F}|^2}{|1 + S_{s-opt-F}|^2 (1 - |S_s|^2)}$$

L'équivalent du coefficient de réflexion de source et du gain en puissance pour un cercle de gain en puissance constant donné :

$$S_{s-out} = S_{L-opt}^*$$

$$G_T = \frac{A_p}{2} \left(\sqrt{1 + 4/A_p^2} - 1 \right)$$

où

$$A_p = \frac{|C_p|^2}{R_p^2 |S_{s-out}|^2} (1 - |S_{s-out}|^2)^2$$

L'équivalent du coefficient de réflexion de charge et du gain en puissance disponible pour un cercle de gain en puissance disponible constant donné :

$$S_{L-in} = S_{s-opt}^*$$

$$G_T = \frac{A_{av}}{2} \left(\sqrt{1 + 4/A_{av}^2} - 1 \right)$$

où

$$A_{av} = \frac{|C_{av}|^2}{R_{av}^2 |S_{L-in}|^2} (1 - |S_{L-in}|^2)^2$$

L'équivalent du coefficient de réflexion de charge et du gain en puissance transducive pour un cercle de facteur de bruit constant donné :

$$S_{L-in} = S_{s-opt-F}^*$$

$$G_T = \frac{A_F}{2} \left(\sqrt{1 + 4/A_F^2} - 1 \right)$$

où

$$A_F = \frac{|C_F|^2}{R_F^2 |S_{L-in}|^2} (1 - |S_{L-in}|^2)^2$$

Annexe A3

Paramètres S de Ne32484a (Nec)

(ordre : fréq en GHz, module, angle en ° ; normalisation : $Z_0 = 50 \text{ Ohm}$)

GHZ S MA R 50

	S11		S21		S12		S22	
0.100	0.9990	-1.8	4.893	178.2	0.0020	88.5	0.6470	-0.9
0.200	0.9990	-3.8	4.889	176.2	0.0030	87.1	0.6460	-2.4
1.000	0.9920	-18.2	4.812	161.6	0.0180	77.3	0.6410	-12.6
1.500	0.9720	-26.5	4.716	153.3	0.0250	72.0	0.6390	-18.5
2.000	0.9600	-34.6	4.649	145.5	0.0330	67.3	0.6320	-24.2
2.500	0.9390	-42.5	4.567	137.5	0.0400	62.9	0.6240	-29.7
3.000	0.9160	-50.5	4.453	129.8	0.0460	58.1	0.6140	-35.1
3.500	0.8920	-57.9	4.335	122.4	0.0530	52.9	0.6010	-40.0
4.000	0.8700	-65.5	4.229	114.9	0.0590	49.2	0.5900	-45.3
4.500	0.8400	-72.6	4.117	107.6	0.0640	45.5	0.5810	-49.8
5.000	0.8100	-80.0	4.011	100.8	0.0690	41.2	0.5680	-55.1
5.500	0.7810	-87.2	3.892	93.6	0.0730	37.6	0.5580	-60.0
6.000	0.7540	-94.4	3.780	87.0	0.0770	33.8	0.5500	-64.3
6.500	0.7260	-101.1	3.652	80.5	0.0790	30.5	0.5390	-69.2
7.000	0.7020	-107.9	3.541	74.4	0.0820	27.3	0.5310	-73.5
7.500	0.6820	-113.5	3.431	68.8	0.0840	25.1	0.5220	-77.2
8.000	0.6600	-119.6	3.314	62.4	0.0870	22.4	0.5130	-81.3
8.500	0.6400	-125.0	3.230	56.9	0.0880	20.3	0.5070	-84.6
9.000	0.6210	-131.2	3.141	51.1	0.0900	17.7	0.4980	-88.4
9.500	0.6030	-136.4	3.093	45.5	0.0930	16.3	0.4920	-91.1
10.000	0.5840	-142.2	3.033	40.1	0.0960	13.9	0.4850	-94.9
10.500	0.5610	-147.8	2.991	34.3	0.0980	12.1	0.4780	-98.3
11.000	0.5380	-154.6	2.943	28.7	0.1020	9.6	0.4720	-101.8
11.500	0.5220	-160.9	2.879	22.9	0.1050	6.4	0.4660	-105.6
12.000	0.5060	-168.2	2.831	17.3	0.1070	4.9	0.4580	-110.0
12.500	0.4950	-175.4	2.803	11.6	0.1100	2.6	0.4510	-114.5
13.000	0.4840	177.4	2.757	6.1	0.1120	0.0	0.4470	-119.0
13.500	0.4740	170.9	2.703	0.6	0.1160	-2.6	0.4410	-123.8
14.000	0.4630	165.1	2.672	-4.5	0.1180	-4.3	0.4370	-127.3
14.500	0.4500	158.3	2.622	-10.6	0.1220	-7.0	0.4320	-131.2
15.000	0.4450	152.3	2.611	-16.0	0.1240	-9.3	0.4270	-135.9
15.500	0.4380	145.5	2.560	-22.1	0.1290	-12.2	0.4220	-140.5
16.000	0.4200	137.6	2.577	-27.3	0.1330	-15.4	0.4180	-145.4
16.500	0.4180	129.9	2.535	-33.5	0.1370	-18.6	0.4120	-150.5
17.000	0.4150	121.5	2.528	-39.3	0.1400	-22.7	0.4070	-156.6
17.500	0.4160	111.6	2.527	-45.8	0.1460	-26.3	0.4030	-162.1
18.000	0.4250	102.2	2.517	-51.3	0.1490	-30.2	0.3970	-168.9

Paramètres de bruit

!FREQ	Fopt	GAMMA OPT		RN/Zo
!GHZ	dB	MAG	ANG	-
1.000	0.30	0.880	13.0	0.330
2.000	0.31	0.820	28.0	0.310
4.000	0.32	0.710	59.0	0.260
6.000	0.37	0.600	82.0	0.200
8.000	0.43	0.500	106.0	0.130
10.000	0.51	0.400	131.0	0.090
12.000	0.60	0.330	159.0	0.060
14.000	0.72	0.280	-166.0	0.050
16.000	0.86	0.280	-132.0	0.040
18.000	1.00	0.310	-104.0	0.040

Paramètres de f101352a (hp)

!S-PARAMETERS at Vds=2V Id=25mA. LAST UPDATED 07-22-92

ghz s ma r 50

0.5	.98	-18	5.32	163	.020	78	.35	-9
1.0	.93	-33	5.19	147	.038	67	.36	-19
2.0	.79	-66	4.64	113	.074	59	.30	-31
3.0	.64	-94	4.07	87	.110	44	.27	-42
4.0	.54	-120	3.60	61	.137	31	.22	-49
5.0	.47	-155	3.20	37	.167	13	.16	-54
6.0	.45	162	2.88	13	.193	-2	.08	-17
7.0	.50	120	2.51	-10	.203	-19	.16	45
8.0	.60	87	2.09	-32	.210	-36	.32	48
9.0	.68	61	1.75	-51	.209	-46	.44	38
10.0	.73	42	1.52	-66	.207	-58	.51	34
11.0	.77	26	1.26	-82	.205	-73	.54	27
12.0	.80	14	1.12	-97	.200	-82	.54	15

!FREQ	Fopt	GAMMA	OPT	RN/Zo
!GHZ	dB	MAG	ANG	-

0.5	0.4	.93	12	0.85
1.0	0.4	.85	24	0.70
2.0	0.4	.70	47	0.46
4.0	0.5	.39	126	0.36
6.0	0.8	.36	-170	0.12
8.0	1.1	.45	-100	0.38
12.0	1.4	.60	-41	1.10

Annexe A4

Technique de Niclas pour l'analyse d'un amplificateur distribué

Le circuit élémentaire de l'amplificateur distribué est représenté par la figure A4.1

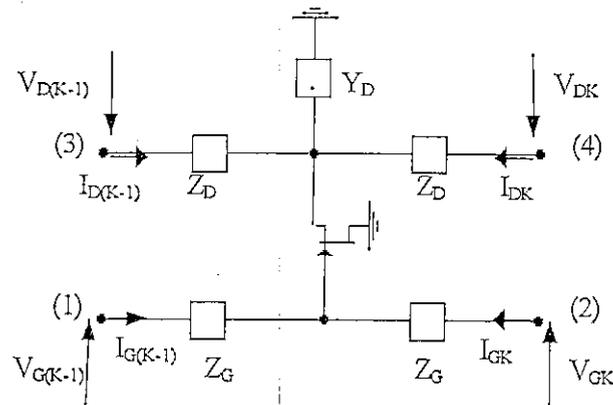


Fig. A4.1 : Topologie de la cellule élémentaire de l'AD.

Le modèle du MESFET utilisé est représenté par la figure A4.2.

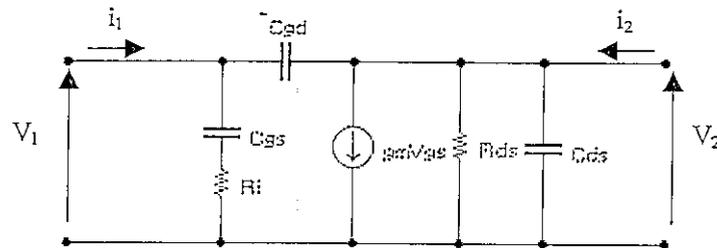


Fig. A4.2 : Modèle du MESFET.

Soit le système définissant les paramètres admittance du transistor :

$$\begin{cases} i_1 = Y_{11} V_1 + Y_{12} V_2 \\ i_2 = Y_{21} V_1 + Y_{22} V_2 \end{cases}$$

qu'on peut écrire sous la forme:

$$\begin{cases} i_1 = Y_{11} V_1 + Y_{12} V_2 + Y_{12} V_1 - Y_{12} V_1 \\ i_2 = Y_{21} V_1 + Y_{22} V_2 + Y_{12} V_1 - Y_{12} V_1 + Y_{12} V_2 - Y_{12} V_2 \end{cases}$$

En réarrangeant ces dernières équations, on obtient :

$$\begin{cases} i_1 = (Y_{11} + Y_{12}) V_1 - Y_{12} (V_1 - V_2) \\ i_2 = (Y_{21} - Y_{12}) V_1 + (Y_{22} + Y_{12}) V_2 + Y_{12} (V_1 - V_2) \end{cases}$$

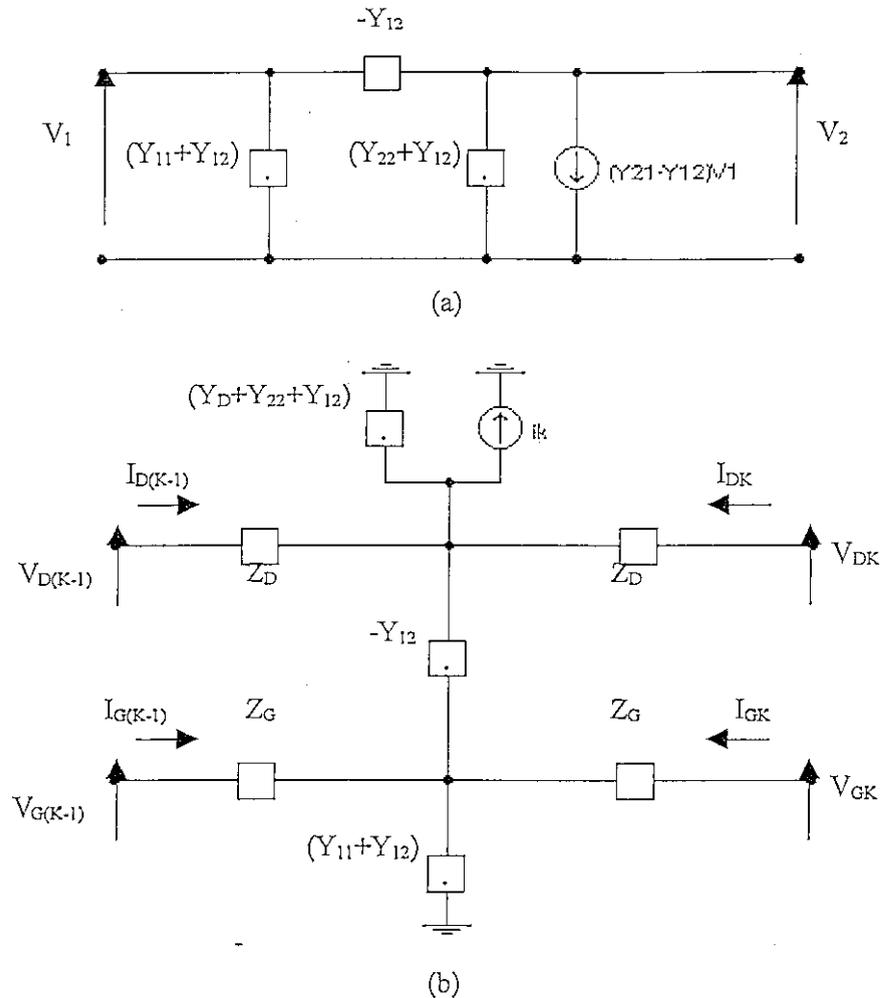


Fig.A4.3 (a) Modèle en π du MESFET ;
 (b) Cellule élémentaire d'un AD.

Finalement, en aboutissant au circuit électrique (figure A.4.3) d'une cellule élémentaire, où $i_K = (y_{21} - y_{12}) V_{GKM}$, on peut procéder à l'étude de l'AD. Puisque ce dernier est une cascade d'un certain nombre de cellules élémentaires identiques, il est commode d'utiliser la matrice chaîne A définie par le système d'équations suivant :

$$\begin{bmatrix} V_{D(K-1)} \\ I_{D(K-1)} \\ V_{G(K-1)} \\ I_{G(K-1)} \end{bmatrix} = A \begin{bmatrix} V_{DK} \\ -I_{DK} \\ V_{GK} \\ -I_{GK} \end{bmatrix}$$

La matrice $[A]$ est donnée par :

$$[A] = \begin{bmatrix} 1 + Z_D(y_D + y_{22}) & Z_D[2 + Z_D(y_D + y_{22})] & y_{21}Z_D & y_{21}Z_GZ_D \\ y_D + y_{22} & 1 + Z_D(y_D + y_{22}) & y_{21} & y_{21}Z_G \\ y_{12}Z_G & y_{12}Z_GZ_D & 1 + y_{11}Z_G & Z_G(2 + y_{11}Z_G) \\ y_{12} & y_{12}Z_D & y_{11} & 1 + y_{11}Z_G \end{bmatrix}$$

La matrice $[A]$ peut aussi être écrite sous la forme :

$$[A] = [A_1][A_2][A_1]$$

où

$$[A_1] = \begin{bmatrix} 1 & Z_D & 0 & 0 \\ 0 & 1 & 0 & 0 \\ 0 & 0 & 1 & Z_G \\ 0 & 0 & 0 & 1 \end{bmatrix}$$

$$[A_2] = \begin{bmatrix} 1 & 0 & 0 & 0 \\ y_D + y_{22} & 1 & y_{21} & 0 \\ 0 & 0 & 1 & 0 \\ y_{12} & 0 & y_{11} & 1 \end{bmatrix}$$

$[A_1]$ peut être déterminée à partir de la figure (A4.4), et $[A_2]$ par la figure (A4.5).

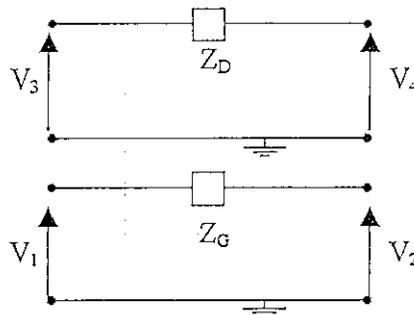


Fig. A4.4 : Une partie de la cellule élémentaire de l'AD.

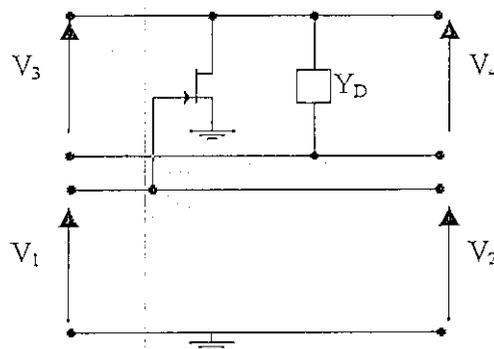


Fig. A4.5 : Circuit représentant l'élément actif de l'AD.

Dans le cas général où les cellules constituant l'AD ne sont ni identiques ni symétriques, l'équation matricielle décrivant l'AD prend la forme :

$$\begin{bmatrix} V_{D(K-1)} \\ I_{D(K-1)} \\ V_{G(K-1)} \\ I_{G(K-1)} \end{bmatrix} = A_K \begin{bmatrix} V_{DK} \\ -I_{DK} \\ V_{GK} \\ -I_{GK} \end{bmatrix}, K=1, \dots, N$$

où K indice correspondant la $K^{\text{ème}}$ section.

N est le nombre de sections constituant l'AD

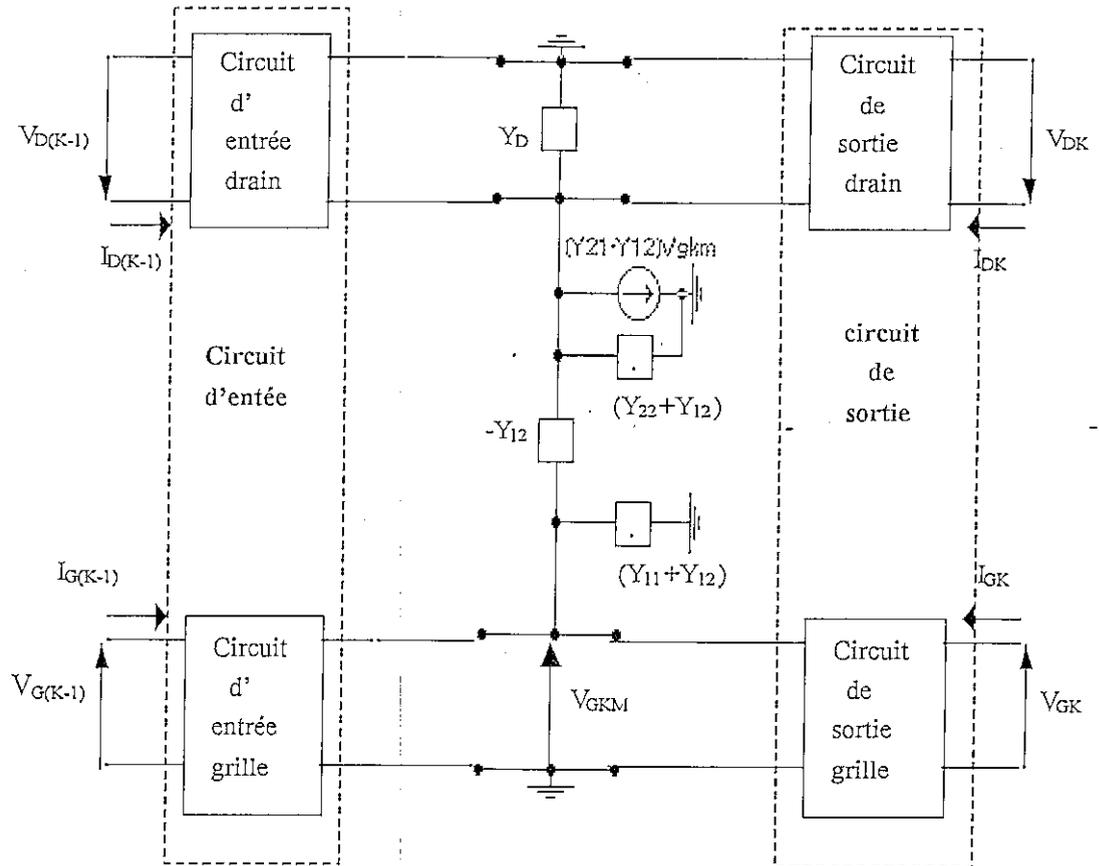


Fig. A4.6 : Représentation de la cellule élémentaire de l'AD dans sa forme générale.

Si $[A_{1K}]$ et $[A_{2K}]$ sont les matrices chaînes respectives des circuits d'entrée et de sortie et $[A_{FK}]$ celle du MESFET de la $K^{\text{ème}}$ cellule (figure A4.6), alors A_K s'écrira :

$$[A_K] = [A_{1K}][A_{FK}][A_{2K}]$$

En tenant compte des conditions de terminaison aux accès (2) et (3) de notre amplificateur (figure A4.7), on écrira :

$$\begin{aligned} V_{D0} + R_d I_{D0} &= 0 \\ V_{GN} + R_g I_{GN} &= 0 \end{aligned}$$

où : V_{D0} , I_{D0} sont respectivement la tension et le courant à l'entrée de la ligne drain.

V_{GN} , I_{GN} sont respectivement la tension et le courant à la sortie de la ligne grille.

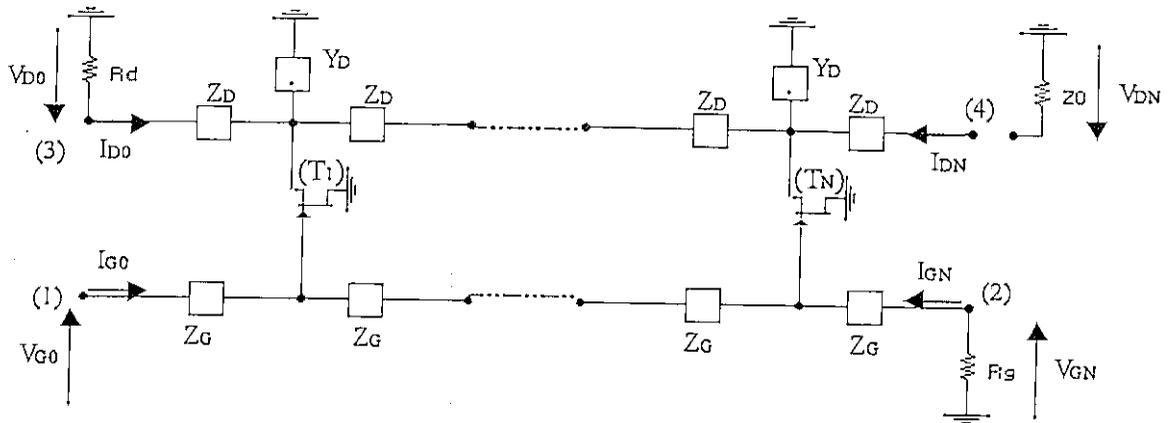


Fig. A4.7 : Schéma de l'AD

L'AD est donc régi par l'équation matricielle suivante :

$$\begin{bmatrix} V_{D0} \\ -R_d^{-1}V_{D0} \\ V_{G0} \\ I_{G0} \end{bmatrix} = D \begin{bmatrix} V_{DN} \\ -I_{DN} \\ V_{GN} \\ R_g^{-1}V_{GN} \end{bmatrix}$$

où
$$D = \prod_{k=1}^N A_k$$

Si les cellules élémentaires sont identiques, alors la matrice chaîne total s'exprimera :

$$D = A^N$$

L'expression du gain de l'A.D, dans le cas général, est donnée par :

$$G = \left| \frac{2 Y_0 C_2}{C} \right|^2$$

où

$$Y_0 = \frac{1}{Z_0} ; Z_0 = 50 \Omega$$

$$C_1 = D_{43} + R_g^{-1}D_{44} + Y_0(D_{33} + R_g^{-1}D_{34})$$

$$C_2 = D_{23} + R_g^{-1}D_{24} + R_d^{-1}(D_{13} + R_g^{-1}D_{14})$$

$$C = C_1 [D_{21} + Y_0 D_{22} + R_d^{-1} (D_{11} + Y_0 D_{12})] - C_2 [D_{41} + Y_0 D_{42} + Y_0 (D_{31} + Y_0 D_{32})]$$

Bibliographie

- [1] Martin J. Brophy, Richard L. Campbell and William Davenport, 'Implanted MESFETs - Still Going Strong', TriQuint Semiconductor, GaAsMANTECH Conference, 2002.
- [2] Bill Travis, 'RF transistors meet wireless challenges', design feature, edn 53, May 2001.
- [3] Anthony Gerkis, 'Broadband impedance matching using the real frequency network synthesis technique', Applied Microwave & Wireless, June 1998.
- [4] Thomas R. Cuthbert, 'Broadband Impedance Matching Using Impedance Matching (GRABIM) Technique', Applied Microwave & Wireless, March 1999.
- [5] B. Y. Benyamin and M. Berwick, 'The gain advantages of four cascaded single stage distributed amplifier configurations', in IEEE MTT-S Int. Microwave Symp. Dig., Boston, MA, June 11-16, 2000.
- [6] S. N. Prasad, J. B. Beyer, and I. S. Chang, 'Power-Bandwidth Considerations in the Design of MESFET Distributed Amplifiers', IEEE Trans. Microwave Theory Tech., v. 36, pp. 1117-1123, July 1988.
- [7] Y. Ouadah, M. Si Moussa, K. Saidi, M. Trabelsi, R. Aksas, 'Nouvelle configuration d'amplificateur distribué', Conférence CGE'02, Ecole Nationale Militaire, Décembre 2002.
- [8] Laurent Chusseau, 'Paramètres S – Antennes', Centre d'Electronique et de Microélectronique de Montpellier, www.opto.univ-montp2.fr/~chusseau, janvier 2002
- [9] Richard W. Anderson, 'Broadband Amplifier Design: S-Parameter Techniques', Test & Measurement Application Note 95-1, Hewlett-Packard Company, USA, 1997.
- [10] P.L.D Abrie, 'The design of impedance matching networks for radio frequency and microwave amplifiers', Artech House, Norwood, MA, 1985.
- [11] Luca Daniel and Manolis Terrovitis, 'A Wideband Low-Noise-Amplifier', EE217 Microwave Circuits EE217 Microwave Circuits, UC Berkeley, Spring 1999.
- [12] B. Becciolini, 'Impedance Matching Networks Applied to RF Power Transistors', Motorola semiconductor Application note AN721/D, 2000.
- [13] Sergio Verdu, 'Spectral Efficiency in the Wideband Regime', IEEE Trans. On Information Theory, Vol. 48, No. 6, June 2002

- [14] Luca Daniel and Manolis Terrovitis, 'A Broadband Low-Noise-Amplifier', Project in EECS217 "Microwave Circuit Design", University of California, Berkeley, May 1999.
- [15] Alan Wood, 'Motorola Advanced Amplifier Concept Package', Motorola Semiconductor Application Note AN1530, 1994.
- [16] Application Note AN98029, 'Broadband Impedance Matching for S-Band Transistors', Philips Semiconductors, Mars 1998
- [17] Roger DeBloois, 'Match Impedances in Microwave Amplifiers', Motorola semiconductor application note AN1033/D, 1993.
- [18] J Auvray, 'Synthèse des Filtres Passifs', Université Pierre et Marie Curie IST SETI, Systèmes électroniques 2001.
- [19] F. Giannini, E. Limiti, G. Orenco and L. Scucchia, 'A Closed-Form Synthesis Procedure for Wideband Matching in Microwave FET Amplifier Design', Microwave and optical Technology Letters, vol. 28, N° 2, January 2001.
- [20] Thomas Coleman, Mary Ann Branch and Andrew Grace, 'Optimization Toolbox For Use With MATLAB', the math works inc, 1999.
- [21] Oleksandr Romanko and Lois Zhu, 'Optimization Problem Overview', McMaster University, February 2003.
- [22] Robert Michael Lewis, 'A Globally Convergent Augmented Lagrangian Pattern Search Algorithm for Optimization with General Constraints and Simple Bounds', ICASE, Hampton, National Aeronautics and Space Administration NASA, 1998.
- [23] Andrew R. Conn, Ruud A. Haring, Chandu Visweswariah, Chai Wah Wu, 'Circuit Optimization via Adjoint Lagrangians', IBM T. J. Watson Research Center, Yorktown Heights, NY 10598, 1997.
- [24] Charles Audet, 'Derivative-free Optimization for General Constrained Nonlinear Problems', Ecole Polytechnique de Montréal, July 2001.
- [25] Zezhong Chen and Stan Burns, 'Multiple-Objective Optimization Methods', University of Victoria, November 1999.
- [26] R.G. L.Gert, L. El Ghaoui, C. B. Chiru, 'A Robust Minimax Approach to classification', University of California, Journal of Machine Learning Research, 3, 2002.

- [27] Jens Vidkjær, 'Chapter III : Linear Active Two-Ports', Class Notes, 31415 RF-communication Circuits, Autumn 2002.
- [28] E.L. Ginzton, W.R. Hewlett, J.H. Jasberg, and J.D. Noe, 'Distributed Amplification', Proc. I.R.E., v. 36, pp. 956-969, 1948.
- [29] W.S Percival, 'Improvements in Relating to Thermionic Valve Circuits', British Patent Specification N° 460 562, July 1936.
- [30] J.A. Archer, F.A. Petz, and H.P. Weidlich, 'GaAs Fet Distributed Amplifier', Electron. Lett., v. 17, p. 433, 1981.
- [31] Y. Ayasli, J.L. Vorhaus, R. Mozzi, and L.D. Reynolds, 'Monolithic GaAs Travelling-Wave Amplifier', Electron. Lett., v. 17, pp. 12-13, 1981.
- [32] K.B. Niclas, W.T. Wilser, T.R. Kritzer and R. Pereira, ' On Theory and Performance of Solid-State Microwave Distributed Amplifiers', IEEE Trans. Microwave Theory and Tech., vol. 31, pp. 447-456, June 1983.
- [33] Yonatan Biran, '2-22 GHz Distributed Amplifier Design', Amplica Inc, California, 1999.
- [34] H. Brauzes, G. Deredec, and Y.W. Bender, 'A 1 to 40 GHz MESFET Hybrid Distributed Amplifier', MTT-S Int. Mic. Symp. Digest, pp. 849-852, June 1989.
- [35] J. B. Beyer, S. N. Prasad, P. C. Becker, J. E. Norman, and G. KK. Hohenwater, 'MESFET Distributed Amplifier Design Guidelines'. IEEE Trans. Microwave Theory Tech., vol. 32, pp. 268-275. March 1984.
- [36] R.A. Larue, S.G. Bandy, and G.A. Zdasiuk, 'A 12 dB High-Gain Monolithic Distributed Amplifier', IEEE Trans. Microwave Theory Tech., v. 34, pp. 1542-1547. December 1986.
- [37] T. McKay, J. Eisenberg, and R.E. Williams, 'A High-performance 2-18.5 GHz Distributed Amplifier- Theory and Experiment', IEEE Trans. Microwave Theory and Tech., vol. 34, pp. 1559-1567, December 1986
- [38] T.T.Y. Wong, ' Fundamentals of Distributed Amplification', Artech House, 1993
- [39] M. Trabelsi, M. Si Moussa, and Aksas, 'A Novel Analysis Method of Distributed and Traveling-Wave Amplifiers Leading to Power Gain Improvement', Microwave and Optical Technology Letters., vol. 32, N° 3 pp. 207-211, February 2002.
- [40] J. L. B. Walker, 'Some observation on the design and performance of distributed amplifiers', IEEE Trans. Microwave Theory Tech., vol. 40, pp. 164-168, 1992.

- [41] C.S. Aitchison, 'The intrinsic noise figure of the MESFET distributed amplifier', IEEE Trans. MTT vol 35 june 1985.
- [42] Alain Cappy, 'Noise modeling and measurement technique', IEEE trans MTT vol. 36. N° 1, January 1988.
- [43] Jung-Sakgoo, william liu, 'The equivalent of Van Der Ziel model and BSIM4 models in modeling the Induced gate of MOSFETS, IEEE 2000.
- [44] Konstantin Kouznetsov and Ali M. Niknejad, 'Design and Analysis of Distributed Amplifiers', University of California at Berkeley, 1999.
- [45] Matthai Young, 'Microwave Filters, Impédance Matching Networks And Couply Structures'. Artech House. 1980.
- [46] B.J. Minnis, 'Extending the Frequency Range of Distributed Amplifier with Bandpass Filter Structures', Microwave Journal, v. 32, pp. 109-122, August 1989
- [47] S. N. Prasad, and J. B. Beyer, 'Band-Pass Distributed Amplifiers', Microwave and Optical Technologie Letters, v. 2, pp. 349-354, October 1989.
- [48] S.N. Prasad, A. Kajjam and Z.M. Li, 'Band-Pass Distributed Amplifier Design Guidelines', Microwave and Optical Technology Letters., vol. 10, N° 4 pp. 215-218, November 1995.
- [49] M. Khanfouci, M. Trabelsi, R. Aksas, T. Mammeri et M. Si Moussa, 'Amélioration des Performances d'un Amplificateur Distribué Passe Bande', Conférence Maghrébine en Génie Electrique CMGE'99, Constantine, pp. 143-146, Décembre 1999.
- [50] Kevin Webb, Jong-Wook Lee, sungjae Lee, 'broadband power amplifier', University of California, ONR MURI review, May 2001.
- [51] J. Y. Liang & C. S. Aitchison, 'The gain performance of a cascade of single stage distributed amplifiers', Electronics Letters, Vol.31, No.15, pp 1260-126, July 1995.
- [52] B. Y. Banyamin, J. Y. Liang and C.S.Aitchison, 'A new High Gain Distributed Amplifier using cascaded single stage distributed amplifiers', IEICE APMC'98.
- [53] Ali M.Niknejad, 'Analysis, Simulation, and Applications of Passive Devices on Conductive Substrates', PhD Dissertation, University of California at Berkeley, Spring 2000.
- [54] M.Trabelsi et R.Aksas, 'Amplification micro-onde par ligne Active', Conférence Internationale de BISKRA, 1995.