

ECOLE NATIONALE POLYTECHNIQUE

DER Genie Electrique et Informatique

DEPARTEMENT D'ELECTRONIQUE

المدرسة الوطنية المتعددة التقنيات
BIBLIOTHEQUE — المكتبة
Ecole Nationale Polytechnique

MEMOIRE

*Pour l'Obtention du diplôme d'Ingénieur d'Etat
en Electronique*

THEME

**CONCEPTION ET REALISATION
D'UN TRANSISTORMETRE
A BASE DU MC 68705 P3S**

Proposé par :

D^r M.HADDADI

Etudié par :

Mr BENMERIDJA Mounir

Mr BIBI Mehdi

Dirigé par :

D^r M. HADDADI

M^r H.BOUSBIA.SALAH

Promotion Septembre 1997

REPUBLIQUE ALGERIENNE DEMOCRATIQUE ET POPULAIRE

MINISTERE DE L'ENSEIGNEMENT SUPERIEUR ET DE LA RECHERCHE SCIENTIFIQUE

ECOLE NATIONALE POLYTECHNIQUE

DER Genie Electrique et Informatique

DEPARTEMENT D'ELECTRONIQUE

المدرسة الوطنية المتعددة التقنيات
BIBLIOTHEQUE — المكتبة
Ecole Nationale Polytechnique

MEMOIRE

*Pour l'Obtention du diplôme d'Ingénieur d'Etat
en Electronique*

THEME

**CONCEPTION ET REALISATION
D'UN TRANSISTORMETRE
A BASE DU MC 68705 P3S**

Proposé par :

D' M.HADDADI

Etudié par :

Mr BENMERIDJA Mounir

Mr BIBI Mehdi

Dirigé par :

D' M. HADDADI

M' H.BOUSBIA.SALAH

Promotion Septembre 1997

E.N.P 10, Av Hassen Badi El-Harrach . Alger

يهدف هذا العمل إلى إنجاز جهاز خاص بالترونزستور حيث يسمح بمعرفة أهم خصائصه : الربط، النوع والربح (β) من أجل قيم مختلفة للتيار I_B . يعطي الجهاز للمستعمل الحرية في اختيار الربح الذي يريد إظهاره إما الربح الأصغر، الربح المتوسط أو الربح الأكبر. في حالة وجود عطب في الترونزستور، يشير الجهاز إلى ذلك.

Résumé :

Le but de notre travail est de concevoir un appareil capable de déterminer des caractéristiques essentielles pour un transistor : son brochage, son type ainsi que son gain β à plusieurs valeurs du courant I_B .

L'utilisateur pourra choisir le gain β à afficher : la valeur minimale, la valeur maximale et la valeur moyenne.

Dans le cas d'un transistor défectueux, l'appareil signale l'anomalie.

Abstract :

The aim of our work is to conceive an apparatus able to define characteristics which are essential for a transistor: its branche, its type and its gain β in many values of current I_B as well.

The user could select the gain β to announce : both minimal and maximal value or the middle value.

In cose of faulty transistor, the apparatus indicates the anomaly.



المدرسة الوطنية المتعددة التقنيات
BIBLIOTHEQUE — المكتبة
Ecole Nationale Polytechnique

Je dédie ce modeste travail

*A la mémoire de ma soeur Nassima et ma grand mère
Yamina .*

*A mes très chers parents, pour leur amour, leur tendresse et
leurs conseils et a qui je dois tout ce que je suis.*

A mes soeurs Lynda, Aziza et Amina .

A mes frères Yacine et Nabil .

A mes nièces Amira et Rosa .

A mes tantes et mes oncles .

A mes cousines et mes cousins .

A toute ma famille .

A tous mes ami (es), que j'aime et que je respecte.

Mounir



Dédicaces



Je dédie ce Mémoire

A mon père

Je lui dédie cette étude, en souhaitant qu'elle soit le symbole, non de la fin de mes études, mais le début d'une carrière ou j'ai beaucoup à apprendre et ou je ne veux pas le décevoir .

Il est pour moi l'exemple d'une vie de droiture, de passion dans le travail et de sens profond de la famille .

Mon souhait le plus cher est de suivre sa voie. J'espère que ce travail le satisfait pleinement .

A ma mère

Qui m'a toujours apporté la permanence de sa tendresse, la sécurité et la joie. A elle, qui a été l'exemple de l'amour maternel, je lui dédie ce travail en l'immense tendresse que je lui porte en retour.

A mes Frères Zahir et Malik

A mes regrettés grand parents qui m'ont toujours motivés pour aller de l'avant .

Mehdi

REMERCIEMENTS

La présente étude a été réalisée au laboratoire d'énergie solaire, département d'Electronique, à l'Ecole Nationale Polytechnique d'Alger, sous la direction de Monsieur M.HADDADI.

Nos vifs remerciements et notre gratitude vont tout d'abord à Monsieur M.HADDADI pour avoir proposé ce travail et pour ses précieuses orientations et conseils éclairés qui nous ont permis de mener à bien cette étude. Sans ses connaissances approfondies du domaine, ce travail n'aurait jamais abouti.

Nous remercions également Monsieur H.BOUSBIA SALAH, pour ses conseils avisés et pour sa grande disponibilité au cours de cette étude.

Nous remercions également Madame L.HAMMAMI, pour ces encouragements et pour sa bienveillante attention à notre égard.

Nous exprimons notre gratitude aux enseignants du département d'Electronique pour la formation qu'ils nous ont donnée.

Nos remerciements s'adressent aussi à tout le personnel de la bibliothèque de l'E.N.P et plus particulièrement à Messieurs KRIMOU et SALAH.

Enfin, on remercie tous ceux qui ont contribué de près ou de loin à ce projet et spécialement à Messieurs: A.REKABE, AMINE, NABIL, KAMEL, ZOHEIR et ZINOUE.

SOMMAIRE

المدرسة الوطنية المتعددة التقنيات
BIBLIOTHEQUE — المكتبة
Ecole Nationale Polytechnique

Introduction	1
Chapitre I : Rappel théorique sur le transistor bipolaire	2
I. 1. Définitions - Descriptions.....	2
I. 2. L'effet Transistor.....	6
I. 3. Gain en courant.....	7
I. 4. Caractéristiques statiques du transistor bipolaire.....	10
I. 5. Les transistors bipolaires particuliers.....	11
Chapitre II : Mise au point d'une méthode de détection des électrodes du transistor	14
II.1. Introduction	14
II.2.1. Opération de détection de la base.....	14
II.2.2. Opération de détection de l'émetteur et du collecteur.....	16
Chapitre III : Fonctionnement de l'appareil	19
I. Introduction.....	19
II. Partie matériel	20
II. 1. Bloc de mesure.....	21
II. 1. 1. Détection de la base.....	21
II. 1. 2. Différenciation entre l'émetteur et le collecteur.....	27
II. 1. 3. Le générateur de courant.....	28
II. 1. 4. Mesure du gain.....	32
II. 2. Bloc d'affichage.....	35
II. 3. Le bloc d'acquisition, de commande et de traitement.....	37
II. 3. 1 Acquisition de données.....	37
II. 3. 2. Commande et traitement de la donnée.....	41
II. 3. 2. a. Commande des relais.....	43
II. 3. 2. b. Commande des LED.....	49
II. 3. 2. c. Commande et gestion des afficheurs à LED	54
II. 3. 2. d. Commande du générateur de courant.....	56
III. Partie logiciel	60
III. 1. Introduction.....	60
III. 2. Programmes.....	61
III. 2. 1. Principes.....	61
III. 2. 2. Organigrammes.....	68
Conclusion	100
Bibliographie	
Annexes	



المدرسة الوطنية المتعددة التقنيات
BIBLIOTHEQUE — المكتبة
Ecole Nationale Polytechnique

Introduction



Introduction

Certains montages en électronique nécessitent la connaissance de paramètres essentiels des transistors utilisés. On fait alors appel à un **Transistormètre** pour connaître au moins, leurs gains. Seulement, l'utilisation d'un tel appareil n'est possible que si, au sus de la polarité, on connaît le brochage exact du transistor en question, chose qui n'est toujours pas évidente. Alors, pour savoir si on peut remplacer un transistor par un autre trouvé dans un fond de tiroir, un **Transistormètre** classique ne suffit plus. Ce qu'il faut, c'est un instrument qui effectue automatiquement la recherche du brochage du transistor au test et qui soit capable de mesurer son gain pour une large gamme de courant de base. Ce projet de fin d'études traite de la conception et de la réalisation d'un tel appareil.

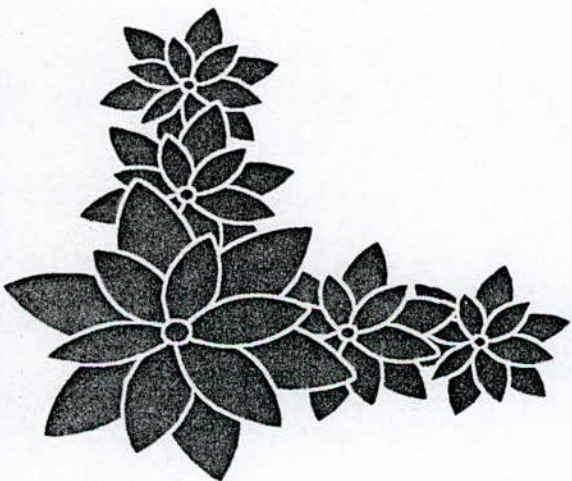
Compte tenu des exigences de ce cahier des charges dont nous venons de présenter les grandes lignes, une profonde réflexion nous a amené à inclure un microprocesseur pour la gestion des fonctions de l'appareil. Notre choix s'est finalement porté, sur un micro contrôleur du type 68705 P3S qui possède l'avantage de la disponibilité.

Le travail sera présenté selon le plan suivant :

- Une première partie où nous effectuerons un rappel sur le fonctionnement des transistors,
- Une seconde partie où nous allons exposer le principe de fonctionnement de notre appareil,
- Une dernière partie dans laquelle on va exposer la constitution et le rôle de chaque bloc de l'instrument.



Chapitre I



I. 1. Définitions - Descriptions

I. I. 1. Définition générale

Les éléments tels que diodes, résistances, capacités, selfs sont des dipôles passifs, ce sont des composants dissipatifs. Un composant actif est un élément relié à une source locale, qui reçoit un signal d'entrée, fournit un signal de sortie (figure I.1.) et permet un gain en puissance.

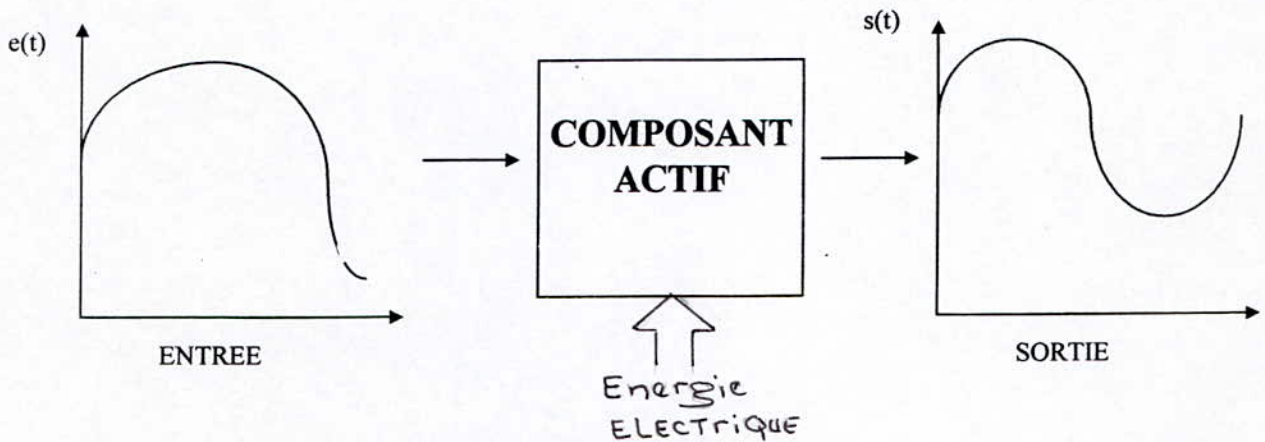


Figure I. 1. Composant actifs.

Il y a simultanément transmission de l'information entre l'entrée et la sortie, et le transfert d'énergie entre la source et la sortie. L'un des dispositifs les plus utilisés, est le transistor bipolaire. Un composant actif possède au minimum trois électrodes (tripôle) et sera obligatoirement non linéaire (figure I. 2.).

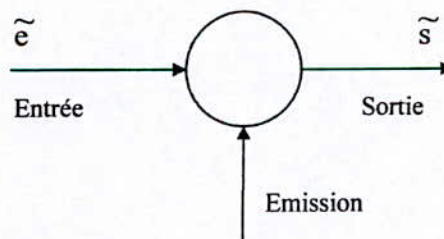


Figure I. 2. Représentation d'un composant actif.

Il comporte :

- Une électrode de commande sur laquelle on applique le signal d'entrée.
- Une électrode d'émission sur laquelle une source extérieure fournit une certaine énergie.
- Une électrode de réception sur laquelle on recueille le signal amplifié.

Le transistor bipolaire (bipolar junction transistor) est un dispositif à trois couches séparées par deux jonctions. Les trois couches sont appelées : **émetteur**, **base**, **collecteur**.

On peut réaliser deux types de transistors bipolaires : le **transistor NPN** et le **transistor PNP** (figure I.3.).

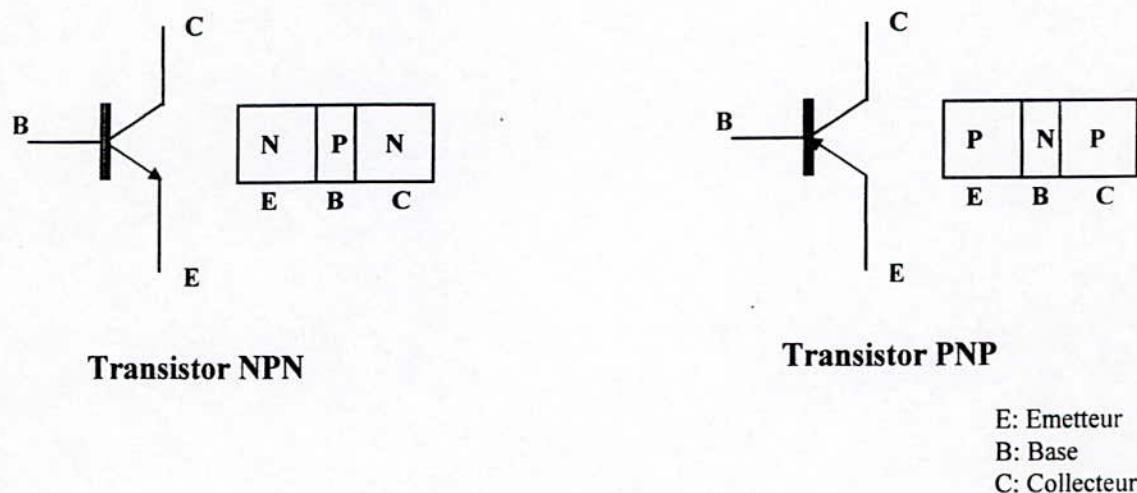


Figure I. 3. Transistor NPN et PNP.

Le courant principal circule entre l'émetteur et le collecteur. Le sens de la flèche située dans la branche «émetteur» indique le sens physique de ce courant (dans un NPN, il est sortant, dans un PNP, il est rentrant). L'électrode de base permet d'appliquer le signal de commande qui est un courant d'environ cent fois plus faible que le courant principal.

L'intérêt du transistor bipolaire est de contrôler un courant collecteur par un courant base, beaucoup plus faible [2].

I. 1. 2. Définition et paramètres de la structure

Il est courant de transformer le tripôle EBC en un quadripôle par mise en commun de l'une des électrodes entre l'entrée et la sortie du quadripôle. La figure (I. 4.), illustre, pour les trois possibilités (le montage émetteur commun, le montage collecteur commun et le montage base commune) [2] :

- La notation des tensions et des courants,
- Le sens physique des courants pour un transistor NPN,
- Des valeurs pour un transistor silicium en fonction normal.

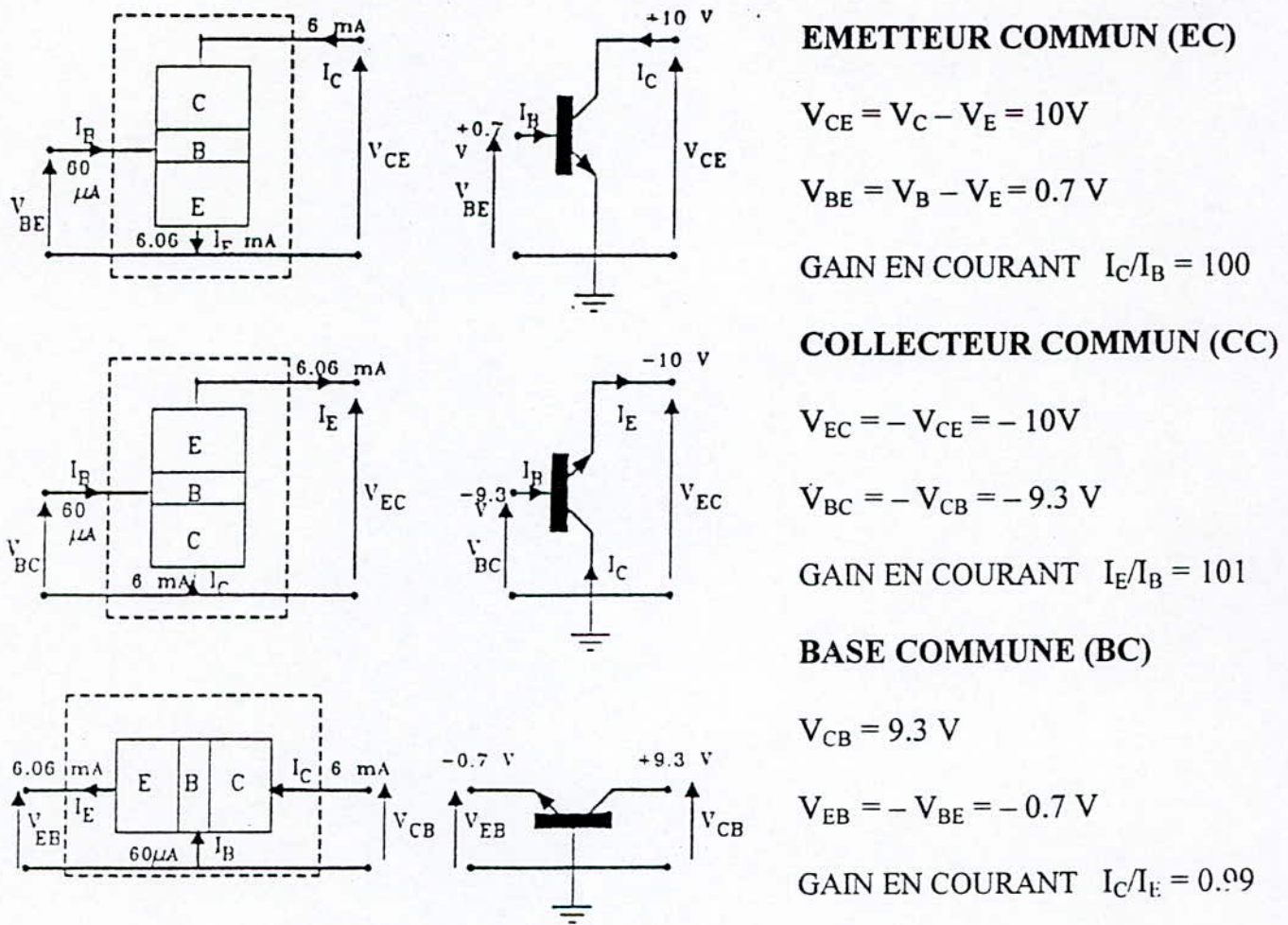


Figure I. 4. Les trois montages fondamentaux.

I.1.3 : Technologie du transistor bipolaire

La fabrication classique du transistor bipolaire repose sur une double diffusion : diffusion de la base dans le collecteur, ensuite, diffusion de l'émetteur dans la base. La structure d'un transistor NPN épitaxial est représentée à la figure I.5.a.. Pour une modélisation simple, nous simplifions en ne considérant qu'un empilement dans lequel les deux jonctions émetteur-base et base-collecteur, ont la même surface. Cette simplification, comme sous le nom d'hypothèse du transistor filamenteux (figure I.5.b.), permet de développer un modèle unidimensionnel [2].

Par ailleurs, il résulte du processus de réalisation que la base est plus dopée que le collecteur et que l'émetteur est plus dopé que la base (figure I. 6. a.). Nous allons considérer les différentes régions dopées uniformément et les jonctions abruptes. Dans ces conditions, le profil de dopage du transistor est représenté par la figure(I. 6. b) [2].

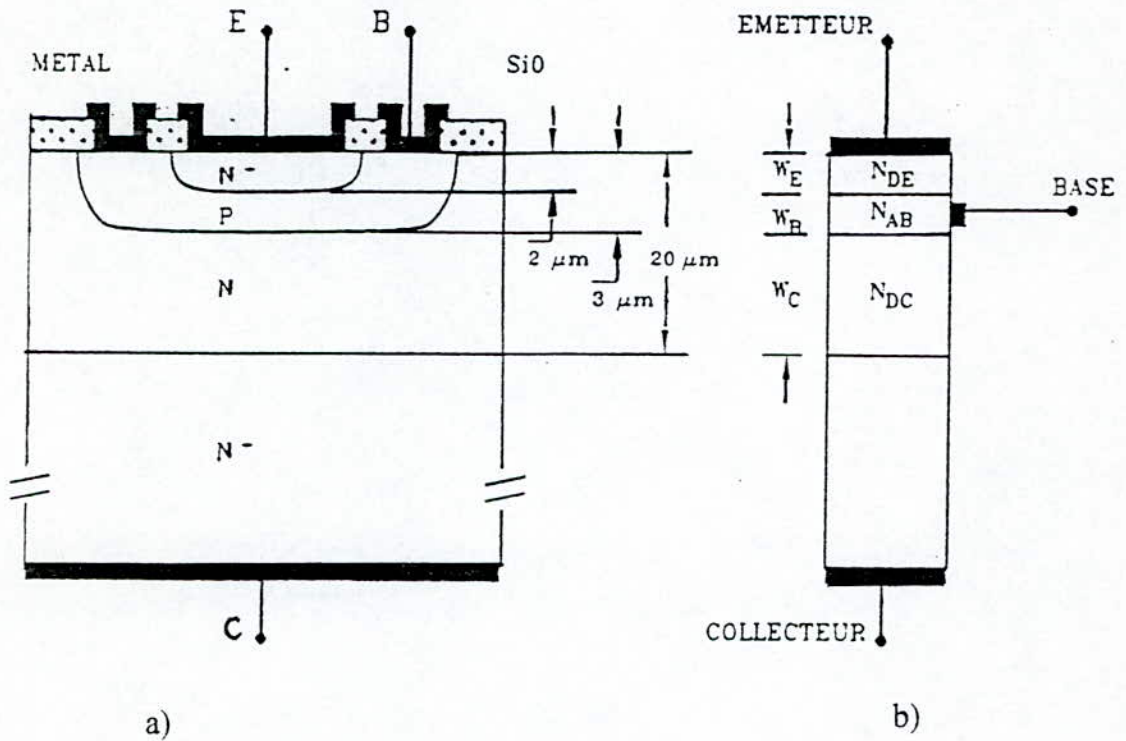


Figure I. 5. Structure et schéma d'un transistor.

N_{DE} : Densité des donneurs dans l'émetteur,
 N_{AB} : Densité des accepteurs dans la base,
 N_{DC} : Densité des donneurs dans le collecteur,
 W_C, W_E, W_B : Epaisseur du collecteur, de l'émetteur et de la base.

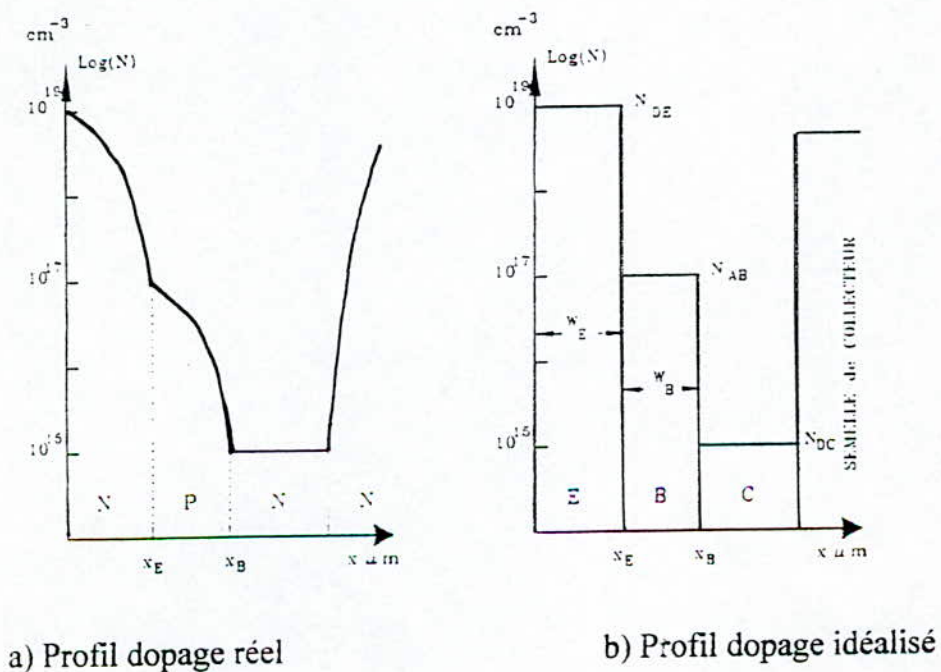


Figure I. 6. Doping d'un transistor.

I.2. L'effet Transistor

Les transistors PNP et NPN ont des principes de fonctionnement identiques; aussi limiterons-nous l'exposé au seul cas d'une structure PNP. Les résultats obtenus s'appliqueront sans aucune restriction aux structures NPN, il suffit de permuter les symboles relatifs aux caractéristiques physiques des régions P et N et d'inverser les sens de référence des tensions et courants [5], [9].

Polarisons une structure PNP dans les conditions indiquées sur la figure (I. 7.) :

Les deux régions P ne sont généralement pas identiques : l'émetteur est fortement dopé vis à vis de la région de base , le collecteur n'est que modérément dopé. Des polarisations directes pour la jonction émetteur-base et inverse pour la jonction collecteur-base, correspondent au fonctionnement dit « normal » du dispositif. Dans ces conditions, l'émetteur injecte des trous dans la région de base. Ceux-ci diffusent perpendiculairement au plan des jonctions et, si la base est assez fine pour que les recombinaisons y soient peu importantes, ils atteignent presque tous, la zone de transition de la jonction collecteur-base. Le champ électrique élevé qui règne dans cette zone les balaie alors, vers la région du collecteur [9].

Cependant, les électrons sont injectés de la base vers l'émetteur d'une part, et du collecteur vers la base d'autre part. Le courant associé au premier de ces mécanismes d'injection est petit devant le courant de trous qui transite de l'émetteur au collecteur : la jonction émetteur-base est en effet fortement dissymétrique. Quant au courant d'électrons à la jonction collecteur-base , il s'agit d'un courant inverse de saturation, toujours de très faible intensité. Le courant total du collecteur n'est donc que légèrement inférieur au courant total d'émetteur. La tension inverse collecteur-base, en module, pouvant être considérable devant la tension directe émetteur-base, le dispositif assure ainsi une amplification de puissance[9].

L'effet transistor peut alors être décrit, de manière approximative, par deux équations. La première, reliant le courant émetteur I_E à la tension appliquée V_{EB} entre émetteur et base, est peu différente de l'équation caractéristique d'une jonction, c'est-à-dire, aux faibles niveaux d'injection :

$$I_E \approx I_{S1} \cdot [\exp(V_{EB} / U_T) - 1] \quad \dots (I.1)$$

Expression où I_{S1} représente le courant de saturation de la jonction émetteur-base. La seconde exprime que le courant collecteur I_C est une large fraction α_N du courant émetteur. Avec les conventions de signes précisées sur la figure (I.8), on peut écrire :

$$I_C \approx -\alpha_N \cdot I_{S1} \cdot [\exp(V_{EB} / U_T) - 1] \quad \dots (I.2)$$

Le paramètre α_N , légèrement inférieur à l'unité, apparaît comme le gain en courant dans le sens normal de fonctionnement [2],[5],[9].

Remarque: U_T est la tension ou unité thermodynamique (KT/q) ou, K constante de Boltzman, T temps absolu et q charge de l'électron.

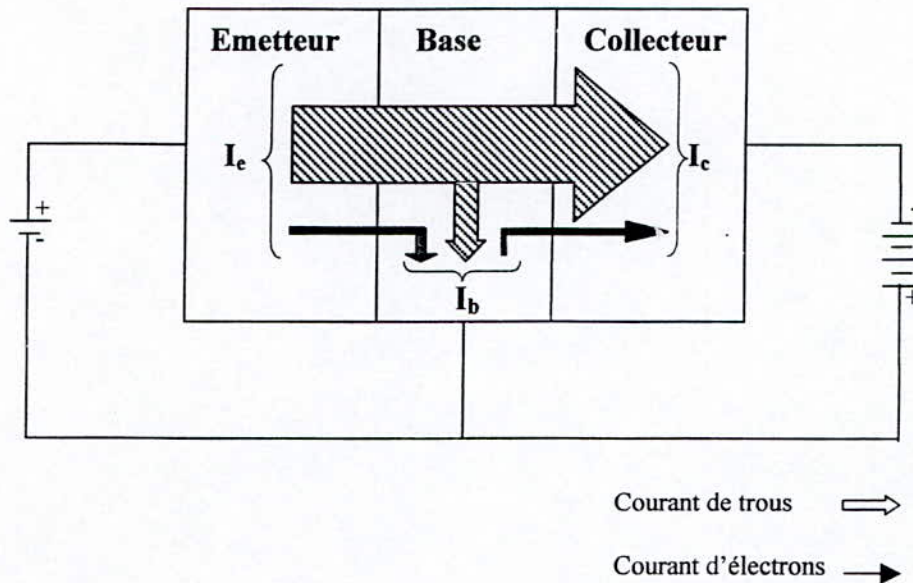


Figure I. 7. Transistor PNP en fonctionnement normal.

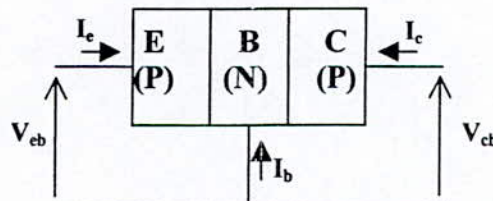


Figure I. 8. Convention des signes des courants I_c , I_e et I_b .

I.3. Gain en Courant

Dans les montages ordinaires à transistors la grandeur de sortie (grandeur à commander) est constituée, soit par le courant de collecteur, soit par le courant d'émetteur, et la grandeur d'entrée (grandeur de commande), soit par le courant de base, soit par le courant d'émetteur. Le rapport entre le courant d'entrée et le courant de sortie est caractérisé par le coefficient d'amplification ou, comme on dit souvent, par le **gain en courant** [9].

I.3.1. Définition générale [9]

La relation entre le courant de collecteur et le courant d'émetteur peut s'écrire sous la forme suivante :

$$I_c = \alpha \cdot I_e \quad \dots (I.3)$$

Ici, c'est le gain en courant d'émetteur, un des paramètres fondamentaux du transistor. Ce paramètre est particulièrement commode dans les cas où le courant d'émetteur peut être considéré comme une grandeur donnée, par exemple dans le montage en base commune (figure I. 4. c.).

Le gain α est voisin de l'unité. Pour les transistors intégrés, la valeur est plus souvent comprise entre 0.99 et 0.995.

Pour établir la relation entre le courant de collecteur et le courant de base, introduisons dans la formule (I.3) la valeur $I_e = I_c + I_b$ (d'après la loi de conservation du courant). La relation cherchée se met alors facilement sous la forme :

$$I_c = \beta \cdot I_b \quad \dots (I.4)$$

Ici, β est le gain en courant de base :

$$\beta = \frac{\alpha}{1 - \alpha} \quad \dots (I.5)$$

Ce paramètre largement utilisé, est particulièrement commode pour le cas où c'est le courant de base qui est considéré comme une grandeur connue, dans les montages en émetteur commun (figure I. 4. a).

Le gain β est d'autant plus élevé que le gain α est voisin de l'unité.

En raisonnant sur un transistor PNP, le gain α s'écrit sous la forme suivante :

$$\alpha = \frac{I_c}{I_e} = \frac{I_{ep}}{I_e} \cdot \frac{I_c}{I_{ep}} \quad \dots (I.6)$$

Chacun des facteurs au second membre de cette expression a sa signification physique et son appellation.

$$\gamma = \frac{I_{ep}}{I_e} = \frac{I_{ep}}{I_{en} + I_{ep}} \quad \dots (I.7)$$

γ est appelé taux d'injection. Il caractérise la fraction du courant d'émetteur total transportée par la composante utile, c'est à dire la composante électronique, seule cette composante est capable d'atteindre le collecteur et de constituer son courant.

Le second facteur est :

$$\chi = \frac{I_c}{I_{ep}} \dots (I.8)$$

χ est appelé rapport de transfert. Il caractérise la fraction des porteurs injectés qui n'ont pas subi de recombinaison sur leur trajet vers le collecteur. Seuls ces porteurs constituent le courant de collecteur. Ainsi le gain en courant d'émetteur peut s'écrire sous la forme:

$$\alpha = \gamma \cdot \chi \dots (I.9)$$

I.3.2. Gain en courant dans le montage en inverse

Les gains dans le montage en inverse ne se prêtant pas à une analyse rigoureuse parce que les phénomènes de mouvement des porteurs sont dans ce cas du type à deux dimensions (figure I. 9.) [9].

De nombreux porteurs injectés par le collecteur dans la région passive de la base n'atteignent pas l'émetteur mais se recombinent dans la couche de base sur la surface. c'est pourquoi le rapport de transfert inverse χ_i dépend en grande partie du rapport de la surface de l'émetteur (S_1) à la surface du collecteur ($S_1+S_2+S_3$) et peut devenir nettement inférieur à l'unité [9] .

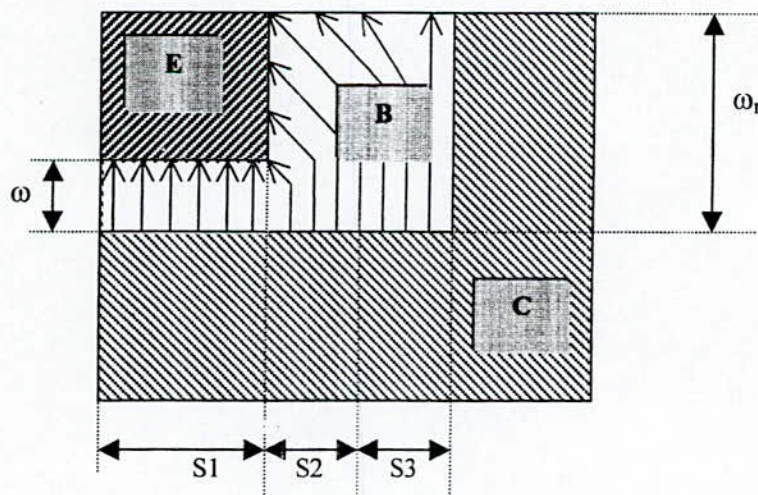


Figure 1. 9. Trajectoire des électrons injecté dans la base d'un transistor monté en inverse.

De plus, si la jonction collective est presque symétrique le taux d'injection γ_1 sera lui aussi bien faible. Dans de telles conditions, le gain inverse α_1 peut s'abaisser à 0,7 et moins, même dans des transistors à diffusion. Dans des transistors à dérive il prend une valeur encore plus petite, ce qui est du à l'action du champ ralentisseur [9].

Ainsi les paramètres inverses α_1 et β_1 sont toujours inférieurs aux paramètres correspondants dans le montage en direct [5],[9].

Pourtant leurs valeurs peuvent varier suivant la structure du transistor dans des limites assez larges. C'est ainsi que le gain β_1 , qui ne dépasse pas généralement 0.5 à 1.5, peut atteindre dans des structures spéciale 5 à 10 et même plus [9].

I.4. Caractéristique statique du transistor bipolaire

Le transistor est un dispositif de contrôle, donc il suppose un circuit de commande (circuit d'entrée) et un circuit commandé (circuit de sortie). Le montage émetteur commun est le plus fréquent, les fiches techniques en donne souvent les caractéristiques. Nous allons envisager les caractéristiques statiques d'entrée et de sortie d'un transistor dans le montage à émetteur commun [2].

■ Caractéristiques statiques: Montage émetteur commun.

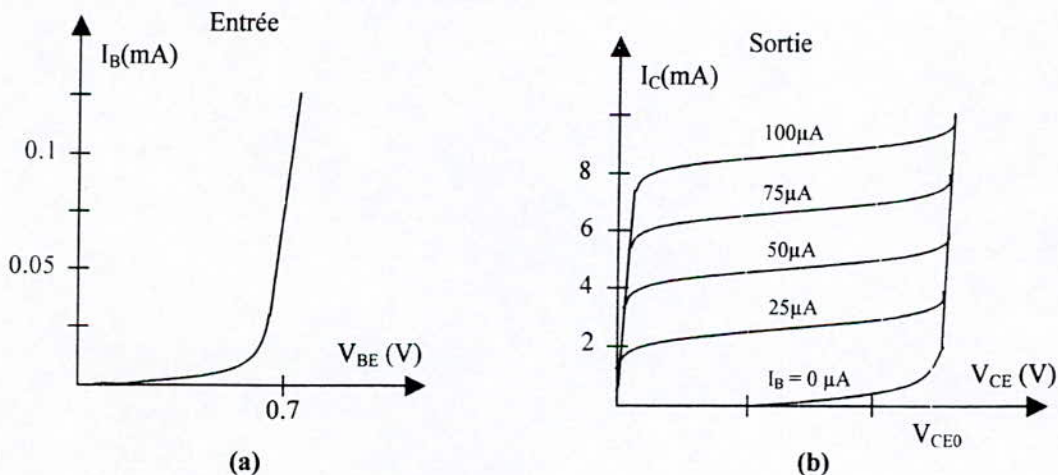


Figure I. 10. Caractéristiques statiques émetteur commun.

Caractéristique d'entrée (figure 1. 10. a.) : Courant d'entrée I_B - Fonction de la tension de sortie V_{CE} .

La caractéristique d'entrée à l'allure de la courbe $I(V)$ d'une jonction polarisée en direct. Cependant, l'échelle des courants est environ cent (100) fois plus grande puisque le courant de base ne représente que le centième du courant traversant la jonction EB. Cette caractéristique est sensiblement indépendante de la tension de sortie.

Caractéristique de sortie (figure I.10. b.) : Courant de sortie I_C en fonction de la tension V_{CE} pour différents courant I_B .

Ces courbes caractéristiques qui s'obtiennent aisément à l'aide des formules d'Ebers et Moll. se situent en totalité dans le premier quadrant.

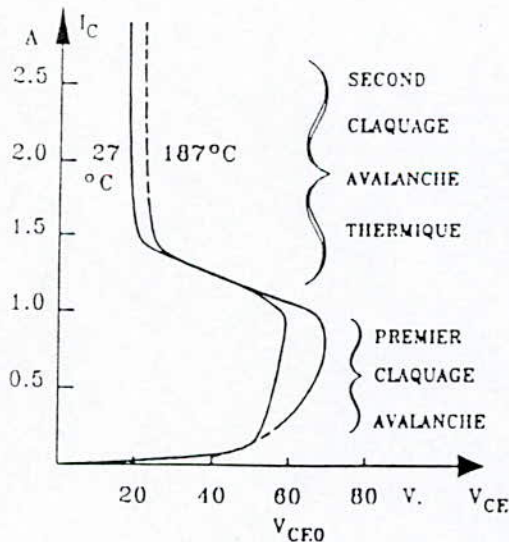
I. 5. Les transistor bipolaires particuliers [2]

I. 5. 1. Les transistors de puissance

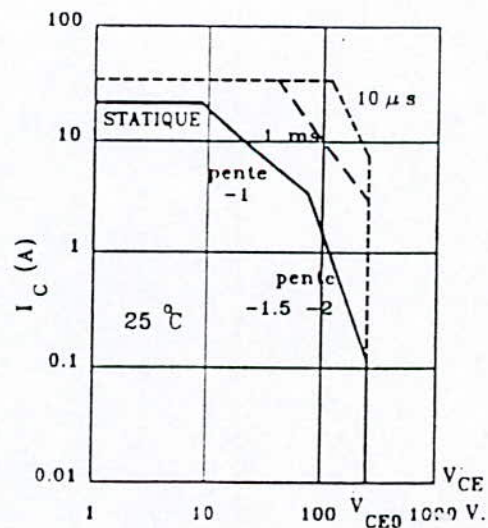
Les transistors de puissance sont destinés à l'amplification ou à la commutation et doivent supporter la tension CB élevée et dissiper une énergie importante tout en évitant un échauffement excessif. Une température de fonctionnement trop élevée entraîne deux phénomènes :

- la base devient intrinsèque et l'effet transistor cesse puisque le collecteur est en contact avec l'émetteur.
- l'apparition d'une avalanche thermique (second claquage) qui se traduit par une soudaine diminution de la tension collecteur émetteur (figure I. 11.) et une « constriction » du courant .

Remarque : Une Constriction est une répartition du courant en tube de densités très forts avec échauffement local très important .



a) Claquage.



b) Surface de sécurité.

Figure I. 11. Avalanche thermique.

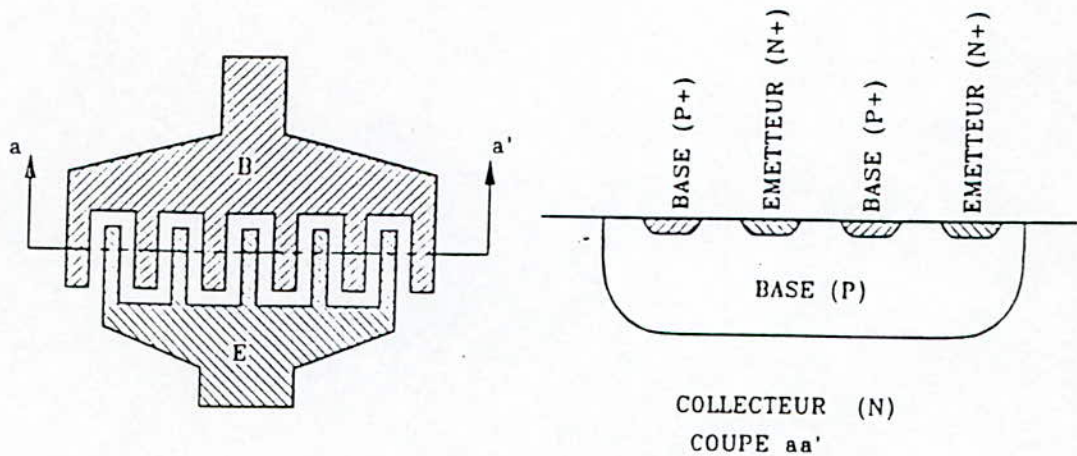


Figure I. 12. Transistor de puissance.

Pour éviter ces inconvénients, tout en gardant une densité de courant d'émetteur importante et uniforme, on accroît le rapport périmètre/surface de l'émetteur en réalisant « des doigts » d'émetteur (interdigités) avec « des doigts » de base (figure I.12).

I. 5. 2. Les transistors hyperfréquences

Dans ces transistors, le paramètre essentiel est la fréquence de coupure f_T (fréquence où $|\beta| = 1$). Si on désire obtenir une fréquence f_T aussi grande que possible, pour cela :

On opère avec un courant d'émetteur élevé et une surface d'émetteur petite.

On réalise des épaisseurs de base les plus petites possibles.

On réduit la résistance de collecteur en réalisant une épitaxie d'une couche N sur un substrat N^{++} .

Toutes ces conditions étant réalisées, on obtient des temps de la dizaine de pico-secondes et des fréquences de coupure de l'ordre de la dizaine de gigahertz.

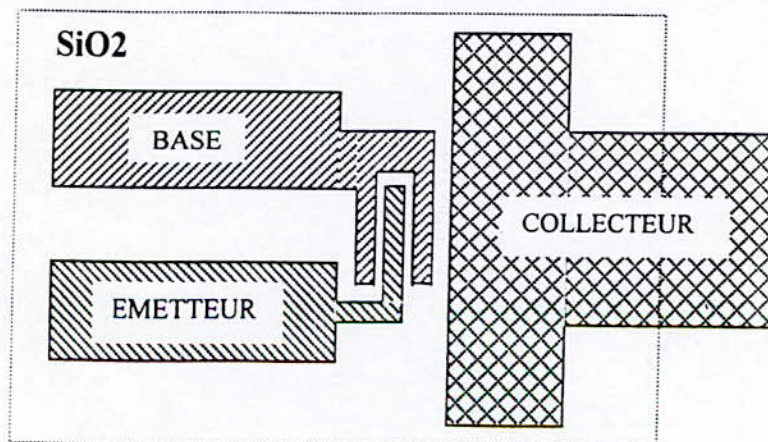


Figure I. 13. Transistor hyperfréquence (vue de dessus)

I.5.3. Les transistors intégrés

La qualité principale que l'on demande au transistor intégré est d'occuper le moins de place possible pour permettre la plus grande densité d'intégration. Les contraintes sont l'isolation entre transistors et le substrat et toutes les connexions en surface.

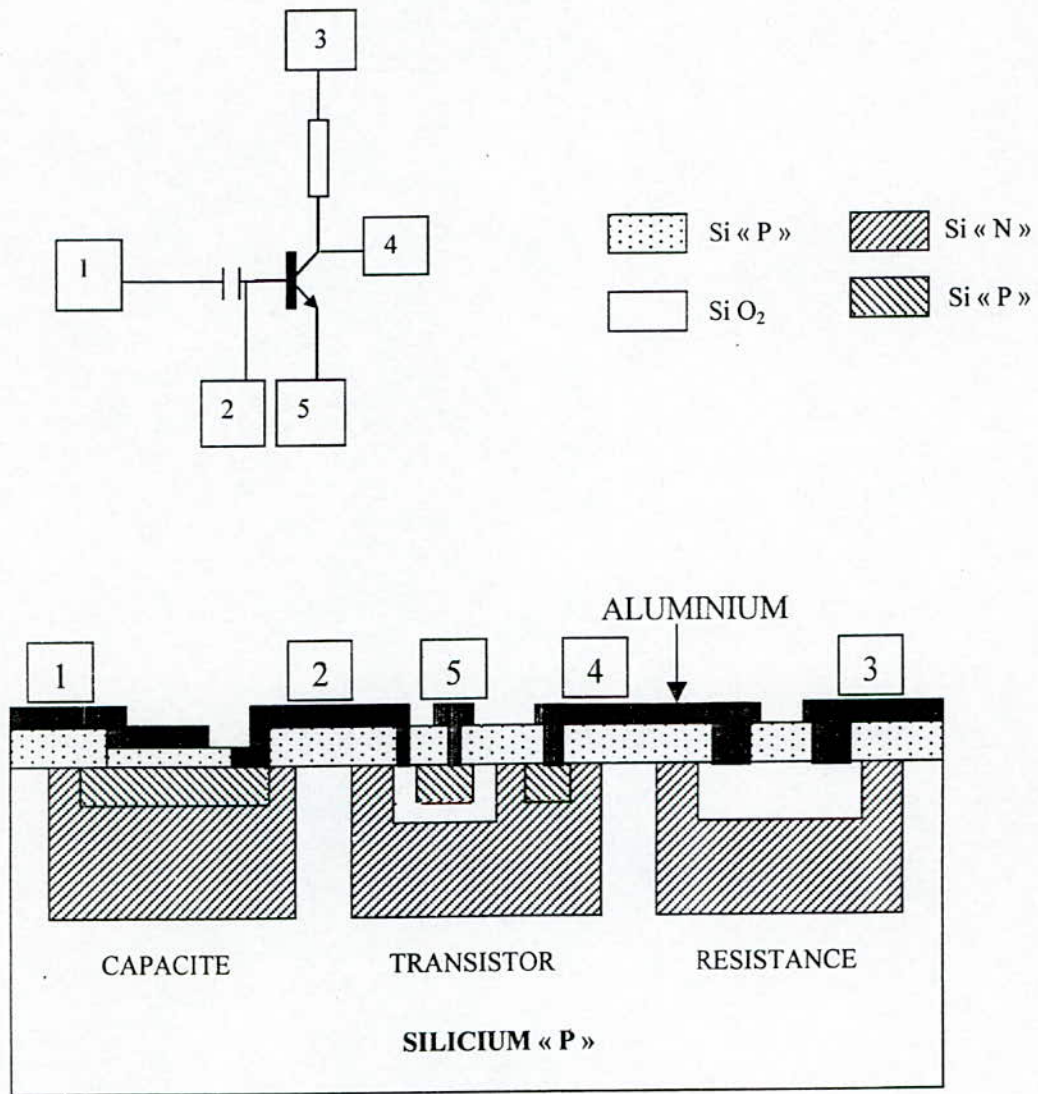
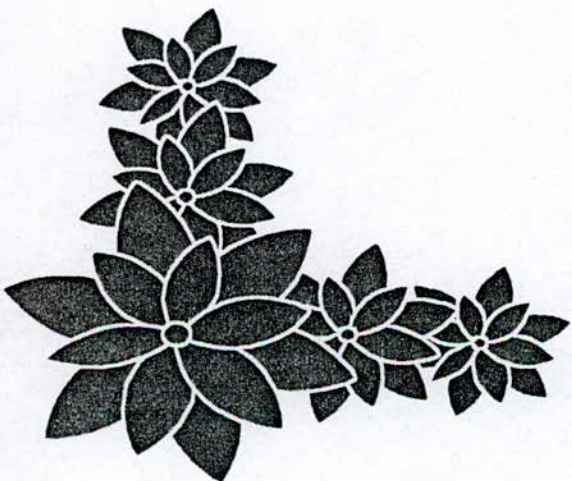


Figure I. 14. Schéma d'intégration.



Chapitre II



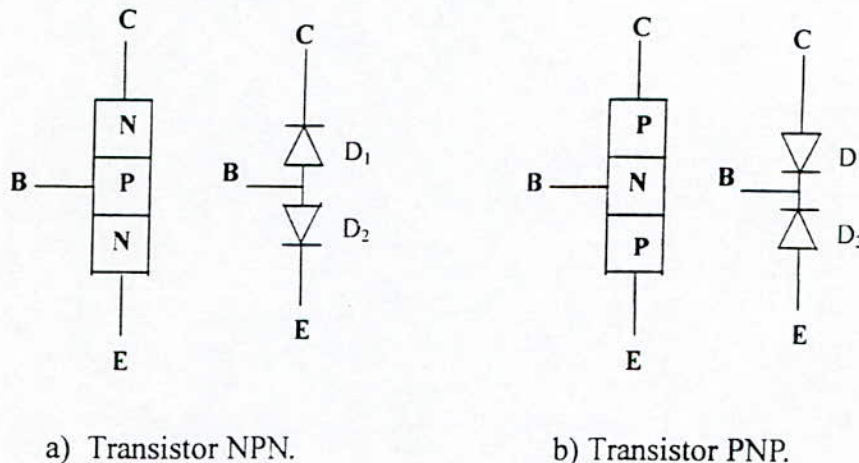
II. 1. Introduction

L'identification d'un transistor inconnu revient essentiellement à déterminer son brochage (c'est à dire les connexions qui arrivent au collecteur, à l'émetteur et à la base), ainsi que ses caractéristiques principales, à savoir sa polarité (NPN ou PNP) et son gain.

La méthode utilisée pour la détection des électrodes du transistor s'effectue en deux opérations: une première qui consiste à détecter l'électrode de la base. et une seconde qui permettra de distinguer l'émetteur du collecteur. Dans ce qui va suivre nous allons exposer ces deux principes.

II. 2. 1. Opération de détection de la base

Un transistor bipolaire est constitué de deux jonctions PN: La jonction Base-Collecteur (BC) et la jonction Base-Emetteur (BE). On pourra donc représenter grossièrement un transistor par la figure (II.1.)



a) Transistor NPN.

b) Transistor PNP.

Figure II.1. Représentation simplifiée d'un transistor.

Chaque jonction PN est représenté par une diode. Les deux diodes D1 et D2 représentent les deux jonctions d'un transistor bipolaire.

Le principe de la détection de la broche représentant la base du transistor est calqué sur le principe de test d'une jonction par un multimètre, c'est à dire qu'il consiste à tester une diode (ou jonction servant de diode et située dans un transistor).

Ce testeur de jonction est constitué d'un générateur de courant de 1mA. d'une résistance de mesure 1KΩ et d'un voltmètre au borne de la résistance (figure II. 2.).

Nous avons choisie cette valeur (1mA). Car sans être trop basse, elle est toujours sans risque pour un transistor bipolaire. Le choix d'un courant de 1mA nous amène à prendre comme résistance de mesure une résistance de 1KΩ. Donc s'il y a passage de courant. le voltmètre nous indiquera une valeur ronde de 1V.

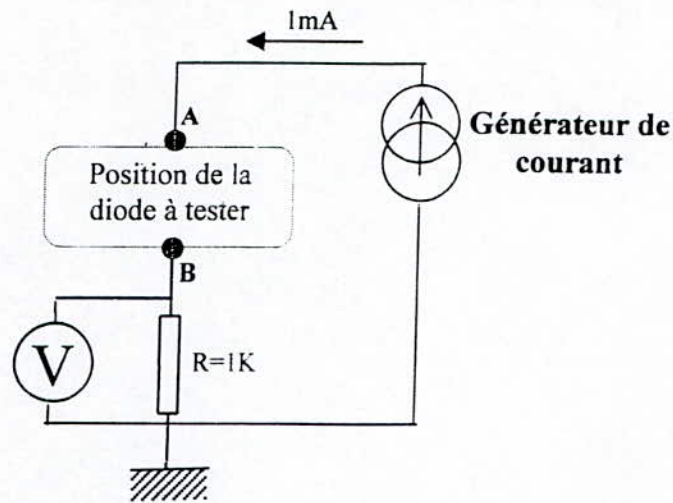


Figure II. 2. Schéma simplifié d'un testeur de jonction .

En effet si une diode est branchée entre les pointes A et B dans le sens passant (Anode en A), la résistance R sera traversée par un courant de 1mA. et la tension à ces bornes sera de 1 V. Dans le cas inverse (cathode en A), il ne passe qu'un courant très faible et la tension aux bornes de la résistance sera non mesurable même, si la diode est au silicium.

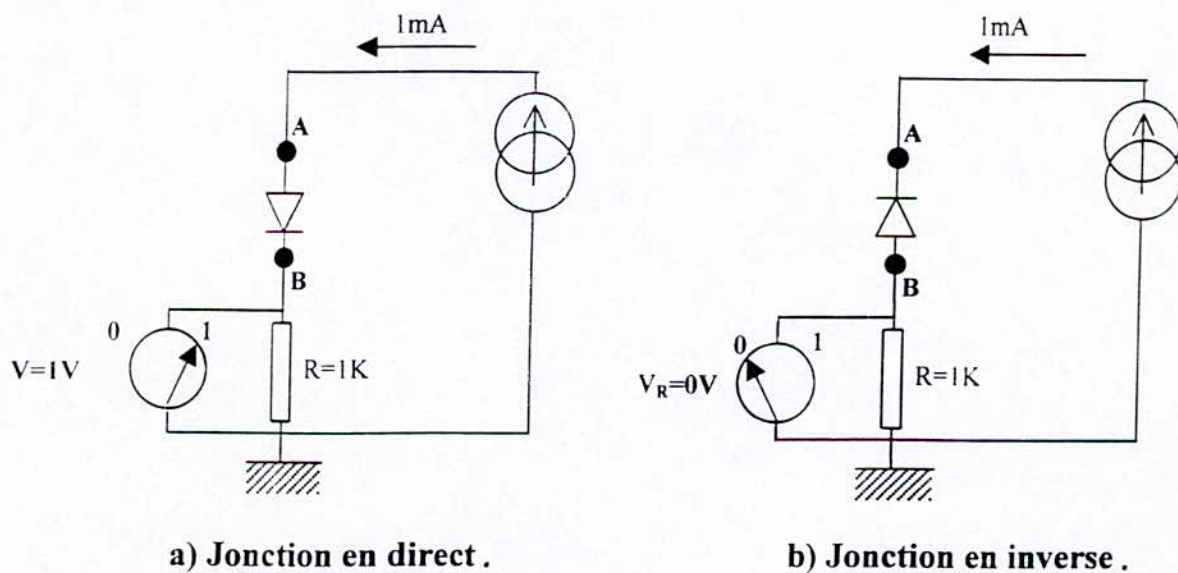


Figure II. 3. Principe de test de jonction .

Supposons que nous ne connaissons rien du brochage du transistor. Nous désignerons donc ses trois files par X, Y et Z (figure II. 4.). Nous chercherons au moyen du montage de la figure (II-2), deux connexions entre lesquelles on trouve l'équivalent d'une diode (passage pour un sens de branchement, blocage pour le sens opposé). L'une de ses connexions sera la base, l'autre est : soit l'émetteur ou le collecteur. Supposons par exemple, que nous ayons trouvé l'équivalent d'une diode entre les connexions Y et Z. Nous essaierons, chaque fois pour les deux sens de branchement, laquelle des électrodes qui avec l'électrode X, donne également un effet diode.

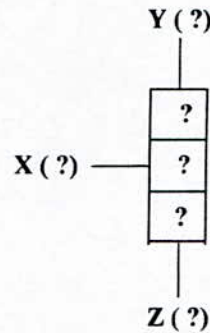


Figure II. 4. Représentation d'un transistor inconnu .

Supposons que ce soit l'électrode Z: il y a donc l'équivalent d'une diode entre Y et Z, ainsi qu'une entre X et Z. La connexion commune aux deux diodes est donc la base: c'est l'électrode Z.

Ce test nous a permis en même temps de savoir si le transistor est un NPN ou un PNP. Dans ce dernier cas, les diodes en question conduisent dans le sens Y vers Z, et X vers Z, le transistor est donc du type PNP (Figure II.1.).

Si l'on a trouvé un court-circuit franc (la tension aux bornes de la résistance est égale à 1V dans le sens passant et bloquant de la diode) entre les trois électrodes, il peut s'agir d'un transistor court-circuité (hors d'usage) ou d'une diode tunnel. En effet, dans ces derniers cas, deux connexions sont reliées entre elles et à l'une des électrodes de la diode, la troisième connexion allant à l'autre électrode. Comme pour des tensions faibles, la diode tunnel est très conductrice aussi bien dans le sens direct que dans le sens inverse.

Si l'on trouve un circuit ouvert (la tension au bornes de la résistance est nulle dans le sens passant et bloquant de la diode) entre les trois électrodes, il ne peut s'agir que d'un transistor endommagé .

II.2.2. Opération de détection de l'émetteur et du collecteur

Le fait de déterminer la base permet de repérer les deux autres électrodes (Collecteur et Emetteur). Reste donc à distinguer entre ces deux derniers, car il existe la une ambiguïté. Quelle électrode est l'émetteur et quelle électrode est le collecteur ? on fait appel au résultat théorique concernant le gain inverse d'un transistor. Le gain inverse α_1 et β_1 d'un transistor bipolaire est strictement inférieur au gain direct α et β de celui-ci [9].

Le principe de cette différence consiste à faire une hypothèse à priori, où l'on mesure β grâce à un transistomètre simple. On recommence en permutant les électrodes supposées émetteur et collecteur. Si on trouve une valeur de β franchement plus élevée, c'est la seconde hypothèse qui est la bonne. Un transistor utilisé en permutant son

collecteur et son émetteur fonctionne mais, en général, son gain en courant β est nettement plus petit.

Principe d'un Transistormètre simple

La figure (II. 5.) fournit le synoptique du montage.

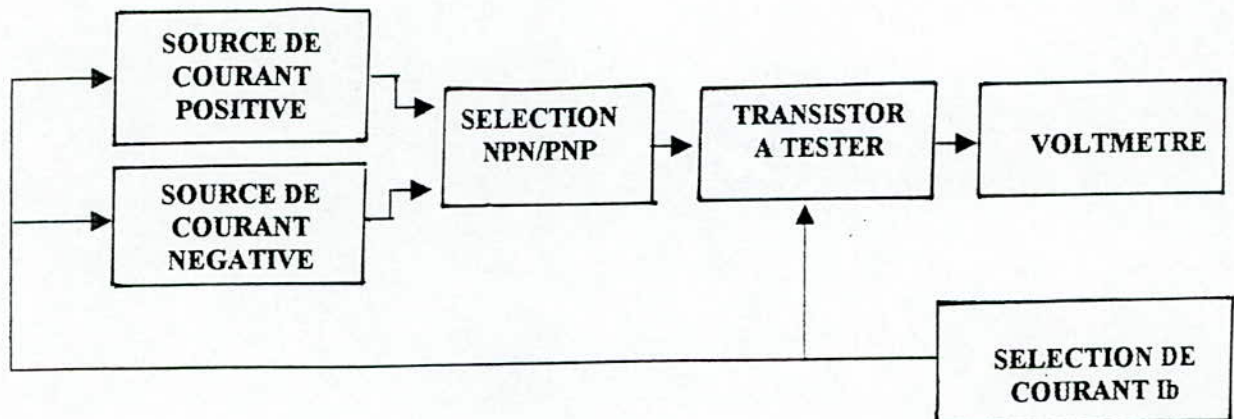


Figure II. 5. Synoptique d'un Transistormètre simple.

Les différents blocs correspondent aux pointillés du schéma de la figure (II. 7.). L'hypothèse de test du transistor sera la suivante (figure II. 6.) : Une résistance est placée dans le collecteur d'un transistor NPN, branché entre le potentiel « +Vcc » et la masse (0 V). Le courant I_c traversant le transistor donne naissance à une chute de tension V , aux bornes de R , égale à $R \cdot I_c$. Précédemment nous avons affirmé que $I_c = \beta \cdot I_b$ d'où $V = R \cdot I_b \cdot \beta$. Remplaçons $R \cdot I_b$ par K , une constante, nous obtenons alors : $V = K \cdot \beta$. On voit de suite que la tension V sera une fonction linéaire du gain. Il suffira alors, pour connaître la valeur de ce dernier, d'utiliser un voltmètre que l'on connectera aux bornes de R . Cependant, le transistor sera polarisé de manière différente, suivant son type (NPN ou PNP). De plus, deux sensibilités de courant de base seront disponibles: I_b peut prendre plusieurs valeurs par exemple : $I_b = 10\mu A$ et $I_b = 100\mu A$.

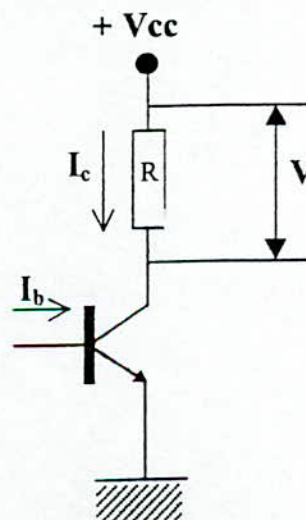


Figure II. 6.

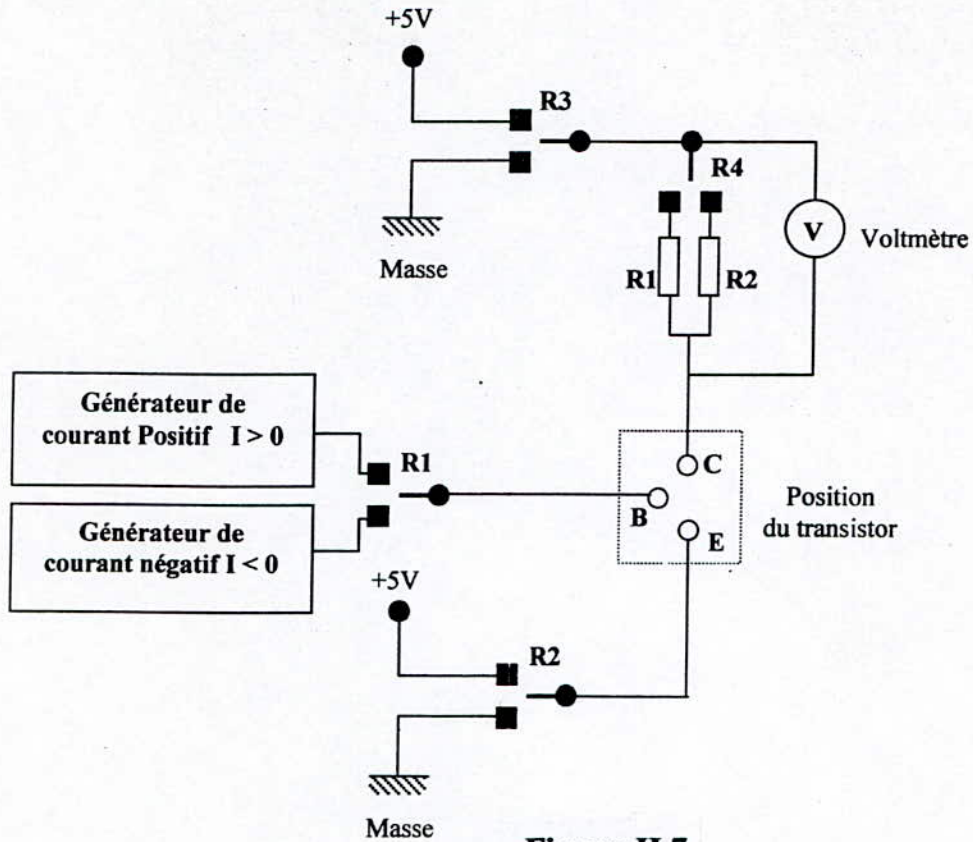


Figure II.7.

Les rotacteurs R1, R2 et R3 assurent le choix NPN / PNP tandis que le rotacteur R4 permet avec le générateur de courant de sélectionner le courant de base injecté dans le semi-conducteur testé.

Le voltmètre utilisé doit être sur un calibre de 200 mV pour une grande précision, sinon, sur un calibre de 1V pour une précision moins importante, car il est exceptionnel de rencontrer un transistor bipolaire avec un gain supérieur à 500 .



Chapitre III



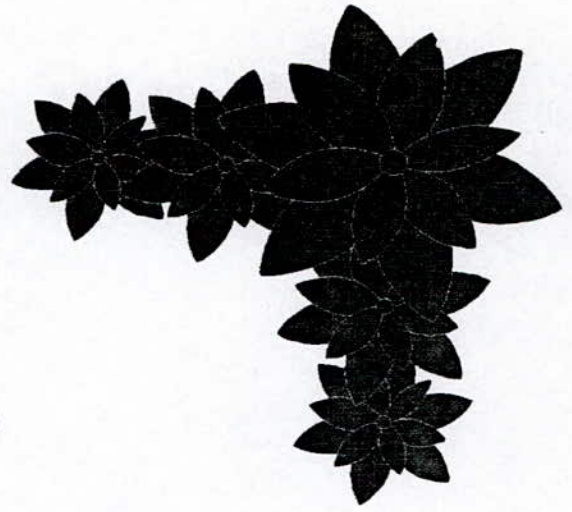
I. Introduction

Notre appareil est conçu autour d'un calculateur électronique dont le rôle est d'effectuer un certain nombre d'opérations sur les données acquises. Ce système comprend plusieurs parties que nous appellerons blocs et à chaque bloc correspond un rôle déterminé.

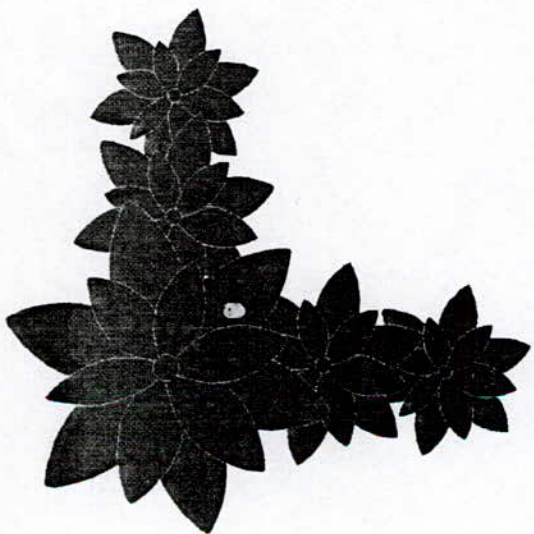
Le premier bloc est le bloc de mesure; c'est cette carte qui recevra le transistor à tester. Elle effectue plusieurs mesures de tension qui constituent l'information essentielle transmise au deuxième bloc. Ce dernier est la carte d'acquisition, de commande et de traitement; c'est le cerveau du système. Il permet grâce à son microcontrôleur de traiter chaque information à part et de générer la commande correspondante à chaque mesure suivant un programme de gestion .

En fin de cycle, le microprocesseur transmet le résultat au troisième bloc qui est la carte d'affichage .

Pour une meilleure compréhension du fonctionnement de notre appareil, nous avons choisi de détailler les caractéristiques matérielles d'une part et les caractéristiques logicielles d'autre part.



Partie
Matériel



II. Partie matériel

Dans cette partie, nous aborderons l'aspect matériel de notre appareil. Il est constitué de trois blocs essentiels qui sont:

- Bloc de mesure,
- Bloc d'acquisition, de commande et de traitement,
- Bloc d'affichage.

Dans ce qui va suivre, chaque bloc sera décrit à part. La figure (III.1.) montre le synoptique général de notre réalisation.

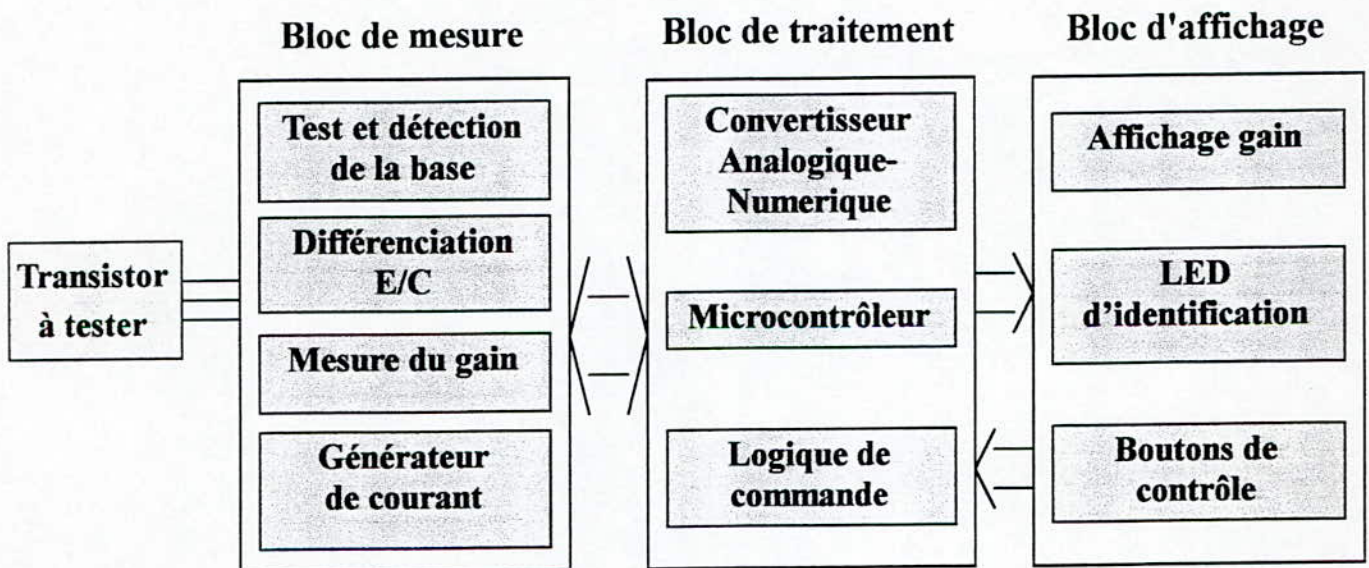


Figure III.1. Synoptique général de l'appareil.

II.1. Bloc de mesure

C'est le bloc de mesure qui recevra le transistor à tester. Il permet de réaliser tous les tests possibles et nécessaires sur le transistor sans permuter ses électrodes.

Pour pouvoir déterminer le brochage du transistor en test, il faudra pouvoir commuter les signaux qui sont appliqués à ses broches. Concevoir un système de commutation avec des éléments discrets n'est pas envisageable même s'il apparaît possible d'utiliser des interrupteurs électroniques (transistor FETs) car le problème, est que ces interrupteurs présente une résistance passante (jusqu'à une centaine d'ohm) et il faudrait alors tenir compte des pertes introduites par ces interrupteurs ce qui nécessite un nombre de points de mesure plus important. L'utilisation de relais électromécanique pour la commutation est donc une solution toute indiquée.

Le but du test est de détecter les électrodes du transistor inconnu. Nous allons désigner un transistor inconnu par "Tr" et ses électrodes par "X", "Y" et "Z". Les jonctions à tester sont donc: "X - Y", "X - Z" et "Z - Y".

La première partie du test consiste à détecter la base, la deuxième partie a comme rôle de différencier l'émetteur du collecteur.

Dans ce qui va suivre, nous allons expliquer le mode de fonctionnement de la carte.

II.1.1. Détection de la base

Le principe du test est de déterminer le sens passant des jonctions du transistor inconnu

En premier lieu, on suppose que, pour des raisons de simplifications, le transistor inconnu est de type NPN donc le courant issu du générateur est positif.

- Est-ce-que X est la base ?

Pour le savoir, il faut tester les jonctions X-Y et X-Z; cela est possible grâce au montage de la figure (III.2.).

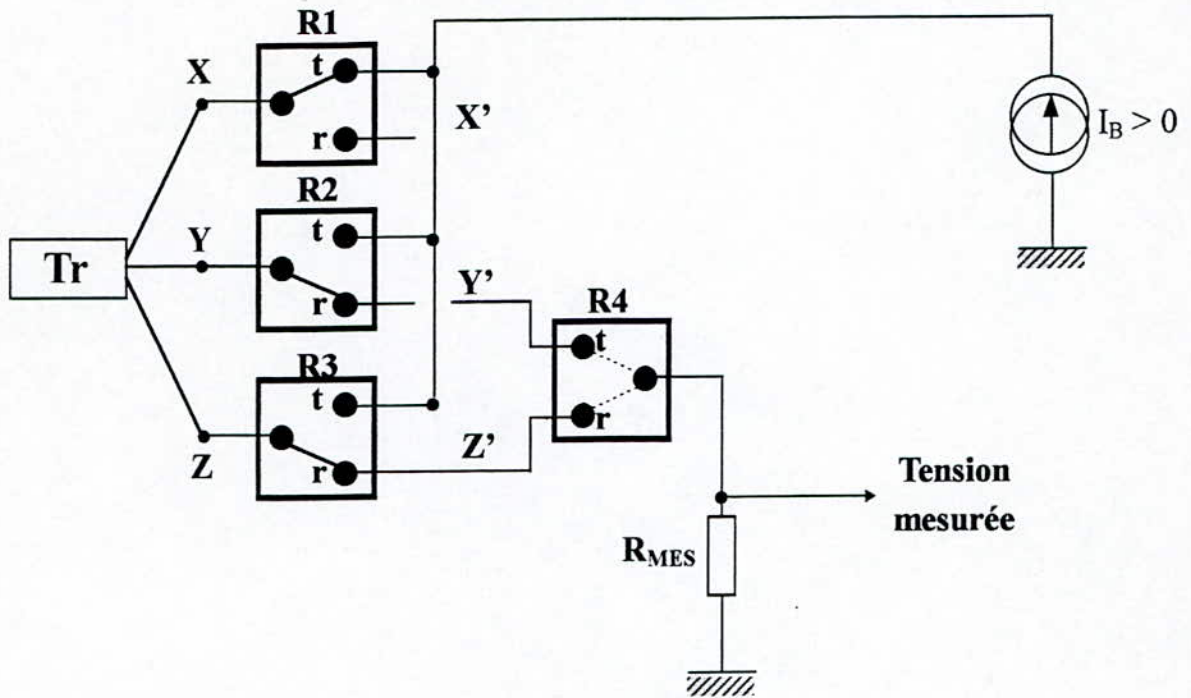


Figure III. 2. Test si X est la Base.

On pose le relais (R1) sur travail "t", cela implique que:

- Le relais (R2) est forcément sur repos "r",
- Le relais (R3) est forcément sur repos "r".

Restent deux possibilités pour le relais (R4). S'il est sur :

1 - Travail "t" : On teste la jonction X-Y et si :

- a - On mesure une résistance R, On pose le relais (R4) sur repos "r",
- b - On mesure une résistance infinie, on déduit que l'électrode X n'est pas la base d'un transistor de type NPN.

2 - Repos "r" : On teste la jonction X-Z. Cette fois si:

- a - On mesure une résistance, on déduit que l'électrode X est la base d'un transistor de type NPN.
- b - On mesure une résistance infinie, on déduit que l'électrode X n'est pas la base d'un transistor de type NPN.

■ Est-ce-que Y est la base ?

Pour le savoir, il suffit de tester les jonctions Y-Z et Y-Z cela est possible grâce au montage de la figure (III.3.) .

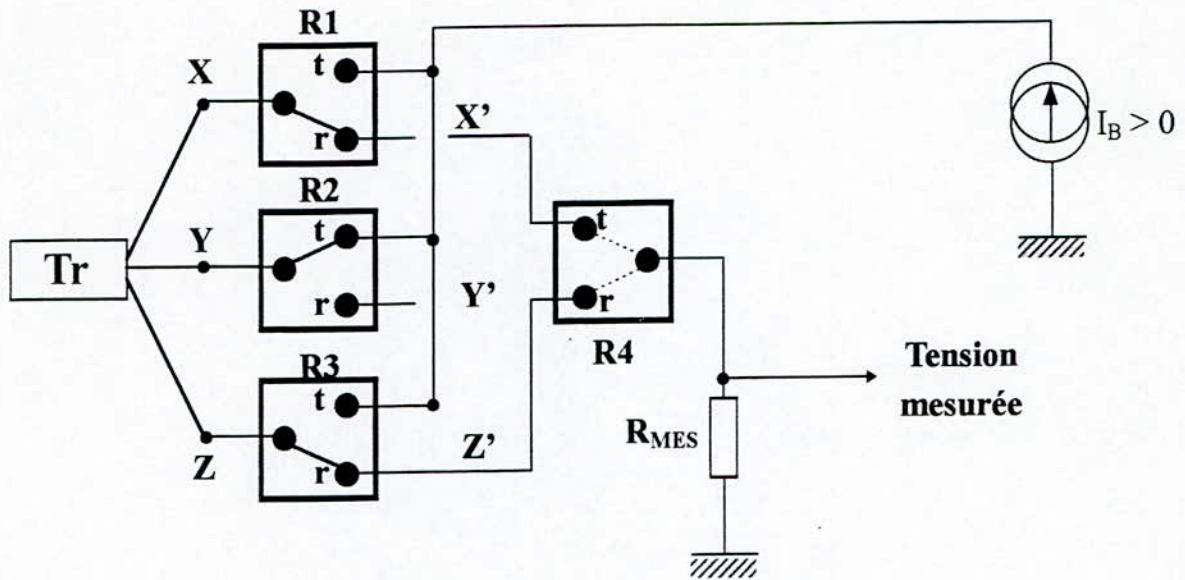


Figure III.3. Test si Y est la Base.

On pose le relais (R2) sur travail "t" cela implique que:

- Le relais (R1) est forcément sur repos "r",
- Le relais (R3) est forcément sur repos "r".

Restent deux possibilités pour le relais (R4). S'il est sur :

1 - Travail "t" : On testera la jonction Y-X et si :

- a - On mesure une résistance R, on pose le relais (R4) sur repos "r",
- b - On mesure une résistance infinie, on déduit que l'électrode Y n'est pas la base d'un transistor de type NPN.

2 - Repos "r" On teste la jonction Y- Z, Cette fois si:

- a - On mesure une résistance R,
On déduit que l'électrode Y est la base d'un transistor de type NPN.
- b - On mesure une résistance infinie, on déduit que l'électrode Y n'est pas la base d'un transistor de type NPN.

■ Est-ce-que Z est la base ?

Pour le savoir, il suffit de tester les jonctions Z-X et Z-Y, cela est possible grâce au montage de la figure (III.4.) .

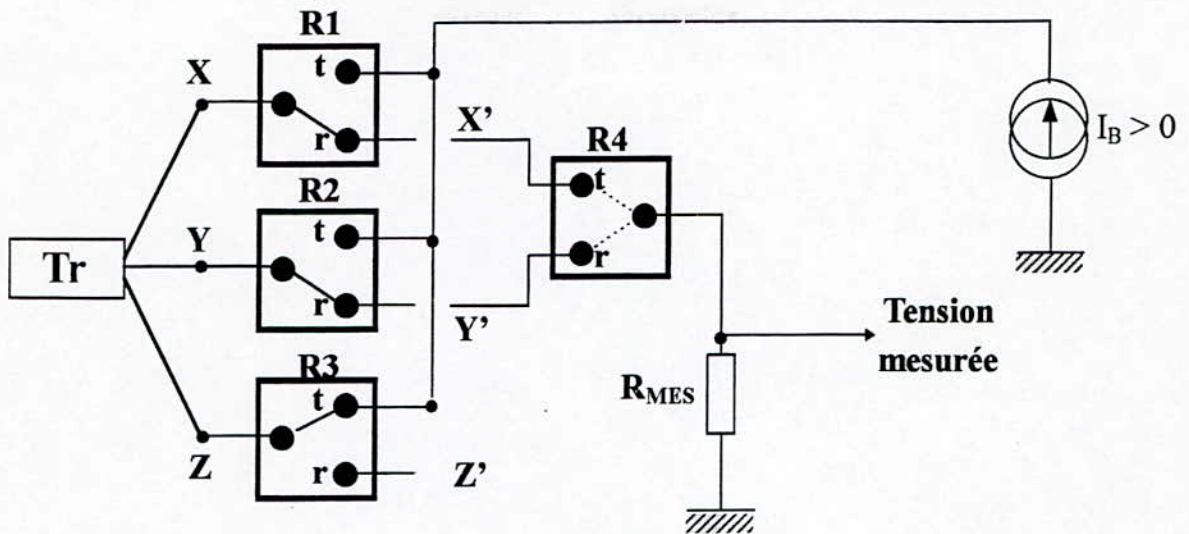


Figure III. 4. Test si Z est la base .

On pose le relais (R3) sur travail "t", cela implique que:

- Le relais (R1) est forcément sur "t",
- Le relais (R2) est forcément sur "r".

Restent deux possibilités pour le relais (R4). S'il est sur :

1 - Travail "t" , on teste la jonction Z-X et si :

- a - On mesure une résistance R, on pose le relais (R4) sur repos "r",
- b - On mesure une résistance infinie, on déduit que l'électrode Z n'est pas la base d'un transistor NPN.

2 - Repos "r" : On teste la jonction Z-Y. Cette fois si:

- a - On mesure une résistance R, on déduit que l'électrode Z est la base d'un transistor NPN,
- b - On mesure une résistance infinie, on déduit que l'électrode Z n'est pas la base d'un transistor NPN.

Les différents tests précédents nous permettent de détecter la base, mais seulement dans le cas d'un transistor de type NPN. Alors, comment faire pour détecter la base dans le cas d'un transistor de type PNP ? Tout simplement en injectant un courant négatif ($I < 0$) au lieu d'un courant positif et on refait toutes les combinaisons précédentes. Les conclusions qui seront faites concerneront alors un transistor PNP bien sûr. La nécessité d'avoir un générateur de courant positif et un générateur de courant négatif est donc justifiée.

La réalisation de toutes les combinaisons précédentes est possible en ajoutant un cinquième relais R5.

L'association des 2 relais R4 et R5 nous donne :

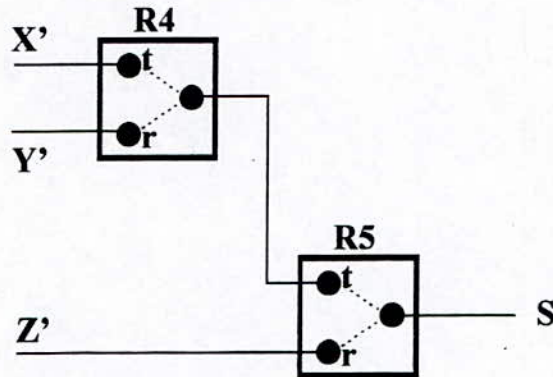


Figure III. 5. Sélecteur 3 vers 1.

Tableau III. 1. Table de sélection.

R4	R5	S
t	t	X'
r	t	Y'
x	r	Z'

La figure (III. 6) montre le montage utilisé pour la détection de la base.

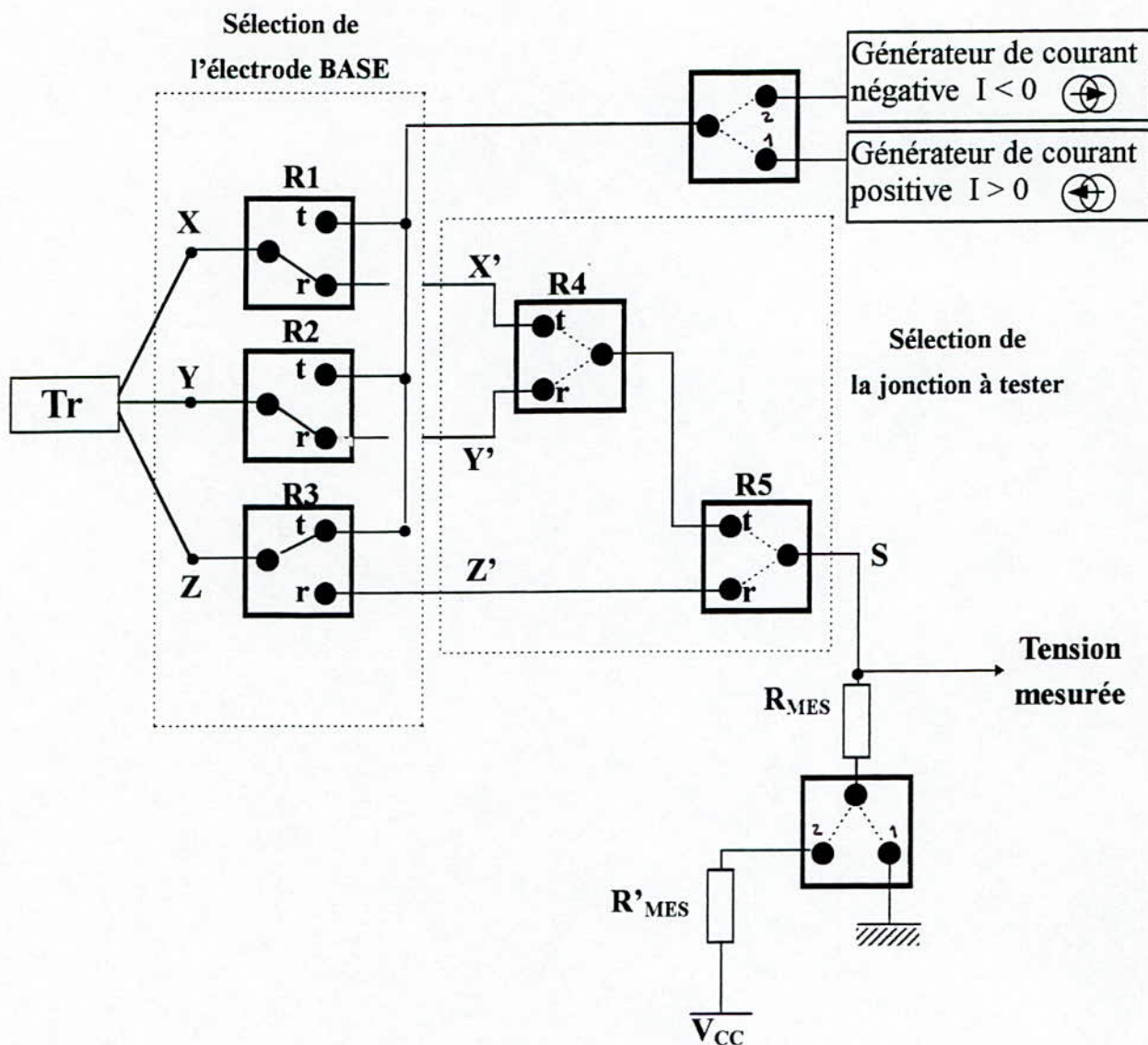


Figure III. 6. Montage utilisé pour la détection de la base.

Afin de maintenir la tension mesurée V_{mes} à 1V (s'il y a passage de courant) dans le cas ou le transistor à tester est du type PNP on remplace R_{mes} par $(R_{mes} + R'_{mes})$ tel que :

$$V_{cc} - V_{mes} = R'_{mes} I$$

$$\left. \begin{array}{l} V_{cc} = 5 \text{ V} \\ V_{mes} = 1 \text{ V} \\ I = 1 \text{ mA} \end{array} \right\} R'_{mes} = 3 \text{ K}\Omega$$

II.1.2. Différenciation entre l'émetteur et le collecteur

La différenciation entre l'émetteur et le collecteur constitue la deuxième étape de notre test. L'électrode de la base étant déterminée, il reste à connaître la nature des deux autres électrodes.

Le principe de différenciation a été exposé au chapitre précédent. Dans ce qui va suivre, nous aborderons la méthode qui permet de permuter entre Y et Z automatiquement (On supposera que l'électrode X est la base). Permuter Y et Z automatiquement est possible grâce à une autre série de relais (R6, R7) montés suivant un ordre bien déterminé. Le montage de différenciation n'est qu'une continuation (suite) du montage de détection de la base. On ne peut donc le représenter sans représenter la partie de détection de la base.

Il n'y a pas de meilleure façon d'illustrer le processus de différenciation entre l'émetteur et le collecteur que d'en étudier un exemple. Pour plus de simplicité on suppose le transistor de type NPN. Soit le montage de la figure (III.7).

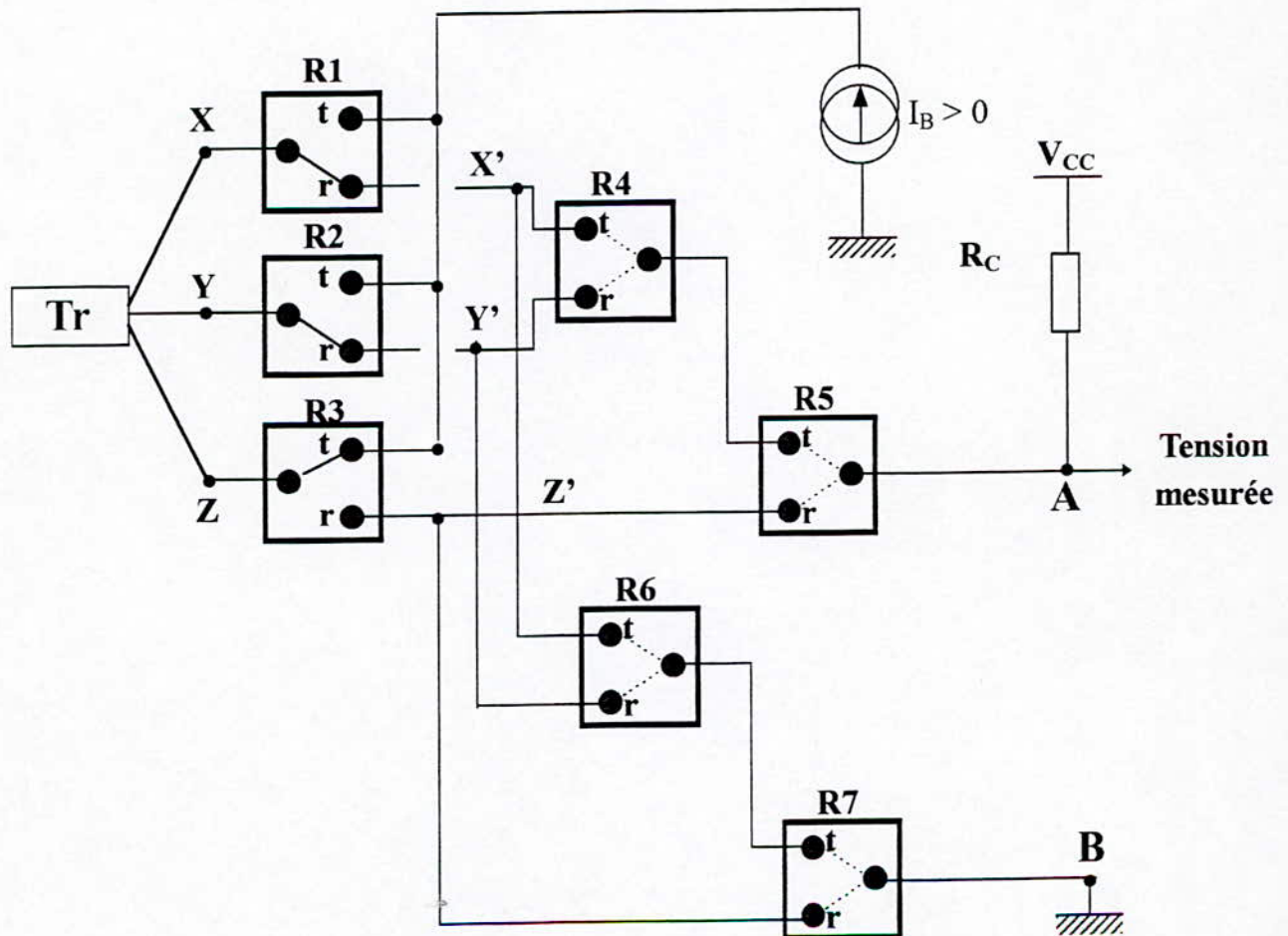


Figure III. 7. Montage de différenciation entre l'émetteur et le collecteur.

Si on suppose que l'électrode X est la base les relais R1, R2 et R3 doivent être respectivement sur : travail, repos, repos. Les relais (R4), (R5), (R6) et (R7) peuvent prendre deux configurations:

La première est celle qui permet de relier Y au point A et Z au point B, dans ce cas R4 est sur repos ainsi que le relais (R7), le relais (R5) est sur travail.

La deuxième configuration est celle qui permet de relier Y au point B et Z au point A; dans ce cas les relais (R5) et (R6) sont sur repos et le relais (R7) est sur travail.

II.1.3. Le générateur de courant

Le fonctionnement de notre appareil nécessite plusieurs valeurs de courant. La réflexion nous a conduit à concevoir un générateur de courant commandé qui délivre plusieurs gammes de courant.

a) Principe du générateur

La figure suivante représente le synoptique de notre générateur de courant .

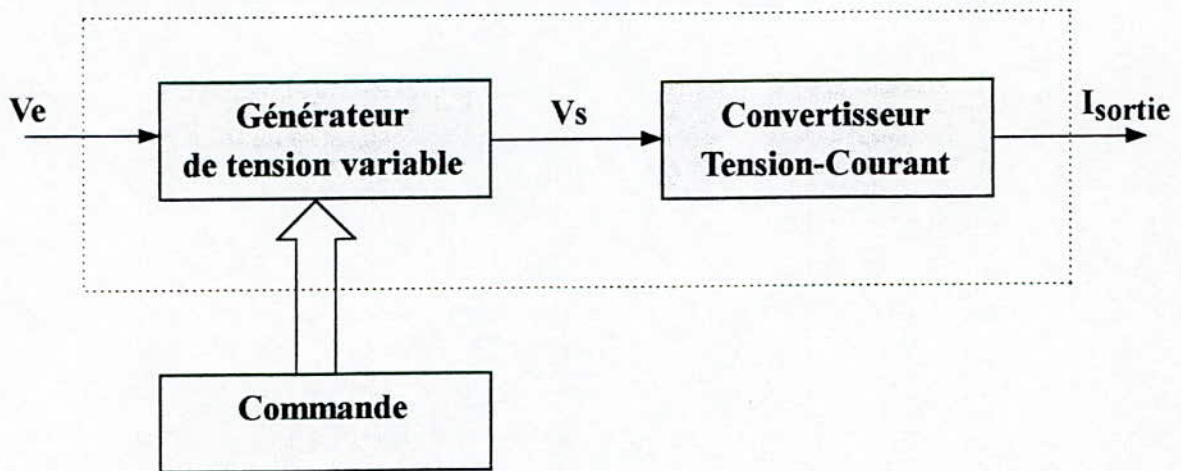


Figure III. 8. Synoptique du générateur de courant programmable .

La tension d'entrée V_e est fixe. Par contre la tension de sortie V_s du générateur de tension qui est variable, est convertie en courant. Le courant de sortie sera donc variable

b) Générateur de tension variable

On peut matérialiser le générateur de tension variable par:

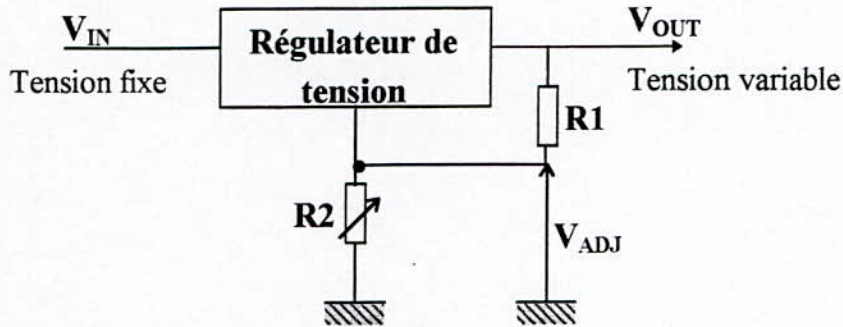


Figure III.9. Schéma de principe du générateur de tension variable.

La tension d'entrée V_{IN} est constante, par contre, la tension V_{OUT} dépend de la résistance d'ajustage $R2$ qui est variable.

La particularité de ce régulateur de tension est de maintenir la tension $V_{OUT} - V_{ADJ}$ fixe. Si V_{ADJ} varie suite à une variation de la résistance $R2$ la tension de sortie change de valeur.

La formule suivante montre la variation de la tension de sortie en fonction de la résistance $R2$:

$$V_{OUT} = 1,25 (1 + R1/R2) + R2 I_{ADJ} \quad \text{--- (III .1)}$$

V_{OUT} : Tension de sortie variable entre un minimum et un maximum tel que: $V_{OUT} \max < V_{IN}$

$R1$: Résistance fixe.

$R2$: Résistance d'ajustage de la tension de sortie.

Pour pouvoir générer les différentes tensions voulues d'une façon automatique, il suffit de varier la résistance $R2$ de manière digitale, c'est à dire, la commander directement par microcontrôleur. On modélise une résistance variable par le montage de la figure (III. 10.) .

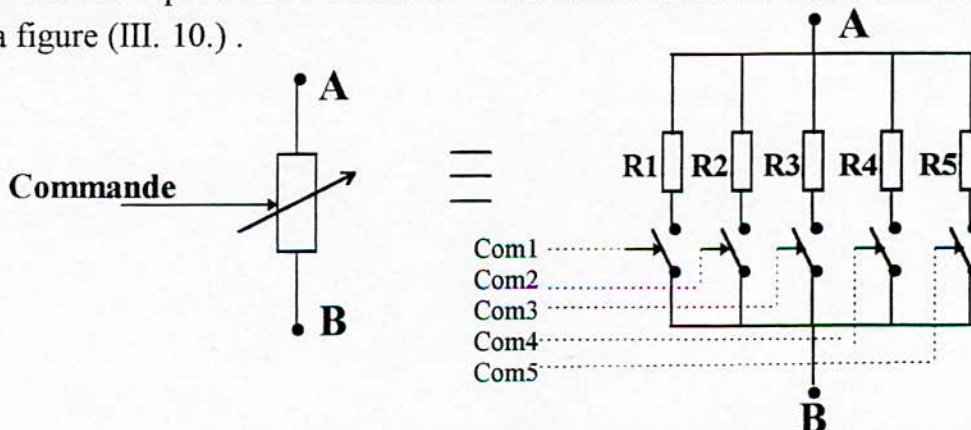


Figure III.10. Résistance variable commandée

En variant la commande des interrupteurs, la valeur de la résistance R_{AB} change et peut prendre 2^5 valeurs. Cependant les tensions de sortie doivent prendre des valeurs déterminées, donc on fait correspondre à chaque tension de sortie V_{Si} une résistance R_i , dans notre cas $i=1$ à 5 .

c) Convertisseur tension-courant

Soit le montage de la figure(III. 11.). D'après la des mailles, on a:

$$V_{cc}-V = V_{be} + V_e$$

sachant que: $V_e = R_e \cdot I_e$

On déduit que $V_{cc} - V = V_{be} + R_e \cdot I_e$

Sachant, de plus que:

- le courant d'émetteur est égal au courant collecteur (au courant de base près).
- V_{cc} Constante.
- V_{be} Constante.

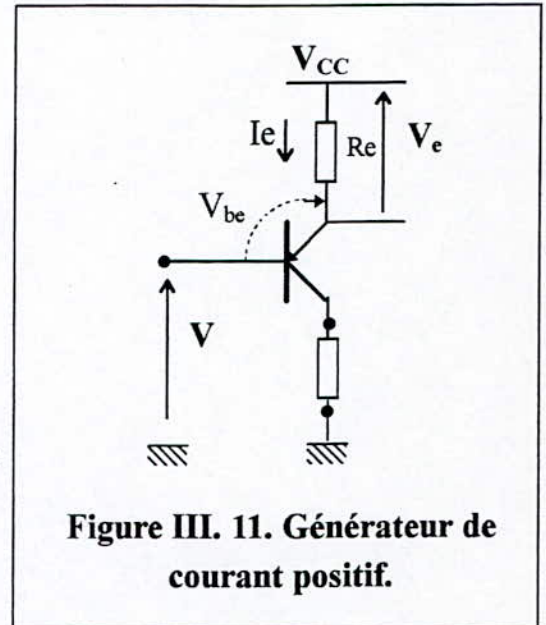


Figure III. 11. Générateur de courant positif.

Donc on obtient un courant collecteur constant.

On pose : $R_e = 3K\Omega$, $V_{be} = 0,6V$, $V_{cc} = 5V$.

On trouve :

$$I_c = \frac{V_{cc} - 0.6 - V}{R_e} \dots(III. 2)$$

On a calculé pour chaque valeur du courant I_e les tensions correspondantes V , elles sont données par le tableau suivant:

Tableau III. 2. Différentes valeurs de I_e choisi et de V calculé.

V (v)	I_e (μA)
4.37	10
4.31	30
4.25	50
4.19	70
1.4	1000

Remarque: Lorsqu'il s'agit de tester un transistor PNP nous utiliserons les même principes de fonctionnement du limiteur de courant vu précédemment, sauf simplement que la source de courant construite autour du transistor (NPN cette fois-ci) fonctionne de même manière, exéptée qu'elle ABSORBE le courant par son collecteur, ceci devient nécessaire pour polariser le transistor PNP à tester. (Figure (III. 13)).

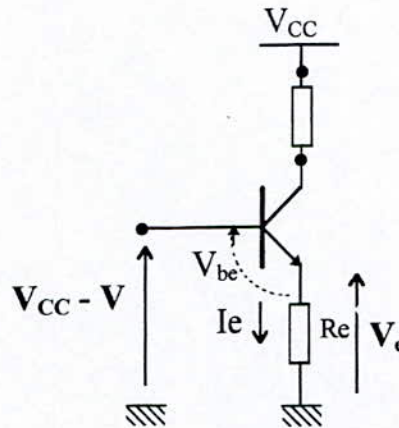


Figure III. 12. Générateur de courant négatif.

Le schéma du générateur de courant utilisé est donné par la figure (III. 13).

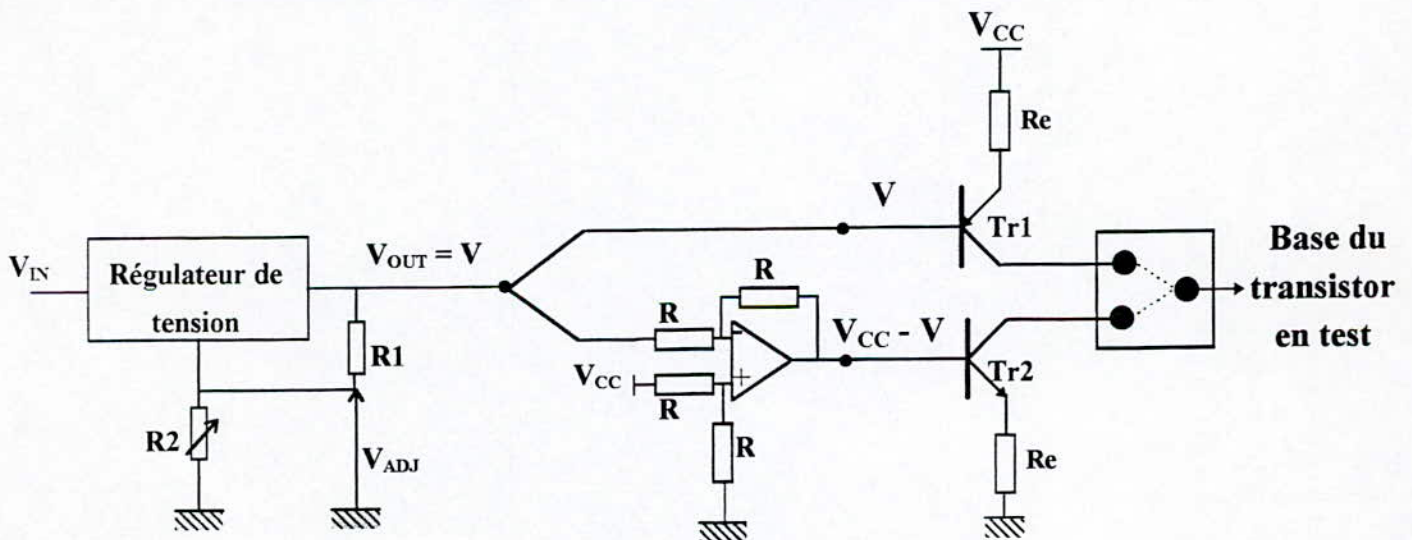


Figure III. 13. Schéma du générateur de courant.

II. 1. 4. Mesure du gain

La réalisation permet de mesurer plusieurs valeurs du gain, pour différents courants de base I_B . Pour que la mesure du gain soit correcte, il faut s'assurer que le transistor à tester fonctionne dans sa zone linéaire, tel que:

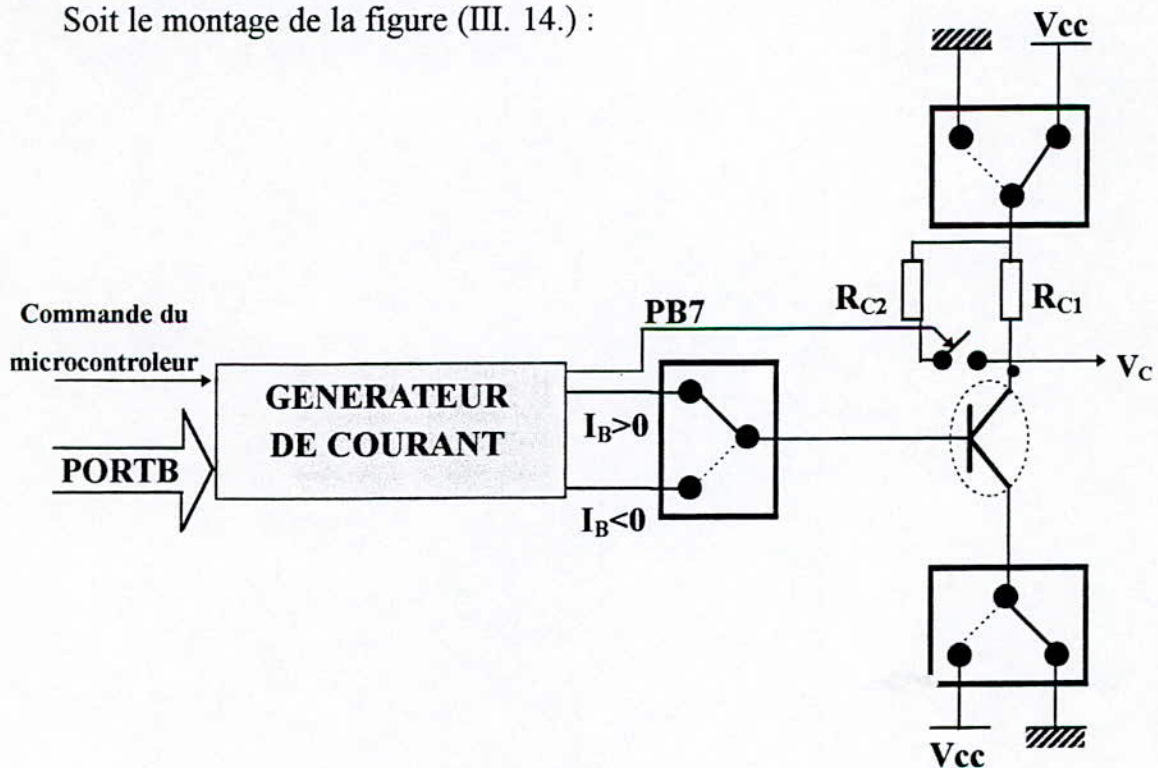
$$I_C \text{ (son courant collecteur)} = \beta \cdot I_B \text{ (son courant de base),}$$

Pour éviter la saturation du transistor lors de la mesure, on doit choisir convenablement la résistance du collecteur R_C . Ce choix dépend de la tension V_{CE} , tel que $V_{CE} > V_{CE \text{ SATURATION}}$, Cette condition est vérifié par logiciel. Notons que $V_{CE \text{ SATURATION}}$ des transistors de faible et moyenne puissance est de l'ordre de 1V.

La résistance de collecteur qui permet la mesure du courant de collecteur est constituée de R_{C1} éventuellement associé à R_{C2} en parallèle.

Selon le gain du transistor, il est utile de diminuer la résistance de collecteur pour éviter que le transistor en test soit en saturation.

Soit le montage de la figure (III. 14.) :



FigurIII. 14. Montage de mesure du gain.

La procédure de la mesure du gain est la suivante:

1. On sélectionne le courant de base I_B ,
2. On sélectionne la résistance du collecteur R_{C1} .
3. On mesure la tension V_C ,
4. Le microcontrôleur compare V_{CE} à $V_{CE \text{ SATURATION}}$,
 - i) Si $V_{CE} > V_{CE \text{ SATURATION}}$, le microcontrôleur entame le calcul de β .
 - ii) Si $V_{CE} < V_{CE \text{ SATURATION}}$, le transistor est saturé. On diminue la résistance de collecteur et on refait la mesure de V_C .

On a trouvé que $R_{C1} = 1 \text{ K}\Omega$, $R_{C2} = 100\Omega$ conviennent à la mesure du gain des transistors de faible et de moyenne puissance les plus utilisés.

La figure (III. 15) représente le schéma électronique de la carte de mesure.

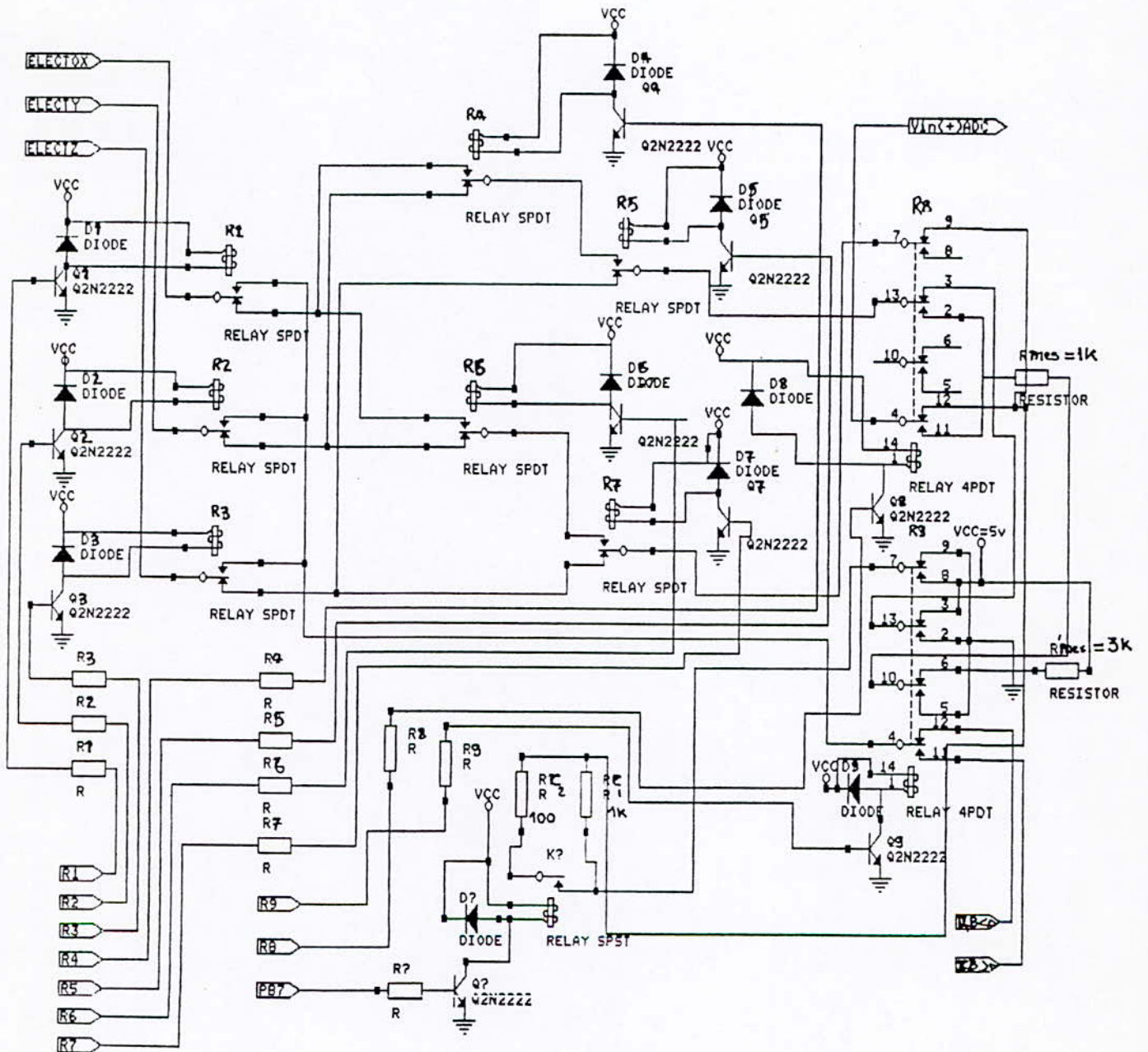


Figure (III.15) Schéma électronique de la carte de mesure.

II.2. Bloc d'affichage

Quelle que soit la tâche que devra accomplir le microcontrôleur, l'opérateur doit pouvoir visualiser les paramètres et les caractéristiques du transistor qui sont : son brochage, son type et son gain.

L'affichage est réalisé simplement et efficacement, autour de composants largement disponibles. La carte d'affichage comprend:

- 3 afficheurs à LED, 7 segments à anode commune,
- 1 décodeurs BCD-7 segments de technologie TTL : 74LS47,
- 12 LED,
- 3 boutons poussoirs.

Les trois afficheurs nous permettront de visualiser le gain du transistor. Les LED serviront à identifier les électrodes du transistor, chaque électrode disposant de 3 LED: la première correspond à la base, la deuxième à l'émetteur et la dernière au collecteur. La figure (III. 16.) illustre un exemple :

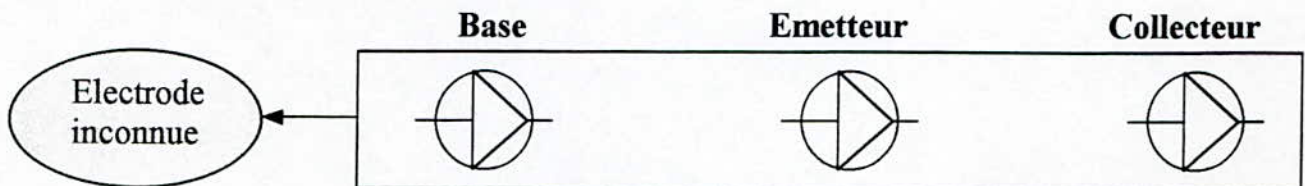


Figure III. 16. Disposition des LED correspondantes à chaque électrode.

Par exemple si la LED de la base est allumée, l'électrode inconnue correspond à la base du transistor.

Restent 3 autres LED. La première s'allumera, si le transistor est de type NPN, de même pour la deuxième si le transistor est de type PNP. La dernière s'allumera dans le cas où le transistor défectueux.

L'appareil nous permet de mesurer quatre valeurs du gain du transistor, et c'est l'opérateur qui devra choisir le gain à afficher. Ce choix est possible grâce aux trois boutons poussoirs, chaque bouton étant affecté à une valeur de gain.

Si le premier bouton est actionné, l'utilisateur visualisera le gain minimum mesuré. Le deuxième bouton correspond au gain moyen, et le dernier bouton poussoir nous permet d'afficher le gain maximum. La figure (III.17.) nous donne le schéma d'implantation de la carte d'affichage.

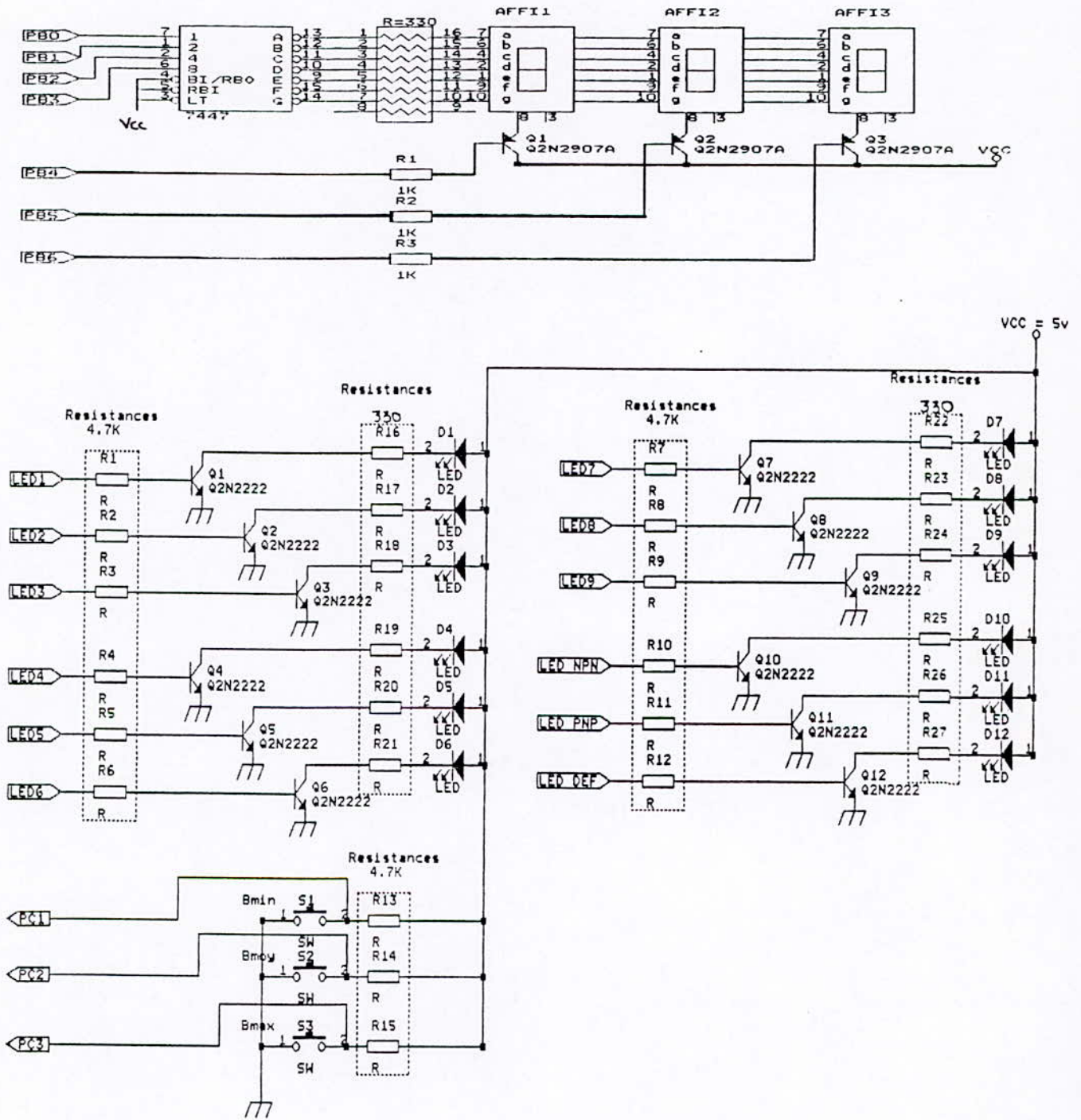


Figure (III.17) Schéma électronique de la carte d'affichage

II.3. Le bloc d'acquisition, de commande et de traitement

C'est ce bloc qui doit traiter les informations reçues de la carte de mesure et générer la commande adéquate. Il comprend essentiellement un microcontrôleur et un convertisseur analogique-numérique.

II.3.1 . Acquisition de données

Avant le traitement de la donnée, il doit y avoir acquisition de celle-ci. Cette fonction incombe au convertisseur analogique-numérique ADC 804. Les données qu'il est chargé de convertir sont des tensions issues de la carte de mesure.

De part sa structure l'ADC 804 n'admet pas de tensions à convertir supérieures à sa tension d'alimentation $5V \pm 2\%$ [Voir Annexe II], nous nous sommes arrangés pour que les tensions à convertir injectées à la broche (6) soient inférieures à V_{cc} . Les tensions issues directement de la carte de mesure varient entre 0 V et 5 V. Les plages de tension à convertir sont au nombre de deux, car lors de la détection de la base, la plage de tension à convertir est de 0V à 2V, par contre lors de la mesure du gain elle va de 0V à 5V.

La précision des mesures de tension effectuées par le convertisseur dépend essentiellement de la résolution de ce dernier. La valeur mesurée est plus juste chaque fois que la résolution de l'ADC 804 est meilleure c'est-à-dire la plage des données à traiter est plus restreinte.

Nous devons donc ramener la plage de tension à convertir de $\Delta V = 5V$ à $\Delta V = 2V$. Cela est possible si la tension issue de la carte de mesure lors de la mesure du gain est divisée par un facteur égal à 2.5 avant d'arriver à l'ADC 804.

De là nous voyons, qu'une tension de 5V au niveau de la carte de mesure, correspondra à 2V au niveau de l'ADC 804, qui lui associera le code : 1111 1111 (FF)_{HEX} après conversion.

La nouvelle plage de données à convertir est donc:

$$\Delta V = 2V = V_{IN(+)}(MAX) - V_{IN(-)}(MIN) = V_{IN(+)}(MAX)$$

Et comme l'ADC 804 est un convertisseur A/N sur 8 bits, soit 256 niveaux, la résolution R est donc :

$$R = \frac{\Delta V}{256} = \frac{2V}{256}$$

$$R \approx 7.81 \text{ m}\Omega$$

Il est à noter que pour que l'ADC 804 fasse la conversion, il a besoin d'une tension de référence V_{ref} tel que :

$$\frac{V_{ref}}{2} = \frac{\Delta V}{2} = \frac{2V}{2}$$

$$\Rightarrow \frac{V_{ref}}{2} = 1 \text{ V}$$

$\frac{V_{ref}}{2}$ sera injectée à la broche (9), elle sera obtenue par ajustage d'un potentiomètre multitour.

Le fonctionnement de ce convertisseur requiert une horloge, cette dernière est interne et il suffit d'un bouclage résistance-capacité pour sa mise en route.

Le self-cloking se fait entre les broches (4) et (19). Nous avons pris comme valeurs pour la résistance et la capacité 10 K Ω et 150 pF respectivement, ce qui correspond à une fréquence d'horloge :

$$f_{CLK} \approx \frac{1}{1,1 \cdot R \cdot C} = 1.65 \text{ MHz}$$

Les conversions A/N ne se faisant qu'à la demande, un signal «Ordre de début de conversion» est nécessaire; il sera généré par programme et injecté à la broche (3), qui sera relié à la ligne PCO du microcontrôleur .

Le résultat de la conversion A/N se trouvera sur des sorties à trois états qui sont les broches (11) à (18). Ces dernières seront reliées au port B du microcontrôleur.

Nous avons estimé qu'un signal de "Fin de conversion" issu de l'ADC 804 n'était pas nécessaire, car dans le programme de gestion du microcontrôleur, on a prévu de laisser tout le temps nécessaire à l'ADC 804 pour effectuer la conversion d'une donnée, et

par conséquent, il était inutile de générer une "interruption" pour savoir à quel moment aller chercher le résultat de la conversion, Il suffit donc de le charger du port B à n'importe quel instant, pourvu qu'on ait laissé assez de temps à l'ADC 804 pour faire toutes les opérations de conversion (le temps est de l'ordre de 100µs max).

Le synoptique correspond à l'opération de conversion apparaît à la figure (III. 18)

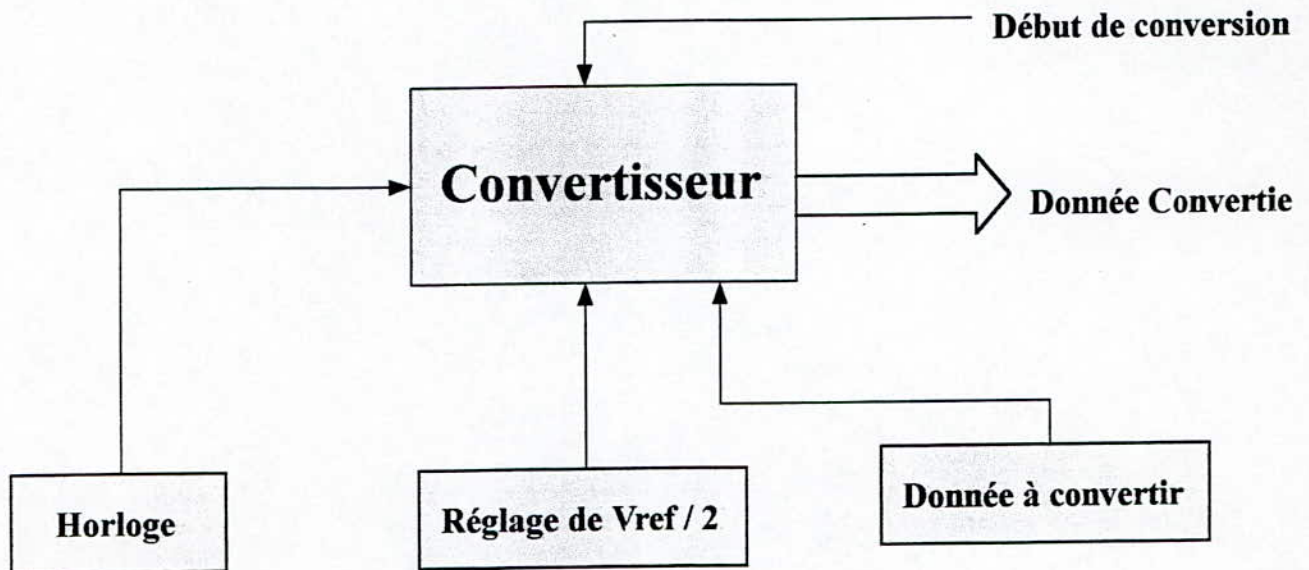


Figure III. 18. Synoptique du processus de conversion .

La figure (III.19) montre le schéma développé du convertisseur.

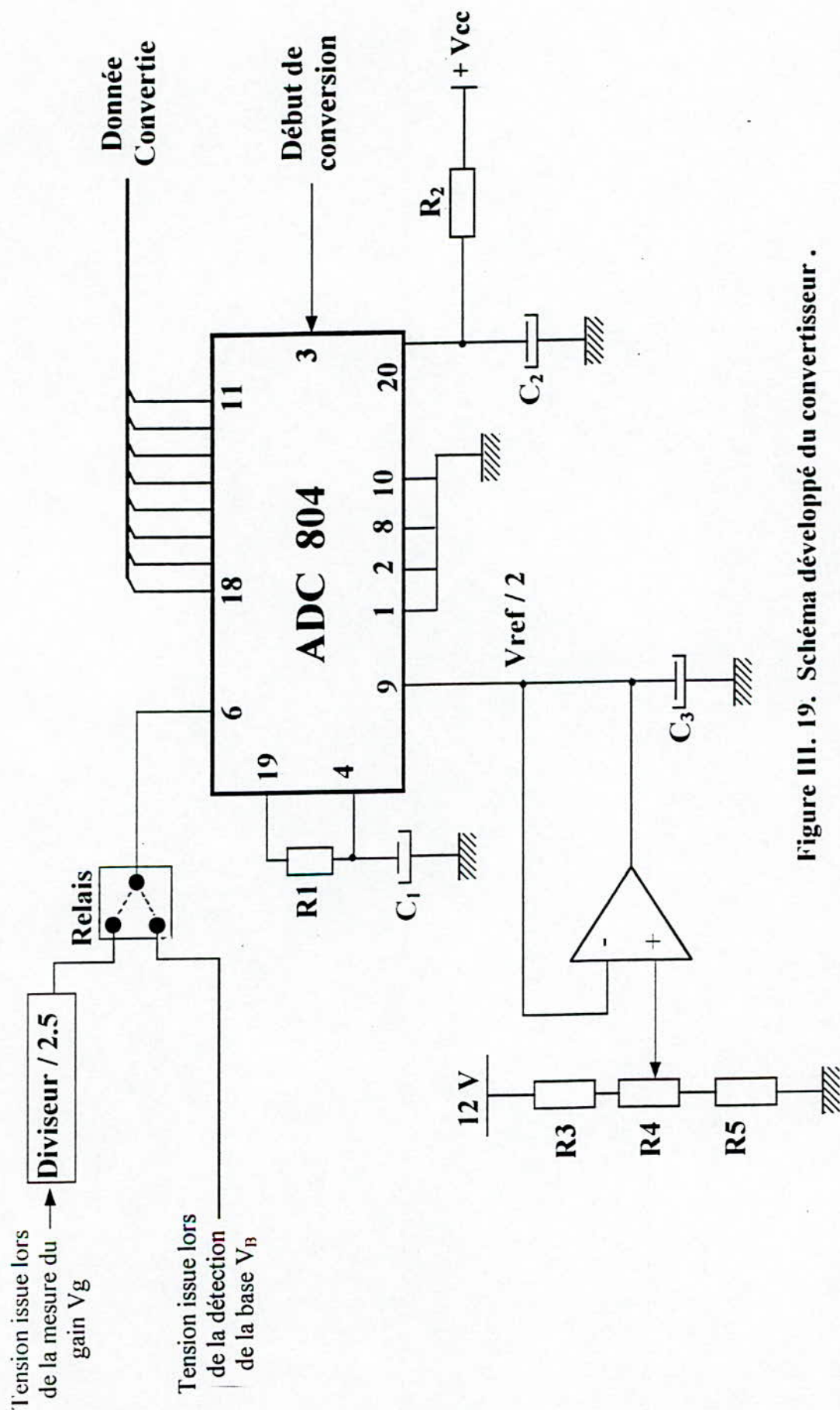


Figure III. 19. Schéma développé du convertisseur .

II.3.2. Commande et traitement de la donnée

Le microcontrôleur représente le cerveau de la carte étant donné qu'il gère la commande du système en même temps qu'il effectue le traitement des données reçues par le convertisseur analogique-numérique.

Nous pouvons résumer le rôle du microcontrôleur par :

1. Traiter les données reçues du convertisseur ADC 804, soit la valeur numérique de la tension mesurée par la carte de test.
2. Commander les relais de la carte de mesure .
3. Commander le générateur de courant.
4. Commander la carte d'affichage

L'organigramme de la figure (III. 20) illustre la procédure de traitement et de commande.

En ce référant au brochage du microcontrôleur [voir annexe I], il serait préférable d'utiliser le port B en liaison avec les sorties du convertisseur analogique-numérique pour des raisons techniques lors de la conception du circuit imprimé. D'autre part, ce port sera utilisé par programmation pour envoyer les résultats finaux aux afficheurs et commander le générateur de courant programmable. Quant au port A, il sera utilisé aux sorties de commande des relais et aux sorties de commande des LED. Le port C est destiné aux entrées d'information. Le synoptique de la commande est donné par le schéma de la figure (III. 21).

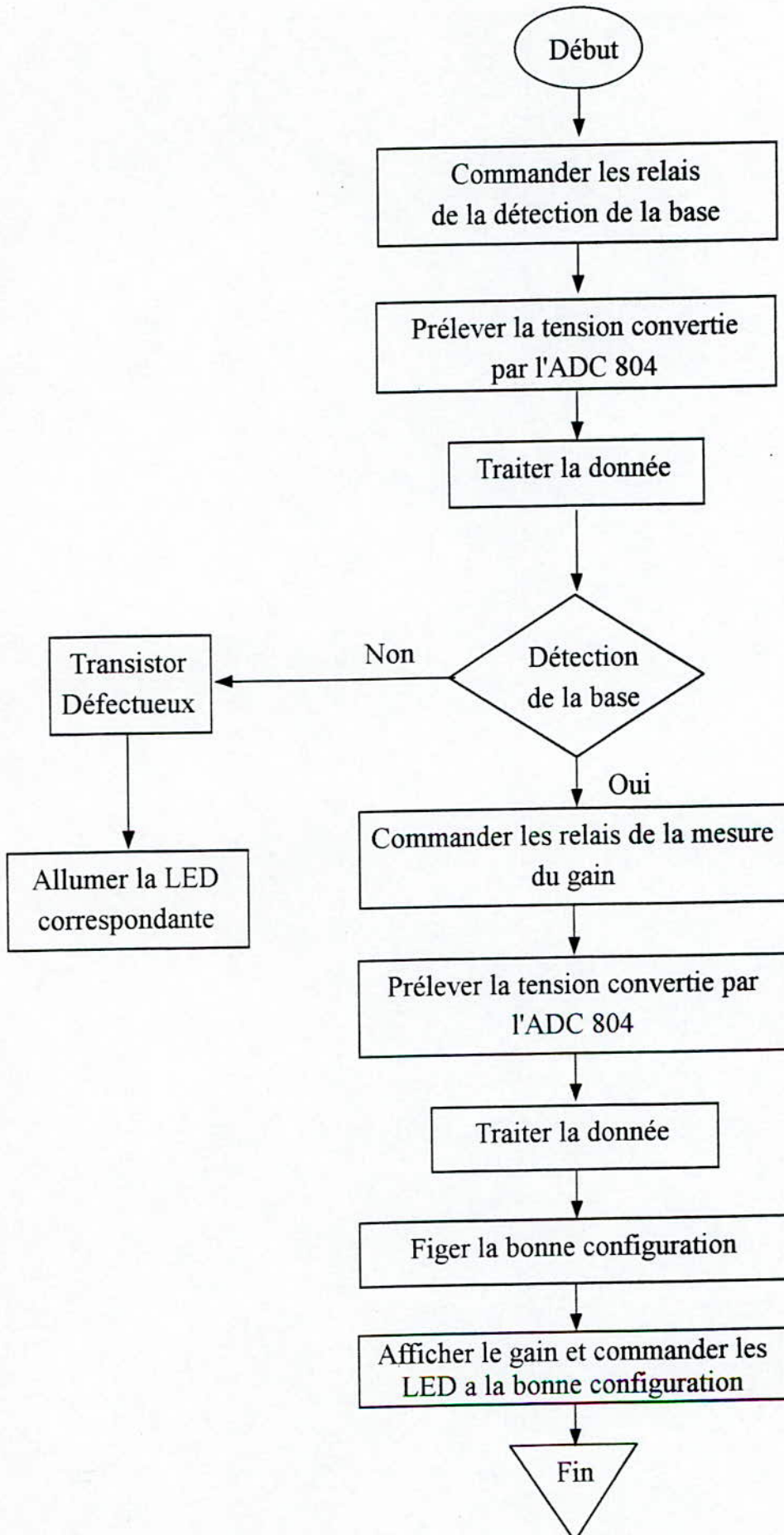


Figure III. 20. Organigramme de la procédure de traitement et de commande.

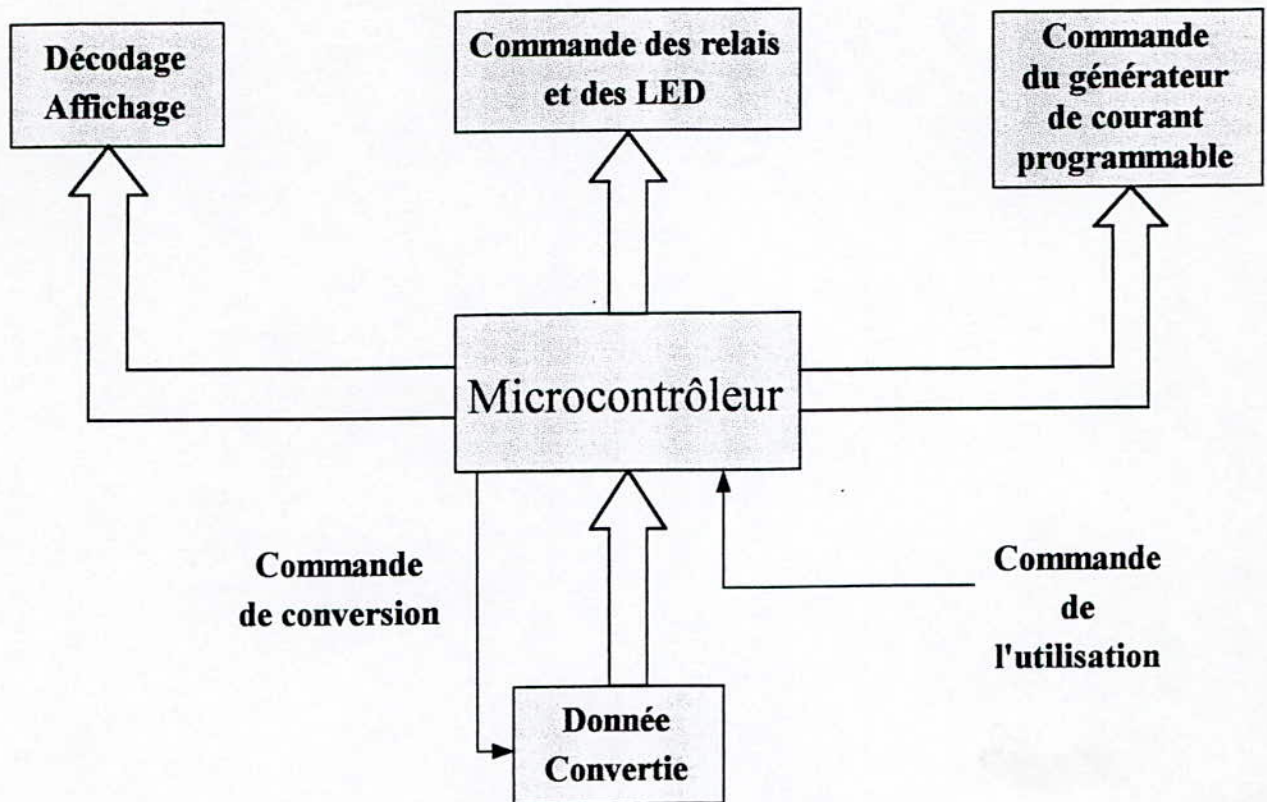


Figure III. 21. Synoptique de Commande.

Dans ce qui va suivre, nous allons aborder chaque commande à part.

a) Commande des relais

Il faut bien reconnaître que les relais sont irremplaçables dans de nombreuses applications. Ce sont en effet des interrupteurs presque parfaits, faciles à commander et qui assurent un isolement galvanique entre le montage et la charge. De plus ces composants sont en constant progrès tant au niveau de la fiabilité qu'en ce qui concerne la diminution de l'encombrement. Un relais à côté d'un microcontrôleur n'a donc rien d'anachronique, bien au contraire.

Nous commençons volontairement par le plus facile. La commande de relais est en effet des plus simples mais varie un peu selon les microcontrôleurs utilisés compte tenu du courant consommé et même par les plus petits relais il faut toujours faire appel à un transistor de puissance externe.

Comme les relais sont des composants selfiques il ne faut surtout pas oublier la diode de protection montée en inverse sur la bobine comme indiqué figure (III. 22.)

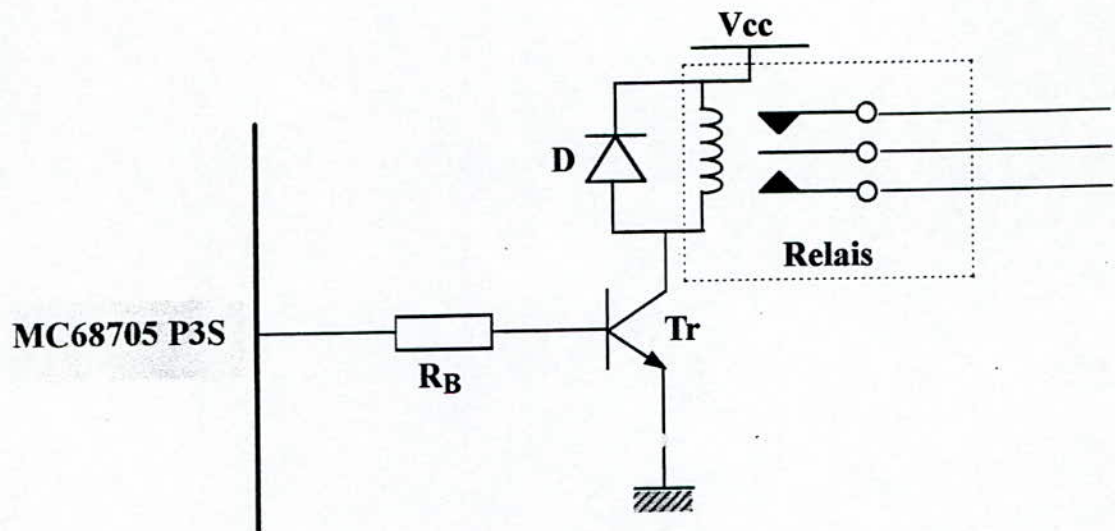
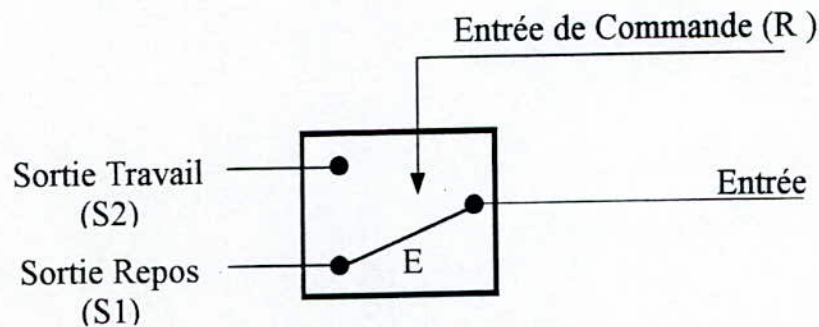


Figure III. 22. Commande du relais.

On peut modéliser un relais 1R T par le symbole suivant :



- E correspond à la lame qui permet de ce positionner sur R ou T;
- S1= E, correspond au contact Repos;
- S2 = E , correspond au contact Travail;
- R correspond à la commande du relais, tel que :
 - $R = 0 \Rightarrow$ La lame est sur Repos,
 - $R = 1 \Rightarrow$ La lame est sur Travail.

a) 1. Commande des relais pour la détection de la base

La procédure de test de la base se résume comme suit:

■ **X est la base**

$$R_1 = 1, R_2 = 0, R_3 = 0$$

Sélection de Y $\Rightarrow R_4 = 0, R_5 = 1$ (test N° 1)

Sélection de Z $\Rightarrow R_4 = x, R_5 = 0$ (test N° 2)

■ **Y est la base**

$$R_1 = 0, R_2 = 1, R_3 = 0$$

Sélection de X $\Rightarrow R_4 = 1, R_5 = 1$ (test N° 1)

Sélection de Z $\Rightarrow R_4 = x, R_5 = 0$ (test N° 2)

■ **Z est la base**

$$R_4 = 0, R_2 = 0, R_3 = 1$$

Sélection de X $\Rightarrow R_4 = 1, R_5 = 1$ (test N° 1)

Sélection de Y $\Rightarrow R_4 = 0, R_5 = 1$ (test N° 2)

On peut résumer les différentes combinaisons précédentes par le tableau suivant :

	R₁	R₂	R₃	R₄	R₅
X	1	0	0	0 x	1 0
Y	0	1	0	1 x	1 0
Z	0	0	1	1 0	1 0

a) 2. Commandes des relais pour la détection du collecteur et de l'émetteur

Après avoir détecté la base, le bloc de test de l'émetteur et du collecteur est sélectionné après sauvegarde de la configuration des relais R_1, R_2, R_3 .

Le principe de la différenciation entre émetteur et collecteur a été exposé au chapitre précédent.

La logique de commande qui permet d'effectuer ces tests peut s'expliquer par la procédure suivante :

- Si X est la base : $R_1 = 1, R_2 = 0, R_3 = 0$.

On fait deux mesures :

1 ^{ere} mesure : Sélection de Y avec	$R_4 = 0, R_5 = 1.$
Sélection de Z avec	$R_6 = x, R_7 = 0.$
2 ^{eme} mesure : Sélection de Z avec	$R_4 = x, R_5 = 0.$
Sélection de Y avec	$R_6 = 0, R_7 = 1.$

■ Si Y est la base $R_1 = 0, R_2 = 1, R_3 = 0.$

On fait deux mesures :

1 ^{ere} mesure : Sélection de X avec	$R_4 = 1, R_5 = 1.$
Sélection de Z avec	$R_6 = x, R_7 = 0.$
2 ^{eme} mesure : Sélection de Z avec	$R_4 = x, R_5 = 0.$
Sélection de X avec	$R_6 = 1, R_7 = 1.$

■ Si Z est la base $R_1 = 0, R_2 = 0, R_3 = 1.$

On fait deux mesures :

1 ^{ere} mesure : Sélection de X avec	$R_4 = 1, R_5 = 1.$
Sélection de Y avec	$R_6 = 0, R_7 = 1.$
2 ^{eme} mesure : Sélection de Y avec	$R_4 = 0, R_5 = 1.$
Sélection de X avec	$R_6 = 1, R_7 = 1.$

Vu le nombre important de commandes d'une part et le nombre restreint de lignes de commande du microcontrôleur, une logique de commande simplifiée devient nécessaire. On a attribué à la commande des relais seulement trois lignes du port A : PA0, PA1 et PA2.

a) 3. Tableaux de commande simplifiés

■ Commande du relais R1

PA0	PA1	PA2	R1
0	0	0	1
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	0

$$\Rightarrow R1 = \overline{PA0} \overline{PA1} \overline{PA2} + \overline{PA0} PA1 \overline{PA2}$$

$$\Rightarrow R1 = \overline{PA0} \overline{PA1}$$

Donc: $R1 = \overline{PA0} + \overline{PA1}$

■ **Commande du relais R2**

PA0	PA1	PA2	R2
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	1
1	0	0	0
1	0	1	0

$$\Rightarrow R2 = \overline{PA0} PA1$$

Donc : $R2 = \overline{PA0} + \overline{PA1}$

■ **Commande du relais R3**

PA0	PA1	PA2	R3
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	1

$$\Rightarrow R3 = \overline{PA0} PA1$$

Donc : $R3 = \overline{PA0} + \overline{PA1}$

■ **Commande du relais R4**

PA0	PA1	PA2	R4
0	0	0	0
0	0	1	x
0	1	0	1
0	1	1	x
1	0	0	1
1	0	1	0

$$\Rightarrow R4 = \overline{PA0} \overline{PA1} \overline{PA2} + \overline{PA0} PA1 \overline{PA2}$$

$$\Rightarrow R4 = \overline{PA2} (\overline{PA0 PA1} + PA0 \overline{PA1})$$

$$\Rightarrow R4 = \overline{PA2} (R_2 + R_3)$$

$$\text{Donc : } R4 = \overline{PA2} + \overline{(R_2 + R_3)}$$

■ **Commande du relais R5**

PA0	PA1	PA2	R5
0	0	0	1
0	0	1	0
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	1

$$\Rightarrow R5 = \overline{PA0} \overline{PA2} + PA0 \overline{PA1}$$

$$\Rightarrow R5 = \overline{PA0} \overline{PA2} + R_3$$

$$\text{Donc : } R5 = \overline{\overline{PA0} \overline{PA2} R_3}$$

■ **Commande du relais R6**

PA0	PA1	PA2	R6
0	0	0	x
0	0	1	0
0	1	0	x
0	1	1	1
1	0	0	0
1	0	1	1

$$\Rightarrow R6 = PA2(\overline{PA0 PA1} + PA0 \overline{PA1})$$

$$\text{Donc : } R6 = \overline{\overline{PA2} + (R_2 + R_3)}$$

■ Commande du relais R7

PA0	PA1	PA2	R7
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	1
1	0	0	1
1	0	1	1

$$\Rightarrow R7 = PA2 (\overline{PA0} \overline{PA1} + \overline{PA0} PA1) + PA0 \overline{PA1}$$

$$\text{Donc } R_7 = \overline{PA_0} \overline{PA_2} \overline{R_3}$$

La commande des relais R1 jusqu'à R7 est donnée par le logigramme de la figure (III. 23.).

b) Commande des LED

Le principe de la commande des LED est très proche de ce que nous venons de voir pour les relais. Seulement certains microcontrôleurs ont des sorties à "fort" courant et les LED peuvent alors être directement connectées aux sorties du port concerné avec interposition d'une résistance série de limitation de courant.

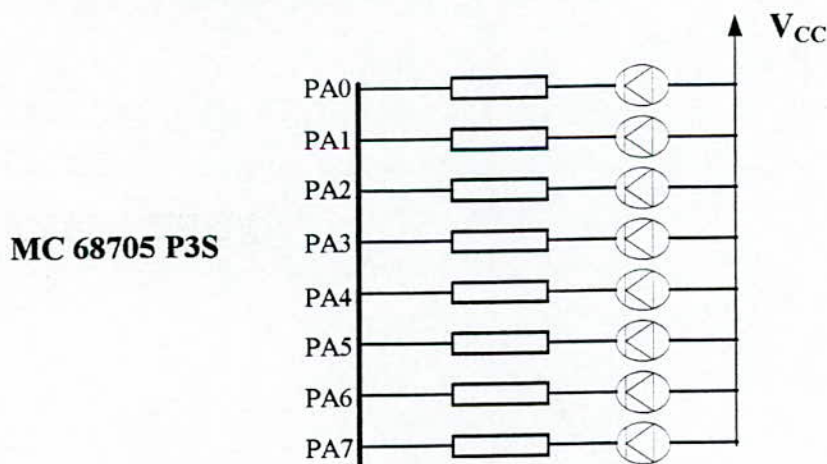


Figure III. 24. Commande directes de LED à partir d'un port à fort courant.

La résistance de limitation est calculée de telle façon que le courant traversant les LED soit égale à 10 mA qui est la valeur maximum préconisée sur ce port.

De ce fait, si un affichage très lumineux est nécessaire il faudra faire appel à des LED à haute luminosité ou bien encore utiliser le montage suivant .

Il consiste à intercaler, en sortie du microcontrôleur, un amplificateur rudimentaire, à transistor. la figure (III.25.) donne un exemple d'un tel montage.

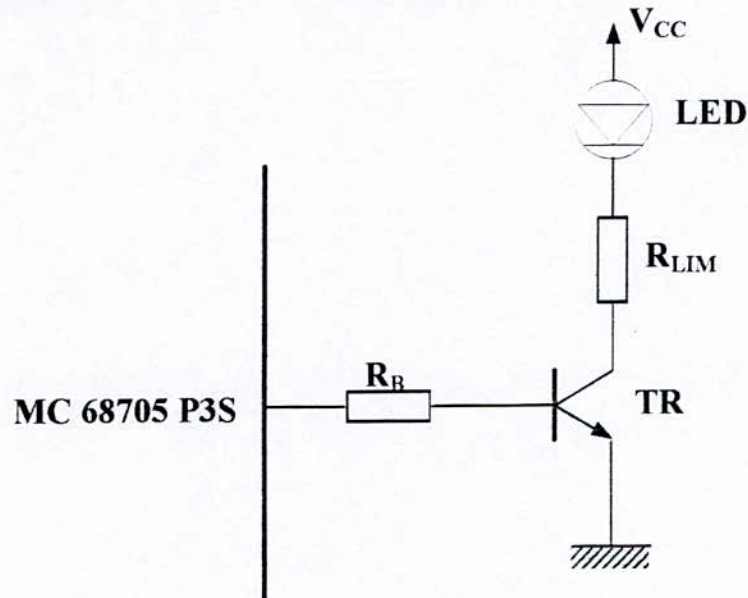


Figure III. 25. : Utilisation d'un transistor amplificateur pour commander une LED.

La résistance R_{lim} de limitation de courant de la LED est à calculer en fonction du courant désiré. Compte tenu de la valeur de la résistance de base du transistor et du gain de ce dernier, un courant allant jusqu'à 100 mA peut être fourni ce qui est plus que suffisant. Dans notre cas $R_{lim} = 330 \Omega$.

b) 1. Allumage des LED Base / Emetteur / Collecteur

L'allumage des LED correspondantes à la base est obtenu par les commandes des relais R1 - R2 - R3, tel que :

- Si X est la base : donc $R_1 = 1, R_2 = 0, R_3 = 0$

La LED - 1 - s'allume

- Si Y est la base : donc $R_1 = 0, R_2 = 1, R_3 = 0$

La LED - 4 - s'allume

- Si Z est la base : donc $R_1 = 0, R_2 = 0, R_3 = 1$

La LED - 7 - s'allume

L'allumage des deux LED qui correspondent à l'émetteur et au collecteur, est effectué selon la logique de commande suivante:

- Si X base : $R_1 = 1 \Rightarrow$ LED 2/3/4/7 sont éteintes

reste à sélectionner les LED correspondant à l'émetteur (LED 5/8) et collecteur (LED 6/9)

- Si Y base : $R_2 = 1 \Rightarrow$ LED 1/7/5/6 sont éteintes

reste à sélectionner les LED correspondant à l'émetteur (LED 2/8) et collecteur (LED 3/9)

- Si Z base : $R_3 = 1 \Rightarrow$ LED 1/4/8/9 sont éteintes

reste à sélectionner les LED correspondant à l'émetteur (LED 2/5) et au collecteur (LED 3/6)

Cette procédure se résume par le tableau suivant :

	LED 1	LED 2	LED 3	LED 4	LED 5	LED 6	LED 7	LED 8	LED 9
Electrode (X)	ON Base	OFF	OFF	OFF	ON	OFF	OFF	OFF	ON
Electrode (Y)	OFF	ON	OFF	ON Base	OFF	OFF	OFF	OFF	ON
Electrode (Z)	OFF	ON	OFF	OFF	OFF	ON	ON Base	OFF	OFF

ON : Correspond à Allumé (1)

OFF: Correspond à Eteint (0)

Par identification entre l'état des LED et l'état des relais de la carte de mesure, on trouve que :

- La commande du relais R1 \equiv Commande de la LED 1,
- La commande du relais R2 \equiv Commande de la LED 4,
- La commande du relais R3 \equiv Commande de la LED 7,
- La commande du relais R4 \equiv Commande de la LED 2,
- La commande du relais R6 \equiv Commande de la LED 3.

Reste à déterminer la commande des 4 LED (5/6/8/9). Cette commande est effectuée également à travers les lignes 0 à 2 du port A.

Soit le tableau de vérité suivant :

PA0	PA1	PA2	LED 5	LED 6	LED 8	LED 9
0	0	0	1	0	0	1
0	0	1	0	1	1	0
0	1	0	0	0	0	1
0	1	1	0	0	1	0
1	0	0	0	1	0	0
1	0	1	1	0	0	0

De ce tableau on tire les commandes suivantes :

$$\text{Led5} = \overline{\text{PA1}} + \overline{\text{PA0}} + \overline{\text{PA2}} + \overline{\text{PA0}} + \overline{\text{PA2}}$$

$$\text{Led6} = \overline{\text{PA1}} + \overline{\text{PA0}} + \overline{\text{PA2}} + \overline{\text{PA0}} + \overline{\text{PA2}}$$

$$\text{Led8} = \overline{\text{PA0}} + \overline{\text{PA2}}$$

$$\text{Led9} = \overline{\text{PA0}} + \overline{\text{PA2}}$$

b) 2. Allumage des LED PNP/NPN / Défectueux

La commande des LED correspondantes au type d'un transistor à savoir NPN ou PNP est simple, il suffit d'une ligne du port A seulement pour les allumer et les éteindre. la ligne de commande est PA3.

Lorsque : $\text{PA3} = 1 \Rightarrow$ La LED PNP est allumée,
 $\text{PA3} = 0 \Rightarrow$ La LED NPN est allumée .

Une ligne complète est destinée à la commande de la LED "Défectueux". c'est la ligne 5 du port A.

La logique de commande réalisée pour commander les LED et les relais est représentée par le logigramme de la figure (III.23).

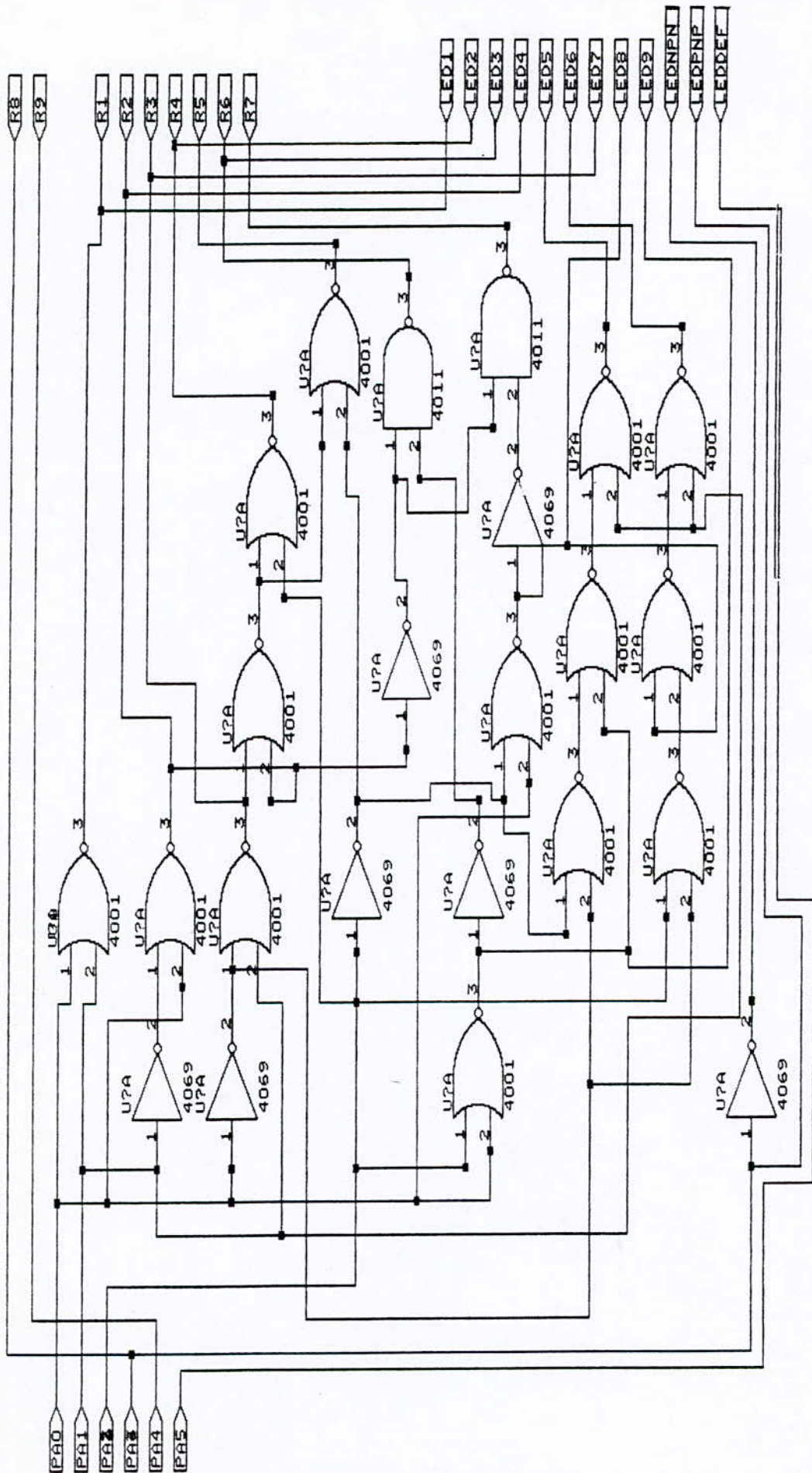


Figure III. 23. Logigramme de la commande.

c) Commande et gestion des afficheurs à LED

La commande d'afficheurs à LED utilise à priori les mêmes principes que ceux vus précédemment pour les LED individuelles puisque des afficheurs de ce type ne sont rien d'autre que des groupements de LED de formes adéquates dans un même boîtier.

Il faut cependant considérer divers cas selon le nombre d'afficheurs que l'on souhaite commander.

Les segments des afficheurs sont commandés directement par un port à fort courant tandis que les anodes communes (dans notre cas) sont alimentées via des transistors commandés, eux, par un port normal.

Nous avons trois afficheurs dans notre application. Nous pourrions employer trois décodeurs et envoyer les valeurs à afficher au bloc, tous les afficheurs étant allumés à la fois. Cette solution est facile à mettre en oeuvre, mais elle présente plusieurs inconvénients..

Elle consomme beaucoup d'énergie, mobilise trois circuits décodeurs, complique le dessin du circuit imprimé et en outre elle n'exploite pas la puissance du microcontrôleur.

La méthode que nous utilisons exploite non seulement les moyens de la logique programmée mais en plus la persistance rétinienne qui est une propriété remarquable de l'oeil. Nous allumons qu'un seul afficheur à la fois pendant une période assez longue pour que l'oeil ait le temps de le voir, puis nous passons à l'afficheur suivant, et ainsi de suite en rotation. Si de plus nous faisons tourner cette boucle en moins de 20 ms (50 Hz), l'oeil à l'impression que tous les afficheurs sont allumés en même temps et stables. La luminosité de l'ensemble est un peu moins forte, mais le gain global est important puisque l'énergie consommée est divisée par le nombre d'afficheurs, un seul décodeur suffit et enfin la programmation reste simple.

Le procédé est le suivant :

1. Envoyer la valeur à afficher sur le port B par 0 bits 3 à, cette valeur est transmise à tous les afficheurs à travers le décodeur,
2. Allumer les afficheurs concernés en envoyant un 0 sur le bit qui convient du port B(bits 4 à 6),
3. Attendre un bref instant adapté aux caractéristiques de l'oeil,

4. Passer à l'afficheur suivant,
5. Et ainsi de suite.

Remarque : le sens de rotation n'a pas d'importance, mais tourner dans le sens des aiguilles d'une montre simplifié un peu le programme.

La figure (III. 26) illustre la commande d'afficheurs en vue d'un multiplexage par logiciel. Les segments des afficheurs sont commandés par les lignes 0 à 3 du port B à travers un décodeur BCD-7 segments, tandis que les anodes communes sont alimentées via des transistors commandés, eux par les lignes 4 à 6 du port B.

Parce que le port B est déjà utilisé pour recevoir les données converties de l'ADC, on devait isoler les afficheurs des lignes de sortie du convertisseur par un buffer trois états de manière à éviter tout affichage erroné.

Le buffer laissera, passer les données à la carte d'affichage chaque fois qu'il recevra l'ordre du microcontrôleur. la ligne de commande du buffer est PA6.

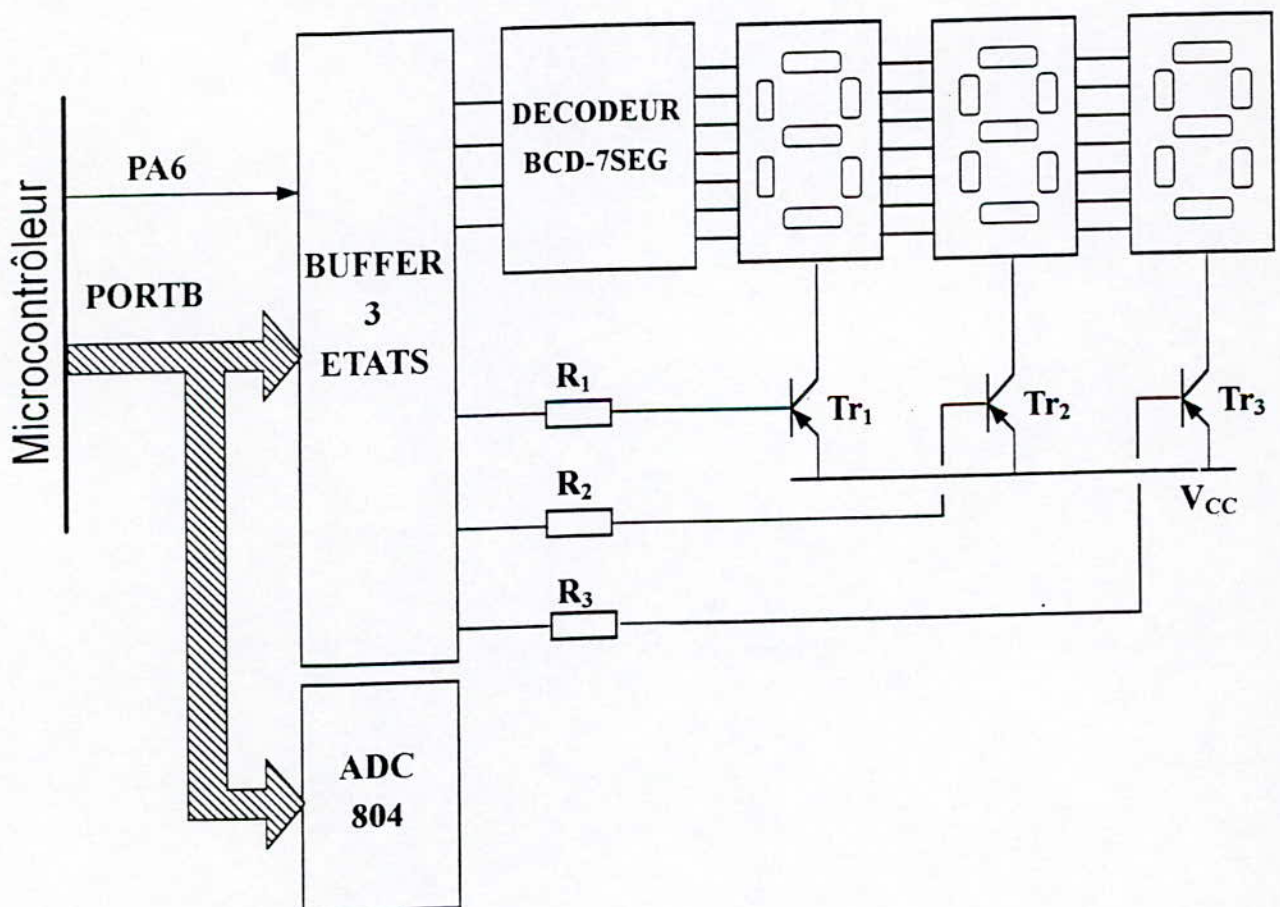


Figure III. 26 Commande d'afficheurs en vue d'un multiplexage par logiciel.

d) Commande du générateur de courant et de la résistance de collecteur R_C

La commande de la résistance d'ajustage du générateur de courant est réalisée d'une façon digitale, la figure (III. 27.) illustre cette commande:

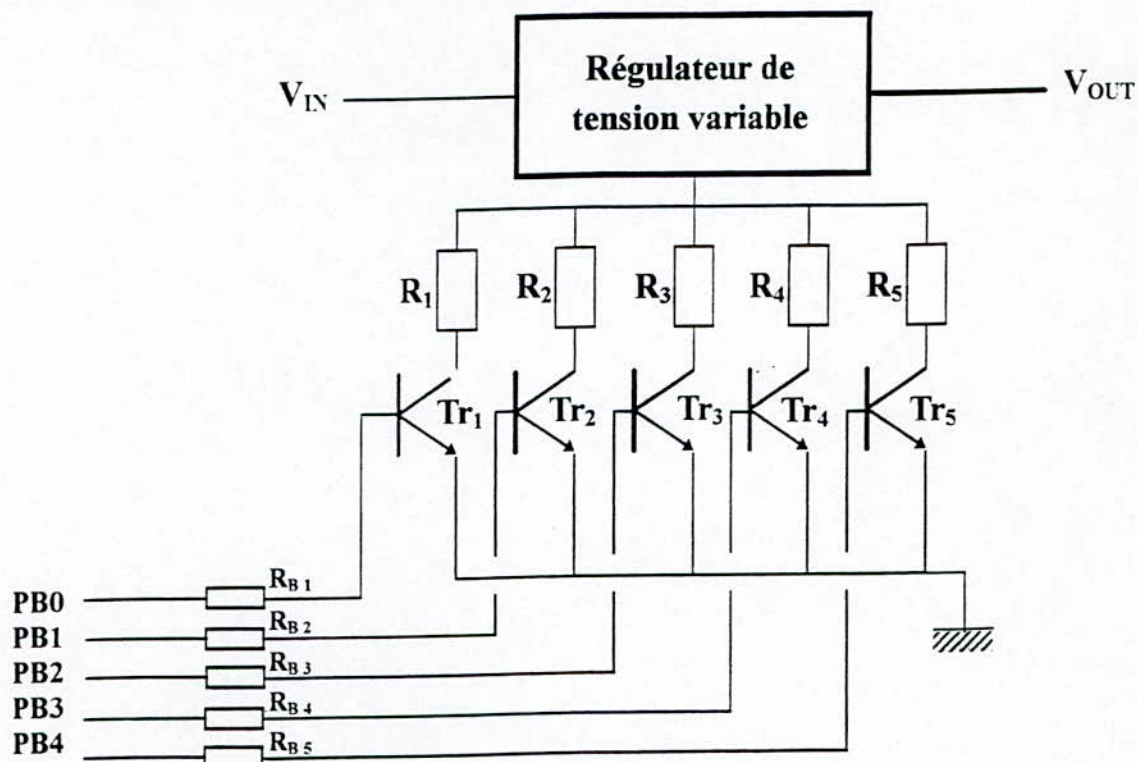


Figure III. 27. Commande de la résistance d'ajustage

La commande du générateur de courant se fait via les lignes 0 à 4 du port B du microcontrôleur, elle se résume par le tableau suivant:

PB0	PB1	PB2	PB3	PB4	R_{ADJ}	$V_{OUT}(V)$	$I_{OUT}(\mu A)$
1	0	0	0	0	R_1	4.37	10
0	1	0	0	0	R_2	4.31	30
0	0	1	0	0	R_3	4.25	50
0	0	0	1	0	R_4	4.19	70
0	0	0	0	1	R_5	1.40	1000

Pour isoler la commande du générateur de courant de celles du convertisseur et de l'affichage on utilise des bascules D. Ces bascules permettent de mémoriser l'information transmise au générateur, car les transistors (Tr_1 à Tr_5) doivent être commandés en permanence pendant chaque mesure (figure (III. 28.)).

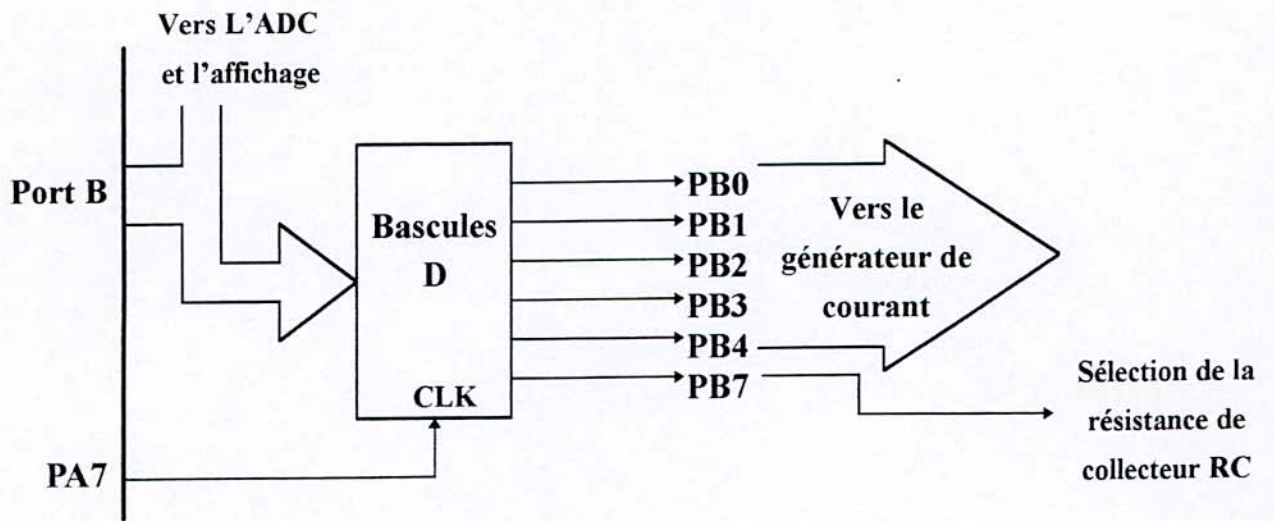


Figure III. 28. Sélection du courant I_B et de la résistance de collecteur R_C

De la figure (III. 28.) on remarque que le LATCH (ensemble de bascules D intégrées dans le même boîtier) est validé par la ligne 7 du port A. Lorsque le microcontrôleur envoie un front montant à l'entrée CLK du LATCH, ce dernier stock l'information présente dans le port B qui correspond à une valeur du courant de base I_B .

Lors de la mesure du gain pour différentes valeurs du courant I_B , le microcontrôleur sélectionne la résistance de collecteur R_C via la ligne PB7, le tableau suivant résume cette commande.

CLK	PB7	RC
	0	RC1
	1	RC1 // RC2

Le Schéma global de la carte d'acquisition de commande et de traitement est donné par la figure (III. 29).

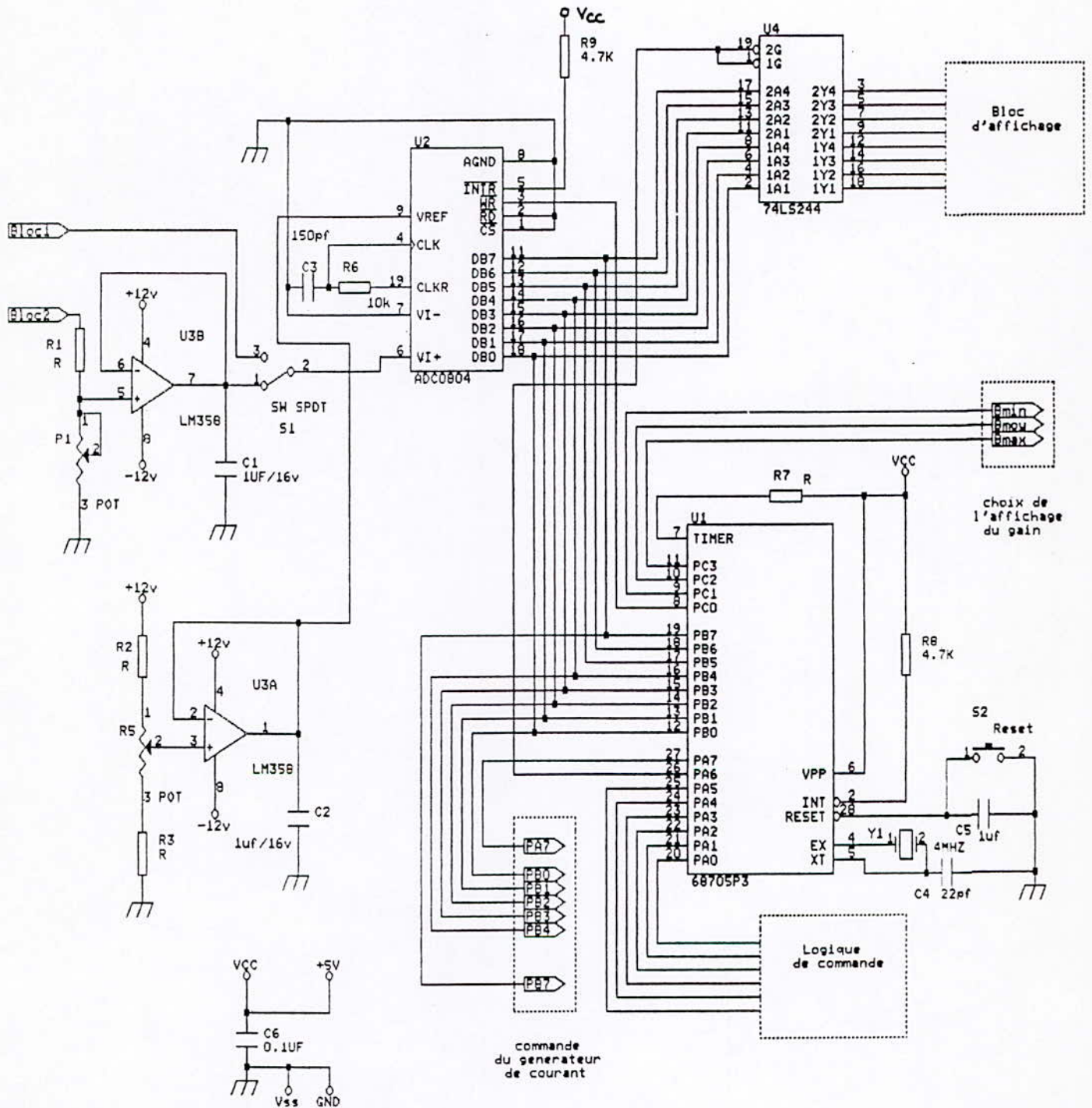


Figure (III.29) Schéma global de la carte d'acquisition, de commande et de traitement.

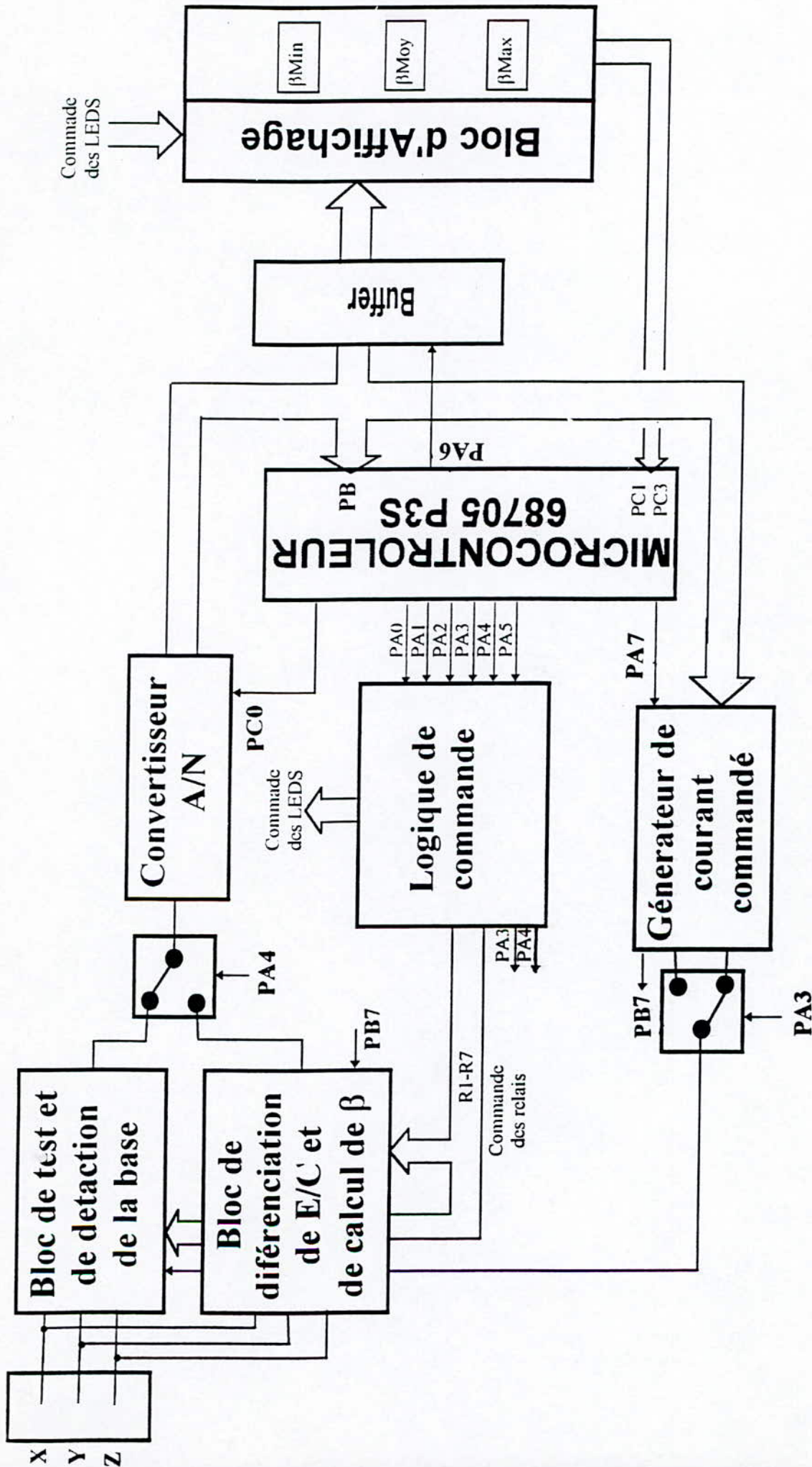
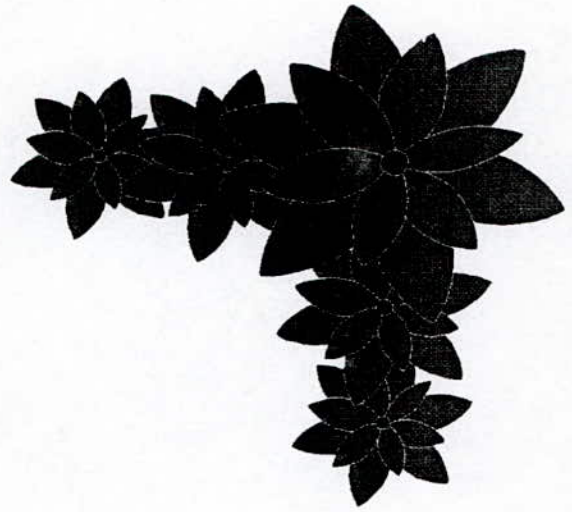
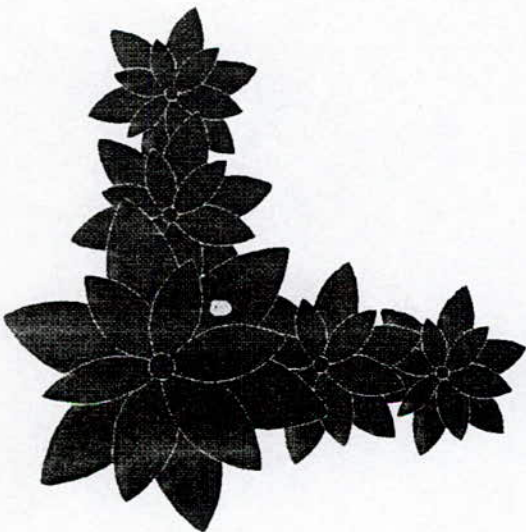


Figure III. 30. Synoptique général détaillé



Partie
Logiciel

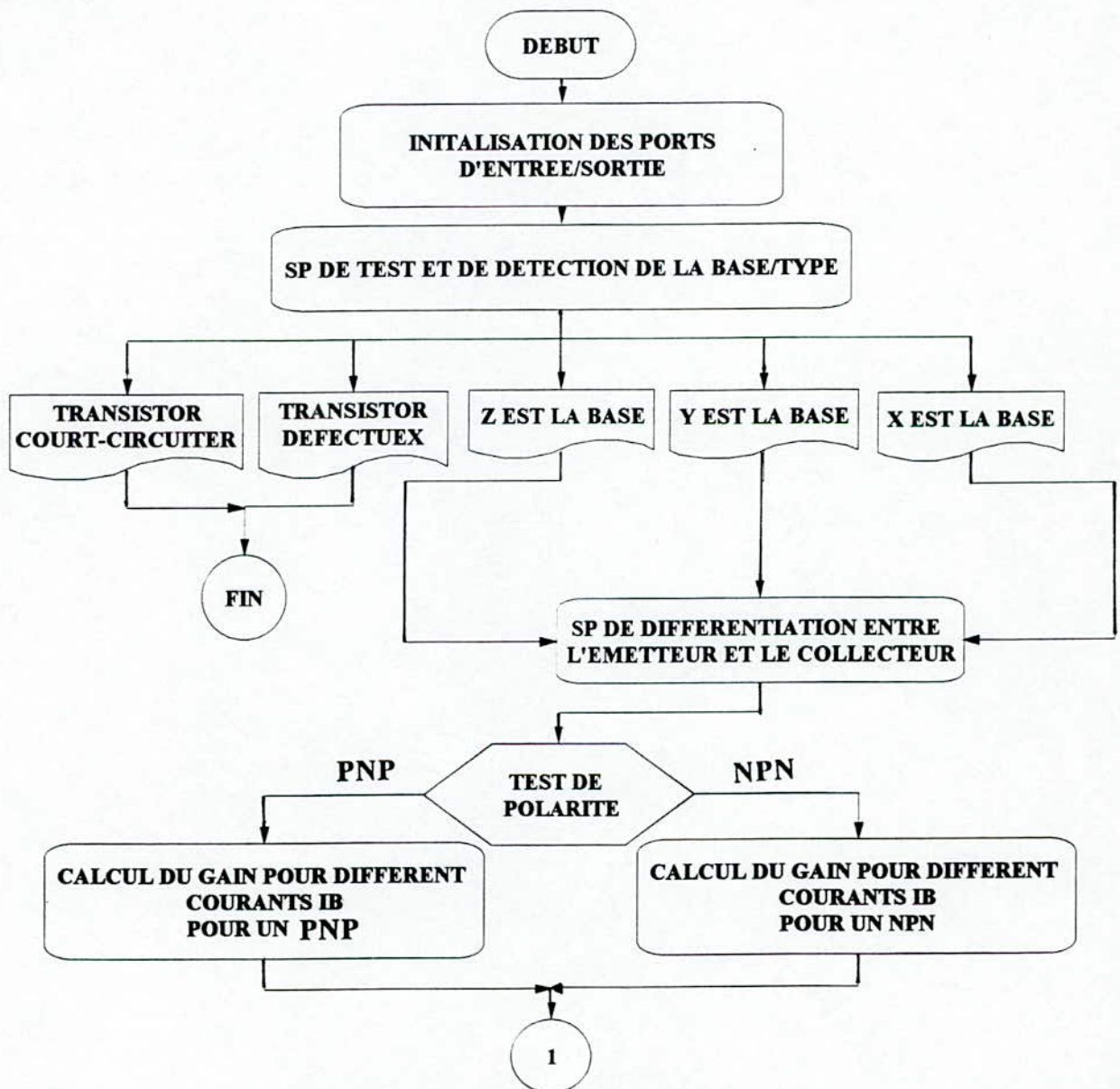


III. Partie logiciel

III. 1. Introduction

Notre appareil est basé sur deux parties essentielles: la partie matérielle constituée des blocs précédemment décrits, et la partie logicielle composée d'un grand nombre d'instructions en code machine installées dans l'EPROM du microcontrôleur mettant ainsi, en oeuvre l'asservissement de l'appareil.

Nous avons élaboré notre logiciel suivant l'organigramme général de la figure (III.31.).



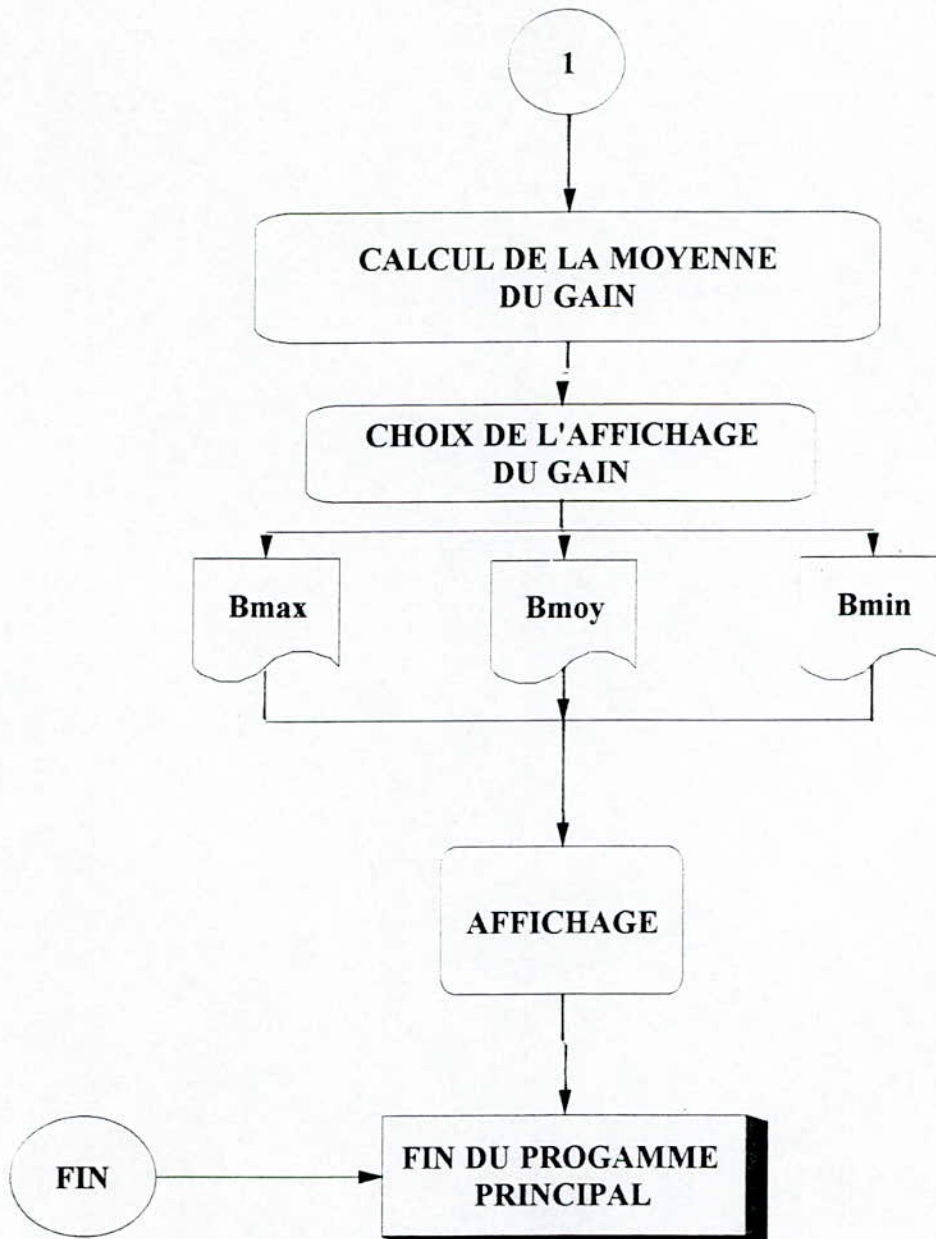


Figure III. 31. Organigramme Principal.

III. 2. Programmes

III. 2. 1. Principes

le programme qui doit gérer le système se décompose en plusieurs sous programmes.

III. 2. 1. a. Sous programme de test et de détection de la base

Ce sous programme nous permet de faire toutes les combinaisons nécessaires sur les jonctions avec les deux polarités : positive et négative.

Le port A est structuré comme suit:

PA0	PA1	PA2	PA3	PA4	PA5	PA6	PA7
X	X	X	Select polarité	Select bloc test	LED def	Select buffer	Select courant

LOGIQUE DE COMMANDE

Le sous programme est basé sur des hypothèses: on suppose une électrode comme étant la base et on teste les jonctions résultantes de cette base et d'une deuxième électrode. Ce test consiste à comparer la valeur binaire de la tension mesurée pour chaque jonction réalisée avec :

- 0 V : qui correspond au non passage de courant, c'est à dire que la jonction est polarisée en inverse.
- 0.9 V et 1.1 V : qui correspond au passage de courant. c'est à dire que la jonction est polarisée en directe.

Normalement le passage de courant correspond à une tension mesurée égale à 1 V, mais en tenant compte de la tolérance de la résistance de mesure ainsi que l'état de la jonction, qui avec le temps présente des pertes, on a estimé que la plage 0.9 V à 1.1 V permet de palier à ces problèmes même si la mesure est faite avec une précision de $\pm 10\%$. L'organigramme de la figure (III.35) illustre le processus de test et de détection de la base.

Remarque: Il est à noter que lors de chaque combinaison de test, une temporisation de l'établissement du contact des relais est nécessaire, on l'a estimé à 5 mS.

III. 2. 1. b. Sous programme de différenciation entre émetteur et collecteur

Ce sous programme consiste à calculer le gain pour deux configurations différentes CONF1 et CONF2. Il compare les deux gains mesurés et sélectionne la configuration correspondant au gain le plus fort.

L'organigramme de la figure (III.36) présente le sous programme de différenciation entre l'émetteur et le collecteur.

III. 2. 1. c. Sous programme de conversion analogique- numérique " Voltmètre numérique"

Ce sous programme permet de faire la conversion de toutes les tensions analogiques issues du bloc de mesure, en leurs équivalents numériques, pour être traitées par la suite par le microcontrôleur.

Le port B est configuré en entrée pour permettre au microcontrôleur de collecter la valeur numérique à traiter. L'ordre de conversion est transmis par le microcontrôleur via la ligne PC0; il laisse au convertisseur le temps nécessaire à la conversion en faisant une temporisation de 100µS (Fin de conversion logiciel).

A la fin de la conversion, la donnée est sauvegarder dans un case mémoire \$VCAN, et le port B est reinitialisé en sortie pour être utilisé par la suite. La conversion analogique numérique est donnée par l'organigramme de la figure (III.37).

III. 2. 1. d. Sous programme de calcul du gain

Le calcul de la valeur du gain en courant β pour un courant de base I_B est réalisé par logiciel, en évaluant une relation arithmétique selon le type du transistor à tester.

Examinons la formule du gain à calculer par le logiciel.

On a: $V_{RC} = R_C I_C = R_C \beta I_B$

$$\beta = \frac{V_{RC}}{R_C \cdot I_B} = \frac{V_{RC}}{V_2} \quad \dots(I)$$

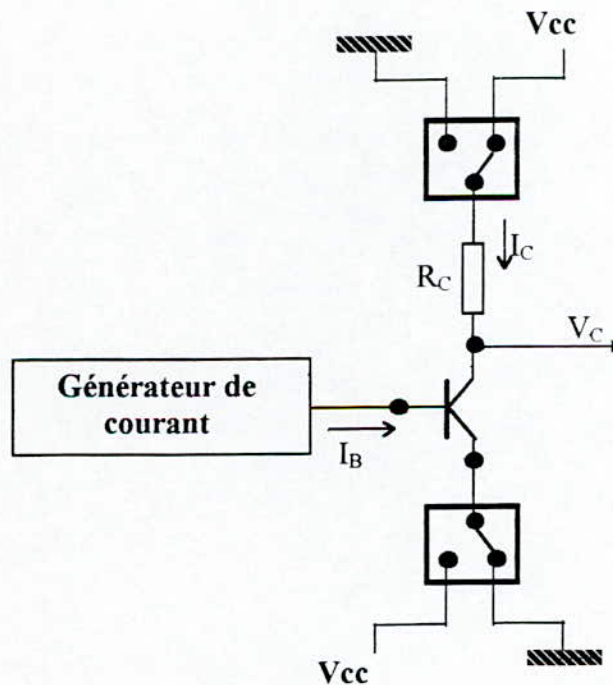


Figure III. 32. Montage utilisé pour la mesure du gain

Pour les deux types (NPN et PNP), on a la même relation à évaluer, ce qui change étant l'expression de V_R telle que:

- $V_R = V_{CC} - V_C$ pour un transistor de type NPN;
- $V_R = V_C$ pour un transistor de type PNP.

En tenant compte du facteur de division 2.5, et de la tension maximale mesurable par le convertisseur 2 V (FF)_{HEX}, l'expression (I) devient:

$$\left. \begin{aligned} \beta &= \frac{V_R}{R_C \cdot I_B} \cdot 2.5 \cdot \frac{2}{255} \\ \beta &= \frac{V_1}{V_2} \end{aligned} \right\} \dots (II)$$

Pour des raisons de simplification de la programmation on pose:

- La valeur de la résistance R_C en Ω;
- La valeur du courant I_B en A.

La formule du gain en courant à programmer est donnée par:

$$\beta = \frac{V_1 \cdot 1000}{V_2} = \frac{V_R \cdot 5000}{R_C \cdot I_B \cdot 255} = \frac{V_1}{V_2} \dots (III)$$

Une multiplication et une division sont nécessaires pour le calcul de β.

d) 1. Sous programme de multiplication de deux nombres réels non signés

Pour calculer le gain, on fait une multiplication de deux nombres sur 16 bits (2octets), cette multiplication est structurée d'après la table suivante:

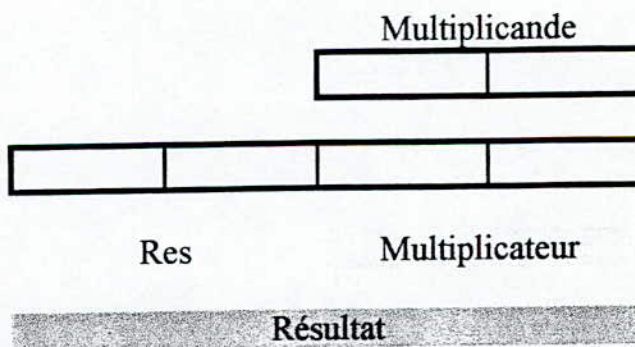


Figure III. 33. Table de multiplication.

Le multiplicande est installé dans les 16 bits de poids fort de la table (Figure(III.33.)). Le processus de multiplication est le suivant:

1. Le bit le moins significatif du multiplicateur est testé:

- Si ce bit vaut 1, le multiplicande est ajouté au contenu de Res (Res: représente les deux octets ou le résultat de l'addition est sauvegardé),

■ Si ce bit vaut 0 l'addition ci-dessus n'est pas faite.

2. Le double contenu du multiplicande et du Res est décalé d'un rang binaire vers la droite, le LSB de Res allant dans MSB du multiplicande.
3. Les opérations 1 et 2 sont répétées 16 fois pour des opérandes de 16 bits. Le résultat est donné par le double contenu de Res et MLTD tel que Res est le poids fort du résultat.

Ce processus est illustré par l'organigramme de la figure (III.38).

d) 2. Sous programme de division de deux nombres réels non signés

V1 et V2 sont données sur 32 bits chacun. Le diviseur doit être chargé dans les quatre octets de poids fort de la table de donnée et envoyé au sous programme (Figure(III.34)). Le dividende doit être chargé dans le sixième octet à partir du début de la table.

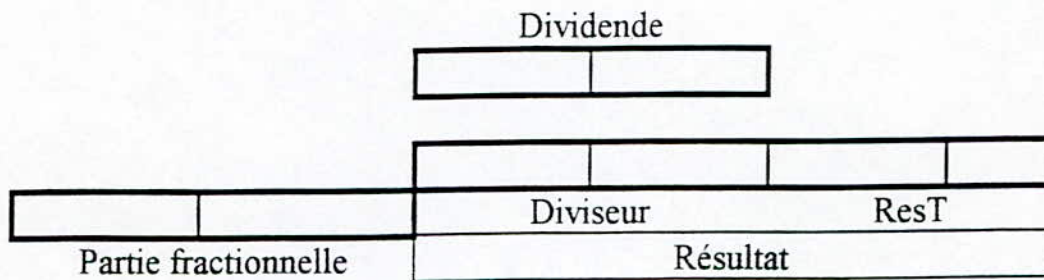


Figure III. 34. Table de division.

Le quotient est élaboré bit après bit dans ResT. Chaque bit est en réalité le complément de la retenue pour chacune des soustractions ResT - diviseur. Lorsque la division est terminée, nous complimentons le quotient.

Le processus de division est alors le suivant:

1. Rotation du double contenu (Divid) et (ResT) d'un rang binaire à gauche;
2. Essai de soustraire ResT - Divid;
 - Si la soustraction est possible, la retenue est 0;
 - Si elle n'est pas possible la retenue est 1 et le contenu de ResT avant la soustraction est restauré dans ResT par addition.
3. Les opérations 1 et 2 sont répétées 48 fois.
4. Complémentaire le résultat donné par ResT, Divid et PF.

Le processus de division est illustré par l'organigramme de la figure (III.39).

d) 3. Sous programme de correction de la mesure

L'organigramme de la figure (III.40) montre la procédure qui nous permet d'éviter la saturation du transistor en changeant la résistance R_C de mesure.

Le sous programme de calcul du gain global est donné par l'organigramme de la Figure(III.41)

III. 2. 1. e. Sous programme de calcul du gain pour différents valeurs du courant I_B

L'appareil est prévu pour calculer le gain correspondant à quatre valeurs du courant I_B , Ces valeurs sont stockées au préalable en mémoire d'après la table suivante:

$I_{B1} = (10) d$	\$0010
$I_{B2} = (30) d$	\$0011
$I_{B3} = (50) d$	\$0012
$I_{B4} = (70) d$	\$0013

Pour chaque valeur du courant I_B sélectionné, on fait appel au sous programme de calcul du gain. Le résultat de ce calcul est stocké dans une table pour être traité par la suite. L'organigramme de la figure (III.42) donne la procédure de calcul.

III. 2. 1. f. Sous programme de calcul de la moyenne

β moy correspond à la moyenne de toutes les valeurs du gain mesurées. son calcul est donné par l'organigramme de la figure (III.43).

III. 2. 1. i. Sous programme du choix de l'affichage

Ce sous programme est basé sur le test de l'état des bits PC1, PC2 et PC3 respectivement.

Il tient en considération le problème de rebondissement des boutons poussoirs. On fait une temporisation d'anti-rebondissement chaque fois qu'un bouton poussoir est actionné.

L'organigramme de la figure (III.44) illustre ce sous programme.

Pour afficher la valeur du gain choisi, on fait appel à deux sous programmes, l'un fait la conversion des données binaires en BCD (Binaire codé décimal), et l'autre permet la conversion BCD - 7 segments.

i) 1. Sous programme de conversion HEX - BCD

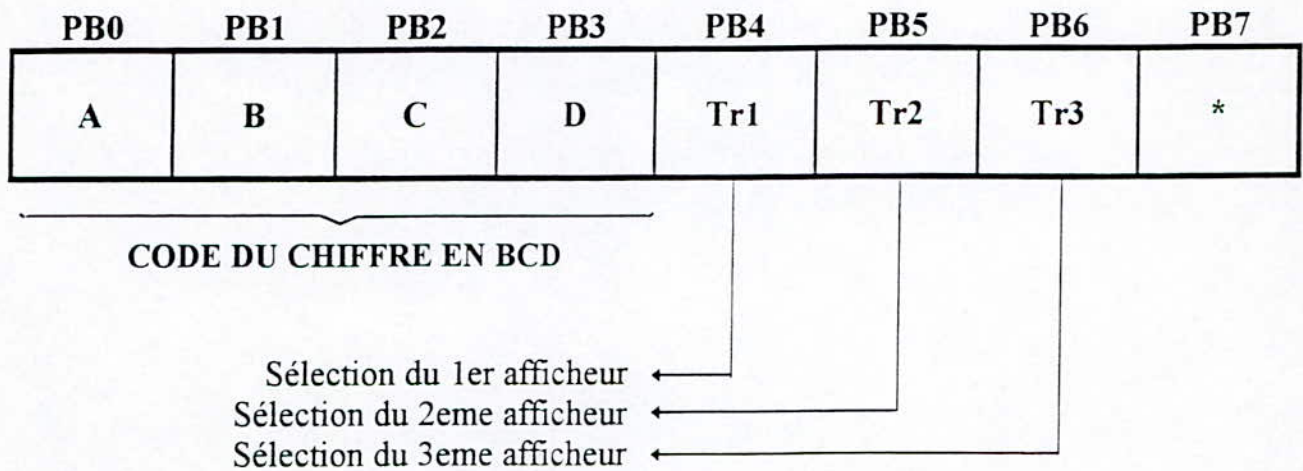
Les valeurs du gain calculées (mesurées) sont des données de deux octets, c'est à dire 16 bits. Pour pouvoir les afficher, il faut les convertir en trois chiffres [Centaine(CENT) / Dizaine (DIZ) / Unité (UNIT)].

Le principe de la conversion de nombre sur 16 bits est donné par l'organigramme de la figure (III.45).

i) 2. Sous programme d'affichage du gain

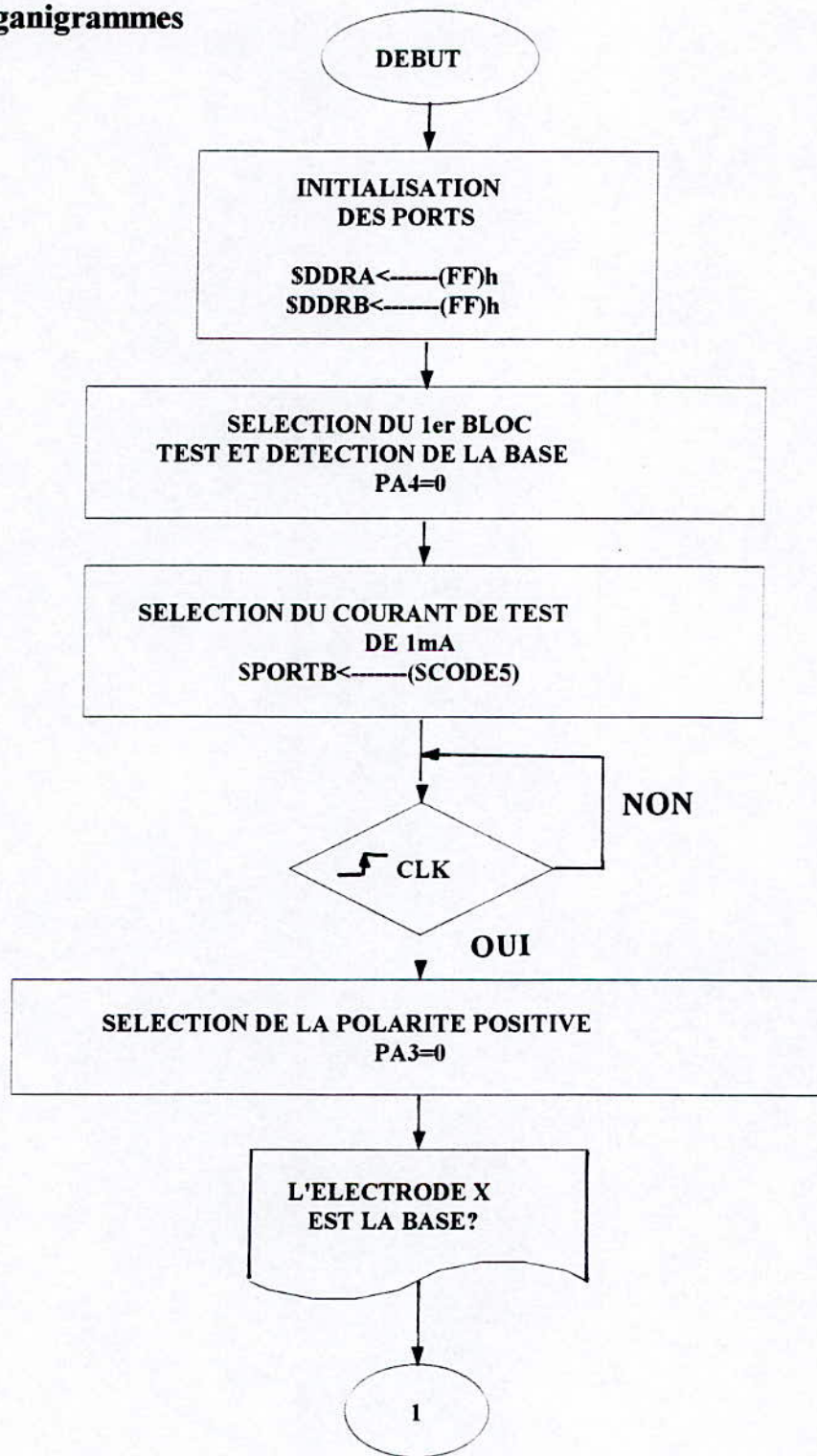
Ce sous programme nous permet de réaliser un affichage multiplexé.

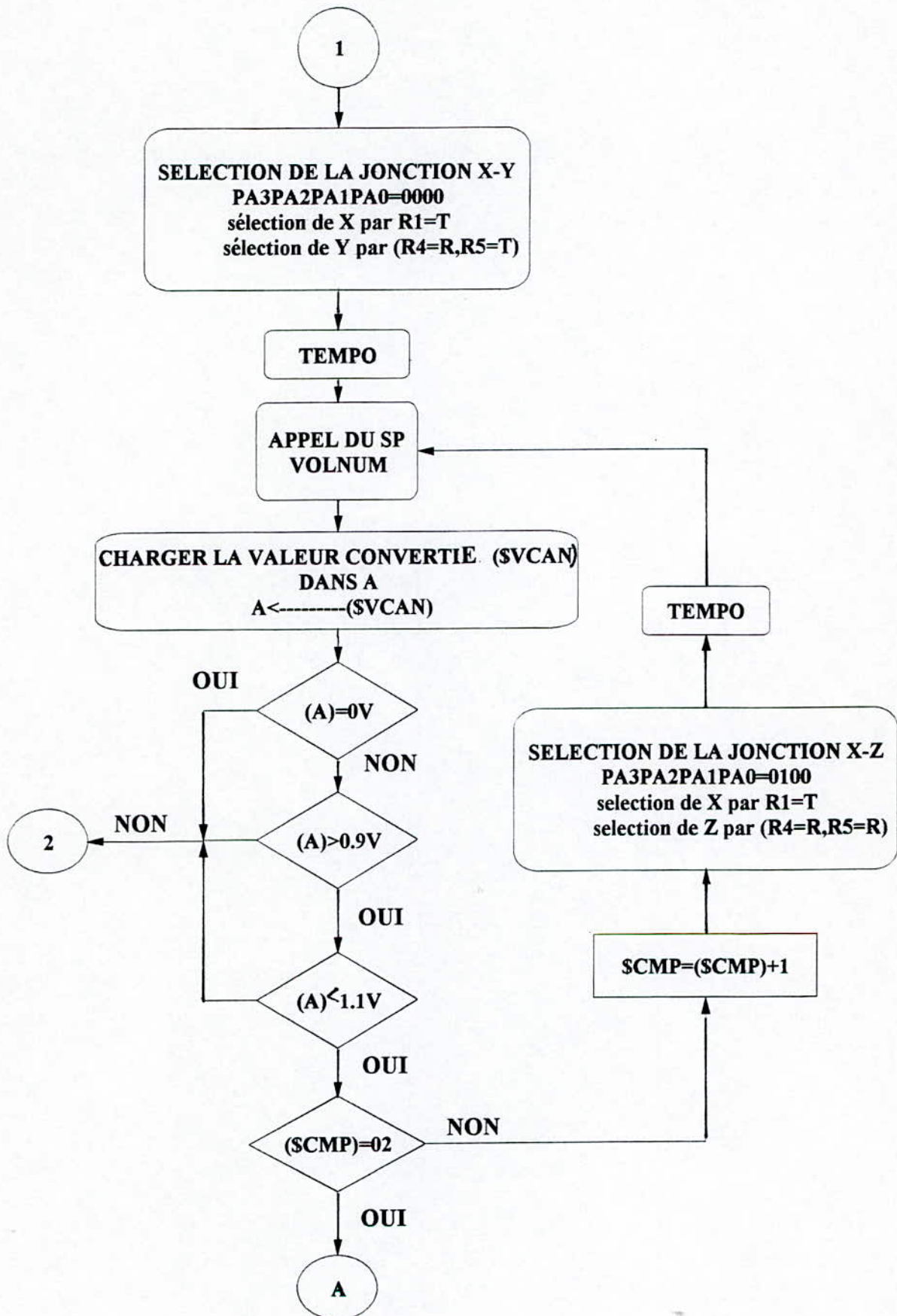
Le port B est structuré comme suit:



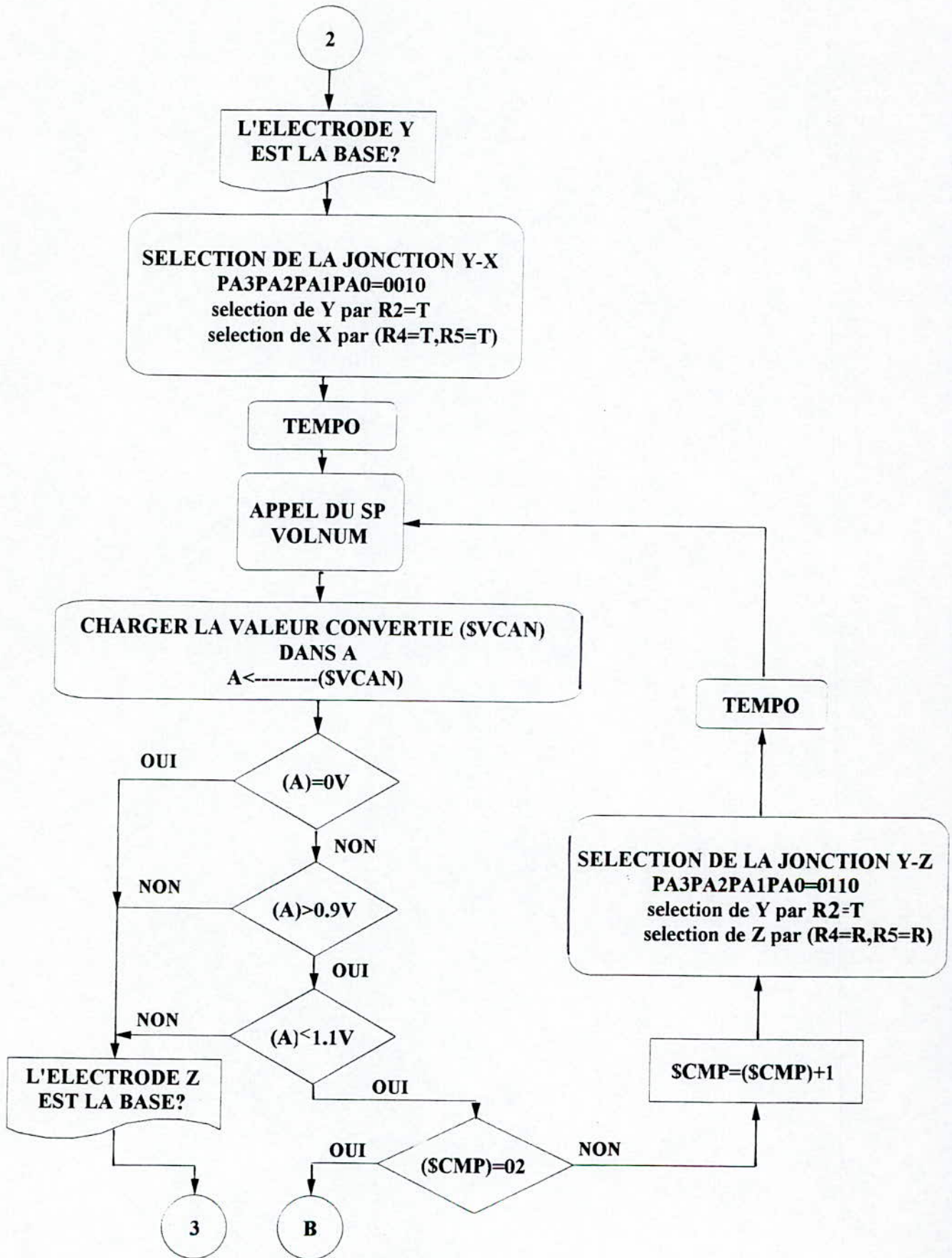
L'organigramme de la figure (III.46) explique la procédure d'affichage.

III. 2. 2. Organigrammes

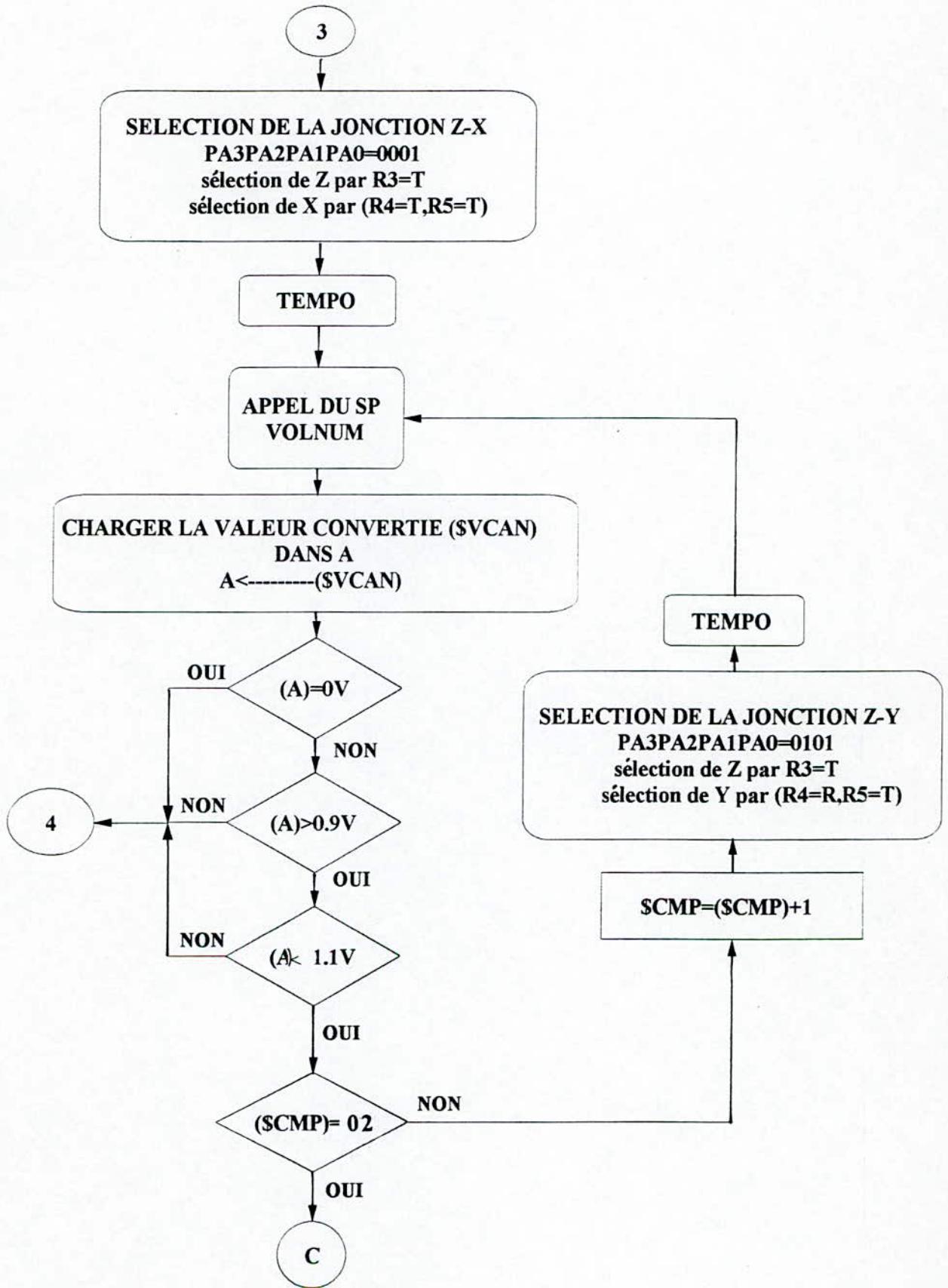




a) Test si X est la base.



b) Test si Y est la base.



c) Test si Z est la base.

Figure III. 35. A. Organigramme de détection de la base pour un courant positif.

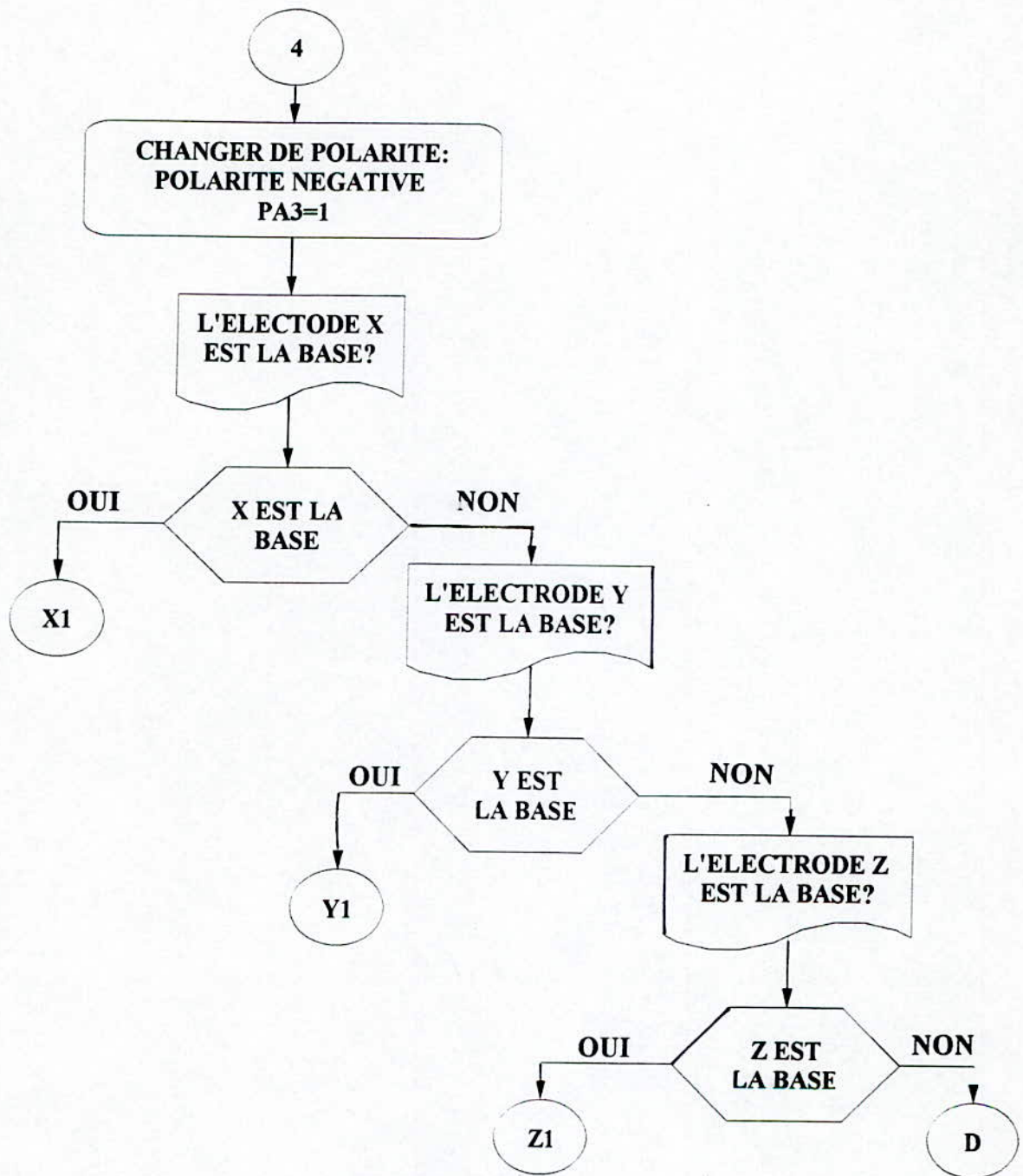
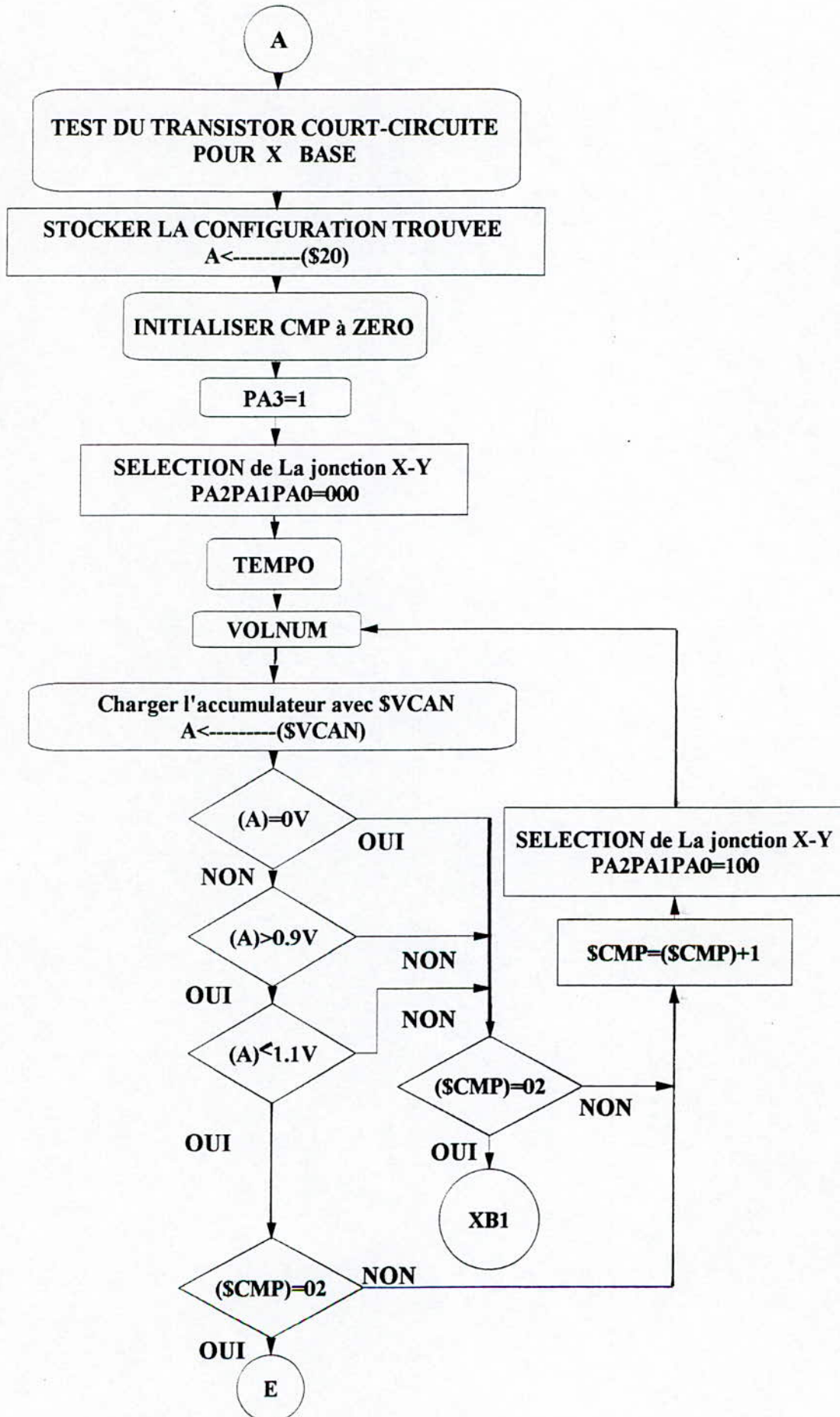
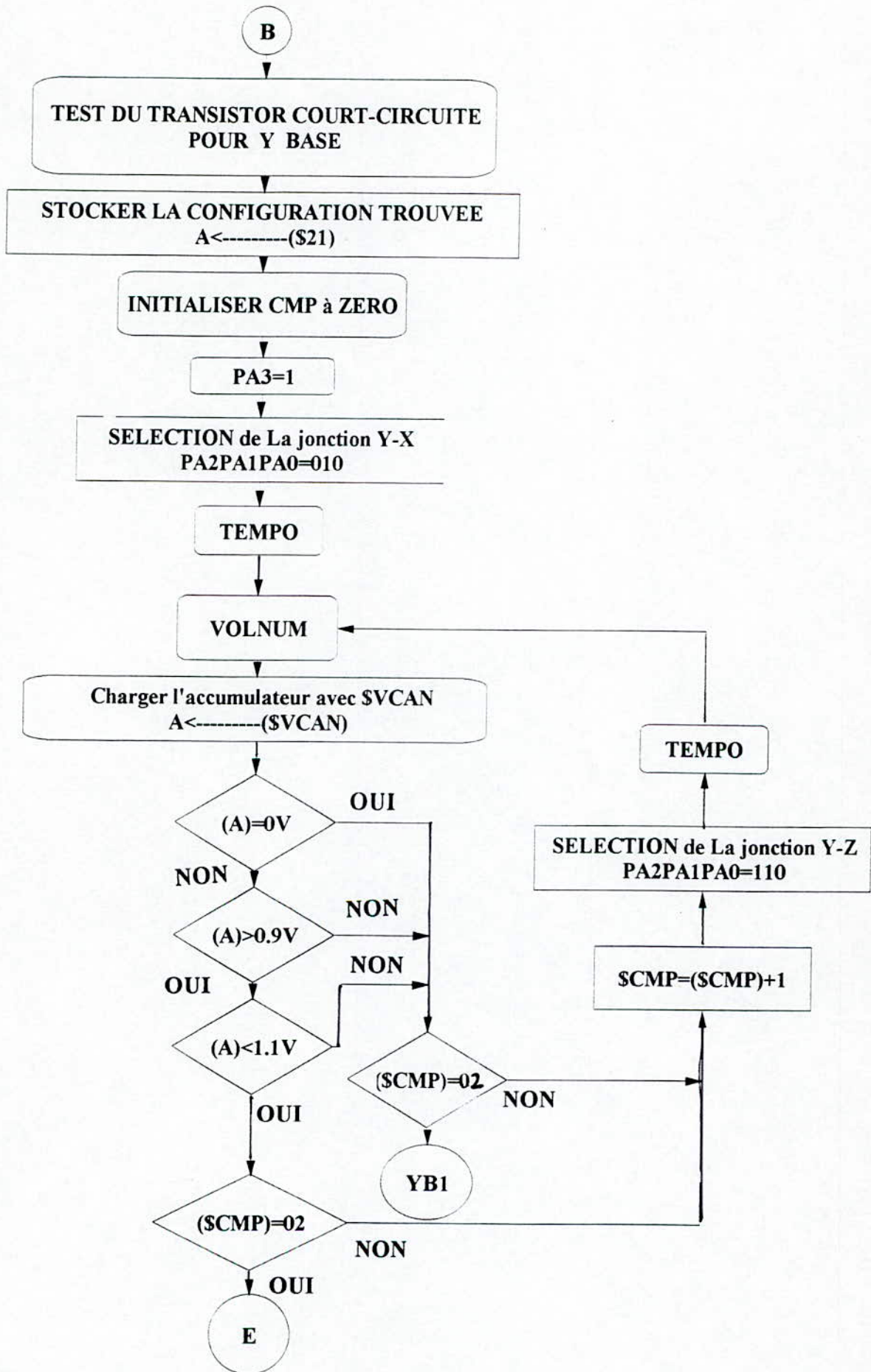


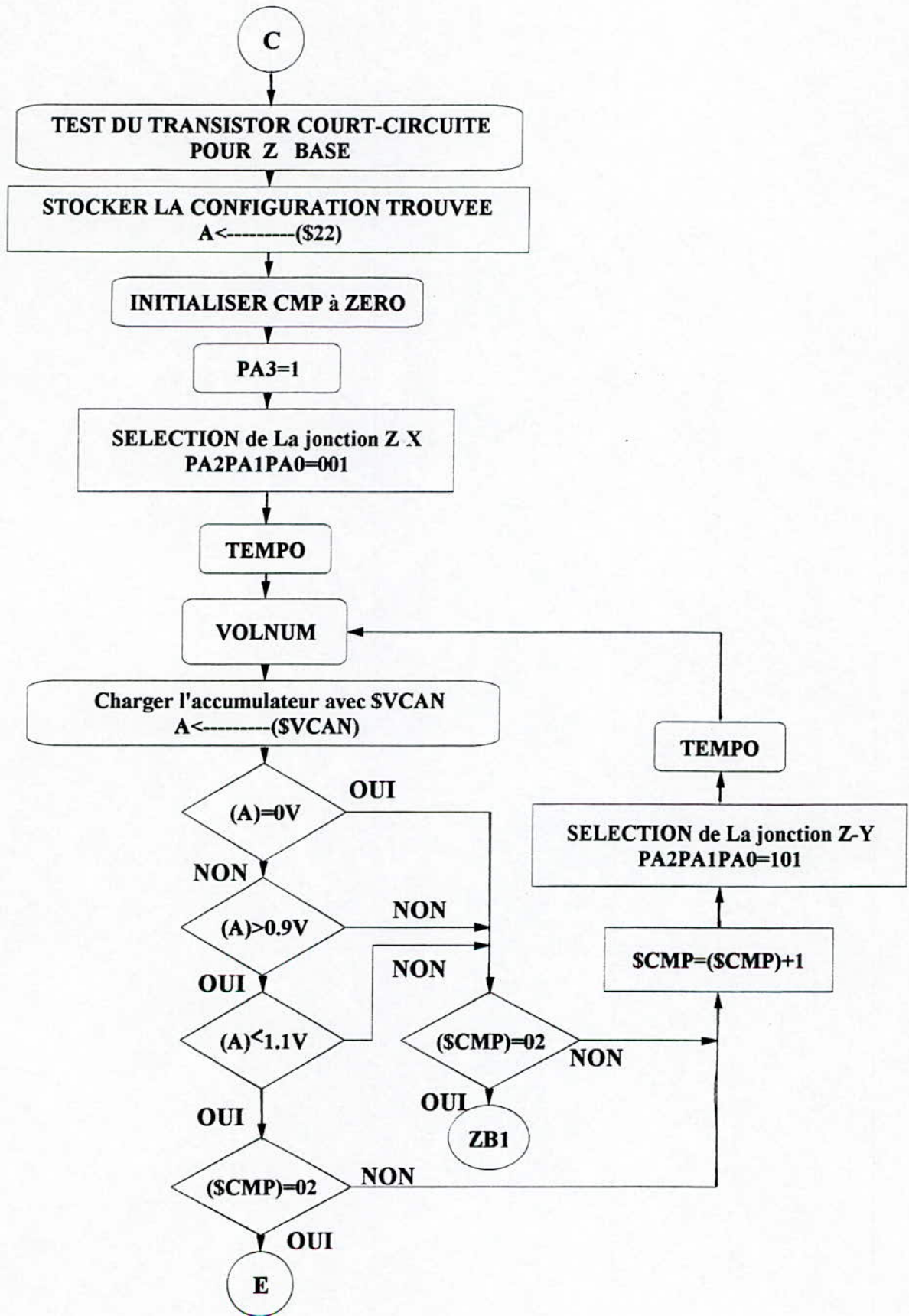
Figure III.35. B. Détection de la base pour un courant négatif.



a) Test du transistor court circuité pour X base.



b) Test du transistor court circuité pour Y base.



c) Test du transistor court circuité pour Z base

Figure 35. C. Organigramme de test du transistor court circuité.

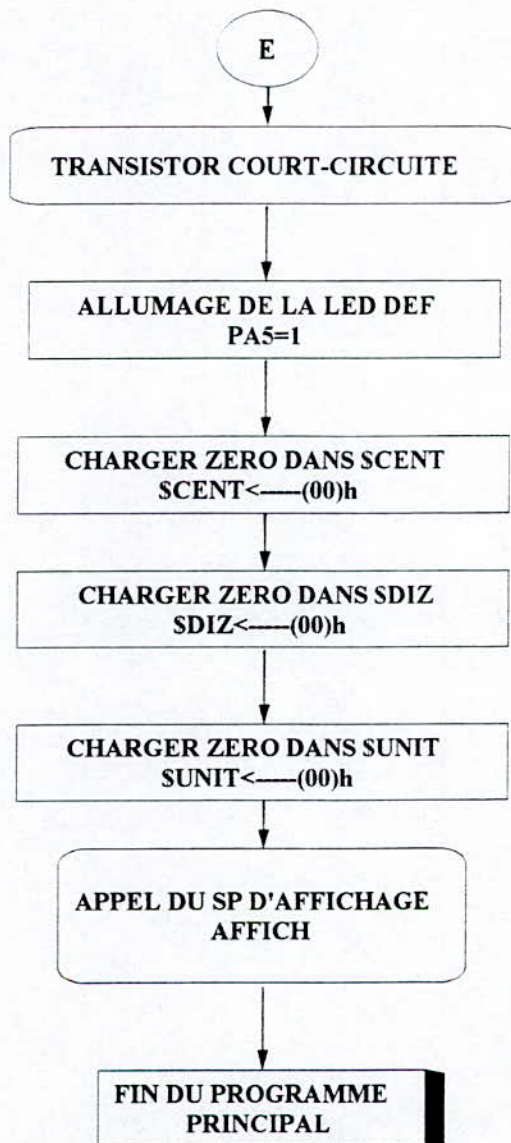
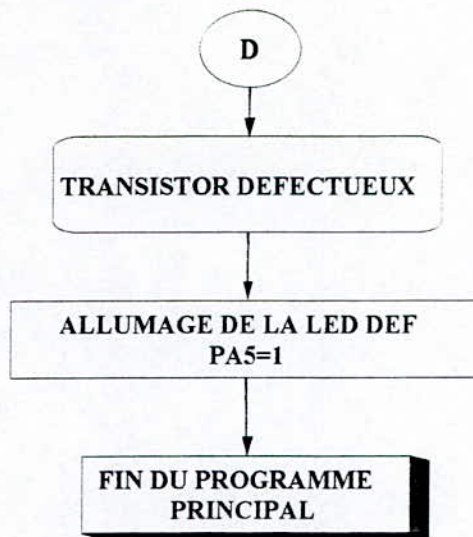


Figure III. 35. D. Organigramme d'affichage de l'état du transistor

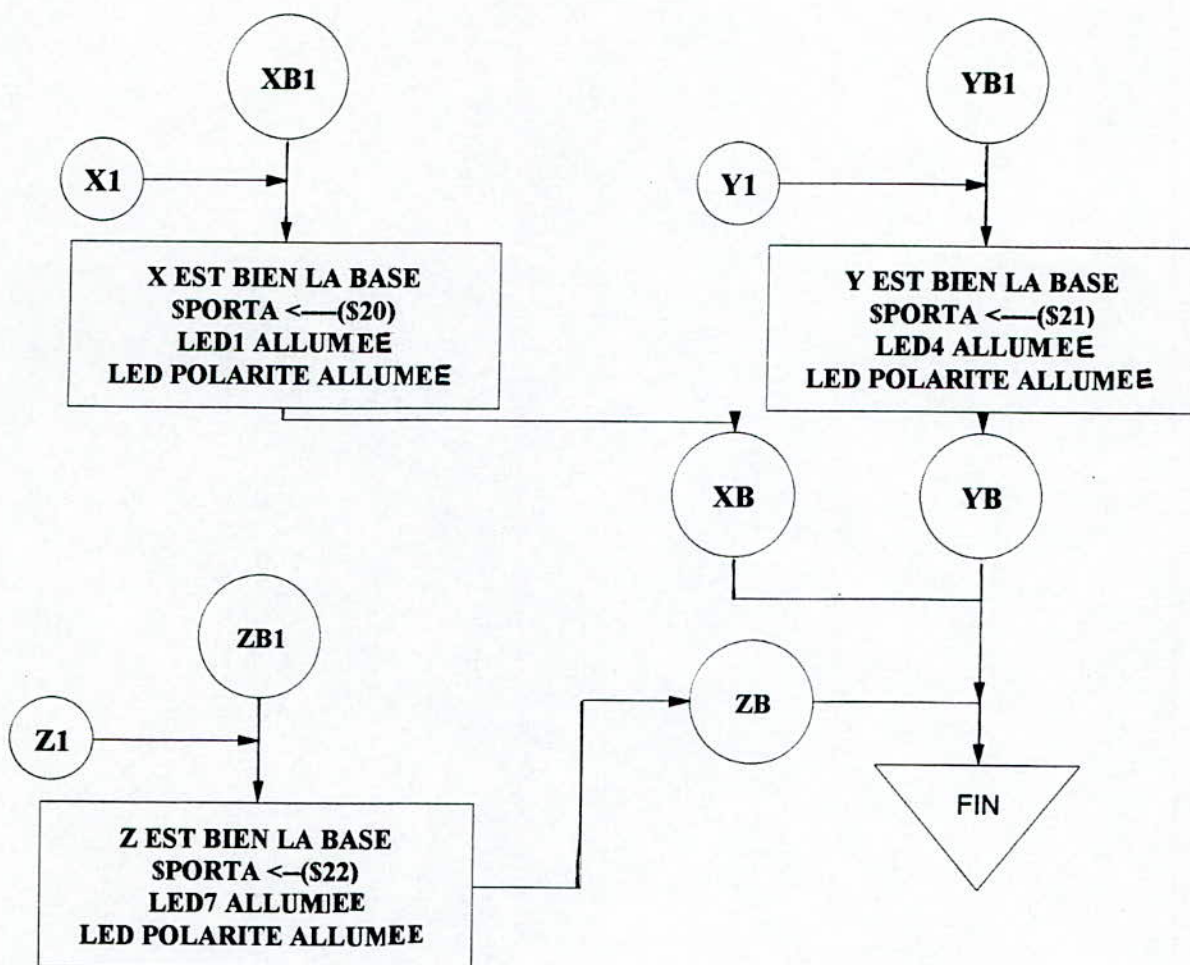
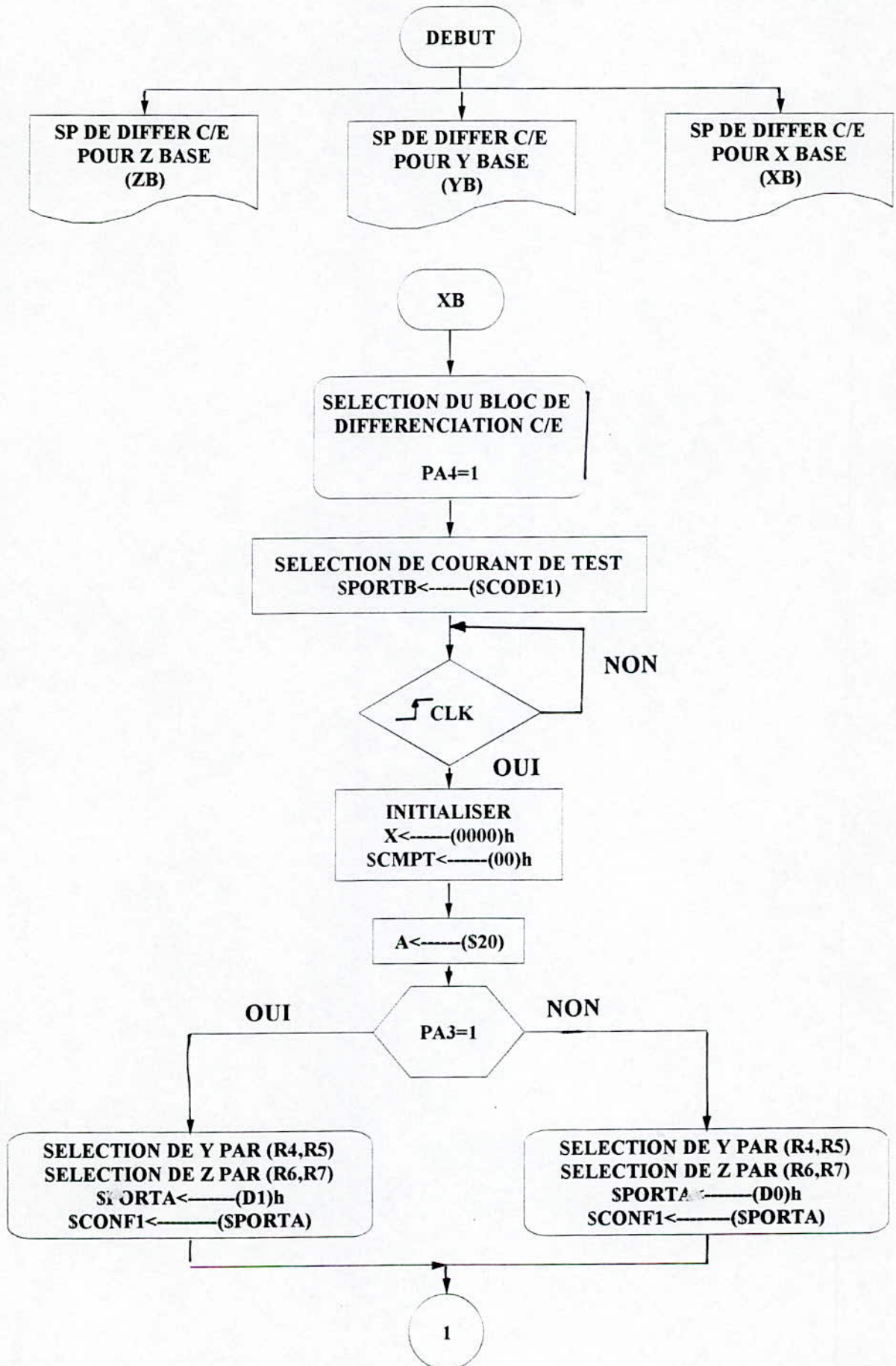


Figure III. 35. Organigramme de test et de détection de la base.



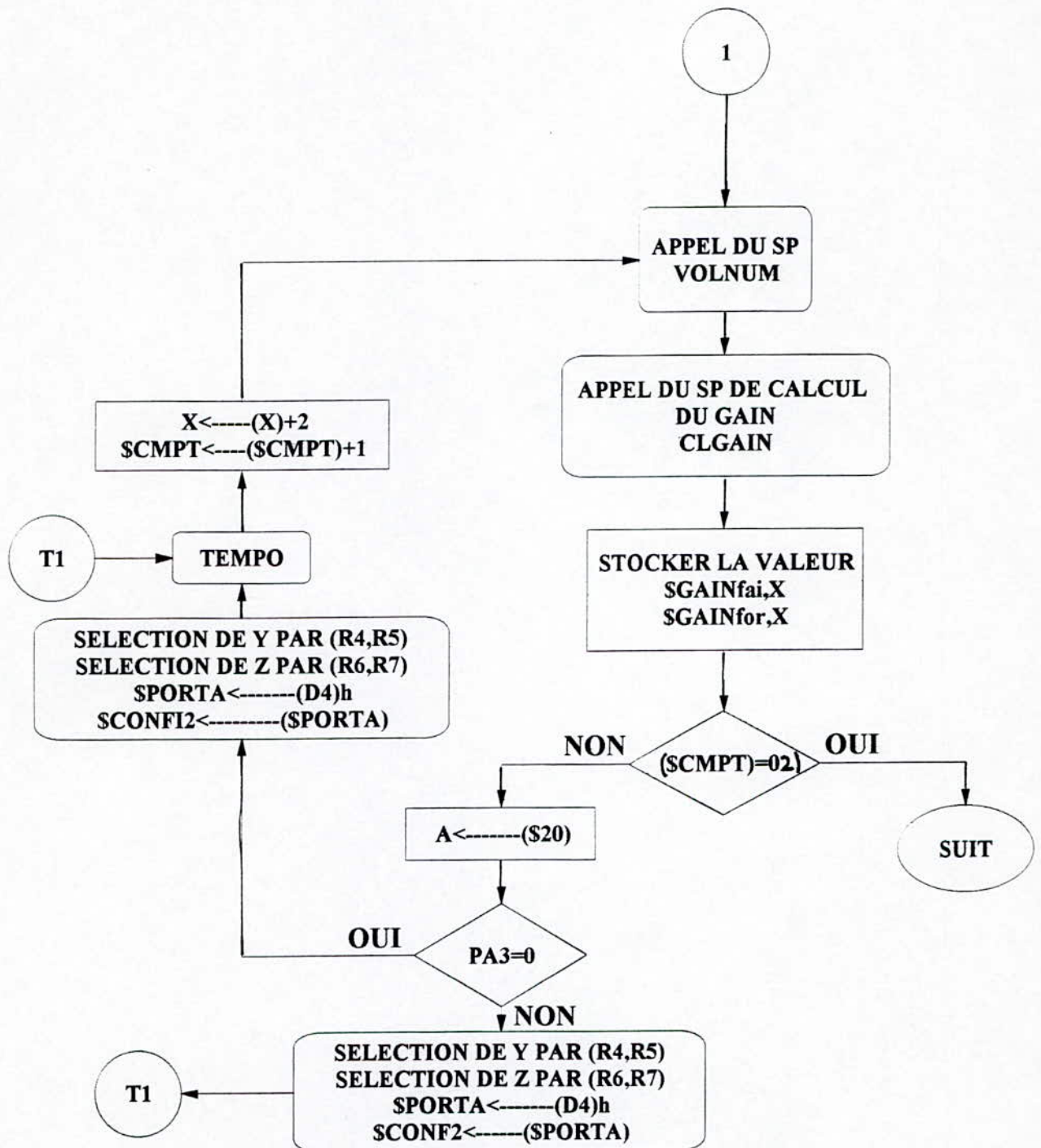
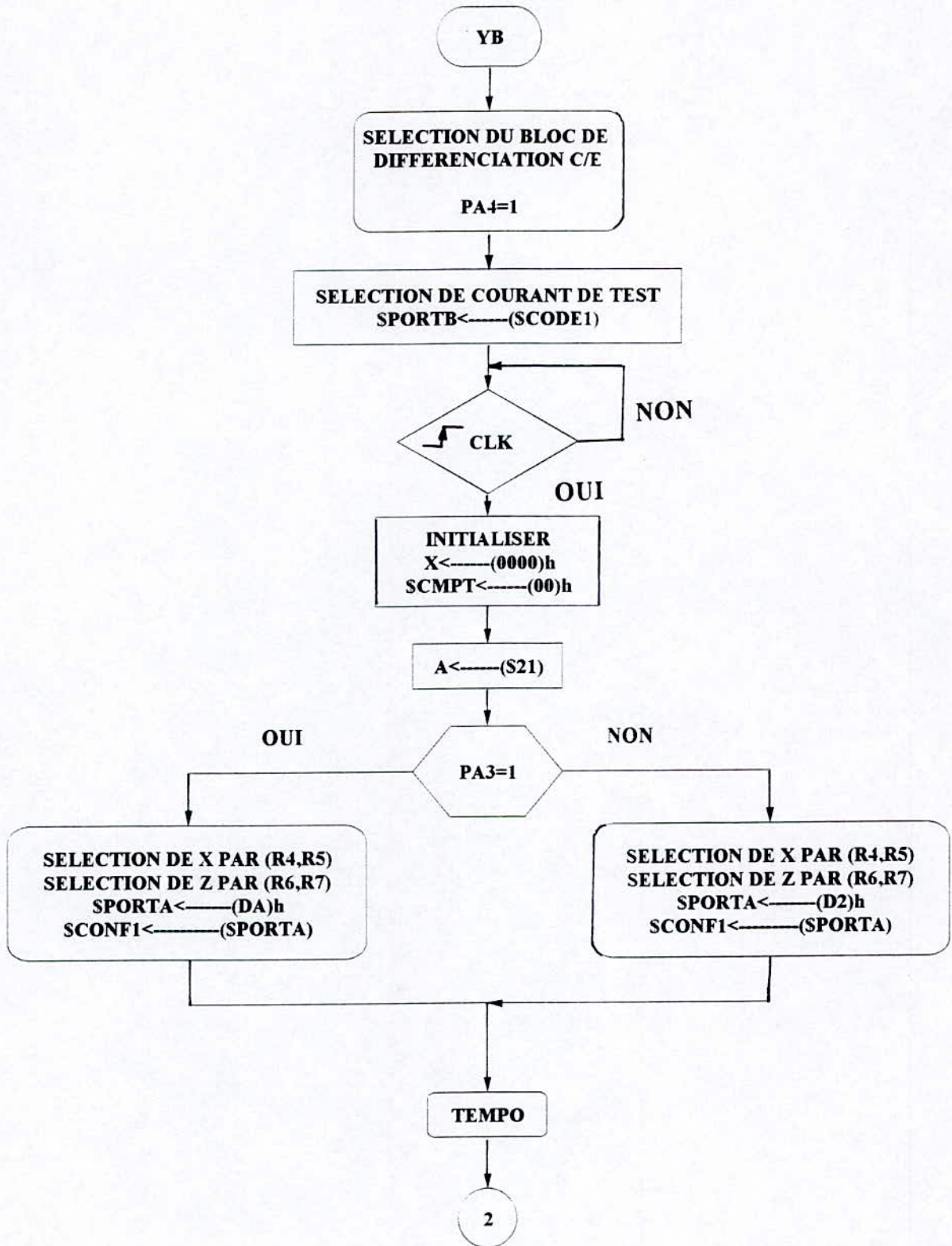


Figure III.36.A - Organigramme de différenciation entre l'émetteur et le collecteur pour Xbase .



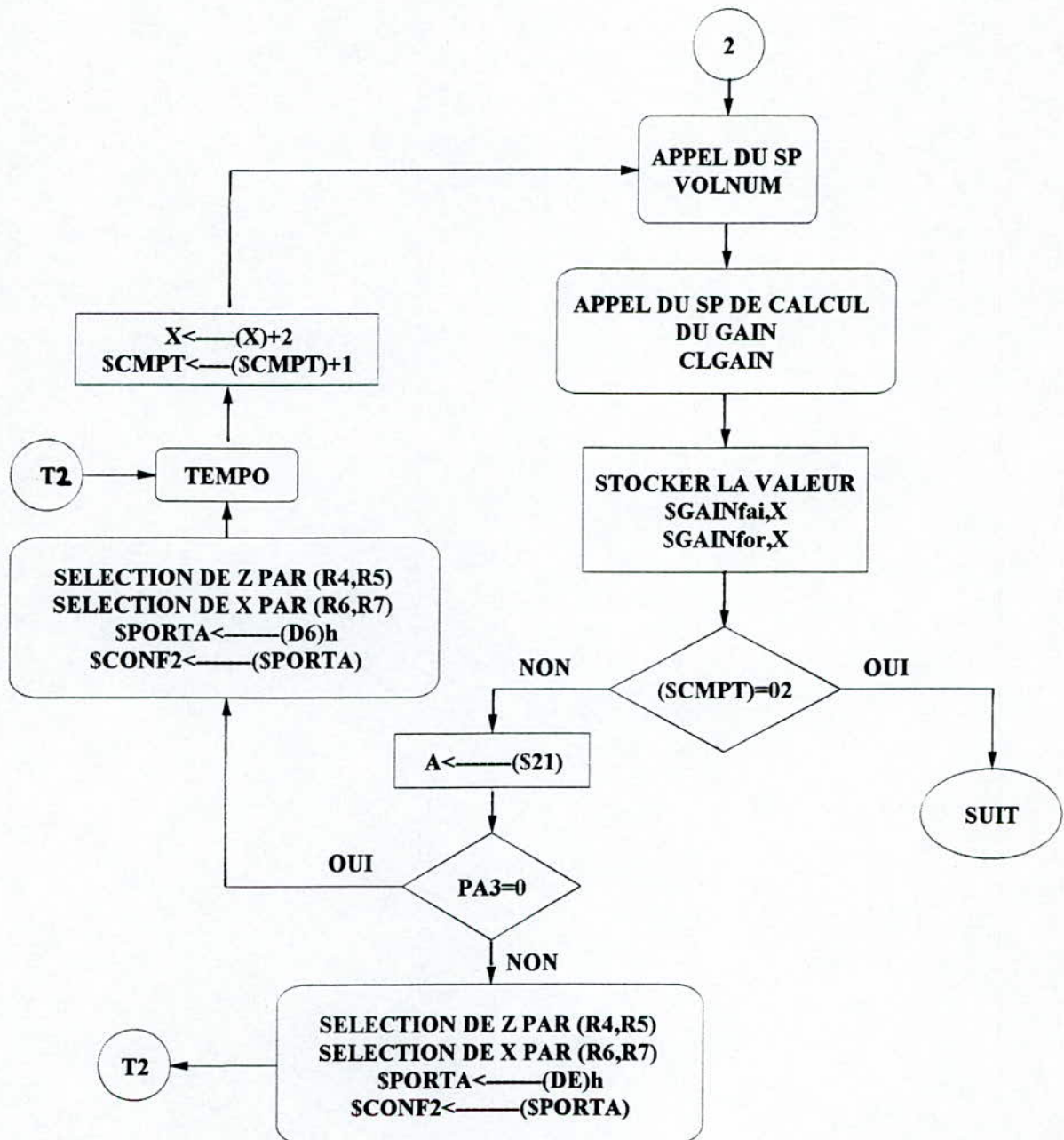
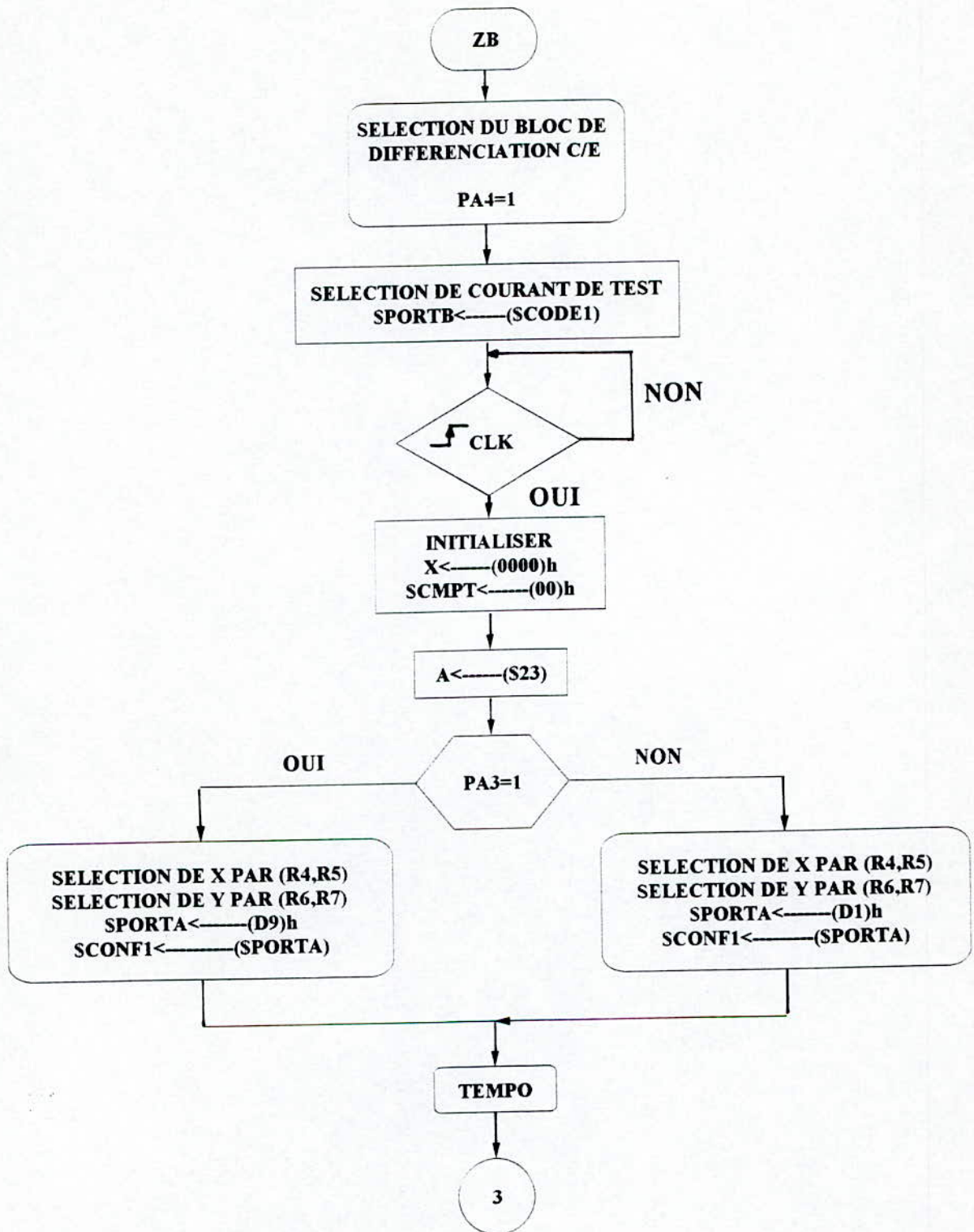


Figure III. 36. B. Organigramme de différenciation entre l'émetteur et le collecteur pour Y base.



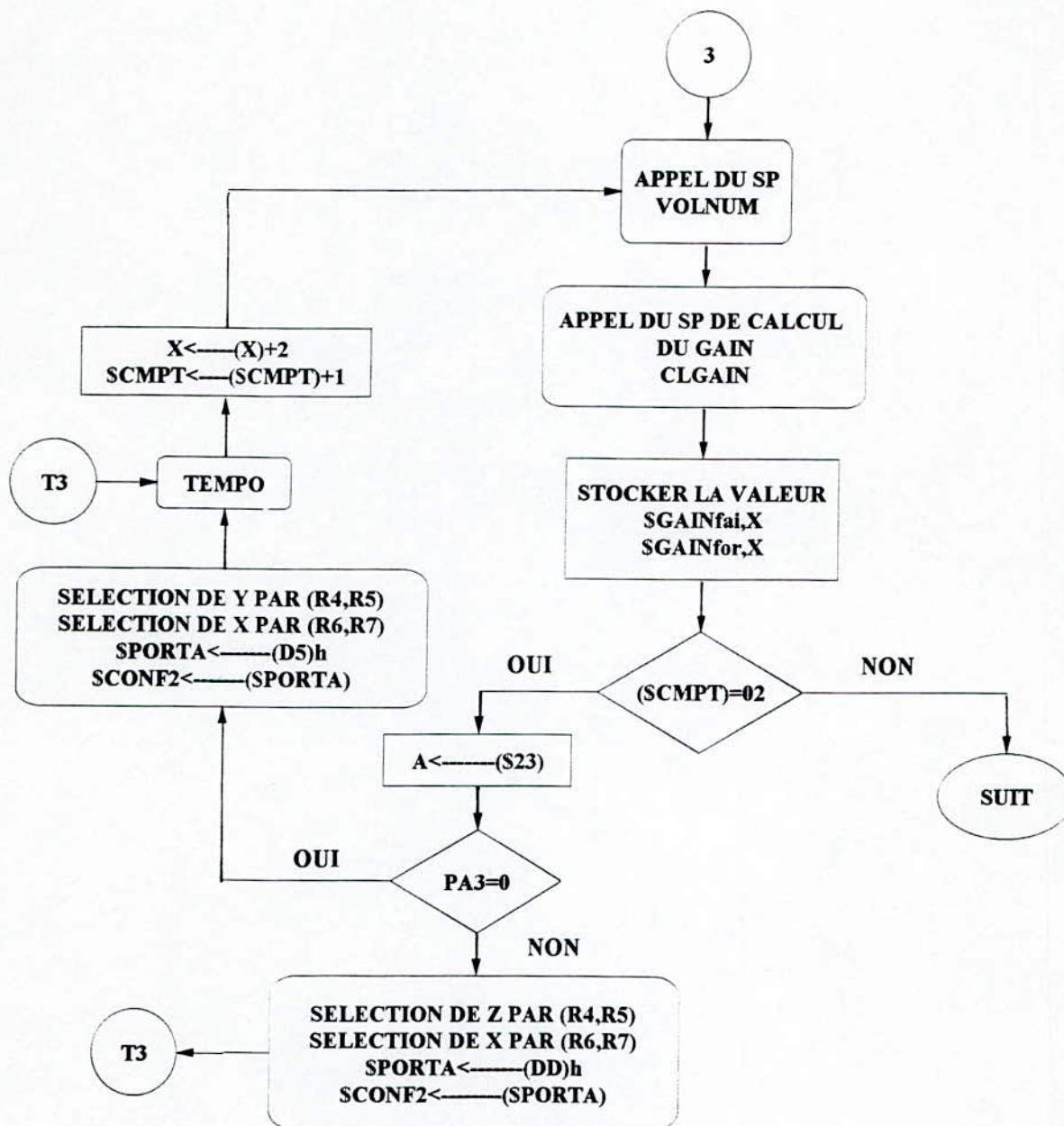
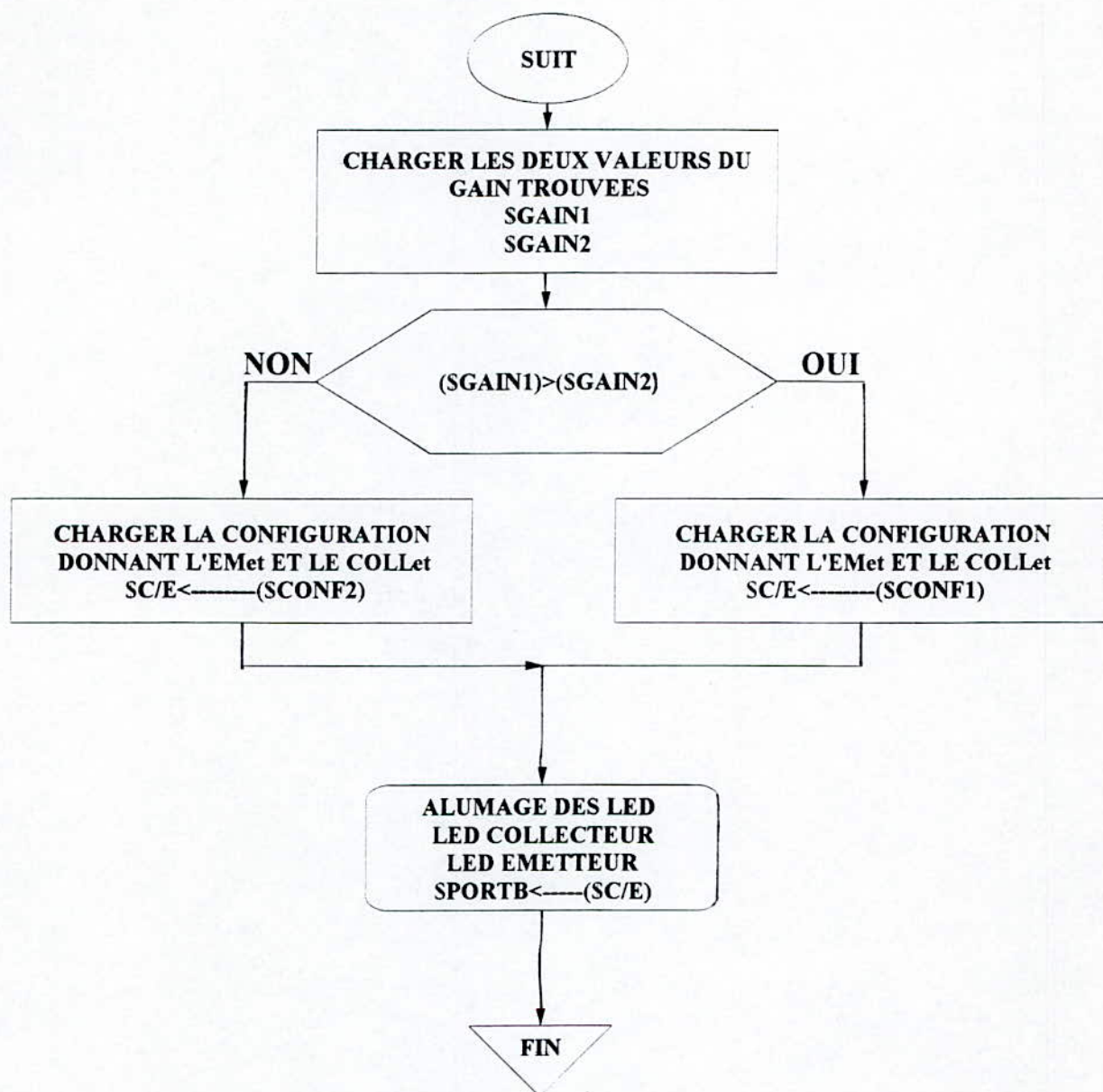
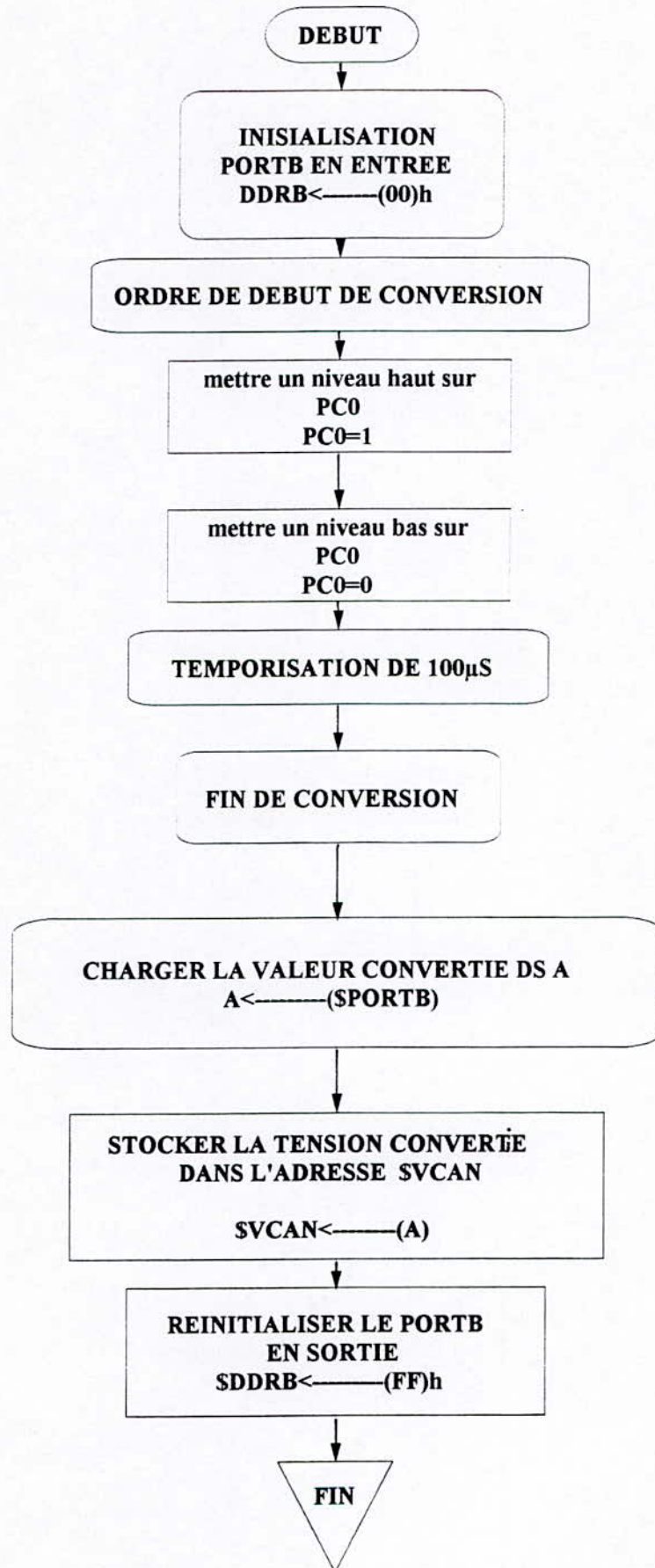


Figure III. 36. C. Organigramme de différenciation entre l'émetteur et le collecteur pour Z base.



FigureIII.36 - Organigramme de différenciation entre l'émetteur et le collecteur.



FigureIII. 37. Organigramme de conversion analogique - numérique.

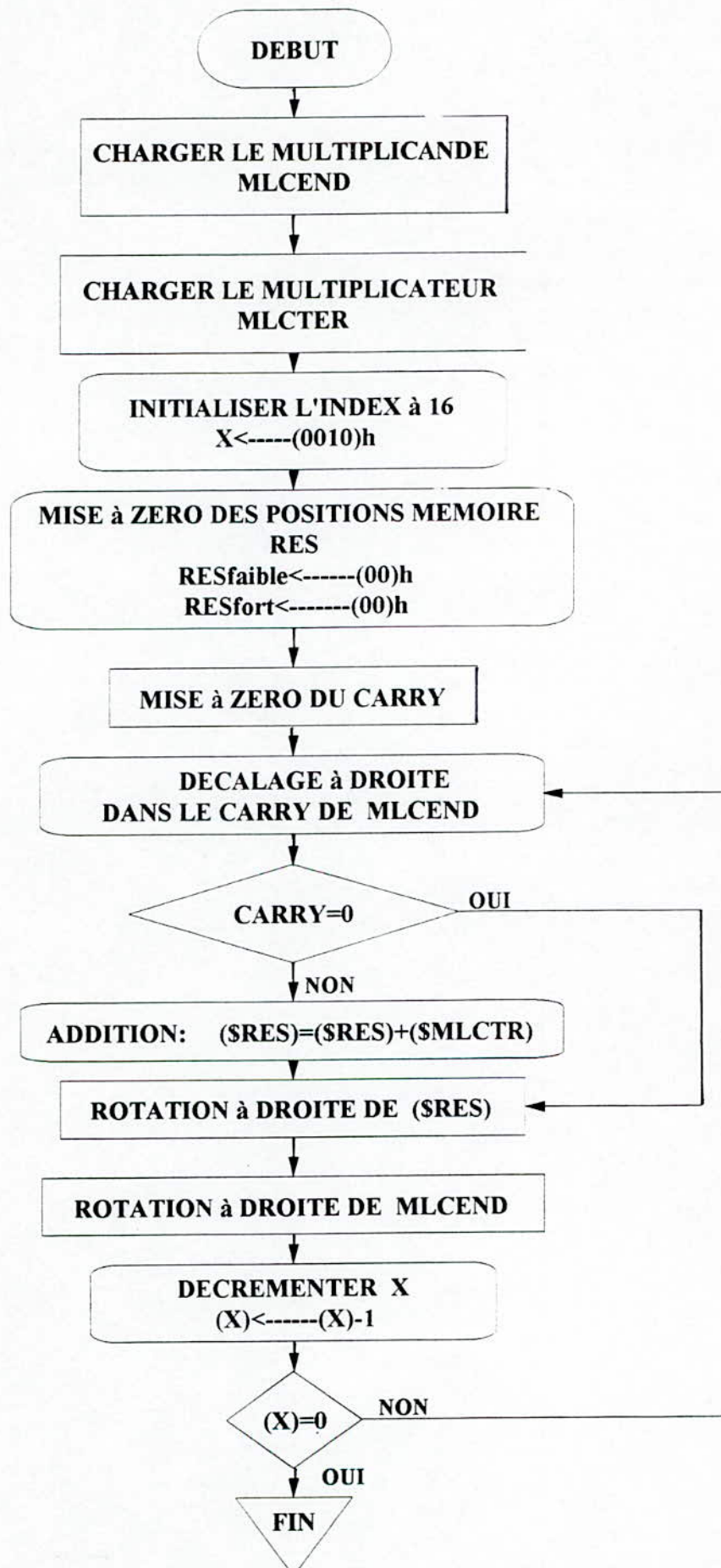


Figure III. 38. Organigramme de multiplication sur 16 bits.

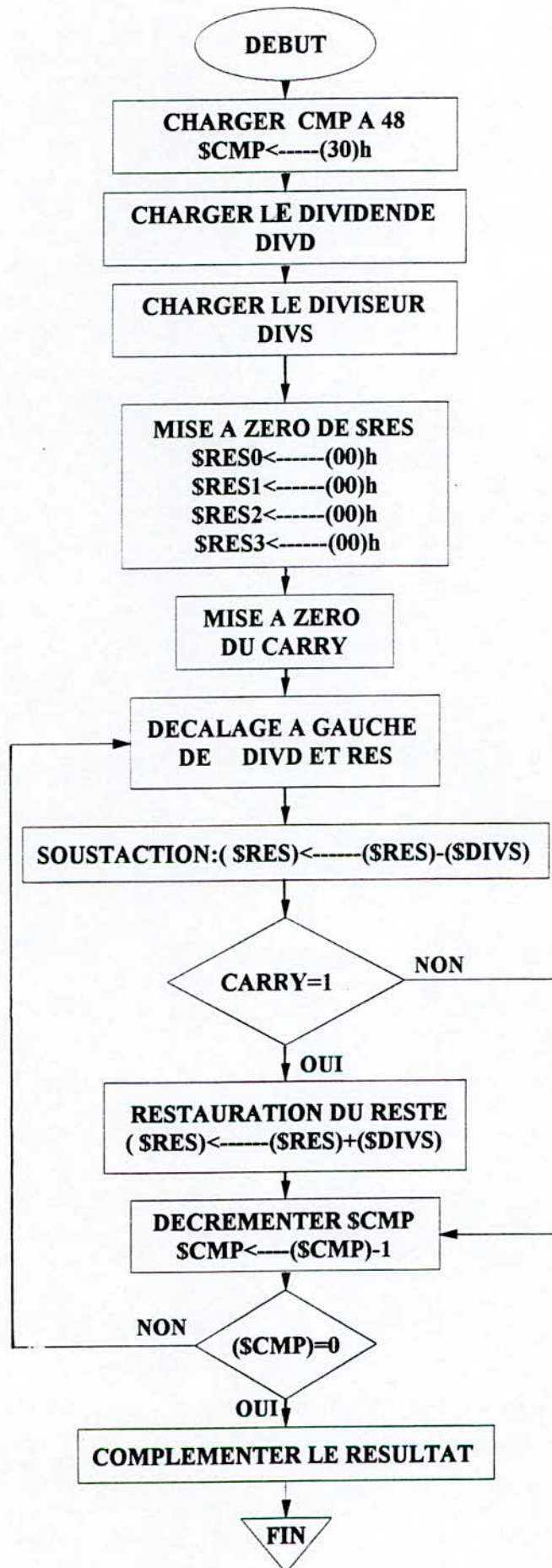


Figure III. 39. Organigramme de division sur 32 bits.

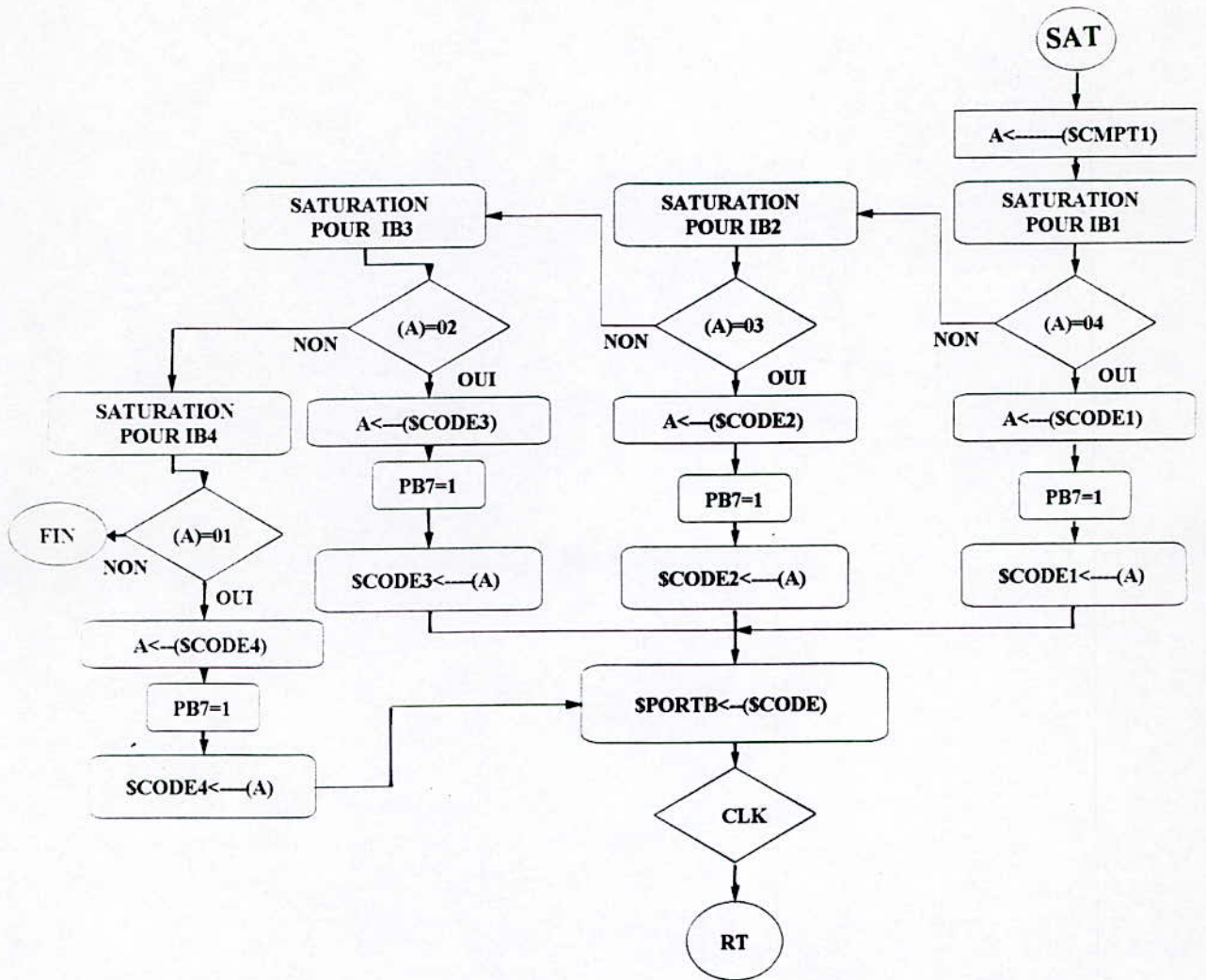
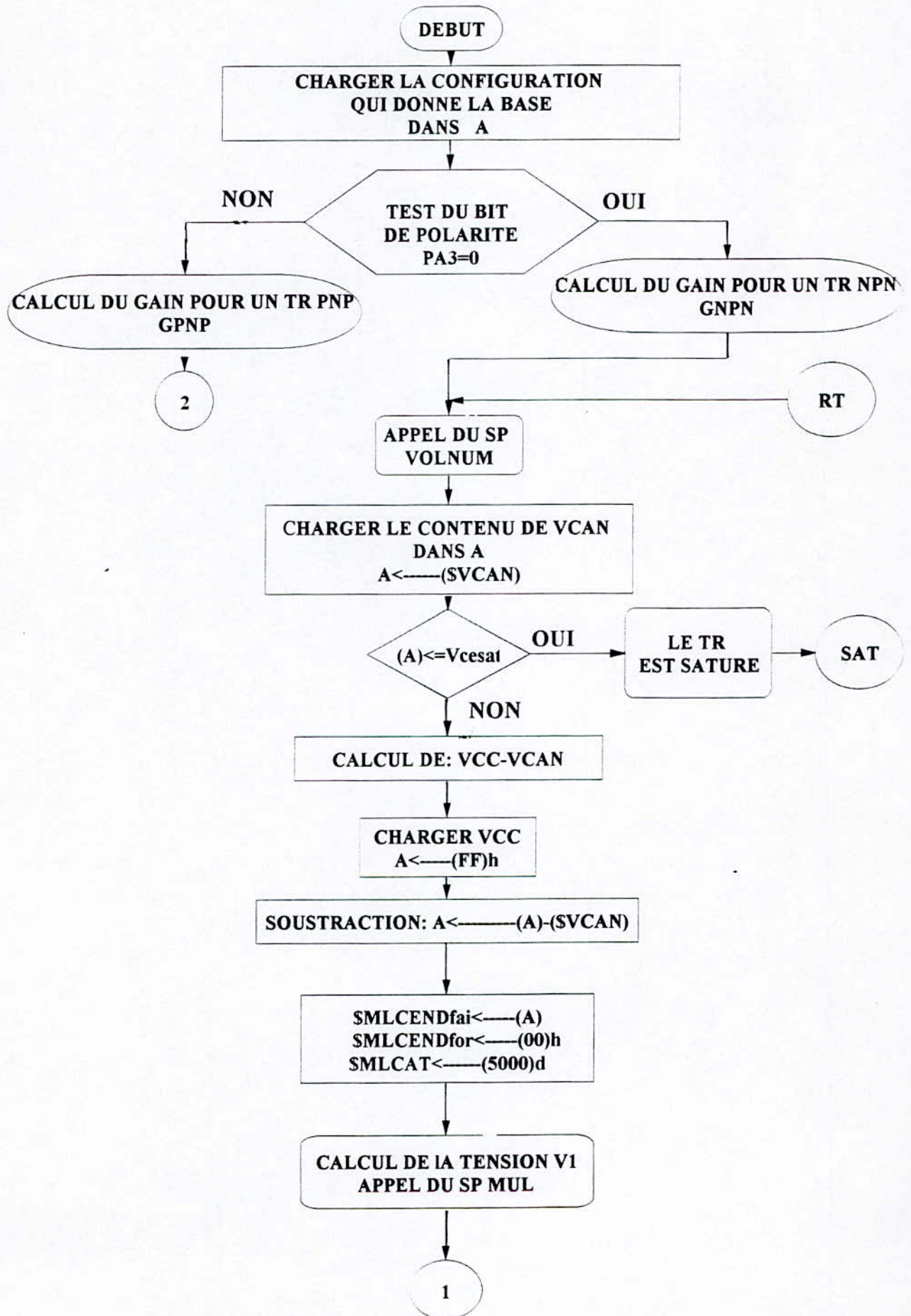
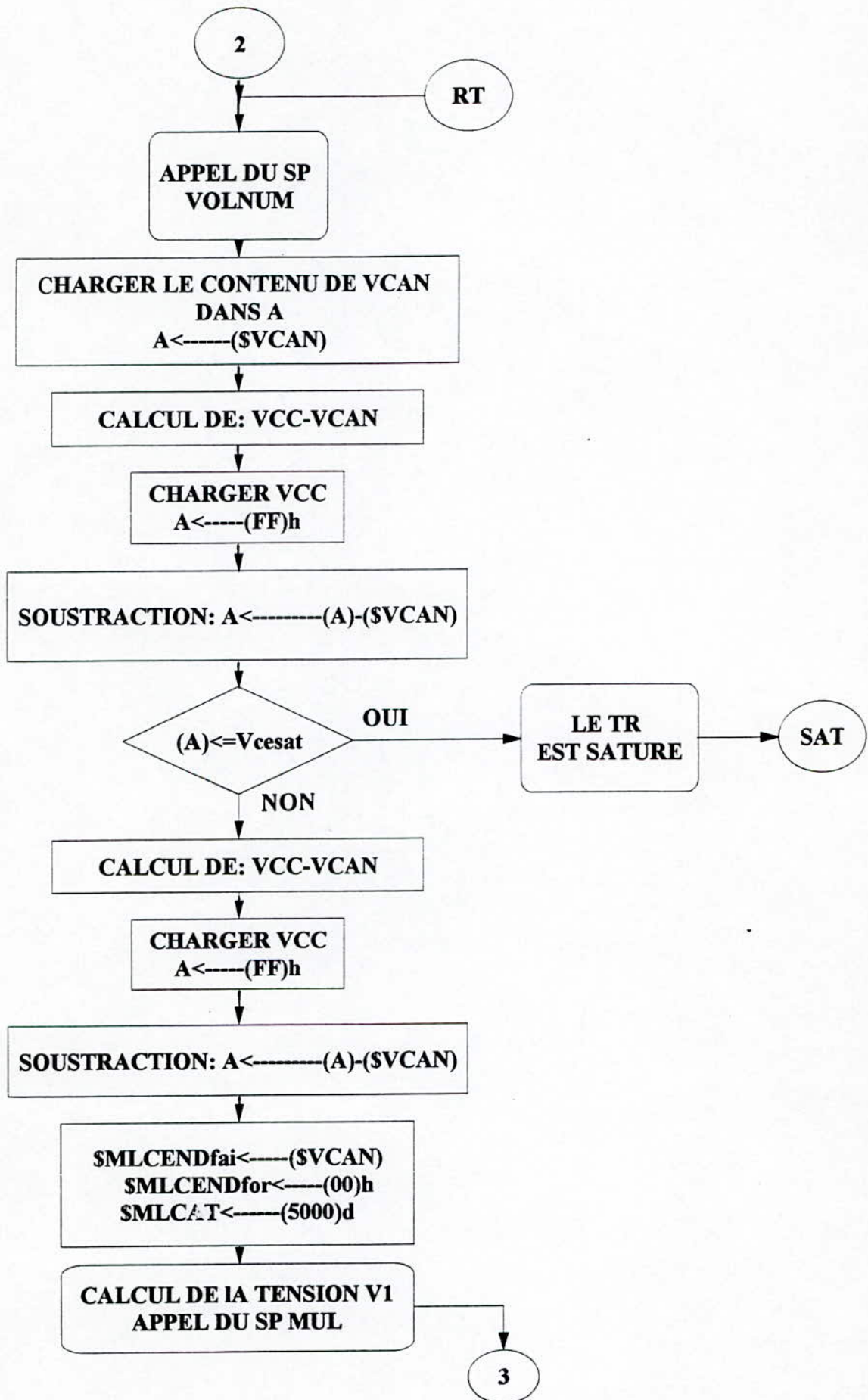


Figure III. 40. Organigramme de correction de la mesure du gain .





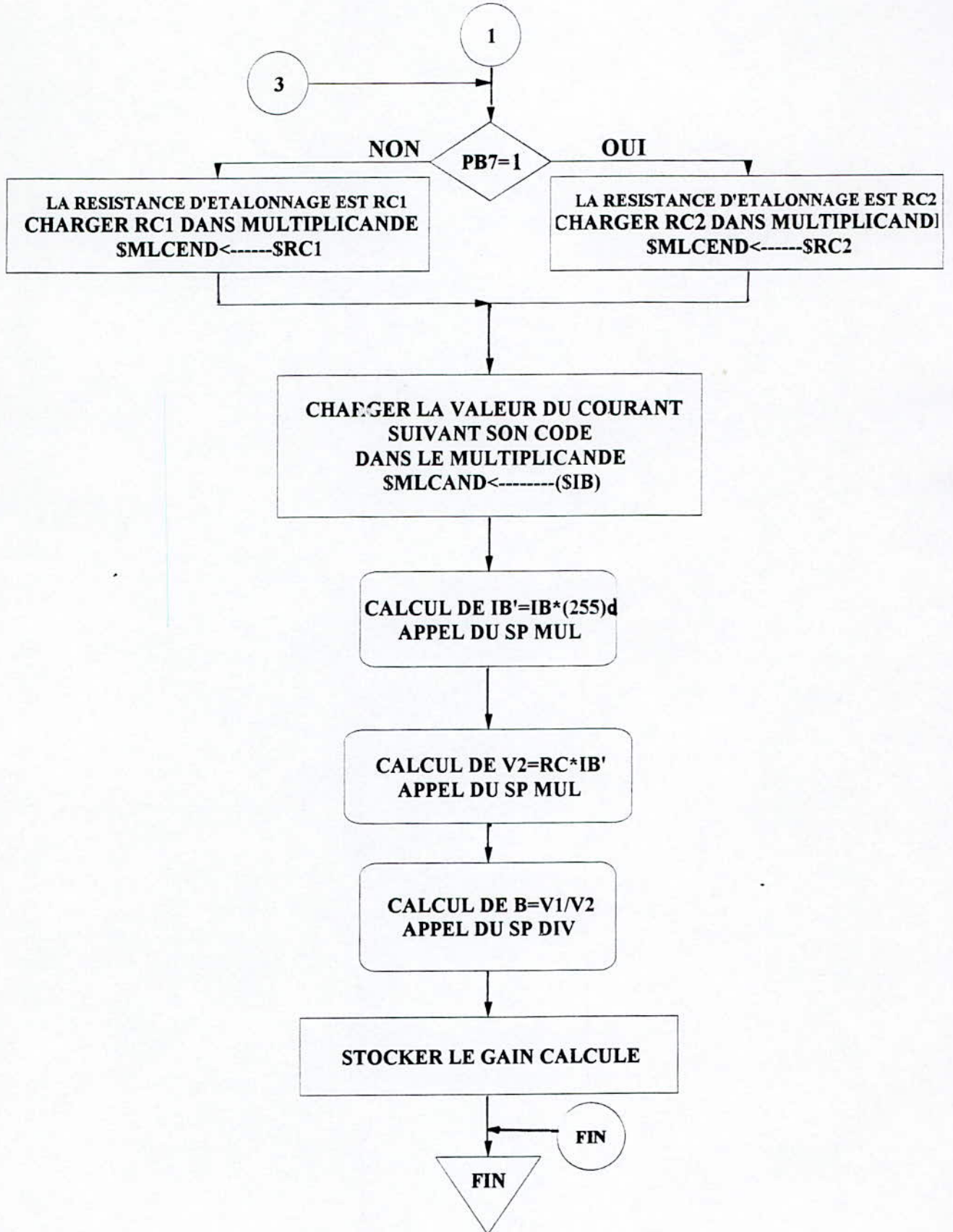
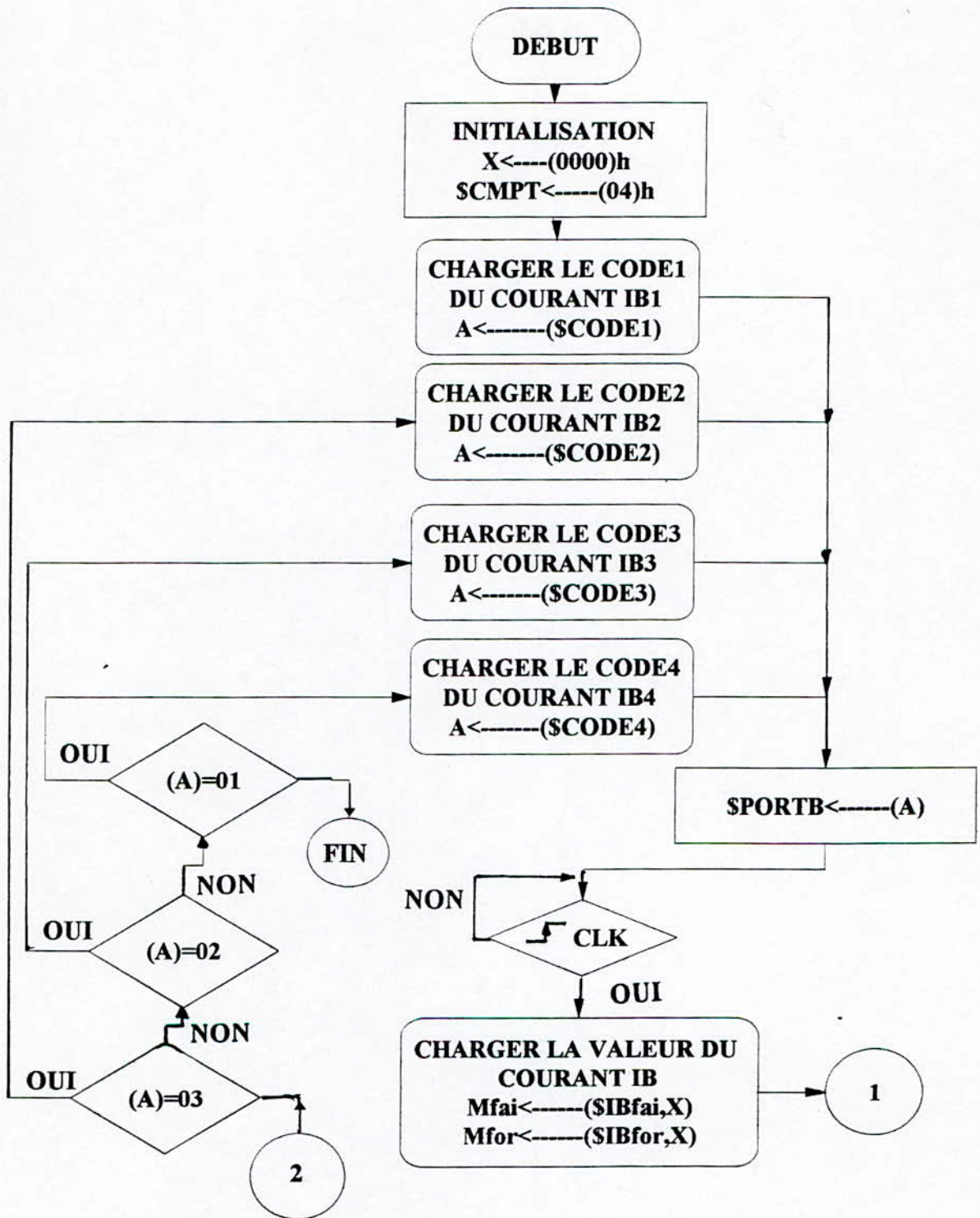


Figure III. 41. Organigramme de calcul du gain.



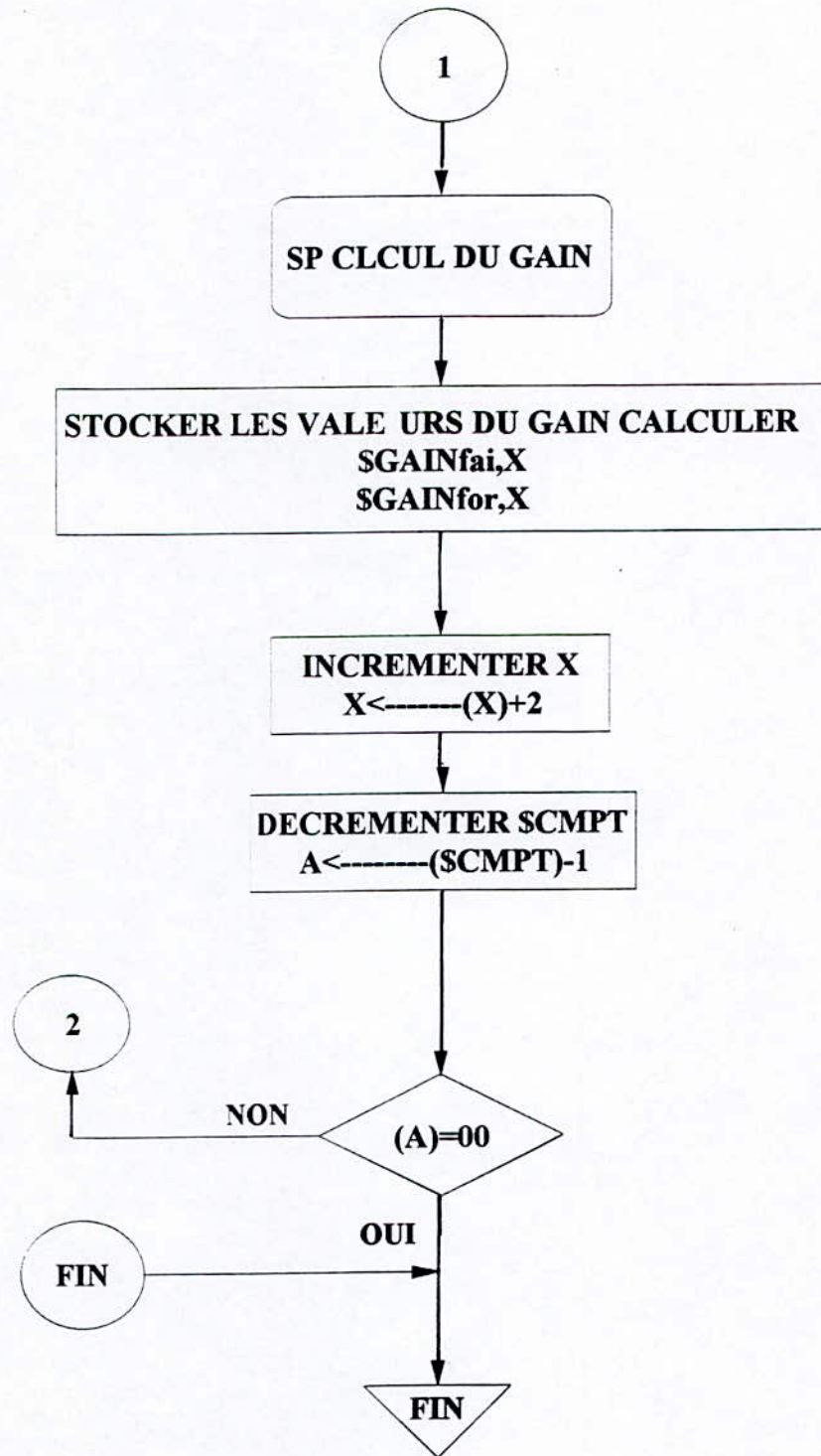
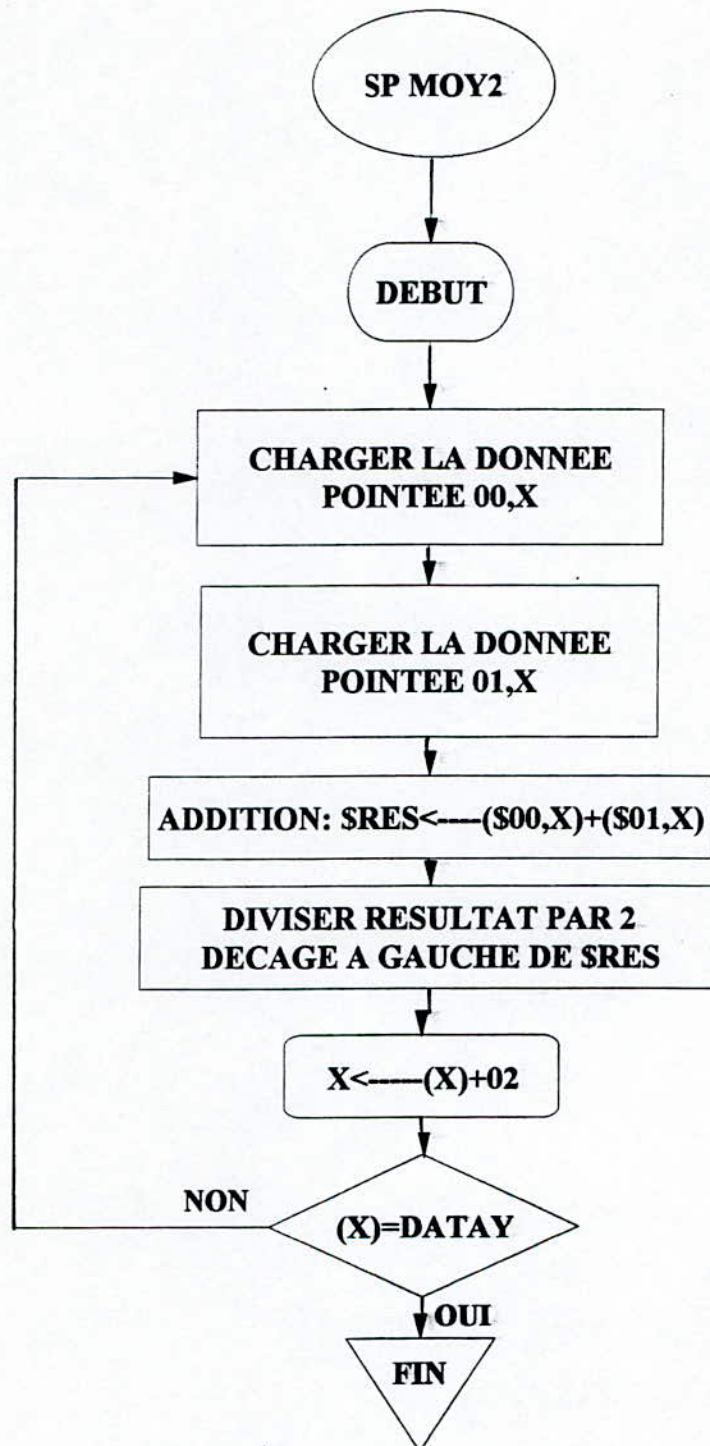


Figure III. 42. Organigramme de calcul du gain pour différents courant I_B .



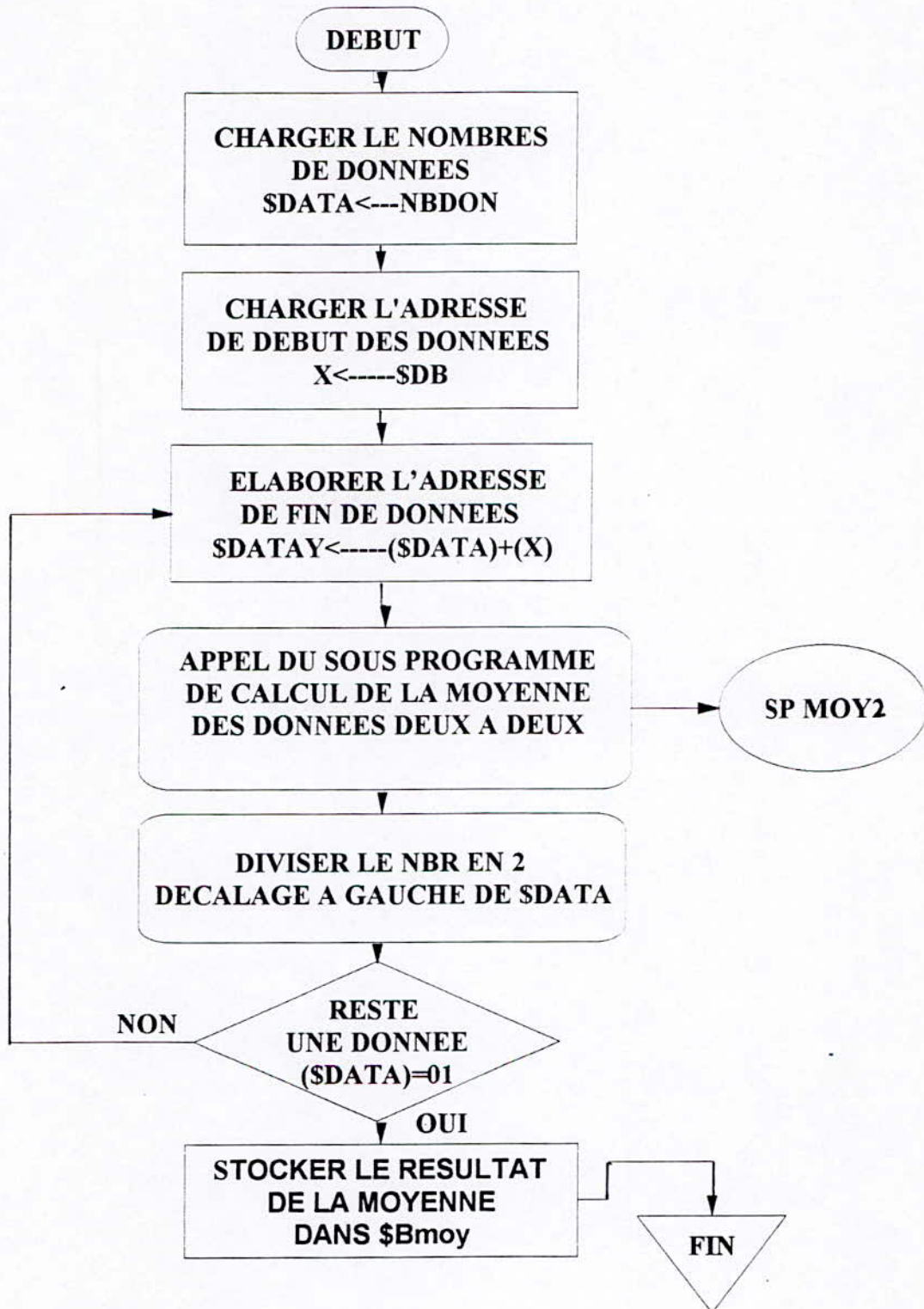
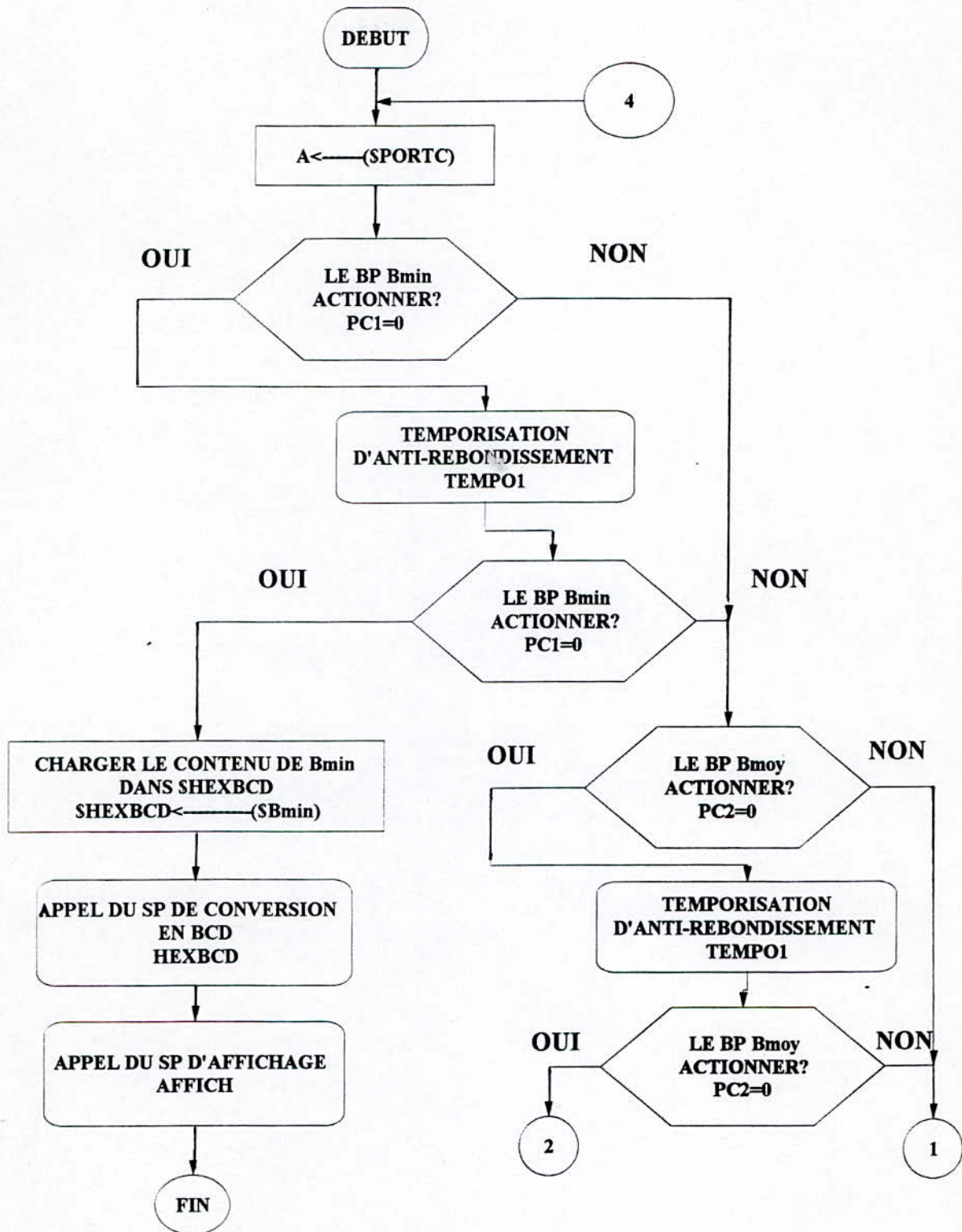


Figure III. 43 . Organigramme de calcul de la moyenne.



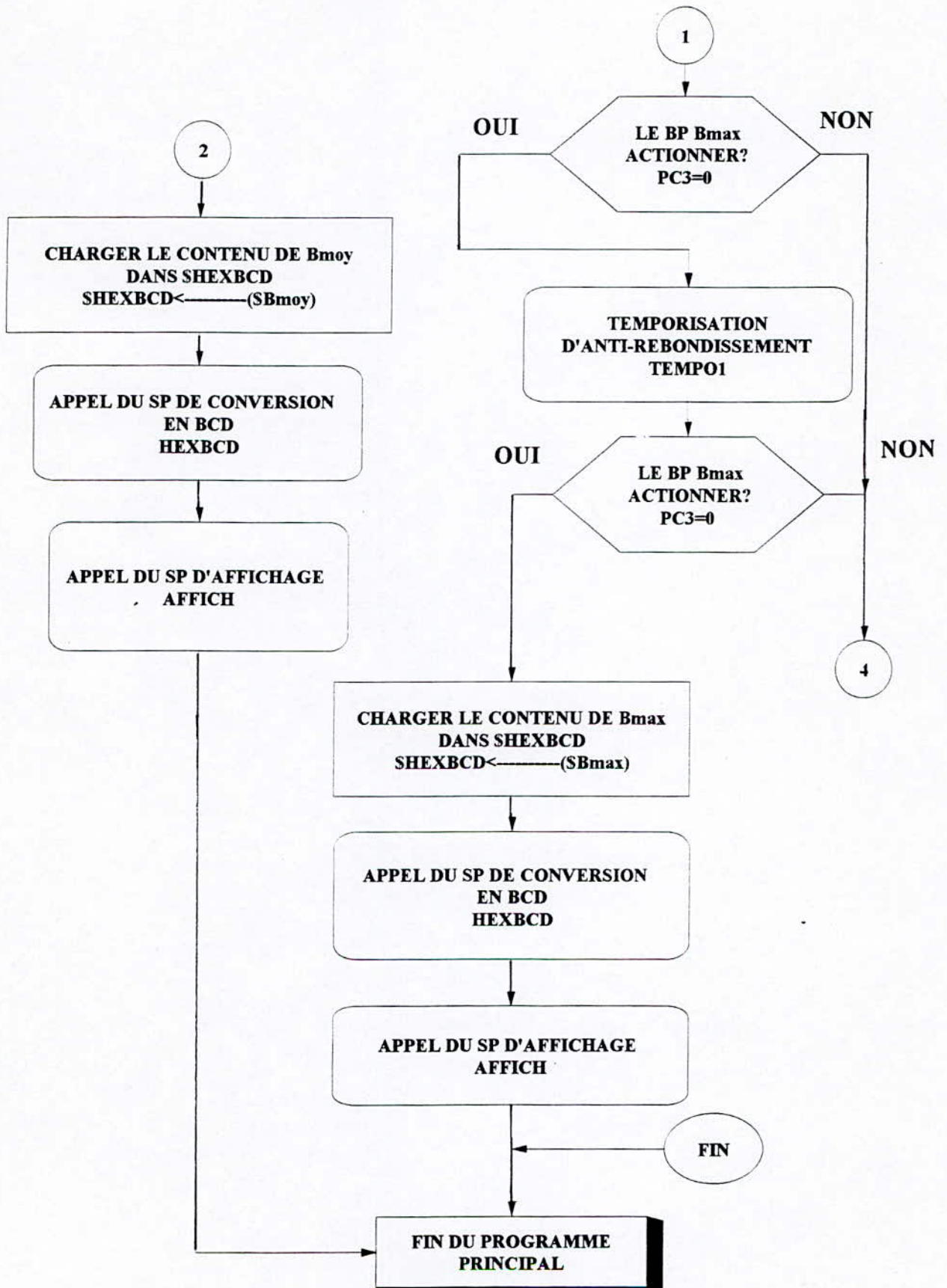


Figure III. 44. Organigramme du choix de l'affichage.

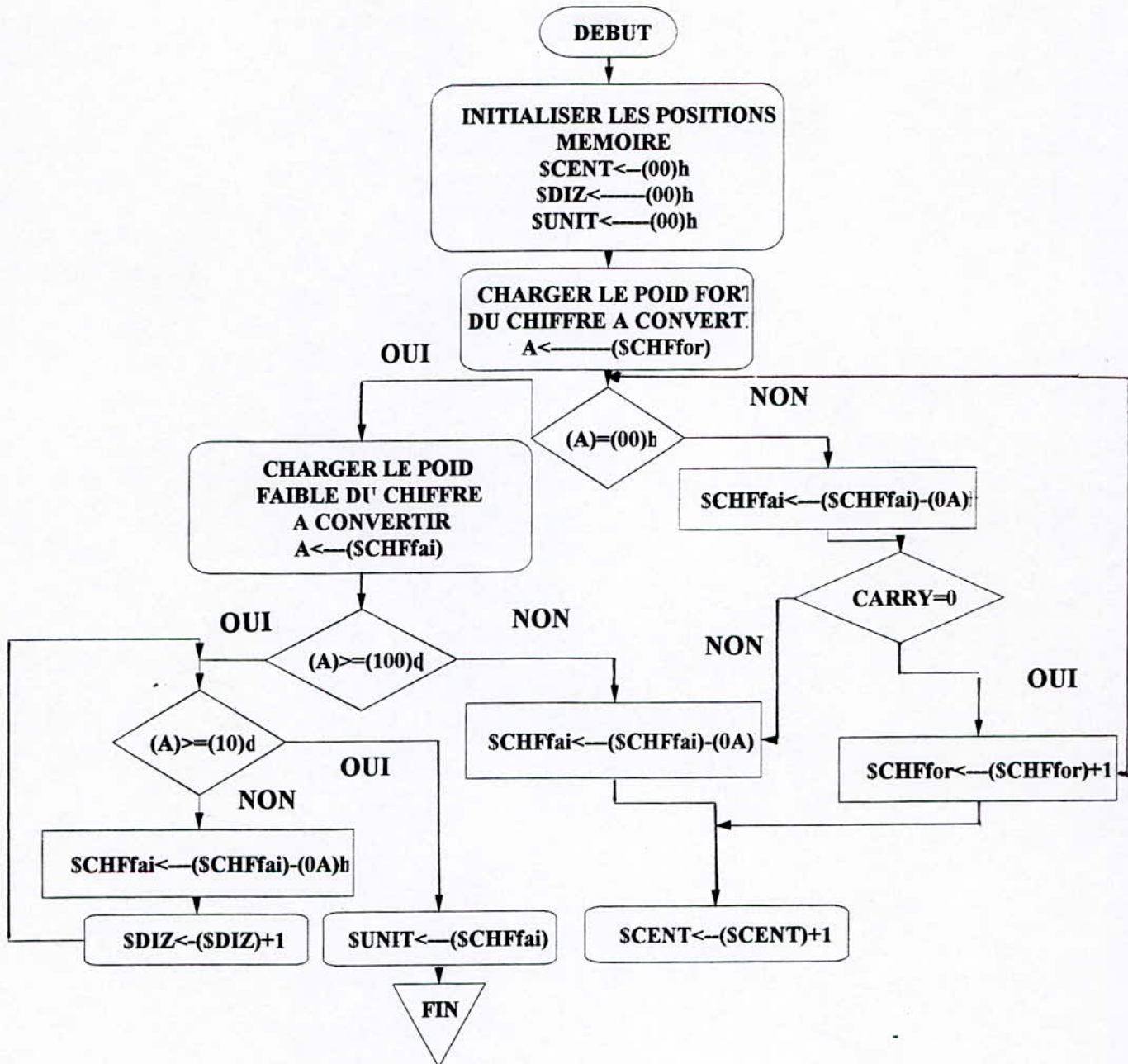


Figure III. 45. Organigramme de conversion HEX -BCD.

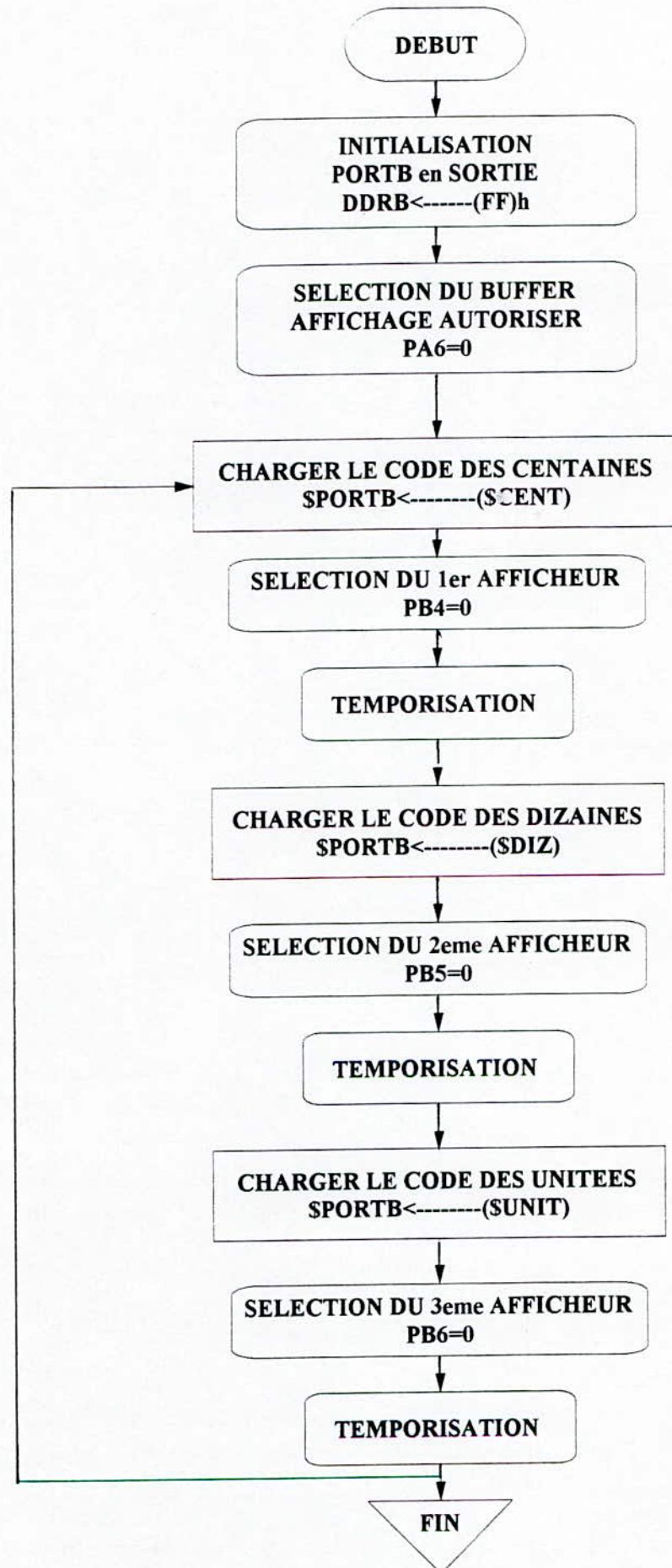
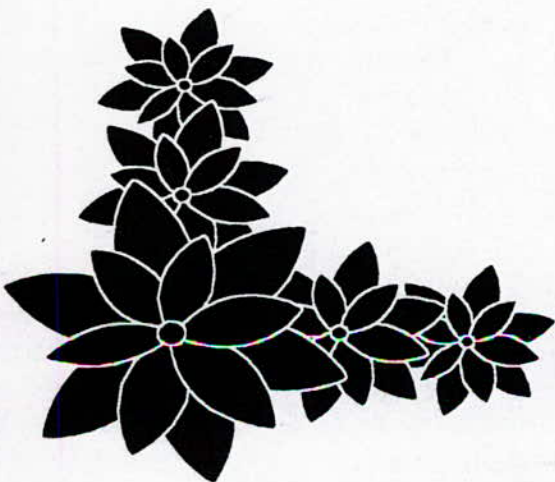


Figure III. 46. Organigramme d'affichage.



Conclusion



CONCLUSION

Notre étude nous a permis de concevoir un système qui effectue automatiquement la recherche du brochage d'un transistor et qui est capable de mesurer son gain pour plusieurs valeurs du courant de base.

En raison des problèmes de disponibilités de composants, nous avons été obligés de limiter un peu nos prétentions .

Quoi qu'il en soit le montage permet tout de même d'effectuer quatre mesures, pour les transistors les plus courants (gain compris entre 50 et 500).

Comme il a été dit, notre réalisation est constituée des trois cartes suivantes :

- La carte d'affichage
- La carte de mesure
- Enfin la carte d'acquisition, de commande et de traitement.

Ces cartes sont parfaitement fonctionnelles sauf la dernière qui n'a été testée que partiellement.

Notre système est loin d'être optimal, car notre travail consistait à étudier la faisabilité d'un dispositif capable de reconnaître les broches du transistor. L'utilisation du microcontrôleur MC68705P3S a conduit à un montage relativement volumineux (trois cartes). Le passage à un autre microcontrôleur plus récent comme le MC68HC11 aurait permis de réduire considérablement cette partie matérielle, en intégrant un afficheur LCD, en éliminant le CAN, avec l'avantage d'avoir un générateur de courant plus performant et plus compact.

C'est un travail qui mériterait à notre avis d'être achevé selon ces propositions.



Bibliographie



BIBLIOGRAPHIE

- [1] M.AUMIAUX, L'emploi des microprocesseurs, Editions : MASSON, 1982.
- [2] B.BOITTIAUX, Cours d'électronique : Les composants semi-conducteurs, Editions : LAVOISIER - TEC & DOC, 1991.
- [3] J.CHEVALIER, Memotech Electronique : Composants, Editions : CASTEILLA, 1989.
- [4] T.DRONIER, Catalogue alphanumérique des principaux circuits intégrés, Editions : WEKA, 1987.
- [5] P.LETURQ, G.REY, Physique des composants actifs à semi-conducteurs, Editions : DUNOD, 1978.
- [6] M.MESSUD, La pratique du microprocesseur : Conception et applications, Editions : BERTI, 1992.
- [7] P.MORIN, Mettez un microcontrôleur dans vos montages : Un transistormètre, Electronique pratique, Numéro 204, juin 1996.
- [8] J.P.OEHMICHEN, Emploi rationnel des transistors, Editions : RADIO, 1980.
- [9] I.STEPANENKO, Principes de la micro-electronique, Editions : MIR.MOSCOU, 1983.
- [10] C.TAVERNIER, Microcontrôleurs 6805 et 68HC05, Tome I : Description, Tome II : Applications, Editions : DUNOD, 1993.
- [11] E.TOURET, Répertoire mondial des transistors, Editions : RADIO, 1987.
- [12] R.J.TOCCI, Circuits numériques : Théorie et applications, Editions : DUNOD, 1992.



Annexes



I. Introduction

La forte intégration des éléments discrets dans un même boîtier présente plusieurs avantages parmi lesquels on cite : la miniaturisation des circuits complexes notamment pour les dispositifs compliqués, et la suppression de plusieurs paramètres parasites provenant en particulier des connexions entre les différents composants usités.

Cette évolution technologique a permis au microprocesseur d'apparaître sous sa forme complexe mais toutefois bénéfique.

Cependant, l'utilisation du microprocesseur dans les diverses applications nécessite le plus souvent d'autres composants ou circuits dont les interfaces, en particulier, font partie.

Afin de permettre une parfaite utilisation, on intègre actuellement un ensemble de blocs dans un même boîtier y compris le microprocesseur et les interfaces. L'ensemble est appelé microcontrôleur.

Un microcontrôleur intègre dans un boîtier, un microprocesseur, une RAM, une EPROM, ainsi que des ports d'Entrées / Sorties (et pour certains des EEPROM, des convertisseurs analogique-numérique et numérique analogique, des timers, des UART etc...).

Il offre ainsi un ensemble d'une grande facilité de mise en œuvre surtout que, sans bus de données, ni bus d'adresse, seules les broches nécessaires à l'application sont accessibles.

Parmi les microcontrôleurs existant nous avons utilisée le MC 68705 P3S de Motorola. Ce microcontrôleur de la famille 6805 existe depuis une dizaine d'années et il connaît un grand succès.

II. Présentation du MC 68705 P3S

Le MC 68705 P3S est un microcontrôleur de la famille 6805 de Motorola réalisé en technologie HMOS. Il intègre dans un boîtier de 28 broches un microprocesseur 8 bits, une EPROM de 1796 octets utilisateur effaçable par rayons U.V. grâce à une fenêtre sur le boîtier, une RAM de 112 Octets utilisateur, deux ports d'Entrée / Sortie de 8 bits, un port d'Entrée / Sortie de 4 bits, et enfin un Timer.

II.1. Architecture interne

La figure suivante montre l'architecture interne du MC 68705 P3S :

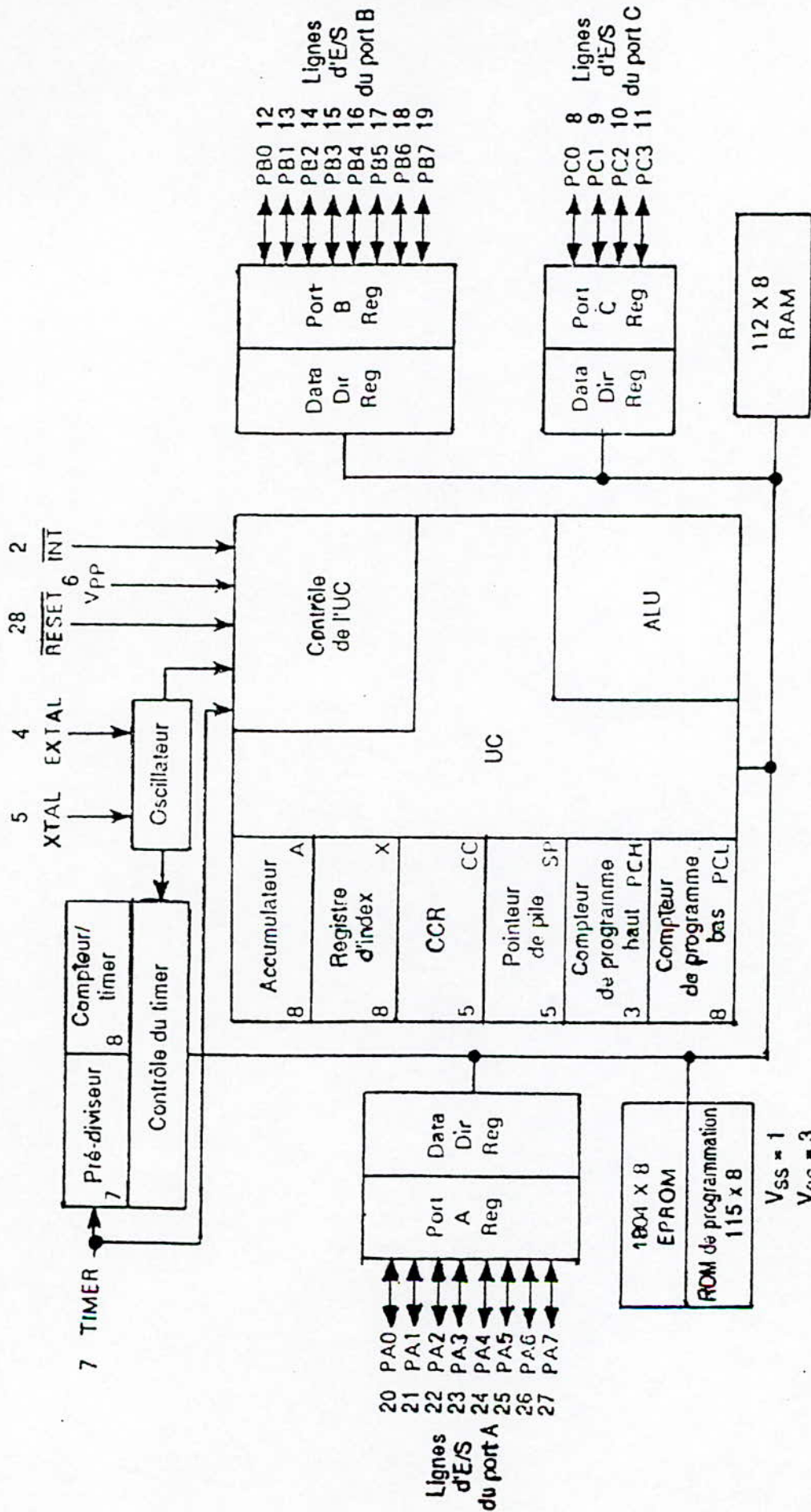


Figure II. 1. Architecture interne du MC 68705 P3S.

II.2. Registre du microcontrôleur

Comme le montre la figure précédente le microprocesseur du MC 68705 P3S contient :

- Un seul accumulateur (soit (A), contrairement au 6800 ou 6802 qui en possèdent deux, (A) et (B));
- Un registre index de 8 bits soit (X);
- Un registre de code condition (CCR) de 5 bits qui sont H, I, N, Z et C;
- Un pointeur de pile (SP) dont seuls les 5 bits de poids faible sont significatifs ce qui limite son domaine à 31 octets de 007F à 0061;
- Un compteur de programme (PC) sur 11 bits.

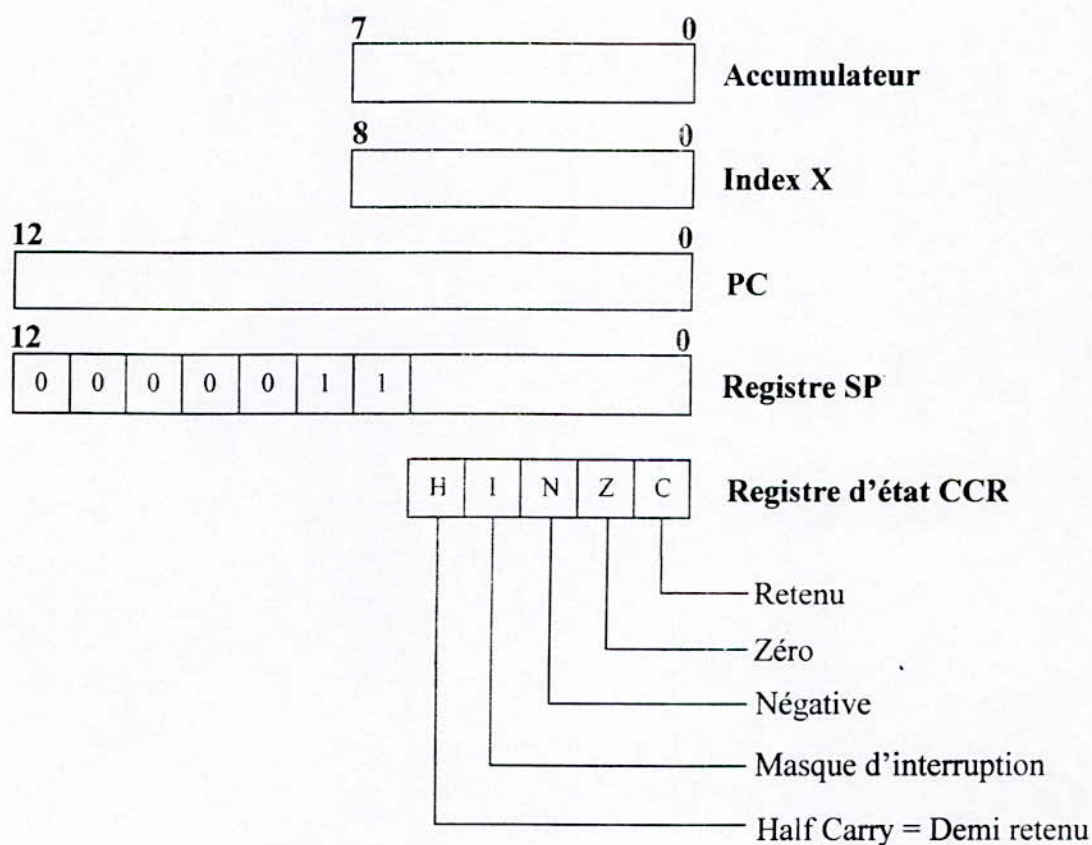


Figure II. 2. Registres du microcontrôleur.

II.3. Les mémoires

La mémoire se divise en deux groupes:

- La RAM ;
- L'EPROM.

Certaines adresses sont réservées à l'utilisateur, d'autres aux ports et au timer. Enfin certaines adresses au microcontrôleur lui même, en particulier les positions 0785 à 07F7 ou se trouve la ROM surnommée BOOTSTRAP qui est chargée de gérer la programmation de l'EPROM

Le schéma ci-dessous montre l'organisation de la mémoire du MC 68705 P3S (Map Memory).

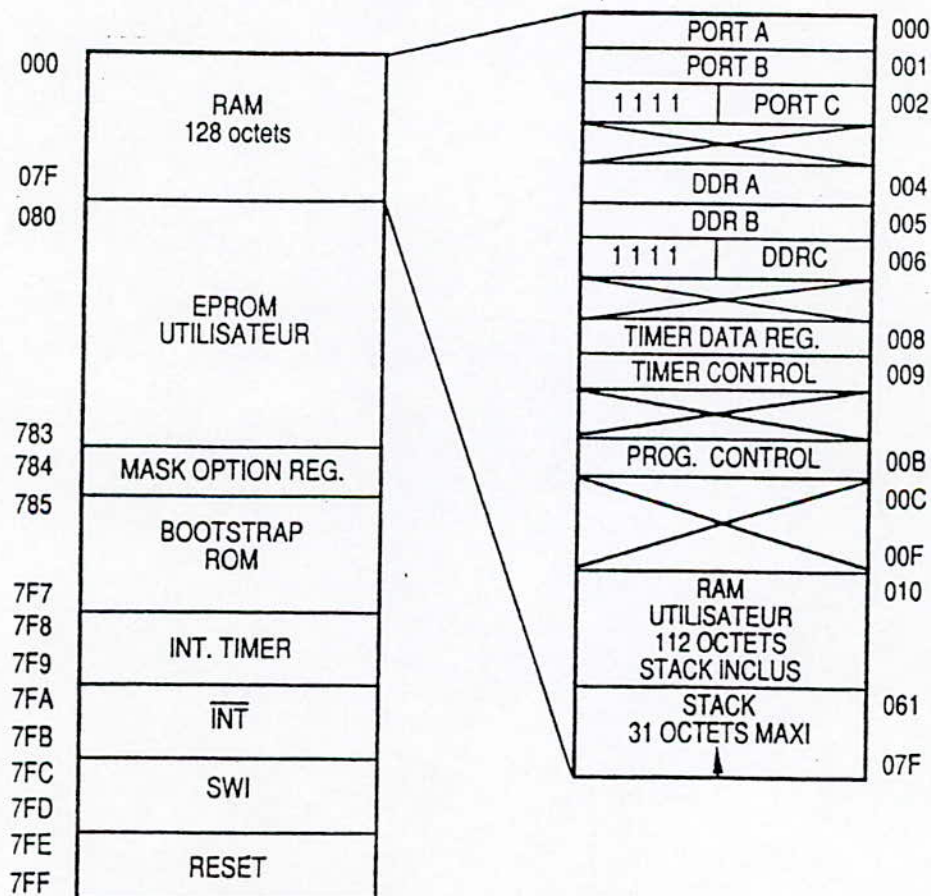


Figure II. 3. Organisation de la mémoire.

II. 4. Modes d'adressage

Contrairement à certains microcontrôleurs, tout l'espace mémoire du MC 68705 P3S est adressable. Les registres des ressources internes sont donc considérés comme des emplacements mémoires normaux et sont accessibles sans manipulation particulière par leur adresse propre.

Le MC 68705 P3S dispose des sept modes d'adressage suivant:

- L'adressage inhérent ;
- L'adressage immédiat ;
- L'adressage direct ;
- L'adressage étendu ;
- L'adressage indexé avec déplacement nul, avec déplacement sur 8 bits ou avec déplacement sur 16 bits ;
- L'adressage relatif ;
- L'adressage bit ou manipulation de bit.

II.5. Jeu d'instructions

Le jeu d'instructions du 68705 P35 est semblable à celui de la famille 6800. Il se caractérise par sa simplicité. Ce qui le différencie vis à vis des instructions du 6800. ce sont les instructions de manipulation de bits ou de test de bits.

Ces instructions sont:

- | | | | |
|---|---|---|-----------------------------------|
| <ul style="list-style-type: none">■ BCLR,N : Mise à 0 d'un bit n■ BSET,N : Mise à 1 d'un bit n | } | → | Positionnement
de bits |
| <ul style="list-style-type: none">■ BRCLR,N : Branchement si bit n à 0■ BRSET,N : Branchement si bit n à 1 | } | → | Test
de bits |

Le jeu d'instructions complet du MC 68705 P3S est donnée par le tableau suivant:

IX	Manipulation de bits		Branchement		Lecture - Modification - Ecriture			Contrôle		Registre Mémoire			IX
	BIT	BSC	REL	DIR	INH	DIR	INH	INH	DIR	EXT	IX2	IX1	
0	0000												0
1	0001	BRA	0010	NEG	0101	NEG	0111	RTI	SUB	SUB	SUB	SUB	1
2	0010	BSET1							CMP	CMP	CMP	CMP	2
3	0011	BCLR1							SBC	SBC	SBC	SBC	3
4	0100	BSET2							CPX	CPX	CPX	CPX	4
5	0101	BCLR2							AND	AND	AND	AND	5
6	0110	BSET3							BIT	BIT	BIT	BIT	6
7	0111	BCLR3							LDA	LDA	LDA	LDA	7
8	1000	BSET4							STA	STA	STA	STA	8
9	1001	BCLR4							EOR	EOR	EOR	EOR	9
A	1010	BSET5							ADC	ADC	ADC	ADC	A
B	1011	BCLR5							ORA	ORA	ORA	ORA	B
C	1100	BSET6							ADD	ADD	ADD	ADD	C
D	1101	BCLR6							JMP	JMP	JMP	JMP	D
E	1110	BSET7							BSR	BSR	BSR	BSR	E
F	1111	BCLR7							LDX	LDX	LDX	LDX	F

Abréviations des modes d'adressage

- INH : Indirect
- IMM : Immédiat
- DIR : Direct
- EXT : Étendu
- REL : Relatif
- BSC : Mode positionnement de bit
- BIT : Mode test de bit et branchement
- IX : Indexé, offset nul
- IX1 : Indexé avec offset 8 bits
- IX2 : Indexé avec offset 16 bits

Légende

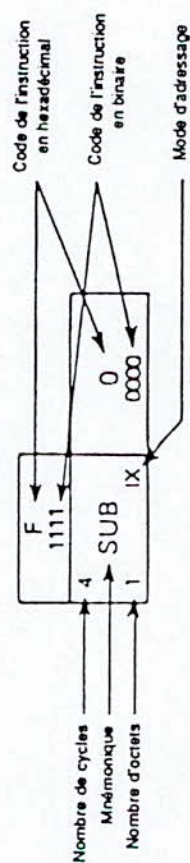


Tableau I. 1. Jeu d'instruction complet du MC 68705 P3S

II.6. Registre des options ou Mask Option Register (MOR)

Ce registre sert à configurer le timer, il se situe à l'adresse 0784 dans L'EPROM et ses divers bits ont les significations suivantes:

Bit 0,1 et 2 ou bits P0, P1, P2 fixent le taux de pré-division du prédiviseur du timer contenu dans le MC68507 P3S.

Le tableau suivant précise la correspondance entre ces bits et les taux de pré-division

P0	P1	P2	Taux de prévision
0	0	0	1
0	0	1	2
0	1	0	4
0	1	1	8
1	0	1	16
1	0	1	32
1	1	0	64
1	1	1	128

Bits 3 n'est pas utilisé ;

- Bits 4 ou bit TIE pour Timer External Enable ;

Bit 5 ou bit CLS pour CLock Source, s'il est à 1, indique que la source d'horloge du timer proviendra de la patte externe timer. S'il est à 0, programme ce timer pour une utilisation d'horloge interne ;

Bit 6 ou bit TOPT pour Timer OPTion . Détermine si le timer est programmable ou non. TOPT= 1 \Rightarrow Le timer est programmable, TOPT =0 \Rightarrow Emulation du 6805.

Bit 7 ou bit CLK pour CLock. S'il est à 1 ce bit sélectionne une horloge à résistance. s'il est à 0 il sélectionne une horloge à quartz ou résonateur.

II.7. Le brochage du MC 68705P35

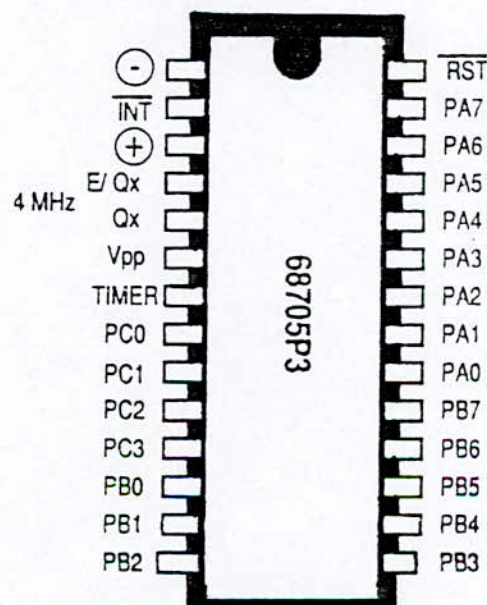


Figure II. 7. Brochage du MC 68705 P3S.

II.8. Programmation du MC 68705P35

Le schéma du programmeur du 68705P35 est fourni par le constructeur. Il fonctionne par recopie d'une mémoire UVPR0M qui doit être une 2716.

Le schéma électrique du programmeur que donne le constructeur est le suivant:

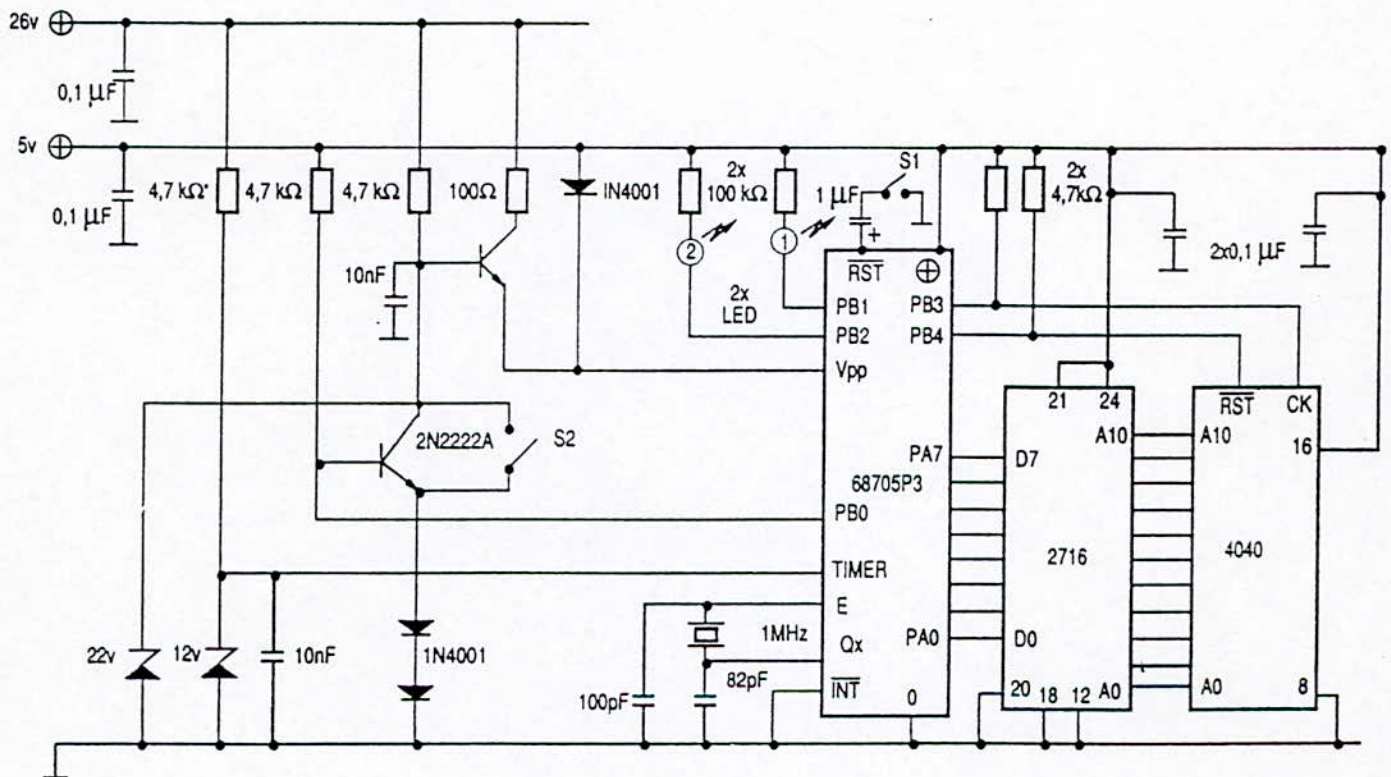


Figure II. 8. Programmeur du MC 68705 P3S.

II. 8. A. Réalisation d'un programmeur pour MC 68705 P3S

Le schéma du programmeur représenté à la figure (II. 8.) est préconisé par le fabricant. Afin d'effectuer une programmation appropriée on devrait obtenir exactement les tensions d'alimentation recommandées. Le programme à charger se trouve dans une mémoire extérieure.

II. 8. B. Fonctionnement du programmeur

Les étapes à suivre pour la programmation doivent être scrupuleusement respectées et sont :

1. Fermeture de S1 et S2 avec alimentation débranchées.
2. Positionnement du MC 68705 P3S et de la mémoire sur leurs supports.
3. Branchement des alimentations
4. Ouverture de S2 et ensuite S1 ;
5. Attente d'environ plus minute jusqu'à l'allumage de L1 puis L2 (Ce dernier correspond à une programmation correcte).
6. Fermeture de S2 et ensuite de S1 ;
7. Débranchement des alimentations ;
8. Retrait du microcontrôleurs de la mémoire.

I. Introduction

Le développement très important du traitement numérique des données, en particulier dû à l'utilisation, de plus en plus répandue, de microprocesseurs, impose de pouvoir convertir des informations analogiques en information numérique, seules exploitables, par la quasi-totalité des ordinateurs.

Malheureusement, les grandeurs courantes que fournit la nature, sont toujours sous forme analogique, telles que, par exemple, la température, l'humidité, la pression, etc...

Les capteurs qui servent à détecter et à mesurer ces grandeurs fournissent généralement une tension, plus rarement un courant, proportionnelle au niveau de la grandeur, avec une échelle arbitraire. Ce sont des valeurs analogiques. Ils devront être convertis en valeurs numériques. Cette transformation est effectuée grâce au convertisseur analogique/digital (analogique / numérique).

Les performances exigées d'un convertisseur analogique-numérique (CAN) peuvent être très différentes selon les applications. Les deux principales caractéristiques sont la résolution et le temps de conversion.

Bien entendu, d'autres caractéristiques sont importantes, telles que la linéarité, la dérive en température, la consommation en tension et courant, la gamme des valeurs d'entrées, etc...

Différentes méthodes de conversion analogique-numérique, ont été mises au point; Les plus courantes sont :

- L'intégration ;
- La modulation d'impulsion ;
- L'approximation successive ;
- La conversion tension/fréquence ;
- La conversion « flash ».

II . Description du convertisseur ADC 804

Un grand nombre de fabricants de circuit intégré offrent de CAN ayant une grande diversité de plaque de fonctionnement et de fonction. Nous nous proposons dans ce qui va suivre de décrire de ces éléments l'ADC 804.

L'ADC 804 est un convertisseur analogique-numérique CMOS fonctionnant d'après le principe des approximations successives.

Il est destiné à être utilisé avec le microbus NS standard pour réaliser une connexion avec le bus de commande 8080A. Des mémoires de sortie à trois états permettent l'accès direct au bus de données. Ce convertisseur se comporte comme une

mémoire ou autre sortie d'un microprocesseur; Une autre logique de connexion n'est pas nécessaire .

Une nouvelle entrée différentielle de tension analogique renforce la suppression de la synchronisation et facilite la compensation. Par ailleurs, l'entrée de la tension de référence peut être réglée de façon à ce que même une gamme de tension analogique relativement peu élevée puisse être codée sur tous les 8 bits .

II.1. Analyse d'un convertisseur AN approximations successives de base

Ce type de convertisseur analogique numérique est l'un de ce qu'on retrouve le plus fréquent. Il possède des circuits plus complexe que les autre modelés, mais son tempe de conversion est plus court et ne dépend pas de la valeur de l'entrée analogique.

Le montage de base est constitué d'une logique de commande, d'un registre à décalage, d'un convertisseur numérique-analogique et d'un comparateur (voir figure II.1. a).

La logique de contrôle modifie le contenu du registre bit par bit jusqu'à ce que la donnée qui s'y trouve soit l'équivalent numérique du signal analogique à l'entrée.

le déroulement de ce processus est décrit au moyen d'un organigramme à la figure (II.1. b).

II.2. Caractéristiques de l'ADC 804

Voici certaines de ses caractéristiques les plus importantes :

Deux entrées analogiques : $V_{in}(+)$ et $V_{in}(-)$ pour permettre une entrée différentielle. On veut dire par là que l'entrée analogique que convertie est la différence entre les tensions sur ces branches [entrée analogique = $V_{in}(+) - V_{in}(-)$]. Dans le cas des mesures non différentielles, l'entrée à convertir est appliquée à $V_{in}(+)$ tandis que l'entrée $V_{in}(-)$ est connectée à la masse analogique. En fonctionnement normal, le convertisseur a recours à une tension de référence de $V_{cc}=+5V$ et dans ce cas la tension analogique peut parcourir la plage 0 à 5V pleine échelle .

Conversion de tension analogique en une sortie numérique de 8 bits. Les sorties numériques sont de type tampon trois états et il est alors possible de les raccorder à un bus de données de 8 bits permettant d'obtenir une résolution de $5V / 255 = 10.6 \text{ mV}$

Générateur d'horloge interne dont la fréquence est $f = 1/1.1RC$, ou R et C sont deux composants discrets extérieurs. Une fréquence d'horloge type est de 606 Khz réalisée avec $R = 10K\Omega$ et $C = 150pF$. Il est aussi possible d'utiliser une horloge externe; Les impulsions arrivent alors sur la broche CLK IN .

Avec une fréquence d'horloge de 606 Khz, la durée de conversion est de 100 μs .

II.3. Fonctionnement de l'ADC 804

a) Description des fonctions

Ce circuit intégré a été conçu pour un interfaçage sans problème avec un bus de données de microprocesseur. Pour cette raison, les destinations des entrées et des sorties du ADC804 sont claquées sur celles des fonctions équivalentes dans le système à microprocesseur (voir brochage de l'ADC804). La figure (II.3.a) montre la composition interne de l'ADC804. Voici la définition du rôle de ces entrées et ces sorties :

$\overline{\text{CS}}$ (**Chip Select**) : Cette entrée (sélection de la puce) doit être à son niveau vrai (bas) pour que les entrées $\overline{\text{RD}}$ et $\overline{\text{WR}}$ agissent. Quand $\overline{\text{CS}}$ est au niveau haut, les sorties numériques sont dans leur état haute impédance et aucune conversion ne se déroule.

$\overline{\text{RD}}$ (**Output Enable**) : Cette entrée (validation de la sortie) sert à valider les tampons de sortie numérique. Quand $\overline{\text{CS}} = \overline{\text{RD}} = \text{bas}$, les branches des sorties numériques sont actives et contiennent la représentation numérique de la dernière conversion AN.

$\overline{\text{WR}}$ (**Start conversion**) : Cette entrée (début de la conversion) reçoit un signal bas à titre d'indication du début d'une nouvelle conversion.

$\overline{\text{INTR}}$ (**End of conversion**) : Cette entrée (fin de conversion) passe au niveau haut au début d'une conversion et effectue une transition vers le bas afin d'indiquer la fin de la conversion.

$V_{\text{ref}} / 2$: Cette entrée est facultative et on peut s'en servir pour imposer une tension de référence interne et ainsi changer la plage des signaux analogiques que peut traiter le convertisseur. Quand cette entrée n'est pas raccordée, la tension qu'on y mesure est 2,5V ($V_{\text{cc}} / 2$), puisque c'est l'alimentation V_{cc} qui agit alors comme tension de référence. Si on connecte une tension extérieure à cette broche, la référence interne est modifiée et devient deux fois la tension fournie de l'extérieur; La plage des tensions analogiques change de façon correspondante.

CLK OUT : Cette entrée (sortie horloge) est connectée à une résistance quand on utilise l'horloge interne. C'est sur cette broche que l'on relève le signal d'horloge.

CLK IN : Cette entrée (entrée horloge) sert à recevoir les signaux d'une horloge externe ou à être connectée à un condensateur quand on utilise l'horloge interne.

b) Fonctionnement de l'ADC 804 comme interface d'un microprocesseur

La figure (II.3.b) montre les connexions habituelles durant l'interfaçage d'un ADC804 avec un microprocesseur dans une application d'acquisition de données. C'est le microprocesseur qui contrôle la conversion envoyant les signaux $\overline{\text{CS}}$ et $\overline{\text{WR}}$. Ensuite, il prélève la donnée de sortie du CAN en générant les signaux $\overline{\text{CS}}$ et $\overline{\text{RD}}$ dès qu'il a décelé un front descendant sur la borne $\overline{\text{INTR}}$, signal de la fin de la conversion. Les formes d'ondes de la figure (II.3.c) illustrent le séquençage des signaux durant le processus

d'acquisition. Notons que l' $\overline{\text{INTR}}$ passe au niveau haut au moment où $\overline{\text{CS}}$ et $\overline{\text{WR}}$ passe au niveau bas, mais que la conversion proprement dite ne débute pas tant que $\overline{\text{CS}}$ et $\overline{\text{WR}}$ ne sont pas revenus à 1. Observons en outre que les lignes de données de sortie du CAN restent dans leur état haute impédance puisqu'au moment où le microprocesseur active $\overline{\text{CS}}$ et $\overline{\text{RD}}$, c'est à cet instant que les tampons de données du CAN sont validés et envoient la donnée numérique du CAN sur le bus de données. Les lignes de donnée retournent dans leur état haute impédance quand $\overline{\text{CS}}$ et $\overline{\text{RD}}$ sont remis dans l'état haut.

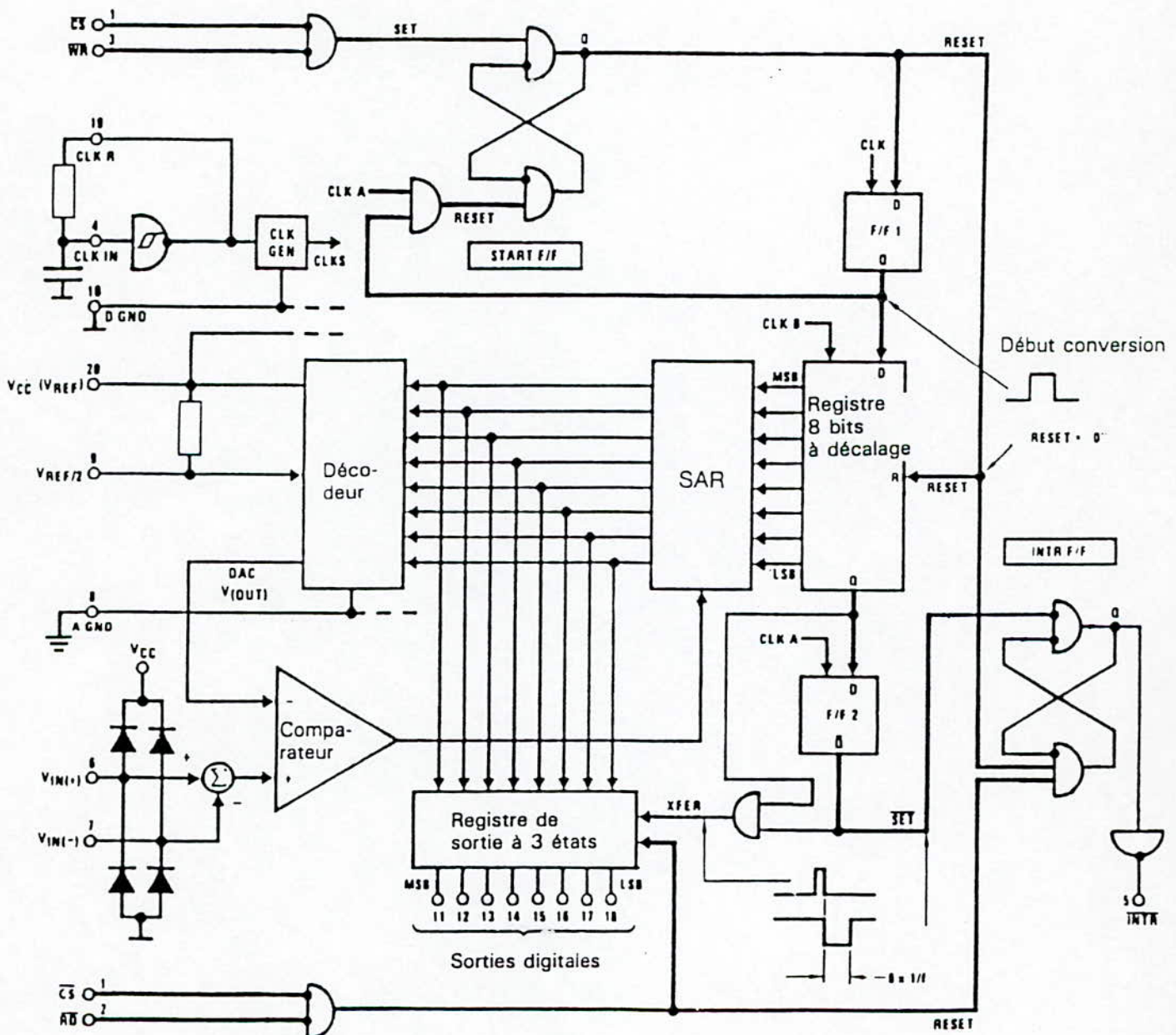
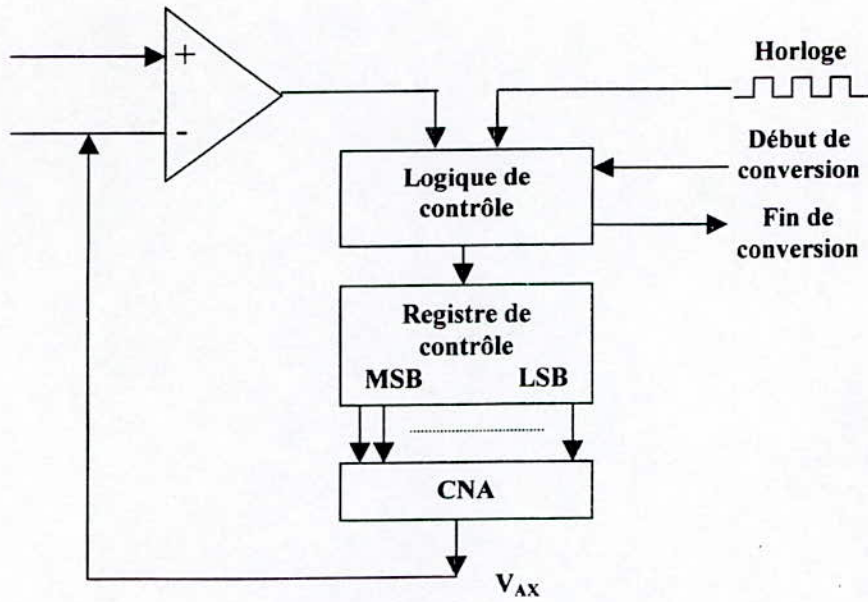
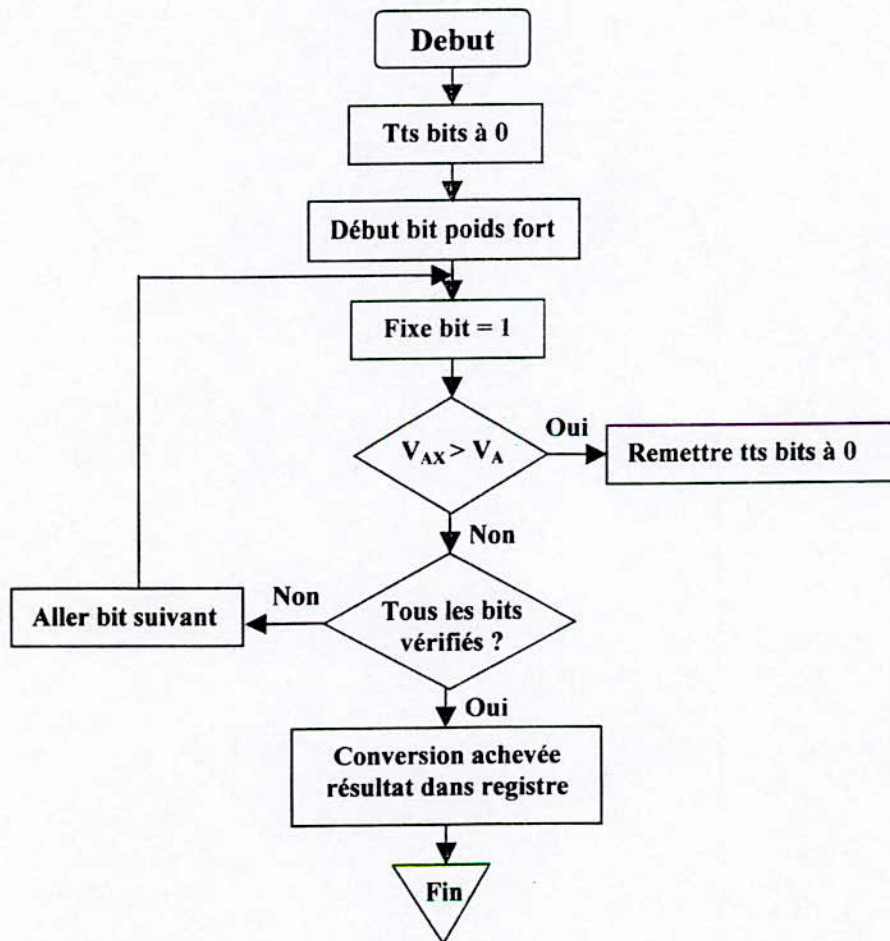


Figure III. 3. a. La composition interne de l'ADC 804



a) Bloc fonctionnel simplifié



b) Organigramme

Figure II. 1: CAN à approximation successive.

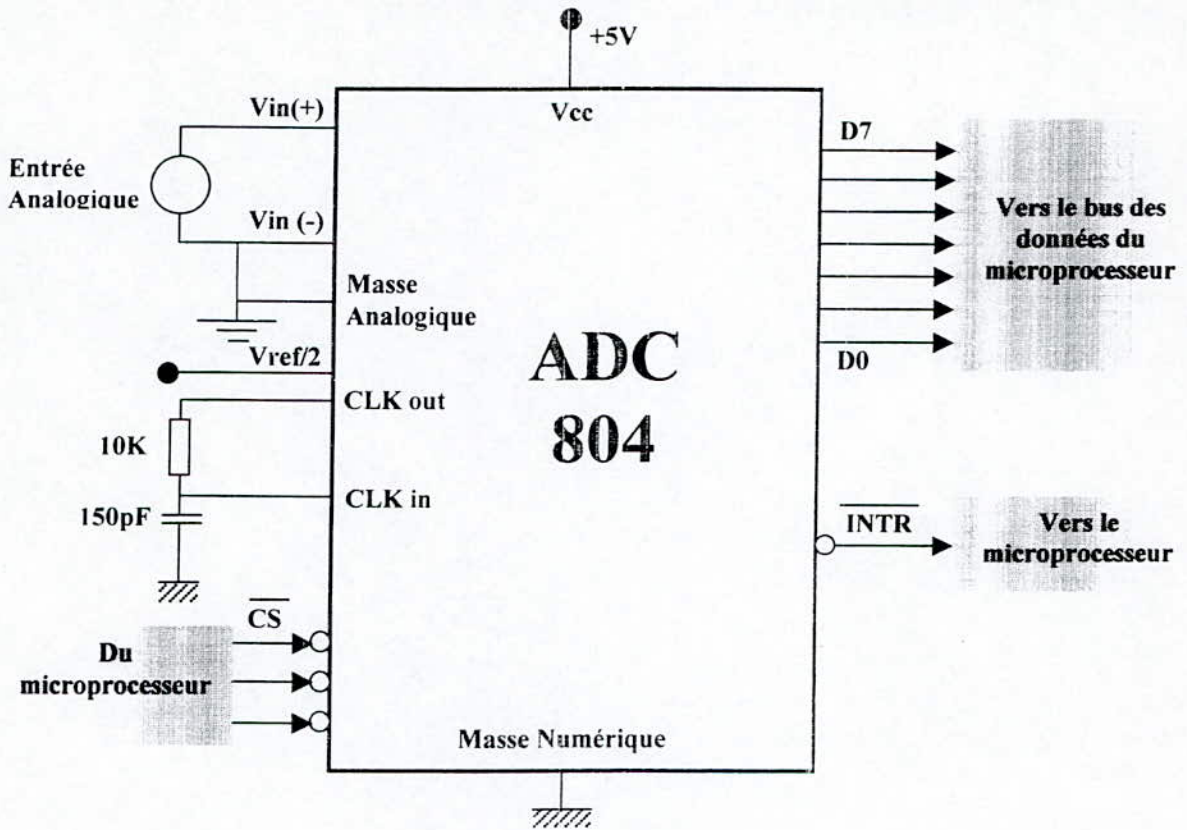


Figure II. 3. b. Connexions habituelles durant l'interfacage de l'ADC804 avec un microprocesseur.

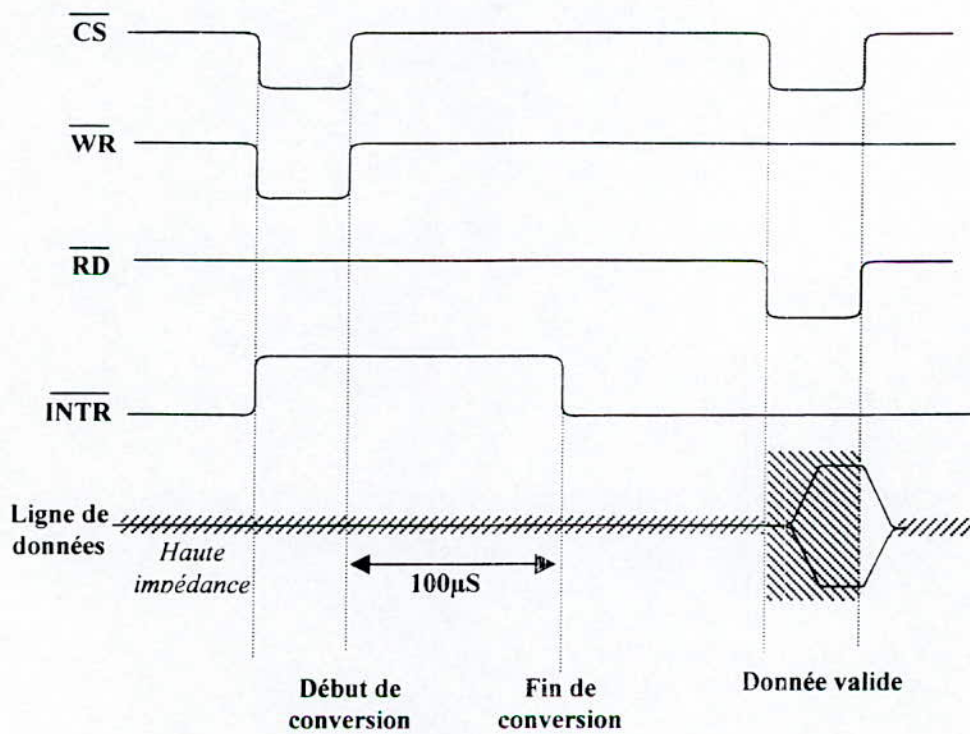


Figure III. 3. c. Signaux types durant un processus d'acquisition de donnée.

II.4. Brochage de l'ADC804

Le brochage de l'ADC804 est très simple. C'est un circuit à vingt broches facilement connectable aussi bien aux composants discrets qu'aux microprocesseurs. La figure (II.4.) en donne son brochage.

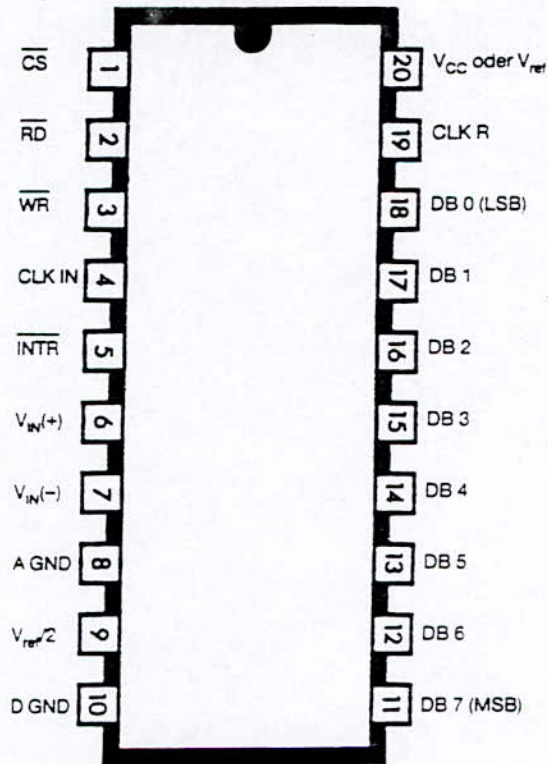
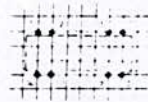
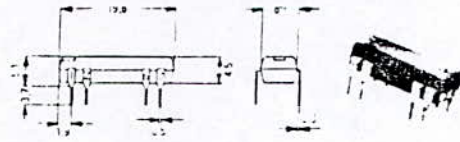


Figure II. 4. Brochage de l'ADC804

Relais

• **Relais DLR (Relais reed sous boîtier DIL) 1 contact-travail**

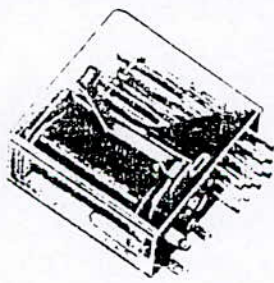


1 contact travail
Grilles au pas de 2,54

Type de relais	Relais-DLR à 1 contact-travail	
	Relé-ence	Brochage
	Groupe 3	
Relais (version standard)	A000	

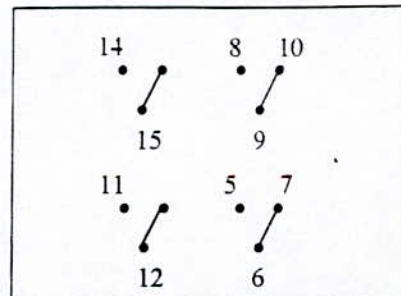
CARACTERISTIQUES ELECTRIQUES DES RELAIS REED												
Version	Bobine							Contacts				
	Tension (V -)			Résistance 20 °C Ω	Temps (ms)	Temps (ms)		Courant de commutation maxi A	Tension de commutation maxi V \approx	Pouvoir de coupure maxi W - VA		
	Nominale	Enclenchement	Declenchement			Enclenchement /s	Rebondissement /s				avec diode	sans diode
1 contact travail	5	$\leq 3,5$	≥ 1	16	380 ± 60							
	12	≤ 8	≥ 2	19	530 ± 60	environ	100	environ	environ			
	16	$\leq 11,5$	≥ 4	36,5	2000 ± 300	230	a	100	50	0,5	1	100
	24	≤ 16	≥ 4	36,5	2000 ± 300		150					

• **Relais 4 Repos - Travail (4RT)**



Taille 2
monostables
ou bistables

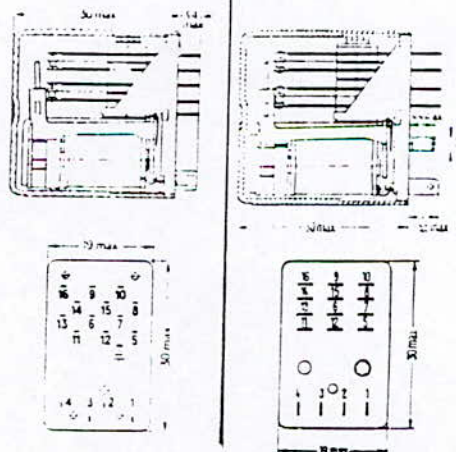
Poids 25 g env.



Contact équipant les relais

A monter sur circuit imprimé - Pas de 2,54 ou 2,5 mm

Embrochables ou à fixation par vis et cosses à souder



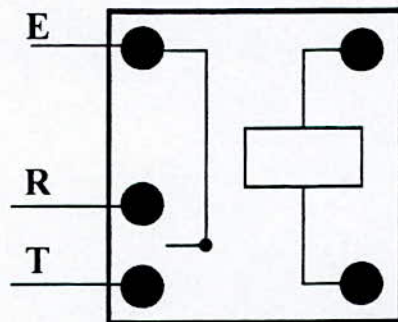
Relais type N

Plage de tension minimale suivant le type d'empilage de contacts V-		Caracteristiques de bobine		
		Tension maximale $U_{N, 20^{\circ}C}$ V-	Résistance à 20 °C Ω	N° de la bobine
38	128	190	20900 ± 3140	703
22	71	115	7600 ± 1140	704
14	48	75	3200 ± 480	726
10	35	54	1700 ± 255	722
6,8	22	40	890 ± 89	721
5,3	17,5	32	550 ± 55	720
4,1	14	24	325 ± 33	719
3,3	11,5	20	220 ± 22	717
2,7	9,1	16,5	150 ± 15	716
2,3	7,6	14	110 ± 11	715
1,7	5,8	10,5	58 ± 6	712
1,15	3,8	7,2	28 ± 3	711

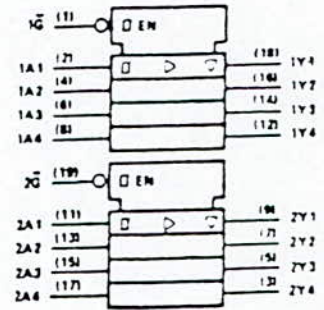
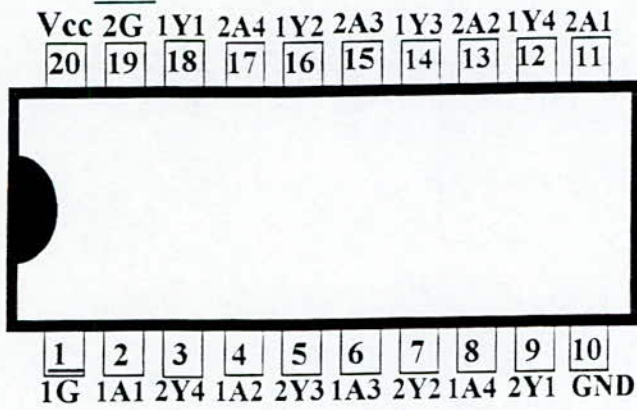
Relais type P

Tension minimale $U_{P, 20^{\circ}C}$ V-	Tension maximale $U_{P, 20^{\circ}C}$ V-	Caracteristiques de bobine			N° de la bobine
		Enroulement	Résistance à 20 °C	Connexions entrée sortie	
74	152	I	13300 ± 2000	4 1	043
41,5	92	I	4800 ± 720	4 1	054
27	60	I	2040 ± 306	4 1	005
19,5	44	I	1080 ± 162	4 1	009
13	32	I	560 ± 56	4 1	001
7,5	19,5	I	200 ± 20	4 1	002
3,8	9,8	I	49 ± 5	4 1	040
44	65	I	2400 ± 360	3 2	044
44	65	II	2400 ± 360	4 1	
33,5	49	I	1400 ± 210	3 2	064
33,5	49	II	1400 ± 210	4 1	
28,5	42	I	1020 ± 153	3 2	042
28,5	42	II	1020 ± 153	4 1	
16,5	26,5	I	400 ± 60	3 2	037
16,5	25	II	340 ± 34	4 1	
8,0	13,5	I	100 ± 10	3 2	025
8,0	13,5	II	100 ± 10	4 1	
4,0	6,7	I	24,5 ± 2,5	3 2	026
4,0	6,7	II	24,5 ± 2,5	4 1	

- Relais 1 Repos - Travail (1RT) (MATSUSHITA JB1- DC 12 V)

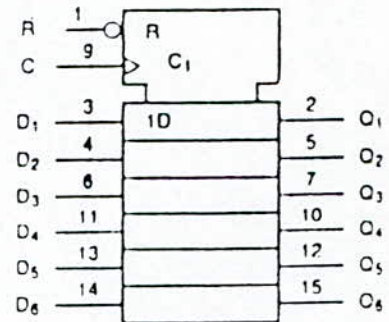
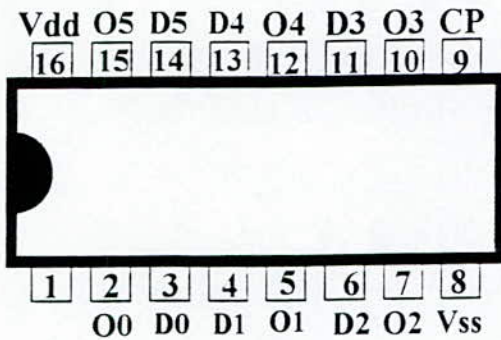


Buffer 74 LS 244



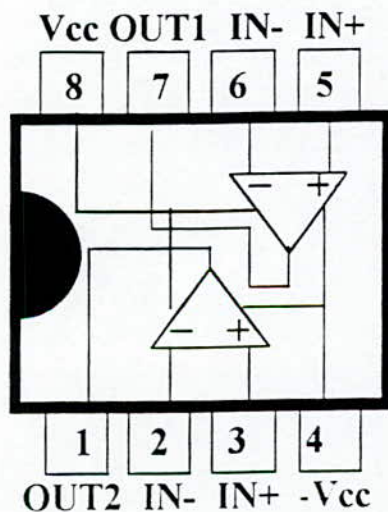
Brochage

LATCH 40174

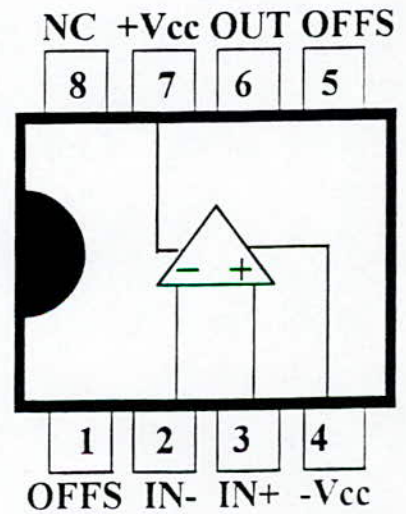


Brochage

Amplificateurs opérationnels

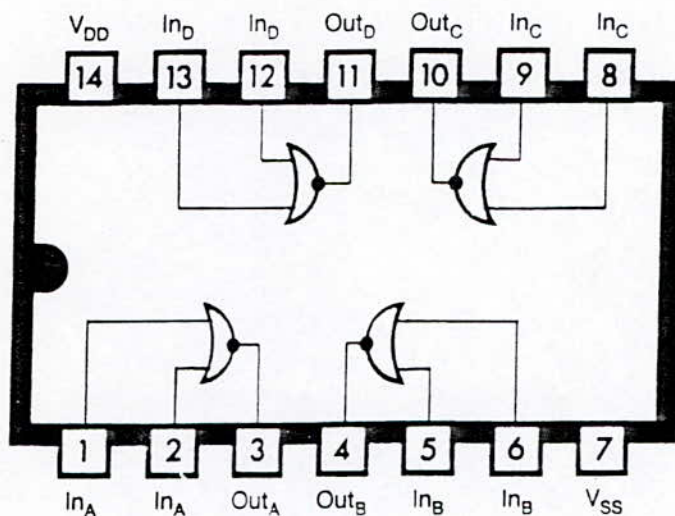


LM 3 5 8

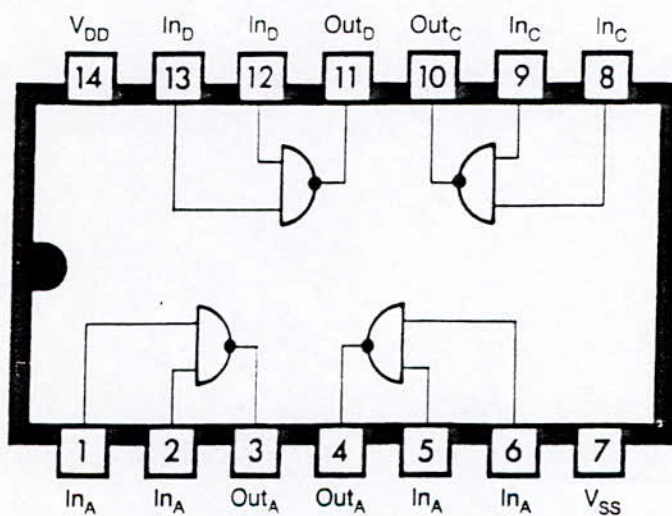


74 1

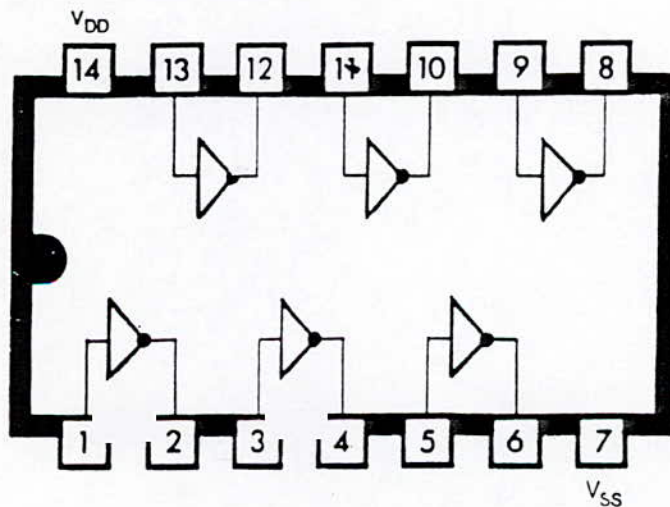
Brochage du 4001 (Quatre portes OU PAS « NOR » à 2 entrées) :



Brochage du 4011 (Quatre portes ET PAS « NAND » à 2 entrées) :



Brochage du 4069 (Six inverseurs) :



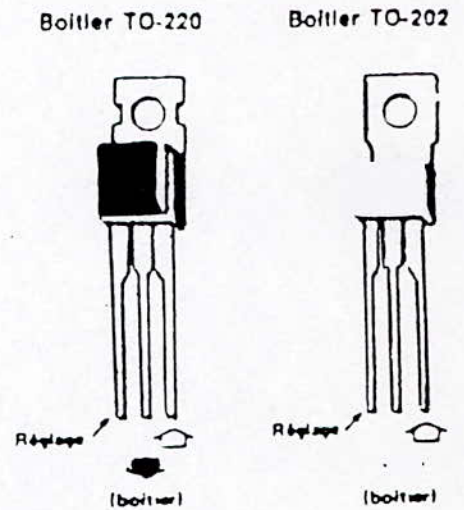
LM 317

Les LM 117 sont des régulateurs de tensions positive à 3 broches pouvant débiter 1,5 A sous une tension de sortie allant de 1,2 V à 37 V. Il ne nécessitent que deux résistances externe. Ces circuits offrent une protection contre les surcharges (même si les circuits de réglage sont débranchés).

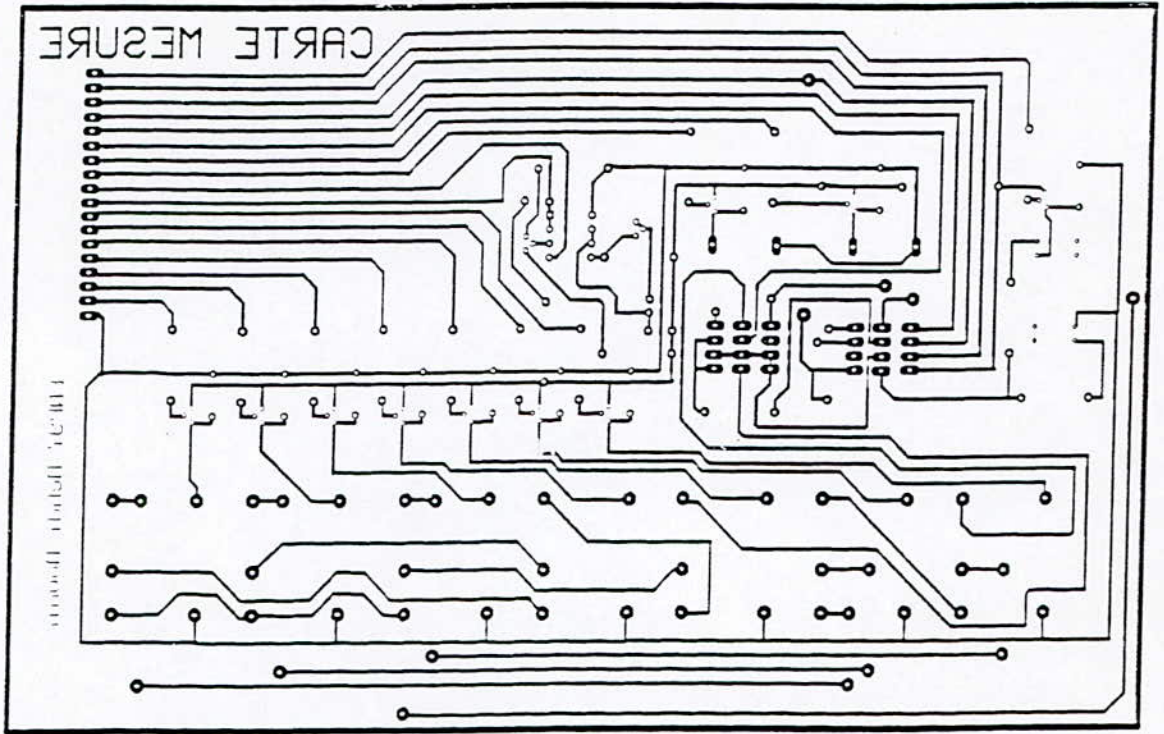
• Valeurs limites

Puissance dissipée	Limitation interne
Tension différentielle entre l'entrée et la sortie	40 V
Plage de températures de jonction en fonctionnement	0 °C à + 125 °C
Température de stockage	- 65 °C à + 150 °C
Température d'une broche (soudage, 10 s)	300 °C

Brochages
(d'après PUBLITRONIC)



Carte de mesure



Circuit imprimé (Echelle 1/2)

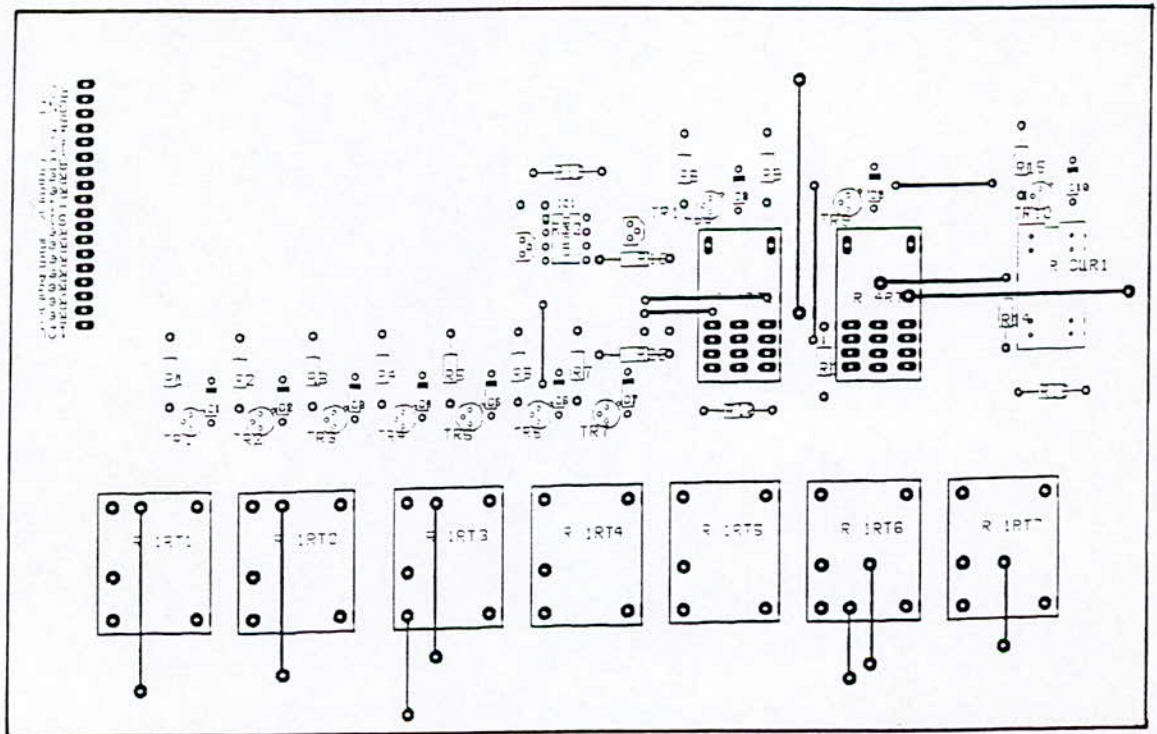
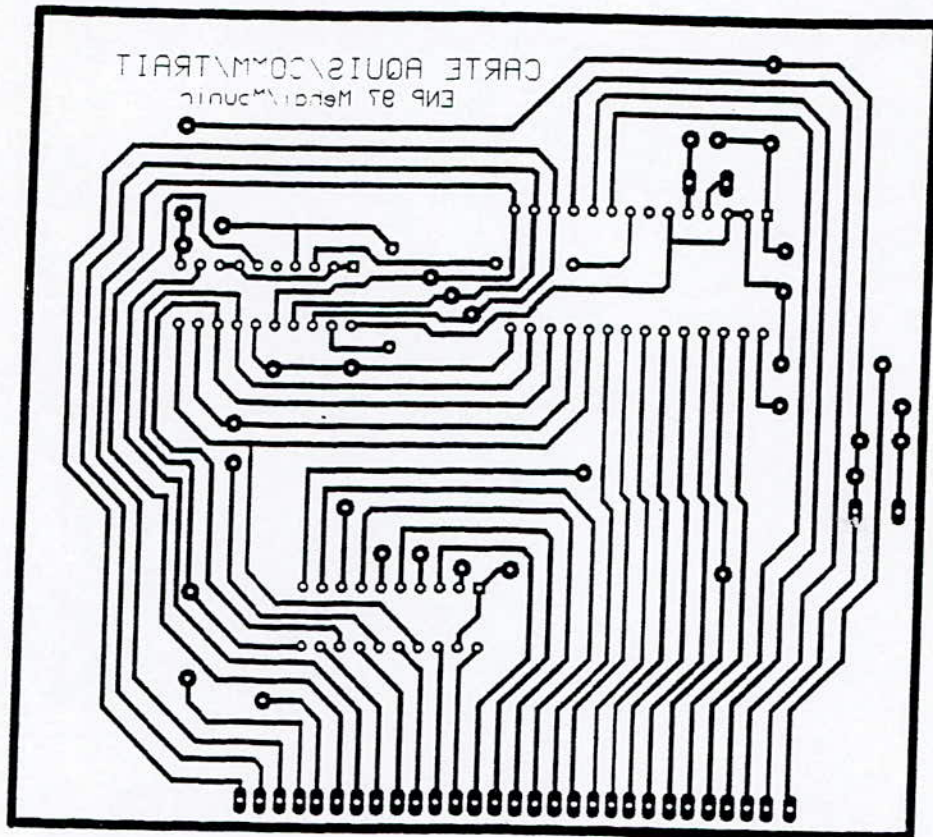


Schéma d'implantation (Echelle 1/2)

Carte d'acquisition, de commande et de traitement



Circuit imprimé (Echelle 1/1)

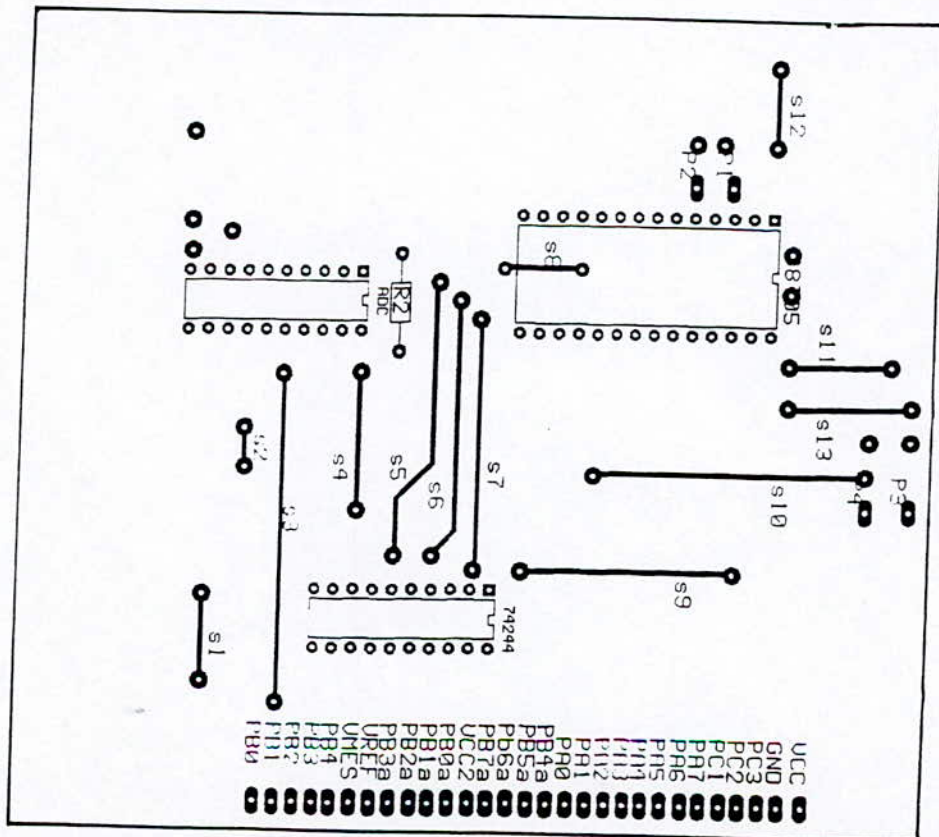
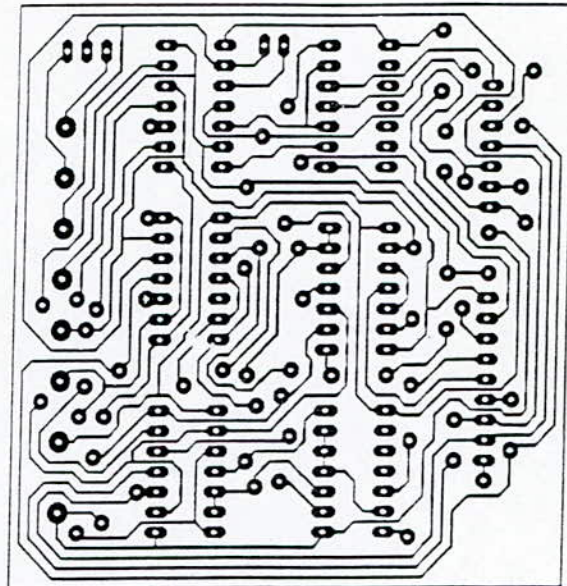


Schéma d'implantation (Echelle 1/1)

Carte de la logique de commande



Circuit imprimé (Echelle 1/1)

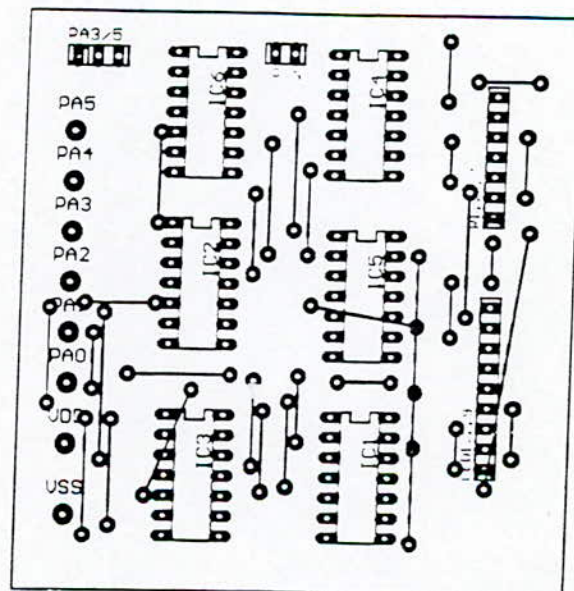
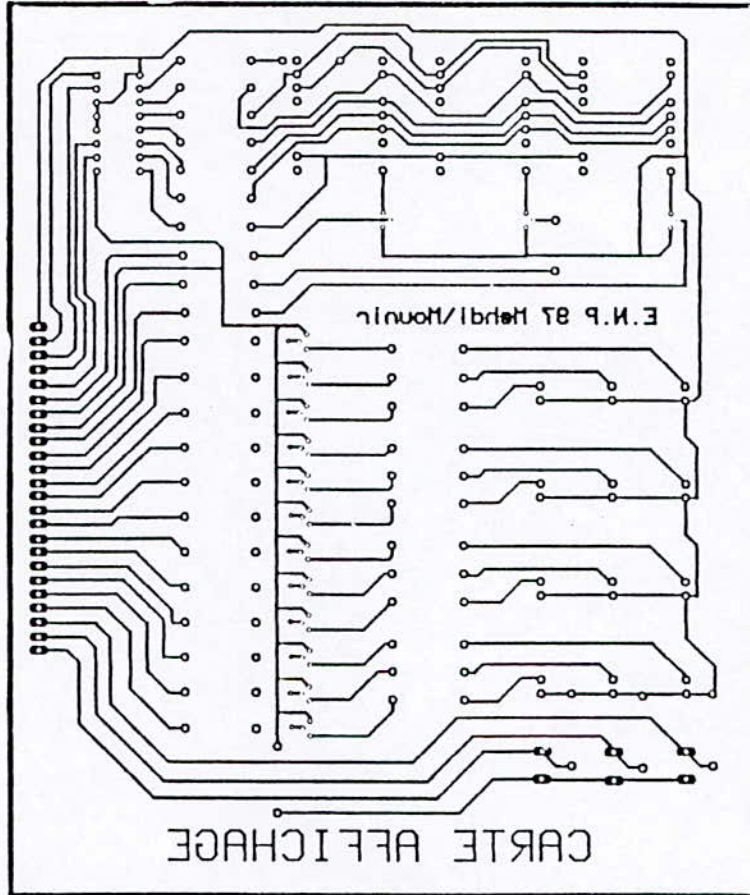


Schéma d'implantation (Echelle 1/1)

Carte d'affichage



Circuit imprimé (Echelle 1/2)

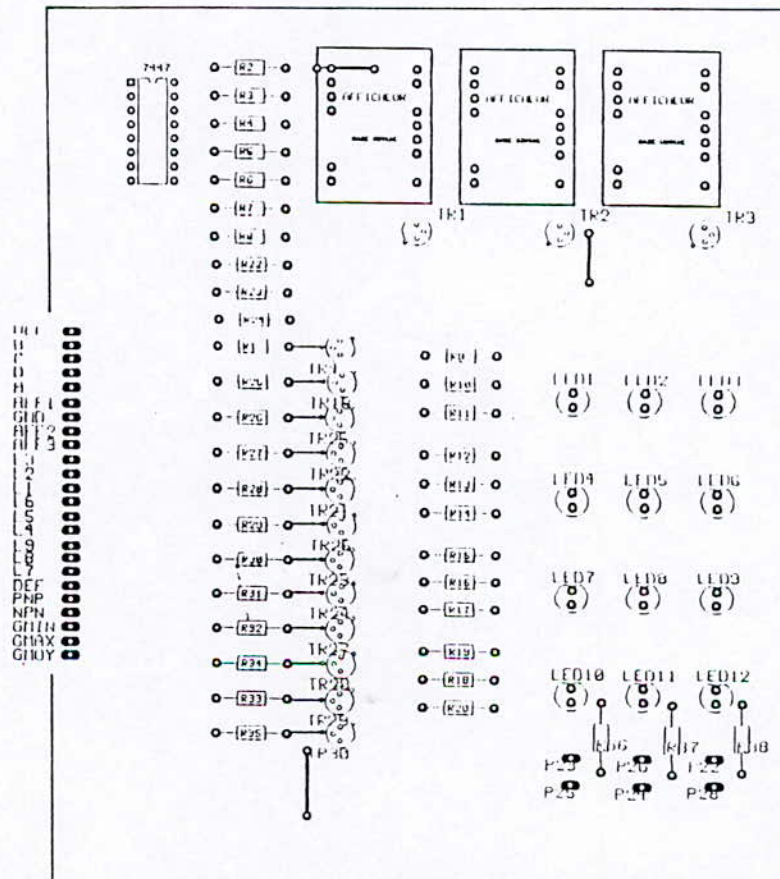
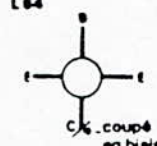
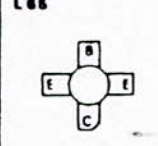
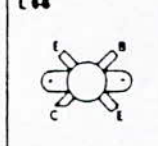
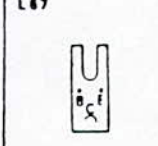


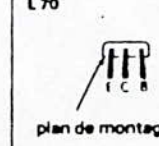
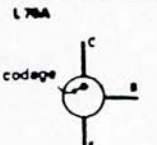
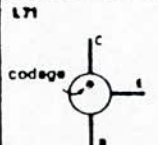
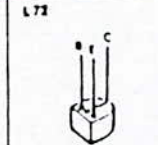
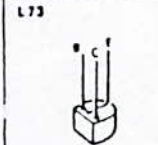
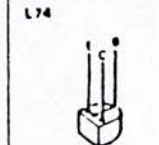
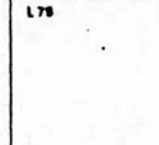
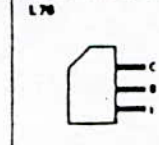
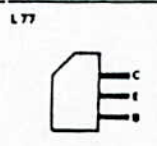
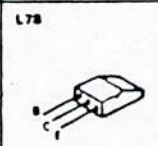
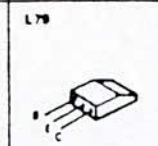
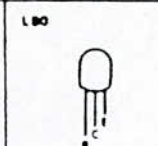
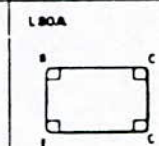
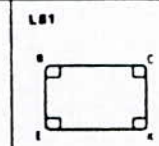
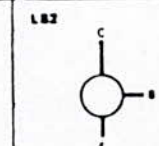
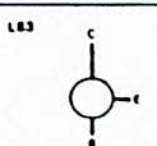
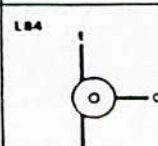
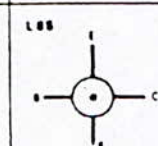
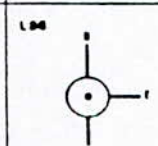
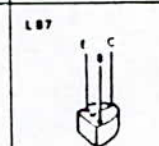
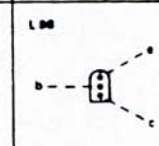
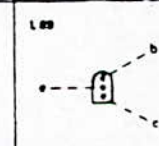
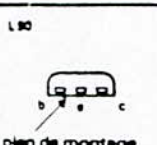
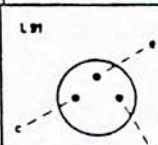
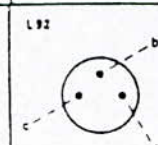
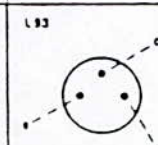
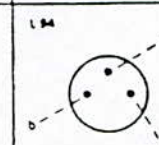
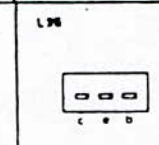
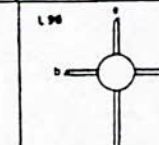
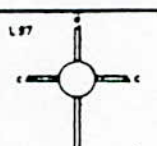
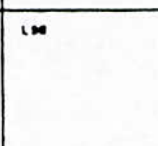
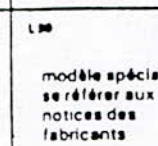
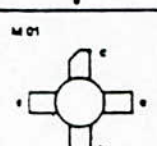
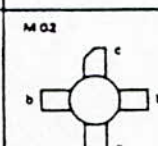
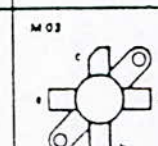
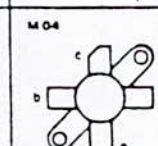
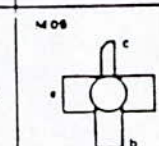
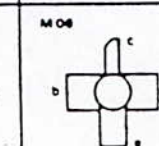
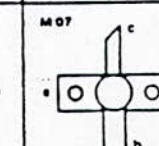
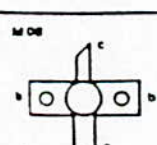
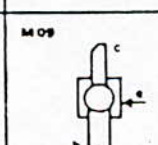
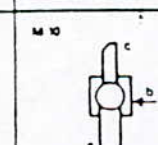
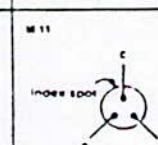
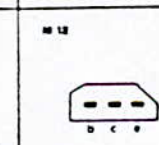
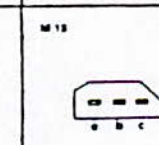
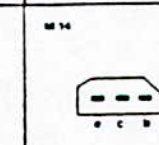
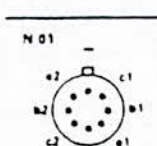
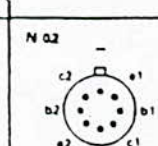
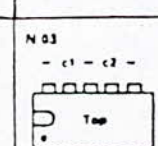
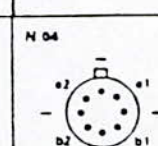
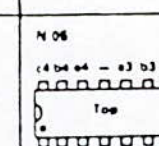
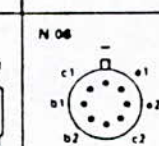
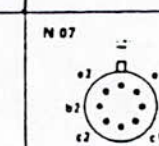
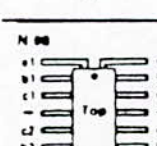
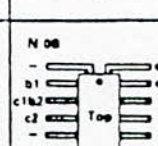
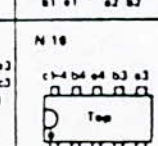
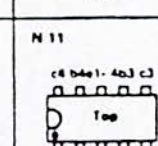
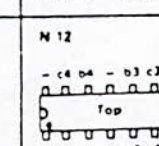
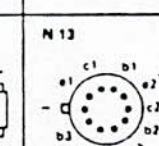
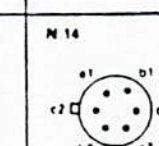
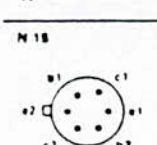
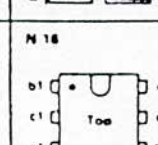
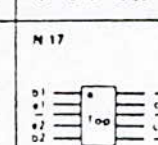


Schéma d'implantation (Echelle 1/2)

Annexe VI: Différents brochages des transistors

L01	L02	L03	L04	L05	L06	L07	L08
L09	L10	L11	L12	L13	L14	L15	L16
L17	L18	L19	L20	L21	L22	L23	L24
L25	L26	L27	L28	L29	L30	L31	L32
L33	L34	L34Q	L35	L36	L37	L38	L39
L40	L41	L42	L43	L44	L45	L46	L47
L48	L49	L50	L51	L52	L53	L54	L55
L56	L57	L58	L59	L60	L61	L62	L63

Annexe VI: Différents brochages des transistors

L 64  C coupé en biais	L 65 	L 66 	L 67 	L 68  point de couleur	L 69  plan de montage	L 70  plan de montage
L 76A  codage	L 71  codage	L 72 	L 73 	L 74 	L 75 	L 76 
L 77 	L 78 	L 79 	L 80 	L 80A 	L 81 	L 82 
L 83 	L 84 	L 85 	L 86 	L 87 	L 88 	L 89 
L 90  plan de montage	L 91 	L 92 	L 93 	L 94 	L 95 	L 96 
L 97 	L 98 	L 99  modèle spécial se référer aux notices des fabricants				
M 01 	M 02 	M 03 	M 04 	M 05 	M 06 	M 07 
M 08 	M 09 	M 10 	M 11  index spot	M 12 	M 13 	M 14 
N 01 	N 02 	N 03  Top	N 04 	N 05  Top	N 06 	N 07 
N 08  Top	N 09  Top	N 10  Top	N 11  Top	N 12  Top	N 13 	N 14 
N 15 	N 16  Top	N 17  Top				