

ECOLE NATIONALE POLYTECHNIQUE

DEPARTEMENT **ELECTRONIQUE**

المدرسة الوطنية المتعددة التقنيات
BIBLIOTHEQUE — المكتبة
Ecole Nationale Polytechnique

PROJET DE FIN D'ETUDES

SUJET

Etude d'un lecteur rapide
de mémoires dynamiques
à MOS

Proposé par :
Karakhanian

Etudié par :
Teffahi.Hocine
Mameri.Essaïd

Dirigé par :
Karakhanian

PROMOTION : **JANVIER 86**

R E M E R C I E M E N T S

Nos plus vifs remerciements vont particulièrement à notre promoteur
Monsieur : KARAKHANIAN pour ses précieux conseils qui nous ont été très bénéfiques.

Que Monsieur : SAIDJ Ali, trouve ici le témoignage de nos reconnaissances,
pour son amicale collaboration .

Que Monsieur : TEFFAHI Mohamed, trouve ici l'expression de nos remerciements
pour avoir assuré le tirage de cette thèse .

Nous sommes reconnaissant à tous les professeurs du département d'électronique
pour leur contribution à notre formation .

.....

Introduction

Chapitre I : Analyse d'un amplificateur de lecture élémentaire

- 1- Généralités
- 2- Présentation de l'amplificateur de lecture
- 3- Control par une impulsion rectangulaire
- 4- Control par blocage d'un transistor
- 5- Control par un courant constant

Conclusion

Chapitre II: Amélioration des caractéristiques de l'amplificateur de lecture

- 1- Introduction
- 2- Recherche d'une fonction de commande
- 3- Attaque par deux niveaux de courants constants
- 4- Augmentation de la vitesse de fonctionnement
- 5- Application

Conclusion

Chapitre III : Application de l'amplificateur de lecture dans les mémoires dynamiques à MOS

- 1- Introduction
- 2- Différents types de RAM à MOS
- 3- Organisation d'une RAM dynamique à MOS
- 4- Structure interne de quelques éléments

Conclusion

Chapitre IV : Vérification expérimentale

- 1- Présentation du circuit intégré
- 2- Montage expérimental
- 3- Commande de l'amplificateur par mise à la masse de la source
- 4- Commande par un courant constant

Conclusion

CONCLUSION

Les mémoires à semiconducteurs utilisent, comme les technologies des circuits intégrés, le silicium en tant que matériau de départ . Elles constituent un domaine privilégié où les progrès de l'intégration poussée se font sentir immédiatement. Elles ont représenté les premières applications des circuits intégrés complexes (L.S.I: large scale integration, niveau de 1000 portes par circuit intégré), et constitueront encore des véhicules de choix pour la démonstration de la faisabilité des circuits intégrés très complexes (V.L.S.I: very large scale integration, niveau de 10000 portes par circuit intégré) et leurs applications .

De très nombreuses recherches menées sur les semiconducteurs, en général, ont permis de découvrir de nouveaux effets physiques permettant d'améliorer les caractéristiques des mémoires à semiconducteurs et l'obtention de performances élevées en vitesse par rapport aux solutions magnétiques, d'autant plus que ces performances (Temps d'accès lecture par exemple) s'améliorent en général lorsque le niveau d'intégration augmente (diminution des capacités parasites en diminuant les dimensions des composants) .

C'est le cas des mémoires dynamiques à technologie MOS (métal, oxyde, semiconducteur) qui offrent de très grandes possibilités quant à l'augmentation du niveau d'intégration .

Dans les mémoires dynamiques, les informations sont stockées dans les capacités de structure des transistors MOS constituant les points mémoires .

A cause des inévitables courants de fuites, les charges de ces capacités diminuent avec le temps, ce qui nécessite l'opération de rafraîchissement, qui consiste en une lecture puis une réécriture de l'information .

Bien que les mémoires dynamiques à MOS offrent une solution élégante au problème d'augmentation de la capacité des mémoires, elles exigent des organes supplémentaires très délicats dont les caractéristiques sont les garants de la fiabilité du système entier .

Dans ce mémoire, on se propose d'étudier l'élément le plus déterminant qui n'est autre que l'amplificateur de lecture . L'information se présente à son entrée comme une légère chute (ou surplus) de tension, le rôle de cet élément est de l'amplifier et de la présenter en sortie pour pouvoir piloter un périphérique .

Des caractéristiques de cet amplificateur, tels que: Temps de lecture au niveau de l'amplificateur, pouvoir de conserver l'information (amplification), dépendent essentiellement toutes les performances de la mémoire .

Le but de ce travail est l'étude de l'amplificateur de lecture et la recherche d'un moyen permettant d'améliorer ses caractéristiques .

Chapitre I

Analyse d'un amplificateur de lecture élémentaire .

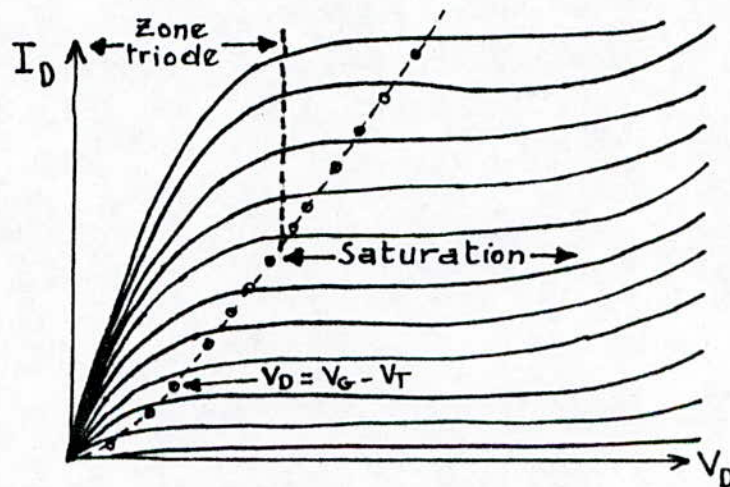
I- Généralités

Un transistor MOS est constitué par un substrat (N ou P) dans le quel sont diffusées deux regions (P ou N), appelées respectivement la source et le drain notées S et D .

Au dessus de l'espace drain-Source est déposée une mince couche d'oxyde de 0,1 à 0,2 μm d'épaisseur environ, métallisée en surface avec de l'aluminium pour constituer le gate noté G, les autres régions non actives, sont couvertes d'une couche épaisse d'oxyde .

Le transistor MOS polarisé, présente 3 états de fonctionnement :

- si $V_{GS} < V_T$, on a $I_D = 0$, d'où pas de canal, le transistor est bloqué .
- si $V_{GS} > V_T$ et $V_{DS} < V_{GS} - V_T$, on est dans la région triode, et le transistor fonctionne en régime non saturé .
- si $V_{GS} > V_T$ et $V_{DS} > V_{GS} - V_T$, le transistor fonctionne en régime saturé



Le courant s'exprime pour chaque cas comme suit :

transistor bloqué $I_D = 0$

Transistor non saturé $I_D = K (V_{GS} - V_T - \frac{V_{DS}}{2}) \cdot V_{DS}$

Transistor saturé $I_D = K/2 (V_{GS} - V_T)^2$

La tension V_T est appelée tension de seuil.

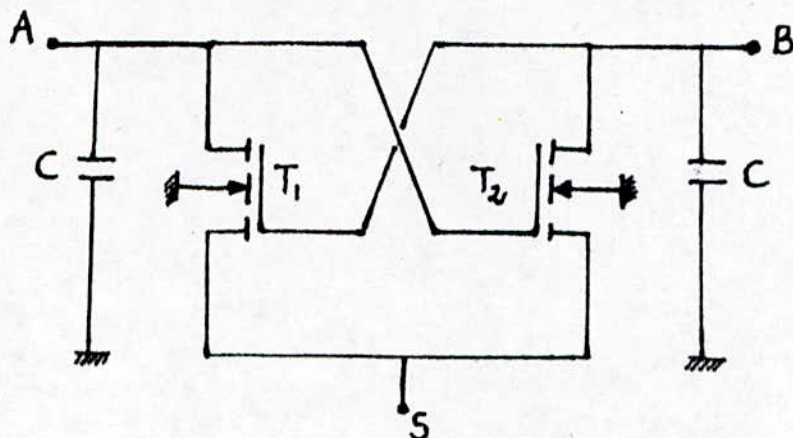
K est typique et constant pour un procédé technologique donné il s'exprime en (A/V^2) et est dit conductivité spécifique.

Avantages du MOS

1. Le MOS a une structure simple, de ce fait il occupe une surface moindre de silicium .
2. Le MOS possède des qualités inconnues des bipolaires qui lui permettent par exemple de fonctionner en dynamique .
3. Il consomme beaucoup moins que le bipolaire .

2- Présentation de l'amplificateur de lecture

Le plus simple amplificateur de lecture qui existe est constitué par deux transistors MOS identiques, montés en trigger, avec une contre réaction entre l'entrée et la sortie, comme l'indique la figure ci-dessous .



Les deux transistors T_1 et T_2 sont à canal N (un transistor MOS à canal N occupe une surface d'intégration deux fois plus petite que celle d'un MOS à canal P), de tensions de seuil V_T et de conductivité spécifique K .

Départ et d'autre des points A et B sont connectés deux reseaux indentiques de cellules mémoires (constituées par un seul transistor MOS à canal N par cellule) .

Les deux capacités C, sont la somme de trois capacités :

- Capacité d'entrée de l'Amplificateur .
- Capacité parasite de la ligne de lecture .
- Capacité de la cellule mémoire sélectionnée .

à l'instant initial, les deux points A et B sont à une tension de référence V_{Amax} (grâce au signal de précharge) .

V_{Amax} est située à mi-chemin des deux niveaux logiques "1" ou "0" que peut contenir la cellule mémoire .

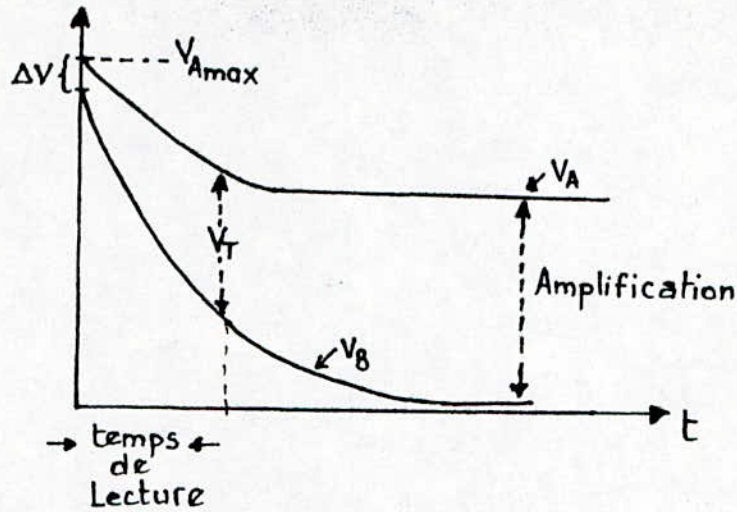
L'information à détecter apparait comme une légère chute (ou surplus) de tension ΔV , en A ou en B, le rôle de ce montage est de détecter cette tension ΔV et de l'amplifier pour y être lue .

dans le cas idéal, c'est à dire que toutes les mémoires à lire sont à transistors MOS rigoureusement identiques, on aura une vitesse de lecture infinie et une amplification maximum, mais en réalité, les mémoires à lire ne sont jamais identiques et l'information ΔV à détecter peut varier d'une cellule à une autre .

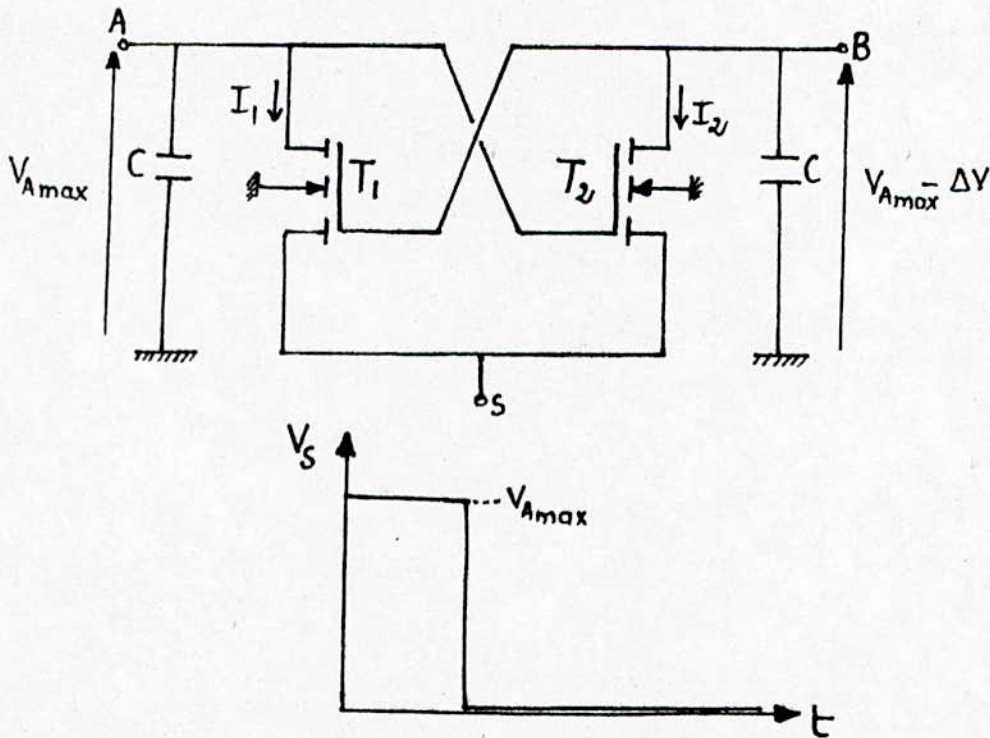
Pour cela on analyse le comportement de l'amplificateur Vis à vis de cette variation et son effet sur le temps de lecture et l'Amplification .

- On définit le temps de lecture comme le temps nécessaire pour que la différence des tensions en A et B atteigne la tension de seuil V_T , c'est à dire la tension nécessaire pour déclencher un périphérique .

- On définit l'amplification, comme la tension maximum que peut atteindre la différence de tensions entre A et B



3- Control par une impulsion rectangulaire



On suppose qu'initialement, les tensions en A et B sont respectivement à V_{Amax} et $V_{Amax} - \Delta V$ (l'information à détecter est en B). à $t = 0$, le signal de control V_S est à V_{Amax} , ce qui bloque les deux transistors T_1 et T_2 ; dès que V_S passe à zéro les deux capacités C se déchargent à travers T_1 et T_2 , en trois régimes de fonctionnement suivant les tensions de polarisation des transistors : T_1 et T_2 , saturés; T_1 saturé et T_2 , non saturé et T_1 Bloqué, T_2 , non saturé .

En d'autre terme, dès que les deux décharges s'amorcent, on constate que le transistor T_1 a son gate porté à $V_{Amax} - \Delta V$ alors que T_2 a son gate porté à V_{Amax} et par conséquent est un tout petit peu plus conducteur que T_1 et donc a son courant de drain plus important, ce qui fait chuter encore plus vite la tension V_B ; cette dernière réduit encore plus le courant de T_1 , qui voit sa tension de drain diminuer certe, mais moins que sa symétrique V_B ; le processus cumulatif conduit fatalement au blocage de T_1 , alors que T_2 continue à conduire jusqu'à la complète décharge de la capacité lui correspondant

3.I Formulation mathématique

Pour obtenir des résultats généralisés, on a normalisé les tensions par rapport à la tension de seuil V_T , et le temps par rapport à la constante $\tau = C/K \times V_T$

On note $\bar{V} = V/V_T$ et $\bar{t} = t/\tau$

Ier Régime : T_1 et T_2 , Saturés

En exprimant le courant dans une capacité, en fonction de la tension à ses bornes, on obtient le système d'equations différentielles suivant :

$$\left\{ \begin{array}{l} \frac{d\bar{V}_A}{d\bar{t}} = -\frac{1}{2} (\bar{V}_B - 1)^2 \quad (1) \\ \frac{d\bar{V}_B}{d\bar{t}} = -\frac{1}{2} (\bar{V}_A - 1)^2 \quad (2) \end{array} \right. \quad \begin{array}{l} \text{avec conditions initiales} \\ \bar{V}_A(0) = \bar{V}_{Amax} \text{ et } \bar{V}_B(0) = \bar{V}_{Amax} - \Delta\bar{V} \end{array}$$

Ce qui donne : $(\bar{V}_A - 1)^3 = (\bar{V}_B - 1)^3 + 3\Delta\bar{V}(\bar{V}_{Amax} - 1)^2$

de plus cet état cesse lorsque $\bar{V}_A - \bar{V}_B = 1$ (instant \bar{t}_1)

avec ces deux hypothèses, on a pu tracer $\bar{V}_A = f(\bar{V}_B)$ pour ce régime et cela nous a amené à poser l'approximation suivante :

$$\bar{V}_A = \alpha \bar{V}_B + \beta$$

avec :

$$\alpha = \frac{\bar{V}_{Amax} - \bar{V}_B(\bar{t}_1) - 1}{\bar{V}_{Amax} - \Delta\bar{V} - \bar{V}_B(\bar{t}_1)} \quad \text{et} \quad \beta = (1-\alpha)\bar{V}_{Amax} + \alpha\Delta\bar{V}$$

$$\bar{V}_B(\bar{t}_1) = \frac{3 + \sqrt{36\Delta\bar{V}(\bar{V}_{Amax}-1)^2 - 3}}{6}$$

d'où les expressions de $\bar{V}_A(\bar{t})$ et $\bar{V}_B(\bar{t})$:

$$\bar{V}_B(\bar{t}) = \frac{1}{\alpha} \left(\frac{1}{\frac{\alpha}{2}\bar{t} + \frac{1}{\alpha\bar{V}_{Bmax} + \beta - 1}} - \beta + 1 \right) ; \quad \bar{V}_A(\bar{t}) = \alpha\bar{V}_B(\bar{t}) + \beta$$

L'état cesse à $\bar{t} = \bar{t}_1$, où $\bar{V}_A(\bar{t}_1) - \bar{V}_B(\bar{t}_1) = 1$

on trouve :

$$\bar{t}_1 = \frac{2}{\alpha} \left[\frac{\alpha-1}{\alpha(1-\beta)} - \frac{1}{\alpha\bar{V}_{Bmax} + \beta - 1} \right]$$

-2ème régime : T_1 saturé et T_2 non saturé

Pour ce régime, on a supposé, que la caractéristique $I_{DS} = f(V_{DS})$ est linéaire, d'où les équations différentielles suivantes :

$$\left\{ \begin{array}{l} \frac{d\bar{V}_A}{d\bar{t}} = -\frac{1}{2}(\bar{V}_B - 1)^2 \\ \frac{d\bar{V}_B}{d\bar{t}} = -\frac{1}{2}\bar{V}_B(\bar{t}_1)\bar{V}_B \end{array} \right. \quad \begin{array}{l} \text{conditions initiales} \\ \bar{V}_B(0) = \bar{V}_B(\bar{t}_1) \\ \bar{V}_A(0) = 1 + \bar{V}_B(\bar{t}_1) \end{array}$$

Les solutions du système sont :

$$\bar{V}_B(\bar{t}) = \bar{V}_B(\bar{t}_1) \exp\left\{-\frac{\bar{V}_B(\bar{t}_1)}{2}(\bar{t} - \bar{t}_1)\right\}$$

$$\bar{V}_A(\bar{t}) = \frac{\bar{V}_B(\bar{t}_1)}{2} \left[\exp\left\{-\frac{\bar{V}_B(\bar{t}_1)}{2}(\bar{t} - \bar{t}_1)\right\} - 1 \right] - 2 \left[\exp\left\{-\frac{\bar{V}_B(\bar{t}_1)}{2}(\bar{t} - \bar{t}_1)\right\} - 1 \right] - \frac{1}{2}(\bar{t} - \bar{t}_1) + \bar{V}_A(\bar{t}_1)$$

Le second état cesse à $\bar{t} = \bar{t}_2$ où $\bar{V}_B(\bar{t}_2) = 1$

$$\text{On trouve } \bar{t}_2 = \bar{t}_1 + \frac{2}{\bar{V}_B(\bar{t}_1)} \text{Log}[\bar{V}_B(\bar{t}_1)]$$

$$\text{d'où } \bar{V}_A(\bar{t}_2) = \bar{V}_0 \quad \text{et} \quad \bar{V}_B(\bar{t}_2) = 1$$

-3ème régime : T_1 Bloqué et T_2 non saturé

Les équations qui régissent cet état sont :

$$\left\{ \begin{array}{l} \bar{V}_A = \bar{V}_0 = \text{constante} \\ \frac{d\bar{V}_B}{d\bar{t}} = -\frac{1}{2}\bar{V}_B(\bar{t}_1)\bar{V}_B \end{array} \right. \quad \text{d'où } \bar{V}_B = \exp\left\{-\frac{\bar{V}_B(\bar{t}_1)}{2}(\bar{t} - \bar{t}_2)\right\}$$

Remarque : Pour $\overline{\Delta V} = 0$; on a un seul régime (Saturé, Saturé)

On trouve

$$\overline{V}_A = \overline{V}_B = \frac{\overline{V}_{Amax} - 1}{\left(\frac{\overline{V}_{Amax} - 1}{2}\right)\overline{t} + 1}$$

3.2 Application :

Pour illustrer ces résultats, on a tracé les courbes donnant \overline{V}_A et \overline{V}_B en fonction de \overline{t} (Voir figure I - I)

de plus pour mieux comprendre les résultats obtenus, on a tracé $\overline{V}_A = f(\overline{V}_B)$ et $\overline{t}_{lecture} = f(\overline{\Delta V})$ ainsi que $\overline{\Delta V}_A = f(\overline{\Delta V})$ (Voir figure I-2)

$\overline{\Delta V}_A$ est la chute de tension au point A .

On a pris $\overline{V}_{Amax} = 10$ et $\overline{\Delta V} = 0,025 ; 0,05 ; 0,1$ et $0,2$.

3.3 Commentaires des résultats

d'Après la courbe $\overline{\Delta V}_A = f(\overline{\Delta V})$, la tension au point A diminue d'une manière considérable, ce qui donne une amplification insuffisante, donc on peut conclure que ce type de fonction de commande ne convient pas pour ce montage .

Le tableau ci-dessous donne quelques valeurs de $\overline{\Delta V}_A$ pour des tensions $\overline{\Delta V}$ variables.

$\overline{\Delta V}$	0,025	0,05	0,1	0,2
$\overline{\Delta V}_A$	7,2	6,6	6	5,6

- d'Après la courbe $\overline{t}(\text{lecture}) = f(\overline{\Delta V})$

Le temps de lecture diminue, quand $\overline{\Delta V}$ augmente et d'une façon linéaire, mais cette diminution n'est pas assez importante et on peut supposer que ce temps est constant .

$\overline{\Delta V}$	0,025	0,05	0,1	0,2
$\overline{t}(\text{lecture})$	0,875	0,75	0,625	0,45

Control Par Une Impulsion Rectangulaire

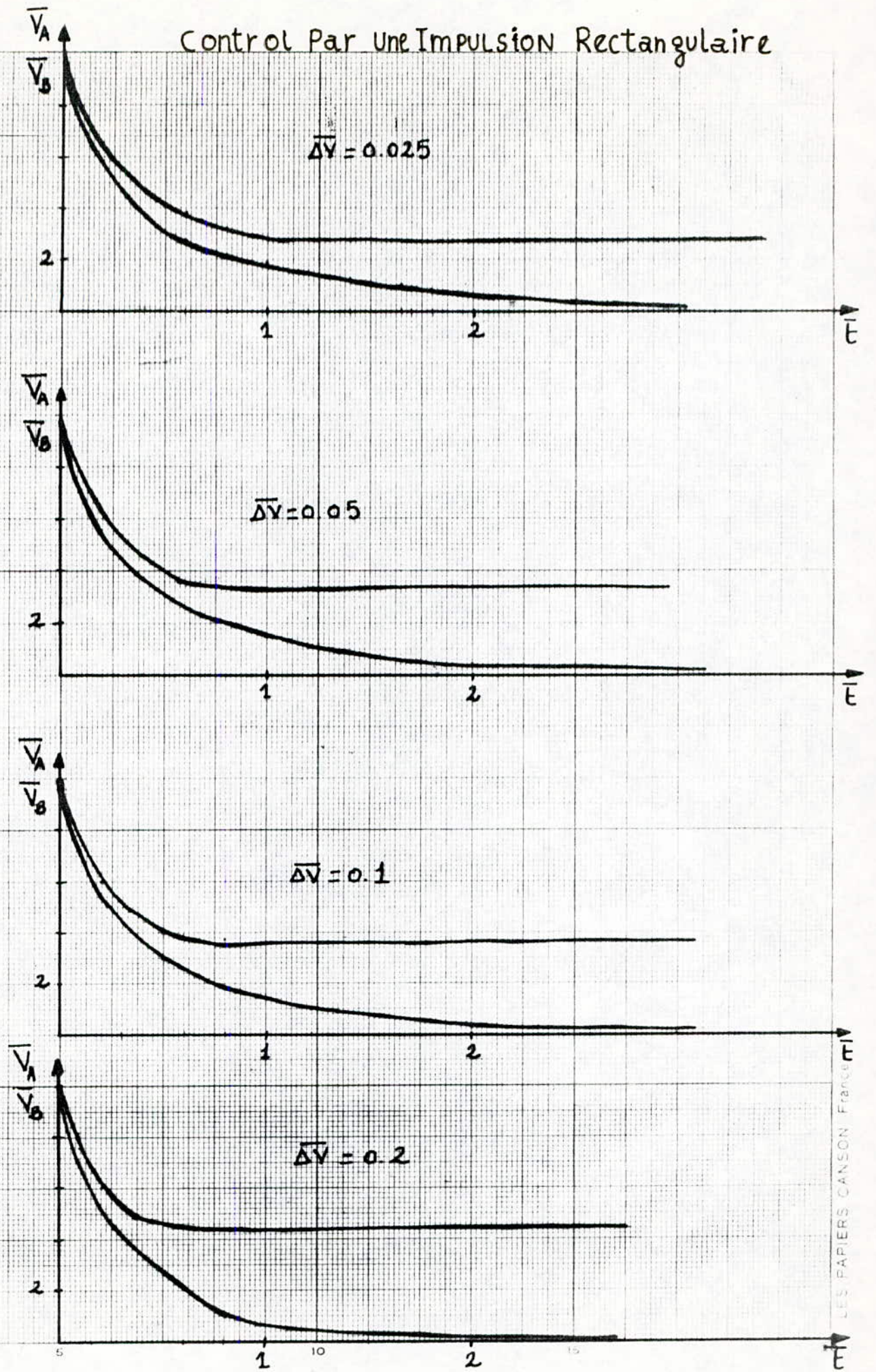


FIGURE : 1 - 1

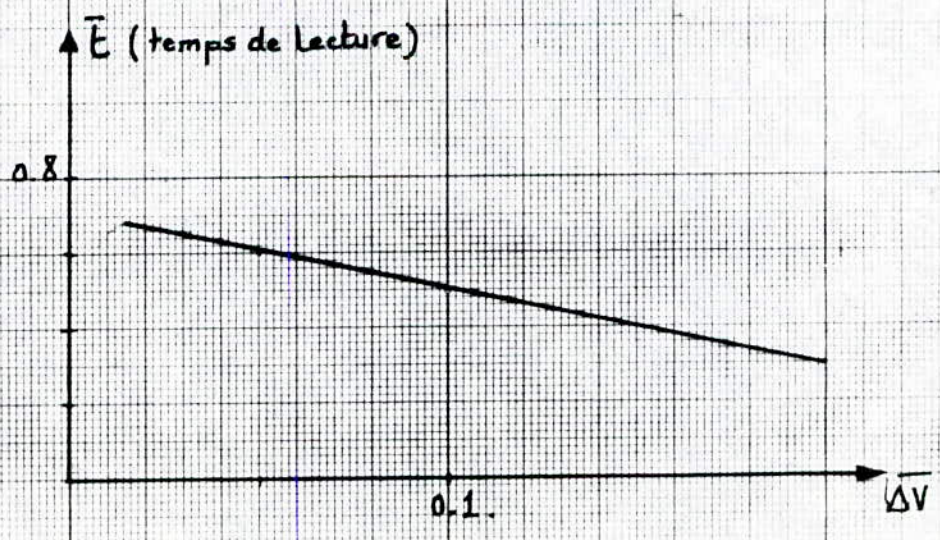
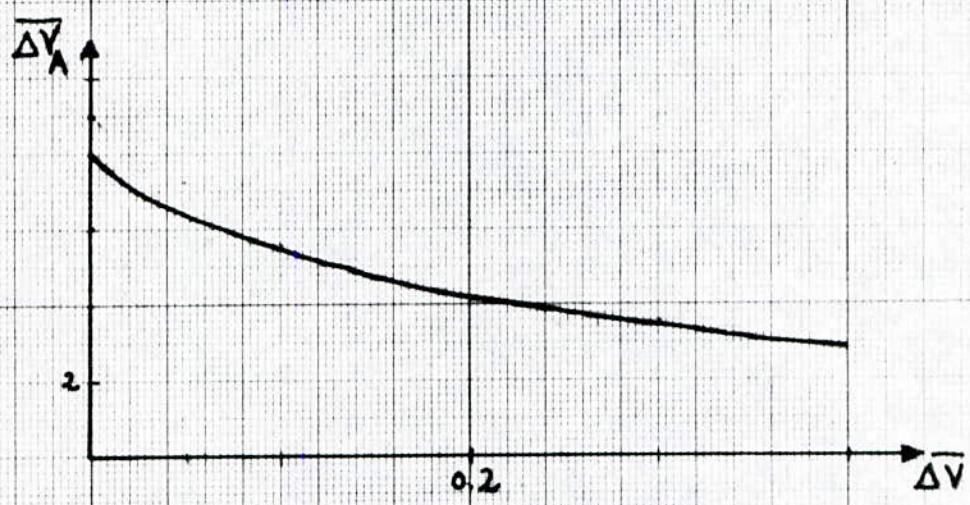
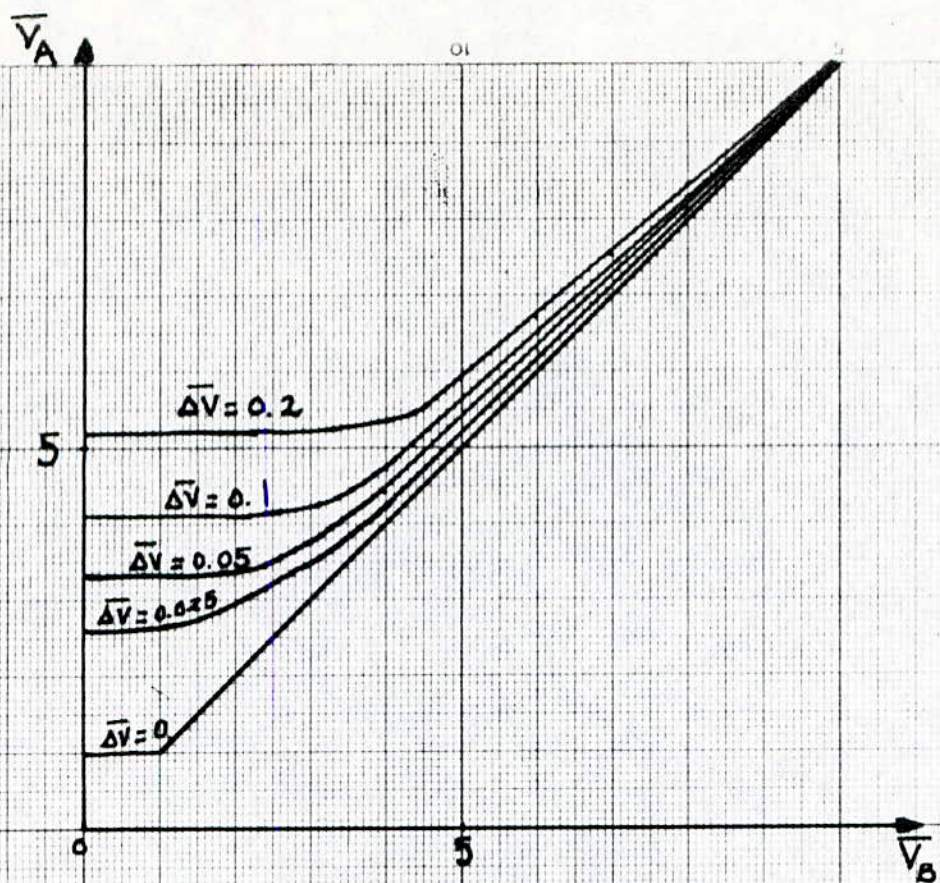


FIGURE: 1-2

On voit que si $\overline{\Delta V}$ augmente huit fois, le temps de lecture diminue seulement de deux fois, ce qui laisse supposer que ce temps est constant.

Mais pour la raison sus-indiquée, on conclut que ce type de fonction de commande n'est pas convenable pour l'Amplificateur de lecture.

4- Contrôlet par blocage d'un transistor

On a vu dans ce qui a précédé, que la tension au point A chute d'une manière considérable lorsque la tension à détecter augmente et cela constitue un inconvénient pour l'amplificateur de lecture, pour palier à cet inconvénient, on propose une solution qui consiste à trouver une fonction de commande qui garde le transistor T_1 toujours bloqué (ce qui assure une chute de tension au point A nulle) et qui permet de débloquer le transistor T_2 .

4-II Formulation mathématique

Pour bloquer un transistor MOS, il suffit de garder sa tension gate-source toujours inférieure ou égale à sa tension de seuil V_T ; ce qui revient à imposer au transistor T_1 de l'amplificateur de lecture une tension $V_B - V_S = V_T$

1er régime : régime saturé

$$\frac{d\overline{V}_B}{d\overline{t}} = -\frac{1}{2} (\overline{V}_{A_{max}} - \overline{V}_S - 1)^2 = \frac{d\overline{V}_S}{d\overline{t}} \quad \text{et} \quad \overline{V}_B = \overline{V}_S + 1 \quad (1)$$

On trouve :

$$\overline{V}_S = \overline{V}_{A_{max}} - 1 - \frac{\Delta V}{-\frac{1}{2} \Delta V \overline{t} + 1}$$

$$\overline{V}_B = \overline{V}_{A_{max}} - \frac{\Delta V}{-\frac{1}{2} \Delta V \overline{t} + 1} \quad \text{et} \quad \overline{V}_A = \overline{V}_{A_{max}} = \text{cste}$$

Cet état cesse à $\overline{t} = \overline{t}_1$ où $\overline{V}_A - \overline{V}_B = 1$

On trouve :

$$\overline{t}_1 = 2 \frac{1 - \Delta V}{\Delta V}$$

2^{ème} régime : régime non saturé

de l'expression donnant le courant de drain en fonction des tensions drain-Source et gate-Source et avec la condition (I)

On trouve :

$$\frac{d\bar{V}_S}{d\bar{t}} = - \left(\bar{V}_{A_{max}} - \bar{V}_S - \frac{3}{2} \right)$$

On trouve :

$$\bar{V}_S = \left(\bar{V}_{A_{max}} - \frac{3}{2} \right) - \frac{1}{2} e^{(\bar{t} - \bar{t}_1)}$$

$$\bar{V}_B = \left(\bar{V}_{A_{max}} - \frac{1}{2} \right) - \frac{1}{2} e^{(\bar{t} - \bar{t}_1)} \quad \text{et} \quad \bar{V}_A = \bar{V}_{A_{max}} = \text{cste}$$

Cet état cesse à $\bar{t} = \bar{t}_2$ où $\bar{V}_B(\bar{t}_2) = 1$ c'est à dire $\bar{V}_S = 0$

On trouve :

$$\bar{t}_2 = \bar{t}_1 + \text{Log} [2(\bar{V}_{A_{max}} - 3)]$$

3^{ème} régime : non saturé avec $\bar{V}_S = 0$

on a

$$\frac{d\bar{V}_B}{d\bar{t}} = - \left(\bar{V}_{A_{max}} - 1 - \frac{\bar{V}_B}{2} \right) \bar{V}_B \quad \text{avec} \quad \bar{V}_B(\bar{t}_2) = 1$$

On trouve

$$\bar{V}_B(\bar{t}) = \frac{\bar{V}_{A_{max}} - 1}{(\bar{V}_{A_{max}} - 3/2) \exp [(\bar{V}_{A_{max}} - 1)(\bar{t} - \bar{t}_2)] + 1/2}$$

$$\bar{V}_S = 0$$

$$\text{et} \quad \bar{V}_A = \bar{V}_{A_{max}} = \text{cste}$$

4.2 Application.

Pour illustrer les expressions théoriques obtenues, on a tracé les tensions \bar{V}_A et \bar{V}_B en fonction de \bar{t} (voir figure 2-1)

Pour conclure, on a tracé la courbe donnant l'évolution du temps de lecture en fonction de $\Delta\bar{V}$ (voir figure 2-2)

on a pris $\bar{V}_{A_{max}} = 10$ et $\Delta\bar{V} = 0,01 ; 0,1 ; 0,2$

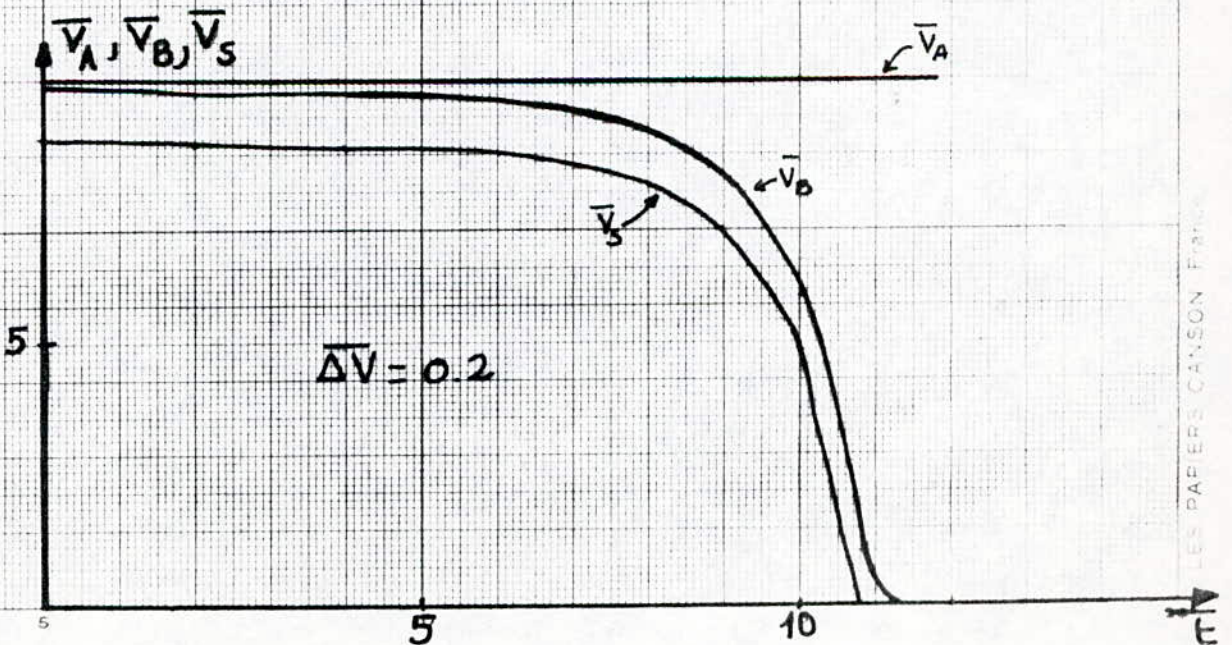
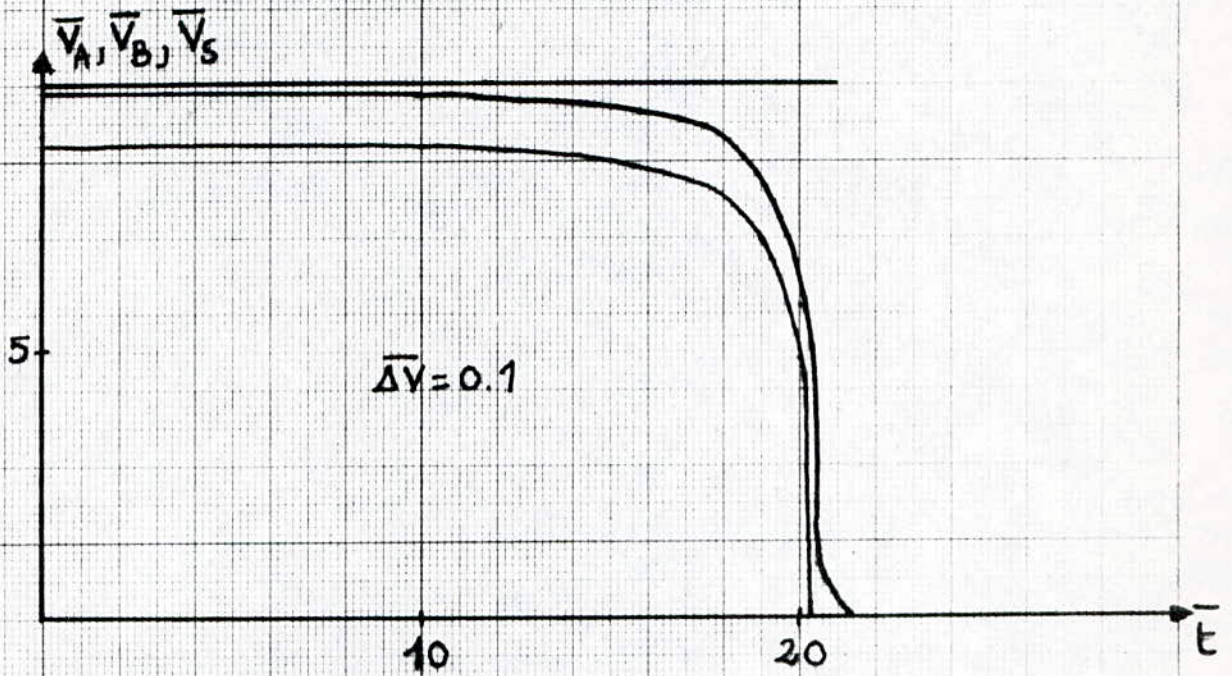
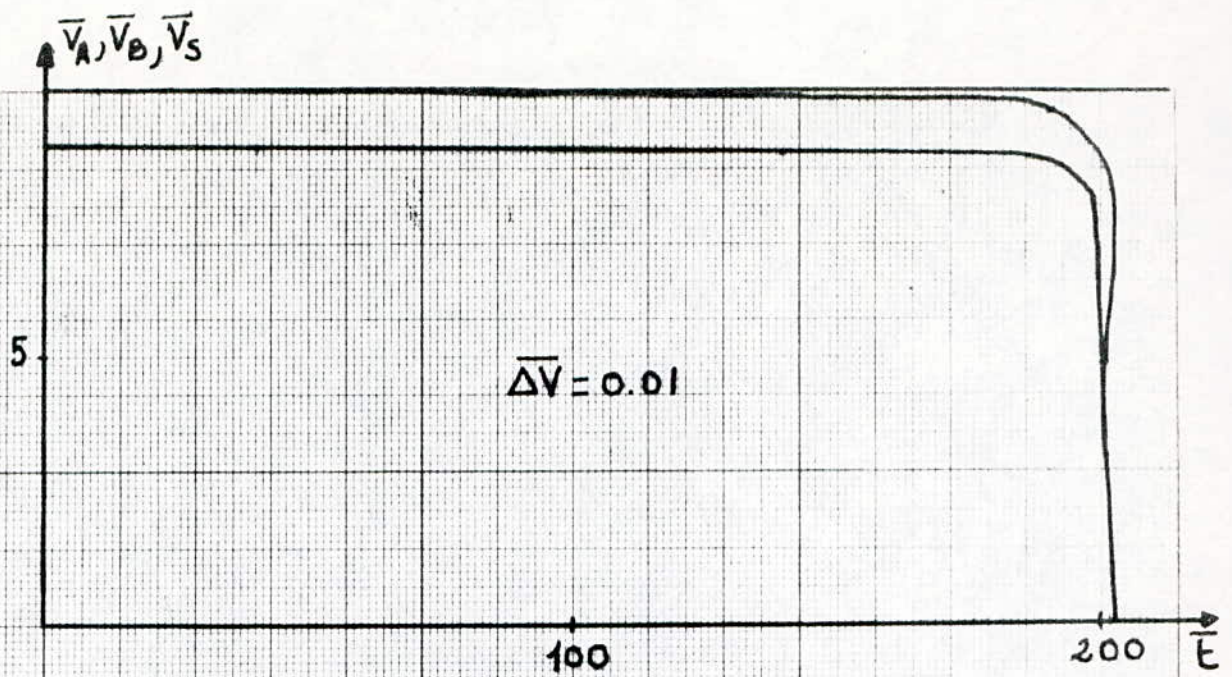


FIGURE : 2 - 1

Control Par Blocage D'un transistor

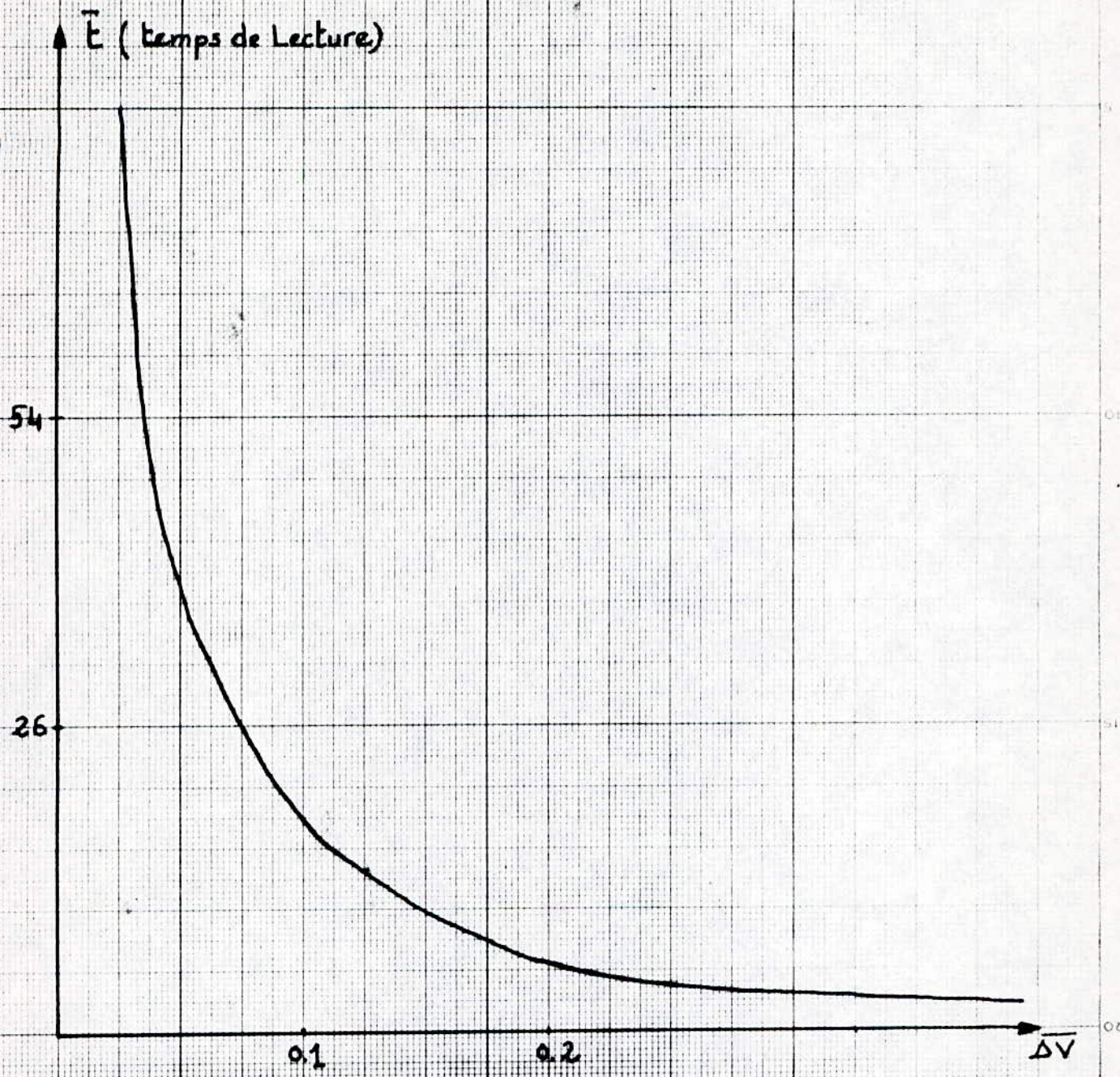


FIGURE: 2^e 2

4-3 Commentaires :

La fonction de commande trouvée permet bien d'avoir une amplification idéale, mais malheureusement, un un inconvenient important apparait: le temps de lecture n'est plus constant, mais il est inversement proportionnel à la tension ΔV presente initialement à l'entrée de l'amplificateur

$\overline{\Delta V}$	0,025	0,05	0,1	0,2
\bar{t} (lecture	78	38	18	8

$$\bar{t} = 2 \left(\frac{1 - \overline{\Delta V}}{\Delta V} \right)$$

Les deux transistors ne peuvent jamais être exactement identiques cela est dû à la dispersion des paramètres électriques et la variation des paramètres intrinsèques de chaque transistors, donc les tensions à détecter peuvent être différentes pour un groupe d'amplificateurs existants dans le circuit intégré, ce qui fait que si on commande l'amplificateur de lecture par un signal de ce type, toutes les informations ne peuvent pas être lues convenablement

- Ce résultat pouvait être déduit physiquement, car si on élimine la contre-réaction par blocage d'un transistor on obtient un temps de lecture variable pour des tensions à détecter variables .

5 - Control par un courant constant

Dans ce qui a précédé, on a vu qu'il existe un compromis entre le temps de lecture et l'amplification et que l'élimination de la contre-réaction entraîne des variations du temps de lecture dans de trop larges proportions .

Pour assurer une contre-réaction positive, on propose de commander le montage par un courant constant, car la diminution du courant du transistor T_1 , induit automatiquement l'augmentation du courant dans le transistor T_2 , afin de garder un courant total constant, ce qui permet de précipiter la décharge de la capacité reliée au noeud B et de freiner la décharge de la capacité reliée au noeud A .

5.1 Formulation mathématique

Les régimes de fonctionnement sont identiques aux deux cas précédents, mais pour ce cas on a une condition supplémentaire :

$$C \frac{dV_A}{dt} + C \frac{dV_B}{dt} = \text{constante}$$

Pour obtenir des résultats généralisés, on a normalisé les tensions, le courant et le temps.

en note

$$\bar{V} = \frac{V}{V_T} \quad ; \quad \bar{t} = \frac{t}{C/KV_T} \quad \text{et} \quad \bar{I} = \frac{I}{KV_T^2}$$

1er régime : T_1 et T_2 saturés

Les équations différentielles qui régissent le fonctionnement du système sont les suivantes :-

$$\left\{ \begin{array}{l} \frac{d\bar{V}_A}{d\bar{t}} = -\frac{1}{2} (\bar{V}_{BS} - 1)^2 \quad (1) \\ \frac{d\bar{V}_B}{d\bar{t}} = -\frac{1}{2} (\bar{V}_{AS} - 1)^2 \quad (2) \\ \frac{d\bar{V}_A}{d\bar{t}} + \frac{d\bar{V}_B}{d\bar{t}} = -\bar{I} \quad (3) \end{array} \right.$$

conditions initiales

$$\bar{V}_A(0) = \bar{V}_{A_{\max}}$$

$$\bar{V}_B(0) = \bar{V}_{A_{\max}} - \bar{\Delta V}$$

$$\bar{I} = \text{constante}$$

Pour résoudre ce système, on pose $\bar{V}_A - \bar{V}_B = f(\bar{t})$ avec $f(0) = \bar{\Delta V}$ avec cette condition, (1) et (2) on trouve

$$\bar{V}_{BS} = \frac{1}{f} \frac{df}{d\bar{t}} - \frac{f}{2} + 1 \quad ; \quad \bar{V}_{AS} = \frac{1}{f} \frac{df}{d\bar{t}} + \frac{f}{2} + 1$$

On substitue ces deux expressions dans (3); on obtient l'équation différentielle suivante :

$$\left(\frac{1}{f} \frac{df}{d\bar{t}} \right)^2 + \left(\frac{f}{2} \right)^2 = \bar{I}$$

La solution de cette équation est .

$$f(\bar{t}) = \frac{4\alpha\sqrt{\bar{I}} e^{-\sqrt{\bar{I}}\bar{t}}}{\alpha^2 e^{-2\sqrt{\bar{I}}\bar{t}} + 1} \quad \text{avec} \quad \alpha = \frac{2\sqrt{\bar{I}}}{\bar{\Delta V}} + \sqrt{\frac{4\bar{I}}{\bar{\Delta V}^2} - 1}$$

Ce qui donne :

$$\bar{V}_A(\bar{t}) = -\frac{1}{2} \bar{I} \bar{t} + \frac{1}{2} f(\bar{t}) - \frac{1}{2} \Delta V + \bar{V}_{Amax}$$

$$\bar{V}_B(\bar{t}) = -\frac{1}{2} \bar{I}(\bar{t}) - \frac{1}{2} f(\bar{t}) - \frac{1}{2} \Delta V + \bar{V}_{Amax}$$

Le premier état cesse à $\bar{t} = \bar{t}_1$, où $\bar{V}_A(\bar{t}_2) - \bar{V}_B(\bar{t}_2) = 1$

On trouve :

$$\bar{t}_1 = -\frac{1}{\sqrt{\bar{I}}} \text{Log} \left[\frac{2\sqrt{\bar{I}} + \sqrt{4\bar{I}-1}}{\alpha} \right]$$

2^eme état : T_1 Saturé et T_2 non saturé

Pour ce cas, on suppose que la caractéristique $I_{DS} = f(V_{DS})$ est linéaire pour le régime non saturé .

d'où les équations différentielles suivantes

$$\left| \frac{d\bar{V}_A}{d\bar{t}} = -\frac{1}{2} (\bar{V}_{BS}-1)^2 \quad (4) \right.$$

$$\left| \frac{d\bar{V}_B}{d\bar{t}} = -\frac{1}{2} \bar{V}_{BS}(\bar{t}_1) \bar{V}_{BS} \quad (5) \right.$$

$$\left| \frac{d\bar{V}_A}{d\bar{t}} + \frac{d\bar{V}_B}{d\bar{t}} = -\bar{I} \quad (6) \right.$$

conditions initiales

$$\bar{V}_A(0) = \bar{V}_A(\bar{t}_1) = 1 + \bar{V}_B(\bar{t}_1)$$

$$\bar{V}_B(0) = \bar{V}_B(\bar{t}_1)$$

$$\bar{V}_{BS}(\bar{t}_1) = \text{cste}$$

On substitue (4) et (5) dans (6) on obtient

$$\bar{V}_{BS} = \frac{2 + \bar{V}_{BS}(\bar{t}_1) + \sqrt{(2 - \bar{V}_{BS}(\bar{t}_1))^2 + 8\bar{I} - 4}}{2} = \gamma = \text{cste}$$

d'où

$$\bar{V}_A(\bar{t}) = -\frac{1}{2} (\gamma-1)^2 (\bar{t} - \bar{t}_1) + \bar{V}_A(\bar{t}_1)$$

$$\bar{V}_B(\bar{t}) = -\frac{1}{2} \bar{V}_{BS}(\bar{t}_1) \cdot \gamma \cdot (\bar{t} - \bar{t}_1) + \bar{V}_B(\bar{t}_1)$$

Cet état cesse à $\bar{t} = \bar{t}_2$ où $\bar{V}_B(\bar{t}_2) = 1$; on trouve

$$\bar{t}_2 = \bar{t}_1 + \frac{2(\bar{V}_B(\bar{t}_1) - 1)}{\gamma \bar{V}_{BS}(\bar{t}_1)} ; \text{ on note } \bar{V}_A(\bar{t}_2) = \bar{V}_0 .$$

3^{ème} état : T_1 Bloqué et T_2 non saturé

Pour ce cas on a $\bar{V}_A = \bar{V}_p$ et $\frac{d\bar{V}_B}{d\bar{t}} = -\bar{I}$

$$\text{d'où} \quad \bar{V}_B(\bar{t}) = -\bar{I}(\bar{t} - \bar{t}_2) + 1.$$

5.2 Application

Pour illustrer les expressions mathématiques, on a tracé \bar{V}_A et \bar{V}_B en fonction de \bar{t} , pour différentes valeurs de $\bar{\Delta V}$

On a pris $\bar{I} = 1$ et $\bar{V}_{Amax} = 10$ (voir figure 3-1)

Et pour conclure on a tracé $\bar{\Delta V}_A = f(\bar{\Delta V})$ et $\bar{t}(\text{lecture}) = f(\bar{\Delta V})$
(voir figure 3-2)

5-3 Commentaires des résultats

D'après les courbes donnant l'évolution de la chute de tension au point A, et du temps de lecture, en fonction de la tension ΔV à détecter on conclut:

- La commande du montage par un courant constant offre deux avantages très importants.
- d'abord une amplification constante.
- un temps de lecture à peu près constant.

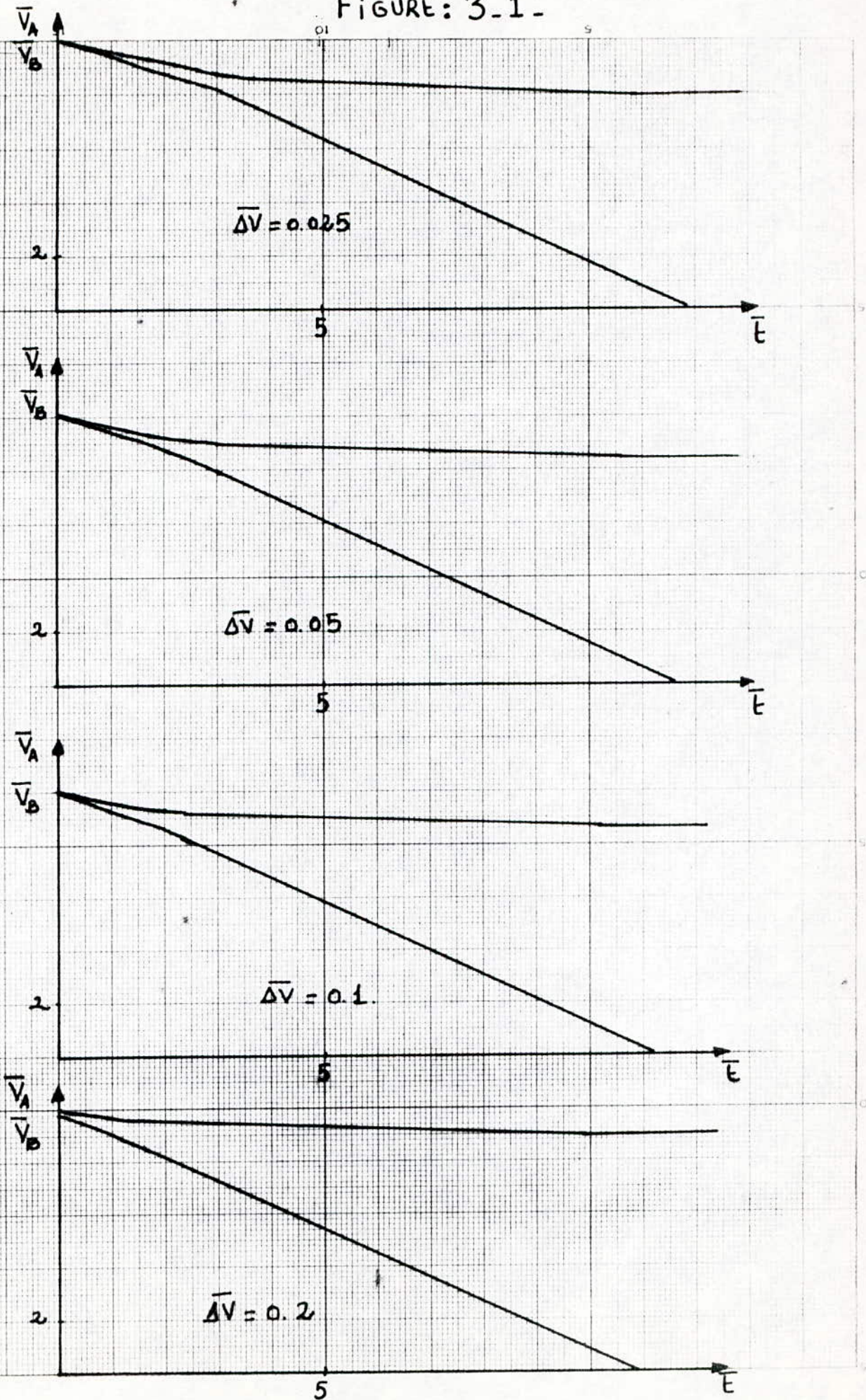
En effet, pour un courant $\bar{I} = 1$;

$\bar{\Delta V}$	0,025	0,05	0,1	0,2
\bar{t} (Lecture)	3,7	3	2,4	1,7

On remarque que si la tension à détecter augmente huit fois le temps de lecture diminue de deux fois, ce qui laisse supposer que ce temps est constant.

Control Par Un Courant: $\bar{I} = 1$

FIGURE: 3-1-



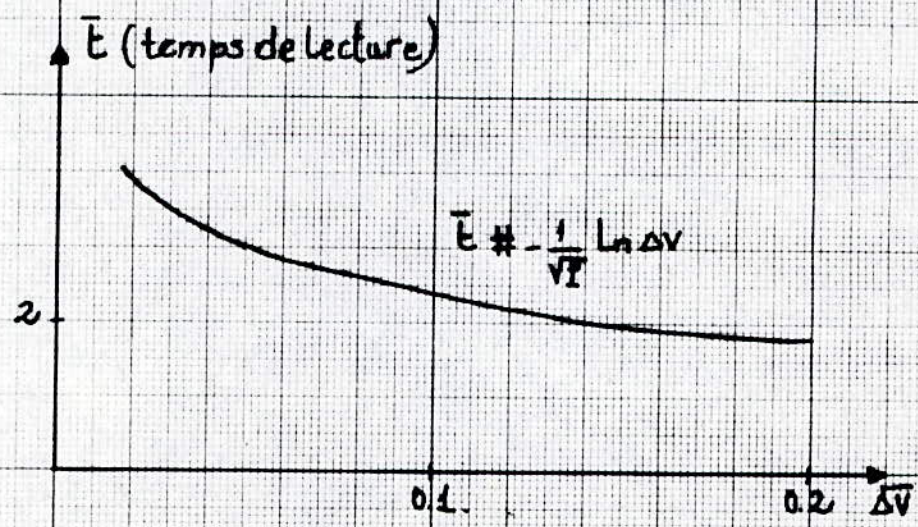
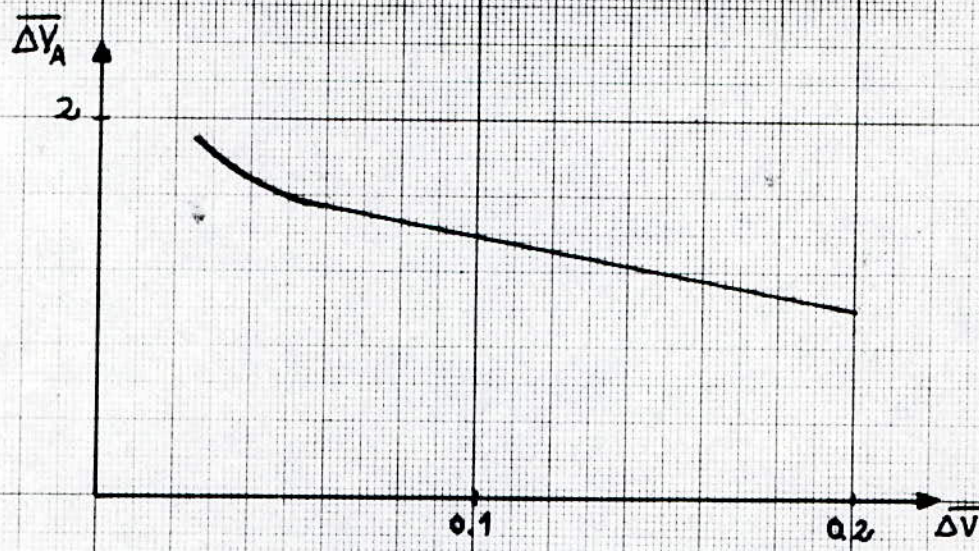


FIGURE: 3.2.

$\overline{\Delta V}$	0,025	0,05	0,1	0,2
$\overline{\Delta V_A}$	1	0,8	0,7	0,5

On remarque que la chute de tension au point ^A est constante et de plus pas assez importante

En conclusion, on peut dire que ce type de commande est bien convenable pour l'amplificateur de lecture, car si on fixe par exemple le temps de lecture à 4τ , quelque soit la variation de ΔV , toutes les tensions à lire, sont lues convenablement et de plus l'amplification est constante.

- Les résultats trouvés, peuvent être expliqués physiquement : dans le montage, on remarque que chaque transistor constitue pour l'autre une contre-réaction, qui tend dans un transistor à augmenter la courant et dans l'autre à le diminuer, du fait qu'au début de la lecture, il existe une différence de courant due à la tension ΔV qui crée le déséquilibre

5-4 Remarques

Des expressions des tensions $\overline{V_A}(\bar{t})$, $\overline{V_B}(\bar{t})$ et du temps de lecture deux choses importantes apparaissent :

- si $I < 0,25 K \cdot V_T^2$; la différence $V_A - V_B$ n'atteint pas la tension de seuil dans le régime saturé.
- de Plus, pour pouvoir faire conduire les deux transistors il faut que l'intensité du courant de commande soit supérieure à la différence des courants initiaux existants entre les deux transistors. après calcul, on trouve que $I > K \cdot \Delta V^2$

C'est à dire que pour un courant $I \leq K \Delta V^2$, le transistor T_1 restera bloqué.

Exemple :

Pour mieux comprendre ce phénomène, on a fait l'analyse du montage pour un courant $I = 0,01 K V_T^2$ C'est à dire $\bar{I} = 0,01$
d'après la relation sus-indiquée, on constate que pour $\overline{\Delta V} \geq 0,1$
Le transistor T_1 est bloqué, et pour $\overline{\Delta V} < 0,1$ les deux transistors sont conducteurs.

1er Régime : T_1 et T_2 Saturés

$$\frac{d\bar{V}_A}{d\bar{t}} = -\frac{1}{2}(\bar{V}_{Bs}-1)^2$$

$$\frac{d\bar{V}_B}{d\bar{t}} = -\frac{1}{2}(\bar{V}_{As}-1)^2$$

$$\frac{d\bar{V}_A}{d\bar{t}} + \frac{d\bar{V}_B}{d\bar{t}} = -\bar{I}$$

On trouve

$$\bar{V}_A = -\frac{1}{2}\bar{I}\bar{t} + \frac{1}{2}f(\bar{t}) - \frac{1}{2}\Delta\bar{V} + \bar{V}_{Amax} \quad ; \quad f(\bar{t}) = \frac{4\alpha\sqrt{\bar{I}} e^{-\sqrt{\bar{I}}\bar{t}}}{\alpha^2 e^{-2\sqrt{\bar{I}}\bar{t}} + 1}$$

$$\bar{V}_B = -\frac{1}{2}\bar{I}\bar{t} - \frac{1}{2}f(\bar{t}) - \frac{1}{2}\Delta\bar{V} + \bar{V}_{Amax}$$

avec $\alpha = \frac{2\sqrt{\bar{I}}}{\Delta\bar{V}} + \sqrt{\frac{4\bar{I}}{\Delta\bar{V}^2} - 1}$

Cet état cesse à $\bar{t} = \bar{t}_1$ où $\bar{V}_{Bs} = 1$

On trouve

$$\bar{t}_1 = -\frac{1}{\sqrt{\bar{I}}} \text{Log} \left[\frac{2 + \sqrt{4 + \alpha^2}}{\alpha^2} \right] ; \text{ on note } \bar{V}_A(\bar{t}_1) = \bar{V}_0$$

2ème Régime : T_1 Bloqué et T_2 Conducteur

$$\bar{V}_A = \bar{V}_0$$

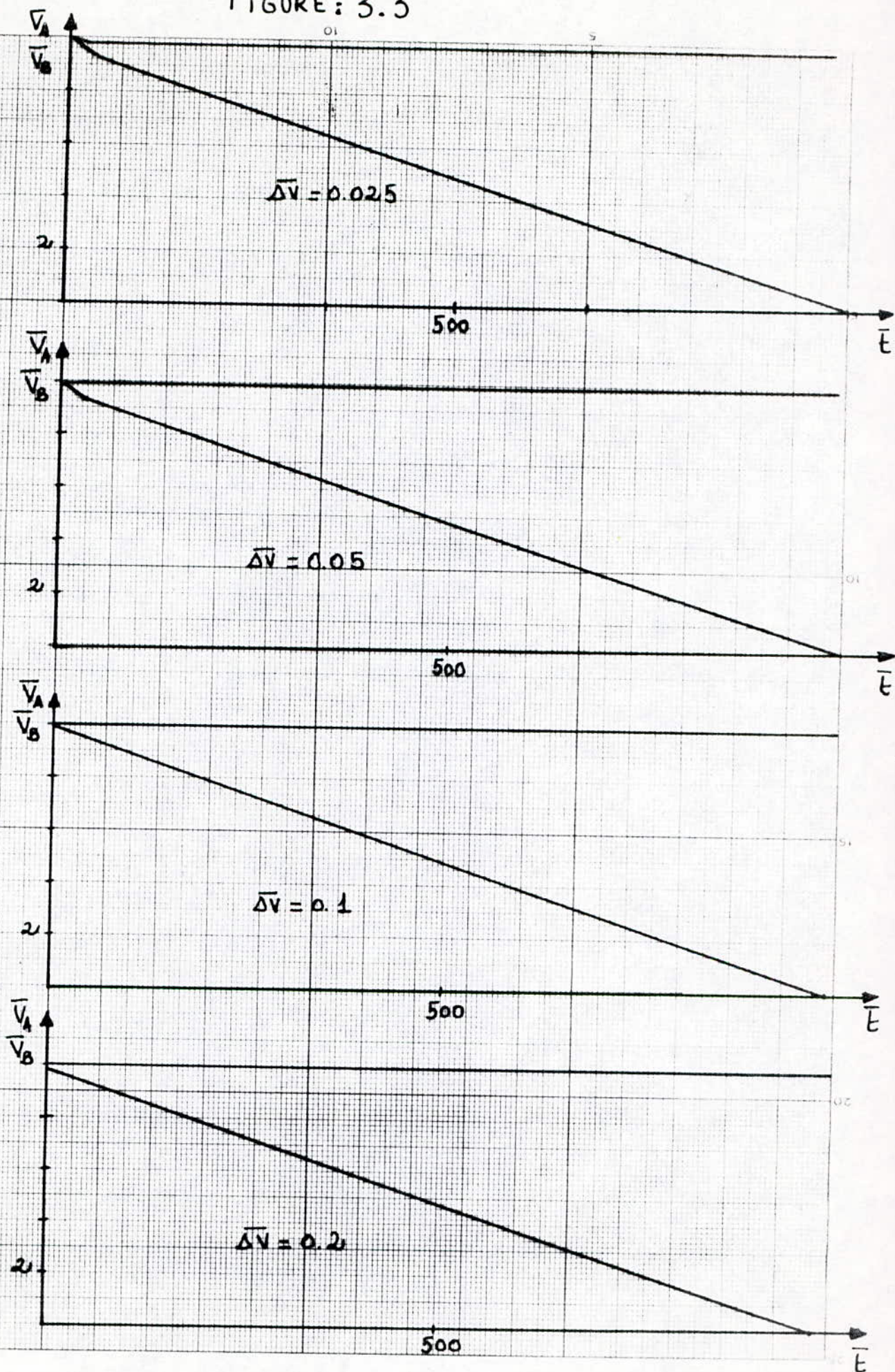
on trouve $\bar{V}_B(\bar{t}) = -\bar{I}(\bar{t} - \bar{t}_1) + \bar{V}_B(\bar{t}_1)$

$$\frac{d\bar{V}_B}{d\bar{t}} = -\bar{I}$$

Pour illustrer ces résultats, on a tracé $\bar{V}_A(\bar{t})$ et $\bar{V}_B(\bar{t})$

Pour $\bar{I} = 0,01$; on a pris $\bar{V}_{Amax} = 10$ et $\Delta\bar{V} = 0,025, \dots, 0,2$ (Voir fig 3-3)

FIGURE: 3.3



Control par un courant: $\bar{I} = 0.01$

Commentaires :

On remarque d'après cette petite étude que l'intensité du courant de commande joue un rôle important, et deux choses apparaissent .

- Si l'intensité du courant de commande est grande, le temps de lecture est petit, mais la chute de tension au point A est grande
- Si l'intensité du courant de commande est faible, le temps de lecture devient grand, mais la chute de tension au point A est petite .

d'où existence d'un lien entre l'intensité du courant de commande et les contraintes de notre problème.

Néanmoins, l'analyse du montage avec des courants de commande d'intensités moyennes montre que la commande du montage par un courant constant donne des résultats très satisfaisants .

Ainsi pour un courant $I = K V_T^2$, le temps de lecture est $t = 4 C / K V_T$ et la diminution de la tension en A est inférieure à 10 % de la tension d'alimentation .

Donc on peut adopter ce type de commande , mais il est nécessaire d'agir sur les constantes technologiques des transistors pour diminuer le temps de lecture et avoir ainsi un lecteur rapide .

CONCLUSION

D'après cette analyse, on peut noter deux choses importantes :
1^{er}: la variation de la tension ΔV à détecter influe beaucoup sur le fonctionnement de l'amplificateur de lecture, c'est à dire sur le temps de lecture et l'amplification.

2^{eme} : existence d'un lien solide entre l'amplification obtenue et le temps de lecture et par conséquent, au lieu d'essayer d'obtenir par exemple une amplification maximum comme dans le cas de la fonction de commande qui permet le blocage net d'un des deux transistors, et qui a conduit à des temps de lecture instables à l'extrême, on devrait plutôt chercher un compromis entre les deux, c'est à dire la plus grande amplification possible tout en ayant un temps de lecture stable et assez court.

- des trois fonctions de commandes utilisées, la meilleure, c'est à dire celle qui présente le meilleur compromis amplification ~~tiré~~ temps de lecture est l'attaque par un courant constant, qui peut être adoptée mais nécessite encore une amélioration du temps de lecture, le prochain chapitre sera consacré à l'étude d'un moyen permettant d'augmenter la vitesse de fonctionnement de l'amplificateur de lecture, tout en ayant une amplification stable et maximum.

Nous tenons à faire remarquer que la résolution directe de certains des systèmes d'équations différentielles auxquels nous avons eu à faire était impossible, ce qui nous a obligé à contourner le problème en usant des approximations et par conséquent l'exactitude des résultats dépend énormément de l'exactitude des approximations faites.

La vérification expérimentale nous permettra de conclure quant à la véracité des résultats.

AMELIORATION DES CARACTERISTIQUES DE L'AMPLIFICATEUR
DE LECTURE

I-Introduction

Jusqu'à présent, les résultats obtenus ne répondent toujours pas aux objectifs que l'on s'est proposés d'atteindre, c'est à dire un lecteur rapide de mémoires dynamiques.

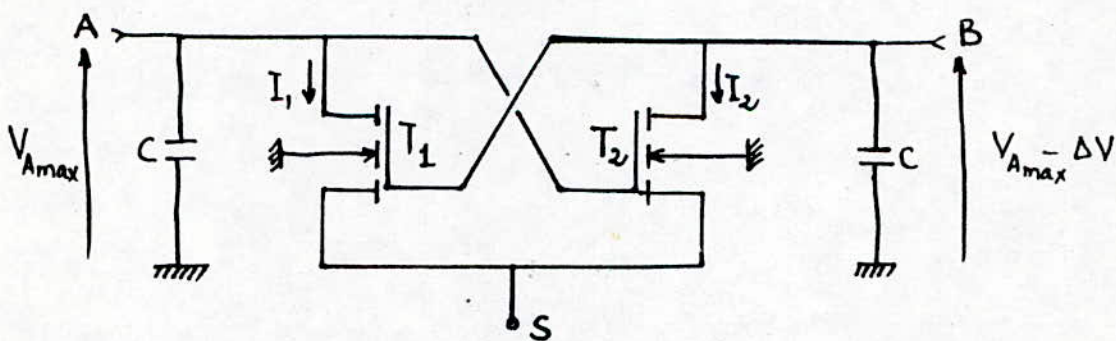
En effet d'après l'analyse faite au chapitre I, il est impossible d'obtenir un temps de lecture satisfaisant sans pour cela perdre en amplification.

La chute de tension doit être au maximum entre 10 et 20 % de la tension d'alimentation car si on l'a minimisée, le temps de lecture devient énorme.

Le but de ce chapitre est la recherche d'un meilleur compromis entre le temps de lecture et l'amplification, en agissant et sur les fonctions de commande et, s'il le faut, sur la complexité du montage (ce qui se traduit par une augmentation de la surface occupée par l'amplificateur de lecture).

2- Recherche d'une fonction de commande

On suppose toujours que l'information à détecter ΔV , se trouve au point B.



Avoir un temps de lecture faible et une décharge de V_A la moindre possible, revient à faire décharger la capacité reliée au noeud B le plus rapidement possible.

A cet égard, nous avons établis deux hypothèses:

1er hypothèse:

Le courant de drain I_d est constant et très faible, ce qui assure une contre réaction positive et une faible diminution de V_A au cours du temps et par conséquent une bonne amplification.

En faisant intervenir les équations différentielles qui régissent le fonctionnement du système, on arrive à trouver la tension V_S qui satisfait l'hypothèse énoncée plus haut.

2ème hypothèse:

Les variations de V_A et de V_B sont dans un rapport constant et très grand à tout instant c'est à dire que

$$\frac{\Delta V_B}{\Delta V_A} = a \quad \text{avec } a \gg 1.$$

Ce qui assure une diminution rapide de la tension V_B et surtout une bonne amplification.

COMMENTAIRES

L'analyse faite au niveau de ce paragraphe nous a permis de nous approcher de la solution, mais hélas, d'une part les tensions de commandes nécessaires sont ~~exigentes~~ très difficiles à générer (nécessité d'élaborer des générateurs complexes), d'autre part on obtient des temps de lecture assez courts (dans certains cas) mais qui varient beaucoup lorsque la tension ΔV varie.

3- Attaque par deux niveaux de courants constants

Dans l'étude faite au premier chapitre pour le cas d'une attaque par un courant constant, on avait conclu que l'intensité du courant de commande joue un rôle important dans la détermination des caractéristiques de l'amplificateur et que:

-Si l'intensité du courant de commande est grande, on avait un temps de lecture très court mais l'amplification est médiocre et vice-versa.

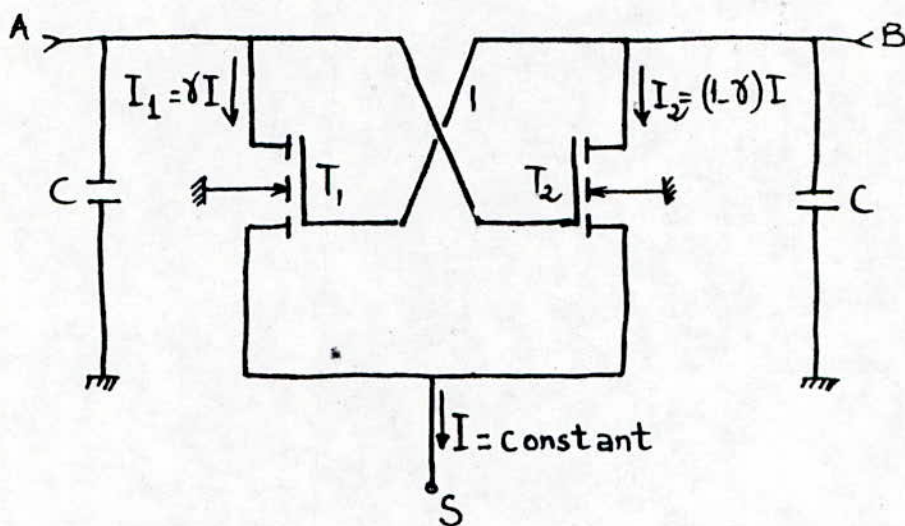
En exploitant ce résultat, on peut optimiser les caractéristiques de l'amplificateur, c'est à dire qu'on va essayer de trouver l'intensité du courant de commande qui donnerait le meilleur compromis temps de lecture-amplification.

On se fixe deux hypothèses au départ:

-On dira que l'amplification est bonne, si la chute de tension au point A (symétrique de B où se trouve la tension à détecter) ne dépasse pas 15% de la tension d'alimentation V_{Amax}

-On dira qu'on a un temps de lecture assez court, si celui-ci est inférieur ou égal à $4 C / KV_T$

3.6.1 Détermination de l'intensité du courant de commande



Pour généraliser les résultats, on a normalisé les tensions, le temps et le courant par rapport aux paramètres des transistors et la capacité C

On note : $\bar{V} = \frac{V}{V_T}$; $\bar{t} = \frac{t}{C / KV_T}$ et $\bar{I} = \frac{I}{KV_T^2}$.

On suppose qu'à l'instant initial (début de la lecture) que la distribution du courant dans les deux branches de l'amplificateur de lecture est $\bar{I}_1 = \delta \bar{I}$ et $\bar{I}_2 = (1 - \delta) \bar{I}$.

A l'aide des équations différentielles qui régissent le fonctionnement du montage, on détermine l'intensité du courant qui donnerait une telle distribution.

CALCUL DE I

Au départ les deux transistors T_1 et T_2 sont saturés, d'où:

$$\bar{I}_1(0) = \frac{1}{2} (\bar{V}_{Bs_{max}} - 1)^2 = \gamma \bar{I}$$

$$\bar{I}_2(0) = \frac{1}{2} (\bar{V}_{As_{max}} - 1)^2 = (1 - \gamma) \bar{I}$$

On trouve:

$$\bar{I} = \frac{\Delta V_{min}^2}{2(1-\gamma)} \left(\frac{1}{1 - \sqrt{\frac{\gamma}{\gamma-1}}} \right)^2$$

Pour illustrer cette expression, on a tracé la caractéristique $\bar{I} = f(\gamma)$; on a pris $\Delta V_{min} = 0,05$ (plus basse tension pouvant se présenter à l'entrée de l'amplificateur). (voir figure 4-1).

Pour réaliser l'hypothèse fixée au départ, c'est à dire meilleur compromis temps de lecture - amplification, on a tracé les deux caractéristiques: temps de lecture en fonction de l'intensité de commande et chute de tension au point A (ΔV_A) en fonction de \bar{I} .

(voir figure 4-2)

Pour pouvoir tracer ces deux caractéristiques, on utilise les résultats trouvés au chapitre I pour le cas de l'attaque par un courant constant

D'après la figure 4-2 on conclut que:

- Pour réaliser les deux hypothèses de départ, l'intensité du courant de commande doit être comprise dans la fourchette suivante:

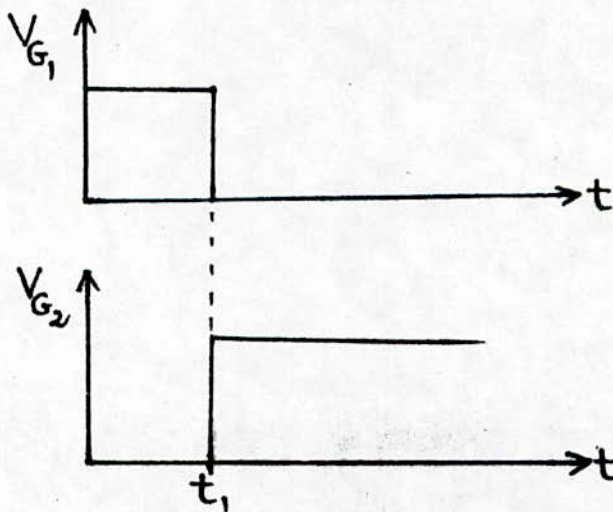
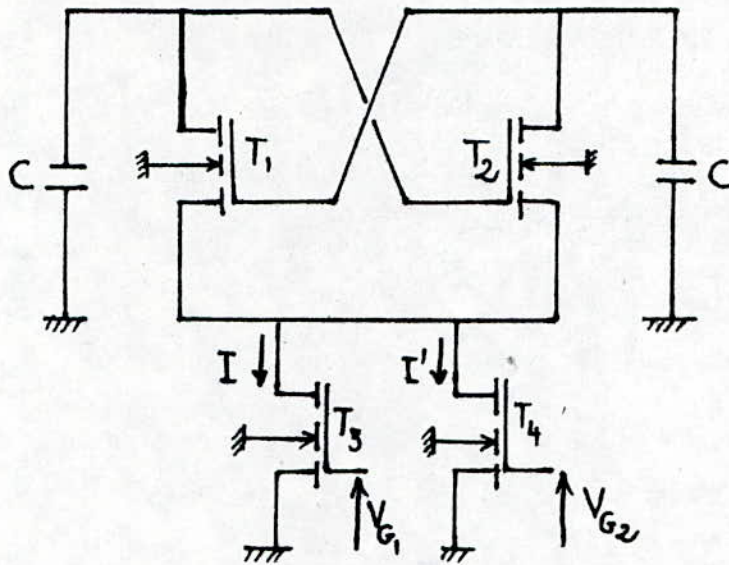
$$0,4 \leq \bar{I} \leq 1,6 \quad \text{c'est à dire} \quad 0,46 \leq \gamma \leq 0,48$$

De plus pour activer la décharge de la capacité liée au point B on prévoit une attaque par un deuxième courant dont l'intensité est supérieure à l'intensité du courant initial, c'est à dire:

Au début de la lecture on attaque le montage par un courant dont l'intensité est comprise dans la fourchette sus-indiquée, aussitôt les deux capacités commencent à se décharger à travers les deux transistors T_1 et T_2 avec des courants différents (cela est dû à la différence ΔV EXISTANT entre V_A et V_B au début de la lecture), ainsi la différence de tension entre A et B augmente, et dès que cette dif-

-férence atteint un certain seuil (par exemple 500 mV) le deuxième courant intervient, ce qui provoque une décharge rapide de la tension V_B , et par effet cumulatif cette dernière tend à bloquer rapidement le transistor T_1 , ce qui assure en même temps un temps de lecture assez court et une amplification meilleure.

Pour réaliser une telle commande, on utilise deux transistors MOS fonctionnant en régime saturé (en sources de courants) et qui s'ouvrent et se ferment grâce à une commande externe.



Le temps t_1 est le temps nécessaire pour que la différence entre les tensions V_A et V_B atteigne un certain seuil (par exemple $\overline{\Delta V} = 0,5$).

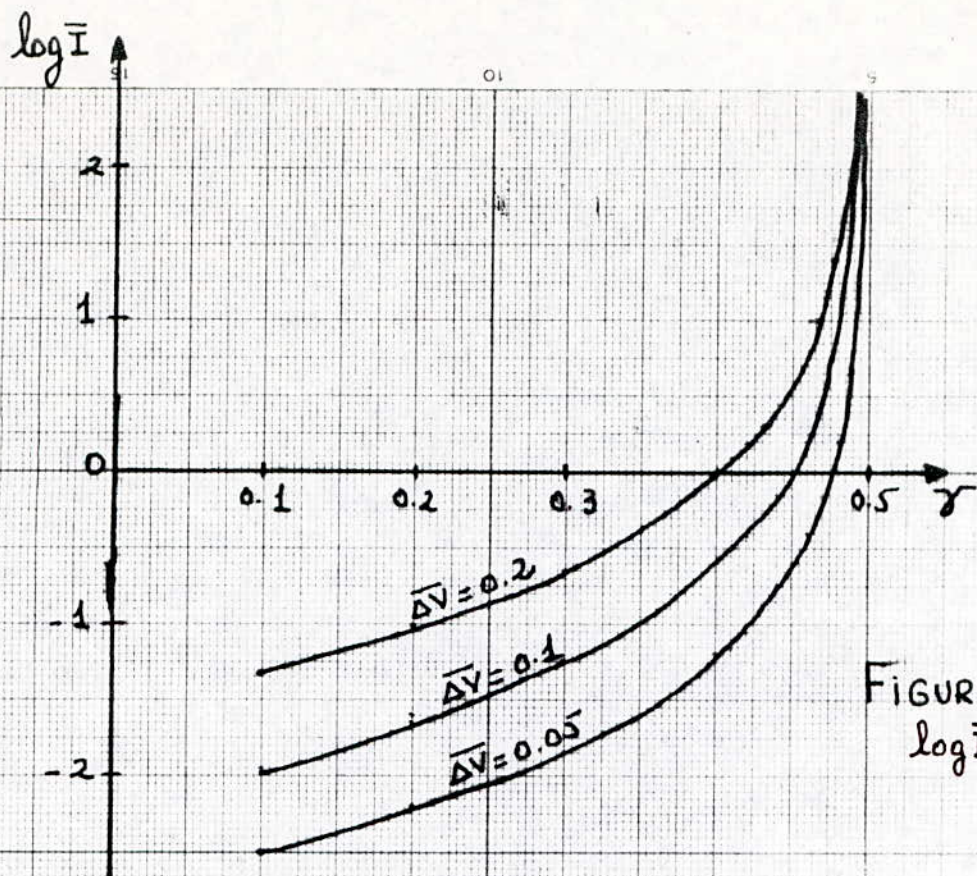


FIGURE: 4-1.
 $\log \bar{I} = f(\gamma)$

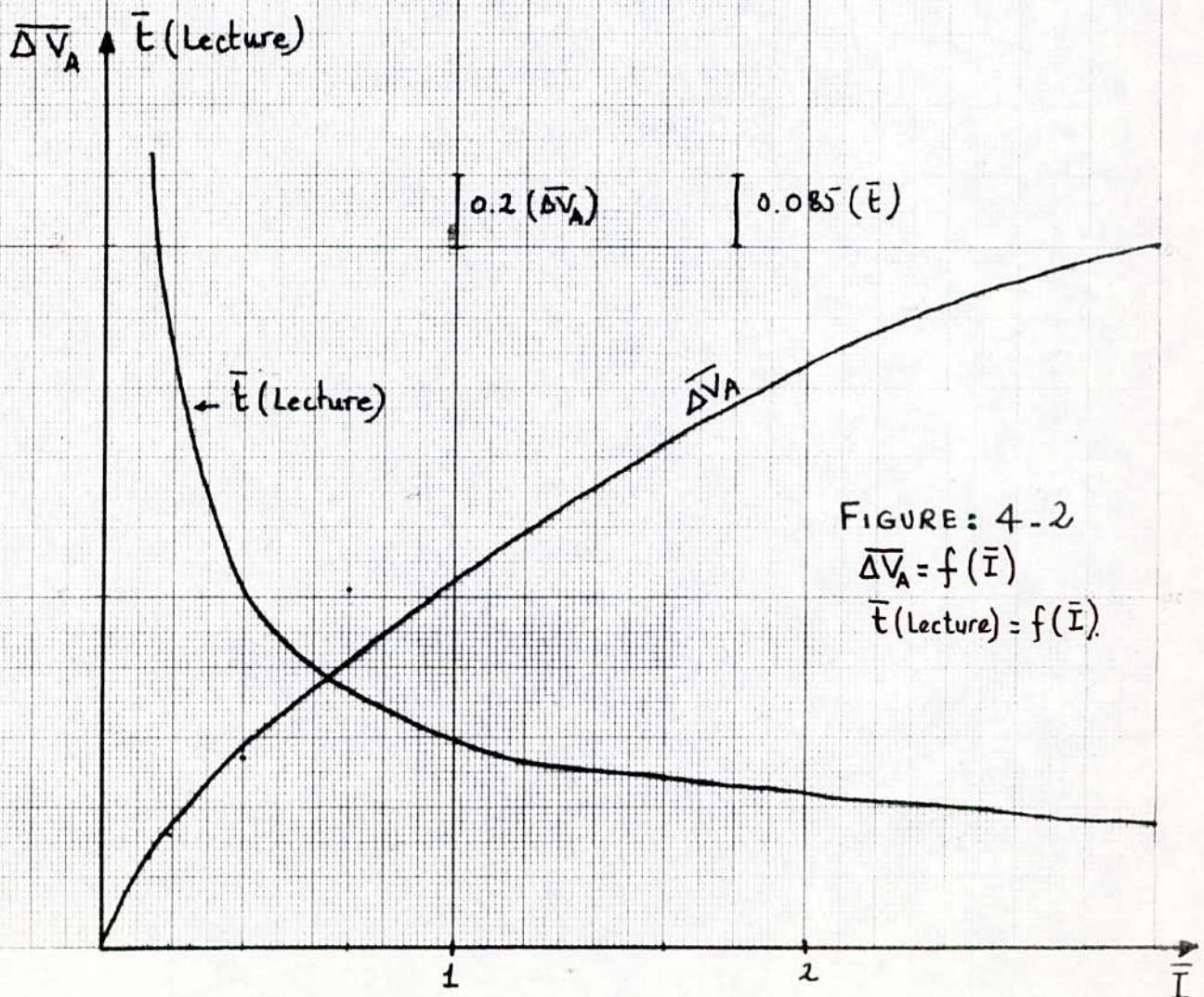


FIGURE: 4-2
 $\bar{\Delta V}_A = f(\bar{I})$
 $\bar{E}(\text{Lecture}) = f(\bar{I})$

3-2 APPLICATION

Pour illustrer ces résultats, on a tracé \bar{V}_A et \bar{V}_B en fonction de \bar{t} pour différentes tensions $\bar{\Delta V}$ à détecter.

On a pris $\bar{I}=0,7$ et $\bar{I}'=1$; $\bar{V}_{A_{max}}=10$ (voir figure 4-3) .

3-3 COMMENTAIRES

D'après les résultats trouvés, on peut dire qu'on est arrivé à réaliser les deux hypothèses fixées au départ .

-Le temps de lecture est assez court et de plus ne varie pas beaucoup quand la tension ΔV à détecter varie .

$\bar{\Delta V}$	0.05	0.1	0.2
\bar{t} (Lecture)	3,5	2,9	2

-La chute de tension au point A est inférieure à 15% de la tension d'alimentation $V_{A_{max}}$, et de plus varie peu quand la tension ΔV à détecter varie .

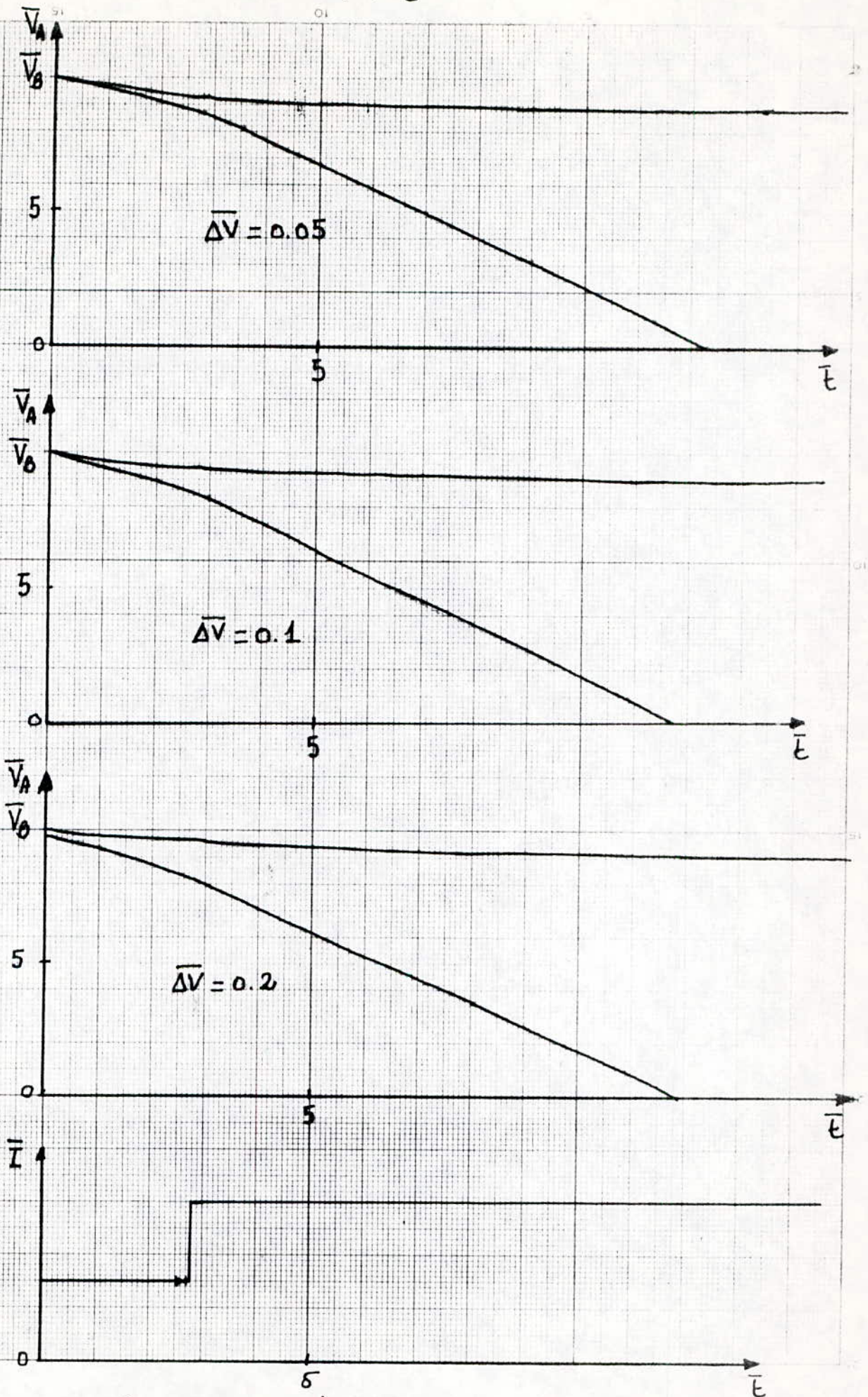
$\bar{\Delta V}$	0.05	0.1	0.2
$\bar{\Delta V}_A$	1.1	1	0.9

Pour montrer l'avantage de l'attaque par deux niveaux de courants par rapport à l'attaque par un seul courant, on a fait l'étude comparative des résultats obtenus pour les deux cas , le tableau ci-dessous donne les résultats trouvés .

ΔV	\bar{t} (Lecture)			$\bar{\Delta V}_A$		
	0.05	0.1	0.2	0.05	0.1	0.2
2 courants	3,5	2,9	2	1,1	1	0,9
1 courant	4,2	3,25	2,27	0,7	0,5	0,4

On remarque que l'amélioration apportée par l'attaque par deux niveaux de courants est à peu près de 20% pour le temps de lecture et d'autre part la chute de tension en A augmente à peu près de 10% mais reste toujours inférieure à 15% de la tension d'alimentation.

- FIGURE: 4-3 -



attaque par deux niveaux de Courants

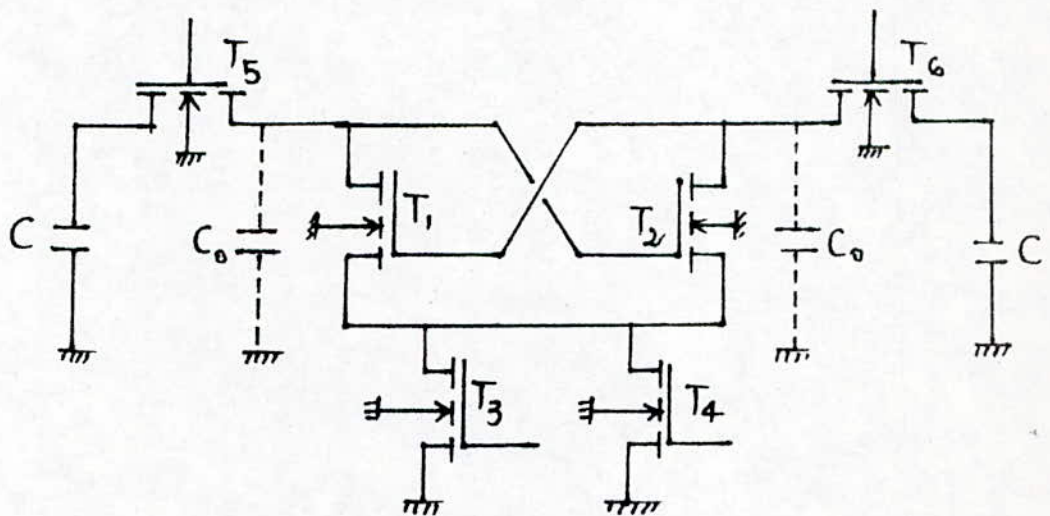
4- AUGMENTATION DE LA VITESSE DE FONCTIONNEMENT

On peut remarquer que le temps de lecture est étroitement lié à la constante de temps $\tau = C/KV_T$, c'est à dire lié aux valeurs de C et K (conductivité spécifique du transistor).

Pour diminuer le temps de lecture, on agit sur ces deux paramètres ce qui revient à dire que si on arrive à diminuer la capacité C ou à augmenter K, on arrive à augmenter la vitesse de fonctionnement du lecteur.

4-I DIMINUTION DE LA CAPACITE C

Comme il a été signalé dans le chapitre I, la capacité C représente la somme de plusieurs capacités parasites, dont l'une est la capacité d'entrée de l'amplificateur et les autres sont les capacités qu'offrent tout le réseau de cellules mémoires qui se trouvent de part et d'autre de l'amplificateur et la capacité de la ligne de lecture. Pour diminuer cette capacité, on isole l'amplificateur pendant la phase de lecture des mémoires qui se trouvent connectées à son entrée grâce à deux transistors MOS qui s'ouvrent juste pour décharger l'information ΔV à lire dans la capacité d'entrée de l'amplificateur, puis sont fermés et ainsi isolent le lecteur du réseau de points mémoires pendant la phase de lecture.



Grâce à ces deux transistors (T₅ et T₆) la constante de temps devient $\tau = C_0/KV_T$ au lieu de $\tau = C/KV_T$ avec C₀ au moins dix fois plus petite que C, ce qui implique une diminution du temps de lecture d'au moins de 10 fois.

APPLICATION

Pour mieux voir l'avantage qu'offre les deux transistors MOS d'isolement, on a dressé le tableau suivant donnant le temps de lecture en fonction de la tension à détecter ΔV , pour des courants de commande $\bar{I}=0,7$ et $\bar{I}'=1$.

ΔV	0.05	0.1	0.2
$\bar{t}(\text{Lecture})$	0.35	0.29	0.2

On remarque que le temps de lecture diminue dix fois, et l'amplification est inchangée.

4-2 AUGMENTATION DE K

La deuxième solution qui offre un temps de lecture très court consiste à augmenter la valeur de K (conductivité spécifique du transistor) ce qui revient à agir ^{sur} les paramètres technologiques des transistors constituant l'amplificateur de lecture.

Or K s'exprime comme suit /

$$K = \mu \frac{\epsilon_{ox} \epsilon_0}{t_{ox}} \cdot \frac{W}{L} = K_0 \frac{W}{L}$$

- Où
- μ : mobilité des porteurs de charges .
 - ϵ_{ox} : constante diélectrique de l'oxyde isolant la gate.
 - ϵ_0 : constante diélectrique du vide.
 - W : largeur de la zone de gate ou du canal.
 - L : longueur de cette même zone. (voir figure 4-4)

Remarquons que pour une même surface de la région de gate $S=W.L$ si on divise L par $A > 1$ et on multiplie W par la même valeur

$$S' = W.A.L / A = W.L = S$$

Alors

$$K' = K_0 \frac{W.A}{L/A} = K_0 \frac{W}{L} . A^2 = A^2 . K$$

Donc sans changer la surface de gate, on peut multiplier la constante K par 3 ou 4, ce qui donne un temps de lecture plus faible, car K à augmenté.

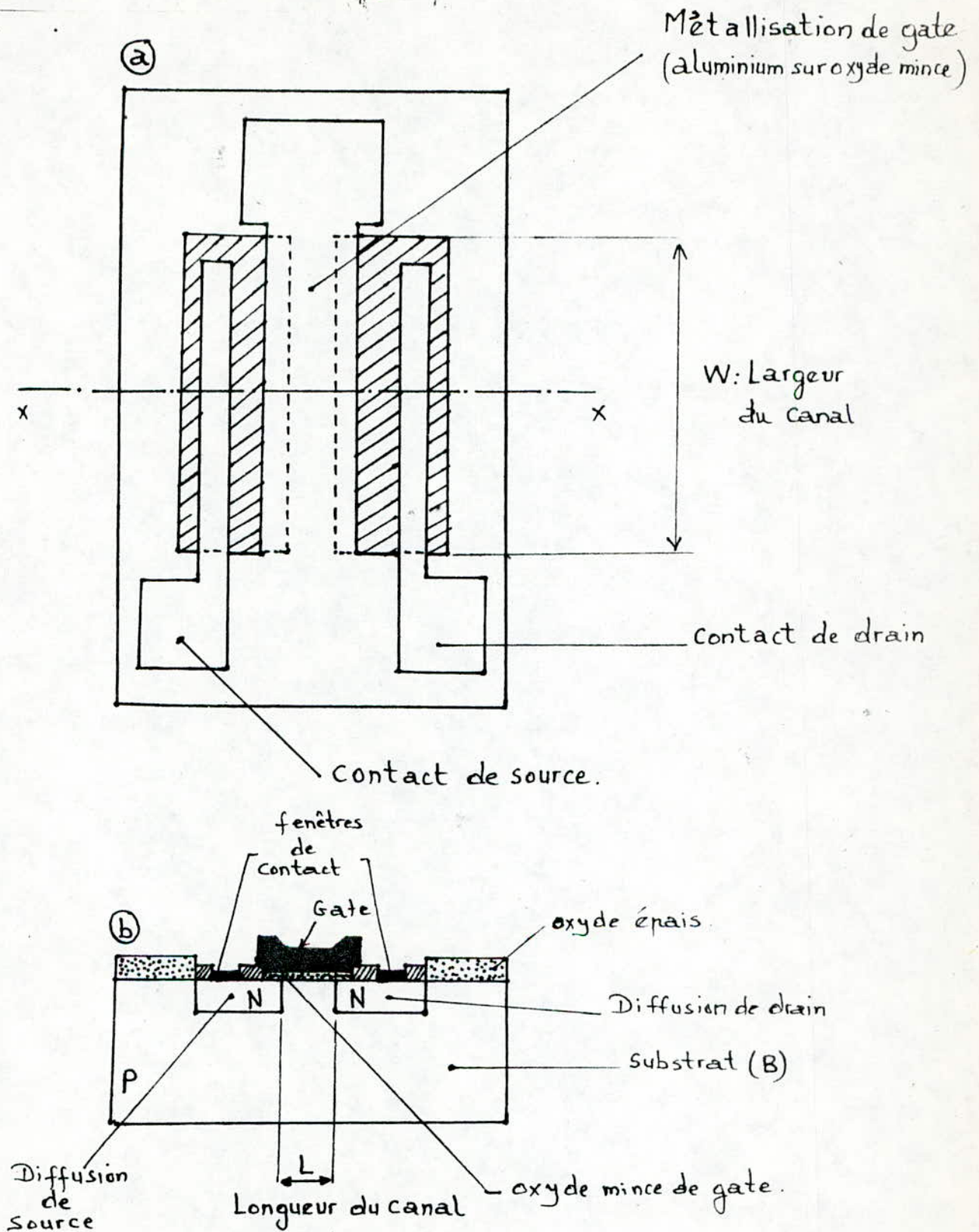


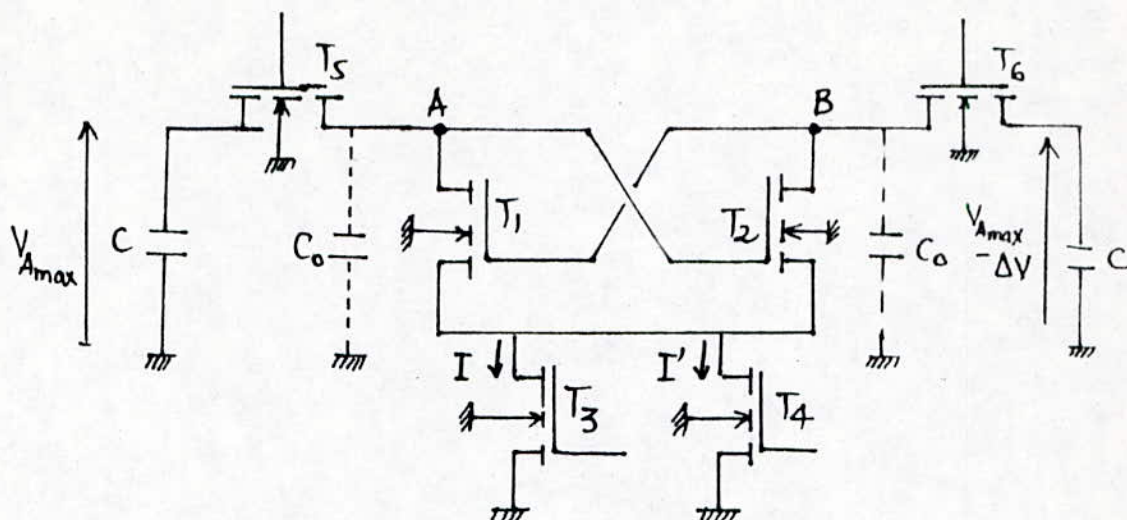
FIGURE: 4.4

(a) Vue de dessus d'un transistor MOS

(b) Vue en coupe selon l'axe xx

5- APPLICATION

Le schéma final de l'amplificateur de lecture serait donc :



On prend:

Paramètres des transistors T_1 et T_2 ,

$$K=80 \mu\text{A}/\text{V}^2 ; V_T=1 \text{ volt} ; C_0=0,1 \text{ pF}$$

Intensités des courants de commandes

$$I=56 \mu\text{A} \quad \text{et} \quad I'=80 \mu\text{A}$$

Tension de référence:

$$V_{Amax} = 5 \text{ volts}$$

Resultats obtenus

ΔV (mV)	50	100	200
temps de Lecture (ns)	4.3	3.6	2.5
Chute de tension en A (volts)	1,1	1	0,9

C O N C L U S I O N

Nous pouvons conclure ce deuxième chapitre en disant que l'attaque par deux niveaux de courants constants, offre les meilleurs possibilités quant à la vitesse de fonctionnement de l'amplificateur et l'amplification obtenue .

A cela s'ajoute le fait que générer un courant constant est plus facile que de générer les tensions V_S qui étaient nécessaire pour mettre en application nos précédentes hypothèses.

D'autre part on a vu qu'il était (sinon impossible) très difficile d'obtenir d'encouragants résultats avec la première configuration de l'amplificateur de lecture, c'est à dire avec deux transistors MOS uniquement, mais par contre en ajoutant deux transistors "d'isolement" on parvenait déjà à des temps de lecture dix fois moindre. L'amélioration technologique accomplissait le reste, c'est à dire faisait diminuer encore ce temps de lecture de 4 à 5 fois et on obtient enfin un temps de 3 à 4 nS.

APPLICATION DE L'AMPLIFICATEUR DE LECTURE
DANS LES MEMOIRES DYNAMIQUES A MOS

I- Introduction

Les mémoires à semi-conducteur utilisent, comme les technologies des circuits intégrés, le silicium en tant que matériau de départ. Elles constituent un domaine privilégié où les progrès de l'intégration poussée se font sentir immédiatement. Elles ^{ont} représenté les premières applications des circuits intégrés complexes, et constitueront encore des véhicules de choix pour la démonstration de faisabilité des circuits intégrés très complexes (V . L . S . I 9) . Le chapitre des mémoires est extrêmement vaste et complexe, pour essayer d'en synthétiser l'essentiel, on peut ranger les mémoires dans six grandes catégories:

a- Les RAM:-comparables dans leurs fonctions aux tores de ferrites donc à lecture, écriture et effacement. Elles sont adressables, c'est à dire qu'on peut agir exclusivement sur n'importe quelle cellule~~é~~ élémentaire.

b-Les ROM:-mémoire "morte" enregistrée une fois pour toute par le fabricant, et qui ne peut plus être que lue. Elle est également adressable (accès aléatoire).

c-Les PROM:-autre mémoire morte, mais cette fois inscriptible par l'utilisateur à l'unité; après quoi, elle ne peut plus être que lue également adressable.

d-Les reprom ou RMM:-PROM, pouvant cependant être effacée (selon un processus long ou difficile) puis ré-inscrite par l'utilisateur, à l'unité, pour servir uniquement en lecture ensuite.

e-Les CAM:-mémoire non adressable, où le message est retrouvé en fonction de son contenu, c'est une mémoire très complexe, bien moins utilisée que les précédentes.

f-Registres à décalage:-registres dans les quels l'information se déplace pas à pas, l'accès n'est pas aléatoire, mais séquentiel (comme lorsqu'on lit une piste de disque magnétique).

Notre étude s'intéresse aux mémoires RAM à technologie MOS, on distingue deux types de RAM:-

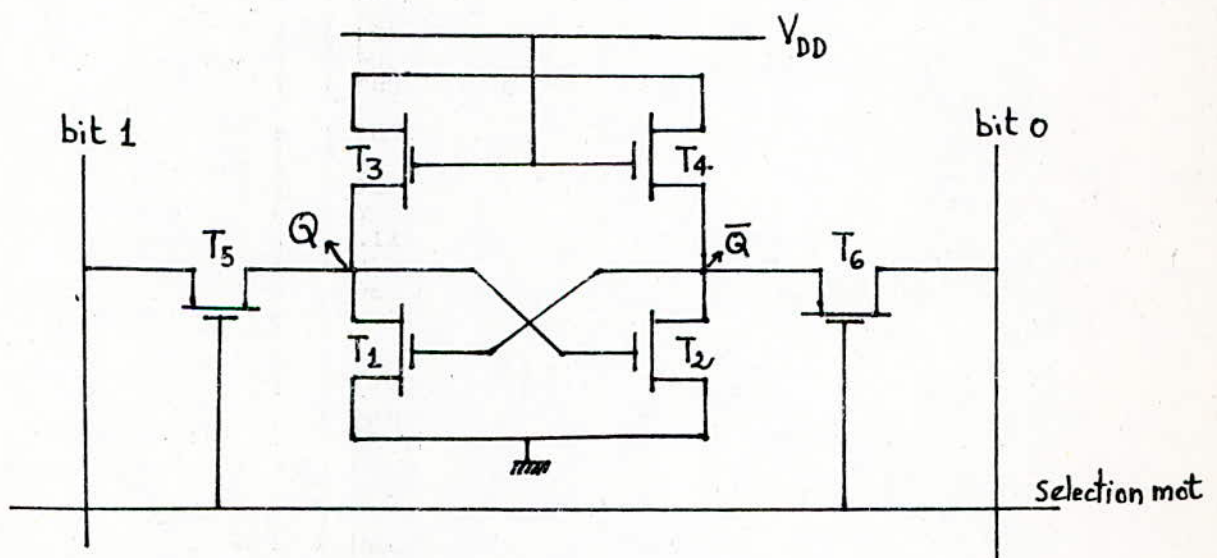
RAM statique:l'information est mémorisée dans un flip-flop aussi longtemps qu'on le désire(tant que l'alimentation subsiste!)

RAM dynamique:n'existe qu'en technologie MOS,l'information est stockée dans une capacité de structure gate-substrat ou drain-substrat,et doit être rafraîchie périodiquement pour compenser les pertes dues aux inévitables courants de fuite.

2-DIFFERENTS TYPES DE RAM A MOS

2-IMémoires statiques à MOS

Elles ont comme circuit de maintien de l'information un bistable constitué par les transistors T_1 et T_2 (transistors de commande) T_3 et T_4 (transistors de charge à enrichissement ou à déplétion qui peuvent être remplacés par des résistances en silicium polycristallin).



La communication avec les lignes de bits(bit 1 et bit 0) est assurée par les transistors T_5 et T_6 qui jouent le rôle d'interrupteurs. Lors de l'écriture,les niveaux appliqués sur bit 1 et bit 0 sont transférés à Q et \bar{Q} à travers les transistors T_5 et T_6 rendus conducteurs par la commande selection mot,imposant ainsi au point mémoire un " 1 " logique(le potentiel du point Q est égal à $V_{DD} - V_T$) ou un " 0 " logique(le potentiel du point \bar{Q} est $V_{DD} - V_T$)

Avec V_{DD} : tension d'alimentation et V_T : tension de seuil des MOS.
 A la lecture, les valeurs des tensions en Q et \bar{Q} sont lues sur les lignes bit 1 et bit 0 à l'aide d'amplificateur de lecture après adressage de la ligne selection mot (transistors T_5 et T_6 rendus conducteurs) .

2-2 Mémoires dynamiques à transistors MOS

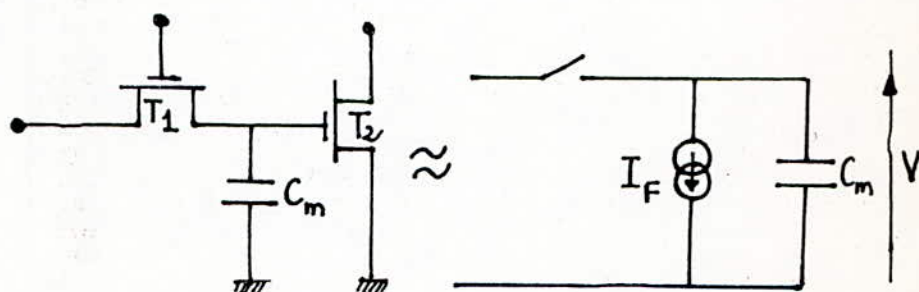
Les caractéristiques des mémoires évoquées au paragraphe précédent sont leur opération en mode statique nécessitant un nombre élevé d'éléments actifs et nécessitant, par-là même, une surface de silicium occupée par point mémoire relativement importante.

Afin d'augmenter le nombre de points mémoires sur une surface donnée de silicium, c'est à dire pour un rendement technologique donné on a cherché à diminuer le nombre d'éléments actifs nécessaires par bit d'information stockée .

on a ainsi simplifié les points statiques pour arriver au concept de points mémoires dynamiques, utilisant trois transistors, puis un seul transistor MOS par bit.

2-2-1 Principe de la mémorisation dynamique

schéma de principe



La mémorisation dynamique est basée sur la propriété du transistor MOS d'avoir une impédance d'entrée très élevée, le courant de fuite à travers la grille d'un transistor MOS, est en effet, très inférieur à 10^{-15} A. Nous disposons donc d'une capacité de bonne qualité qu'il faut adresser avec un commutateur de faibles fuites.

On utilise pour cela un transistor MOS de faibles dimensions, et c'est lui qui est responsable du courant de fuite mesuré, on a donc le schéma de principe représenté ci-dessus.

- T_1 joue le rôle de commutateur.
- T_2 joue le rôle d'élément de stockage par sa grille, et d'élément de lecture par son drain.

Du point de vue mémorisation on a l'équivalent d'une capacité mémoire C_m associé à un courant de fuite I_F du commutateur T_1 (fuites associés à sa diode de drain). On conserve donc la tension V en mémoire plus ou moins longtemps suivant la valeur de I_F .

Si on tolère une perte ΔV , on conservera l'information pendant un temps $\Delta t = \Delta V C_m / I_F$

EXEMPLE:

Pour $C_m = 0.2 \text{ pF}$, $\Delta V = 1 \text{ volt}$ et $I_F = 1 \text{ pA}$ (à 25°C)

On aura $\Delta t = 200 \text{ ms}$

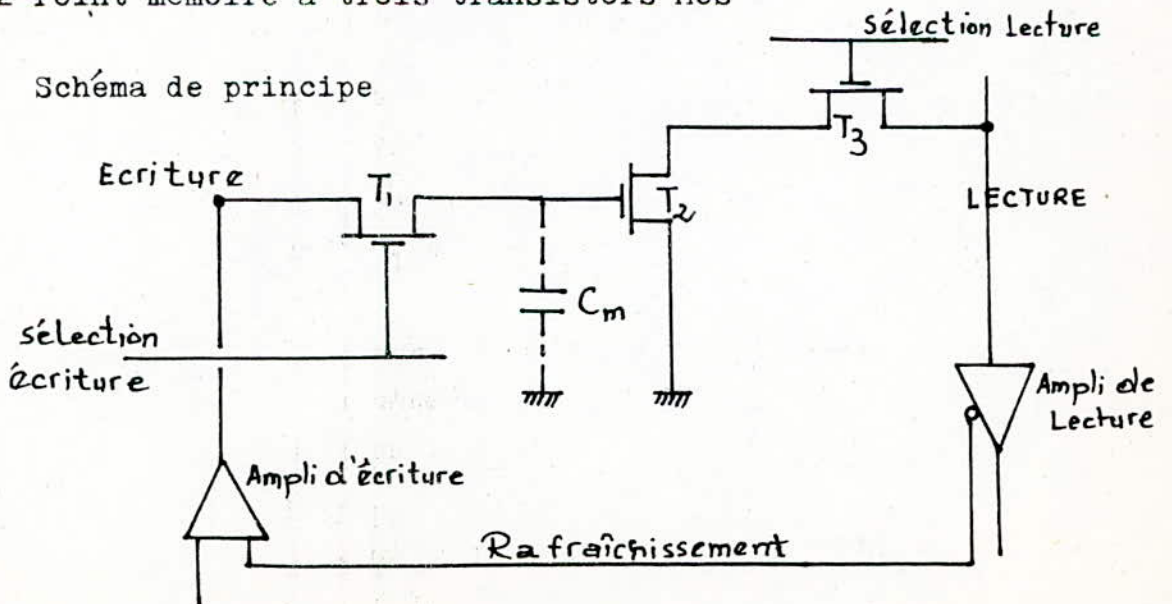
Cela signifie que pendant 200 ms on peut conserver une information sans avoir à la rafraîchir.

En réalité si la température augmente, le courant I_F augmente (de deux fois tous les 10 degrés) ce qui fait diminuer le temps de conservation.

Généralement on se limite à un temps de mémorisation entre deux rafraîchissements de 2ms, c'est à dire qu'on doit lire la mémoire toute les 2 ms et réécrire l'information.

Pour que ce principe soit utilisable pratiquement, il faut que le temps nécessaire au rafraîchissement soit inférieur à 5% du temps de disponibilité de l'information au niveau du système et sur toute la gamme de température d'utilisation.

2.2.2 Point mémoire à trois transistors MOS



Comme il a été indiqué, ce point utilise la mémorisation dynamique de l'information dans une capacité de grille d'un transistor MOS et sa structure est donnée par la figure ci-dessus.

C_m est la capacité mémoire qui conserve l'information en dynamique, celle-ci est inscrite à travers T_1 depuis la ligne d'écriture.

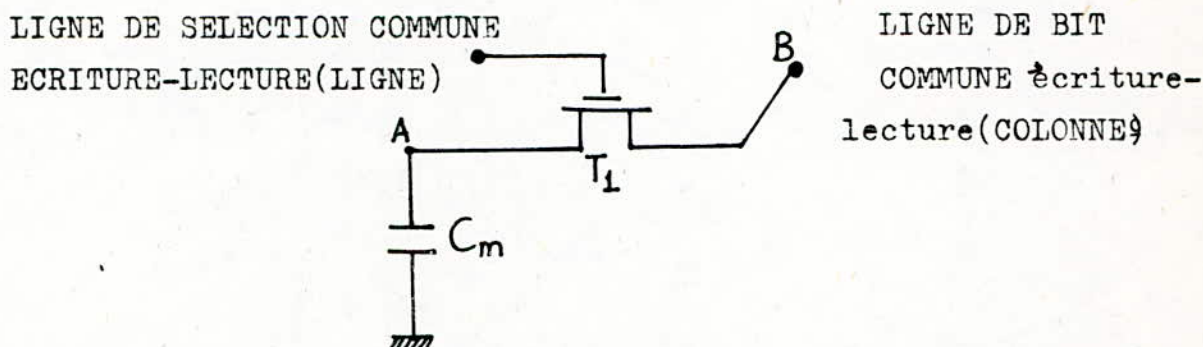
Le transistor T_2 est le transistor de lecture et la sélection lecture s'effectue par T_3 (lecture par mot).

Périodiquement il est nécessaire de rafraîchir l'information dans C_m , cela s'effectue par une lecture à travers T_3 et T_2 , ensuite l'information est réinscrite à travers T_1 .

Ils existent d'autres configurations de point mémoire à trois transistors MOS, utilisant moins de lignes de commandes, l'explication de leur fonctionnement ne serait guère utile ici.

2-2-3 Point mémoire à un transistor MOS par bit

Ce point mémoire utilise directement la cellule donnée au paragraphe 2.2.1, et la structure du point mémoire est celle représentée ci-dessous:

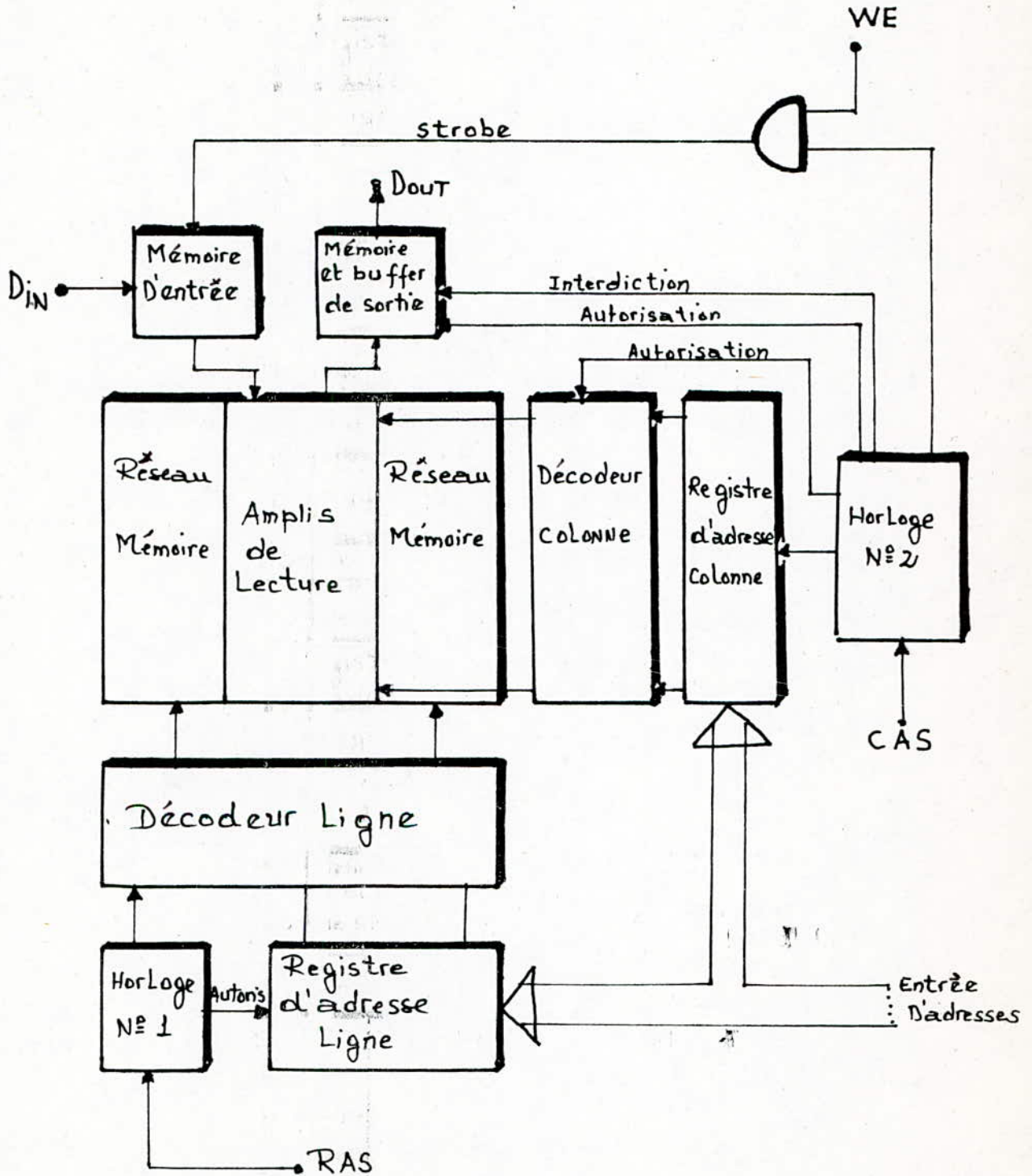


On y trouve la capacité mémoire C_m qui stocke l'information sous forme d'un niveau élevé (1 logique) ou d'un niveau faible (0 logique) de tension en A. Le transistor T_1 est un transistor de sélection ligne aussi bien pour la lecture que pour l'écriture.

C'est cette structure qu'on adoptera pour la suite de notre étude.

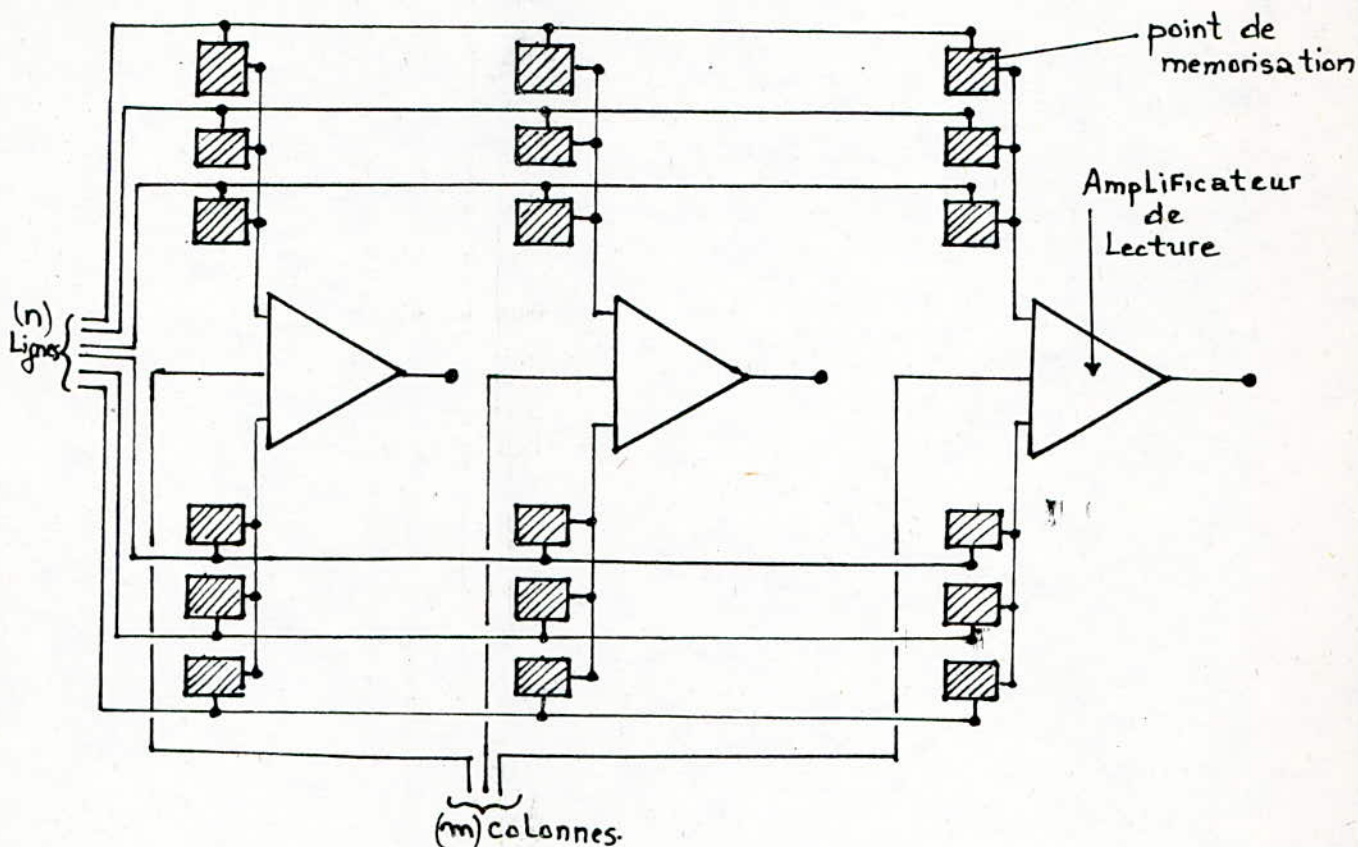
3- ORGANISATION D'UNE RAM DYNAMIQUE

Pour essayer d'en synthétiser l'essentiel, on donne le synoptique de base d'une RAM dynamique de $(n \times m)$ bits utilisant comme point mémoire un seul transistor MOS par bit.



On y trouve:

-Réseau mémoire: c'est l'ensemble de points mémoire, disposés en n lignes et m colonnes de part et d'autre des amplificateurs de lecture. On a ainsi une structure de $(n \times m)$ cellules.



-Amplificateurs de lecture: leur rôle est d'amplifier l'information mémorisée pour être lue.

De plus on note qu'il y a autant d'amplificateurs de lecture que de colonnes.

-Entrée d'adresses: pour réduire le nombre de broches du circuit intégré, on utilise les mêmes entrées pour l'adressage colonne et ligne, les k bits d'adresse requis pour adresser une cellule parmi $(n \times m)$ sont émis en deux fois par multiplexage, sur les lignes d'adresses et mémorisés dans les registres d'adresses ligne et colonne.

-Registres d'adresses: sont des registres capables de mémoriser l'adresse jusqu'à une décision donnée.

-DIN et Dout: désignent respectivement entrée de données et sortie de données.

Décodeurs ligne et colonne:

Grâce aux adresses fournies par les deux registres d'adresses ligne et colonne, les décodeurs permettent de sélectionner une seule cellule parmi ($n \times m$) autres, et de la préparer ainsi pour un cycle de lecture ou d'écriture.

-Horloge N°1:

L'horloge N°1 est commandée par le signal RAS (strobe adresse ligne) et permet la validation du décodeur ligne.

Horloge N°2:

L'horloge N°2 est commandée par le signal CAS (strobe adresse colonne) elle permet de :

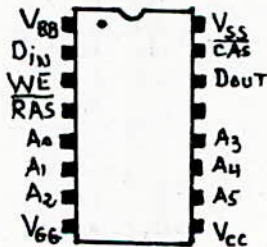
-autoriser le transfert de données en sortie en cas de lecture
notons que la sortie est à logique trois états.

-autoriser le transfert de données vers la mémoire sélectionnée en cas d'écriture.

L'entrée WE:

cette entrée permet de choisir entre un cycle de lecture ou d'écriture

ON peut donc imaginer le schéma de brochage du circuit intégré:



3-2 FONCTIONNEMENT

La RAM dynamiques à cellules de un transistor MOSFET peut être soumise à trois cycles: lecture, écriture et rafraîchissement.

Le déroulement de ces cycles est conditionné par :

-La précharge

-L'autorisation d'écriture ou de lecture.

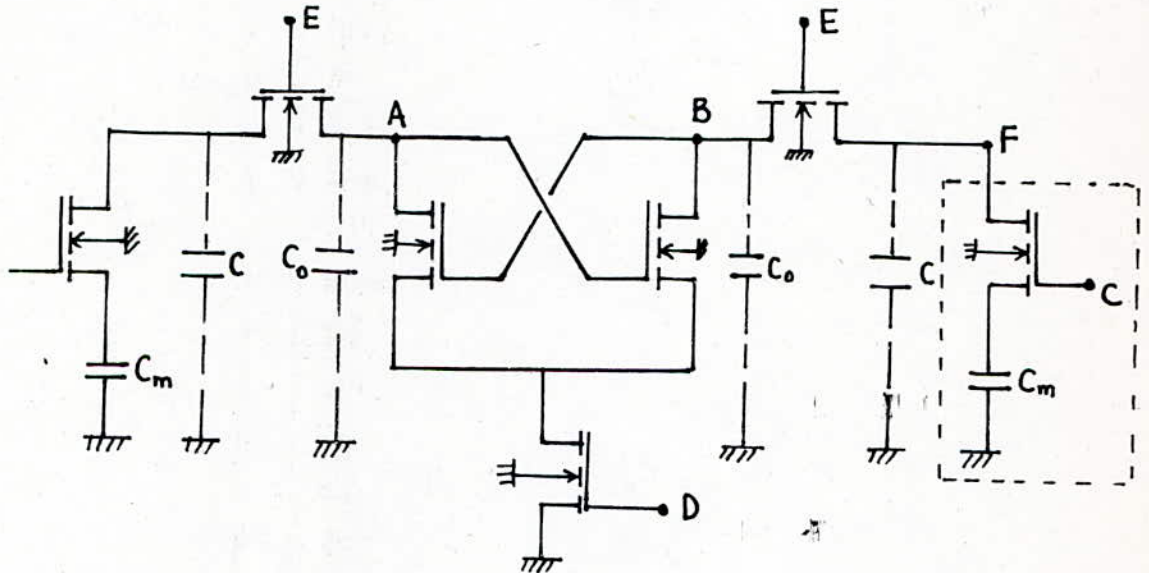
3.2.I Cycle de lecture

Le d codage des bits d'adresse ligne permet de selectionner une ligne de m cellules, dont le contenu est lu par m amplificateurs de lecture; le d codage des bits d'adresse colonne permet d'aiguiller sur une sortie unique l'information choisie sur les m lues initialement.

Pour mieux comprendre la lecture, on suppose qu'on a selectionn  une cellule, et voyons comment s'effectue le basculement de l'amplificateur de lecture?

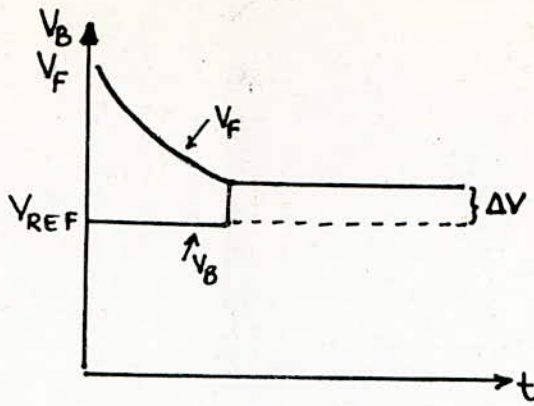
D'abord le signal de pr charge charge les capacit s de structure de la ligne de lecture et la capacit  d'entr e de l'amplificateur   une tension de r f rence situ e   mi-chemin entre le niveau haut (1 logique) et le niveau bas (0 logique) que peut contenir la cellule.

D s l'ouverture du transistor d'isolement de l'amplificateur de lecture, la capacit  de la cellule se d charge (ou se charge)   travers la capacit  d'entr e de l'amplificateur, et ce ph nom ne conduit   un d s quilibre de l'amplificateur et qui par la suite bascule selon le processus d crit aux chapitres I et II.



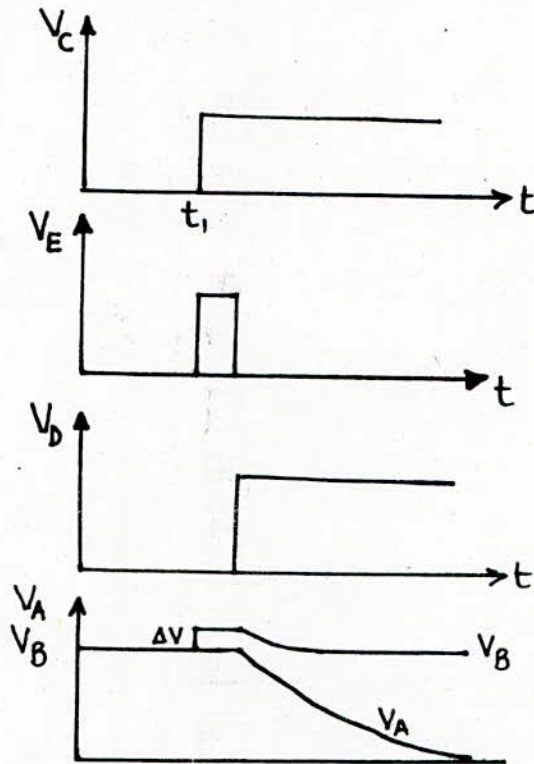
-Cas de la lecture d'un "1"

D s l'ouverture des transistors d'isolement, la capacit  de la cellule m moire se d charge   travers la capacit  d'entr e de l'amplificateur C_o et de plus on a $C_o \ll C$ (C tant la capacit  de la ligne) ce qui conduit   un surplus (ΔV) de tension en B et cela conduit au basculement de l'amplificateur de lecture (voir figure).



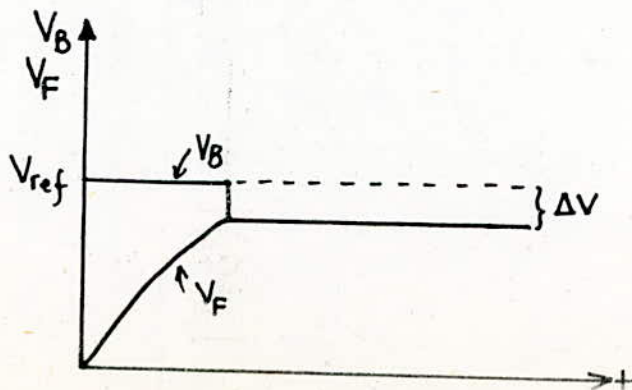
Allure des tensions aux différents points

On suppose que la lecture commence à $t=t_I$

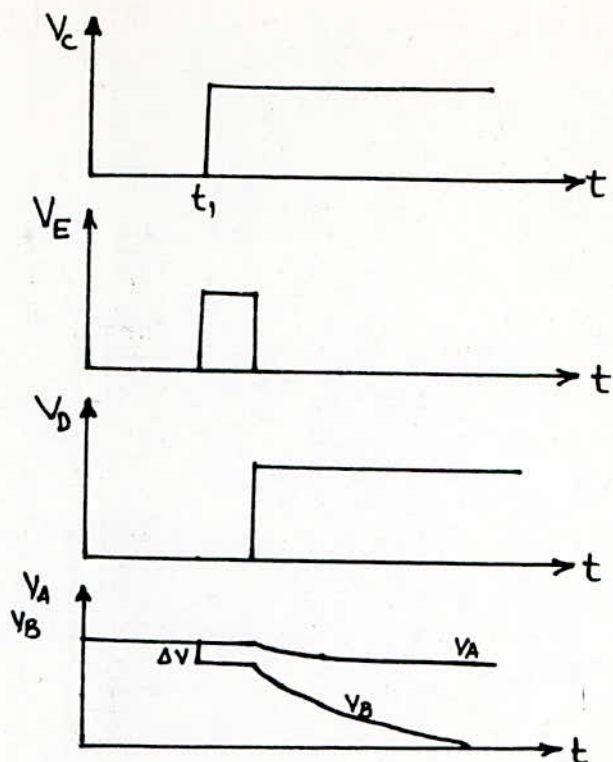


Cas de la lecture d'un "0"

Dans le cas où la cellule sélectionnée contient un "zéro" (basse tension) la capacité C_0 de l'amplificateur se décharge à travers la capacité mémoire C_m et la capacité C . Et de plus $C_0 \ll C$, ce qui conduit au basculement de l'amplificateur.



Allure des tensions aux différents points



REMARQUE:

On remarque que pour les deux cas envisagés, la tension au point B EST à l'état haut si on lit un "1" ET à l'état bas si on lit un "0" d'où conservation de l'information au niveau de l'amplificateur.

CHRONOGRAMMES DU CYCLE DE LECTURE

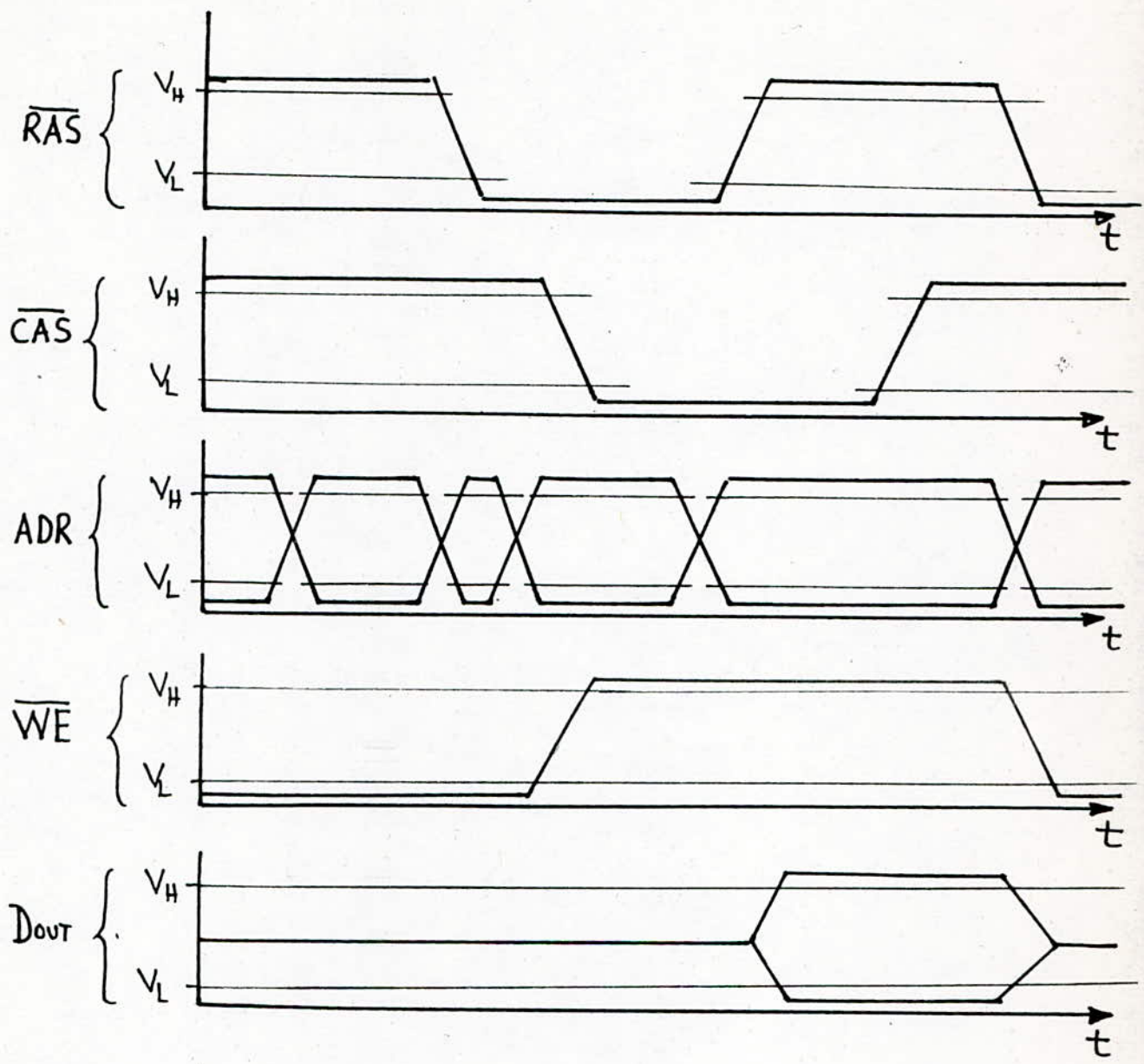
Trois signaux sont nécessaires pour permettre la lecture de la donnée contenue dans la cellule sélectionnée.

- Le signal (RAS) actif à l'état haut, autorise le décodeur ligne à fournir l'adresse contenue dans le registre d'adresse ligne au réseau de cellules mémoires, ce qui permet de sélectionner une ligne de cellules

- Le signal (CAS) actif lui aussi à l'état haut, autorise le décodeur colonne à fournir l'adresse contenue dans le registre d'adresse colonne au réseau de mémoires, ce qui permet d'activer une colonne. Donc après application des signaux RAS et CAS Une seule cellule est sélectionnée.

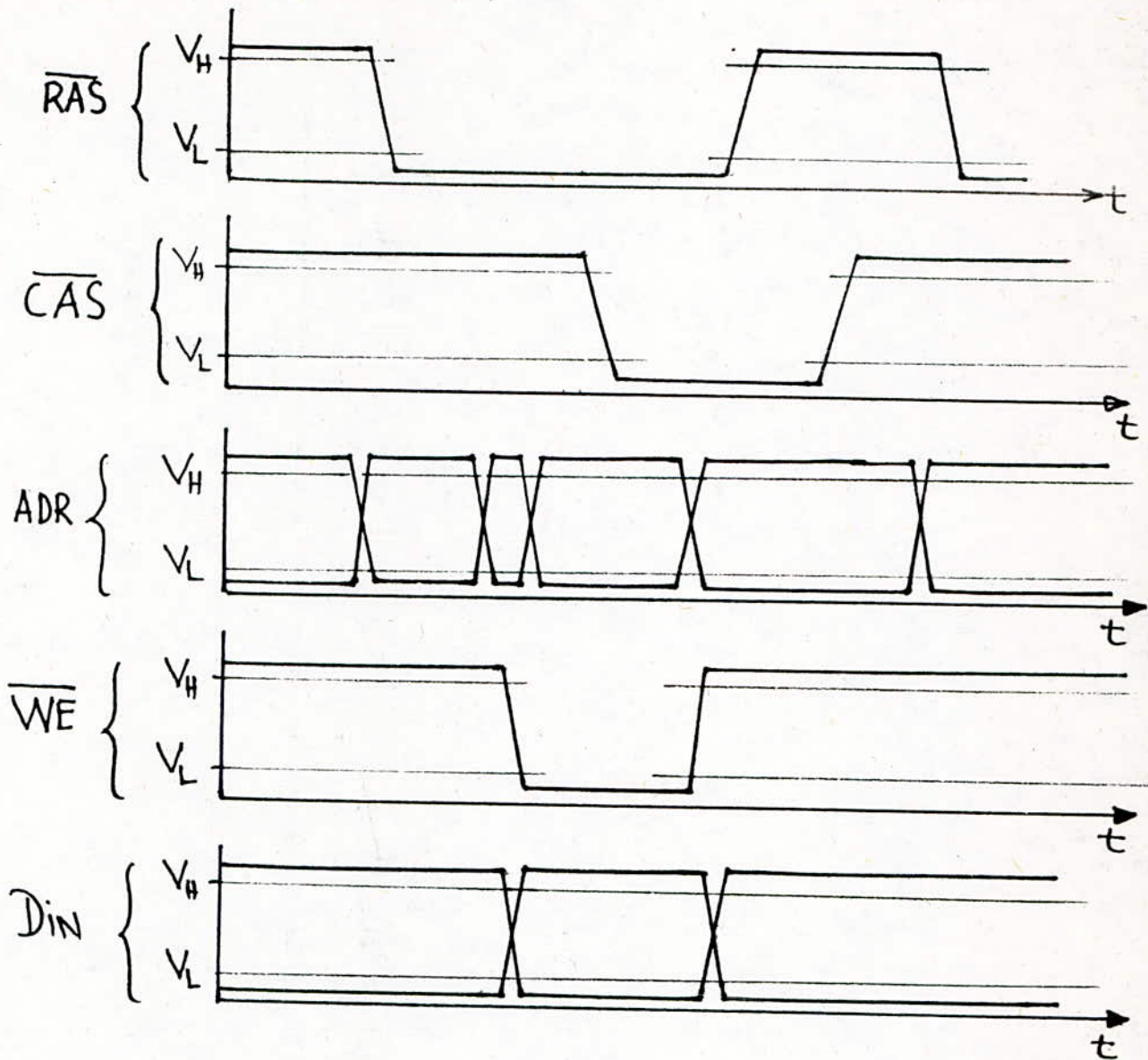
- Le signal WE (write enable) est mis à l'état bas, ce qui interdit toute écriture et prépare ainsi le dispositif à accomplir la lecture de la donnée extraite.

Ayant réalisé les trois conditions c'est à dire RAS, CAS et WE la donnée est transmise vers le registre de sortie pour être lue.



3.2.2 CYCLE D'ECRITURE

CHRONOGRAMMES



Comme dans le cas de la lecture, les signaux RAS et CAS valident les décodeurs ligne et colonne, et sélectionnent ainsi une seule cellule.

Pour ce cas le signal WE autorise le transfert de données vers la mémoire, mais interdit le transfert de données vers la sortie. Les différentes phases nécessaires au cycle d'écriture sont décrites ci-haut.

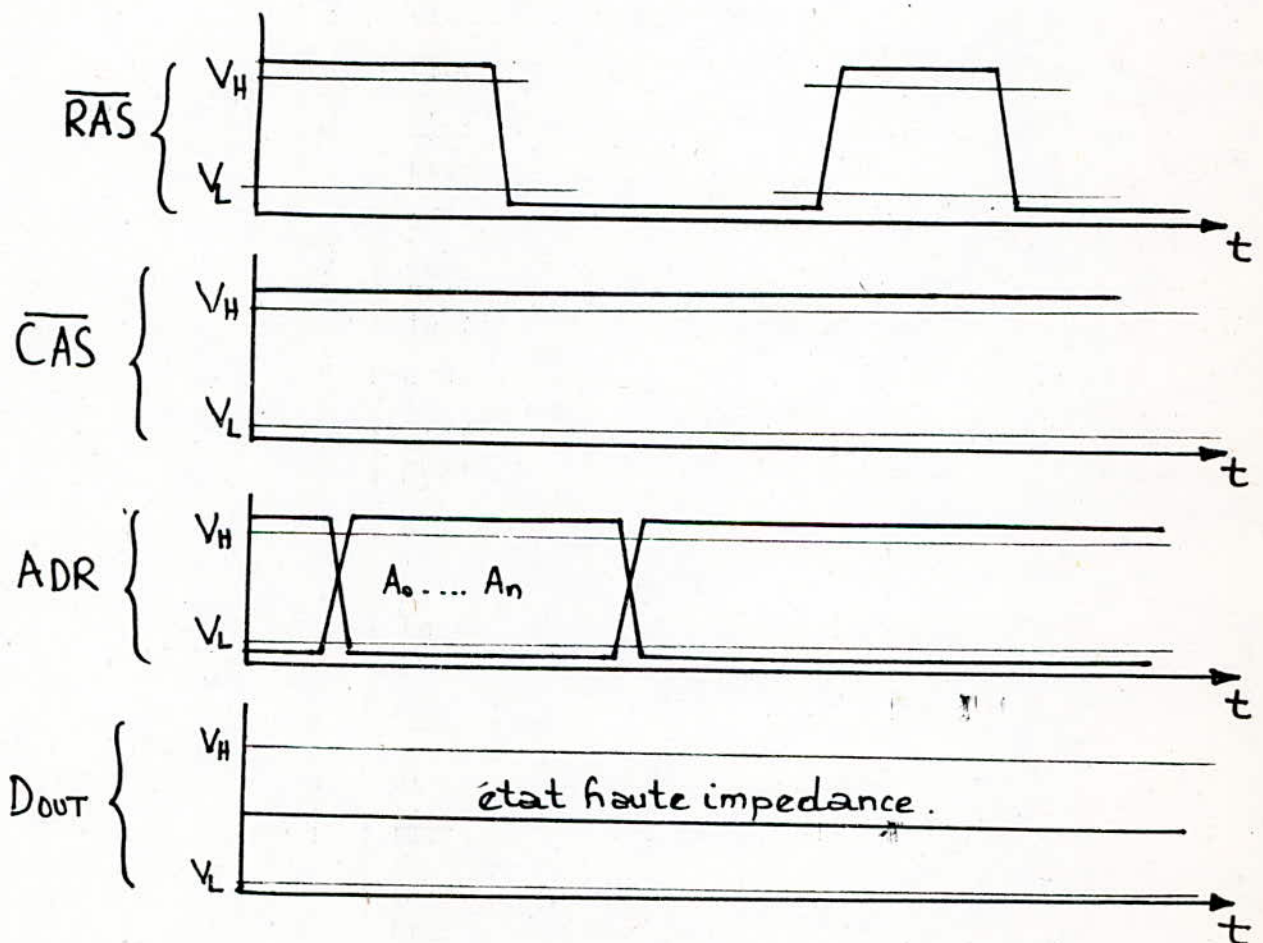
3.2.3 CYCLE DE RAFRAICHISSEMENT

Dans la mesure où un cycle de lecture entraîne le rafraichissement automatique des informations contenues dans les n cellules d'une ligne, un rafraichissement complet de la mémoire est effectué en m cycles de lecture, permettant de sélectionner successivement toutes les lignes, et cela toutes les 2mS.

Il est à noter que ces cycles de lecture nécessaires au rafraichissement de la totalité de la mémoire correspondent aux K combinaisons binaires possibles des bits d'adresse ligne; l'état des bits d'adresse colonne étant indifférent durant le rafraichissement.

Notons que la durée du cycle de rafraichissement ne dépasse pas généralement 5% du temps utile pour les différentes RAM dynamiques existantes.

Les chronogrammes du cycle de rafraichissement sont donnés ci-dessous.



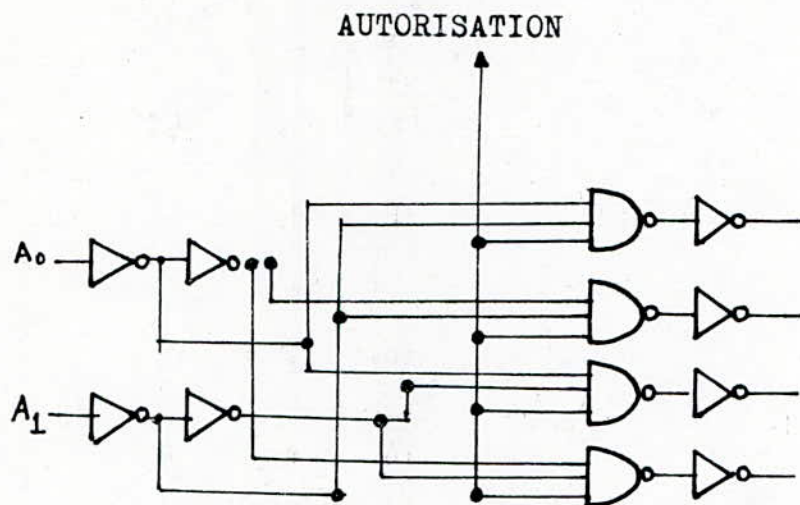
4- Structure interne de quelques éléments

4-I Décodeurs:

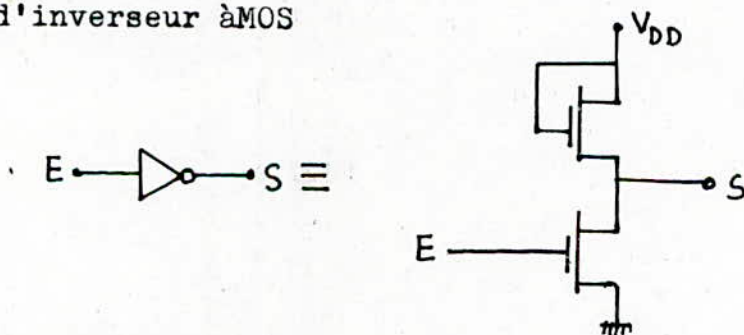
Comme il a été dit dans les paragraphes précédents, les décodeurs ligne et colonne ont pour rôle de sélectionner une seule cellule mémoire parmi n autres cellules, et de la préparer ainsi pour un cycle de lecture ou d'écriture.

Vu ce rôle important, on donne un exemple de décodeur 1 parmi 4 .

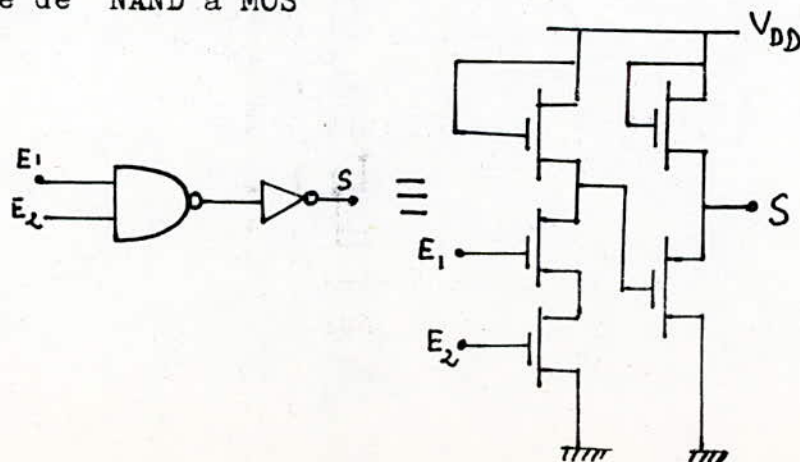
Un décodeur classique est constitué de portes NAND et d'inverseurs facilement concevables à l'aide de la technologie MOS .



Exemple d'inverseur à MOS



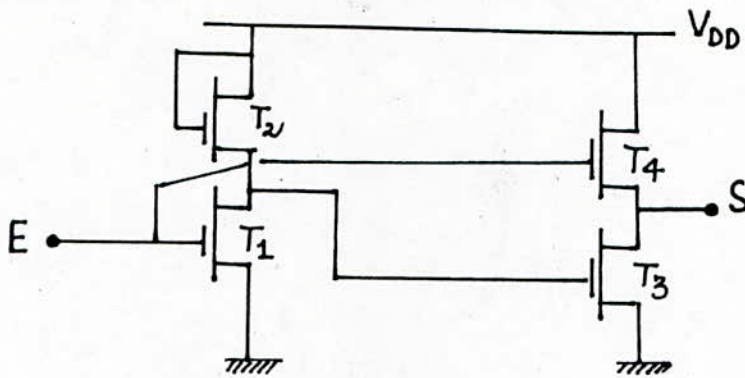
Exemple de NAND à MOS



4.2 Buffers

Là où de la puissance est exigée, pour assurer la commande de lignes ou de charges capacitatives, par exemple, on utilise une porte de sortie de puissance du type push-pull.

Grâce à l'inverseur, l'attaque de la porte de sortie est assurée en symétrique et lorsque T_3 est conducteur, T_4 EST BEL et bien bloqué, souvent la porte de puissance est appelée "buffer" ce qui désigne aussi bien d'ailleurs une porte-tampon.

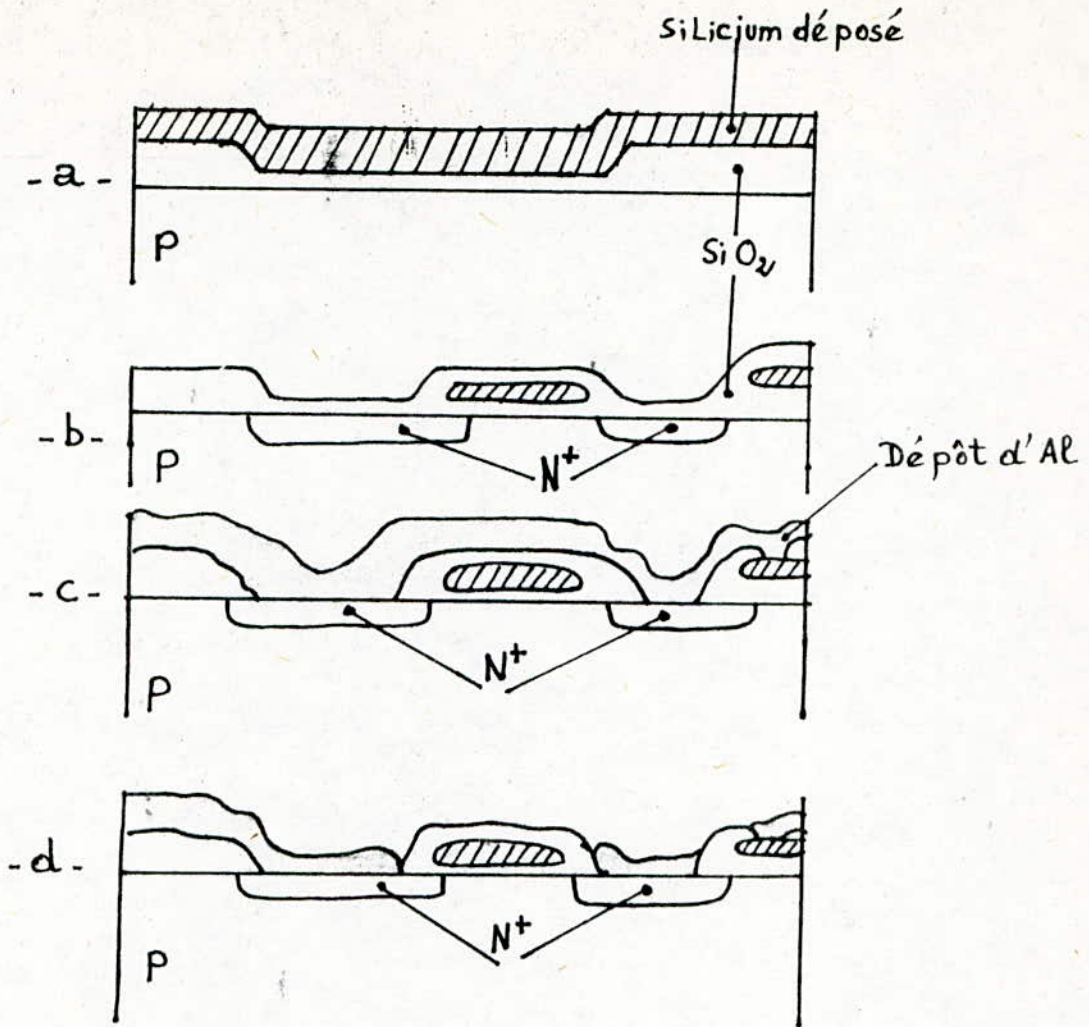


4.3 Technologie canal N, grille silicium

Les principales étapes de réalisation d'un circuit intégré à grille silicium sont données sur la figure ci-dessous et montrent certains des avantages de cette technologie qui l'on faite choisir comme technologie de base des mémoires .

- La grille en silicium polycristallin est déposée dès le début de la fabrication ce qui protège la zone active des contaminations possibles
- La grille autopositionnée par rapport aux diffusions permet de réaliser des dispositifs plus petits et de performances plus élevées (capacités parasites plus faibles) .
- La couche de silicium polycristallin peut être utilisée comme un niveau supplémentaire d'interconnexion ce qui permet de réaliser des points mémoires très denses; .

Actuellement cette couche est aussi utilisée pour faire des résistances de charges pour les points mémoires statiques (très forte résistivité) et les capacités mémoires dans les cellules dynamiques



a/ Croissance de l'oxyde épais, ouverture des régions de source-grille-drain, croissance de l'oxyde fin de grille, dépôt de silicium polycristallin .

b/ Attaque du silicium des connexions et de grille, diffusion des sources et drain (N⁺), dépôt de l'oxyde de protection .

c/ Ouverture des prises de contact, dépôt d'aluminium .

d/ Gravure de l'aluminium .

4.4 Exemple de RAM dynamique

Comme nous l'avons signalé au paragraphe 4.3, la technologie la mieux adaptée est la grille silicium canal N à deux niveaux de silicium polycristallin .

Comme exemple de RAM dynamique on cite ici la I6 Kbits, dont les caractéristiques sont données dans le tableau ci-dessous .

Capacité	I6384 éléments binaires
Technologie	Canal N
Point mémoire	I seul transistor par bit
Taille de la cellule	I4,5 μm x 30 μm
Taille de mémoire	3,10 mm x 5,8 mm
Temps d'accès à la lecture	I50 ns
Temps de cycle écriture- -lecture	250 ns
Rafraîchissement	I28 cycles toutes les 2 μs
Organisation	I6 K x I bit

C O N C L U S I O N

Cette brève description des RAM utilisant la technologie MOS, montre l'avantage des RAM dynamiques, en effet, bien plus difficiles à utiliser que les RAM statiques, en raison des circuits de rafraîchissement et de l'obligation d'utiliser une horloge, toutes sérvitudes qui impliquent un strict respect des temps et des signaux d'enchaînement, les RAM dynamiques offrent cependant:

-Une grande densité d'intégration, il faut noter ici que de nos jours on atteint 512 Kbits de points mémoires par puce et cela va encore continuer la baisse des prix pour ces produits, et à cette grande densité d'intégration s'associe une amélioration des performances des mémoires (en temps d'accès en particulier), par le fait de la diminution des dimensions des composants, entraînant une diminution des capacités parasites .

De plus cette description montre que l'amplificateur de lecture et de rafraîchissement est l'élément le plus important à réaliser dans l'élaboration d'une RAM dynamique, car de ses caractéristiques dépendent essentiellement: le temps de lecture, le temps d'écriture, et le rafraîchissement .

CHAPITRE IV

VERIFICATION EXPERIMENTALE

Préliminaire

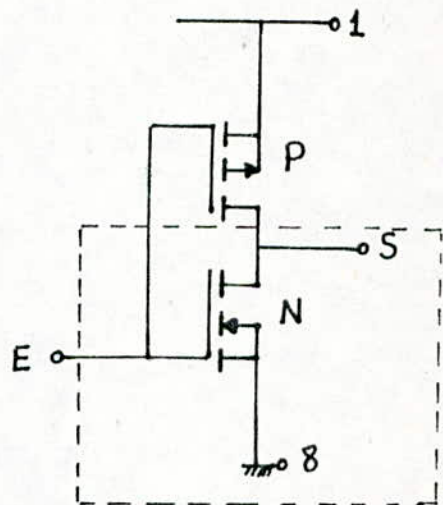
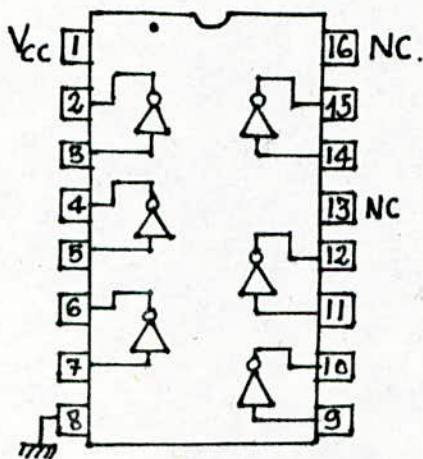
Pour pouvoir réaliser et tester l'amplificateur de lecture de mémoires dynamiques, deux transistors MOS à canal N sont au moins nécessaires .

Etant donné que nous n'avons pas pu nous procurer les composants discrets en raison de leurs indisponibilité sur le marché, nous avons contournés la difficulté en utilisant un circuit intégré de la serie 4000 .

I/Présentation du circuit intégré

Le circuit intégré que nous avons utilisé est le CD 4049, qui comporte six portes inverseuses conçues en technologie CMOS (c'est à dire à transistors MOS complémentaires) il possède en outre 16 broches DIL (dual in line).

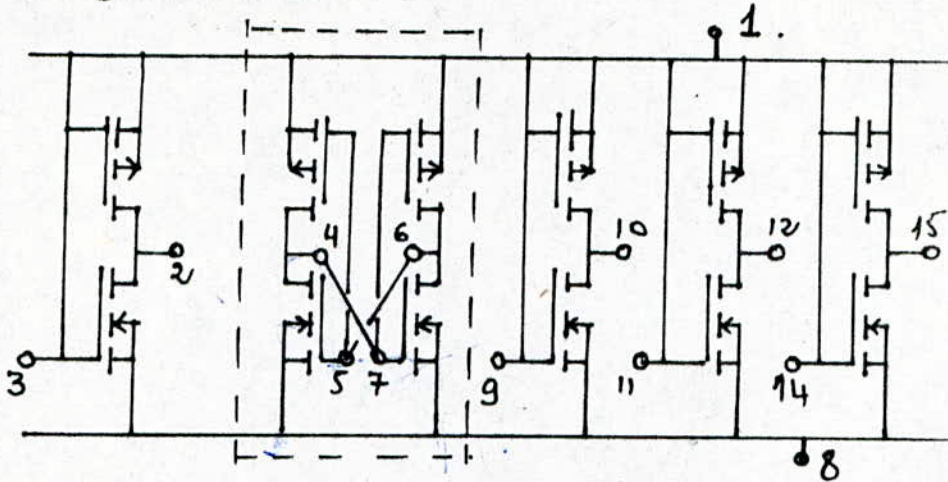
Le schéma de brochage du CD4049 est représenté sur la figure ci-dessous, ainsi que le schéma interne d'une porte inverseuse CMOS



Il est inutile d'expliquer le fonctionnement de cette porte, car comme nous l'avons indiqué plus haut, nous nous intéressons uniquement aux transistors à canal N que comporte chaque porte .

Notons que le circuit intégré est protégé (grâce à des diodes) contre les charges électrostatiques qui pourraient le détruire, et cela nous procure une certaine liberté de mouvement.

Pour réaliser le montage de l'amplificateur de lecture, on peut utiliser deux portes consécutives, et pour éviter le passage du courant à travers le transistor (P) il suffit de relier toutes les entrées des portes non utilisées à la broche (1), comme l'indique la figure ci-dessous .



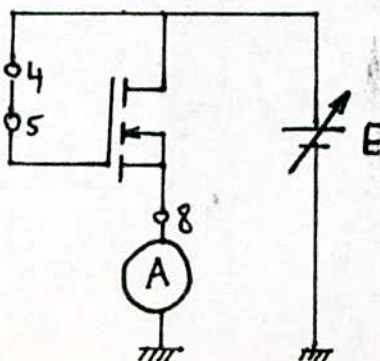
Pour la source de courant commandée, un deuxième circuit intégré est nécessaire car on ne peut pas utiliser une porte du même circuit intégré étant donné que la connexion de masse est commune aux six portes contenues dans ce circuit .

Evaluation des constantes technologiques du transistor

Pour comparer les résultats que nous trouverons lors des tests qui vont suivre, avec les résultats théoriques trouvés, il est nécessaire de caractériser les transistors MOS que nous utiliserons, c'est à dire qu'il faut connaître la tension de seuil V_T ET LA CONDUCTIVITE spécifique K .

Mesure de la tension de seuil V_T

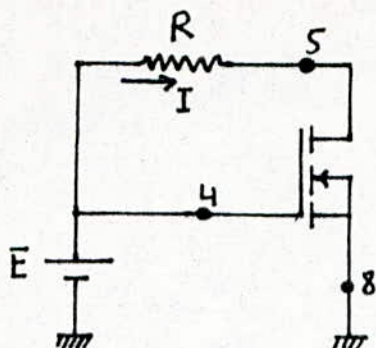
Pour mesurer V_T , il suffit d'alimenter le transistor et de détecter la tension d'alimentation pour laquelle le transistor devient passant



On trouve $V_T = 3 \text{ volts}$

Mesure de la conductivité spécifique K du transistor

Le montage de mesure est le suivant :



$$E = 8 \text{ volts} , I = 5,6 \text{ mA}$$

$$R = 1 \text{ K}\Omega , V_T = 3 \text{ volts}$$

$$V_{GS} = E ; V_{DS} = E - RI$$

Grâce à l'expression du courant en régime non saturé, on calcule K
CONNAISSANT V_{GS} , V_{DS} , V_T et I

$$\text{On a } I = K(V_{GS} - V_T - V_{DS}/2) \times V_{DS}$$

On trouve

$$K = 600 \mu\text{A}/\text{V}^2$$

2- MONTAGE EXPERIMENTAL

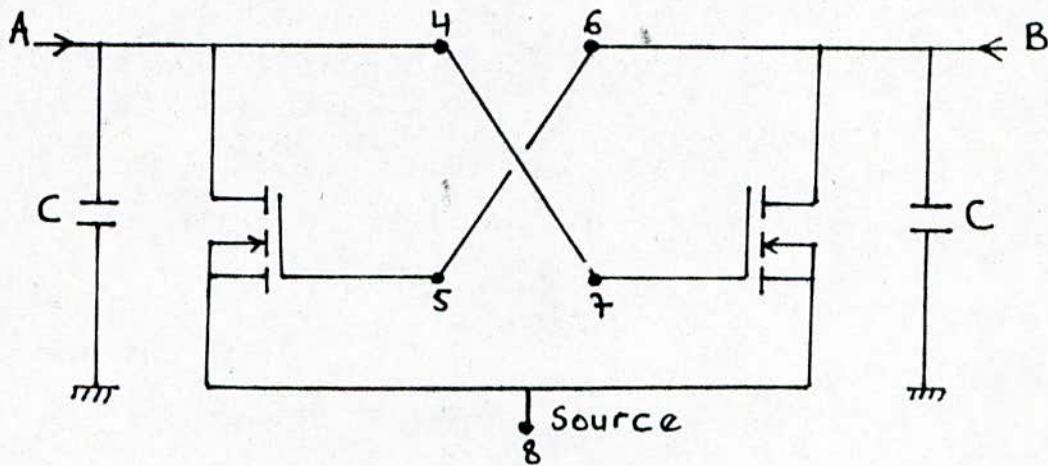
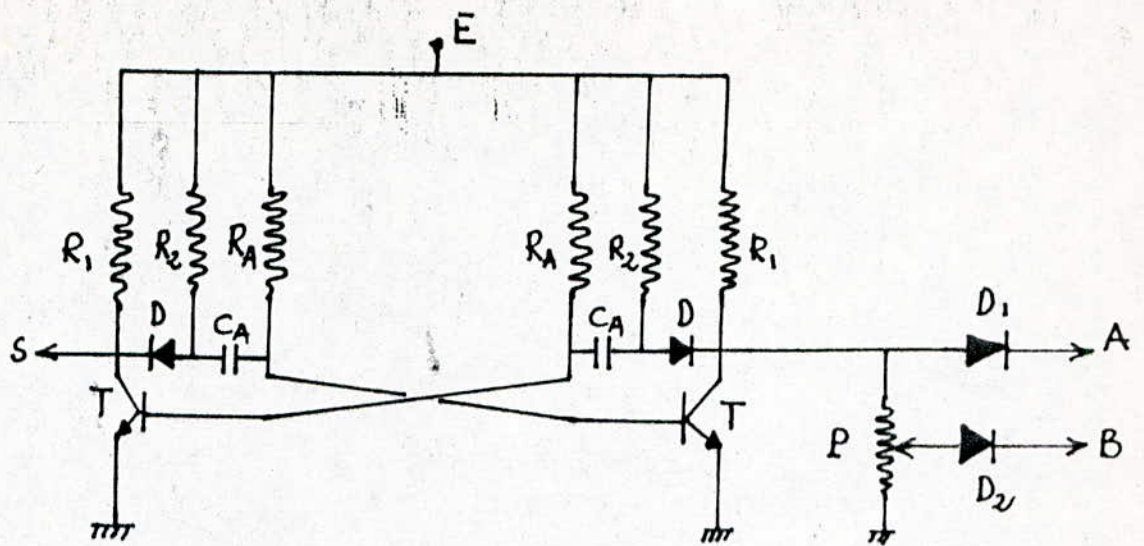
Pour générer les différentes tensions nécessaires pour effectuer des mesures sur l'amplificateur de lecture, on a utilisé un montage astable à transistors bipolaires car il est de conception très simple, avec des composants robustes, d'un coût dérisoire et disponibles partout . Pour alimenter les deux noeuds A et B de l'amplificateur de lecture on utilise une sortie de l'astable , et pour faire varier la tension que doit détecter l'amplificateur, on utilise un potentiometre , qui fait varier la différence de tension entre A et B .

L'une des voies A ou B est utilisée pour déclencher l'amplificateur en agissant sur les sources des deux transistors MOS constituant l'amplificateur (cas de la commande par un signal carré) .

La deuxième sortie de l'astable (notons que les deux signaux de part et d'autre de l'astable sont en opposition de phases) est utilisée pour commander un autre transistor MOS (canal N), qui sera utilisé comme source de courant lors du test de la commande du montage par un courant constant .

Le schéma final est le suivant :

/ ...



NOMENCLATURE DES COMPOSANTS

Résistances: $R_1 = 1 \text{ K}\Omega$; $R_2 = 5.6 \text{ K}\Omega$ et $R_A = 27 \text{ K}\Omega$

Potentiometre: $P = 47 \text{ K}\Omega$

Capacités: $C_A = C = 1 \text{ nF}$

Transistors: de type 2N1613

Diodes: de type IN4148

Circuit intégré: CD4049

Tension d'alimentation: $E = 15 \text{ volts}$

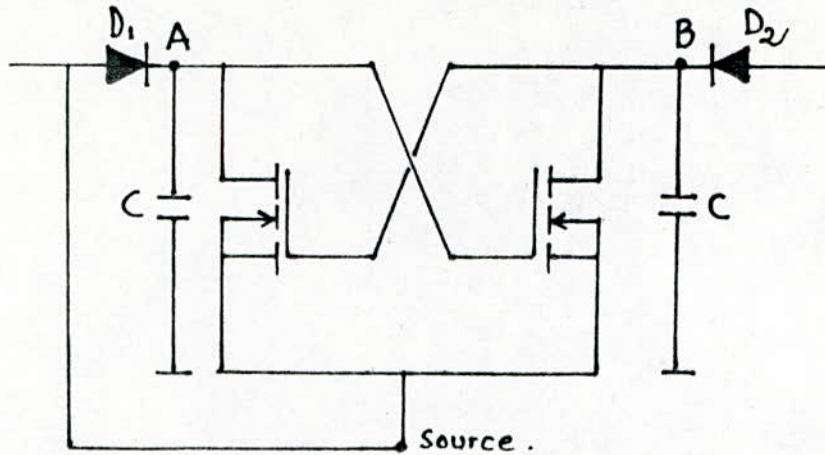
Remarques :

- Les deux diodes notées (D) sur le schéma, servent à réduire le temps de montée du signal carré.

- Alors que (D_1 et D_2), servent à empêcher les capacités C de se décharger à travers T lors de son état de saturation.

3- Commande de l'amplificateur par mise à la masse de la source:

On réalise cette commande en reliant la source à l'anode de la diode D_1 , les autres connexions étant comme il est indiqué sur le schéma, c'est à dire, le noeud A à la cathode de D_1 et le noeud B à la cathode de D_2 .



Grâce au potentiometre P on peut facilement régler l'amplitude de la tension au point B.

Ayant réalisé ce montage, on a relevé quelques résultats pour des différentes tensions ΔV (voir figure 5-1).

Comparaison et interprétation des résultats

Afin de pouvoir comparer les résultats trouvés expérimentalement avec ceux trouvés théoriquement, on doit normaliser les premiers, c'est à dire, les tensions à V_T et les temps mesurés à la constante $\tau = C/KV_T$, sachant que V_T vaut 3 volts, $C = 1$ nF et $K = 600 \mu A/V^2$. On trouve $\tau = 560$ ns.

La figure (5-2) donne les courbes tracées à partir des valeurs obtenues expérimentalement auxquelles sont superposées les courbes théoriques; ceci pour pouvoir mieux juger de la concordance de la théorie avec l'expérience.

TABLEAUX DE COMPARAISON

- $\overline{\Delta V} = 0.13$

Approche	\bar{t} (lecture)	$\overline{\Delta V}_A$ (chute de tension)
Théorique	0.92	1.8
expérimentale	1.5	2

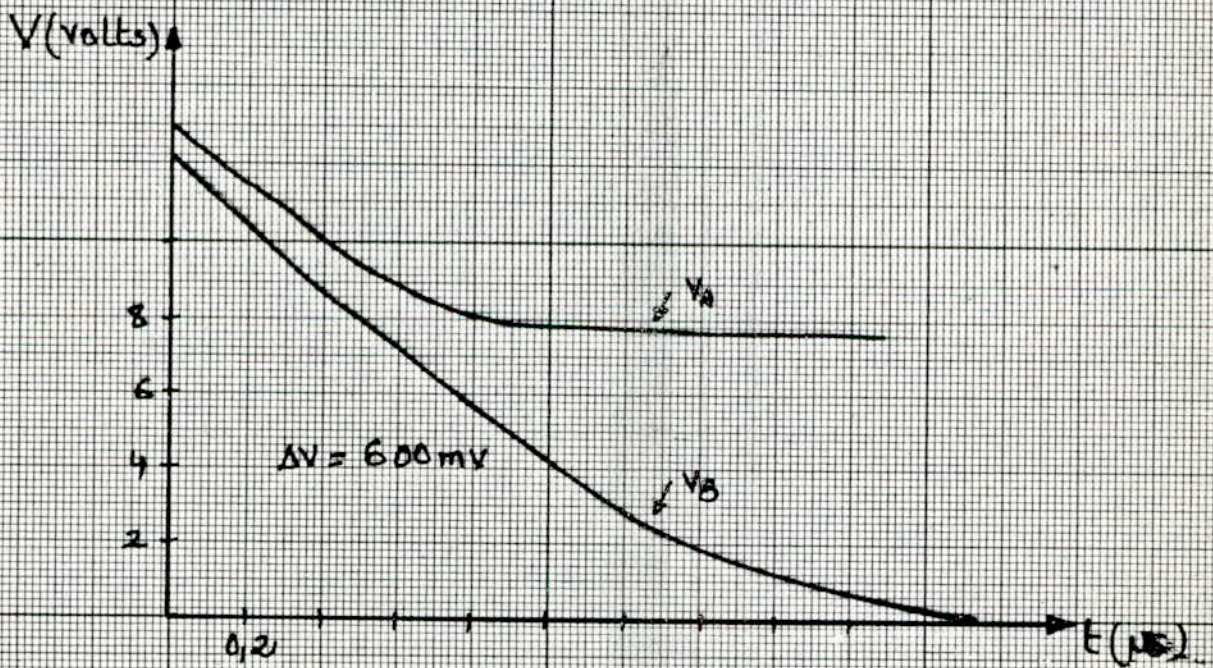
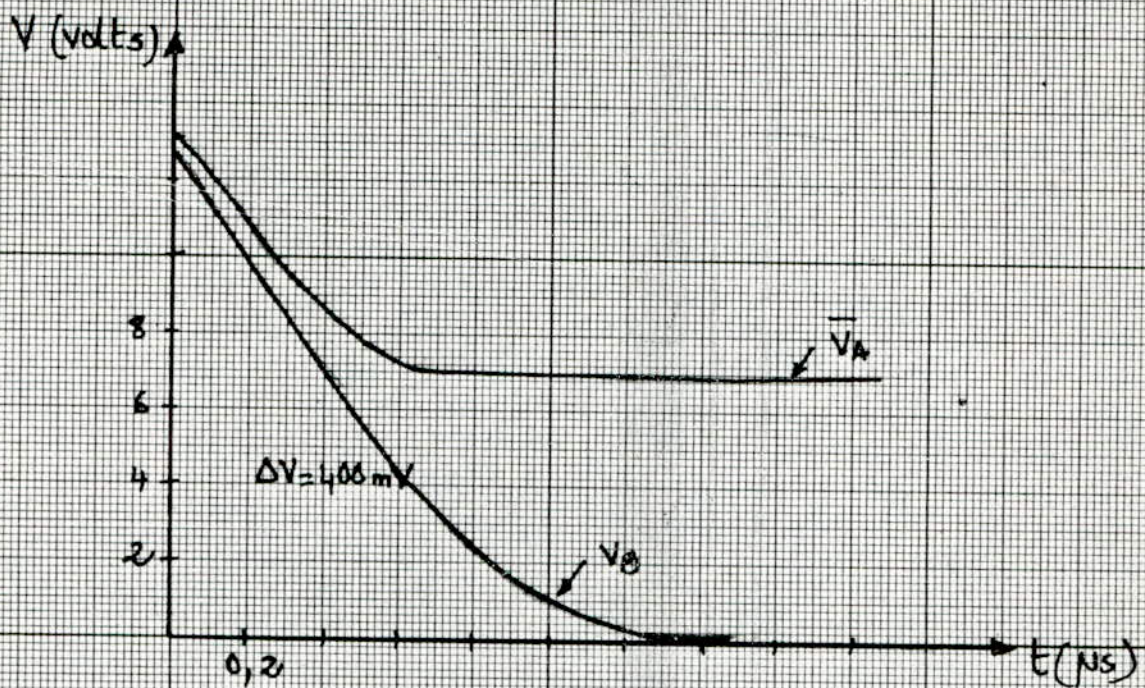
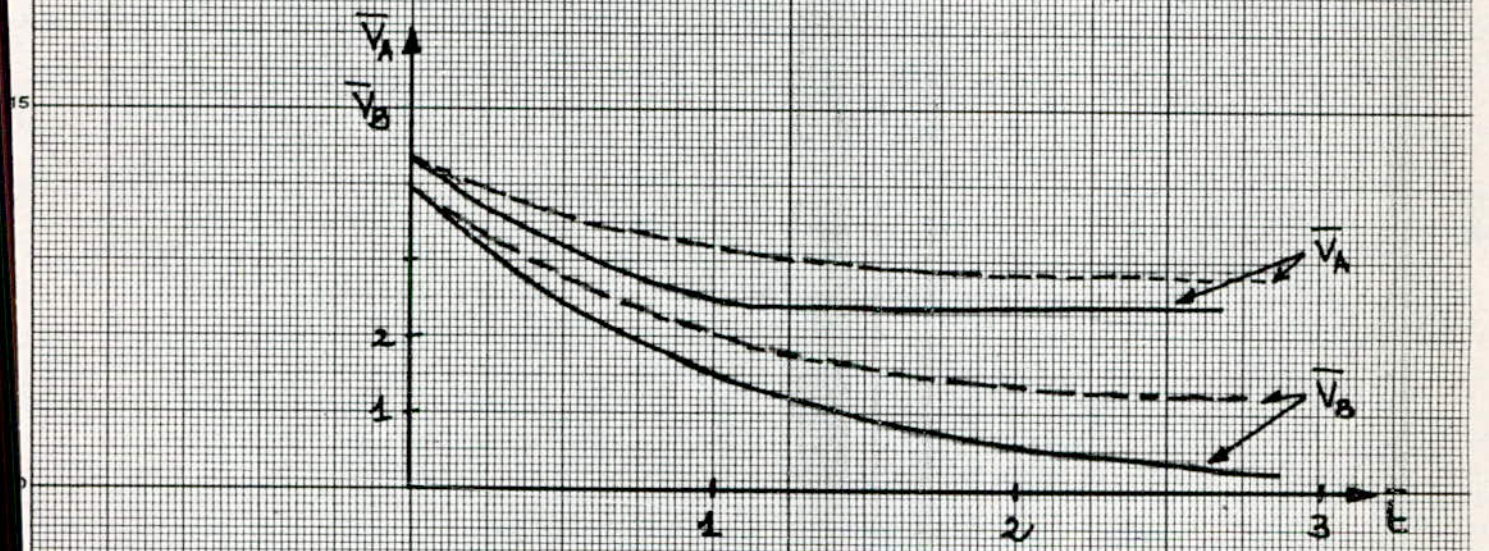
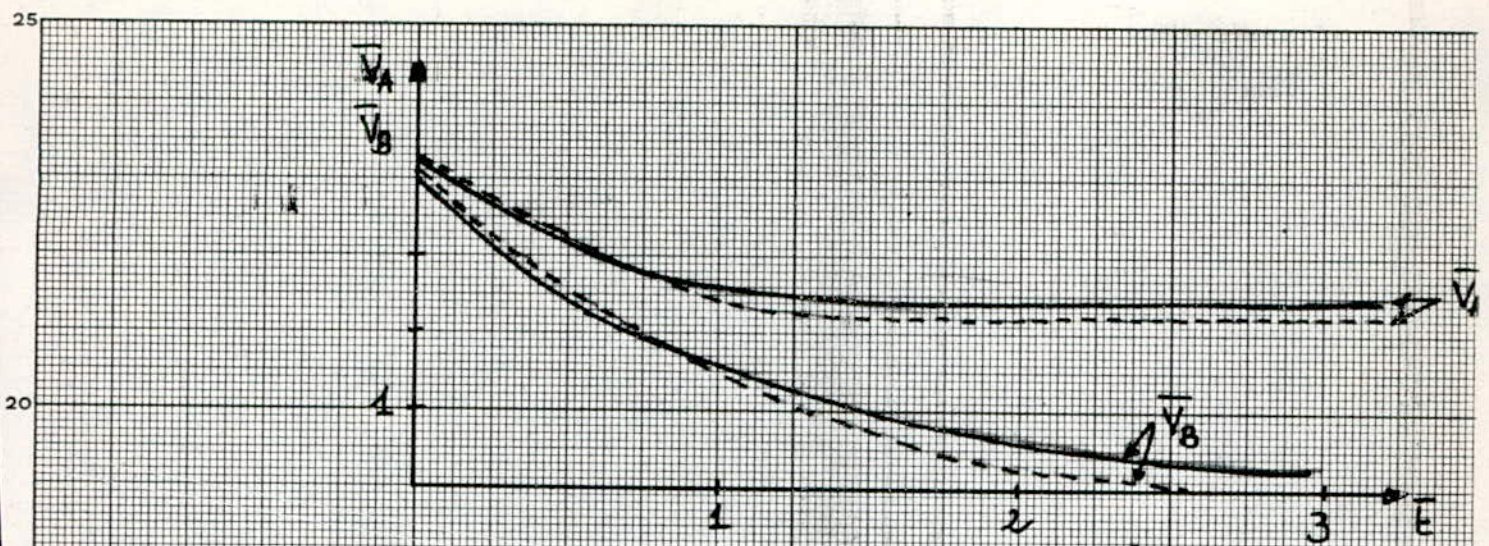


FIGURE N^o. 5.1

Commande Par Mise à la masse



——— Courbes theoriques
 - - - Courbes experimentales

- FIGURE N°: 5-2 -

$$-\overline{\Delta V} = 0.2$$

Approche	\overline{t} (lecture)	$\overline{\Delta V}_A$ (chute de tension)
Théorique	0.9	1.6
Expérimentale	1.07	1.4

Commentaires:

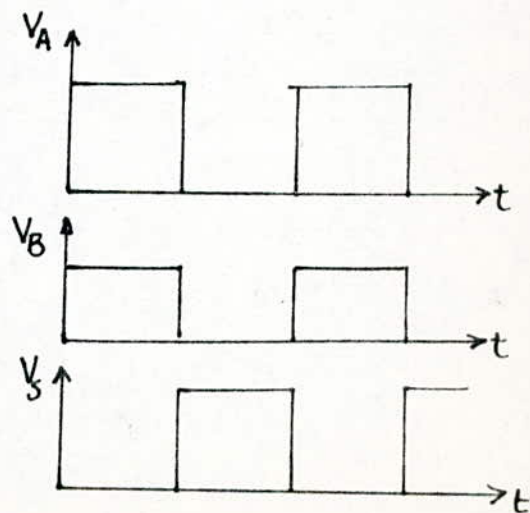
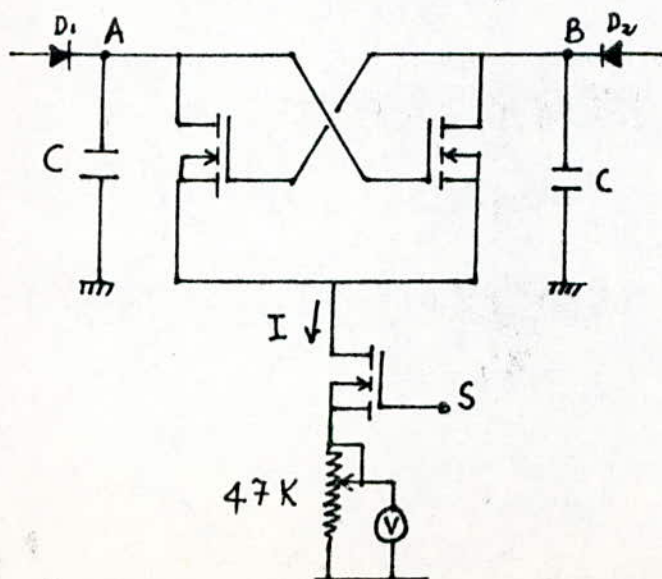
Aux erreurs de mesures près, les résultats expérimentaux concordent assez bien avec les résultats théoriques, ce qui confirme nos conclusions quant à l'attaque de l'amplificateur de lecture par une impulsion rectangulaire, car il apparaît bien que le temps de lecture est à peu près constant, mais l'amplification résultante varie quand la tension à détecter varie et de plus la chute de tension au point A dépasse les 15% de la tension d'alimentation.

4- Commande par un courant constant

La commande est réalisée grâce au deuxième circuit intégré et la seconde sortie de l'astable, de telle manière QUE lorsque les deux capacités sont en train de se charger, le gate du transistor de commande est à zéro, ce qui permet son blocage (courant nul entre drain et source) et en même temps le blocage des deux transistors constituant l'amplificateur de lecture.

Le potentiomètre inséré entre la source du transistor et la masse sert à ajuster l'intensité du courant et la connaissance de sa valeur en même temps (ceci en mesurant la résistance offerte par le potentiomètre et la chute de tension à ces bornes).

Le schéma du montage d'essais est le suivant:



Ayant mis le montage sous tension, nous avons relevés les courbes pour différentes valeurs de ΔV et cela pour deux intensités du courant de commande.

Les figures 5-3 et 5-4 donnent l'allure des courbes pour respectivement $I=6 \text{ mA}$ et $I=12 \text{ mA}$

Comparaison et interprétation des résultats:

Pour pouvoir comparer les résultats trouvés à ceux trouvés théoriquement, on a normalisé les tensions à V_T , l'intensité du courant de commande à KV_T^2 et le temps à $\tau = C/KV_T$;

1^{er} cas: intensité du courant de commande $I=12 \text{ mA}$, $\bar{I}=2.2$

- $\bar{\Delta V}=0.05$	Approche	\bar{t} (lecture)	$\bar{\Delta V}_A$ (chute de tension)
	Théorique	2	2
	Expérimentale	2.5	2.2

- $\bar{\Delta V}=0.13$	Approche	\bar{t} (lecture)	$\bar{\Delta V}_A$
	Théorique	1.25	1.6
	Expérimentale	1.9	2

- $\bar{\Delta V}=0.3$	Approche	\bar{t} (lecture)	$\bar{\Delta V}_A$
	Théorique	1	1.2
	Expérimentale	1.75	1.8

2^{ème} cas: intensité du courant de commande $I=6 \text{ mA}$, $\bar{I}=1.1$

- $\bar{\Delta V}=0.13$	Approche	\bar{t} (lecture)	$\bar{\Delta V}_A$
	Théorique	2	0.9
	Expérimentale	1.8	0.5

- $\overline{\Delta V} = 0.3$

Approche	\overline{t} (lecture)	$\overline{\Delta V}_A$
Théorique	1.45	0.45
Expérimentale	1.2	0.15

Les figures 5-5 et 5-6 donnent les courbes tracées à partir des valeurs obtenues expérimentalement auxquelles on a superposé celles trouvées théoriquement pour respectivement $\overline{I}=2.2$ et $\overline{I}=1.1$

COMMENTAIRES

Là aussi l'expérience confirme les résultats théoriques ainsi que les conclusions tirées de l'analyse de l'amplificateur, en l'attaquant par un courant constant, entre autre, on peut vérifier que le temps de lecture diminue quand l'intensité de courant de commande augmente et vice-versa; d'autre part, on voit bien que le temps de lecture reste sensiblement constant quand la tension à détecter varie (pour un courant de commande donné).

Notons que pour $\overline{I}=2.2$ la chute de tension au point A dépasse largement les 15% de la tension d'alimentation, alors que pour $\overline{I}=1.1$ cette chute atteint à peine les 4.5%, ce qui limite la valeur de l'intensité de courant pouvant être choisie pour commander l'amplificateur de lecture.

C O N C L U S I O N

En analysant les résultats obtenus expérimentalement, et on les comparant aux résultats théoriques, on peut à juste titre estimer que l'expérience justifie amplement les approximations que l'on a du faire au cours de la résolution des systèmes d'équations différentielles qui régissent le fonctionnement de l'ampli. Par conséquent les résultats et les enseignements que nous avons tirés des chapitres précédents sont crédibles. Notons que certains décalages existent entre les valeurs théoriques et expérimentales. ces différences proviennent, -Des erreurs de mesures (inévitables) dans la détermination des ΔV , de l'intensité du courant et des paramètres du transistor, et du fait que le modèle mathématique du transistor MOS utilisé ne rend pas compte du comportement réel du transistor (approximation du premier ordre)

Ajoutons à tout cela l'influence des portes non utilisées dans le circuit intégré car celles-ci communiquent au moins par deux points (broche d'alimentation et broche de masse) et par conséquent faussent (quoique faiblement) les mesures effectuées sur l'amplificateur.

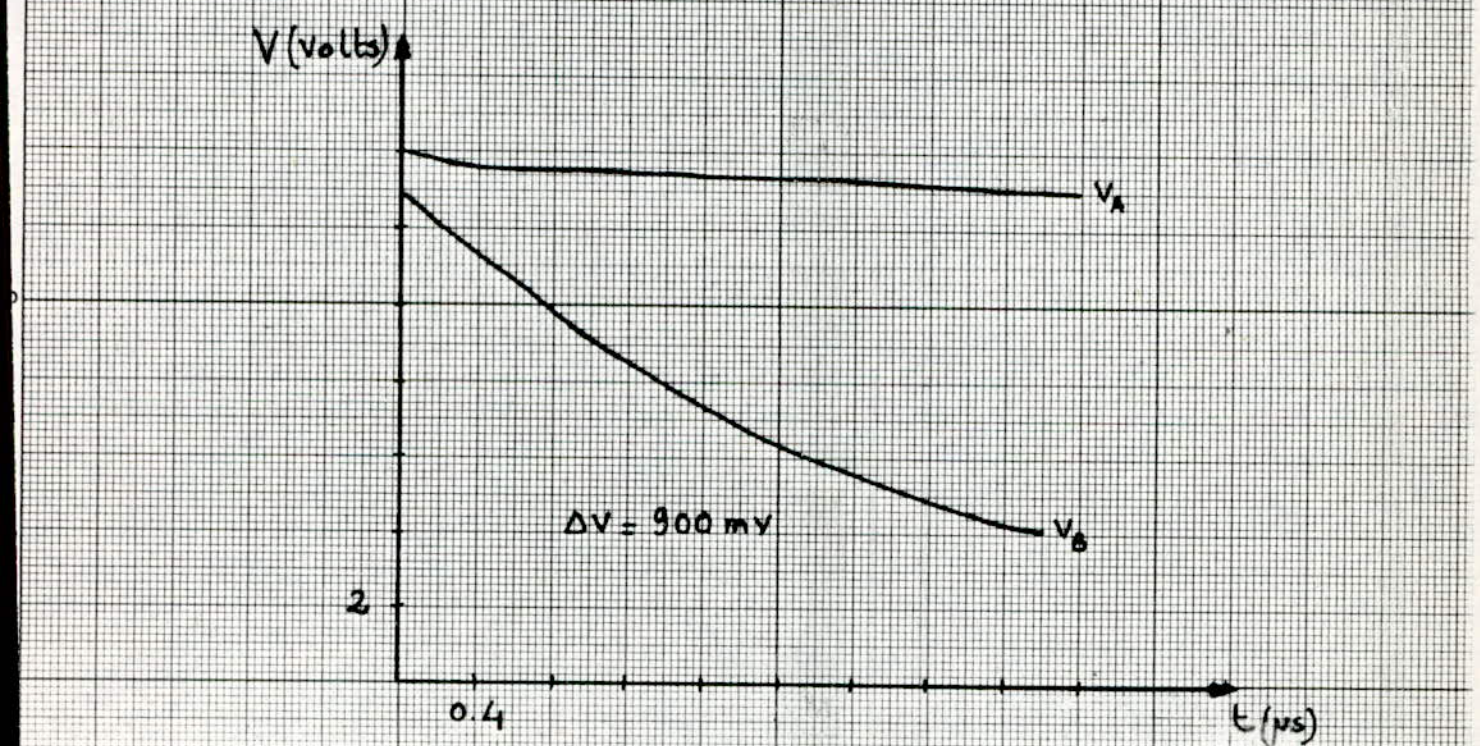
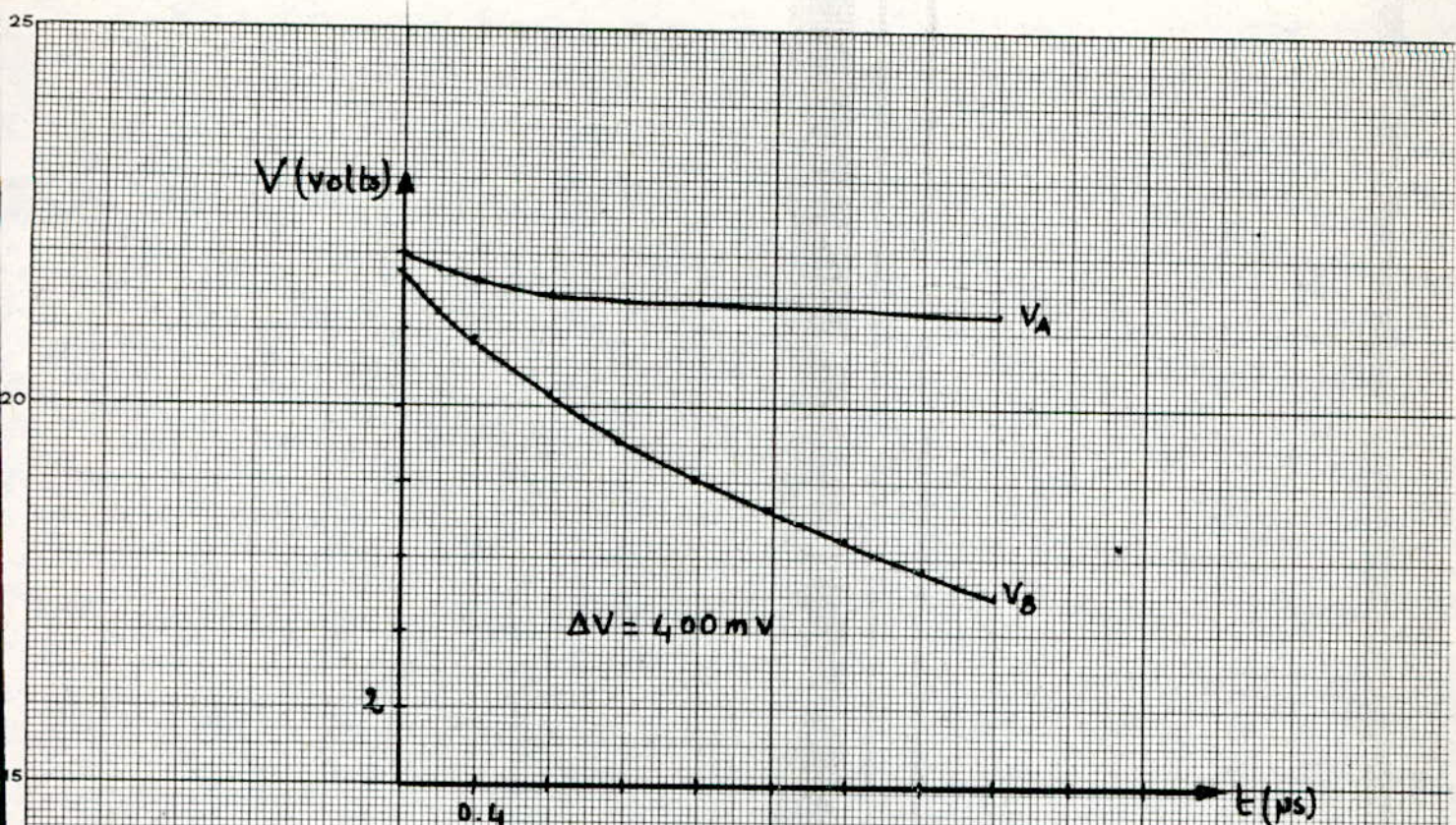
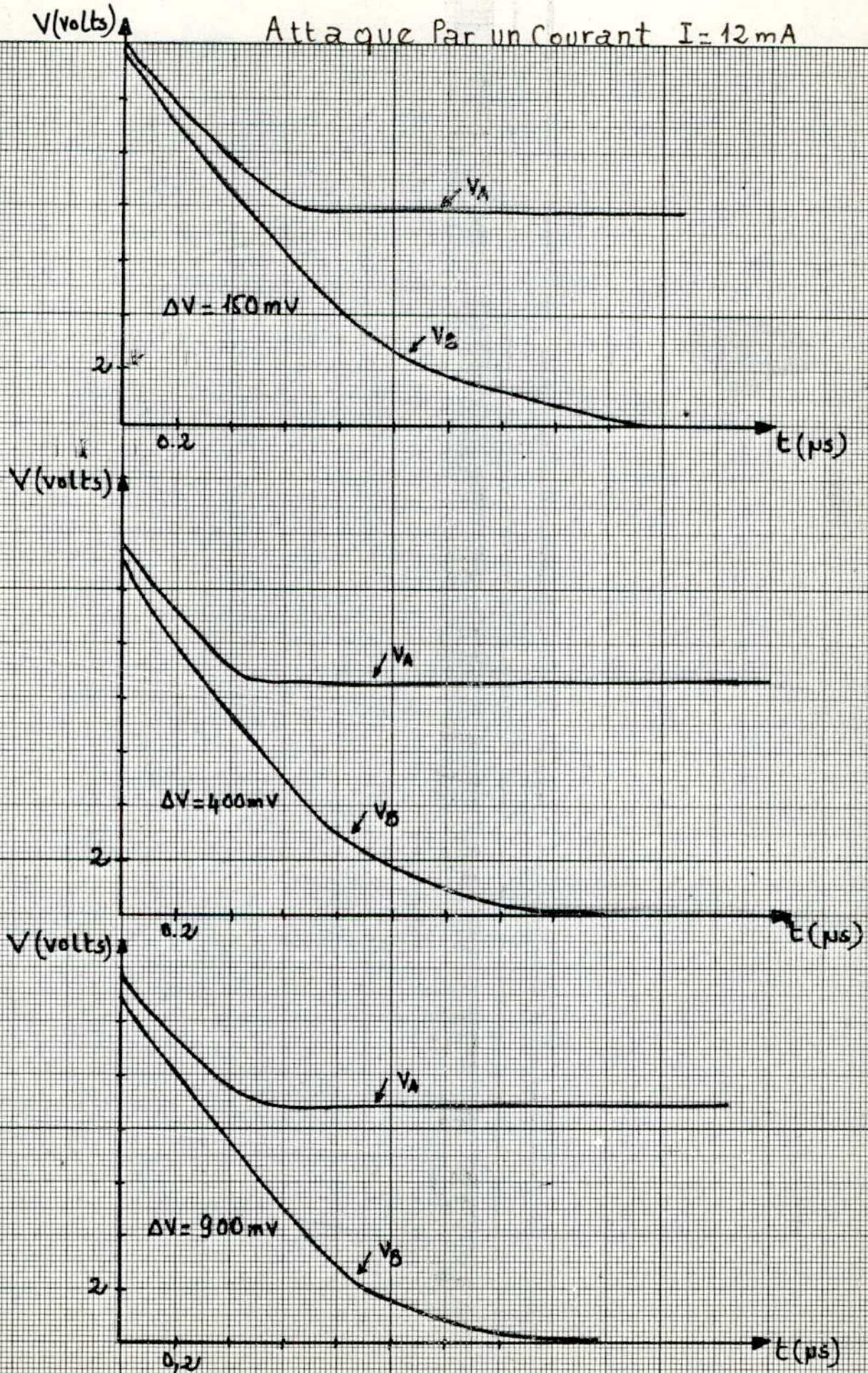
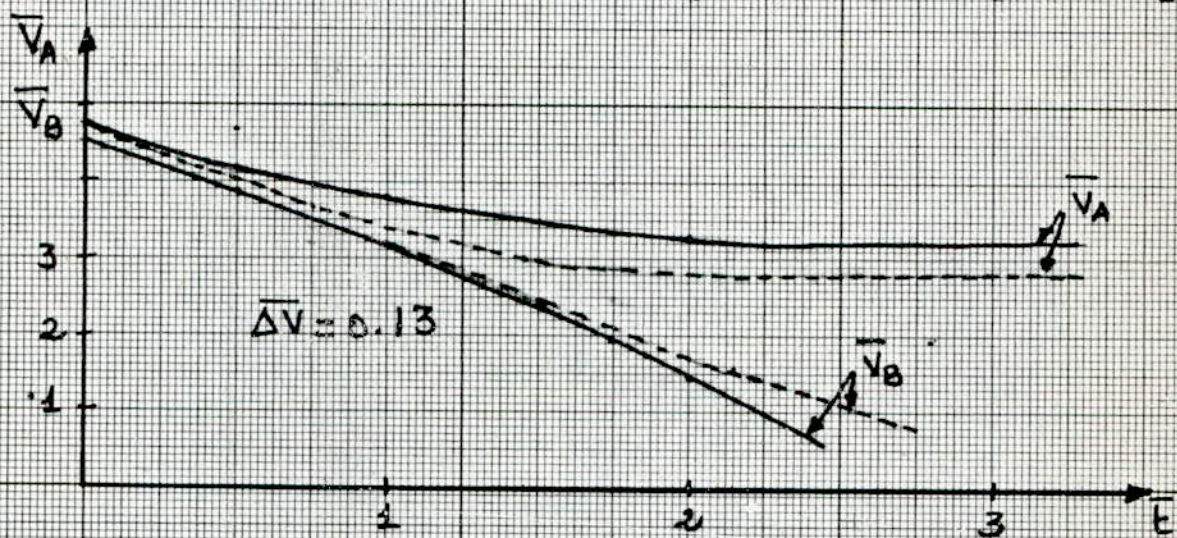
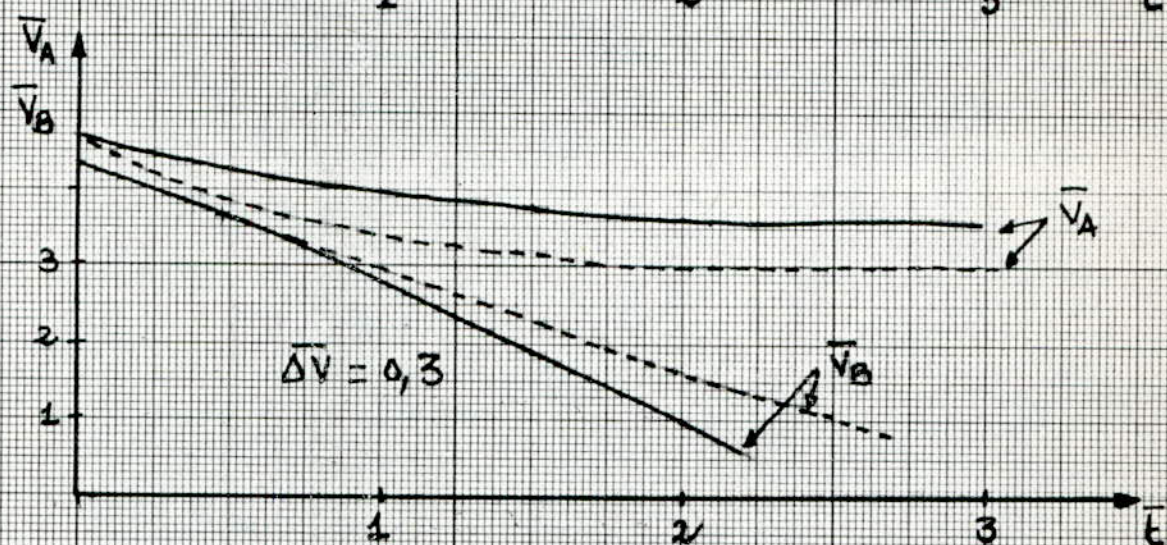
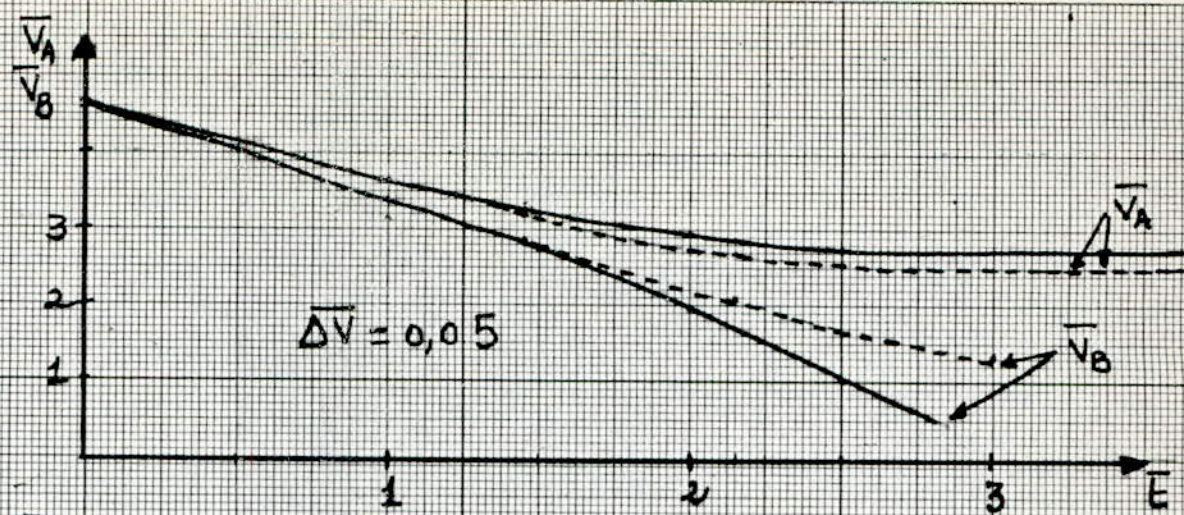


FIGURE N° : 5.3
 Attaque Par un Courant $I = 6 \text{ mA}$

Attaque Par un Courant $I = 12 \text{ mA}$

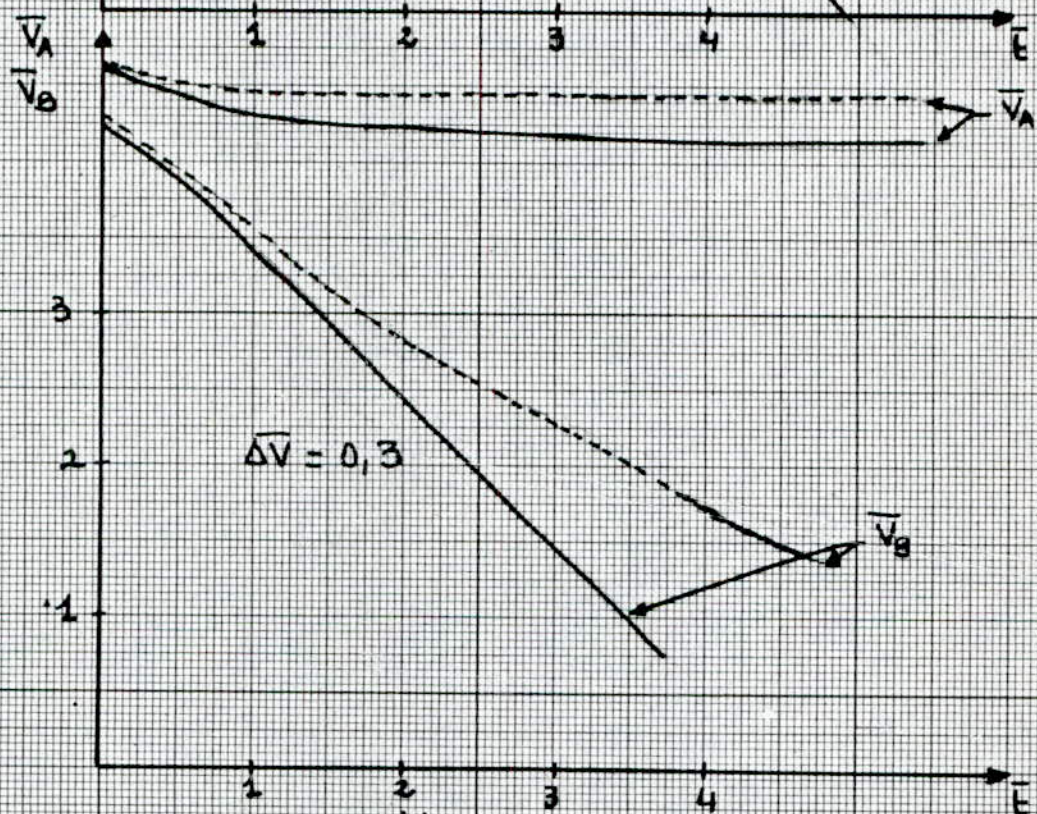
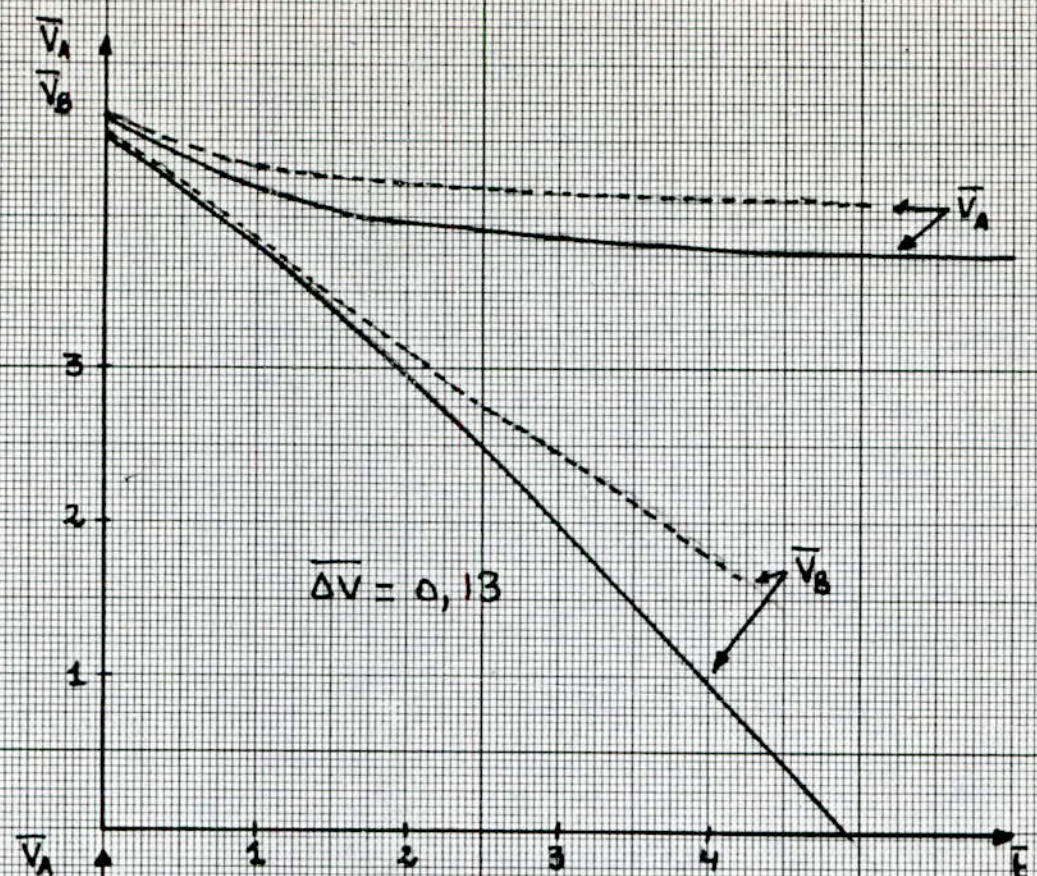


- FIGURE N^o: 5-4 -



— Courbes théoriques
 - - - Courbes expérimentales

- FIGURE N°: 5-5 (cas où $\bar{I} = 2,2$)



— Courbes théoriques
 - - - Courbes expérimentales

FIGURE N° 5.6 (cas où $\overline{I} = 1.1$)

C O N C L U S I O N

La caractérisation de l'amplificateur de lecture est à présent complète le schéma tel qu'on l'a vu comporte six transistors :

- Deux transistors isolent l'amplificateur du réseau de cellules mémoires, pendant la phase de lecture .
- Deux autres constituent les sources de courants qui commandent l'amplificateur .
- Les deux restants forment l'amplificateur lui-même .

Nous sommes ainsi parvenus à des temps de lectures (au niveau de l'amplificateur) de 4 nS , avec des décharges ne dépassant pas les 10% de la tension d'alimentation . Ces performances répondent bien à la dénomination de lecteur rapide de mémoires dynamiques à MOS .

Cependant l'utilisation d'un seul transistor MOS par point mémoire apporte une contribution importante à l'augmentation du niveau d'intégration, mais exige de l'amplificateur d'être très sensible .

La sensibilité de l'amplificateur dépend essentiellement de la symétrie du montage (plus celui-ci est symétrique, meilleure est la sensibilité) et se traduit par une valeur limite de la différence de tension ΔV entre les deux noeuds de l'amplificateur, en deçà de laquelle la lecture est erronée . Nous avons limité cette valeur à 50 mV dans notre étude, mais il n'est pas exclu qu'une meilleure sensibilité soit exigée . Cependant les progrès techniques et l'amélioration des procédés d'intégration peuvent apporter des solutions pour rendre le montage plus symétrique .

Hormis le sujet principal, cette thèse, nous a permis de nous familiariser avec la technologie MOS, qui constitue à bien des égards la solution actuelle la plus élégante (aux yeux de tous les spécialistes) aux problèmes de la mémorisation de l'information, tant ses avantages offrent de grandes possibilités que ne peuvent offrir les bipolaires, qui d'ailleurs perdent du terrain dans de nombreuses applications de la microélectronique tels que les microprocesseurs, les mémoires de grandes capacités, ainsi que là où l'énergie doit être économisée (car le MOS consomme moins) et là où la place disponible est limitée (car le MOS occupe moins de place que le bipolaire) .

Notre étude touche à son terme, et nous espérons avoir été à la hauteur de la tâche qui nous a été confiée .

Bien que nous n'ayons pas la prétention de dire que notre étude soit complète nous pensons, néanmoins, qu'elle peut constituer une assez bonne base à des sujets s'y rapportant et traitant de la technologie MOS, ce qui nous permettra d'enrichir nos connaissances sur ces techniques qui constituent la base de l'électronique d'aujourd'hui .

B I B L I O G R A P H I E

- (1) : Circuits intégrés MOS et CMOS
Principes et Applications
par H.LILEN ED:Radio
- (2) : Techniques de l'ingénieur
Mémoires à semiconducteurs
par J.BOREL
- (3) : Calcul différentiel et intégral
par N.PISKOUNOV ED:Mir