

28/79

1 ea

UNIVERSITE D'ALGER

ECOLE NATIONALE POLYTECHNIQUE

DEPARTEMENT ELECTRONIQUE

PROJET DE FIN D'ETUDES

INGENIORAT EN ELECTRONIQUE



Sujet: Etude théorique de l'interface
camera vidéo-calculateur
pour la numérisation d'images de télédétection



Proposé par:
A.ABDELLAOUI

Etudié par:
M. HADJOUJJA

Janvier 1979

UNIVERSITE D'ALGER
ECOLE NATIONALE POLYTECHNIQUE
DEPARTEMENT ELECTRONIQUE

PROJET DE FIN D'ETUDES
INGENIORAT EN ELECTRONIQUE

Sujet: Etude théorique de l'interface
camera vidéo-calculateur
pour la numérisation d'images de télédétection

Proposé par:
A.ABDELLAOUI

Etudié par:
M. HADJOUJJA

Janvier 1979

A MES PARENTS

A MES FRERES ET MA SOEUR

A MES AMIS

" RIEN N'EST AUSSI PRATIQUE
QU'UNE BONNE THEORIE "

AUX LAROUNZIS DU PAV. A

REMERCIEMENTS

Je formule l'expression de ma profonde reconnaissance à:

Monsieur AHCÉNE TIDJINI ,Docteur Ingénieur au Centre des Sciences et de la Technologie Nucléaires

Monsieur Djelloul ABDELAOUI ,Docteur Ingénieur au Centre des Sciences et de la Technologie Nucléaire (Chef de projet Télédetection) pour m'avoir guidé,encouragé et éclairé tout au long de mon projet,et qui ont assuré la direction de ce travail durant lequel ils n'ont jamais cessé de m'apporter le concours de leurs compétences et leur aide morale ,qui m'ont permis d'élargir mes connaissances et de voir l'aboutissement de ce travail
J'exprime ma gratitude à monsieur HOUYOU A. Ingénieur Électronicien Chef de dept à la R.T.A pour son aide morale et toute la bonne volonté qu'il mettait à solutionner mes problèmes.

C'est une très sincère reconnaissance que je voudrais témoigner à monsieur LAHLOU Ingénieur Électronicien, Chef du Dept Téléinformatique (C.N.I) pour m'avoir consacré de longues heures de son temps précieux,et qui a bien voulu me recevoir dans son service,aux discussions qui m'ont apporté les éclaircissements nécessaires et les mises au point indispensable à la poursuite de ce travail.

Je voudrais que mes parents,mes frères,mes amis,mes maitres et professeurs trouvent dans ce modeste ouvrage,l'expression de ma gratitude et un grand hommage à toutes leurs peines,à leur attention bienveillante,à leur patience sans limites,à l'amour et aux précieux trésors qu'ils ont si bien su déposer en moi.

Que tous ceux qui ont contribué de près ou de loin à la concrétisation de ce travail trouvent ici l'expression de mes plus vifs remerciements,je pense particulièrement à monsieur BAGHLI Mohamed,Docteur Ingénieur,et à monsieur OUIGUINI ainsi qu'à toute l'équipe de Mr TEDJINI ainsi qu'à Mademoiselle FATIHA pour la frappe de ce projet.

+++++oooooOooooo+++++

TABLE DES MATIERES

	PAGES
INTRODUCTION	
CHAPITRE PREMIER : POSITION DU PROBLEME	3
CHAPITRE SECOND : L'ANALYSE DE L'IMAGE	6
I- <u>PRESENTATION DE LA CAMERA</u>	6
I-1. Le tube à grille de champ commune	
I-2. Le tube à grille de champ séparée	
II- <u>ANALYSE DE L'IMAGE</u>	9
II-1. Formation du signal électrique	
II-2. Normes du signal électrique	
CHAPITRE TROISIEME : CONVERSION DU SIGNAL ANALOGIQUE	17
I- <u>ECHANTILLONNAGE :</u>	17
I-1. <u>Premier cas</u> : Echantillonnage idéal	
I-2. <u>Deuxième cas</u> : Echantillonnage analogique	
I-3. <u>Troisième cas</u> : Echantillonnage bloqué.	
II- <u>QUANTIFICATION :</u>	21
II-1. Niveau élémentaire de quantification quantum(q)	
II-2. Erreur de quantification	
II-3. Rapport Signal/ Bruit.	
III- LES CONVERTISSEURS ANALOGIQUES- -NUMERIQUES	25
III-1. Introduction à la conversion analogique-numérique(A/N)	
III-2. Généralités sur les convertisseurs A/N .	
III-3. Paramètres caractéristiques .	

III-4. Bruit.

III-5. Facteur de bruit du CAN

CHAPITRE QUATRIEME : ETUDE D'UN CONVERTISSEUR A/N	35
I- <u>ETUDE DU CONVERTISSEUR A/D: LE</u> <u>ADC-UH8B</u>	
I-1. Bloc-Diagramme	
I-2. Présentation	
I-3. Fonctionnement	
I-4. Diagramme des temps	
II- <u>ETUDE DE LA MEMOIRE SN 74200 TEXAS :</u>	39
II-1. Les mémoires RAM	
II-2. Etude et description de la mémoire SN 74200	
II-3. Bloc-Mémoire	
III- <u>ETUDE D'UN COMPAREUR 10 BITS</u>	45
III-1. Etude du comparateur digital 4 bits : SN 7485	
III-2: Réalisation du comparateur digital 10 bits	
IV- <u>COMPTEURS :</u>	45
IV-1 Etude du compteur binaire avec le circuit SN 7493	
IV-2 Réalisation dans le cas de notre étude	
IV-3 Les bascules SN 7474	
IV-4 Aiguilleur	54
V	
V- <u>FONCTIONNEMENT :</u>	55
VI- <u>CONCLUSION :</u>	59
ANNEXE	60

Ce projet a été réalisé au Laboratoire de Télédétection du Centre des Sciences et de la Technologie Nucléaires.

La présente étude s'inscrit dans le cadre d'un projet de mise au point d'un système d'analyse et de traitement d'images télédétection des ressources terrestres. De façon générale, une image représente une structure d'informations d'une extrême richesse par sa variété et sa densité. Les informations sont le résultat d'exploitations diverses (images de la surface terrestre, données biomédicales, nucléaires, géodésiques etc...)

Au départ, les images ont été analysées visuellement par l'homme, pour qui elles constituaient un moyen de communication efficace. Mais, devant la quantité considérable d'informations que contient une image, il est vite apparu nécessaire d'automatiser le traitement, voire une partie de l'interprétation.

En télédétection, cette nécessité d'automatiser le traitement est rendue encore plus importante grâce, notamment, à trois qualités spécifiques :

- une plus grande densité d'informations de chaque image due à l'altitude de prise de vue (autour de 900 km pour des satellites de ressources terrestres);
- la répétitivité des prises de vue (18 jours environ);
- l'analyse multispectrale qui permet d'avoir de la même surface, au même instant, plusieurs vues dans des bandes spectrales différentes afin d'augmenter le pouvoir de différenciation des objets au sol.

Cela constitue un flot énorme d'informations à gérer et à traiter; signalons, à cet effet, qu'une image de télédétection des satellites LANDSAT de ressources terrestres est constituée d'environ 30 millions de bits pour les 4 canaux du Scanner MSS; il est donc indispensable de recourir à l'ordinateur moyennant une opération préliminaire de préparation

des données. En effet, les images de télédétection se présentent sous l'une des trois formes suivantes :

- bandes magnétiques digitales compatibles
- bandes magnétiques analogiques
- images photographiques latentes .

Dans le troisième cas, l'information stockée sur film doit être convertie en information analogique puis en image numérique seule capable de subir un traitement basé sur les méthodes de classification automatique.

Nous nous intéressons, ici, au cas où le support de l'information est une émulsion photographique (film transparent ou papier photographique), et nous nous proposons d'étudier une interface entre une caméra vidéo 625 lignes et un ordinateur (on utilisera, pour notre cas, un microprocesseur 6800) permettant d'obtenir, à partir de l'image originale, une image numérique sur bande magnétique.

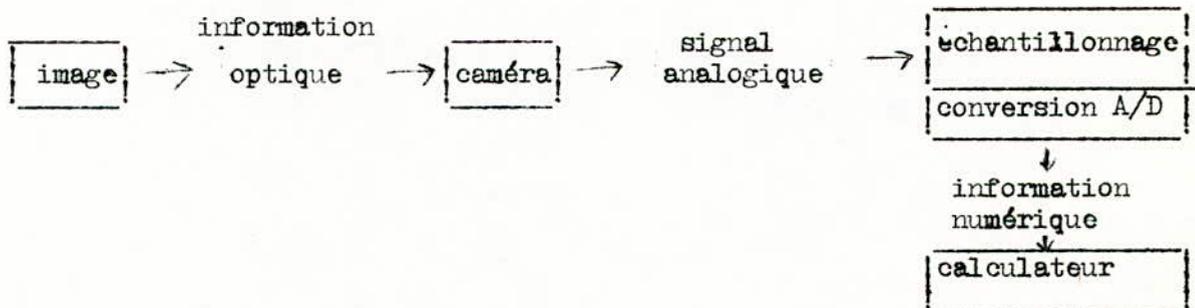
Si nous convenons qu'une image moyenne est constituée de 250 000 octets, soit l'équivalent de la capacité mémoire d'un ordinateur puissant, il apparaît nécessaire de disposer d'une mémoire **auxiliaire** capable de stocker les images. Ceci amène à concevoir un système autonome de stockage d'images sur bandes magnétiques selon des normes compatibles avec des ordinateurs courants qui seront utilisés pour traiter ces bandes; enfin une unité de visualisation s'avère utile pour le contrôle des images stockées avant et après traitement.

CHAPITRE I

LA POSITION DU PROBLEME

Bien que les images de télédétection peuvent être fournies sous formes d'informations numérique stockées sur bandes magnétiques, il est parfois plus intéressant de travailler sur l'image photographique à cause, notamment, des délais d'obtention et du coût des documents et à cause, surtout, de l'analyse visuelle et globale au premier niveau que permet, seul, le document photographique.

Toutefois, afin d'utiliser au mieux la masse considérable d'informations contenues dans une image, il est indispensable de recourir à un traitement assisté par ordinateur. Cela nécessite de prélever l'information optique stockée dans le support photographique puis de la transformer en information numérique. Le prélèvement de l'information optique peut être effectué à l'aide d'une caméra vidéo qui fournit un signal analogique, lequel doit être échantillonné puis converti en informations digitales suivant le schéma global suivant :



Le but de ce mémoire est l'étude d'une interface caméra-calculateur qui permet d'obtenir, à partir de l'image sur support photographique, une bande magnétique numérique prête à être traitée par ordinateur.

La caméra vidéo choisie pour notre système décompose l'image en 625 lignes de 512 points chacune, le balayage s'effectuant ligne par ligne à raison de 64 μ s par ligne; l'image est donc analysée en 40 ms. Ce laps de temps très court est insuffisant pour convertir et stocker toute l'image.

L'idée consiste alors à effectuer plusieurs balayages de l'image et à prélever une ligne à chaque passage. Première ligne au premier passage, deuxième ligne au deuxième passage, et ainsi de suite jusqu'à la 625^{ème} ligne. Cette procédure nous laisse un intervalle de temps de 40 ms pour convertir et stocker une ligne de l'image dont la conversion sera donc achevée en 25 secondes.

II- PRESENTATION DU SYSTEME

L'interface que nous présentons :

- adapte la caméra au convertisseur et,
- génère les signaux de tops lignes et images.

La figure 1 donne le schéma synoptique du système qui est constitué de trois éléments essentiels :

- caméra vidéo qui balaye l'image à raison de 25 images par seconde
- convertisseur analogique digital convertissant les 512 points

d'une ligne, un par un .

- bloc mémoire qui permet le stockage d'une ligne entière, et
- d'éléments annexes tels que: horloge, compteurs, comparateurs.

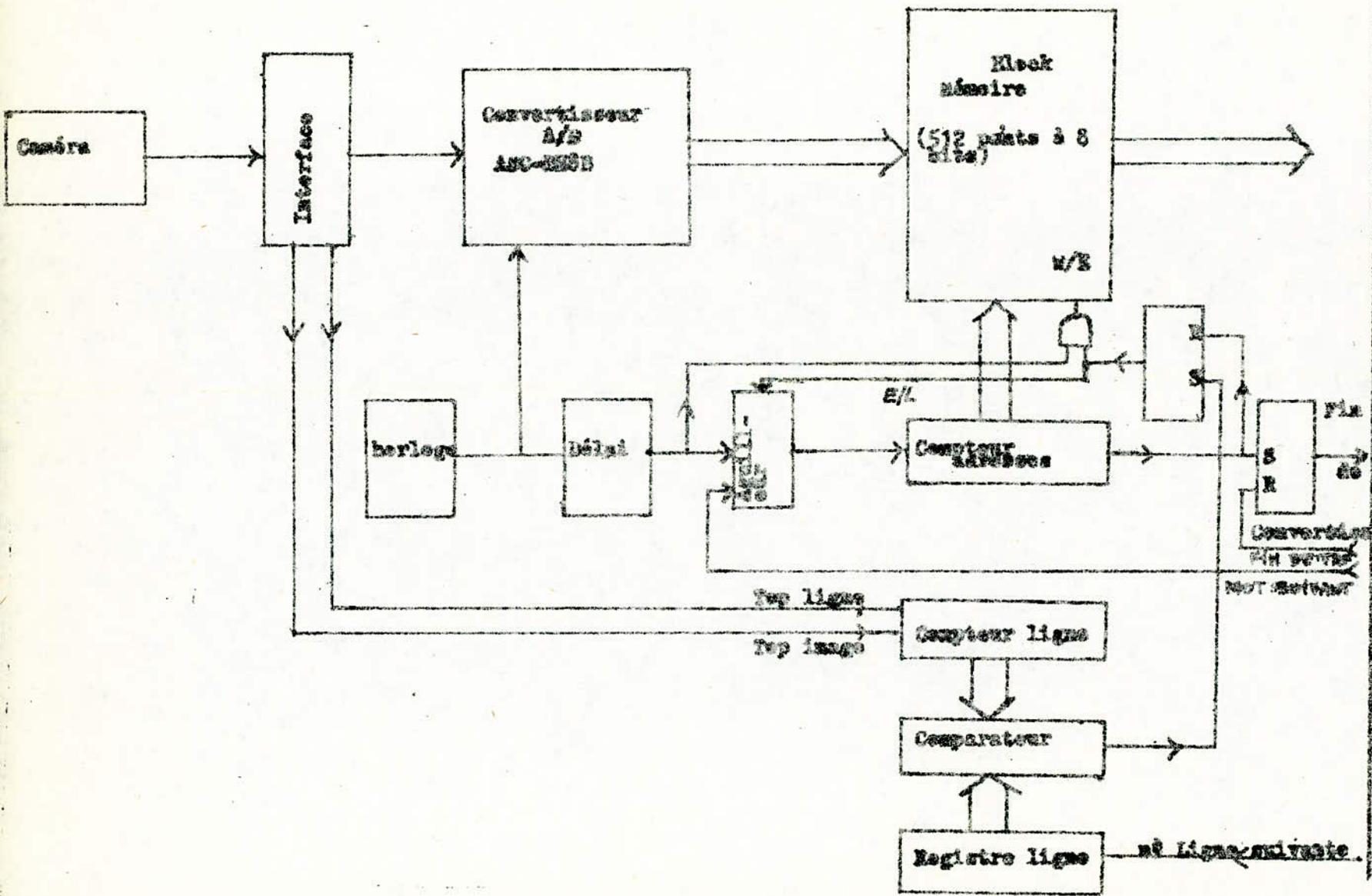


fig. 1 : schéma synoptique de l'ensemble

C A L C U L A T E U R

C H A P I T R E II

L'ANALYSE DE L'IMAGE

I - PRESENTATION DE LA CAMERA TV 625 LIGNES

Les tubes analyseurs d'images, éléments essentiels des caméras, transforment l'image lumineuse en signal électrique en exploitant de diverses manières quelques propriétés fondamentales de l'électronique. Il existe deux types de tubes vidicon :

I - 1. Le tube à grille de champ commune : (voir figure 2) qui est constituée de trois parties :

a) Le canon à électrons : comprenant une cathode thermoionique, une grille de contrôle du courant de faisceau et une électrode g_2 qui accélère les électrons et les libère en un mince faisceau au travers du diaphragme.

b) Le système de balayage : Le faisceau d'électrons libérés par g_2 entre dans le canon g_3 . Les électrons sont focalisés sur la cible par l'action combinée du champ électrique et d'un champ magnétique axial fixe produit par la bobine de concentration. L'extrémité du canon g_3 est fermée par une fine grille métallique g_4 , raccordée électriquement à G_3 ; entre g_4 et la cible photosensible, existe un champ électrique uniforme décélérateur. Le faisceau focalisé est dévié magnétiquement par deux paires de bobines de déviation de manière à balayer la surface de la cible. L'alignement du faisceau avec le champ magnétique axial est réalisé, soit par un aimant réglable, soit comme cela est indiqué sur la figure 2, par 2 bobines, d'alignement produisant un champ magnétique transversal réglable.

c) La cible photosensible qui comprend :

- une face avant en verre poli-optique
- une couche conductrice transparente déposée sur la surface intérieure du verre, raccordée électriquement au contact extérieur de l'électrode du signal d'analyse.

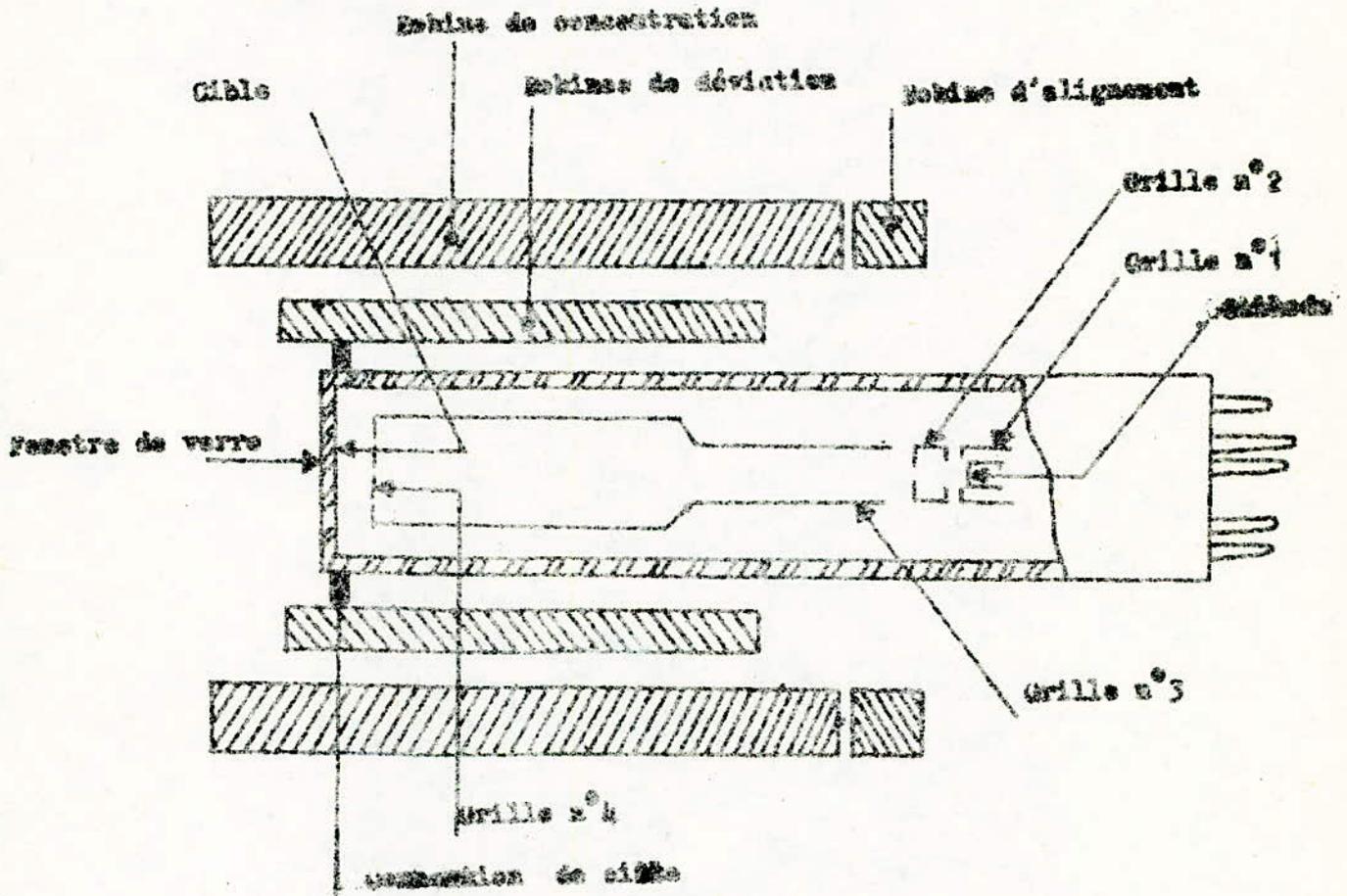


Fig 3: disposition schématique du tube et des bobines.

Quand une image est projetée sur la cible, les éléments de la cible qui sont éclairés deviennent plus conducteurs et se trouvent partiellement déchargés. De ce fait, une distribution de charges positives correspondant à l'image optique apparaît sur la face interne de la cible photoconductrice. En balayant cette cible, le faisceau envoie des électrons sur les éléments positifs ramenant ceux-ci à leur potentiel d'origine, c'est-à-dire celui de la cathode. Ceci provoque un courant capacitif dans l'électrode de signal et, par suite, une tension aux bornes de la résistance de charge R_L . Cette tension constitue le signal vidéo qui est envoyé sur le préamplificateur.

I - 2. Le tube à grille de champ séparée :

Les bobines de concentration couramment utilisées dans les caméras ne produisent pas une distribution parfaite du champ magnétique dans la région de la couche photo conductrice. Il en résulte des défauts du faisceau de balayage qui réduisent à la fois la sensibilité et la résolution dans la zone périphérique de l'image. Ces erreurs peuvent être corrigées par une optique électronique constituée par le canon g_3 et la grille g_4 . Dans les tubes à grille séparée, g_4 est électriquement isolée de g_3 et raccordée à une broche séparée sur l'embrase.

La grille g_4 doit être positive par rapport au canon g_3 . La différence de potentiel optimale dépend :

- du mode de fonctionnement du tube (choix du champ de concentration et de V_{g_3}),
- du type particulier de bobinage employé.

En règle générale, pour obtenir la meilleure résolution et la meilleure uniformité d'écran, la tension de g_4 doit être de 1,1 à 1,5 fois plus grande que celle de g_3

II - ANALYSE DE L'IMAGE

II - 1. Formation du signal électrique

Considérons une image et les variations locales d'éclairement qui la caractérisent. Son analyse se fait par le déplacement d'un spot de petite surface dS qui traduit en tension électrique la quantité de lumière intégrée sur cette surface dS . La figure 3 montre comment se forme le signal électrique $v(t)$ lorsque le spot se déplace à vitesse constante v_p en décrivant une droite sur l'image. La tension $v(t)$, à chaque instant, est une fonction de l'éclairement du point analysé E .

En général, cette fonction est simple, $v(t)$ est minimale (nulle par ex) pour le noir ($E = 0$), et maximale pour un éclairement maximal conventionnel.

On établit ainsi une relation entre chaque point d'une ligne de l'image, l'abscisse x repérée, son éclairement $E(x)$ et le signal $v(t)$ correspondant, par : $x = v_p t$ et $v(t) = f(E)$.

II - 2. Normes du signal vidéo 625 lignes (voir figures 4a et 4b)

La caméra T.V, 625 lignes, analyse l'image à la cadence de 25 images par seconde. L'analyse de l'image se fait en 625 lignes avec un entrelacement d'ordre 2 (balayage de l'image en deux fois) :

- la première fois : on aura la trame impaire (ensemble des lignes impaires)
- la deuxième fois : on aura la trame paire (ensemble des lignes paires)

On a choisi ce type de balayage de l'image afin de remédier à certains inconvénients tel que le scintillement.

L'analyse de l'image se fait ligne par ligne et ce, de gauche à droite, et de haut en bas par excursions linéaires. L'image est donc "lue" de la même façon que le regard lit une page imprimée. De cette façon, on analyse donc en $\frac{1}{50}$ ème de seconde la trame impaire puis pendant la même durée la trame paire .

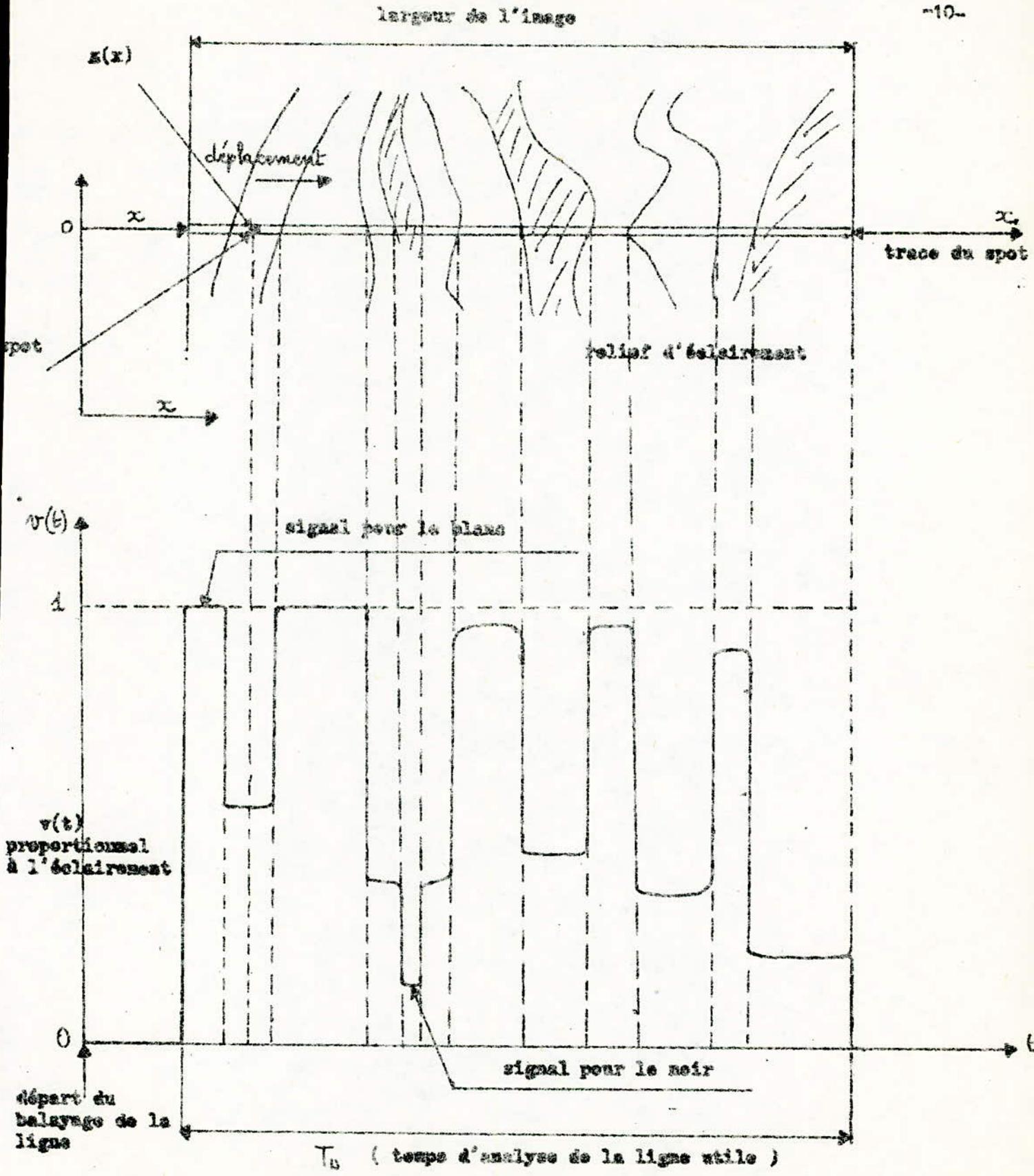


Fig. 11. Formation du signal d'analyse sur une ligne de balayage.

niveau max.
blanc

niveau de
appression

niveau de
synchronisation

J = effacement vertical

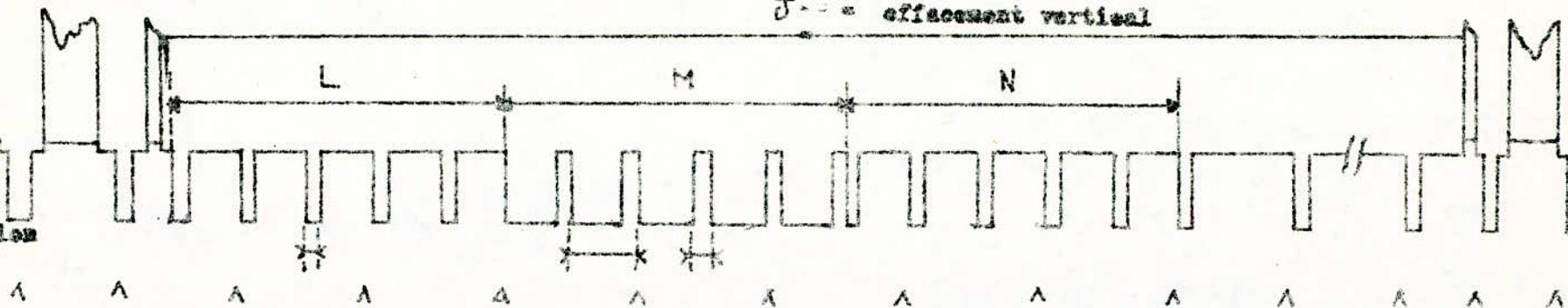


fig 1a : signal au début de la première trace

durée de suppression de ligne (25 lignes)

impulsions
d'égalisation
avant

impulsions de
synchronisation

impulsions
d'égalisation
arrière

séquence de
synchronisation
trace

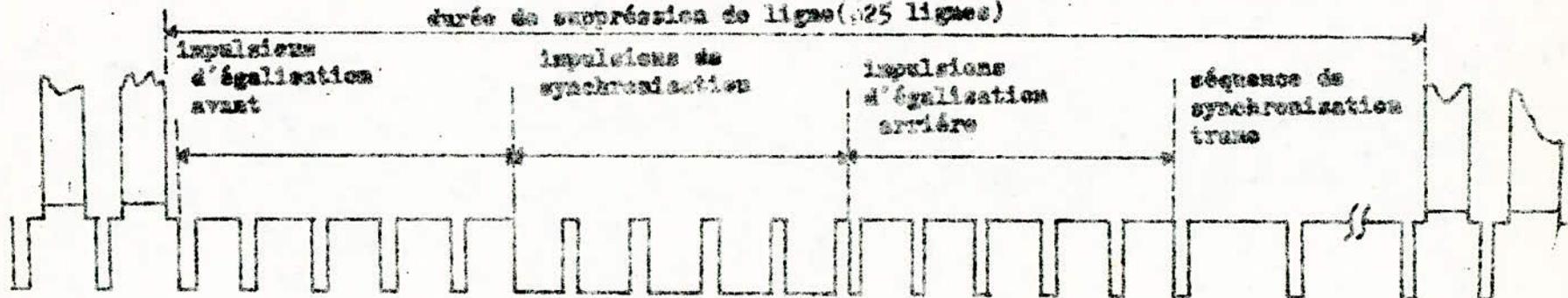


fig 1b : signal au début de la deuxième trace

L, M, N: durent chacune 2 1/2 lignes

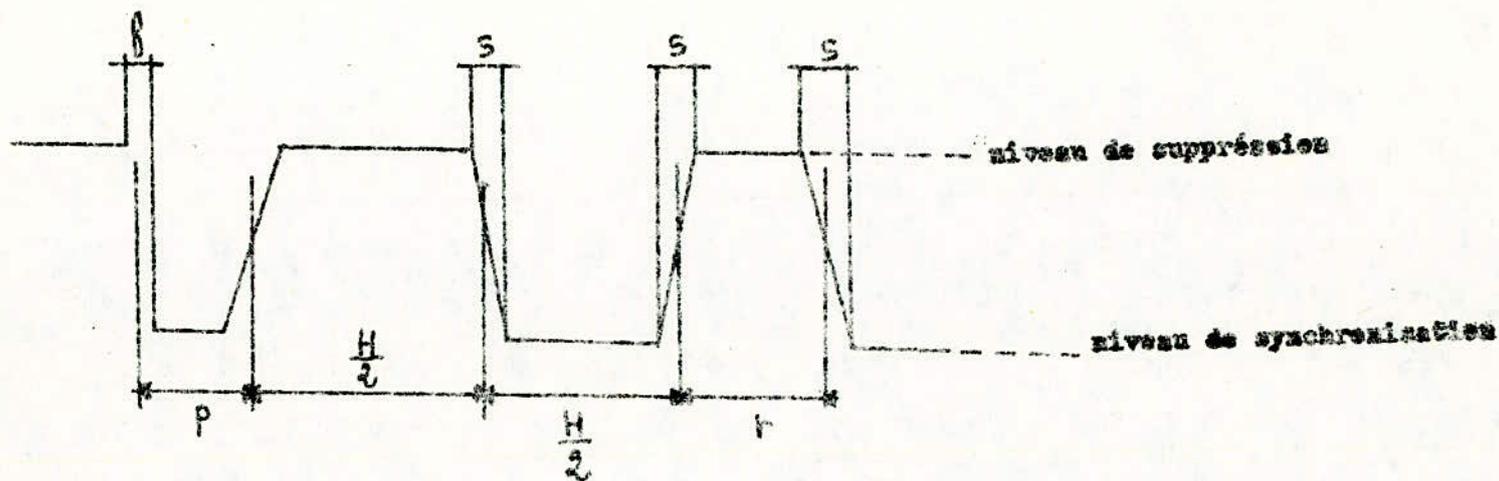


Fig. 4.6 : Détail à signaux de la séquence de synchronisation de trame

$H/2 = 32$ microsecondes
 $P = 2,35 \pm 0,1$ microsecondes
 $T = 4,7 \pm 0,2$ microsecondes
 $f \text{ et } \sigma = 150 \pm 50$ microsecondes

- Le signal vidéo : est un signal électrique dont la tension est fonction de la luminance de chacun des points de l'image analysée. Il constitue l'information utile. Il faut donc savoir le différencier des signaux de synchronisation puisque ces derniers lui sont superposés pour former le signal vidéo composite. La figure 5 illustre le cas d'une modulation positive.

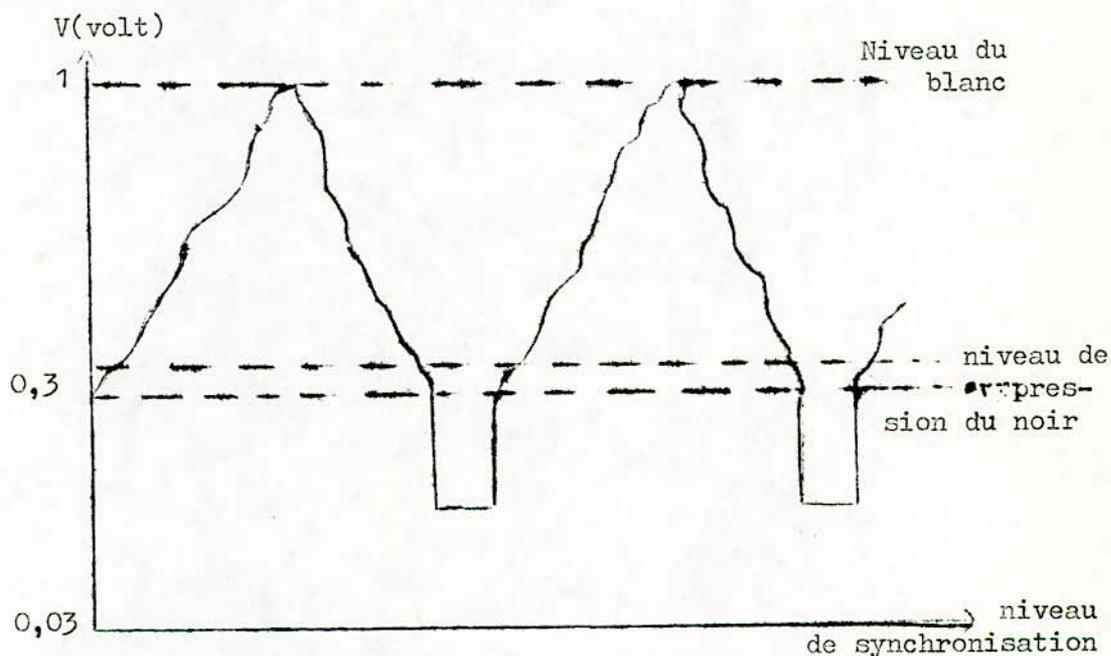


Fig 5 : cas d'une modulation positive

- Les signaux de synchronisation lignes : sont représentés sur la figure 6. La durée des tops de synchronisation ligne est de 4,7 μ s.

- Les signaux de synchronisation image : se décomposent en trois parties :

- une suite de 5 impulsions de pré-égalisation réparties sur 160 μ s.
- 5 tops image répartis sur 160 μ s.
- 5 impulsions de post-égalisation réparties également sur 160 μ s.

Suppression vidéo pendant le retour ligne

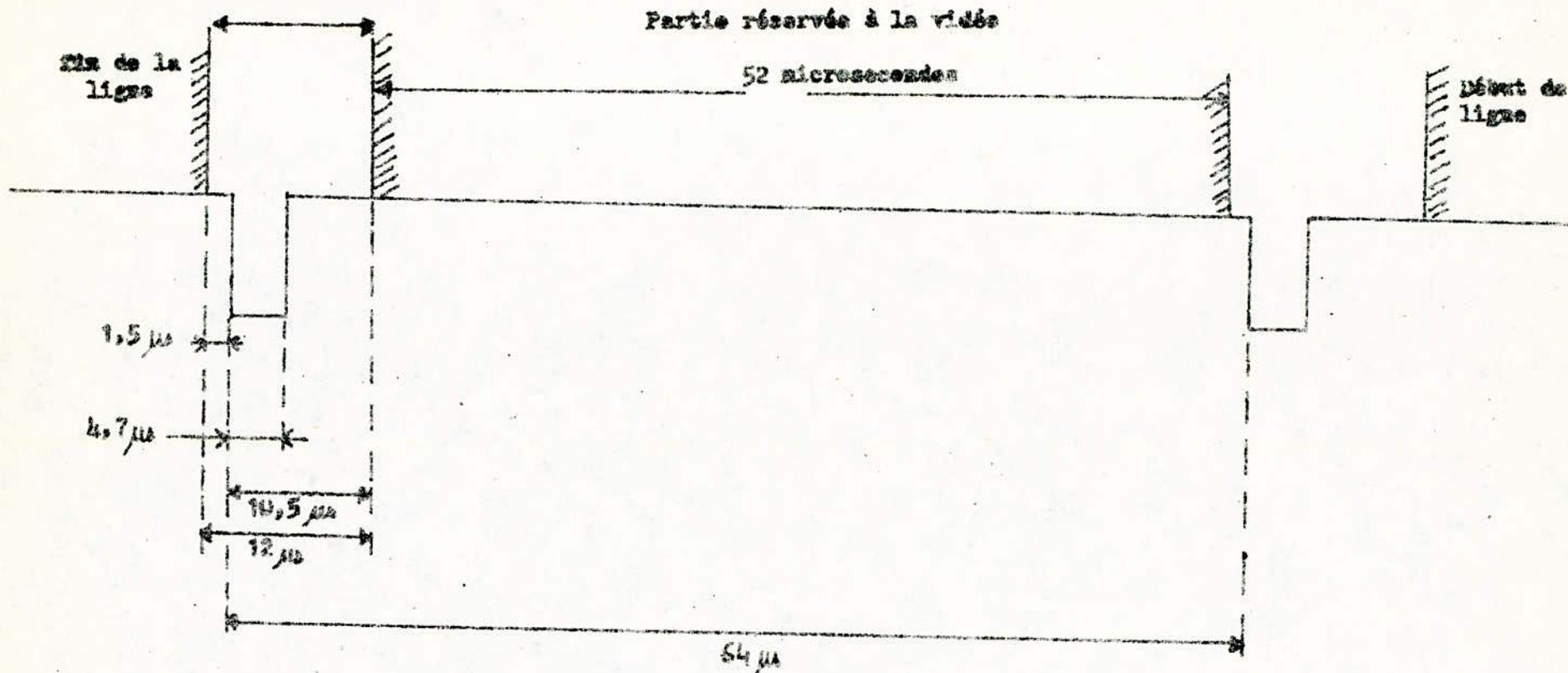


Fig 6: Signaux de synchronisation lignes (standard 625 lignes)

12 microsecondes = durée du signal \oplus suppression vidéo (pendant le retour ligne). Il débute 1,5 μ s avant le flanc de l'impulsion de synchronisation (de durée 4,7 μ s)

La figure 7 représente les signaux de synchronisation image.

Le signal de suppression image pendant le retour du spot couvre 25 lignes (soit 1,6 ms). Les 5 impulsions de post-égalisation sont destinées à faciliter la séparation des tops lignes et des tops images. Elles ont une durée 2 fois plus faible que celle d'une impulsion de synchronisation ligne. L'entrelaçage est obtenu en plaçant le premier top de synchronisation ligne (celui qui suit immédiatement les 5 impulsions de post-égalisation) soit à 64 us de la dernière impulsion de post-égalisation (on a la trame impaire) soit à 32 us (on a alors la trame paire).

Le signal de suppression ligne est une impulsion rectangulaire dont la durée est un peu plus grande que celle du signal top-synchro. Elle est égale au temps maximum accordé au spot pour effectuer le retour (tant en ligne qu'en image).

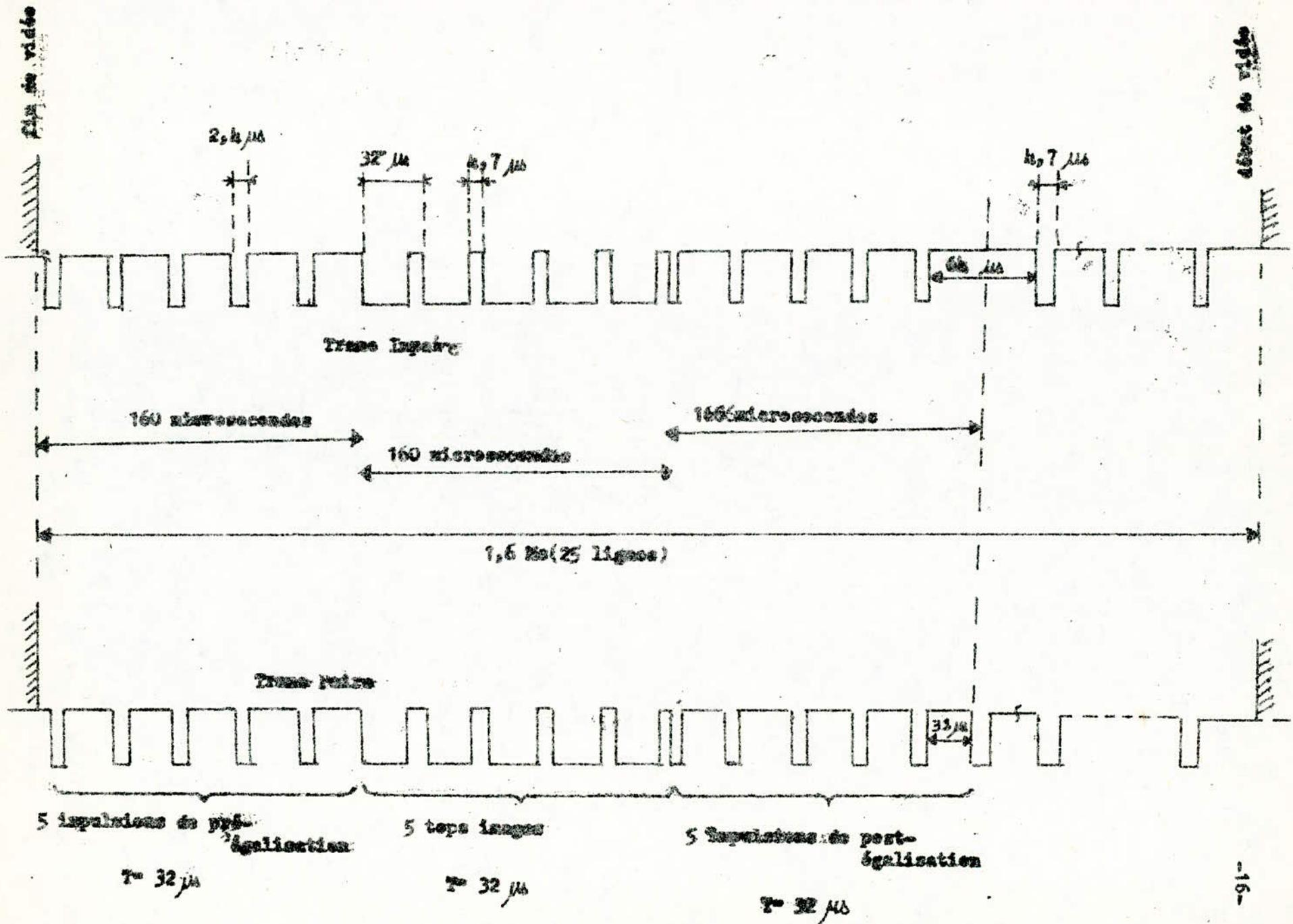


fig. 7 : signal de synchronisation image (standard 625 lignes)

CONVERSION DU SIGNAL ANALOGIQUEI - ECHANTILLONAGE ;

L'échantillonnage est la première opération rencontrée lors d'une conversion. Échantillonner une fonction, c'est prélever la valeur de cette fonction pendant un certain intervalle de temps, de manière périodique; c'est donc lui substituer une autre fonction discontinue, obtenue à partir de la fonction continue par découpage de cette dernière (voir fig 8) moyennant certaines précautions, la fonction échantillonnée représente correctement la fonction initiale.

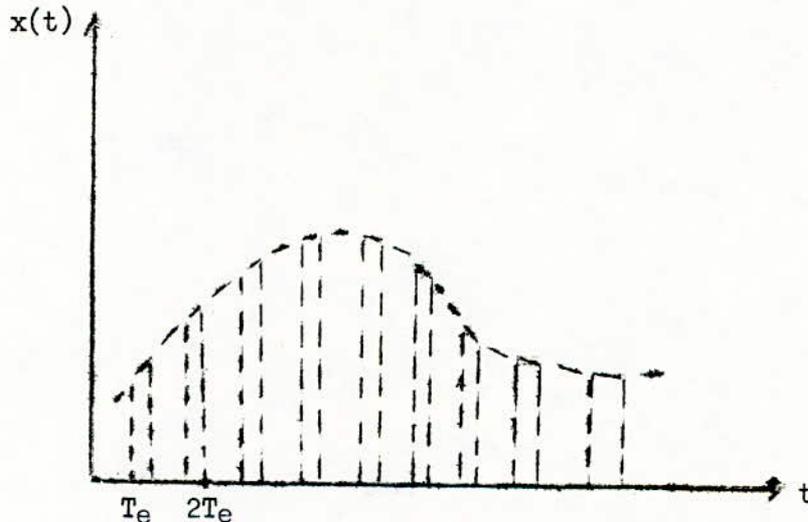


fig. 8: échantillonnage d'une fonction

Dans cette opération, le paramètre important est la période d'échantillonnage, qui est liée à la forme du signal analogique que l'on désire convertir. Pour connaître les valeurs que l'on peut attribuer, il convient de procéder à l'analyse spectrale du signal échantillonné.

I - 1 . Premier cas : échantillonnage idéal :

Son étude théorique est simple. Il faut supposer que la largeur des impulsions d'échantillonnage est nulle.

- Soient : $x(t)$ le signal à échantillonner et $x^*(t)$ le signal échantillonné, $u(t)$ la fonction représentant le train d'impulsions d'échantillonnage, $X(f)$ la transformée de Fourier directe de $x(t)$ dans le domaine des fréquences :

$$x(f) = \int_{-\infty}^{+\infty} x(t) e^{-2\pi j f(t)} dt$$

et

$$x^*(t) = x(t) * u(t)$$

Pour des impulsions idéales, d'amplitude unité, de période T et de largeur nulle, u(t) est donnée par :

$$u(t) = \sum_{n=-\infty}^{+\infty} \delta(t - nT)$$

$\delta(t)$ est le symbole habituellement utilisé pour représenter une impulsion de Dirac :

$$\delta(t) = 0 \quad \forall t \neq 0 \quad \text{et} \quad \int_{-\infty}^{+\infty} \delta(t) dt = 1$$

On a alors : $x^*(t) = x(t) * u(t) = x(t) * \sum_{n=-\infty}^{+\infty} \delta(t - nT)$

La transformée de Fourier de $x^*(t)$ nous permettra de connaître la composition du spectre :

$$x^*(t) \rightarrow X^*(f) = \sum_{n=-\infty}^{+\infty} X(f - nF_e) \quad \text{avec} \quad F_e = \frac{1}{T}$$

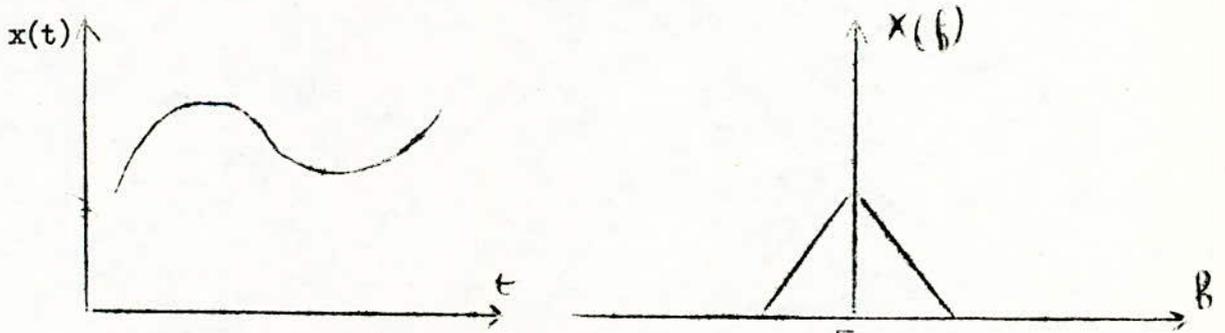


fig. 9a : spectre du signal x(t)

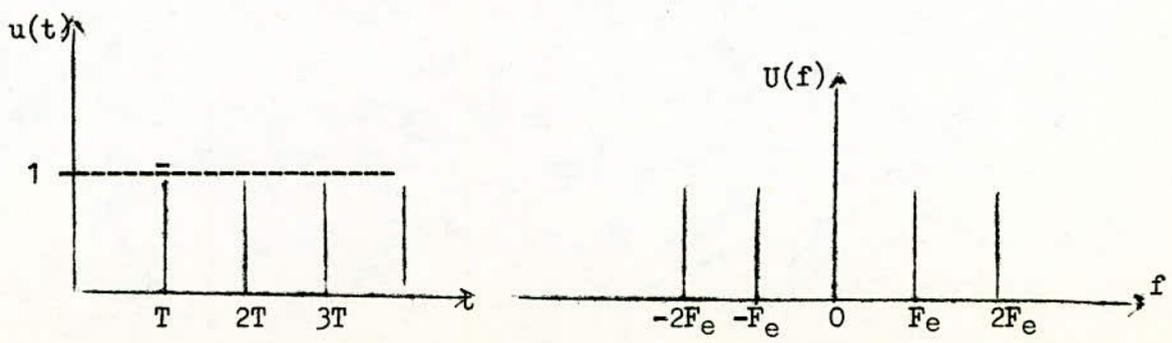


fig. 9b : spectre du train d'impulsions

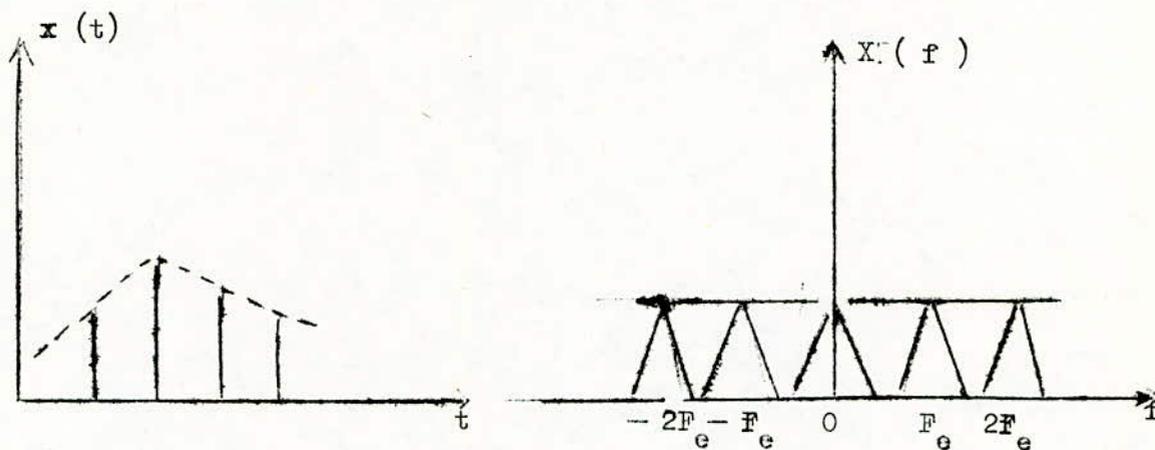


Fig 9c - Spectre du signal échantillonné.

Si l'on a échantillonné le signal à une fréquence $F_e \geq 2F_{\max}$, il est possible d'isoler la bande centrale à l'aide d'un filtre passe-bas idéal.

Nous savons qu'un signal $x(t)$ dont le spectre est limité à la fréquence F_{\max} est entièrement déterminé par la suite complète de ses échantillons prélevés à des intervalles de temps réguliers de valeur $T = \frac{1}{2 F_{\max}}$.

Cela permet d'avoir la relation entre F_e et F_{\max} .

Le choix d'une fréquence d'échantillonnage nécessite la connaissance de la forme du spectre du signal analogique et celle-ci rejaillit sur la vitesse imposée au convertisseur. Dans la pratique, il est quasiment impossible d'obtenir des impulsions idéales Dirac: celles qu'on utilise ont toujours une certaine largeur τ

I - 2. Second cas : échantillonnage analogique

Les impulsions ont une certaine largeur τ et $x^*(t)$ reproduit fidèlement le signal $x(t)$ pendant la durée de ces impulsions.

$$x^*(t) \longrightarrow X^*(f) = \sum_{n=-\infty}^{+\infty} \frac{\sin(n\pi\tau/T)}{n\pi\tau/T} F(f - nF_e)$$

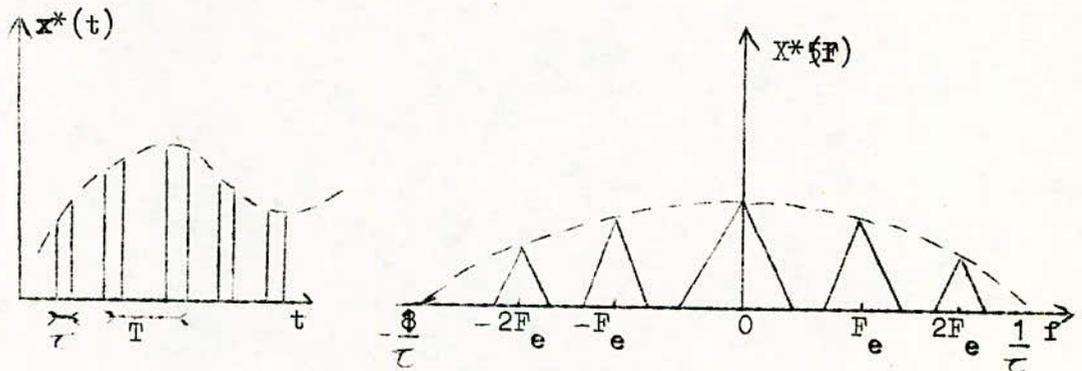


Fig 10 : Forme spectrale du signal $x^*(t)$

Ainsi le paramètre τ a modifié le spectre en le limitant à $\frac{1}{\tau}$ mais n'a pas changé sa forme. Il n'y a pas de distorsion de la partie centrale du spectre.

I - 3. Troisième cas : échantillonnage bloqué :

L'impulsion a une durée τ et une amplitude constante

$$x^*(t) \longrightarrow X^*(f) = \frac{\tau}{T} \frac{\sin(n\pi\tau/T)}{n\pi\tau/T} \sum_{-\infty}^{+\infty} F(f-nF_e)$$

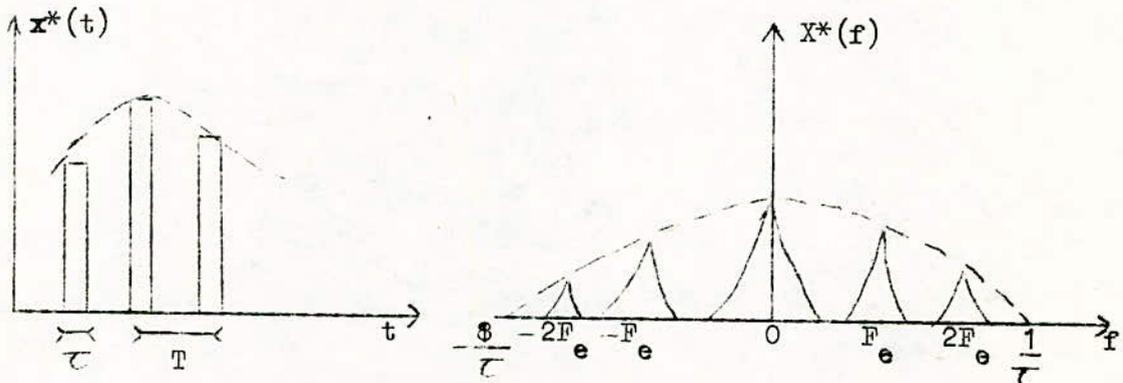


Fig 11 : Forme spectrale du signal $x^*(t)$

Dans ce cas, il y a distorsion .

CONCLUSION :

Dans tous les cas d'échantillonnage, une erreur est commise; l'étude de cette erreur est un point important puisque cette erreur conditionne la précision des conversions analogiques-numériques. Ce problème se pose particulièrement lorsqu'on désire traiter sous forme numérique des phénomènes rapides isolés.

II - QUANTIFICATION :

L'opération de quantification se rencontre dans les systèmes transformant une grandeur **analogique en une** information numérique. Une information numérique se présente sous la forme d'un message ayant une longueur bien définie; ainsi dans une base b , n chiffres permettent de coder $N = b^n$ valeurs discrètes. On ne pourra donc coder, c'est à dire reconnaître, que N valeurs bien définies de la grandeur analogique.

La quantification est l'opération qui consiste à remplacer la valeur du signal par une valeur choisie par les N valeurs quantifiées. On substitue donc à une infinité de valeurs possibles de la grandeur analogique, un nombre fini d'informations. C'est donc une opération essentiellement non linéaire. Pour cela, on "découpe" l'axe des amplitudes en tranches auxquelles on affecte un numéro. Pour définir complètement l'amplitude du signal; il suffira d'indiquer le numéro de la tranche dans laquelle se trouve l'extrémité du vecteur représentant le signal.

II - 1. Niveau élémentaire de quantification ou quantum (q) :

C'est la quantité définissant l'épaisseur des différentes tranches.

Dans le cas le plus simple, les quanta sont égaux. La précision du signal quantifié dépend de la finesse du quantum choisi.

II - 2. Erreur de quantification :

Toute quantification introduit une erreur ; ceci provient du fait qu'on remplace la valeur exacte du signal par une valeur approchée (en d'autres termes, on remplace un nombre infini d'informations par un nombre fini). Cette erreur, qu'elle soit par excès ou par défaut, est

toujours inférieure au quantum $q : 1 \leq q$. Elle ^{porte} le nom de "bruit de quantification". Elle a souvent les memes effets qu'un bruit aléatoire. Lors d'une quantification, il faut définir le système de numération qui permettra de représenter le système quantifié sous forme d'un mot; il faut choisir une base de numération. Pour des raisons de commodité, la base choisie habituellement est la base 2, le système de numération est le système binaire, car il existe de nombreux éléments pouvant présenter deux états stables; de plus, le nombre d'éléments de mémoire nécessaires pour enregistrer l'information est presque optimal.

II - 3. Rapport signal-bruit:

Le rapport signal sur bruit de quantification est: $\frac{S}{B} = 6n$ dB
 ce qui signifie que ce rapport augmente de 6 dB à chaque bit supplémentaire que l'on ajoute, c'est à dire, chaque fois que l'on diminue la valeur du quantum.

Donc : si $n = 7 : \left(\frac{S}{B}\right) = 42$ dB

si $n = 8 : \left(\frac{S}{B}\right) = 48$ dB

Ces résultats supposent une variation de $x(t)$ continue, mais quelconque. Dans le cas d'un signal sinusoidal, les chiffres sont un peu meilleurs puisque alors ;

$\left(\frac{S}{B}\right)_{dB} = (6n + 1,8)$

si $n = 7 : \left(\frac{S}{B}\right) = 43,8$ dB

si $n = 8 : \left(\frac{S}{B}\right) = 49,8$ dB

Un des inconvénients de la quantification linéaire est que, lorsque l'amplitude du signal varie, le quantum restant constant, la valeur du rapport $\left(\frac{S}{B}\right)_{dB}$ varie aussi. Pour éliminer cet inconvénient, on emploie une quantification non linéaire, souvent logarithmique; dans ce cas, les quantums ne sont plus égaux, mais la valeur de chacun est fonction de son rang. $q_i = \log i$ (pour le quantum de rang i). Avec une telle loi il est possible d'obtenir un rapport $\frac{S}{B}$ constant pour une grande dynamique du signal d'entrée (par exemple 30 dB); ceci s'utilise dans les télécommunications.

II - 4. Codes :

La dernière étape d'une conversion analogique numérique est celle du codage, dont le rôle est d'établir une correspondance biunivoque entre le nombre q exprimant l'amplitude d'un échantillon et son expres.

- sion dans un code déterminé.

Codes utilisés:

Les codes couramment utilisés sont les codes binaires; mais il existe plusieurs codes binaires. Le choix du code est une étape importante car il réagit sur le fonctionnement du convertisseur. Les deux états du digit binaire, ou bit, sont représentés par 0 et 1.

N	binaire naturel	D C B 8421	Code de GRAY
0	0000	0000	0000
1	0001	0001	0001
2	0010	0010	0011
3	0011	0011	0010
4	0100	0100	0110
5	0101	0101	0111
6	0110	0110	0101
7	0111	0111	0100
8	1000	1000	1100
9	1001	1001	1101
10	1010	0000	1111
11	1011	0001	1110
12	1100	0010	1010
13	1101	0011	1011
14	1110	0100	1001
15	1111	0101	1000

Tableau I: les différents codes utilisés

A chaque état du digit est associé une tension .

Suivant les valeurs des tensions associées, on peut définir deux types de logique:

- La logique positive pour laquelle l'état 0 du bit correspond à la tension +5 Volts

-- La logique négative pour laquelle on adopte les conventions inverses. Ces valeurs sont théoriques. Pour les circuits TTL (transistor transistor logic) qui sont les plus utilisés actuellement, l'état 1 correspond

Exemple de circuit permettant le passage du binaire naturel au binaire réfléchi : (avec $n-1$ OU exclusifs)

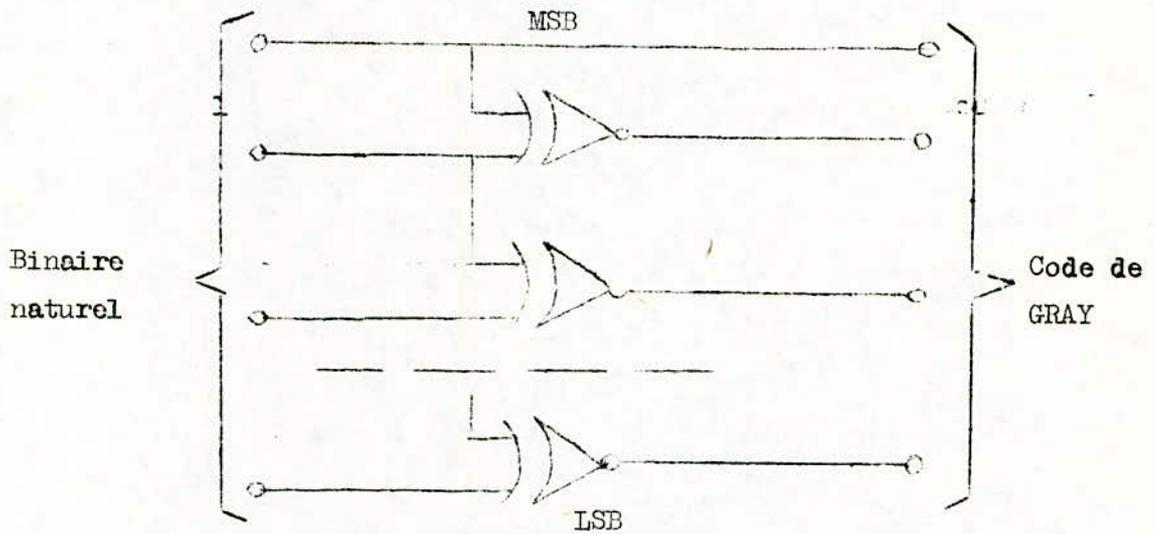


Fig 12 : Circuit de conversion du binaire naturel au binaire réfléchi .

à un niveau minimal en sortie de 2,4 volts et l'état 0 à un niveau maximal de 0,3volts.

III. LES CONVERTISSEURS ANALOGIQUES - NUMERIQUES

III.1. Introduction à la conversion ANALOGIQUE-NUMERIQUE (A/N)

Effectuer une conversion analogique numérique, c'est rechercher une expression numérique dans un code déterminé, pour représenter une information analogique avec une précision et une résolution données.

On voit apparaitre déjà l'importance de plusieurs paramètres. Il faut tout d'abord une valeur étalon sur laquelle va s'appuyer la mesure ou, plus exactement, la comparaison. Puis le type de code numérique utilisé, sa base notamment, et le nombre de digits qui est fonction de la résolution avec laquelle on veut exprimer la valeur analogique. Ce dernier point est très important d'autant plus que résolution et précision sont très souvent liées à quelques exceptions près comme par exemple le cas de mesures comparatives où seule une haute résolution peut être demandée sans pour autant exiger une grande précision. Pour chaque application il est important de fixer la

résolution et la précision qu'il est inutile de dépasser. Ces paramètres sont définis par la suite.

III.2. Généralités sur les convertisseurs A/N

Les convertisseurs A/N qui vont être étudiés dans les paragraphes suivants appartiennent à une catégorie de convertisseurs A/N, largement diffusés de nos jours, et sont des systèmes purement électroniques. Ils acceptent des tensions analogiques à l'entrée et délivrent une information électrique codée binaire.

Pour assurer une conversion A/N, il faut disposer d'une référence. Pour un convertisseur A/N électronique, la tension de référence est obtenue à partir d'une tension très stable (diode par exemple) de valeur connue par rapport à l'étalon-volt. Ainsi en présence d'une valeur analogique A, le convertisseur A/N va donc pratiquement calculer la valeur du rapport A/E. E étant la valeur étalon de référence très souvent interne au convertisseur. A/E est exprimé en valeur numérique N et la relation $A/E \Rightarrow N$ est obtenue avec un degré de résolution et de précision qui dépend du convertisseur choisi pour l'application.

III.3. Paramètres caractéristiques:

a) Précision : Le convertisseur permet de calculer A/U_{ref} : où A: est la valeur analogique à convertir et U_{ref} la tension de référence.

Ce rapport doit être exprimé en valeur numérique N. On pourra écrire en général :

$$A = N.U_{ref} + (\epsilon_A + \epsilon_Q)$$

L'écart $(\epsilon_A + \epsilon_Q)$ définit la précision.

ϵ_Q : est le terme d'erreur due à la quantification qui est toujours présent même si les parties analogiques du convertisseur sont rigoureusement parfaites.

ϵ_A : terme d'erreur due à la partie analogique du convertisseur (résistance, intégrateur, o...)

La précision absolue peut être affectée par plusieurs facteurs, en particulier la température et le vieillissement. On exprime généralement la précision en fractions de quantum.

b) Résolution :

Elle est donnée par le nombre de bits que le convertisseur peut accepter. Pour définir la résolution, on se réfère à la pleine échelle.. La résolution correspond à la plus petite valeur analogique numérisable. Elle peut donc s'écrire :

$$\boxed{\text{Résolution} = \frac{\text{Quantum}}{\text{Pleine échelle}} = \frac{1}{2^n}}$$

La résolution se définit aussi comme le rapport de la plus petite quantité que l'on peut obtenir (soit un quantum) à la tension maximale que l'on peut effectivement obtenir :

$$r = \frac{U_{ref}}{2^n} \times \frac{1}{U_{ref} \times \frac{2^n - 1}{2^n}} \quad \boxed{r = \frac{1}{2^n - 1}}$$

Les deux définitions sont équivalentes quand n est assez grand . La résolution est d'autant plus grande que n est grand . ($n \geq 16$).

c) Temps de conversion :

C'est le temps nécessaire pour obtenir en sortie un signal numérique correspondant au signal d'entrée analogique avec la précision désirée . A ce temps s'ajoute le temps nécessaire pour la remise à zéro

du convertisseur afin d'avoir la fréquence maximale de conversion .
 Les CONVERTISSEURS analogiques numériques ayant un temps de conversion inférieur à 20 microsecondes sont appelés convertisseurs A/N très rapides. Ceux ayant un temps de conversion compris entre 20 microsecondes et 300 microsecondes sont rapides . Les convertisseurs A/N lents sont ceux dont le temps de conversion est supérieur à 300 microsecondes .

d) Rejection du bruit :

Certains signaux de perturbation ou bruits, en particulier ceux apportés par le secteur, sont partiellement ou complètement éliminés par les convertisseurs analogiques numériques.
 Aussi, on définira un facteur de rejection $R(\omega)$ des bruits comme le rapport du bruit d'entrée normalisé $N(\text{bruit})$:

$$R(\omega) = \frac{A(\text{bruit})/U_{\text{ref}}}{N(\text{bruit})} \quad R(\omega) \text{ dépend de la fréquence}$$

Dans les convertisseurs analogiques numériques lents, $R(\omega)$ est important, donc le bruit peut produire des erreurs de conversion. Par contre $R(\omega)$ est faible pour les convertisseurs analogiques numériques rapides.

III-4-BRUIT :

Le bruit est un signal parasite ayant un effet perturbateur et qui limite les performances du convertisseur. Il est lié au signal à convertir ou provient des composants du circuit, donc résulte de l'ensemble des erreurs qu'on peut trouver dans le convertisseur analogique numérique et qui sont essentiellement: l'erreur de décalage, l'erreur de gain et l'erreur de linéarité.

L'erreur de quantification, qui est une erreur théorique, n'est pas considérée comme un bruit.

Avant d'étudier l'influence du bruit sur la conversion ou sur le codage, il est utile de définir ces erreurs.

a) Erreur de quantification : C'est une erreur théorique et qui, quel que soit le mode de conversion, vaut toujours $1/2$ quantum; cette erreur ne dépend que de la résolution .

b) -Erreur de linéarité :

L'erreur de linéarité est l'écart qui existe entre la tension A assurant effectivement la transition et celle qu'indique la théorie (figure 12b); cette erreur provient des variations des caractéristiques

de tous les composants du convertisseur analogique numérique en fonction du signal d'entrée et aussi de la température . Elle n'est donc pas ajustable; en général, cette erreur est inférieure à $\frac{q}{2}$.

c) Linéarité différentielle-monotonéité :

C'est l'écart entre la valeur d'un quantum et la largeur d'une marche (différence entre les tensions provoquant deux transitions consécutives).

Un système est dit monotone si la tension de sortie augmente avec la tension d'entrée. Si la linéarité différentielle est supérieure à q , certaines combinaisons peuvent ne jamais exister . La figure 13 montre un système non linéaire et monotone (13 b) où la caractéristique de transfert est une droite de pente positive , et un système non monotone (13 a) où la caractéristique est formée de plusieurs segments .

d) Erreur de gain :

Cette erreur est interprétée sur la figure 14 comme étant une rotation de la droite représentant $E(\text{nom})$ autour de 0 .

$$E_{\text{nom}} = K \times U_{\text{ref}} \left(\frac{a_1}{2} + \dots + \frac{a_n}{2} \right)$$

K étant un coefficient positif.

-si $K > 1$, les marches sont plus grandes et il n'est pas possible d'avoir le nombre maximal correspondant à la tension maximale.

-si $K < 1$ les marches sont plus petites et on a saturation avant d'obtenir U_{ref} .

On élimine cette erreur, à une température donnée, en réglant le gain du convertisseur à 1 ($K = 1$). Quand la température varie, cette erreur réapparaît

e) Erreur de décalage :

C'est l'écart qui existe entre la tension d'entrée qui produit la transition du bit de faible poids et la valeur théorique de la tension qui fait le même changement.

Sur la figure 15 la courbe montre un décalage horizontal de la courbe idéale. De même, la courbe d'erreur est centrée sur la tension de décalage.

On élimine cette erreur, à une température donnée en introduisant une tension inverse dans le circuit; mais lorsque la température varie, cette erreur réapparaît de nouveau.

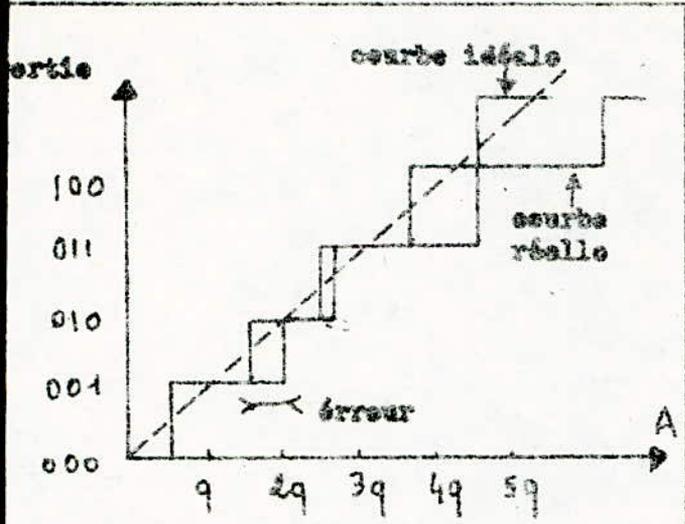


fig. 12 non-linéarité

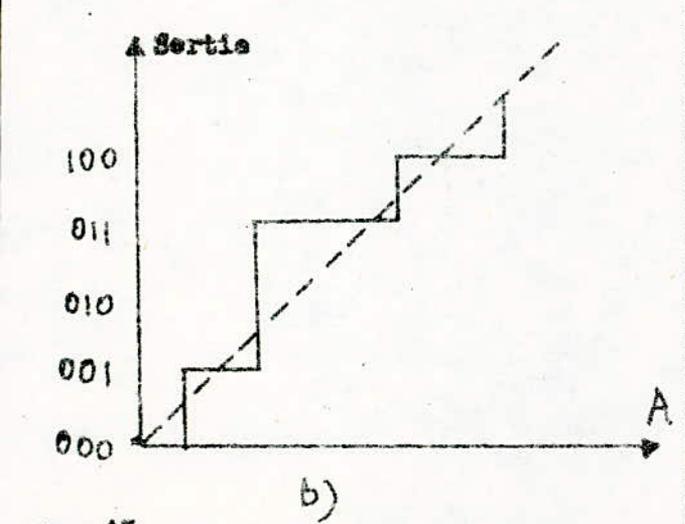
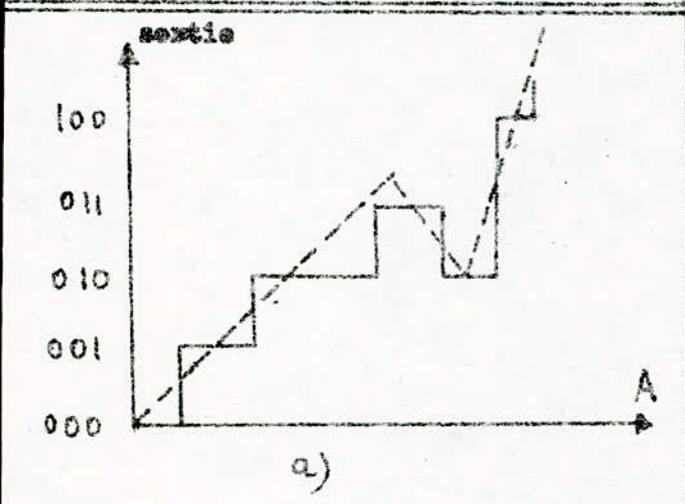


fig. 13
 a) système non monotone
 b) système non linéaire monotone

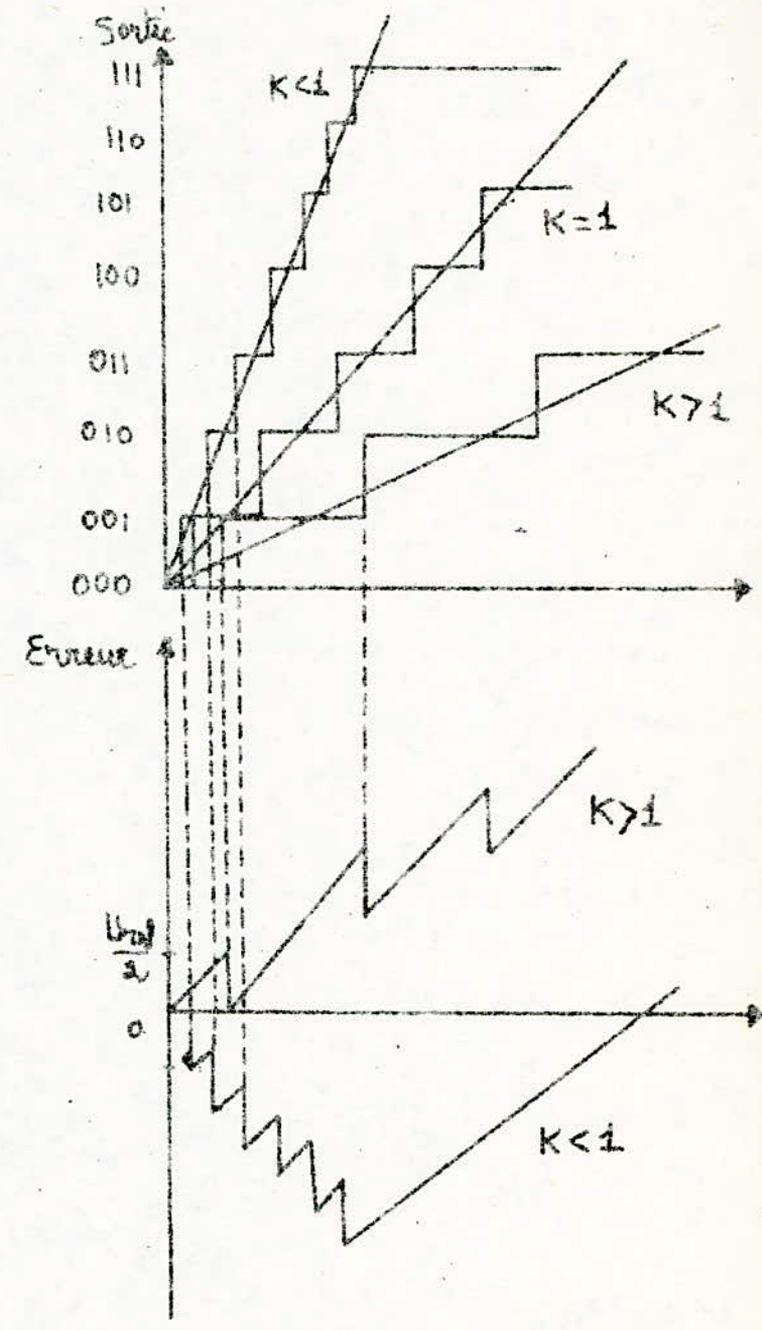


fig. 14 : Fonction de transfert et erreur de gain

f) Stabilité :

Dans les convertisseurs analogiques numériques, la température est responsable de nombreuses erreurs; aux erreurs du convertisseur analogique numérique qui existent déjà à une température ambiante, s'ajoute la variation de ces erreurs due à la variation de température.

Les erreurs qui sont introduites par la variation de température sont généralement dues à la dérive de la source de référence, du réseau de résistance, sous l'effet de la température.

Elles sont définies en ppm/°C ou $10^{-6}/^{\circ}\text{C}$

Elles sont dues aux fluctuations des tensions d'alimentation exprimées en % / % de variation des tensions d'alimentation par rapport aux tensions normales.

Pour mieux illustrer cette note, il est utile de traiter un exemple:

EXEMPLE : Soit un convertisseur de caractéristiques :

- résolution : 12 bits
- pleine échelle : 20 volts
- variation de l'erreur de décalage : ± 10 ppm / °C
- sensibilité de l'alimentation : 15 V $\pm 0,02\%$ / % de variation
- variation de l'erreur de gain : 20 ppm / °C
- erreur de linéarité $\pm 1/2$ de cette tension : $\pm 0,018\%$ / °C
- On suppose que la température peut varier de 30°C

Quelle est l'erreur maximale que l'on obtiendra?

Pour cela, il faut calculer les différentes erreurs et leurs variations.

On suppose que les erreurs de gain et de décalage sont nuls à la température ambiante.

- Variation de l'erreur de décalage :

$$V1 = 10 \times 10^{-6} \times 20 \times 30 = 6 \text{ mV} \quad V1 = \pm \frac{69}{4,88} \quad V1 = \pm 1,23 \text{ q}$$

- Variation de l'erreur du gain :

$$V2 = 20 \times 10^{-6} \times 20 \times 30 = 12 \text{ mV} \quad V2 = \pm 2,46 \text{ q}$$

- Influence de la sensibilité de l'alimentation :

$$V3 = \frac{0,018 \times 30 \times 0,02 \times 20}{100} = 2,16 \text{ mV} \quad V3 = \pm 0,44 \text{ q}$$

l'erreur totale est la somme des erreurs calculées augmentée de l'erreur de la linéarité :

$$\varepsilon = (2,46 + 1,23 + 0,44 + 0,50)q \Rightarrow \varepsilon = \pm 4,63q$$

ainsi, cette erreur est 8 fois plus grande que l'erreur de linéarité, donc si la température augmente de 30°C la résolution est divisée par 8; tout se passe comme si le convertisseur analogique numérique n'avait que 9 bits significatifs.

En pratique, l'erreur $\varepsilon < q$, aussi le constructeur donne des abaques donnant la variation maximale de température figure (16).

Dans certains convertisseurs analogiques numériques utilisant des horloges internes, la température fait varier les capacités, les courants de saturation, par conséquent, la fréquence de l'horloge, donc le temps de conversion, ce qui retarde la conversion.

III.4- Répartition du bruit:

L'effet du bruit est de nature statistique, et peut être interprété comme la probabilité d'obtenir une certaine erreur sur la valeur d'un signal à un instant donné. Cette probabilité obéit à une loi normale $N(V_x, V)$.

$$P(V)dV = \frac{1}{\sqrt{2\pi} \sigma} e^{-\frac{(V-V_x)^2}{2\sigma^2}} dV$$

$P(V)dV$ est la probabilité pour que l'amplitude du bruit soit comprise entre V et $V+dV$

V_x : étant la valeur moyenne de l'amplitude.

σ : écart type

Les figures (17a et 17b) montrent que la courbe est centrée sur V_x .

La probabilité pour que l'erreur ne dépasse pas une certaine valeur est représentée par l'aire hachurée.

III.5- Facteur de bruit du CAN:

Souvent la majeure partie du bruit dans un CAN provient du comparateur (décalage, dérivées, etc.). L'étude de comparateur montre que, dans des convertisseurs analogiques numériques rapides, celui-ci possède une grande bande passante et un fort gain pour diminuer les tensions de décalage. De ceci, on déduit qu'il est sensible aux bruits. Le bruit dans un c

PARAMETRES CARACTERISTIQUES

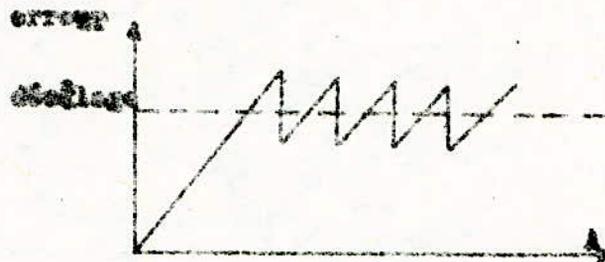
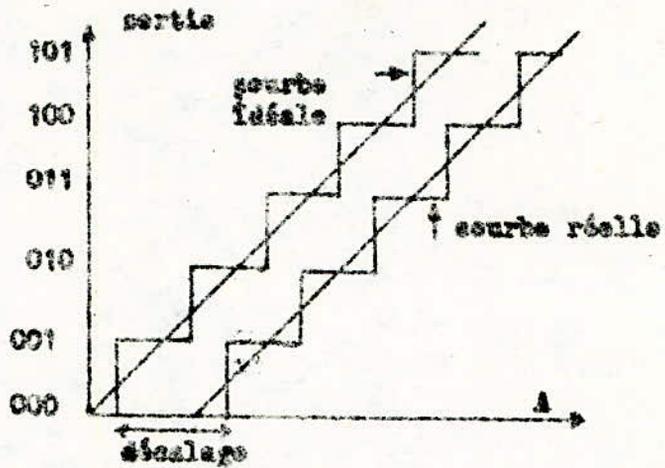


Fig 13 - Erreur de décalage

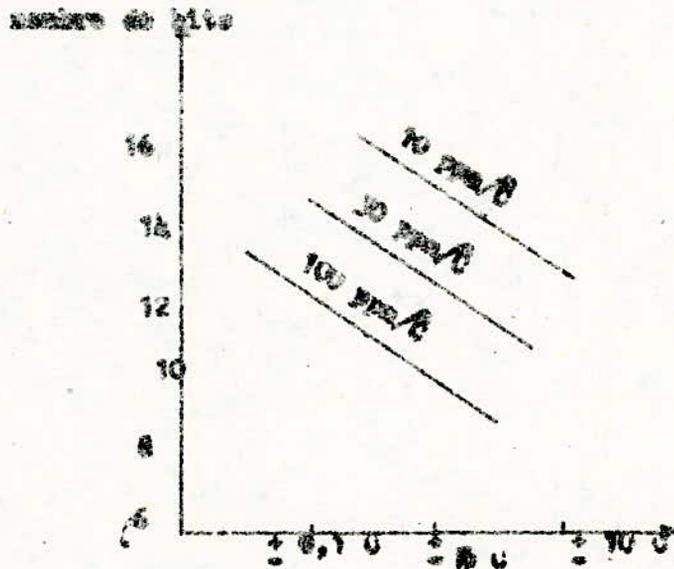


Fig 14 - Allégés demandés par le constructeur

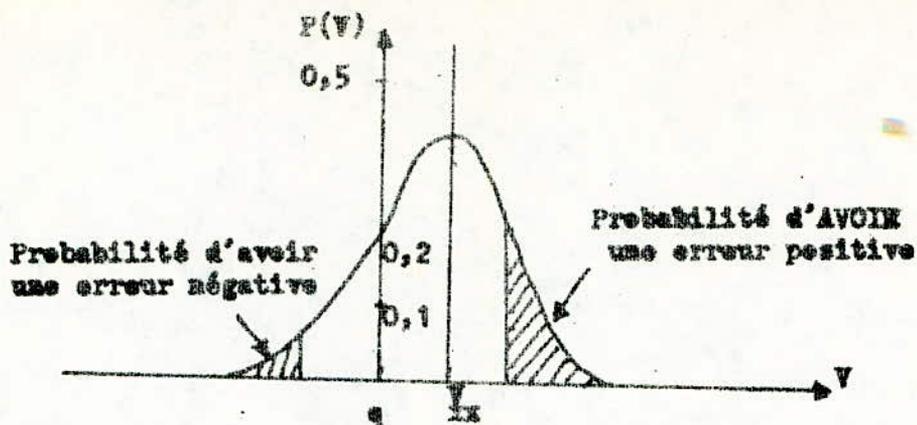
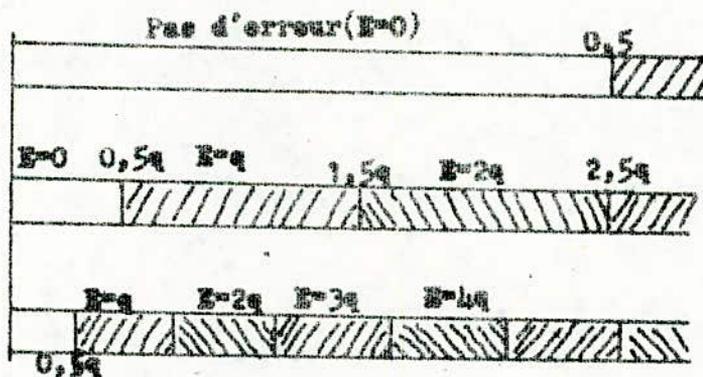
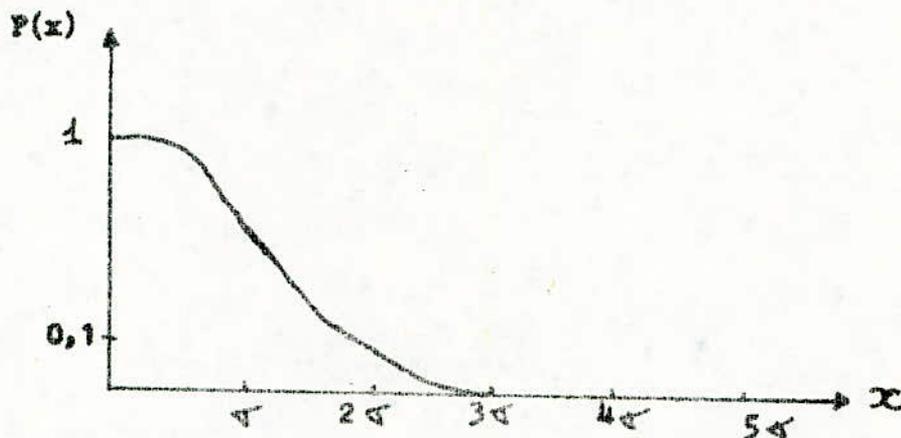


Fig 17a Répartition normale du bruit



$P(x)$ %	K
$57,10^{-6}$	0,1
32	0,5
62	1

Fig 17b : Distribution de l'erreur avec erreur de quantification nulle

convertisseur analogique numérique peut être assimilé à une source de bruit.
à l'entrée d'un comparateur non bruyant.

Le réseau de résistances introduit un "bruit thermique" dont l'amplitude e_r est :

$$e_r^2 = 4 K.T.R. \Delta F$$

K:cte de BOLTZMAN

T:température absolue

ΔF : bande passante

R:résistance

Le facteur de bruit du convertisseur est donné par :

$$F = 10 \log \frac{e_{rs}^2}{e_s^2}$$

e_{rs} : tension du bruit due aux résistances extérieures au comparateur

e_s : somme du bruit propre au comparateur et du bruit provenant des autres sources de bruit.

C H A P I T R E VI

ETUDE D'UN CONVERTISSEUR A/N

I - ETUDE DU CONVERTISSEUR A/D : LE ADC - UH8B

I - 1. Bloc diagramme : Il est donné à la figure 18.

I - 2; Présentation :

Les séries ADC-UH sont des convertisseurs analogiques digitaux de haute rapidité et sont de trois modèles: 6 et 8 bits opérant à des taux de répétition mot jusqu'à 10 MHz et une version de 4 bits capable de faire une conversion chaque 50 ns.

En plus des avantages de performance des 3 versions 6 bits, 8 et 4 bits le convertisseur ADC-UH8B est d'une haute sécurité de fonctionnement avec relativement une basse puissance de consommation.

- * Coefficient de température : 50 ppm/°C
- * Tensions d'alimentation : + 15 volts et + 5 volts
- * Résolution : 1 LSB (10 mV)
- * Linéarité : + 1 LSB
- * Temps de conversion : 100 ns
- * Fréquence de conversion : 10 MHz

La sortie digitale est codée en binaire naturel pour une entrée unipolaire(Tableau 2 a) et en binaire décalé inversé pour une entrée bipolaire(Tableau 2 b) :

ADC-UH8B binaire décalé	
entrée analogique	sortie digitale
-1,270	11111111
-0,640	11000000
0,000	10000000
+1,270	00000001
+1,280	00000000

(a)

ADC-UH8B binaire pur	
entrée analogique	sortie digitale
2,550	11111111
1,920	11000000
1,280	10000000
0,010	00000001
0,000	00000000

(b)

tableau 2

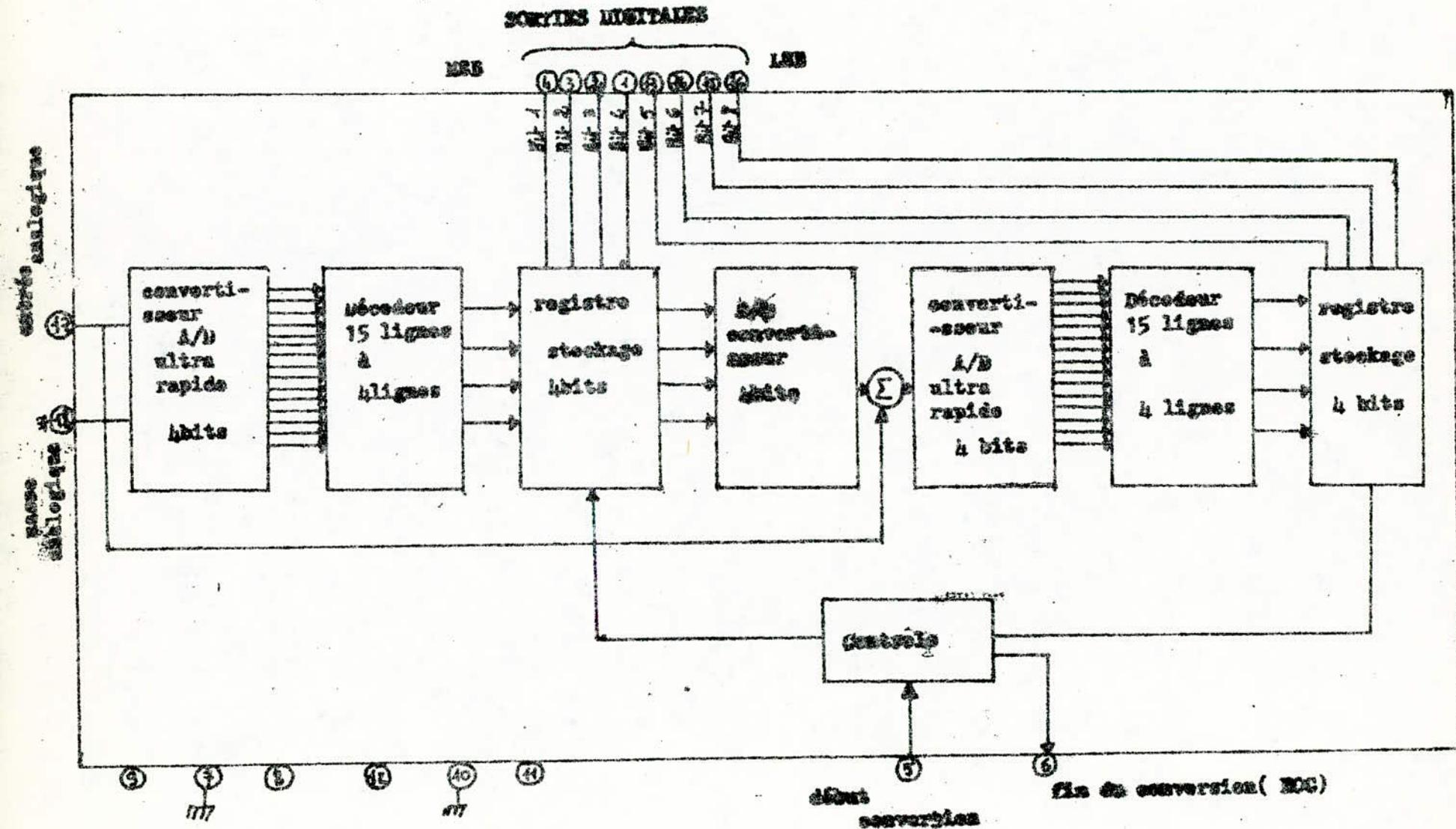


Fig. 18 : Block Diagramme de ABC - 1062

I - 3. Fonctionnement :

Le convertisseur analogique digital (A/D) emploie une double technique de conversion comme cela est indiqué sur le block diagramme.

1°) Le signal analogique est d'abord converti en digital par un convertisseur ultra rapide en quatre bits, on a en sortie quinze bits qui sont ensuite décodés par un décodeur quinze lignes à quatre lignes où les quatre bits les plus significatifs sont déterminés. Ce mot de quatre bits est ensuite stocké dans un registre de sortie à quatre bits qui contrôle un convertisseur soustractif digital analogique très rapide où la valeur analogique des quatre bits les plus significatifs est soustraite du signal analogique d'entrée.

2°) La différence de tension entre ces deux signaux est ensuite convertie en digital par un convertisseur A/D de très haute rapidité de la même façon que précédemment; ceci nous permet de déterminer les quatre bits les moins significatifs. Ce mot de quatre bits est alors stocké dans un registre de sortie avec les quatre bits les plus significatifs pour compléter le cycle de conversion.

I-IV. Diagramme de temps: voir figure (19) :

Comme cela est indiqué sur le diagramme de temps, le front avant de l'impulsion du début de conversion déclenche un cycle de conversion en activant le premier étage de convertisseur A/D

130 ns plus tard, on a l'impulsion de fin de conversion dont le front arrière indique que la conversion est terminée et que l'information est prête en sortie..

Une nouvelle impulsion de début de conversion peut être émise à un intervalle minimum de 100 ns, qui permet un nouveau cycle de conversion d'être commencé avant que le premier cycle ne soit terminé .

Notons que , en transférant un mot en sortie, un minimum de temps de 15 ns est permis pour le transfert du montage tandis qu'aucun laps de temps n'est permis pour maintenir le mot après le transfert .

Le transfert peut être exécuté en utilisant un registre tel que le

SN 74H106 .

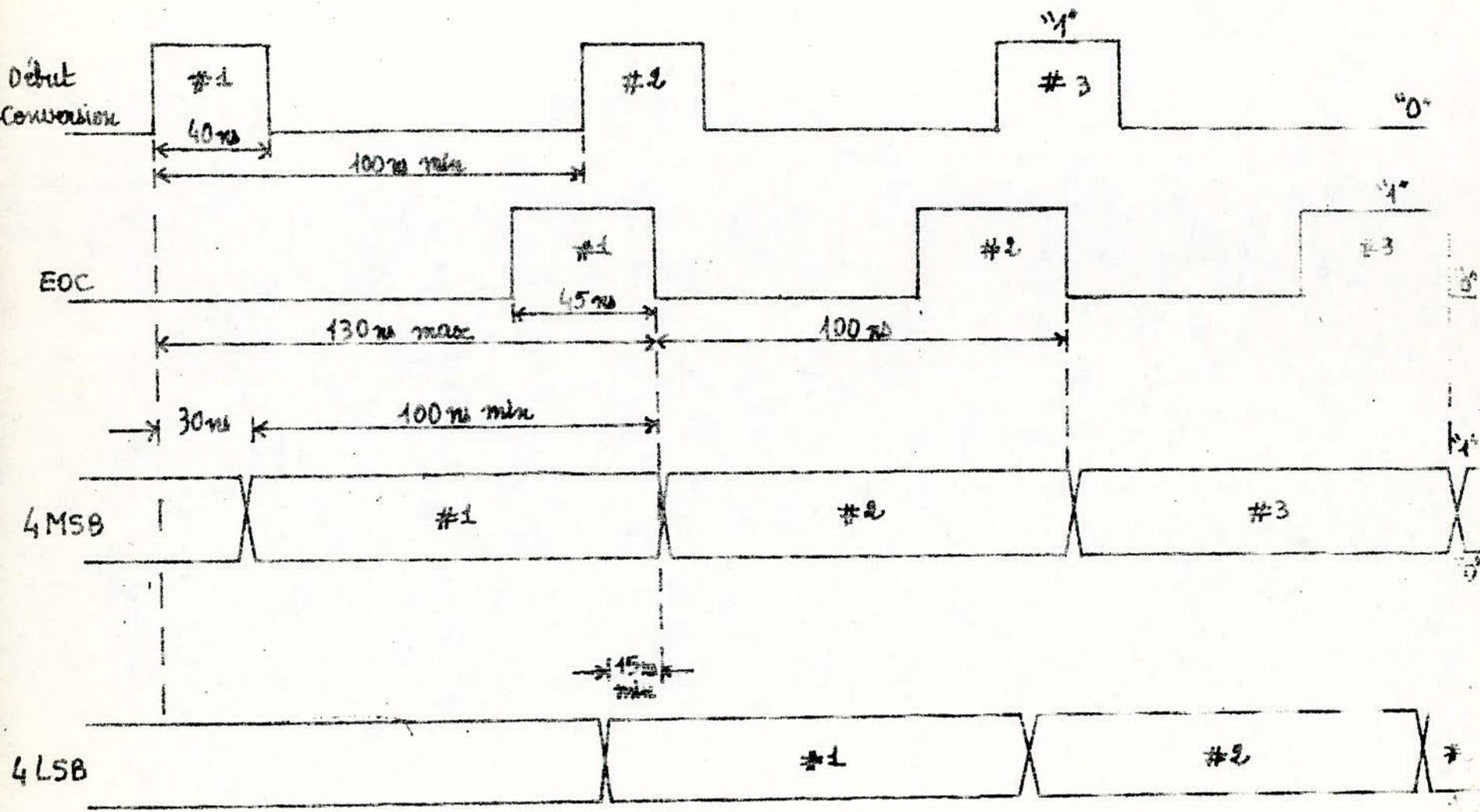


fig (19) : Diagramme de temps du ADC-0H38

II- ETUDE DE LA MEMOIRE SN 74200 TEXAS

Le bloc mémoire a pour rôle d'emmagasiner les 512 points sous forme de bits. Chaque point étant codé sur huit bits, il paraît nécessaire d'avoir une capacité mémoire de 512 points de huit bits soit 4096 bits ou 4k. On utilise pour cela deux rangées de mémoires RAM de la série SN 74200 Texas de 256 mots de 1bits chacune. Ces deux rangées sont disposées en parallèle, chaque rangée disposant de 8 RAM SN 74200 de 256 mots de 8 bits, l'ensemble des deux rangées donnent un bloc mémoire de 512 point de 8 bits. Avant d'aborder l'étude de détail du bloc mémoire, rappelons les deux notions suivantes:

Temps de cycle: c'est la durée minimum séparant l'application successive de deux adresses. Il donne la fréquence maximale de fonctionnement

Temps d'accès: c'est la durée qui sépare l'instant où l'adresse est appliqué, de l'instant où l'information est disponible (vraie) en sortie

II-1. Les mémoires RAM

Les RAM sont des mémoires permettant l'écriture d'une information binaire, sa lecture ou son effacement. Les RAM ou mémoires à accès aléatoire sont ainsi nommées parcequ'il est possible, n'importe quel instant de noter une information, ou d'en effectuer la lecture.

II-2. Etude et description de la mémoire SN 74200:

L'organisation de cette mémoire (SN 74200 Texas) est représentée à la figure (20). On distingue :

- L'élément mémoire de 256 mots de 1bits (256 bascules)
- Le circuit de décodage d'adresse (8 bits) et
- Les circuits d'entrée /sortie.

L'organisation interne est faite par groupe de 8 bits (32 rangées de 8 bits) Ce qui nécessite donc un décodage de 1 parmi 32 puis un multiplexeur de 1 parmi 8 pour extraire le bit adressé. On a aussi :

- Les informations d'adresses (A₀, ..., A₇) sélectionnant la cellule mémoire à lire ou à écrire. Elles arrivent en parallèle aux entrées d'adresses.
- 3 informations validation mémoire (ME₁, ME₂, ME₃)
- Une information de validation écriture WE (write Enable)
- Une information à stocker Din (Data Input)
- Une information à restituer Dout

La figure 21 donne le brochage de la SN 74200

entrée validation bus

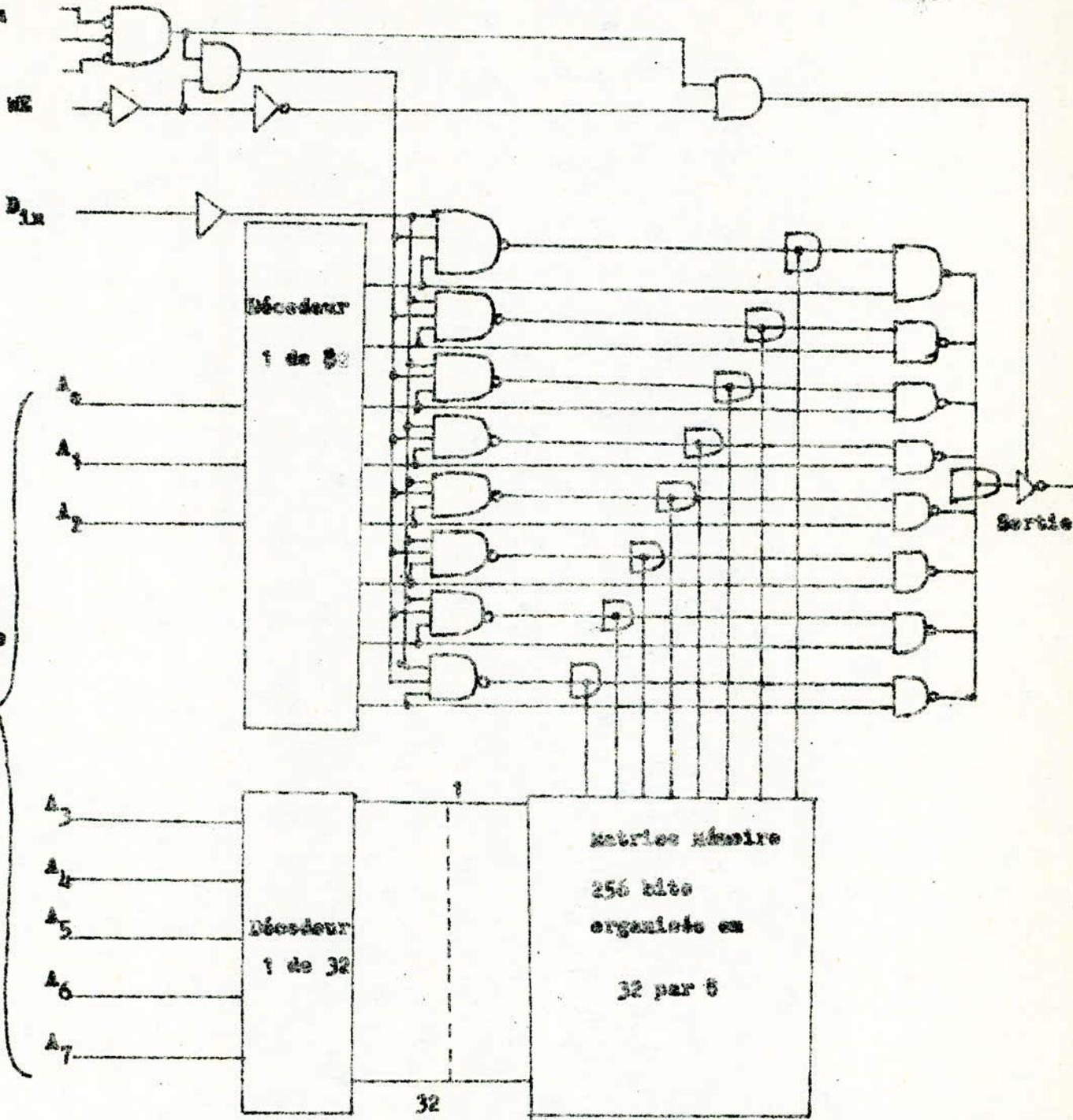


Fig 20 : bloc diagramme de la SN 74200

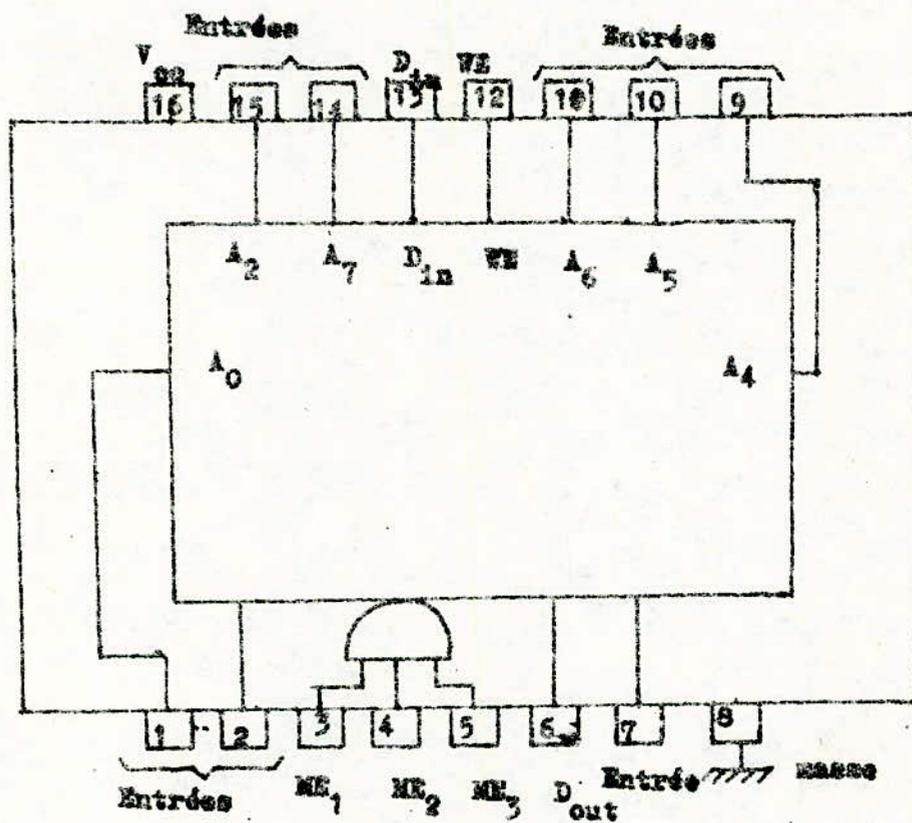


Fig 21 : Brochage de la SN 74200

Caractéristique de la SN 74200:

- Capacité : 256 mots de 1 bit
- Temps d'accès typique:40 ns (70 ns max')
- Temps de lecture: c'est aussi le temps d'accès
- Puissance consommée: $700 \mu W$ max pour 256 bits (soit $2,7 \mu W/bit$ max)
- Tension d'alimentation: 3,25 volts

- Diagramme des temps: représenté à la fig (22). Il précise la position respective des quelques signaux échangés.

-Cycle écriture:

L'adresse, l'information (data) et la validation mémoire (ME) sont appliqués un temps tset-up avant l'autorisation d'écriture (WE).

Dés que WE=0, la bascule latch est en relation avec l'entrée et quand WE revient à 1 la bascule est isolée. L'adresse et l'information peuvent changer (thold > 10ns).

La tension de sortie réagit avec un délai de t_{LH} ou t_{HL} suivant qu'elle passe de 0 à 1 (cas n°1) ou de 1 à 0 (cas n°2).

Remarque : L'état de haute impédance (3ième état) occupé par la sortie pendant un cycle d'écriture ou si le module n'est pas validé (ME=1) (voir tableau des ETATS). Ce dernier point permet à plusieurs modules de délivrer leur information sur la même ligne de sortie laquelle peut être aussi la ligne où

transite l'information d'entrée (connexion sur ligne unibus d'entrée-sortie)

Enfin on notera la puissance consommé : $700 \mu W$ max pour 256 bits soit pratiquement $2,7 \mu W/bit$ max

-Cycle lecture :

L'information stockée est validée à la sortie quand l'entrée de validation écriture (WE) est haute et les trois entrées ME1, ME2, ME3 sont basses. Quand une quelconque des trois entrées de validation mémoire est haute, la sortie serait dans un état de haute impédance.

Tableau des états : (tableau de vérité de la SN 74200)

Fonction	Etats des entrées		état
	Mémoire Enable ME	Write Enable WE	
Ecriture (bit)	0	0	haute Z
Lecture	0	1	bit mémoire
Inhibition	1	x	haute Z

haute Z = haute impédance
X = état indifférent

DIAGRAMMES DES TEMPS

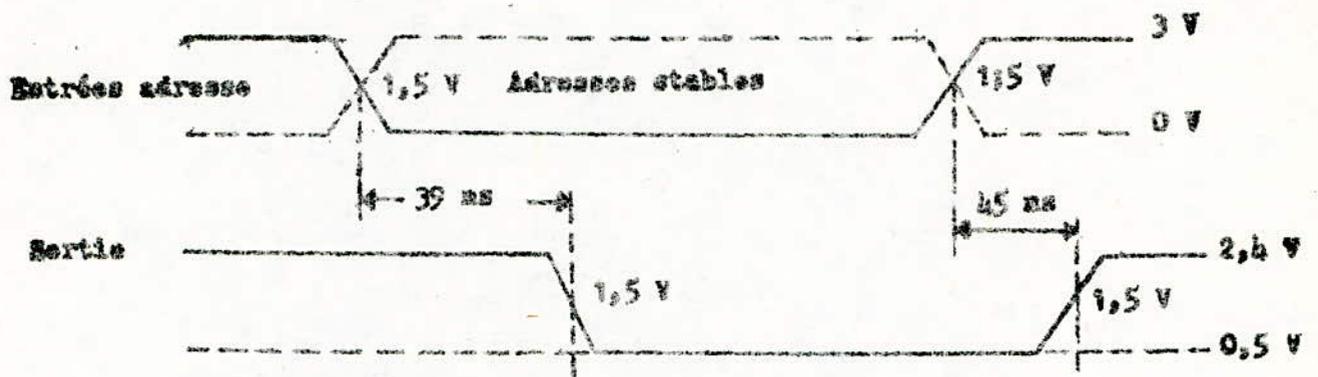


Diagramme en temps d'accès adressage

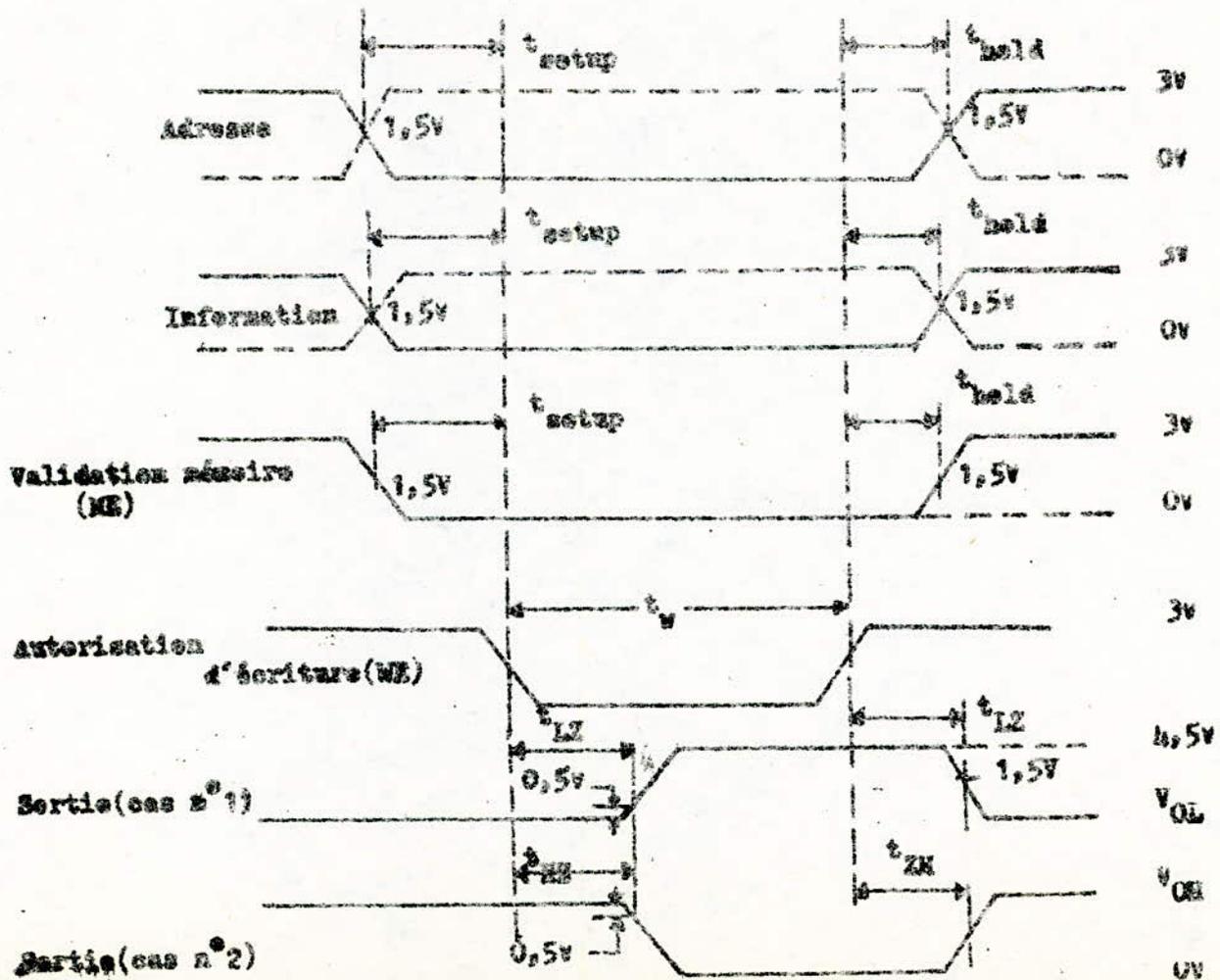


Fig 22 cycle écriture de la SN 74210

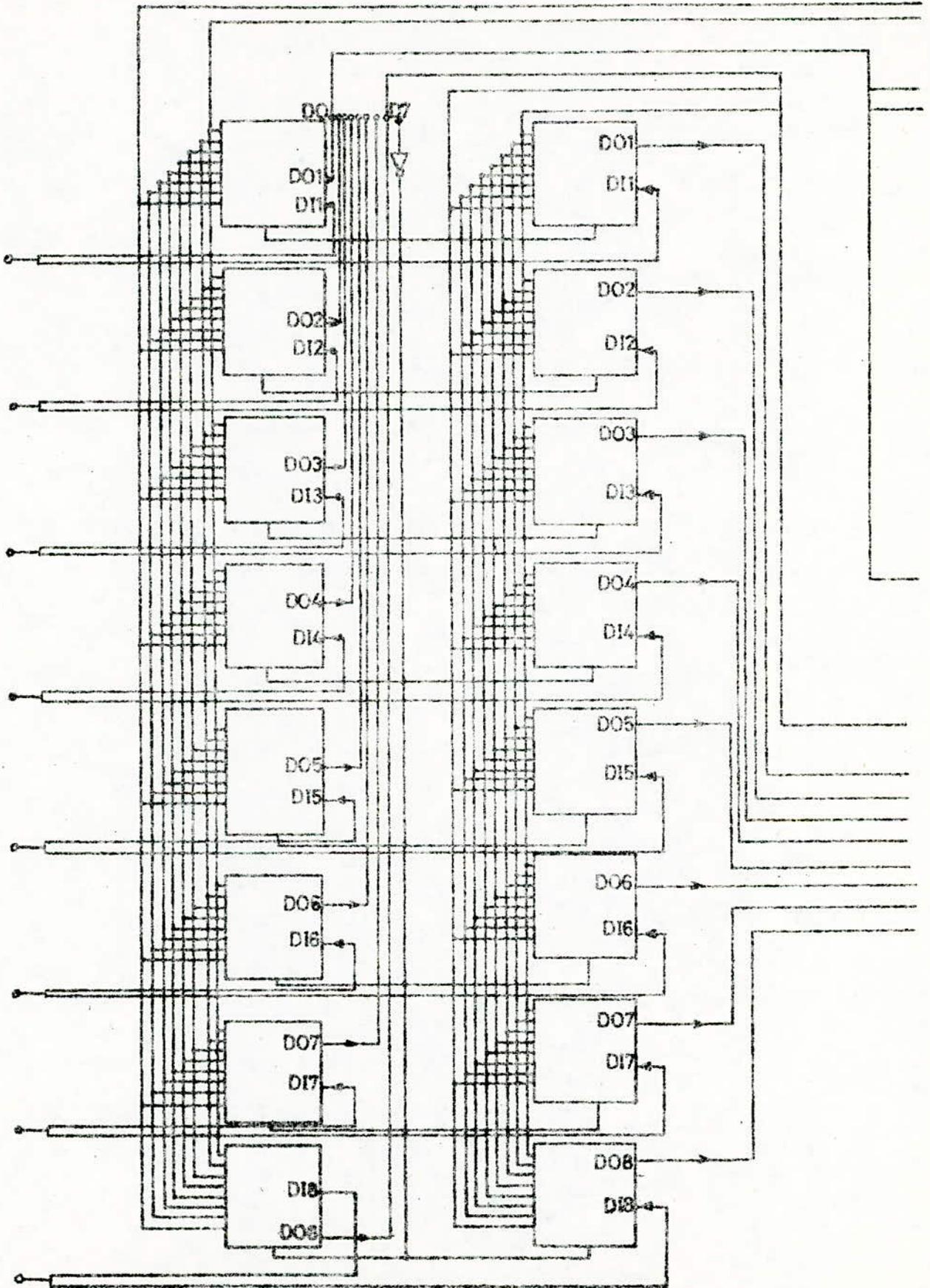


fig 23 : Schéma du bloc-diagramme

-III- Etude d'un comparateur digital 10 bits

III-1- Etude du comparateur digital 4 bits SN 7485

Le SN 7485 réalise une comparaison binaire entre 2 mots de 4 bits chacun. Il possède 3 sorties décodées intérieurement, qui donnent directement la relation de grandeur des mots A et B: soit $A = B$ ou $A < B$ ou $A > B$. Le brochage et la table de vérité du SN 7485 sont donnés à la figure(23) Il est en outre possible de comparer des mots de longueur plus grande. Pour cela, il suffit de relier plusieurs comparateurs en cascade. Les sorties $A < B, A > B$ et $A = B$ de l'étage manipulant les bits les moins significatifs sont reliées aux entrées correspondantes $A < B, A > B$, et $A = B$ de l'étage suivant manipulant les bits ^{les} plus significatifs. Voir bloc diagramme fig(24)

III-2- Réalisation du comparateur digital 10 bits:

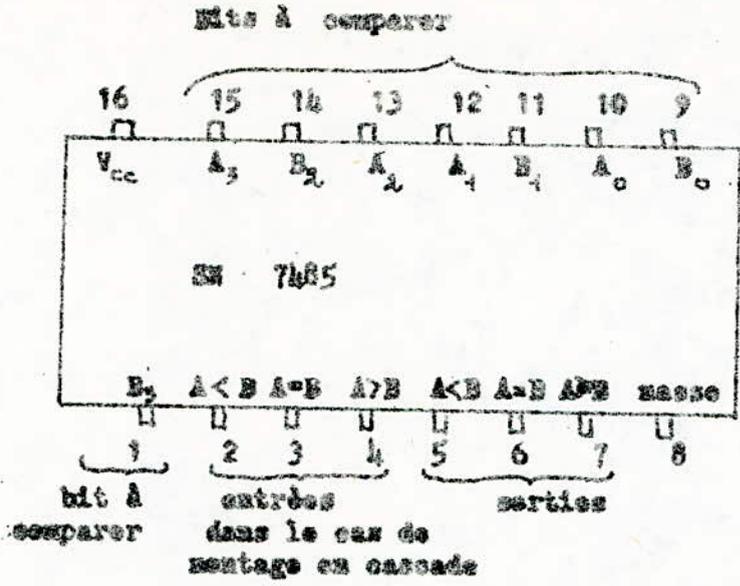
Le comparateur digital 10 bits reçoit d'une part, les sorties du compteur lignes et, d'autre part, les sorties du registre ligne. Par conséquent, pour comparer des mots de 10 bits, il est nécessaire de mettre en cascade 3 circuits SN 7485, comme indiqué sur la figure(25). Dans notre cas, seule la sortie $A = B$ est utilisée. Les sorties report $A = B$ sont donc réunies aux entrées $A = B$ de l'étage suivant. A la sortie du 3^{ème} étage on recueille une impulsion positive sur la sortie $A = B$, au moment précis où il y a égalité entre compteur et registre.

IV.- Les Compteurs

Par compteur, on entend un dispositif affichant certains états sur commande extérieure. Les compteurs sont des circuits séquentiels répondant à une séquence d'impulsions appelées impulsions d'avancement.

Les compteurs peuvent se diviser en 2 types : les compteurs à étages en cascade ou série ou asynchrone et les compteurs synchrones ou parallèles

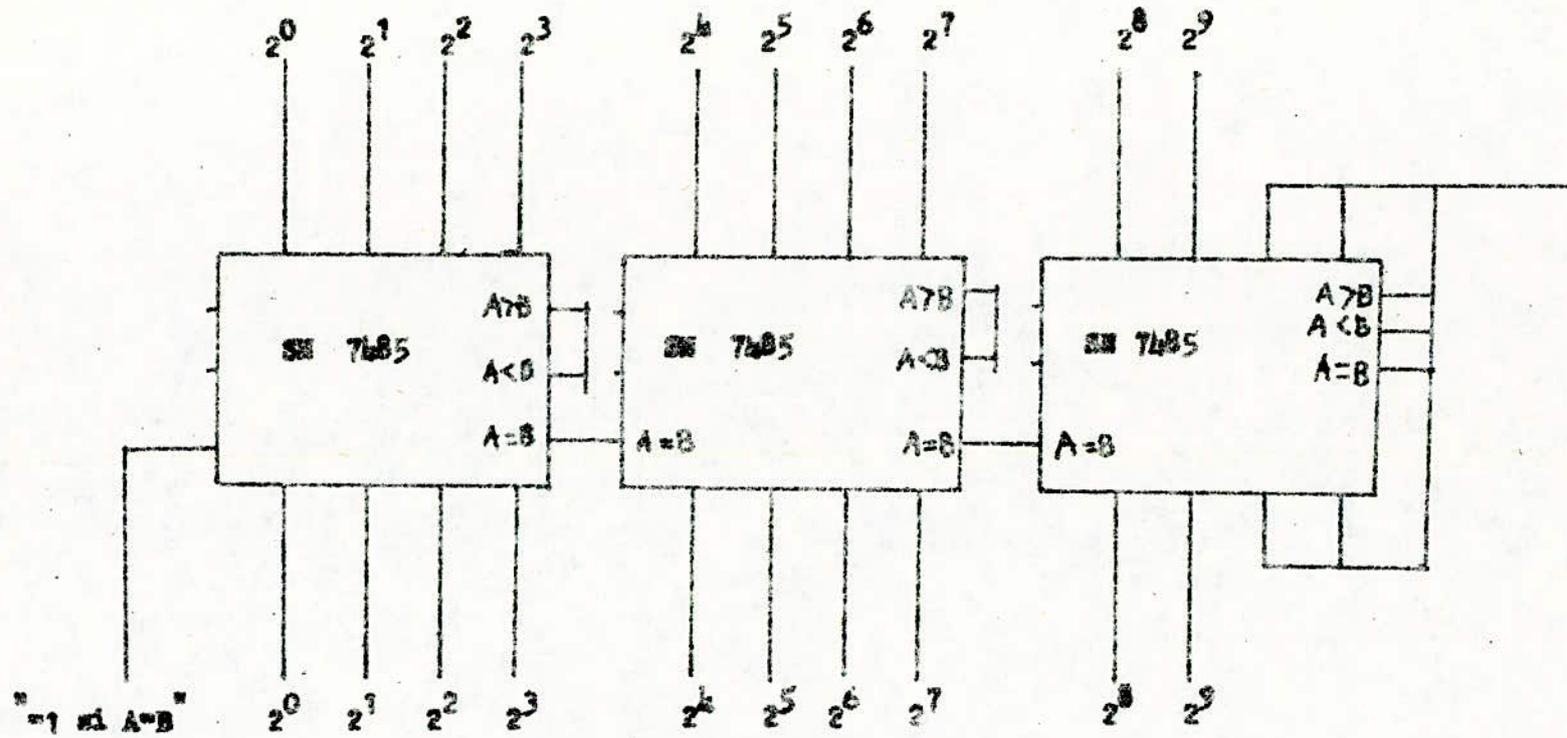
Le compteur série est élaboré avec plusieurs étages binaires et chacun d'eux est déclenché par l'étage précédent. Son avantage est qu'il ne nécessite aucune porte supplémentaire, sauf quand une fonction spéciale est demandée. Les caractéristiques imposées aux impulsions d'horloge sont minimales. Son inconvénient est que le retard de propagation augmente de haut en bas du compteurs. Ceci peut provoquer des erreurs de décodages et limiter le taux de comptage maximum.



Bits à comparer				Entrées			Sorties		
A_3, B_3	A_2, B_2	A_1, B_1	A_0, B_0	$A > B$	$A < B$	$A = B$	$A < B$	$A = B$	$A > B$
$A > B_3$	X	X	X	X	X	X	1	0	0
$A < B_3$	X	X	X	X	X	X	0	1	0
$A = B_3$	$A > B_2$	X	X	X	X	X	1	0	0
$A = B_3$	$A < B_2$	X	X	X	X	X	0	1	0
$A = B_3$	$A = B_2$	$A > B_1$	X	X	X	X	1	0	0
$A = B_3$	$A = B_2$	$A < B_1$	X	X	X	X	0	1	0
$A = B_3$	$A = B_2$	$A = B_1$	$A > B_0$	X	X	X	1	0	0
$A = B_3$	$A = B_2$	$A = B_1$	$A < B_0$	X	X	X	0	1	0
$A = B_3$	$A = B_2$	$A = B_1$	$A = B_0$	1	0	0	1	0	0
$A = B_3$	$A = B_2$	$A = B_1$	$A = B_0$	0	1	0	0	1	0
$A = B_3$	$A = B_2$	$A = B_1$	$A = B_0$	0	0	1	0	0	1
$A = B_3$	$A = B_2$	$A = B_1$	$A = B_0$	1	1	0	0	0	0
$A = B_3$	$A = B_2$	$A = B_1$	$A = B_0$	0	0	0	1	1	0

fig. 23 : Brochage et table de vérité du SN 7485

Vers compteur



Vers registre

fig. 25 : Compteur digital 10 bits

IV.1-Etude du compteur binaire avec le circuit SN 7493

Ce circuit intégré contient 4 bascules jk(bistables maître-esclave)montées en cascade dont la configuration interne figure 26 fournit un diviseur par 2 et un diviseur par 8 .

Toute entrée du circuit logique T.T.L non reliée est automatiquement à 1. Il faut cependant, pour des questions de rapidité et d'immunité au bruit, raccorder ces entrées inutilisées à +Vcc à travers une résistance de 1à5K. Le brochage du circuit SN 7493 est donné à la figure (27).

La puissance consommée en fonctionnement optimal est de l'ordre de 130 mW. 2 entrées de remise à zéro Ro(1) et Ro(2) sont accessibles. Ces 2 entrées, réunies par une porte NAND, offrent la possibilité de commande par 2 lignes indépendantes.

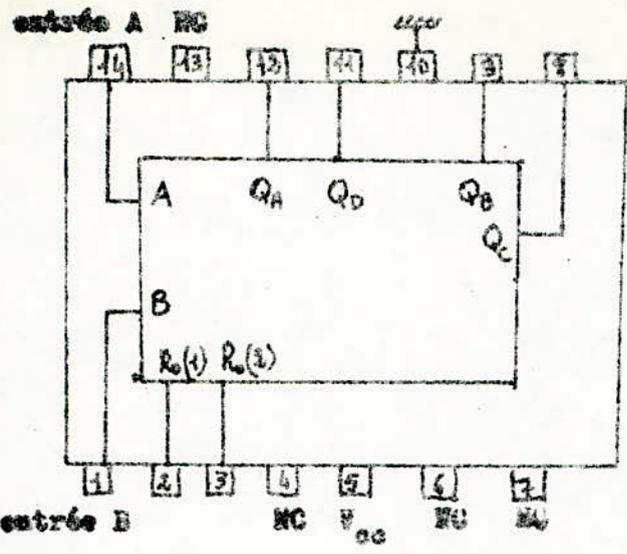
Entrées de mise à zéro		Sorties			
Ro(1)	Ro(2)	Qo	Qe	Qp	Qa
1	1	0	0	0	0
0	X	comptage			
X	0	comptage			

Tableau 3 de remise à zéro/comptage du SN 7493

Pour un fonctionnement en " compteur ", les 2 bornes QA et entrée B doivent être reliées ensemble .

Le SN 7493 peut également servir de diviseur de fréquence. Les entrées logiques J et K de toutes les bascules constituant ce compteur sont mises à l'état logique 1, assurant ainsi un changement d'état de la bascule chaque fois qu'un front (ascendant ou descendant) se présente à l'entrée horloge. La 1ière bascule A est attaquée par des signaux extérieurs, les autres bascules sont attaquées par les sorties des précédentes.

Le changement d'état d'une bascule est assuré lorsque sur la sortie de la précédente, un digit 1 est remplacé par un digit 0, i.e: lorsque la bascule passe de l'état logique 1 à l'état logique 0. On peut voir sur le tableau (3) de remise à zéro ou comptage du SN 7493 la manière d'utiliser les 2 entrées Ro(1) et Ro(2) .



Nombre d'impulsions en A	Q _A	Q _B	Q _C	Q _D
0	0	0	0	0
1	0	0	0	01
2	0	0	0	01
3	0	0	0	10
4	0	0	1	00
5	0	0	1	01
6	0	0	1	10
7	0	0	1	11
8	1	0	0	00
9	1	0	0	01
10	1	0	0	10
11	1	0	0	11
12	1	1	0	00
13	1	1	0	01
14	1	1	1	00
15	1	1	1	01

Fig 27 : Brochage du circuit SN 7493

Compteur binaire avec Q_A=B

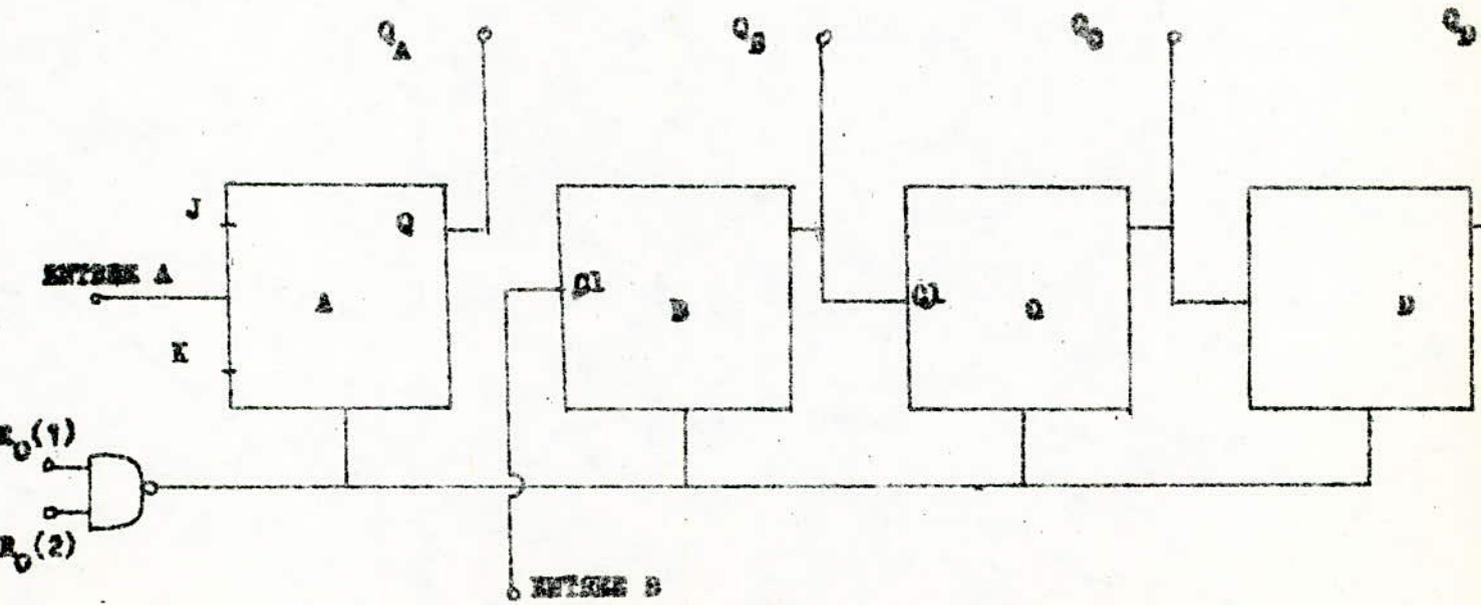


Fig 28 : Configuration interne du circuit SN 7493

IV.2- Réalisation dans le cas de notre étude:

Dans notre cas, nous réalisons un compteur asynchrone qui est de loin le plus simple et le moins encombrant. Ce compteur ayant 625 combinaisons on devra donc utiliser 3 circuits intégrés SN 7493 en cascades suivant la figure (28). Les entrées Ro(1), Ro(2) de chaque SN 7493 sont reliées ensemble et mises à la masse.

a) COMPTEURS ADRESSE : Il sert à adresser le bloc mémoire par les entrées adresses Ao à A7 pour adresser les 512 points. On a besoin de 3x7493 et le neuvième bit servira pour la sélection du bloc mémoire.

b) COMPTEUR LIGNES : Il compte 625 lignes et est incrémenté par les tops lignes venant de l'interface, on a ainsi besoin de 10 bits puisque $2^9 < 625 < 2^{10}$; à la 625ième impulsion, il est remis à zéro par le tãp image appliqué sur les entrées Ro(1) et Ro(2) et ainsi il commence un nouveau comptage, il nous faut donc 3 x SN 7493.

c) REGISTRE LIGNE: Il est incrémenté par le calculateur qui envoie le signal du numéro de la ligne suivante dès que le stockage de la ligne précédente est achevé. On a alors besoin de 10 bits et on prendra 3 x SN7493. Le registre ligne est remis à zéro à la 625 ième ligne par le calculateur.

IV.3- Les bascules SN 7474 : voir brochage et table de vérité fig : 30

Nous utilisons 1/2 SN 7474 les bornes d'horloge et du preset sont reliées pour former la borne S des bascules, l'entrée clear est utilisée pour la remise à zéro de la bascule et sera notée borne R. La borne Q sera utilisée comme sortie. Cela est expliqué à la figure (29)

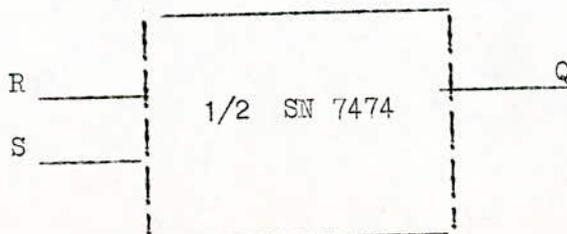


Fig 29 : bascule 1/2 SN 7474 .

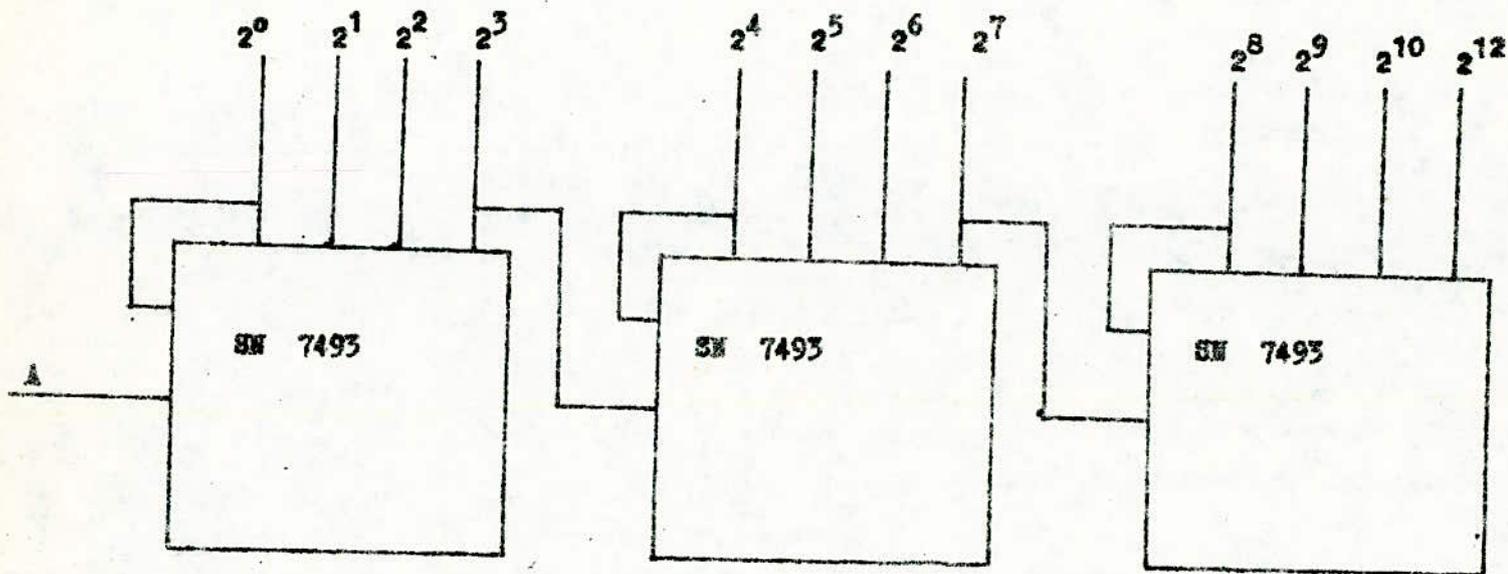


Fig 28 : REALISATION des Compteurs (3 SW 7493 en cascade)

ENTRÉES				SORTIES	
Preset	Clear	Clock	\bar{E}	Q	\bar{Q}
0	1	X	X	1	0
1	0	X	X	0	1
0	0	X	X	1	1
1	1		1	1	0
1	1		0	0	1
1	1	0	X	Q	\bar{Q}

X : arbitraire

: transition du niveau bas vers le niveau haut

Brechage du SN 7474

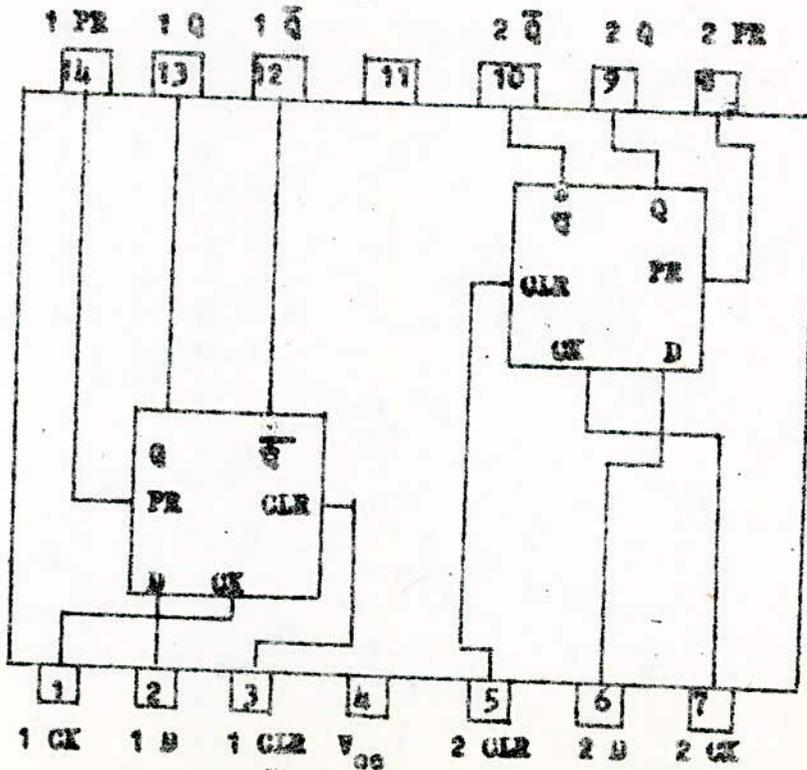


Fig 30 ; Brechage et table de vérité du SN 7474

IV.4- Aiguilleur:

C'est un circuit électronique qui permet d'aiguiller le signal délai lors du remplissage du bloc mémoire; ou le signal " mot suivant" venant du calculateur lors de la lecture du bloc mémoire mot par mot .

On utilise comme composant 1/2 SN 74 1 dont le brochage est à la figure(31)
Le schéma de l'aiguilleur est donné à la figure (32).

L'entrée A est reliée à la sortie du délai .

L'entrée B est le signal " mot suivant " venant du calculateur.

La troisième entrée C est la commande de l'aiguilleur. Si elle est au niveau haut (niveau logique 1), la porte 1 est ouverte et les impulsions A sont recueillies à la sortie D ($D = A$). Si elle est au niveau logique 0, la seconde porte est ouverte et l'on aura en sortie D, le signal B ($D = B$).

V- FONCTIONNEMENT :

La caméra analyse l'image ligne par ligne, à raison de 25 images par seconde.

Les lignes arrivent sur une interface qui adapte la caméra au convertisseur A/D et donne les tops lignes et images .

Le convertisseur est commandé par une horloge extérieure de 10 MHz; il décompose chaque ligne en 512 points codés chacun sur 8 bits; ces points sont stockés dans un bloc-mémoire de 512 mots; leur adressage est réalisé comme suit :

--un délai de 125 ns permet d'aiguiller les tops d'horloge, retardés de 125 ns, vers le compteur d'adresses.

L'écriture en mémoire des points(ou mots) est validé par une porte qui laisse passer les signaux de délai dès que le signal de ligne du comparateur arrive sur l'entrée set du Flip-Flop.

Dès que le 512 ième point de la ligne convertie est mis en mémoire, un signal fin de conversion est envoyé du compteur d'adresses vers le calculateur au moyen d'un Flip-Flop; la bascule de validation d'écriture est remise à zéro simultanément par ce meme signal.

Le calculateur lit alors le bloc-mémoire mot par mot de la façon suivante:

--lecture du premier mot et transfert sur la mémoire de masse; dès que le transfert est terminé, un signal de fin de transfert est envoyé qui remet à zéro le signal de fin de conversion; un signal " mot suivant " est ensuite envoyé du calculateur à l'aiguilleur qui incrémente le compteur d'adresses pour prélever le mot suivant à son adresse définie par le compteur. Dès que les 512 mots d'une ligne sont lus et transférés, le calculateur envoie un signal " numéro de ligne suivante" qui incrémente le registre ligne et lorsque le contenu

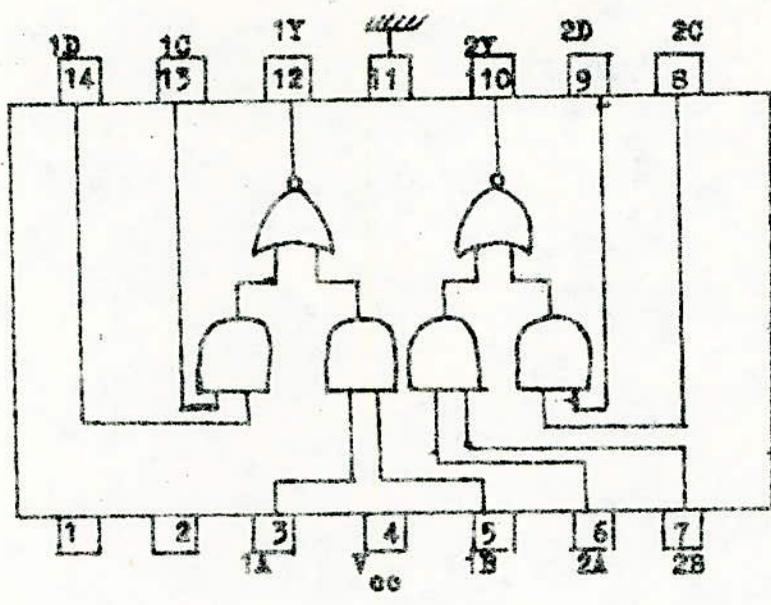


Fig 31 : Brochage du circuit SN 7451

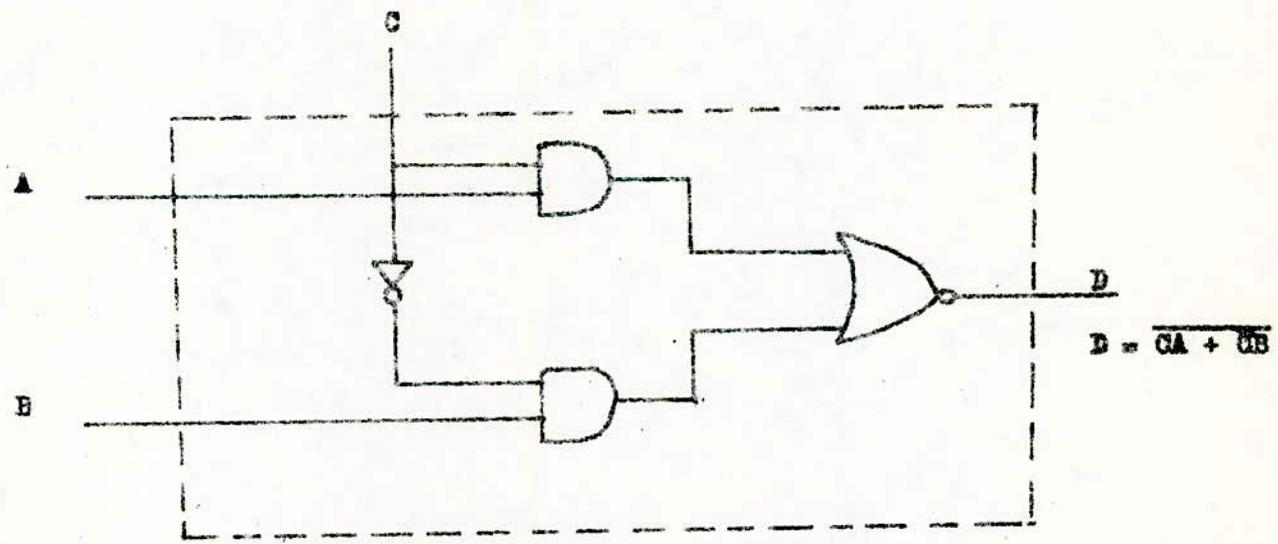


Fig 32 : Schéma de l'aiguilleur (1/2 SN 7451)

du compteur. lignes est identique à celui du registre ligne le comparateur envoie un signal d'écriture en mémoire et un nouveau cycle commence; l'opération est répétée jusqu'à ce que toute l'image soit numérisée et stockée sur bande magnétique.

La séquence de conversion et de lecture d'une ligne est indiquée sur la figure 25

De même, pour la séquence de conversion et d'écriture d'un mot voir la figure 24 .

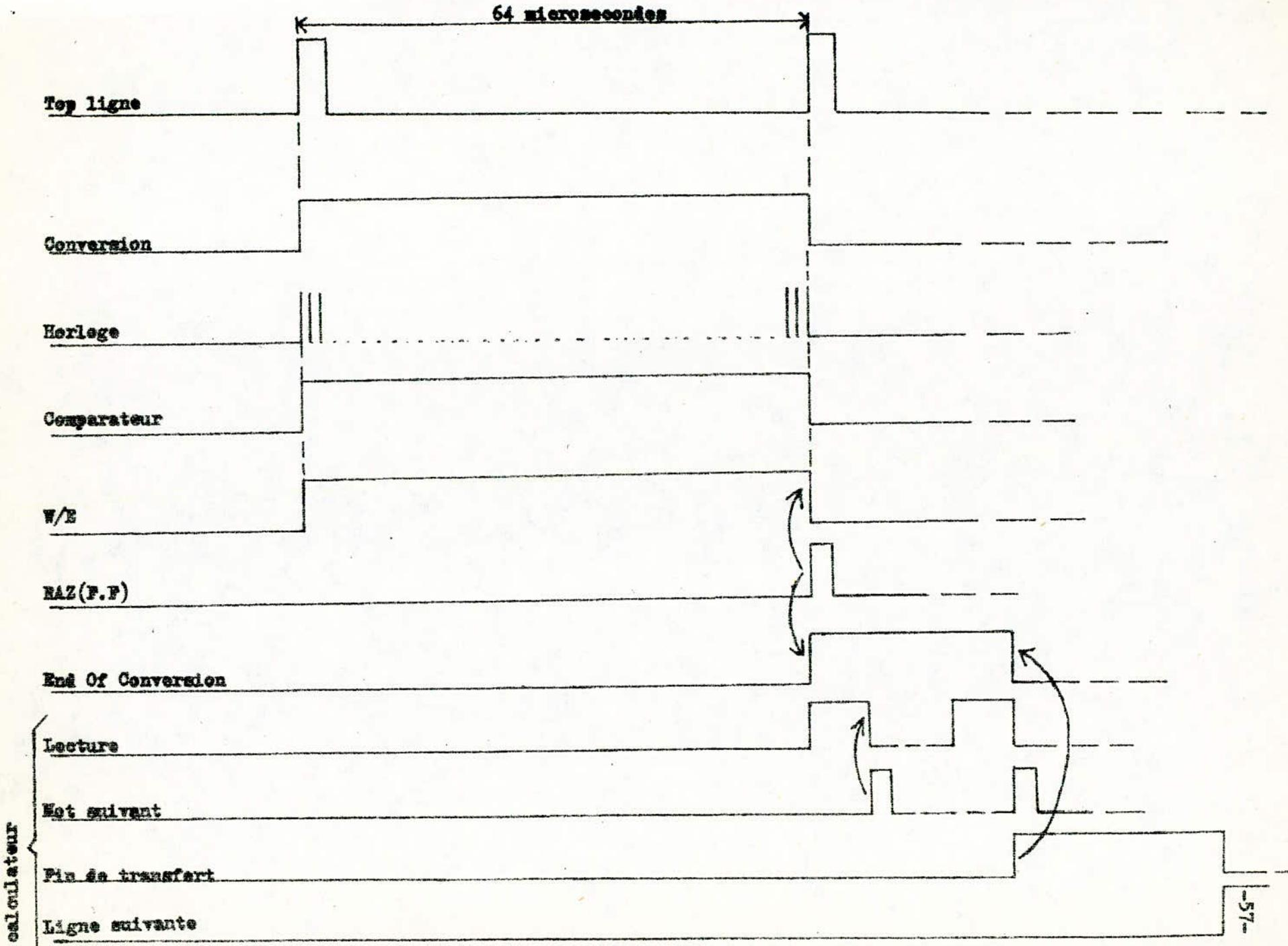


fig 85 : Sequence de conversion et de lecture d'une ligne

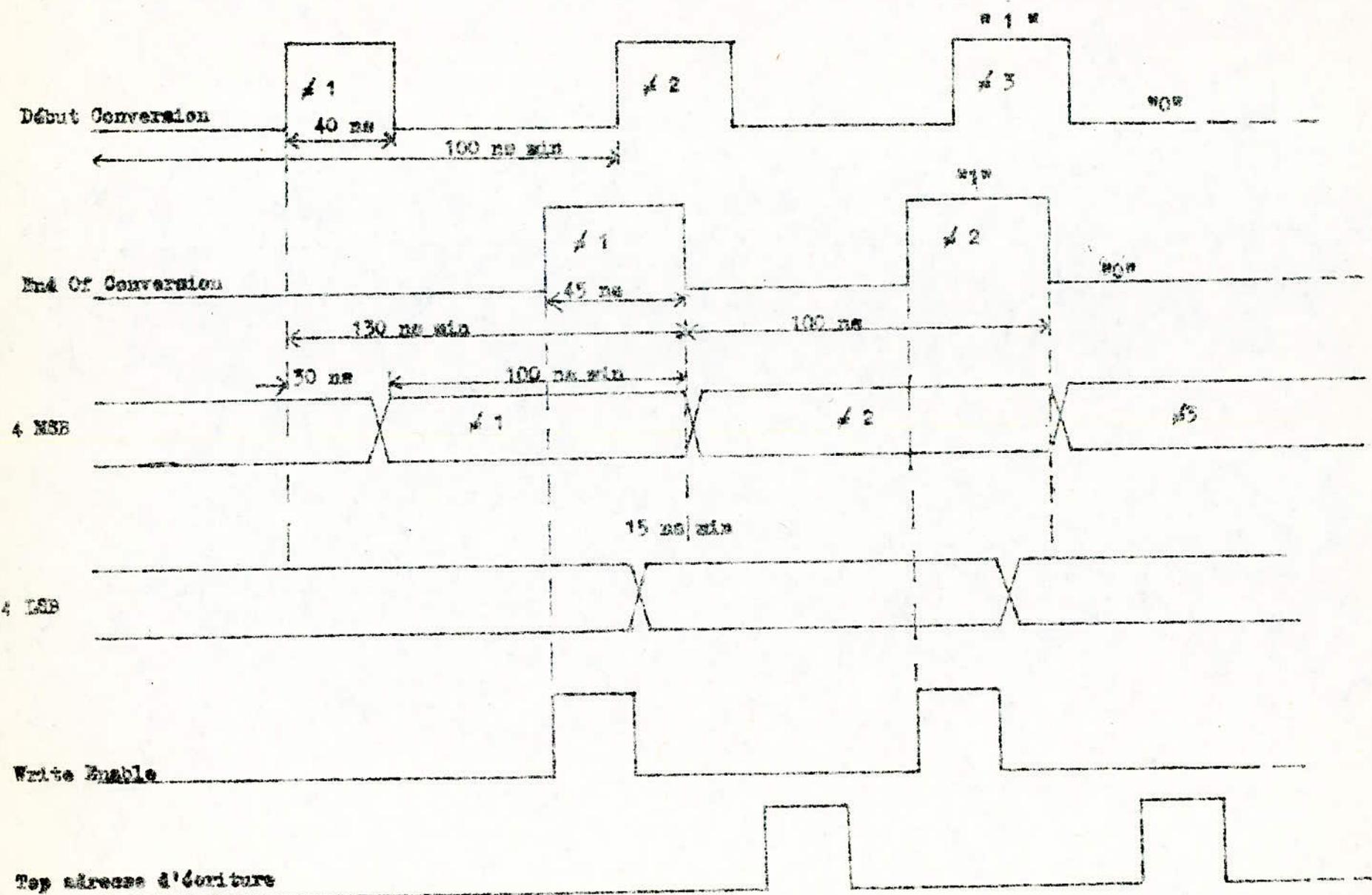


fig 21 : Séquence de conversion et d'écriture d'un mot

C O N C L U S I O N

L'utilisation des techniques spatiales pour la connaissance et la protection de notre milieu et pour l'inventaire des ressources naturelles terrestres est de plus en plus répandue dans le monde; la télédétection nouvelle méthodologie d'approche des phénomènes est en plein essor.

Le laboratoire de télédétection du C.S.T.N; de création récente, s'est fixé comme but la mise en place de structures, de moyens et de méthodes propres ou adaptées pour le traitement des données de télédétection (photographies aériennes, images spatiales).

Notre étude, théorique, pose les jalons de la mise en place d'un système de numérisation d'images dont les caractéristiques essentielles sont les suivantes :

1. Complexité réduite du système
2. Faible coût de revient
3. Possibilité de réalisation par une équipe locale qui constitue un aspect formateur essentiel.

Certes, il existe dans le commerce des systèmes beaucoup plus sophistiqués et plus performant mais d'un prix très élevé. Toutefois, la mise en oeuvre ou l'acquisition de moyens doit tenir compte de deux facteurs importants : l'utilisation optimale future de ces moyens et la possibilité de transfert technologique pour notre développement. Ces différents facteurs ont orienté notre étude et le choix fait par l'équipe de télédétection.

Nous avons examiné, en tout premier lieu, l'analyse de l'image et le prélèvement de l'information optique contenue dans l'émulsion photographique au moyen d'une caméra vidéo; nous avons ensuite analysé comment convertir le signal analogique issu de la caméra en informations numériques quantifiées et les problèmes d'erreurs introduites par le système ou par la méthode de conversion. Nous avons enfin fait l'étude de l'interface complète : convertisseur, mémoire, comparateur.

En annexe nous avons présenté et analysé le microprocesseur MC 6800 Texas qui peut être utilisé pour ce système.

A N N E E I E

ANALYSE DU MICROPROCESSEUR 6800

NOTATION : Le symbole MPU désignera dans tout ce qui suit MICROPROCESSEUR (Micro Processing Unit) . Le MPU choisi est le MC 6800 de Motorola; ce choix sera justifié par la suite lorsqu' on sera mieux à même de juger des possibilités du système . Vu de l'extérieur, il se présente comme indiqué par la figure A1.

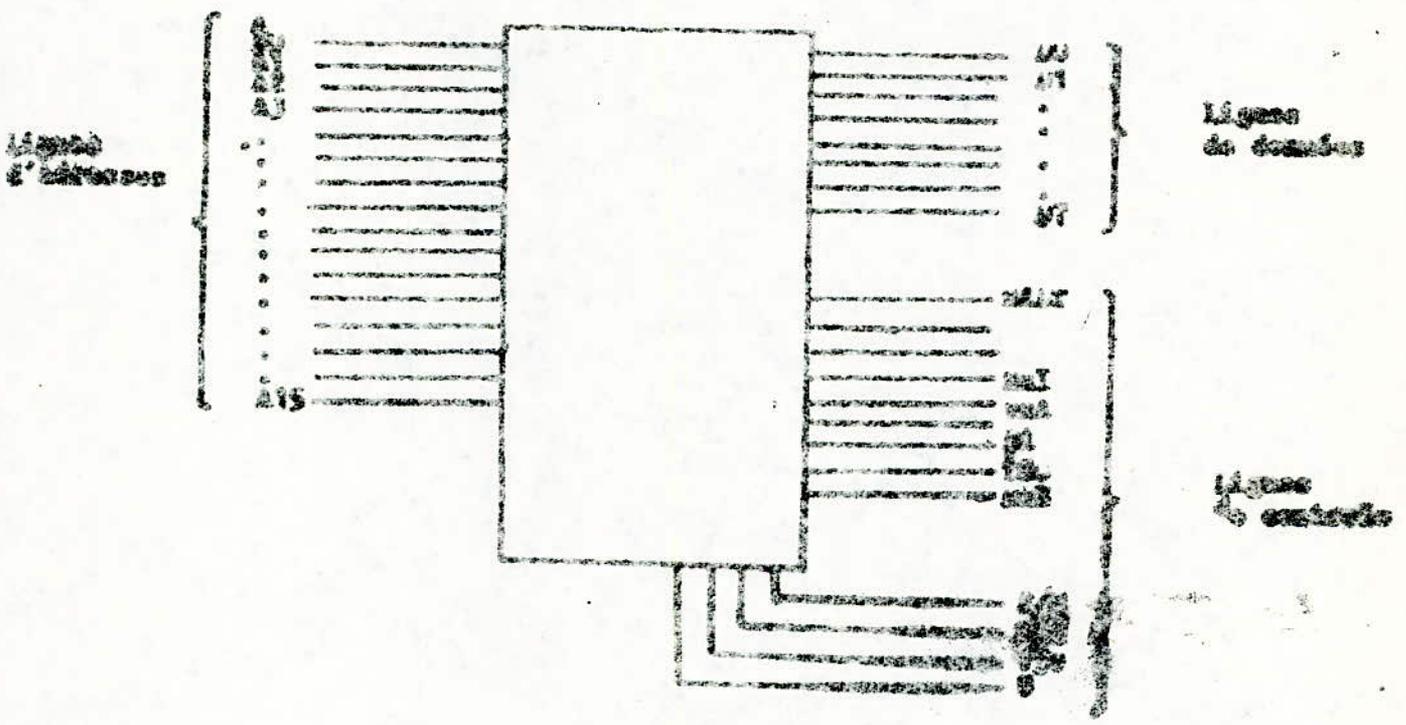


Fig 1 : Lignes disponibles sur le MPU

- Nous remarquons :
- les 16 lignes d'adresse A₀ à A₁₅ sortent du MPU et possédant 3 états (0, 1, OFF).
 - les 8 lignes de données D0 à D7 qui sont bidirectionnelles i.e qu'elles sont entrantes ou sortantes.
 - Et un certain nombre de lignes de commande dont nous étudierons le rôle au moment opportun .

CARACTERISTIQUES PRINCIPALES DU MC 6800 :

- Données sur 8 bits en parallèle
- Data bus bi-directionnels
- 16 bits adresse bus. Adressage de 64 KOCETES
- 72 instructions longueur variable
- 8 modes d'adressage; direct, relatif, immédiat, indexé, étendu, implicite, accumulateur.
- Pile à longueur variable.
- Vecteur d'interruptions masqués
- Interruption non masquée avec sauvegarde des registres.
- 6 registres internes(2 accumulateurs, registre index, compteur ordinal, pointeur de pile, et registre d'état)(CCR)).
- Possibilité de faire les DMA et la multiprogrammation.
- Fréquence d'horloge 1 MHz.
- Interface par l'intermédiaire d'un bus sans circuits T T L.
- Compatible T T L
- Alimentation unique.+ 5 volts.
- Circuit MOS à canal N.
- Sorties en mode three-state.

PRINCIPES DE BASE DE LA PROGRAMMATION :

Programmer un ordinateur consiste à emmagasiner en mémoire une suite de codes (binaires) correspondant à la séquence d'opérations que l'on voudra voir effectuer par le calculateur. A la mise en marche du système, le PC est initialisé à 0 (par exemple); cette valeur initiale est envoyée sur le bus d'adresses et la donnée recueillie sur le bus de données (il s'agit donc de la donnée située à l'adresse 0 dans cet exemple) entre dans le circuit de décodage de code opération du MPU; le PC est incrémenté de 1 et sa valeur est de nouveau envoyée sur le bus d'adresses; la donnée située en 1 est recueillie sur le bus de données et, compte tenu du décodage du code opération réalisé précédemment, est dirigée vers l'endroit adéquat; le PC est incrémenté de 1 et ainsi de suite .

Nous voyons donc que :

- les positions mémoires successives concernées dans ce programme particulier comprennent des données " mélangées " à des codes opérations.
- En agissant sur la valeur contenue dans le PC, on peut solutionner la mise en marche de tel ou tel programme.

Les codes opération comme les données ne peuvent être stockés en mémoire que sous forme binaire.

Cependant, pour pouvoir écrire des programmes facilement, on définit 2 codes intermédiaires très simples et pratiques comme nous allons le voir par la suite.

LA NOTATION HEXADÉCIMALE

De même que la numérotation binaire est en base 2, la numérotation hexadécimale est en base 16;

Si l'on considère un mot de 8 bits, on peut le scinder en 2 mots de 4 bits; chaque mot de 4 bits peut être considéré comme un chiffre et nous aurons donc la correspondance indiquée dans le tableau 1 .

Ainsi, si nous voulons écrire le nombre: 01101110 en hexadécimal, on aura 0110 1110 cela donne 6E

Tableau 1 : relation binaire-décimal-hexadécimal

binaire	décimal	hexadécimal
0000	0	0
0001	1	1
0010	2	2
0011	3	3
0100	4	4
0101	5	5
0110	6	6
0111	7	7
1000	8	8
1001	9	A
1010	10	B
1011	11	C
1100	12	D
1101	13	E
1110	14	F
1111	15	

SOIT à convertir en hexadécimal le nombre 43 :

$$43 = 32 + 11$$

$$43 = 2 \times 16^1 + 11 \times 6^0 \text{ et comme } 11 \text{ correspond à B alors } 43 = 2B$$

--LES INSTRUCTIONS DU 6800 :

La puissance d'un microprocesseur est directement liée au nombre d'opérations qu'il est susceptible d'effectuer; le 6800 peut exécuter 72 types d'opérations différentes qui sont détaillées dans les tableaux commentés ci-après. Ces tableaux sont au nombre de 3:

- le premier comprend les instructions relatives aux accumulateurs ou aux mémoire;
- le deuxième les instructions relatives à l'index ou au pointeur de pile
- le troisième les instructions de sauts ou de branchements.

Ces tableaux sont disposés de façon identique et comportent de gauche à droite :

- la définition de l'opération(en anglais)
- le mnémonique (résumé en 3 ou 4 lettres de la définition)
- 5 colonnes contenant chacune le code opération en hexadécimal, le nombre de cycles machine que demande l'exécution de l'instruction, le nombre de mots de 8 bits nécessaire pour coder l'instruction. Chaque colonne est relative à un mode d'adressage particulier; comme le 6800 possède 5 modes d'adressage, il y a 5 colonnes.

La définition au moyen d'une expression logique ou arithmétique de ce que fait réellement l'instruction .

- La variation des bits du registre de code condition (CC)

Le 4 ième tableau explique la signification des différents symboles employés dans ces tableaux. Il nous reste maintenant à voir quels sont les différents modes d'adressage du 6800 .

Sur tous les schémas utilisés dans la suite, une case mémoire est représentée par un petit rectangle; le contenu de celle ci étant inscrit en décimal ou hexadécimal dans ce rectangle; d'autre part, 2 zones mémoires, au moins, sont représentées, l'une d'elle est la RAM , l'autre

Tableau 4 : Légendes des différents tableaux

OP	=	code opération en hexadécimal
\sim	=	nombre de cycles machine
#	=	nombre d'octets nécessaires
+	=	addition arithmétique
-	=	soustraction arithmétique
.	=	ET logique
+	=	OU logique
\oplus	=	OU exclusif logique
\bar{M}	=	complément de M
\rightarrow	=	transfert dans
0	=	bit zéro
00	=	octet zéro (8 bits zéro)

 légende générale

H	=	demis retenue
I	=	masque d'interruption
N	=	bit de signe négatif
Z	=	bit de zéro
V	=	bit de dépassement de capacité
C	=	bit de retenue
R	=	remise à zéro
S	=	remise à 1
\updownarrow	=	positionné à la suite de l'opération
.	=	inchangé

 Code condition

peut être de la RAM ou de la ROM mais dans tous les cas, contient le programme en cours d'exécution; elle est baptisée MP sur les figures (MP = Mémoire-Programme).

--ADRESSAGE INHERENT :

La figure 1 montre son déroulement qui est très simple puisqu'il n'y a pas d'adressage du tout; l'instruction agit sur un registre interne du 6800; on peut citer comme instructions de ce type: INC A, INCB, INX, DEC A, etc

-ADRESSAGE IMMEDIAT :

La figure 2 montre son déroulement qui est aussi élémentaire, puisque aucune adresse n'est utilisée; la donnée à traiter suit immédiatement l'instruction. Toutes les instructions de chargement, de comparaison et d'addition peuvent utiliser ce mode d'adressage.

-Remarque:

Si on fait un LDAA immédiat, 25 par exemple, le 25 utilisera une case mémoire (8 bits) ce qui est normal puisque l'acc A fait aussi 8 bits. Si l'on fait un LDX immédiat, la donnée placée derrière le LDX occupera 2 cases mémoires successives puisque l'index X fait 16 bits. Les bits de poids le plus fort suivent immédiatement le code opération comme le montre la figure 3

- ADRESSAGE DIRECT :

La figure 4 nous montre son déroulement; l'instruction est suivie d'un mot de 8 bits qui représente l'adresse de la donnée à traiter .

Remarque :

Le mot suivant l'instruction ne faisant que 8 bits, il ne représente qu'un nombre compris entre 0 et 255. Ce mode d'adressage est réservé pour les programmes opérant sur les cases mémoires situées tout au début de celle-ci (entre l'adresse 0000 et l'adresse 00FF soit de 0 à 255)

-ADRESSAGE ETENDU :

Comme son nom l'indique et comme la confirme la figure 5, c'est une extension du mode direct. L'instruction est suivie de 2 mots de 8 bits qui représentent l'adresse de la donnée à traiter. 2 mots de 8 bits permettent donc d'aller de 0000 à FFFF, soit toute l'étendue de la

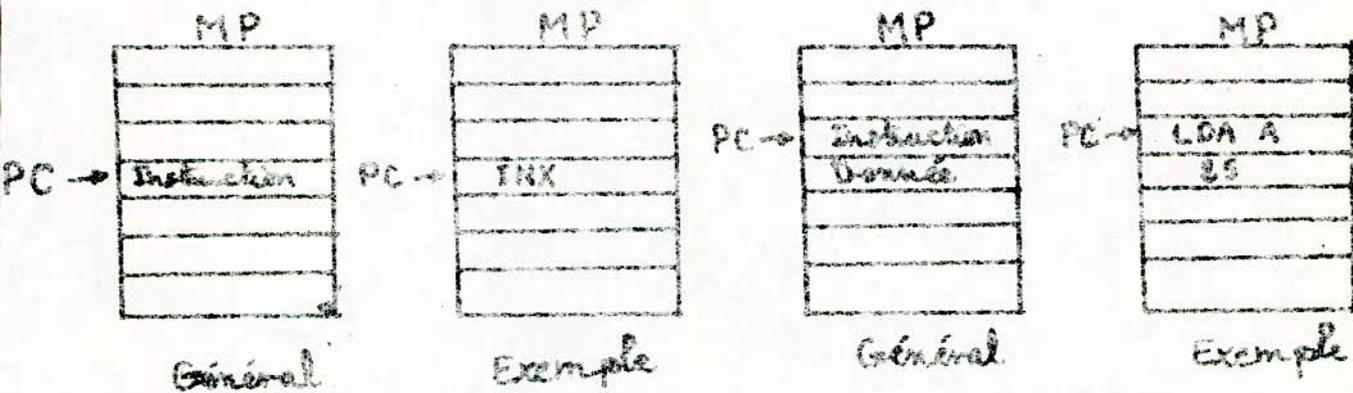
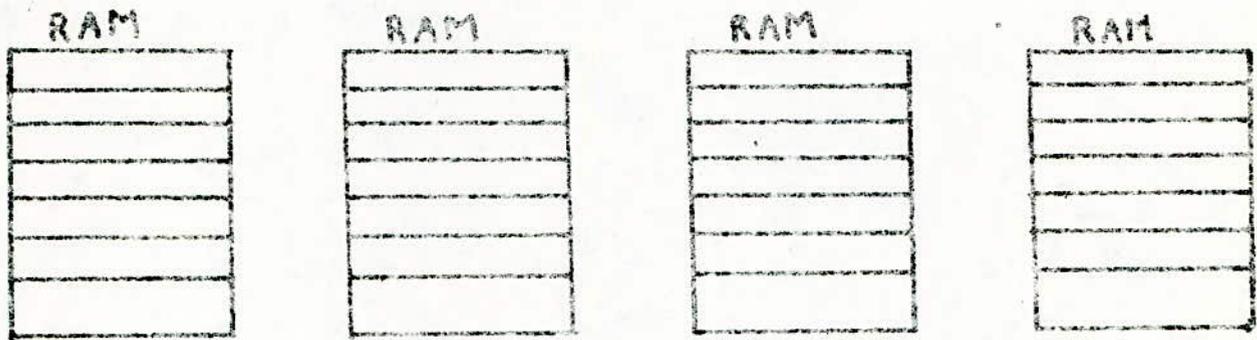
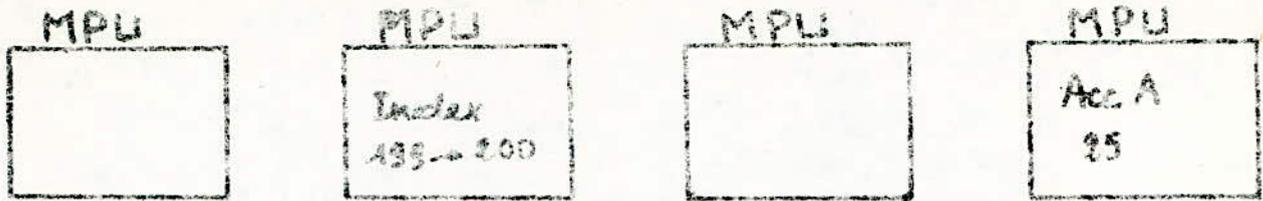


Fig 1 : Principe de l'adressage indirect

Fig 2 : Principe de l'adressage immédiat



Fig 3 : Rangement des mots de 16 bits relatifs à une instruction

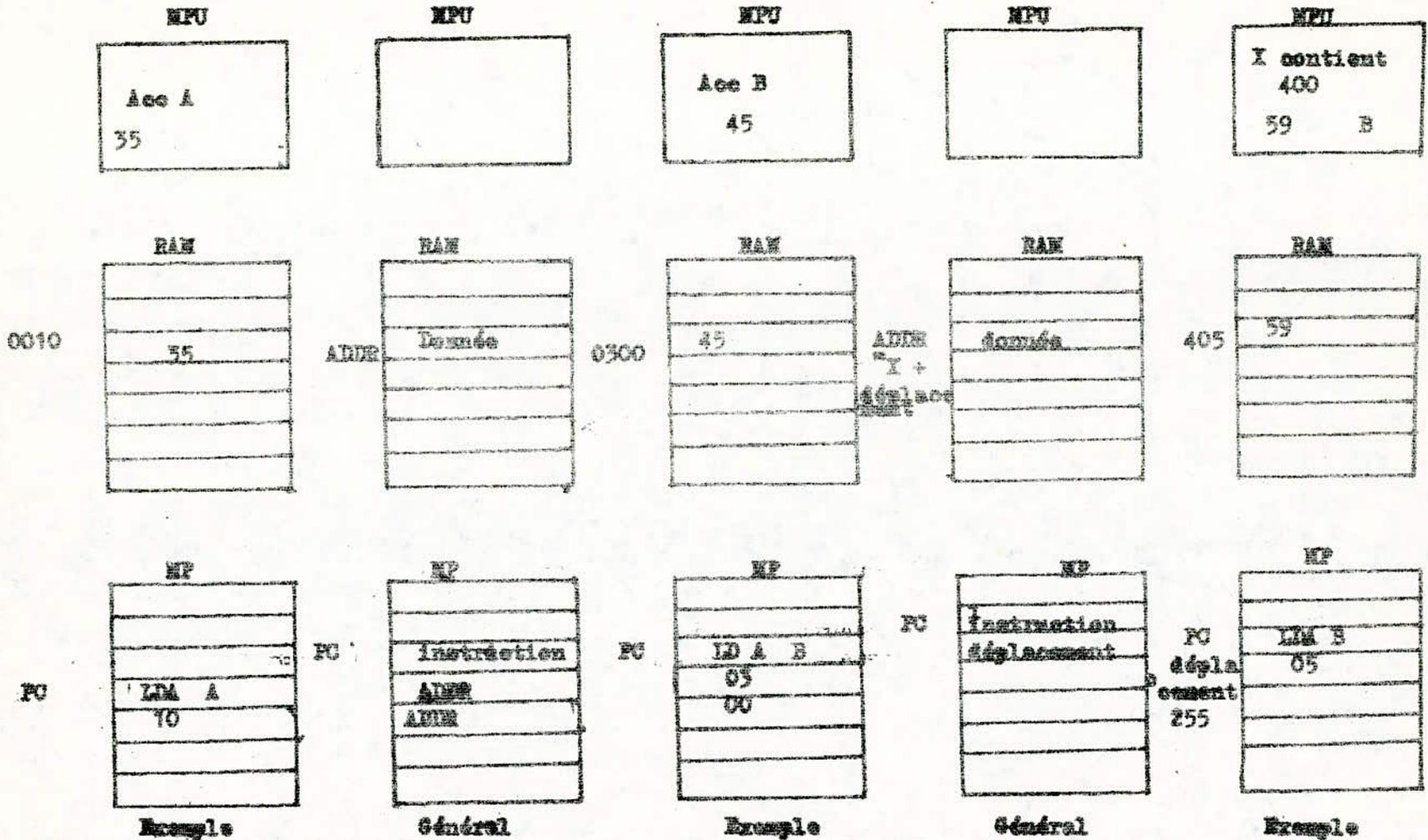


Fig 4 : Principe de l'adressage direct

Fig 5 : principe de l'adressage étendu

Fig 6 : principe de l'adressage indirect

mémoire que peut utiliser le 6800.

ADRESSAGE INDEXE:

C'est l'un des modes d'adressage les plus utiles du 6800 car il présente une très grande souplesse d'emploi.

Comme le montre l'exemple sur la figure 6, l'index X contient une certaine valeur (valeur que nous avons nous-mêmes chargées dans X ou qui résulte de calculs précédents); l'instruction étudiée est suivie d'un mot de 8 bits qui représente un déplacement (offset en anglais); ce déplacement est ajouté à l'index pour fournir l'adresse de la donnée à traiter. Ce déplacement étant codé sur 8 bits, son amplitude est donc limitée à 255 en valeur absolue ce qui n'est pas un inconvénient puisqu'en agissant sur X, on peut décrire aisément toute la mémoire.

EX : Supposons que dans le registre index X, on a la quantité 2A (0010 0010) et que l'instruction à exécuter au moment est :

LDA A 35, X (A6 35)

Dés que le premier byte (A6) est décodé, le MPU va "chercher" le contenu de l'adresse X + 35 c'est à dire 5F pour le charger dans l'accumulateur.

-BUS CONTROL :

Il est constitué des lignes suivantes :

a)- R/W Read Write : indique la position- direction de transfert de données

* R/W = 1 : le MPU effectue une opération de lecture

* R/W = 0 : le MPU effectue une opération d'écriture

b)- VMA Valid Memory Address : valide l'adresse présente sur le bus adresse

c)- RESET : Cette ligne a pour rôle d'initialiser la MPU. A la mise sous tension, le contenu des différents registres du MPU et des RAM est parfaitement aléatoire.

d)- Horloge ϕ_1 et ϕ_2 : ϕ_1 et ϕ_2 sont deux signaux d'horloge en opposition de phase et issus de la même horloge.

ϕ_1 = horloge prévue pour activer le MPU (système dynamique).

ϕ_2 = horloge permettant d'activer les autres éléments . La fréquence d'utilisation de ϕ_2 est comprise entre 100 KHZ et 1 MHZ.

e)- D.B.E Data Bus Enable : le D.B.E nous renseigne sur l'état des données .

* D.B.E = 1 : Le bus est à l'état 0 ou 1.

* D.B.E = 0 : Le bus est à l'état " OFF " .

Ce signal dérive généralement de ϕ_2 .

f)- B.A Bus Available : Tant que cette sortie est à l'état " 0", le MPU fonctionne normalement, dès qu'elle est activée, elle indique que le MPU est en état " HALT " (ou en état d'attente).

g)- T.S.C Three Stata Control : Dans son mode actif " 1 ", cette entrée place les lignes d'adresse et R/W dans leur état OFF (haute impédance), le bus adress est désormais disponible pour un autre MPU, ou pour l'utilisation du mode DMA (direct memory access).

h)- HALT : L'application de HALT permet d'arrêter toutes les activités du MPU. Il met R/W et le " bus adress " dans leur état OFF. Le MPU est à ce moment pratiquement déconnecté des autres éléments.

i)- N.M.I Non Masquable Interrupt : Lors d'une interruption NMI le MPU stocke le contenu de tous ses registres internes (Acc A et B, PC, CCR) aux adresses indiquées par le SP , met à 1 l'interrupt masq I_m , charge son PC avec le contenu des adresses FFFC (PC high) et FFFD (PC low) puis commence à exécuter " l'interrupt routine " dont la première instruction se trouve à l'adresse existante dans le PC.

j)- IRQ Interrupt REquest : indique la présence ou l'absence de demande d'interruption de la part d'un des périphériques .

PERIPHERICAL INTERFACE ADAPTER(PIA : MC 6820)

- CARACTERISTIQUES GENERALES :

Le PIA donne la possibilité d'interfacer les différents périphériques au MPU M 6800. Ce circuit est capable d'interfacer le MPU avec les périphériques, à travers deux bus de 8 bits chacun, bi-directionnels et programmables, et 4 lignes de contrôle. Pour la plupart des périphériques, on n'a pas besoin de logique extérieure pour l'interface.

- PRINCIPALES CARACTERISTIQUES DU MC 6820 :

- * Bus 8 bits bi-directionnels pour la communication avec le MPU.
- * 2 bus bi-directionnels à 8 bits programmables pour l'interface périphérique.
- * 2 registres de contrôle programmable(CRA et CRB)
- * 2 registres direction de données programmables(DDRA et DDRB)
- * 4 lignes individuelles d'interruption.
- * Logique de contrôle handshaking pour l'opération I/O.
- * Lignes périphériques technologie 3- state.
- * Interruptions programmables.
- * Capacité C- MOS drive sur les lignes PA_i.

* DATA DIRECTION REGISTER : Permet au MPU de contrôler la direction des données ; si on charge le DDRA par exemple par 00 alors les PA_i sont des entrées, par contre, si on le charge par FF toutes les lignes PA_i deviennent sortantes.

* REGISTRE DE CONTROLE CRA ET CRB : Ces registres contrôlent les lignes d'interruption CA₁ et CA₂ (CB₁ et CB₂). Les bits b₀ à b₅ de ces registres peuvent être lus ou écrits par le MPU, par contre b₆ et b₇ ne peuvent être que lus; les bits b₆ et b₇ mis à 1 indiquent au MPU qu'une interruption est demandée.

LIAISONS ENTRE LE PIA ET LE PERIPHERIQUE :

La liaison entre le PIA et le périphérique s'effectue au moyen de 2 fois 8 bits bidirectionnels et 4 lignes de contrôle d'interruption.

a) Lignes PA₀ - PA₇ : sont bidirectionnelles i.e que chaque ligne peut être programmée comme entrée ou sortie par le DDRA.

b) Lignes PB₀ - PB₇ : sont identiques aux précédentes. Elles possèdent 3 états (0, 1, OFF) ainsi que des buffers lorsqu'elles sont

utilisées en sortie .

c) Lignes de contrôle d'interruption :

le PIA possède 4 lignes de contrôle d'interruption : CA₁, CA₂, CB₁ et CB₂. CA₁ et CB₁ sont des entrées; CA₂ et CB₂ peuvent être programmées comme entrées ou sorties suivant l'utilité .

- CA₁ : indique au MPU qu'une information est présente à l'entrée du PIA .

La transition active de CA₂ (front positif ou négatif selon la choix) mettra à " 1 " le bit 7 du registre de controle A (CRA) et placera un "0 " sur IRQA .

- CB₁ : indique au MPU qu'un périphérique demande une information, dans le cas où les lignes PB₀ à PB₇ sont programmées en sortie .

- CA₂ : utilisée comme sortie, est remise à 0 après une opération de lecture de l'information présente à l'entrée A du PIA par le MPU .

- CB₂ : utilisée comme sortie, est remise à 0 après une opération d'écriture dans le PIA par le MPU .

LIAISONS ENTRE LE MPU ET LE PIA :

a) DATA BUS (DO - D7) : comprend 8 bits bidirectionnels permettant le transfert des données entre le MPU et le PIA .

b) ADRESS BUS : 5 lignes sont nécessaires pour l'adressage du PIA .

- CS₀, CS₁, CS₂ : chip selects. Ces 3 lignes d'adresse permettent de sélectionner le PIA (registres de controle A et B; registres périphériques A et B). Elles sont reliées à 3 lignes du bus adress (A₀ - A₁₅)

- RS₀, RS₁ : Registre select. Ces 2 lignes permettent la sélection d'un des 4 registres du PIA (Registres de controle A et B; registres périphériques A et B).

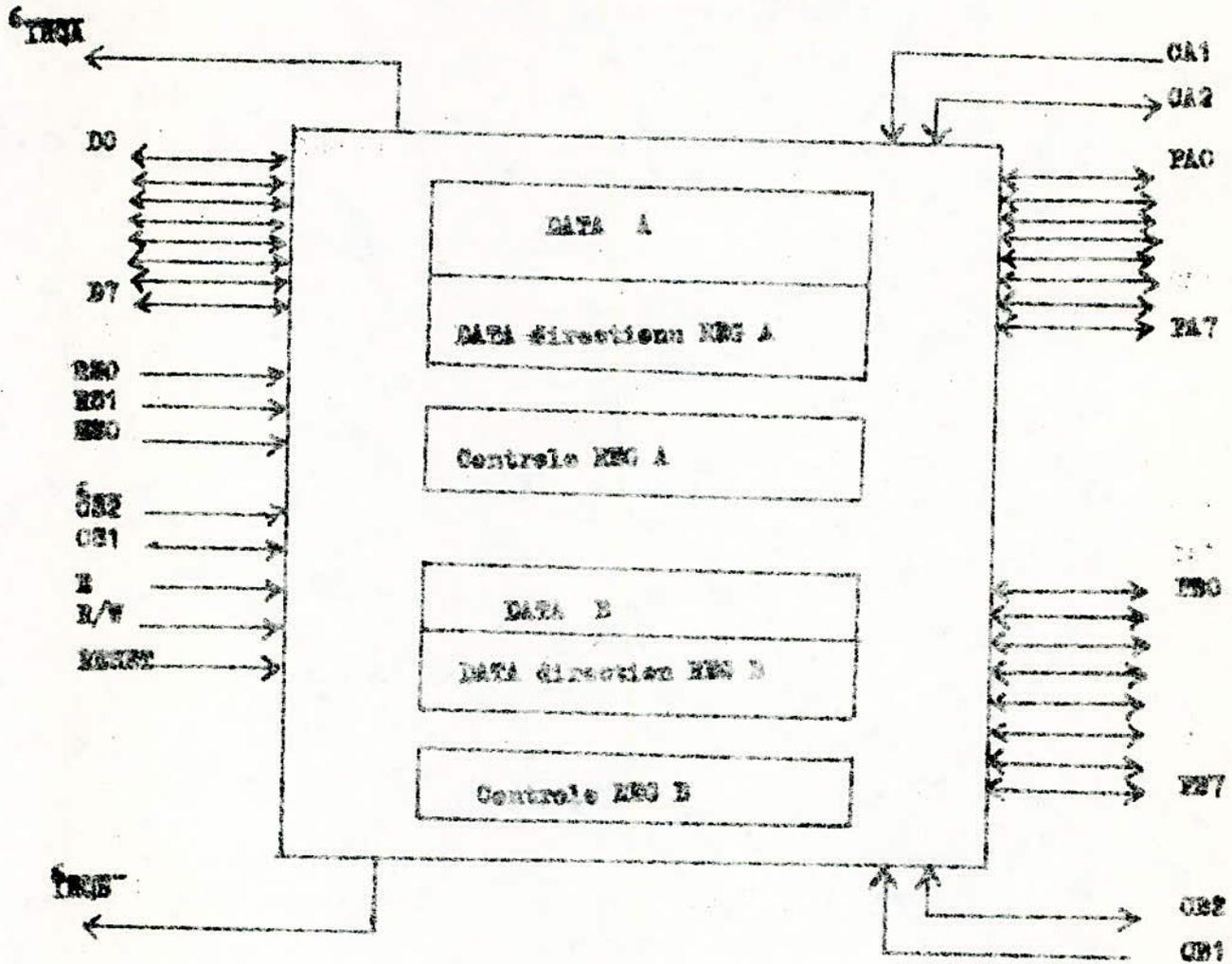
c) BUS CONTROL : Il est composé de 5 lignes:

- ENABLE E : Cette entrée dérive généralement de ϕ_2 , elle contrôle les interruptions provenant de CA₁, CA₂, CB₁ Et CB₂ ;

- READ-WRITE (R/W) : contrôle le sens de transfert des données.

- RESET : permet de remettre à 0 les 6 registres du PIA .

- INTERRUPT REQUEST : IRQ à pour rôle d'interrompre le MPU soit directement, soit par l'intermédiaire d'un circuit de priorité dans le cas où plusieurs interruptions arrivent au même instant.



B I B L I O G R A P H I E

- 1) TRAITE DES ORDINATEURS PETIT LECLERC (2 TOME)
- 2) logique et Fonctionnement des ordinateurs MENADIER.
- 3) Note d'application TEXAS
- 4) ~~Examine~~ Data book de TEXAS
- 5) THE T.T.L DATA BOOKK