

11/77

2ed

UNIVERSITE D'ALGER

ECOLE NATIONALE POLYTECHNIQUE

الجامعة الوطنية للعلوم والتقنية  
 DEPARTEMENT D'ELECTRONIQUE  
 -----  
 ECOLE NATIONALE POLYTECHNIQUE  
 BIBLIOTHEQUE

# THESE DE FIN D'ETUDES

## INGENIORAT EN ELECTRONIQUE

SUJET :

الجامعة الوطنية للعلوم والتقنية  
 -----  
 ECOLE NATIONALE POLYTECHNIQUE  
 BIBLIOTHEQUE

# DIGITALISATION ET MISE EN MEMOIRE D'OSCILLOGRAMMES RAPIDES ET NON REPETITIFS

PROPOSEE PAR :

M. BENAÏSSA

Laboratoire de Fusion Thermonucléaire

ETUDIEE & REALISEE PAR

Y. BENNOUR

M. ISKOUNEN

\* PROMOTION 1972-1977 \*

**UNIVERSITE D'ALGER**  
**ECOLE NATIONALE POLYTECHNIQUE**  
**DEPARTEMENT D'ELECTRONIQUE**

---

**THESE DE FIN D'ETUDES**  
**INGENIORAT EN ELECTRONIQUE**

---

**SUJET :**

**DIGITALISATION ET MISE EN  
MEMOIRE D'OSCILLOGRAMMES  
RAPIDES ET NON REPETITIFS**

**PROPOSEE PAR :**

**M. BENAÏSSA**

*Laboratoire de Fusion Thermonucléaire*

**ETUDIEE & REALISEE PAR**

**Y. BENNOUR**

**M. ISKOUNEN**

**\* PROMOTION 1972-1977 \***

A mes Parents .  
A mes Amis et Camarades .  
A Djemila .

M. ishew

A mes Parents . A mes  
frères . A mes Amis et  
Camarades et surtout Youcef  
L'intégral , A mon cousin Mouloud  
A Salah Oudakmane .

~~Y. L. Ben~~

## Remerciements

Ce travail a été réalisé au Laboratoire de Fusion thermonucléaire du Centre des Sciences et de la Technologie Nucléaire d'Alger.

Nous formulons l'expression de notre profonde reconnaissance à M<sup>r</sup> M. BENAÏSSA Chercheur au CSTN et maître de Conférences qui a bien voulu nous recevoir dans son service et assurer la direction de ce travail durant lequel il n'a jamais cessé de nous apporter le concours de sa compétence et de son aide morale qui nous ont permis d'élargir nos connaissances et de voir l'aboutissement de notre travail.

Nous exprimons notre gratitude à M<sup>r</sup> K. BOUKLI pour son aide morale et toute la bonne volonté qu'il mettait pour rendre notre séjour agréable et nous aider à solutionner nos problèmes ; dans ce sens, que M<sup>r</sup> L. HADJ LALMI et M. Hamissi trouvent ici nos remerciements les plus sincères.

C'est une très sincère reconnaissance que nous voudrions témoigner à M<sup>r</sup> J. VAN. WAES Ingénieur Electronicien, pour nous avoir consacré de longues heures de son temps précieux, aux discussions qui nous ont apporté les éclaircissements nécessaires et les mises au point indispensables à la poursuite de notre travail.

Que M<sup>r</sup> S. OUDAHMANE, Electronicien trouve ici nos remerciements les plus vifs pour l'aide qu'il nous a apportée dans la réalisation de nos circuits et pour son aimable compagnie.

Nous voudrions que nos parents, nos amis, nos maîtres et professeurs trouvent dans ce modeste ouvrage, l'expression de notre gratitude et un grand hommage à toutes leurs peines, à leur attention bienveillante, à leur patience sans limites, à l'amour et à aux précieux trésors qu'ils ont si bien su déposer en nous.

Que tous ceux qui ont contribué de près ou de loin à la concrétisation de ce travail trouvent ici l'expression de nos plus vifs remerciements; nous pensons particulièrement à Mr. M. KACIMI, Docteur Ingénieur au Projet Réacteur, et à MMrs: LAZIB, ABDI et CHIBANE du Service de Tirage et Reliure.

# TABLE DES MATIERES

## Introduction

### Chapitre : I . Description du système .

1. Visualisation et échantillonnage du signal à enregistrer .
2. Méthode d'enregistrement .
3. Traitement du signal vidéo .
4. Partie lecture .
5. Schéma du système général .

### Chapitre : II . Obtention du signal vidéo fréquence .

1. Rappel sur le fonctionnement d'une caméra tubes analyseurs d'images .
2. Forme de signaux lumière .
3. Méthodes d'analyses de l'image : Balayage .
4. Signaux de synchronisation ligne et image .
5. Normalisation du signal image .
6. Caractéristiques des systèmes : signal d'image .
7. Application au cas de notre étude .

### Chapitre : III Traitement du signal vidéo fréquence .

1. Introduction
2. Amplification du signal vidéo fréquence .
3. Remise en forme des signaux de synchronisation ligne et des signaux de synchronisation image par trigger de Schmitt .
  - A : Circuits de mise en forme .
  - B. Trigger de Schmitt : Application dans notre cas .

\* Chapitre IV : Logique du signal vidéo.

1. Commande d'ouverture et fermeture d'une porte "AND".
2. Commande "Chip Select" registre et mémoire.
3. Commande "Raz" du compteur.
4. Adressage de la mémoire.
5. Commande d'arrêt du système au bout d'une demi-image.

\* Chapitre V : Les horloges.

1. Introduction.
2. Multivibrateur astable à transistors.
3. Horloges réalisées à l'aide d'un oscillateur à quartz et d'un trigger de Schmitt.
4. Horloges réalisées à l'aide de portes "NAND".

\* Chapitre VI. Synthèse et réalisation de Compteurs.

1. Introduction.
2. Méthode d'étude.
3. Réalisation dans le cas de notre étude.
4. Conclusion.

\* Chapitre VII. Les Mémoires.

1. Mémoires magnétiques.
2. Mémoires à semi-conducteurs.

\* Chapitre VIII. Notion sur les convertisseurs digitaux analogiques.

1. Introduction.
2. Cas où la grandeur de sortie est une intensité de courant continu.
3. Cas où la grandeur analogique de sortie est une tension continue.

\* Chapitre  $\bar{IX}$  : Partie lecture :

1. Extraction des informations contenues dans la mémoire.
2. Commande d'arrêt du système de lecture.
3. Commande générale au niveau des mémoires.

\* Conclusion générale.

\* Bibliographie.



## INTRODUCTION

Le but de notre étude est : La digitalisation et la mise en mémoire d'oscillogrammes très rapides et non répétitifs .

Le scope visualise un signal électrique qui traduit la loi de variation d'une grandeur caractéristique des interactions lasers-matière. La durée totale du signal à digitaliser et à stocker n'est que de quelques centaines de nanosecondes .

Ce signal très bref est visualisé à l'aide de scopes très performants ( très large bande passante, et bonne remanence de l'écran ) .

Du papier photos ( Polaroid ) très sensible peut être utilisé pour fixer l'oscillogramme en vue de son étude ultérieure. Mais l'approvisionnement et le stockage de ce papier très sensible posent des problèmes , car la durée de vie de ce papier est très limitée et exige un très bon état de conservation.

De plus l'approvisionnement reste tributaire du marché extérieur et des organismes de transport.

Comme chaque expérience : " interaction Laser-matière " nécessite 10 à 15 photos ( oscillogrammes traduisant plusieurs grandeurs caractéristiques , il

faudrait donc disposer de 150 à 200 papiers "Polaroid" par jour ! Cette solution est donc abandonnée à cause des problèmes cités ci-dessus, au profit du système que nous nous sommes proposés d'étudier.

La digitalisation et le stockage des oscillogrammes permet d'utiliser plusieurs fois dans la même journée le même système. Les résultats de chaque expérience sont extraits de la mémoire, pour libérer celle-ci et la préparer à l'expérience suivante. Les informations recueillies sont traduites sous forme de courbes sur papier millimétré grâce à la table traçante.

## Chapitre I .

# DESCRIPTION DU SYSTEME

1. Visualisation et échantillonnage du signal à enregistrer .
2. Méthodes d'enregistrement .
3. Traitement du signal vidéo .
4. Partie lecture .
5. Schéma du système général .

## 1. Visualisation et échantillonnage du signal vidéo.

La visualisation du signal à enregistrer est assurée par un oscilloscope à très large bande passante : (environ 500 MHz).

Comme le signal à enregistrer est non répétitif, il faut que l'écran de l'oscilloscope ait une très bonne rémanence ; de manière à garder la trace du signal le temps nécessaire à une caméra de TV pour le prendre. Il est très important que les balayages dans la caméra et dans l'oscilloscope démarrent en même temps. Dans le cas contraire, on risque de ne prendre qu'une portion de la courbe si ce n'est aucun point de celle-ci. On utilisera un oscilloscope en position déclenché. Le balayage dans l'oscilloscope demarrera dès l'apparition du signal à visualiser.

L'échantillonnage du signal à enregistrer est assuré par une caméra de télévision. La caméra sera installée de manière à analyser l'écran du scope suivant des lignes verticales.

La mosaïque de la caméra étant un ensemble de minuscules cellules photoélectriques, donc de points

discrets, qui se chargent positivement (par perte d'électrons) sous l'action de la lumière. La courbe perd son caractère de continuité et acquiert un caractère discret de la mosaïque. En effet, une seule cellule photoélectrique est éclairée par ligne analysée. Donc on fait un prélèvement de la valeur de la fonction toutes les  $64 \mu s$  (voir fig 1).

Le balayage dans la caméra étant entrelacé, l'enregistrement de tous les points de la courbe présents sur la mosaïque est ardu et inutile. Dans notre cas, on enregistrera seulement la première trame analysée.

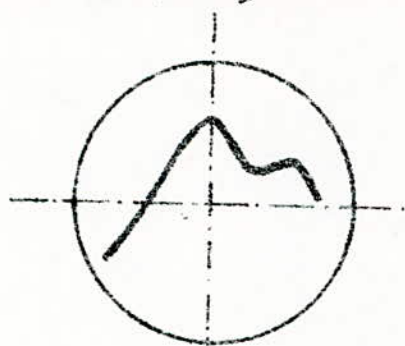
La forme du signal vidéo à la sortie de la caméra est celui de la figure 2. C'est la forme idéale du signal vidéo qu'il faut approcher en pratique.

## 2. Méthode d'enregistrement :

On a deux méthodes d'enregistrement possibles :

\* Copier exactement la mosaïque sur une trame et la stocker en mémoire (fig 3). Dans ce cas d'enregistrement, on considère les charges de toutes les cellules photoélectriques qui sont contenues dans une trame soit  $312 \times 625$ . Donc, il faudrait posséder une mémoire de capacité  $312 \times 625$  bits.

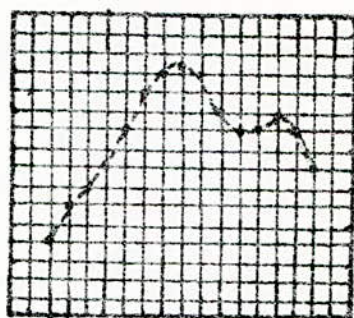
Ecran visualisant le signal à enregistrer



Caractère continu de la courbe

~ fig. 1. ~

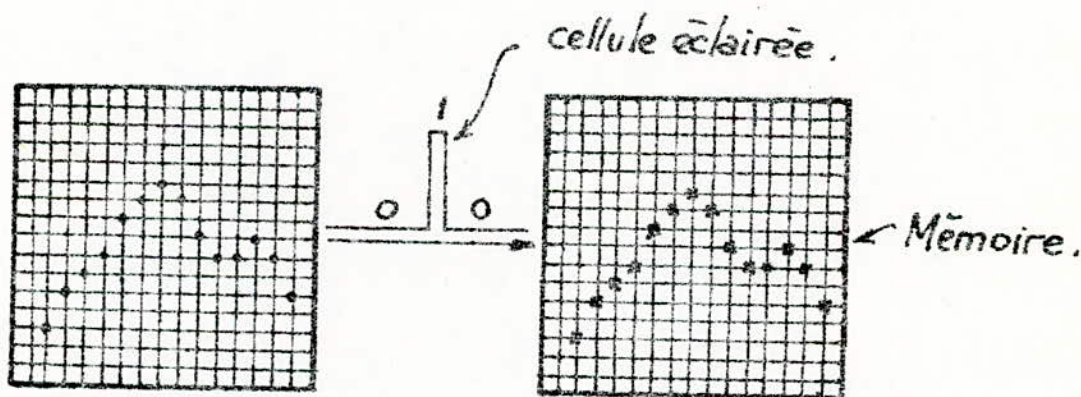
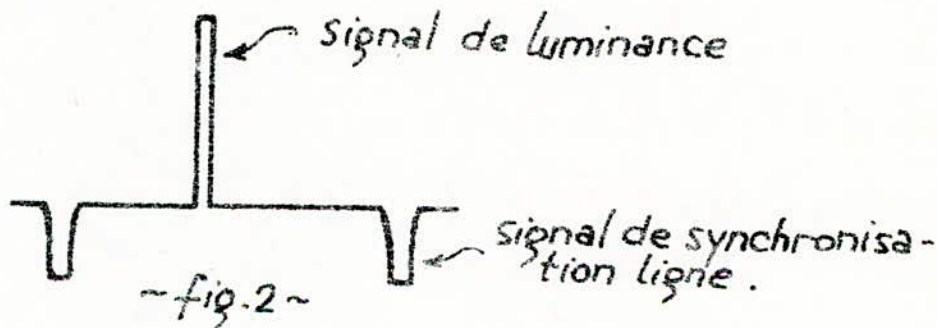
mosaïque de la caméra



$\Delta T$   
64  $\mu s$

lignes d'analyse

Caractère discret de la courbe.



mosaïque de la caméra

~ fig. 3 ~

Les cases avec une croix sont des bits au niveau logique 1. Les autres sont au niveau 0

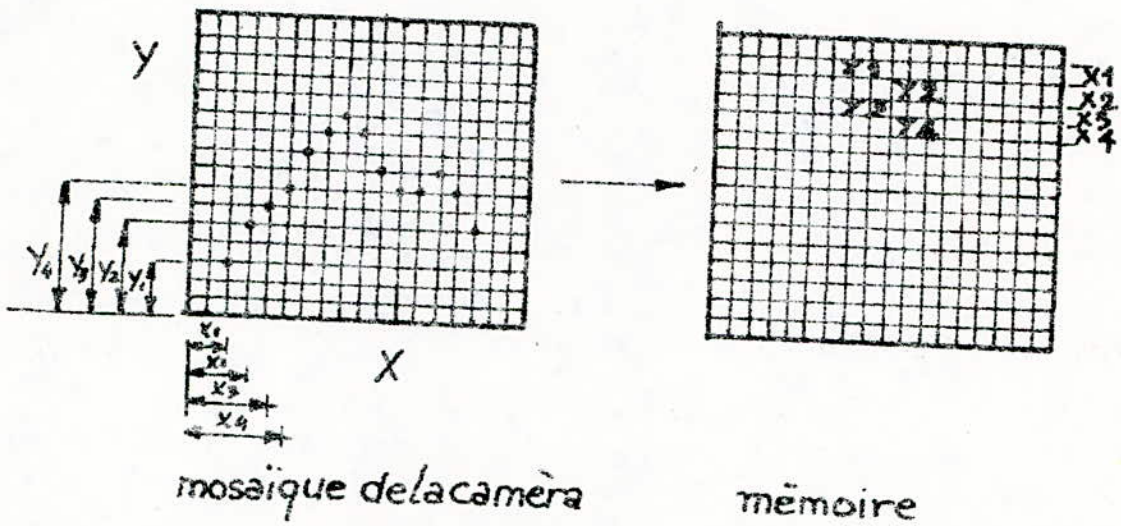
\* Stocker en mémoire l'abscisse et l'ordonnée de la cellule photoélectrique éclairée : (fig: 4) .  
Comme on prendra 312 points, la capacité de la mémoire sera :  $10 \times 312$  bits, car, disposant d'une horloge 10 MHz, le nombre "ordonnée" à stocker sera de 10 bits . Ceci est nettement avantageux que dans le premier cas . Le nombre enregistré donne l'ordonnée de la cellule éclairée . L'adresse à laquelle est stocké ce nombre donne l'abscisse de la cellule .

### 3. Traitement du signal vidéo-fréquence :

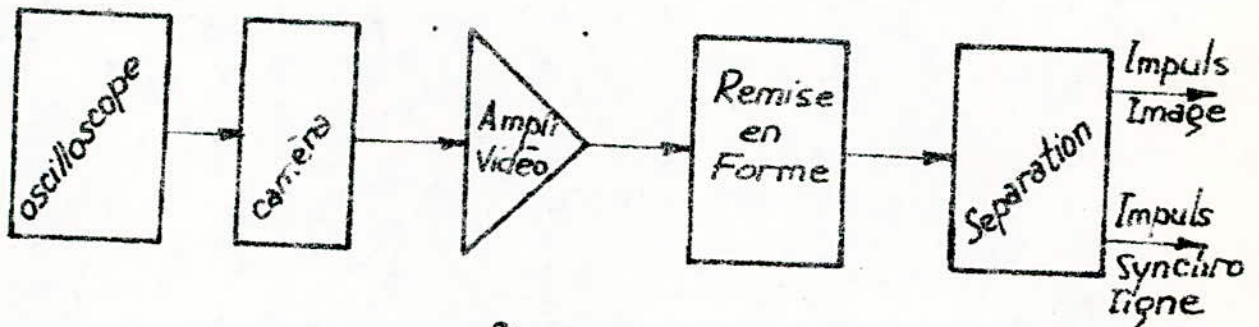
Le signal vidéo fréquence sortant de la caméra est inutilisable avant son amplification et sa correction . En effet la valeur crête à crête du signal est de 1 V . Pour attaquer une logique T.T.L, il faut une tension située entre 3 et 5 v .

Il faudra aussi remettre en forme les différentes impulsions et en particulier celle d'image . Le schéma sera celui de la figure.5 .

Pour stocker en mémoire l'abscisse et l'ordonnée de la cellule photoélectrique éclairée, une horloge rapide attaquera à travers une porte ET une échelle de comptage de 10 bits . La porte ET est commandée par une logique du signal vidéo fréquence qui ouvrira



~ fig 4 ~



~ fig 5 ~



ou fermera cette dernière, laissant passer ou non les impulsions d'horloge. L'état de cette échelle de comptage donne les "ordonnées" de la cellule éclairée, donc du point correspondant de la courbe.

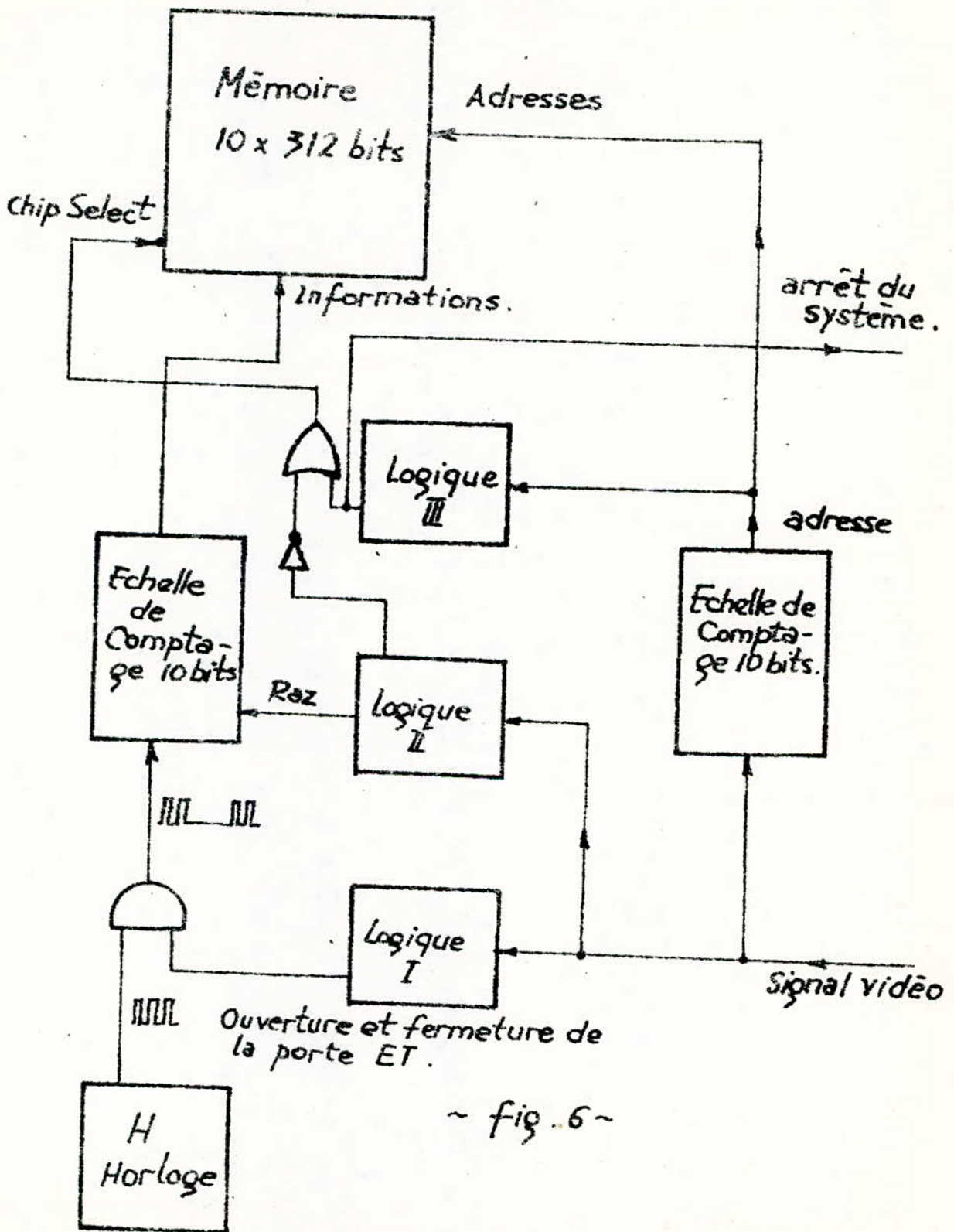
Les impulsions de synchronisation ligne commandent une échelle de comptage 10 bits, pour adresser les informations "ordonnées". L'état de cette échelle de comptage donne aussi les informations : "abscisse". Le schéma sera celui de la figure. 6.

Le signal vidéo fréquence commande une logique II destinée à générer deux impulsions : celle de "Chip Select" de la mémoire et celle de Raz de l'échelle de comptage.

L'échelle de comptage-adresse commande une logique III destinée à déconnecter les mémoires au bout d'une trame analysée et à arrêter le balayage dans la caméra. Ainsi, tout le système est arrêté au bout d'une demi-image analysée.

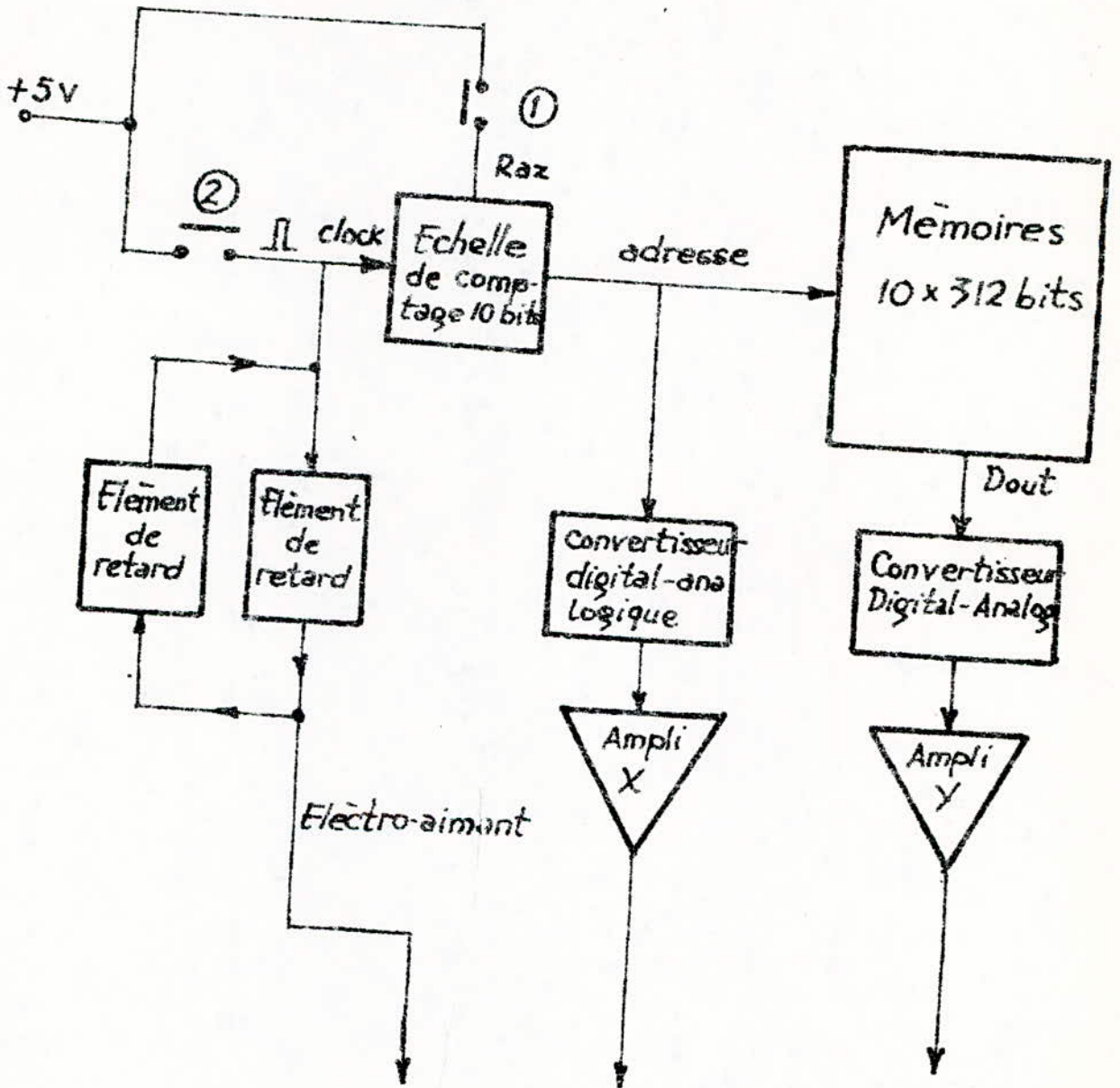
#### 4. Partie lecture.

Une fois la courbe stockée en mémoire, il faut la restituer sur une table traçante, ceci afin de libérer la mémoire de son contenu pour rendre disponible le système pour d'autres expériences. voir fig. 7.



~ fig. 6 ~

~ fig 7 ~

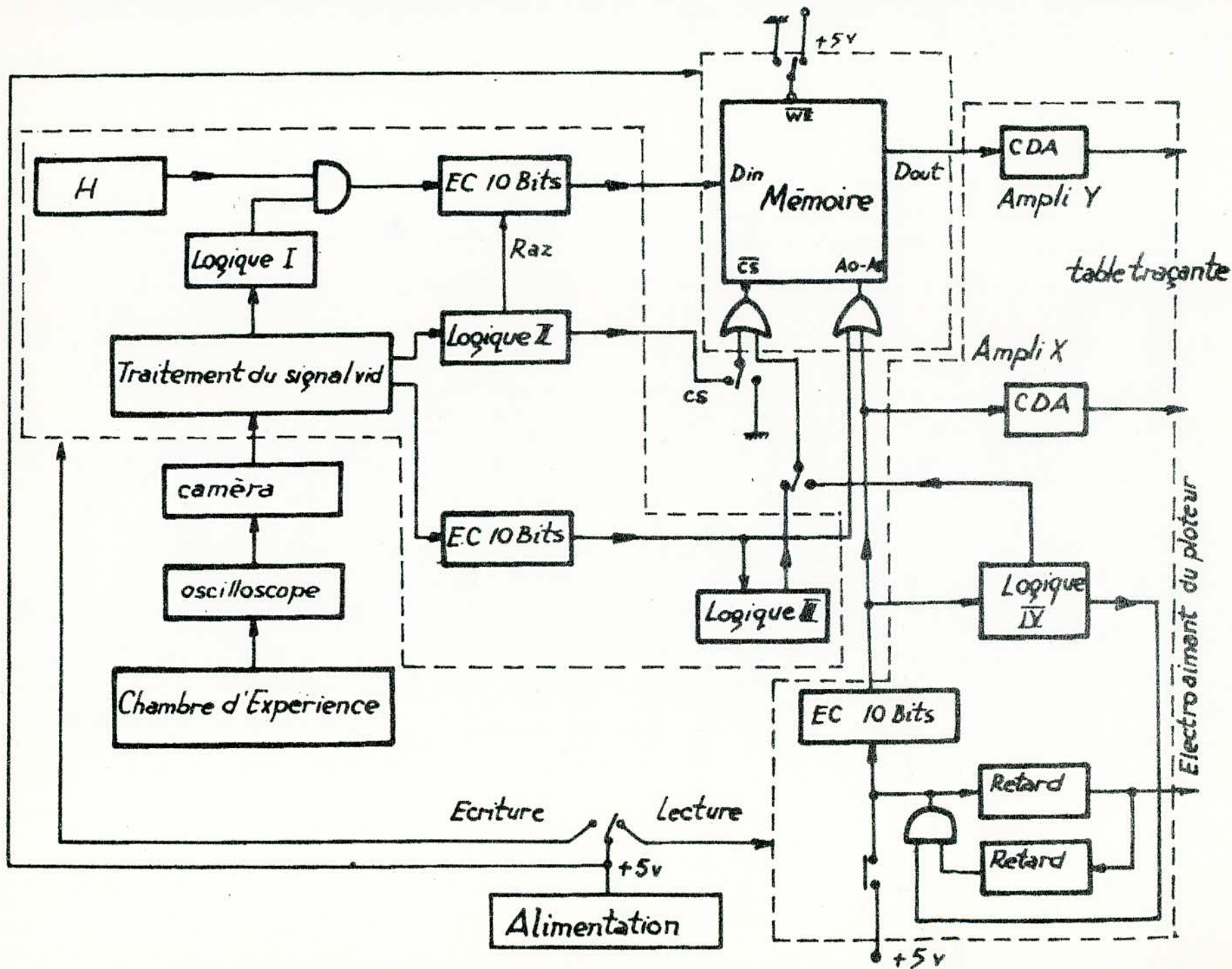


vers table traçante

Avant de mettre en fonctionnement, il faut que l'échelle de comptage soit à l'état logique 0, donc on doit envoyer l'instruction "Raz" sur chacune des bascules du compteur.

Après la mise en marche, on a une impulsion sur l'entrée clock de l'échelle de comptage qui sélectionne une adresse de la mémoire.

Après un certain délai (retard) qui permet au plotteur de se positionner aux coordonnées du point considéré, la première impulsion attaque l'électro-aimant qui commande l'impression du point sur le papier.



## Chapitre II.

# OBTENTION DU SIGNAL VIDEO FREQUENCE

1. Rappel sur le fonctionnement d'une caméra  
- tubes analyseurs d'image.
2. Forme des signaux lumière.
3. Méthodes d'analyses de l'image. Balayage.
4. Signaux de synchronisations ligne et image.
5. Normalisation du signal image.
6. Caractéristiques des systèmes: signal d'image.
7. Application au cas de notre étude.

# 1. Rappel sur le fonctionnement d'une caméra.

## Tubes analyseurs d'images : Ionoscope.

### Description: (fig 1)

Ce tube comprend:

- Un canon électronique C procurant un faisceau, pouvant être dévié par deux champs magnétiques X et Y produits dans la zone B du tube.

- Une mosaïque M essentielle, sensible à la lumière et pouvant être explorée point par point par le faisceau.

- Une anode A destinée à recueillir les électrons secondaires et autres.

- Un objectif O situé devant le tube.

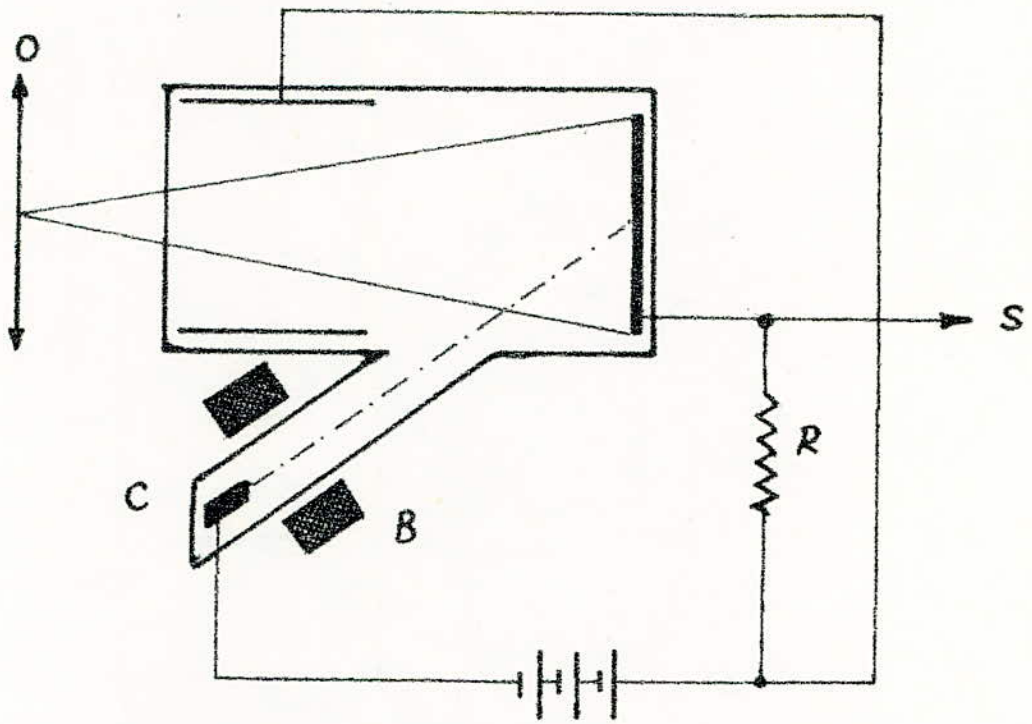
La mosaïque est une feuille isolante (mica) sur laquelle on a déposé :

\* D'un côté, une couche métallique conductrice, appelée : plaque signal.

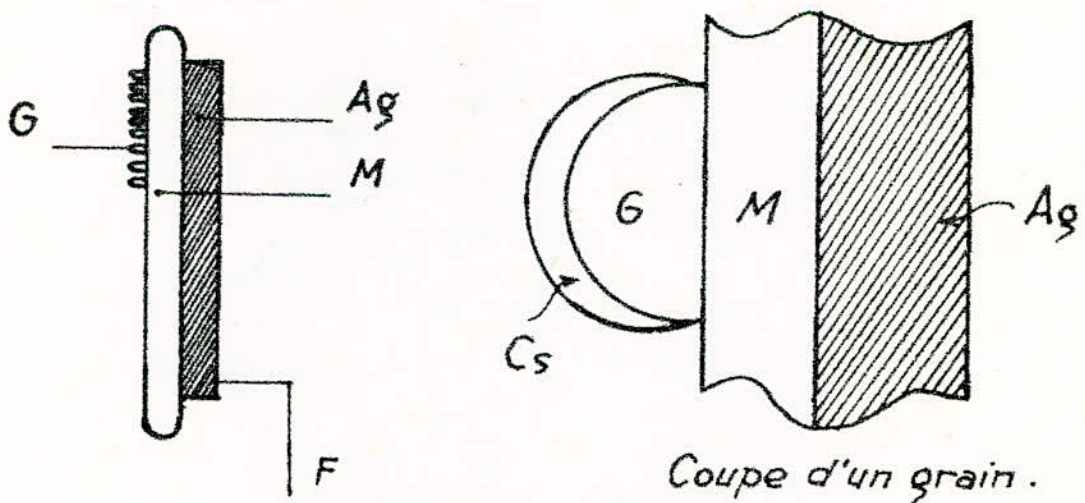
\* De l'autre une couche de grains d'argent isolés électriquement les uns des autres, et sensibilisés à la lumière par un dépôt de césium. Chacun de ces grains constitue une minuscule cellule photoélectrique et aussi un petit condensateur avec la plaque signal.

### Fonctionnement :

L'objectif O forme l'image sur la mosaïque de la



~ fig. 1 ~



~ fig: 2 ~

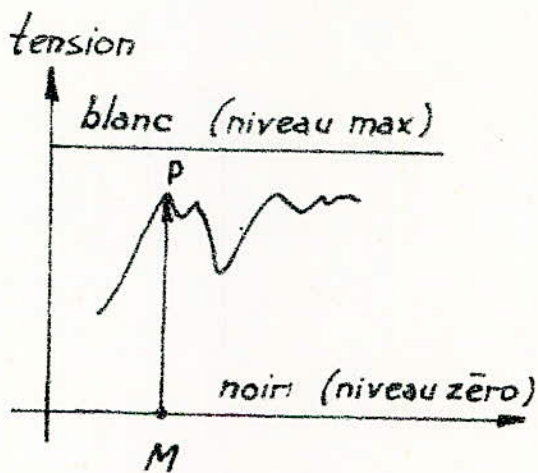


scène à transmettre. Chaque grain de la mosaïque est éclairé par le point correspondant de l'image. Il émet des électrons par effet photoélectrique. Ces derniers sont captés par l'anode A, et ainsi le grain d'argent est chargé positivement. Tous les grains de la mosaïque sont chargés positivement (ne peuvent que perdre des électrons sous l'action de la lumière) et d'une manière proportionnelle à la quantité de lumière reçue. Leur état électrique constitue ce qu'on appelle l'image électrique.

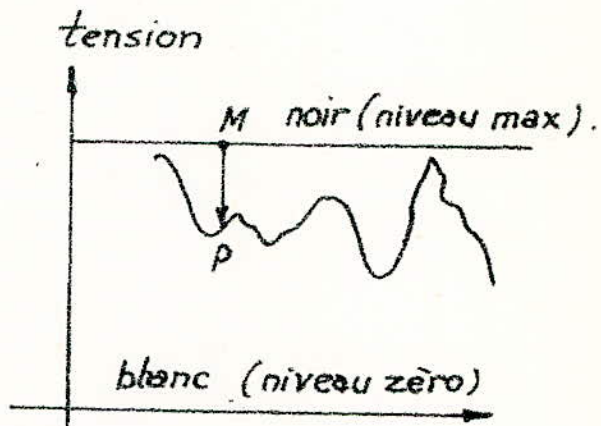
Lorsque le faisceau électronique survient, il recharge chaque grain négativement. Chacun d'eux voit donc sa charge varier d'une quantité d'autant plus grande qu'il avait perdu d'électrons. Cette variation est transmise à la plaque signal qui constitue l'autre armature de chacun des petits condensateurs. Celle-ci est donc soumise à toutes les variations de charges provoquées par l'exploration des grains. L'écoulement de ces charges produit dans la résistance  $R$  une tension proportionnelle à l'éclairement. Il est nécessaire de l'amplifier avant de la transmettre. C'est le signal lumière.

## 2. Forme des signaux lumière :

\* Le signal lumière oscille entre deux niveaux. La tension de sortie obtenue hors de la caméra, varie de

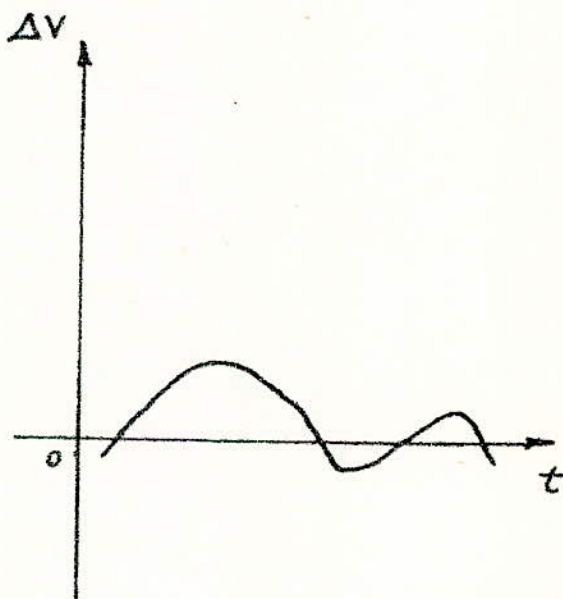
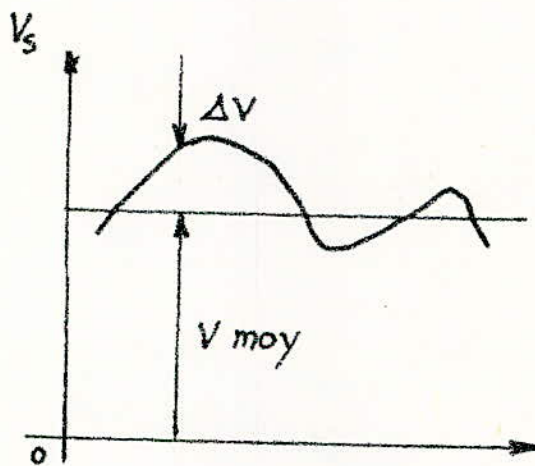


Vidéo fréquence positive



Vidéo fréquence négative

~ fig. 3 ~



- fig: 4 -

zéro pour un point non éclairé (un point noir) à un certain maximum pour un point éclairé au maximum (point blanc). La loi de variation n'a aucun caractère particulier dans le cas d'une image quelconque : pas de périodicité, pas de symétrie.

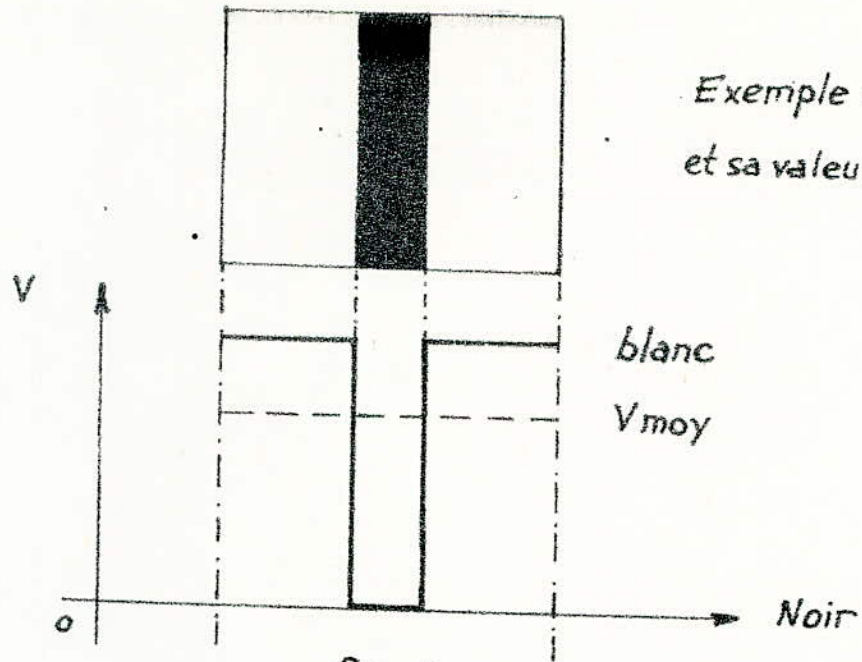
\* Le signal vidéo fréquence peut être du type : vidéo fréquence positive (fig. 3a) ou vidéo fréquence négative (fig. 3b). Si à un point blanc correspond une tension maximale, on dit qu'on a une vidéo fréquence positive. Si au contraire on a une tension maximale pour un point noir, on dit que la vidéo fréquence est négative.

Il est possible de passer d'une vidéo fréquence positive à une vidéo fréquence négative et inversement.

\* Composante continue du signal lumière :  
Les tensions fournies par la caméra de TV ont un sens déterminé (mosaïque ne pouvant que perdre des électrons sous l'action de la lumière). Ces tensions sont donc du même côté du niveau zéro (niveau du noir). On peut définir une tension moyenne ou composante continue comme la moyenne arithmétique des tensions concernant tous les points, par exemple d'une ligne ou d'une image (fig. 4).

A un instant quelconque on a :

$$V_s = V_{\text{moy}} + \Delta V$$



Exemple de signal  
et sa valeur moyenne.

~ fig:5 ~

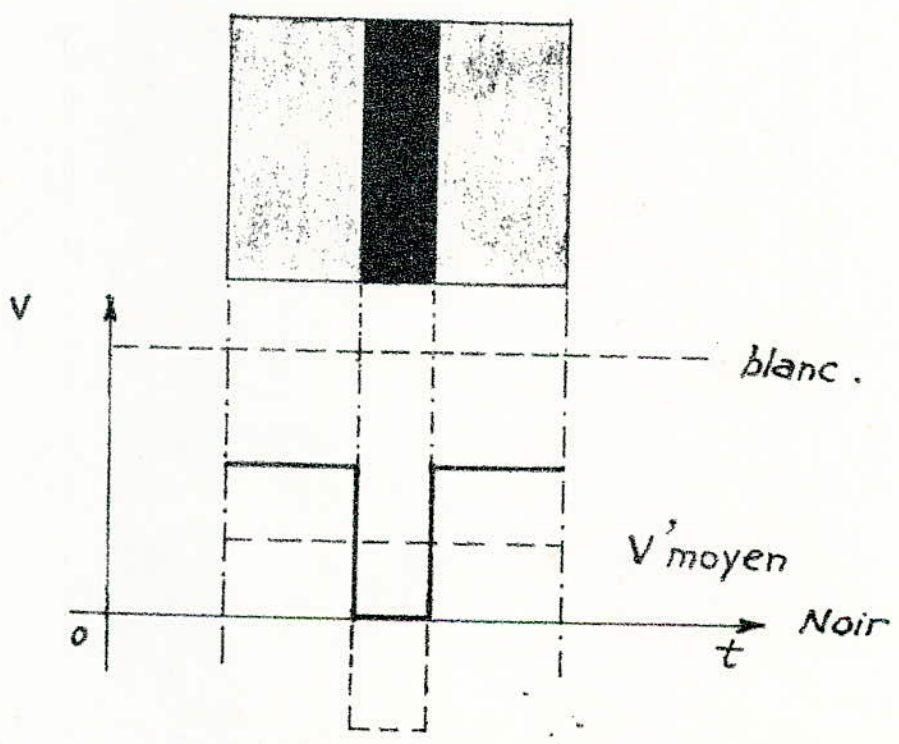


fig: 6

$V_s =$  Composante continue + composante variable de moyenne nulle .

La tension moyenne représente la luminosité moyenne de l'image (ou portion d'image) considérée . C'est pourquoi, elle est appelée teinte moyenne . Un exemple de signal et de sa valeur moyenne est donné : fig. 5 .

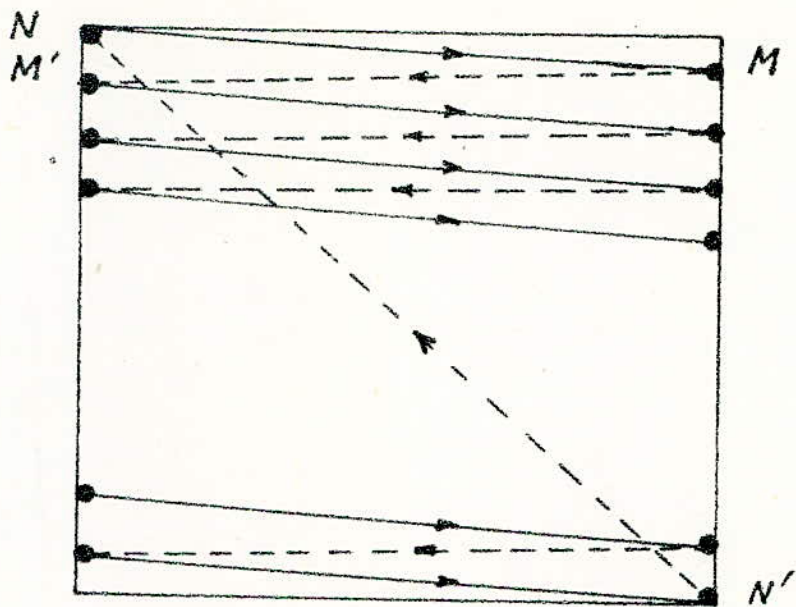
\* A la réception, il est indispensable de disposer de la composante continue du signal vidéo-fréquence . La composante variable donne des contrastes, mais pour que ceux-ci soient fidèlement rendus, la composante continue est nécessaire .

En effet, considérons une image du type précédent (fig. 6) le signal d'exploration d'une ligne donnera un créneau . Si à la reproduction, on a une valeur moyenne :  $V'_{moy} < V_{moy}$ , on voit que le signal se rapproche du noir, et sur l'écran, on aura une bande noire sur un fond gris . L'image est donc changée . On voit ici l'importance de cette valeur moyenne .

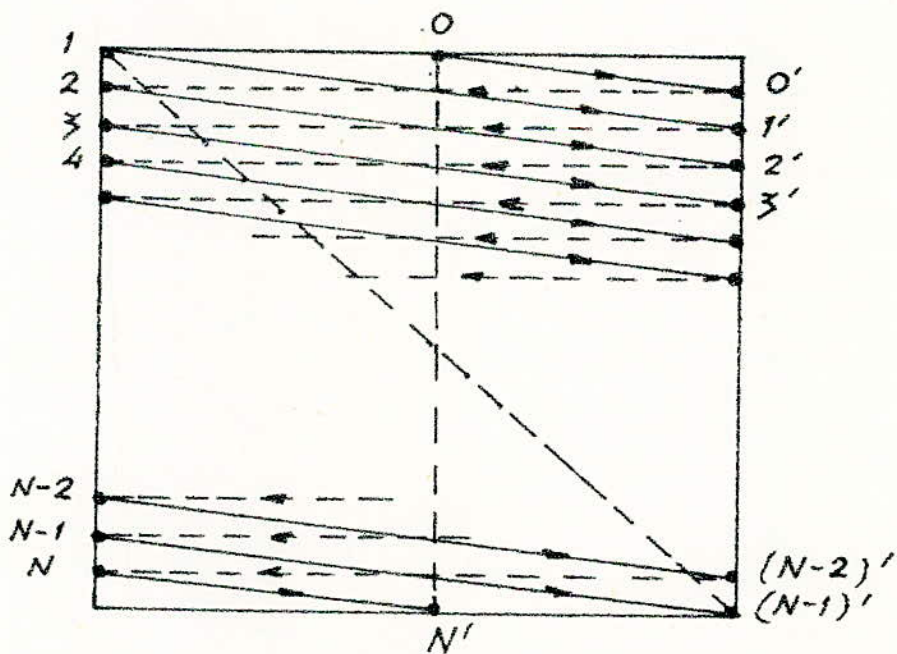
### 3. Methodes d'analyse de l'image - Balayage

#### Analyse simple (fig. 7)

Dans cette analyse, le spot décrit l'image de la même manière que les yeux lorsqu'on lit un texte . Le spot part de N et va vers M . De M il vient vers M' et de suite jusqu'à ce qu'il arrive en N' . De là, il revient



~ Fig: 7 ~



~ fig: 8 ~

en  $N$  pour analyser l'image suivante.

Il existe un défaut dans cette analyse ; on a un scintillement de l'image quand la fréquence de celle-ci est de 25 Hz.

### Analyse entrelacée : (fig. 8)

Dans cette analyse, le spot décrit une image en deux temps. Il explore d'abord les lignes paires :

[00', 22', ..., (N-1)(N-1)'] . Puis dans un second temps, il explore les lignes impaires [11', 33', ..., NN'] .

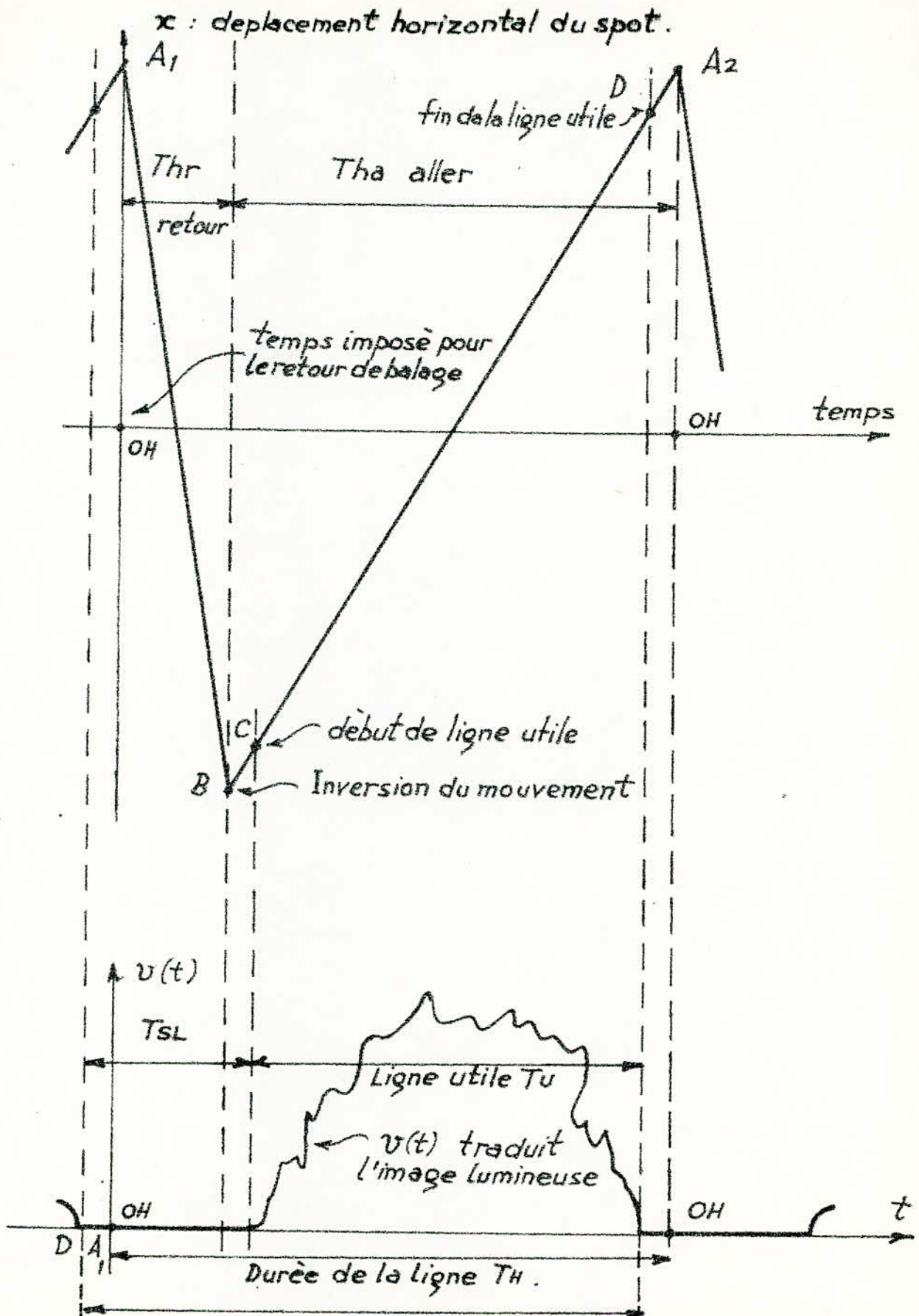
On dit que le spot décrit deux trames : la trame paire et la trame impaire. Cette analyse a pour objet : l'élimination du scintillement de l'image, défaut de l'analyse simple. Ainsi en 25 images, le spot décrit 50 fois l'écran, ce qui nous donne une fréquence trame de 50 Hz.

### Balayage :

Le système de balayage ligne par ligne de l'image de TV associe un mouvement de balayage horizontal à un mouvement de balayage vertical. Ce dernier s'effectue à une vitesse beaucoup plus faible que dans le premier. Dans les deux cas, la vitesse est constante pendant l'analyse (sauf le retour)

### Le déplacement horizontal (fig. 9)

Il comprend deux parties :



~ fig:9 ~ dent de scie pour le balayage horizontal .



- a. Partie active du spot : C'est durant l'aller qu'on effectue l'analyse de la ligne considérée.

- b. Partie non active du spot : Ayant terminé l'analyse d'une ligne, le spot revient à gauche de l'écran pour analyser la suivante. Le spot ne fournit aucun signal.

On a donc un temps aller du spot  $T_{Ha}$  et un temps retour du spot  $T_{Hr}$ . La durée totale de balayage d'une ligne est donc :

$$T_H = T_{Ha} + T_{Hr}$$
$$= T_u + T_{SL}$$

où  $T_u$  = durée utile de la ligne.

$T_{SL}$  = durée de suppression ligne.

Le déplacement vertical : (fig. 10)

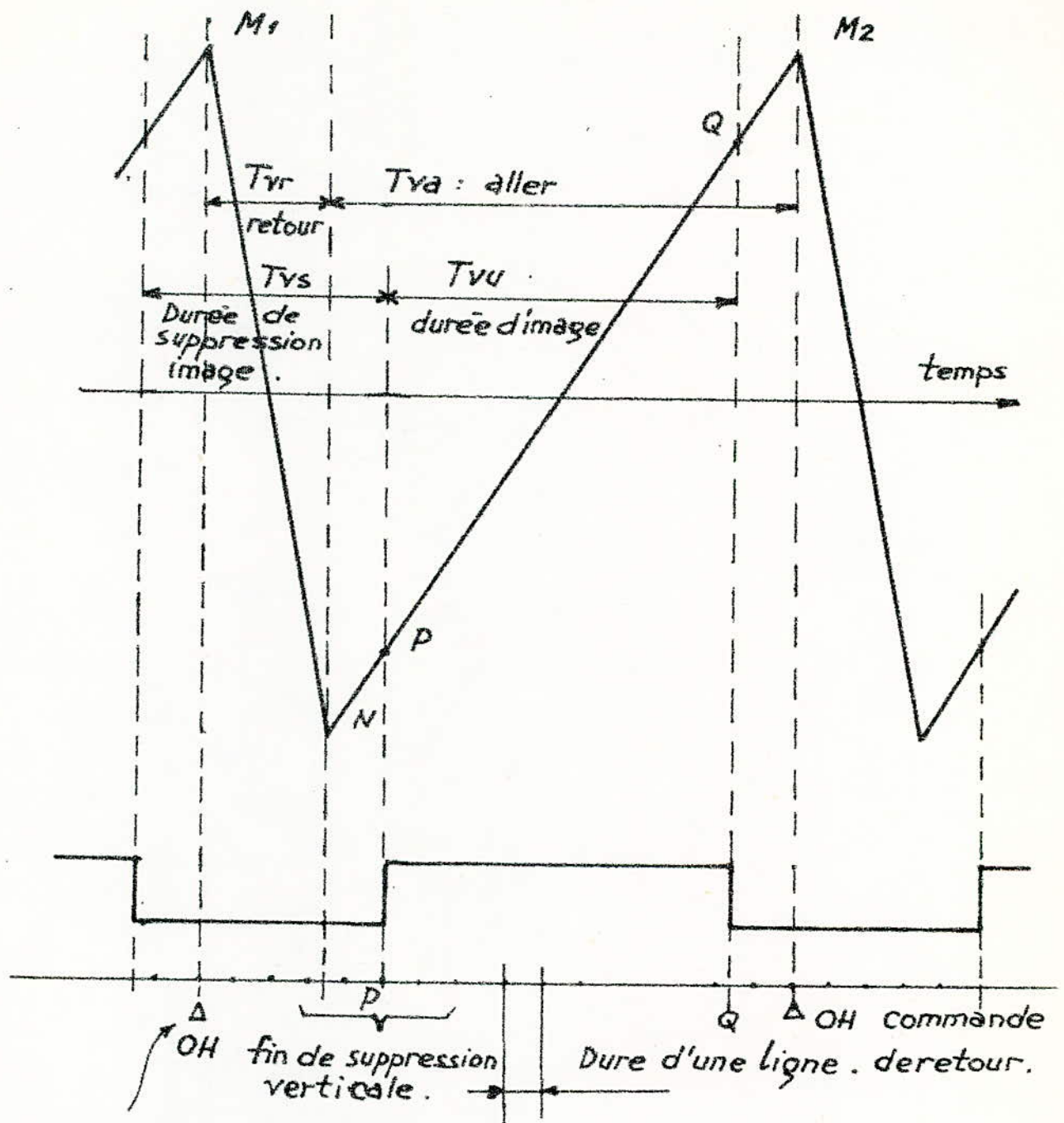
Tout comme le balayage horizontal, le mouvement vertical a deux parties :

- a - l'aller vertical ; c'est la partie du balayage où on analyse les lignes. Elle a une durée  $T_{va}$ .

- b - Le retour vertical ; Amenant le spot du bas de l'image vers le haut de l'image. Pendant cette opération le spot n'éclaire pas. La durée de cette phase est  $T_{vr}$  et dure plusieurs durées de ligne.

la période de balayage est :

$$T_v = T_{va} + T_{vr} = T_{vu} + T_{sv}$$



Commande de retour.

fig: 10 Dent de scie pour le balayage vertical.

où  $T_{vu}$  est la durée utile du balayage .

et  $T_{sv}$  est la durée de suppression verticale .

#### 4. Signaux de synchronisation ligne et image

Le signal de synchronisation ligne : (fig 10)

En plus du signal lumière , la caméra devra transmettre aussi des signaux de synchronisation ligne et image , pouvant déclencher les bases de temps ligne et image dans le récepteur en synchronisme avec l'analyse de l'image dans la caméra .

Le signal de synchronisation ligne est un signal rectangulaire dont l'un des fronts, le front avant en général , constitue l'horloge de déclenchement du balayage ligne .

a - Le front avant du signal marque à mi-hauteur de son évolution , l'instant  $OH$  pour le balayage ligne .

b - La fin de la ligne visible précédant  $OH$  est le début du signal de suppression et ce signal a une forme de front descendant lorsque le signal se termine au niveau blanc . La durée entre les instants à mi-hauteur de ce front et l'instant  $OH$  est appelée intervalle de garde .

c - Le signal de synchronisation a une durée suffisamment grande .

d - Le signal de suppression se termine au début de la ligne utile et le front arrière ne prend son amplitude totale que pour une image débutant au niveau blanc.

### **Le signal de synchronisation trame :**

Il se place au début de la durée de suppression de trame et doit répondre aux conditions principales suivantes

a ~ doit être facilement séparé des signaux de synchronisation ligne.

b ~ doit maintenir la séquence des fronts descendants qui marquent les instants OH de balayage ligne.

c ~ Le premier front avant doit être décalé d'une demi-ligne, de trame en trame pour assurer l'entrelacement de celles-ci.

- Signal unique du système Français à 819 lignes (fig 12)

Le signal de synchronisation trame est un signal rectangulaire unique, placé au milieu d'une ligne en début de trame et devant se terminer avant le signal de synchronisation ligne suivant pour maintenir le front descendant OH. La durée est nécessairement inférieure à la demi-durée d'une ligne. Le choix s'est porté sur la valeur de  $20 \mu s$ .

- Signal de synchronisation trame des systèmes 525 et 625 lignes fig 13.



Le signal de synchronisation de trame à 625 lignes est le même que le signal correspondant au système des Etats Unis à 525 lignes. La complexité du signal a pour but la simplification du récepteur.

Le signal est un signal rectangulaire qui dure 2,5 lignes

### 5. Normalisation du signal image (fig 14)

L'expression signal vidéo fréquence s'applique à tout signal électrique dont la bande de fréquence va de la valeur nulle à plusieurs MHz.

Référence	Terminologie
1 (M)	Amplitude crête à crête du signal vidéo.
2 (S)	Amplitude du signal de synchronisation.
3 (L)	Amplitude nominale du signal luminance.
4	Composante continue non significative du signal vidéo
5	Composante continue du signal d'image intégré sur la durée totale d'une image.
6	Composante continue du signal d'image intégré sur la durée active de la ligne $T_u$ .
7	Amplitude instantanée du signal luminance.
8	Amplitude instantanée du signal image.
9	différence entre niveau noir et celui de suppression.

- a. Dans notre cas de figure,  $v(t)$  augmente lorsque le signal de luminance a une valeur plus élevée (blanc par rapport au noir). Ceci correspond à la polarité positive pour le signal image (vidéo fréquence positive)

- b. le niveau de tension correspondant aux paliers de suppression ligne sert de niveau de référence du signal d'image. Il est différent de la masse.

- c. le signal comprend deux parties caractéristiques :

- l'intervalle de suppression ligne  $T_{SL}$ .

- La durée du signal image  $T_u$ .

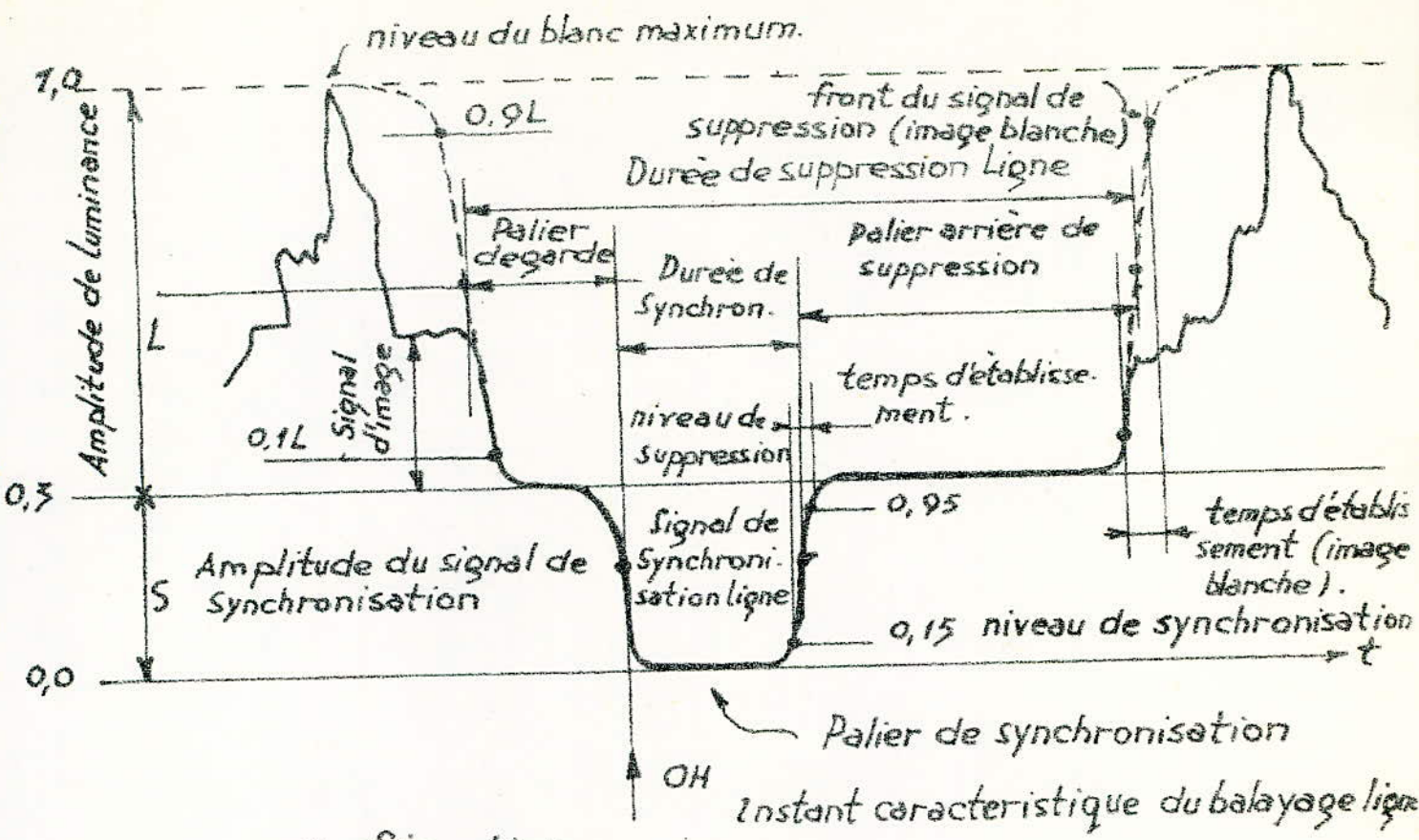
La valeur normalisée crête à crête est de 1V.

- d. Le niveau des impulsions de synchronisation est fixé à 30% de la valeur crête à crête soit 0,3V.

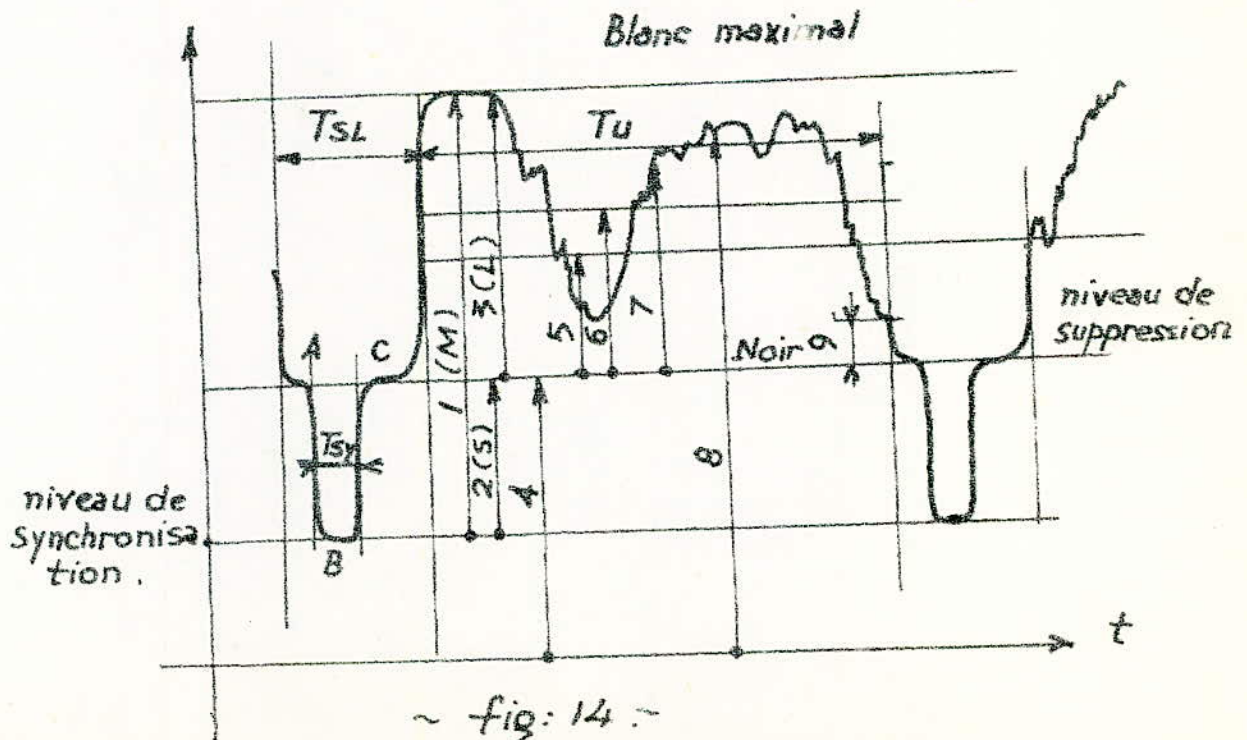
- e. Les amplitudes supérieures au niveau de suppression sont utilisées par le signal luminance. L'amplitude nominale  $L$  du signal de Luminance est alors 0,7V.

- f. La valeur moyenne du signal représente la composante continue du signal. Elle est calculable par l'expression :

$$C_v = \frac{1}{T} \int_0^T v(t) dt$$



~ fig: 11 ~



~ fig: 14 ~



## 6. Caractéristiques des systèmes : signal d'image

Caractéristique	Système 625 lignes	Système 525 lig.	Système 405 Lig.	Système 819 Ligne.
Nombre de lignes par image	625	525	405	819
Fréquence trame en Hz	50	60	50	50
Fréquence d'image en Hz	25	30	25	25
Fréquence ligne en Hz	15625	15750	10125	20475
Format de l'image $C = H/V$	4/3	4/3	4/3	4/3
<b>Caractéristique du signal de luminance</b>				
Bande vidéo nominale $B$ (MHz)	5 ou 5,5	4,2	3	10
Gamma de l'analyse couleurs	0,45	0,45	0,4 à 0,5	0,6
Décollement du niveau du noir %	0 à +5	2 à 4	0	4 à 10
<b>Caractéristiques des signaux d'image</b>				
<i>Signal en ligne</i>				
durée nominale de la ligne en $\mu s$	64	63,5	98,8	48,84
durée du signal de suppression ligne $\mu s$	$12 \pm 0,3$	$10,5 \text{ à } 11,5$	$17,5 \text{ à } 19$	$9,2 \text{ à } 9,8$
Intervalle entre le repère 0H et le front arrière du signal de suppression de ligne $\mu s$	10,5	$8,06 \text{ à } 10,3$	$16 \text{ à } 17$	8,9
Intervalle de garde en $\mu s$	$1,5 \pm 0,3$	$\geq 1,27$	$1,5 \text{ à } 2,0$	$0,8 \text{ à } 1,2$
Temps d'établissement des fronts du signal de suppression de ligne $\mu s$	$0,3 \pm 0,1$	$\leq 0,48$	$0,25 \text{ à } 0,5$	$0,2 \pm 0,03$
Durée du signal de synchronisation ligne	$4,7 \pm 0,2$	$4,2 \text{ à } 5,1$	$8 \text{ à } 10$	$2,5 \pm 0,1$

Temps d'établissement des fronts du signal synchronisation ligne $\mu s$	$0,2 \pm 0,1$	$\leq 0,25$	$\leq 0,25$	$0,12 \pm 0,02$
Signal en trame				
durée de la trame en $\mu s$	20	16,667	20	20
durée de suppression trame en nombre ligne	25	18 à 21	13 à 15,5	33
Nombre de lignes des impulsions d'égalisation avant et après le signal de synchronisation	25 ou 3	3	0	0
Durée du signal de synchronisation de trames en nombre de lignes.	2,5 ou 3	3	4	0,41
Durée des impulsions d'égalisation en $\mu s$	$2,35 \pm 0,1$	2,29	—	—
Durée des impulsions larges du signal de synchronisation de trame ( $\mu s$ )	27,3	26,4 à 28,0	33 à 42	$20 \pm 1$
Durée des impulsions fines dans le signal de synchronisation de trame $\mu s$	$4,7 \pm 0,2$	3,8 à 5	7,4 à 11,4	—
Temps d'établissement des fronts du Signal de synchronisation.	$0,2 \pm 0,1$	$\leq 0,25$	$\leq 0,25$	$\leq 0,2$

## 7. Application au cas de notre étude :

On placera la caméra de telle manière que l'analyse de l'image électrique sur la mosaïque se fasse ligne par ligne et verticalement. Ainsi, à chaque ligne verticale analysée, on fera correspondre seulement une seule cellule photoélectrique "chargée" voir fig. 15

\* Dans le premier cas, on ne réalise point une fonction qui à chaque ligne analysée fait correspondre une seule cellule photoélectrique (ABCD).

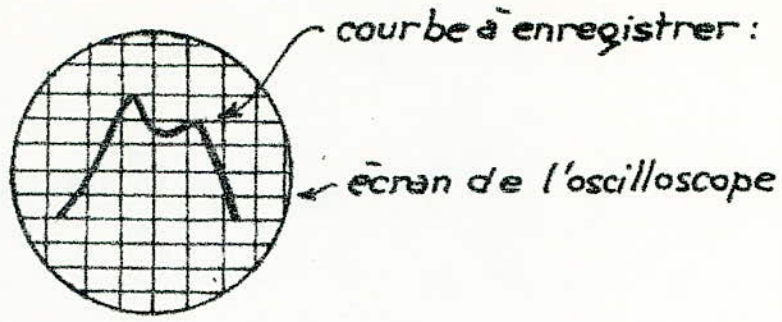
\* Dans le deuxième cas, à chaque ligne, il correspond une seule cellule photoélectrique éclairée. Dans ce cas d'analyse, on aura le signal vidéo suivant (voir fig. 16).

Ce signal est un résultat purement théorique, qu'il faudra approcher dans la réalisation pratique.

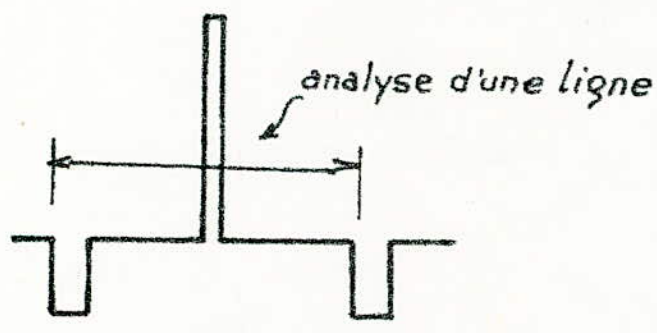
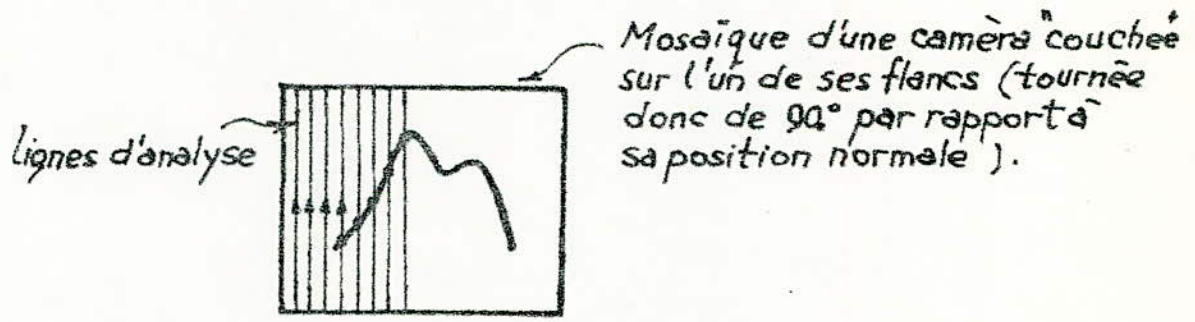
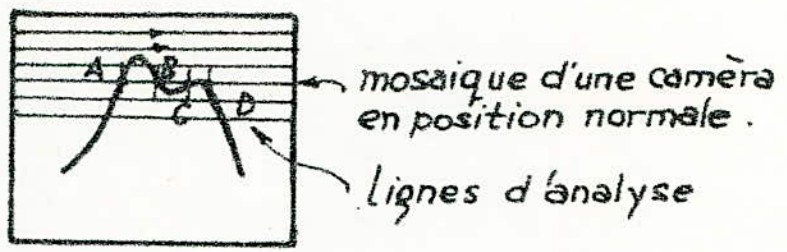
La forme réelle des signaux obtenus à la sortie de la caméra est celle de la (fig 17)

Cette déformation du signal est due à l'intensité du spot de l'écran de l'oscilloscope et aussi à la distorsion occasionnée par les circuits intérieurs de la caméra.

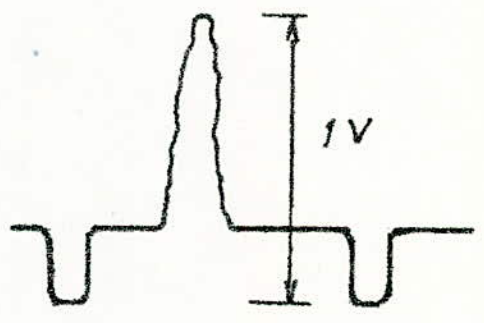
Pour approcher la forme du signal théorique, ou



~ fig:15 ~



- fig:16 -



~ fig.17 ~

obtenir des impulsions idéales, il faudra faire un réglage permanent du spot de l'oscilloscope et aussi, procéder à la remise en forme des impulsions de lumière par un système électronique : genre bascule de Schmitt, porte logique etc...

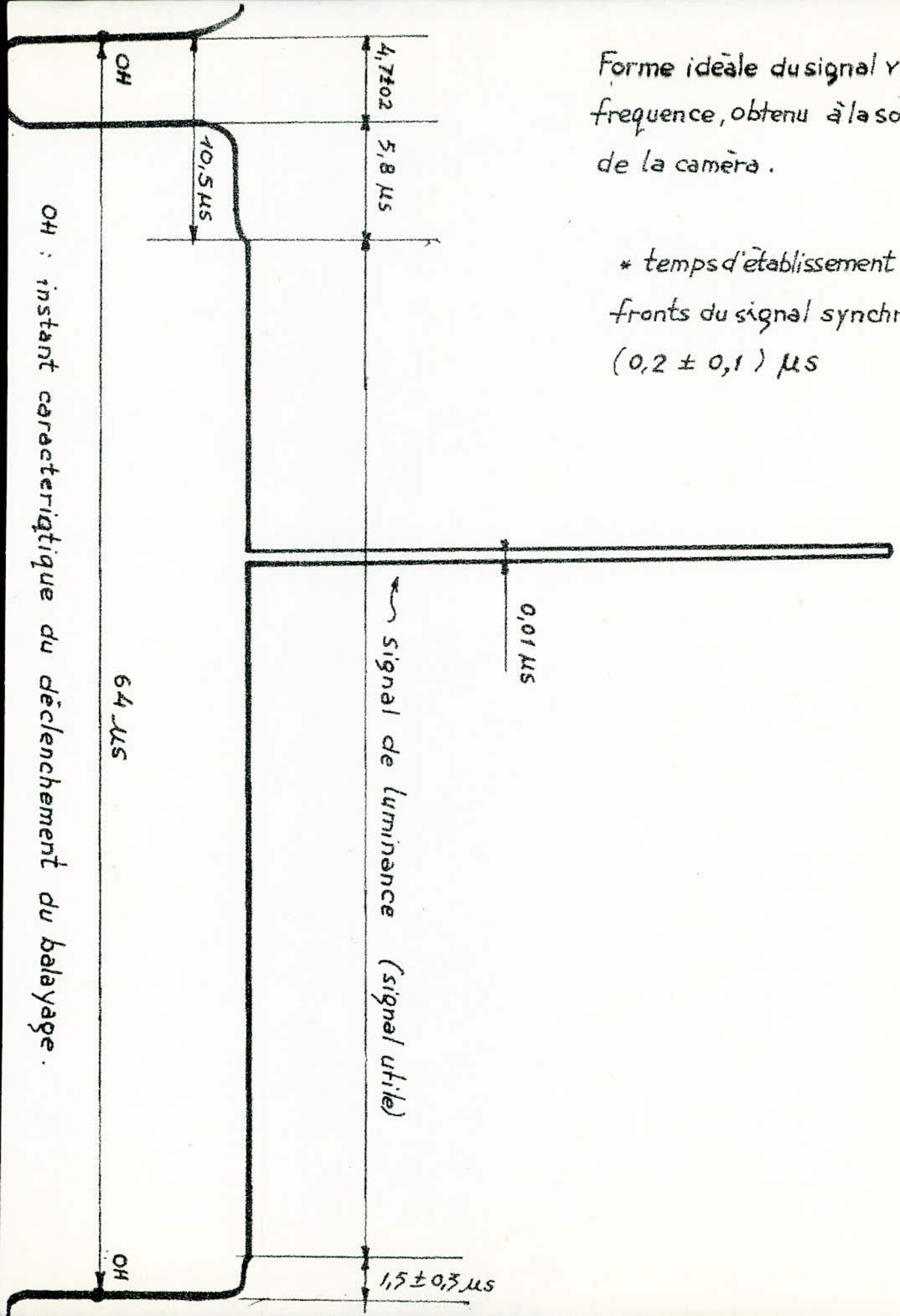
Le niveau crête à crête étant de 1V, il faudra aussi amplifier le signal vidéo pour amener les impulsions de synchronisation du niveau 0,3V à un niveau maximum de 5V ou à un niveau minimum de 3V.

De même, pour l'impulsion d'image, il faudra l'amener du niveau 0,7V au niveau maximum de 5V ou au niveau minimum de 3V.

Forme idéale du signal vidéo  
fréquence, obtenu à la sortie  
de la caméra.

\* temps d'établissement des  
fronts du signal synchro ligne:  
(0,2 ± 0,1) μs

OH : instant caractéristique du déclenchement du balayage.



## *Chopitre III*

# **TRAITEMENT DU SIGNAL VIDEO FREQUENCE**

1. *Introduction .*
2. *Amplification du signal vidē frēquence .*
3. *Remise en forme des signaux de synchroni-  
sation ligne et des signaux d'image par  
trigger de Schmitt .*
  - A : *Circuit de Mise en forme .*
  - B : *Applications dans notre cas .*

## 1. Introduction :

La caméra réalise un échantillonnage de la courbe à enregistrer. Par ce système, on a digitalisé la courbe visualisée sur l'écran de l'oscilloscope. Mais le signal vidéo fréquence sortant de la caméra est à un niveau faible : on a un volt crête à crête du signal, ce qui est insuffisant pour déclencher les circuits logiques T.T.L. Il nous faudra donc l'amplifier avant de l'utiliser. Les impulsions d'image et de synchronisation ligne sont déformées (ne sont pas des impulsions rectangulaires propres). Il nous faudra, pour que leur emploi soit compatible avec un fonctionnement satisfaisant des éléments logiques, les remettre en forme.

## 2. Amplification du signal vidéo fréquence :

Les amplificateurs larges bandes à transistors sont plus difficiles et plus complexes à étudier et à mettre "au point" que leurs homologues à tubes.

Les paramètres des transistors varient en fonction de la température, du courant de collecteur et de la fréquence. C'est cette dépendance de plusieurs paramètres qui rend difficile l'étude : on demande au transistor de fournir une puissance dans une large bande de la fréquence (plusieurs MHz). Ajoutons



à tout ceci le temps relativement court pour l'étude de tout le projet. Pour toutes ces raisons, on n'étudiera pas l'amplificateur vidéo-fréquence, mais on prendra pour les besoins de notre projet, une plaquette d'amplificateur large bande toute faite, ceci uniquement pour servir à avancer les essais.

Pour la réalisation, on prélèvera le signal vidéo-fréquence juste à sa sortie de l'amplificateur large bande du moniteur de la caméra. Ceci résoudra le problème de l'amplificateur large bande; mais il est entendu que c'est également une solution à court terme. Par la suite, la réalisation de cet amplificateur est nécessaire.

### **3. Remise en forme des signaux de synchronisation ligne et des signaux de synchronisation image par trigger de Schmitt:**

Circuits de remise en forme :

lorsqu'un signal, constitué par une impulsion ou un train d'impulsions, a traversé un circuit logique ou un circuit amplificateur, il subit à sa sortie une certaine alteration, en forme (les temps de montée et de chute ne sont plus négligeables) et en amplitude. Si le signal considéré doit traverser

plusieurs circuits logiques disposés les uns derrière les autres comme cela est généralement le cas, l'altération à la sortie du dernier circuit est telle que le signal est difficilement utilisable. Il est donc nécessaire de remettre en forme le signal après qu'il ait traversé un certain nombre de circuits.

On peut remettre en forme des signaux par deux circuits :

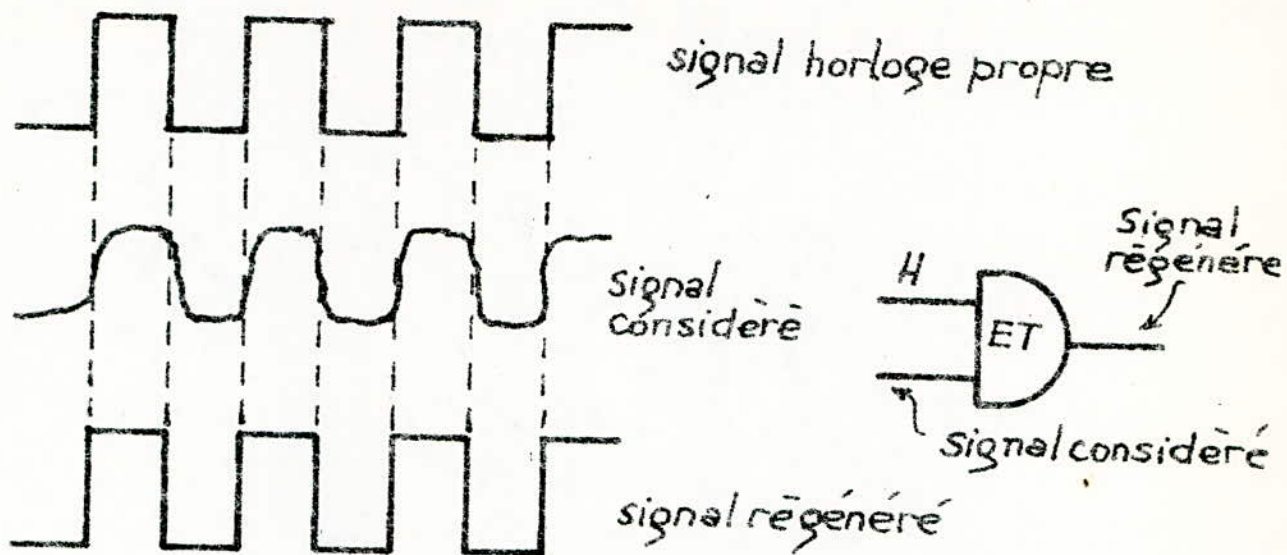
- \* trigger de Schmitt ou bascule de Schmitt.
- \* Circuit "ET" régénérateur.

Dans le deuxième cas, on utilise des impulsions d'horloge très propres et de fréquence rigoureusement égale à celle des signaux à traiter. (fig. 1)

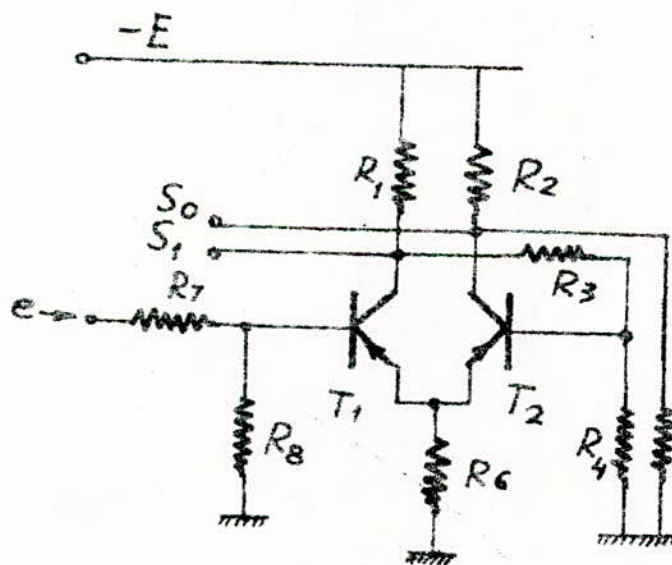
Pour opérer la mise en forme par une bascule de Schmitt, il faut que la fréquence de récurrence des signaux ne soit pas trop élevée pour laisser à la bascule le temps nécessaire à son changement d'état. C'est une bascule de Schmitt que l'on utilisera dans notre cas, pour la remise en forme.

### a - Trigger de schmitt à composants discrets

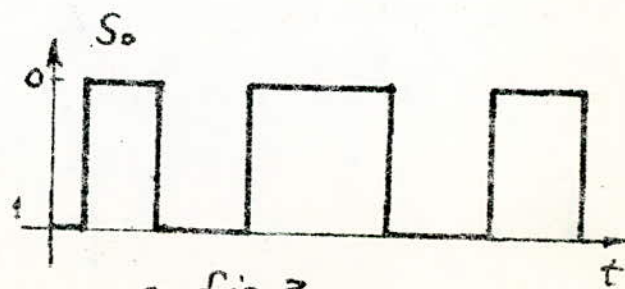
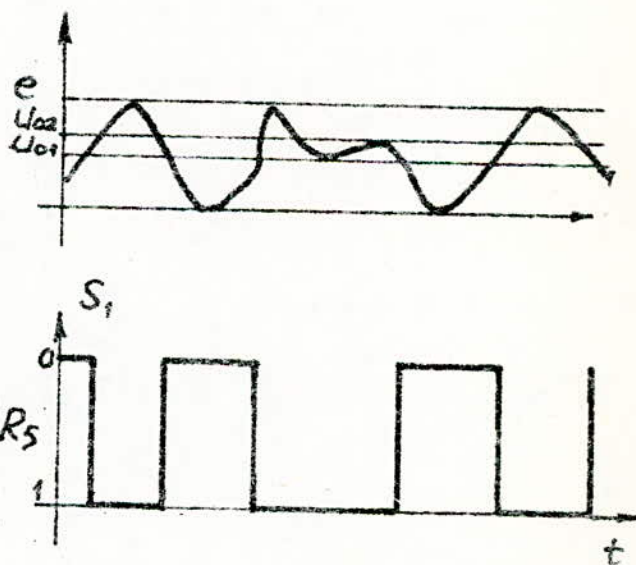
La bascule de Schmitt (fig:2) dérive de la bascule binaire par la substitution d'un couplage d'émetteur à l'un des couplages continus entre



~ fig. 1 ~



~ fig. 2 ~



~ fig 3 ~

collecteur d'un transistor et base de l'autre transistor. Elle comporte deux états stables, le passage de l'un à l'autre pouvant s'effectuer par l'application à son entrée d'une tension à variation continue, aussi lente que possible, dès que cette tension passe par un niveau ou un seuil déterminé: (seuil critique).

En fait, le seuil critique est un peu différent, suivant que la variation de la tension d'entrée se fait dans un sens ou dans l'autre. On dit que la bascule de Schmitt présente une hysteresis. On <sup>dit</sup> aussi que la bascule de Schmitt change d'état dès que le signal d'entrée franchit une zone critique dont la largeur a intérêt à être aussi faible que possible dans la plupart des applications. On conçoit que ces applications soient surtout axées sur la transformation d'un signal à variation progressive, en un signal rectangulaire (fig 3).

Un cas intéressant est celui d'un signal rectangulaire altéré par le passage dans différents circuits capacitifs qui modifient la pente des fronts verticaux rendant ces signaux inutilisables pour d'autres opérations. Dans ce cas, la bascule de Schmitt restitue des signaux de forme correcte.

En même temps que la remise en forme, la bascule de Schmitt assure le rétablissement d'un large

"swing" ( désignant la différence de tension entre niveaux obtenus dans chacun des deux états ).

Ainsi, un signal continu, d'amplitude réduite pourvu qu'il franchisse le seuil critique, est transformé en un signal rectangulaire de grande amplitude. La bascule de Schmitt joue donc le rôle d'amplificateur par "tout ou rien".

### **Analyse du fonctionnement d'une bascule de Schmitt.**

Au repos, la base de  $T_1$  est à la masse par l'intermédiaire de la résistance  $R_8$ , cependant, celle du transistor  $T_2$  est à un potentiel négatif, fixé par le pont diviseur ( $R_1, R_3, R_4$ ). Par suite,  $T_1$  est bloqué et  $T_2$  est passant et la polarisation des émetteurs est assurée par le débit de  $T_2$  à travers la résistance d'émetteur  $R_6$ .

Supposons alors que nous appliquions à l'entrée du diviseur ( $R_7, R_8$ ) une tension variable  $U(t)$  qui partant de zéro (0), prend des valeurs de plus en plus négatives. Lorsque  $U(t)$  atteint le seuil  $U_{01}$   $T_1$  commencera à débiter, et son débit s'ajoutera à celui de  $T_2$  dans la résistance d'émetteur  $R_6$ , la polarisation des émetteurs deviendra plus énergique, ce

qui tendra à bloquer  $T_2$ . En même temps, la montée de tension sur le collecteur de  $T_1$  s'accompagnera grâce au couplage continu ( $R_3 - R_4$ ) d'une montée du potentiel sur la base du transistor  $T_1$ , ce qui accélèrera le blocage du transistor  $T_2$  achevant ainsi le basculement du système.

Dans ce nouvel état, la polarisation des deux transistors reste très voisine de sa valeur dans le premier cas. Par contre la tension sur la base de  $T_2$  est plus élevée. En effet, si l'on néglige en première approximation le courant inverse  $I_{co}$  du transistor  $T_1$  lorsqu'il est bloqué, la tension de son collecteur est  $E$  et la tension sur la base de  $T_2$  compte tenu de la mise en parallèle de  $R_4$  et  $R_5$ .

$$(V_{B_2})_0 = \frac{\frac{R_4 R_6}{R_4 + R_6}}{\frac{R_4 \cdot R_6}{R_4 + R_6} + R_2} E$$

Dans le nouvel état, le débit de  $T_1$  dans la résistance  $R_1$  a pour effet de porter son collecteur à une valeur égale à :

$$(V_{C_1}) = \frac{\frac{R_8 R_6}{R_8 + R_6}}{\frac{R_8 R_6}{R_8 + R_6} + R_1} E$$

qui est du même ordre de grandeur que  $(V_{b2})_0$ , de sorte que la tension de base de  $T_2$  dans le nouvel état est voisine de :

$$(V_{b2})_1 = \frac{R_4}{R_4 + R_3} \cdot (V_{b2})_0$$

C'est-à-dire nettement moins négative. Cela signifie que le transistor  $T_2$  est bloqué beaucoup plus énergiquement que ne l'était  $T_1$  juste avant le basculement et que pour rendre de nouveau  $T_2$  passant, il faudra que  $U$  remonte à une valeur  $U_{10}$  plus élevée que  $U_{01}$ . C'est là l'origine de l'hysteresis présentée par la bascule de Schmitt qui manifeste ainsi deux seuils différents.

\*  $U_{01}$  lors du passage de l'état de repos à l'état de travail.

\*  $U_{10} > U_{01}$  lors du passage de l'état de travail à l'état de repos.

Dès que le seuil  $U_{01}$  est atteint,  $T_2$  redevient passant. Son débit s'ajoute à celui de  $T_1$  dans la résistance d'émetteur  $R_6$ , ce qui polarise plus énergiquement les émetteurs et permet de bloquer  $T_1$  dont la tension de collecteur devient très négative.

Par le couplage continu ( $R_3, R_4$ ), cette diminution

de potentiel de potentiel est repercutée sur la base de  $T_2$  achevant de déplacer le point de fonctionnement de ce transistor vers la région de saturation. Il y a donc bien retour à l'état initial et obtention sur les deux sorties de signaux rectangulaires.

La fixation des seuils critiques est rendue possible par le choix des éléments du diviseur ( $R_7$ - $R_8$ ). Dans la plupart des problèmes rencontrés en pratique, on déterminera ces éléments de façon que la zone critique se situe sensiblement à égale distance des niveaux entre lesquels évolue normalement le signal d'entrée.

Si l'on désire réduire l'hysteresis de la bascule, on aura la possibilité d'introduire une résistance de faible valeur  $R_h$  entre l'émetteur de  $T_1$  et le point commun à l'émetteur de  $T_2$  et à la résistance  $R_6$ . Cette résistance  $R_h$  n'intervient dans le fonctionnement que lorsque  $T_1$  est passant. C'est à dire dans l'état de travail mais ne joue aucun rôle lorsque la bascule est dans l'état de repos. Le seuil  $U_{01}$  n'est pas changé, par contre, grâce à  $R_h$ , le blocage de  $T_2$  n'est plus aussi énergique que sans  $R_h$ , il n'est plus nécessaire de monter à  $U_{01}$  pour avoir le basculement.



En pratique,  $R_h$  est introduite sous forme de potentiomètre de faible valeur dont les extrémités seront reliées aux émetteurs de  $T_1$  et  $T_2$  et le curseur est à  $R_6$ .

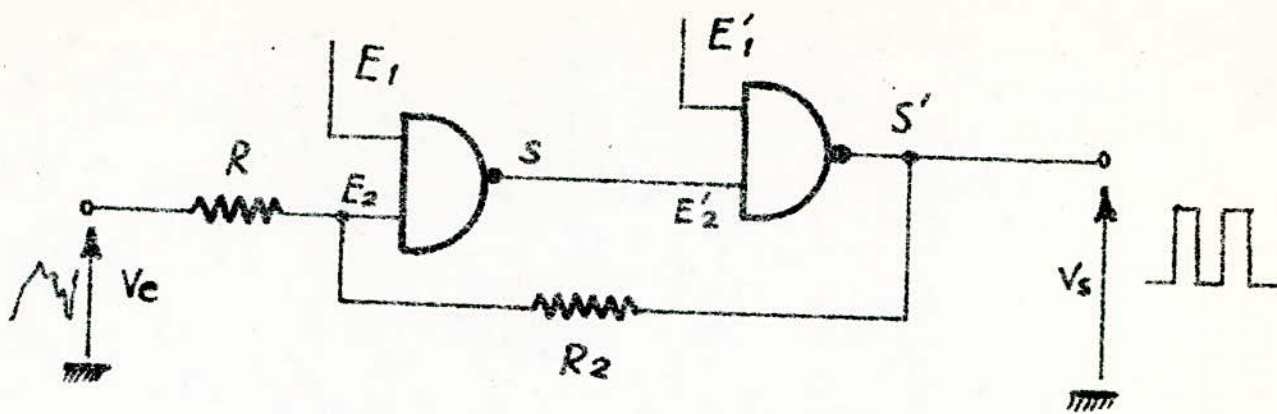
### b. Trigger de Schmitt à composant intégré:

Il est possible de constituer un trigger de Schmitt à l'aide de deux portes NAND à circuits intégrés selon le schéma de la figure 4.

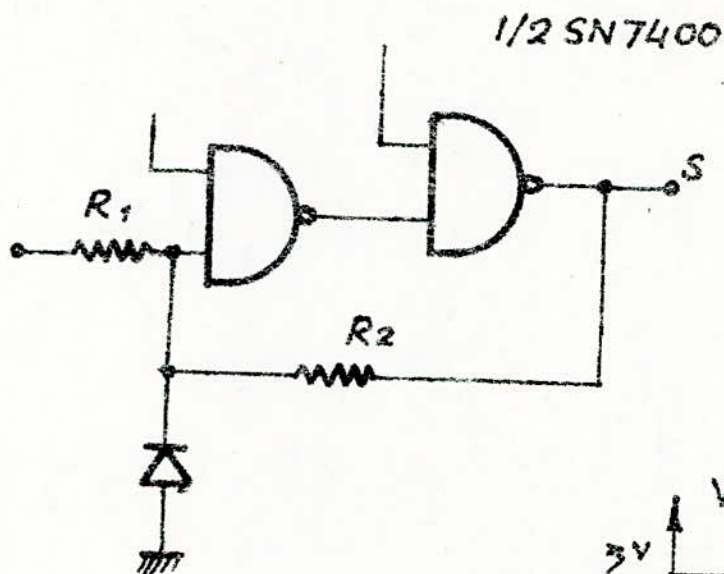
Les entrées non connectées se trouvent en permanence dans l'état logique 1. La sortie  $S$  attaque directement l'entrée  $E_2'$  tandis que la sortie  $S'$  est reliée à l'entrée  $E_2$  à travers la résistance  $R_2$ . Ainsi, on a réalisé un amplificateur à réaction présentant 2 états stables.

Appliquons alors une tension variable sur l'entrée  $E_2$  à travers la résistance  $R_1$ . Tant que celle-ci est suffisamment faible pour que l'entrée  $E_2$  soit dans l'état logique zéro, la sortie  $S$  est au niveau logique 1 et par conséquent, la sortie  $S'$  est dans l'état logique 0. La résistance  $R_2$  renforce cette situation en ramenant une tension presque nulle à l'entrée  $E_2$ .

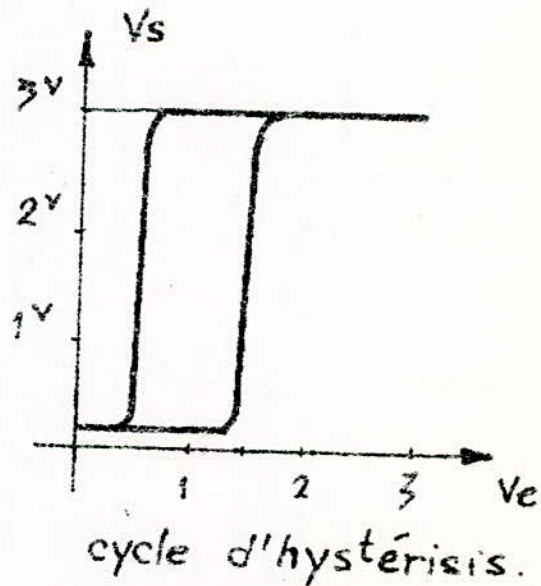
Si maintenant la tension d'entrée croît et amène l'entrée  $E_2$  à l'état logique 1, la première porte NAND



~ fig: 4 ~ 1/2 SN7400



~ fig 5 ~



bascule et passe de l'état logique 1 vers l'état logique 0 et par conséquent, la deuxième porte NAND change aussi d'état : elle passe de l'état logique zéro vers l'état logique 1. Là encore la réaction positive introduite par la résistance  $R_2$  accélère cette transition.

Finalement, on recueille à la sortie  $S$ , en fonction de la tension d'entrée, des tensions qui ne peuvent qu'évoluer de façon discontinue entre les états logiques 0 et 1. C'est à dire une valeur de tension inférieure à 0,4 V et une valeur supérieure à 2,4 V.

Le passage d'un état vers l'autre s'effectue par des seuils de tension différents. Selon le sens de variation du signal d'entrée, c'est à dire que le montage présente aussi l'hysteresis caractéristique du Trigger de Schmitt.

les circuits TTL se prêtent bien à la réalisation d'un trigger de Schmitt par rétrocouplage à travers une résistance adéquate de deux portes NAND de telle manière à avoir un montage qui n'est pas un bistable mais un amplificateur à réaction présentant deux états stables. (fig: 5). Le circuit intégré à utiliser est un SN 7400.

La diode sert à écreter les alternances négatives du signal d'entrée.

sur le cycle d'hystérésis, on voit que le montage bascule quand  $V_e \neq 0,5v$  et bascule une seconde fois quand  $V_e \neq 1,5v$ . On a bien deux seuils différents.

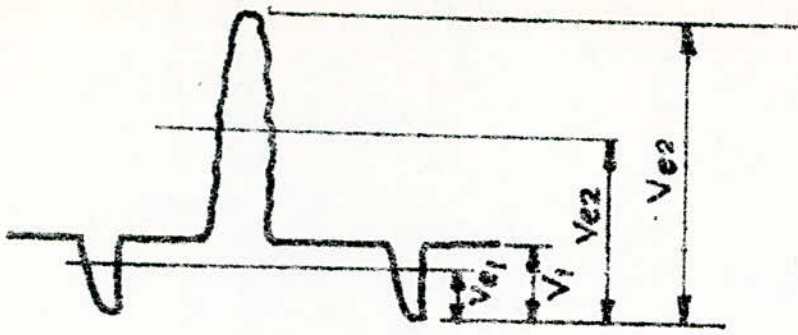
### 3. Application dans notre cas :

On utilisera ce montage pour remettre en forme les impulsions de synchronisation ligne et celles d'image, ainsi que pour avoir la même amplitude des signaux.

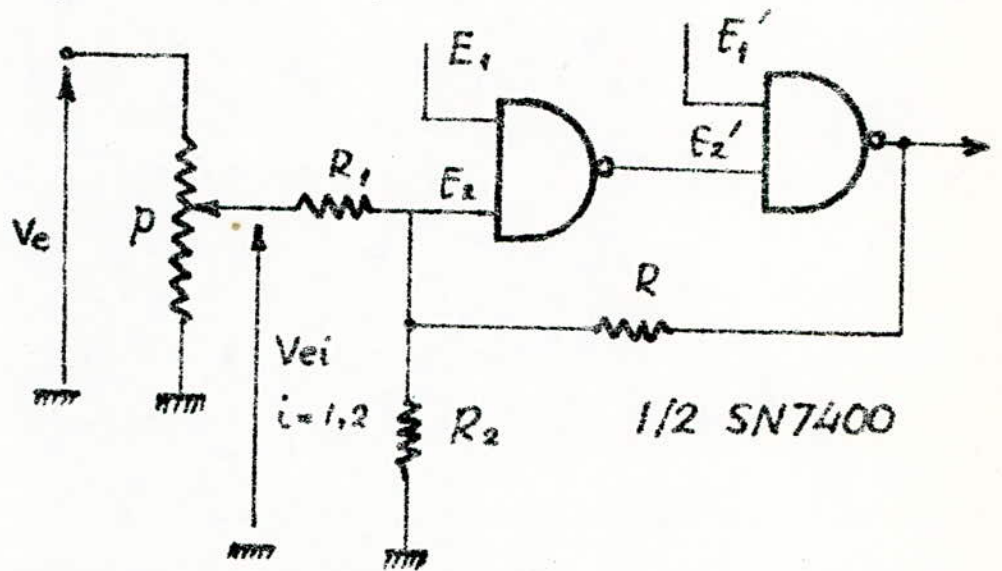
Le signal vidéo amplifié sera appliqué à l'entrée du trigger, à travers un pont diviseur de tension qui sélectionnera les signaux à remettre en forme. On voit que pour qu'il y ait basculement, il faut que  $V_e \neq 0,5v$  : Avec un jeu de résistances (pont diviseur de tension), on obtiendra  $0,5v$  à l'entrée du trigger. Il faut également que la tension appliquée atteigne une valeur déterminée, laquelle pourra être au niveau des tops de synchronisation ligne ou de l'impulsion image. (fig 6).

Soit  $(R_1 - R_2)$  le premier pont diviseur, il faut que l'on ait la relation suivante pour remettre en forme les impulsions de synchronisation ligne :

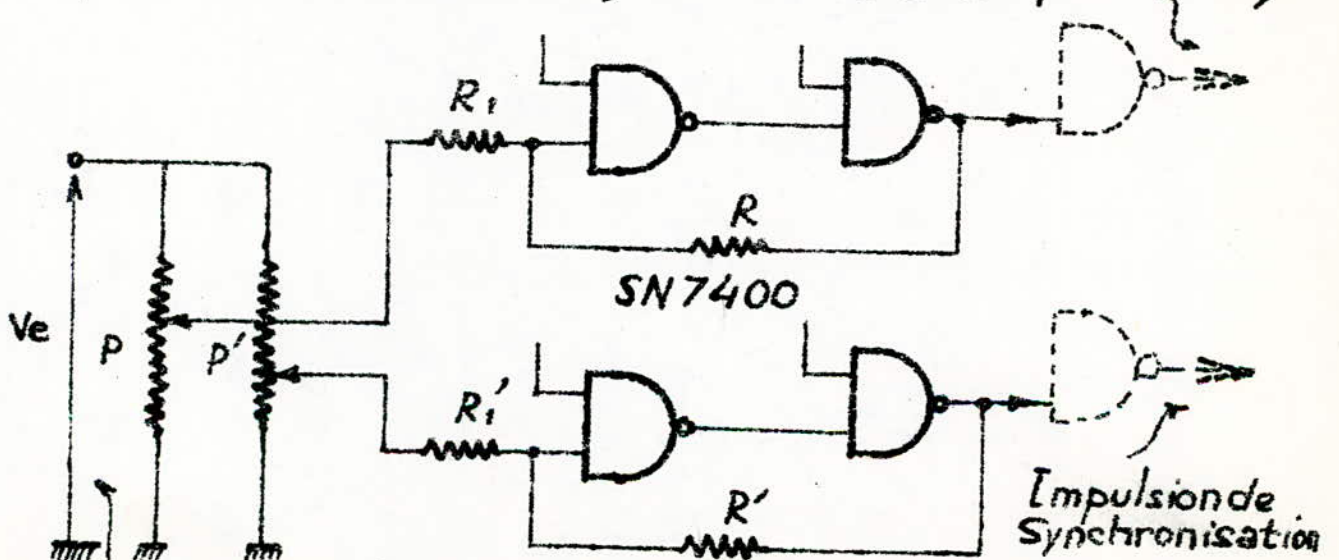
$$0,5v = \text{seuil de déclenchement du trigger}$$



~ fig:6 ~



les deux portes NAND en traits interrompus  
 pus existent si les signaux sont inversés Impulsion image



signal vidéo déformé et amplifié. ~ fig. 7 ~

$$0,5 \text{ v} = \frac{R_2}{R_1 + R_2} V_{e_1}$$

Soit  $(R_1 - R_2)$  le premier pont diviseur, il faut que l'on satisfasse à la relation suivante pour remettre en forme les impulsions images.

$$0,5 \text{ v} = \frac{R'_2}{R'_1 + R'_2} V_{e_2}$$

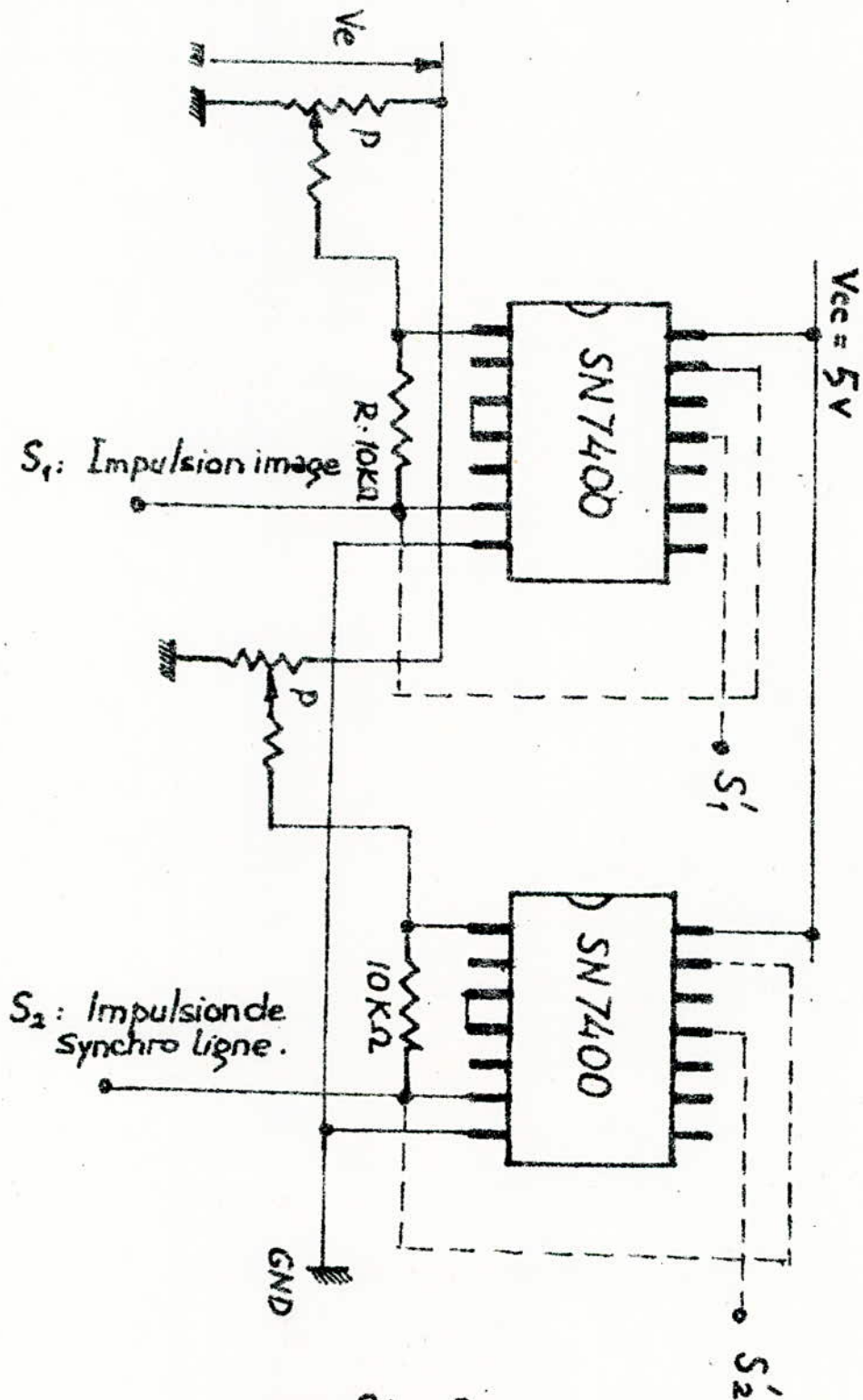
Si les impulsions sont inversées, il suffira de les passer à travers un inverseur (ou un NAND) pour les avoir dans le bon sens.

En utilisant deux montages du même type, on voit que les signaux images et signaux de synchronisation ligne sont séparés automatiquement. On pourra ainsi attaquer directement la logique du signal vidéo.

Le schéma des deux trigg. de Schmitt est celui de la figure.7.  $R$  sera prise égale à  $10 \text{ K}\Omega$ .

Le schéma à l'aide des circuits intégrés SN7400 est donné à la figure.8.

Les liaisons représentées en traits interrompus existeront si les signaux en  $S_1$  et  $S_2$  sont inversés.



~ fig: 8 ~

## Chapitre IV.

# LOGIQUE DU SIGNAL VIDEO.

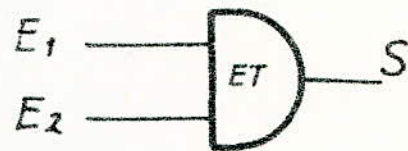
1. Commande ouverture et fermeture d'une porte "AND".
2. Commande "Flag" Registre et Mēmoire.
3. Commande "Raz" du compteur.
4. Adressage de la mēmoire .
5. Commande d'arrēt du systēme au bout d'une demi-image .



# 1. Commande ouverture et fermeture d'une porte "AND".

La fonction logique AND a pour table de verité:

$E_1$	$E_2$	$S$
0	0	0
0	1	0
1	0	0
1	1	1



porte à deux entrées.

On voit que si les informations se présentent sur l'entrée  $E_2$ , l'entrée  $E_1$  joue le rôle d'un interrupteur. En effet suivant la valeur logique présente sur  $E_1$ , la sortie de la porte est soit au niveau logique 0 si  $E_1$  est au niveau logique 0 quelque soit celle de l'entrée  $E_2$ , soit égale au niveau logique présent sur l'entrée  $E_2$  si  $E_1$  est au niveau logique 1. On peut faire le tableau suivant qui résume cette situation:

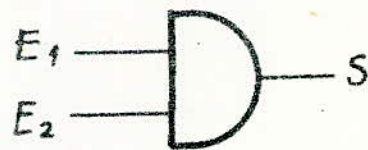
$E_1$	$E_2$	$S$	Situation (état) de la porte.
0	0	0	La porte est fermée.
0	1	0	
1	0	0	La porte est ouverte.
1	1	1	La porte est ouverte.

Donc suivant la valeur de l'entrée  $E_1$ , la porte est soit ouverte, soit fermée; quand  $E_1$  est au niveau logique zéro, on dit que la porte est fermée et les informations présentes sur  $E_2$  ne passent pas, et quand  $E_1$  est au niveau logique 1, on dit que la porte est ouverte et les informations présentes sur l'entrée  $E_2$  se retrouvent à la sortie  $S$ , donc elles passent.

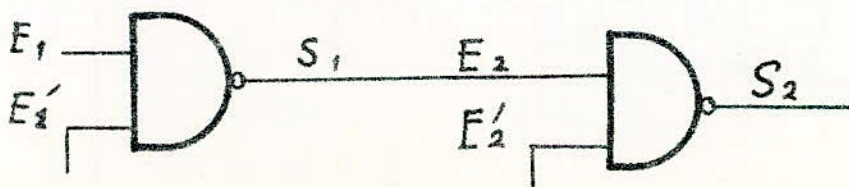
La porte ET (ou AND) sera constituée en pratique par un circuit intégré SN7400 (fig 1) Celui-ci contient 4 portes NAND (ou non-ET). On utilisera deux des portes en cascades pour avoir la fonction logique ET.

La table de vérité d'un NAND est :

$E_1$	$E_2$	$S$
0	0	1
0	1	1
1	0	1
1	1	0



Si on fait le montage suivant : on a :



la table de vérité de la sortie  $S_2$  en fonction des entrées  $E_1$  et  $E'_1$  est :

$E_1$	$E'_1$	$S_1$	$E'_2$	$S'_2$
0	0	1	1	0
0	1	1	1	0
1	0	1	1	0
1	1	0	1	1

$E_1$	$E'_1$	$S_2$
0	0	0
0	1	0
1	0	0
1	1	1

ET

Remarque :

\* Le circuit SN7400 est alimenté sous 5V à travers la broche 14 et la broche 7 qui est celle de la masse (GND).

\* Une broche laissée en l'air est au niveau logique 1

Donc avec deux portes NAND à deux entrées, montées en cascade, on a bien réalisé une porte AND à deux entrées

Dans notre cas, les informations sont les impulsions d'horloge à compter.

La commande de la porte AND ainsi constituée est réalisée par une bascule mise successivement dans l'état logique 1 et dans l'état logique zéro assurant ainsi l'ouverture et la fermeture de la porte.

Pour cela, on emploiera 1/2 SN7476 circuit intégré présentant deux bascules JK (fig 2). On attaquera les entrées PRESET (mise à un de la bascule)

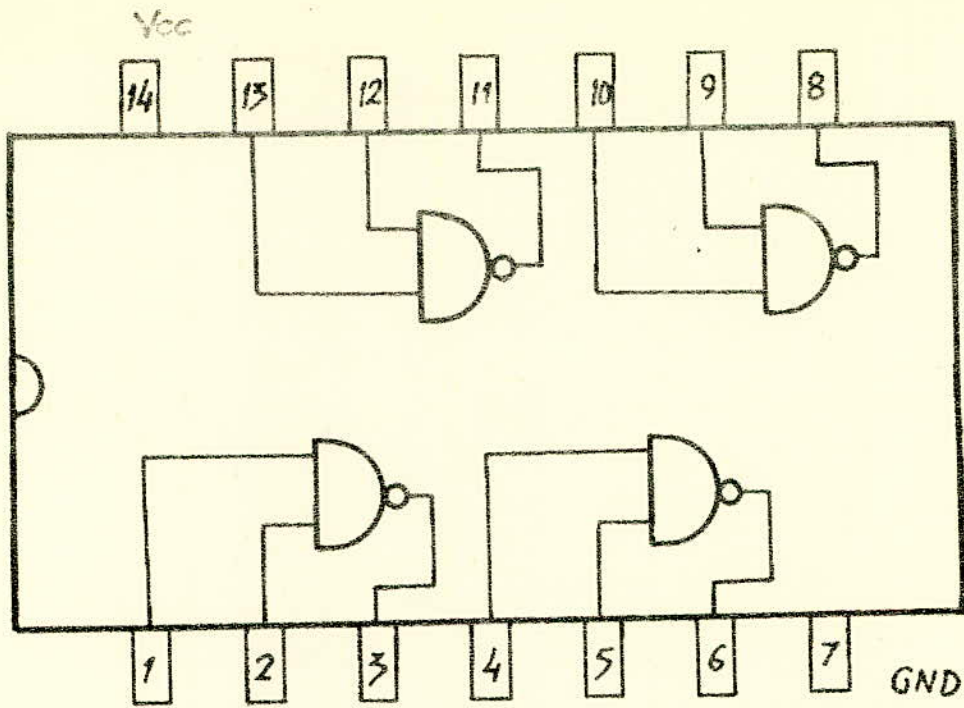
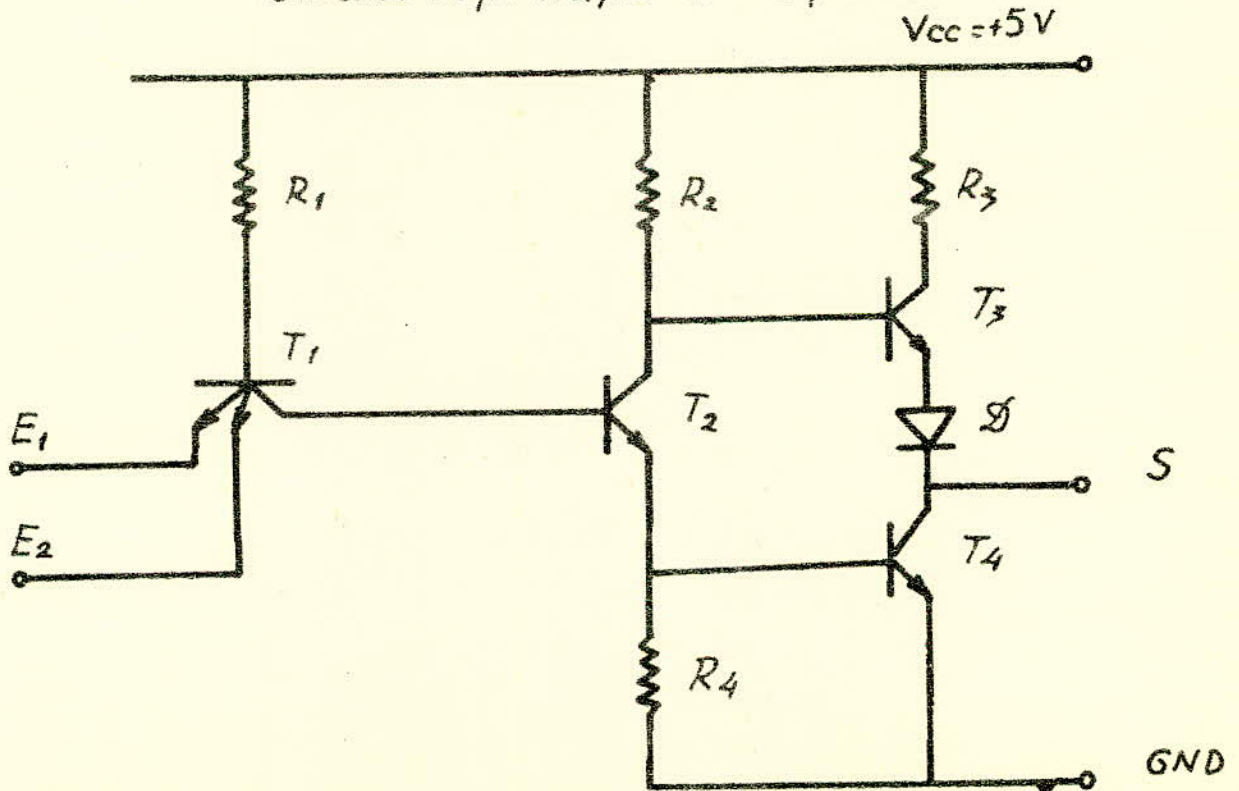


fig: 1

fig: 1 Structure interne du SN 7400 .

Schéma de principe d'une porte .



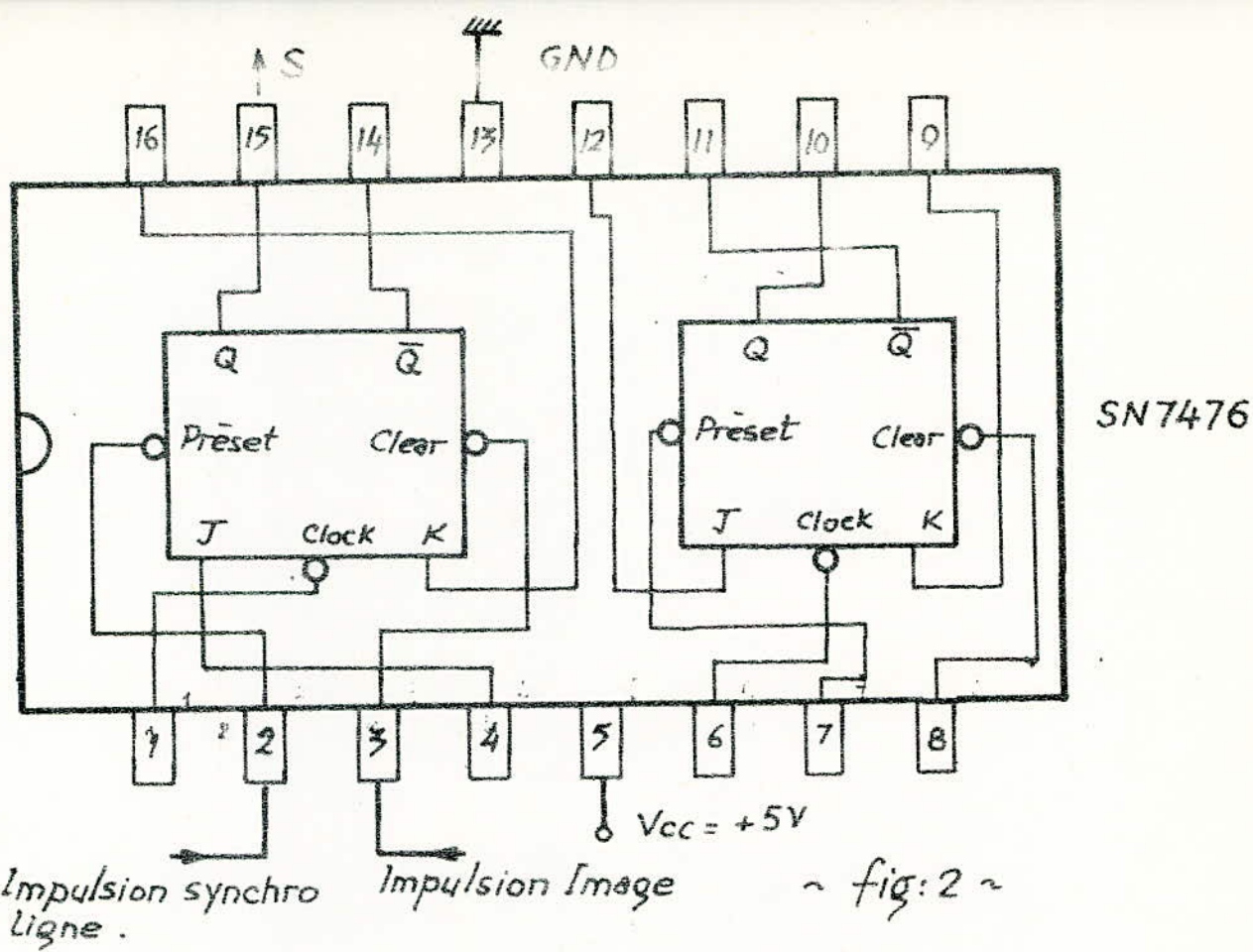
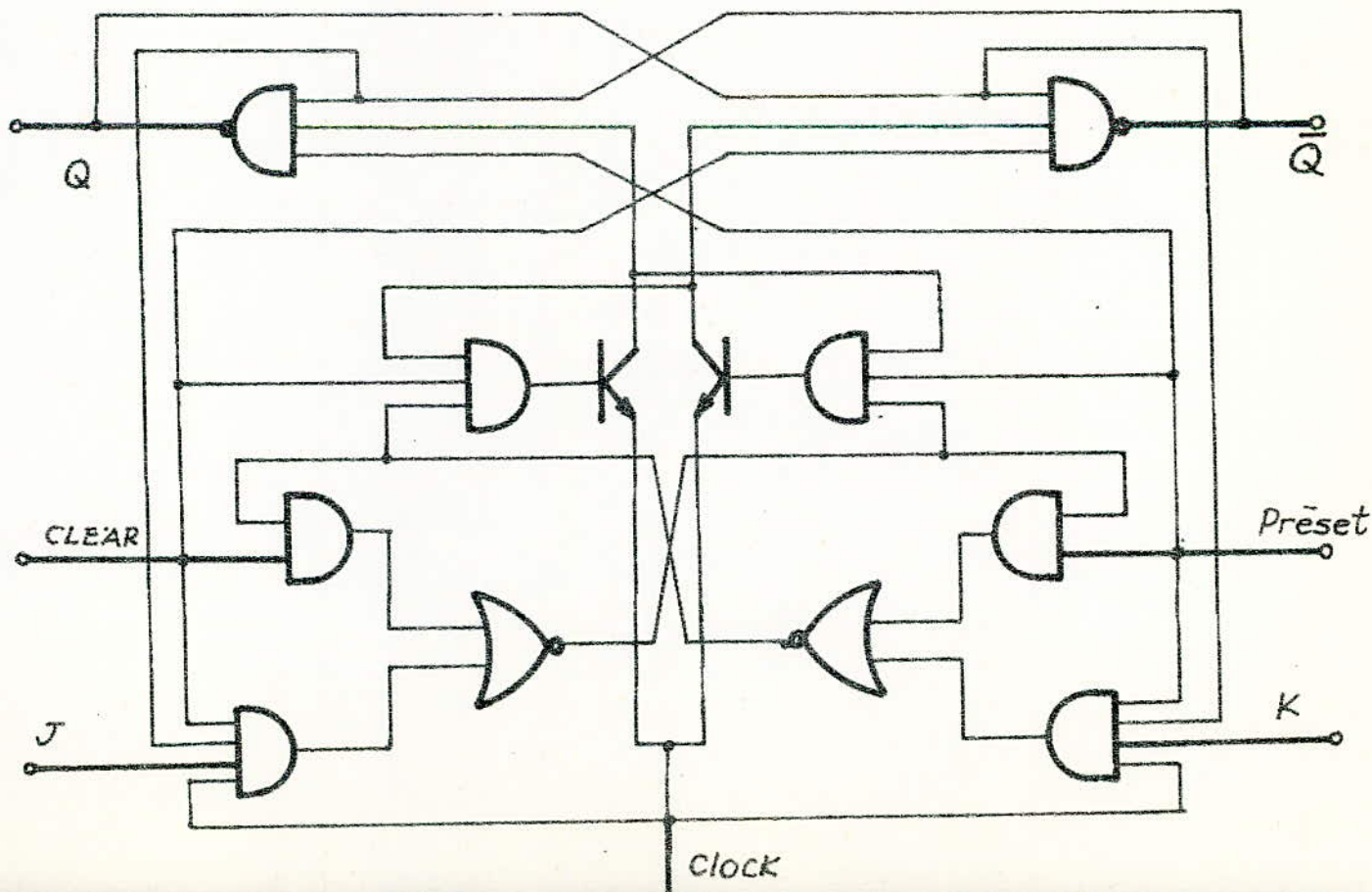


Schéma de principe du SN7476



et clear ( mise à 0 de la bascule ) par des impulsions synchronisation ligne du signal vidéo fréquence et par les impulsions images du signal vidéo fréquence . On alimentera le circuit intégré SN7476 sous 5V . Seules les broches 2 et 3 seront employées , les autres restant en l'air , la sortie sera par la broche 15 .

Lorsque l'impulsion de synchronisation ligne se présente à l'entrée PRESET , La bascule JK se met à l'état 1 et la porte ET ( AND ) est ouverte et laisse passer les impulsions d'horloge . Lorsque l'impulsion image se présente à l'entrée CLEAR de la bascule, celle-ci se met au zéro logique , ce qui a pour conséquence de fermer la porte AND et de ne plus laisser les impulsions . Le compteur ne recevant plus d'impulsions d'horloge, s'arrêtera de compter . le schéma du montage sera celui de la figure : 3 .

Le diagramme des impulsions sera, pour une ligne, celui de la figure 4 .

1. Impulsions de synchronisation ligne .
2. Impulsions d'image .
3. Signal à la sortie Q du SN 7476 .
4. Impulsions d'horloge .
5. Impulsions à la sortie de la porte ET .

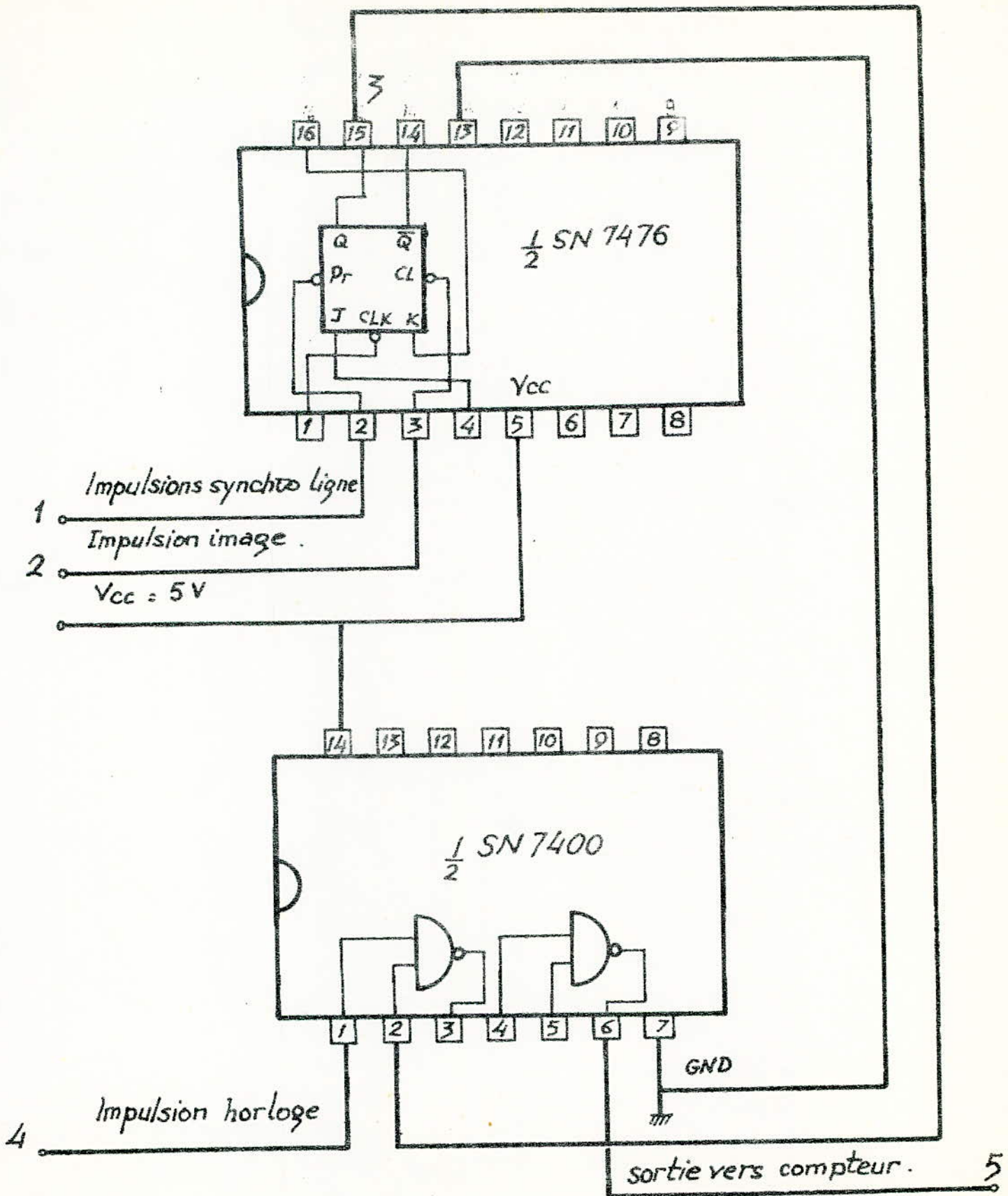
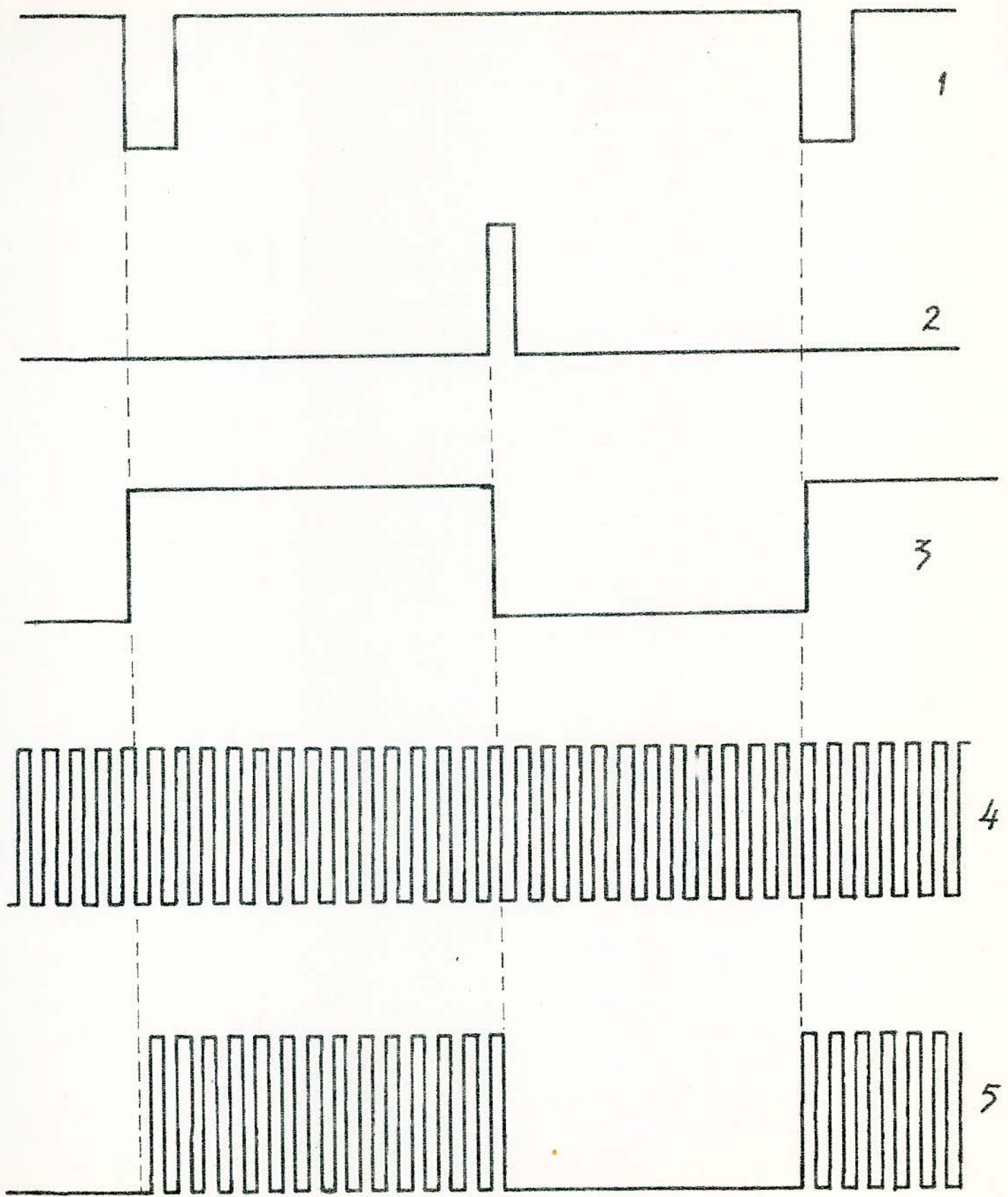


fig.3



~ fig. 4 ~



## 2. Commande "Chip Select" de la mémoire :

la commande "Chip select" de la mémoire se fera à partir de l'impulsion image. La durée de cette impulsion étant très faible (dépend de la remise en forme du signal), il convient de l'élargir pour plus de sécurité. On attaquera un circuit qui augmentera la durée de cette impulsion assurant ainsi la réponse des circuits mémoire. Le circuit sera celui représenté à la figure 5.

En  $1,5 \mu s$ , il faudra enregistrer les informations présentées par l'échelle de comptage, remettre cette échelle de comptage à l'état zéro pour la préparer à l'analyse de la ligne suivante.

Le système élargissant l'impulsion sera constitué par un circuit intégré du type SN74121. Ce circuit réalise la fonction d'un monostable de précision. Sa structure interne est celle de la fig: 6 où :

NC = non connectée.

$A_1, A_2$  = sont mises à la masse pour cette utilisation.

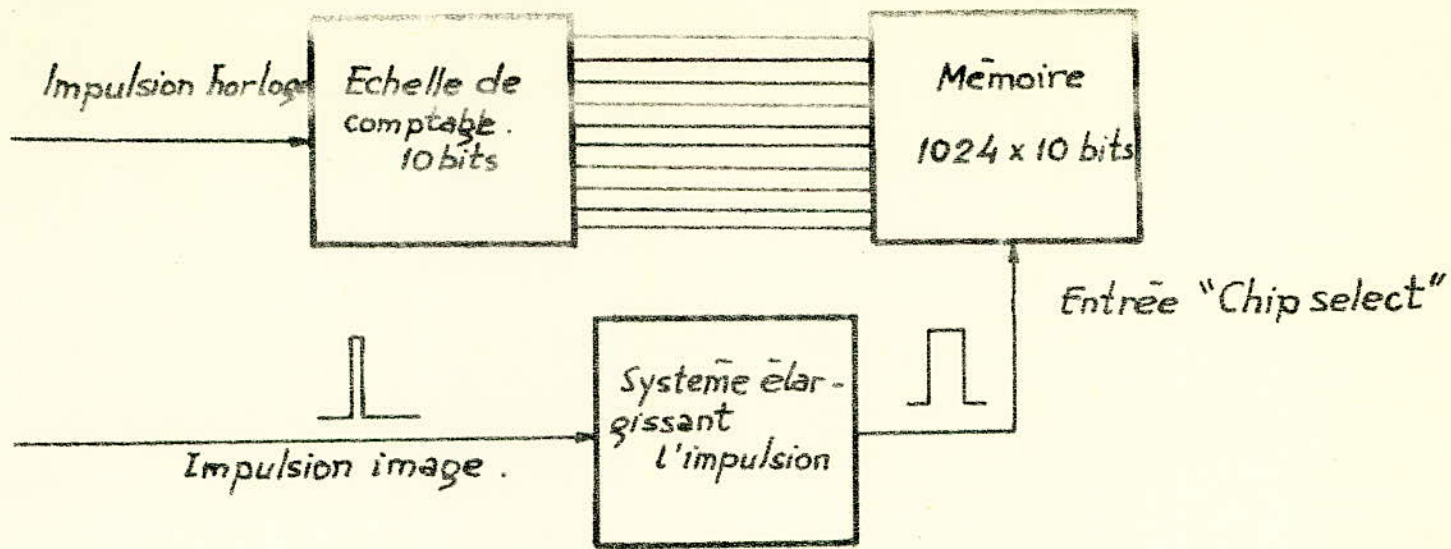
$V_{cc} = 5V$  (max :  $5,5V$ )

B : entrée, attaque du monostable.

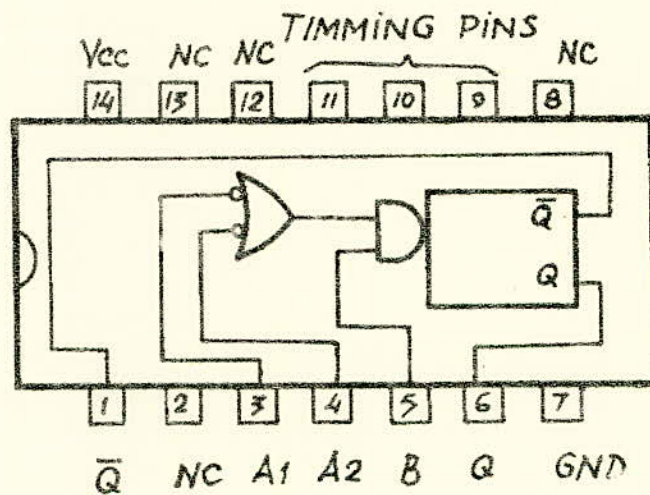
9 - 10 - 11 Connection de résistance et capacité extérieures pour la largeur d'impulsion.

6 - 1 . Sorties Q et  $\bar{Q}$ .

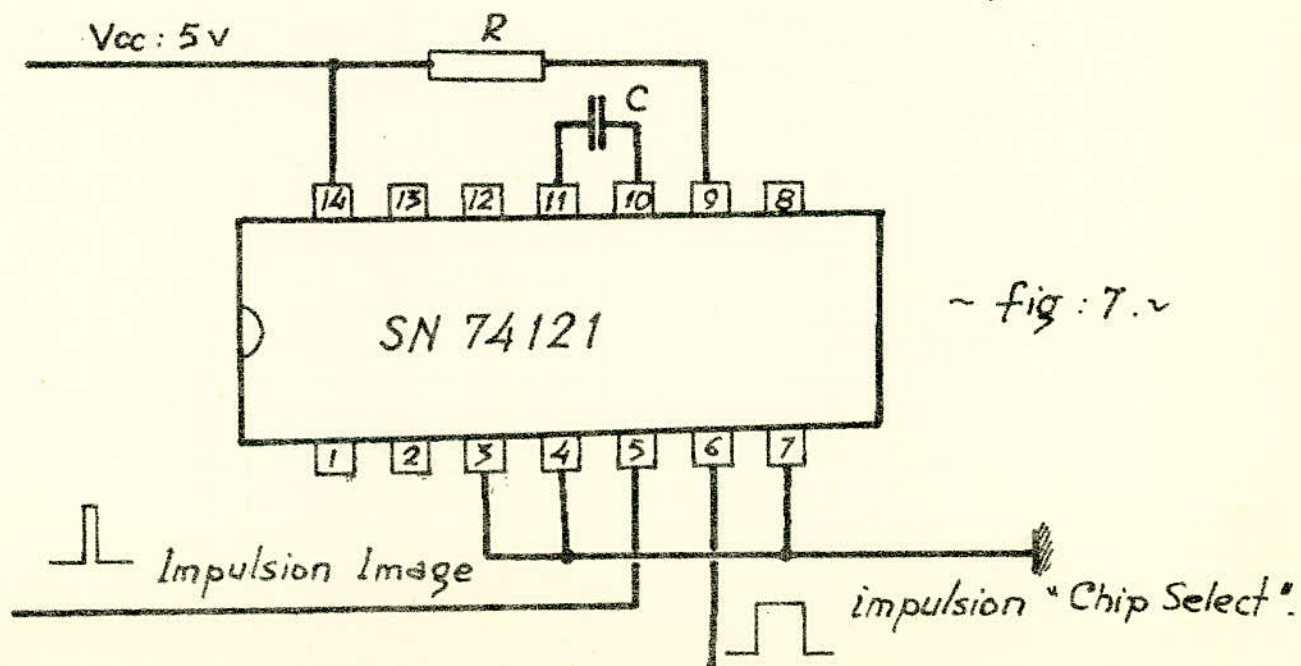
La capacité extérieure est connectée entre les



~ fig.5 ~



~ fig.6 ~



~ fig:7.~

pinces 10 et 11. La résistance extérieure est connectée entre les pinces 9 et 14. Sans capacité extérieure, le circuit SN 74121 donne des impulsions de durée de 30 ns. Le montage sera celui de la fig: 7.

La résistance  $R$  et la capacité  $C$  déterminent la largeur de l'impulsion en sortie. Cette durée d'impulsion est donnée par la relation :

$$\tau = 0,69 RC$$

On prendra  $\tau = 0,5 \mu s$ .

$$R = 1 K\Omega \Rightarrow C = \frac{\tau}{0,69 R} = \frac{0,5 \cdot 10^{-6}}{0,69 \times 10^3}$$

$$C \# 720 pF$$

### 3. Commande "RAZ" de l'échelle de comptage.

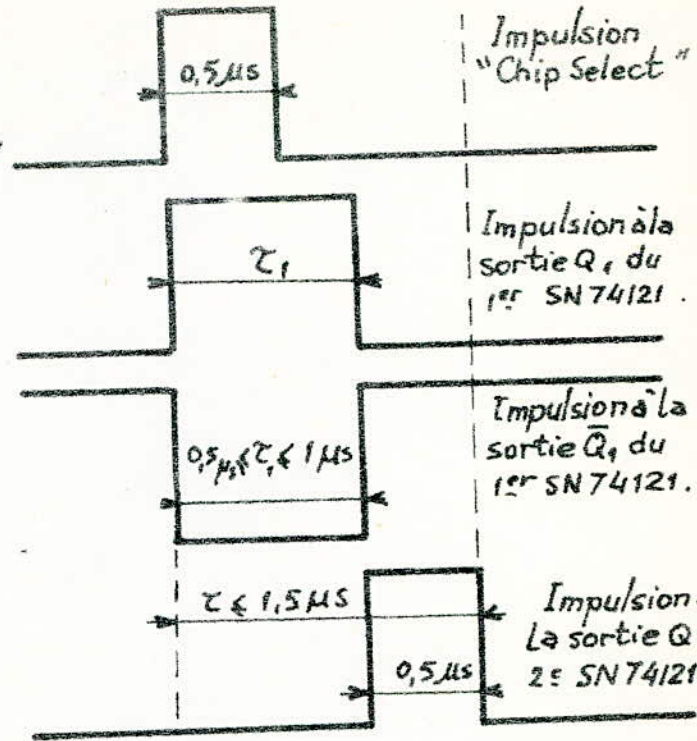
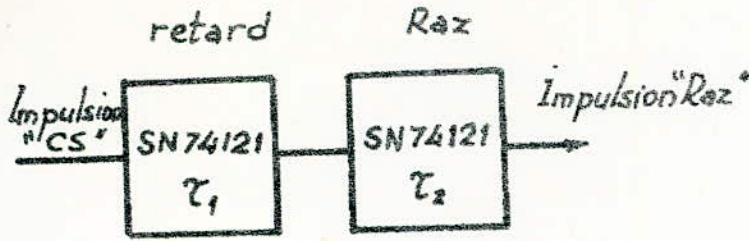
Lorsque la commande "Raz" du compteur se présente, il faut que la commande "Chip Select" de la mémoire ait cessé d'agir, donc que les informations présentées par l'échelle de comptage soient enregistrées avant l'apparition de l'impulsion Raz.

Donc la commande "Raz" ne doit ni se présenter avant ni pendant que l'impulsion "Chip select" opère.

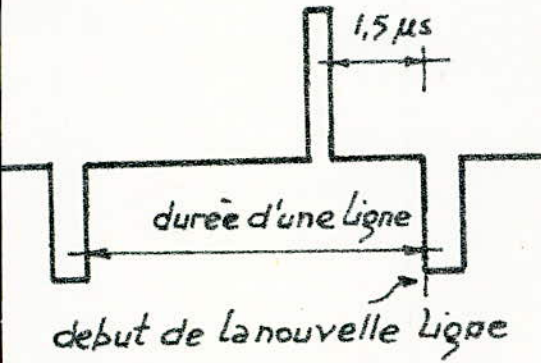
Pour cela, on génère cette impulsion "Raz" à partir de l'impulsion "Chip Select" avec un certain retard.

De plus, il faut que l'impulsion "Raz" ait cessé d'agir

- fig. 9 -



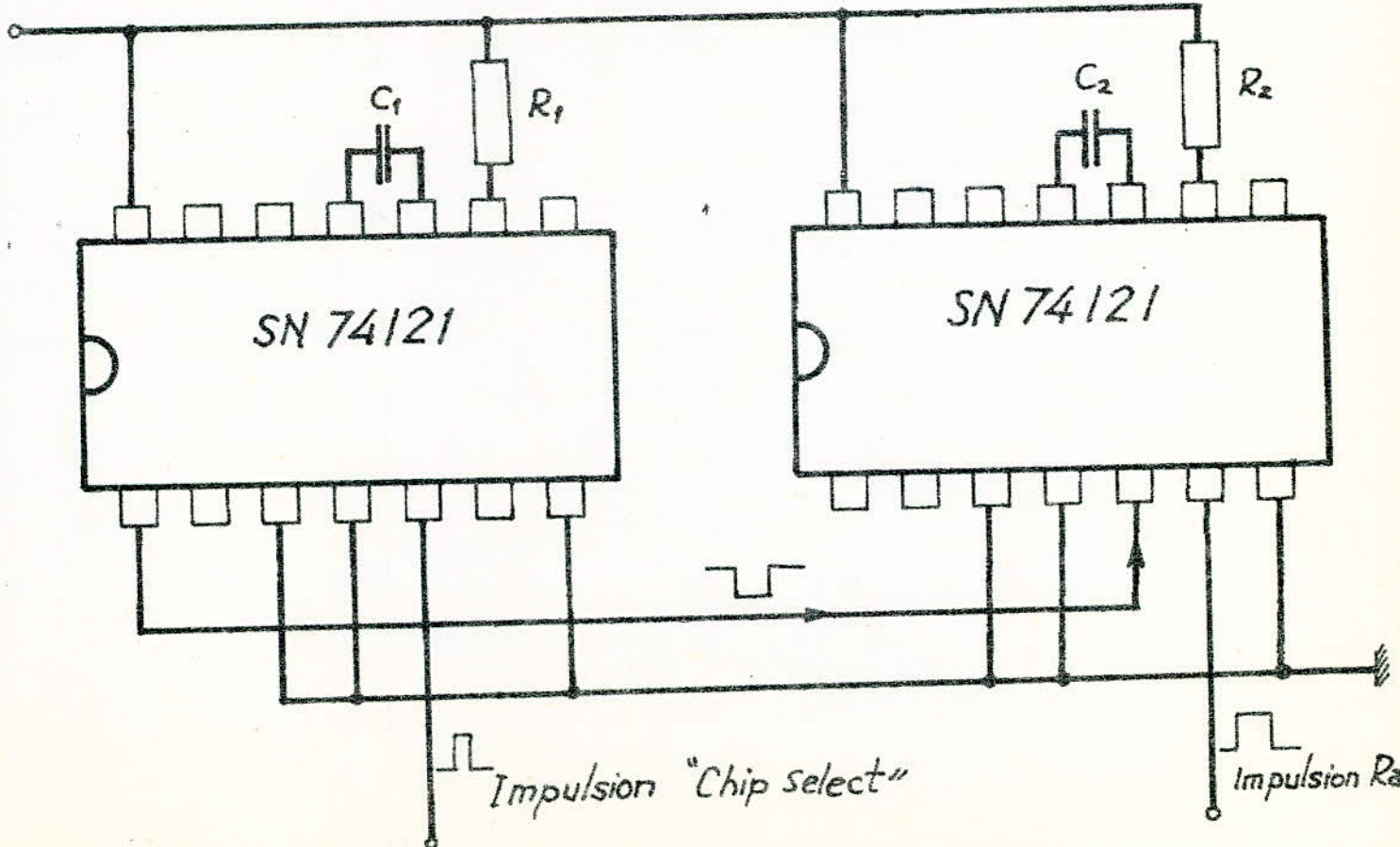
- fig 8 -



- fig 10 -

- fig. 11 -

V<sub>cc</sub> = 5V



avant le début de l'analyse de la nouvelle ligne, donc que le compteur soit prêt à "enregistrer" les impulsions se présentant à son entrée : "CLOCK".

La situation limite du signal vidéo est celle de la figure 8.

On a donc  $1,5 \mu s$  pour enregistrer les informations dans la mémoire, effacer le compteur avant de commencer l'analyse d'une nouvelle ligne.

Pour cela, on utilisera deux circuits intégrés du type SN 74121 dont le premier donnera le retard de l'impulsion "Raz" proprement dite.

Le schéma de l'ensemble est celui de la figure 9.

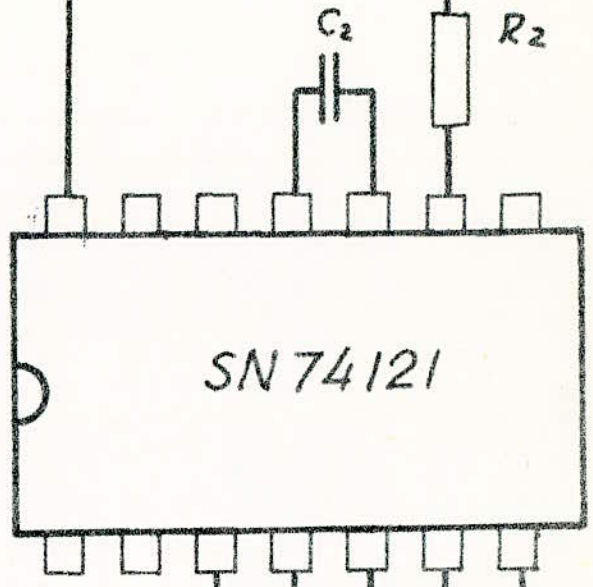
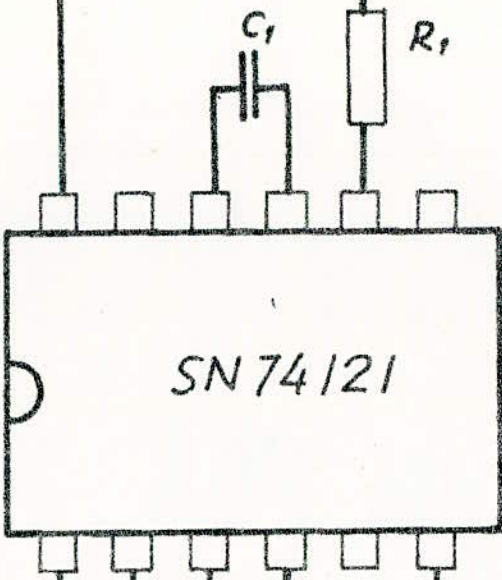
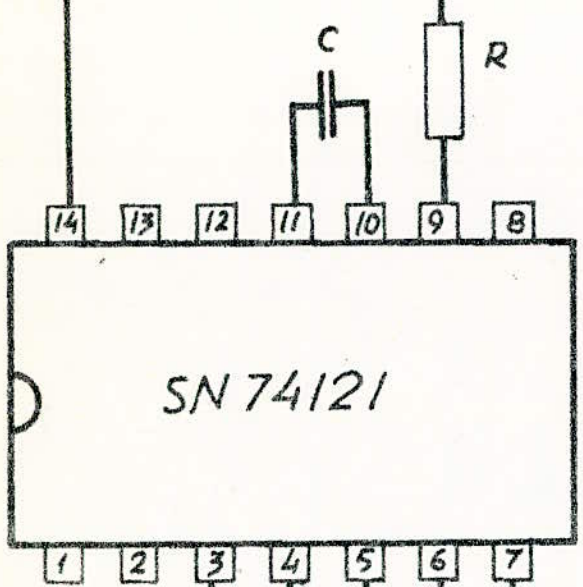
La durée  $\tau_1$  doit être supérieure ou égale à la durée de l'impulsion "Chip select". La durée  $\tau_2$  de l'impulsion "Raz" doit être suffisante pour remettre à l'état logique zéro des bascules JK du circuit SN 7476 du compteur.

Donc  $\tau_2$  doit être supérieure ou égale à  $25 ns$ . On prendra dans notre cas  $0,5 \mu s$ .

Le diagramme des impulsions est celui de la figure 10

Le monostable agit au flanc montant de l'impulsion d'attaque. L'impulsion "Chip Select" attaque le 1<sup>er</sup> monostable SN 74121. On a sur la sortie  $Q_1$  une impulsion de durée  $\tau_1$ . A sa sortie complémentaire  $\bar{Q}_1$ , on a une impulsion qui, comme flanc montant, a son deuxième flanc. Si on attaque

Vcc = 5V



Impulsion Image  
⌋



Impulsion "Chip Select"

~ fig. 12 ~



Impulsion "Raz"



GND

Le deuxième monostable SN 74121 par cette impulsion, celui-ci ne réagira que  $\tau_1$  après l'application du 1<sup>er</sup> flanc de l'impulsion. L'impulsion délivrée par ce second monostable est bien en retard de  $\tau_1$  par rapport à celle du "Chip Select".

Durée d'impulsion du "Chip Select" :  $0,5 \mu s$ .

Durée d'impulsion de "Raz" :  $0,5 \mu s$ .

donc  $0,5 \mu s \ll \tau_1 \ll 1 \mu s$

$$R_1 = 1 \text{ K}\Omega$$

$$720 \text{ pF} \ll C_1 \ll 1440 \text{ pF}$$

$$R_2 = 1 \text{ K}\Omega$$

$$C_2 \neq 720 \text{ pF}$$

Le schéma sera celui de la figure: 11.

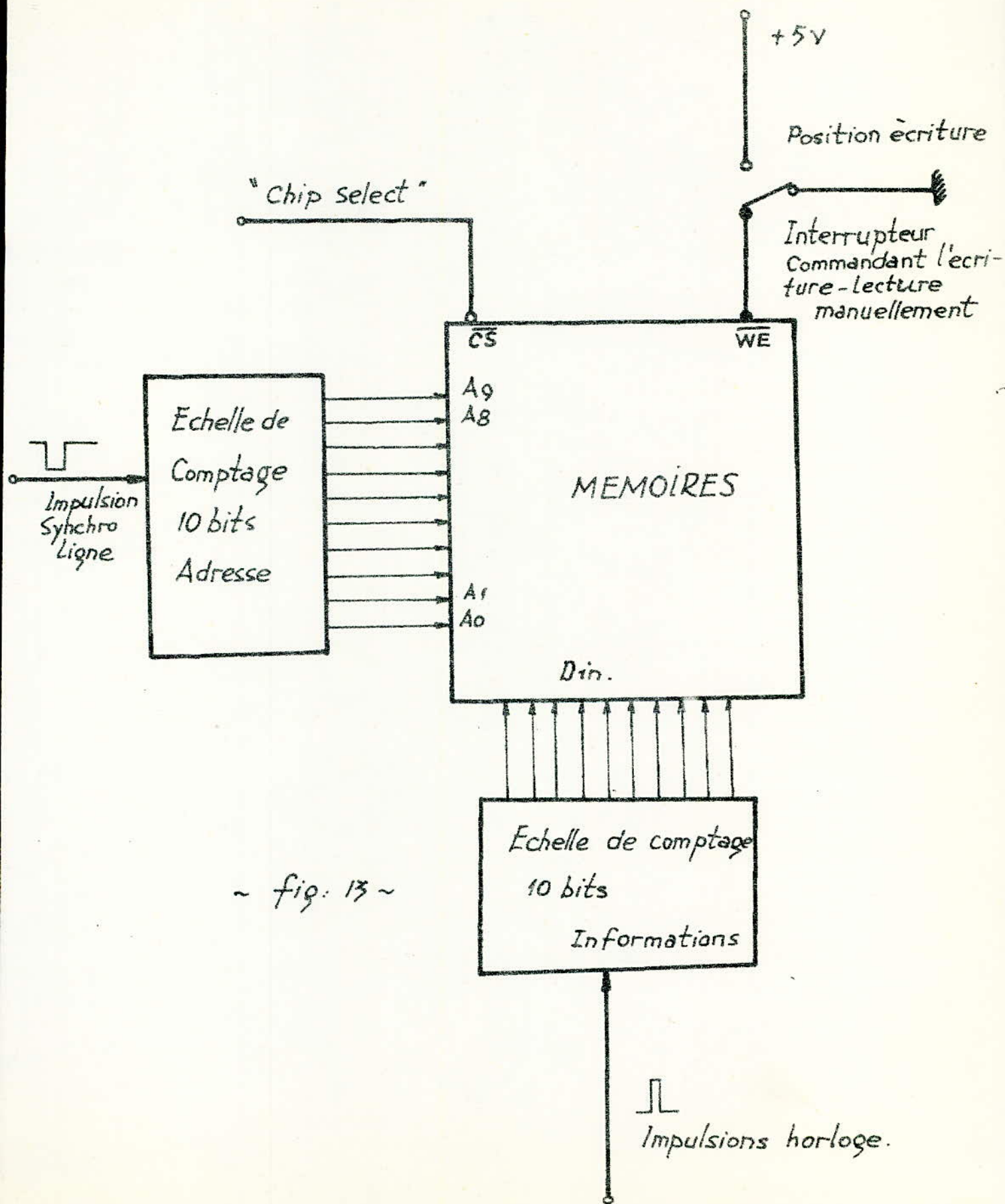
Le schéma donnant la commande "Chip Select" et "Raz" sera celui de la figure: 12.

#### 4. Adressage de la mémoire :

L'adressage dans la mémoire se fera à l'aide d'une échelle de comptage de 10 bits (pouvant avoir 1024 combinaisons). On introduira les impulsions desynchronisation lignes dans l'horloge de ce compteur.

On prévoit une commande manuelle qui ramènera cette échelle de comptage et tous les autres circuits devant être initialement à l'état logique "zéro" avant chaque expérience.

Le compteur initialement mis à zéro, sélectionnera



~ fig. 13 ~



l'adresse "0" dans la mémoire. Quand l'impulsion "Chip Select" apparaît, les informations présentées par le compteur ou échelle de comptage, sont stockées dans la mémoire à l'adresse "zéro".

Au fur et à mesure que l'analyse de l'image continue, les impulsions de synchronisation ligne, font changer l'état du compteur-adresse, sélectionnant ainsi pour chaque ligne, une nouvelle adresse de la mémoire (fig.13).

Le compteur adresse sera réalisé avec des circuits intégrés du type SN7476 qui sont des bascules JK Flip-Flop. Un chapitre a été consacré à leur étude

### **5. Commande d'arrêt du système au bout d'une demi-image analysée :**

Comme il a été vu dans le chapitre consacré à l'étude du signal vidéo, le balage se faisant d'une manière entrelacée pour toutes les caméras, l'analyse d'une image complète sera complexe et inutile.

En effet, sur une feuille de 40cm de long, avoir 625 points pour tracer une courbe est inutile. L'épaisseur d'un point étant de 1 demi-millimètre environ, et en laissant un écart de 0,5 mm entre chaque point, on peut au plus tracer 400 points. Donc l'analyse d'une

d'une demi-image est largement suffisante pour tracer une courbe.

Pour notre étude, on arrêtera le système au bout d'une trame analysée ; paire ou impaire.

Pour cela, on a deux possibilités :

a - Utiliser l'impulsion de synchronisation trame de durée  $20\mu s$ , donc supérieure à celle des impulsions de synchronisation ligne.

b - Décoder l'état de la dernière ligne de la trame analysée.

Dans notre cas, on décodera un état de l'échelle de comptage adresse et on aura à ce moment là une impulsion qui servira à arrêter le balayage de la caméra et à déconnecter les mémoires en agissant sur l'entrée "Chip Select".

Le problème est le choix de l'état à décoder. Vu la forme du signal vidéo du système 625 lignes, la présence des impulsions d'égalisation impose l'état à décoder. Au lieu de décoder l'état 312, on décodera l'état 308 de l'échelle de comptage, les impulsions d'égalisation apparaissant 3 lignes avant et 3 lignes après l'impulsion de synchronisation trame.

308 s'écrit en binaire pur :

.0100110100.

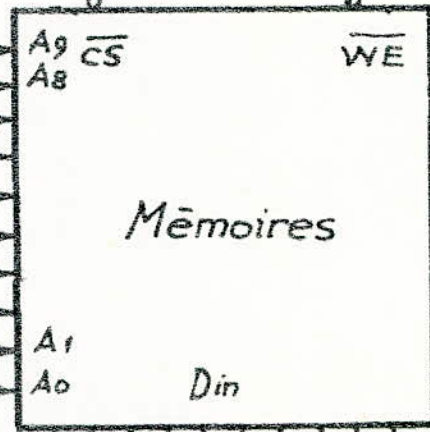
Pour déconnecter les mémoires, on utilisera une bascule JK en Circuit intégré SN7476 pour mettre  $\overline{CS}$  au niveau haut, ce qui déconnectera les mémoires. Le schéma sera celui de la figure : 14.

1/4 SN 7432

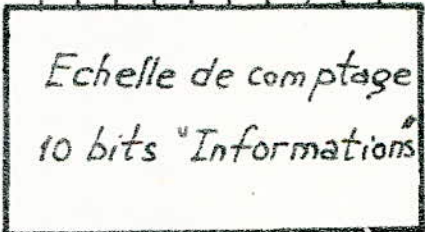
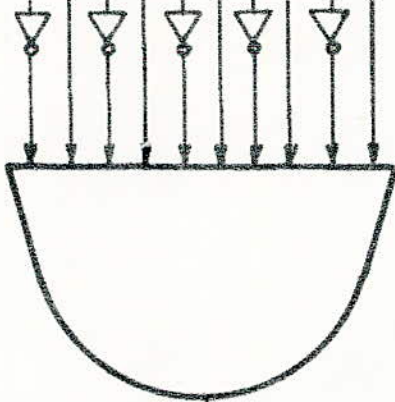
Impulsion "Chip Select"

- fig. 14 -

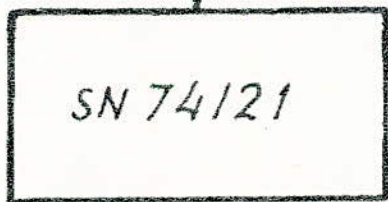
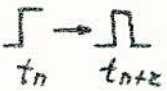
+5V



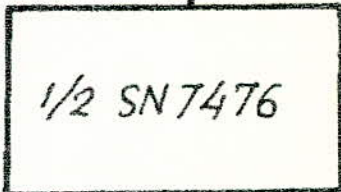
Impulsion de synchron ligne.



Raz



Impulsion horloge



Impulsion arrêtant le balayage dans la caméra

## Chapitre V.

# HORLOGES.

1. Introduction.
2. Multivibrateur astable à transistors.
3. Horloge réalisée à l'aide d'un oscillateur à Quartz et d'un trigger de Schmitt.
4. Horloge réalisée à l'aide de portes "NAND".

## Introduction :

On appellera horloge : un dispositif électronique délivrant des signaux rectangulaires à une fréquence donnée et possédant une bonne stabilité en fréquence.

Un signal est rectangulaire si celui-ci passe par transition brusque d'une valeur "a" à une valeur "b" : (1<sup>er</sup> schéma).

On peut avoir des signaux rectangulaires symétriques ou dissymétriques.

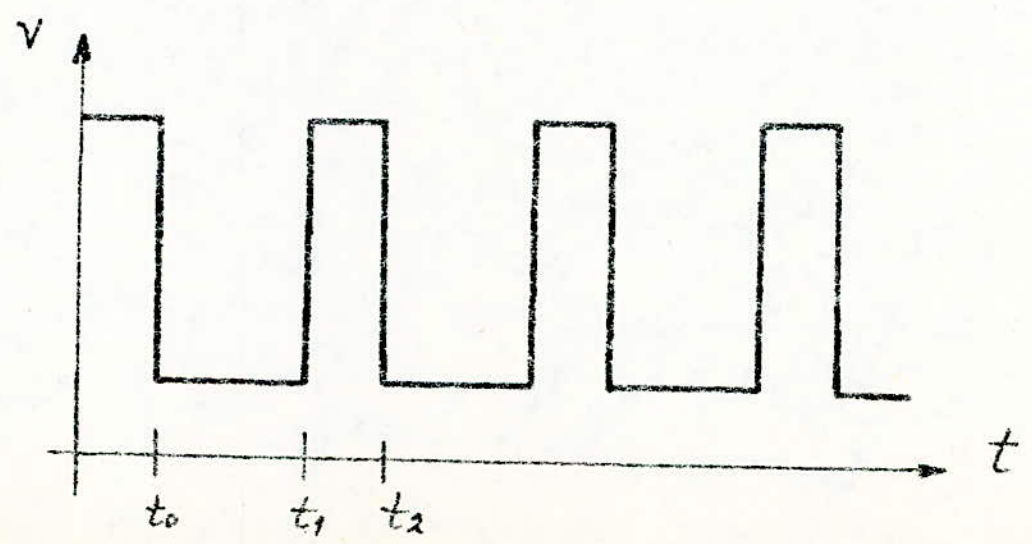
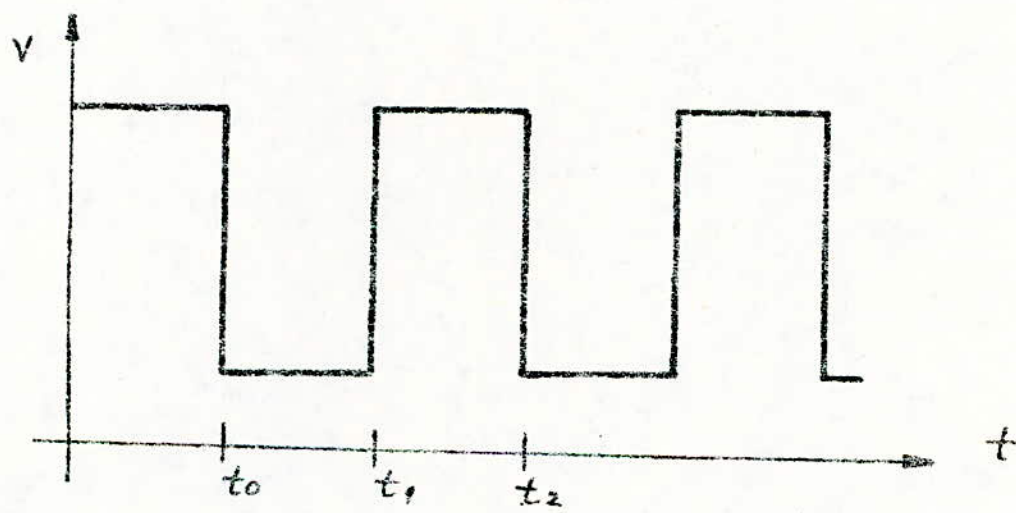
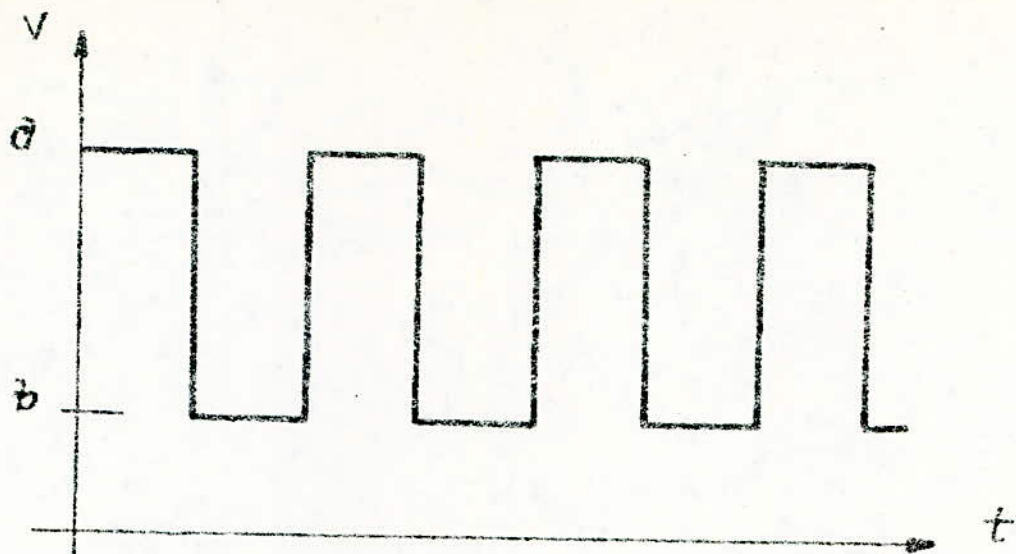
\* Si  $t_1 - t_0 = t_2 - t_1$  le signal rectangulaire est symétrique voir : (fig : 1) .

\* Si  $t_1 - t_0 \neq t_2 - t_1$  : le signal rectangulaire est dissymétrique. voir : (fig : 2) .

On peut obtenir ces signaux de plusieurs façons :

- Ecrêtage des tensions sinusoïdales.
- Multivibrateur astable.
- Attaque d'une bascule de Shmitt par un signal périodique quelconque.
- Déclenchement d'une bascule bistable par des impulsions.

Pour la réalisation d'une horloge, on prendra le système le plus stable en fréquence. On fera piloter les oscillations par un quartz assurant ainsi une stabilité en fréquence à  $10^{-5}$  près.



## Multivibrateur astable à composants discrets :

C'est un oscillateur qui délivre des signaux rectangulaires périodiques constituant un train d'impulsions. Le schéma a la même structure qu'un bistable dans lequel les liaisons entre collecteur et base sont capacitives. Les deux transistors ne peuvent pas débiter spontanément dans un état qui soit stable : (fig 3).

### Forme d'onde des tensions observées sur les électrodes : (fig 4).

Supposons qu'initialement le transistor  $T_1$  est bloqué et  $T_2$  est saturé on a alors :

$$V_{CE_1} \approx +E \quad V_{CE_2} = V_{CE_{sat}} \ll E$$

$$V_{B_1} \ll E \quad V_{B_2} \ll E$$

Le montage ne peut rester longtemps dans cet état. En effet, la capacité  $C_2$  se charge à travers  $R_4$ . Dès que le potentiel de la base de  $T_1$  devient positif, le transistor devient conducteur et le potentiel de son collecteur diminue très rapidement. Une impulsion négative bloquante est transmise à la base de  $T_2$  qui se bloque. L'augmentation de la tension du collecteur de  $T_2$  qui est transmise à la base de  $T_1$ , tend à renforcer son état conducteur. Le phénomène cumulatif est beaucoup plus rapide que la décharge des capacités  $C_1$  ou  $C_2$ .



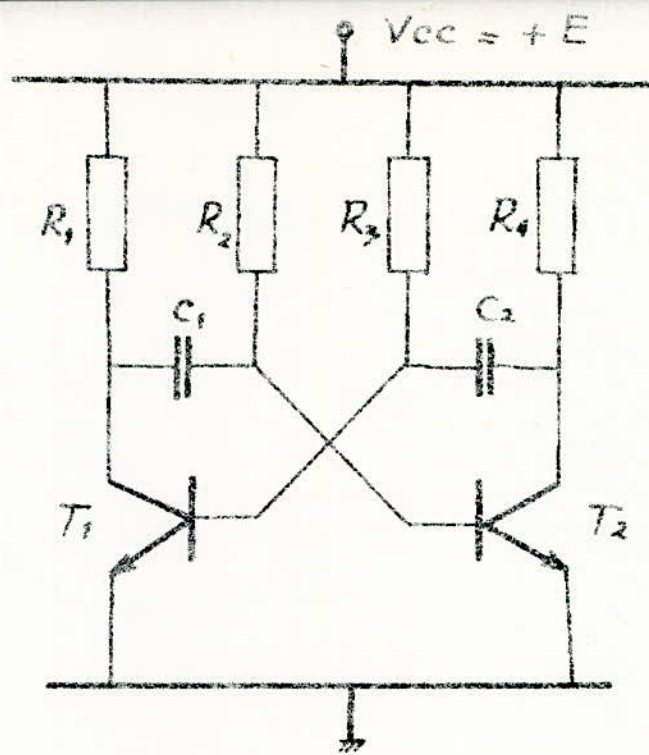
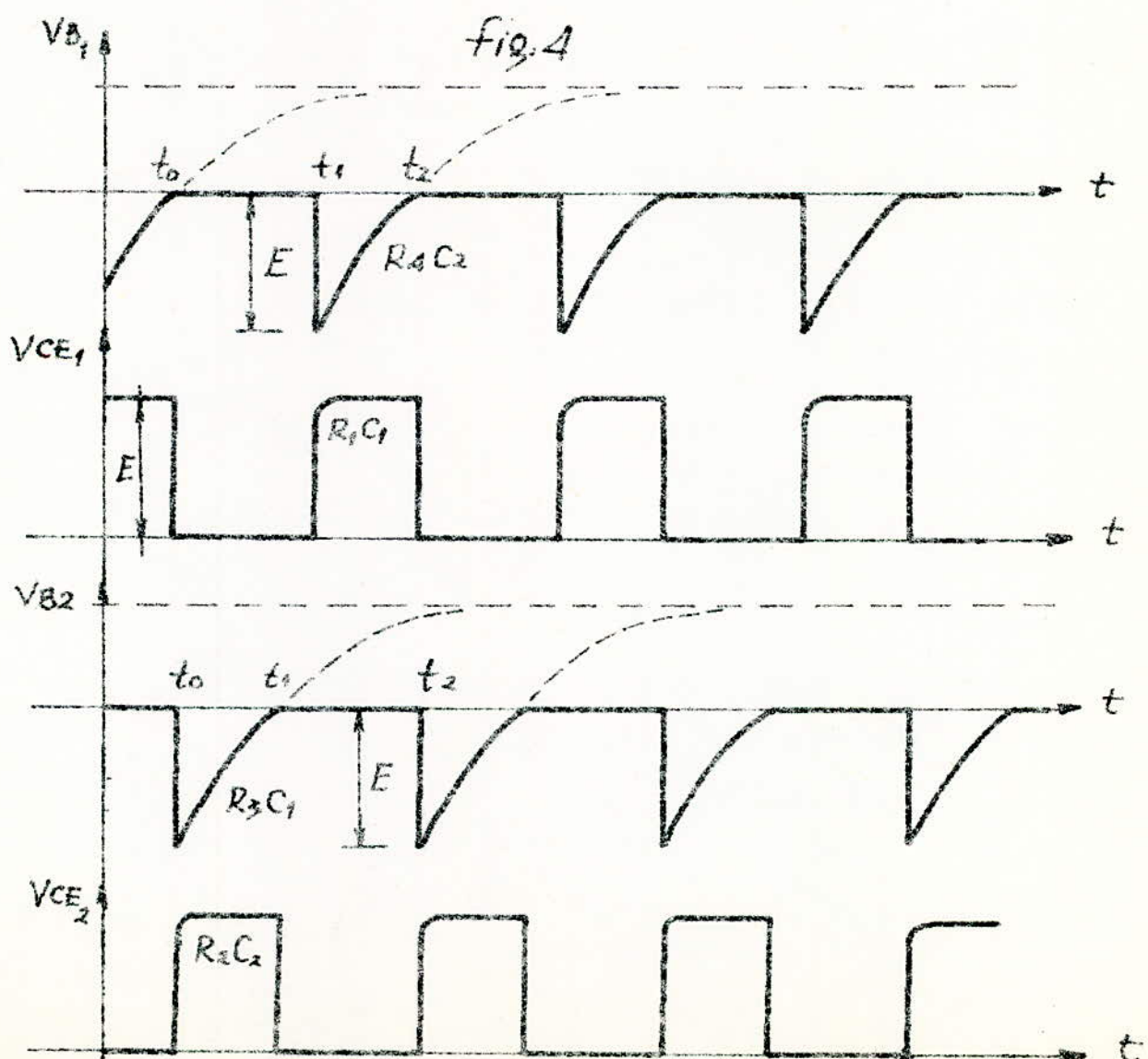


fig:3



Expérimentalement on observera une chute rapide du potentiel du collecteur du transistor qui devient conducteur.

$V_{CE_1}$  passe de  $E$  à  $V_{CE_1, \text{sat}} \ll E$  tandis que la tension du collecteur du transistor qui se bloque tend vers la tension d'alimentation  $E$ . Cette montée du potentiel est déterminée par la charge de la capacité qui joint le collecteur du transistor qui se bloque à la base du transistor saturé.

$V_{CE_2}$  passe de  $V_{CE_2, \text{sat}}$  à  $E$  avec la constante de temps:  $\tau = R_2 C_2$ .

Le montage ne reste pas dans cet nouvel état de fonctionnement puisque la capacité  $C_1$  se charge à travers  $R_3$ . Lorsque le potentiel de la base de  $T_2$  devient positif, on assiste à un basculement spontané et le même processus recommence indéfiniment: voir fig 4.

### Période du multivibrateur :

Le montage n'est pas forcément symétrique. La période  $T$  des signaux est égale à la somme des durées de chaque état quasi stable.

On a :

$$V_{B_2} = A + B e^{-\frac{t_1 - t_0}{R_3 C_1}}$$

$$V_{B_2, t_0} = -E = A + B$$

$$V_{B_2}(\infty) = E = A \quad \text{d'où on tire: } B = -2E$$

$$\Rightarrow V_{B_2} = E \left( 1 - 2e^{-\frac{t_1 - t_0}{R_3 C_1}} \right)$$

Cherchons l'instant où  $V_{B_2} = 0$

$$V_{B_2} = 0 \Rightarrow 1 - 2e^{-\frac{t_1 - t_0}{R_3 C_1}} = 0$$

$$\text{donc } \frac{1}{2} = e^{-\frac{t_1 - t_0}{R_3 C_1}}$$

$$\Rightarrow \log \frac{1}{2} = -\frac{t_1 - t_0}{R_3 C_1}$$

d'où :

$$t_1 - t_0 = R_3 C_1 \log 2$$

C'est la durée d'un état quasi stable du système.

$$V_{B_1} = A + B e^{-\frac{t_2 - t_1}{R_4 C_2}}$$

$$\left. \begin{array}{l} V_{B_1}(t_1) = -E = A + B \\ V_{B_1}(\infty) = +E = A \end{array} \right\} B = -2E$$

$$\text{d'où } V_{B_1} = E \left( 1 - 2e^{-\frac{t_2 - t_1}{R_4 C_2}} \right)$$

$$V_{B_1} = 0 \Rightarrow 1 - 2e^{-\frac{t_2 - t_1}{R_4 C_2}} = 0$$

$$\text{soit } \frac{1}{2} = e^{-\frac{t_2 - t_1}{R_4 C_2}} \Rightarrow \log \frac{1}{2} = -\frac{t_2 - t_1}{R_4 C_2}$$

$$\Rightarrow t_2 - t_1 = R_4 C_2 \log 2$$

La période est égale à :

$$T = (t_2 - t_1) + (t_1 - t_0) = t_2 - t_0$$

si le montage est symétrique, on a :

$$R_3 = R_4 = R \quad \text{et} \quad C_1 = C_2 = C$$

La période devient alors :

$$T = 2 \log 2 \cdot RC$$

Condition de blocage et de saturation :

Pour saturer un transistor, on prend toujours :

$I_b > I_{bs}$  . Où  $I_{bs}$  est le courant de base de saturation :

tion :

$$I_b = \frac{E}{R_i} > I_{bs} = \frac{I_{cs}}{\beta_j} = \frac{E}{\beta_j R_j}$$

$$\Rightarrow R_i < \beta_j R_j \quad \begin{array}{l} i = 4, 3 \\ j = 1, 2 \end{array}$$

c'est-à-dire  $\beta_1 R_1 > R_4$  pour  $T_1$  .

$\beta_2 R_2 > R_3$  pour  $T_2$  .

Le blocage est assuré par l'impulsion de tension de collecteur  $(-E)$  transmise par le transistor qui devient saturé, à la base du transistor qui se bloque.

Pour le calcul :

Choix du transistor :

- \* Il faut que le transistor ait une fréquence de coupure très supérieure à celle des signaux à obtenir.
- \* Il faut le choisir suivant la tension d'alimentation .

Pour le calcul de  $R_1$  et  $R_2$  :

$$I_{c\text{sat}_1} = \frac{E}{R_1} \Rightarrow R_1 = \frac{E}{I_{c\text{sat}_1}} = \frac{E}{\beta_1 I_{b\text{sat}_1}}$$

$$I_{c\text{sat}_2} = \frac{E}{R_2} \Rightarrow R_2 = \frac{E}{I_{c\text{sat}_2}} = \frac{E}{\beta_1 I_{b\text{sat}_2}}$$

$$I_b = 1,5 I_{b\text{sat}}$$

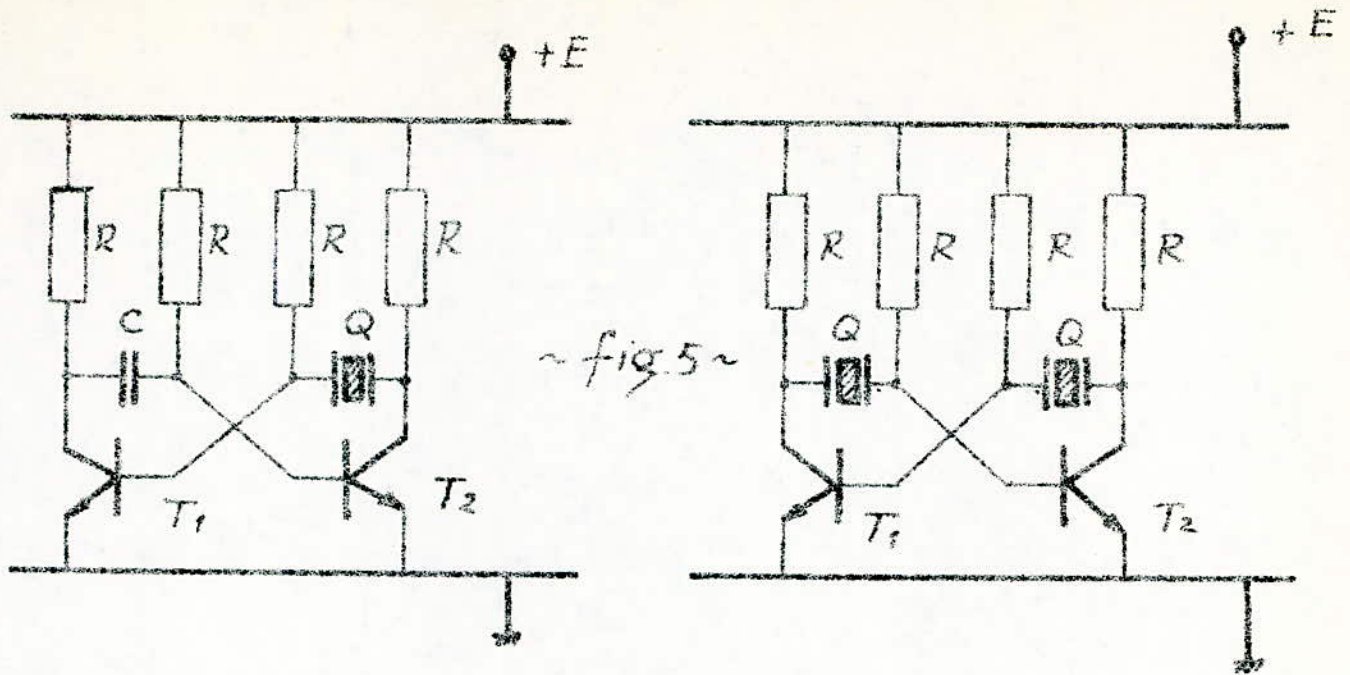
La condition de saturation permet de calculer  $R_3$  et  $R_4$ . Les condensateurs sont choisis suivant le rapport cyclique désiré.

Le multivibrateur astable ne procure qu'un signal de médiocre stabilité, suffisante toutefois pour certains usages. Mais il est dès fois où une grande stabilité en fréquence est demandée aux impulsions horloge. Il faudra alors avoir recours à l'emploi d'oscillateurs pilotés par quartz. Ces oscillateurs peuvent être constitués par des multivibrateurs dont l'un ou l'autre des condensateurs et parfois les deux, sont remplacés par des quartz : (fig 5)

Dans le cas de deux quartz, le montage oscille à la fréquence la plus petite des deux cristaux.

**3. Horloge réalisée à l'aide d'un oscillateur à quartz et d'un trigger de schmitt : (fig. 6)**

Le trigger de Schmitt a été étudié dans le chapitre



~ fig. 5 ~

~ fig. 6 ~

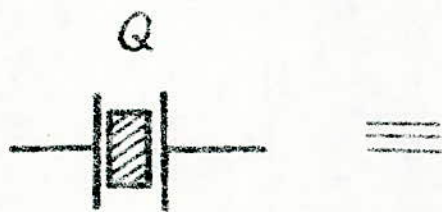
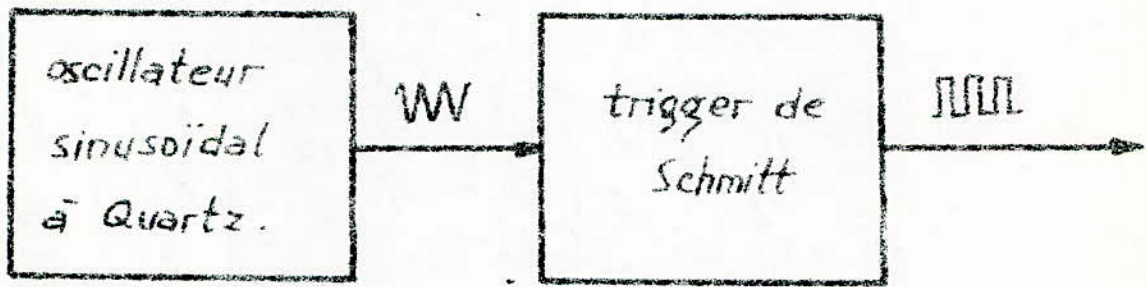
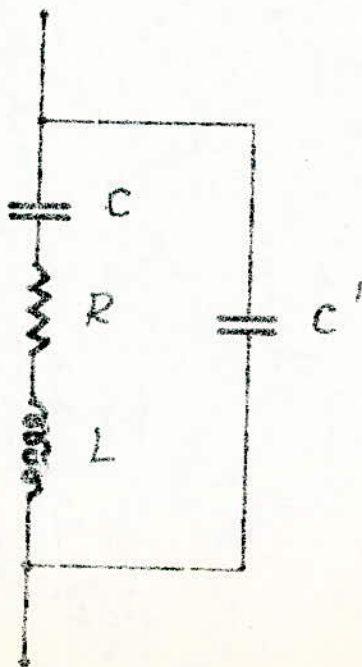


fig. 7



Dans ce paragraphe, on verra surtout la réalisation d'un oscillateur à quartz.

### Généralités sur le quartz :

Le quartz peut être mis en vibration mécanique à des fréquences allant jusqu'à plusieurs dizaines de MHz, fréquences d'autant plus élevées que la lame de quartz est plus mince. Le Quartz a aussi la propriété d'être piezoélectrique. Etant donné que l'oscillation du quartz se fait avec un amortissement très faible, on peut réaliser avec une lame de ce matériau, une oscillation de très grande stabilité.

Une lame de quartz munie de deux électrodes se comporte comme le circuit représenté sur la fig:7.

Le coefficient de self induction de la bobine est très grand, la capacité du condensateur  $C$  est faible (millième de  $\mu F$ ). La résistance  $R$  d'amortissement est très faible. On comprend que l'ensemble présente un coefficient de surtension très élevé. Le condensateur  $C'$  qui shunte le circuit résonnant série principal n'est autre que la capacité propre à la lame de quartz.

Le circuit possède deux fréquences de résonance :

- Une fréquence de résonance série correspondant à l'accord LC. A cette fréquence, l'impédance du système

passer par la valeur  $R$  qui est faible.

Une fréquence de résonance parallèle ou autre résonance pour laquelle l'ensemble se comporte comme un circuit bouchon d'impédance infinie. A cette fréquence on considère que  $C$  et  $C'$  sont en série et résonnant avec  $L$ .

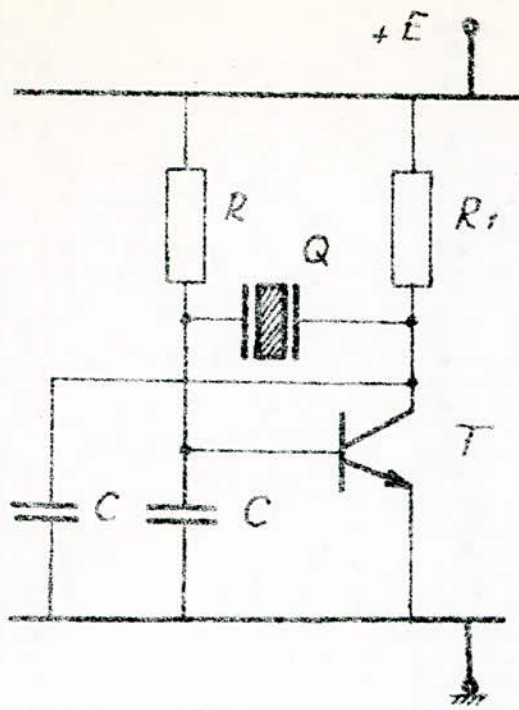
La différence entre les deux fréquences est très faible car  $C$  est très petite par rapport à  $C'$ .

On fera osciller le quartz dans un oscillateur à une fréquence située entre les deux fréquences définies plus haut. La fréquence dépendra donc en partie du circuit.

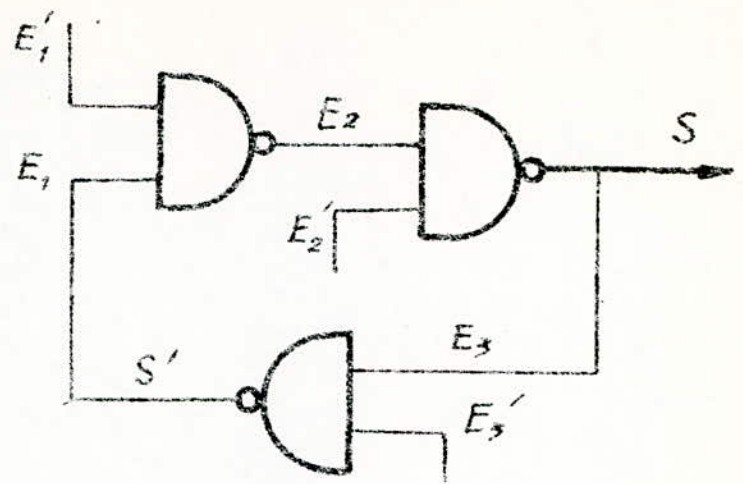
### Oscillateur Pierce : (fig 8)

Le montage est le type Pierce. Il correspond exactement au colpitts dans lequel  $C_1$  est remplacé par le quartz qui joue le rôle d'arrêt de la composante continue entre le collecteur et la base. La résistance  $R$  sert à déterminer le courant moyen du transistor.  $C_2$  et  $C_3$  doivent être choisis en fonction de la fréquence des oscillations à transmettre. On peut donner une approximation en pratique :  $C_3$  doit présenter à la fréquence des oscillations du quartz une impédance comprise entre 100 et 500  $\Omega$ . Pour  $C_2$ , à cette fréquence, l'impédance doit être comprise entre 200 et 1000  $\Omega$ .

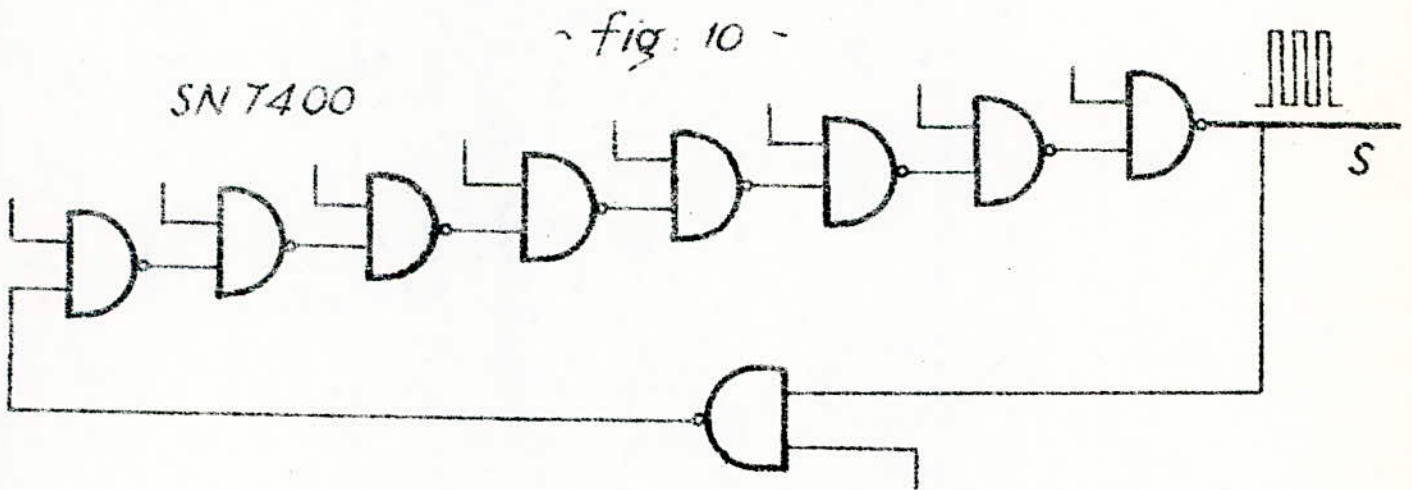




~ fig. 8 ~



~ fig. 9 ~



~ fig. 10 ~

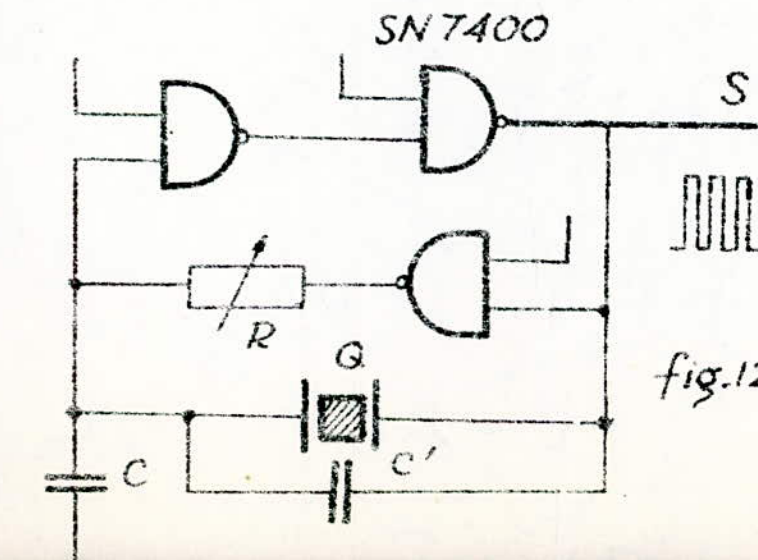
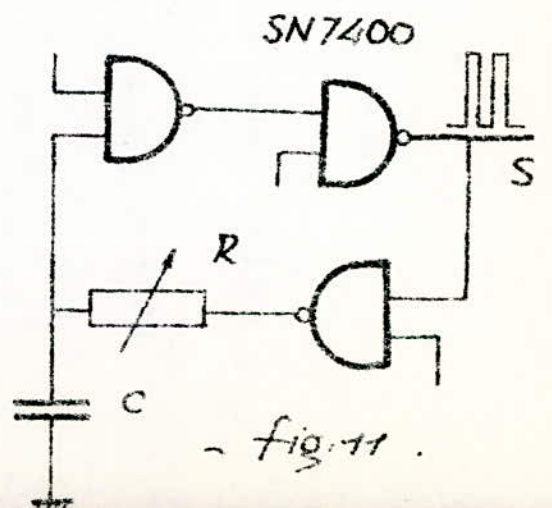


fig. 12



~ fig. 11 ~

$T : 2N708.$

$R_1 : 1K\Omega$

$C_2 : 220pF$

$R_2 = 10 \div 12,5K\Omega$

$C_1 : 1200pF$

$Q = 10MHz.$

Il existe une troisième possibilité pour réaliser des horloges : à l'aide de circuits intégrés. C'est ce montage qu'on réalisera pratiquement.

4. Horloge réalisée à l'aide de portes 'NAND' soit le montage suivant de la fig: 9.

Les entrées  $E_1'$  et  $E_2'$ ,  $E_3$  des 3 portes NAND sont laissées en l'air, elles sont donc au niveau 1 Logique en permanence.

Comportement du circuit .

Forme d'onde recueillie en S:

Supposons que l'entrée  $E_1$  soit au niveau logique 0, l'entrée  $E_2$  sera alors au niveau logique 1 et la sortie S ainsi que l'entrée  $E_3$  au niveau logique zéro. Le point S' sera donc au niveau logique 1. De ce fait, on a apparition d'un 1 Logique sur l'entrée  $E_1$  faisant basculer l'état de la première porte qui prend alors l'état logique 0. La deuxième porte change aussi d'état puisque son entrée  $E_2$  a changé. Elle passe de l'état logique 0 vers l'état logique 1. Donc S a changé d'état. A nouveau la 3<sup>e</sup> porte change d'état et prend l'état logique zéro

qui se présente aussi à l'entrée de la première porte qui basculera ; faisant à chaque fois basculer les deux autres portes .

On voit que le système est instable , l'entrée n'est jamais en accord avec ce qu'il y a en sortie .

Comme les états que peuvent prendre les différentes portes sont en nombre de deux , l'état de la sortie  $S$  est donc aussi en nombre de deux états logiques :

le 0 et le 1 .

Donc théoriquement , la forme d'onde de la tension recueillie en " $S$ " sera un créneau ; un train d'impulsions rectangulaires dont la période est donnée par le temps mis par une information à la sortie pour parcourir le chemin :  $E_3 - S' - E_2 - S$

Chaque circuit "NAND" introduit un déphasage entre l'entrée et la sortie du montage de 1 ns, il faudra donc utiliser 9 circuits "NAND" (fig 10)

Théoriquement , la période du signal de sortie est de :

$$9 \times 12 \text{ ns} = 108 \text{ ns} ; \text{ donc une fréquence de : } \frac{10^9}{108} \# 10^7 \text{ Hz} = 10 \text{ MHz} .$$

En pratique , au lieu d'utiliser autant de circuit "NAND" , On préfère retarder l'information par une cellule RC , le schéma devient celui de la fig. 11 .

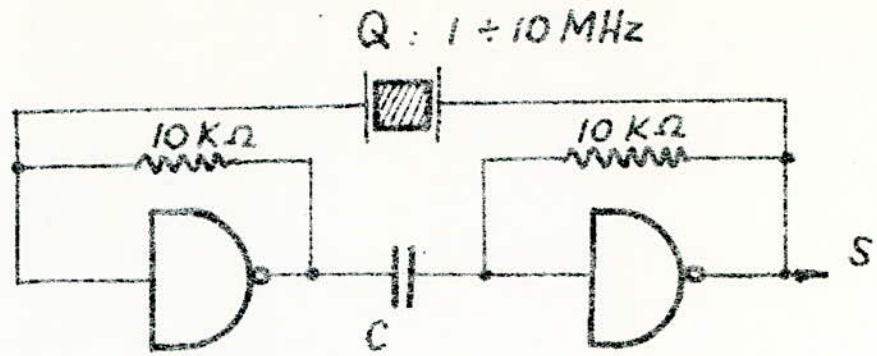
On stabilisera la fréquence des oscillations par un quartz shuntant le circuit de réaction. Le schéma devient celui de la fig. 12. Une petite capacité (de quelque pF) shunte le quartz Q.

Remarque :

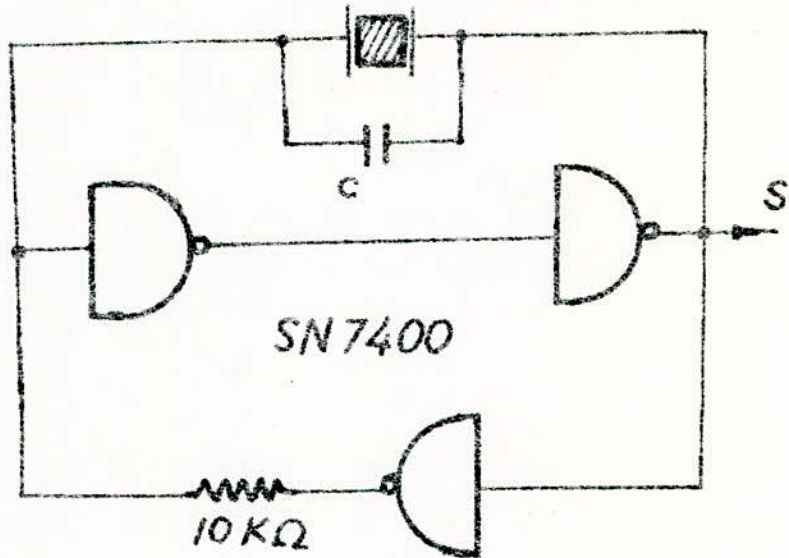
En pratique, des capacités shuntent une des portes "NAND", ceci a pour effet de diminuer les fronts de montée et de descente des impulsions. Mais ceci augmente la période des impulsions, donc la fréquence diminue. On a réalisé une horloge à l'aide de 3 portes "NAND" oscillant à la fréquence de 1 MHz, pour les essais.

On donne à titre indicatif quelques schémas d'horloges réalisées à l'aide des portes "NAND" en circuits intégrés de la série SN7400, stabilisées en fréquence à l'aide d'un cristal de quartz (fig. 13).

$\frac{1}{2}$  SN7400

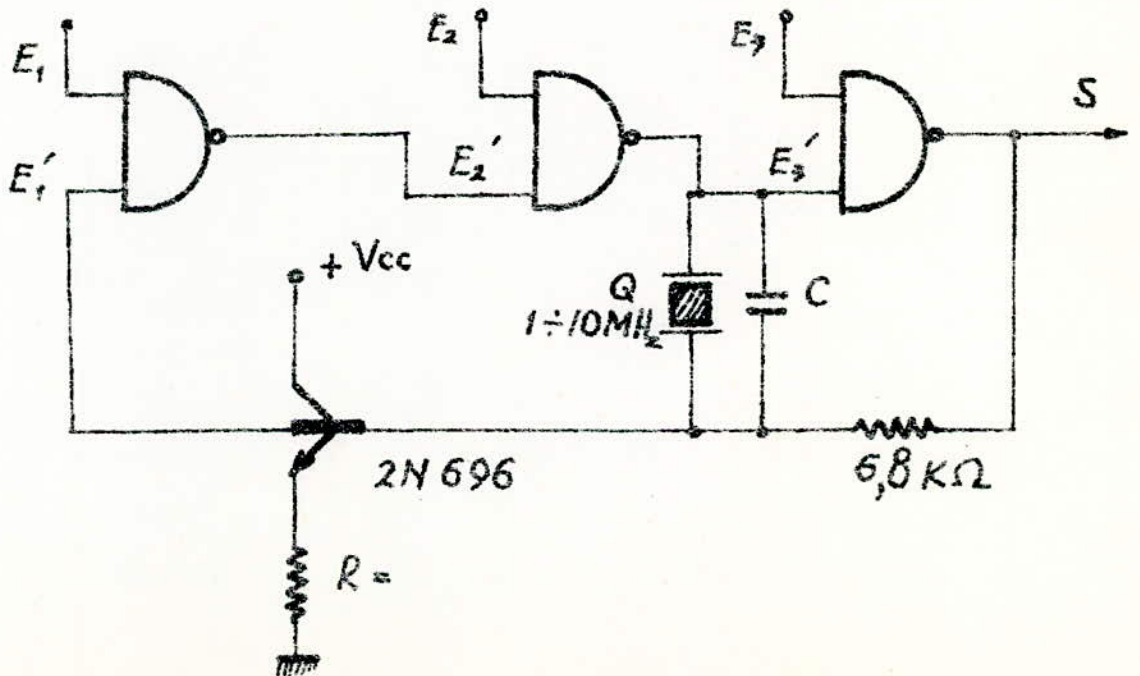


Q : 1 ÷ 10 MHz



- fig: 13 -

SN 7400



## Chapitre VI

# SYNTHESE ET REALISATION DE COMPTEURS .

1. Introduction.
2. Methodes d'etude.
3. Réalisation dans le cas de notre étude .
4. Conclusion.

## 1. Introduction :

Un compteur est un système séquentiel réalisé à l'aide de bascules, capables de détecter et compter des impulsions. Il existe deux types de compteurs :

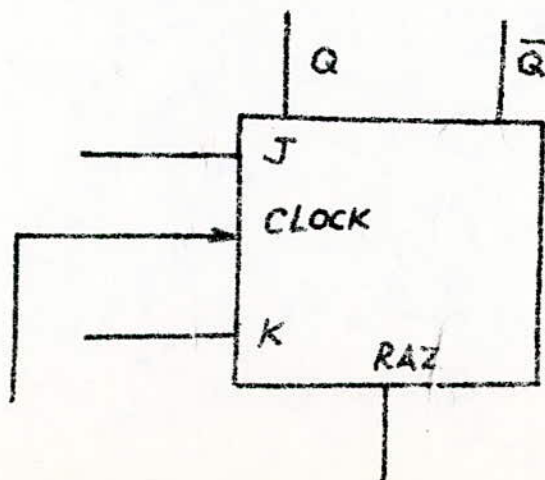
- compteur synchrone et compteur asynchrone.

Dans le premier cas, toutes les bascules reçoivent les impulsions à compter, alors que dans le second cas, seule la première bascule reçoit ces impulsions. On peut étudier un compteur dans différents codes : code binaire pur, code Gray... etc.

On fera l'étude dans le cas du code binaire pur.

## 2. Methodes d'étude :

Dans un compteur, souvent, les cellules le constituant, sont câblées de façon récurrente entre-elles. On va étudier dans ce paragraphe, la réalisation de deux types de compteurs : synchrones et asynchrones. Dans les deux cas, on utilise des bascules JK.



La table de vérité des bascules JK est :

J	K	$Q_t$	$Q_{t+\tau}$
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	0

La forme contractée devient :

J	K	$Q_{t+\tau}$	
0	0	$Q_t$	garde l'information: rôle de mémoire
0	1	0	Mise à zéro de la bascule.
1	0	1	Mise à un de la bascule.
1	1	$\bar{Q}_t$	Changement de l'état de la bascule.

Remarque : Pour que la bascule fonctionne, il faut que les entrées logiques J et K soient présentes ainsi que des impulsions "horloge".



## A. Compteurs synchrones : Méthode de Marcus

Dans les compteurs synchrones, toutes les bascules reçoivent la même impulsion horloge ; ce sont les entrées logiques  $J$  et  $K$  qui commandent le changement d'état ou non de la bascule. Dans cette méthode, on part des états présents du compteur et des états futurs pour déterminer les équations logiques de  $J$  et  $K$  en fonction des sorties des bascules.

Marcus s'intéresse, pour l'étude de ces compteurs à la stabilité et au basculement de chaque cellule. Chaque bascule peut être :

- \* Stable en 1  $\longrightarrow S_1$
- \* Stable en 0  $\longrightarrow S_0$
- \* transiter vers 1  $\longrightarrow T_1$
- \* transiter vers 0  $\longrightarrow T_0$

Appliquée à la bascule JK on a le tableau suivant :

J	K	$Q_t$	$Q_{t+1}$	
0	0	0	0	$S_0$
0	0	1	1	$S_1$
0	1	0	0	$S_0$
0	1	1	0	$T_0$
1	0	0	1	$T_1$
1	0	1	1	$S_1$
1	1	0	1	$T_1$
1	1	1	0	$T_0$

J	K	
0	0	$S_0$
0	1	$S_0$
0	0	$S_1$
1	0	$S_1$
0	1	$T_0$
1	1	$T_0$
1	0	$T_1$
1	1	$T_1$

D'où on peut faire le tableau :

	J	K	
S0	0	$\emptyset$	$J=0$ quelque soit la valeur de K .
S1	$\emptyset$	0	$K=0$ quelque soit la valeur de J .
T0	$\emptyset$	1	$K=1$ quelque soit la valeur de J .
T1	1	$\emptyset$	$J=1$ quelque soit la valeur de K .

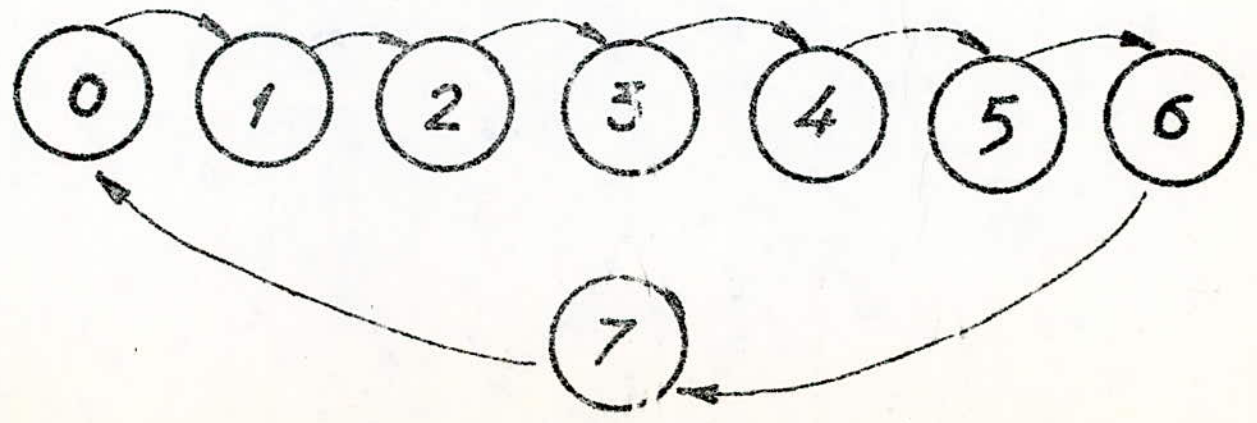
**Exemple de réalisation d'un compteur 0÷7 :**

Pour déterminer le nombre de bascule à employer pour la réalisation du compteur , on utilise la relation suivante :

$$2^n - 1 \geq N \quad \text{où :} \quad \begin{array}{l} n = \text{nombre de bascules} \\ N = \text{Nombre d'états de compteur} \end{array}$$

Dans ce cas, on voit que :  $2^3 - 1 = 7$

On veut réaliser un comptage, donc suivre le chemin suivant :



Soient A, B et C les 3 bascules on a :

	C	B	A	C	B	A	C	B	A
0	0	0	0	0	0	1	S0	S0	T1
1	0	0	1	0	1	0	S0	T1	T0
2	0	1	0	0	1	1	S0	S1	T1
3	0	1	1	1	0	0	T1	T0	T0
4	1	0	0	1	0	1	S1	S0	T1
5	1	0	1	1	1	0	S1	T1	T0
6	1	1	0	1	1	1	S1	S1	T1
7	1	1	1	0	0	0	T0	T0	T0
	avant impulsion			après impulsion					

Pour avoir maintenant les équations de J et K de chaque bascule, on fait les tableaux de Karnaugh avec comme variables de sortie des bascules :  $Q_A$   $Q_B$   $Q_C$  et comme sorties, les entrées logiques de chaque bascule. On aura donc 6 tableaux de Karnaugh.

Bascule A :

$Q_C \backslash Q_B Q_A$	00	01	11	10
0	T1	T0	T0	T1
1	T1	T0	T0	T1

$$J_A = 1$$

$$K_A = 1$$

Bascule B :

$Q_B Q_A$ $Q_C$	00	01	11	10
0	S0	T1	T0	S1
1	S1	T1	T0	S1

$Q_B Q_A$ $Q_C$	00	01	11	10
0		1	$\emptyset$	$\emptyset$
1		1	$\emptyset$	$\emptyset$

$Q_B Q_A$ $Q_C$	00	01	11	10
0	$\emptyset$	$\emptyset$	1	
1	$\emptyset$	$\emptyset$	1	

$$J_B = Q_A$$

$$K_B = Q_A$$

Bascule C :

$Q_B Q_A$ $Q_C$	00	01	11	10
0	S0	S0	T1	S0
1	S1	S1	T0	S1

$Q_B Q_A$ $Q_C$	00	01	11	10
0			1	
1	$\emptyset$	$\emptyset$	$\emptyset$	$\emptyset$

$Q_B Q_A$ $Q_C$	00	01	11	10
0	$\emptyset$	$\emptyset$	$\emptyset$	$\emptyset$
1			1	

$$J_C = Q_A Q_B$$

$$K_C = Q_A Q_B$$

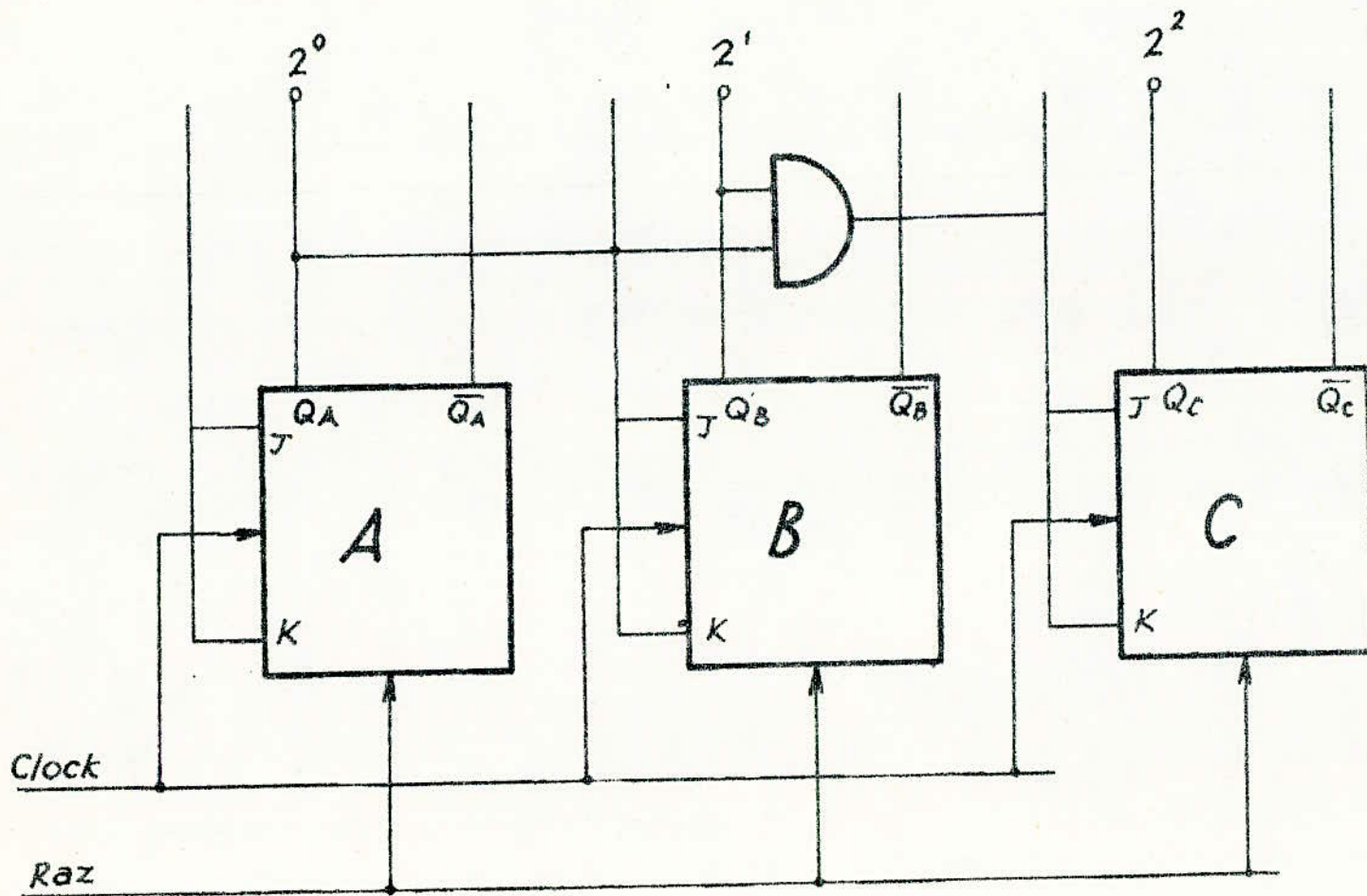
En ayant les équations logiques des entrées J et K de chaque bascule, on peut faire le schéma de câblage représenté sur la figure .1 .

Le diagramme des impulsions à la sortie de chaque bascule sera à la figure .2 .

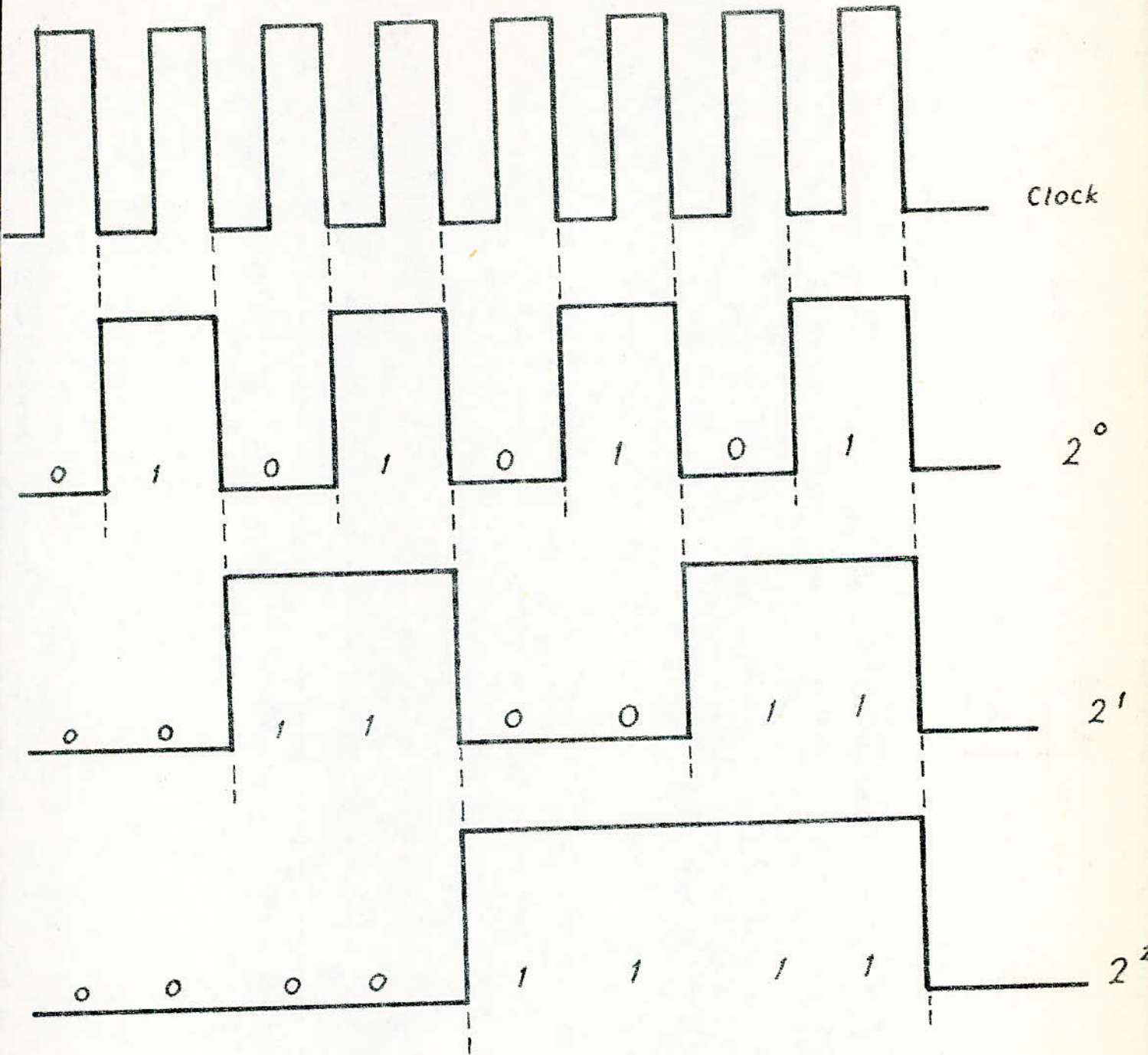
On a bien réalisé un comptage en binaire pur des impulsions d'horloge .

Remarque :

L'impulsion Raz remet le compteur à l'état 000 quelque soient les entrées logiques J, K et l'entrée horloge de chaque bascule .



~ fig: 1 ~



~ fig: 2 ~

## B. Compteurs Asynchrones .

Dans ce cas de compteurs , les entrées logiques J et K de toutes les bascules le constituant sont mises à l'état logique 1 , assurant ainsi un changement d'état de la bascule chaque fois qu'un front (ascendant ou descendant) se présente à l'entrée "horloge".

La première bascule est attaquée par des signaux extérieurs , les autres bascules sont attaquées par les sorties des précédentes . Le schéma est celui de la figure.3 .

Le changement d'état d'une bascule est assuré lorsque sur la sortie de la précédente , un digit 1 est remplacé par un digit 0 , c'est à dire lorsque la bascule passe de l'état logique 1 vers l'état logique 0 .

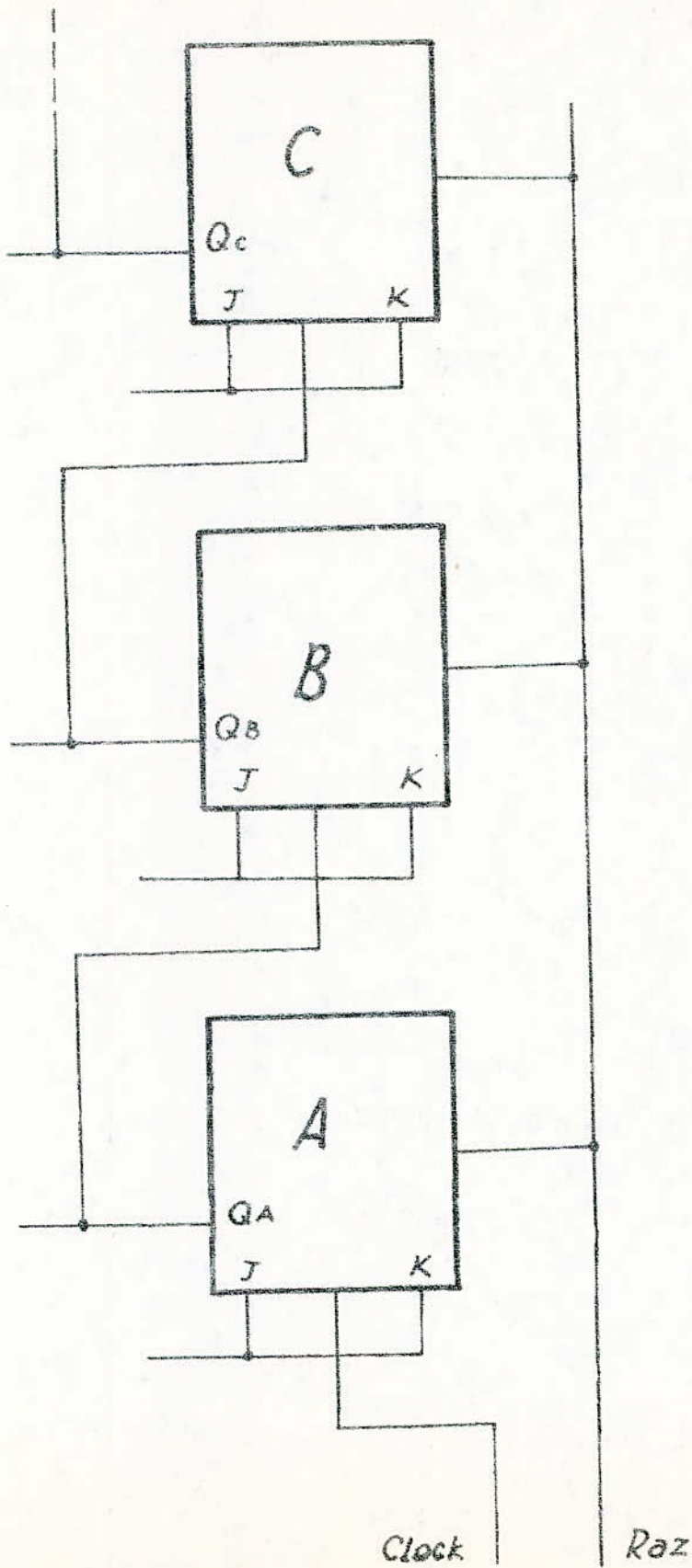
Remarque :

Parfois , des signaux parasites prennent naissance dans les compteurs : c'est le cas du "SPIK". En pratique , lorsqu'on réalisera le compteur , si le SPIK existe , il faudra veiller à l'éliminer .

### 3. Réalisation dans le cas de notre étude :

Pour notre étude , on fera un compteur asynchrone qui est de loin le plus simple et le moins encombrant en pratique . Dans notre cas , on veut un compteur ayant 1024 combinaisons , on devra donc

~ fig:3 ~





faire une échelle de comptage de 10 bits. On utilisera 10 bascules JK en cascade, suivant le schéma de la figure 4.

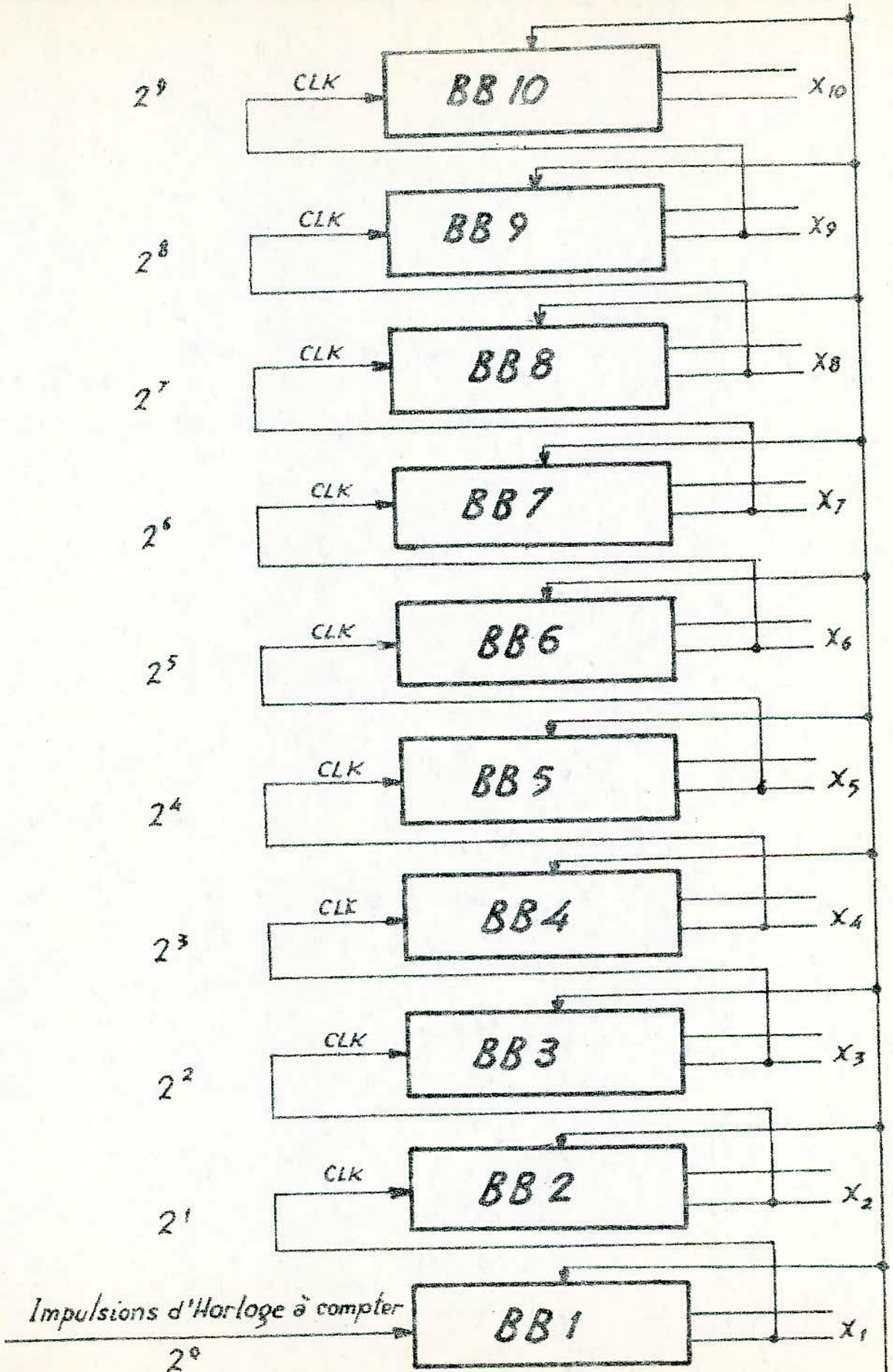
En pratique, on utilisera des bascules JK pour réaliser le compteur. Ce sont les circuits intégrés de la série SN 7476. Chaque circuit a deux bascules JK "FLIP-FLOP". Il nous faut donc 5 circuits intégrés pour le réaliser. Les entrées J et K seront mises au niveau logique 1 toutes les deux, assurant ainsi un basculement de la cellule à chaque impulsion d'horloge.

Le circuit intégré SN 7476 JK FLIP-FLOP est basé sur le principe maître-esclave. Les entrées pour la partie maître sont contrôlées par l'impulsion d'horloge. L'impulsion d'horloge aussi, règle l'état des transistors de couplage qui connectent la partie maître à la partie esclave. La séquence des opérations est comme suit :



- Forme d'impulsion horloge.

1. Isolation de l'esclave du maître
2. Entrée de l'information pour le maître.
3. Neutralisation des entrées J et K.
4. Transfert de l'information du maître vers l'esclave.



- Fig 4 -

La largeur de l'impulsion d'horloge doit être supérieure ou égale à 20 ns.

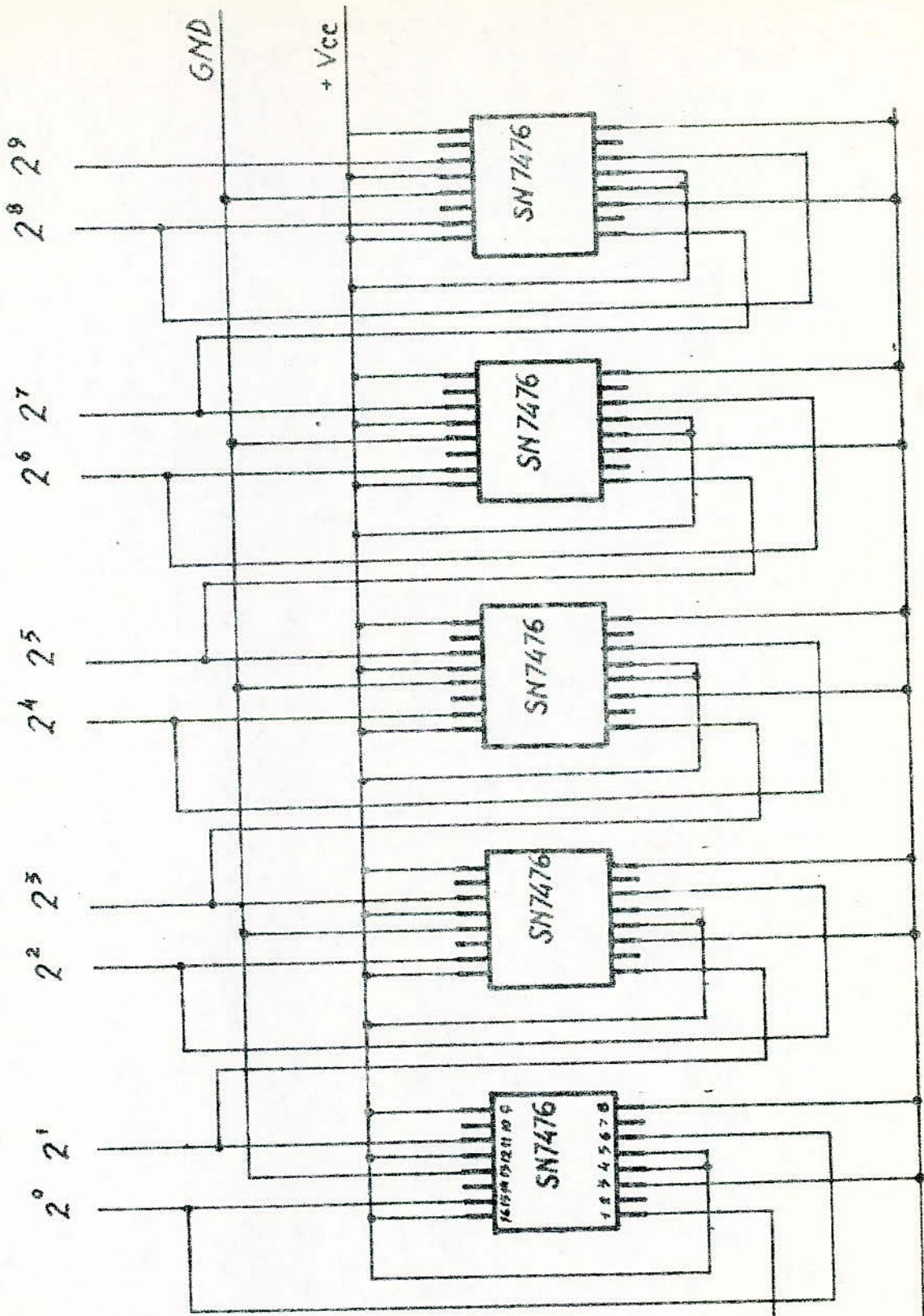
La largeur de l'impulsion RAZ doit être supérieure ou égale à 25 ns.

Le schéma du compteur à l'aide des circuits intégrés SN7476 voir : fig.5.

#### 4. Conclusion :

Il existe des compteurs synchrones et asynchrones sous forme intégrée qu'il sera avantageux d'utiliser dans notre cas. Ceci réduira le nombre d'éléments employés et le volume de place occupé.

La réalisation se fera avec des circuits SN7476 ; mais, plus tard, on pourra refaire la maquette et réduire ainsi le système à une seule plaquette imprimée.



~ fig:5 ~

Horloge

Raz

## Chapitre VII

# LES MEMOIRES .

1. Mémoire magnétique .
2. Mémoire à semi-conducteurs .

## 1. Mémoires magnétiques :

Phénomène physique mis en jeu.

Le phénomène physique mis en jeu est : L'aimantation et son sens. Considérons le transformateur de la figure on y distingue :

- L'enroulement primaire.
- L'enroulement secondaire.
- Le circuit magnétique.

Un courant dans l'enroulement primaire permet de créer un état magnétique, c'est-à-dire : une aimantation déterminée dans un circuit magnétique.

L'enroulement secondaire ne sait pas reconnaître cet état mais peut en déceler ses changements.

Un courant électrique dans un sens crée un état magnétique orienté. Un courant de sens contraire crée l'état magnétique inverse.

Donc en prenant comme élément binaire le sens d'aimantation, on peut conclure que :

- Un courant électrique enregistre le bit 1.
- Un courant électrique de sens opposé enregistre le bit 0.

Pour la lecture de l'information, on enregistre le bit 0 :

- Si après cet enregistrement on ne détecte aucun

changement, c'est que l'enregistrement était à zéro (0)  
- Si on détecte un changement, l'enregistrement  
était à 1 et il faut alors le réenregistrer.

**Mémoire à tores de ferrite.**

**Mémoire à aiguilles**

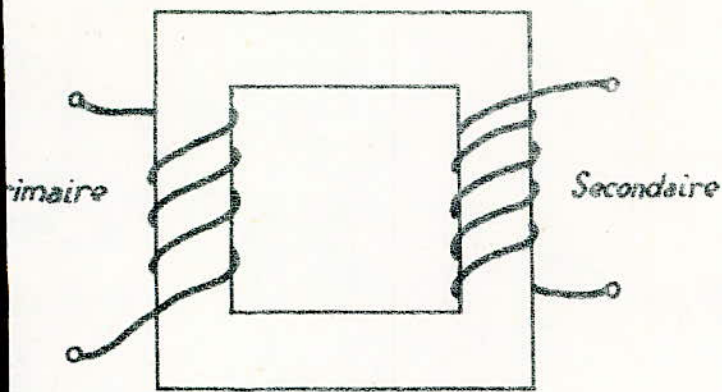
Dans ces mémoires, chaque bit de l'information est enregistré sur un support physique parfaitement individualisé : C'est le propre des mémoires statiques, une cellule ou élément par bit.

Transformer une énergie électrique en énergie magnétique et inversement ne se fait pas avec un meilleur rendement et la faiblesse des énergies mises en jeu ajoute un autre problème. D'où on a été amené aux deux technologies

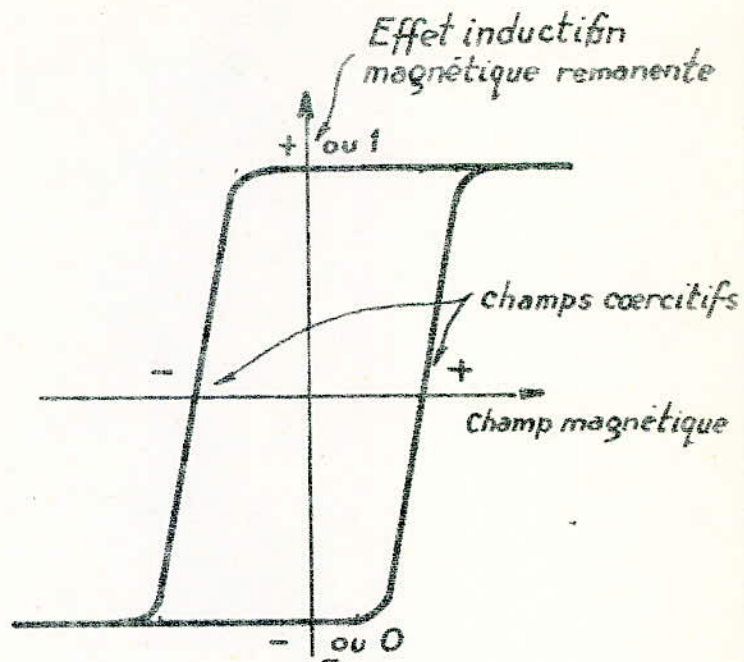
\* Le tore magnétique : (fig. 2.a)

Dans une mémoire à tores, le support magnétique entoure les conducteurs. Pour cela, il a une forme en anneau. Le matériau est un mélange de ferrite : oxyde mixte de fer et d'un autre métal ; On cherche une forte induction rémanente pour un faible champ coercitif, et un cycle d'hystérésis aussi proche que possible de la forme rectangulaire. (fig. 2.b)

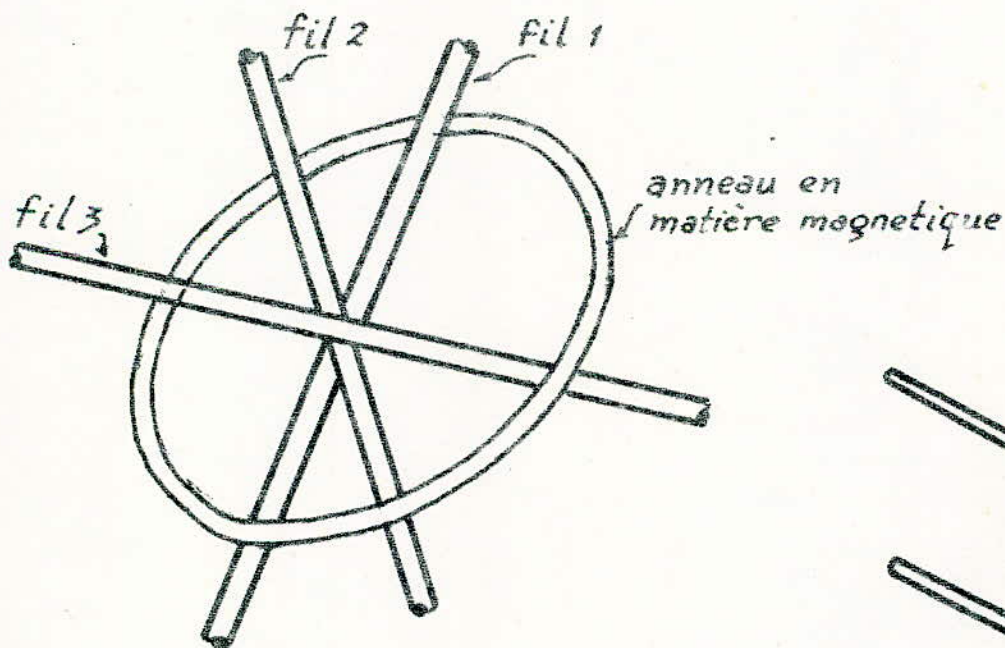
Pour l'écriture, le tore est traversé par deux fils (fil 1 et 2). Ses petites dimensions (moins de 1mm de



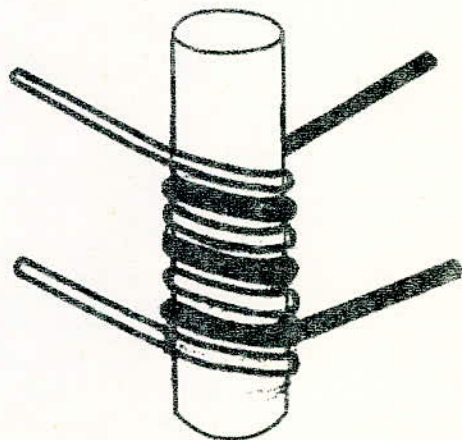
~ fig: 1 ~



~ fig: 2 b ~



~ fig: 2 a ~



~ fig: 3 ~



de diamètre) font que l'on se limite à lui faire traverser le tore au lieu de l'enrouler. Un 3<sup>em</sup> fil traverse le tore : c'est celui de lecture captant le basculement éventuel à cet instant.

\* L'aiguille fig:3

Son diamètre est de 0,25 mm. Sa longueur est inférieure à 3 mm. L'aiguille elle-même n'est pas magnétique, mais est revêtue d'une couche mince de fer-nickel (magnétique) l'épaisseur de cette couche est  $4 \cdot 10^{-7} m$ . Comme pour le tore, il existe deux fils d'écriture qui l'entourent sur une dizaine de tours. Le rôle du fil de lecture est rempli par l'un d'eux.

### Comparaison des deux techniques :

\* le tore est plus facile à élaborer (pas de couche mince à surveiller).

\* Mise en place des conducteurs est difficile pour le tore. Tissage manuel

\* Facilité d'écriture : l'état du tore est plus difficile à faire basculer que celui de l'aiguille à cause de la quantité de matière magnétique.

\* Facilité de lecture pour l'aiguille : signal électrique engendré est proportionnel au nombre de tours du conducteur.

\* Rapidité de basculement : un tore exige plus de temps que l'aiguille pour basculer d'un état à l'autre

\* Les aiguilles étant plus sensibles, le seront aussi aux bruits électriques introduits par la machine. Elles peuvent donc basculer sous l'influence de ces bruits électriques ce qui ne sera pas le cas du tore.

Pour réaliser des mémoires très rapides, les tores de ferrite ou les films minces sont très coûteux. On utilise alors des bascules réalisées avec des Semi-conducteurs sous une forme intégrée.

## 2. Mémoire à semi-conducteurs :

### Description de la mémoire TTL ISOPLANAR MEMORY 93L425

La 93L425 est une mémoire à accès libre d'écriture et lecture de petite puissance de 1024 bits organisée en 1024 mots de 1 bit. Elle a un temps d'accès typique de 35 ns et est désignée pour être employée comme tampon, pour le contrôle de stockage et pour ses hautes performances dans les applications demandant une petite puissance.

La 93L425 a des décodeurs dans le circuit, deux lignes "entrées, sorties" séparées et une ligne "Selecteur de circuits" active au niveau bas. Le 3<sup>e</sup> état de sortie est donné pour guider les systèmes organisés ET/ou

charges hautement capacitives . La 93L425 est compatible avec les standards des familles DTL et TTL .

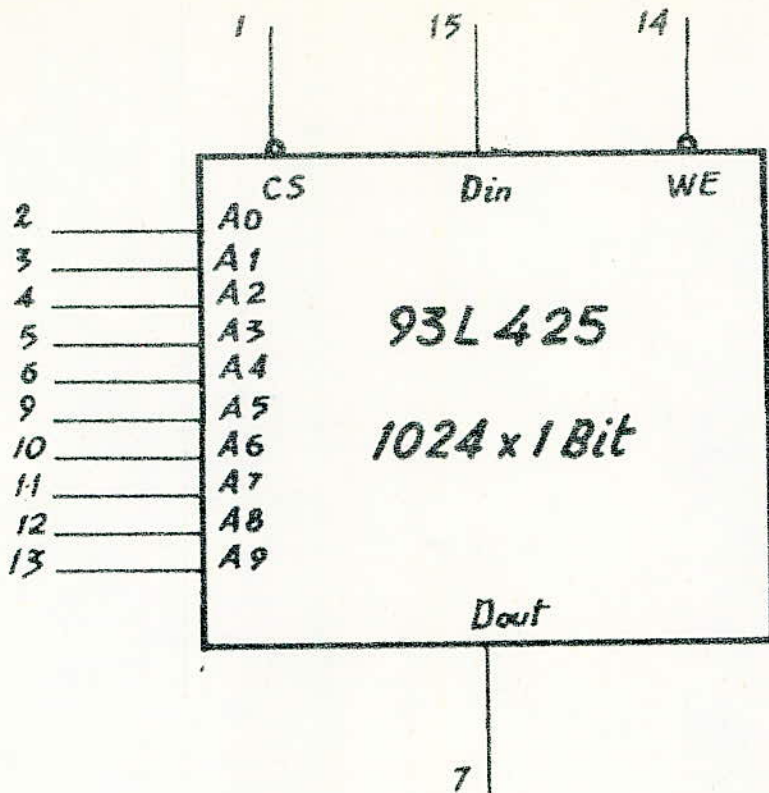
- \* 3 états de sortie .
- \* sortie non inversée .
- \* organisée en 1024 mots de 1 bit .
- \* Temps d'accès de lecture de 35 ns typique .
- \* Temps d'accès au chip select : 25 ns typique .
- \* Puissance dissipée : 250 mW typique .
- \* Entrées et sorties TTL .

## Description du fonctionnement

La 93L425 est une mémoire à accès libre de 1024 bits organisée en 1024 mots de 1 bit. Le mot est sélectionné par l'état des 10 bits adresse :  $A_0 \div A_9$  .

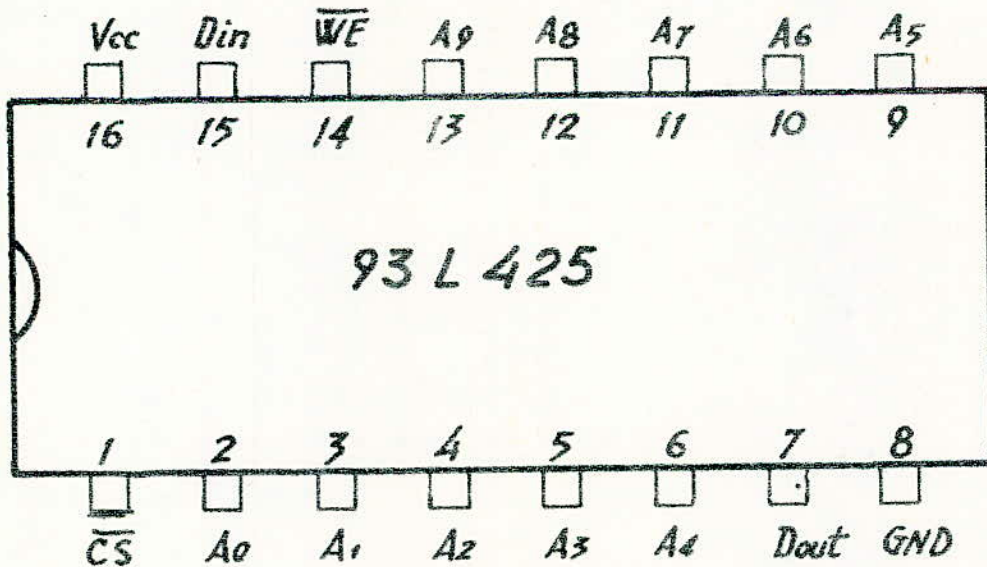
L'entrée "chip select" ordonne l'expansion des rangées de la mémoire . Pour les grandes mémoires , le temps d'accès rapide du "chip select" permet de décodifier le chip select ( $\overline{CS}$ ) de l'adresse sans affecter les performances du système .

Les opérations de lecture-écriture sont contrôlées par l'état de "Writeenable" qui est actif au niveau bas ( $\overline{WE}$ ) . Lorsque ( $\overline{WE}$ ) est au niveau bas , et le circuit sélectionné , l'information présente au Din est écrite à l'adresse allouée . Pour lire ,  $\overline{WE}$  doit être mis



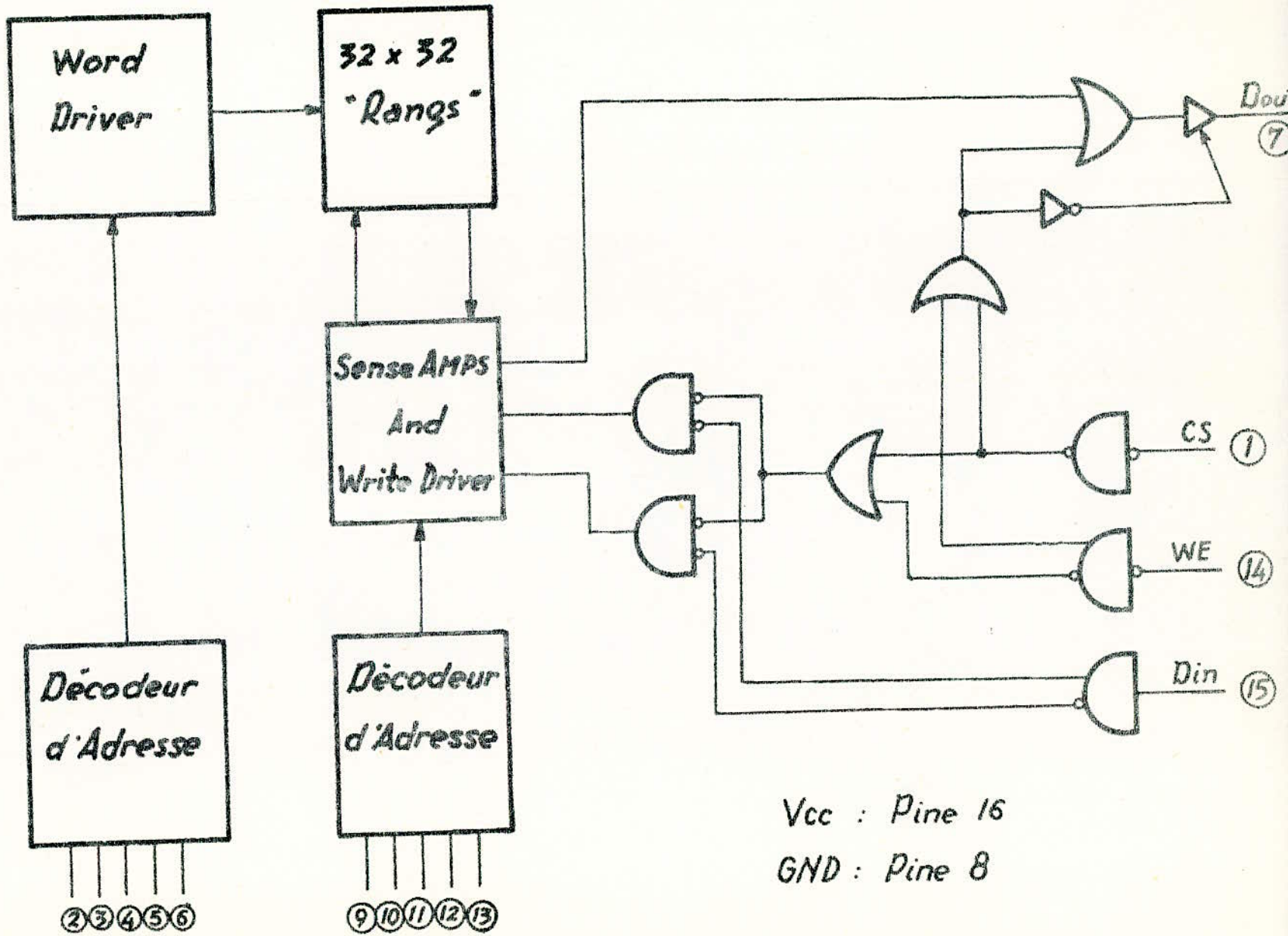
Vcc : Pine 16  
GND : Pine 8

~ fig.4 ~ Symbole logique



~ fig:5 ~ Diagramme de Connection

~ Fig. 6 ~  
Diagramme logique



Vcc : Pine 16  
GND : Pine 8

au niveau haut, et le circuit sélectionné sélectionné, et l'information contenue dans la localité spécifiée, est présente au Dout, et est non inversée. Durant l'écriture, la sortie est dans l'état de haute impédance.

Le 3<sup>e</sup> état de sortie fournit une "bonne conduite" aux grandes vitesses avec des charges hautement capacitives du système. Le 3<sup>e</sup> état (impédance élevée) ordonne les lignes du système organisé quand de multiples sorties sont connectées à une ligne commune.

Table de Verité :

Inputs			Outputs	Mode
$\overline{CS}$	$\overline{WE}$	Din	Dout	
H	X	X	high Z	pas selectionné
L	L	L	high Z	écrire "0"
L	L	H	high Z	ecrire "1"
L	H	X	Dout	Lire

**Caracteristiques maximales d'utilisation au dessus desquelles l'utilisation peut endommager le circuit :**

- Température de stockage :  $-65^{\circ}\text{C}$  à  $+150^{\circ}\text{C}$
- Vcc (alimentation) :  $-0,5\text{V}$  à  $+7,0\text{V}$
- Tension d'entrée (DC) :  $-0,5\text{V}$  à  $+5,5\text{V}$

Courant d'entr ee (DC)  $-12\text{mA} \bar{a} +5\text{mA}$  .  
 Tension de sortie niveau "1"  $0,5\text{V} \bar{a} 5,5\text{V}$  .  
 Courant de sortie niveau "0"  $+20\text{mA}$  .

n <sup>o</sup>	Vcc			Temp�erature ambiante
	Min	Typ	Max	
93L425 x C	4,75v	5,0v	5,25v	0 <sup>o</sup> C $\bar{a}$ 75 <sup>o</sup> C
93L425 x M	4,50v	5,0v	5,50v	-55 <sup>o</sup> C $\bar{a}$ +125 <sup>o</sup> C

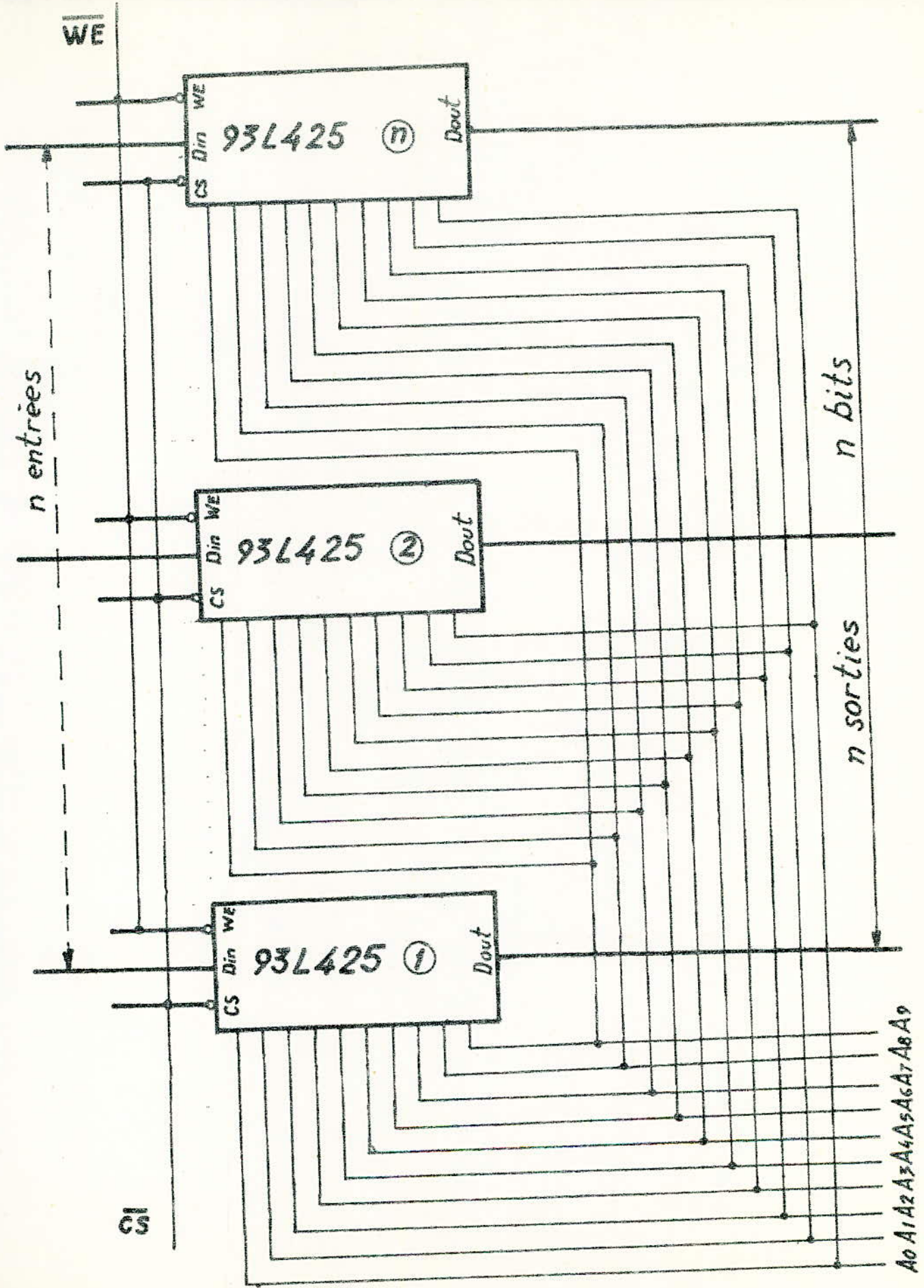
## Applications

### 1. Augmentation de la longueur des mots :

Lorsque l'on d esire stocker des mots dont la longueur est sup erieure   un bit, il sera n ecessaire de placer en parall ele plusieurs m emoires 93L425 comme le montre le sch ema de la (fig:7) :

- Le bit 1 du mot choisi   stocker sera  crit dans la m emoire ① .
- Le bit 2 dans la m emoire ②   la m eme adresse .
- Le bit n dans la m emoire ③   la m eme adresse .

Un mot sera inscrit dans la m emoire en ayant ses diff erents bits localis es dans chaque circuit 93L425 aux m emes adresses . On aura autant de m emoires plac ees en parall ele que la longueur du mot   stocker a de bits .



A<sub>0</sub> A<sub>1</sub> A<sub>2</sub> A<sub>3</sub> A<sub>4</sub> A<sub>5</sub> A<sub>6</sub> A<sub>7</sub> A<sub>8</sub> A<sub>9</sub>

Adresse Binaire

- fig:7 -



## 2. Augmentation de la capacité de la mémoire :

Dans chaque mémoire, on aura 1024 bits de 1 bit. Si on a besoin d'un nombre de mots plus élevé que 1024, on réalise le montage suivant :

On utilise un décodeur pour mettre en circuit les différentes mémoires grâce à l'entrée " Chip Select " (CS). En effet, d'après la table de vérité donnée précédemment, un circuit 93L425 est sélectionné si on a un niveau bas sur l'entrée  $\overline{CS}$ .

Exemple : pour avoir une mémoire 1024 x 16 mots de 1 bit, on réalise le schéma de la (fig 8).

Lorsque BCDE sont tous les 4 au niveau zéro, l'état zéro est décodé et à la sortie du décodeur, on a un un logique. Celui inverse devient zéro qui est appliqué à l'entrée : " chip select "  $\overline{CS}$  qui sélectionne ainsi la mémoire. Tous les autres circuits ont leurs entrées  $\overline{CS}$  au niveau haut, donc ne sont pas sélectionnés. Au fur et à mesure que les états de 0 à 15 sont décodés, les circuits 93L425 sont mis ou non en service.

## 3. Augmentation simultanée de la capacité et de la longueur des mots.

En alliant les deux principes précédents, on augmente la capacité et la longueur des mots (fig. 9).

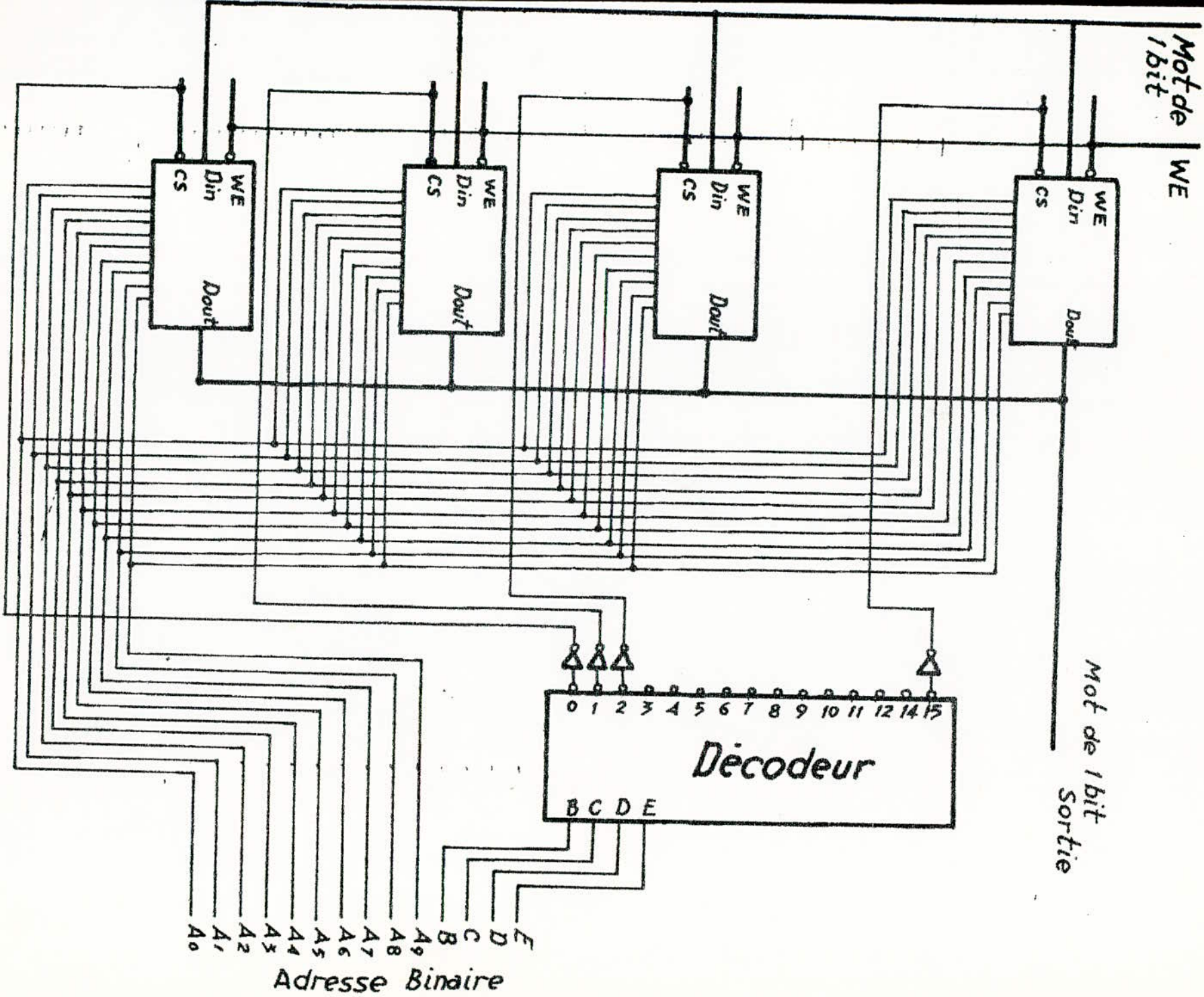


Fig. 8 -

Quand le zéro est décodé, c'est la première rangée de 93L425 qui est sélectionnée. Cette rangée contient 1024 mots de  $m$  bits s'il y a  $m$  circuits montés en parallèle dans cette rangée. Quand l'état 1 est décodé, la deuxième rangée est sélectionnée et ainsi de suite.

Les différentes entrées et sorties de chaque rangée, sont reliées à celles des autres rangées, de sorte que l'on ait  $m$  entrées ( $D_{in}$ ). Le schéma et  $m$  sorties  $D_{out}$  différentes. On ne l'a pas entièrement représenté sur le schéma pour éviter de le surcharger.

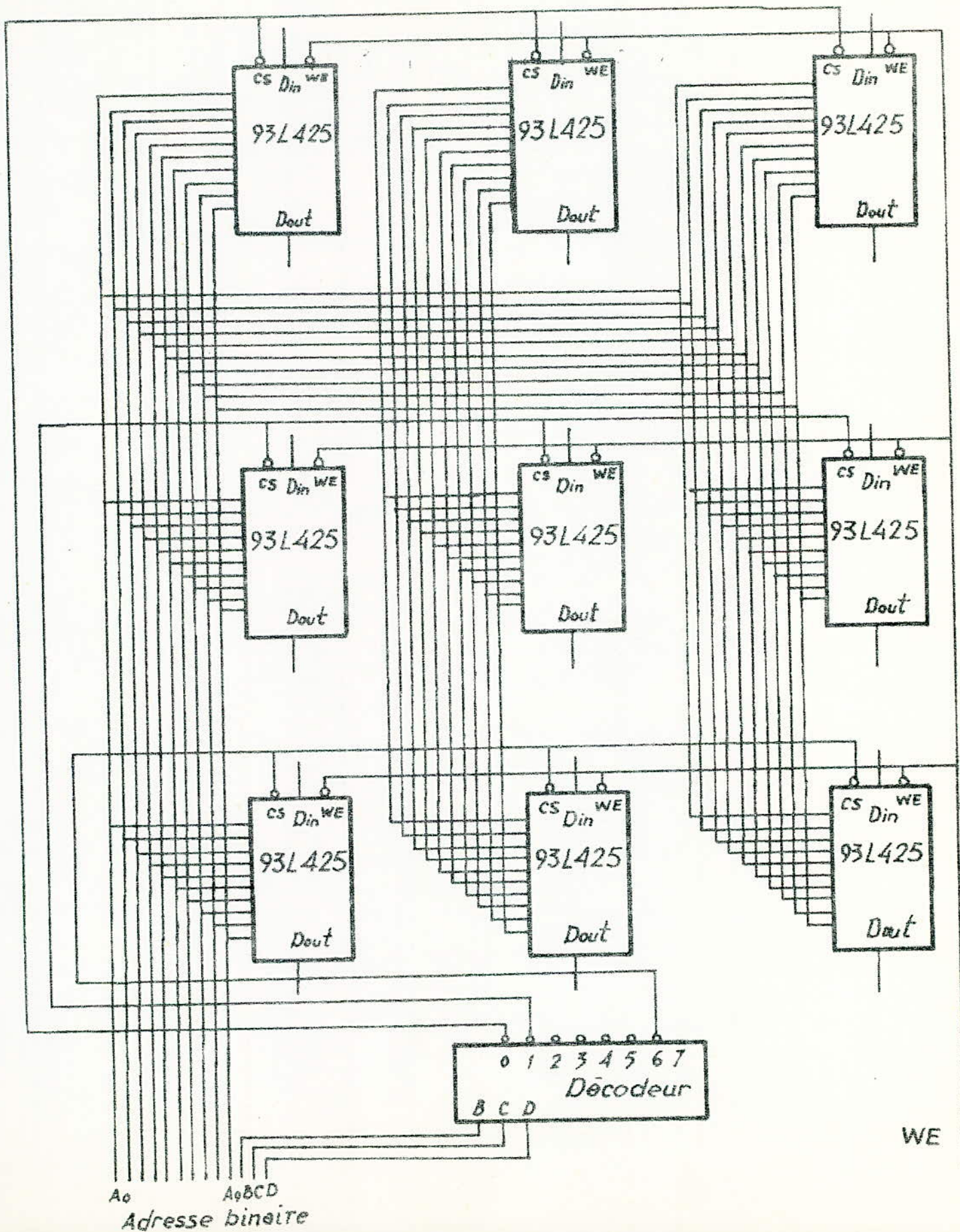
Sortie $D_{out}$	} reliées pour :	$M_{i1}$
Entrée $D_{in}$		$M_{i2}$
		$M_{im}$

### Application au cas de notre étude :

Dans notre cas, on a besoin de stocker 312 mots de 10 bits à chaque expérience "tir au laser".

On pourra réaliser le montage permettant d'augmenter la longueur des mots en utilisant 10 circuits 93L425. On aura ainsi une mémoire de 1024 mots de 10 bits.

~ fig: 9 ~



## Chapitre VIII

# NOTION SUR LES CONVERTISSEURS DIGITAUX ANALOGIQUES.

1. Introduction.
2. Cas où la grandeur analogique de sortie est une intensité de courant continu.
3. Cas où la grandeur analogique de sortie est une tension continue.

## 1. Introduction :

Dans la première partie, on s'est attaché à transformer le signal électrique, donc un signal analogique, en digits susceptibles d'être enregistrés sur mémoire.

Dans cette partie, on fera l'étude d'un système ayant la fonction inverse à celui précédent : c'est à dire que, partant de digits, on reconstitue une grandeur analogique proportionnelle à la valeur quantifiée, définie par le code.

On s'intéressera à la traduction digitale analogique d'information définie dans le binaire pur.

## 2. Cas où la grandeur définie analogique est une intensité de courant continu :

Ce cas est le plus simple. Une source de courant continu à tension rigoureusement constante alimente en parallèle un certain nombre de circuits élémentaires en nombre égal à celui des moments du code et dont la résistance peut être soit infinie (circuit ouvert) soit finie et proportionnelle au poids des moments du code dans les combinaisons codées considérées (circuit fermé). Un milli-ampèremètre de faible résistance interne mesure à chaque instant la somme des courants débités par l'ensemble des circuits élémentaires laquelle

est donc proportionnelle à la somme pondérée des digits du code.

Suivant les organes de commutation qui ouvrent ou ferment chacun des circuits élémentaires, on a des traducteurs à relais, des traducteurs électroniques : (diodes, transistors)... etc.

On étudiera ici les traducteurs à bascules.

Dans ce mode de réalisation, les organes de commutation disposés en tête de chaque circuit élémentaire du traducteur digital-analogique sont constitués par des bascules à transistors PNP, dont la tension de polarisation  $-|V_0|$  est fournie par une source de tension réglée. La même source fournit également la tension constante  $-|V_1|$  appliquée à la borne négative du milli-ampèremètre. La valeur absolue  $|V_1|$  est choisie supérieure à la valeur absolue  $|V_0|$ , mais inférieure à la valeur absolue  $|V_s|$  délivrée par la sortie (1) de chaque bascule lorsque le digit contenu dans cette dernière est un zéro.

Le circuit élémentaire contrôlé par la sortie (1) de la bascule de rang  $p$  ( $1 \leq p \leq 6$ ) comprend une diode  $d_p$  en série avec une résistance de pondération  $R_p$ . On peut avoir deux situations pour chaque circuit élémentaire.

Registre contenant la combinaison à décoder.

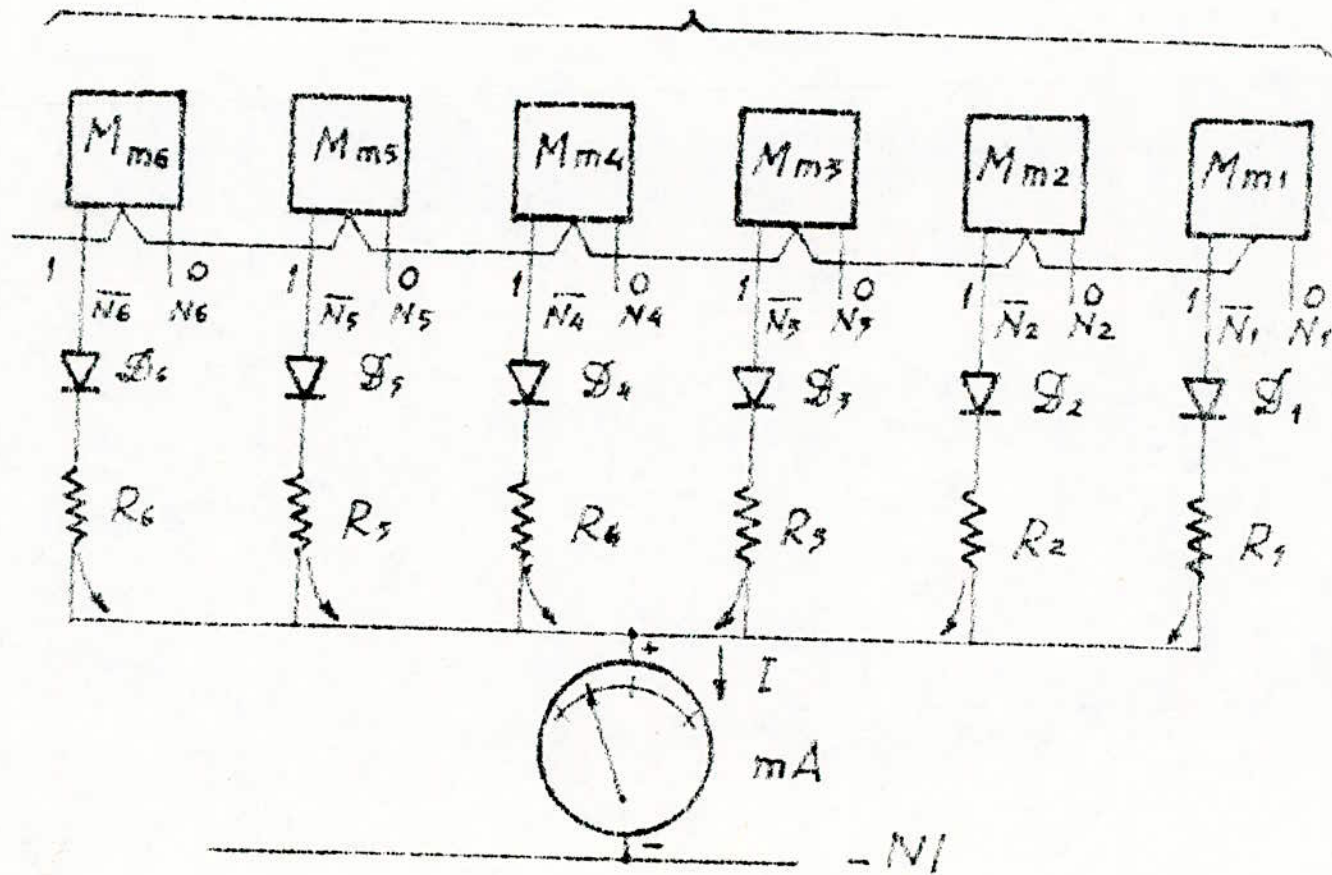


Fig. 1



$$a) N_p = 0 \Rightarrow \bar{N}_p = 1.$$

Une tension  $-|V_1| < -|V|$  est appliquée par la sortie (1) de la bascule en amont de la diode  $D_p$  qui est polarisée en inverse. Tout se passe comme si la résistance  $R_p$  n'était pas en service. Aucun courant ne la traverse. Ce résultat est d'autant plus valable que la résistance de la diode  $D_p$  est plus élevée.

$$b) N_p = 1 \Rightarrow \bar{N}_p = 0.$$

Le transistor de droite est passant et saturé, la tension de polarisation  $-|V_0| > -|V|$  est appliquée en amont de la diode  $D_p$  qui est rendue passante. Un courant circule dans la résistance de pondération.

Sa valeur n'est fonction que de la différence de potentiel  $(|V| - |V_0|)$  fournie par la source de tension régulée et de la résistance du circuit de polarisation qui comprend, outre la résistance  $R_p$ , la résistance directe de la diode. Celle-ci est négligeable devant  $R_p$ .

Donc suivant le nombre affiché par le registre, on aura une certaine intensité dans le milliamperemètre, égale à la somme des intensités des courants fournis par chaque circuit élémentaire lorsque le digit  $N_p = 1$ .

2. Cas où la grandeur analogique est une tension continue :

Le courant pondéré qui circule à travers l'appareil de mesure, dans le système décrit précédemment peut être envoyé dans une résistance commune de valeur faible devant chacune des résistances individuelles de pondération. On recueille alors à ses bornes une tension proportionnelle à la valeur quantifiée définie par la combinaison codée.

Il existe une solution basée sur l'emploi des amplificateurs opérationnels et fréquemment utilisée dans les calculateurs analogiques. (fig 2)

Considérons un système à  $n$  entrées et à une sortie, chacune des entrées étant connectée à un même point nodal  $P$  par l'intermédiaire d'une résistance de pondération de la forme  $R/2^{k-1}$  et d'un organe de commutation dont l'état est contrôlé par le digit  $N_k$  ou son complément  $\bar{N}_k$  suivant le mode de réalisation.

On prendra par exemple le digit  $N_k$  pour un transistor attaqué à sa base, l'émetteur étant soumis à une tension d'entrée  $E$  de niveau intermédiaire entre les niveaux affectés aux digits 0 et 1 de sorte que le transistor sera bloqué ou passant et saturé.

Lorsque l'organe de couplage ouvre le circuit de rang  $k$ , aucun courant ne circule dans la résistance  $R_k$ . Par contre, dès que le circuit est fermé, un courant

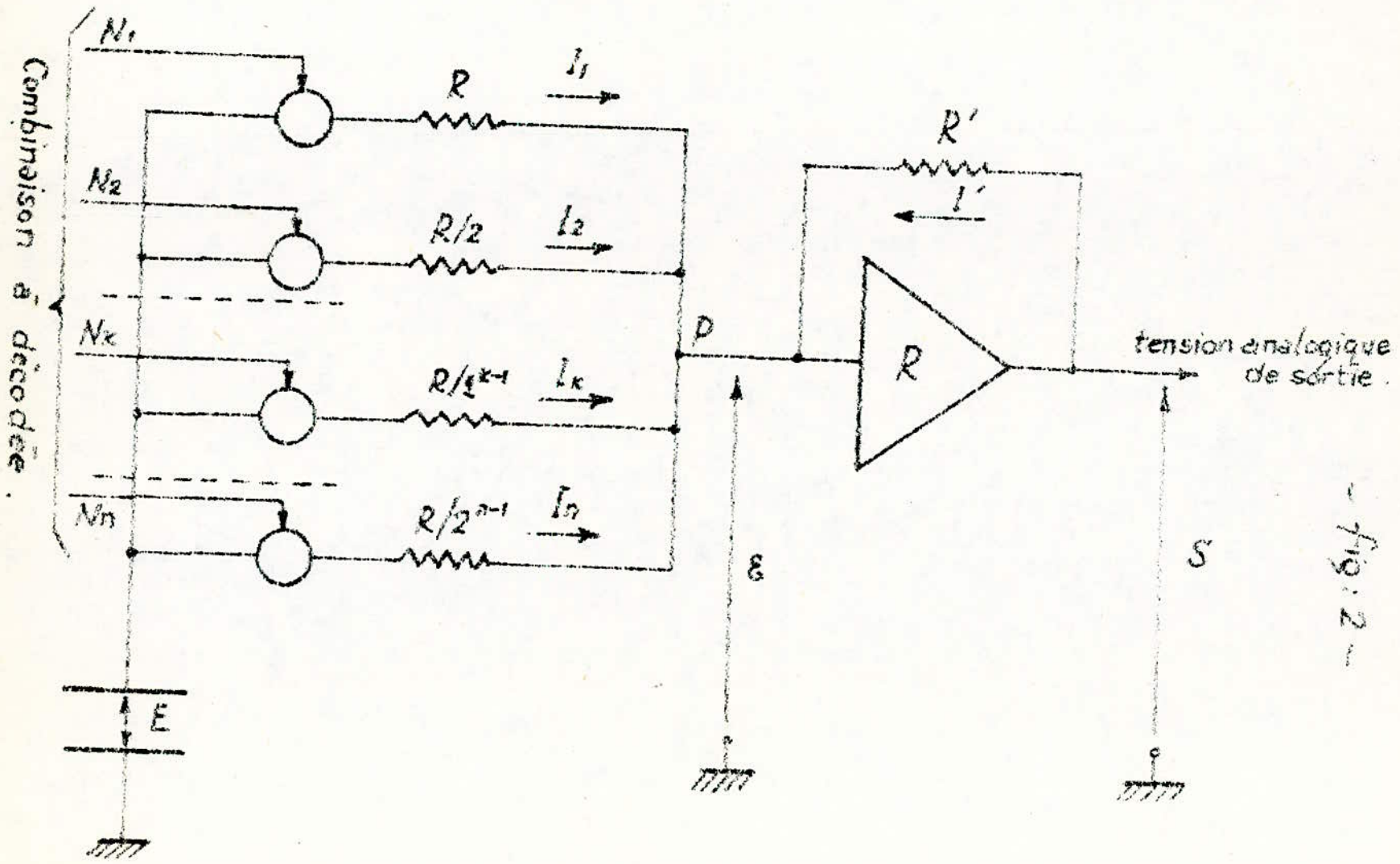


Fig. 2

apparaît. Sa valeur est égale à :

$$I_k = \frac{E - \varepsilon}{R_k} = \frac{2^{k-1}}{R} (E - \varepsilon).$$

$\varepsilon$  désignant la tension au point nodal P.

Cette tension est très voisine de 0 car au point nodal P est connecté un amplificateur opérationnel A de gain G très élevé : (100 000) qui délivre une tension S telle que :

$S = G \varepsilon$  nécessairement finie, ce qui implique :

$$\varepsilon = \frac{S}{G} \neq 0.$$

Pour cette raison le point P est appliqué "terre virtuelle"

Un circuit de rétroaction purement résistif  $R'$  ramène à l'entrée de l'amplificateur une partie de la tension de sortie.

Le courant circulant à travers  $R'$  est :

$$I' = \frac{S - \varepsilon}{R'}$$

L'impédance d'entrée de l'amplificateur opérationnel étant très élevée, infinie, aucun courant n'entre dans celui-ci. Écrivons la loi de Kirchhoff au point nodal P on a :

$$\sum_{k=1}^n \frac{2^{k-1}}{R} (E - \varepsilon) + \frac{S - \varepsilon}{R'} = 0$$

En ne considérant que les digits 1 on a alors :

$$S = -\frac{R'}{R} \left( \sum_{k=1}^n (2^{k-1}) \right) E.$$

Cette quantité est proportionnelle à la somme pondérée des digits du code et peut donc représenter la tension analogique de sortie au code considéré.

Pour notre réalisation, on utilisera le circuit intégré DAC 02 CW qui est un convertisseur digital analogique 10 bits.

## Chapitre IX

# PARTIE LECTURE

1. Extraction des informations contenues dans la mémoire
2. Commande d'arrêt du système de lecture.
3. Commande générale au niveau des mémoires.

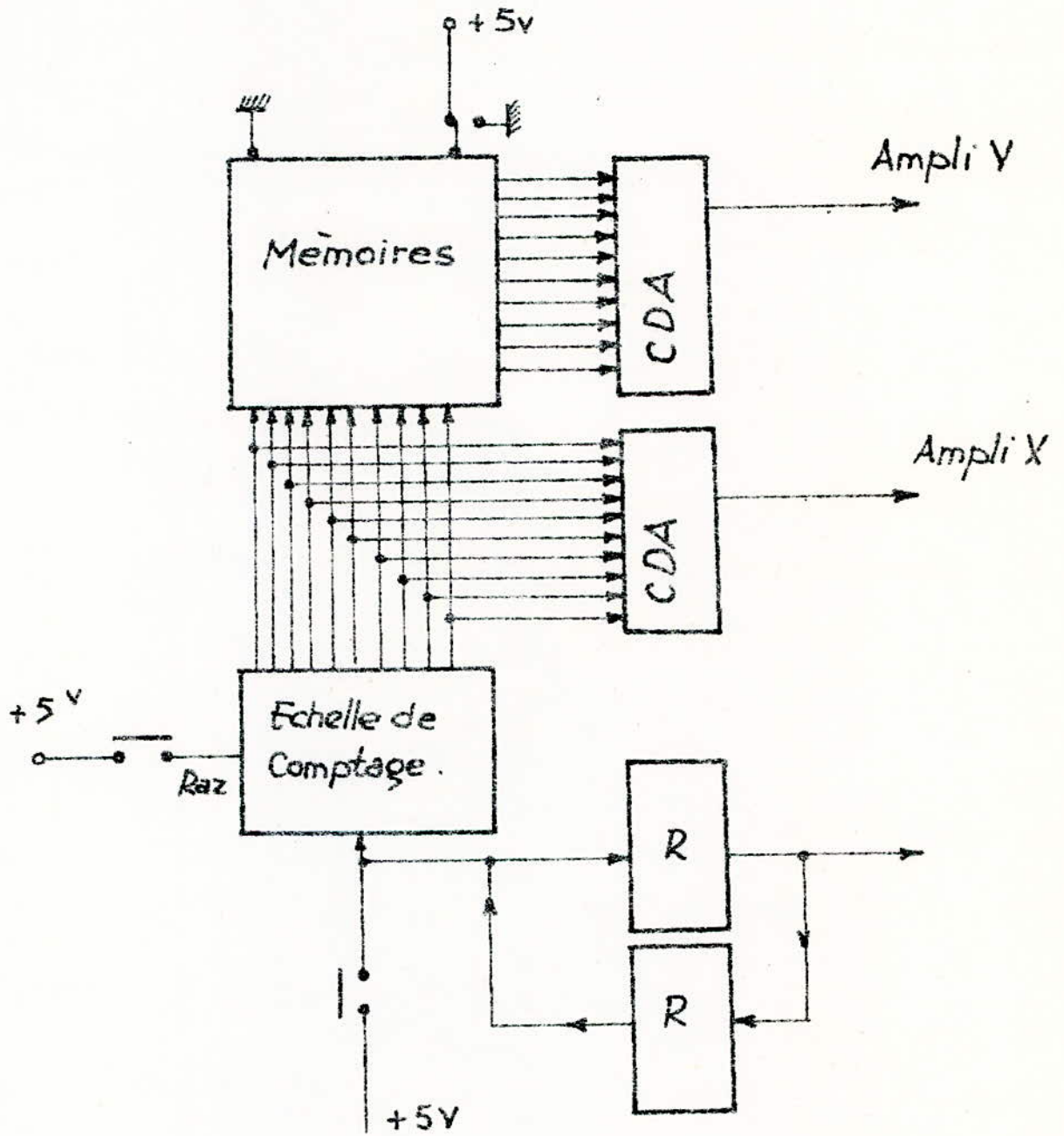
## 2. Extraction des informations contenues dans la mémoire :

Le schéma de lecture est celui de la figure 3. Pour que les informations stockées en mémoire, soient disponibles à la sortie Dout, il faut que la commande "Chip Select" soit au niveau bas et celle de "Write Enable" au niveau haut.

### Description et fonctionnement du système de lecture :

Une échelle de comptage fournit l'adresse des mémoires. Le poids de l'adresse sélectionnée est convertie en une tension analogique par un Convertisseur digital-analogique (CDA) qui est appliquée sur l'amplificateur X de la table traçante. Ce qui sélectionne une abscisse. Les informations disponibles en Dout sont converties en une tension proportionnelle au poids binaire de celles-ci par un CDA. Cette tension est appliquée sur l'ampli Y de la table traçante. Ceci a pour effet : la sélection d'une ordonnée.

L'impulsion de clock de l'échelle de comptage, retardée par un dispositif de retard, est appliquée à l'électro-aimant du plotteur qui marque ainsi un point ayant pour abscisse, l'équivalent en



~ fig:3 ~



tension du poids binaire de l'adresse et pour ordonnée l'équivalent en tension du poids binaire des informations localisées à l'adresse sélectionnée.

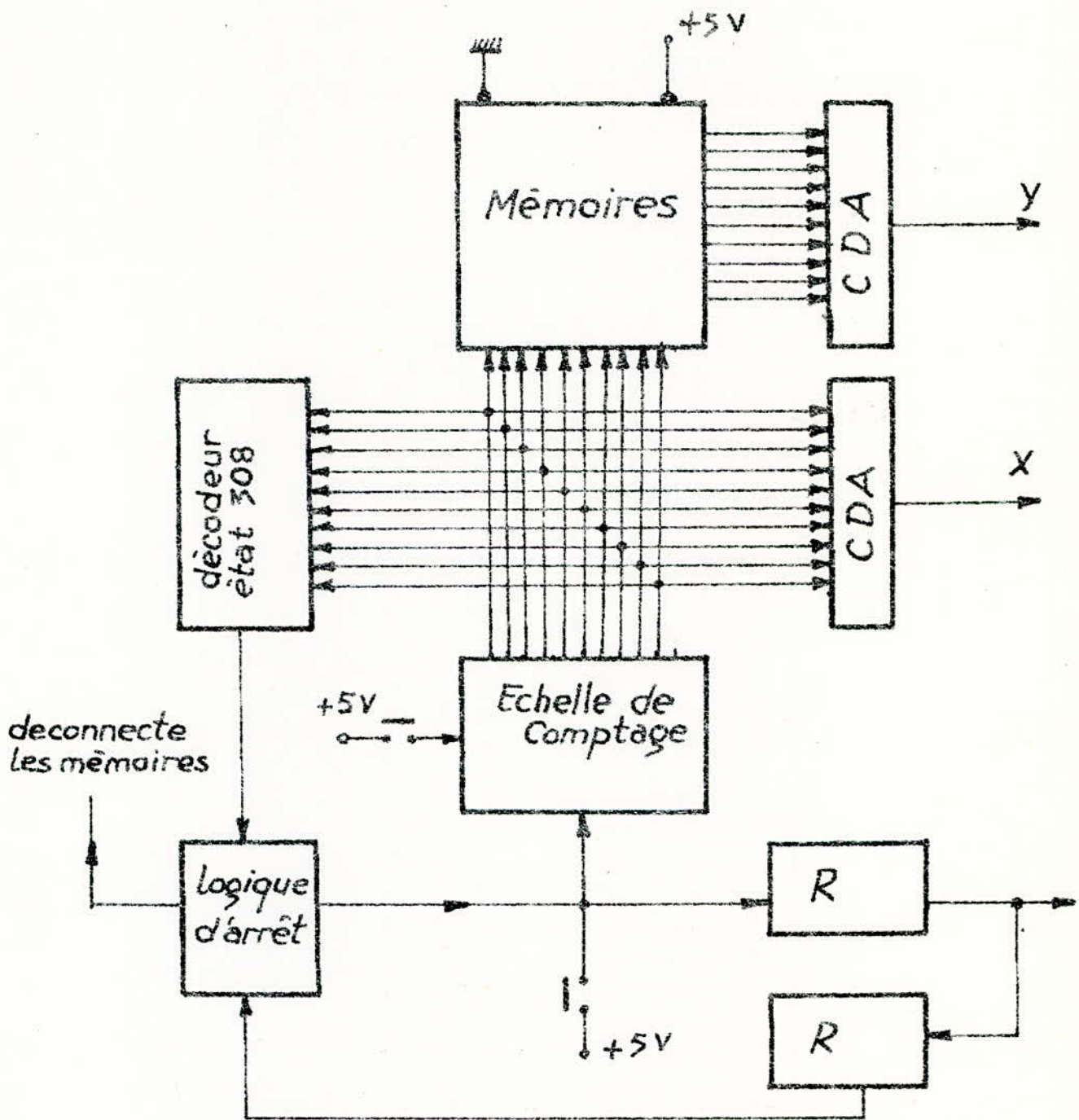
Un autre dispositif à retard ramène l'impulsion clock retardée une seconde fois, à l'entrée clock de l'échelle de comptage et le cycle recommence.

Avant de commencer l'opération, il faut que l'échelle de comptage soit à zéro. Une commande Raz manuelle du compteur est prévue à cet effet. La première impulsion d'horloge est donnée au système manuellement, l'échelle de comptage étant à zéro.

### **3. Commande d'arrêt du système de lecture :**

Comme pour l'écriture, on décode l'état 308 de l'échelle de comptage et grâce à l'impulsion ainsi générée et à une logique, on ouvre le circuit ramenant l'impulsion vers l'entrée. Le schéma de principe est donné par la fig 4.

Quand l'état 308 est décodé, la logique bloque l'impulsion de retour et porte la commande de "Chip Select" au niveau haut, ce qui ouvre les circuits mémoires et tout le système est à l'arrêt. On prévoit un voyant extérieur qui préviendra l'opérateur de la fin de l'opération de lecture.



~ fig 4 ~

la logique d'arrêt du système est la même que celle pour l'écriture. Les circuits de retard seront constitués de deux monostables : SN74121 suivant le schéma de la figure 5.

la valeur de C et de R donne le retard désiré par la relation :  $\tau = 0,69 RC$ .

#### 4. Commande générale au niveau des mémoires

Comme il a été vu dans les deux systèmes : écriture et lecture, la mémoire doit être commandée au niveau de l'entrée "Chip select" et celle de "Write Enable".

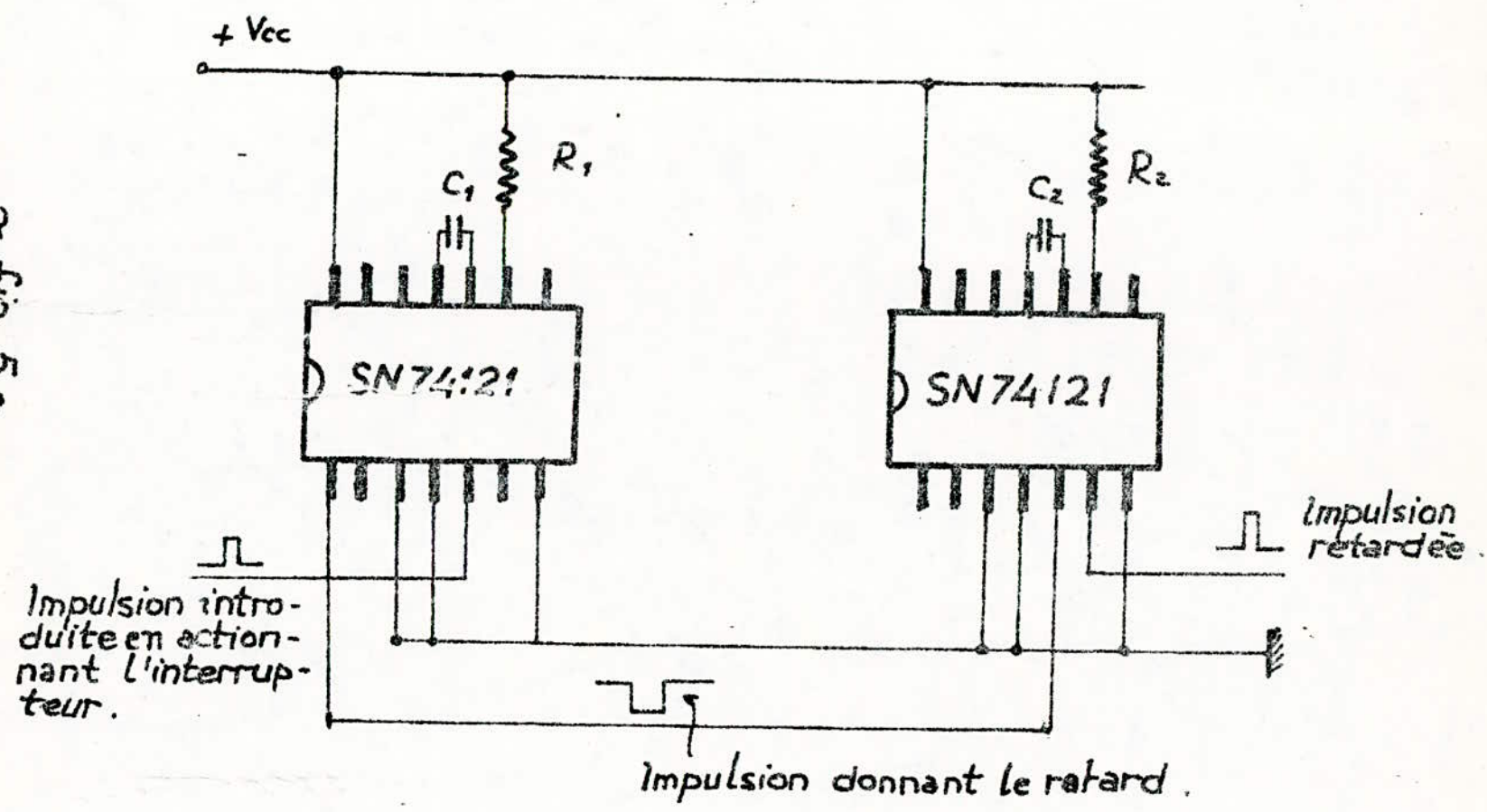
Dans ce paragraphe, on se propose de rassembler les commandes.

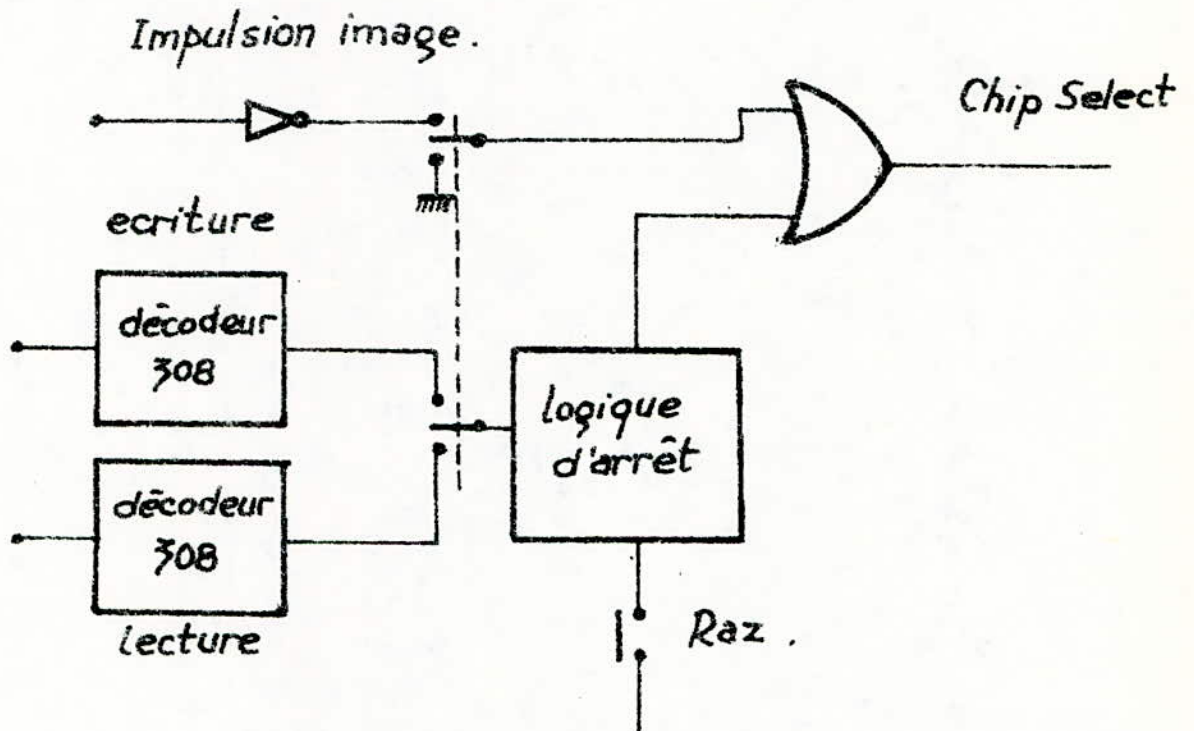
la commande de l'entrée "Chip Select" ( $\overline{CS}$ ) est réalisée par l'attaque du signal image pour l'écriture et est à la masse pour la lecture. Dans les deux cas, un système logique la porte à un niveau haut (+5V) pour isoler les mémoires des autres circuits.

la commande "Write Enable" se fera à l'aide d'un interrupteur portant cette entrée soit au niveau bas (masse) soit au niveau haut (+5V) suivant que l'on veut effectuer respectivement une opération d'écriture, soit une opération de lecture.

le schéma proposé est celui de la figure 6.

~ fig. 5 ~





~ fig. 6 ~

les deux interrupteurs sont commandés simultanément. Il faut remettre à zéro la logique d'arrêt avant chaque opération de lecture ou d'écriture.

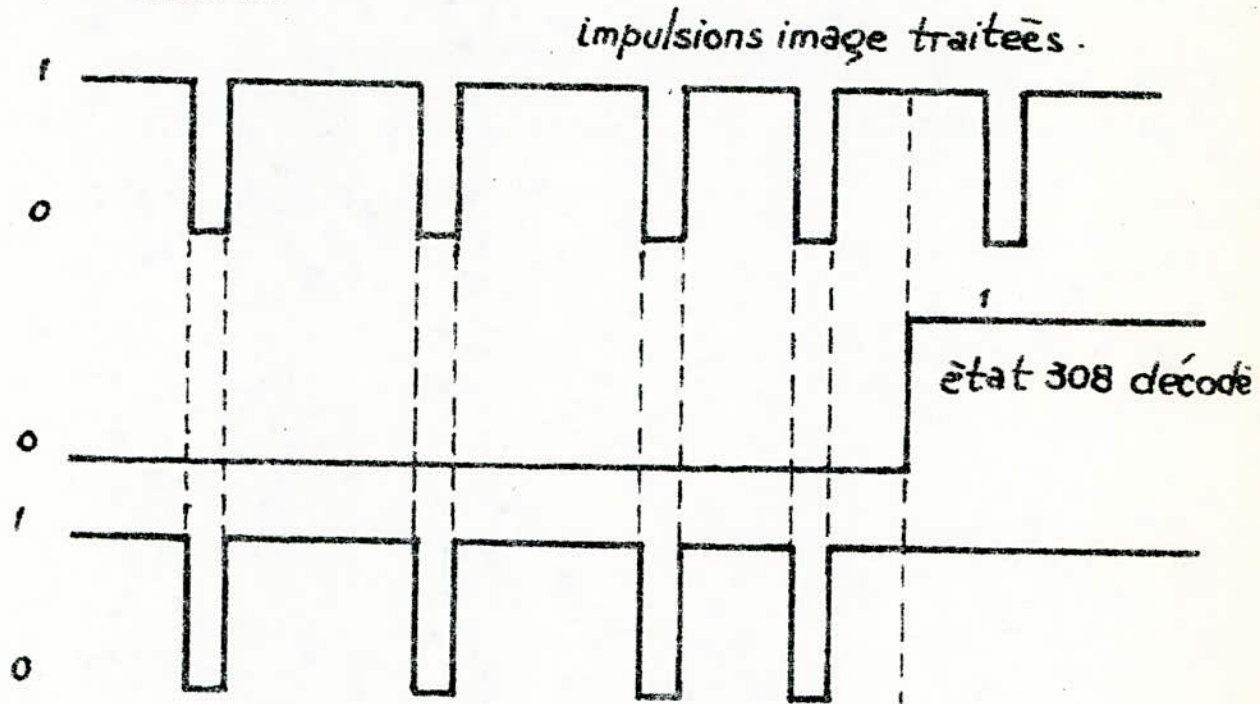
le diagramme des impulsions du "Chip Select" est celui de la fig. 7.

lors des opérations de lecture ou d'écriture, l'adressage de la mémoire nécessite l'emploi de deux échelles de comptage différentes : l'une pour l'écriture et l'autre pour la lecture. Comme les sorties de ces deux échelles de comptage correspondant au même poids binaire, sont connectées aux mêmes pines d'adresse de la mémoire, il faut donc pouvoir différencier à tout moment entre les deux sorties des échelles de comptage et ne considérer que la sortie de l'échelle de comptage correspondant à l'opération qui se déroule. Il faut alors concevoir une logique qui sélectionnera l'une ou l'autre de ces deux sorties selon le fonctionnement.

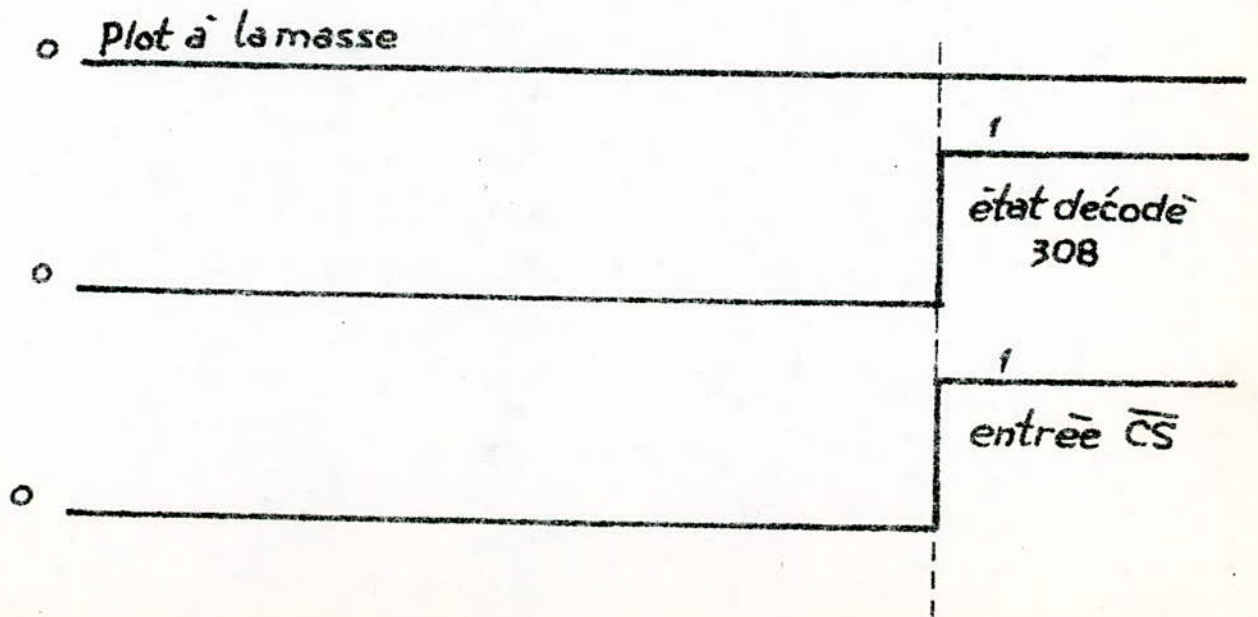
1<sup>re</sup> solution : On peut utiliser 10 interrupteurs à 2 positions chacun, mettant en service l'une ou l'autre des deux sorties selon l'opération effectuée. L'opérateur devra donc commuter ces dix interrupteurs avant chaque opération de lecture ou d'écriture. (fig. 8)

2<sup>e</sup> Solution : Avec des portes "OU" (OR), nous pouvons sélectionner les sorties de l'une ou de l'autre des deux échelles de comptage adresse.

\* écriture : ~ fig. 7 -



\* lecture :



Avant toute opération d'écriture ou de lecture, les deux échelles de comptage sont mises à l'état logique zéro afin d'éviter toute erreur d'adressage.

Porte "OR"

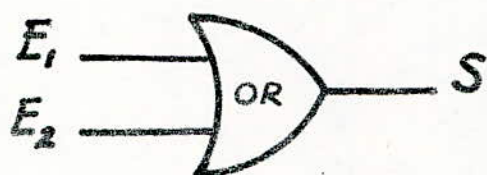
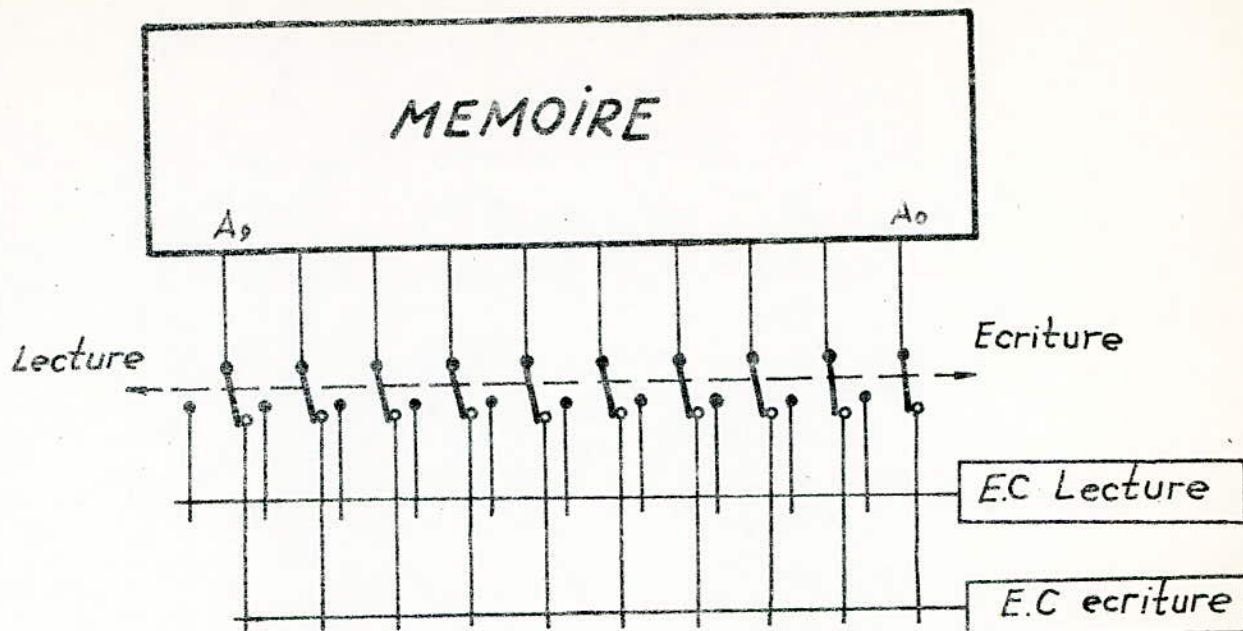


table de Verité.

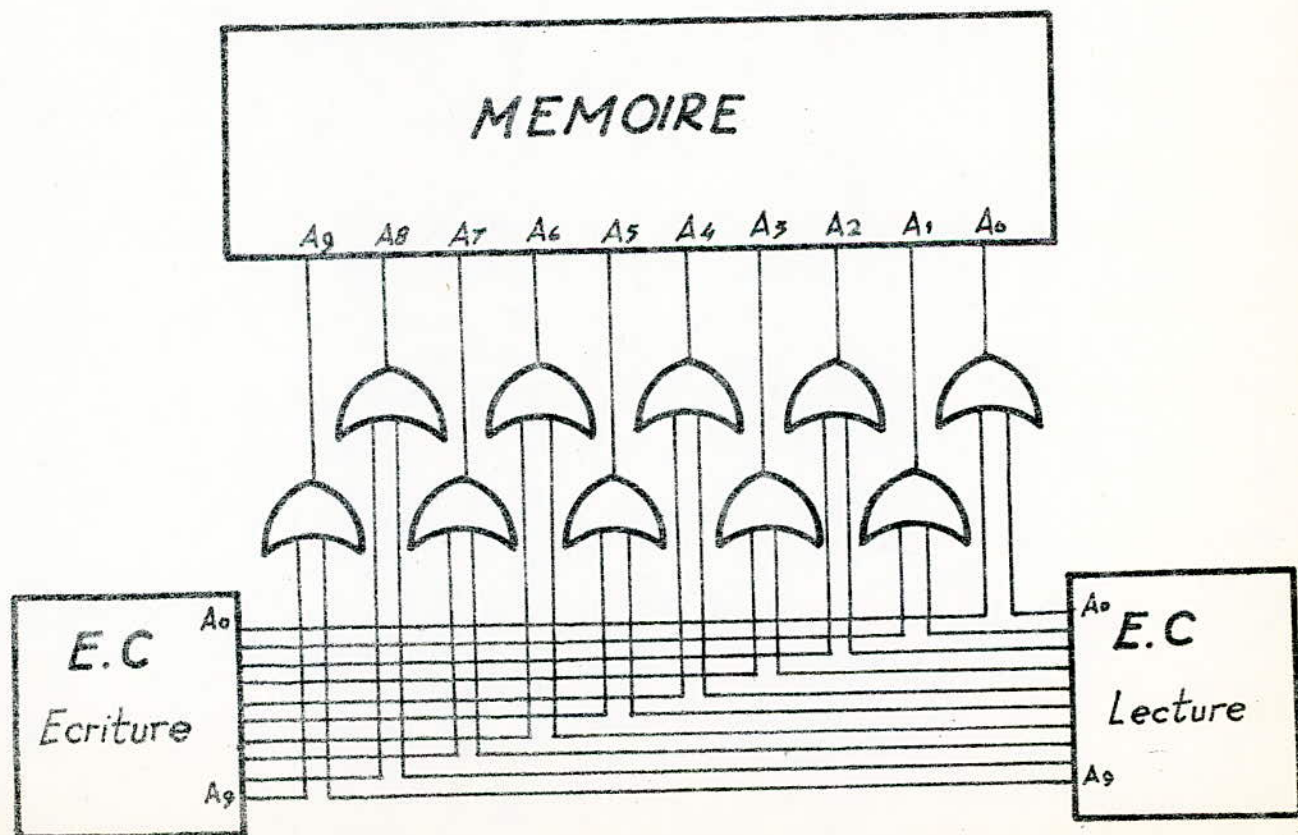
$E_1$	$E_2$	$S$
0	0	0
0	1	1
1	0	1
1	1	1

On remarque qu'en portant l'une des entrées  $E_1$  ou  $E_2$  de la porte "OR", au niveau logique 0, nous retrouvons en sortie  $S$  l'information présentée sur l'autre entrée. Le schéma du montage sera celui de la figure.9.





- fig. 8 -



- fig. 9 -

## Conclusion Générale.

Nous déplorons regrettablement le manque du matériel nécessaire à la réalisation pratique complète de notre étude, ce qui nous a longuement retardé dans l'avancement de notre travail. Néanmoins, nous pensons pouvoir réaliser des expériences pour tester le bon fonctionnement de notre système, dès la réception de ce matériel afin de porter les corrections utiles à son efficacité.

Il reste encore à parfaire certaines parties, c'est le cas de l'amplificateur vidéo, des circuits de remise en forme des impulsions et de l'horloge dont il faut augmenter la fréquence pour plus de précision du système.

L'utilisation judicieuse d'une mémoire RAM à accès rapide de la série TTL Isoplanar-Memory de Fairchild : 93L425 nous permet d'éviter l'emploi trop coûteux d'une mémoire d'ordinateur ou d'une grande matrice de bascules ou diodes ( $625 \times 312$ )!

Il existe un système réalisant les mêmes fonctions que le notre. Il est commercialisé et coûte la somme pudique de :

( ) alors que le notre n'a coûté au laboratoire que :  
( ) environ. Malheureusement, il ne nous a pas été donné de voir ce système, ni de l'étudier sur schémas pour en faire mention ou le citer en référence.

Nous pensons avoir réalisé et accompli ce qui a été attendu de nous et que notre travail serve efficacement au laboratoire

d'électronique Quantique et d'autres laboratoires où la visualisation et le stockage de Signaux analogiques rapides posent des problèmes .

Nous espérons également avoir posé les bases nécessaires pour la réalisation d'un système fiable pouvant être compétitif avec celui commercialisé en ce moment par CSF Thomson.

Nous pouvons utiliser également en sortie, à la partie lecture, autre que la table traçante, des sorties digitales sur ordinateur ou sur un tube cathodique de visualisation. Ceci peut constituer l'objet d'une étude future .

## - Bibliographie -

1. *Télévision Monochrome et en couleur* :  
L. Goussot . Eyrolles . Paris .
2. *Les Techniques Binaires et le traitement de l'information*  
H. Sobies-Camy . Dunod . Paris 1966 .
3. *Texas Instruments, Integrated Circuits*  
*Data Book* . July 1971 .
4. *Fairchild . Bipolar memory* .  
*Data Book* . 1977