

الجمهورية الجزائرية الديمقراطية الشعبية
REPUBLIQUE ALGERIENNE DEMOCRATIQUE ET POPULAIRE

1/85



وزارة التعليم العالي
MINISTÈRE DE L'ENSEIGNEMENT SUPERIEUR

DEPARTEMENT ELECTRONIQUE

PROJET DE FIN D'ETUDES

SUJET

CONVERTISSEUR DC-DC
CONTROLE PAR
MICROPROCESSEUR

Proposé par :

M. HADDADI

Etudié par :

AIDEL SALIH
BENKHALIFA M^d Larbi

Dirigé par :

M. HADDADI

promotion : Juin 1985

الجمهورية الجزائرية الديمقراطية الشعبية
REPUBLIQUE ALGERIENNE DEMOCRATIQUE ET POPULAIRE

وزارة التعليم العالي
MINISTERE DE L'ENSEIGNEMENT SUPERIEUR

DEPARTEMENT ELECTRONIQUE

PROJET DE FIN D'ETUDES

SUJET

CONVERTISSEUR DC-DC
CONTROLE PAR
MICROPROCESSEUR

Proposé par :

M. HADDADI

Etudié par :

AIDEL SALIH
BENKHALIFA M^d Larbi

Dirigé par :

M. HADDADI

promotion : Juin 1985

D E D I C A C E S

-A ma mère, à mon père

*pour leur confiance, leur courage et leur
sacrifice .*

-A mes frères, et soeurs .

-A mon oncle LARBI .

-A toute ma famille .

-A tous mes amis .

- AIDEL Salih-

-A la mémoire de mon père .

-A ma mère .

-A mes frères et soeurs .

-A tous mes amis .

-BENKHALIFA Mohamed Latbi-

- R E M E R C I M E N T S -

Nos vifs remerciements s'adressent à notre promoteur M^{re} M. HADDADI pour les conseils qu'il n'a cessé de nous prodiguer tout au long de notre étude, ainsi que pour le suivi attentif qu'il nous a accordé .

Que tous ceux qui ont contribué, de près ou de loin, à notre formation trouvent ici l'expression de notre reconnaissance et profonde gratitude .

T A B L E D E S M A T I E R E S

I N T R O D U C T I O N

POSITION DU PROBLEME.

1/ STRUCTURE DE BASE DES CONVERTISSEURS A DECOUPAGE

A-Rôle du convertisseur

B-Structure fonctionnelle du convertisseur

C-Classification des cellules de puissance

a/ Cellule de puissance d'ordre ZERO

b/ Cellule de puissance d'ordre UN

c/ Cellule de puissance d'ordre DEUX .

D-Problèmes posés par la conduction discontinue

1°/La conduction discontinue dans le cas d'une cellule d'ordre UN

2°/La commandabilité

E-Commande d'un convertisseur à découpage .

2/ APPLICATION : ETUDE D'UN ABAISSEUR

A-Principe de l'étude

B-Choix de la cellule de puissance

C-Le modulateur à largeur d'impulsions

a/ Modulation de largeur d'impulsion par " Echantillonnage Retard "

b/ Modulation de largeur d'impulsion par " Echantillonneur Bloqueur "

c/ Modulation de largeur d'impulsion par " Temporisation Programmable "

d/ Modulation de largeur d'impulsion par " Temporisation Par Logiciel " .

3/ COMMANDE DE LA CELLULE DE PUISSANCE PAR LE MPU

A-Description du système

- a/ Carte d'acquisition de données
- b/ Description du KIT D5 de motorola
- c/ Implantation mémoire
- d/ Description du système minimal .

B-Traitement des données

- a/ Programmation de la carte d'acquisition de données
- b/ Programmation du temporisateur programmable (PTM)
- c/ Programmation du PIA .

PROGRAMME PRINCIPAL .

CONCLUSION .

BIBLIOGRAPHIE .

INTRODUCTION

L'étude des convertisseurs " Courant continu - Courant continu " est à la fois un domaine très actif de la recherche et aussi l'une des plus anciennes techniques de l'électricité et de l'électronique .

Les idées de base de la conversion continu-continu sont actuellement appliquées dans des domaines très variés : militaires, spatiaux et industriels .

La plupart des recherches ont été motivées par le développement des programmes spatiaux vu le rôle très important des convertisseurs continu-continu dans les satellites et dans les engins embarqués .

D'autre part, le convertisseur DC/DC est souvent nécessaire dans les installations solaires car il permet de présenter l'énergie électrique fournie par le générateur (Panneau Solaire) avec une tension de sortie appropriée . Souvent il peut aussi servir à améliorer les caractéristiques de la source : maintenir la tension de sortie dans de plus étroites limites ou au contraire régulariser le courant du générateur .

Comme la tension de sortie du générateur varie en fonction de l'ensoleillement reçu, on doit la maintenir constante à l'aide d'une commande appropriée .

Dans un premier chapitre nous développerons des considérations générales sur les cellules de puissance puis, dans un deuxième chapitre nous étudierons un convertisseur DC/DC du type abaisseur et les boucles d'asservissement des cellules de puissance utilisant un générateur PWM .

Dans un troisième chapitre nous étudierons la commande par microprocesseur du générateur PWM qui commande notre convertisseur .

POSITION DU PROBLEME :

Les dispositifs que l'on nomme communément convertisseurs continu-continu, ont un rôle comparable à celui des transformateurs électriques, à partir d'une alimentation fournissant un courant continu, une ou plusieurs sources galvaniquement isolées de la première .

Ces convertisseurs, s'ils sont principalement destinés à équiper les systèmes secours utilisant des batteries tampon (Centraux téléphoniques, Mini-ordinateurs, . . .) servent également à l'alimentation des équipements embarqués (Radio-téléphones, Conduite de tir, . . .) et sont aussi utilisés en tant que composants sur les cartes des circuits imprimés, pour créer des tensions sans avoir à multiplier le nombre des alimentations, ou isoler galvaniquement un montage afin de le rendre insensible aux parasites .

Dans le cas qui nous préoccupe, le générateur qui va transférer l'énergie électrique est un panneau solaire (Générateur à conversion photovoltaïque) .

Sa caractéristique (Fig: n° 1), selon le point de fonctionnement choisi, se comporte comme une source de courant ou comme une source de tension .

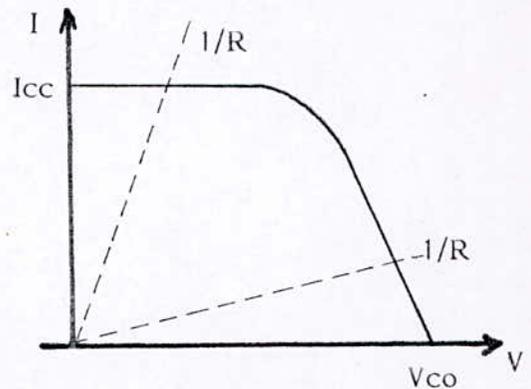
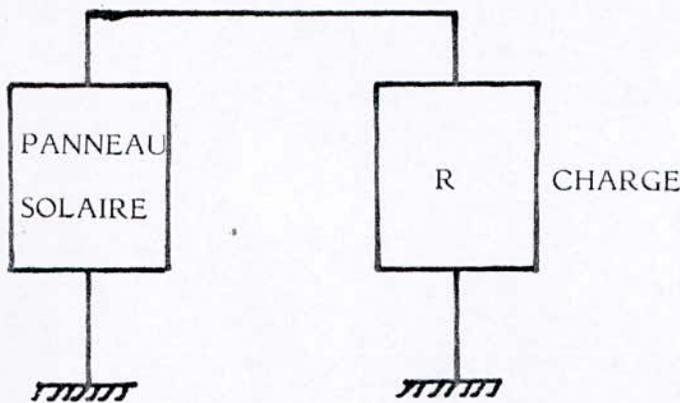


Fig : n° 1

De plus, l'utilisation de cette énergie est liée à la charge :

- *-Batterie .
- *-Moteur à courant continu .
- *-Lampe d'éclairage .

Ce qui fait qu'on doit choisir la variable de sortie qui sera commandée :

- *-Tension .
- *-Courant .
- *-Fréquence .

1/ STRUCTURE DE BASE DES CONVERTISSEURS A DECOUPAGE :

A-Rôle du convertisseur :

Il permet de :

- *-Convertir un courant en un autre courant continu mais qui est fourni sous une tension différente .
- *-Rendre compatible en forme et en grandeur les tensions ou courants du générateur et de la charge .
- *-Être un organe actif pour commander le fonctionnement dynamique du récepteur suivant une loi choisie à l'avance.
- *-Participer à la meilleure gestion possible de l'énergie disponible .(@2)

B-Structure fonctionnelle d'un convertisseur :

Le convertisseur DC-DC doit répondre à un cahier de charge très sévère (Lorsqu'il s'agit de systèmes embarqués : fusées, satellites, . . .) .

*-Rendement :

Il conditionne l'autonomie du système .

*-Régulation :

Elle caractérise les possibilités qu'a un convertisseur de maintenir dans les limites déterminées, la tension de sortie à l'influence de paramètres variables .

-Absence de parasites émis .

-Poids et encombrement .

-Stabilité et commandabilité .

-Fiabilité .

-Coût .

Le convertisseur à découpage est constitué de deux parties : (fig : 2)

1°-La cellule de puissance :

Elle est constituée par les interrupteurs et les éléments réactifs .

2°-La boucle d'asservissement :

Sa conception dépend du rôle et des performances du convertisseur .

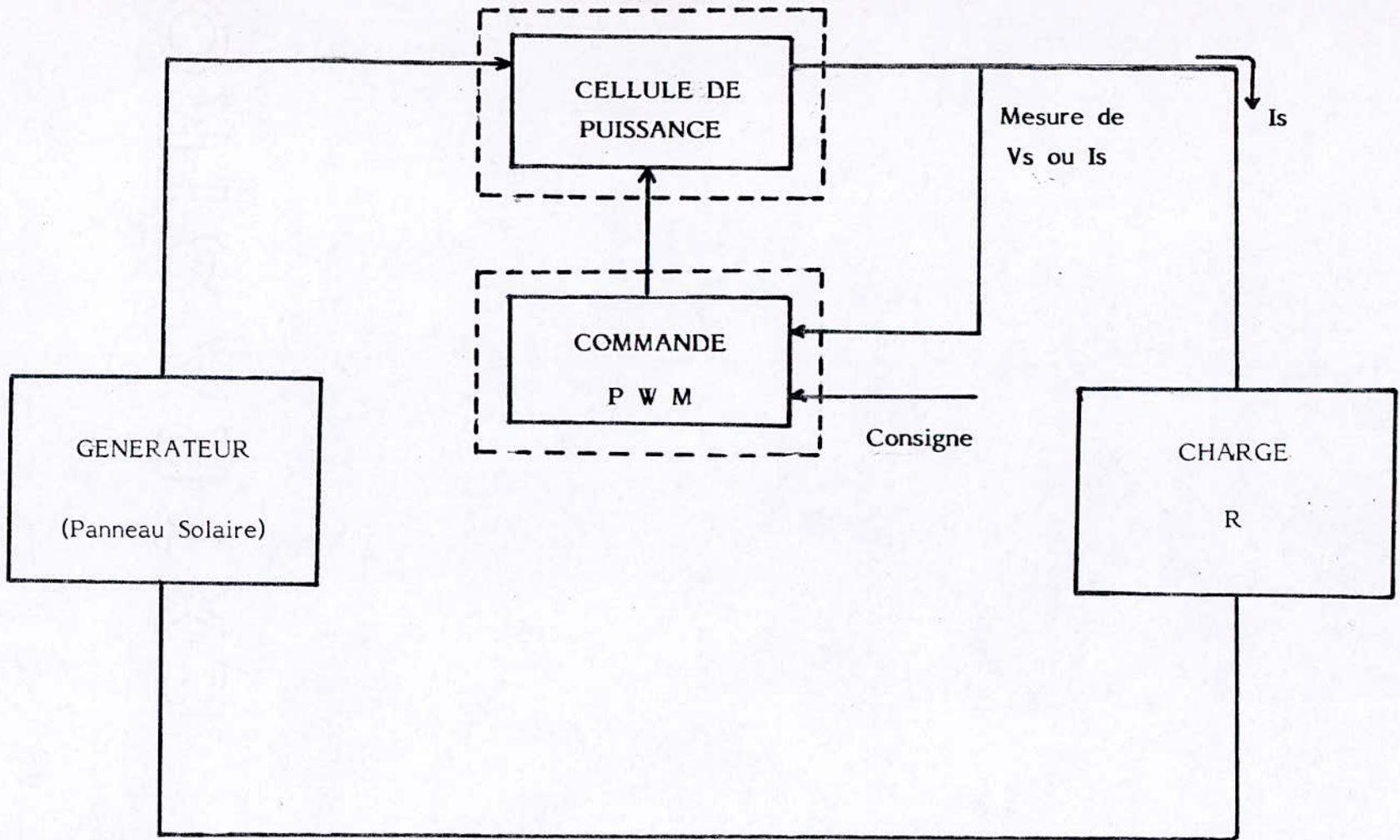


fig : 2

C-Classification des cellules de puissance :

La structure fonctionnelle d'un convertisseur à découpage est la suivante :

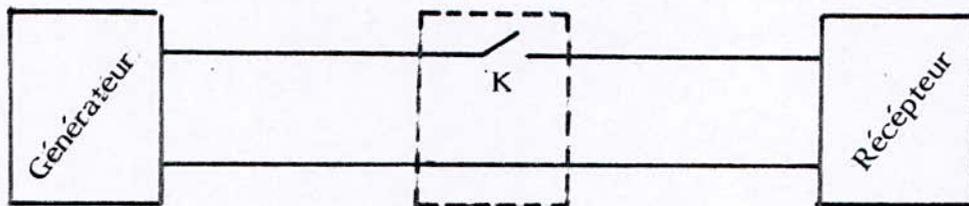


Fig : a

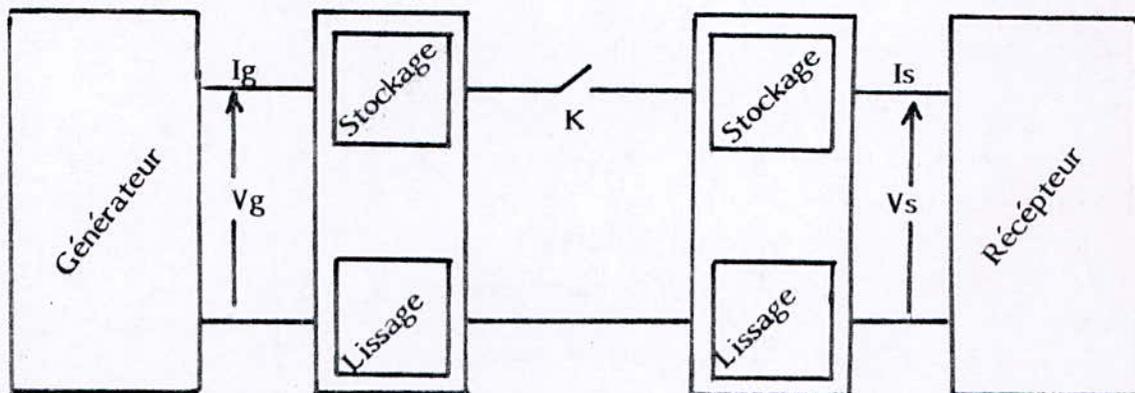


Fig : b

Cette figure est très schématique car il faut interdire aux courants et aux tensions de devenir infinis dans certaines branches du circuits (C'est ce qui se passe lors de la fermeture et de l'ouverture de l'interrupteur). (Fig:a)

Il faudra ajouter deux étages TAMPON contenant des éléments passifs non dissipatifs qui vont donc réguler le flot de l'énergie en emmagasinant et en restituant .

Ces éléments L et C seront appelés éléments de stockage dynamique .

A ces éléments de stockage dynamique, il faudra ajouter des filtres qui auront pour rôle de LISSER les pics de courants et de tensions qui apparaissent et qui sont néfastes à l'environnement (Parasites) et au rendement.

(Fig:b).

REMARQUE:

Les éléments de lissage (FILTRAGE) n'interviennent pas de le fonctionnement dynamique .

Classification :

La classification des cellules de puissance se fait d'après le nombre d'éléments de stockage dynamique qu'elles contiennent .

Une cellule de puissance d'ordre N renferme N éléments réactifs .

Si on appelle T la période de découpage, t_{on} la durée de fermeture de l'interrupteur (Correspondant au transfert d'énergie vers le récepteur), t_{off} la durée d'ouverture de l'interrupteur.

$$T = t_{on} + t_{off}$$

On définit le rapport cyclique par :

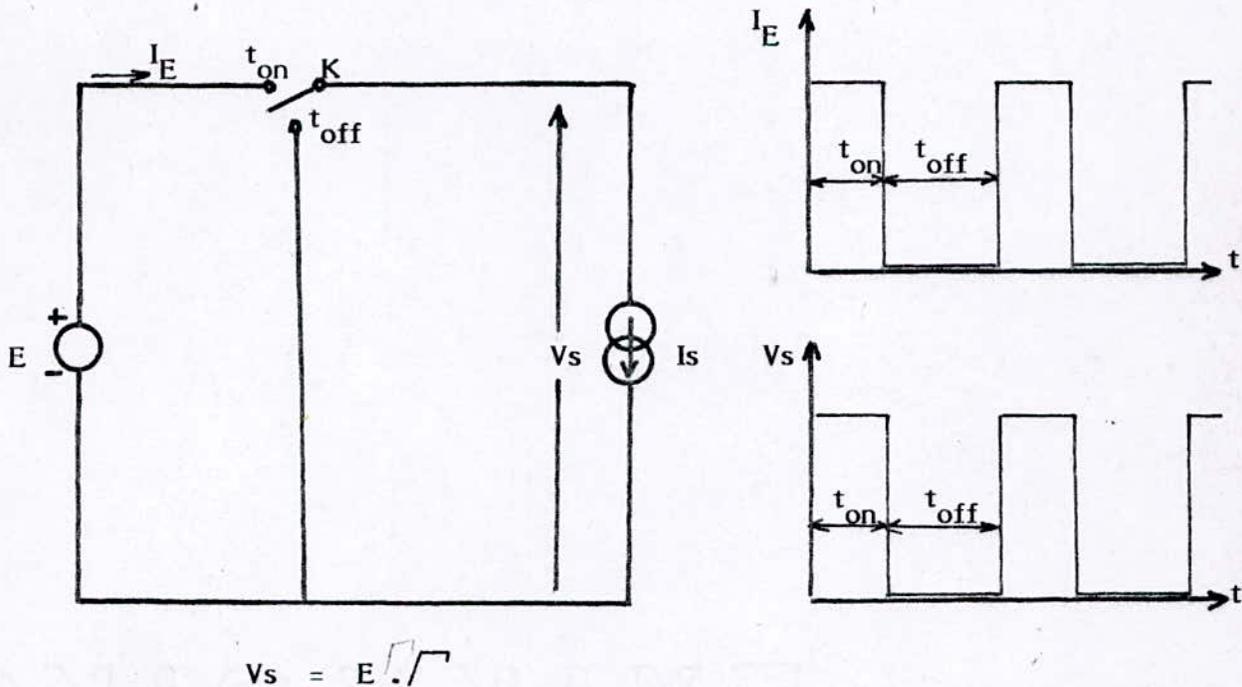
$$\Gamma = \frac{t_{on}}{T}$$

a/ Cellules de puissance d'ordre ZERO :

C'est un hacheur à liaison directe (Pas d'éléments réactifs) .

Théoriquement il existe deux configurations possibles :

*-Tension-Courant :



démonstration :

$$V_s = \begin{cases} \varepsilon & 0 \leq t < t_{on} \\ 0 & t_{on} \leq t < T \end{cases}$$

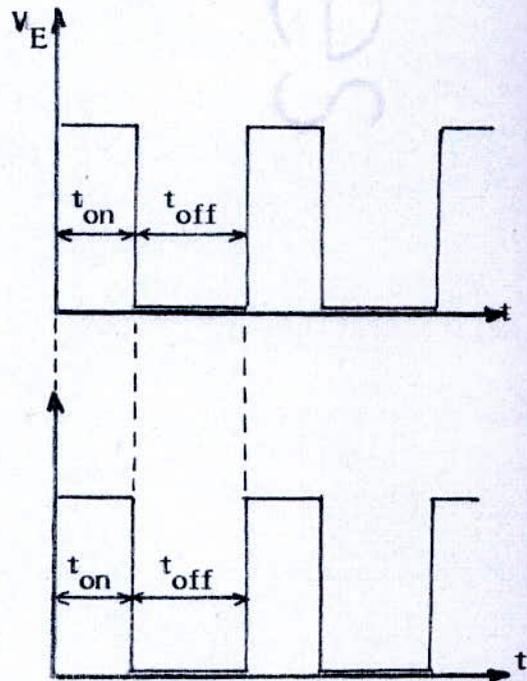
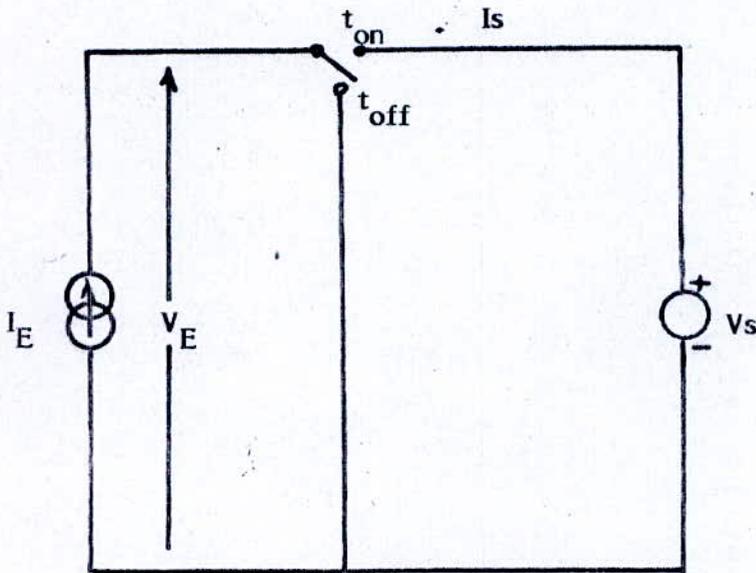
La tension moyenne est :

$$V_s = \frac{1}{T} \int_0^{t_{on}} \varepsilon \cdot dt + \frac{1}{T} \int_{t_{on}}^T 0 \cdot dt$$

$$V_s = \varepsilon \cdot \frac{t_{on}}{T}$$

$$V_s = \Gamma \cdot \varepsilon$$

*-Courant-Tension :



$$I_s = I_e \cdot \Gamma$$

La démonstration est identique au cas précédent .

b/ Cellules de puissance d'ordre UN :

Cette cellule renferme UN élément réactif et possède donc un stockage dynamique .

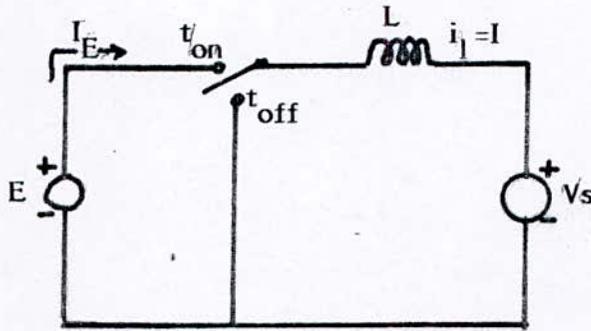
Si les deux éléments à interconnecter (Générateur-Récepteur) sont du type TENSION , l'élément réactif est une inductance L .

S'ils sont du type COURANT l'élément réactif sera un condensateur .

Cette cellule ne peut assurer l'interconnexion du générateur et du récepteur que s'ils sont de même nature (Tension-Tension ou Courant-Courant) .

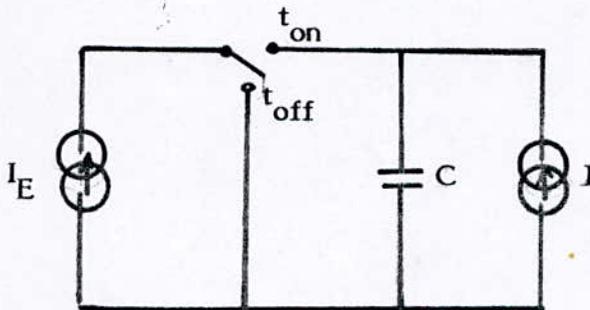
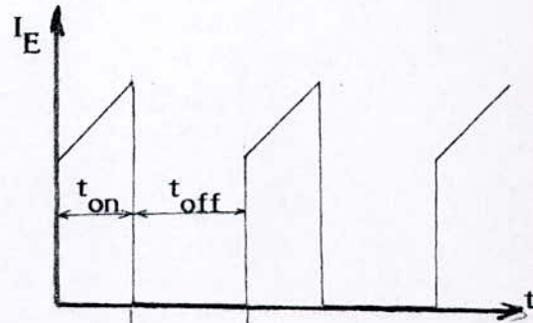
La permutation de l'interrupteur et de l'élément réactif permet de construire trois cellules Tension-Tension et trois cellules duales Courant-Courant .

b1/ ABAISSEUR :(Buck)



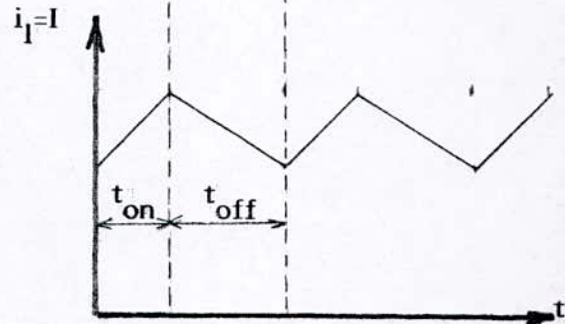
Tension-Tension

$$V_s/E = \square$$



Courant-Courant

$$I/I_E = \square$$



démonstration :

La fonction de stockage sera obtenue par l'inductance \underline{L} .

Le principe de fonctionnement du Buck est tel que :

*-A l'état conducteur de \mathcal{K} pendant un temps t_{on} , la self \underline{L} stocke une énergie .

$$P_l = \frac{1}{2} \cdot L \cdot I_m^2$$

I_m est le courant correspondant au point de fonctionnement où la puissance délivrée par le générateur est maximale :

çàd
$$P_m = U_m \cdot I_m$$

La variation de courant dans l'inductance pendant t_{on} est :

$$(\Delta I)_t_{on} = \frac{U_e - U_s}{L} \cdot t_{on}$$

*-A l'état bloqué de \mathcal{K} la self se décharge dans la sortie pendant un temps t_{off} .

$$(\Delta I)_t_{off} = -\frac{U_s}{L} \cdot t_{off}$$

En régime permanent on peut écrire :

$$(\Delta I)_t_{on} + (\Delta I)_t_{off} = 0$$

On obtient ainsi l'expression fondamentale :

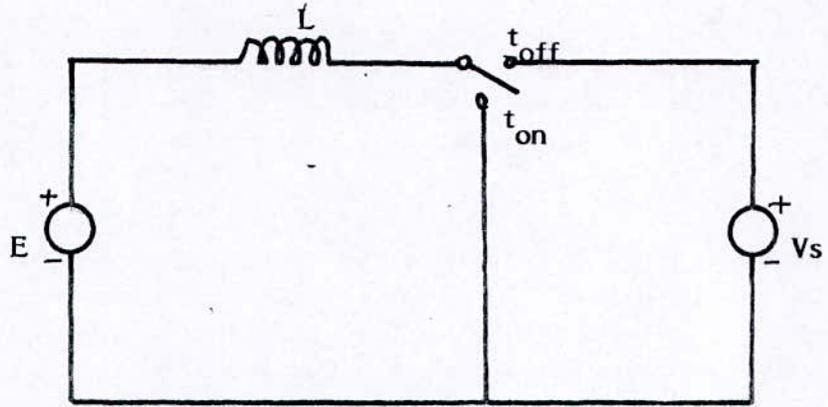
$$U_s = \frac{t_{on}}{t_{on} + t_{off}} \cdot E$$

D'où :

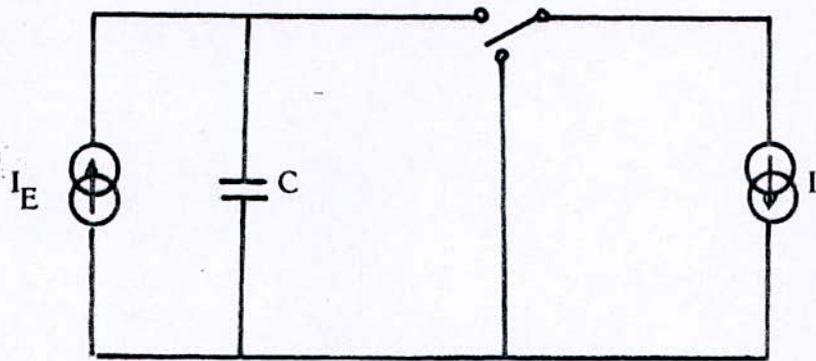
$$U_s = \sqrt{D} \cdot E$$

Ce régime est appelé conduction continue.

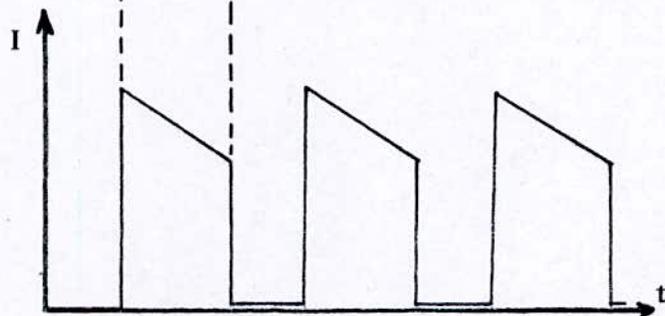
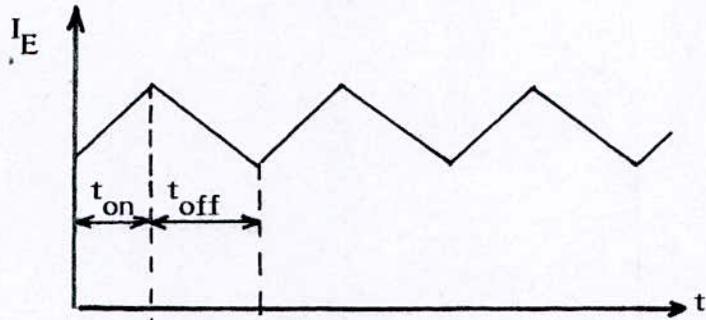
b2/ ΕΛΕΥΑΤΕΥΡ : (Boost)



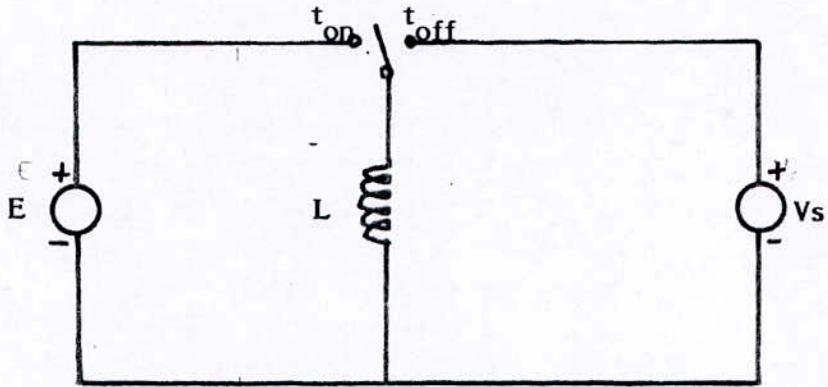
$$V_s/E = 1/(1-\sqrt{\prime})$$



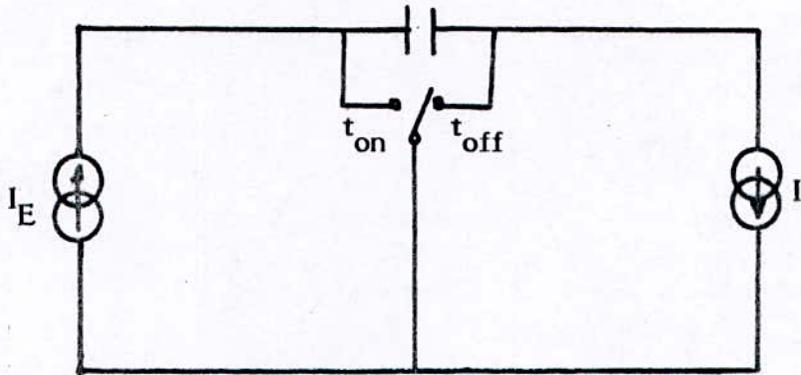
$$I/I_E = 1/(1-\sqrt{\prime})$$



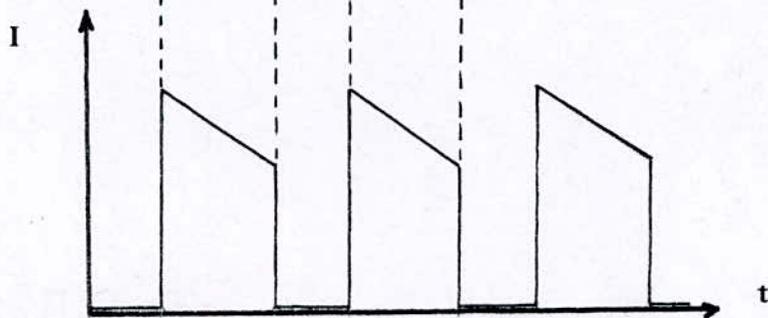
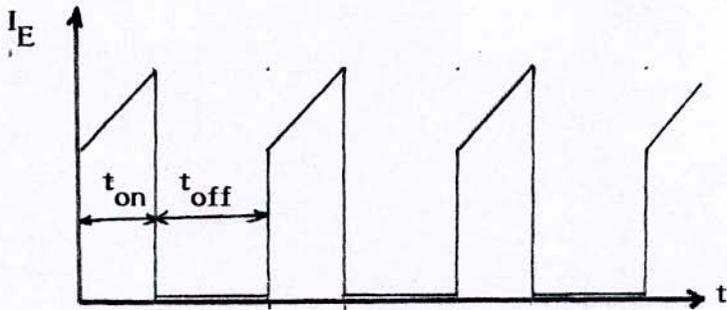
b3/ ABAISSEUR-ELEVATEUR :



$$V_s/E = \Gamma / (1 - \Gamma)$$



$$I/I_E = \Gamma / (1 - \Gamma)$$



c/ Cellule de puissance d'ordre DEUX :

Contient deux éléments réactifs de stockage qui vont être mis en jeu séquentiellement au cours de la période de découpage . Ces éléments ne peuvent être de même nature car ils ont des conditions, initiales non nulles .

On trouve donc associés à l'interrupteur une inductance et un condensateur de stockage dynamique .

Dans ces conditions, cette cellule ne peut assurer la liaison qu'entre un générateur et un récepteur de nature différente (C'est donc une cellule Tension-Courant, ou Courant-Tension) .

Ainsi, par permutation de l'interrupteur et des éléments réactifs, on peut obtenir un grand nombre de combinaison $N=9$. Certaines combinaisons sont à exclure en appliquant les règles des circuits .

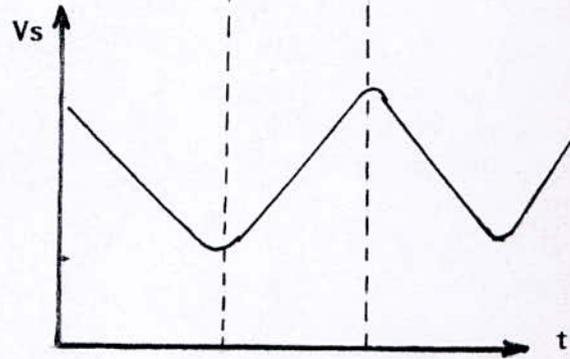
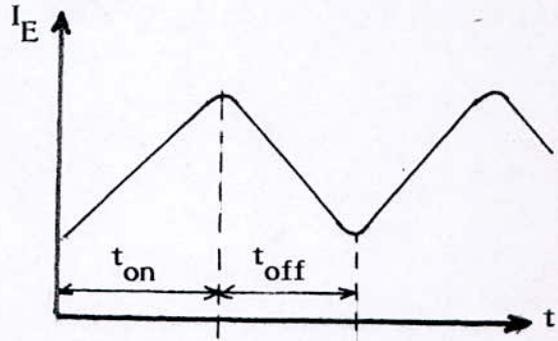
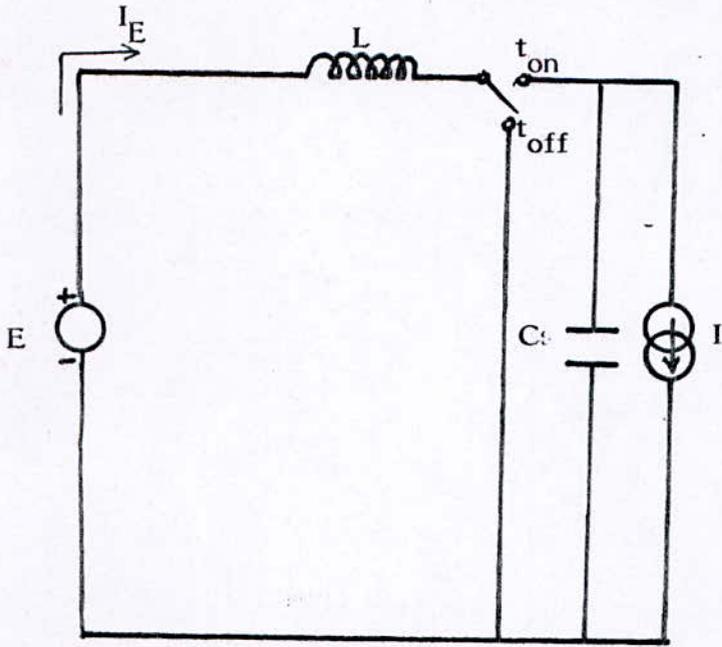
- 1- Pas d'interrupteur en parallèle sur les sources de tension et les condensateurs .
- 2- Pas d'interrupteur en série avec une source de courant ou une inductance .
- 3- Pas de condensateur en parallèle sur une source de courant (il lui donnerait le comportement d'une source de tension) .
- 4- Par dualité, pas de self en série avec une source de tension, (il lui donnerait le comportement d'une source de courant) .

Les remarques précédentes montrent que seulement deux configurations parmi les neuf autres sont intéressantes :

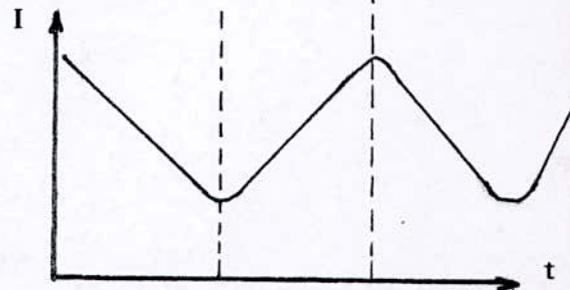
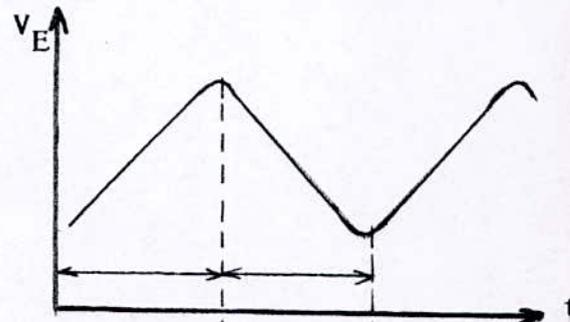
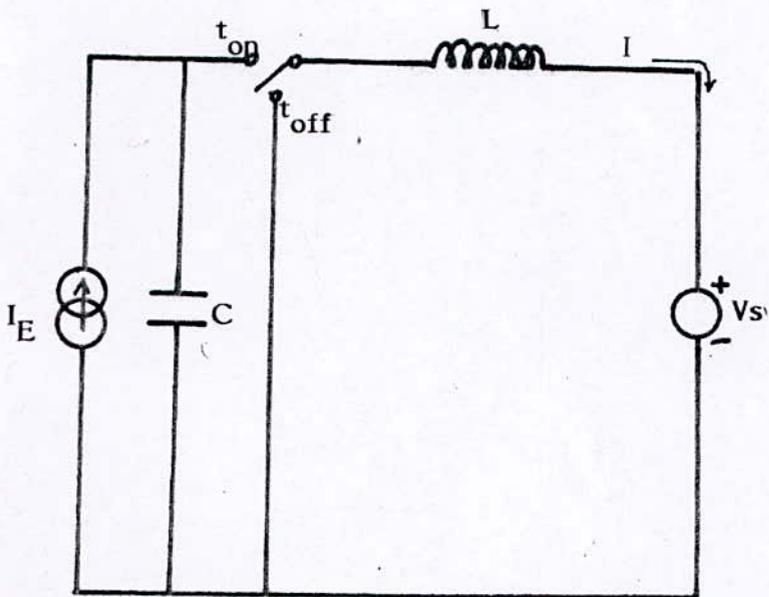
Ce sont celles qui " Adoucissent " les discontinuités entre la sortie et l'entrée .

Ceci implique que l'interrupteur soit entre les divers éléments réactifs .

c1/ TENSION-COURANT :



c2/ COURANT -TENSION :



D-Problèmes posés par la conduction discontinue :

L'interrupteur qui apparaît sur les figures précédentes est un interrupteur unipolaire à deux voies qui peut conduire le courant dans les deux sens .

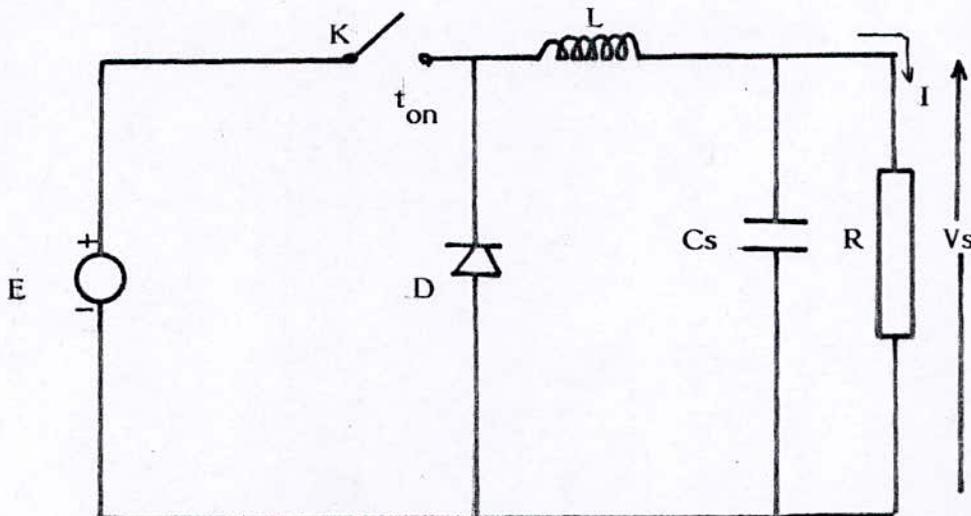
En réalité il n'existe pas d'interrupteur unipolaire à deux voies (Sauf sous forme mécanique). Mais une solution a été trouvée, elle consiste à associer à l'interrupteur électronique une diode (appelée diode de récupération ou diode de roue libre) .

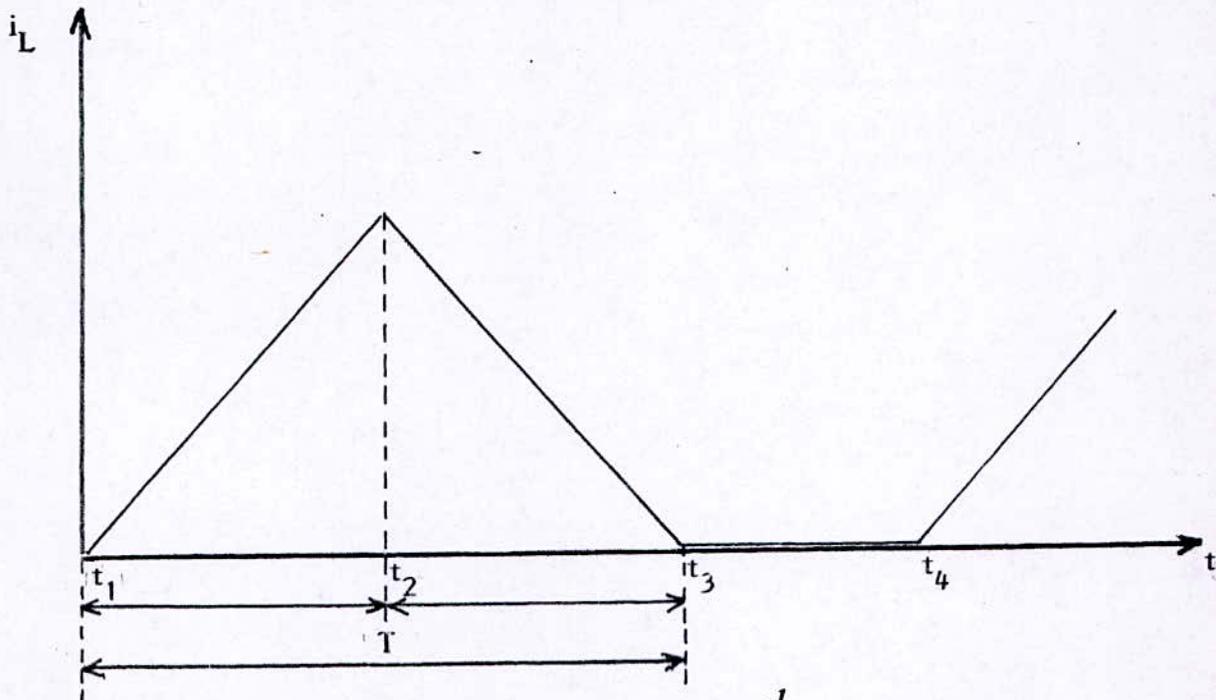


Dans ce cas une commande unique sur la base (ou sur le gate) suffit . Mais cette solution ne remplace pas le symbole que nous avons utilisé .

D'ailleurs cette solution classique entraîne l'existence d'une situation de blockage de la cellule de puissance : on l'appelle CONDUCTION-DISCONTINUE .

1°) Conduction Discontinue dans le cas d'une cellule d'ordre UN :





$$\frac{V_s}{\varepsilon} = \left[1 + \frac{2 \cdot L}{\sqrt{2} \cdot T} \cdot \frac{I}{\varepsilon} \right]^{-1}$$

On remarque que dans ce cas la charge intervient (par I) dans l'expression $\frac{V_s}{\varepsilon}$.

$T > t_{on} + t_{off} \implies$ Le régime est appelé conduction discontinue .

Ceci a pour conséquence de compliquer la commande d'un tel convertisseur car il y'a un autre paramètre qui intervient (pas uniquement F^d), la commande devient très difficile .

C'est pourquoi l'intercepteur bidirectionnel (qui évite ce cas de conduction) à été proposé . (@1)

2°) Commandabilité :

Les entrées et les sorties d'un système représenté par ses équations d'état et de sortie discrètes sont liées par l'intermédiaire des variables d'état :

$$\begin{cases} \dot{x} = A x + B u \\ y = C x \end{cases}$$

- ou : A est la matrice du système .
- B est la matrice de contrôle (ou de commande) .
- C est la matrice de sortie .
- x est le vecteur d'état .
- y est le vecteur d'état de sortie .

Celle ci met en évidence le fait que si l'on veut commander la sortie y il faut pouvoir commander x .
 Par commander, on entend ici : Imposer une suite de valeurs .

Commandabilité

Le système linéaire discret est défini par :

$$x_{(k+1)} = A \cdot x_{(k)} + B \cdot u_{(k)}$$

est dit complètement commandable si son état $x_{(k)}$ peut être transféré de l'état " 0 " à l'instant k_0 à tout état $x_{(k_1)} = x_1$ dans l'intervalle fini $(k_1 - k_0)$.

Critère de Commandabilité

Le système représenté par les équations d'état est complètement commandable si et seulement si :
 la matrice composée

$$\Delta = \begin{bmatrix} B / A.B / A^2.B / \dots / A^{n-1}.B \end{bmatrix}$$

est non singulière c-à-d :

$$\det \Delta \neq 0$$

E-Commande d'un convertisseur à découpage :

Un circuit sans éléments de commutation à normalement pour modèle un système d'équations d'état différentielles (linéaires ou non linéaires de structure fixe, dans le temps) .

Toute commutation forcée a pour effet de faire passer d'une structure à une autre sans l'action de cette commande .

Ainsi, d'une façon générale si $u = 0, 1$ suite des diverses configurations de commutation possible dans un circuit la représentation d'état de l'ensemble a pour écriture générale :

$$\dot{x}(t) = f_j(x_t, e_t) \quad j = 0, 1, \dots, k$$

ou :

(x) est la variable d'état du circuit .

(e) est la variable d'entrée du circuit (la consigne) .

(j) est la variable de commande de commutation .

Dans le cas qui nous préoccupe, l'élément de commutation est un interrupteur bidirectionnel à deux positions donc :

$$\dot{x}(t) = f_u(x_t, e_t) \quad \text{avec } u = 0, 1$$

qu'on peut écrire aussi

$$\dot{x}(t) = (1 - u_t) \cdot f_0(x_t, e_t) + u_t \cdot f_1(x_t, e_t) \quad \text{avec } u = 0, 1$$

Soit dans le cas linéaire :

$$f_0 = A_0 x + a_0, \quad f_1 = A_1 x + a_1$$

Donc

$$\dot{x}(t) = (1 - u_t) \cdot (A_0 x_t + a_0) + u_t \cdot (A_1 x_t + a_1)$$

Utilisant la notation de géométrie différentielle, on désigne abstraitement par ($\exp(t-t_0)f$) l'application de transition :

$$x(t_0) = x_0 \implies x(t) = \mathcal{O}(t, t_0, x_0) = e^{(t-t_0)f} \cdot x_0$$

qui correspond à l'équation :

$$\dot{x} = f(x)$$

On sait que lorsque se succèdent deux commutations, l'une sur (f_1) l'autre sur (f_2) (durées respectives T_1, T_2), la transition résultante obéit à la formule de CAMPBELL-HANDSORTH-DYKIN .

$$e^{T_2 \cdot f_2} \circ e^{T_1 \cdot f_1} = e^{T_2 \cdot f_2 + T_1 \cdot f_1 + T_2 \cdot T_1 (f_2 \cdot f_1) + \frac{1}{12} T_2 \cdot T_1^2 ((f_1 \cdot f_2) + f_1)} \Delta S$$

ou le terme entre crochets désigne le crochet de LE :

$$\frac{\partial f}{\partial x} \cdot g - \frac{\partial g}{\partial x} \cdot f = [f, g]$$

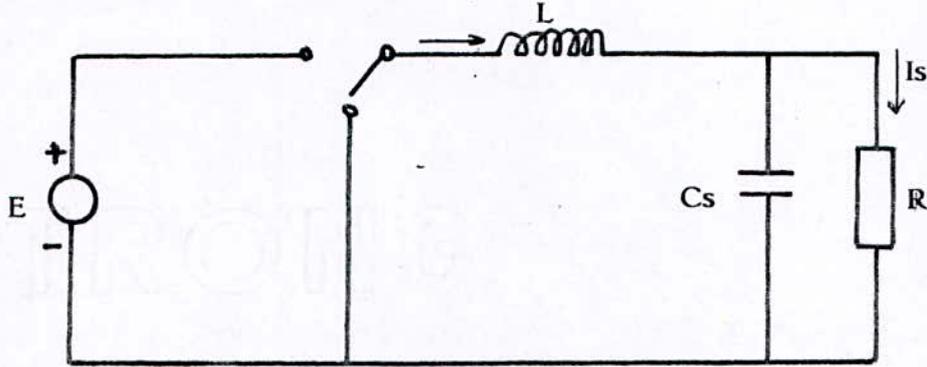
et ΔS l'opération de symétrisation .

On constate que l'effet résultant de deux transitions successives fait intervenir les durées respectives d'une manière non linéaire (produit en $T^j \cdot T^k$) .

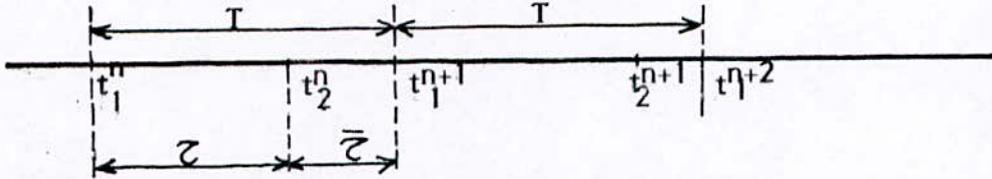
La seule possibilité pour que les termes produits sur les durées T_1 et T_2 disparaissent est de faire tendre ces durées vers zéro : C'est ce que réalise la commande en modulation de largeur d'impulsion (commande PWM) par découpage temporel en périodes infinitésimales . (on l'assimile alors à une commande continue) . (@1)

2/ APPLICATION : (ETUDE D'UN ABAISSEUR).

A-Principe de l'étude :



Soient τ temps de conduction de K_1 (ouverture de K_2)
 et $\bar{\tau}$ temps de conduction de K_2 (ouverture de K_1)



Les équations d'état de ce circuit sont :

$$\begin{cases} \dot{x} = A_2 \cdot x + B_1 \cdot \varepsilon & \text{pour } t_1^n < t < t_2^n \text{ (durée } \tau) \\ \dot{x} = A_2 \cdot x & \text{pour } t_2^n < t < t_1^{n+1} \text{ (durée } \bar{\tau}) \end{cases}$$

Expressions dans lesquelles :

$$x = \begin{bmatrix} i \\ v_s \end{bmatrix} \quad B_1 = \begin{bmatrix} 1/L \\ 0 \end{bmatrix} \quad A_1 = A_2 = \begin{bmatrix} 0 & -1/L \\ 1/C_s & -1/RC_s \end{bmatrix}$$

On suppose $T \ll T_0$, T étant la période de découpage et $T_0 = 2 \cdot \pi \cdot \sqrt{L \cdot C_s}$ la période libre du circuit L, C_s .

La solution des équations d'état est donnée par la résolution de l'équation de transition .

$$x(t) = e^{A(t-t_0)} \cdot x(t_0) + \int_{t_0}^t e^{A(t-\xi)} \cdot B \cdot e \cdot d\xi$$

dans laquelle $e^{A \cdot t} = O(t)$ est la matrice de transition d'état et t_0 un instant arbitraire .

Dans notre cas $e = \varepsilon$ (Tension d'alimentation) ;

L'intégration de cette équation va nous donner l'expression de $x(t)$, c'est la valeur que devra calculer la boucle d'asservissement.

* Pour $t_1^n < t < t_1^n + \tau$

$$\begin{aligned} x(t_1^n + \tau) &= e^{A_1 \cdot \tau} \cdot x(t_1^n) + \int_{t_1^n}^{t_1^n + \tau} e^{A_1 \cdot (t_1^n + \tau - \xi)} \cdot B_1 \cdot \varepsilon \cdot d\xi \\ &= e^{A_1 \cdot \tau} \cdot x(t_1^n) + A_1^{-1} \cdot [e^{A_1 \cdot \tau} - I] \cdot B_1 \cdot \varepsilon \end{aligned}$$

* Pour $t_1^n + \tau < t < t_1^n + T$

$$\begin{aligned} x(t_1^n + T) &= e^{A_2 \cdot (T - \tau)} \cdot x(t_1^n + \tau) + \int_{t_1^n + \tau}^{t_1^n + T} e^{A_2 \cdot (t_1^n + T - \xi)} \cdot B_2 \cdot \varepsilon \cdot d\xi \\ &= e^{A_2 \cdot (T - \tau)} \cdot x(t_1^n + \tau) \quad \text{car } B_2 = 0 \end{aligned}$$

D'où l'on a :

$$x(t_1^n + T) = e^{A_1 \cdot (T - \tau)} \cdot \left[e^{A_1 \cdot \tau} \cdot x(t_1^n) + A_1^{-1} \cdot [e^{A_1 \cdot \tau} - I] \cdot B_1 \cdot \varepsilon \right]$$

puisque $A_1 = A_2$.

Puis par développement limité au 1^{ier} ordre :

$$x(t_1^n + T) = e^{A_1 \cdot T} \cdot [x(t_1^n) + B_1 \cdot \varepsilon]$$

équation linéaire en x est en τ .

La matrice $e^{A_1 \cdot T} = \Phi_1$ est calculable, elle de la forme :

$$\Phi_1 = \begin{bmatrix} \phi_{11} & \phi_{12} \\ \phi_{21} & \phi_{22} \end{bmatrix}$$

est les solutions pour x sont :

$$i(t_1^{n+1}) = \phi_{11} \cdot i(t_1^n) + \phi_{12} \cdot v_s(t_1^n) + \phi_{11} \cdot \varepsilon / \varepsilon$$

$$v_s(t_1^{n+1}) = \phi_{21} \cdot i(t_1^n) + \phi_{22} \cdot v_s(t_1^n) + \phi_{21} \cdot \varepsilon / \varepsilon$$

On n'utilise dans notre cas que la dernière équation .

Si on appelle C_t la consigne de tension et k un coefficient inférieur à 1.

On écrit :

$$v_s(t_j^{n+1}) - C_t = k \cdot [v_s(t_j^n) - C_t]$$

et en reportant dans la relation (2) :

$$C_t + k \cdot [v_s(t_j^n) - C_t] = \phi_{21}^1 \cdot i(t_j^n) + \phi_{22}^1 \cdot v_s(t_j^n) + \phi_{21}^1 \cdot \epsilon / L$$

D'où l'expression :

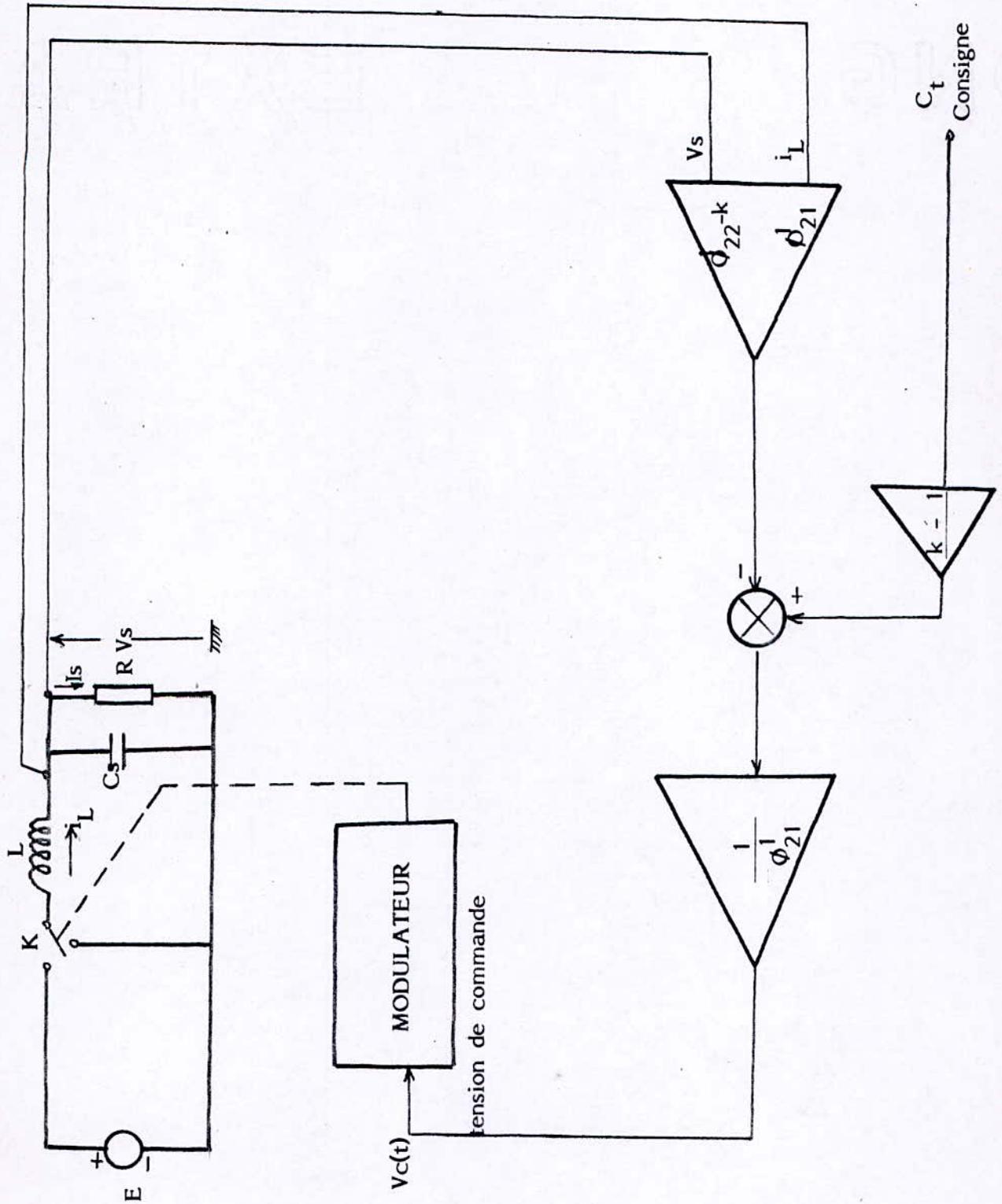
$$i(t_j^n) = \frac{-\phi_{21}^1 \cdot i(t_j^n) - \phi_{22}^1 \cdot v_s(t_j^n) + k \cdot v_s(t_j^n) + C_t \cdot (k-1)}{\phi_{21}^1 \cdot \epsilon / L}$$

ϕ_{ij}^1 sont les éléments de la matrice ϕ^1

C_t consigne de tension .

k coefficient constant inférieur à 1 .

Le schéma fonctionnel est alors :



Dans le schéma fonctionnel il n'y a ni adaptation à la charge ni à la tension d'alimentation .

Un moyen simple d'introduire ces adaptations apparaît si on développe au premier ordre .

Adaptation à la tension d'alimentation : (Développement au 1^{ier} ordre)

on écrit :

$$x(t_1^{n+1}) = \left[I + A_1 \cdot T \right] \left[x(t_1^n) + B \cdot \mathcal{E} \cdot \mathcal{C} \right]$$

Soit en développant :

$$x(t_1^{n+1}) = |H| \cdot x(t_1^n) + |G| \cdot \mathcal{C}$$

avec :

$$|H| = \left[I + A_1 \cdot T \right] = \begin{bmatrix} h_{11} & h_{12} \\ h_{21} & h_{22} \end{bmatrix}$$

$$|G| = \left[I + A_1 \cdot T \right] \cdot B_1 \cdot \mathcal{E} = \begin{bmatrix} g_{11} \\ g_{21} \end{bmatrix}$$

On alors :

$$i(t_1^{n+1}) = h_{11} \cdot i(t_1^n) + h_{12} \cdot v_s(t_1^n) + g_{11} \cdot \mathcal{C}$$

$$v_s(t_1^{n+1}) = h_{21} \cdot i(t_1^n) + h_{22} \cdot v_s(t_1^n) + g_{21} \cdot \mathcal{C}$$

Dans l'expression de ci-dessus, il suffit de remplacer les éléments Φ_{ij} par leurs valeurs approchées h_{ij} .

donc :

$$\mathcal{C}(t_1^n) = \frac{-h_{21} \cdot i(t_1^n) - h_{22} \cdot v_s(t_1^n) + k \cdot v_s(t_1^n) + C t \cdot (k-1)}{g_{21} \cdot \mathcal{E}}$$

avec :

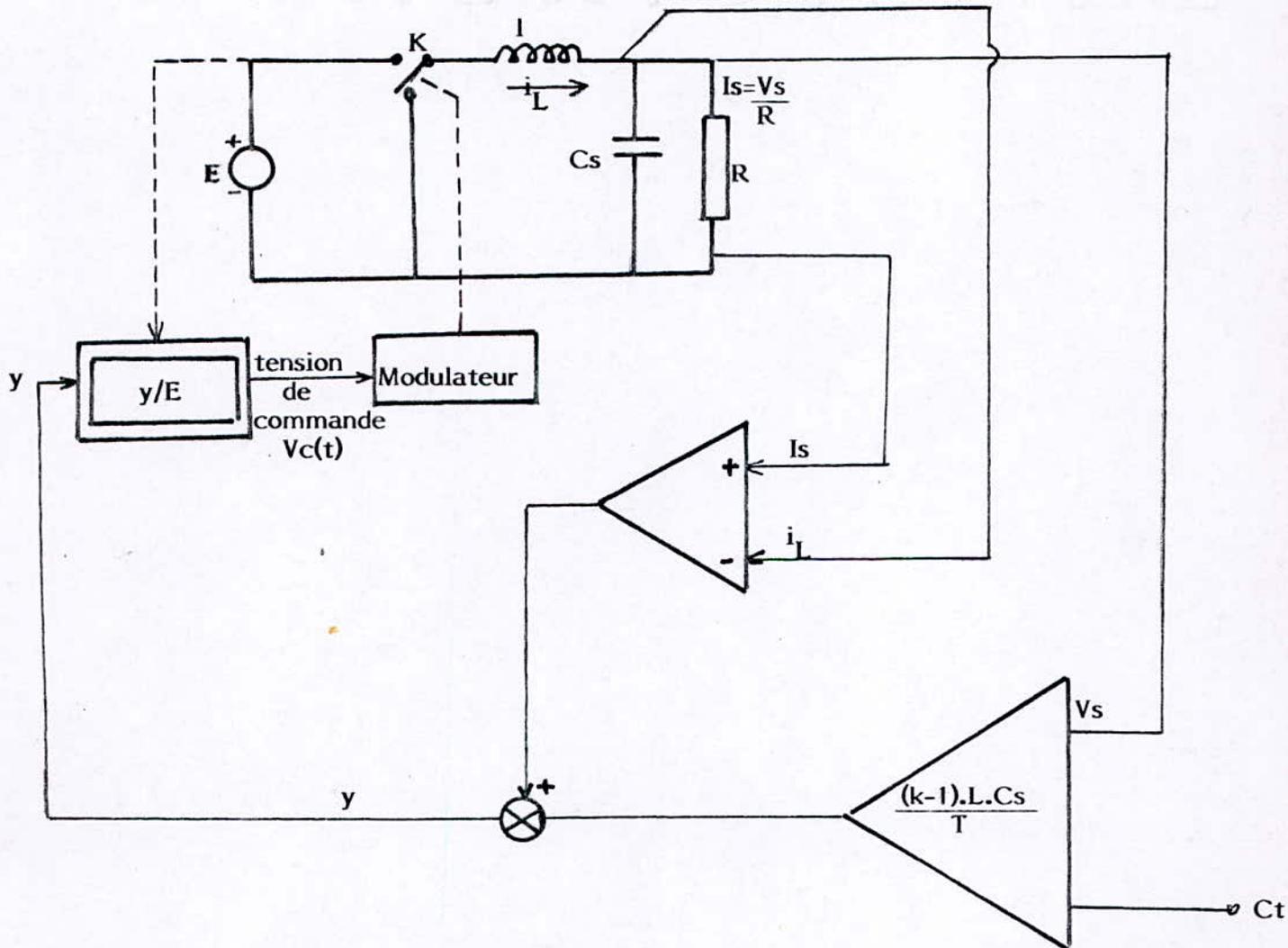
$$|H| = \begin{bmatrix} 1 & -T/L \\ T/Cs & 1 - T/RCs \end{bmatrix} \quad \text{et} \quad |G| = \begin{bmatrix} \mathcal{E}/L \\ \mathcal{E} \cdot T/L \cdot Cs \end{bmatrix}$$

Comme h_{22} et h_{21} dépendent de R et ε . Il faut alors adapter la chaîne de retour sur ces grandeurs.

En remplaçant les coefficients h_{ij} par leurs valeurs, on obtient :

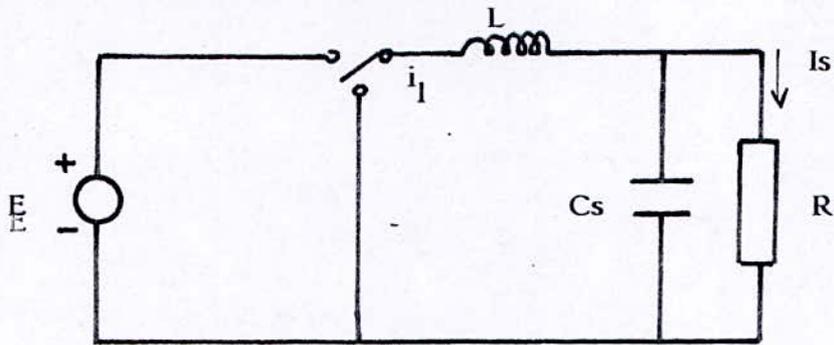
$$\mathcal{Z}(t_1^n) = \frac{L}{\varepsilon} \cdot \left(\frac{V_s}{R} - i_L \right) + \frac{k-1}{T \cdot \varepsilon} \cdot (V_s - Ct) \cdot L \cdot Cs$$

Le schéma fonctionnel est alors :



C'est le schéma que l'on retiendra.

B-Choix de la cellule de puissance :



On veut réaliser une cellule de puissance ayant :

- $T_{dec} = 20 \text{ us}$ (Période de découpage)
- $V_s = 14 \text{ volts}$ (Tension aux bornes de la charge)
- $I_s = 4 \text{ ampères}$ (Courant de charge)
- $P_s = 56 \text{ watts}$ (Puissance délivrée à la sortie de la cellule)
- $E_{max} = 20 \text{ volts}$ (Tension maximale délivrée par le panneau sol)
- $E_{moy} = 16 \text{ volts}$ (" " moyenne " " " " " ")

Calculons R , C_s et L .

* $V_s = R.I_s$

$$R = \frac{V_s}{I_s} = \frac{14 \text{ v}}{4 \text{ a}} = 3,5 \text{ ohms}$$

** Valeurs de L et C_s

On sait que la période de découpage T_{dec} est très inférieure devant la période libre T_o

$$T_{dec} \ll T_o \quad \text{avec} \quad T_o = 2.\pi.\sqrt{L.C_s}$$

donc : $T_{dec}^2 \ll 4.\pi^2 .L.C_s$

$$L.C_s \gg \frac{T_{dec}^2}{4.\pi^2} \approx \frac{T_{dec}^2}{4.10}$$

Comme $T_{dec} = 20 \cdot 10^{-6} \text{ sec}$

$$L.Cs \gg \frac{(20 \cdot 10^{-6})^2}{4 \cdot 10} = \frac{40 \cdot 10^{-11}}{40} = 10 \cdot 10^{-12}$$

On prendra :

$$L.Cs = 100 \cdot 10^{-12}$$

Si :

$$L = 1 \cdot 10^{-6} \text{ Henry}$$

Alors :

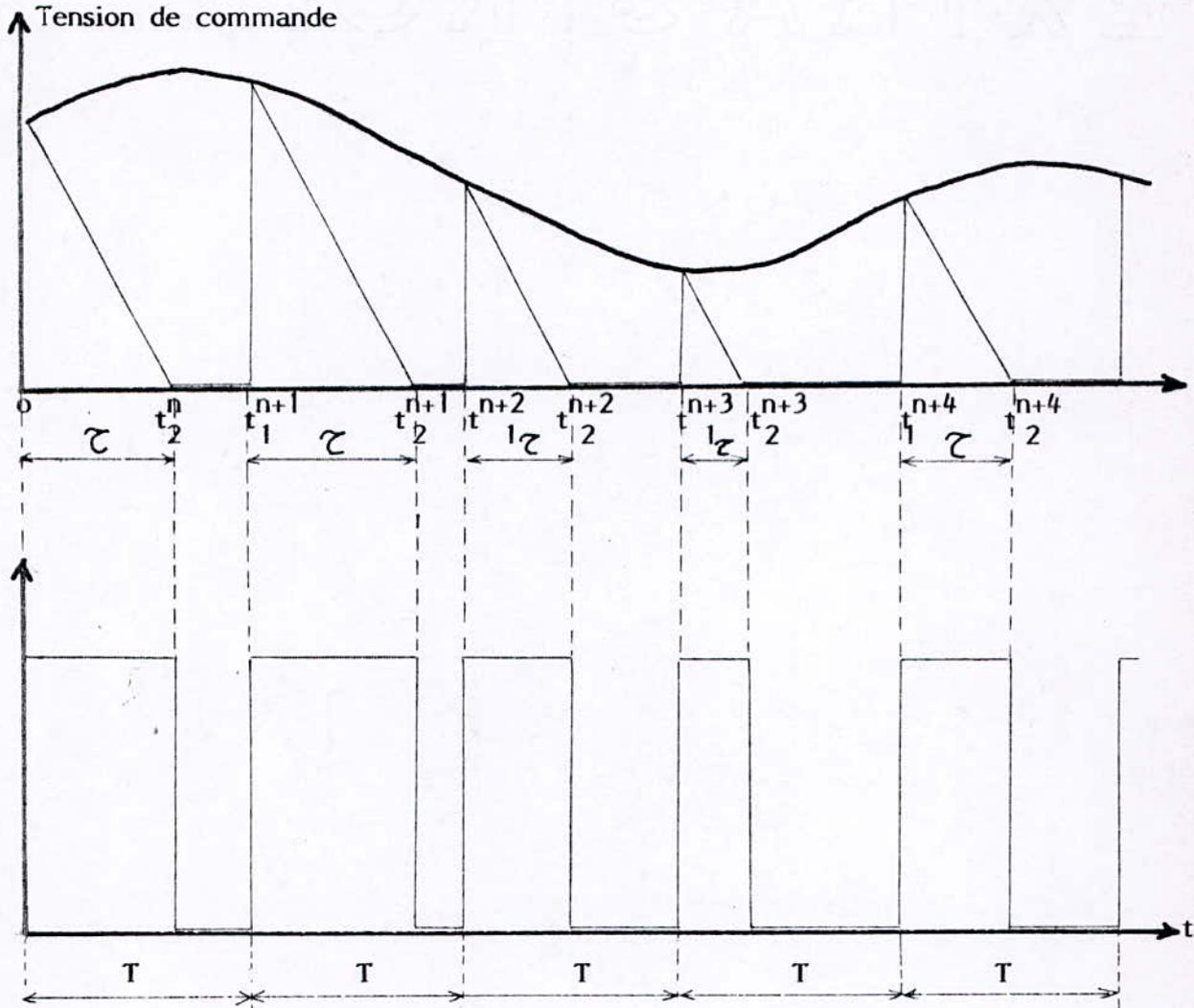
$$Cs = 100 \cdot 10^{-6} \text{ Farad}$$

C-Le modulateur à largeur d'impulsions :

Principe d'un PWM :

Il existe plusieurs possibilités pour obtenir des impulsions modulées en largeur . Nous pouvons citer trois exemples à titre d'illustration .

a/ Modulation de largeur d'impulsion par "Echantillonnage Retard" :



La tension de commande $V_c(t)$ élaborée par la boucle de régulation est échantillonnée à cadence fixe au moyen d'impulsions délivrées par une horloge (toute les 20 us par exemple) ;

Ces impulsions déclenchent la conduction de l'interrupteur K ainsi qu'une rampe de pente négative constante .

Lorsque la rampe atteint la valeur "0", un comparateur bascule et arrête la conduction .

On voit donc que (τ) est proportionnel à la tension de commande $V_c(t)$.

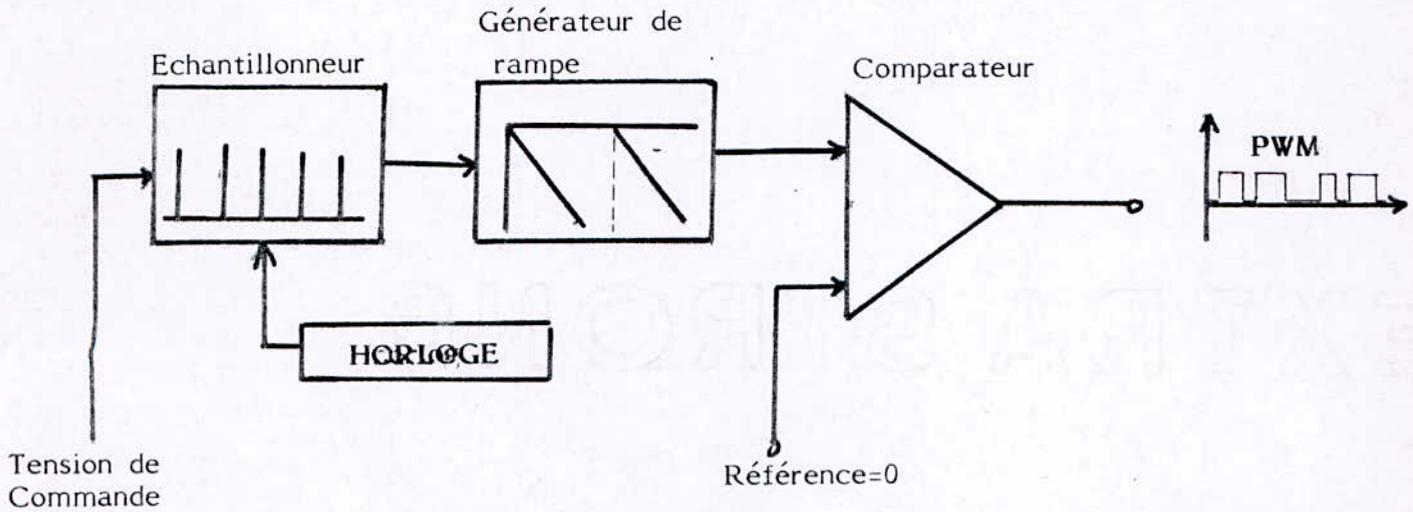
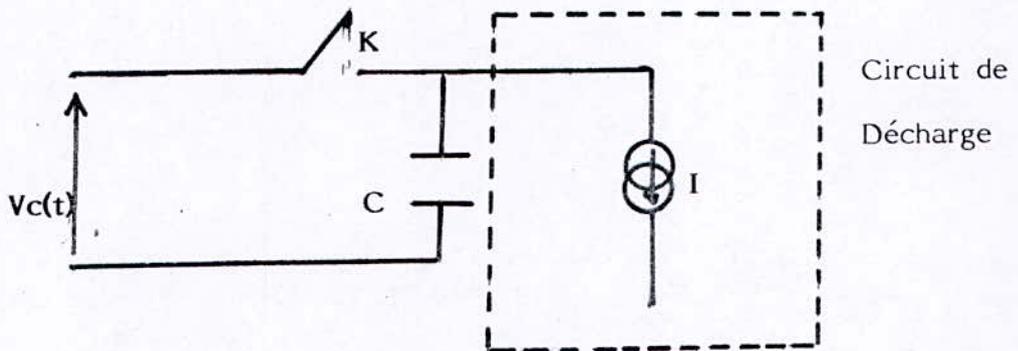
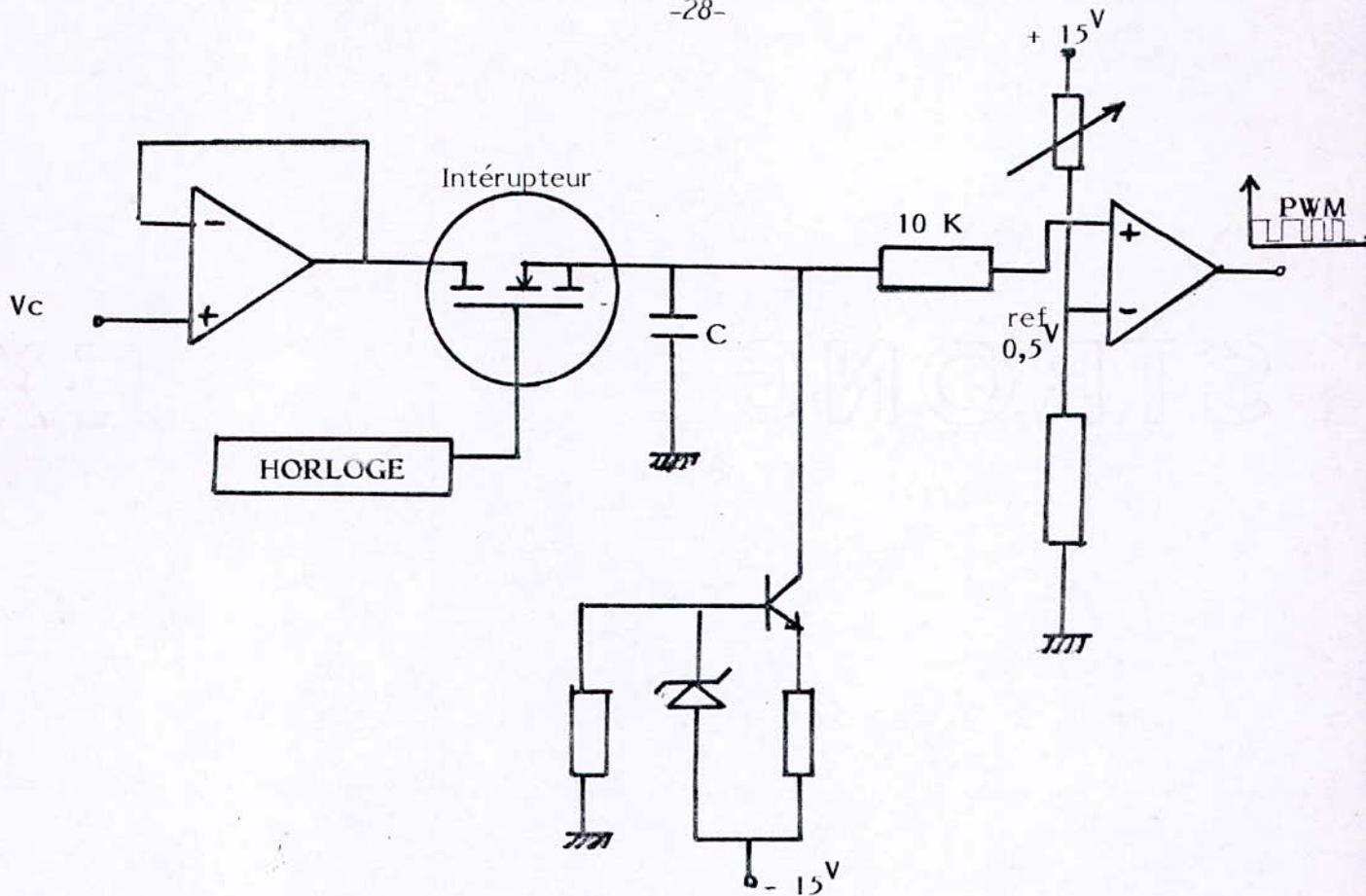


Schéma possible :

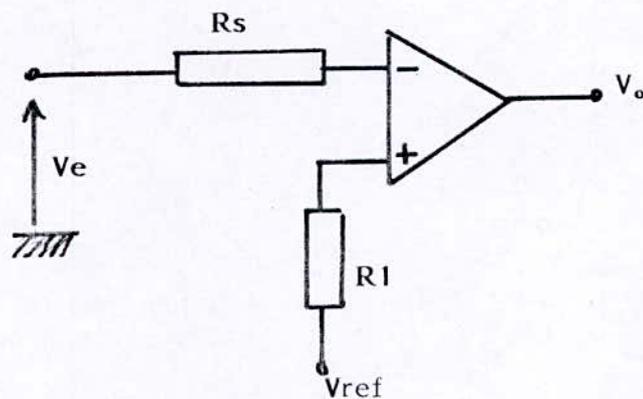


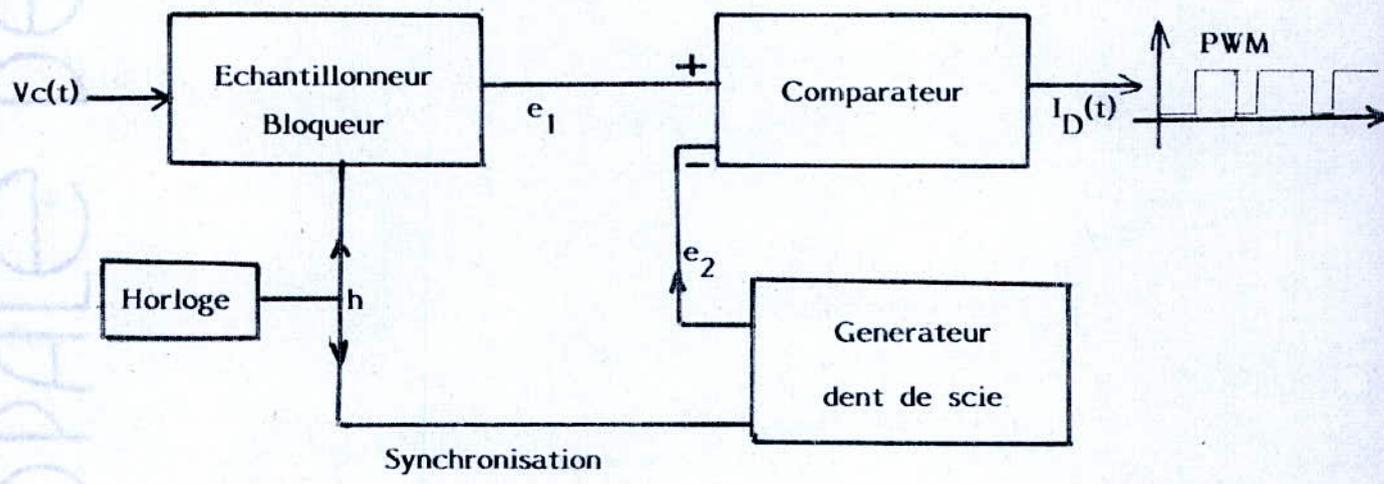
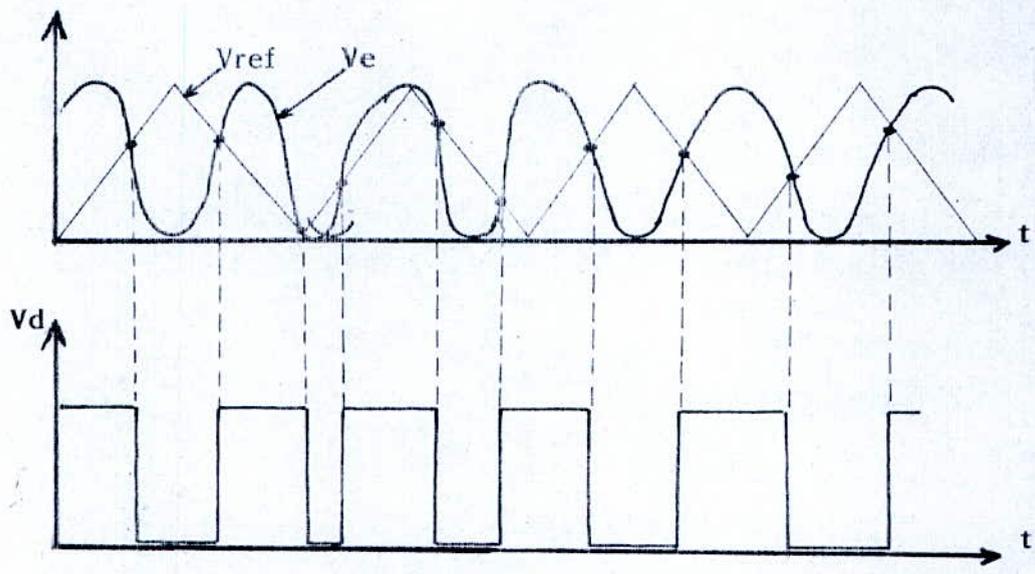
On charge un condensateur C sous la tension $V_c(t)$ pendant la durée de l'impulsion d'horloge .

À la fin de cette durée, le condensateur est déchargé à courant constant (pendant une durée qui correspond à τ) .



- b/ Modulation de largeur d'impulsion par "Echantillonneur Bloqueur":
 Un deuxième procédé pour générer la PWM consiste à comparer la tension $V_c(t)$ à une tension référence en utilisant un montage commun de détecteur de niveau simple .
 Une tension de référence comprise entre ± 5 volts, est appliquée à l'une des entrées tandis que la tension de mesure $V_c(t)$ attaque l'autre .
 Selon que la seconde est inférieure ou supérieure à la première, la sortie change d'état (haut ou bas).





L'élément central du modulateur d'impulsion est un comparateur. A son entrée non inverseuse est appliqué le signal en escalier $e_1(t)$ résultant de l'échantillonnage -blocage du signal $V_c(t)$. L'entrée inverseuse reçoit un signal en dents de scie $e_2(t)$ synchronisé sur l'horloge d'échantillonnage.

Les valeurs extrêmes de e_1 et e_2 vérifient :

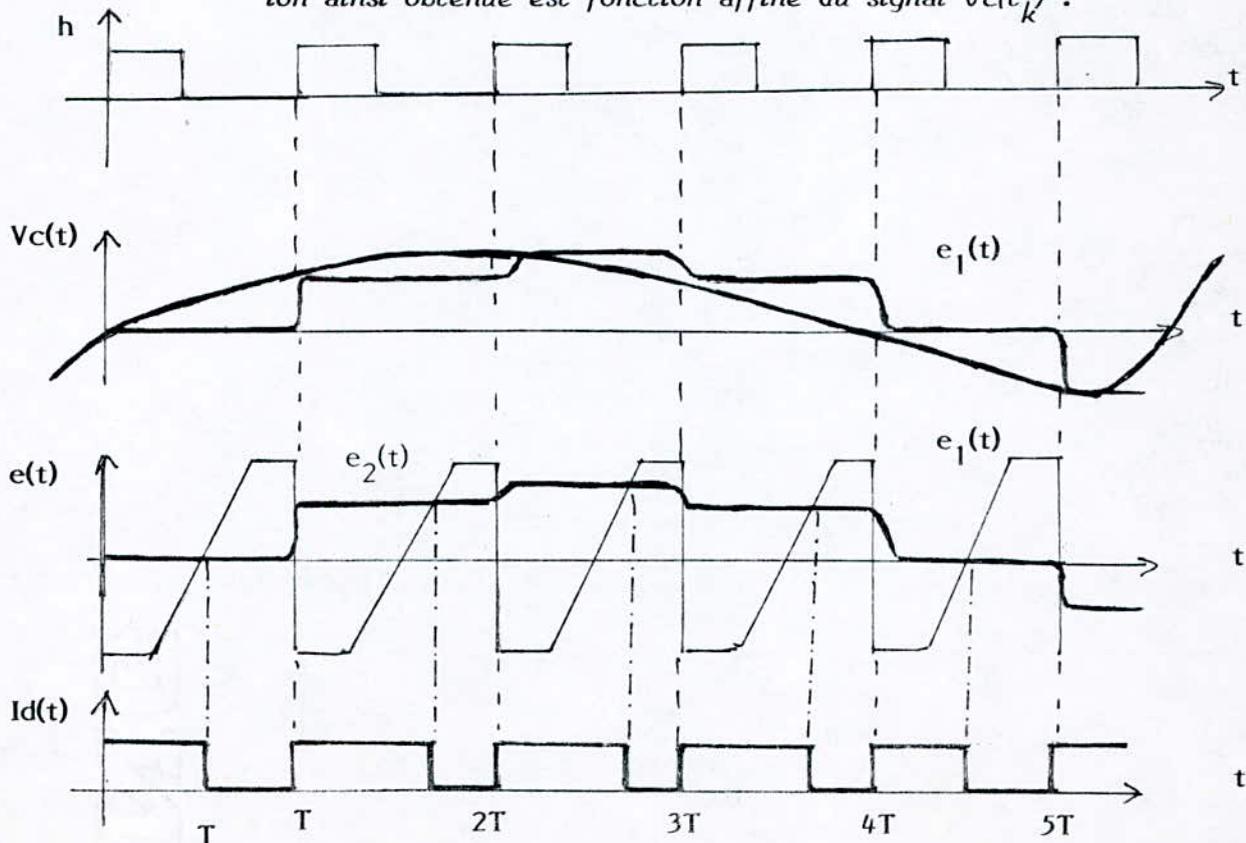
$$e_{1max} < e_{2max}$$

$$e_{1min} > e_{2min}$$

Dans ces conditions, à chaque instant d'échantillonnage t_k , les entrées du comparateur passent de la situation $e_2 > e_1$ à la situation $e_1 > e_2$ et le signal de sortie présente un front de montée (L-H).

Les chronogrammes de $e_1(t)$ et $e_2(t)$ se croisent une fois entre deux instants d'échantillonnage successifs (t_k et t_{k+1}) et ce croisement se traduit par un front de descente.

Il est facile de montrer que la durée (τ) de l'impulsion ainsi obtenue est fonction affine du signal $V_c(t_k)$.



+ c/ *Modulation de largeur d'impulsion par " Temporisation Programmable "*
Ce troisième procédé consiste, dans une application ou on utilise un microprocesseur à générer des impulsions modulées en largeur à l'aide d'un temporisateur programmable PTM 6840 .

C'est ce dernier que l'on utilisera dans notre étude . Nous détaillerons son principe dans le Chapitre 3 .

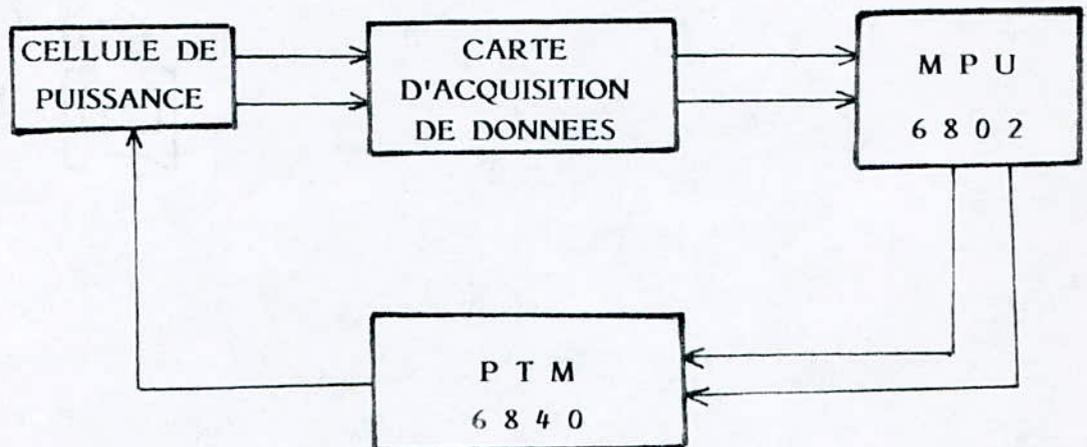
X d/ *Modulation de largeur d'impulsion par " Temporisation De Logiciel "*
Ce quatrième procédé est presque le même que le troisième sauf qu'il utilise un PIA pour générer des impulsions modulées en largeur.

le ...

3/ COMMANDE DE LA CELLULE DE PUISSANCE PAR LE MPU :

A-Déscription du système :

Le système de commande de la cellule de puissance comprend essentiellement la carte d'Acquisition de données, le Microprocesseur up 6802 et le Temporisateur programmable PTM 6840 .



a/ Carte d'acquisition de données : (Carte Burr Brown)

Compatible avec tous les systèmes Motorola, cette carte (Burr Brown MP 7208-7216) est composée essentiellement d'un système d'acquisition de données (le SDM 853) et d'un circuit de logique de contrôle .

C'est un système d'acquisition multicanaux exploitant le multiplexage des entrées analogiques, c'est le plus économique du point de vue composants .

a1/ Présentation du système d'acquisition SDM853 :

L'acquisition de données est la collecte de plusieurs signaux analogiques issus des différents capteurs et leur numérisation .

La carte réalisée autour du SDM853 peut recevoir 16 signaux à entrées uniques, ou 8 signaux en mode différentiel . Elle peut avoir une référence d'échantillonnage de 30 KHz quand le C.A.N travaille sur 12 bits et 42,5 KHz il travaille sur 8 bits . Son schéma est illustré Fig: n°3 .

On y distingue : (Fig : n°4)

◇ Le Multiplexeur Analogique :

C'est un interrupteur multiplex programmable .

Il reçoit 8 signaux analogiques sur 8 entrées et il délivre en sortie celui qui est adressé .

La sélection est assurée par un décodeur d'adresses .

◇ Le Compteur d'Adresses :

C'est un registre à 4 bits dont les sorties sont connectées aux entrées adresses des deux multiplexeurs .

Les entrées adresses de ce compteur sont reliées aux lignes A1, A2, A3, A4 du bus adresses. Ce compteur joue le rôle de " Mémoire d'Adresses " et permet un adressage aléatoire ou un adressage séquentiel .

Il sera incrémenté d'une unité à chaque impulsion du " Delay Timer " .

◇ L'Amplificateur :

C'est un amplificateur rapide à faible dérive . Son gain est programmable grâce à une résistance extérieure .

$$G_v = 1 + 20.(K)/R_{ex}$$

$$1 < G_v < 1000$$

Ceci permet de traiter des petits signaux .

◇ L'Echantillonneur Bloqueur :

Ce circuit maintient le signal échantillonné à une valeur constante pendant tout le temps nécessaire à la conversion .

◇ Le Convertisseur Analogique Numérique :

C'est un CAN à approximations successives. Il peut travailler sur 8 bits, 10 ou 12 bits et peut traiter des signaux jusqu'à $\pm 10^V$.

Son temps de conversion T_c est donné par :

$$T_c = \lceil (1 + N) / 13 \rceil \cdot 24 \mu s$$

ou N est le nombre de bits .

En particulier pour $N = 12$ on a $T_c = 24 \mu s$.

D'autre part, si la tension numérique est négative, le résultat est donné en complément à 2 .

Le LSB = $U_{ref}/2.N$ Si $V > 0$

Le LSB = $2.U_{ref}/2.N$ Si $V \neq 0$

◇ Le Delay Timer :

C'est un monostable de durée variable . Sa sortie Q sera l'horloge du compteur d'adresses .

Sa durée est fixée à 9 us quand le gain de l'amplificateur vaut " 1 " . Ce délai de 9us correspond au temps de réponse de l'ensemble (Multiplexeur, amplificateur, Echantillonneur), ce n'est que lorsque le signal à la sortie de l'échantillonneur atteindra son niveau que la conversion pourra commencer .

◇ Le Circuit De Logique et de Contrôle :

Ce circuit validera l'utilisation en mode différentiel ou en mode simple . (@8)

a2/ Description du circuit de logique de contrôle :

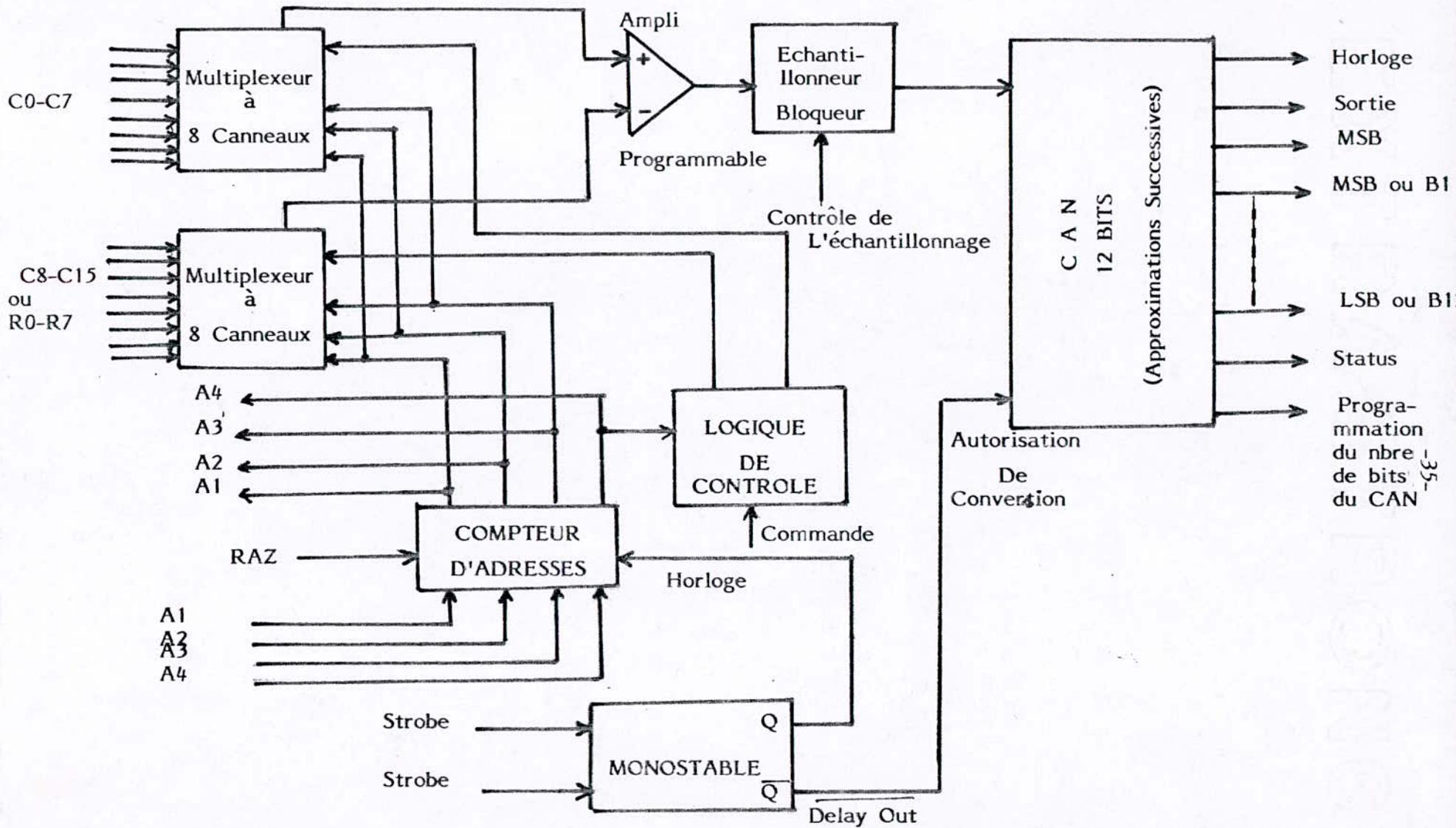
Le signal Delay Out est au niveau haut quand le signal STROBE est généré quand $UMA, R/W$ sont à " 1 " et que STROBE est à " 0 " .

De plus il repasse à l'état haut dès que le délai out est au niveau logique " 1 " . C'est donc le monostable qui commande le niveau " 0 " du STROBE est d'environ 50ns . De plus le délai out génère le signal HALT; le MPU est au repos pendant toute la durée du niveau " 1 " du monostable .

La ligne d'adresse A0 commande le transfert du contenu des mémoires tampon vers le MPU .

A0 = 0 transfert du MSB

A0 = 1 transfert du LSB .



Figⁿ° 3 SCHEMA DE PRINCIPE DU SYSTEME D'ACQUISITION DE DONNEES SDM 853

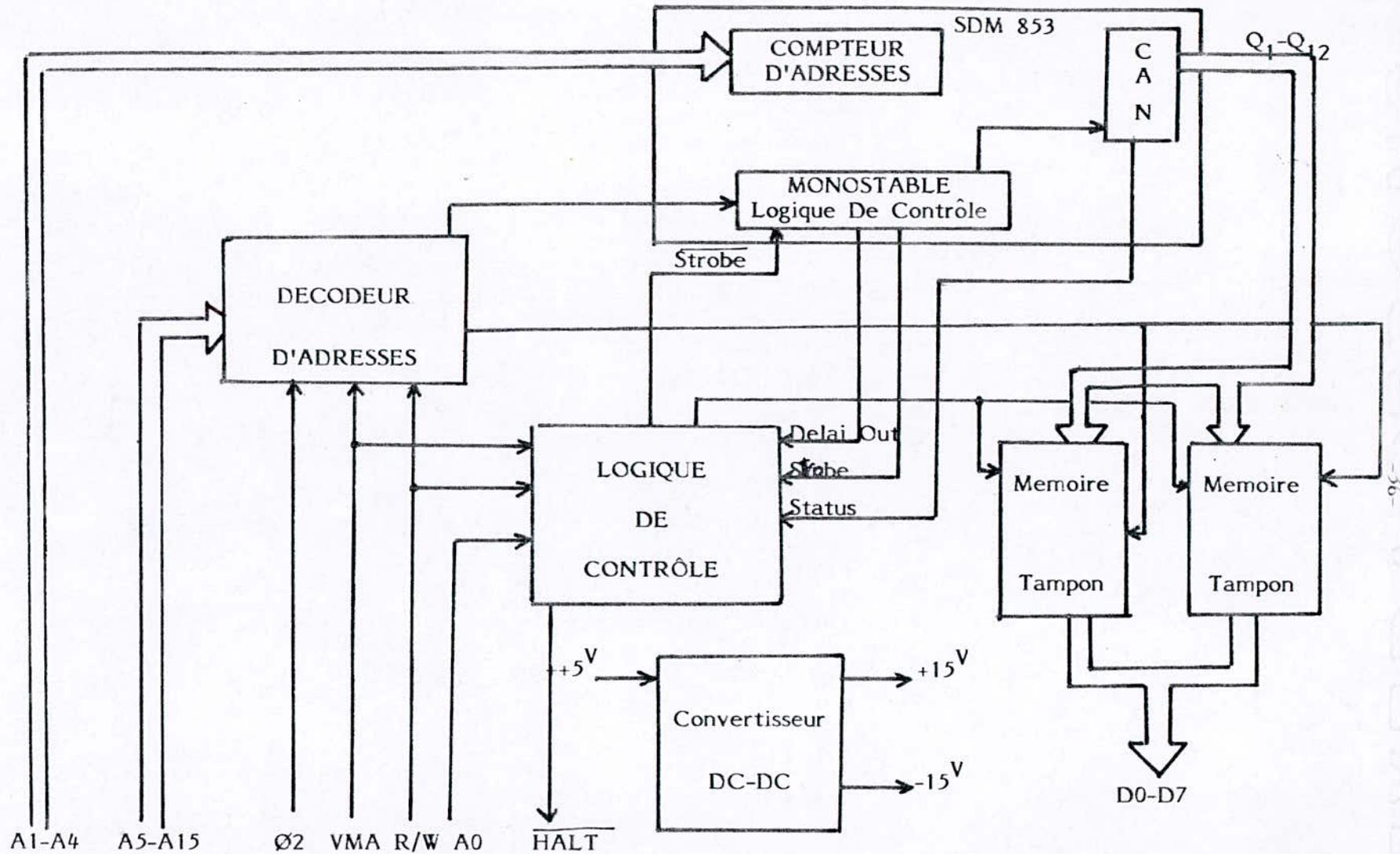


Fig : n°4 SCHEMA SYNOPTIQUE DE LA CARTE BURR BROWN MP.7208-7216

b/ Description du KIT D5 de motorola :

Le KIT MEK 6805 D5 de motorola est un système de base de faible coût permettant d'utiliser les composants de la famille 6800, il est particulièrement adapté pour l'apprentissage des techniques de programmation et les développement des systèmes associés aux microprocesseurs .

Le KIT D5 comprend, le MPU MC6802, une mémoire morte la RAM D5 BUG (comprenant le moniteur), de la mémoire vive RAM et des organes d'entrée/sortie . Le langage utilisé est l'assembleur codé hexadécimal .

Le KIT D5 est constitué par différents blocs fonctionnels (Voir Fig : n° 5) .

On présentera successivement les différents blocs .

b1/ Bloc de commande de tout le système : (Le MPU 6802)

Toutes les entrées de commande d'interruption et RESET sont à l'état haut .

La broche " MR " est dans son état de repos ($+5^V$) .

La carte utilise un quartz de 3,58 Mhz ce qui donne une fréquence de fonctionnement (issue de l'oscillateur interne) de $3,58 \text{ Mhz}/4 = 0,895 \text{ Mhz}$; celle ci correspond à une période d' horloge $E(O) = 1,117 \mu\text{s}$.

Le V_{cc} standby est relié directement à $V_{cc} = +5^V$, ce qui ne permet pas la sauvegarde des premiers octets de la RAM interne une fois l'alimentation coupée .

La RAM interne peut être supprimée par le strap E1 en cas d'utilisation de son adressage pour les circuits externes au KIT .

b2/ Bloc clavier, du système PIA, des afficheurs et de l'interface cassette :

Le clavier permet de faire rentrer des données qui seront prises en compte par le MPU à travers le système PIA; leur affichage s'effectue par l'envoi du code 7 segments du digit à afficher .

Ce système PIA est relié à une interface cassette capable de détecter ou de délivrer des informations binaires modulées en fréquence .

b3/ Bloc à mémoire morte ROM :

C'est un bloc de mémoire à lecture seule de 2 octets indispensables pour la gestion du KIT .

L'USER ROM qui peut aller jusqu'à 2 octets est par contre optionnelle . La prise de connexion J_4 nous permet d'utiliser différents types d'EPROM qui peuvent être :

- Soit une 2708 de 1 Koctets, tritensions ($+ 5^V, - 5^V, + 12^V$) .
- Soit une 2716 de 2 Koctets, monotension ($+ 5^V$) .

Les connecteurs J_2 et J_3 sont utilisés pour configurer la " D5 BUG " et la " USER ROM " dans l'espace mémoire .

b4/ Bloc à mémoire vives RAM :

En plus de la RAM interne du 6802, le KIT possède 2 autres RAM de type volatile qui sont :

- La " Scratch RAM " (MC6810 "U11") composée de 128 octets .
- La " USER RAM " divisée en deux boîtiers (U7+U8) du type MC2114 de capacité 1K.4bits.

La "scratch" RAM est divisée en 3 parties dont 2 sont réservées spécialement pour la ROM moniteur de gestion D5 BUG (pour son fonctionnement et pour sa propre pile) . La troisième partie est prévue pour assurer le rôle d'une pile à l'usage de l'utilisateur .

Les deux RAM U7 et U8 sont constituées par des cases mémoires de 4 bits . En étant placées en parallèle, elles forment le mot complet de 8 bits .

b5/ Le décodeur d'adresses (U6) :

C'est grâce à ce circuit logique du type 74LS156 que l'on arrive à simplifier au maximum l'adressage sur la carte .

Son rôle principal est de décoder les lignes d'adresse de poids forts pour former 8 sorties dont

chacune sélectionnera un boîtier ou des zones mémoires .

b6/ Bloc interface serie :

Ce bloc en option sur le KIT est composé d'une interface serie "USER ACIA" (U33) et d'un générateur de fréquence (U30) .

Sur notre carte, il pourra être utilisé pour des applications d'entrée/sortie en serie exemples

(la Télécype, transmission avec MODEM . . .) .

La synchronisation s'effectue par l'horloge "U30" (qui génère plusieurs fréquences) .

b7/ Bloc interface parallèle " USER PIA " :

C'est une interface (la MC6821 "U9") prévu spécialement pour l'utilisateur et son usage se rapporte à faire la liaison entre le MPU et les périphériques (exemple : convertisseur, imprimante, afficheurs , ...etc) ; Son connecteur à 24 pins nous sera très utile pour des connexions rapides .

b8/ Bloc BUFFERS (U1, U2, U3 en option) :

Ce sont des amplificateurs des lignes d'adresses et de données .

Ils sont utilisés pour l'extension du KIT D5 à travers un connecteur de 86 pins . (@8 & @6)

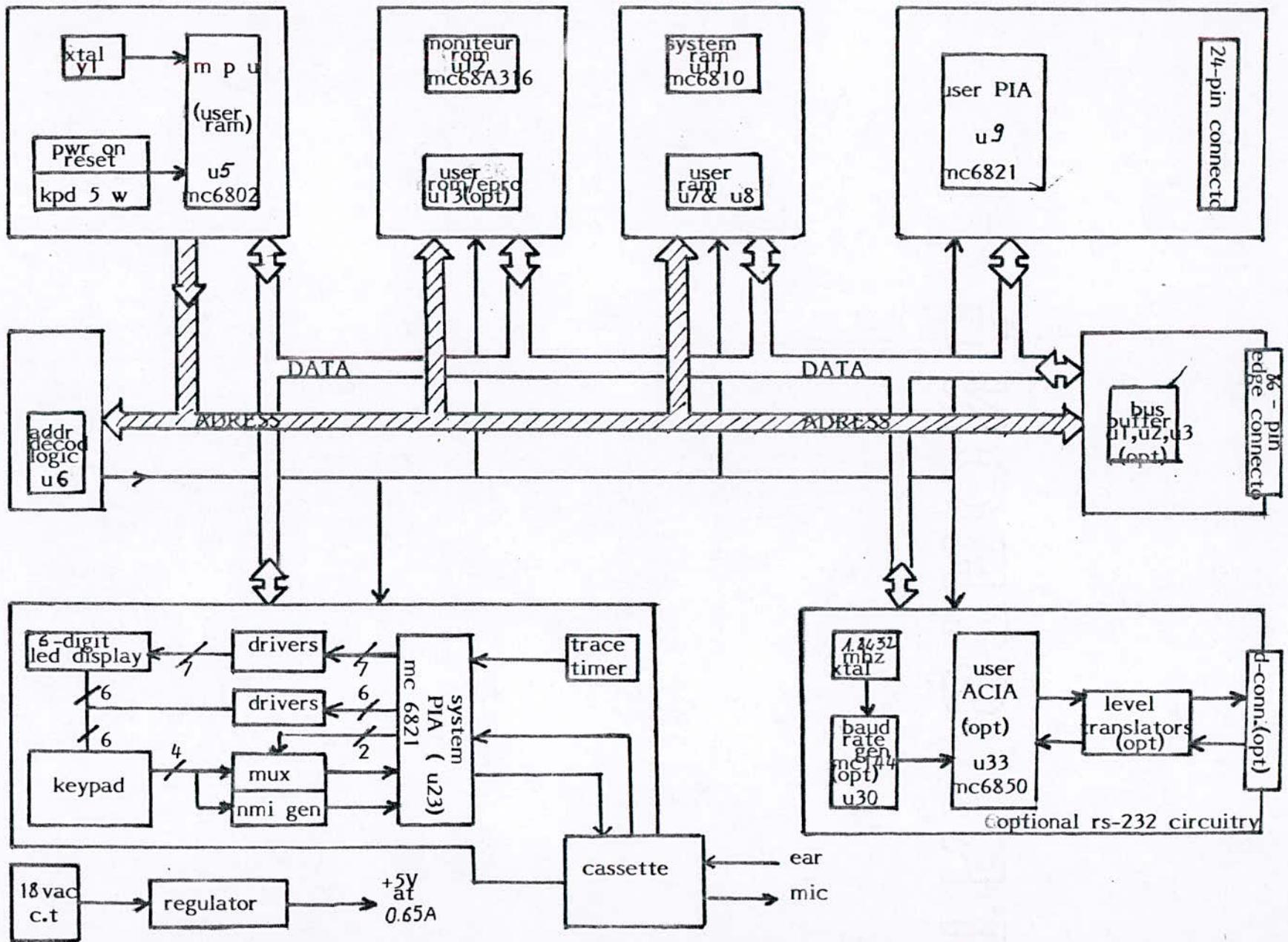


Fig:n° 5 FIGURE = BLOCK DIAGRAM -

c/ *Implantation Mémoire : (Fig : n° 6)*

La répartition des adresses sur la carte par chaque boîtier (RAM, ROM, PIA, ACIA) est donnée par la fig: n° 6 . Les premières adresses de \$0000 à \$007F sont réservées pour la RAM interne du 6802 .

Les adresses de \$0080 à \$DFFF (en tout 5 Kbytes) sont utilisées pour l'adressage de circuits externes au KIT .

Il est possible de supprimer la RAM interne et de juxtaposer son adressage à celui des circuits externes .

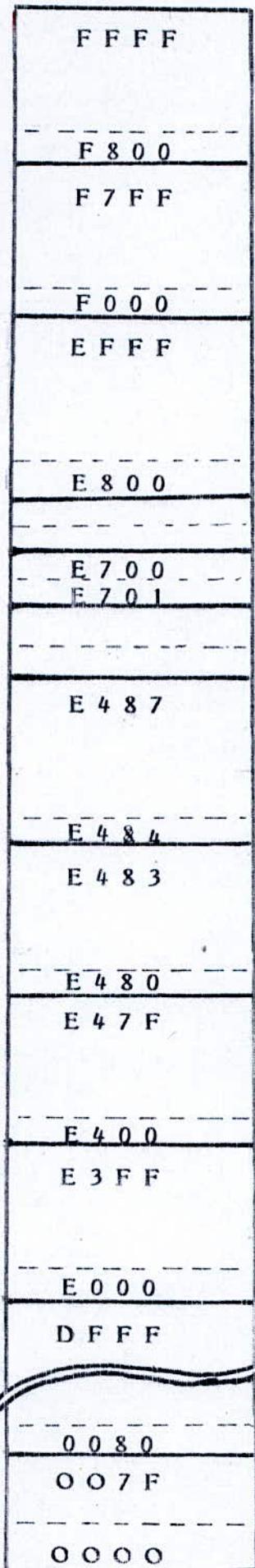
La "Scratch RAM", la "USER RAM" et le "Système PIA" ont un adressage successif allant de \$E400 à E487 ceci pour faciliter leur initialisation .

Deux adresses mémoires sont réservées pour une éventuelle utilisation d'une interface série .

La carte D5 est conçue pour fonctionner avec deux ROMS DE 2 Koctets chacune :

- La "D5 BUG" qui occupe la zone allant de \$F000 à \$F7FF .*
- La "USER ROM" optionnelle pour les adresses allant de \$E800 à \$EFFF .*

Les zones mémoires \$E488 à \$E6FF, \$E7FF à \$F800 sont appelées zones "Miroirs" et ne doivent pas être utilisées .



ZONE MIROIR

SYSTEME OPERATION (D5 BUG)

USER ROM OPTIONNELLE

RESERVEES

SYSTEME ACIA

SYSTEME PIA

USER PIA

SCRATCH RAM (U11)

RAM OPTIONNELLE U7, U8 (1KX4bits)

ADRESSES DE CIRCUITS EXTERIEURS AU KIT (56 Kbytes)

RESEVEES POUR LA RAM INTERNE DU 6802

OBTENIR DES BILLES
2019 EADPO
Fig : n° 6 IMPLANTATION MEMOIRE

d/ Description du système minimal :

C'est un système permettant de commandé le convertisseur DC-DC avec le minimum d'organes de traitement .

Il est composé par :

- * Le MPU 6820 (déjà décrit dans le KIT).
- * La carte d'acquisition Burr Brown (voir 3Aa)
- * Le temporisateur programmable PTM .
- * La mémoire morte reprogrammable (EPROM).

Le Temporisateur Programmable PTM 6840 :

Le PTM est un coupleur d'entrée sortie spécialisé. Il contient sur une seule puce 3 temporisateurs indépendants pouvant être utilisés en multivibrateur, astable en monostable, en compteur d'incrément, en générateur d'impulsion ou de période .

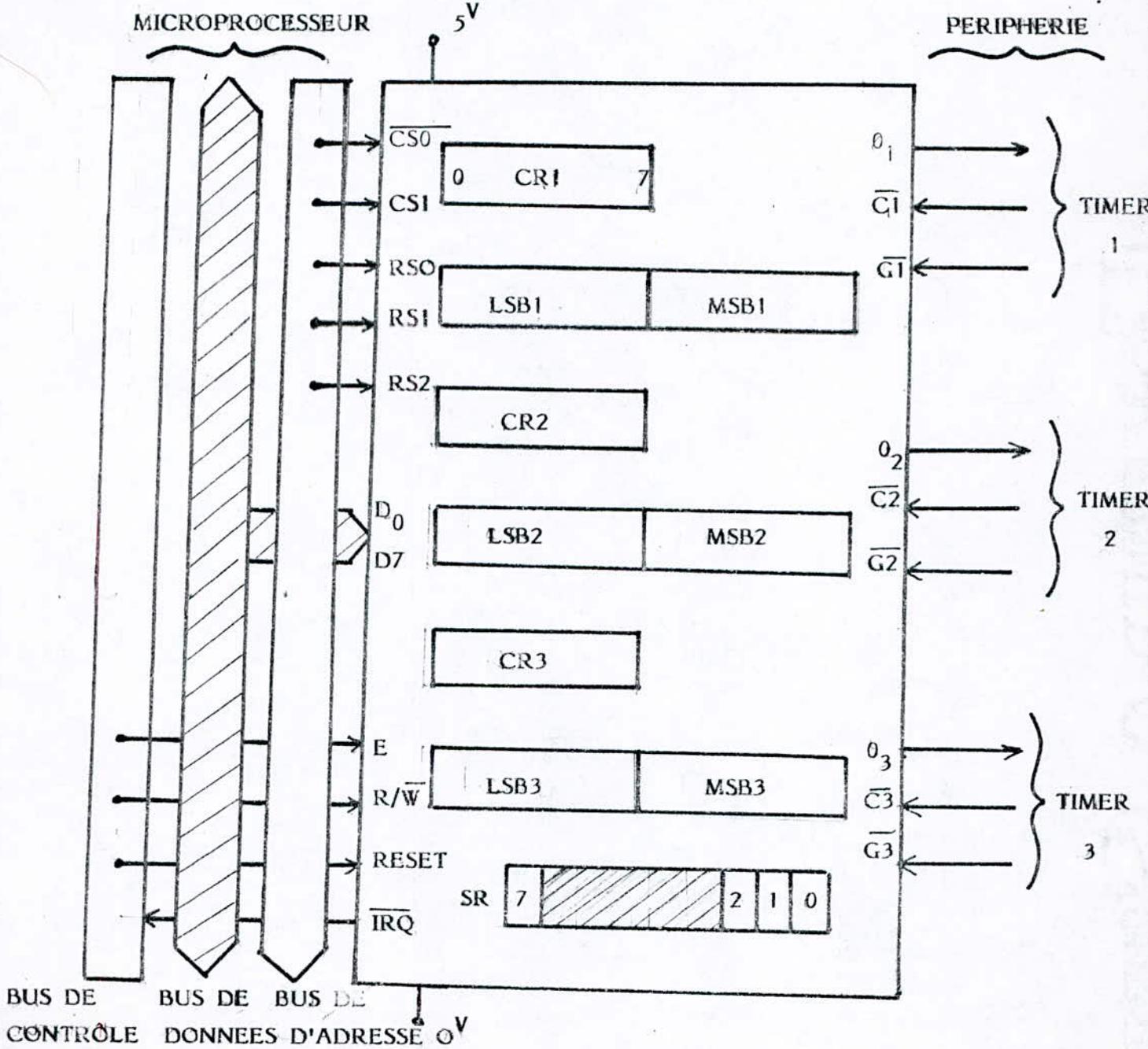
Le PTM couvre un domaine très vaste et très varié. Le PTM communique avec le MPU par l'intermédiaire de 3 bus : le bus de données sur 8 bits, d'adresses 5 lignes et de contrôle et avec la périphérie par une ligne de sortie , et deux lignes d'entrée (horloge et gachette) pour chacun des trois temporisateurs .

Les trois temporisateurs peuvent être bouclés les uns sur les autres .(@5 & @7)

Organisation Interne & Externe du P.T. Mdu PTM :

Le PTM comprend 7 registres internes. En effet chaque temporisateur est associé à un registre de commande et à un registre tampon, le 7^{ième} registre étant le registre d'état.

Organisation Interne :



Organisation du PTM :

* CR1, CR2, CR3 :

Ces trois registres de contrôle (8 bits) contiennent les paramètres de fonctionnement de chaque temporisateur, ils ne sont accessibles qu'en écriture.

* T1, T2, T3 :

Ces trois registres tampon de 16 bits (à écriture) contiennent les paramètres de comptage.

Ils sont associés chacun à un compteur de 16 bits (à lecture) et sont divisés en deux registres de 8 bits correspondant aux poids fort (MSB) et aux poids faible (LSB). Le MPU doit adresser donc 10 registres différents de 8 bits.

* SR :

Registre d'état à lecture seule, il contient les informations sur le fonctionnement en interruption de chacun des temporisateurs ainsi que sur la ligne TRQ.

Organisation Externe :

Le PTM se présente sous la forme d'un boîtier DIL, 28 broches, monotension (0, +5^V).

° Liaison avec le MPU :

- Bus de données : D0-D7

Ces lignes (8 lignes) bidirectionnelles sont directement reliées au bus du 6802, elles assurent l'échange des données entre le MPU et le PTM. Si elles ne sont pas utilisées elles sont à l'état haute impédance.

- Bus d'adresses : $\overline{CS0}$ -CS1

Ces deux entrées permettent de sélectionner le boîtier PTM ($\overline{CS0} \cdot CS1 = 0 \cdot 1$).

RS0, RS1, RS2 : les combinaisons de ces trois lignes permettent de sélectionner les registres internes (8 octets).

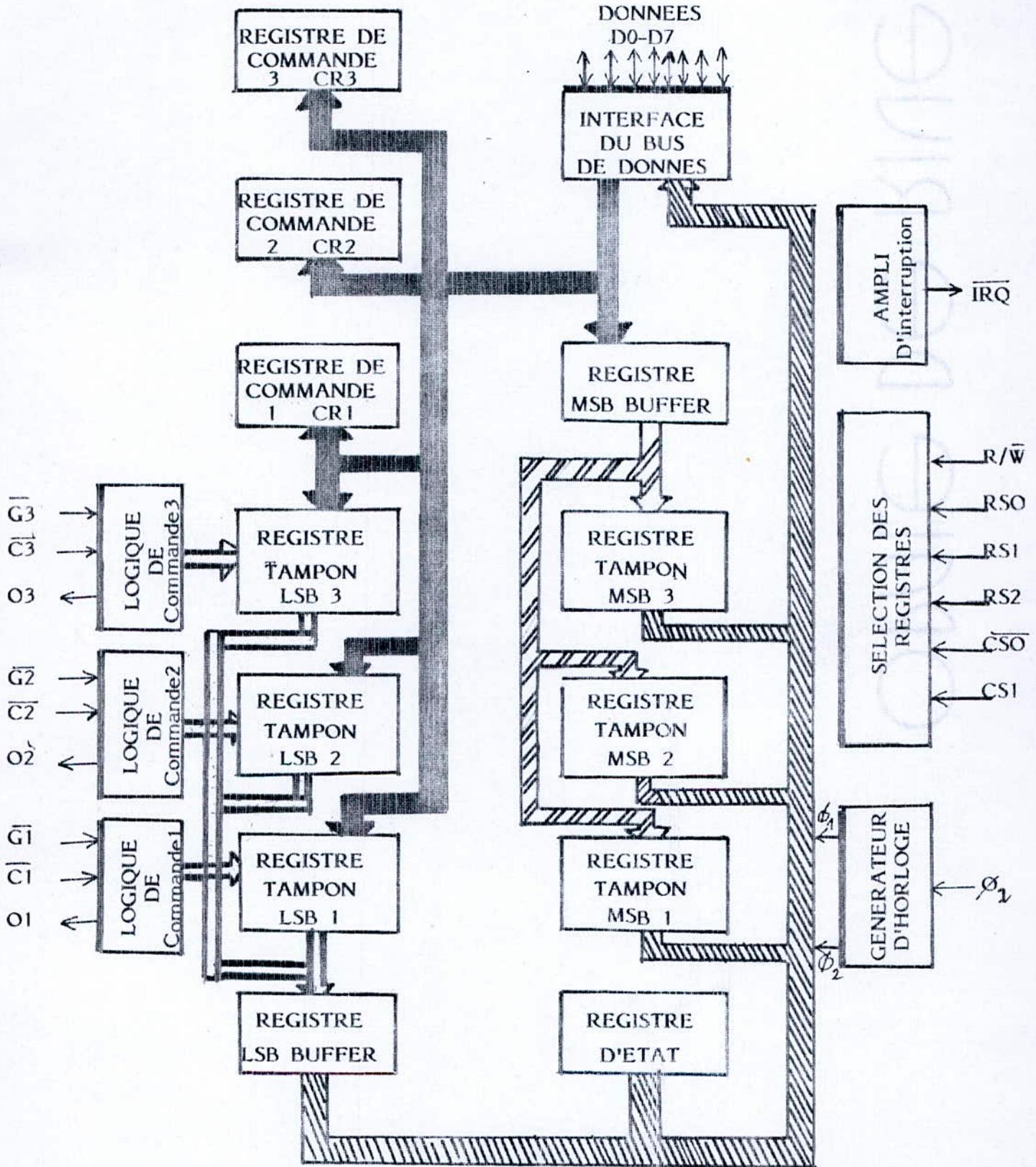


Fig. n°8 DIAGRAMME FONCTIONNEL DU PTM

- Bus de contrôle : \mathcal{E} : signal d'activation des échanges .

. $\overline{\text{RESET}}$: Initialisation du PTM, tous les tampons sont positionnés à leurs valeurs maximales, ainsi que les compteurs associés, les registres de contrôle sont à "0" sauf CR10 qui est mis à 1 . Les sorties OX sont à "0" et les entrées $\overline{\text{Ck}}$ sont inhibées . Le registre d'état est à "0" .

. $\overline{\text{R/W}}$: Lecture et écriture .

. IRQ : Reliée à $\overline{\text{TRQ}}$ ou $\overline{\text{NMI}}$ du MPU (interruption du programme) .

° Liaisons avec la périphérie : (Fig : n° 7)

- Entrées horloges ($\overline{\text{C1}}$, $\overline{\text{C2}}$, $\overline{\text{C3}}$):

Les compteurs internes du PTM peuvent être activés par l'horloge du MPU ou des horloges externes, chaque temporisateur possède sa propre horloge externe .

Elles sont compatibles en TTL et peuvent varier du continu à la valeur de l'horloge du MPU . $\overline{\text{C3}}$ peut être /8 .

L'utilisation de ces entrées nécessite la prise en considération des paramètres dynamiques du PTM .

- Entrées de déclenchement : $\overline{\text{Q1}}$, $\overline{\text{Q2}}$, $\overline{\text{Q3}}$

Ces entrées acceptent des signaux asynchrones TTL pour déclencher respectivement les fonctions des temporisateurs 1,2,3 comme pour les horloges externes les paramètres internes du PTM doivent être pris en considération .

° Sortie temporisateur 01, 02, 03 :

Elles peuvent commander deux charges TTL et délivrent un signal défini quand le temporisateur travaille en astable ou en monostable . Une sortie non validée reste à "0" si le temporisateur travaille en mode " In-

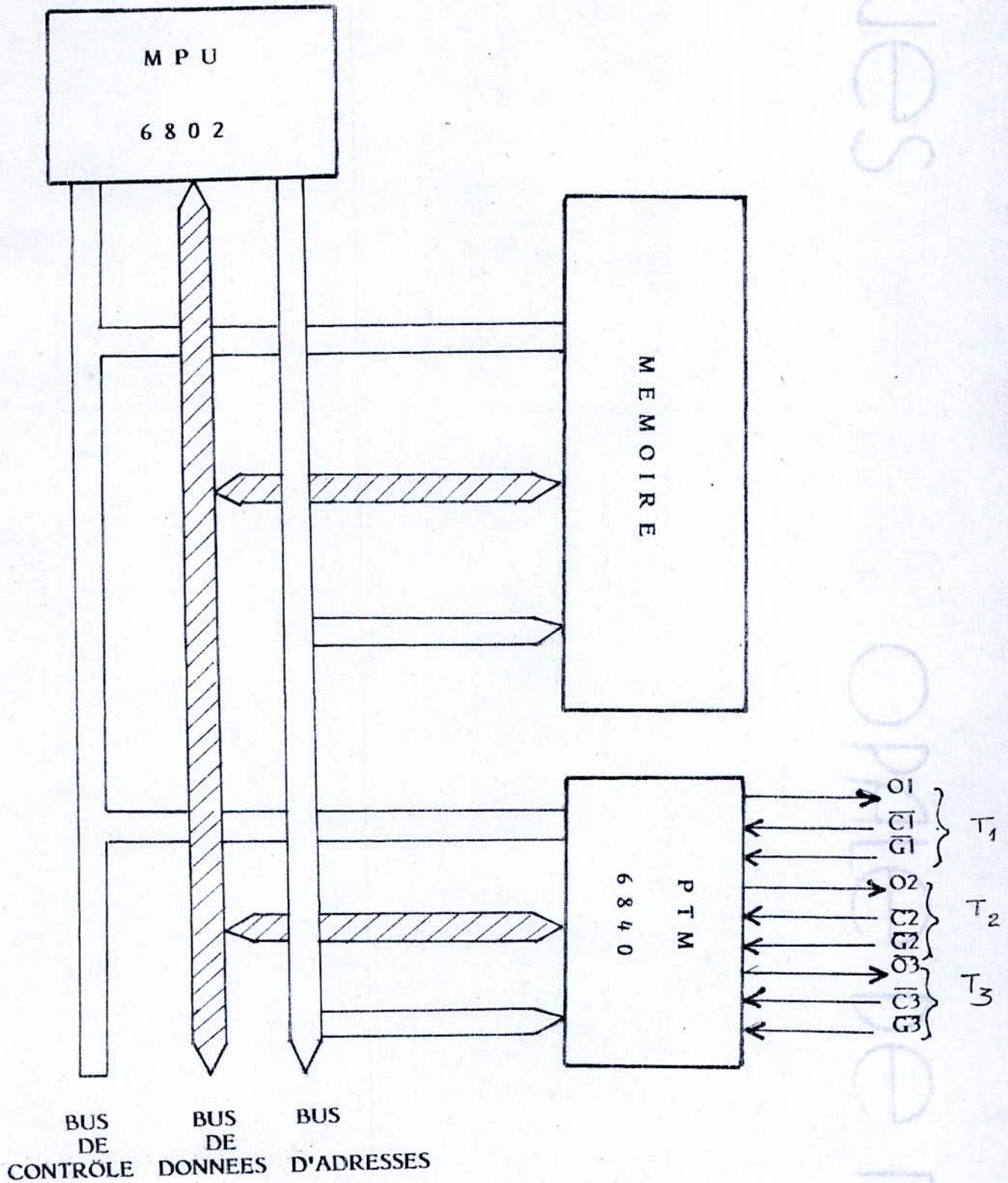


Fig : n° 7 LIAISONS AVEC LA PERIPHERIE

tervalle de temps", la sortie correspondante n'est pas définie.

Fonctionnement du PTM :

Le diagramme fonctionnel du PTM (Fig:n° 8) permet d'apprécier le rôle des différents registres internes accessibles à l'utilisateur. Pour chaque temporisateur il faut programmer le registre de contrôle afin de définir lequel des trois modes astable, monostable ou intervalle de temps on veut réaliser.

Le contenu du registre de contrôle permet également de valider la sortie et les interruptions générées par le temporisateur de choisir l'horloge d'activation et le mode de fonctionnement des compteurs. Il faut ensuite charger le registre tampon associé au temporisateur choisi.

Dans le cas de fonctionnement en interruption, un test sur le registre d'état est nécessaire, afin de connaître le temporisateur qui est à l'origine de cette interruption.

Sélection des registres internes :

La programmation d'un PTM nécessite l'accès aux registres internes à écriture, à lecture ou à lecture-écriture.

La sélection de ces registres dépend donc non seulement de CS et RS mais également de la ligne R/\bar{W} .

La fig N:9 nous donne la méthode d'adressage des registres internes du PTM.

Le PTM occupe 8 octets mémoire pour 10 registres internes, les 3 registres tampons sont accessibles directement par le microprocesseur en écriture.

Dans le cas d'une lecture aux mêmes adresses on lit le contenu du compteur associé. Le registre de contrôle CR2 est également accessible directement, de même SR.

Pour adresser CR1 ou CR3 il faut tenir compte de l'état du bit 0 de CR2.

Programmation du PTM :

Le contenu du registre de commande va définir le fonctionnement du temporisateur qui lui est associé .

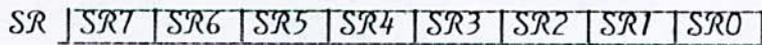
Les différents bits de ces registres remplissent un rôle identique sauf le bit "0" (voir Fig : n° 9) .

CR10 sert de Reset logiciel, CR20 est le bit d'adressage supplémentaire, CR30 permet de diviser ou non l'horloge du compteur 3 par 8 .

Dans les 3 cas, le bit 1 permet de choisir l'horloge de référence, le bit 2 le mode de décrémentation des compteurs, les bits 3, 4, 5 le mode de travail des temporisateurs, les interruptions et les sorties étant validées par le contenu des bits 6 et 7 .

Rôle des registres d'état SR :

C'est un registre à lecture seule comportant quatre indicateurs d'interruption indépendant, alors que le bit 7 est commun aux trois temporisateurs .



Ce bit indicateur, commun est positionné si est seulement si n'importe quel indicateur indépendant est positionné pourvu que le bit 6 du registre de commande correspond soit à " 1 " (CRX = 1) .

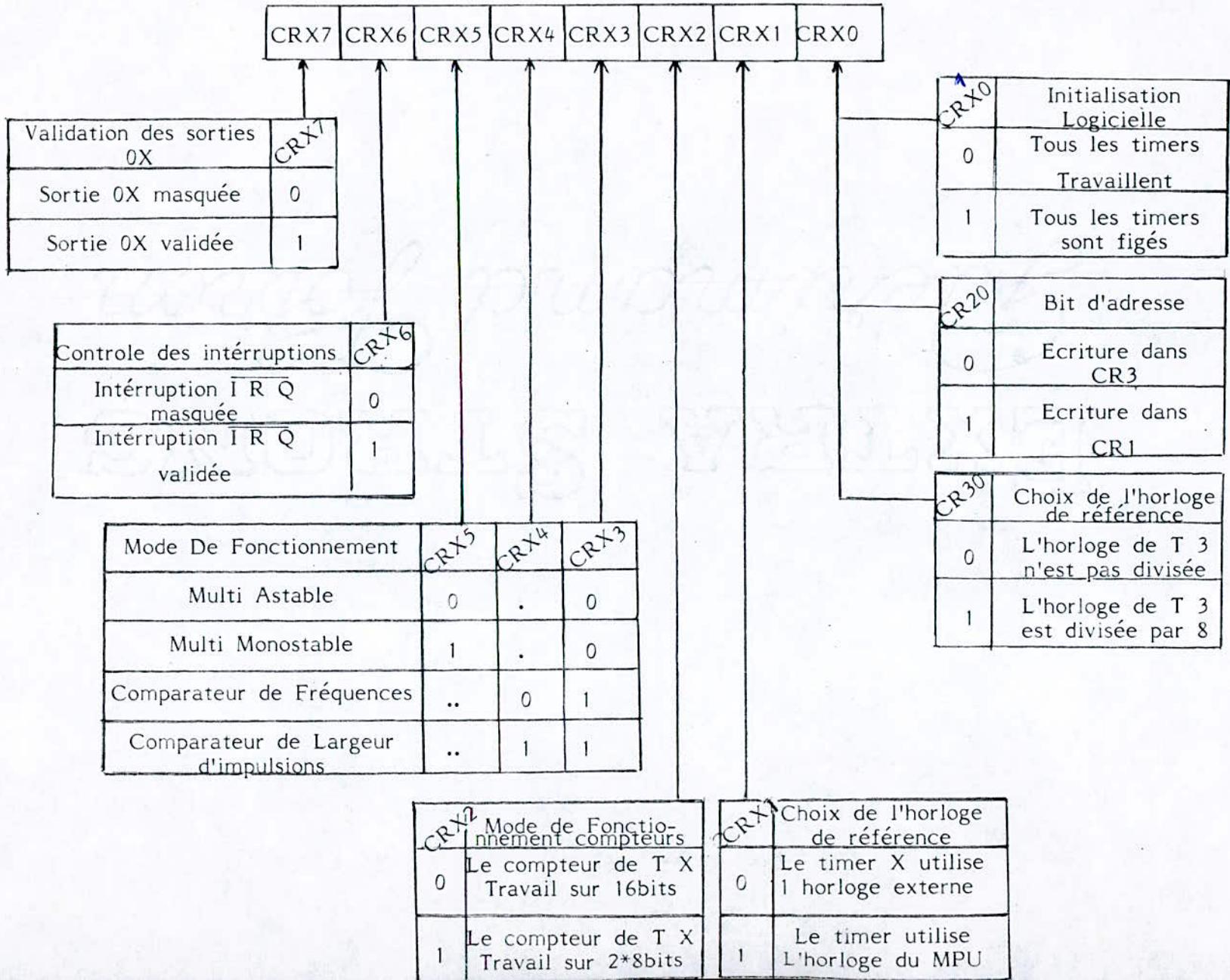
Un Reset externe ou interne efface l'indicateur d'interruption, une lecture du registre cause l'interruption précédée de celle du registre d'état, réinitialise également le registre d'état .

Rôle des registres tampons . Initialisation :

Chaque temporisateur indépendant comprend un registre tampon 16 bits (écriture) associé à un compteur 16 bits (lecture) . La durée de comptage d'un compteur dépend du contenu du registre tampon . Ce contenu est calculé en fonction des signaux désignées en sortie .

Comme les tampons sont à 16 bits et que les données sont sur 8 bits, un registre de stockage intermédiaire est nécessaire .

Fig. 09 PROGRAMMATION DES REGISTRES DE
CONTRÔLE DU P T M



Rôle des compteurs initialisation :

L'initialisation d'un compteur est définie comme le transfert d'une donnée du registre tampon dans le compteur, avec par conséquence l'effacement de l'indicateur d'interruption associé au compteur. Elle se produit dans le cas d'un RESET externe ($\overline{\text{RESET}} = 0$), d'un RESET interne ($\text{CR10} = 1$). Lors d'une écriture dans le registre tampon associé au bus d'une transition négative sur la gachette \overline{Q} associé, ces deux derniers cas dépendant du mode de fonctionnement.

Une fois initialisé, le compteur est automatiquement décrémenté à la vitesse de l'horloge d'activation choisie. A chaque fois qu'il passe par une valeur nulle, il est automatiquement réinitialisé avec le contenu du tampon qui lui est associé.

Mode fonctionnement choisi pour générer les temporisations par PWM :

Mode continu (Astable) :

Chaque temporisateur peut travailler en multivibrateur astable ($\text{CRX5} = \text{CRX3} = 0$). Si la sortie est validée on obtient soit un signal carré ($\text{CRX2} = 0$) soit un signal asymétrique ($\text{CRX2} = 1$).

Le compteur peut donc fonctionner de deux façons différentes en 16 bits ou en 2 X 8 bits.

```
LDA A 87      86 87
STA A D001    B7 D001
LD A A MSB2   86 MSB2
STA A D004    B7 D004
LDA A LSB2    86 LSB2
STA A D005    B7 D005
RTS          39
```

♦♦ La mémoire morte reprogrammable EPROM :

Ce sont des mémoires mortes reprogrammables par l'utilisateur, elles ont leur intérêt :

- Lorsque le système demande des modifications relativement fréquentes du contenu de la mémoire .
- Lorsque le programme définitif ne peut être figé en ROM ou PROM qu'après la mise au point définitive .

Elles sont exclusivement réalisées en technologie MOS .

L'effacement se fait par exposition au rayonnement d'une lampe U-V .

Les boîtiers de ces mémoires possèdent une fenêtre transparente (quartz) aux U.V, ce qui permet de les distinguer des autres types de mémoire .

B-Traitement des données :

a/ Programmation de la carte d'acquisition de données :

Conformément aux recommandations du constructeur (la carte est fournie prête à l'utilisation) mais nous avons cependant à faire certains cablages complémentaires qui l'adopterons à notre utilisation particulière .

* Utilisation en mode différentiel .

* Plage de tension du C.A.N : $+10^V$, -10^V .

* Gain de l'amplificateur : $G_v = 1$.

(@5 & @8)

- Les mémoires tampons occupent les adresses S8000 et S8001
- L'organigramme d'Acquisition est donnée par la fig n° 10
- Le programme d'acquisition de données est donné dans la page 58

b/ Programmation du PTM :

Le PTM est implanté en $\$D00$. Cette adresse est comprise dans la zone $\$0080$ a $\$DFFF$ (en tout 56 K)

qui est utilisée pour l'adressage de circuits externes au KIT .

Une telle configuration est donnée dans la fig n° 11 .

En affectant à 0 les bits d'adresse non connectés, le temporisateur programmable aura pour adresses .

-D000 : CR1 et CR3 suivant CR20

-D001 : CR2

-D002 : Registre tampon et compteur MSB1 suivant R/W

-D003 : Registre tampon et compteur LSB1 suivant R/W

-D004 : Registre tampon et compteur MSB2 suivant R/W

-D005 : Registre tampon et compteur LSB2 suivant R/W

-D006 : Registre tampon et compteur MSB3 suivant R/W

-D007 : Registre tampon et compteur LSB3 suivant R/W .

Le PTM travaille dans le mode multivibrateur astable, ce mode est utilisable par les 3 temporisateurs. Le signal apparait sur la sortie 0X si celle ci est validée. On travaillera en 2X8bits pour avoir un signal rectangulaire ($CRX2=1$) .

L'initialisation d'1 compteur peut se faire par remise à zero du temporisateur des 3 façons suivantes :

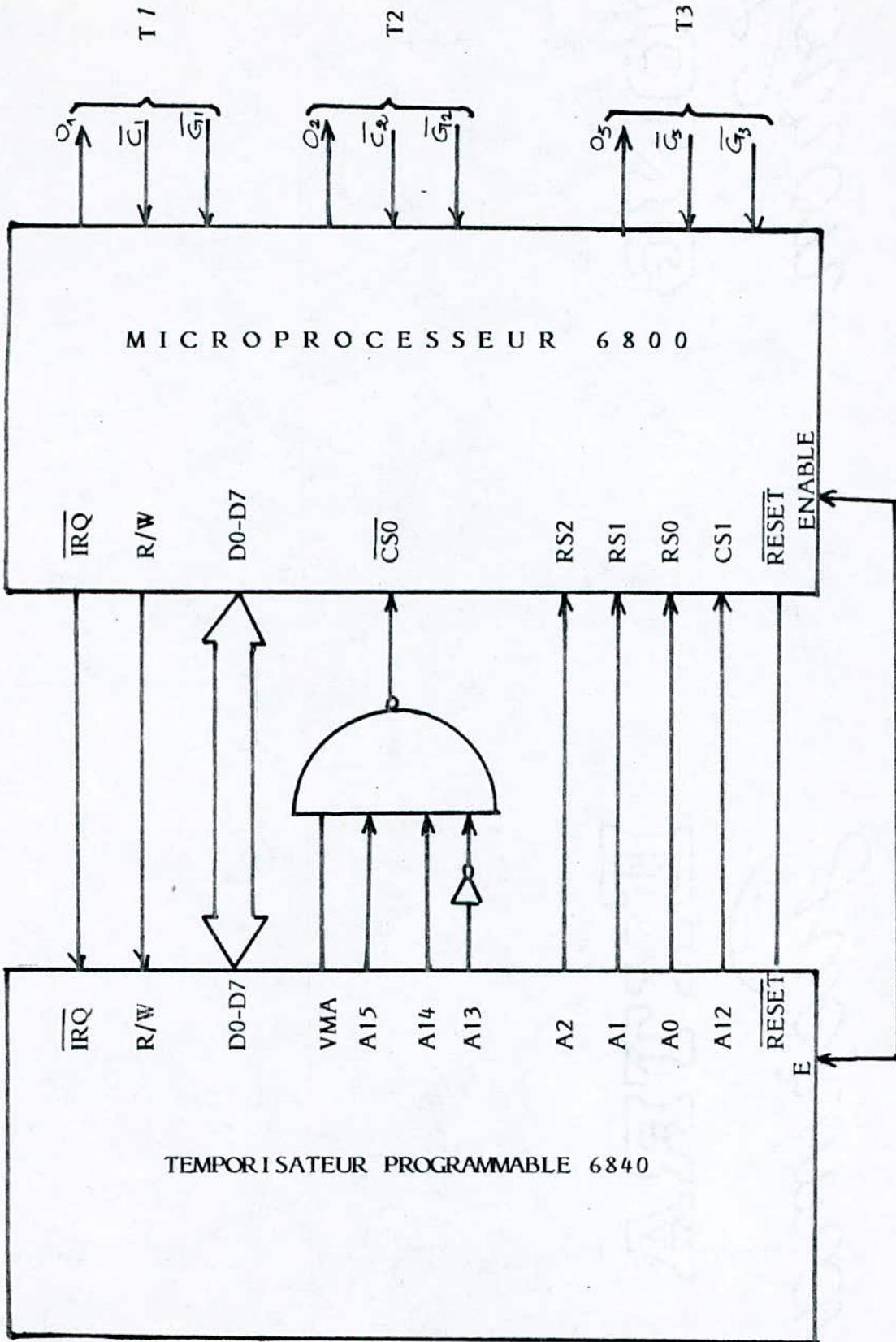


Fig : n° 11 CONFIGURATION DU PTM

-Niveau bas sur $\overline{\text{RESET}}$.

-CR10 = 1 .

-Transition descendante sur l'entrée $\overline{\text{GATE}}$.

D'autre part si CRX4=0 on aura une initialisation du compteur à chaque commande d'écriture dans le registre tampon .

Dans ce mode de fonctionnement le compteur LSB étant utilisé en décompteur, chaque fois que celui ci passe par zéro le compteur MSB est decreménté d'une unité .

Quand le LSB = 0, le MSB est inchangé; sur le coup d'horloge suivant, le LSB est remis à sa valeur initiale-

-Chargée dans le registre tampon- puis le MSB est decreménté . La sortie, si elle est autorisée, revient à l'état bas pendant et après l'initialisation et y reste jusqu'a ce que le compteur MSB soit à zéro .

La sortie passera à l'état haut au debut de la prochaine impulsion d'horloge, elle restera à l'état haut jusqu'à ce que les compteurs LSB et MSB soient tous deux à zéro, au début de la prochaine impulsion d'horloge on atteint la fin d'un cycle (Time ou T_0) et la sortie repassera à l'état bas . Un tel signal est représenté dans la fig : n° 10' .

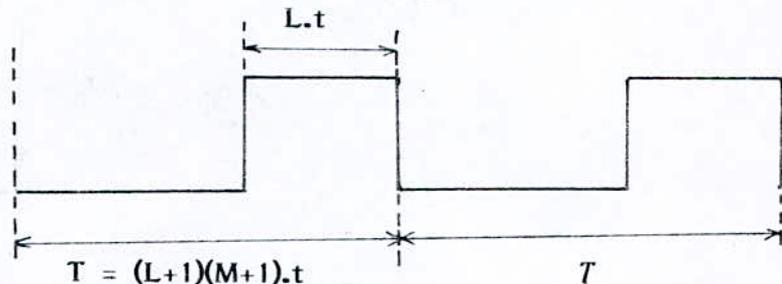


FIG 10'

En utilisant le timer 2 du PTM on génère ce signal en programmant CR23 = 0 et CR25 = 0 après avoir mis CR22=1 ou 0, CR24 = 1 donc l'écriture du registre (2) est :

CR27	CR26	CR25	CR24	CR23	CR22	CR21	CR20	= 87H
1	0	0	0	0	1	1	1	

CR2
 Sortie Validée
 Mode Astable et initialisation Interruption Inhibée
 Utilisation de l'horloge du MPU en 2X8 bits
 Permet l'adresse de contrôle 1

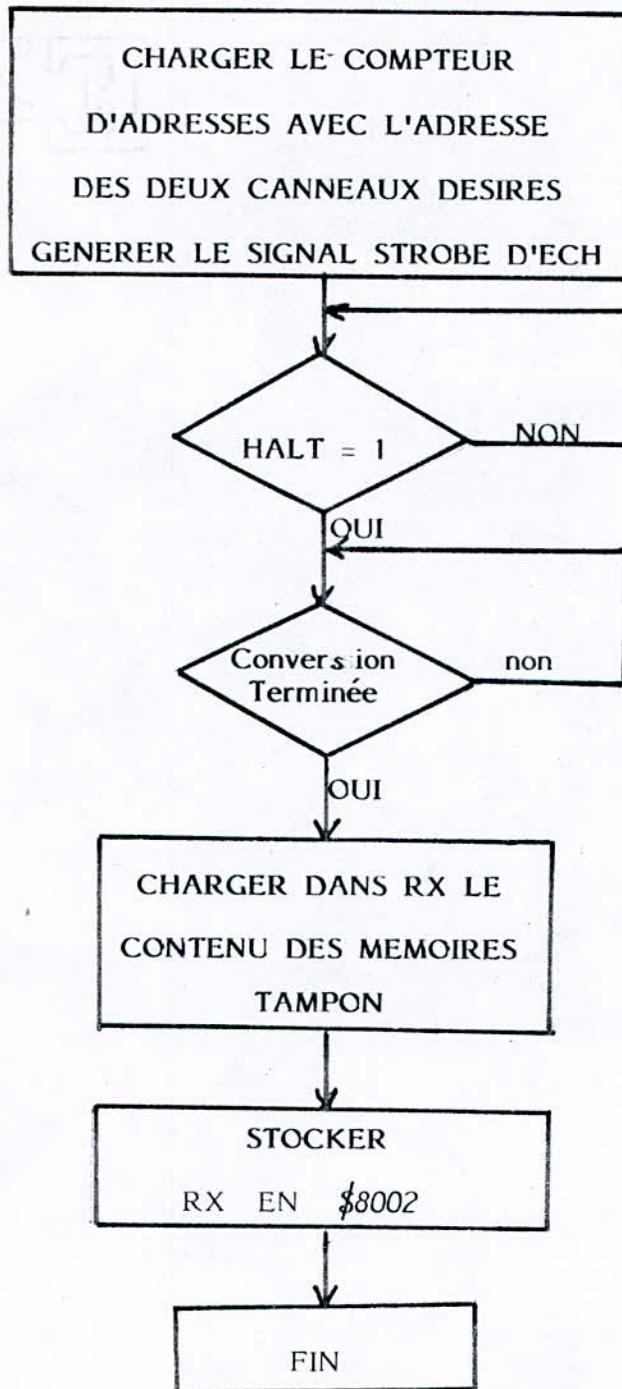


Fig : n° 10 ORGANIGRAMME D'ACQUISITION DE DONNEES

CR2 = S87 .

La periode de decoupage est :

$$T = (\text{L} + 1)X(\text{M} + 1)Xt$$

$$\tau_{\text{on}} = \text{L}Xt .$$

$$\tau_{\text{off}} = T - \tau_{\text{on}}$$

D'ou l'on a:

$$M = \frac{T}{(\text{L}+1)Xt} - 1$$

c/ Programmation du PLA :

C'est une temporisation qui utilise le processeur comme compteur avec des sous programmes de temporisation . Cette methode est possible car le MPU dispose d'1 référence de temps stable, mais cependant elle présente un inconvenient qui est la sous utilisation du MPU qui doit employer son temps pour elaborer de tels sous programmes, autrement il pouvait se consacrait à d'autres tâches si la temporisation etait générée par un temporisateur programmable .

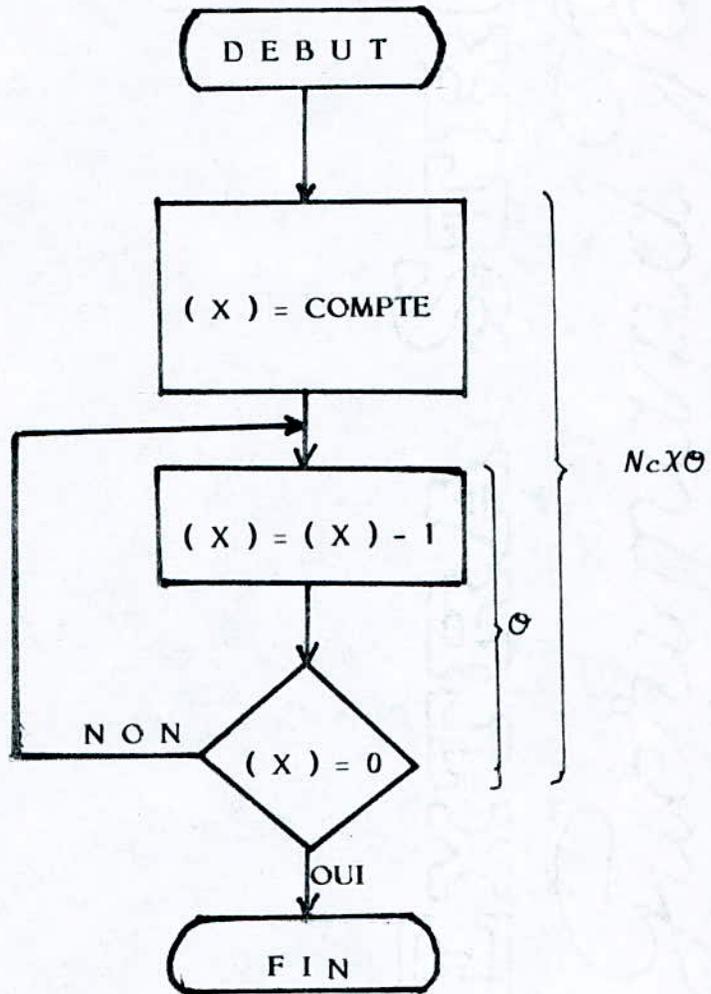
Principe de la temporisation par logiciel :

- Un programmes simple de temporisation fonctionne ainsi
- Pas 1 = Charger la valeur spécifique dans un registre .
- Pas 2 = La decrementation .
- Pas 3 = Si le resultat n'est pas egal à 0, répéter le Pas2.

Un tel programme ne fait rien d'autre que consommer du temps . La durée de ce programme dépend du temps que demande chaque instruction, le maximum est lié à la capacité du registre . Cependant, on pourra toujours placer un tel programme dans un autre semblable employant un autre registre , et ainsi de suite ;

On prendra une temporisation par registre d'index (Organigramme et sous programme voir fig : n° 12) . (@4)

Temporisation Par Registre d'Index



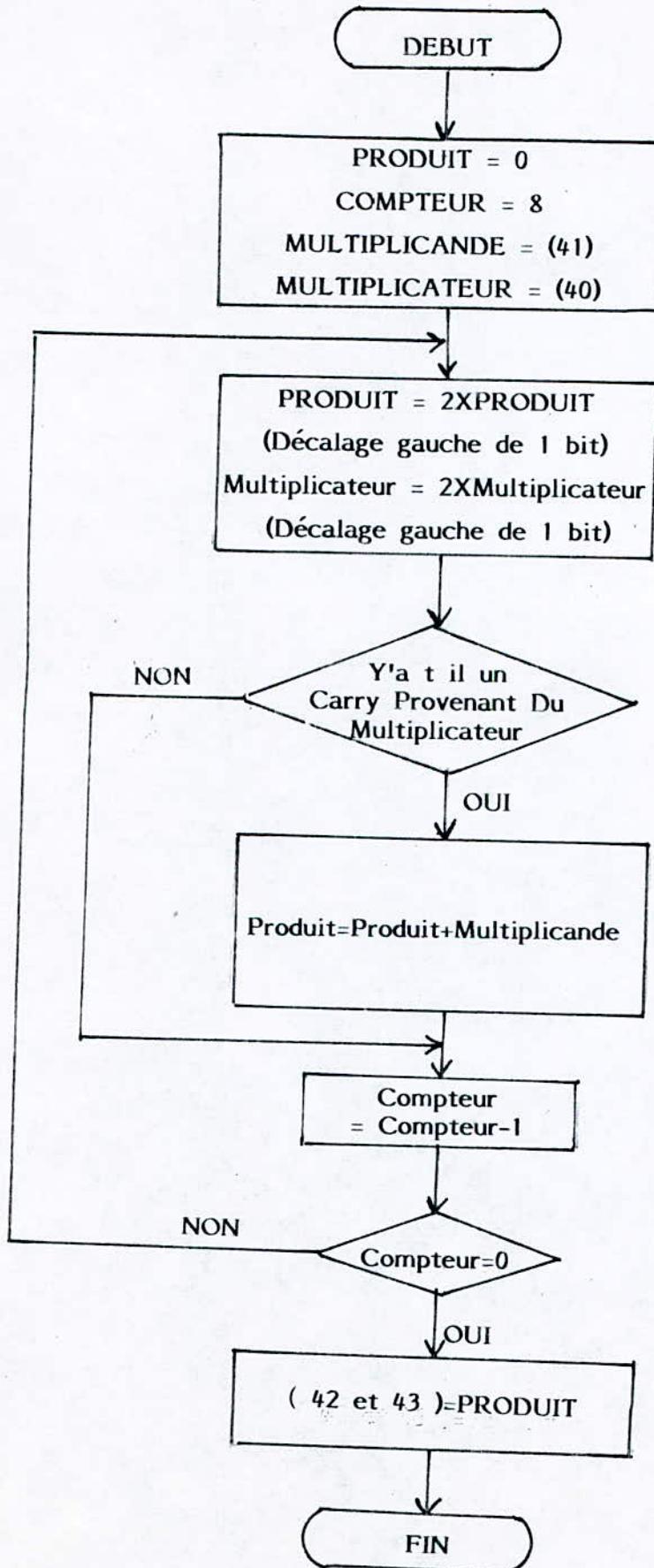
Programme

Bclo	LDX	#	Compte	3
	DEX			4
	BNE	Bclo		4
	RTS			1

En ne gligeant l'instruction RTS le programme occupe :

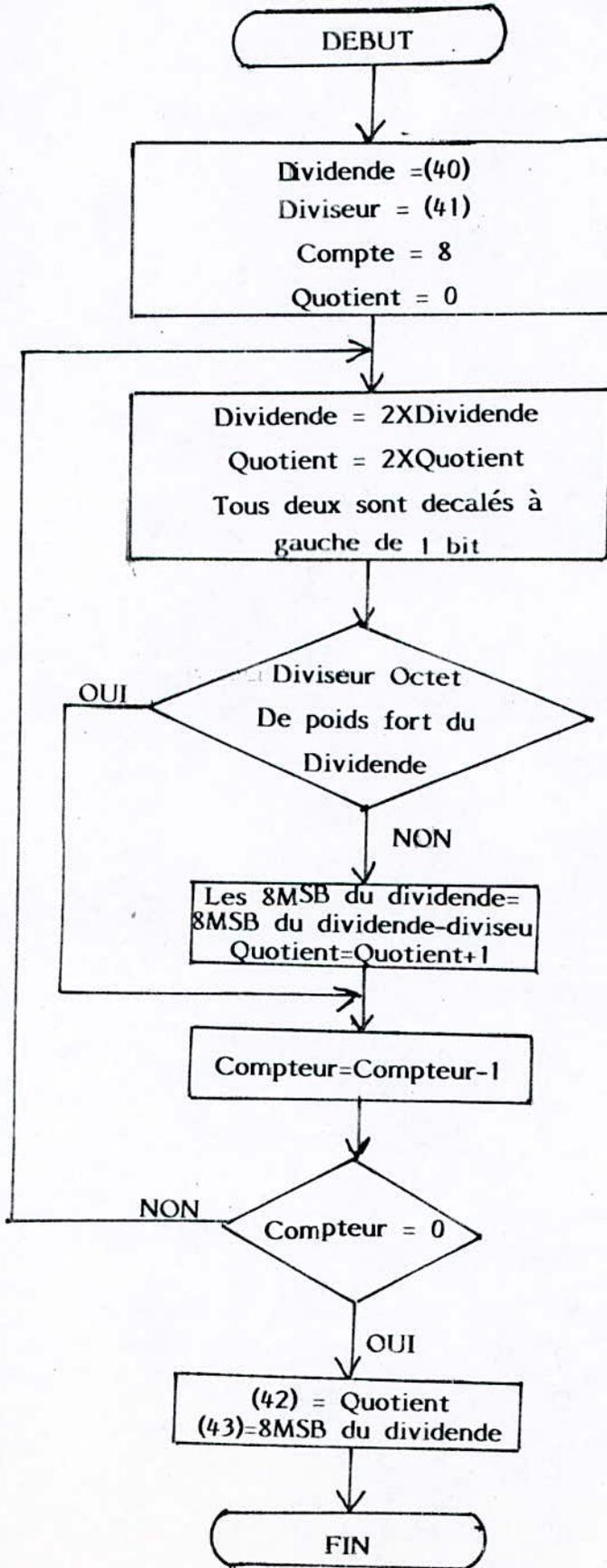
$$3 + 8 \times \text{Compte} = Nc$$

ou Nc est le nombre de cycles d'horloge à charger dans le RX .



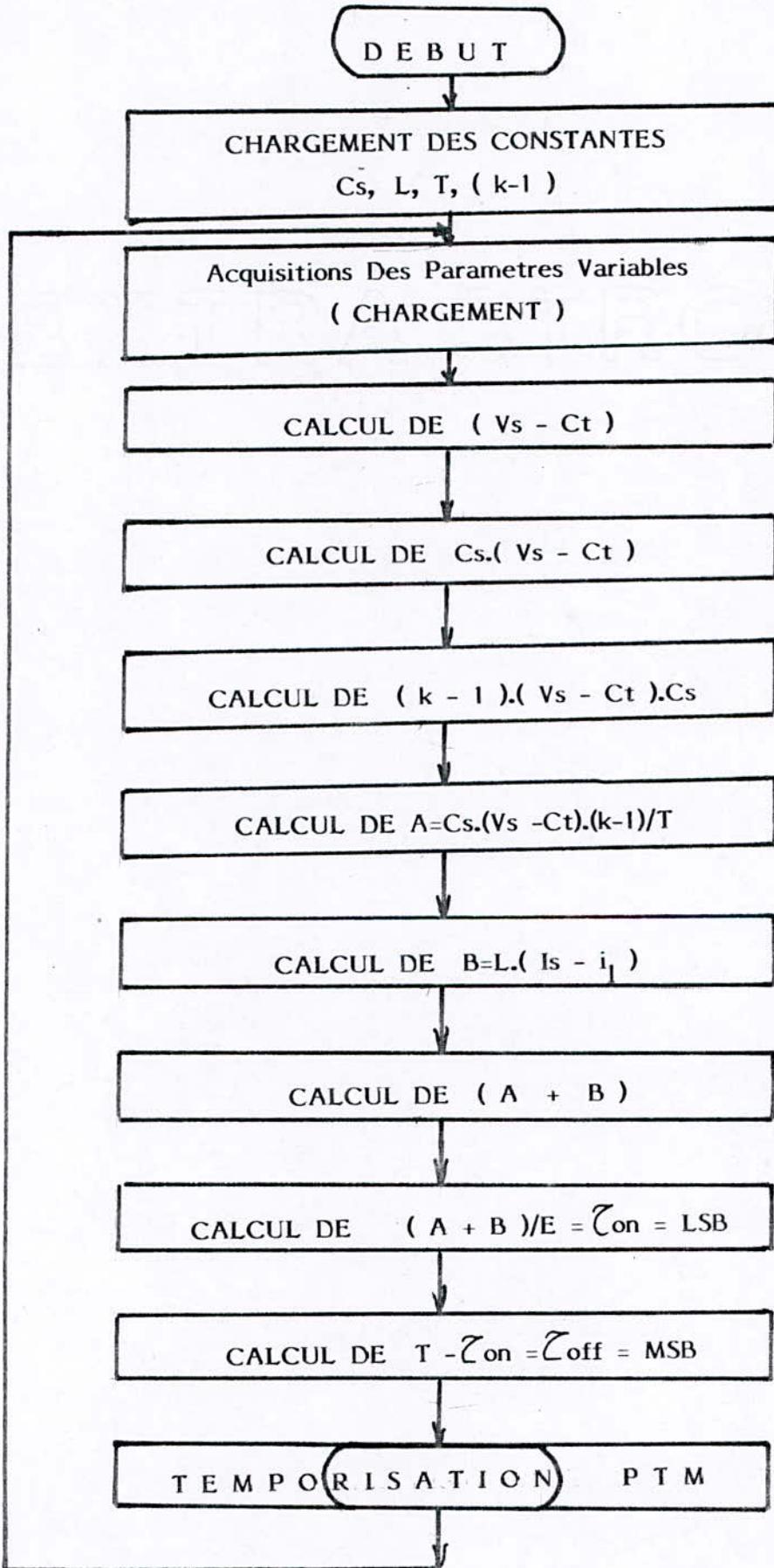
SOUS PROGRAMME MULTIPLICATION

E100	CLR A	4F
E101	CLR B	5F
E102	LDX # 8	CE 0008
E105 Bclo	ASL B	58
E106	ROL A	49
E107	ASL \$40	78 0040
E10A	BCC	24 04
E10C	ADD B \$41	DB 41
E10E	ADC A # 0	89 00
E110	DEX	09
E113	BNE Bclo	26 F2
E115	STA A \$42	97 42
E117	STA B \$43	D7 43
E119	RTS	39



SOUS PROGRAMME DIVISION

E120	LDX # 0008	CE	0008
E123	CLR A	4F	
E124	LDA B \$ 40	D6	40
E126 Bcll	ASL B	58	
E127	ROL A	49	
E128	CMP A \$ 41	91	41
E12A	BCS Bclo	25	03
E12C	SUB A \$ 41	90	41
E12E	INC B	5C	
E12F Bclo	DEX	09	
E130	BNE Bcll	26	F4
E132	STA B \$ 42	D7	42
E134	STA A \$ 43	97	43
E136	RTS	39	



ORGANIGRAMME PRINCIPAL

PROGRAMME GENERAL

E000	LDA A # $\frac{Cs.(k-1)}{T}$	86	(Valeur)	CHARGEMENT DES CONSTANTES	
E002	STA A E200	B7	E200		
E005	LDA A # L	86	L		
E007	STA A E202	B7	E202		
E00A	LDA A # T	86	T		
E00C	STA A E204	B7	E204		
<hr/>					
E00F	LDA A # E	86	E	CHARGEMENT DES PARAMETRES VARIABLES	
E011	STA A E206	B7	E206		
E014	LDA A # (Is-i ₁)	86	(Is-i ₁)		
E016	STA A E208	B7	E208		
E019	LDA A # Vs	86	Vs		
E01B	STA A E20A	B7	E20A		
E01E	LDA A # Ct	86	Ct	CALCUL DE (Vs - Ct)	
E020	STA A E20C	B7	E20C		
<hr/>					
E023	LDA A E20A	B6	E20A		
E026	LDA B E20C	F6	E20C		
E029	SBA	10			
E02A	STA A E20E	B7	E20E		

E02D	LDA A	E200	B6	E200
E030	STA A	41	97	41
E032	LDA A	E20E	B6	E20E
E035	STA A	40	97	40
E037	JSR	E100	BD	E100
E03A	STA B	E210	F7	E210
E03D	STA A	E213	B7	E213
<hr/>				
E040	LDA A	E210	B6	E210
E043	LDA B	E208	F6	E208
E046	ABA		1B	
E047	STA A	E214	B7	E214
<hr/>				
E04A	LDA A	E214	B6	E214
E04D	STA A	41	97	41
E04F	LDA A	E202	B6	E202
E052	STA A	40	97	40
E054	JSR	E100	BD	E100
E057	STA B	E216	F7	E216
E05A	STA A	E217	B7	E217

CALCUL DE
 $Cs(Vs-Ct).(k-1)/T$

CALCUL DE
 $(Is-i_1) + Cs(Vs-Ct).(k-1)/T$

CALCUL DE
 $L[(Is-i_1) + Cs(Vs-Ct).(k-1)/T]$

E05D	LDA A	E216	B6	E216
E060	STA A	40	97	40
E062	LDA A	E206	B6	E206
E065	STA A	41	97	41
E067	JSR	E120	BD	E120
E06A	STA B	E21A	F7	E21A

E06D	LDA A	E204	B6	E204
E070	LDA B	E21A	F6	E21A
E073	SBA		10	
E074	STA A	E21C	B7	E21C

E077	CLR	E480	7F	E480
E07A	Bclo LDA A	≠ 04	86	04
E07C	STA A	E480	B7	E480
E07F	LDX	E21A	FE	E21A
E082	Delai 1	DEX	09	
E083	BNE	Delai 1	26	FD
E085	CLR	E480	7F	E480
E088	LDX	E21C	FE	E21C
E08B	Delai 2	DEX	09	
E08C	BNE	Delai 2	26	FD
E08E	BRA	Bclo	20	EC

CALCUL DE τ_{on}
 $L[(I_s - i_1) + C_s(V_s - C_t)(k-1)/T]/E$

CALCUL DE τ_{off}
 $\tau_{off} = T - \tau_{on}$

SUBROUTINE
 TEMPORISATION

C O N C L U S I O N

Ce travail nous a permis d'étudier deux méthodes de génération des impulsions modulées en largeur (PWM) avec temporisateur programmable (PTM) et interface adaptateur pour périphériques (PIA) et de dégager certaines remarques :

◊- Le temps séparant l'élaboration de deux τ_{on} successifs est de 220us, qui est grand devant la période de découpage du convertisseur .

Ceci implique que les solutions retenues sont similaires du point de vue temps de commande de la cellule de puissance .

◊- La limite inférieure d'une temporisation par PIA est de 8us; celle ci représente le temps d'une temporisation simple par accumulateurs .

Donc pour avoir une bonne commande de notre convertisseur il faut augmenter la période de découpage (ex : $T = 100us$) .

$$8us \leq \tau_{on} \leq 100us$$

La commande par PTM est quand à elle satisfaisante car on peut avoir des τ_{on} nuls .

$$0 \leq \tau_{on} \leq T_{dec}$$

◊- On notera enfin que la commande du convertisseur DC/DC par MPU est moins rapide que la commande en logique câblée (Circuits intégrés spécialisés) et ce malgré la grande souplesse qu'elle offre du fait que la quasi totalité des tâches soit gérée par logiciel et peut donc être modifiée à tout instant; mais celle ci n'affecte en rien la tension de sortie qui reste effectivement constante .

Donc retenir une des deux solutions (Logique câblée & Logique programmée) revient à considérer en premier lieu le facteur temps de commande du convertisseur continu-continu .

BIBLIOGRAPHIE

- @1 - *Contribution à l'analyse des convertisseurs statiques et leur commande à fort signal .*
M. VALENTIN (These d'état)
Toulouse 1984 .
- @2 - *Revue : Toute L'électronique .*
Numéros : DECEMBRE 1977 .
OCTOBRE 1967 .
- @3 - *L'emploi des microprocesseurs .*
M. AUMIAUX .
MASSON 1982 .
- @4 - *6800 Programmation en langage assembleur .*
LANCE. A. LEVENTHAL.
EDITIONS RADIO 1982 .
- @5 - *Microprocesseurs : Du 6800 au 6809 .*
G. RIVELAIN DUNOD 1981 .
- @6 - *MEK 6802 D 5E .*
MICROCOMPUTER EVALUATION BOARD
USER'S MANUEL MOTOROLA 1980 .
- @7 - *Microprocesseurs et memoires .*
ETCIS . Catalogue 1980
THOMSON-CSF .
- @8 - *Projets de fin d'études :*
- " *Contribution à la réalisation et la mise au point d'un système de traitement de processus par microprocesseur .*
JANVIER 1982 .
- " *Mise en oeuvre de travaux pratiques sur le microordinateur D5*" JUIN 1982