

وزارة التعليم والبحث العلمي
MINISTERE DE L'ENSEIGNEMENT ET DE LA RECHERCHE SCIENTIFIQUE

Resc

ECOLE NATIONALE POLYTECHNIQUE

DEPARTEMENT : ELECTRONIQUE

PROJET DE FIN D'ETUDES

SUJET

CONCEPTION ET REALISATION
D'UN DISPOSITIF
D'EXTRACTION D'ERREURS

Proposé par :

Mr. A.MAHDI

Etudié par :

MM. BENALLAL Ahmed
BOUDJEMLINE Attia

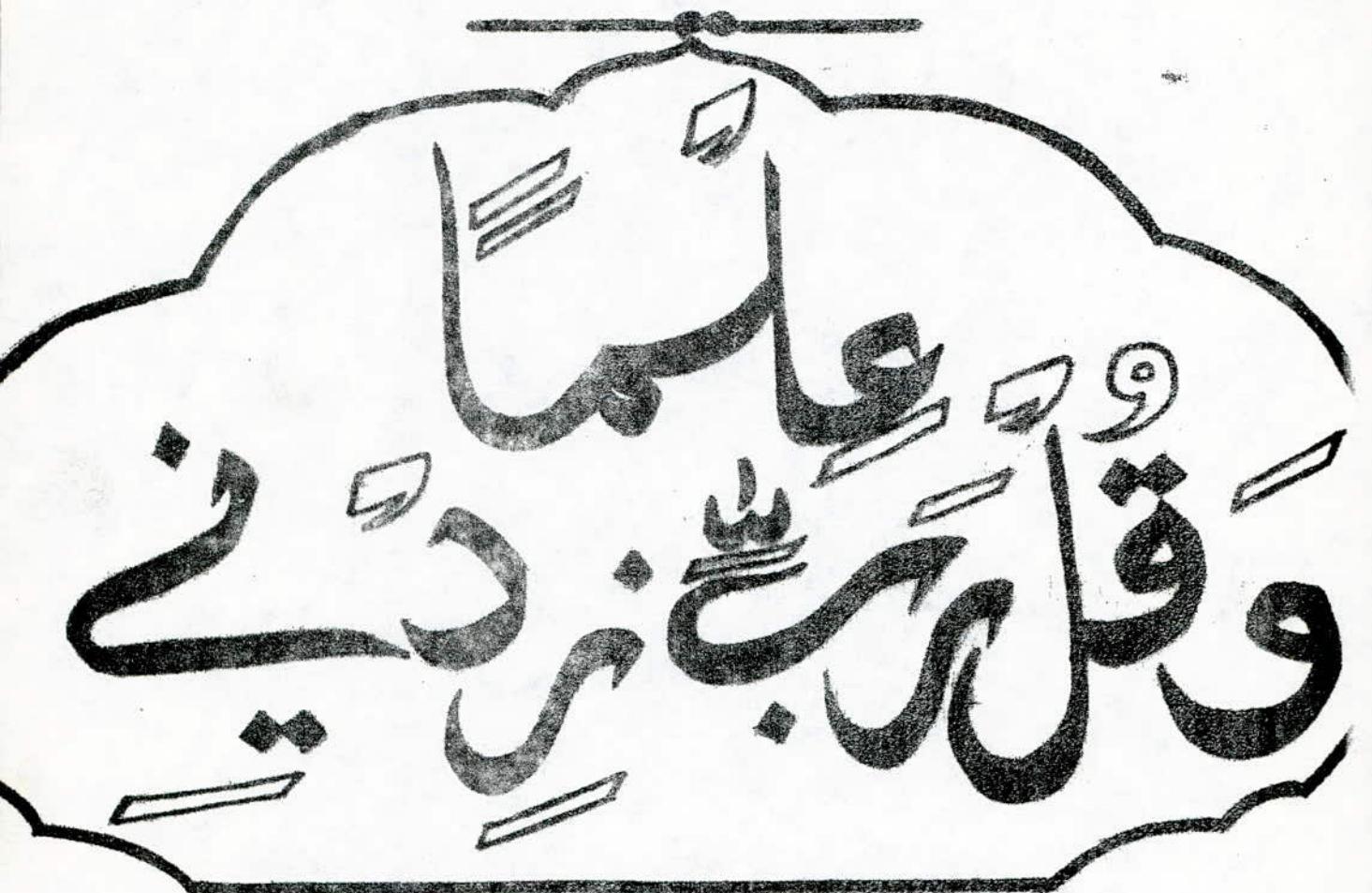
Dirigé par :

Mr. A.MAHDI



PROMOTION : JUIN 84

بِسْمِ اللّٰهِ الرَّحْمٰنِ الرَّحِيْمِ



صَدَقَ اللّٰهُ الْعَزِيزُ

بِسْمِ اللَّهِ الرَّحْمَنِ الرَّحِيمِ

DÉDICACES

Je dédie ce mémoire à mon père, ma mère, mes frères et soeurs ainsi qu'à toute ma famille et mes frères de l'ISLAM.

Boudjemline Attia.

Je dédie ce mémoire à mon père, ma mère, ma grand mère, mes frères et soeurs, ma famille et mes frères de l'ISLAM.

Benallaï Ahmed

-Le 13.06.84.

REMERCIEMENTS

Nous tenons à remercier Monsieur A.MAHDI, notre promoteur ainsi que tous ceux qui nous ont aidés à élaborer ce projet en particulier Monsieur: MENACER SAID et les membres du laboratoire: "Architecture des Systèmes" au C.E.N.

TABLE DES MATIERES

Introduction	
PARTIE A : CONCEPTION:	1
Chapitre I : Généralités sur les transmissions de données	
1. Introduction:	3
2. Domaine d'application:	3
3. Constitution d'une liaison de transmission de données:	3
3.1. L'installation terminale:	4
a. Source de données:	4
b. Collecteur de données:	4
c. Logique de transmission:	4
d. Le modem:	5
3.2. Support de transmission:	5
a. Le simplex:	5
b. Le semi-duplex:	5
c. Le duplex:	6
4. Quelques définitions:	6
4.1. Vitesse de transmission:	6
4.2. Rapidité de transmission:	6
4.3. Système de transmission synchrone:	6
4.4. Système de transmission asynchrone:	6
Chapitre II.	
A. Influence du bruit sur la qualité d'une transmission de données	8
1. Qualité d'une transmission:	8
2. Notion de bruit:	8
3. Classification des bruits:	8
3.1. Les altérations stationnaires:	9

3.2 Les altérations transitoires:	10
4. Représentation mathématique:	10
4.1. Le modèle mathématique:	10
4.2. Caractéristiques:	11
4.3. Rapport signal-bruit:	11
4.4. La bande passante:	12
4.5. Le bruit gaussien:	12
4.6. Le bruit blanc:	12
B. Dégradation des informations dans l'enregistrement magnétique:	
1. Présentation de la chaîne d'enregistrement magnétique:	13
2. Problème des erreurs dans l'enregistrement numérique:	13
3. Causes physiques des erreurs:	14

Chapitre III: Outil de mesure de la qualité de transmission.

1. Introduction	15
2. Principe des séquences pseudo-aléatoires:	15
2.1. Génération des S.P.A:	15
2.2. Propriétés des S.P.A:	20
3. Domaines d'utilisation:	24

Chapitre IV: Extraction des erreurs dans les systèmes de transmission de données:

1. Définition du mot erreur:	26
2. Représentation polynomiale des erreurs	27
3. Extraction des erreurs:	27
3.1. Méthodes utilisées:	28
3.2. Comparaison des différentes méthodes:	29

Chapitre V: Statistique des erreurs:

1. Introduction:	32
2. Structure des erreurs:	32
2.1. Intervalle entre erreurs:	32
2.2. Intervalle entre blocs d'erreurs:	33
2.3. Paquet d'erreurs:	33
2.4. Longueur d'un paquet d'erreurs:	33
2.5. Taux d'erreurs brut:	33
2.6. Taux d'erreurs résiduel:	34

PARTIE B: RÉALISATION:

I. Schéma Synoptique:	35
II. Description des différents modules:	36
1. L'horloge:	36
2. Circuits d'entrée:	38

2.1. Mode asynchrone:	39
2.2. Mode synchrone:	42
3. Logique de commande et de contrôle:	
3.1. Compteur de bits:	44
3.2. Compteur de répétition:	46
3.3. Compteur de chargement:	52
3.4. Générateur de S.P.A:	53
3.5. L'additionneur modulo-2:	57
3.6. Le circuit de remise à zéro:	57
4. Organigramme général de fonctionnement:	62
III. Tests et résultats:	64
IV. Exploitation de la sortie du dispositif:	65
1. Méthode de comptage:	65
2. Méthode d'enregistrement:	65
CONCLUSIONS:	66
Annexes: L'algèbre des polynômes:	
Références bibliographiques:	

Introduction:

En transmission de données ou enregistrement magnétique on cherche toujours à utiliser des moyens adéquats qui restituent fidèlement les informations. Cependant dans la pratique, cet idéal est rarement atteint ; les données sont souvent altérées par des perturbations. Un "0" devient un "1" et réciproquement, ce qui rend l'information inexploitable. Dans la transmission d'un texte, les erreurs placent des lettres fausses ici et là, mais dans la plupart des cas on peut les déceler. Toutefois lorsqu'il s'agit de nombres, les erreurs sont plus graves. Si l'erreur s'est produite dans un programme dont le but est de faire faire un calcul compliqué à un calculateur, le calcul tout entier peut être, du même coup, entièrement dépourvu de sens.

Ainsi des mesures doivent être effectuées afin de déterminer les caractéristiques des perturbations qui affectent la voie de transmission ou le support d'enregistrement et par la suite employer les moyens qui minimisent leurs effets néfastes et si c'est possible, les éliminer complètement.

Notre travail consiste en la conception et la réalisation d'un dispositif qui, placé à la réception (ou lecture), permet l'extraction des erreurs qui ont altéré l'information émise (ou enregistrée). Cette dernière consiste en des séquences binaires de structure particulière dites "séquences pseudo-aléatoires". Au fur et à mesure de leur extraction, les erreurs (qui sont des signaux binaires) sont enregistrées (sur des bandes magnétiques,

disques, mémoires, ...) pour être traitées ultérieurement afin de sortir des résultats qui sont indispensables pour l'élaboration des systèmes de protection.

Ce travail a été fait en deux parties A et B.

La première partie (A) a été consacrée à une étude simple des problèmes de transmission de données (ou enregistrement). Le premier chapitre traite des généralités sur les transmissions de données. Des notions sur le bruit qui altère les informations sont données dans le deuxième chapitre. Le troisième chapitre a été consacré à une étude mathématique sur les séquences pseudo-aléatoires à savoir leur génération, leurs propriétés et leur utilisation. Enfin le quatrième chapitre traite de l'extraction des erreurs et les méthodes utilisées à cette fin.

La deuxième partie (B) est la partie "réalisation" dans laquelle nous donnons un schéma synoptique du montage ainsi que l'explication de chaque module le constituant (principe de fonctionnement) accompagné de son schéma et du brochage des différents circuits entrant dans sa réalisation. Dans cette partie nous citons les différents tests effectués sur le dispositif et l'exploitation de sa sortie.

PARTIE A
CONCEPTION

Chapitre I.

Généralités sur les transmissions de données.

1. Introduction:

On parle de transmission de données chaque fois que l'on sera amené à transférer des informations en utilisant un signal codé. Ce signal se propage le long d'un support ou "voie de transmission" (ligne de télécommunication, fibre optique, bande magnétique, disque, etc...).

2. Domaine d'application:

Le domaine d'application de la transmission de données est très vaste dont:

- l'interrogation à distance des centres de calcul.
- la réservation des places dans les compagnies de transport.
- Calcul comptable et bancaire.
- Stockage d'informations (dans des bandes magnétiques, disques,...) en vue d'une utilisation ultérieure.

3. Constitution d'une liaison de transmission de données:

Par définition, une liaison de transmission de données est l'ensemble des installations terminales et du réseau d'interconnexion associé (support de transmission) qui fonctionnent dans un mode particulier permettant l'échange d'information entre les installations terminales.

3.1. L'installation terminale:

4

Elle se compose de:

a. Source de données:

La source de données peut être de nature très diverse.

En guise d'exemple, nous citerons:

- le clavier,
- le lecteur de cartes,
- le lecteur de bandes magnétiques,
- la mémoire d'un calculateur.

b. Collecteur de données:

Le récepteur peut aussi être de nature diverse:

- Machine imprimante,
- Perforatrice de cartes,
- Enregistreur de bandes magnétiques,
- Écran cathodique,
- Mémoire de calculateur.

c. Logique de transmission:

Le rôle de la logique de transmission est d'organiser l'information afin de permettre sa transmission.

Son premier rôle est d'assurer la conversion parallèle série à l'émission et série-parallèle à la réception. Le deuxième consiste à grouper les informations selon un certain format et à ajouter des bits supplémentaires destinés à la protection contre les erreurs.

a. Le modem (convertisseur de signaux)

En général, le signal issu de la logique de transmission n'est pas adapté à la voie de transmission. Pour adapter l'information à la voie, il faut effectuer l'opération de modulation. A la réception, le signal reçu doit être démodulé pour en extraire l'information utile. Ces deux opérations sont réalisées par le " MODEM".

3.2. Support de transmission:

Le support de transmission peut être un câble, un faisceau hertzien ou même une liaison par satellite, ou même encore une combinaison de ces différents moyens de transmission. Quel que soit le mode de liaison, on peut définir plusieurs types de fonctionnement qui sont :

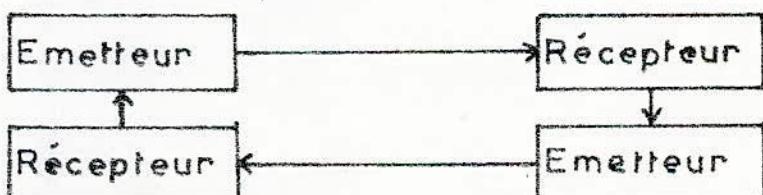
a. le simplex:

La transmission se fait à sens unique. L'un des postes est émetteur l'autre est récepteur.



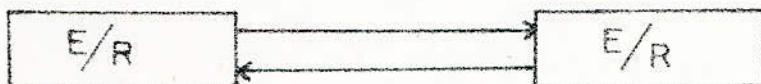
b. le semi - duplex:

Dans le cas où la liaison transfère des données entre une source et un collecteur dans les deux sens mais alternativement, on exploite le semi - duplex.



c. le duplex:

Le type duplex est exploité dans le cas où le transfert des données entre la source et le collecteur se fait dans les deux sens simultanément.



4. Quelques définitions:

4.1. Vitesse de transmission:

C'est la quantité d'information transmise par unité de temps.

4.2. Rapidité de transmission:

Par définition, la rapidité de modulation en Bauds s'exprime par l'inverse de la durée du signal élémentaire que l'on puisse rencontrer en ligne.

4.3. Système de transmission synchrone:

Les caractères groupés éventuellement en blocs et message par la logique de transmission sont envoyés en ligne bit après bit (sauf dans les systèmes de transmission parallèle) à la cadence fixée par l'horloge. Si cette dernière fonctionne en permanence, le système est dit "synchrone". Dans ce cas l'horloge du système de réception est obligatoirement synchronisée sur l'horloge d'émission.

4.4. Système de transmission asynchrone:

Lorsque la source de données produit des caractères à des instants aléatoires et on les transmet au moment où elle les délivre, le système est dit "asynchrone".

Dans ce cas, chaque caractère doit être précédé par un élément de reconnaissance de début : "START" et doit être suivi par un élément de fin "STOP".

Chapitre II

A. Influence du bruit sur la qualité d'une transmission de données

1. Qualité d'une transmission:

Une transmission parfaite sous-entend que les signaux de données à la réception sont identiques, au décalage près constitué par le temps de propagation, à ceux émis par le terminal source.

Dans la pratique, cet idéal est rarement atteint. On a toujours un ou plusieurs digits qui sont altérés: un "1" devient un "0" et réciproquement. On est donc amené à définir les différentes altérations qui affectent les données et réduisent plus ou moins l'intelligibilité du message initial.

2. Notion de bruit:

On appelle bruit toutes les perturbations qui affectent la voie de transmission bien que l'origine et les caractéristiques des phénomènes puissent être différentes. La caractéristique essentielle d'un bruit est que c'est un phénomène imprévisible: on ne peut pas prédire sa puissance à un instant futur t où l'on veut émettre l'information.

Cependant, on peut le décrire statistiquement au moyen d'une fonction aléatoire [1]

3. Classification des bruits:

Les altérations qui affectent une transmission appartiennent à deux catégories:

3.1. Les altérations stationnaires:

Leur caractéristique est qu'elles changent lentement au cours d'une seule communication. On distingue principalement :

a. Le bruit interne:

Il est dû principalement aux agitations thermiques des électrons dans les conducteurs. D'autres phénomènes sont à l'origine de ce bruit dont : les fluctuations de la fréquence d'un oscillateur, les fluctuations du gain d'un amplificateur, etc...

b. Les distorsions de retard de groupe et d'amplitude:

Celles sont dues à la bande limitée des circuits (les voies se comportent comme des filtres: passe-bas, passe-bande,...).

Supposons qu'un signal sinusoïdal $s(t) = e^{j\omega_0 t}$ est appliqué à l'entrée du système caractérisé par la fonction de transfert $H(\omega_0) = A(\omega_0) \cdot e^{j\phi(\omega_0)}$. La réponse du système est alors :

$$y(t) = H(\omega_0) e^{j\omega_0 t} = A(\omega_0) \cdot e^{j(\omega_0 t + \phi(\omega_0))}$$

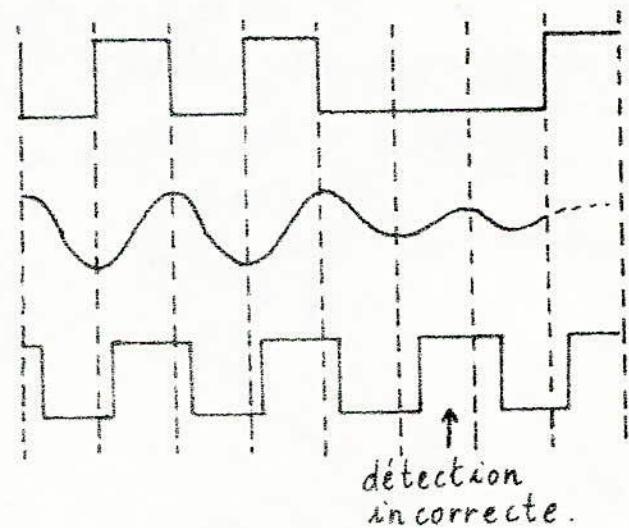
$$y(t) = A(\omega_0) \cdot e^{j\omega_0 (t + \phi(\omega_0)/\omega_0)}$$

Cette relation montre que le signal sortant est décalé par rapport au signal d'entrée du temps $t_i = -\phi(\omega_0)/\omega_0$. Ce temps s'appelle "retard de phase". Comme chaque composante du spectre subit un retard, et celui-ci n'est pas le même pour toutes les composantes il existe alors des retards de groupe et le signal n'est pas bien reconstitué à l'arrivée ce qui augmente la probabilité de détection erronée, voir figure ci après.

Information originale:

Information après
transmission et démodulation:

Information après détection
et décision:



3.2. Les altérations transitoires (bruit impulsif):

Elles se manifestent sous forme de tensions perturbatrices qui s'ajoutent au signal émis et le dégradent. On en distingue:

a. Les bruits atmosphériques naturels:

Ils consistent en des ondes produites par des orages ou d'autres phénomènes dans l'ionosphère. Ce sont, en général, des impulsions de courte durée et de haut niveau. L'une de leurs caractéristiques est qu'ils sont très importants aux basses fréquences et sont négligeables au dessus de 30MHz.

b. Les bruits atmosphériques artificiels:

b.1. les parasites industriels : les 50Hz des lignes électriques, les moteurs à explosion...

b.2. les bruits diaphoniques dus aux autres canaux de la voie de transmission par rayonnement et induction.

b.3. les brouilleurs : les autres postes d'émission.

4. Représentation mathématique:

4.1. Le modèle mathématique:

Le modèle mathématique qui sert à traiter les problèmes de bruit est le signal aléatoire : partie fluctuante d'une tension, d'un courant, ...

4.2. Caractéristiques:

On admet que les sources usuelles de bruit émettent des bruits $x(t)$ stationnaires et ergodiques, ayant une densité spectrale.

On rappelle que :

- La notion de stationnarité d'un processus caractérise la constance de ses propriétés, quel que soit le temps où on l'observe.

- Un processus est ergodique si on peut l'étudier à partir d'une seule réalisation pendant une durée relativement grande, que sur plusieurs réalisations différentes.

Les bruits sont centrés : $E[x(t)] = \bar{x}(t) = 0$.

La variance est : $E[x^2(t)] = \overline{x^2(t)} = N$.

C'est la puissance moyenne du bruit, à un facteur près.

La densité spectrale $g_x(f)$ est la dérivée d'une fonction spectrale $N(f)$. Dans la bande de fréquence $(f, f+df)$ on a la contribution : $dN(f) = g_x(f) \cdot df$ à la puissance moyenne totale de bruit.

4.3. Rapport signal-bruit:

Soit un signal $s(t)$ auquel s'ajoute un bruit $x(t)$ qui est indépendant. Un tel bruit est dit additif :

soit la puissance moyenne :

$$\overline{|s(t)+x(t)|^2} = \overline{|s(t)|^2} + \overline{|x(t)|^2} = S + N$$

où : S = niveau du signal, N = niveau du bruit.

Le rapport $\gamma = S/N$ caractérise le degré de détérioration du signal par le bruit.

Dans une bande de fréquence limitée (f_1, f_2):

$$\gamma = \frac{\Delta S}{\Delta N} = \frac{S(f_2) - S(f_1)}{N(f_2) - N(f_1)}.$$

4.4. La bande passante:

Soit un filtre de fonction de transfert $H(f)$ auquel on applique un bruit blanc. Le bruit de sortie aurait une puissance, à un facteur près :

$$\int_0^{+\infty} |H(f)|^2 df.$$

On définit une bande de bruit Sf , par rapport à une valeur de $|H(f)|$ (le maximum par exemple : H_0):

$$\int_0^{\infty} |H(f)|^2 df = H_0^2 \cdot \Delta f.$$

4.5 Le bruit gaussien:

C'est un bruit dont la densité de probabilité suit la loi normale. Pratiquement tout phénomène, qui résulte d'un nombre élevé de causes indépendantes, est gaussien.

4.6. Le bruit blanc:

C'est un bruit dont la densité spectrale est constante pour toutes les fréquences: $G_x(f) = C = c \text{ k}$.

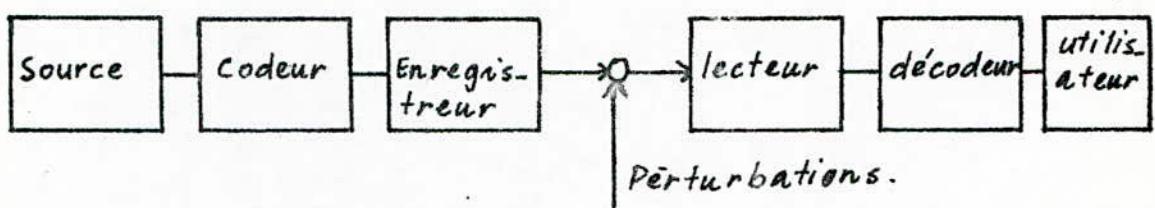
Un exemple de bruit blanc est le bruit thermique d'une résistance à une température T .

Pour un bruit blanc on a: $\gamma = \frac{1}{C} \cdot \frac{\Delta S}{\Delta f}$ [2]

B. Dégradation des informations dans l'enregistrement magnétique:

1. Présentation de la chaîne d'enregistrement magnétique:

La chaîne d'enregistrement magnétique peut-être représentée par l'ensemble: tête d'enregistrement, support magnétique et tête de lecture. D'une manière générale elle est représentée par la figure ci-dessous. En tenant compte des perturbations apportées par la chaîne d'enregistrement, on remarque qu'il y'a une analogie avec une liaison pour transmission de données.



2. Problème des erreurs dans l'enregistrement numérique:

Les supports de masse les plus utilisés sont: les bandes magnétiques, les disques magnétiques, les floppy disques, etc... On entend par support de masse, le stockage d'une grande quantité d'information. Les défauts provoqués par le processus d'enregistrement, altèrent les informations et les rendent inexploitables.

L'étude de la qualité d'enregistrement implique une classification adéquate des erreurs, ce qui conduit à s'intéresser à leurs causes physiques.

3. Causes physiques des erreurs:

On trouve en premier lieu les défauts d'état de la surface de la bande. Il s'agit souvent de particules de poussière ou grains d'oxyde détachés de la bande, ou des lacunes dans les couches magnétiques.

Le contact tête-bande se trouve perturbé causant par effet d'éloignement la disparition plus ou moins complète du signal de lecture (événement généralement appelé "perte de niveau"). C'est la principale source d'erreurs pour les bandes neuves.

Ses têtes de lecture et l'électronique à grand gain sont relativement sensibles aux parasites notamment ceux qui sont véhiculés par le réseau d'énergie.

Chapitre III.

Outil de mesure de la qualité de transmission.

1. Introduction:

Pour mesurer la qualité d'une transmission de données, on envoie un message numérique le long de la voie de transmission et on regarde comment le bruit l'altère. Ce message peut présenter, selon son contenu, une infinité de profils plus ou moins aisés à manipuler. Du point de vue théorique, le seul moyen d'appréhender ce problème est de considérer le message comme une suite aléatoire de digits binaires (0 ou 1) indépendants et équiprobables. Au niveau de la vérification expérimentale, l'utilisation des "séquences pseudo-aléatoires" constitue une bonne approche à condition d'évaluer le fonctionnement du système en présence du profil qui lui est le plus défavorable.

2. Principe des séquences pseudo-aléatoires:

Les séquences pseudo-aléatoires sont des séquences binaires (suite de 1 et de 0) de longueur $m = 2^n - 1$ (n = degré du polynôme générateur: polynôme primitif, voir annexe (A) la définition d'un polynôme primitif). Elles sont utilisées en télémetrie, détection des erreurs, brouillage, etc...

2.1. Génération des séquences pseudo-aléatoires:

Les séquences pseudo-aléatoires peuvent être engendrées par un registre à décalage à n étages, bouclé sur lui-

même par une réaction adéquate. Cette réaction réalise la somme modulo-2 de plusieurs étages du registre.

L'état du registre à n étages, dont chacun peut prendre la valeur 0 ou 1, peut être représenté par un vecteur à n composantes appelé « n -uples»:

$$\langle a_{n-1}, a_{n-2}, \dots, a_i, \dots, a_0 \rangle$$

avec: $a_i = 0$ ou 1 pour $i = 0, 1, \dots, n-1$.

Il y'a donc 2^n « n -uples» distincts. Si l'on exclut le vecteur à n composantes nulles, qui engendrera la séquence nulle:

00...0, le nombre maximal d'états distincts du registre qu'il est possible de rencontrer est $2^n - 1$, qui est la longueur de la séquence pseudo-aléatoire.

Mathématiquement, la condition nécessaire et suffisante pour qu'un registre à décalage à n étages engendre une séquence de longueur maximale $2^n - 1$ est que le polynôme caractéristique de la matrice représentative des connexions du registre soit un polynôme primitif sur $C.G(2)$.

La matrice M représentative des connexions est la matrice de passage du vecteur colonne $[a_i(t+T)]$ de l'état du registre à l'instant $t+T$ (T = période de l'horloge de décalage) au vecteur colonne $[a_i(t)]$ de l'état du registre à l'instant précédent t . On a:

$$\begin{bmatrix} a_{n-1}(t+T) \\ a_{n-2}(t+T) \\ \vdots \\ a_0(t+T) \end{bmatrix} = [M] \times \begin{bmatrix} a_{n-1}(t) \\ a_{n-2}(t) \\ \vdots \\ a_0(t) \end{bmatrix}$$

Le schéma général d'un générateur de séquences pseudo-aléatoires est illustré par la figure 1

L'entrée du registre reçoit un signal issu de la sortie de l'additionneur modulo-2. $a_i(t)$ étant le contenu de l'étage de rang i , on a:

$$S = \sum_{i=0}^{n-1} c_i \cdot a_i$$

Le symbole $\Sigma \oplus$ indiquant qu'il s'agit d'une sommation modulo-2, les c_i sont des coefficients pouvant prendre seulement deux valeurs 0 ou 1 (ces coefficients sont liés au polynôme générateur).

À l'instant t , le registre contient un mot binaire:

$$a_{n-1} a_{n-2} \dots a_1 a_0.$$

À l'instant $t+T$, le contenu devient, avec le même ordre:

$$a_{n-1} a_{n-2} \dots a_2 a_1.$$

On va donc le système d'égalités suivant :

$$\left\{ \begin{array}{l} a_0(t+T) = a_1(t) \\ a_1(t+T) = a_2(t) \\ \vdots \\ a_{n-2}(t+T) = a_{n-1}(t) \\ a_{n-1}(t+T) = S_t = c_{n-1} \cdot a_{n-1}(t) \oplus c_{n-2} \cdot a_{n-2}(t) \oplus \dots \oplus c_1 \cdot a_1(t) \oplus c_0 \cdot a_0(t). \end{array} \right.$$

d'où la représentation matricielle suivante:

$$\begin{bmatrix} a_{n-1}(t+T) \\ a_{n-2}(t+T) \\ a_{n-3}(t+T) \\ \vdots \\ a_1(t+T) \\ a_0(t+T) \end{bmatrix} = \begin{bmatrix} c_{n-1} & c_{n-2} & \dots & c_1 & c_0 \\ 1 & 0 & \dots & 0 & 0 \\ 0 & 1 & \dots & 0 & 0 \\ \vdots & \vdots & \ddots & \vdots & \vdots \\ 0 & 0 & \dots & 1 & 0 \\ 0 & 0 & \dots & 0 & 1 \end{bmatrix} \cdot \begin{bmatrix} a_{n-1}(t) \\ a_{n-2}(t) \\ a_{n-3}(t) \\ \vdots \\ a_1(t) \\ a_0(t) \end{bmatrix}$$

$$c.a.d. \quad A(t+T) = M \cdot A(t).$$

La détermination des c_i se fait à partir du polynôme caractéristique de la matrice de passage. Pour le déterminer on doit calculer le déterminant de la matrice $[M - \lambda I]$ où les λ , racines de l'équation caractéristique, sont les valeurs propres. Le calcul du déterminant de la matrice $[M - \lambda I]$ donne le polynôme caractéristique:

$$P(\lambda) = p_{n-1} \cdot \lambda^{n-1} + p_{n-2} \cdot \lambda^{n-2} + \dots + p_0 \lambda^0 \quad p_i \in [0,1].$$

auquel on associe l'équation caractéristique $P(\lambda) = 0$ qui a n racines. En identifiant ce polynôme avec le polynôme génératrice on détermine les c_i .

Exemple:

soit le polynôme primitif de degré 4 ($n=4$):

$$g(x) = x^4 + x + 1. \quad (1)$$

$$P(x) = \det [M - xI] =$$

$$\begin{bmatrix} C_3 - x & C_2 & C_1 & C_0 \\ 1 & -x & 0 & 0 \\ 0 & 1 & -x & 0 \\ 0 & 0 & 1 & -x \end{bmatrix}$$

$$P(x) = x^4 + C_3 x^3 + C_2 x^2 + C_1 x + C_0 \quad (2)$$

(1) et (2) donnent: $C_3 = 0$, $C_2 = 0$, $C_1 = 1$ et $C_0 = 1$

D'où le montage correspondant de la figure 2. [3]

En chargeant les étages du registre par $a_3 a_2 a_1 a_0 = 1111$, on obtient le tableau de la figure 3 qui donne les états successifs du registre à décalage à chaque top d'horloge. Le code engendré est donc de longueur maximale $2^4 - 1 = 15$. La séquence de longueur maximale $2^n - 1$ est dite pseudo-aléatoire car chaque vecteur à n composantes parmi la

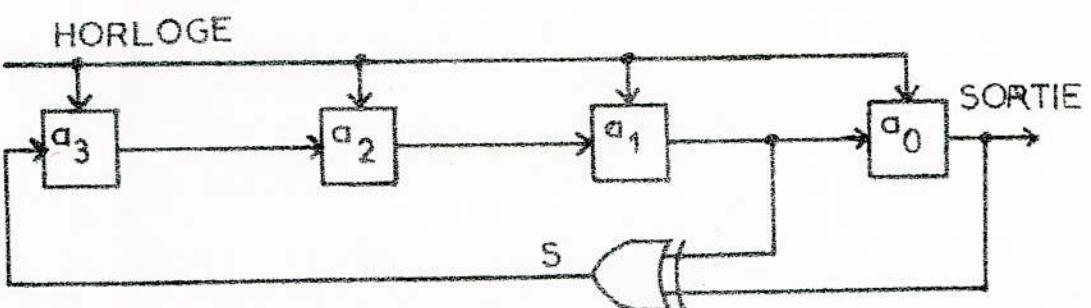
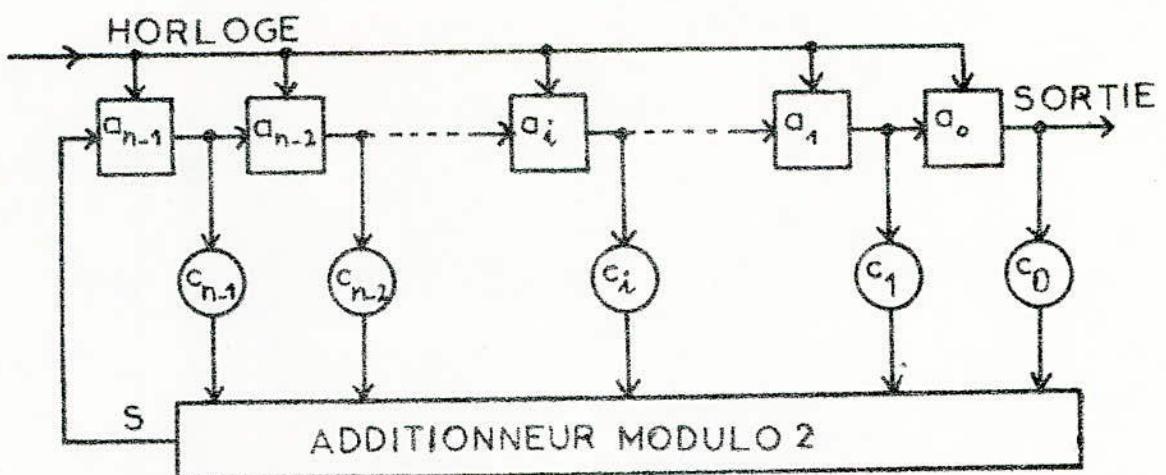


FIG.3

Detailed description: This table shows the state transition of a 4-bit LFSR over 16 clock cycles. The columns represent the state bits a_3 , a_2 , a_1 , and a_0 at each step. The first column is labeled "H" (clock). The second column is labeled "S" (initial state). The third column is labeled "a₃". The fourth column is labeled "a₂". The fifth column is labeled "a₁". The sixth column is labeled "a₀". An arrow labeled "état initial" points to the second row. An arrow labeled "1^{er} décalage" points to the third row. An arrow labeled "15^{em} décalage" points to the 15th row. The sequence starts at state 0001 and ends at state 1111.

H	S	a_3	a_2	a_1	a_0
0	0	1	1	1	1
1	0	0	1	1	1
2	0	0	0	1	1
3	1	0	0	0	1
4	0	1	0	0	0
5	0	0	1	0	0
6	1	0	0	1	0
7	1	1	0	0	1
8	0	1	1	0	0
9	1	0	1	1	0
10	0	1	0	1	1
11	1	0	1	0	1
12	1	1	0	1	0
13	1	1	1	0	1
14	1	1	1	1	0
15	0	1	1	1	1

FIG.3

$2^n - 1$ possibles, apparaît une fois et une seule.

Le signal obtenu n'est pas rigoureusement aléatoire puisqu'il est périodique, mais pour une valeur élevée de n , cette période devient très grande que l'on peut assimiler la séquence pseudo-aléatoire à une séquence aléatoire.

Pour n assez grand, la probabilité de tirer un 1 ou un 0 au hasard dans la séquence tend vers 0,5. Cependant il est fondamental de se souvenir que les séquences pseudo-aléatoires sont entièrement déterministes. [4]

2.2. Propriétés des séquences pseudo-aléatoires:

Soit $g(x)$ un polynôme primitif de degré n et soit D_n l'ensemble de toutes les séquences pseudo-aléatoires obtenues à partir de $g(x)$. Ces séquences sont les différents segments :

$$a_i a_{i+1} \dots a_{i+(2^n-2)} \text{ avec } i = 0, 1, \dots, 2^n - 1.$$

de longueur $2^n - 1$.

a. Propriété de décalage:

Si $a = a_0 a_1 \dots a_{2^n-2}$ est une séquence pseudo-aléatoire quelconque de D_n , alors tout décalage cyclique de a : $a_j a_{j+1} \dots a_{2^n-2} a_0 \dots a_{j-1}$ est aussi dans D_n .

b. La récurrence:

Supposons $g(x) = \sum_{i=0}^n g_i x^i$ avec $g_0 = g_n = 1$
 et $g_i = 0$ ou 1 pour $0 < i < n$.

Toute séquence pseudo-aléatoire de D_n satisfait à la récurrence:
 $a_{i+n} = g_{n-1} \cdot a_{i+n-1} + g_{n-2} \cdot a_{i+n-2} + \dots + g_1 \cdot a_{i+1} + a_i ; i = 0, 1, \dots$ (1)

Exemple : $g(x) = x^4 + x + 1$.

On a : $a_4 = a_1 + a_0$

$$g_4 = 1 ; g_3 = 0 ; g_2 = 0 , g_1 = 1 \text{ et } g_0 = 1.$$

$$a_4 = g_3 \cdot a_3 + g_2 \cdot a_2 + g_1 \cdot a_1 + g_0 \cdot a_0 = a_1 + a_0.$$

Toute solution de (1) est dans D_n .

En utilisant tous les $2^n - 1$ états initiaux distincts et différents de l'état 00...0, on obtient les $2^n - 1$ séquences pseudo-aléatoires.

c. Toute séquence pseudo-aléatoire contient 2^{n-1} bits "1" et $2^{n-1} - 1$ bits "0"

d. La somme:

La somme de deux séquences de D_n (addition modulo 2) est une autre séquence de D_n : exemple de la première et de la deuxième donne la cinquième. fig 4.

e. La somme d'une séquence avec une séquence obtenue par un décalage cyclique de celle-ci est une autre séquence pseudo-aléatoire.

f. La fonction d'autocorrélation:

La fonction d'autocorrélation $\delta(\tau)$ d'une séquence binaire réelle (ou complexe) a_0, a_1, \dots, a_{m-1} de longueur m est définie par :

$$\delta(\tau) = \frac{1}{m} \sum_{j=0}^{m-1} a_j \cdot \overline{a_{j+\tau}} \quad \tau = 0, \pm 1, \pm 2, \dots$$

où \bar{a} représente le conjugué de a .

C'est une fonction périodique : $s(\tau) = s(\tau + m)$.

La fonction d'autocorrélation d'une séquence binaire :

$a_0 a_1 \dots a_{m-1}$ est définie comme égale à la fonction d'autocorrélation de la séquence réelle $(-1)^{a_0}, (-1)^{a_1}, \dots (-1)^{a_{m-1}}$ obtenue en remplaçant 1 par (-1) et 0 par $(+1)$.

On a ainsi :

$$s(\tau) = \frac{1}{m} \sum_{j=0}^{m-1} (-1)^{a_j + a_{j+\tau}}$$

Soit A le nombre de positions où la séquence $a_0 a_1 \dots a_{m-1}$ et la séquence $a_i a_{i+1} \dots a_{i+m-1}$, obtenue par décalage cyclique de la première, concordent (c.à.d les 2 bits d'une même position dans les 2 séquences sont les mêmes) et soit D le nombre de positions où elles ne concordent pas, on a :

$$A + D = m.$$

On démontre que : $s(\tau) = \frac{A - D}{A + D} = \frac{A - D}{m}$

La fonction d'autocorrélation est définie pour des déphasages (décalages) quelconques, mais multiples de la période T.

Ainsi le maximum du rapport ci-dessus est 1 et se produit pour des déphasages nuls ou multiples de $m \cdot T$.

Pour une séquence pseudo-aléatoire de longueur $m = 2^n - 1$, on a toujours $A - D = -1$ et par conséquent la fonction d'autocorrelation est :

$$\begin{cases} s(0) = 1 \\ s(\tau) = -\frac{1}{m} \text{ pour } 1 \leq \tau \leq 2^n - 2 \end{cases}$$

On voit que pour m pas trop faible, la fonction d'autocorrelation

lation peut être assimilée à zéro. D'où l'on peut dire que la fonction d'autocorrélation d'une séquence pseudo-aléatoire tend vers une impulsion de Dirac.

Le signal qui, corrélé avec lui-même, donne pour fonction d'autocorrélation une impulsion de Dirac centrée à l'origine est appelé "bruit blanc". C'est un signal dont la connaissance à un instant donné ne fournit aucun renseignement sur sa valeur à l'instant suivant.

La figure 5 donne l'allure de la fonction d'autocorrélation d'une séquence pseudo-aléatoire.

g. Le spectre de puissance:

Le spectre de puissance se calcule en prenant la transformée de Fourier de la fonction d'autocorrélation $S(\tau)$:

$$G(f) = \int_{-\infty}^{+\infty} S(\tau) \cdot e^{-j\omega\tau} d\tau.$$

Dans le cas d'une séquence pseudo-aléatoire de période T et de longueur m , la fonction d'autocorrélation est périodique, le spectre est donc un spectre de raies.

On démontre que:

$$G(f) = -\frac{1}{m} \delta(f) + \frac{m+1}{m^2} \cdot \sum_{n=-\infty}^{+\infty} \left(\frac{\sin \pi f T}{\pi f T} \right)^2 \cdot \delta\left(f - \frac{n}{mT}\right).$$

Le spectre est donc bien un spectre de raies (fig 6) équidistantes de $\frac{1}{mT}$ et d'enveloppe: $\left(\frac{\sin \pi f T}{\pi f T} \right)^2$.

Quand la longueur de la séquence tends vers l'infini (m

très grand), les raies se rapprochent tout en diminuant d'amplitude. A la limite, le spectre de raies tend vers un spectre continu de densité:

$$\lim_{m \rightarrow \infty} \frac{\Delta P}{\Delta f} = \frac{m+1}{m^2} \left(\frac{\sin \pi f T}{\pi f T} \right)^2 / (1/mT) \rightarrow T \cdot \left(\frac{\sin \pi f T}{\pi f T} \right)^2$$

C'est précisément la densité de puissance d'un signal binaire strictement aléatoire. Pour simplifier, on assimile un signal pseudo-aléatoire à un signal binaire aléatoire. [4] et [5].

3. Domaines d'utilisation :

D'après les propriétés des séquences pseudo-aléatoires, on peut les assimiler à des signaux binaires aléatoires. Or pour reproduire les conditions de test d'un dispositif, il faut disposer d'un signal aléatoire. Ainsi un générateur de séquences pseudo-aléatoires est utilisé comme générateur de bruit ayant une puissance et une largeur de bande réglables par le nombre n des cellules du registre à décalage et la fréquence de l'horloge de décalage. De plus par rapport à un générateur de bruit classique, il possède l'avantage d'être répétitif. Ce générateur est utilisé également dans maints domaines: radar, codage et décodage dans les transmissions de données (générateur du message de test...).

0	0	0	1	0	0	1	1	0	1	0	1	1	1	1	1
0	0	1	0	0	1	1	0	1	0	1	1	1	1	1	0
0	1	0	0	1	1	0	1	0	1	1	1	1	0	0	0
1	0	0	1	1	0	1	0	1	1	1	1	0	0	0	0
0	0	1	1	0	1	0	1	1	1	0	0	0	0	1	1
0	1	1	0	1	0	1	1	1	0	0	0	1	0	0	0
1	1	0	1	0	1	1	1	1	0	0	0	0	1	0	0
1	0	1	0	1	1	1	0	0	0	1	0	0	1	0	1
0	1	0	1	1	1	1	0	0	0	1	0	0	1	1	1
1	0	1	1	1	1	0	0	0	1	0	0	1	1	0	0
0	1	1	1	1	0	0	0	1	0	0	1	1	0	1	1
1	1	1	1	0	0	0	1	0	0	1	1	0	1	0	0
1	1	1	0	0	0	1	0	0	1	1	0	1	0	1	1
1	1	0	0	0	1	0	0	1	1	0	1	0	1	1	1
1	0	0	0	1	0	0	1	1	0	1	0	1	1	1	1

FIG.4. Les 15 S.P.A obtenues à partir du générateur de la FIG.2.

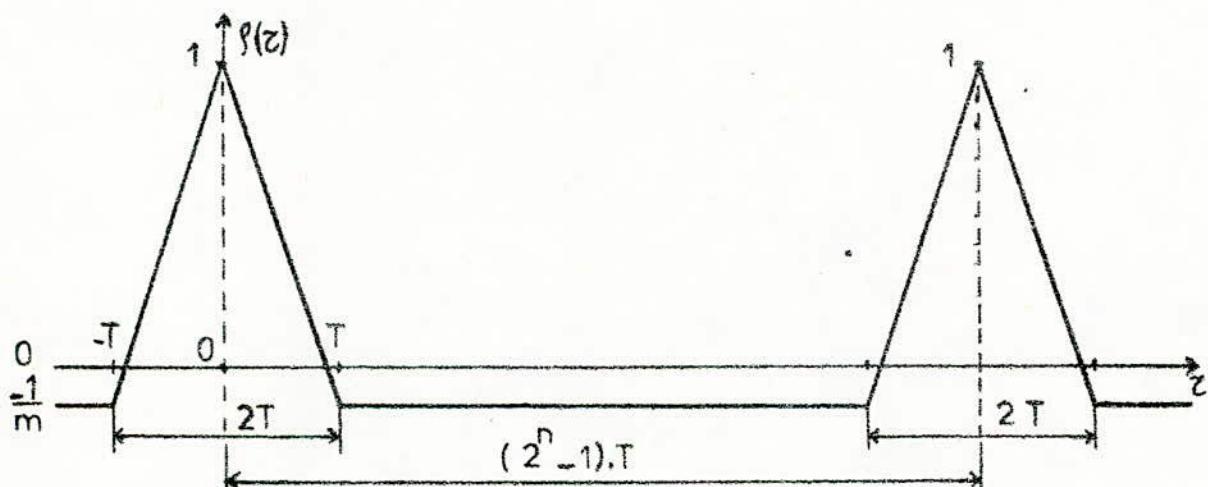


FIG.5. Fonction d'autocorrélation d'une S.P.A.

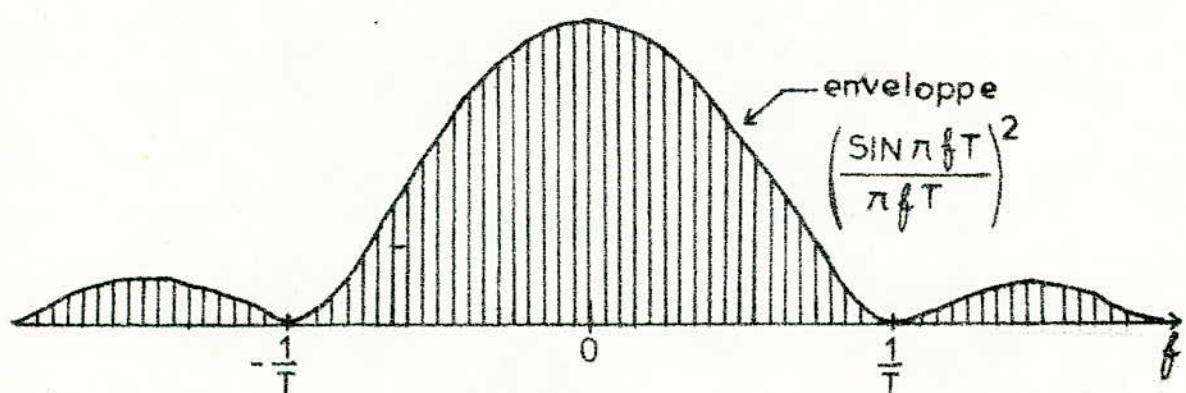


FIG.6. Spectre de puissance d'une S.P.A

Chapitre IV.

Extraction des erreurs dans les systèmes de transmission de données.

1. Définition du mot-erreur:

L'action des perturbations peut-être caractérisée par un opérateur aléatoire P qui opère la transformation depuis l'espace des mots-code émis V_i (à l'entrée du canal) à l'espace des mots-reçus V'_i (à la sortie du canal):

$$P\{V'_i\} = V'_i.$$

Cette relation peut être mise sous une forme plus simple si l'on définit un "mot-erreur" dont la longueur est la même que celle du mot-code V_i . Le mot-erreur peut être considéré comme engendré par les perturbations du canal.

En notation matricielle, le mot-erreur s'écrit sous la forme

$$E_i = (e_{i,0} \ e_{i,1} \ \dots \ e_{i,n-1})$$

où les symboles $e_{i,j}$ ($i=0,1,\dots$ et $j=0,1,\dots, n-1$) peuvent prendre, dans le cas binaire, les valeurs 0 ou 1. On a:

- $e_{i,j} = 1$ si les perturbations introduisent une erreur sur la position j (modifiant 0 en 1 et inversement).

- $e_{i,j} = 0$ si des erreurs ne sont pas introduites.

A partir de cette définition du mot-erreur, la transformation donnée par la relation $P\{V'_i\} = V'_i$ peut être mise sous la forme: $P\{V'_i\} = V'_i = V_i \oplus E_i$, où le signe \oplus indique l'addition modulo 2 des matrices V_i et E_i .

Si l'on note comme suit:

$$v_i = (a_{i,0} \ a_{i,1} \ \dots \ a_{i,n-1}) \text{ et}$$

$$v'_i = (a'_{i,0} \ a'_{i,1} \ \dots \ a'_{i,n-1}), \text{ on tire:}$$

$$\left\{ \begin{array}{l} a'_{i,0} = a_{i,0} + e_{i,0} \\ a'_{i,1} = a_{i,1} + e_{i,1} \\ \vdots \\ a'_{i,n-1} = a_{i,n-1} + e_{i,n-1} \end{array} \right. \quad (I)$$

2. Représentation polynomiale des erreurs:

Dans notre cas, le mot émis v_i appartient à l'ensemble Ω_n des séquences pseudo-aléatoires engendrées par le polynôme générateur $g(x)$ de degré n :

$$g(x) = g_0 + g_1 \cdot x + g_2 \cdot x^2 + \dots + g_n \cdot x^n$$

avec $g_0 = g_n = 1$ et $g_k = 0$ ou 1 pour $0 < k < n$.

Le mot émis peut être représenté par un polynôme de degré $m-1$ ($m = 2^n - 1$):

$$v_i(x) = a_{i,0} + a_{i,1} \cdot x + a_{i,2} \cdot x^2 + \dots + a_{i,2^{n-2}} \cdot x^{2^{n-2}-2}$$

$$i = 0, 1, 2, \dots, 2^n - 2.$$

Le mot reçu est représenté par:

$$v'_i(x) = a'_{i,0} + a'_{i,1} \cdot x + a'_{i,2} \cdot x^2 + \dots + a'_{i,2^{n-2}} \cdot x^{2^{n-2}-2}.$$

D'après (I) on tire:

$$e_i(x) = e_{i,0} + e_{i,1} \cdot x + e_{i,2} \cdot x^2 + \dots + e_{i,2^{n-2}} \cdot x^{2^{n-2}-2}.$$

qui représente le polynôme d'erreur.

3. Extraction des erreurs:

La mesure des caractéristiques d'un système de transmission digitale fait appel à la génération de séquences

digitales de structure connue et qui sont utilisées comme données de test. La comparaison bit par bit des données transmises et celles reçues permet d'extraire les erreurs introduites par le canal.

3.1. Méthodes utilisées:

Diverses techniques sont utilisées, nous citerons les suivantes:

- a - Générer une séquence binaire, la transmettre vers l'utilisateur, enregistrer le flot de bits reçus et effectuer ultérieurement une comparaison bit par bit avec la séquence émise qui est déjà enregistrée.
- b - Générer une séquence binaire, la transmettre vers l'utilisateur, retransmettre la séquence reçue vers l'émetteur le long d'un autre canal et effectuer au niveau de l'émetteur une comparaison bit par bit.
- c - Générer des séquences pseudo-aléatoires synchronisées identiques au niveau de l'émetteur et du récepteur. Transmettre la séquence de l'émetteur vers le récepteur et effectuer une comparaison bit par bit de la séquence reçue et celle localement générée.
- d - Générer une séquence pseudo-aléatoire en utilisant les techniques du registre à décalage, la transmettre vers le récepteur et traiter la séquence reçue en la faisant passer dans un autre registre à décalage comme le montre la figure 7. A un instant donné, le registre générateur de la séquence contient les derniers n bits. Si un circuit similaire (DÉCODEUR) est utilisée au niveau du récepteur, son registre contie-

dra exactement la même séquence que celle émise pourvu que le canal n'ait introduit aucune erreur. Par conséquent la sortie du décodeur sera zéro. Si ^{une} ou plusieurs erreurs affectent la séquence émise, la sortie du décodeur ne représentera pas le vrai échantillon d'erreurs mais une fonction inverse f^{-1} . Les opérations linéaires du registre à décalage permettent d'effectuer l'analyse suivante:

Si le générateur donne une séquence $f(o)$, le décodeur effectue la fonction inverse f^{-1} . Si la séquence reçue est: $f(o) + e$, la sortie du décodeur sera:

$$f^{-1}[f(o) + e] = f^{-1}[f(o)] + f^{-1}(e) = f^{-1}(e).$$

Où toutes les sommes sont effectuées modulo 2.

Par conséquent: $f[f^{-1}(e)] = e$.

Cette opération est réalisée par un troisième registre à décalage: "registre d'erreur".

3.2. Comparaison des différentes méthodes:

La première méthode devient impraticable pour des tests comportant une très forte densité d'information.

La deuxième nécessite l'utilisation d'un canal de rétroaction (feedback channel) fiable (qui n'introduit pas à son tour des erreurs) ce qui augmente le coût global du système.

La troisième est la plus utilisée, mais elle nécessite généralement un équipement de synchronisation complexe.

La quatrième est simple. Cependant, elle ne détecte pas l'échantillon d'erreur réel mais plutôt une fonction de

cet échantillon. Pour remédier à ceci, on doit ajouter un autre registre à décalage avec une boucle de réaction : "registre d'en eur". [6]

Pour notre cas on a utilisé la troisième méthode.

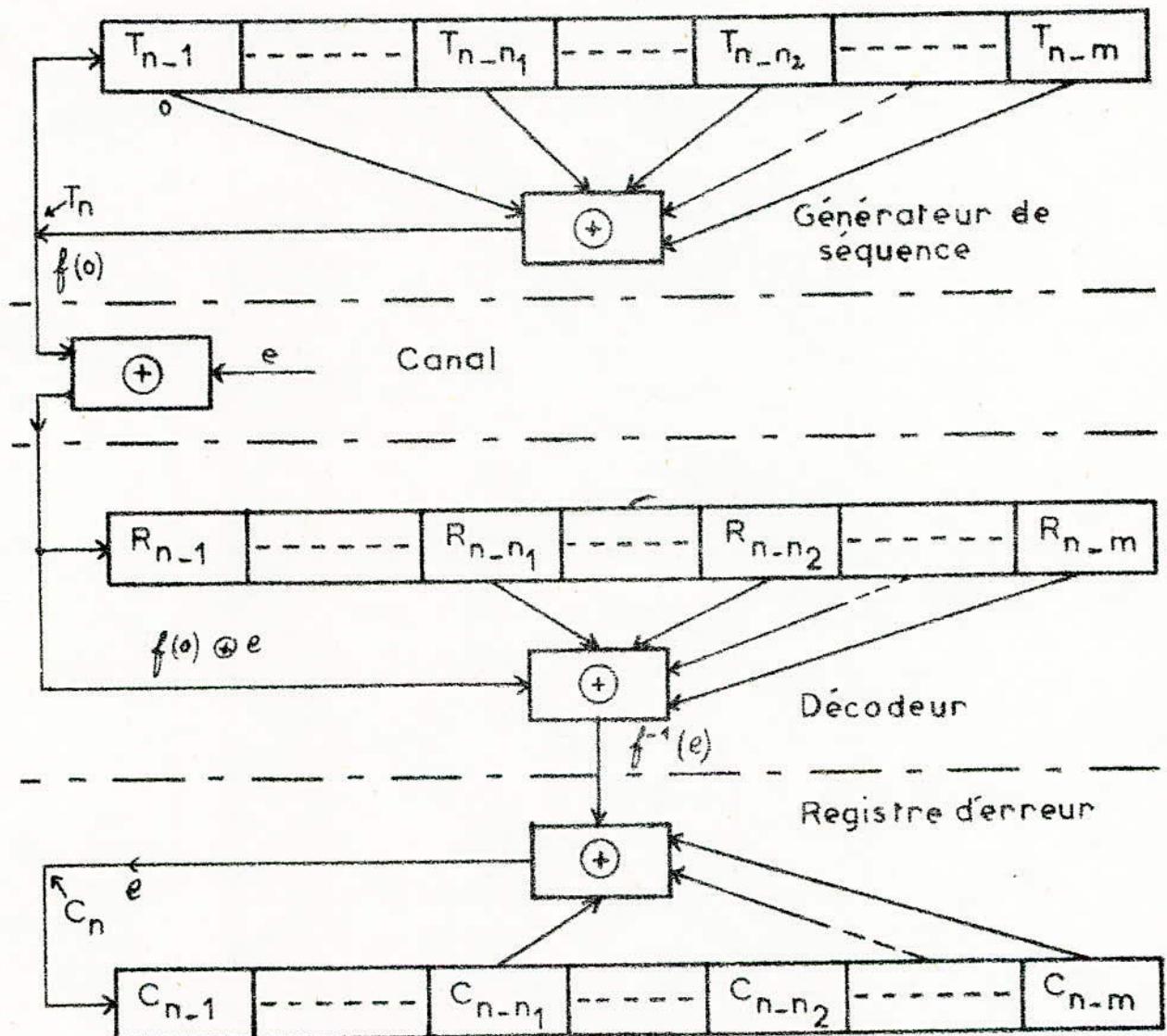


FIG.7

Chapitre V.

Statistiques des erreurs.

1. Introduction:

Une approche possible pour définir les paramètres de qualité de transmission est d'essayer de modéliser mathématiquement le processus d'apparition d'erreurs et d'utiliser les paramètres du modèle comme paramètres de qualité. Le but de cette modélisation est d'obtenir une représentation simple des phénomènes complexes se produisant lors de la transmission. Les modèles doivent être identifiés, afin que les propriétés statistiques des erreurs engendrées par le modèle soient le plus conformes possible aux propriétés observées sur des données expérimentales. Ce modèle, une fois choisi, doit permettre d'évaluer les performances du canal de transmission de façon plus simple.

La complexité d'une méthodologie de comparaison des différents modèles vis à vis d'un critère complexité / efficacité explique sans doute l'absence d'une étude qui permettrait de choisir un modèle en fonction de l'application envisagée (évaluation des codes correcteurs d'erreurs, évaluation de la qualité de transmission ou d'enregistrement, etc...).

2. Structure des erreurs:

2.1. Intervalle entre erreurs:

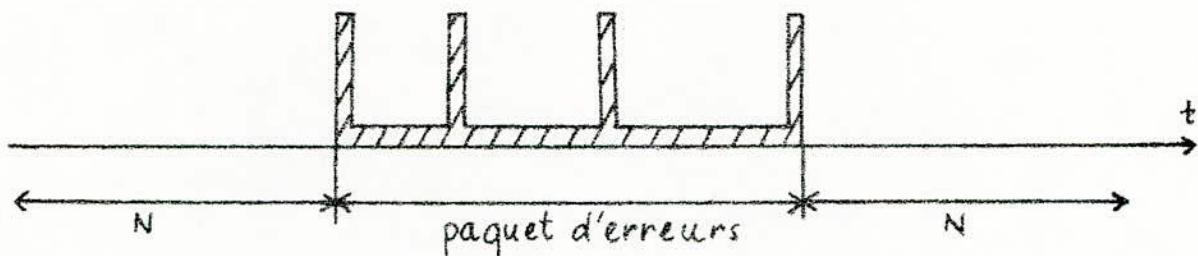
C'est le nombre de bits exacts séparant deux bits faux successifs.

2.2. Intervalle entre blocs erronés:

C'est le nombre de bits sans erreurs séparant deux blocs erronés successifs.

2.3. Paquet d'erreurs:

C'est un groupe de bits commençant et se terminant par une erreur et dans lequel la distance entre les erreurs est toujours inférieure à un paramètre N .



2.4. Longueur d'un paquet d'erreurs:

C'est le nombre total de bits exacts ou faux qui composent le paquet d'erreurs.

2.5. Taux d'erreurs brut:

C'est le rapport du nombre de bits erronés reçus pendant un intervalle de temps déterminé sur le nombre total de bits transmis pendant ce même intervalle de temps. Pour que la mesure soit significative, il faut qu'elle soit effectuée pendant un intervalle de temps assez long pour que plusieurs mesures successives donnent des résultats comparables (la durée minimale recommandée par le CCITT est de 15 minutes). Ce taux mesure la qualité intrinsèque du support.

Le taux d'erreurs dépend des performances de la chaîne de communication.

Le tableau ci-après donne quelques valeurs de taux d'erreurs mesurés sur des liaisons caractéristiques.

Rapidité de modulation	Liaison	Taux d'erreurs.				
		50 bauds	200	1200	2400	4800
	ligne télégraphique telex.	10^{-6}	10^{-6}			
	ligne télégraphique spécialisée	10^{-7}	10^{-6}			
	ligne téléphonique réseau commuté		10^{-6}	10^{-4}		
	ligne téléphonique spécialisée.			10^{-6}	10^{-5}	10^{-5}

2.6. Taux d'erreurs résiduel :

C'est le rapport du nombre de bits incorrectement reçus et non détectés ou non corrigés par l'équipement de correction au nombre total de bits émis pendant un intervalle de temps déterminé.

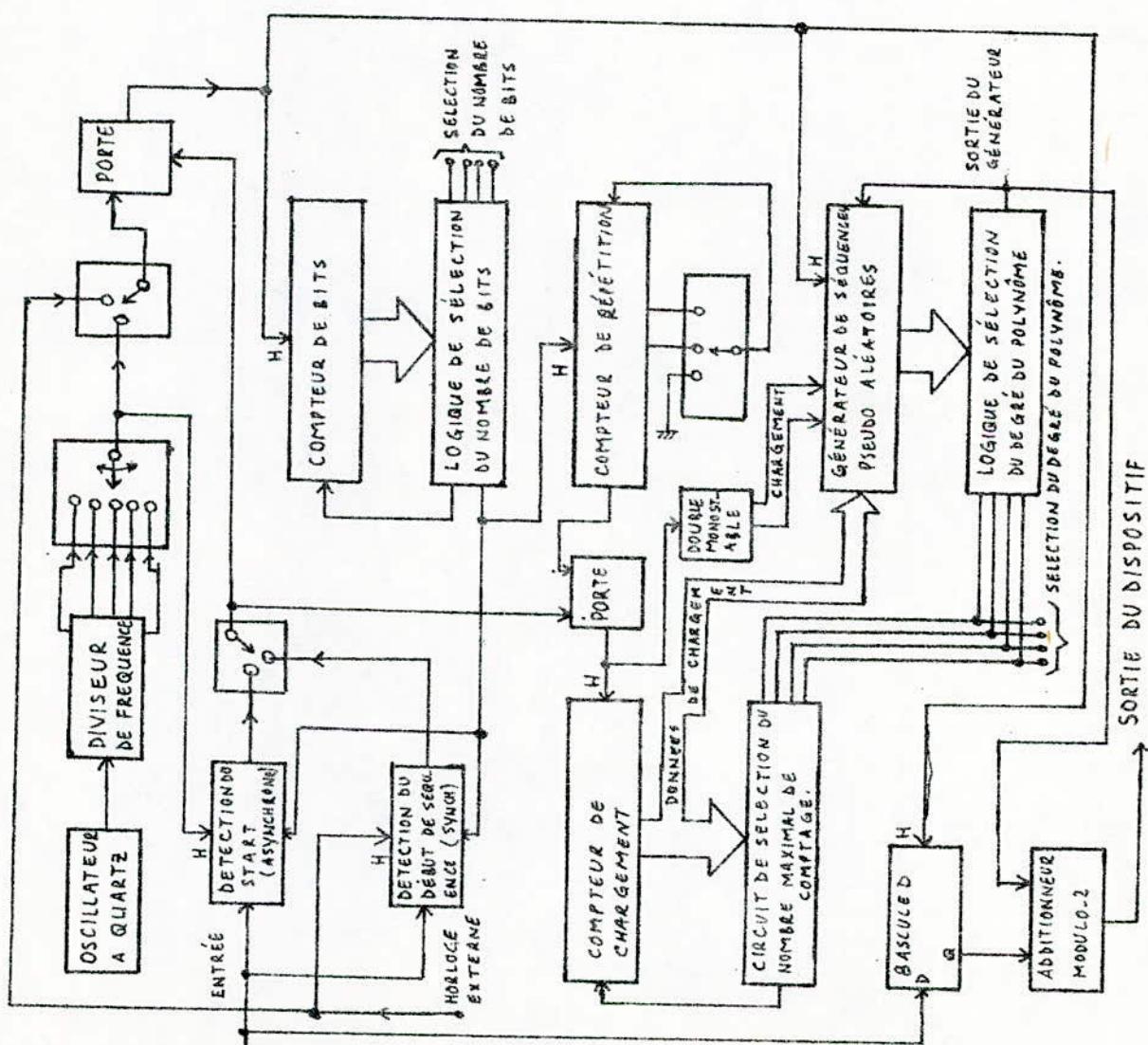
Il mesure la qualité finale de transmission, celle qui intéresse l'utilisateur.

PARTIE B. RÉALISATION

I. SCHÉMA SYNOPTIQUE:

La figure ci-dessous donne le schéma synoptique du dispositif réalisé.

L'explication du fonctionnement et le schéma détaillé de chaque bloc sont donnés dans la partie II.



II. Description des différents modules:

1^o L'horloge:

Il y'a deux possibilités pour piloter les informations, soit par une horloge externe au dispositif délivrée par le modem dans le cas d'une transmission synchrone, soit par une horloge interne dans le cas d'une transmission asynchrone. C'est cette dernière qui on a réalisée. Elle est constituée de:

a. L'oscillateur à quartz:

Un oscillateur est constitué d'un amplificateur de gain > 1 dont le déphasage est égal à 360° pour la fréquence d'oscillation désirée, et d'une boucle de contre réaction qui peut être, soit une capacité, soit un quartz.

L'oscillateur à quartz est recommandé pour sa précision et sa stabilité. Le quartz utilisé résonne dans le mode série c.à.d que son schéma équivalent est un circuit résonant série RLC en parallèle avec une capacité C_0 qui représente la capacité des électrodes à travers le quartz et celle des connexions, voir fig 9a.

Le déphasage de 360° est assuré par deux inverseurs. Des résistances R_1 et R_2 sont choisies de manière à amener les points de repos de ces amplificateurs dans la partie linéaire de leur caractéristique de transfert. La figure 9b représente le schéma de l'oscillateur utilisé.

b. Les diviseurs de fréquence:

Pour obtenir les différentes vitesses de transmission de données, on attaque une série de diviseurs de fréquence par le signal issu de l'oscillateur à quartz.

La fréquence délivrée par l'oscillateur est $f_0 = 1,8432 \text{ MHz}$. A partir de cette fréquence on peut obtenir les vitesses suivantes:

$$f_1 = 1,8432 \text{ M} \div 12 \cdot 16 \cdot 16 \cdot 4 = 150 \text{ bits/s.}$$

$$f_2 = 1,8432 \text{ M} \div 12 \cdot 16 \cdot 8 \cdot 4 = 300 \text{ bits/s.}$$

$$f_3 = 1,8432 \text{ M} \div 12 \cdot 16 \cdot 4 \cdot 4 = 600 \text{ bits/s.}$$

$$f_4 = 1,8432 \text{ M} \div 12 \cdot 16 \cdot 2 \cdot 4 = 1200 \text{ bits/s.}$$

$$f_5 = 1,8432 \text{ M} \div 12 \cdot 16 \cdot 1 \cdot 4 = 2400 \text{ bits/s.}$$

La division de fréquence est une forme de comptage puisqu'il s'agit d'obtenir une impulsion de sortie pour n impulsions d'entrée, n étant un nombre quelconque.

Les compteurs sont des systèmes séquentiels qui comptent les impulsions (variable d'entrée) et les affichent en sortie sous forme binaire selon un code.

On distingue deux sortes de compteurs:

a. les compteurs synchrones:

L'impulsion d'horloge commande toutes les bascules en même temps.

b. les compteurs asynchrones:

L'impulsion d'horloge est appliquée à la première bascule seulement. La sortie Q_{n-1} de la $(n-1)^{\text{ème}}$ bascule est appliquée à l'entrée d'horloge de la $n^{\text{ème}}$ bascule et ainsi de suite.

Donc les bascules changent d'état successivement.

La division par 2, 4, 8 et 16 peut être réalisée par le compteur asynchrone SN 74LS 93 la figure 10 donne son brochage et la table de comptage. Il est constitué de 4 bascules JK (A, B, C, D). Seules les trois dernières sont reliées entre elles tandis que la première est indépendante, par conséquent ce circuit a 2 entrées: INPUT A (broche 14) et INPUT B (broche 1). En reliant la sortie de A (broche 12) à l'entrée de B (broche 1) on obtient un compteur hexadécimal.

La division par 12 est réalisée par le compteur binaire 4 bits modulo 12: le SN 74LS 92 qui est représenté par la figure 11. Il possède 2 entrées A(14) et B(1). Pour réaliser la division par 12 il faut relier la sortie de la bascule A(broche 12) à l'entrée de la bascule B (broche 1).

Une division par 4 est réalisée par le compteur modulo 10 le SN 74LS 90 qui lui aussi possède 4 bascules dont les trois dernières sont reliées entre elles. La figure 12 donne son brochage et sa table de comptage. Pour réaliser la division par 4 il suffit de connecter la sortie Q₀ (broche 11) aux 2 entrées R₀₍₁₎ (broche 2) et R₀₍₂₎ (broche 3).

La figure 13 donne le schéma de l'horloge ainsi réalisée.

Le choix de la vitesse désirée se fait par un commutateur manuel.

2. Les circuits d'entrée:

Leur rôle est de reconnaître le véritable début des séquences reques et de synchroniser la séquence requie avec celle

localement générée.

Suivant le mode de transmission, on a deux circuits d'entrée:

2.1. En mode asynchrone:

Le schéma du circuit correspondant est illustré par la figure 14. Ses séquences sont transmises en mode asynchrone et sont encadrées par des bits "START" et "STOP". Pour le bit "START" on a un niveau bas "0" dont la durée est égale à celle d'un bit de la séquence (au repos la ligne présente un niveau haut "1"). Notre dispositif commence à fonctionner dès qu'un bit START se présente à l'entrée. Mais la présence d'une simple impulsion de bruit peut le déclencher en l'absence du vrai bit START. Pour remédier à cela nous avons adopté un circuit à l'entrée permettant l'identification du bit START.

Au début, le compteur SN 74LS93 est à zéro, la sortie de l'inverseur Inv 1 est à 1 et la sortie de l'inverseur Inv 2 est à 0 ce qui bloque la porte AND1. Dès qu'un "0" est appliqué à Inv 2, la porte AND1 est débloquée et donne à sa sortie le signal d'horloge ce qui déclenche le compteur C₁. Si celui-ci arrive à compter jusqu'à quatre, le niveau bas présent dans la ligne est considéré comme un bit START. Dans le cas contraire, on considère qu'il s'agit d'un bruit et le front montant du signal d'entrée remet le compteur C₁ à zéro pour qu'il soit prêt à tester un autre niveau bas à l'entrée. Dans le cas où le compteur arrive à compter jusqu'à 4, sa

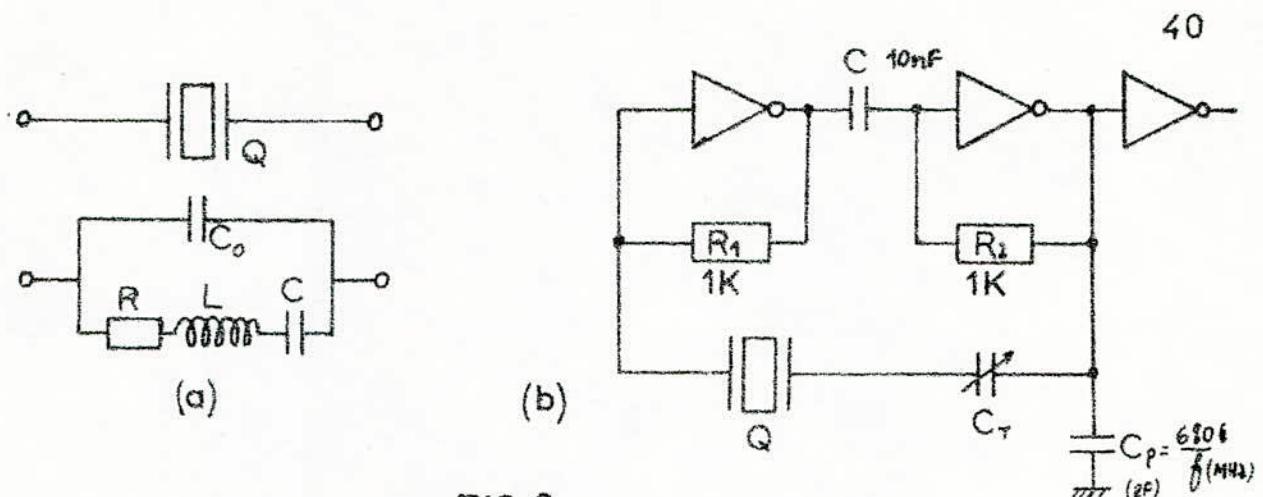
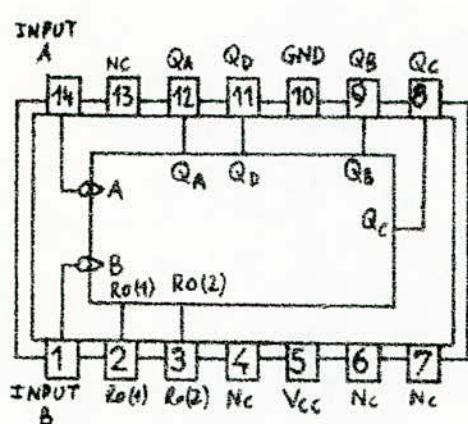


FIG. 9



SN 74LS93

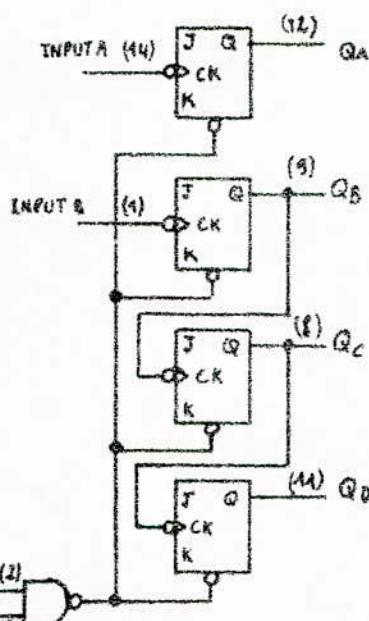
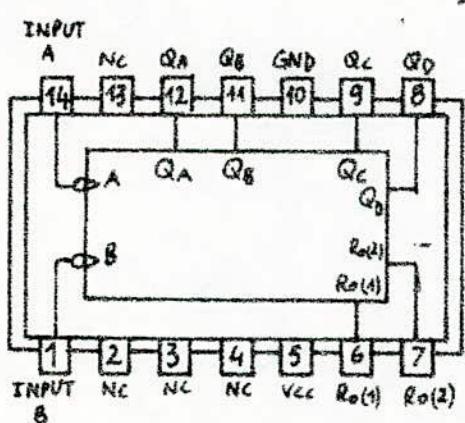


FIG. 10

COUNT SEQUENCE	
COUNT	OUTPUT
	QD QC QB QA
0	L L L L
1	L L L H
2	L L H L
3	L L H H
4	L H L L
5	L H L H
6	L H H L
7	L H H H
8	H L L L
9	H L L H
10	H L H L
11	H L H H
12	H H L L
13	H H L H
14	H H H L
15	H H H H



SN7492

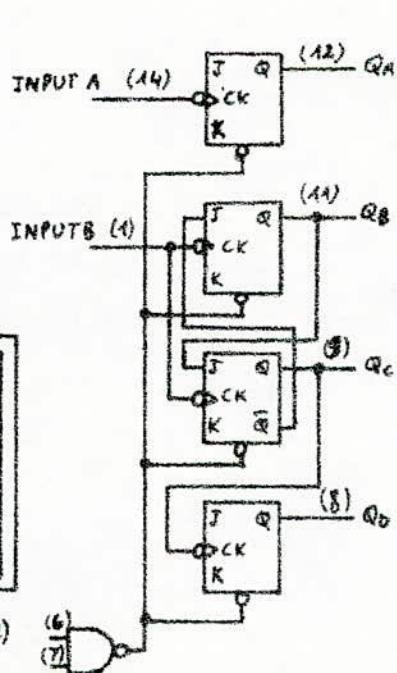


FIG. 11

COUNT SEQUENCE	
COUNT	OUTPUT
	QD QC QB QA
0	L L L L
1	L L L H
2	L L H L
3	L L H H
4	L H L L
5	L H L H
6	L H H L
7	L H H H
8	H L L L
9	H L L H
10	H H L L
11	H H L H

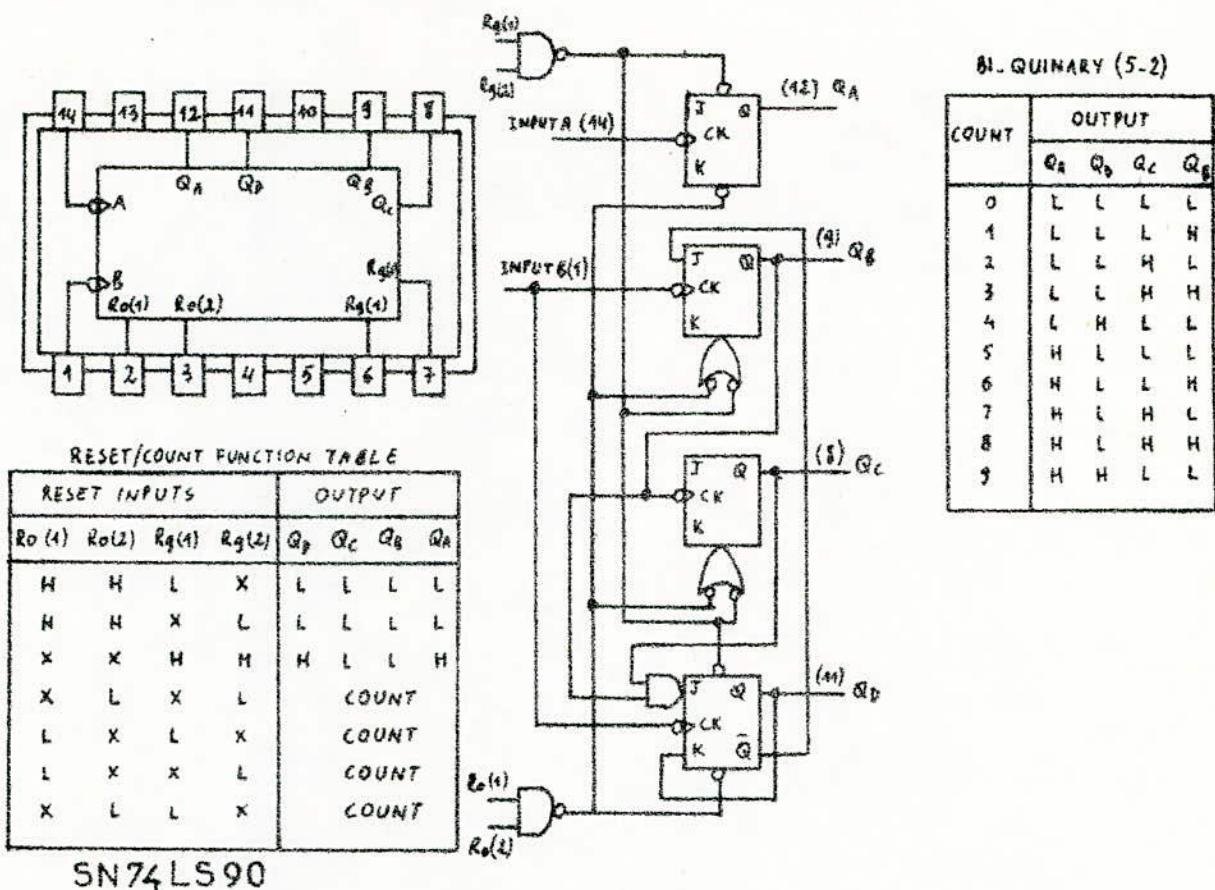


FIG. 12.

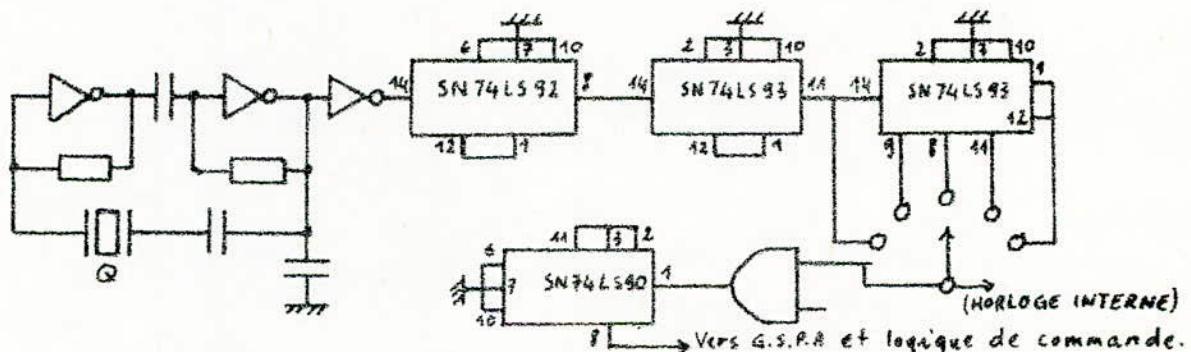


FIG. 13.

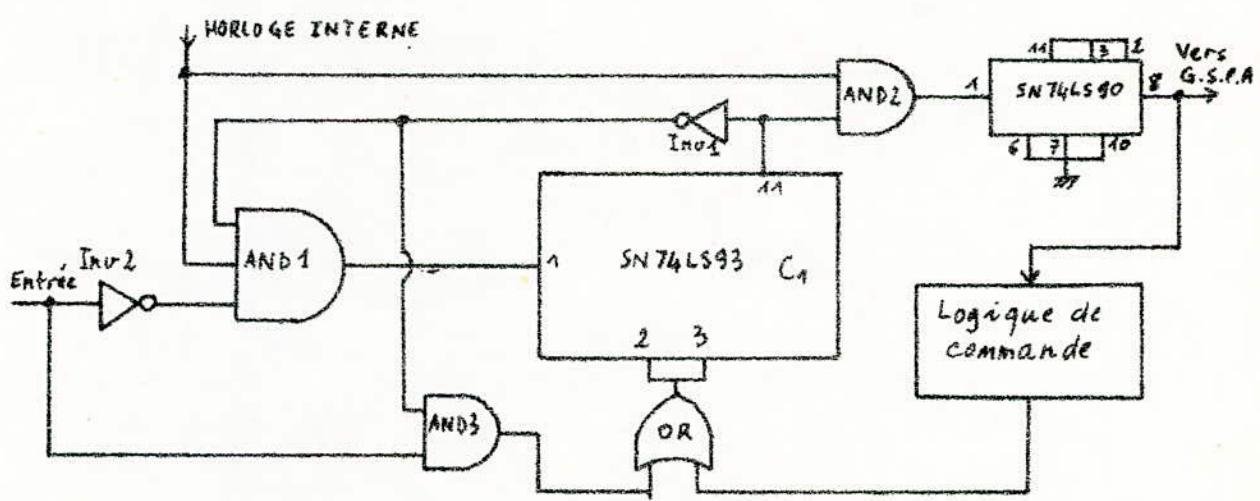


FIG. 14

sortie Q₀ (broche 11) délivre un 1 qui bloque la porte AND3 via l'inverseur Inv 1 (donc même si un niveau haut se présente à l'entrée du circuit il ne remet pas le compteur à 0) et valide la porte AND2 qui à son tour déclenche le compteur C₂ utilisé comme diviseur de fréquence par 4. La sortie de ce dernier pilote le générateur de séquences pseudo-aléatoires et la logique de commande. Une fois le nombre de bits de la séquence terminé, cette logique remet le compteur C₂ à zéro pour le test d'un nouveau bit "START". La figure 15 donne le chronogramme de fonctionnement de ce circuit.

2.2. En mode synchrone:

Le schéma correspondant est illustré par la figure 16.

En transmission synchrone le message transmis peut présenter quelques milliers de caractères (mots). Son émission est précédée par un mot de synchronisation qui indique le début du message. Dans ce type de transmission l'horloge est fournie par le modem au récepteur. L'horloge est, soit extraite des données reçues, soit estimée à la réception à partir du signal reçu (Cette méthode consiste à avoir un oscillateur local avec le signal reçu en se basant sur les instants où se produisent les transitions).

Fonctionnement :

Le mot de synchronisation choisi est 10010111 (sur la

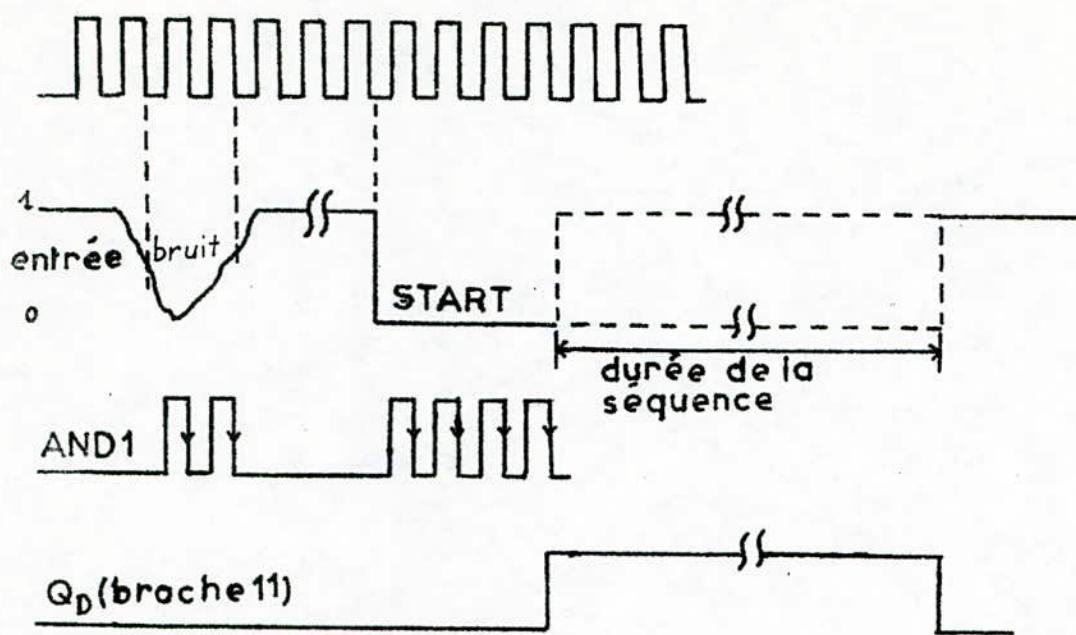


FIG.15.

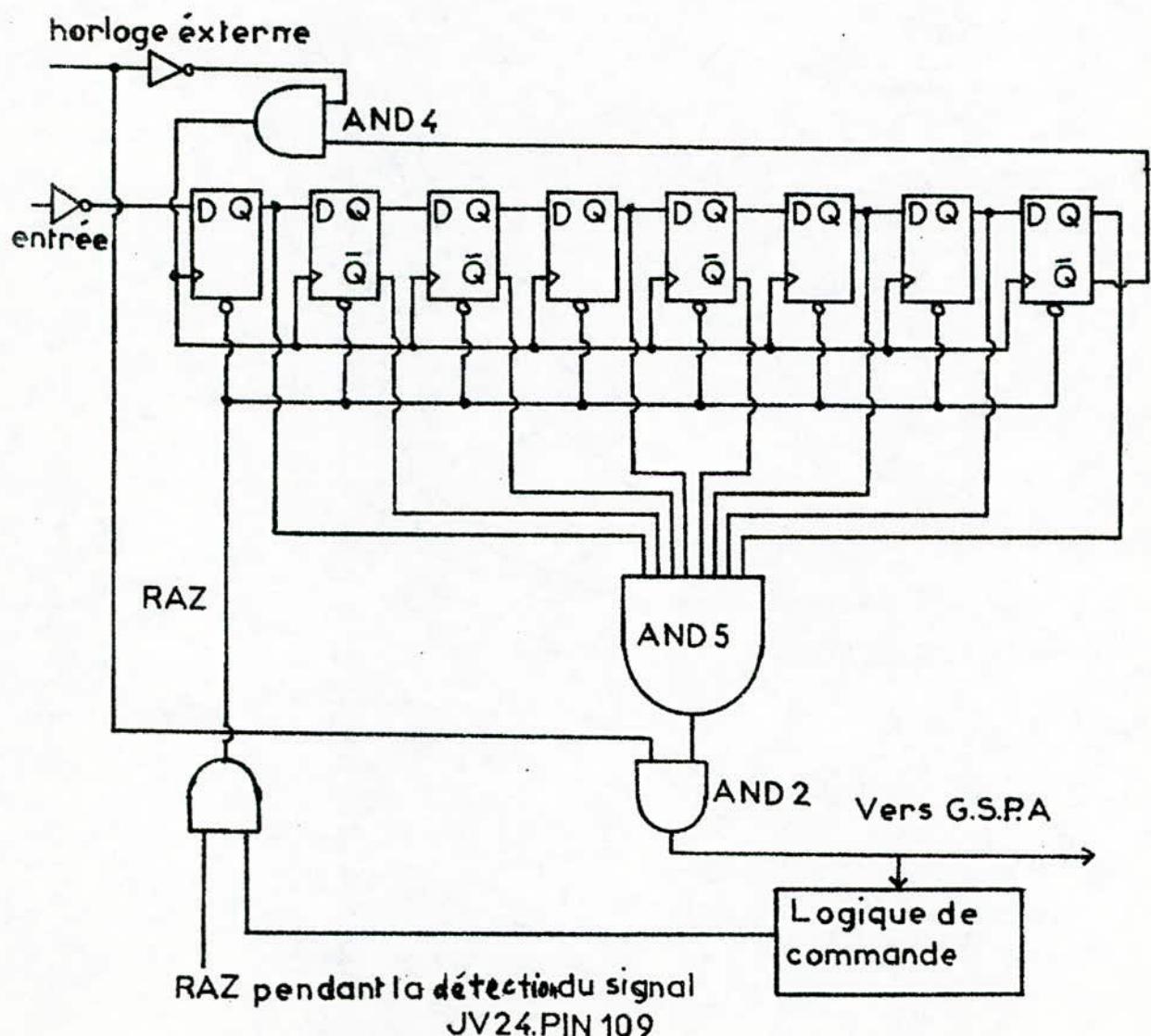


FIG.16.

ligne ce mot se présente sous la forme 01101000). Le circuit d'entrée est basé sur un registre à décalage réalisé à l'aide de bascules D : le SN74LS175N est un circuit contenant 4 bascules D ayant la même horloge et la même remise à 0. Son brochage et sa table de vérité sont représentés à la figure 17.

Avant la réception du message de test on a une remise à zéro du registre à décalage à partir de la broche de "détection du signal en ligne" de l'interface entre le modem et le récepteur. Si le mot de synchronisation n'est pas altéré, à la sortie du AND 5 on aura un niveau haut qui validera la porte AND 2 (cette porte est commune entre les deux circuits d'entrée) qui à son tour déclenchera le dispositif. Dans le cas contraire on attend l'émission d'un autre message. Dans tous les cas la porte AND 4 est bloquée par la présence d'un niveau haut "1" dans la dernière bascule du registre à décalage.

3°. Logique de commande et de contrôle:

3.1. Le compteur de bits:

Son rôle est de compter le nombre de bits des séquences qui est fixé par l'utilisateur lors de chaque mesure (suivant le degré du polynôme générateur). L'horloge de déclenchement est issue du diviseur par 4 (compteur C₂ de la figure 14). La figure 18 représente ce circuit avec la logique qui permet de choisir le nombre de bits à compter. Comme on le voit il est

réalisé par l'adjonction en série de 4 compteurs synchrones modulo 16 programmables: le SN 74LS161. La figure 19 donne son brochage ainsi que le chronogramme correspondant à son fonctionnement. Il possède 4 entrées de données en parallèle dont le chargement se fait par application d'un niveau bas "0" à la broche 9 (Load). On a 4 sorties Q_A, Q_B, Q_C et Q_D qui donnent les états de chaque bascule constituant le compteur, à chaque instant. Il a une remise à zéro asynchrone (clear) qui est activée par un niveau bas. Sa broche 15 (Ripple Carry output) est une sortie de report en cascade qui permet de mettre ces compteurs en cascade. Cette sortie devient 1 lorsque Q_A, Q_B, Q_C et Q_D sont toutes à 1. La fonction de comptage n'est validée que si Enable P et Enable T sont toutes deux à 1. La figure 20 montre comment ils sont montés en cascade ce qui permet d'avoir un compteur à n bits.

Le choix du nombre de bits (15, 31, 63, ..., $2^k - 1$) se fait grâce aux portes logiques NAND (à 2 entrées, 3 entrées et 4 entrées) et des inverseurs. Les sorties des compteurs 74LS161 aboutissent aux entrées de ces portes. Les sorties de ces dernières sont reliées aux entrées d'un multiplexeur qui suivant les états des adresses ABCS sélectionne la sortie de la porte qui correspond au nombre de bits désiré. Ce multiplexeur est réalisé par 2 multiplexeurs 1 parmi 8, les SN 74151 la figure 21 donne le brochage & la table de vérité. La figure 22 donne le schéma de connexion entre les 2 circuits qui con-

stituent ainsi un multiplexeur 1 parmi 16. Ses sorties des deux multiplexeurs sont reliées aux entrées d'une porte OR dont la sortie attaque l'entrée de remise à zéro des 4 compteurs permettant ainsi leur remise à zéro chaque fois que le contenu du compteur qu'ils constituent est à 1111: 15, 11111: 31, 111111: 63, ... De plus la sortie du OR est inversée et attaque la RAZ du compteur 7493 de détection du bit START. Le tableau de la figure 23 représente les états des entrées ABCS du multiplexeur ainsi réalisé en fonction du nombre de bits choisi qui est relié au degré du polynôme générateur.

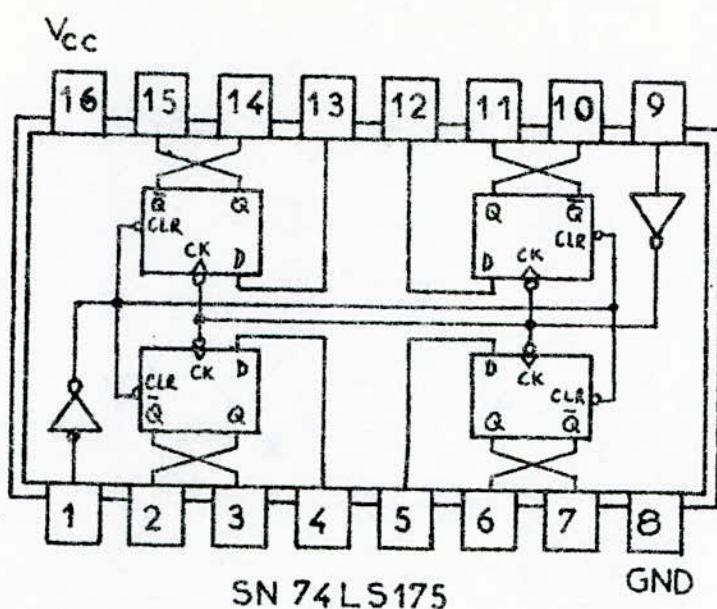
3.2. Le compteur de répétition:

En mode synchrone le générateur d'émission doit émettre une seule séquence (correspondant à l'état 100...0) d'une manière cyclique.

En mode asynchrone on a deux types de fonctionnement:

a. L'émetteur envoie une seule séquence mais un certain nombre de fois : il émet une séquence correspondant à un état initial du générateur, il marque un temps d'arrêt puis il l'émet une deuxième fois et ainsi de suite jusqu'au nombre de fois désiré.

b. L'émetteur envoie toutes les séquences correspondant aux différents états initiaux du générateur, l'une après l'autre et en marquant un temps d'arrêt après chacune d'elles. Dans ce cas on peut émettre chaque séquence plusieurs fois puis passer à la suivante.



Function table

INPUTS			OUTPUTS	
CLEAR	CLOCK	D	Q	\bar{Q}^t
L	X	X	L	H
H	↑	H	H	L
H	↑	L	L	H
H	L	X	Q_0	\bar{Q}_0

FIG. 17.

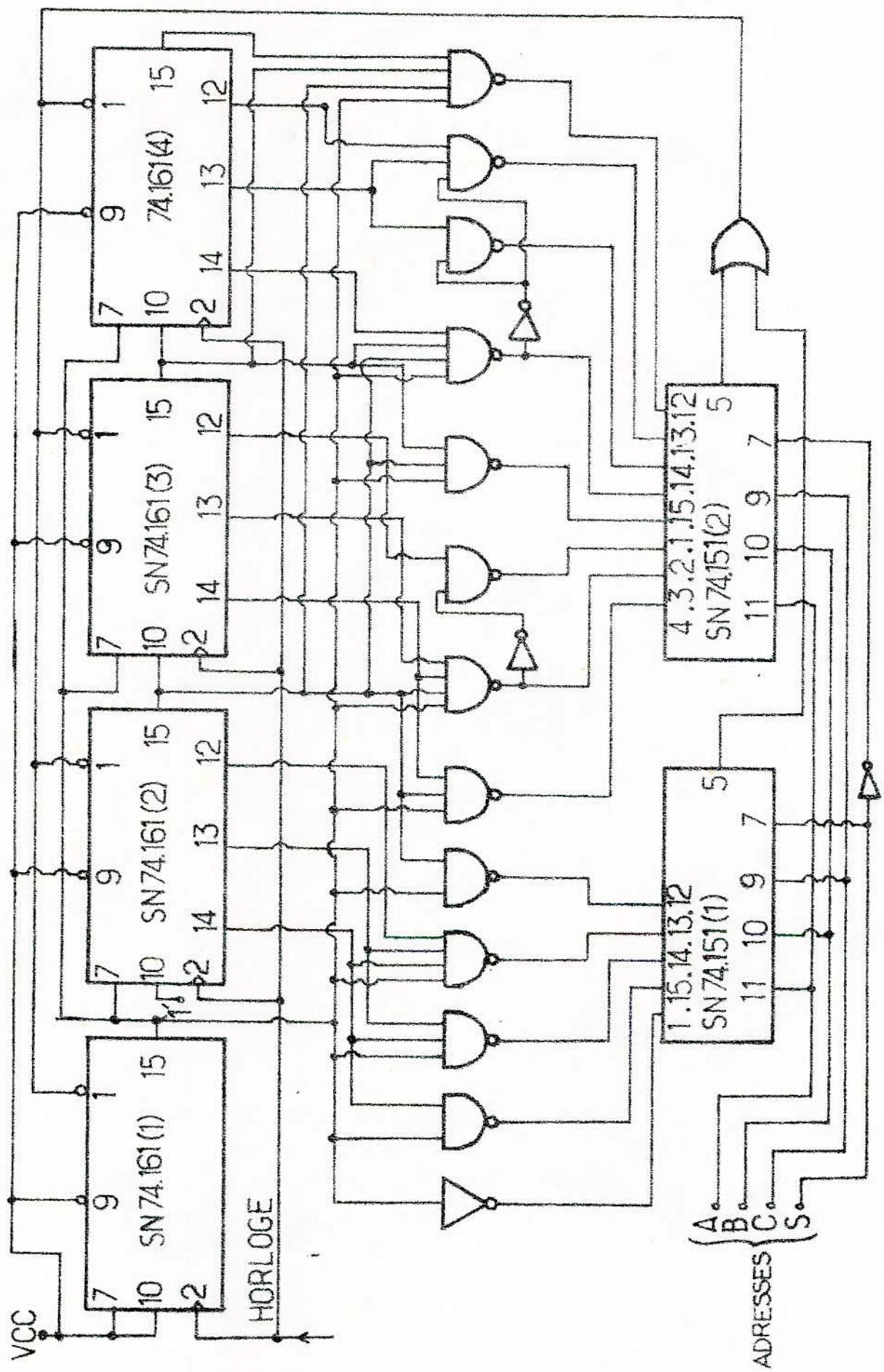
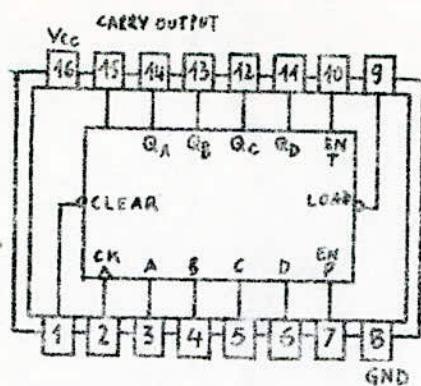


FIG.18. COMPTEUR DE BITS



SN74LS161

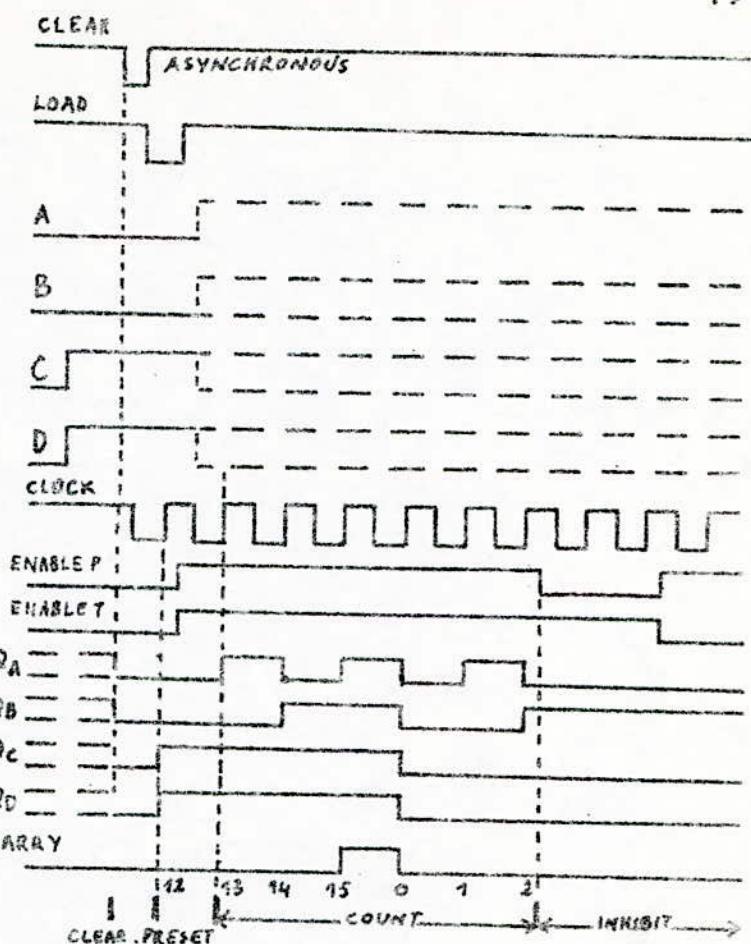


FIG.19.

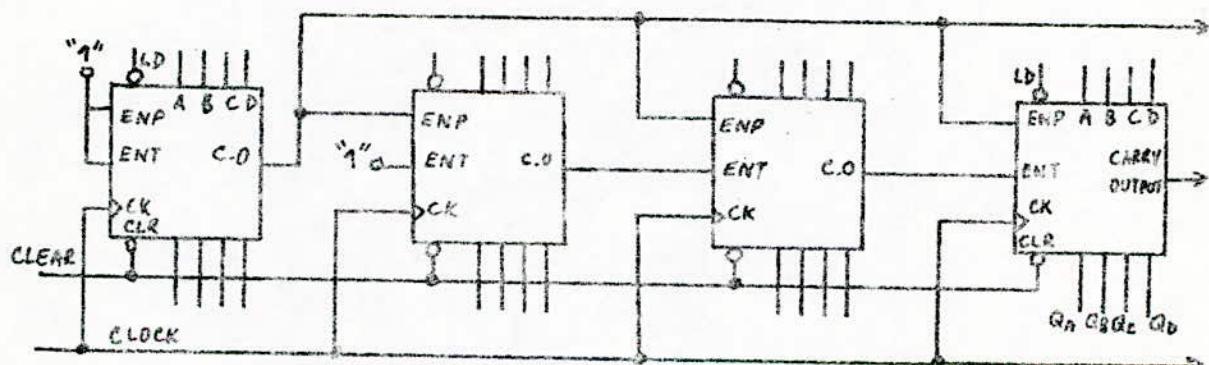
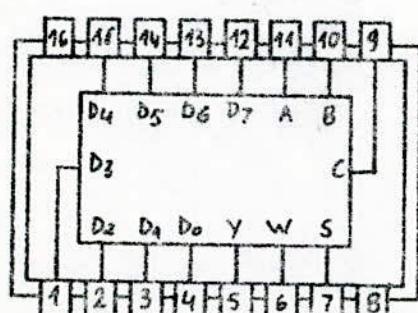


FIG.20.



SN74151

FIG.21.

Function table

INPUTS				OUTPUTS	
SELECT	S	STROBE		Y	W
C	B	A		H	H
X	X	X		L	H
L	L	L		L	D ₀
L	L	H		L	D ₁
L	H	L		L	D ₂
L	H	H		L	D ₃
H	L	L		L	D ₄
H	L	H		L	D ₅
H	H	L		L	D ₆
H	H	H		L	D ₇

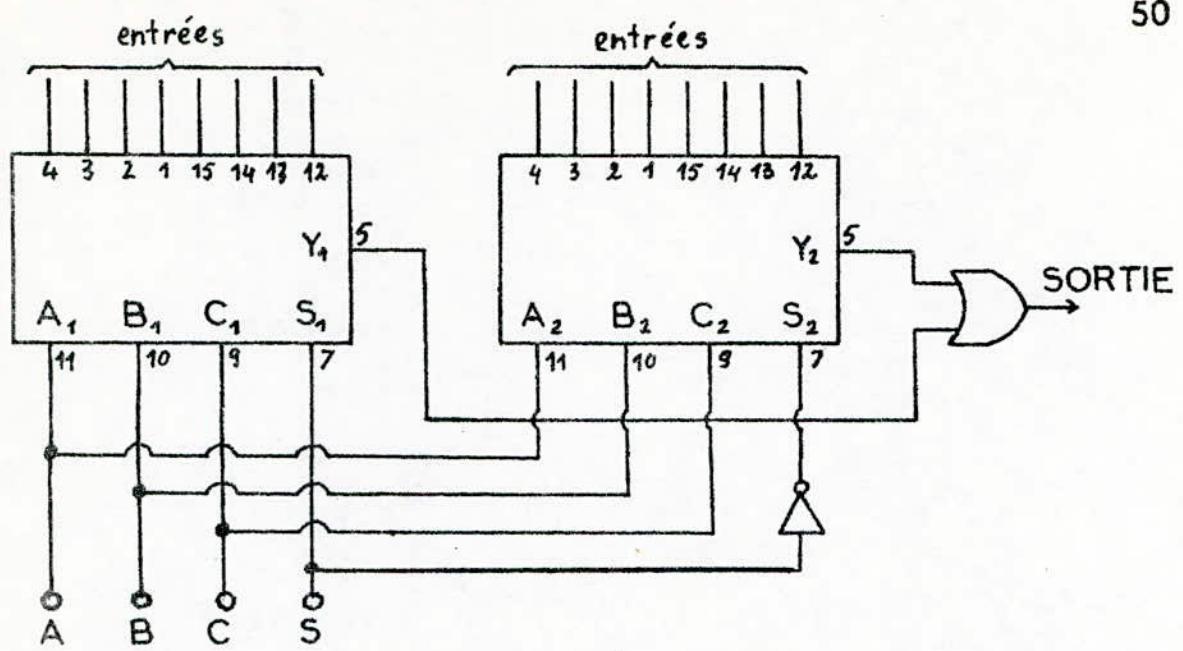


FIG. 22.

A	B	C	S	nombre de bits	degré du polynôme
1	1	0	0	15	4
0	0	1	0	31	5
1	0	1	0	63	6
0	1	1	0	127	7
1	1	1	0	255	8
0	0	0	1	511	9
1	0	0	1	1023	10
0	1	0	1	2047	11
1	1	0	1	4095	12
0	0	1	1	8191	13
1	0	1	1	16383	14
0	1	1	1	32767	15
1	1	1	1	65535	16

FIG. 23.

De ce qui précède apparaît la nécessité de disposer d'un compteur qui compte le nombre de fois que l'utilisateur veut répéter une séquence.

Ce compteur est réalisé à l'aide de 2 compteurs synchrones : SN74LS191N. La figure 24 donne son brochage ainsi que son chronogramme de fonctionnement.

C'est un compteur/décompteur binaire synchrone. Il a 4 entrées de données en parallèle (broches 15, 1, 10 et 9). La validation du chargement se fait en appliquant un niveau bas à la broche 11 (Load). On a accès au contenu de chaque bascule par les broches de sorties 3, 2, 6 et 7. Le comptage ou décomptage se fait en appliquant un niveau bas à la broche 4 (Enable) et un niveau bas à la borne 5 (Down/up) dans le cas d'un comptage (un niveau haut appliqué à la broche 5 valide le décomptage). La broche 13 (Ripple clock) est à l'état 1 au cours du comptage, dès que les sorties Q₄, Q₃, Q₂ et Q₁ passent toutes à l'état 1 elle change d'état ("1" → "0").

Les 2 compteurs sont montés en cascade et ont la même horloge. Cette horloge est issue de la sortie inversée de la porte OR qui relie les sorties des 2 multiplexeurs du compteur de bits. L'entrée enable du premier est reliée à la masse ce qui lui permet de basculer chaque fois que le niveau de l'horloge passe de 0 à 1. Sa sortie 13 (Ripple clock) est reliée à l'entrée Enable du deuxième ce qui n'autorise ce dernier à basculer que si les quatre bascules du premier sont toutes à 1. Le choix du nom-

bre de répétitions se fait au moyen d'un commutateur manuel qui permet 3 modes de répétition : 1 fois, 15 fois et 255 fois. La sortie du commutateur est reliée à l'entrée de chargement (broche 11) de chaque compteur. Les entrées A, B, C et D des deux compteurs sont à la masse ce qui permet un chargement par zéro c.à.d la remise à zéro des compteurs. Ses 8 sorties du compteur de répétition sont reliées par une logique de telle manière à délivrer un niveau haut chaque fois qu'il sera remis à zéro. La sortie de cette logique attaque une porte AND dont la sortie constitue l'horloge du compteur de chargement. La figure 25 donne le schéma du compteur de répétition.

3.3. Le compteur de chargement:

Son rôle est de charger le générateur de séquences pseudo-aléatoires par l'état initial correspondant à la séquence qui a été émise.

Il est constitué de 3 compteurs SN 74161 montés en cascade de la même façon que pour le compteur de bits. Son contenu est incrémenté de 1, soit à l'arrivée de chaque séquence dans le cas où l'on n'a pas de répétition, soit lorsque le nombre de répétitions est terminé dans le cas contraire. Son horloge est issue de la sortie de la porte AND dont l'une des bornes est reliée à la sortie de la logique de combinaison des sorties du compteur de répétition tandis que l'autre est reliée à la sortie Q₀ du compteur 7493 de détection du START.

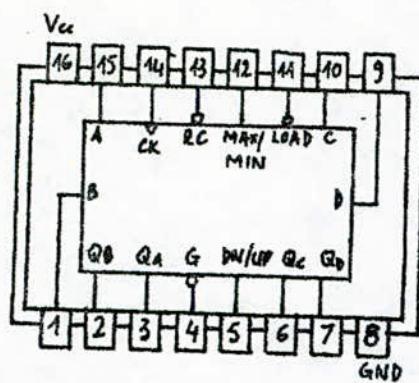
Ainsi il ne s'incrémente que lorsque la sortie Q₀ du 7493 est à 1 (START détecté) et que le compteur de répétition est à zéro. Le choix du nombre maximal de comptage se fait par une logique identique à celle utilisée pour le compteur de bits sauf que dans ce cas on a seulement 3 SN74161. Les entrées 12, 13, 14 et 15 du deuxième multiplexeur sont reliées à la masse. La sortie du multiplexeur ainsi constitué est reliée à l'entrée de chargement des 3 SN74161 dont les 4 entrées du 1^{er} sont 1000 alors que celles des deux autres sont à 0, de manière à charger le compteur par l'état 100...0. Pour les polynômes générateurs de degrés 13, 14, 15 et 16 on utilise seulement la séquence correspondant à l'état initial 100...0.

3.4. Le générateur de séquences pseudo-aléatoires:

a. Le registre à décalage :

Il s'agit dans notre montage d'un générateur classique constitué par des bascules D montées en cascade formant un registre à décalage. On a utilisé 4 registres à décalage à 4 bits le SN 7495 montés en cascade. La figure 26 illustre son brochage ainsi que sa table vérité. Pour chaque polynôme générateur, la boucle de réaction est indépendante de celles des autres polynômes. Cependant l'entrée du générateur est commune. La figure 27 donne le schéma en logique câblée d'un tel générateur. Pour les portes XOR on a utilisé le DM7486N.

Le SN 7495 a une entrée de données en série (broche 1), 4 entrées



SN74LS191

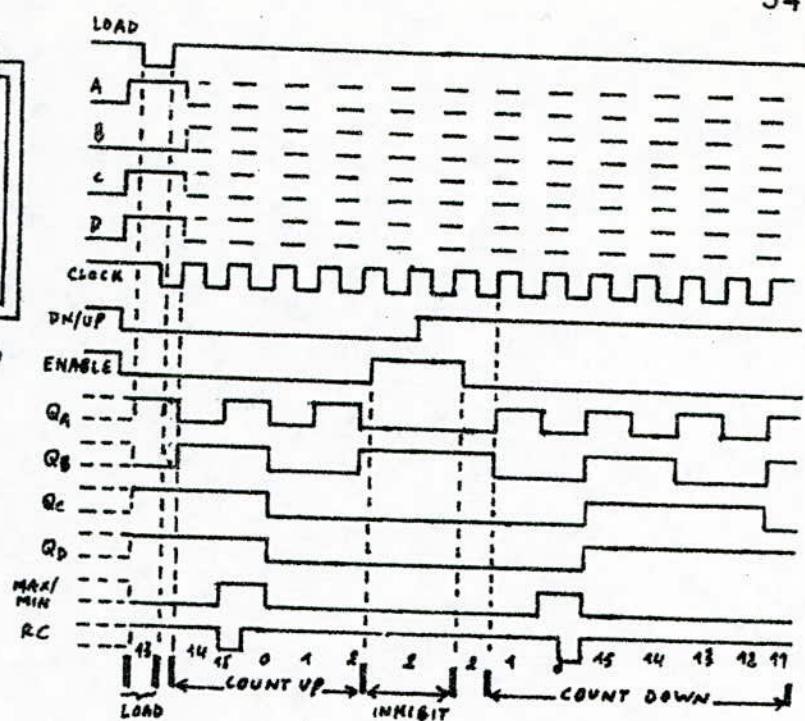


FIG.24.

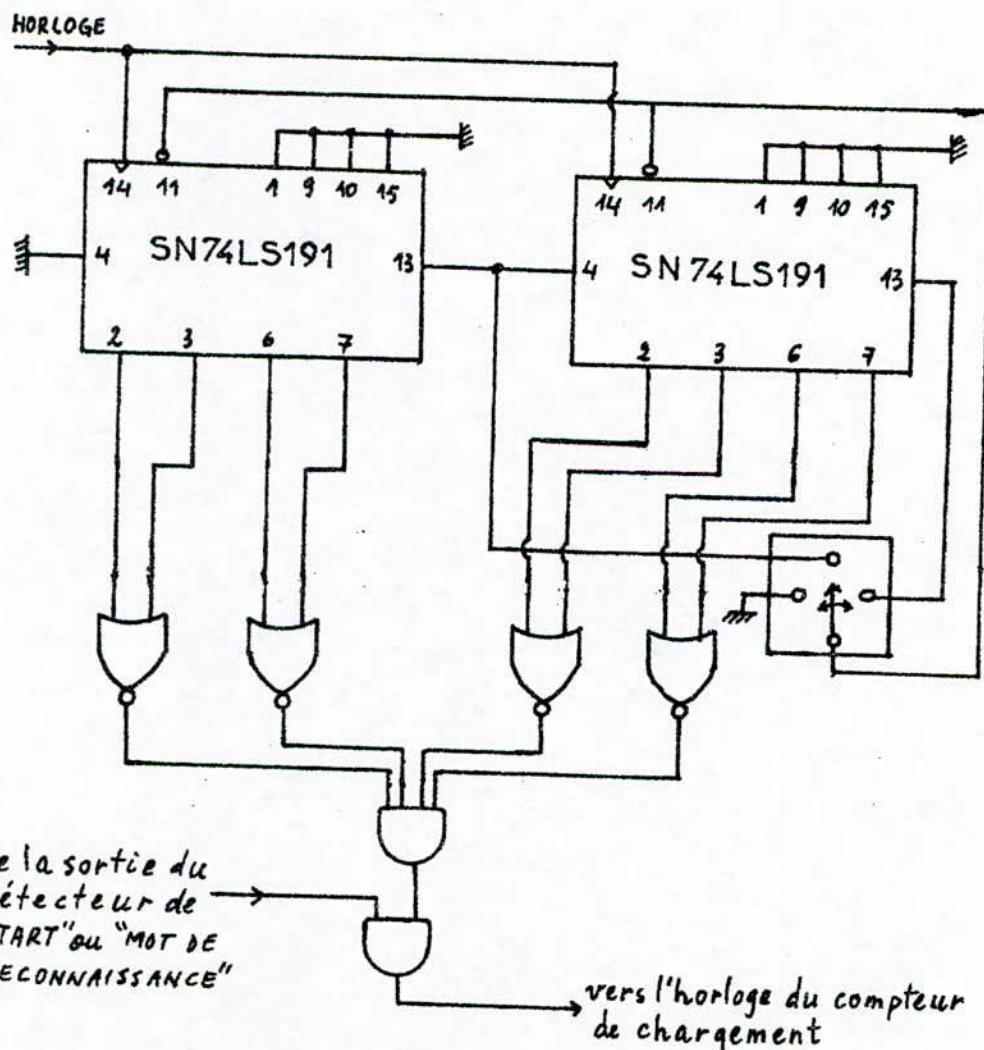
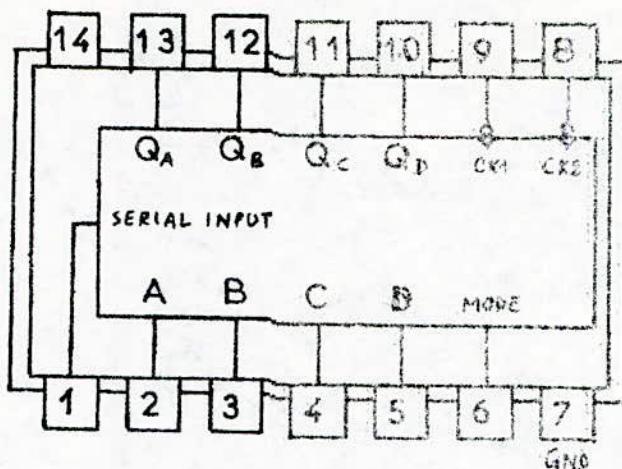


FIG.25.



SN7495A

INPUTS				OUTPUTS							
MODE CONTROL	CLOCKS		SERIAL	PARALLEL				Q _A	Q _B	Q _C	Q _D
	2(L)	1(R)		A	B	C	D				
H	H	X	X	X	X	X	X	Q _{A0}	Q _{B0}	Q _{C0}	Q _{D0}
H	↓	X	X	a	b	c	d	a	b	c	d
H	↓	X	X	Q _B ⁺	Q _C ⁺	Q _D ⁺	d	Q _{A1}	Q _{B1}	Q _{C1}	d
L	L	H	X	X	X	X	X	Q _{A0}	Q _{B0}	Q _{C0}	Q _{D0}
L	X	↓	H	X	X	X	X	H	Q _{A1}	Q _{B1}	Q _{C1}
L	X	↓	L	X	X	X	X	L	Q _{A1}	Q _{B1}	Q _{C1}
↑	L	L	X	X	X	X	X	Q _{A0}	Q _{B0}	Q _{C0}	Q _{D0}
↓	L	L	X	X	X	X	X	Q _{A0}	Q _{B0}	Q _{C0}	Q _{D0}
↓	L	H	X	X	X	X	X	Q _{A0}	Q _{B0}	Q _{C0}	Q _{D0}
↑	H	L	X	X	X	X	X	Q _{A0}	Q _{B0}	Q _{C0}	Q _{D0}
↑	H	H	X	X	X	X	X	Q _{A0}	Q _{B0}	Q _{C0}	Q _{D0}

FIG.26.

de données en parallèle dont le chargement se fait par application d'un niveau haut à la broche 6 "Mode control" et un front descendant à la broche 8 "horloge de chargement et de décalage à gauche", 4 sorties parallèle et une broche pour l'horloge de décalage à droite. Le décalage se fait en appliquant un "0" à la broche 6. Les entrées de données parallèle des 3 premiers registres sont reliées aux sorties des 3 compteurs SN 74161 constituant le compteur de chargement. Pour valider le chargement des bascules on a utilisé un double monostable : SN 74423 qui est illustré par la figure 28. Les deux monostables reçoivent une impulsion de niveau 1 issue de la sortie de la porte AND qui sert d'horloge pour le compteur de chargement. L'un des monostables délivre une impulsion de niveau 1 de 200ns (pour $R_{ext} = 10K\Omega$ et $C_{ext} = 30pF$) qu'on applique à la broche 6 de tous les SN 7495, l'autre délivre une impulsion de 100ns (pour $R_{ext} = 10K\Omega$ et $C_{ext} = 10pF$) qui est appliquée à la broche 8 des SN 7495.

b. Logique de sélection du polynôme générateur:

Celle se fait par un multiplexeur comme celui utilisé pour le compteur de bits. Les sorties des boucles de réaction correspondant aux différents degrés du polynôme générateur sont reliées aux entrées du multiplexeur dont la sortie est reliée à l'entrée commune du générateur.

Pour un générateur de séquences pseudo-aléatoires réalisé par un registre à décalage, la sortie de la boucle de réaction est aussi une sortie du générateur. Ainsi dans notre cas on a utilisé

comme sortie du générateur, la sortie du multiplexeur qui est en même temps l'entrée du générateur.

La figure 29 donne le schéma global du générateur.

3.5. L'additionneur modulo 2:

Il est réalisé par une porte "OU-exclusif" (1/4 du DM 7486N). Telle reçoit à l'une de ses entrées, la séquence engendrée par le générateur local, à l'autre elle reçoit la séquence reçue par le dispositif. Pour avoir une synchronisation entre les 2 séquences on a utilisé une bascule D (1/2 SN74LS74) qui reçoit à l'entrée D la séquence reçue. L'horloge est la même que celle du générateur mais inversée (le 7474 réagit au front montant et le 7495 réagit au front descendant). La sortie de cette bascule est connectée à l'entrée du XOR. La séquence d'erreurs est récupérée à la sortie de cette porte.

3.6. Le circuit de remise à zéro:

Il sert à remettre les compteurs à zéro au début de chaque mesure. C'est un bouton poussoir à 2 positions: au repos il est relié à Vcc et en appuyant dessus il sera relié à la masse dominant un 0 à sa sortie. Pour la remise à zéro du registre à décalage du circuit de détection du mot de reconnaissance en mode synchrone, on a utilisé un monostable le SN74121 dont le brochage est donné par la figure 30. Son entrée est reliée à la sortie du modem qui permet la détection du signal dans la ligne: J24.PIN 109. La figure 31 donne le montage de ce circuit.

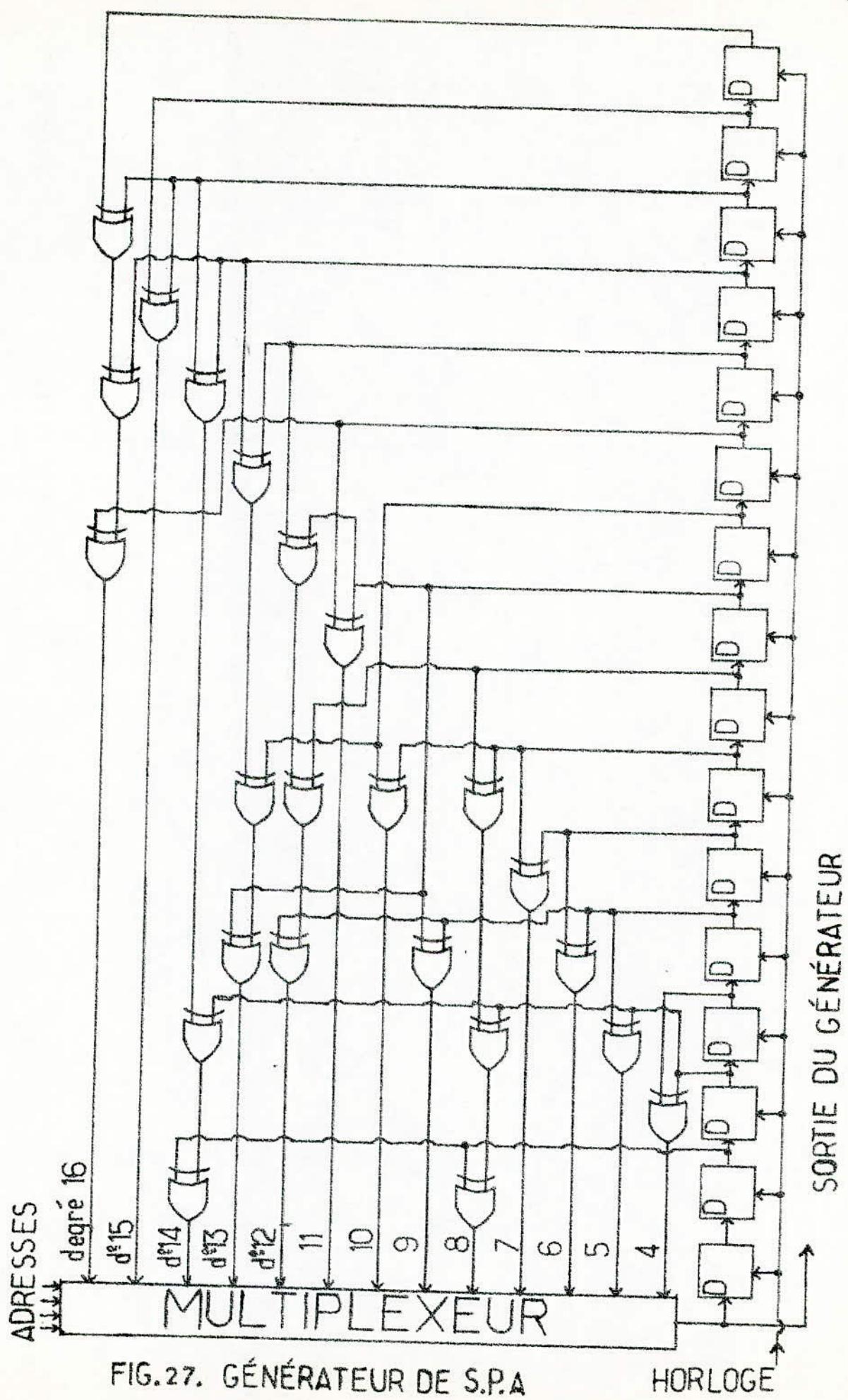
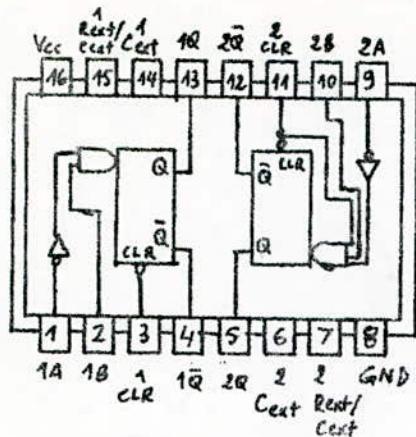


FIG. 27. GÉNÉRATEUR DE S.P.A



Fuction table

	INPUTS		OUTPUTS	
CLEAR	A	B	Q	\bar{Q}
L	X	X	L	H
X	H	X	L	H
X	X	L	L	H
H	L	L	↑	↑
H	↓	H	↑	↑
↑	L	H	↑	↑

FIG.28.
données provenant du compteur de chargement.

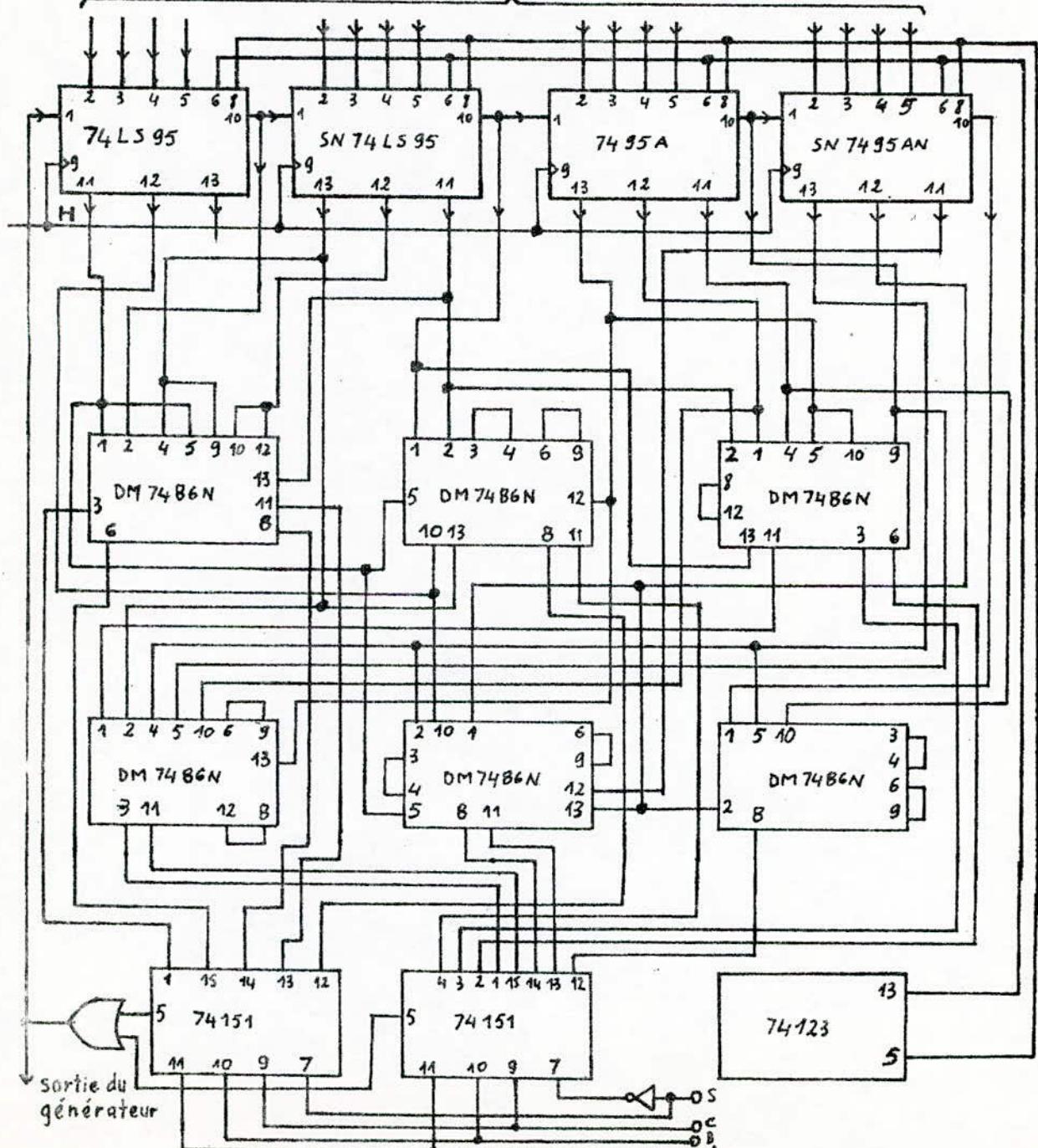
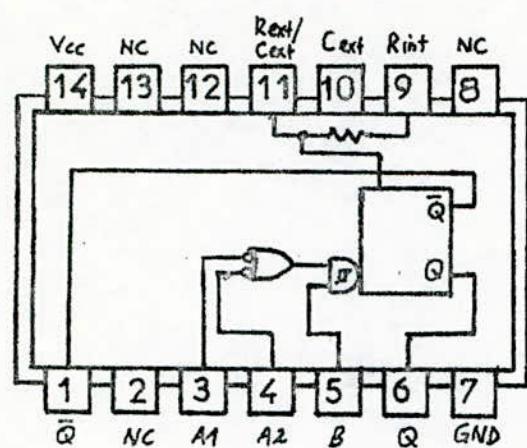


FIG.29.



SN74121

Function table

INPUTS			OUTPUTS	
A ₁	A ₂	B	Q	\bar{Q}
L	X	H	L	H
X	L	H	L	H
X	X	L	L	H
H	H	X	L	H
H	↓	H	H	↑
↓	H	H	↑	↓
↓	↓	H	↑	↑
L	X	↑	↑	↑
X	L	↑	↑	↑

FIG. 30.

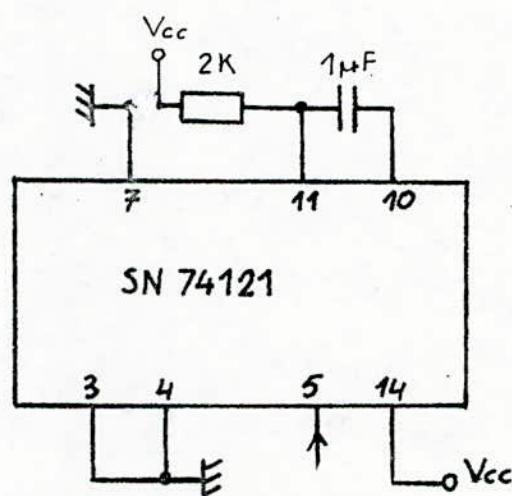
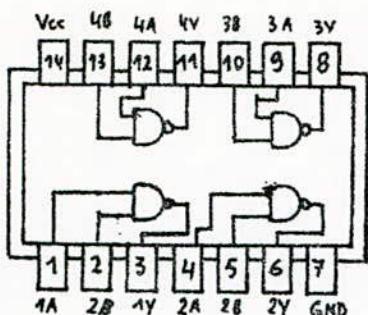
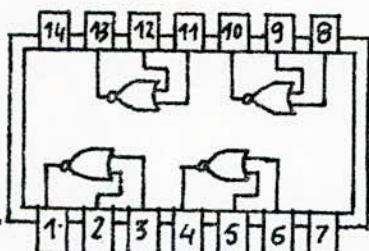


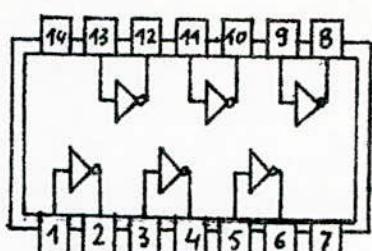
FIG. 31.



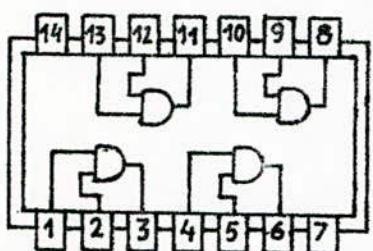
SN74LS00



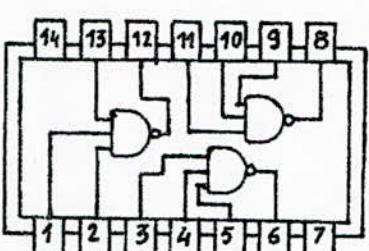
SN74LS02



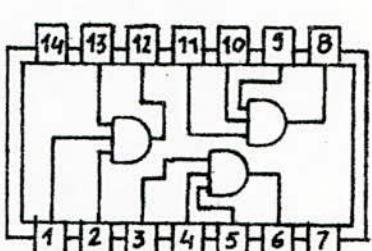
SN74LS04



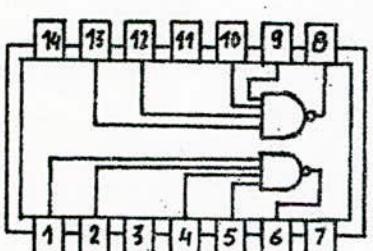
SN74LS08



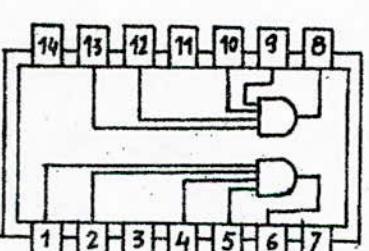
SN74LS10



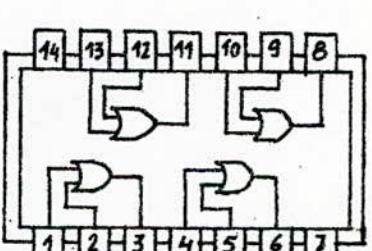
SN74LS11



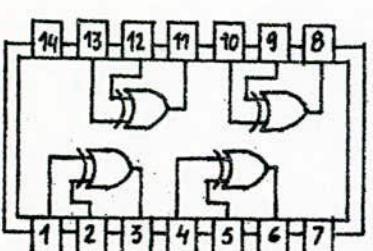
SN74LS20



SN74LS21



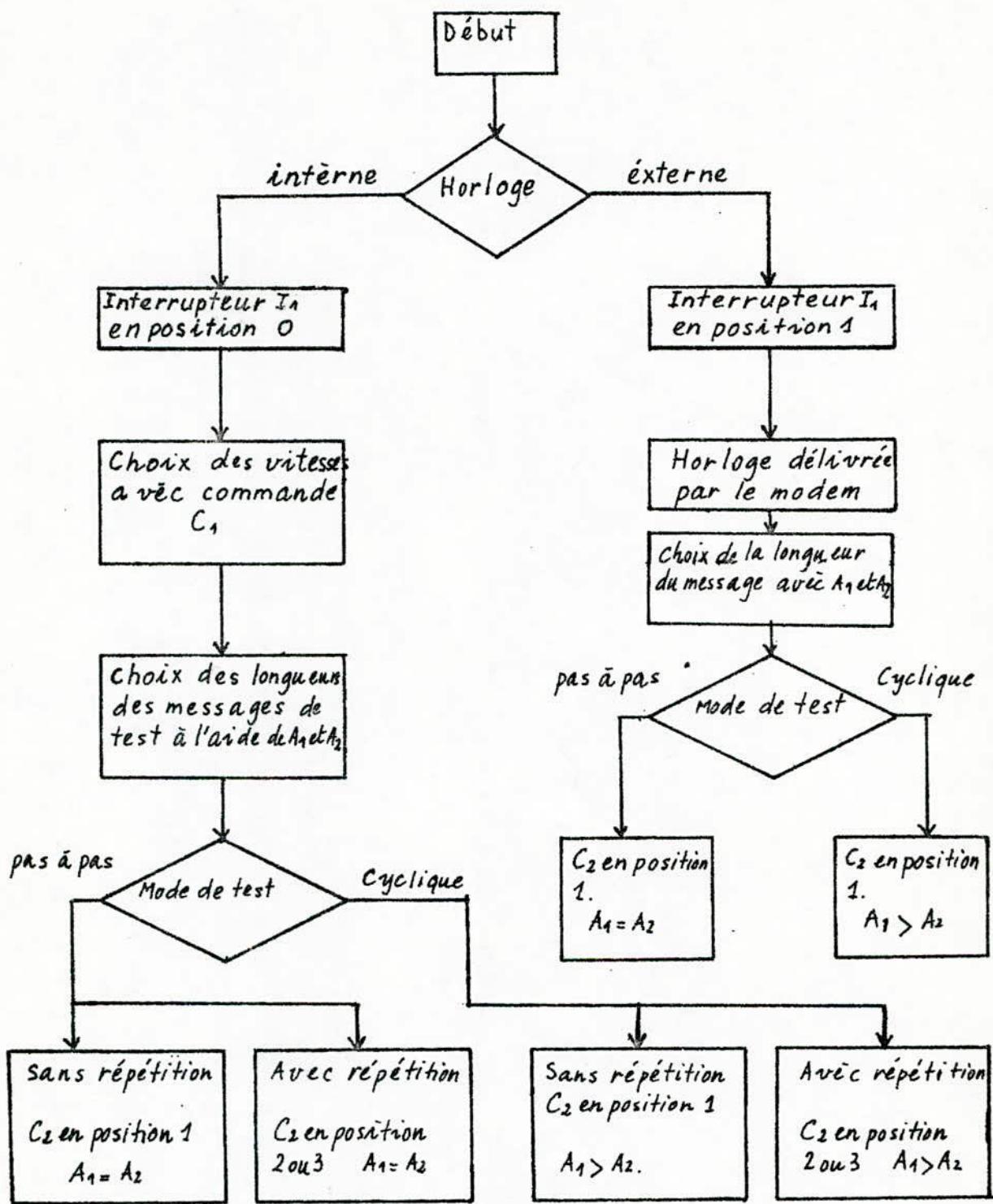
SN74LS32



SN7486N

Brochage des portes logiques utilisées.

4. Organigramme général de fonctionnement:

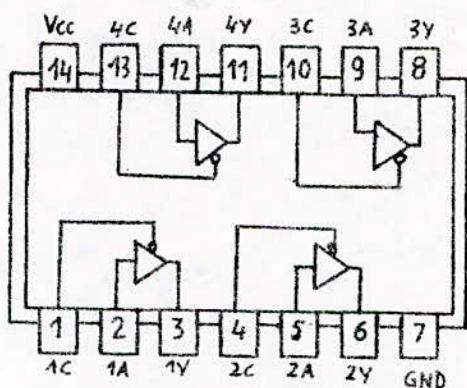


Pour les notations C_1, C_2, I_1, A_1 et A_2 voir schéma général.

Cyclique: On envoie la séquence cycliquement (1 séquence correspondant à 1 seul état initial du générateur).

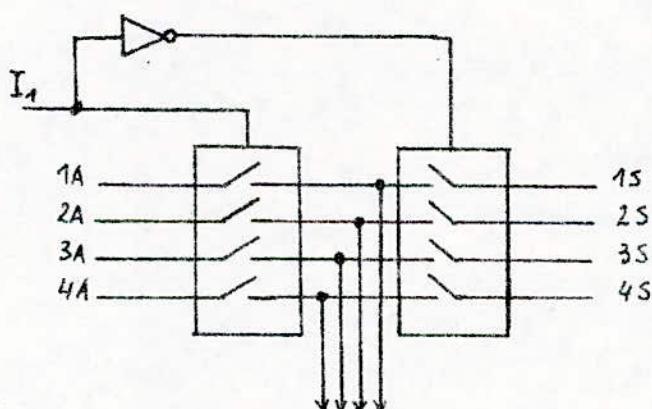
pas à pas: On envoie toutes les séquences correspondant aux différents états initiaux du générateur, l'une après l'autre en marquant un temps d'arrêt. En synchrone, on envoie une seule séquence (1 seul état initial).

La commutation sur l'horloge interne ou externe est faite à l'aide d'un commutateur électronique. Il est réalisé à l'aide de buffers à sortie haute impédance le SN 74LS 125N dont le brochage est représenté par la figure 32.



SN 74LS125

FIG. 32.

 $I_1 = 0 \rightarrow H_{\text{interne}}$ $I_1 = 1 \rightarrow H_{\text{externe}}$

III Tests et résultats:

Au départ, le principe du dispositif a été testé à l'aide d'un montage traitant des séquences de longueur 15 bits générées par le polynôme $g(x) = x^4 + x + 1$. Une fois le dispositif ayant fonctionné, on est passé à son extension pour le traitement des séquences allant jusqu'à 65535 bits (jusqu'au polynôme de degré 16). Le test de l'ensemble a été effectué à l'aide de 4 registres à décalage connectés en cascade placés à l'entrée du dispositif et contenant des séquences choisies à l'aide de switchs (interrupteurs). Ces séquences servent de données d'entrée pour le dispositif. La séquence d'erreurs se présentant à sa sortie est récupérée dans un registre à décalage identique à celui utilisé à l'entrée. Cette séquence est visualisée par des diodes électroluminescentes (LED) placées aux sorties de chaque registre (7495). Pour les séquences dépassant la longueur du registre de test (15 bits), on a procédé par découpage de celles-ci en blocs de 15 bits.

Les séquences très longues ont été obtenues par simulation sur ordinateur.

IV Exploitation de la sortie du dispositif:

Plusieurs méthodes peuvent être envisagées pour exploiter la sortie du dispositif; on peut citer parmi elles:

1^o. Méthode de comptage:

Cette méthode est utilisée pour l'exploitation des résultats en temps réel. Pour la mesure d'un taux d'erreurs, une durée minimale de 15 minutes est recommandée par le C.C.I.T.T.

Pour réaliser cette mesure, le dispositif doit avoir, en plus, les modules suivants:

- un totaliseur "blocs reçus"
- un totaliseur "blocs faux"
- un totaliseur "bits faux".
- une logique pour le calcul du taux d'erreurs.

Les résultats seront affichés par modules "7 segments".

2^o. Méthode d'enregistrement:

Cette méthode est utilisée pour le traitement en différé. L'enregistrement des séquences d'erreurs est effectué, soit sur bande magnétique, soit sur disquette.

Le traitement s'effectue par ordinateur: traitement statistique des erreurs" à savoir:

- taux d'erreurs
- répartition des erreurs (erreurs isolées, erreurs groupées en paquets, etc...)

Ces résultats permettent l'élaboration des systèmes de protection efficaces contre les erreurs.

Conclusion:

Dans notre étude on a réalisé un dispositif d'extra-
ction d'erreurs qui se rapporte beaucoup plus à la transm-
ission de données qu'à l'enregistrement magnétique numéri-
que où l'on cherche aussi à définir un système de protec-
tion efficace contre les erreurs.

Dans la réalisation du dispositif, on a envisagé les deux mo-
des de transmission: asynchrone et synchrone, et ceci pour eff-
ectuer des tests dans les conditions de travail des systèmes ce
qui permet d'obtenir les configurations d'erreurs les plus
probables et les plus représentatives des dégradations qui
altèrent les informations.

Pour compléter ce travail, il serait intéressant de réaliser
le générateur émetteur de séquences de test compatible avec
le récepteur et les incorporer dans le même boîtier afin
d'adapter l'appareil aux différents types de fonctionnement
en particulier un fonctionnement à l'alternat. En plus, il
est souhaitable de le munir d'interfaces pour l'exploitation
de la sortie en temps réel ou en différé.

Annexes

A. L'algèbre des polynômes :

1. Un polynôme est une expression de la forme:

$$f(x) = a_0 + a_1 x + a_2 x^2 + \dots + a_n x^n.$$

Ses coefficients a_0, a_1, \dots, a_n appartiennent au corps K .
 x est la variable.

2. Un polynôme de degré n est dit "irréductible" si l'il n'est pas divisible par aucun polynôme de degré inférieur à n et positif.

3. Le Corps de Galois: $CG(p)$:

L'anneau des entiers modulo p est un corps si et seulement si p est un nombre premier. Un tel corps s'appelle "Corps de Galois de caractéristique p " noté $CG(p)$.

On appelle caractéristique d'un anneau, le nombre p d'éléments unités tels que: $\underbrace{1+1+\dots+1}_{p \text{ fois}} = 0$.

4. Le Corps d'extension: $C.G(p^n)$:

On démontre qu'un corps à q éléments existe, avec q non premier, si q est de la forme $q=p^n$ (p : premier). On le note: $CG(p^n)$.

5. L'extension algébrique du corps K :

L'anneau $K(x)/f(x)$ des polynômes modulo $f(x)$ est un corps si et seulement si $f(x)$ est irréductible dans K . Un tel

Corps s'appelle l'extension algébrique de K .

* $A(x) \equiv r(x)$ modulo $f(x)$ si $\left\{ \begin{array}{l} A(x) = f(x) \cdot q(x) + r(x) \\ \text{et degré de } r(x) < n. \end{array} \right.$
degré de $f(x) = n$

6. Racines d'un polynôme sur un corps:

Soit K le corps le corps de Galois à p éléments: $CG(p)$.

Soit $f(x) = a_0 + a_1x + a_2x^2 + \dots + a_nx^n$ irréductible sur $CG(p)$.

Comme $f(x)$ est irréductible sur $CG(p)$, alors il n'a pas de racine α dans ce corps: $\nexists \alpha \in CG(p) / f(\alpha) = 0$. Mais il en a au moins une (et au plus n) dans le corps d'extension $CG(p^n)$:

$$f(x) = (x - \alpha) \cdot f_1(x).$$

Ce corps contient p^n éléments distincts:

- les p éléments de $CG(p)$: $0, 1, 2, \dots, p-1$.

- l'élément α et ses puissances successives.

7. Propriétés du corps d'extension $CG(p^n)$:

$$f(\alpha) = a_0 + a_1\alpha + \dots + a_n\alpha^n = 0$$

$$\Rightarrow \alpha^n = b_0 + b_1\alpha + \dots + b_{n-1}\alpha^{n-1}.$$

Les coefficients b_i résultent de la division des a_i par a_n .

$$\alpha^{n+1} = \alpha^n \cdot \alpha = b_0\alpha + b_1\alpha^2 + \dots + b_{n-2}\alpha^{n-1} + b_{n-1}\alpha^n.$$

$$\alpha^{n+1} = b_0\alpha + b_1\alpha^2 + \dots + b_{n-2}\alpha^{n-1} + b_{n-1}(b_0 + b_1\alpha + \dots + b_{n-1}\alpha^{n-1})$$

$$\alpha^{n+1} = b_0 \cdot b_{n-1} + (b_0 + b_1 \cdot b_{n-1})\alpha + \dots + (b_{n-2} + b_{n-1} \cdot b_{n-1})\alpha^{n-1}.$$

$$\alpha^{n+1} = c_0 + c_1\alpha + \dots + c_{n-1}\alpha^{n-1}.$$

Par récurrence, on démontre que toute puissance de α s'exprime linéairement en fonction des $n-1$ premières puissances de α . Comme $CG(p^n)$ possède p^n éléments, on a p^n-1 expressions différentes pour les puissances α (l'élément

nul étant exclu). Donc dans la suite $\alpha^0, \alpha^1, \alpha^2, \dots, \alpha^{p^n}$ on peut trouver au moins 2 puissances différentes s et s' telles que: $\alpha^{s-s'} = 1$. Il existe donc un nombre k tel que: $\alpha^k = 1$. Le plus petit de ces nombres possibles est l'ordre de l'élément α . Il est tel que:

$$\alpha^e = 1.$$

7.1. Polynôme primitif:

Si l'ordre de l'élément α est égal à $p^n - 1$, la période de α est maximale et il est dit "primitif". Le polynôme $f(x)$ est alors dit "polynôme primitif".

$$7.2. (a + bx)^p = a^p + \sum_{i=1}^{p-1} C_i a^{p-i} \cdot b^i \cdot x^i + b^p \cdot x^p \quad a, b \in CG(p).$$

C_i élément de $CG(p)$, contient pas de facteur donc $C_i = 0$ d'où l'on a:

$$(a + bx)^p = a^p + b^p \cdot x^p.$$

Comme l'ordre e d'un élément a de $CG(p)$ divise $p-1$ alors on a: $a^{p-1} = (a^e)^k = 1^k = 1 \Rightarrow a^p = a$

$$\Rightarrow (a + bx)^p = a + b \cdot x^p.$$

$$\Rightarrow [f(x)]^p = a + a_1 \cdot x^p + \dots + a_n \cdot (x^p)^n = f(x^p).$$

Pour la racine α : $f(\alpha^p) = [f(\alpha)]^p = 0$.

Si α est racine de $f(x)$, alors α^p l'est aussi.

8. Exemples:

On travaille dans $CG(2)$, les éléments de $CG(2)$ sont donc: 0 et 1. Dans $CG(2)$ l'addition et la soustraction sont équivalentes: $x = -x$.

a. $f(x) = x^4 + x + 1$ est irréductible dans $CG(2)$.
Soit α tel que: $f(\alpha) = \alpha^4 + \alpha + 1 = 0$

Toute puissance de α s'exprime linéairement en fonction des $n-1$ premières puissances de α . $\alpha^i = f_i(\alpha^0 \alpha^1 \alpha^2 \alpha^3)$.

$\alpha^i = f_i(\alpha^0 \alpha^1 \alpha^2 \alpha^3)$	$\alpha^i = f_i(\alpha^0 \alpha^1 \alpha^2 \alpha^3)$
$\alpha^0 = 1$	$\alpha^8 = \alpha^2 + 1$
$\alpha^1 = \alpha$	$\alpha^9 = \alpha^3 + \alpha$
$\alpha^2 = \alpha^2$	$\alpha^{10} = \alpha^2 + \alpha + 1$
$\alpha^3 = \alpha^3$	$\alpha^{11} = \alpha^3 + \alpha^2 + \alpha$
$\alpha^4 + \alpha + 1 = 0 \Rightarrow \alpha^4 = \alpha + 1$	$\alpha^{12} = \alpha^3 + \alpha^2 + \alpha + 1$
$\alpha^5 = \alpha \cdot \alpha^4 = \alpha^2 + \alpha$	$\alpha^{13} = \alpha^3 + \alpha^2 + \alpha + 1$
$\alpha^6 = \alpha \cdot \alpha^5 = \alpha^3 + \alpha^2$	$\alpha^{14} = \alpha^3 + 1$
$\alpha^7 = \alpha \cdot \alpha^6 = \alpha^4 + \alpha^3 = \alpha^3 + \alpha + 1$	$\alpha^{15} = 1$

D'après ce tableau on voit que la période de α est $15 = 2^4 - 1$ donc α est primitif et par conséquent $f(x) = x^4 + x^3 + x^2 + x + 1$ est primitif.

b. $f(x) = x^4 + x^3 + x^2 + x + 1$ est irréductible sur $\mathbb{C}[x]$.

On trouve par adjonction d'une racine β .

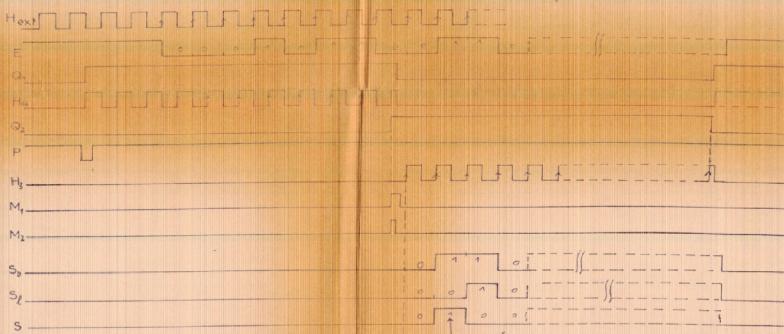
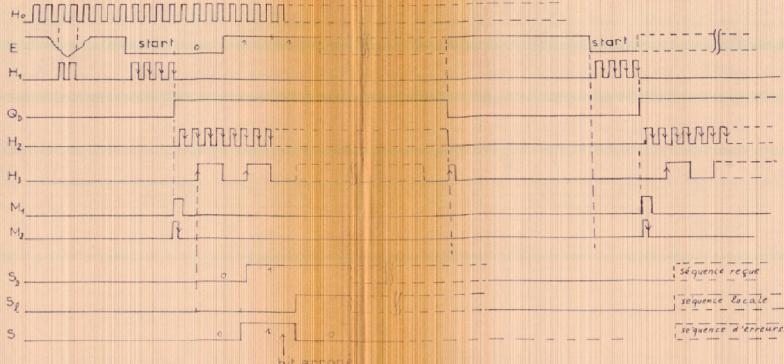
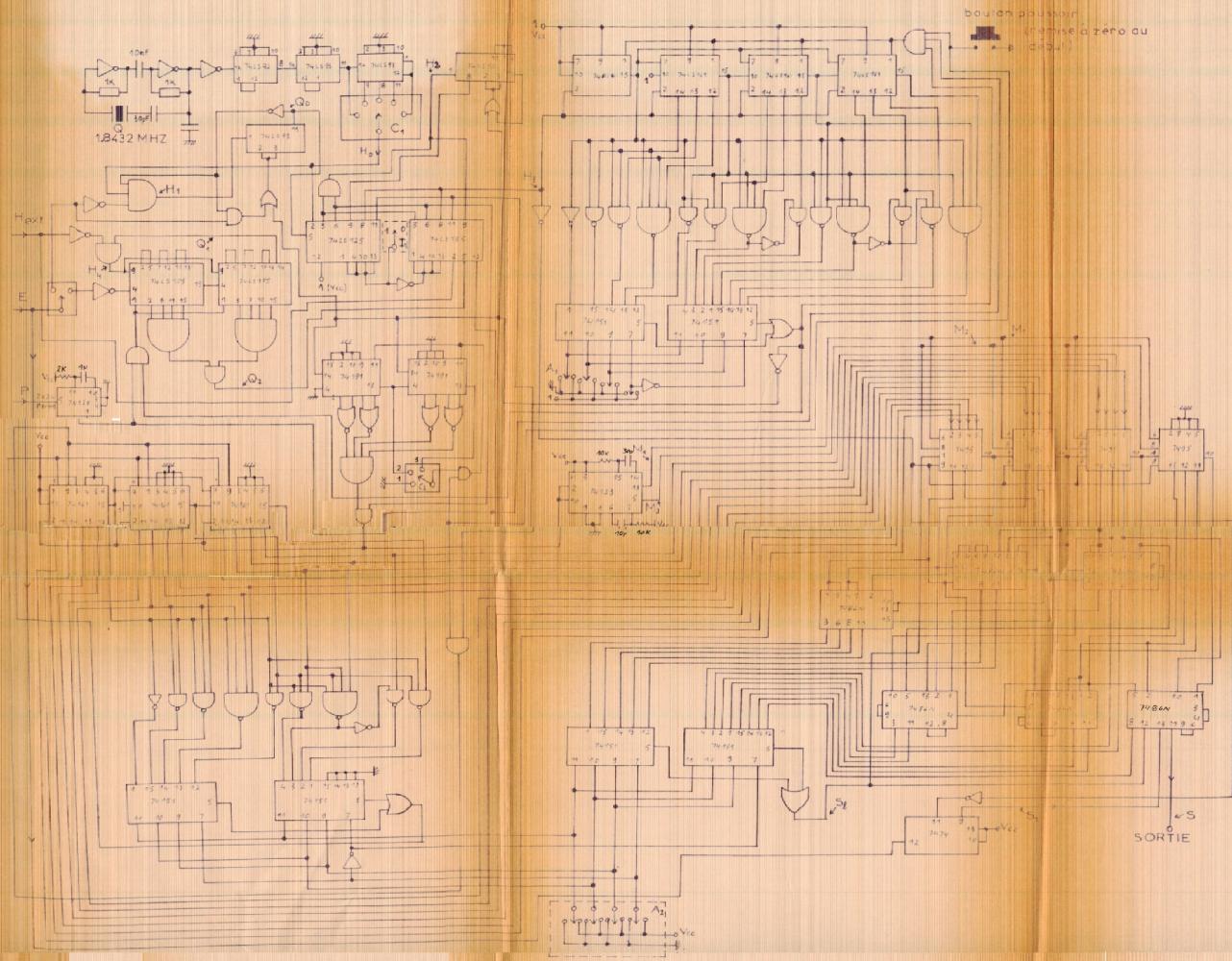
$$\beta^i = f_i(\alpha^0 \alpha^1 \alpha^2 \alpha^3)$$

$\beta^0 = 1$
$\beta^1 = \beta$
$\beta^2 = \beta^2$
$\beta^3 = \beta^3$
$\beta^4 = \beta^3 + \beta^2 + \beta + 1$
$\beta^5 = 1$

Donc la période de β est $5 = 2^4 - 1$. Donc α n'est pas primitif et par conséquent $f(x) = x^4 + x^3 + x^2 + x + 1$ n'est pas primitif. [1]

Références bibliographiques.

- [1] J.CLAVIER , M.NIQUIL , G.COFFINET , F.BEHR
Théorie et technique de la transmission des données.
Tome I et II. Editions MASSON et Cie. 1972.
- [2] E.ROUBINE. Introduction à la théorie de la communication.
Tome III. "Signaux aléatoires". Editions MASSON et Cie 19
- [3] P.PELLOSO. L'analyse de signature.
Toute l'électronique . N° 476 Août-Septembre 1982. pp: 25-31.
- [4] ALAIN POUZET. Mesure de distance par code pseudo-aléatoire pour sonde lointaine.
Annales des télécommunications. t 24. N° 1-2. 1969. pp: 5-16.
- [5] F.JESSIE MACWILLIAMS , NEIL J.A.SLOANE
Pseudo-Random Sequences and Arrays.
Proceedings of IEEE. December 1976. pp. 1715-1729.
- [6] LARRY.C.SCHOOLEY , THOMAS.W.McCURNIN
Measurement of Bit Errors in Data Transmission Systems.
IEEE Transactions on communications. January 1976 pp:144-146.
- * THE TTL DATA BOOK For Design Engineers
Texas Instruments. 1973
- * R.DELSOL. Circuits intégrés et techniques numériques.
CEPADUES EDITIONS. 1978



PROJET DE FIN D'ETUDES

THEME: CONCEPTION ET REALISATION
D'UN DISPOSITIF
D'EXTRACTION D'ERREURS

ETUDIE PAR: { BENALLAL AHMED
BOUDJEMLINE ATTIA

PROPOSE PAR: MAHDI ABDALLAH (C.E.N)