

ECOLE NATIONALE POLYTECHNIQUE

DEPARTEMENT : ELECTRONIQUE

PROJET DE FIN D'ETUDES

SUJET

ETUDE et REALISATION d'une
CENTRALE D'ACQUISITION
DE DONNEES METEOROLOGIQUES
PILOTEES PAR
MICROPROCESSEUR

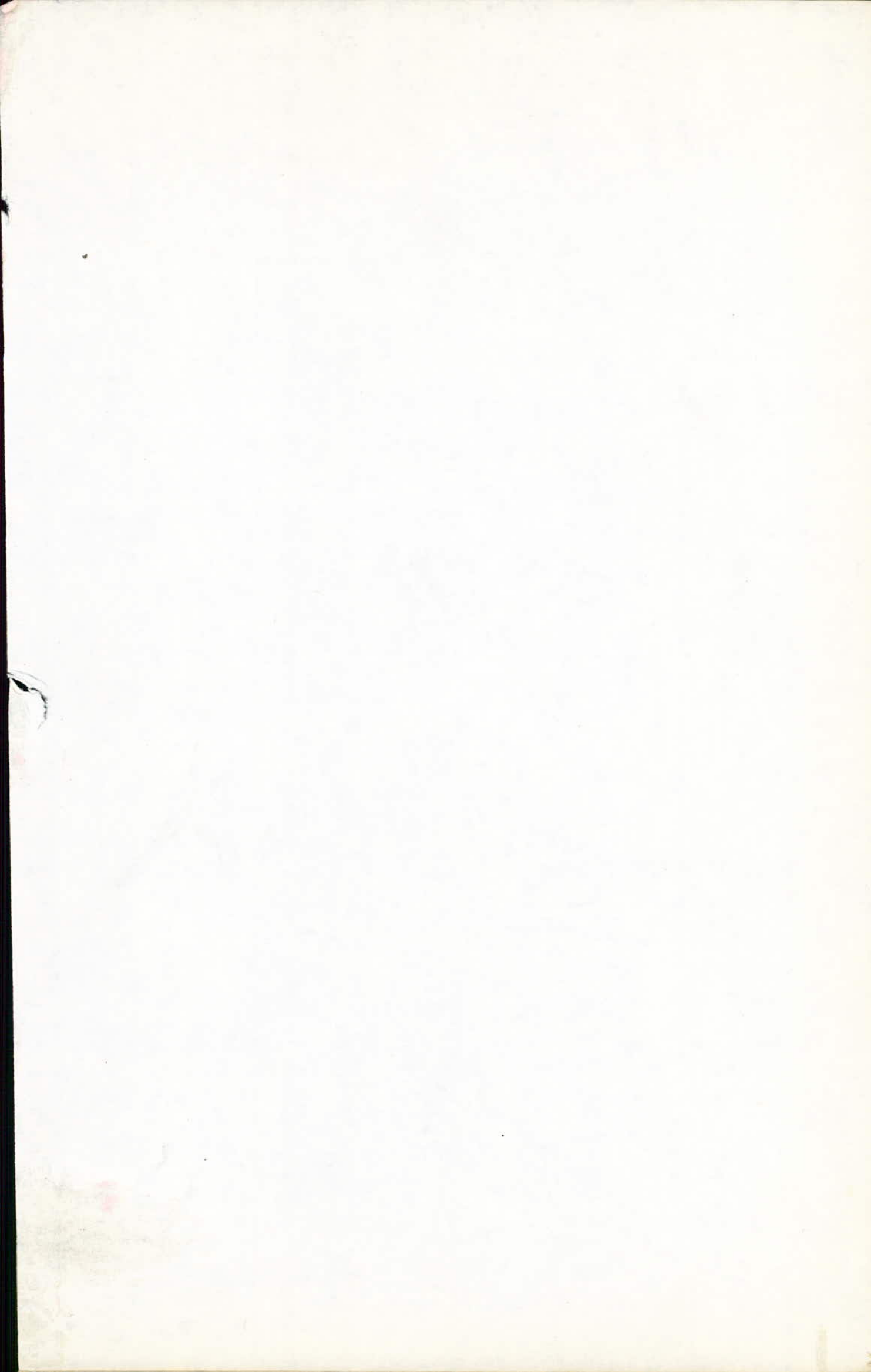
Proposé par : Mr. A. A. IBDELLAOUI
DOCTEUR Es spécialité
au CEN

Etudié par : Mr. A. SEBA
Mr. S. KADA

Dirigé par :
Mr. KANDI
Mell H. GUENDOZ
ingénieurs au CEN



PROMOTION : JUIN 84



ECOLE NATIONALE POLYTECHNIQUE

DEPARTEMENT : D'ELECTRONIQUE

PROJET DE FIN D'ETUDES

SUJET

ETUDE et REALISATION d'une
CENTRALE d'ACQUISITION
DE DONNEES METEOROLOGIQUES
PILOTEE PAR
MICROPROCESSEUR

Proposé par : Mr A. ABDELLAOUI
DOCTEUR Es spécialité
ou CEN

Etudié par : Mr A. SEBA
Mr S. KAADA

Dirigé par
Mr N. KANDI
Mell H. GUENDOZ

ingénieurs ou CEN



PROMOTION : JUIN 84

THEME DU PROJET

Notre travail consiste à concevoir et à réaliser une centrale d'acquisition de données pilotée par microprocesseur.

Cette centrale reçoit des informations sur l'évolution de certains paramètres météorologiques issus de capteurs spéciaux. Elle fait le traitement de chaque information et la moyenne général.d'une mesure pour une durée de temps variable (10mn, 30mn ou 1h). Ces informations sont enregistrées sur imprimante ou bande magnétique au moyen d'interfaces appropriées.

La synchronisation de ces relevés (mesures) se fait à l'aide d'une horloge, de temps réel, qui permet la temporisation des relevés. Un ensemble affichage-clavier introduit une possibilité de dialogue entre le système et l'utilisateur.

~ DEDICACE ~

A la mémoire de mon père.
A ma femme et à mes enfants.
A ma mère, à ma grand-mère.
A mon frère et toute sa famille.
A tous mes amis.

S.KAADA

A mon père et à ma mère
A mes frères et sœurs
A tous mes amis.
A toute ma famille.

A.SABA

- R E M E R C I E M E N T S -

Nous tenons à remercier pour l'aide et les conseils qu'ils nous ont donnés au cours de la préparation de ce projet de fin d'étude :

- Mr. A.ABDELLAOUI, Docteur Es Spécialités au C.E.N

- Mr. N.KANDY, ingénieur au Laboratoire d'E.S.R au CEN.

et toute l'équipe d'Ingénieurs du laboratoire d'E.S.R et d'Architecture des Systèmes.

Nous devons une reconnaissance particulière à :

- MM. B.HADJ AISSA et B.HAMIDI

et - Mlles H.GUENDOUZE et L.BENKACI

ingénieurs au laboratoire d'E.S.R -CDTA- au C.E.N

Nous exprimons, également, notre reconnaissance à Mr.HALIMI et à toute l'équipe d'Ingénieurs MM.RAMDANI, EL HADI et HAMID et tous ceux qui ont contribué à la mise en oeuvre de ce polycopé. qu'ils trouvent, si peu soit-il, ici, notre sincère gratitude.

Et enfin, nous tenons à remercier Mr.MELIANI Touffik pour tous ses conseils et aide.

S O M M A I R E

	Pages
Introduction	1
Chapitre I - Présentation du Système	
1.1-Fonction.	2
1.2-Constitution et Fonctionnement.	2
Chapitre II- Les Capteurs	5
1. Définition	5
1.1-Capteur de température.	5
1.2-Réalisation du thermomètre.	11
1.3-Capteur de vitesse du vent.	16
1.4-Autres Capteurs:	20
1.4.1-Capteur d'humidité.	20
1.4.2-Capteur de rayonnement	21
1.4.3-Capteur de précipitation.	21
1.4.4-Capteur de direction du vent.	22
Chapitre III -Conversion	
1-Principe de l'acquisition de données et conversion.	23
2-Présentation de la carte BURR-BROWN (MP7216)	24
Chapitre IV -LA CARTE CPU 6809	
1-La carte CPU.	25
2-Spécifications relatives au 6809.	26
3-Amplification des signaux des bus.	28
3.1-Logique de validation des Buffers 8T26	29
3.2-Bus de contrôle.	30
3.3-Amplification du bus de contrôle.	32
3.4-Génération du signal VMA.	32
3.5-Circuit d'initialisation.	33
4-Décodage des adresses.	34
4.1-Circuit Interface Entrée/Sortie-parallèle	36
4.2-Circuit interface Entrée/sortie-série.	37
4.3-Décodage des boitiers.	38
4.4-Circuit de décodage.	39
Chapitre V-CIRCUITS INTERFACES	
1-Introduction	41
1.1-Carte Affichage.	42
1.2-Circuit Horloge	42
2-Horloge.	45
2.1-L'Oscillateur à Quartz	46
2.2-Diviseur de fréquence.	46
3-Clavier.	52
Chapitre VI-PARTIE SOFT.	
1-partie soft.	53
2.1-Programme général.	54
2.2-Organigramme d'acquisition de données.	55
2.3-Calcul du temps.	56
2.4-Organigramme de traitement.	57
3.Gestion du clavier.	61
CONCLUSIONS:	62
ANNEXES:	63

INTRODUCTION

Dans plusieurs domaines, la connaissance précise de phénomènes météorologiques telque vitesse du vent, humidité, température, ... et leur évolution est devenue indispensable.

Et c'est dans ce cadre, que le laboratoire d'Etude Spatiale et de Ravonnement du Commissariat aux Energies Nouvelles, nous a confié l'Etude et la Réalisation d'une centrale d'Acquisition de données Météorologiques.

Cette unité basée autour d'un microprocesseur, devra nous renseigner sur le déroulement des phénomènes observés.

Sen architecture consiste en une serie de capteurs qui fournissent des informations sur ces phénomènes afin d'être analyser et traiter par le microprocesseur. Ce dernier pouvant être relié à une imprimante ou un écran cathodique, éditera périodiquement des tableaux de valeurs.

CHAPITRE I

PRESENTATION DU SYSTEME-

1.1 Fonction.

Les centrales d'acquisitions de données permettent un relevé automatique de mesures de certains paramètres météorologiques telque: température, humidité, précipitation.... et effectuent quelques traitements mathématiques sur les informations reçues (calcul de moyenne, linérisation des thermocouples).

Reliées à un puissant ordinateur, ces stations constituent le maillon essentiel de la prévision météorologique.

1.2 Constitution et fonctionnement.

Le système étudié est constitué principalement d'une carte CPU (Central Processing Unit). Cette carte est considérée comme la partie "intelligente" du système. Et c'est à ce niveau que se réalisent les traitements et les prises de décision. Elle est reliée à travers un ensemble de connexions parallèles appelées Bus avec une carte de multiplexage et de conversion Analogique/Numérique.

Suivant un code (adresse) généré par la carte centrale, une grandeur analogique est aiguillée puis convertie en informations numériques pour être traitée et stockée par la carte CPU. Ces informations numériques sont stockées temporairement, une connexion avec une imprimante permettra l'enregistrement de celle-ci sous forme de tableaux.

Ce système dispose également d'une horloge numérique connectée au bus interne qui indiquera l'horaire et qui permettra de dresser des tableaux de relevé à des heures précises.

Cette carte est alimentée à partir d'une batterie pour éviter les fluctuations du secteur et permettre une bonne stabilisation de la fréquence de base.

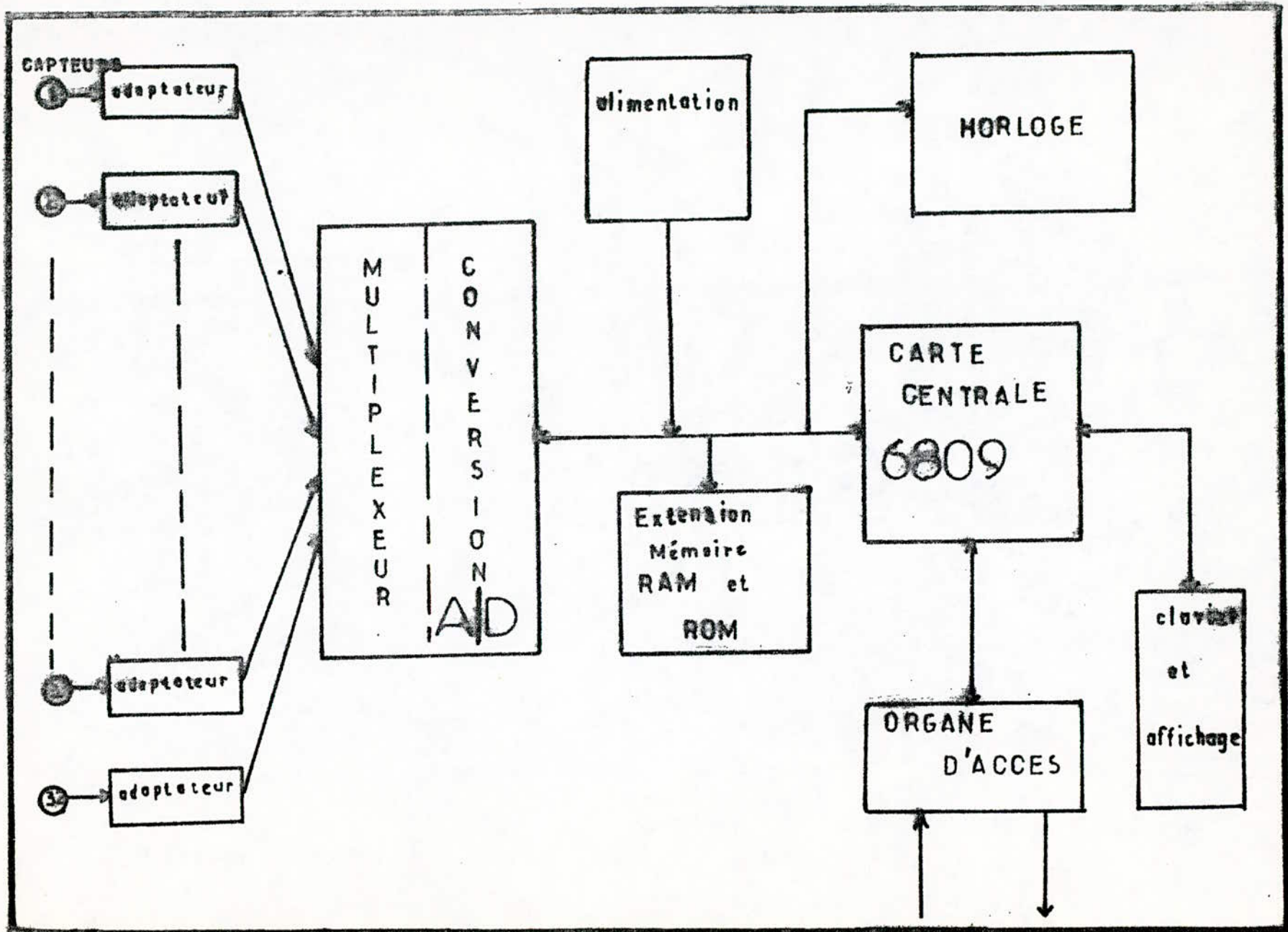
Ce système dispose également d'une unité de visualisation constituée de 8 digits: 2 digits pour le numéro du capteur, 1 digit pour le signe de la mesure, et 5 digits pour la mesure. Une autre série de huit leds indiquera la nature du paramètre à mesurer (température, humidité, pression,).

Cette unité de visualisation peut être connectée à l'un des ports du PIA. L'autre part étant occupé par un clavier de 16 touches qui permettra de scruter directement la mesure

d'un capteur suivant un code bien déterminé.

D'autres blocs sont prévus pour une éventuelle extention du système, à savoir:

- Une carte Visu.
- un lecteur-enregistreur à bande magnétique.
- une interface avec d'émission-reception.
- Un circuit de maintenance (sécurité contre les coupures de courant).



SYNOPTIQUE DU SYSTEME

CHAPITRE II

I-LES CAPTEURS-

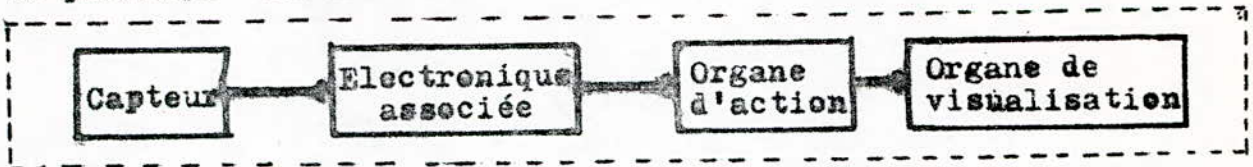
1. Définition:

Le capteur est l'organe sensible, placé au début de la chaîne de mesure, en contact avec le milieu extérieur dont on veut mesurer la grandeur physique.

Un circuit électronique associé à un capteur approprié et bien adapté à la grandeur à mesurer constituera un moyen puissant permettant d'étendre considérablement les possibilités et les effets de la mesure.

Comme il existe plusieurs types de capteurs pour la mesure d'une seule grandeur physique, nous nous limiterons à n'en parler que de quelques uns d'entre et les plus couramment utilisés.

Une chaîne de mesure pouvant être constituée par le schéma de principe suivant:



1.1-Capteur de Température.

Généralement, on définit la température comme le résultat de l'agitation des atomes ou des molécules.

Et les effets que l'on retrouve le plus souvent sont:

- Dilatation d'un solide, d'un liquide ou d'un gaz.
- Force électromotrice de contact entre deux corps (thermocouples)
- variation de résistivité électrique ou de fréquence
- variation du courant d'un semi-conducteur
- rayonnement
- Effet photo-électrique
- Ampleurs du bruit thermique d'une résistance.

La chaîne, qui va donc suivre le capteur, devra être conçue en fonction du signal disponible à la sortie du capteur.

Dans un premier temps, et dans notre cas, on se limitera à examiner la capteur à effet de variation de résistivité et le capteur à effet de variation de tension, leur principe, leur mise en oeuvre et leur dispositif électronique associé.

Les thermistances et la mesure des température.

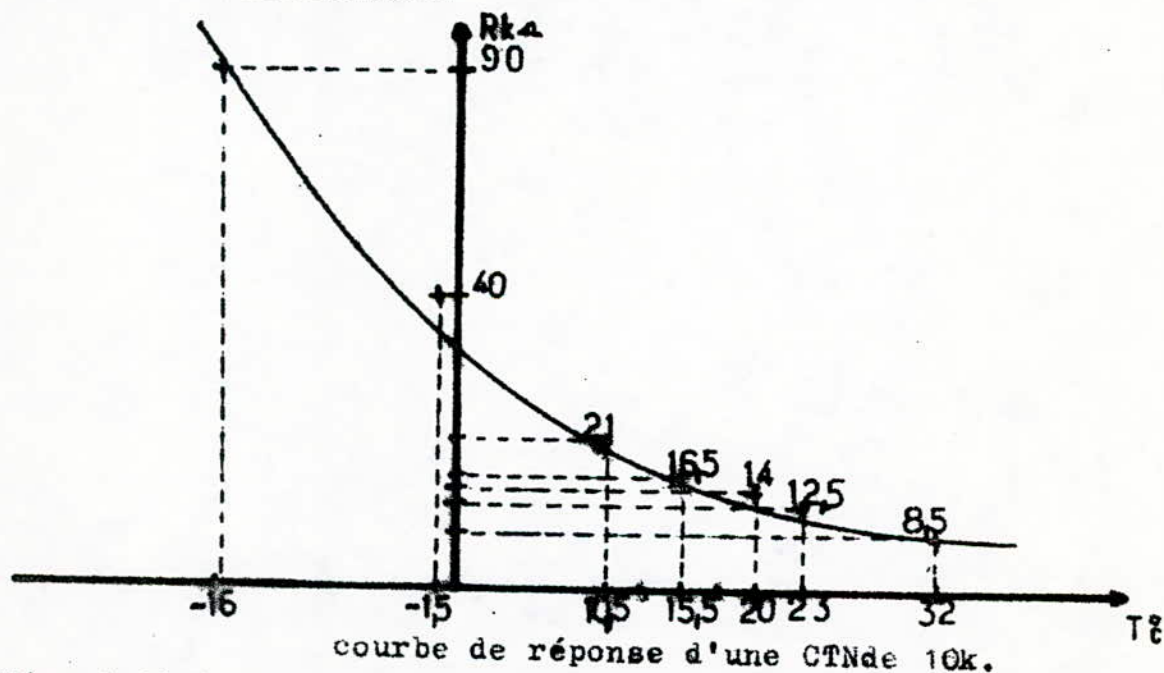
La mesure et le contrôle des températures nécessitent l'emploi de capteurs ou de sondes souvent forts élaborés et une mise au point délicate. Les thermistances, dont le principe est connu depuis plus d'un siècle, s'avèrent des composants remarquables tant par leurs performances que par leur faible prix dans ce domaine.

Définition:

Les thermistances sont des résistances fabriquées à partir de matériaux semi-conducteur sensibles à la température. Elles existent sous plusieurs formes et peuvent être conçues avec des coefficients de température négatif (CTN) ou positif (CTP). Les types CTN sont souvent employés pour la mesure, le contrôle et la compensation de température, tandis que les types CTP sont employés pour la protection contre les excès et la compensation de température.

Principe:

La CTN fait partie de la catégorie des résistances non linéaires. En fait, leur résistance varie très fortement avec la température lorsque cette dernière augmente, la résistance diminue et inversement.



courbe de réponse d'une CTN de 10k.

L'exploitation de la mesure de la résistance de la CTN pour en déduire la valeur de la température nécessite une correspondance linéaire entre les paramètres.

Malheureusement, en examinant la courbe de réponse de CTN, on remarquera rapidement qu'il n'est pas possible d'exprimer R en fonction de $t^\circ C$ par le biais d'une fonction hyperbolique

simple du type $R = \frac{K}{t}$.

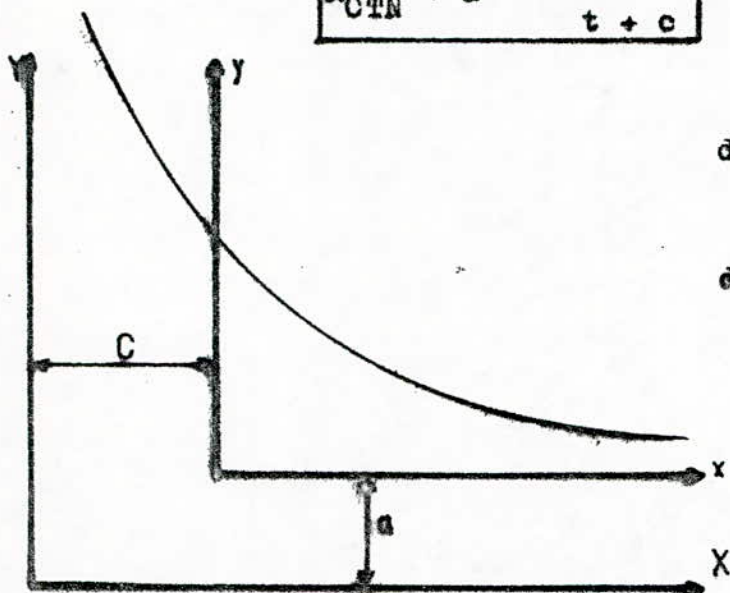
On peut y arriver en effectuant ce que l'on appelle "translation de repère ortho-normé". En choisissant un nouveau système d'axes ortho-normés, on définit deux nouveaux axes qui sont :

$$T = t + c. \quad \text{axe des températures.}$$

$$R = R_{CTN} + a. \quad \text{axe des résistances.}$$

Ainsi l'équation de la courbe de réponse dans l'ancien système d'axes devient:

$$R_{CTN} + a = \frac{K}{t + c}$$



dans le système xoy:

$$y = \frac{K}{t+c} - a$$

dans le système XOY:

$$y + a = Y \quad Y = \frac{K}{X}$$

$$x + c = X$$

-Linéarisation par assimilation à une hyperbole équilatérale -

En partant de la courbe de réponse, on peut calculer k, a et c à partir de trois points:

t_1	$-1,5^\circ\text{c}$
R_1	$40\text{K}\Omega$

t_2	$10,5^\circ\text{c}$
R_2	$21\text{K}\Omega$

t_3	23°c
R_3	$12,5\text{k}\Omega$

on aboutit alors à trois équations; k, a, c.

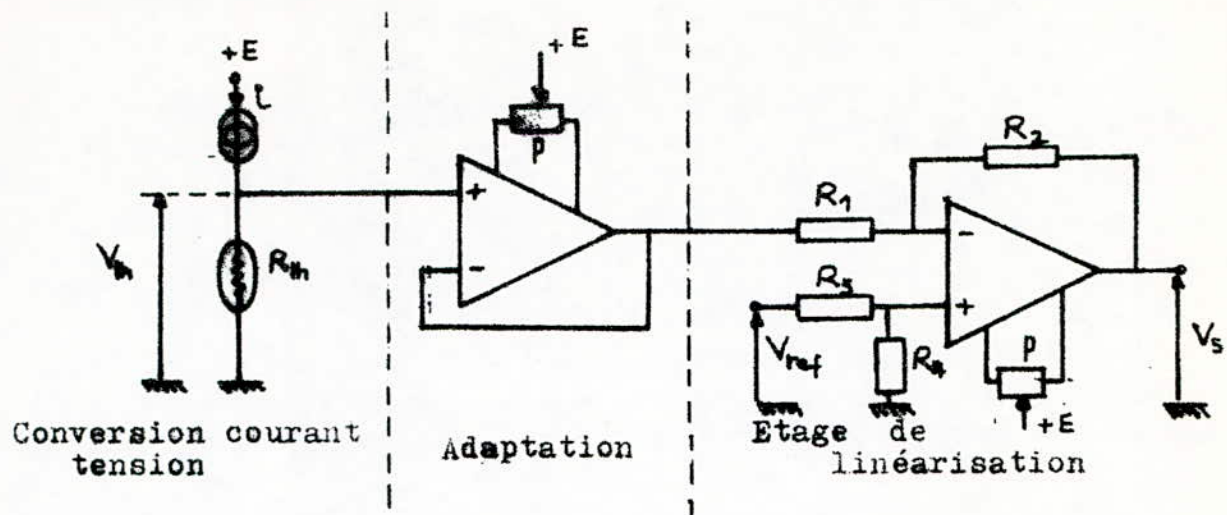
les valeurs obtenus sont: $a = 4,35\text{K}\Omega$
 $c = 15^\circ\text{c}$

Ces considérations nous ont ramenés à choisir différentes possibilités de linéarisation:

- soit d'insérer une résistance de $4,35\text{K}\Omega$ en série avec la CTN et d'ajouter systématiquement 15°c au relevé.
- soit par intégration réalisée par microprocesseur.
- soit par circuit adaptateur.

Nous avons optés pour la troisième solution qui consiste à réaliser un circuit adaptateur.

Schéma synoptique:



La variation de la résistance en fonction de la température est convertie en une variation de tension en fonction de la température. On obtient cette conversion en alimentant la thermistance à courant constant.

Choix du montage:

notre plage de variation devant être de -10°C à +60°C, on pourra relever sur la courbe comme valeur de résistance de 66k à 0,66K soit un rapport égal à 100.

comme la tension $U_{th} = R_{th} \cdot I = y \cdot I$
et pour une plage de variation de:

$$10mV \quad U_{th} \quad 1000mV$$

$$I = \frac{U_{th}}{R_{th}} = \frac{10 \cdot 10^{-3}}{0,66} = 1,5 \cdot 10^{-2} \text{ mA.}$$

A la sortie de l'étage adaptateur, on aura comme tension de sortie: $V_s = y \cdot I$

Pour pouvoir linéariser la fonction, on appliquera une tension de référence V_{ref} à l'entrée 3 de l'étage suivant et telque:

$$V_{ref} = a \cdot I$$

ce qui nous donnera comme tension de sortie finale:

$$V_s = (y + a) I$$

puisque V_s sera égale à :

$$V_s = - \frac{R_2}{R_1} \cdot V_- + \left(\frac{1 + R_4/R_3}{1 + R_2/R_1} \right) (R_4/R_3) \cdot V_+$$

$V_- = y \cdot I$ et $V_+ = a \cdot I$

si $R_4/R_3 = R_2/R_1$ alors $V_s = - R_2/R_1 (V_- + V_+)$

$$V_{ref} = 4,35 \times 1,5 \cdot 10^{-2} = 0,65v.$$

Principe de fonctionnement du montage (fig a)

Le transistor T1 est monté en générateur de courant constant afin de maintenir le courant I fixe et cela indépendamment des variations éventuelles de la température.

Un pont diviseur permet la polarisation de la base de T1. Un autre élément, genre diode, constitué à partir d'une seule jonction Emetteur-base d'un autre transistor T2 de même type que T1 permet de compenser les variations de tension Base-emetteur en fonction de la température et par conséquent de réaliser une stabilisation de courant I du collecteur de T1 qui traverse la thermistance R_{th} .

La base du transistor T2 ayant été découplée afin de supprimer d'éventuels parasites qui puissent influencer sur la valeur du courant I. L'étage, générateur de courant constant, est alimenté à partir d'une tension stabilisée, constituée d'une résistance R_z en série avec une diode zener D_z . Les capacités C1, C2 et C3 servent au découplage et au filtrage.

Un autre étage adaptateur est constitué par un amplificateur opérationnel monté en suiveur. Celui-ci dispose d'une compensation de tension de décalage réalisée à l'aide d'un potentiomètre qui nous permettra d'effectuer l'adaptation.

Un deuxième étage, également amplificateur, est l'étage de linéarisation afin d'obtenir un résultat conforme aux relevés.

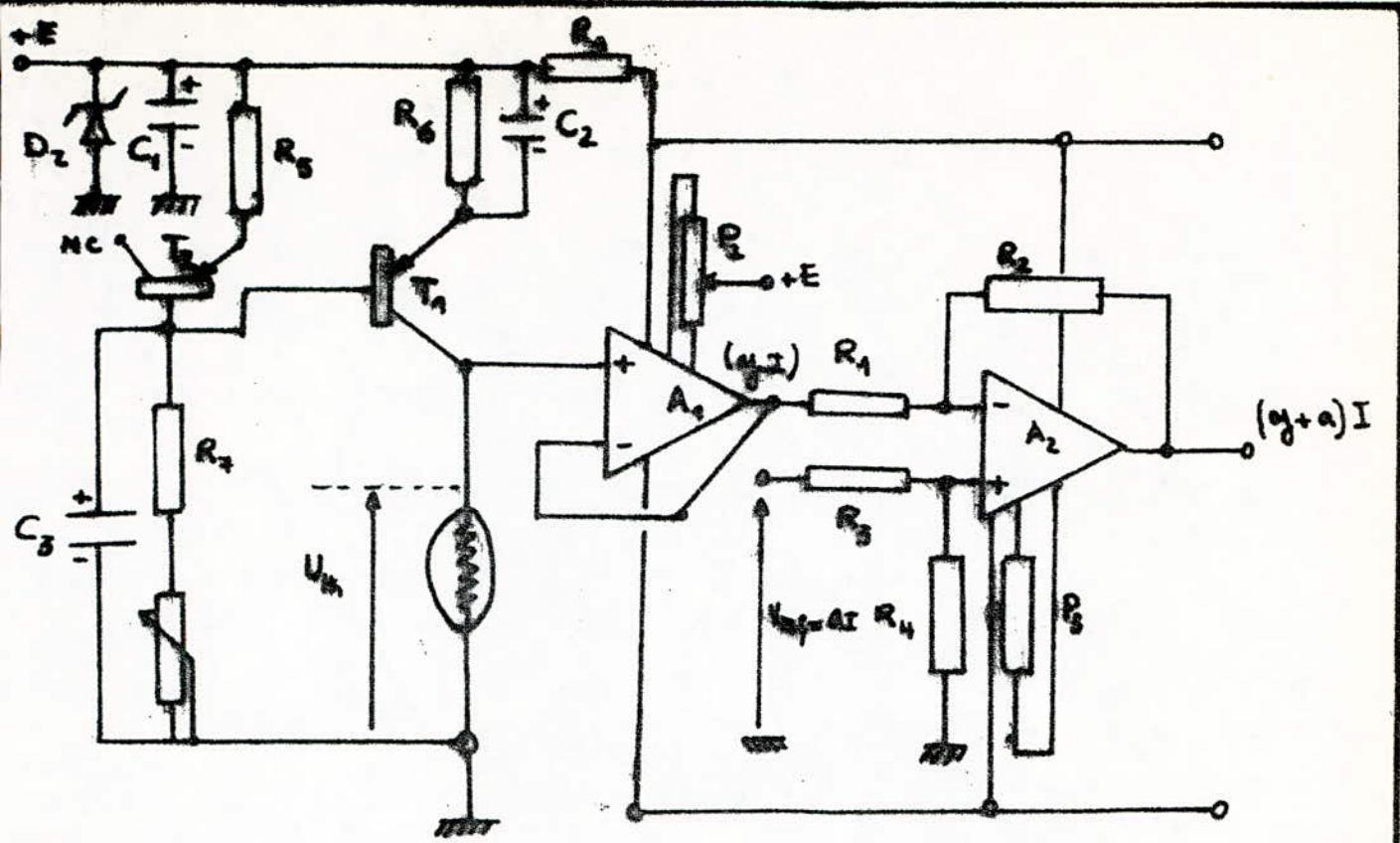
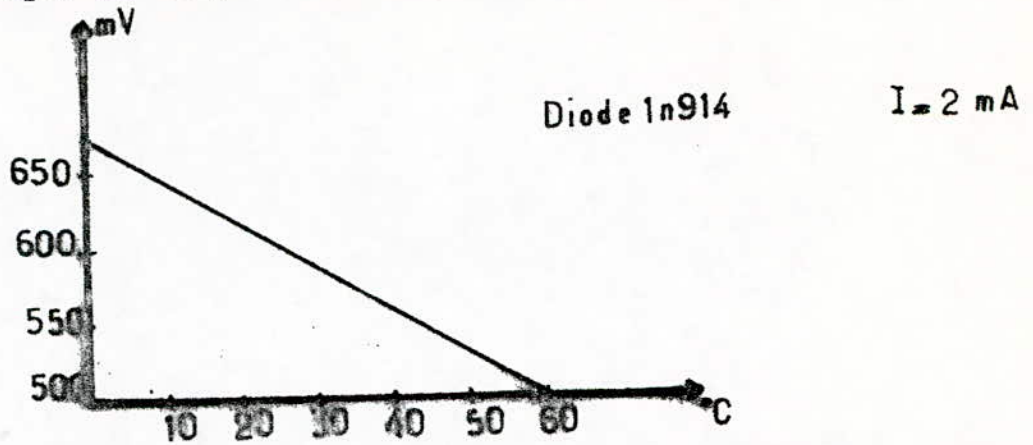


FIG. 3

1. Réalisation du thermomètre-

Ce type de capteur est celui d'un capteur de température à diode. Dans un tel élément, alimenté par un courant d'intensité I constant, la différence de potentiel entre anode et cathode décroît lorsque la température augmente.



Comme les variations sont de l'ordre de 2mV par degré celsius, pour des diodes au silicium, une amplification s'impose avant la mesure.

Principe:

Illustré par le schéma synoptique de la figure 1b, la source de courant constant, qui doit évidemment délivrer une intensité indépendante de la température, débite dans la diode D. La tension prélevée entre la masse et l'anode de D est appliquée sur l'entrée E1 d'un amplificateur différentiel A. Comme la tension V décroît quand la température augmente, l'amplificateur doit se comporter comme un inverseur. La résistance P_3 , ajustable, commande le gain de l'amplificateur. Enfin, il est commode que le zéro de la tension V corresponde à la température de 0°C (la tension aux bornes de la diode n'est jamais nulle), on applique sur l'entrée E2 de l'amplificateur, une tension de référence V_{ref} et réglable par l'intermédiaire du potentiomètre P1.

fonctionnement: (montage fig. c)

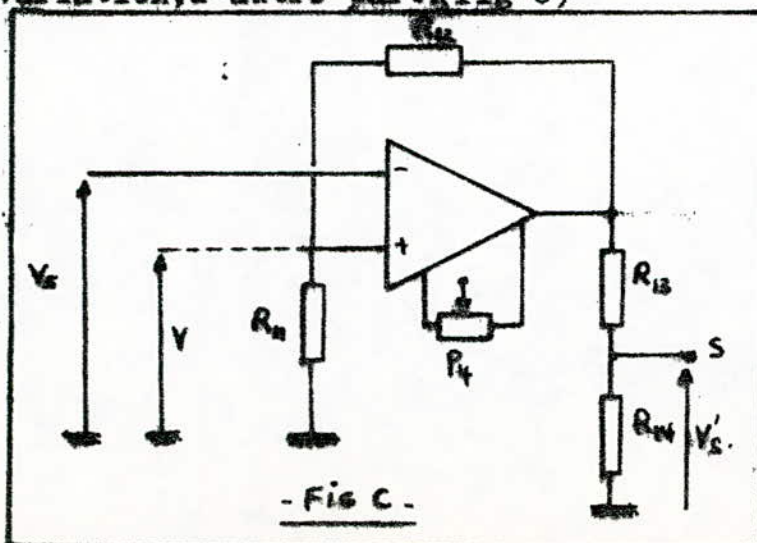
La source de courant constant est contruite autour du transistor PNP T1. Le potentiel de base du transistor étant fixé par les résistances R1 et R2. La différence de potentiel aux bornes de R3 restera constante et il en sera de même pour le collecteur du transistor T1 et c'est ce courant qui traverse la diode D2 utilisée comme sonde.

Afin que l'intensité de ce courant ne varie pas avec la température, un dispositif de compensation a été prévu. La chute de tension emetteur-base de T1 varie avec la température. La diode D1, insérée dans le pont de polarisation, introduit des variations égales ce qui permet de maintenir constante la différence de potentiel aux bornes de R3.

L'amplificateur A est matérialisée par un circuit intégré du type 741. Sur son entrée inverseuse, parviennent les tensions prélevées aux bornes de la sonde D2.

son gain est fixé par le rapport de l'ensemble des résistances de la boucle de contre-réaction (R9 et P3) et de la résistance R8, en règle par P3. La tension de compensation nécessaire au réglage du zéro du thermomètre est prélevée sur le curseur de P2. Un réglage fin permettant d'atteindre le 1/10° de degré sera faciliter par la présence du potentiomètre P1. La diode DZ1, polarisée par R10, découplée par le condensateur C1 permet à la source de courant d'être régulée en tension.

-La valeur de la tension obtenue à la sortie étant linéaire: en a nul besoin de besoin de linéariser. La domaine de variation de la tension de sortie de 0-5v doit correspondre à un domaine de variation de la température de -10°C à +60°C. Pour cela, on introduit un autre étage amplificateur, pour amplifier la tension, d'une part, de faire correspondre les deux domaines de variation, d'autre part. (fig-c)



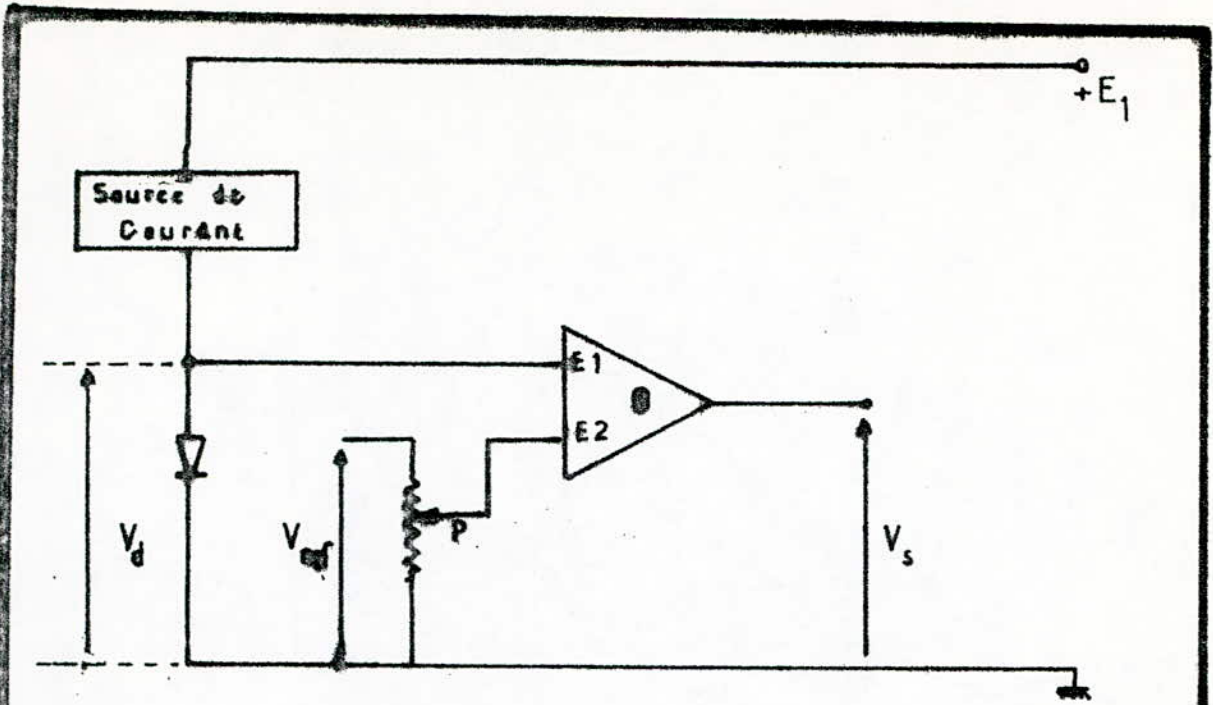


FIG-1.b

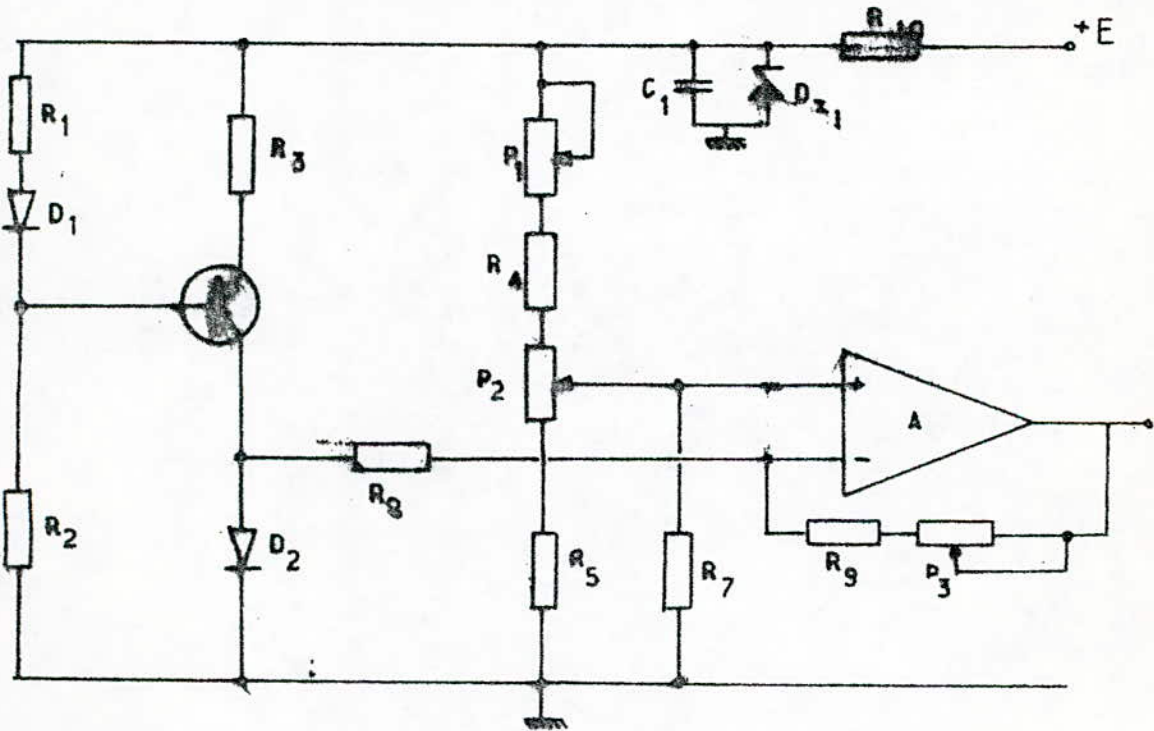
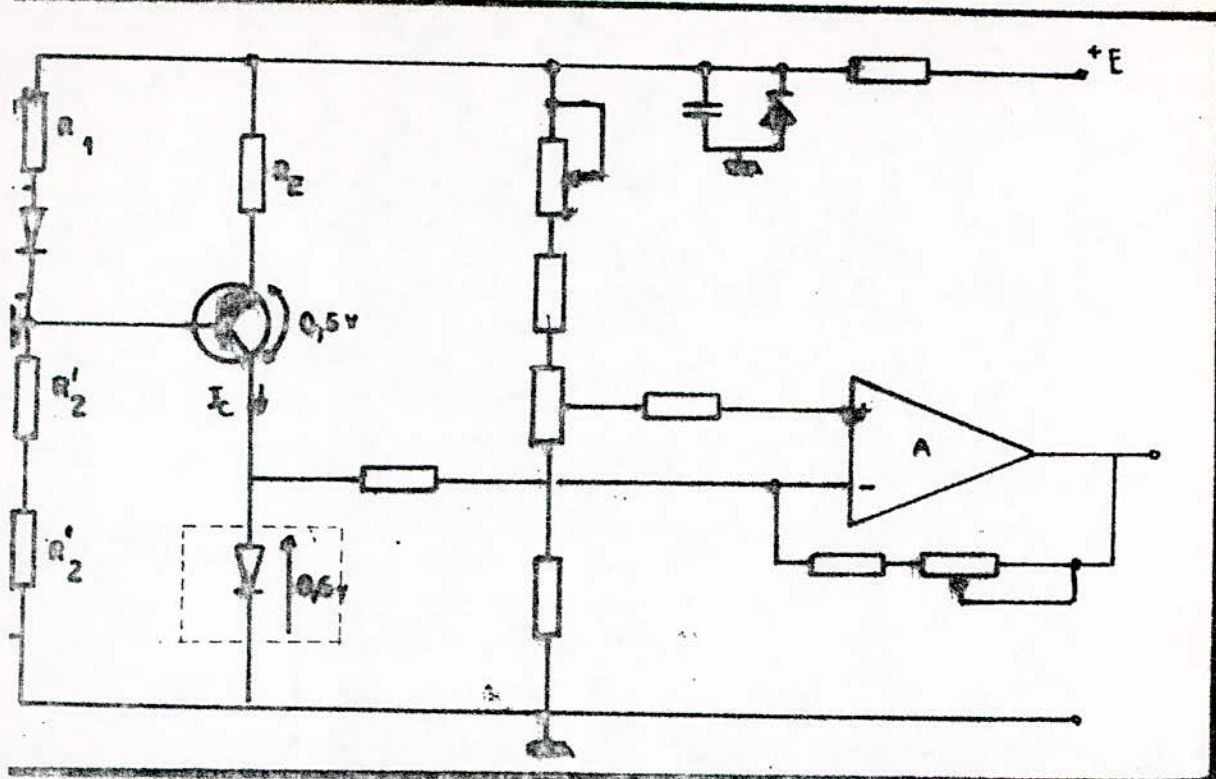


FIG-2.b

Réalisation:



si l'on choisit: $I_c = 2\text{mA}$; $V_{ce} = 5\text{V}$; $0,55\text{V}$ $V_{re} = 0,70\text{V}$
 $T = \text{BC107}$; $E = 10\text{V}$; $75 \ll B \ll 260$; $I_p = 20 I_{p\text{max}}$; $0,53 \ll V_D \ll 0,69\text{V}$
 $0,0027$ $I_B = 0,077\text{mA}$ $I_p = 0,54\text{mA}$.

$$V_{re} = R_e \cdot I_c \quad R_e = \frac{V_{re}}{I_c} = \frac{10 - (5 + 0,6)}{2 \cdot 10^{-3}} = 2,2\text{k}\Omega$$

$$V_D + V_{R1} = V_{re} + |V_{be}|$$

$$4,4 + 0,55 \ll V_D + V_{R1} \ll 4,4 + 0,70$$

$$4,07\text{V} \ll V_{R1} \ll 4,27\text{V}$$

$$R1 = \frac{V_{R1}}{I_p} = 4,27 / 0,54 = 7,5\text{k}\Omega$$

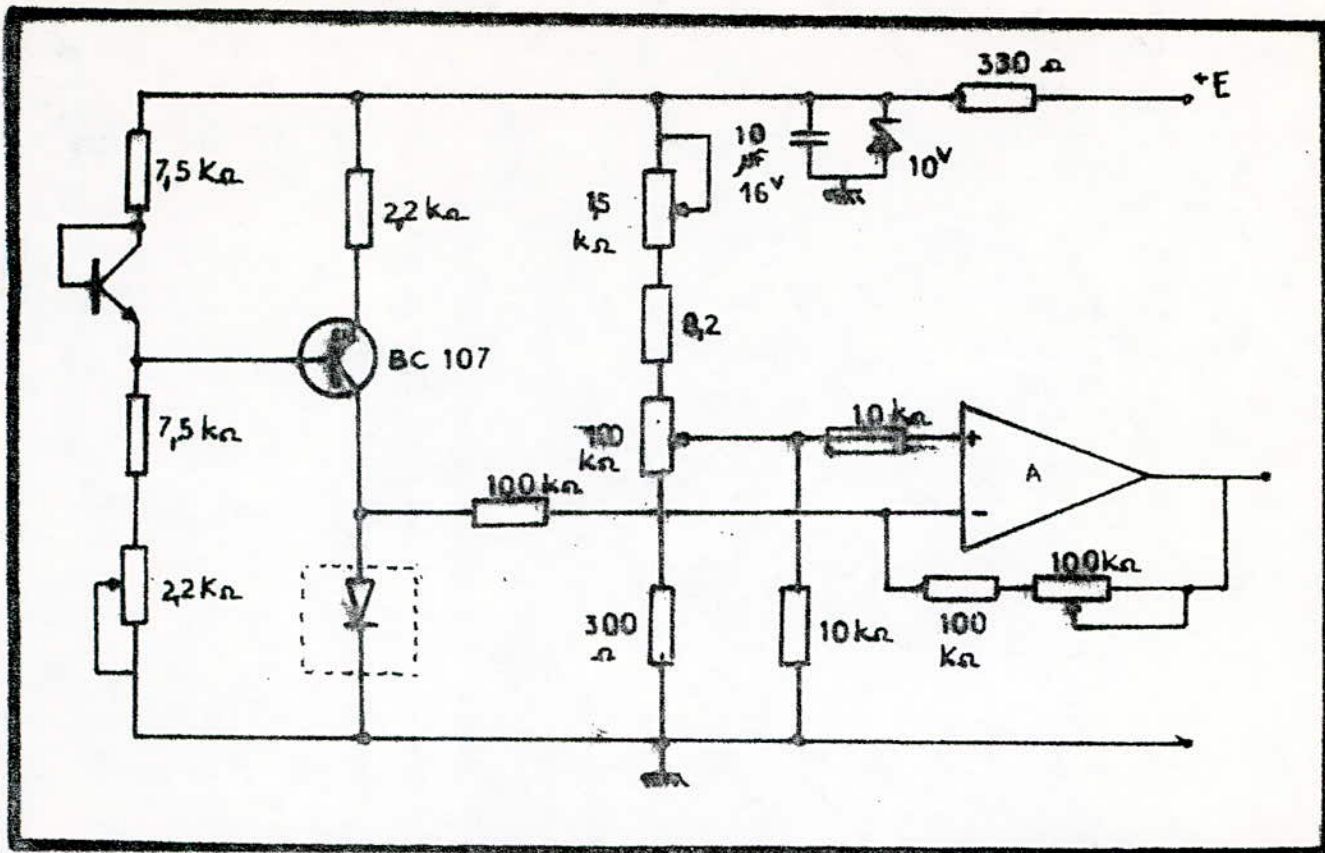
$$V_{R2} = E - (V_{R1} + V_D) \quad 4,90\text{V} \ll V_{R2} \ll 5,05\text{V}$$

$$I_p' = 20 \cdot I_p = 0,57\text{mA} \quad ; \quad R2_{\text{min}} = 4,9 / 0,57 = 8,6\text{k}\Omega$$

$$R2_{\text{Max}} = 5,05 / 0,57 = 8,8\text{k}\Omega$$

$$I_{c,\text{sat}} = \frac{E - V_D}{R_e} = \frac{10 - 0,6}{2,2} = 4,27\text{mA}$$

Montage final:



à 0°C, P1 et P2 permettent le réglage fin et grossier de la valeur de la tension de sortie qui doit être nulle.

Le gain de l'amplificateur: $G = - \frac{(R6 + P3)}{R5}$

$$1 \ll G \ll 5$$

R5

$$R5 = (R6 + P3)$$

$$R5 = R6 = 100K\Omega$$

$$5 \cdot R5 = (R6 + P3)$$

$$R5 = 4 \cdot P3 = 500K\Omega$$

à cause de ce gain, la variation de la température par °C sera égale à :

$$\begin{matrix} 2\text{mv}/^\circ\text{C} & \longrightarrow & 10\text{mV}/^\circ\text{C} \\ 600\text{mv} & \longrightarrow & 300\text{mV} \end{matrix}$$

$$300\text{mv} \ll V \ll 1500\text{mV}$$

d'où l'on déduira les valeurs de $R7=R8= 10K\Omega$

$$\text{et } (10k//R4) \cdot I = 0.3\text{v}$$

$$R4 = 330\Omega$$

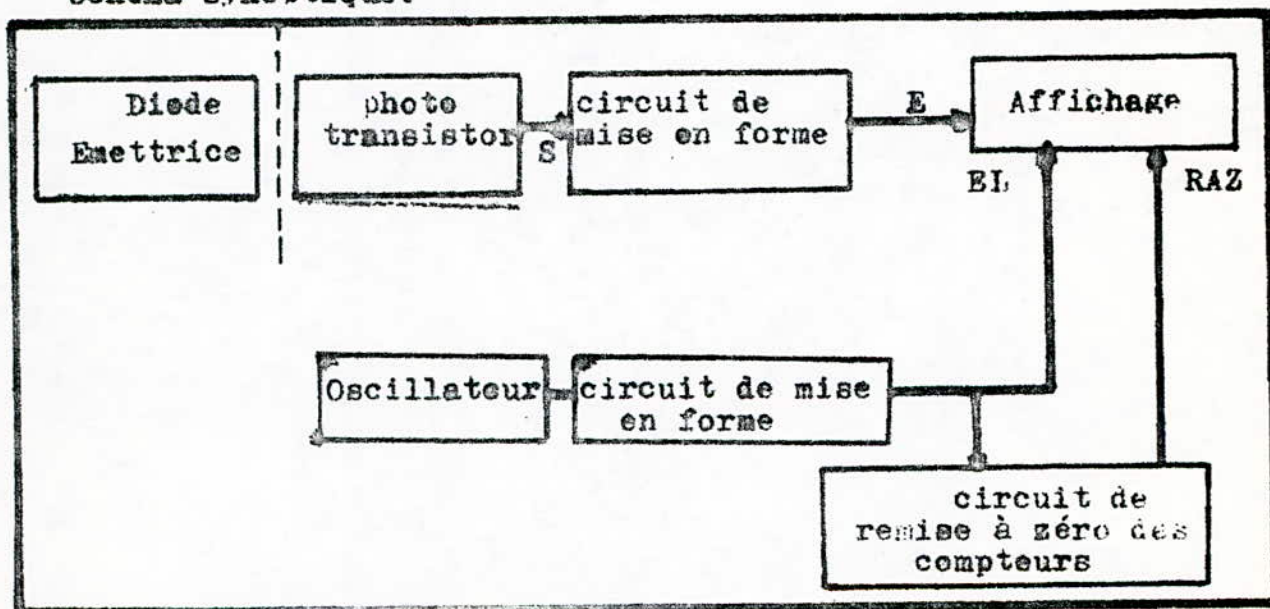
1.3 Capteur de vitesse du vent-

Principe de fonctionnement:

Le capteur utilisé étant un anémomètre, nous avons optés pour une liaison diode-phototransistor. La partie tournante de l'anémomètre entraîne, sous l'action du vent, un cylindre à l'intérieur duquel on installe une diode. Dans un autre cylindre, immobile, se trouve installé le phototransistor. Une ouverture est prévue dans chaque cylindre. La partie tournante de l'anémomètre entrainera le cylindre qui coupera en permanence le faisceau de lumière sauf au moment du passage de l'ouverture.

Cette méthode, liaison diode-phototransistor, nous permettra de générer des impulsions dont la fréquence sera proportionnelle à la vitesse de rotation de l'anémomètre donc à la vitesse du vent.

Schéma Synoptique:

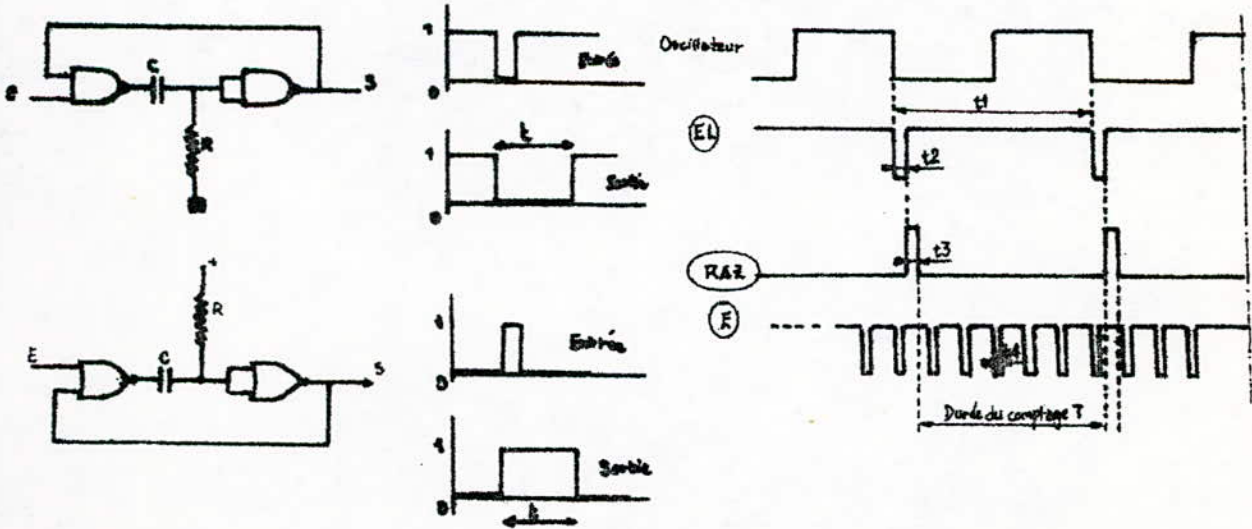
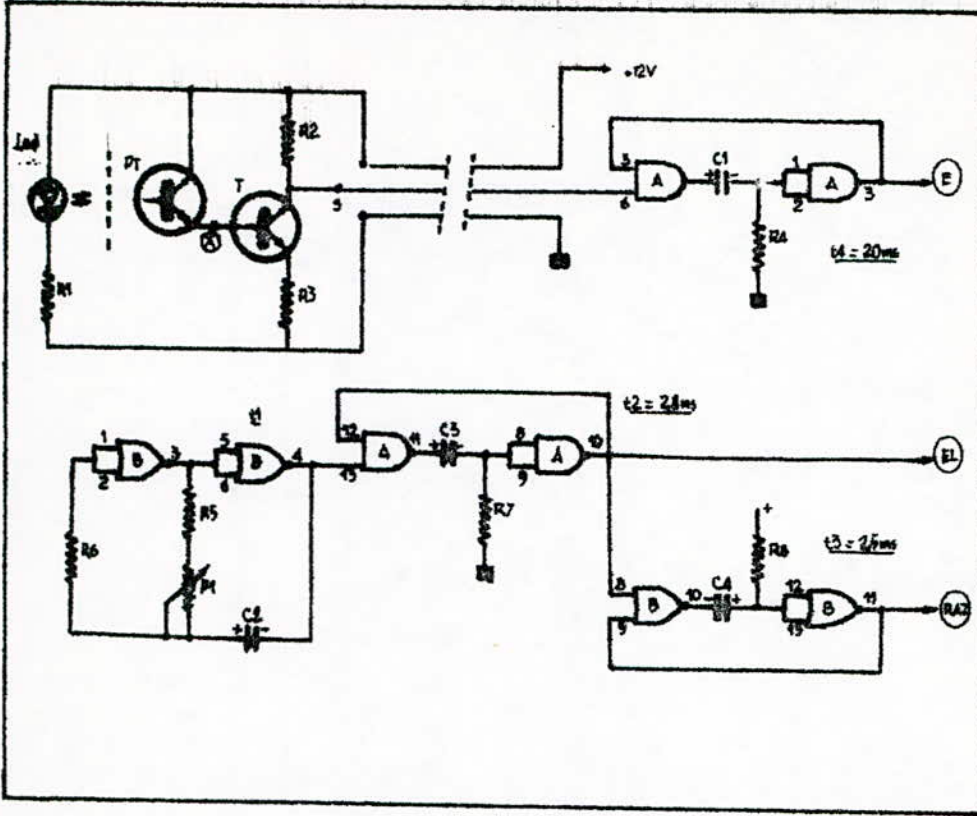


Les bords du capteur n'étant pas toujours très francs, les signaux peuvent présenter des imperfections qui pourraient être prises en compte par les circuits de comptage. Pour cela, on introduit un monostable. En parallèle, une base de temps constituée par un oscillateur détermine la durée de chaque comptage et par la même le nombre d'impulsions pris en compte par le circuit de comptage. L'oscillateur étant construit autour de deux portes NOR délivre à sa sortie des signaux rectangulaires. Un circuit de mise en forme des impulsions provenant du capteur est construit autour de deux portes NAND. Les signaux provenant de l'oscillateur sont appliqués à un deuxième monostable construit également autour de deux portes NAND.

L'utilisation de portes NAND fait qu'à chaque front descendant du signal à l'entrée correspond une fine impulsion négative à sa sortie.

Ajouter à cela, et avec un léger retard, un second monostable construit autour de portes NOR est déclenché et fournit une

impulsion positive qui est utilisée pour la remise à zéro (RAZ) du circuit de comptage.



Circuit de comptage:

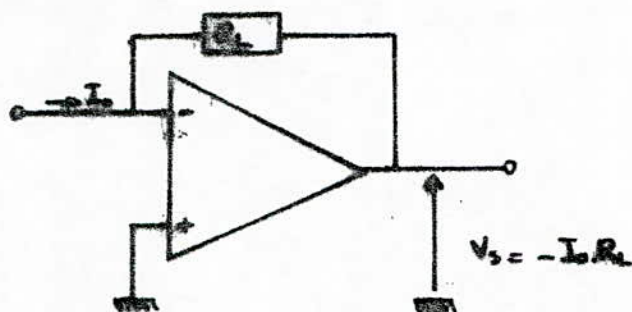
le circuit de comptage est constitué par un double compteur binaire du type MC 14520. Son principe de fonctionnement étant résumé par un tableau (cf.annexe).

Conversion digitale/analogique:

Une conversion D/A pour notre montage sera réalisée à l'aide d'un convertisseur du type DAC-08 (cf. Annexe)
Ce convertisseur nous délivrera un courant I proportionnel au comptage, délivré par le compteur binaire.

Conversion courant-tension:

Le courant I fourni par la broche 4 du convertisseur DAC-08 va attaquer un étage constitué par un amplificateur opérationnel (741).



Ce montage est une application particulière du montage amplificateur inverseur. Si la grandeur d'entrée est, non plus une tension mais un courant, en supprimant la résistance d'entrée, on obtient une tension de sortie égale à :

$$V_s = - I_e \cdot R_1$$

Notre but d'avoir une tension de sortie comprise entre 0 et 5v les caractéristiques du DAC-08 nous ont obligées à choisir comme valeurs des composants et comme tension: tension de sortie: 0-5v.

$$I_{fs} = I_{ref} \cdot \frac{255}{256}$$

$$I_{fs} = \frac{V_{ref}}{R_{ref}} \cdot \frac{255}{256}$$

On a choisi une tension $V_{ref} = 5v$.

et une résistance $R_{ref} = 4,7k\Omega$ (valeur normalisée)

$$I_{fs} = 2,12mA \quad \text{et} \quad R_1 = 4,7k\Omega$$

La variation d'une unité de comptage correspondra à une variation d'une unité de tension de l'ordre de 25mV.
(passage de 0 à FF correspond au passage de 0 à 5v)

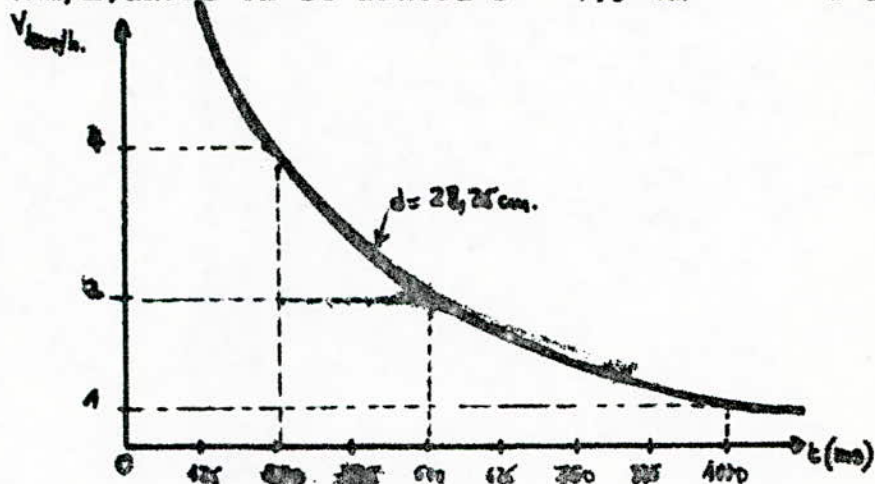
Choix de l'unité de la vitesse.

$$V_{\text{km/h}} = \frac{dx \cdot 10^{-6}}{tx \cdot 10^{-3}} \times 3600 = 3,6 \frac{d}{t} \quad \begin{matrix} (\text{mm}) \\ (\text{ms}) \end{matrix}$$

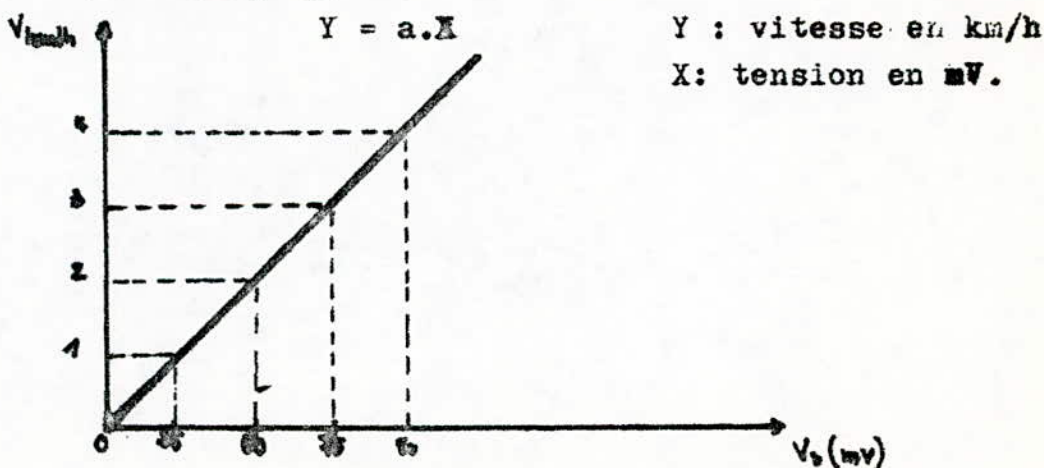
Le temps choisit étant compris entre 0 et 999 ms, la précision sur la mesure sera d'autant plus meilleure que d sera grand. Et d'après la conception de notre capteur, cette distance d sera donc fonction du rayon r du cylindre;

$$d = 2 \times 3,14 \times r$$

et si l'on impose comme vitesse minimale mesurable, en km/h, est de 1km/h, alors on se fixera r = 4,5 cm d = 28,25 cm



Finalement, l'expression de la relation de la vitesse en fonction de la tension sera :



$$Y = 3,6 \cdot \frac{d}{t}$$

$$Y = a \cdot X$$

1.4-AUTRES TYPES DE CAPTEURS-

1.4.1 Capteur d'Humidité.

Le mélange gazeux environnant la terre -l'air- contient notamment de la vapeur d'eau en quantité extrêmement variable dans le temps et dans l'espace. Cette teneur en vapeur d'eau exerce une influence décisive sur de multiples phénomènes biologiques, chimiques et physiques et sur des propriétés spécifiques de matériaux hygroscopiques.

La plupart des phénomènes climatiques sont pour l'essentiel une conséquence de la transformation incessante de l'eau dans ses divers phases. La connaissance parfaite du degré d'humidité est un facteur important de sécurité.

Divers capteurs peuvent être utilisés pour la mesure d'humidité:

- Mécanique (à cheveux ou à fibres synthétiques)
- Psychromètre.
- Hygromètre à sorption thermocontrôlée
- Hygromètre à variation d'impédance
- Hygromètre de condensation à surface refroidie

La définition de l'humidité relative d'un gaz (air par exemple) est définie par le rapport:

$$H_r = \frac{m}{M} \times 100 \%$$

de la masse m de vapeur d'eau contenue dans l'unité de volume de ce gaz à la masse M de vapeur d'eau que ce volume pourrait contenir au maximum.

Principe de deux capteurs.

a-Hygromètre mécanique:

Il a été constaté que les cheveux s'allongent lorsque l'humidité du gaz dans lequel ils se trouvent augmente. Cette variation de longueur pouvant être utilisée:

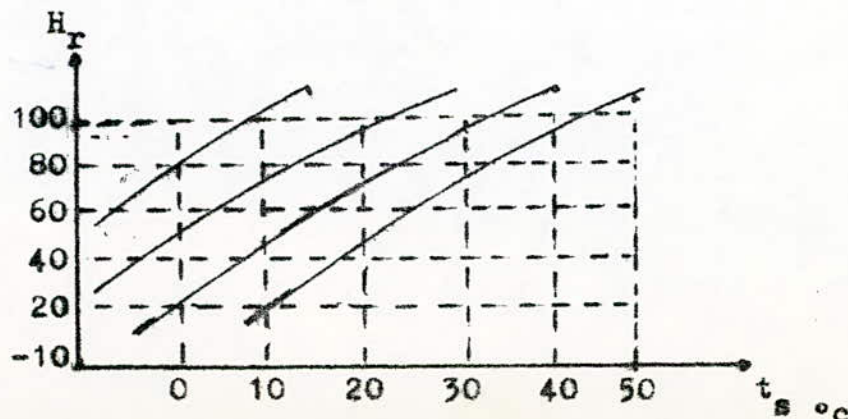
- soit pour faire pivoter l'axe d'un potentiomètre de mesure
- soit pour déplacer le noyau plongeur d'un transformateur différentiel.

Il mesure l'humidité relative.

b-Psychromètre:

Il comporte deux capteurs de température identiques et ventilés. L'un est sec, l'autre est maintenu mouillé à l'aide d'un tissu imbibé par capillarité d'eau distillée.

La température indiquée par le thermomètre humide est inférieure à celle du thermomètre sec par suite de l'évaporation. Celle-ci est d'autant plus faible que l'air est plus humide. La différence de leurs températures permettra de calculer l'humidité relative H_r du gaz.



1.4.2 Capteur de rayonnement.

-Capteur de mesure du bilan de radiation:

Il capte les composantes à onde courte et onde longue du bilan de radiation dans la gamme de 0,3 à 60 μm qui comprend les rayonnements solaires et celestes, le rayonnement des sources lumineuses artificielles et le rayonnement réfléchi par les surfaces. L'intensité de radiation ne sera pas mesurée directement mais sous forme d'une différence de température produite par le rayonnement.

-Pyranomètre étoile:

Il capte les composants à onde courte dans la gamme de 0,3 à 3 μm . Cette radiation totale se compose du rayonnement direct du soleil, du rayonnement du ciel et du rayonnement réfléchi. L'appareil comportant 16 plaquettes de cuivre, laquées alternativement noires et blanches, disposées en étoile, à échauffements divers.

1.4.3 Capteur de mesure de la précipitation.

En météorologie, on appelle précipitation l'eau tombant ou se déposant sur la surface de la terre, sous forme liquide ou solide. La provision d'eau du continent est formée et complétée en permanence presque exclusivement par des précipitations. Le rôle de la mesure de précipitation consiste à déterminer la quantité d'eau précipitée en un temps donné, sur une surface d'étendue donnée.

Il existe actuellement deux types d'appareil:

- les pluviomètres automatiques.

- Appareil automatique pour la mesure de la précipitation.

Ces types d'appareils mesurent les quantités de pluie à l'aide d'un réservoir de captage avec bascules incorporés et dispositifs de contacts électriques.

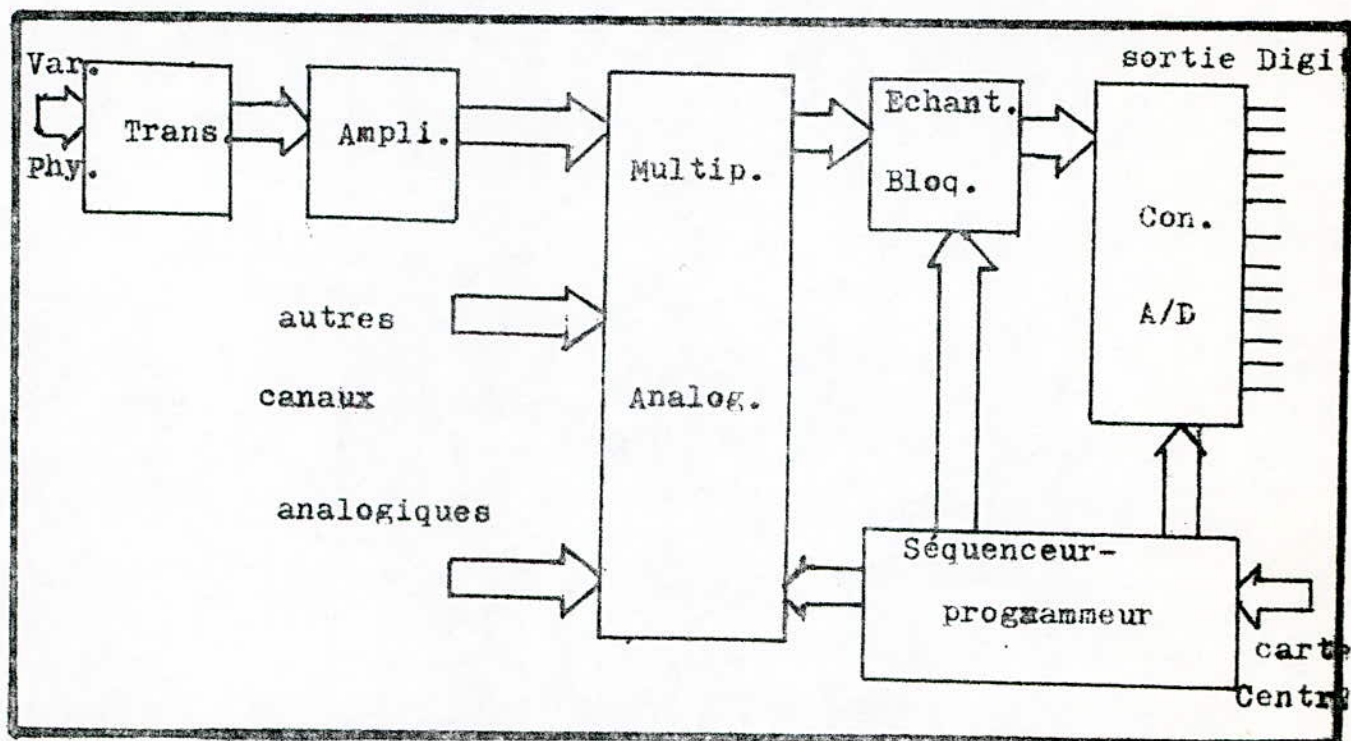
4.4. Capteur de direction du vent.

Le déplacement de l'air sous l'effet de différences climatiques provoque des flux dont la puissance et la directivité sont constamment variables. C'est pour cette raison que l'utilisation de girouettes directionnelles, maintenues de façon constante dans la position la plus favorable, est indispensable pour la mesure de cette directivité. On peut trouver, comme élément de mesure, un autre capteur appelé "transmetteur" pour la direction du vent avec girouette à lame et avec potentiomètre annulaire de précision à trois prises, couplé et enroulé sans fin pour la transmission de la direction du vent selon le principe d'une onde électrique.

CHAPITRE III
=====

1. Principe de l'Acquisition de données et Conversion-

L'acquisition de données et la conversion sont utilisés pour traiter un signal analogique et le convertir sous forme numérique pour être analysé par n'importe quel système à microprocesseur. En général, un transducteur reçoit un paramètre physique tel que température, pression, déplacement ou position et le convertit en tension ou courant électrique. Une représentation complète d'un système d'acquisition de données et conversion est illustré par la figure 1.



-fig 1-

Cette figure présente les différents blocs nécessaires pour une interconnexion avec le système à microprocesseur. A son entrée, un paramètre physique est mesuré et converti en une grandeur électrique par un transducteur. Le signal disponible à la sortie du transducteur est amplifié à un niveau nécessaire pour le traitement car le signal issu du capteur est de l'ordre de quelques millivolts. Un amplificateur instrumental est utilisé pour accomplir cette tâche. Après ce premier traitement, le signal est transmis à un multiplexeur analogique qui aiguille une des informations présentes à son entrée sur la sortie. Chaque entrée est séquentiellement connectée à la sortie du multiplexeur pour une durée de temps spécifiée. Un circuit échantillonnage-blocage suit le multiplexeur. Sa fonction est de maintenir la tension à ce niveau constante pendant le temps de conversion, ceci est indispensable pour des signaux à variation rapide par rapport au temps de conversion, si l'on veut obtenir une conversion significative. A la suite de ce circuit, vient un convertisseur Analogique/Digital qui accomplit la fonction principale de conversion.

La synchronisation et le contrôle de tout le système est réalisée à l'aide d'un circuit appelé "programmeur-sequen- ceur", et qui supervise le fonctionnement du multiplexeur, de l'échantillon- neur-bloqueur, et le circuit de conversion A/D. En retour, le séquenceur-programmeur est contrôlé par la carte centrale à microprocesseur.

2. Présentation de la carte de conversion BURR-BROWN (MP7216)-

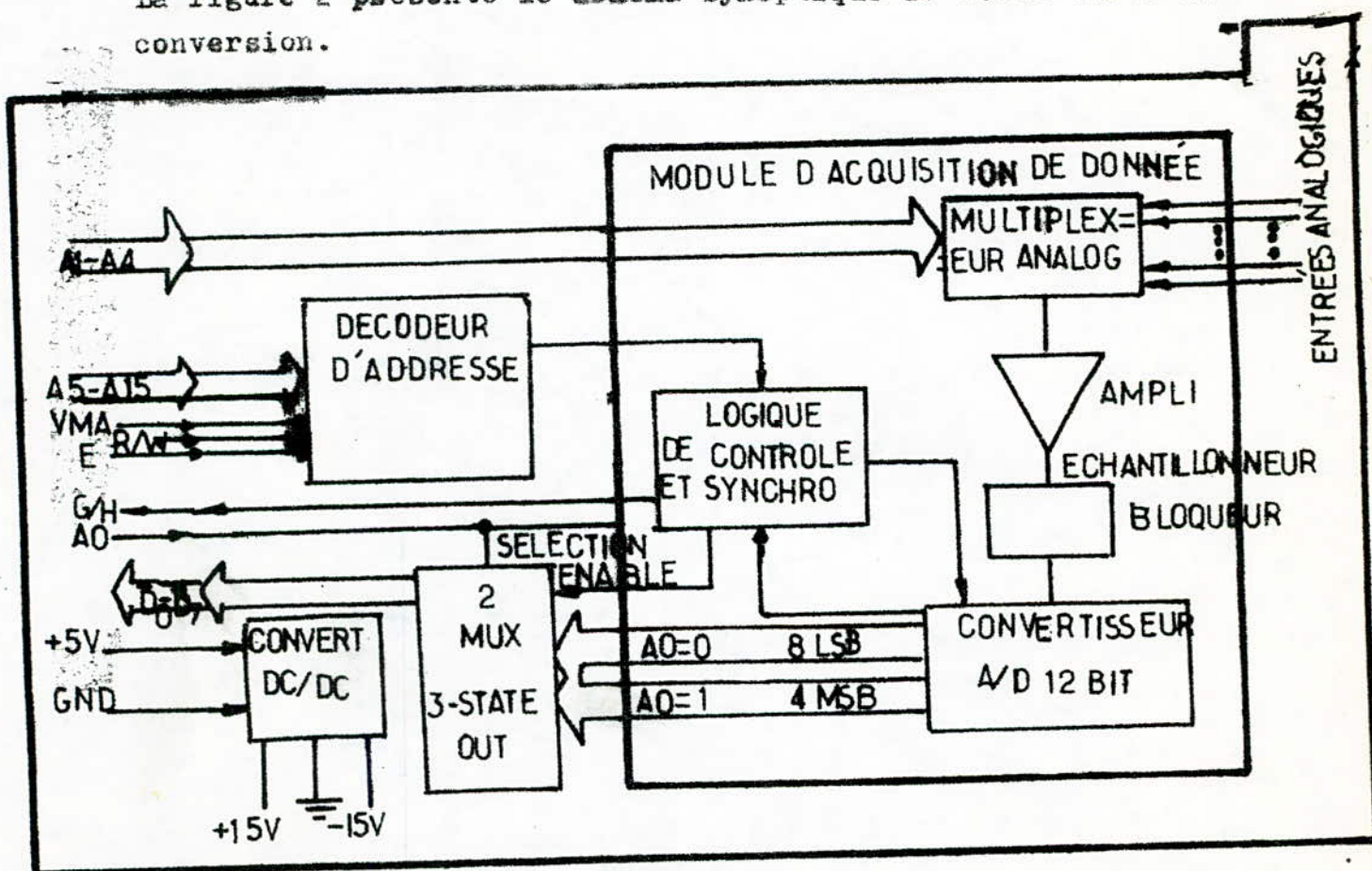
Il s'agit d'un circuit hybride à 80 broches, entièrement compatible avec les systèmes 6800/6809.

Il comprend:

- Un convertisseur A/D rapide, à 12 bits.
- Un amplificateur type instrumental.
- Un multiplexeur analogique. à 8 entrées différentielles. ou 16 entrées référencées par rapport à la masse.
- Une logique de décodage, d'adressage et de commande.
- Un convertisseur continu-continu.

Cette carte accepte des signaux unipolaires et bipolaires depuis $\pm 2,5v$ jusqu'à $\pm 10v$. Les entrées sont protégées jusqu'à $\pm 23v$, et toutes les entrées logiques sont équivalentes à une charge TTL-LS tandis que toutes les sorties ont une sortance de 20 TTL-LS.

La figure 2 présente le schéma synoptique de cette carte de conversion.

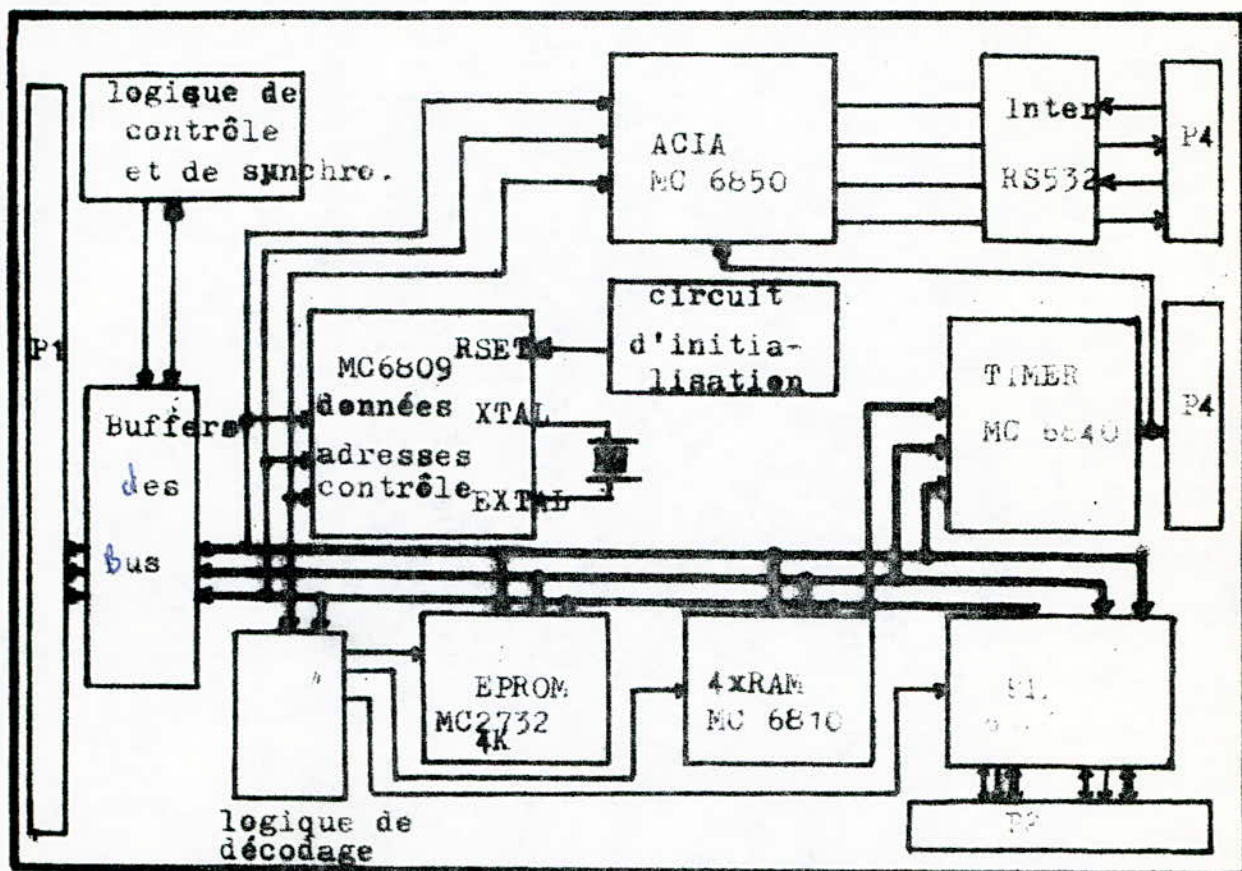


- FIG 2 -

CHAPITRE IV

1 - La carte CPU 6809 -

La carte CPU qui pilote le système est battie autour du microprocesseur, le MC 6809, suivant le schéma synoptique présenté à la figure-1. Elle sera liée avec les autres cartes par un ou plusieurs bus qui sont des lignes de transfert parallèle des informations binaires.



Configuration de la carte CPU-

La carte CPU comprend:

- des buffers d'adresses (amplis unidirectionnels)
- des buffers de données (amplis bidirectionnels)
- un circuit de décodage (décodeurs)
- un circuit de contrôle (synchro et contrôle)
- un circuit de RESET (initialisation)
- Mémoire RAM d'une capacité de 512 octets
- Mémoire EPROM d'une capacité de 4K octets
- un circuit d'interface parallèle Entrée/Sortie: PIA 6821
- un circuit d'interface série: ACIA 6850
- un timer 6840
- une interface RS 232C

2. Spécification relative au microprocesseur 6809-

Le microprocesseur 6809 est un processeur 8bits de haute game, dont l'organisation interne est orientée 16 bits. Il peut adresser 64K octets par l'intermédiaire de son bus d'adresses. ses spécifications sont représentées par le tableau 1-1

Caractéristiques	Spécifications
Microprocesseurs	MC 6809
table des mots données	8 bits
Adresses	16 bits
instruction	59 instructions variables
Modes d'adressage	10 modes d'adressage: direct, relatif, immédiat, indexé, étendu, registre, inhérent étendu indirect, indexé indirect, relatif long.
Signal d'horloge	oscillateur interne synchronisé par un quartz externe de fréquence 4 Mhz. quatre fois la fréquence de base du système.
Interruption externe	interruption masquable IRQ, FIRO, et une interruption non masquable NMI.
Signaux d'entrée commande	tension compatible TTL
Adresses	tension compatible TTL
Données	tension compatible TTL en trois états
température de fonctionnement	0°C à 55°C
Alimentation	+5v DC à 2A (max)
Boitier	DIL 40.

Tableau 1-1

Brochage du 6809 -

fonction des broches	description des broches	numéro des broches
Alimentation	Vss = 0v Vcc = 5v	1 7
Bus de données	8 lignes de données bidirectionnelles: D ₀ -D ₇	24 à 31
Bus d'adresses	16 lignes d'adresses unidirectionnelles: A0 - A15	8 à 23
Bus de contrôle	Lecture/Ecriture: R/ \bar{W} Etat du bus: BA-RS Arrêt du microprocesseur HALT Remise à l'état initial RESET Interruption matérielle NMI - \bar{IRQ} - \bar{FIRQ} Allongement de l'horloge E : MRDY DMA et rafraichissement mémoire: DMA/ \bar{REQ}	32 6-5 40 37 2 à 4 36 33
Signaux d'horloge	Horloge du système E _{out} validation adresse Q _{out} Entrée du cristal externe	34 35 38 et 39

TABLEAU 1-2

Description générale-

Le module CPU a une double fonction dans le système, la synchronisation et le microprocessering (opération de traitement mathématiques).

Le circuit de temporisation détermine la fréquence du système, et tempore les opérations d'acquisitions et de transmissions.

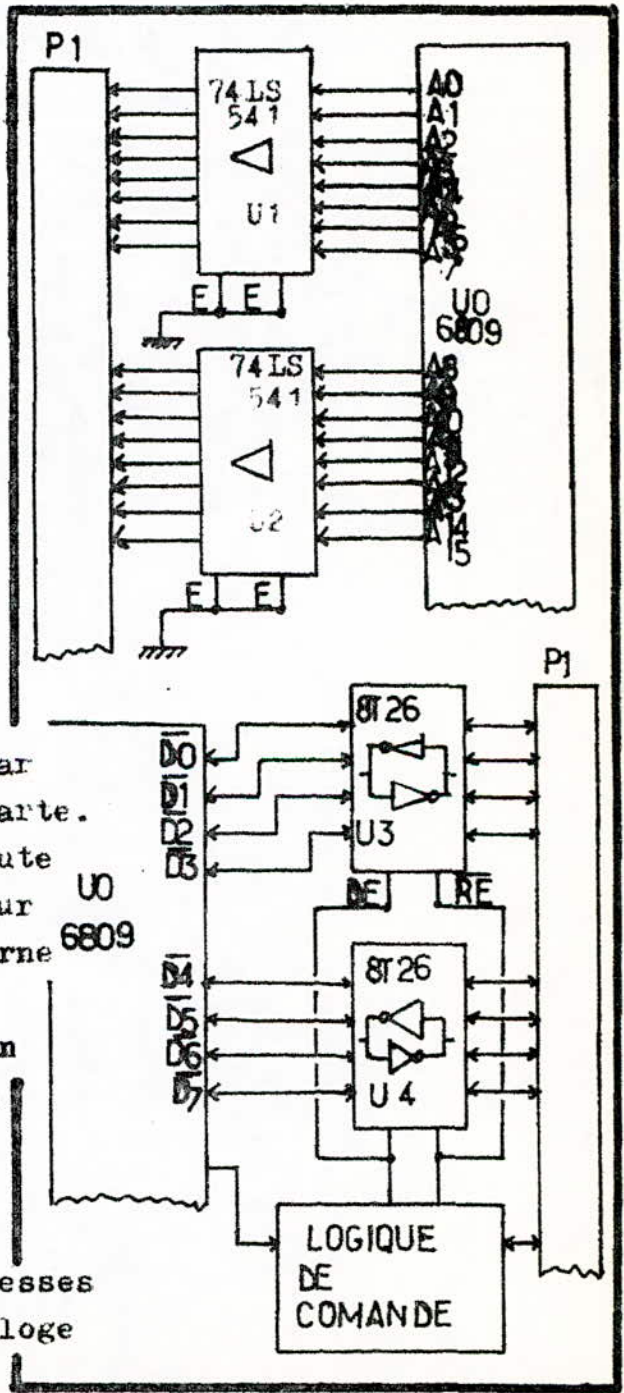
3. Amplification des signaux des bus -

Chaque ligne des bus de données, d'adresses ou de contrôle de la carte CPU 6809 à une sortance de 8 (technologie MOS) et de 1 en TTL. Le nombre de boitiers à asservir est supérieur à 8, donc, il est nécessaire d'amplifier ces signaux à l'aide de buffers. Ces buffers servent également à isoler les bus: leur état haute impédance sert pour l'accès direct à la mémoire (le DMA). On distingue deux genres de buffers:

- les buffers bidirectionnels pour les données.
- les buffers unidirectionnels pour les adresses et les lignes de contrôle.

Bus d'adresse (figure ci-contre)
 Le bus d'adresses est bufférisé par U1 et U2 qui sont des 74LS541. L'état haute impédance n'est pas utilisé: les buffers sont validés tous le temps.

Bus de données (figure ci-contre)
 Le bus de données est bufférisé par U3 et U4 qui sont des 8T26. Ces boitiers sont validés en lecture et en écriture c'est à dire transmetteur ou recpteur suivant la ligne R/W et le VMA, et ligne E et le chip select formé par tous les boitiers internes à la carte. Les deux buffers sont à l'état haute impédance lorsque le microprocesseur adresse une position mémoire interne à la carte CPU et validés en recpteurs ou transmetteurs si l'on adresse une position externe à la carte branchée au connecteur P₀. La validation intervient lorsque: La ligne R/W est quelconque, le VMA (signal de validation d'adresses mémoires) est à 1, le signal d'horloge E est à 1, et le chip select à 1.



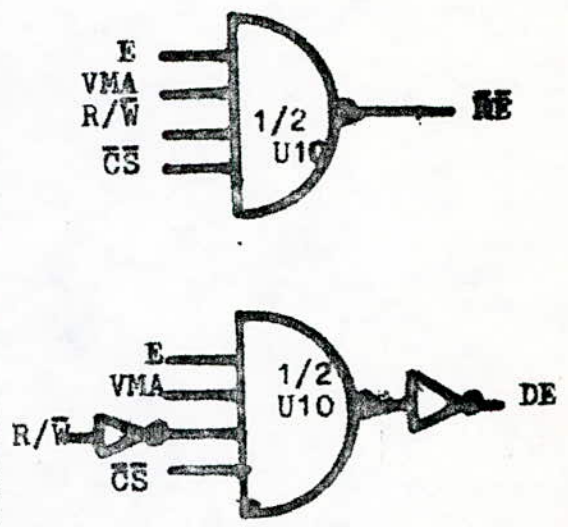
3.1. Logique de validation des 8T26 -

ce sont des buffers bidirectionnels en logique 3 états. Les entrées "Drive Enable" et "Receiver Enable" (DE et RE) étant validés par des états opposés, respectivement 1 et 0. Un seul buffer marmis les deux, serie, sera validé (cf. Annexe)

- DE=0 RE=0 le 8T26 est en lecture: les données transitent de la position mémoire vers le microprocesseur.
- DE=1 RE=1 Le 8T26 est en écriture: les données transitent du microprocesseur vers une position mémoire.
- DE=0 RE=1 le 8T26 est en haute impédance: le microprocesseur adresse l'un des boitiers internes à la carte CPU.

Tableau de fonctionnement:

E	VMA	R/W	CS	RE	DE
0	0	0	0	1	0
0	0	0	1	1	0
0	0	1	0	1	0
0	0	1	1	1	0
0	1	0	0	1	0
0	1	0	1	1	0
0	1	1	0	1	0
0	1	1	1	1	0
1	0	0	0	1	0
1	0	0	1	1	0
1	0	1	0	1	0
1	0	1	1	1	0
1	1	0	0	1	1
1	1	1	0	1	0
1	1	1	1	0	0



D'après le tableau ci-dessus, nous obtenons:

DE = E.VMA.R/W.CS

$$\begin{aligned}
 \overline{RE} = & \overline{E.VMA.R/W.CS} + \overline{E.VMA.R/W.CS} + \overline{E.VMA.R/W.CS} + \overline{E.VMA.R/W.CS} \\
 & + \overline{E.VMA.R/W.CS} + \overline{E.VMA.R/W.CS} + \overline{E.VMA.R/W.CS} + \overline{E.VMA.R/W.CS} \\
 & + \overline{E.VMA.R/W.CS} + \overline{E.VMA.R/W.CS} + \overline{E.VMA.R/W.CS} + \overline{E.VMA.R/W.CS} \\
 & + \overline{E.VMA.R/W.CS} + \overline{E.VMA.R/W.CS} + \overline{E.VMA.R/W.CS} + \overline{E.VMA.R/W.CS}
 \end{aligned}$$

après simplification, nous obtenons:

RE = E.VMA.R/W.CS

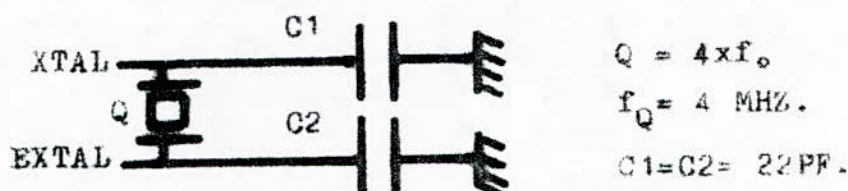
Le buffer 8T26 utilisé dans la carte sert uniquement dans la phase de mise au point. Il serait remplacé par des 8T28 qui n'inversent pas le bus de données.

3.2 Bus de Contrôle-

Le bus de contrôle du 6809 englobe les lignes suivantes:

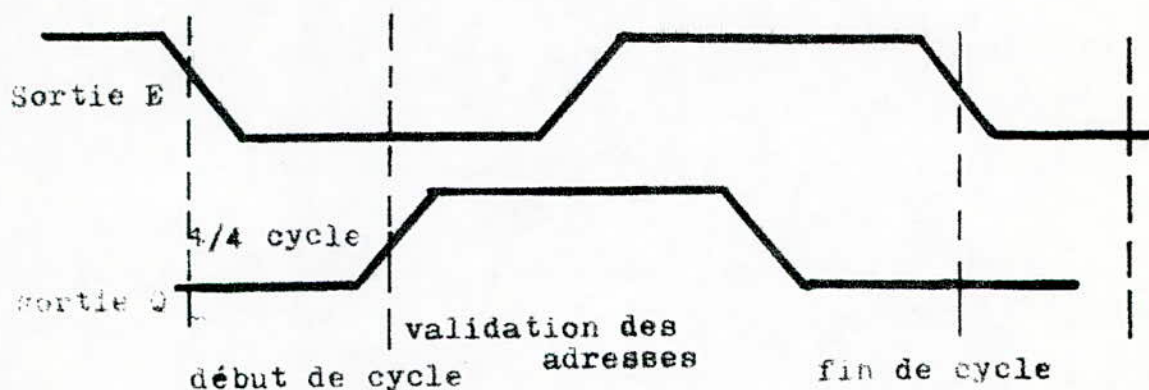
A- Les signaux d'horloge-

XTAL et EXTAL: entrée horloge, un quartz de fréquence $4xf_0$ sera branché à ces deux lignes pour permettre à l'oscillateur interne de fonctionner en résonance parallèle



Sortie horloge: horloge de fréquence égale à celle du microprocesseur.

- E : signal délivré par l'oscillateur interne sert à synchroniser le fonctionnement de la carte avec le système.
- Q : signal d'horloge en quadrature avec E qui sert à la validation des adresses.



B- Les signaux de contrôle-

B1- ligne R/ \bar{W} : ligne de lecture et écriture. Cette broche de sortie détermine le sens de transfert des informations sur le bus de données.

R/ \bar{W} = 1 : le microprocesseur est en lecture, D₀-D₇ sont en entrée.

R/ \bar{W} = 0 : le microprocesseur est en écriture, D₀-D₇ sont en sortie.

cette ligne peut occuper un autre état non actif : état en haute impédance qui est commandé intérieurement par le microprocesseur en présence d'une interruption.

B2- les lignes BA et BS:

BA: disponibilité du bus (Bus Available)

BS: Etat du bus (Bus State)

Quatre combinaisons de ces deux lignes nous renseignent à chaque instant sur l'état du microprocesseur.

BA	BS	Fonctionnement du micro.
0	0	Normal
0	1	reconnaissance d'une interruption
1	0	reconnaissance de synchro. externe
1	1	Arrêt ou bus occupé

B3- HALT : cette ligne arrête le microprocesseur et positionne BA et BS.

B4 - RESET : c'est la ligne d'initialisation. Un niveau bas sur ligne détermine une réinitialisation complète du microprocesseur.

B5- lignes d'interruption: NMI, FIRQ, IRQ.

Ces trois lignes interrompent le déroulement du programme principal pour le brancher vers un autre programme (sous programme) et elles sont actives à l'état bas.

B6- MRDY (MEMORY READY): cette ligne permet l'allongement du signal d'horloge E dans le cas d'une utilisation de mémoire lente, elle active à l'état bas.

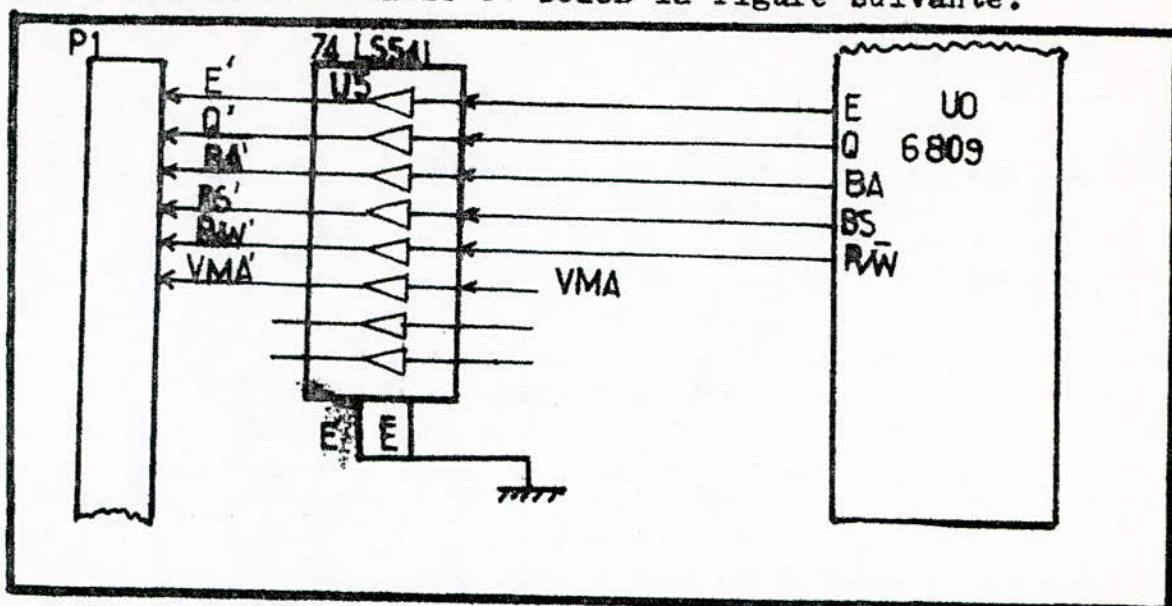
B7- DMA/BRDY:

DMA (DIRECT MEMORY ACCED) ou Accès direct en Mémoire: A l'état bas, cette entrée suspend l'initialisation du microprocesseur et positionne BA et BS à 1.

BRDY : Un état bas sur cette ligne lors d'une demande de rafraichissement suspend l'utilisation des bus et positionne BA et BS à 1. Cette ligne sert uniquement lorsqu'on utilise des mémoires RAM dynamiques.

3.3 Amplification du bus de contrôle-

Les lignes de sortie doivent être amplifiées pour permettre une sortance convenable et selon la figure suivante:

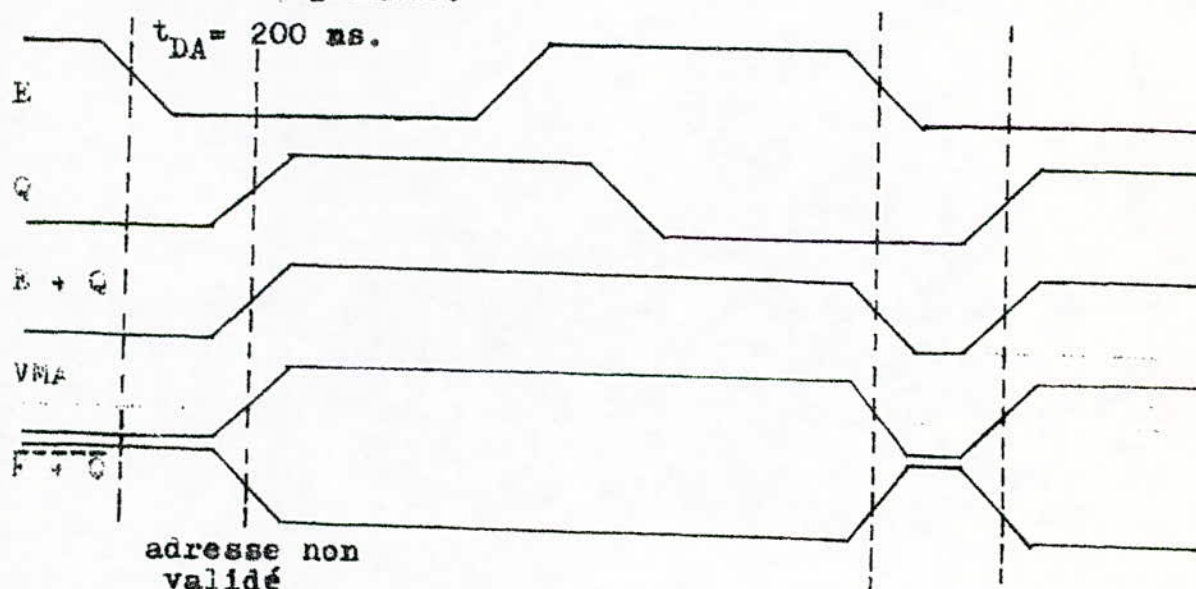


Les lignes BA, BS, E, Q et R/\bar{W} sont amplifiées par U5 qui est un circuit intégré 74LS541, buffer unidirectionnel, validé tous le temps afin que les signaux issus de ces lignes soient constamment présents sur le connecteur P₀.

3.4 Génération du VMA-

Le signal VMA permet de valider une adresse. Il est utilisé pour valider les circuits périphériques du microprocesseur.

Ce signal sera généré par la carte CPU et contrôlé par BA, l'état du bus. La figure 2 présente son circuit de fonctionnement avec ses chronogrammes.



La validation étant faite en fonction de l'état du bus BA, les adresses sont validées au front descendant de E.

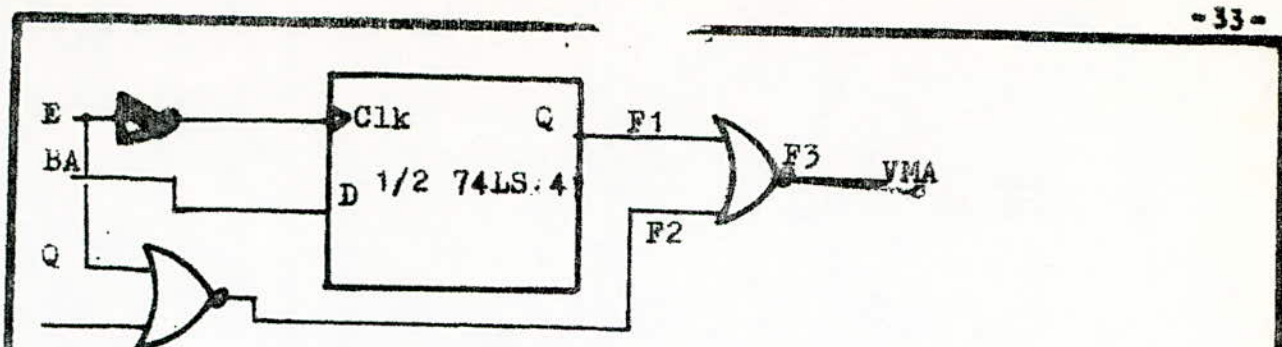


Figure-2-

Table de Vérité

F1	F2	F3
0	0	1
0	1	0
1	0	0
1	1	0

$$F3 = F1.F2 + \bar{F1}.F2 + F1.\bar{F2} + \bar{F1}.\bar{F2} + F1.F2$$

$$F3 = F1 \oplus F2$$

3.5 Circuit d'initialisation -

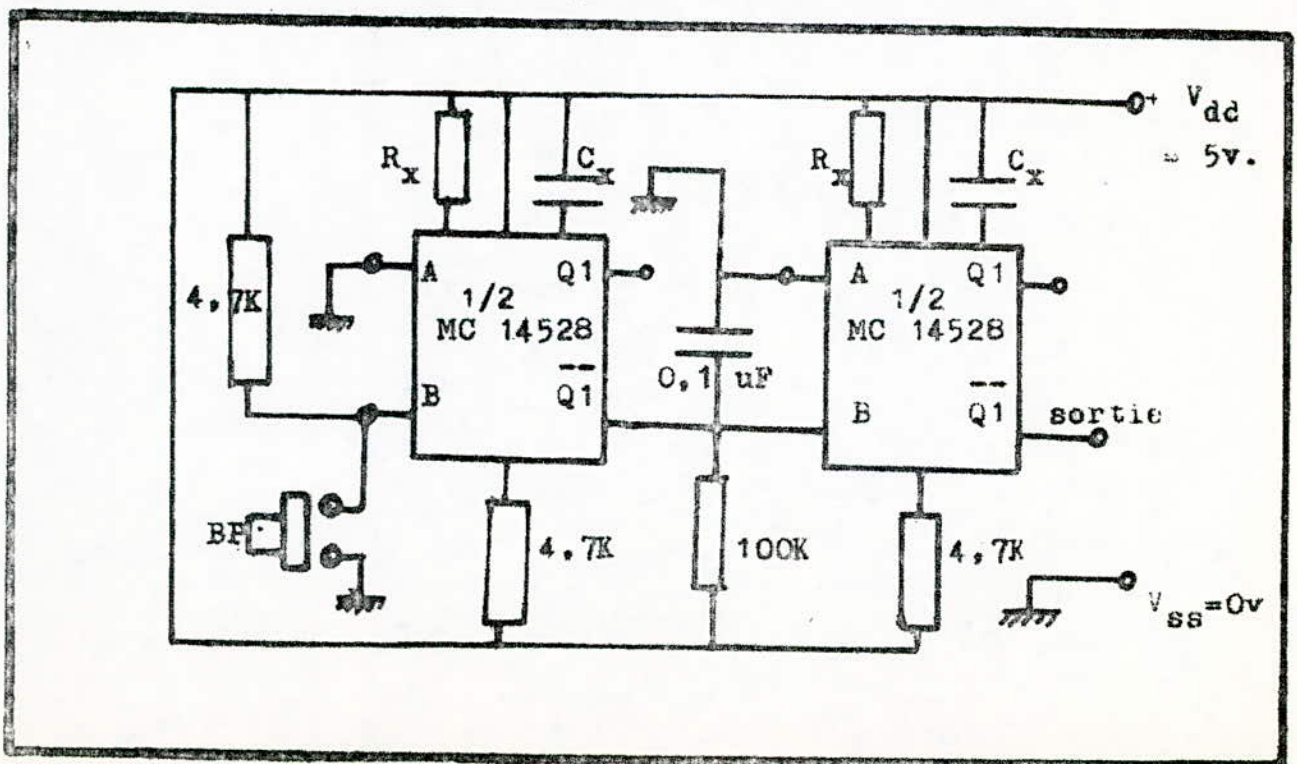
La ligne reset reçoit un niveau bas lors la mise sous tension durant 10 à 20 ns, ce qui initialise le microprocesseur.

Grâce, au monostable U9, une remise à zéro est possible à l'aide d'un bouton poussoir externe.

fonctionnement du montage:

A la mise sous tension, l'entrée B2 reçoit une impulsion de durée $t=RC=0,01s$. L'entrée A2 étant en niveau bas, la sortie $\bar{Q}2$ basculera de l'état 1 à l'état 0.

la durée $t=RC$ est imposé par les caractéristiques du monostable 14528. Pour une valeur de $R = 100 K$ et $V_{DD} = 5v$. on trouve une valeur de capacité $C=100nf$.



4. Décodage des adresses-

Les informations enregistrées sont transférées automatiquement vers les interfaces d'Entrée/Sortie pour le traitement et le dépouillement. De ce fait, une capacité mémoire n'est pas utile.

Une seule zone étant occupée par les mémoires mortes pour le programme moniteur.

Champ mémoire

4K -ROM 2532	FFFF
Gen.A/D	BFFF 8000
PTM	7007 7000
ACIA	6001 6000
PIA 2	5003 5000
PIA 1	4003 4000
RAM 4	3FFF 3000
RAM 3	2FFF 2000
RAM2	1FFF 1000
RAM 1	0FFF 0000

De la position 8000 à BFFF, est réservée pour les circuits externes à la carte CPU.

Mémoire RAM 6810:

La mémoire RAM 6810 est une mémoire vive de 128 Octets. Elle est connectée au bus du microprocesseur selon la figure 3-a.

Sen organisation est de 8 bits, et son temps d'accès est de 200ns. Sa consommation étant de l'ordre de 20mA au repos.

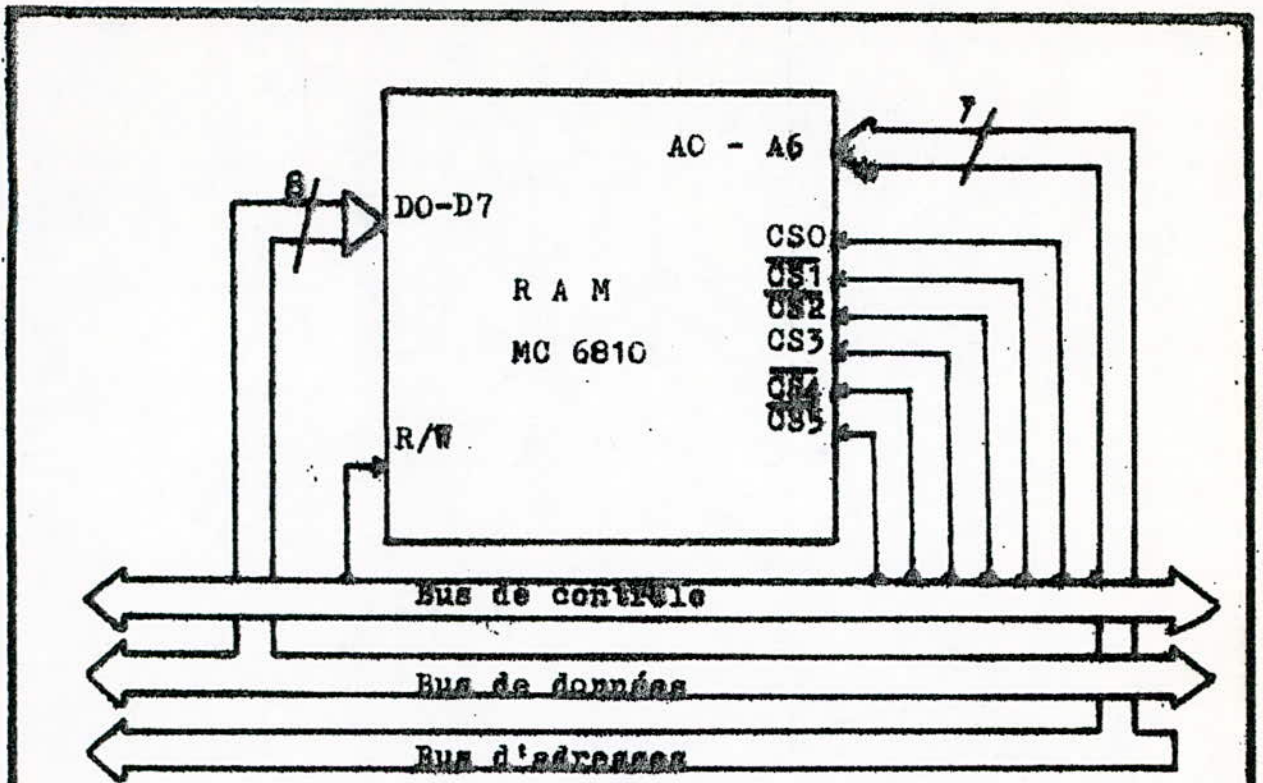
Mémoire ROM 2532:

L'EPROM 2532 est une mémoire morte programmable de 4K Octets. Elle est connectée au bus du microprocesseur selon la figure 3-b.

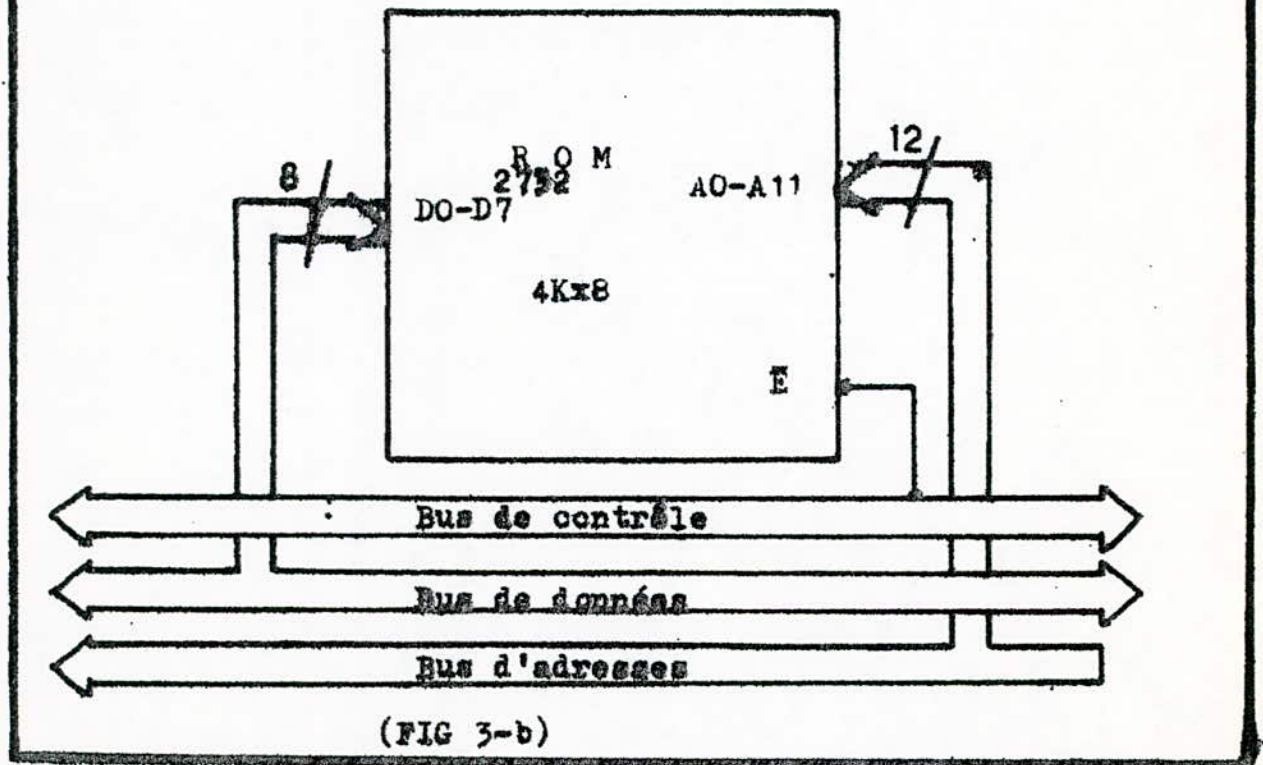
Sen organisation est de 8 bits, et son temps d'accès est de 250ns. Sa consommation étant de l'ordre de 50mA au repos.

Table de validation de la RAM

CS0	CS1	CS2	CS3	CS4	CS5
1	0	0	1	0	0



(FIG 3-a)



(FIG 3-b)

1. Circuit interface Entrée/Sortie parallèle:

Le circuit interface parallèle, ou PIA MC6821, est un circuit divisé en deux parties comprenant chacune 8 bits d'entrée-sortie et deux lignes de contrôle. (cf. annexe)

Interface avec le bus microprocesseur-

l'interface avec le bus du microprocesseur se fait à l'aide de 3 bus: un bus de contrôle, un bus de données et un bus d'adresses.

Le bus de contrôle est composé des lignes suivantes:

- E : ligne d'horloge du micro.
- R/W : lecture-écriture du micro.
- IRQA, IRQB: ces deux lignes, étant des demandes d'interruption pour le micro, sont issues du port A et du port B.
- CS : sélection du bitier PIA. Trois lignes de sélection CS0-CS1-CS2 facilitent le décodage d'adresses pour la sélection de ce bitier.

Connexion du PIA au bus du microprocesseur

Une telle connexion est représentée par la figure 4.

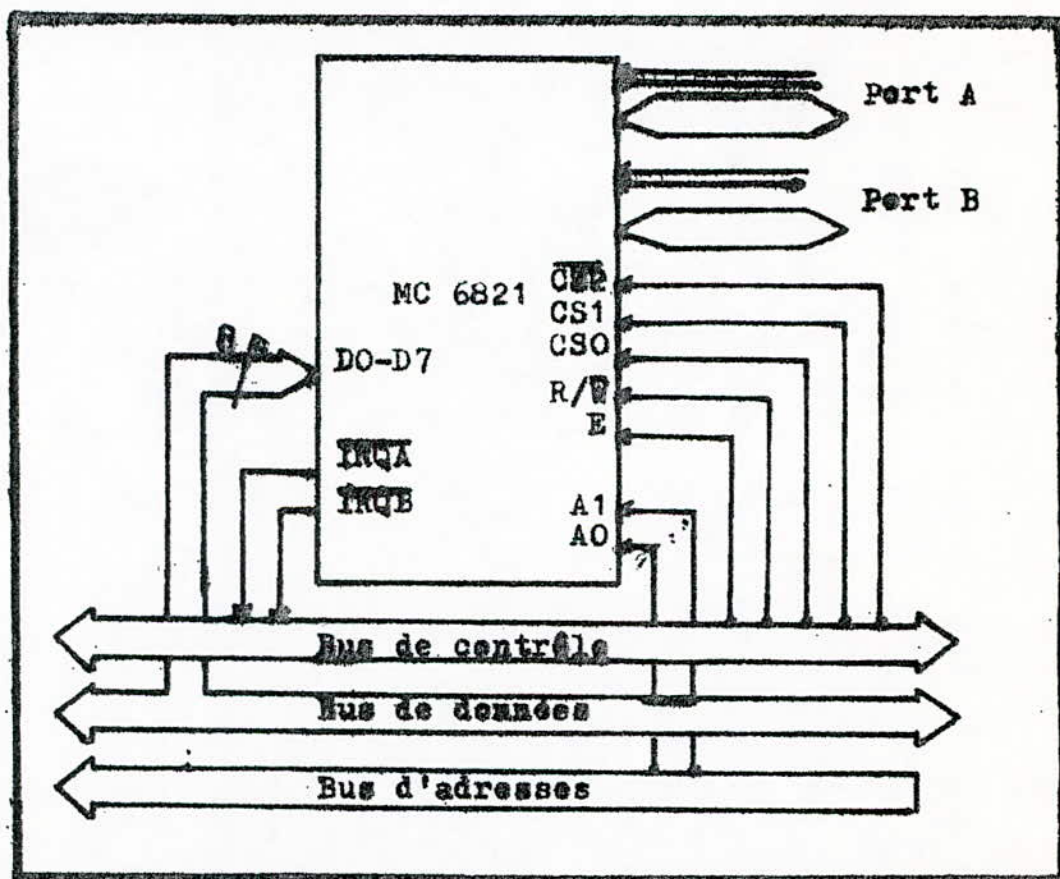


FIG 4-Connexion du PIA au Bus interne

4.2 Circuit d'interface série:

le circuit interface sérié ou ACIA MC6850 est un circuit interface série asynchrone utilisé pour communiquer entre un télétpe ou une imprimante et le microprocesseur.

L'ACIA est relié au système par des entrées de selection, d'horloge, la ligne de lecture et écriture, une ligne d'interruption et un bus de données de 8 bits bidirectionnels. Pour transmettre ces données en série, L'ACIA a besoin d'une horloge pour fixer la vitesse de transmission, et pour cela, l'utilisation d'un Timer est indispensable. Ce dernier pouvant être appelé à d'autres fonctions dans le cadre d'une extension du système: le Timer utilisé est le MC 6840.

Les figures 5-a et 5-b présentent la connection de ces deux boitiers au bus du microprocesseur.

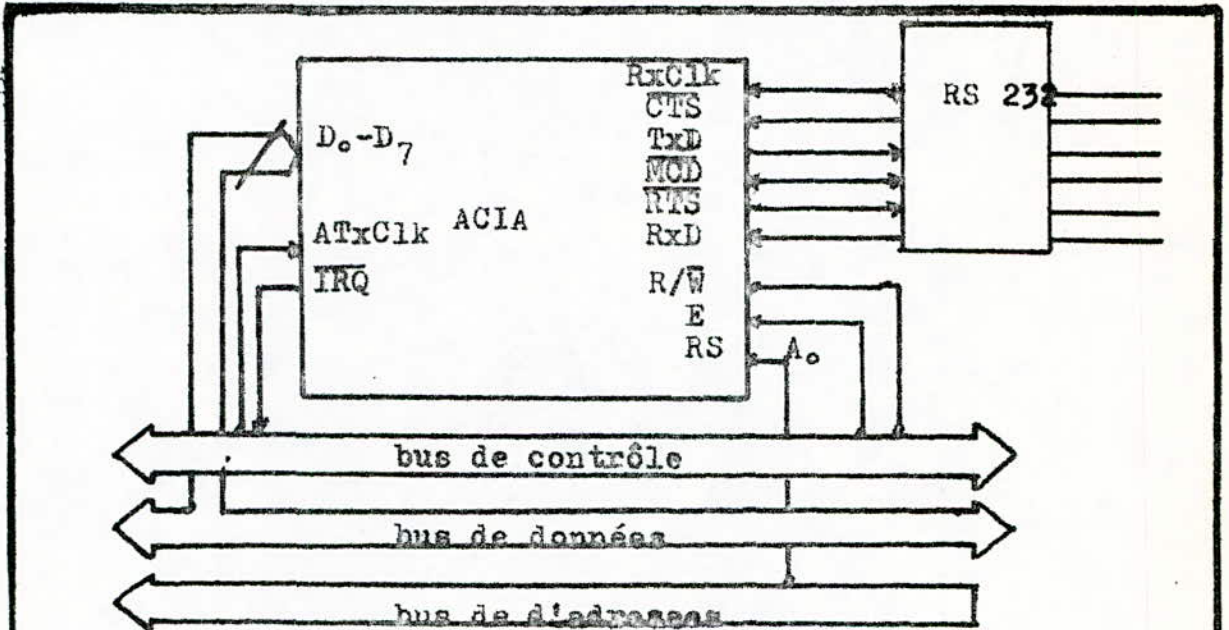


FIG 5-a -connection de l'ACIA-

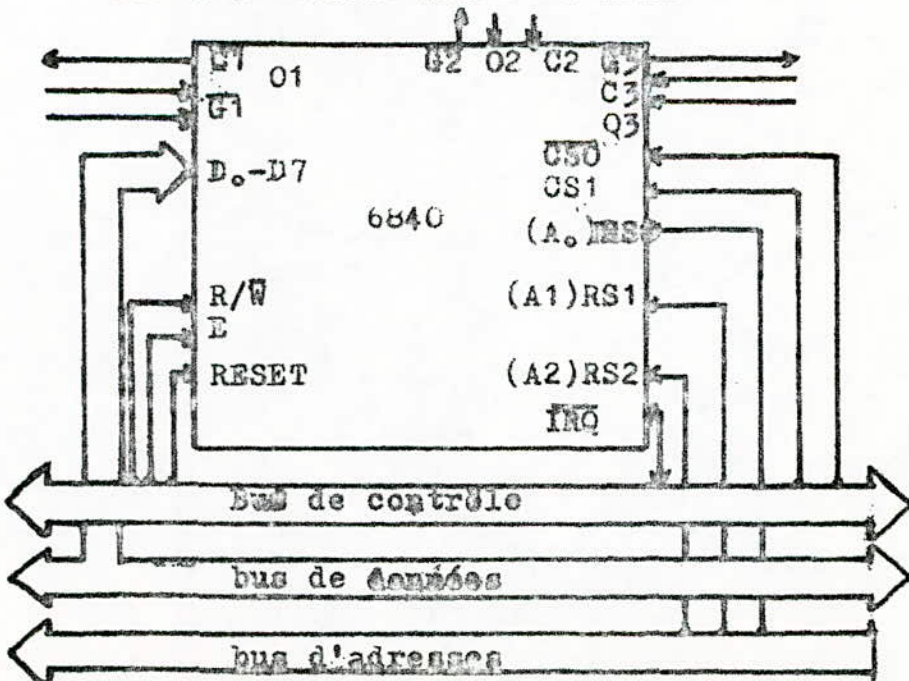


FIG 5-b -connection du Timer-

4.5 Décodage des boitiers:

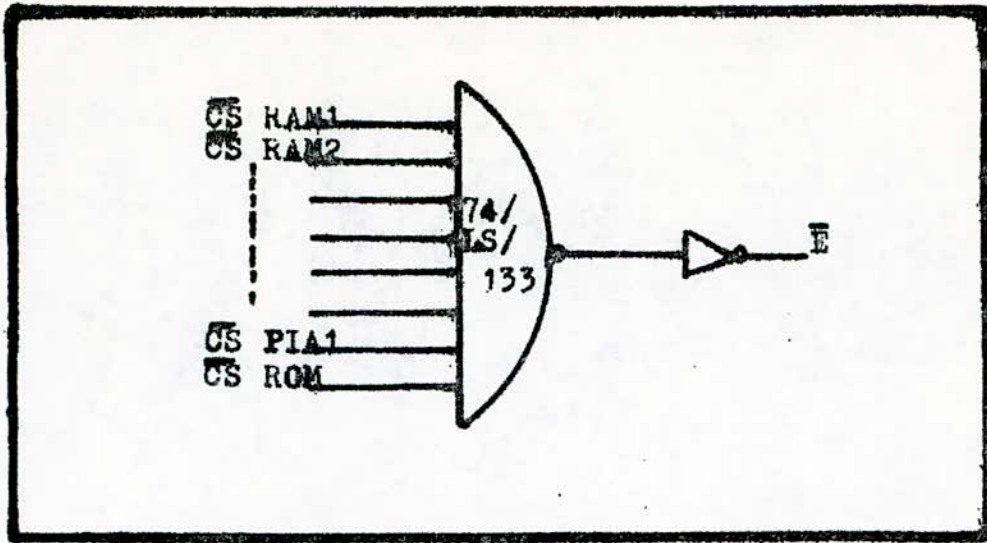
Deux tableaux ci-dessous résument, et la selection des boitiers et le décodage du bus d'adresses.

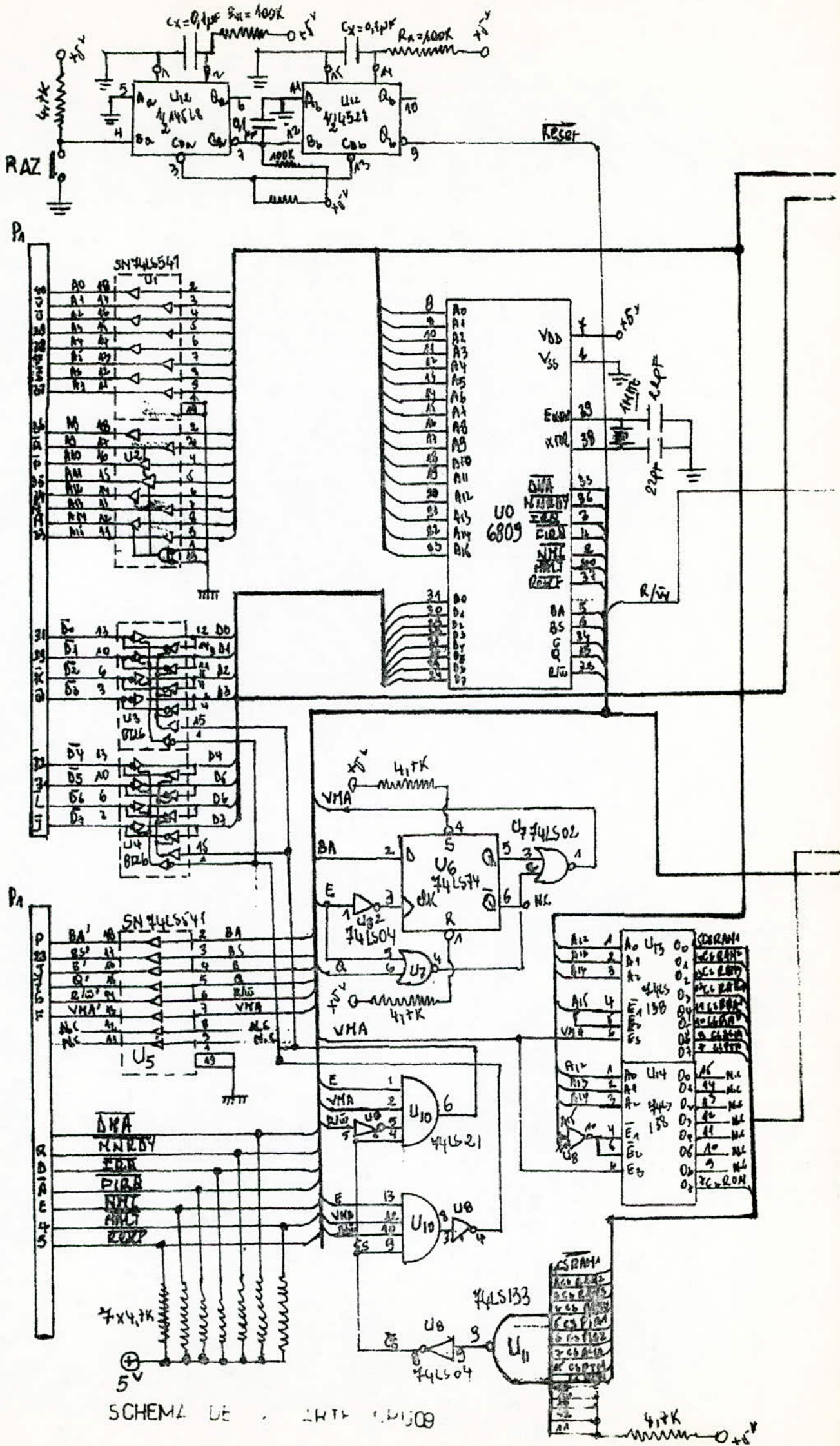
HEX	A15	A14	A13	A12	RAM1	RAM2	RAM3	RAM4	PIA1	PIA2	ACIA	PTM	ROM
0	0	0	0	0	0	1	1	1	1	1	1	1	1
1	0	0	0	1	1	0	1	1	1	1	1	1	1
2	0	0	1	0	1	1	0	1	1	1	1	1	1
3	0	0	1	1	1	1	1	0	1	1	1	1	1
4	0	1	0	0	1	1	1	1	0	1	1	1	1
5	0	1	0	1	1	1	1	1	1	0	1	1	1
6	0	1	1	0	1	1	1	1	1	1	0	1	1
7	0	1	1	1	1	1	1	1	1	1	1	0	1
8	1	0	0	0	1	1	1	1	1	1	1	1	1
9	1	0	0	1	1	1	1	1	1	1	1	1	1
A	1	0	1	0	1	1	1	1	1	1	1	1	1
B	1	0	1	1	1	1	1	1	1	1	1	1	1
C	1	1	0	0	1	1	1	1	1	1	1	1	1
D	1	1	0	1	1	1	1	1	1	1	1	1	1
E	1	1	1	0	1	1	1	1	1	1	1	1	1
F	1	1	1	1	1	1	1	1	1	1	1	1	0

-Tableau de selection des boitiers-

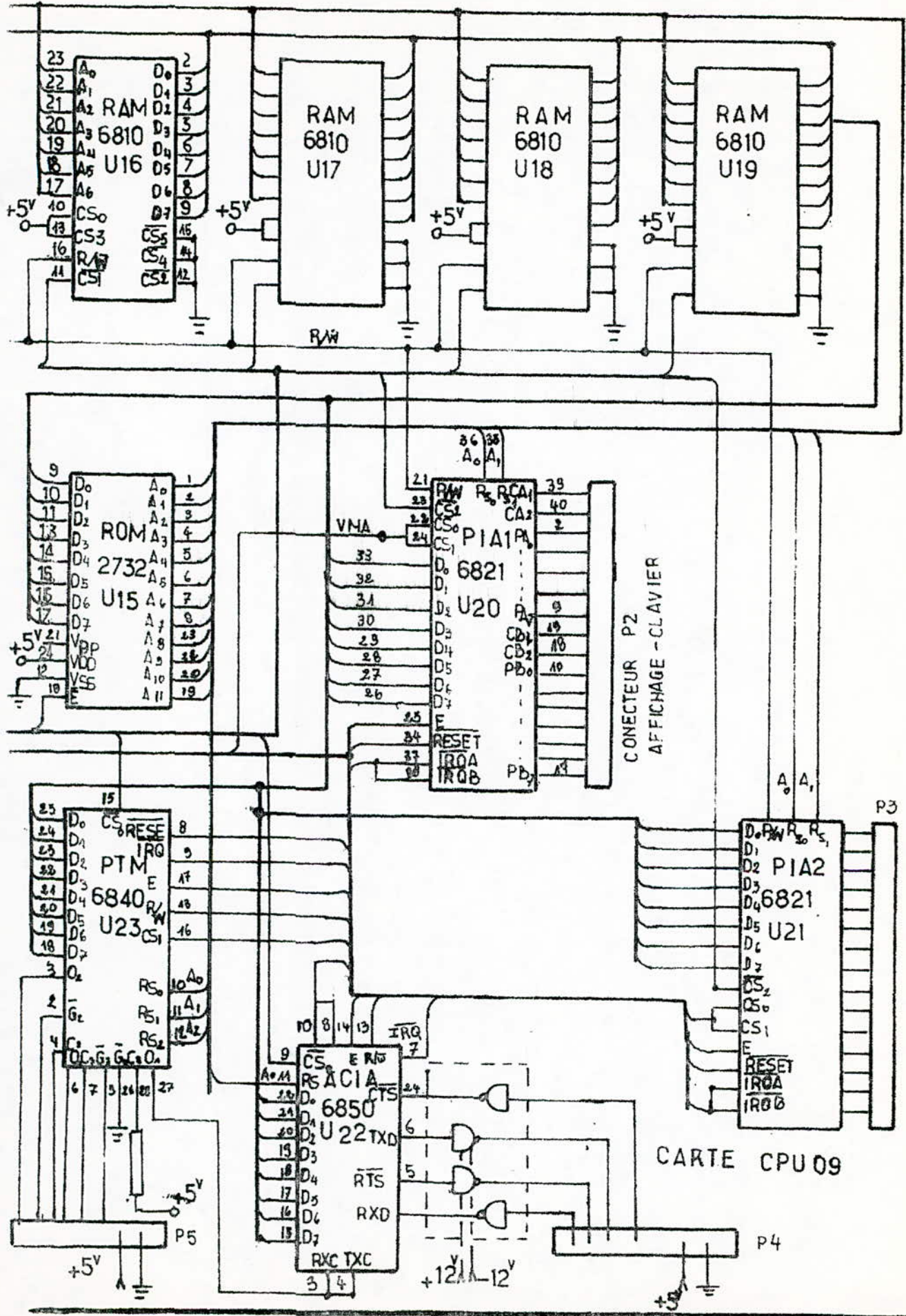
A15	A14	A13	A12	A11	A10	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0	Adresses	Boitier
0	0	0	0	X	X	X	X	X	0	0	0	0	0	0	0	0 0 0 0	
0	0	0	0	X	X	X	X	X	1	1	1	1	1	1	1	0 0 7 F	RAM1
0	0	0	1	X	X	X	X	X	0	0	0	0	0	0	0	1 0 0 0	
0	0	0	1	X	X	X	X	X	1	1	1	1	1	1	1	1 0 7 F	RAM2
0	0	1	0	X	X	X	X	X	0	0	0	0	0	0	0	2 0 0 0	
0	0	1	0	X	X	X	X	X	1	1	1	1	1	1	1	2 0 7 F	RAM3
0	0	1	1	X	X	X	X	X	0	0	0	0	0	0	0	3 0 0 0	
0	0	1	1	X	X	X	X	X	1	1	1	1	1	1	1	3 0 7 F	RAM4
0	1	0	0	X	X	X	X	X	X	X	X	X	X	0	0	4 0 0 0	
0	1	0	0	X	X	X	X	X	X	X	X	X	X	0	1	4 0 0 1	
C	1	0	0	X	X	X	X	X	X	X	X	X	X	1	0	4 0 0 2	PIA 1
0	1	0	0	X	X	X	X	X	X	X	X	X	X	1	1	4 0 0 3	
0	1	0	1	X	X	X	X	X	X	X	X	X	X	0	0	5 0 0 0	
0	1	0	1	X	X	X	X	X	X	X	X	X	X	0	1	5 0 0 1	
0	1	0	1	X	X	X	X	X	X	X	X	X	X	1	0	5 0 0 2	PIA2
C	1	0	1	X	X	X	X	X	X	X	X	X	X	1	1	5 0 0 3	
0	1	1	0	X	X	X	X	X	X	X	X	X	X	X	0	6 0 0 0	
0	1	1	0	X	X	X	X	X	X	X	X	X	X	X	1	6 0 0 1	ACIA
0	1	1	1	X	X	X	X	X	X	X	X	X	X	0	0	7 0 0 0	
0	1	1	1	X	X	X	X	X	X	X	X	X	X	1	1	7 0 0 7	PTM
1	1	1	1	0	0	0	0	0	0	0	0	0	0	0	0	F 0 0 0	
1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	F F F F	ROM

-Tableau des adresses du plan mémoire-





SCHEMA DE LITR 11108



CHAPITRE V

1. CIRCUITS D'INTERFACE-

1. Introduction:

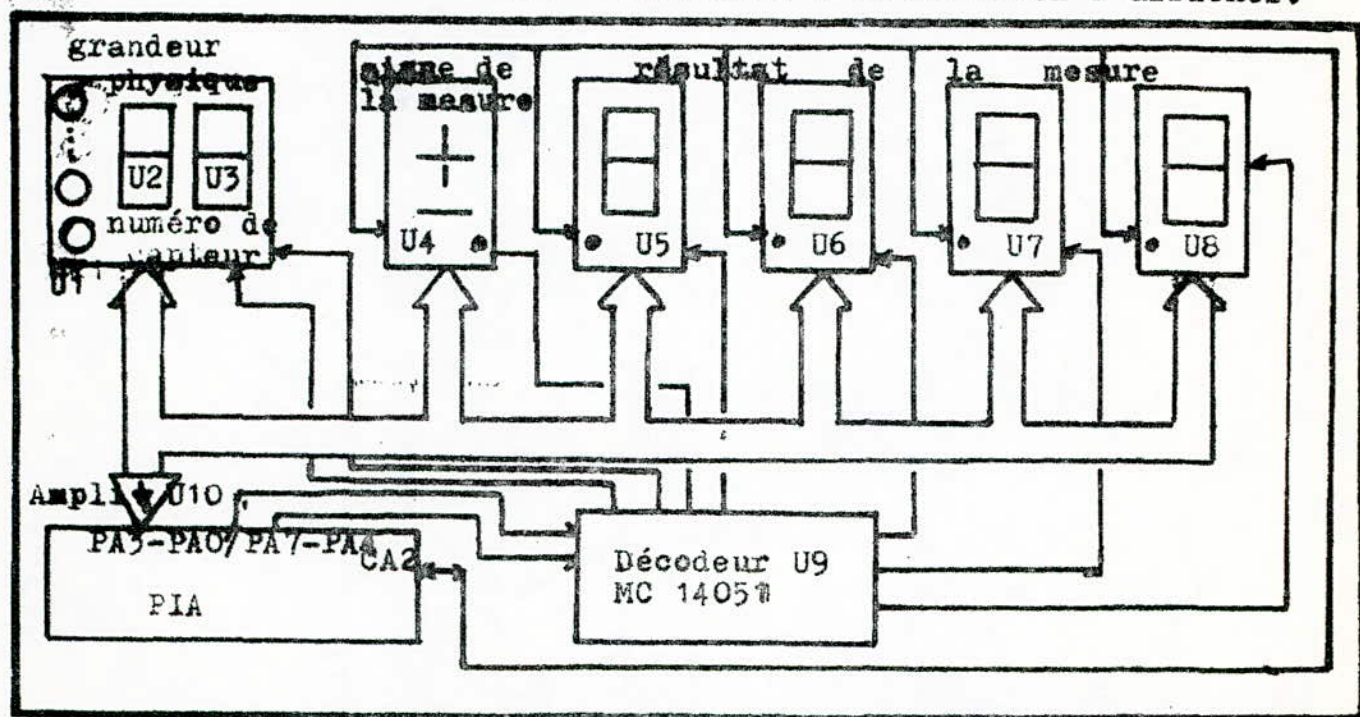
Cette partie englobe les circuits qui constituent les compléments à la carte CPU et au système, à savoir, la carte d'affichage, l'horloge et le clavier.

1-Carte d'Affichage.

Son schéma de principe est présenté par la figure 1: Huit leds indiquent la nature de la grandeur physique à mesurer, et, deux digits indiquent le numéro du capteur, un digit pour le signe de la mesure et quatre autres digits pour la mesure même.

Principe de fonctionnement:

Les informations stockées en mémoire sont acheminées sur demande vers l'un des ports du PIA. Pour réduire la consommation, un multiplexage a été réalisé, pour l'information à afficher, sur les digits et selon un code défini dans le tableau 1.1- Les lignes PA7 à PA4 du PIA serviront au décodage du digit, alors que PA3 à PA0 serviront à aiguiller l'information à afficher.



-FIG 1-Schéma de principe de la carte Affichage-

PA7	PA6	PA5	PA4	Digit décodé
0	0	0	X	dizaine numéro du capteur (boîtier U2)
0	0	1	X	Unité " " " " (" " U3)
0	1	0	X	signe de la mesure (boîtier U4)
0	1	1	X	décodeur des leds (boîtier U1)
1	0	0	X	Unité de la mesure (boîtier U8)
1	0	1	X	Millier de la mesure (boîtier U5)
1	1	0	X	Dizaine de la mesure (boîtier U7)
1	1	1	X	Centaine de la mesure (boîtier U6)

Tableau 1-1 -Décodage des digits-

Circuit de décodage:

l'utilisation d'un décodeur et d'un démultiplexeur simplifie énormément le décodage des digits.

Le Décodeur Démultiplexeur MC 14051-

Son schéma de brochage étant présenté à la figure 1-2, les lignes A, B, C sont reliées à PA5, PA6, PA7. La ligne de validation doit être maintenue à zéro pour l'activation du décodeur. L'entrée du démultiplexeur doit être reliée à +5v pour permettre une sortie de niveau haut. Et suivant la configuration des lignes A, B, C, nous obtenons un niveau haut sur l'une des huit sorties de ce démultiplexeur. La figure 1-3 montre son brochage avec l'un des digits.

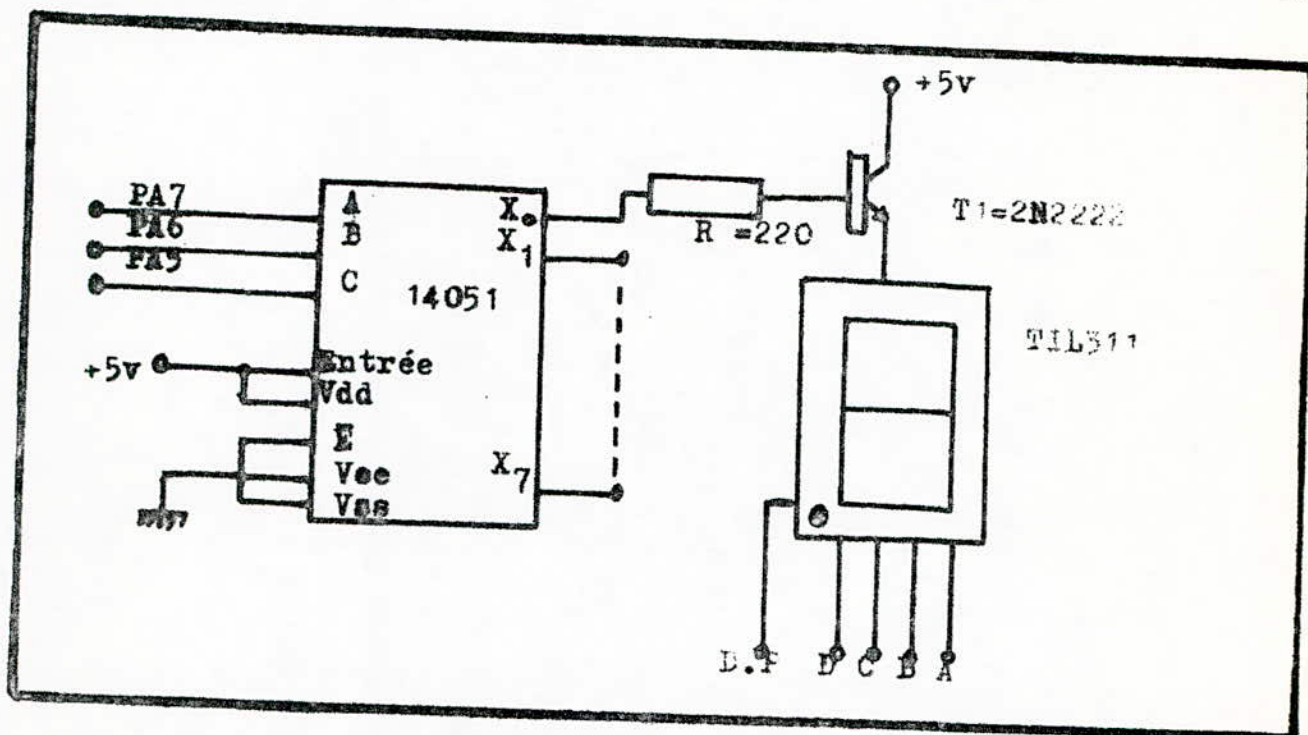
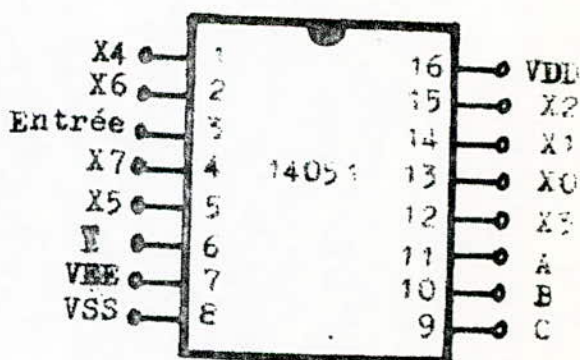


FIG-1.3

E	A	B	C	X7	X6	X5	X4	X3	X2	X1	X0
0	0	0	0	1	1	1	1	1	1	1	X
0	0	0	1	1	1	1	1	1	1	X	1
0	0	1	0	1	1	1	1	1	X	1	1
0	0	1	1	1	1	1	1	X	1	1	1
0	1	0	0	1	1	1	X	1	1	1	1
0	1	0	1	1	1	X	1	1	1	1	1
0	1	1	0	1	X	1	1	1	1	1	1
0	1	1	1	X	1	1	1	1	1	1	1
1	0	0	0	1							
1	0	0	1	1							
1	0	1	1	1							
1	1	0	0	1							
1	1	0	1	1							
1	1	1	0	1							
1	1	1	1	1							

Non Validé



-Table de vérité-

Les afficheurs U2, U3, U5, U6, U7 et U8 sont du type TIL 311 à décodeur intégré, et U4 pour le signe, ce qui réduit le nombre des composants. La consommation du TIL311 est de 200mA(max) et celle du TIL304 de 150mA(max). C'est ce qui à nécessité l'emploi de transistors pour l'amplification:

Calcul relatif aux transistors utilisés-

$I_c = 200\text{mA}$ à 350mA

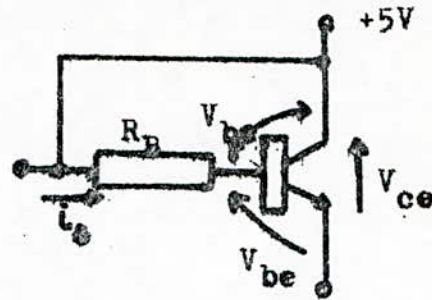
$$\beta_{\text{min}} \times \frac{I_c}{I_b} = (10, 20)$$

$$I_c \geq 140 \text{ mA}$$

$$(I_b)_{10} \geq \frac{140}{10} = 14 \text{ mA}$$

$$I_b = 7 \text{ mA} ; \frac{I_c}{I_b} = 20.$$

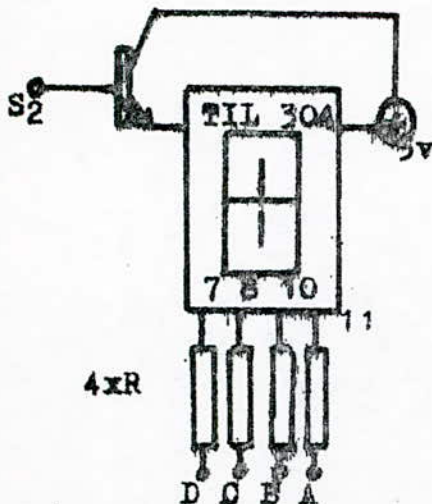
$$R_b \cdot I_b + V_{bc} = 0 ; R_b = -V_{bc} / I_b = -(-1,54) / 7 = 220 \Omega$$



Le transistor choisi est du type 2N2222.

Quelques détails relatif au montage du TIL304 et décodeur des Leds:

Les segments du TIL étant branchés directement aux Pins Exter il est utile de placer des résistances de protection en série avec les entrées D, C, B, A dont la valeur est de 270Ω relevée à partir des caractéristiques du TIL.

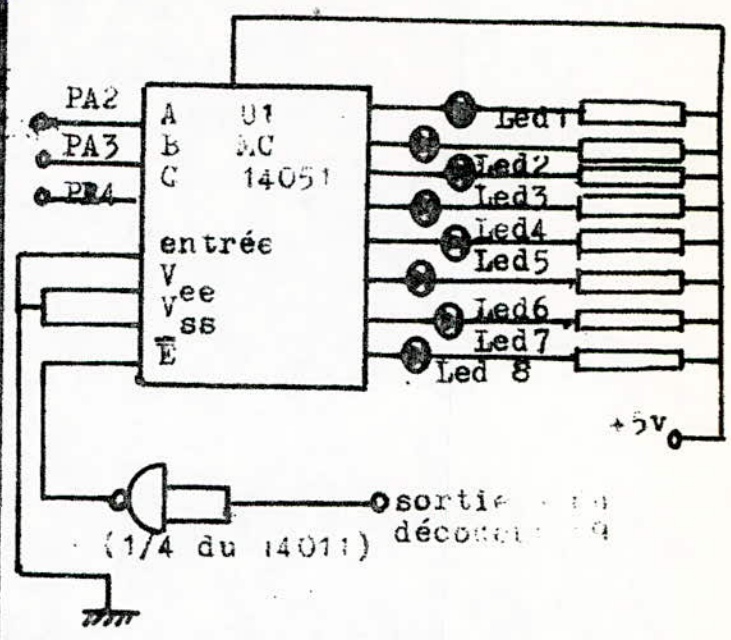


Indication de la nature de la grandeur physique-

Pour indiquer que la mesure affichée correspond à un capteur bien déterminé, des leds, qui nous renseignent sur le type de capteur utilisé, sont ainsi placées dans notre circuit. Et l'utilisation d'un décodeur identique à celui décrit précédemment est utilisé pour nous simplifier le fonctionnement.

-Tableau de validation des leds

E	C	B	A	LEDS
0	0	0	0	led 1
0	0	0	1	led 2
0	0	1	0	led 3
0	0	1	1	led 4
0	1	0	0	led 5
0	1	0	1	led 6
0	1	1	0	led 7
0	1	1	1	led 8
1	0	0	0	X
1	0	0	1	X
1	0	1	0	X
1	0	1	1	X
1	1	0	0	X
1	1	0	1	X
1	1	1	0	X
1	1	1	1	X



La sortance du PIA n'est pas suffisante pour attaquer les afficheurs, il est nécessaire d'amplifier les lignes PA3, PA2, PA1 et PA0 du port A; c'est le rôle de U10, buffer 8T97, qui est un circuit intégré contenant 6 buffers et qui permet également une liaison avec différents boîtiers.

2-Horloge-

Le circuit d'horloge, présenté à la figure 2-a, est constitué de quatre parties distinctes:

- La base de temps.
- Le circuit de comptage et affichage.
- Le circuit de mise à l'heure.
- Le circuit interface avec le microprocesseur.

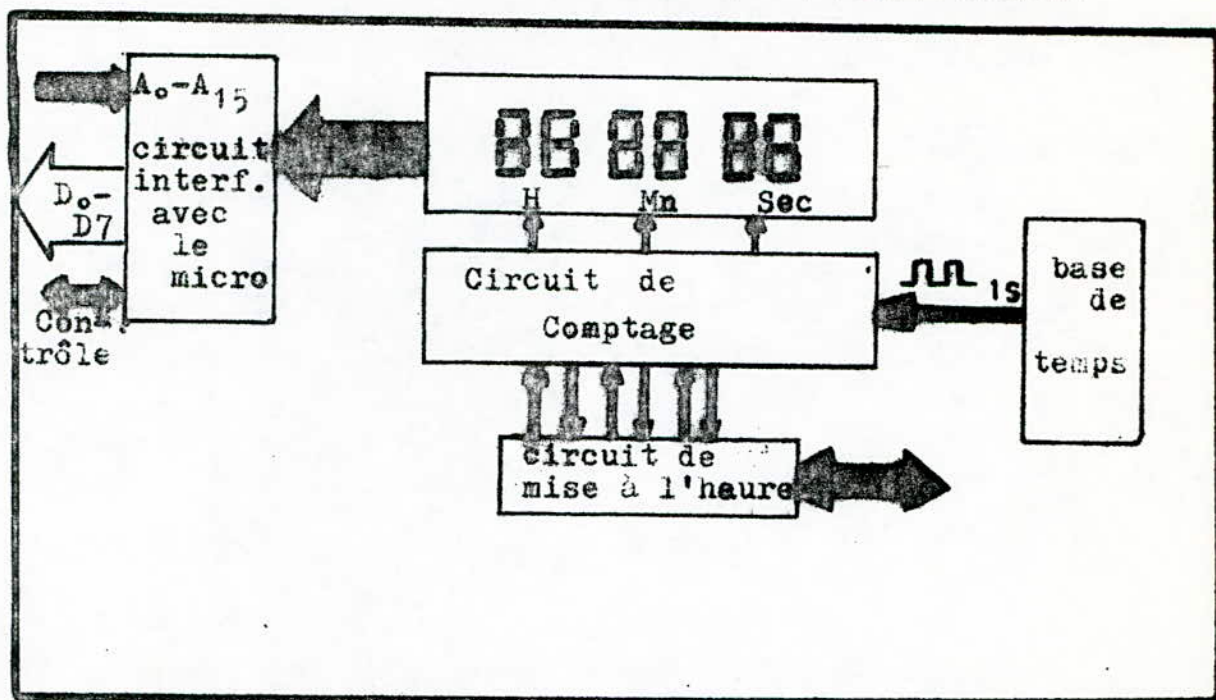


Fig 2-a

a-Base de temps:

Cette base de temps fournit des impulsions de durée de 1s pour le comptage (seconde, minute et heure)

b-Circuit de comptage et affichage:

Ce circuit est réalisé à l'aide de trois compteurs binaires. Six afficheurs, digits, permettent l'affichage des secondes, minutes et heures.

c-Circuit de mise à l'heure:

Ce bloc servira pour la mise à l'heure réelle de l'horloge.

d-Circuit interface:

Ce circuit servira d'interface pour relier le bus central du microprocesseur. Sa fonction est de fournir sur demande l'horaire nécessaire au relevé de mesure.

Constitution de chaque Bloc-

a) constitution du circuit base de temps et fonctionnement:

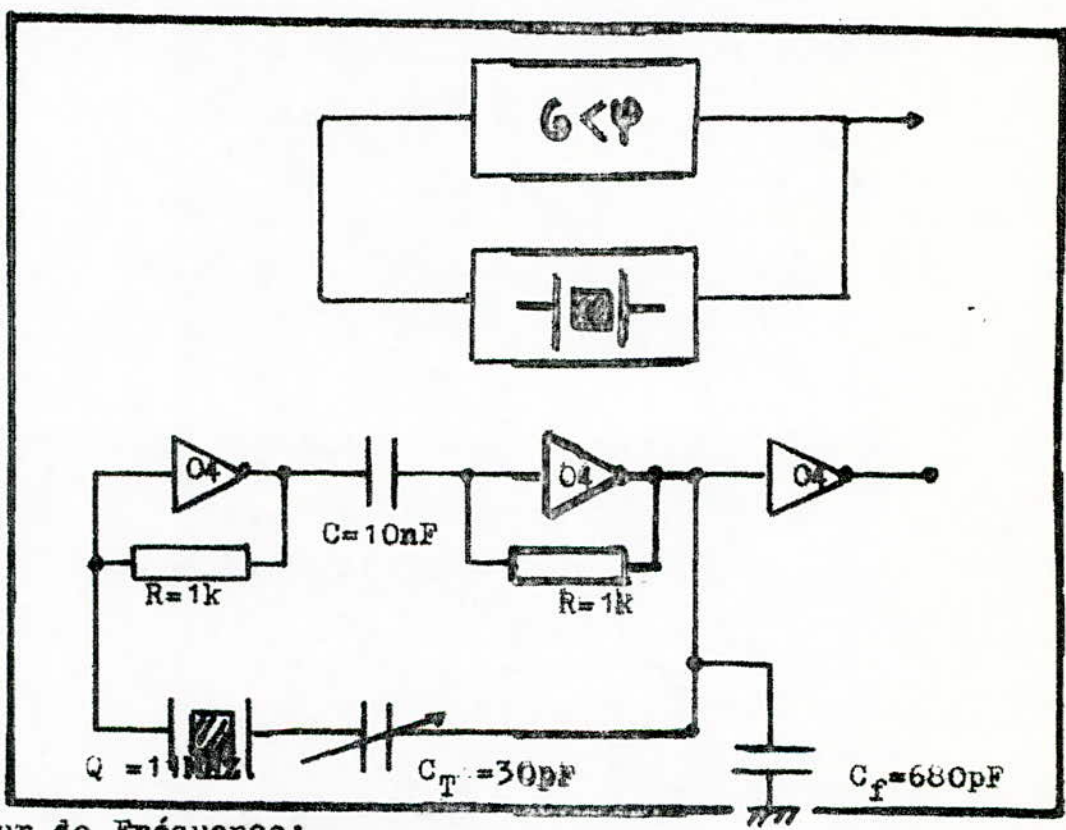
Le circuit base de temps est réalisé à l'aide d'un oscillateur à quartz et une série de décade du type 14518, doubles compteurs.

2.1 L'oscillateur à quartz:

Il est constitué essentiellement d'un amplificateur de gain supérieur à 1 dont la rotation de phase est de 360° pour la fréquence considérée qui est de 1 MHz, et d'un réseau de contre-réaction à quartz pour une stabilisation de la fréquence d'oscillation.

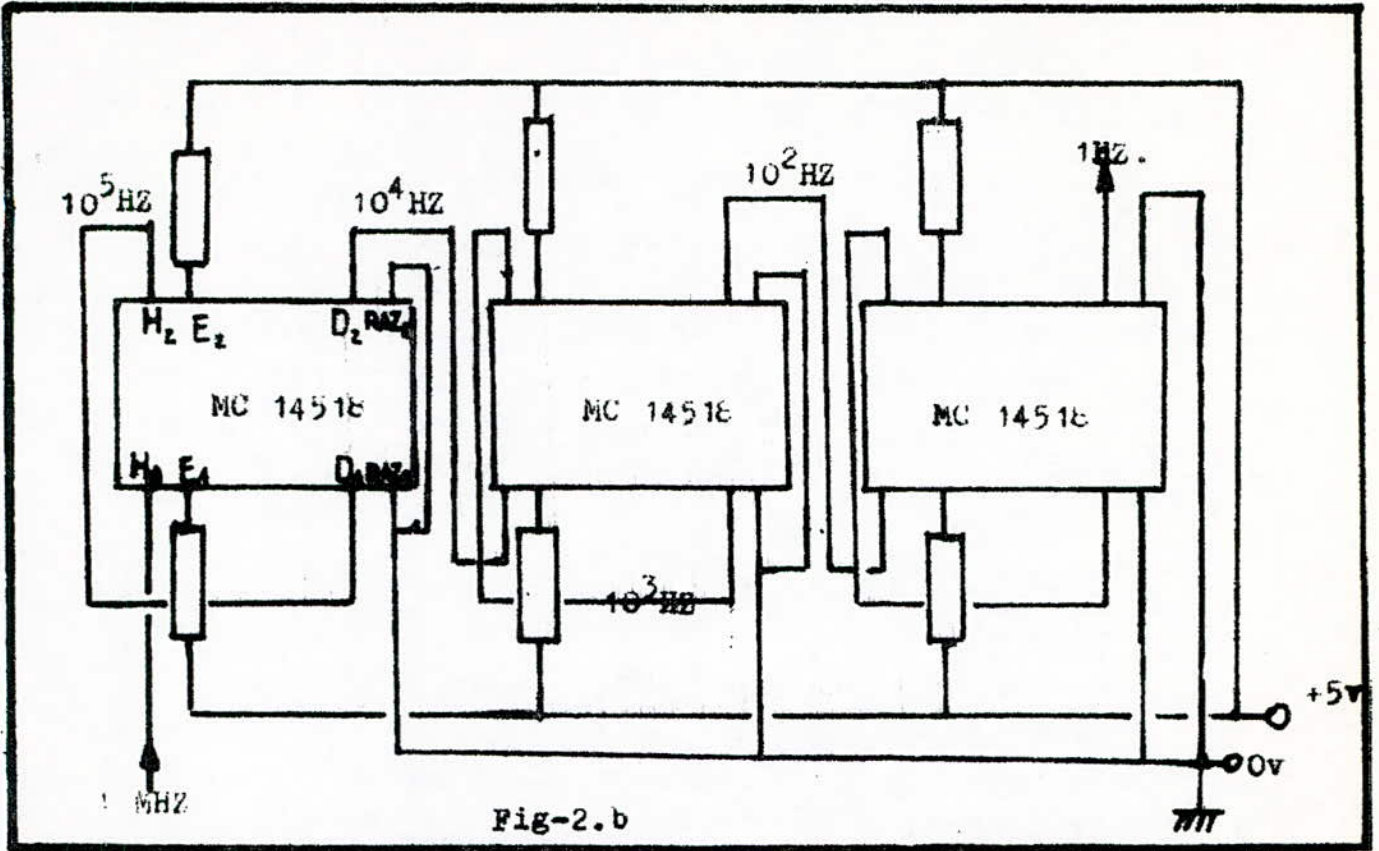
Les circuits digitaux n'étant pas conçus comme des amplificateurs linéaires, leur utilisation dans cette application nécessite un déplacement du point de repos dans la partie linéaire de leur caractéristique de transfert, ceci est obtenu en insérant une résistance entre l'entrée et la sortie de l'inverseur puisque l'oscillateur nécessite un amplificateur non inverseur, il est utile d'ajouter un deuxième étage identique.

La série SN74L permet la réalisation d'oscillateurs à quartz jusqu'à des fréquences de l'ordre de 10 MHz.

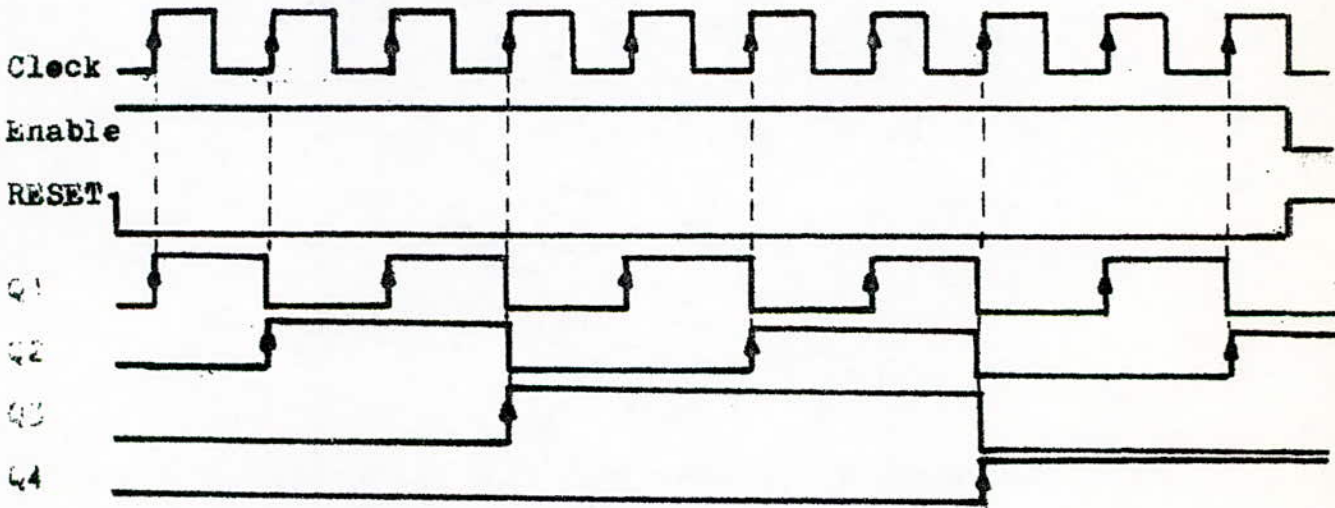


2.2 Diviseur de Fréquence:

La fréquence de base de 1 MHz de l'oscillateur à quartz est ramenée, à l'aide d'une série de trois diviseurs par 100, à une fréquence de 1 Hz. Le circuit diviseur est réalisé au moyen de trois doubles compteurs de type MC14518 (cf. Annexe). En reliant l'entrée horloge du deuxième compteur avec la sortie du premier compteur, on obtient pour chaque boîtier une division par 100. La figure 2-b nous indique son mode de montage, le chronogramme de division par 10 par un seul compteur et la table de vérité.



-circuit de Montage-



-chronogramme de division par 10-

Table de vérité:

Enable	Reset	Sorties			
		Q1	Q2	Q3	Q4
1	0	0	0	0	0
1	0	0	0	0	1
1	0	0	0	1	0
1	0	0	0	1	1
1	0	0	1	0	0
1	0	0	1	0	1
1	0	0	1	1	0
1	0	0	1	1	1
1	0	1	0	0	0
1	0	1	0	0	1

b) constitution du circuit de comptage et Affichage:

-L'utilisation d'afficheurs Sept segments à décodeur intégré simplifie considérablement le circuit.

Un premier compteur s'incrémente au rythme de l'horloge, et à la soixantième impulsion une porte And le remet à zéro et incrémente le deuxième compteur et ainsi de suite jusqu'à ce qu'on obtienne l'affichage correct de l'heure, la minute et la seconde. Le passage, pour l'afficheur indiquant l'heure, de 24 à 0 est réalisé également à l'aide d'une porte And qui est activée lors de la vingt-quatrième impulsion.

Un tableau de vérité du fonctionnement de ce comptage est indiqué par la figure 2-c.

Clock 1	Diz Sec	Uni. Sec	Clock 2 RAZ 1,2	Diz Mn	Uni. Mn	Clock 3 RAZ 1,2	Diz. H.	Uni. H.	RAZ 1,2
0	0	0	0	0	0	0	0	0	0
1	0	1	0	0	0	0	0	0	0
2	0	2	0	0	0	0	0	0	0
3	0	3	0	0	0	0	0	0	0
4	0	4	0	0	0	0	0	0	0
5	0	5	0	0	0	0	0	0	0
6	0	6	0	0	0	0	0	0	0
7	0	7	0	0	0	0	0	0	0
8	0	8	0	0	0	0	0	0	0
9	0	9	0	0	0	0	0	0	0
10	1	0	0	0	0	0	0	0	0
60	0	0	1	0	1	0	0	0	0
3600	0	0	60	0	0	1	0	1	0
23x3600	5	9	60x23	5	9	23	2	3	0
24x3600	0	0	60x24	0	0	24	0	0	1

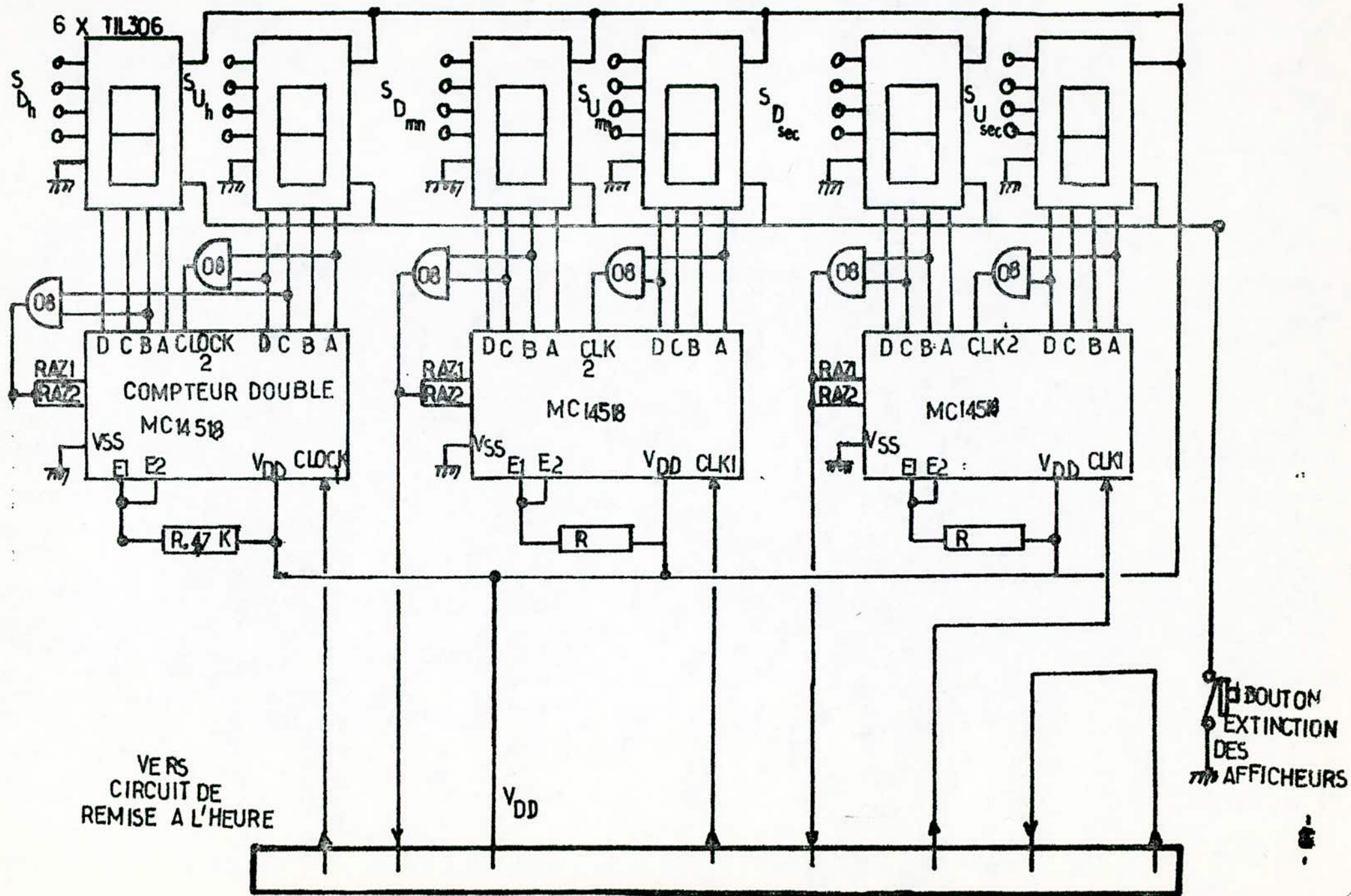
c) Constitution du circuit de mise à l'heure:

-Un ensemble de compteur monostable permet de sélectionner le bloc de comptage:seconde,minute ou heure à l'aide de switch électronique de type MC 14056 et au moyen du bouton poussoir, on envoie des impulsions d'une durée de 1s ou de 0,1s pour remettre à l'heure l'horloge. Au repos et en fonctionnement normal, la sortie de la porte XOR 2 permet de fermer les switch du deuxième boîtier permettant ainsi de relier les lignes 1 et 2, 3 et 4, 5 et 6.

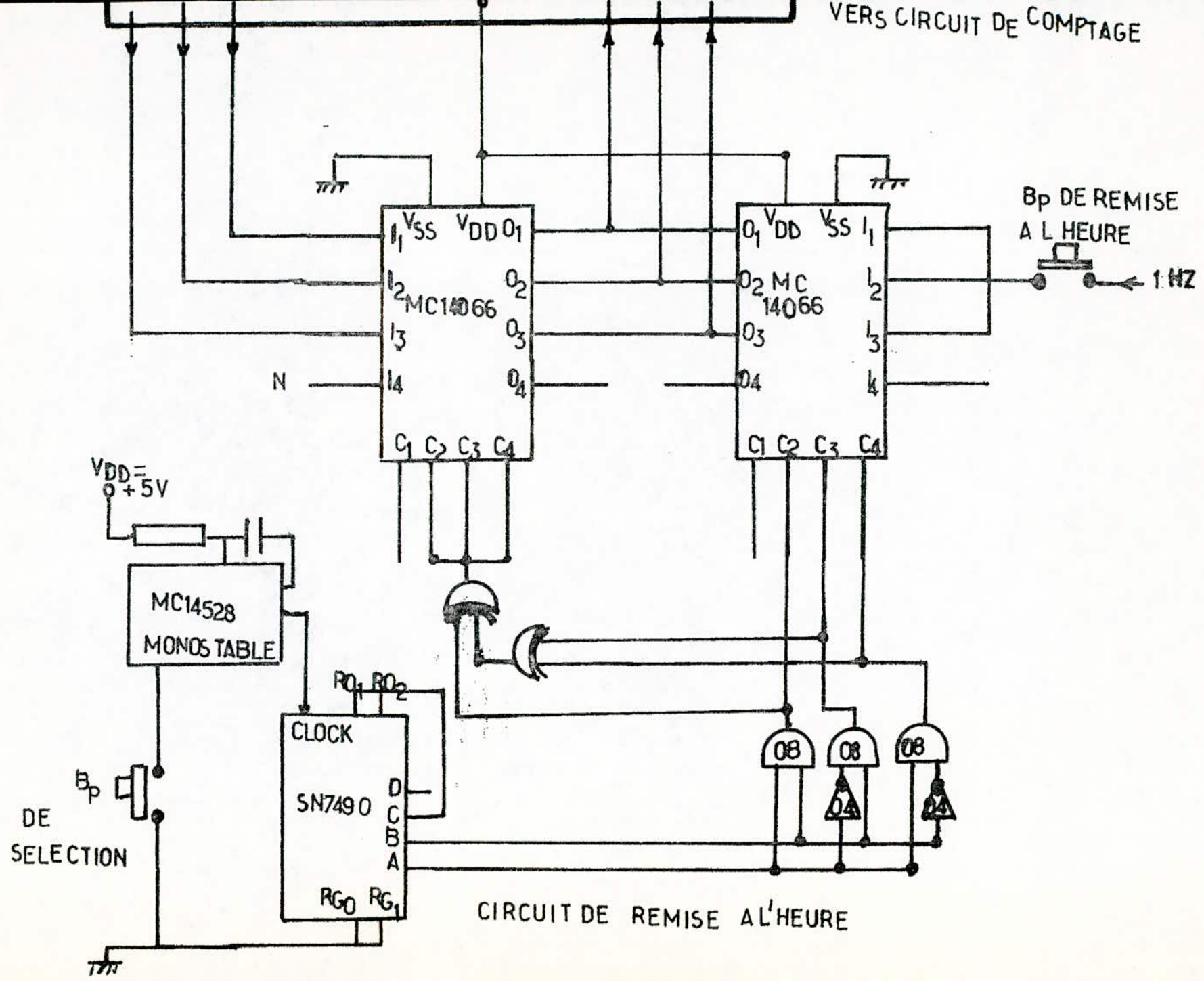
Le tableau de fonctionnement du système nous est donné par la figure ci-dessous;

S	DCBA	F1	F2	F3	Sortie H du Xor
0	0000	0	0	0	1
1	0001	0	1	0	0
2	0010	0	0	1	0
3	0011	1	0	0	0
4	0000				

-la figure 2-d nous présente le schéma du circuit de mise à l'heure dont le calcul relatif au monostable a été mentionné précédemment.

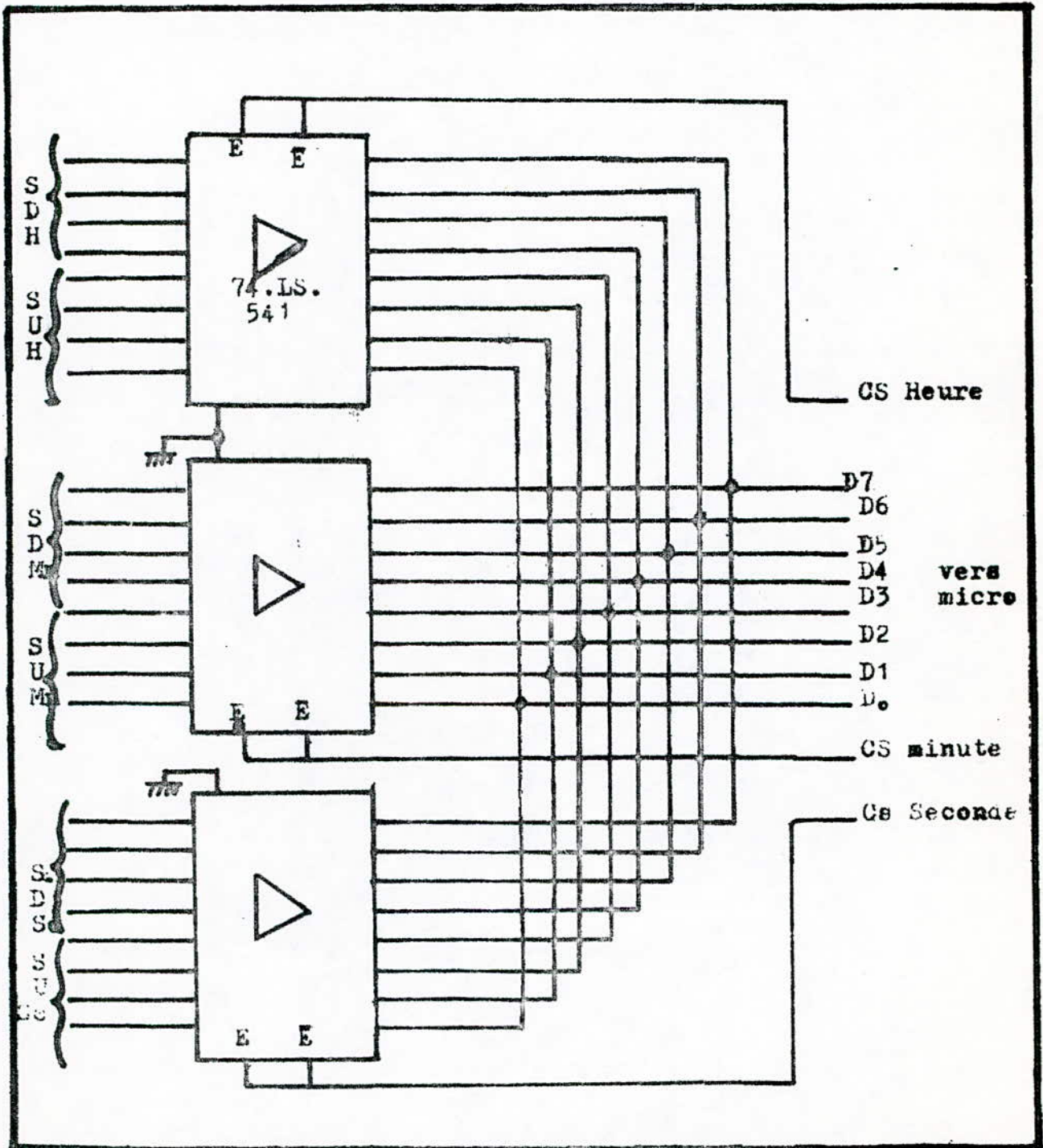


CIRCUIT DE COMPTAGE ET AFFICHAGE



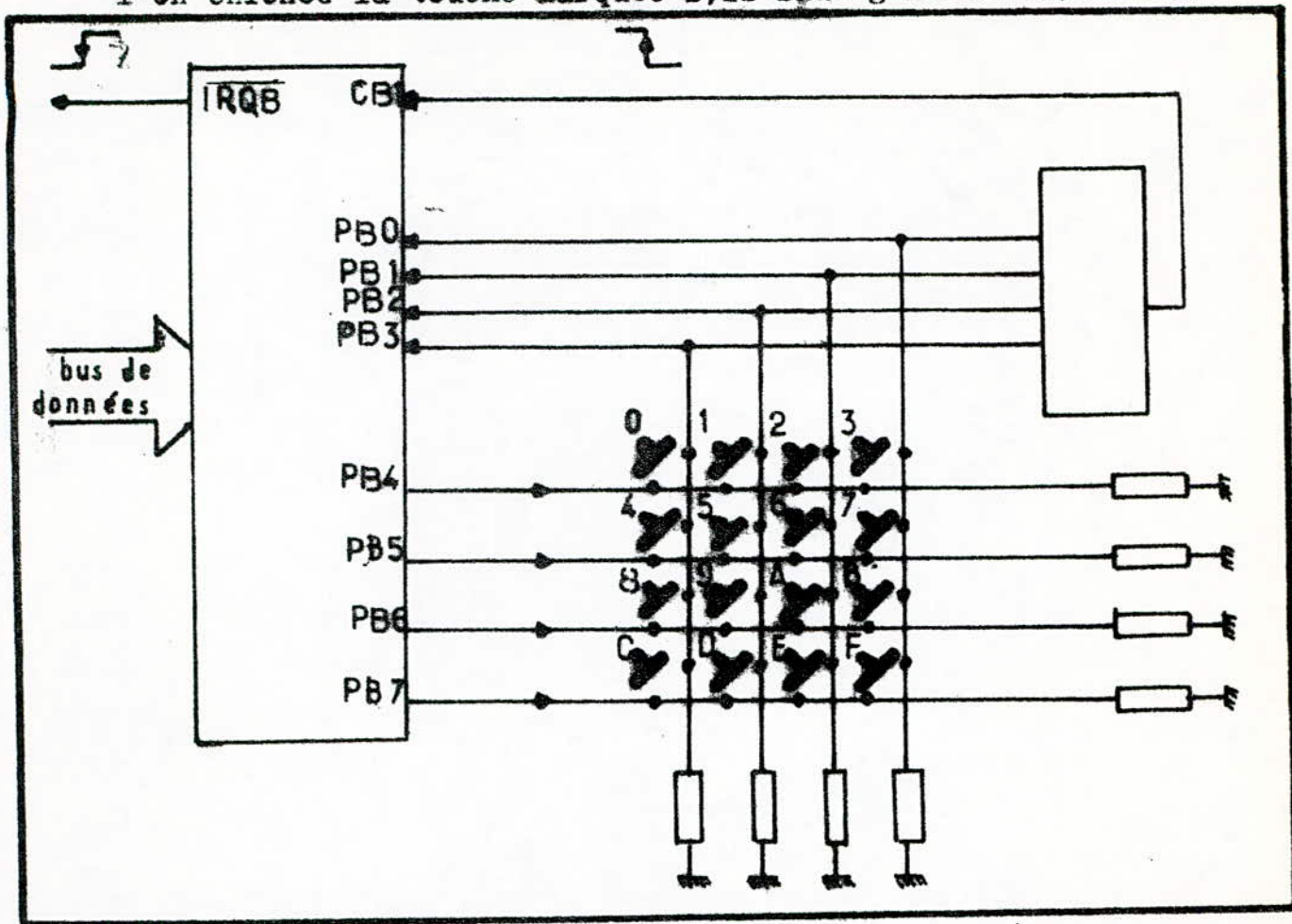
d) Circuit interface de l'horloge avec la carte CPU:

-Les sorties des afficheurs Q_a Q_b Q_c Q_d sont reliées vers des buffers unidirectionnels de type SN74LS541. Chaque boîtier contenant 8 buffers et lorsqu'on sélectionne le CS on valide le boîtier et les sorties sont acheminées sur le bus de données. Vu la configuration du bus, de données, on doit multiplexer l'information sur l'horaire : arrive l'octet des heures; ensuite celui des minutes et enfin celui des secondes. La figure ci-dessous donne le procédé de multiplexage. Le microprocesseur doit adresser la carte horloge comme trois positions mémoires de 1 octet chacune.



3. Clavier-

Le clavier est composé de 16 boutons poussoirs organisés en matrice 4x4. Il s'agit de générer dans l'accumulateur B, le code Hédadécimal correspondant à la touche enfoncée. Si l'on enfonce la touche marquée B, il faut générer 0000 1011.



-Interfaçage d'un clavier hédadécimal-

Principe adopté:

Au repos, aucune touche n'étant enfoncée, l'entrée CB1 du PIA est à un niveau bas. Si l'on presse une touche quelconque, un front montant sera envoyé sur CB1, déclenchant le processus d'interruption. Si à l'état initialisation du PIA, les lignes PB4 à PB7 sont en sorties et sont toutes au niveau haut, tandis que les lignes PBO à PB3 sont en entrée. Lorsque l'on presse une touche du clavier, on lira d'abord sur PBO à PB3 le numéro de colonne de la touche enfoncée, puis l'on inverse les fils d'entrée-sortie sur le port B, on lit alors sur PB4 à PB7 le numéro de rangée de la touche enfoncée tandis que les lignes PBO à PB3 sont en sortie et en niveau haut. On remarque qu'à chacune des touches correspond un numéro de colonne et un numéro de rangée particuliers. C'est à partir de considérations sur ces numéros que l'on peut trouver différents procédés pour le codage en hédadécimal de chacune des touches.

CHAPITRE VI-

1. PARTIE SOFT-

Les différents capteurs utilisés fournissent différentes informations analogiques (entre 0v et 5v). La carte BURR-BROWN permet, suivant l'adresse envoyée, de sélectionner un capteur et de convertir la tension qu'il fournit en une valeur numérique sur 12 Bits. La donnée issue de chaque capteur est rangée en mémoire. Et chaque canal requiert donc deux positions mémoires.

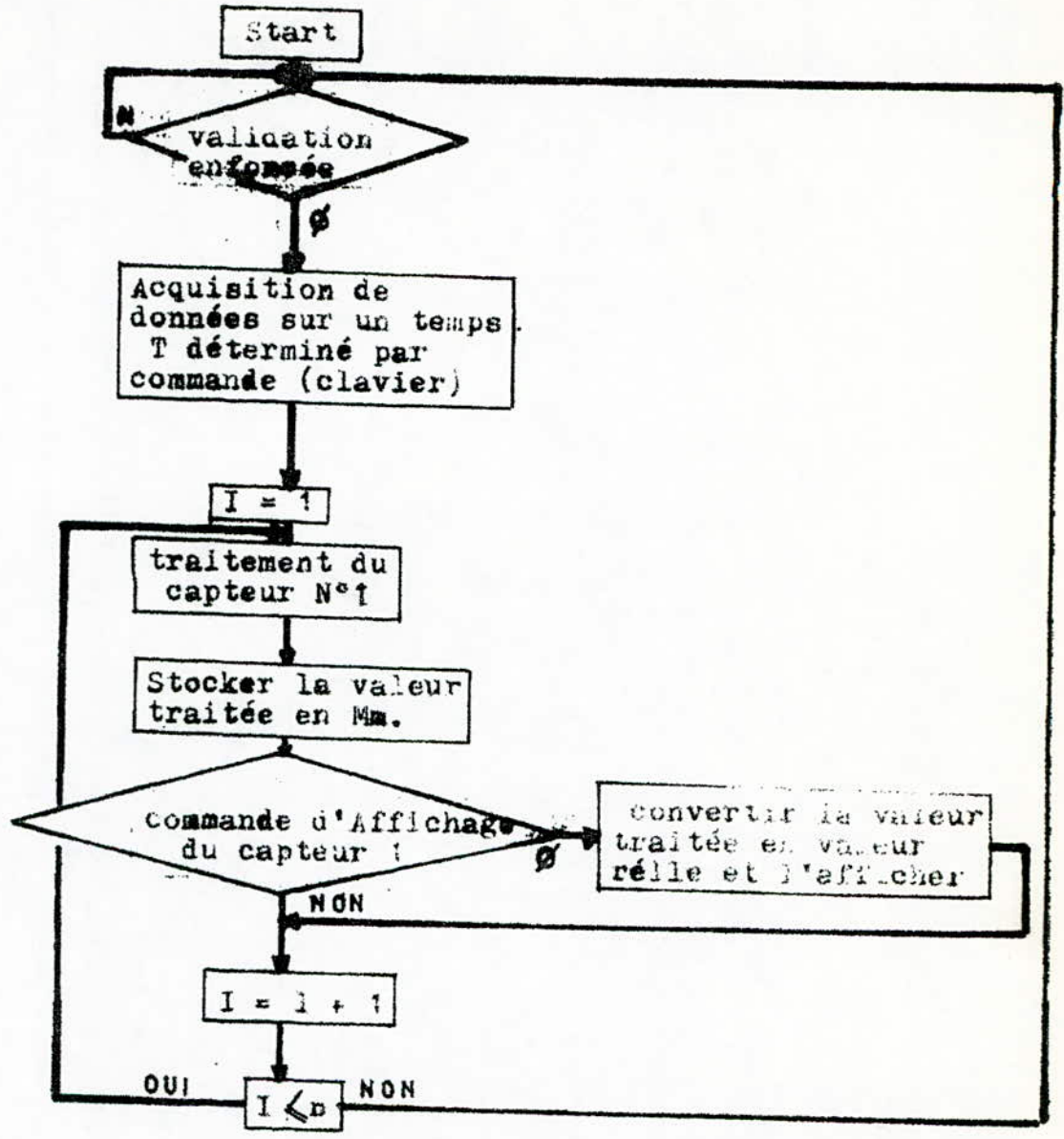
Pour 16 capteurs, la carte BURR-BROWN est traitée par le CPU comme 32 positions mémoires. Le bloc adresse étant sélectionné par switch, les adresses sont translatables dans le champ mémoire.

ex: 1er canal { EF 00 : 4 bits de poids forts
 { EF 01 : 8 bits de poids faibles

Pour assurer une représentation propre du nombre signé, les 4 bits non utilisés sont mis à la même valeur que les 4 bits de poids forts.

Dans un premier temps, le programme se chargera de faire la moyenne sur un temps déterminé (10ms, 30ms ou 1h) des mesures transmises par les capteurs et de stocker ces moyennes dans une zone mémoire : c'est le programme d'acquisition de données. Ensuite interviendra le traitement et l'affichage par commande en valeur réelle (commande par le clavier) de chaque mesure.

PROGRAMME GENERAL



n:nombre de capteurs utilisés.

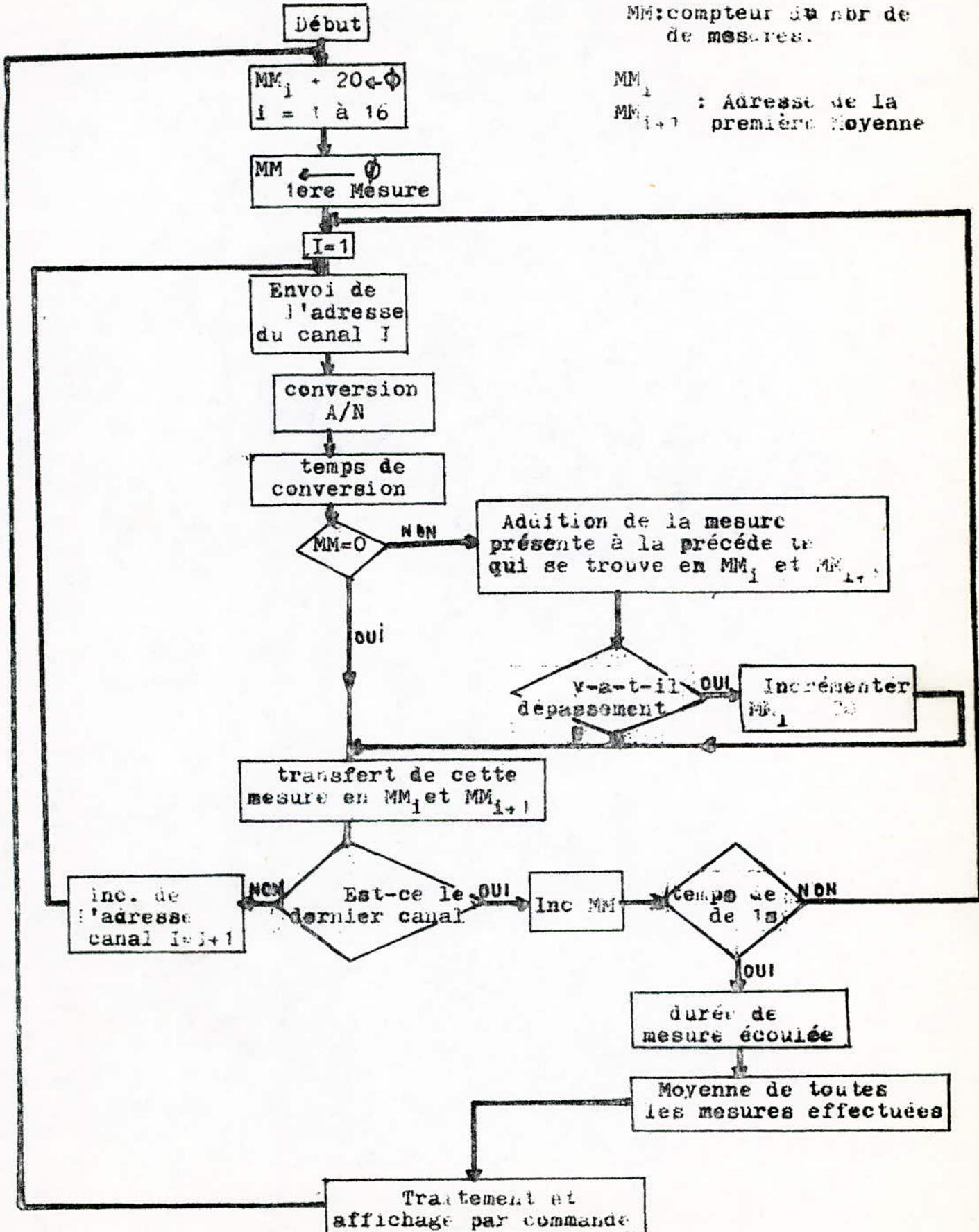
Programme d'acquisition de données

Chargement en mémoire.

Moyenne des mesures effectuées sur un temps de 10ms, 50ms ou 1s.

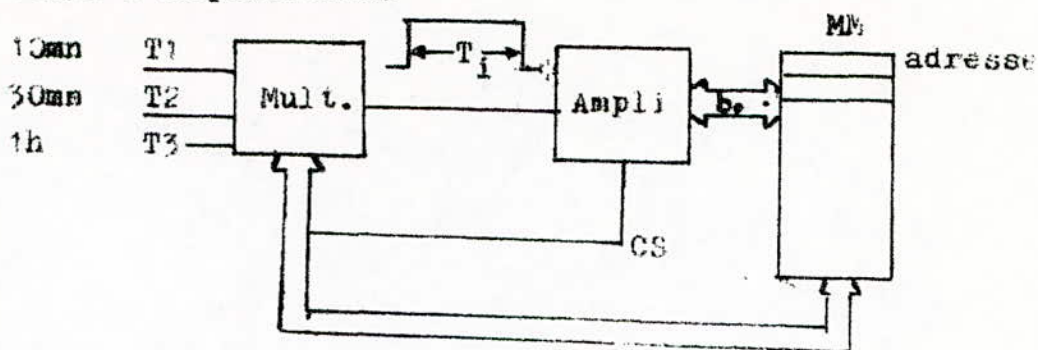
MM: compteur du nbr de
de mesures.

MM_i : Adresse de la
MM_{i+1} : première Moyenne

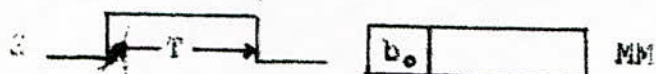


2.3 Calcul de temps-

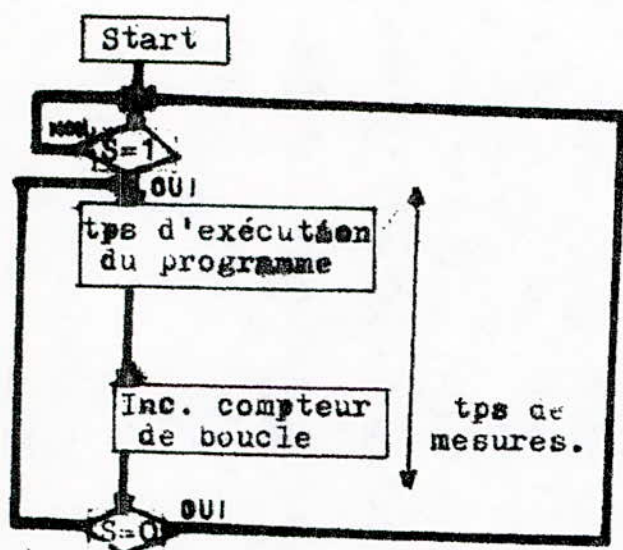
Un bouton au niveau du clavier permet de relever le temps d'acquisition.



T1, T2, T3 sont fournis par l'horloge.



S met à 1 un bit b_0 d'une position mémoire et à 0 après un temps T.

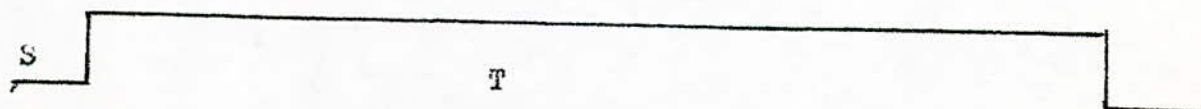
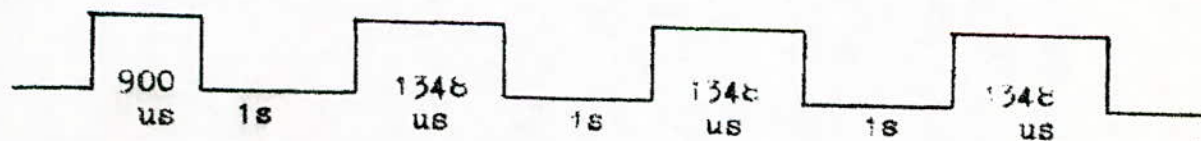


* tps de conversion pour une plage de $\pm 10V = 33\mu s$

* tps d'échantillonnage = $30\mu s$

* tps entre la sélection du canal et le début de conversion = $9\mu s$

1ère mesure: $t_1 = 900\mu s$
 2ème mesure: $t_2 = 1348\mu s$
 et autres mesures.



2.4. - Programme de traitement -

Nous avons réalisé 3 capteurs: 2 de température et un de vitesse du vent.

2-1. Le 1er capteur utilise une thermistance. Sa caractéristique est non linéaire.

$$Y_k = \frac{K}{x^{\circ}C + C^{\circ}C} - a(k) \quad x^{\circ}C = \frac{K}{\bar{X}^V + a(v)} - C(^{\circ}C)$$

$$c = 15^{\circ}C$$

$$a1 = 0,65v$$

$$x(^{\circ}K) = \frac{K}{\bar{X}^V + 0,65} + (102)_{16}$$

2-2. Le 2ème capteur utilise une diode. Sa caractéristique est linéaire.

$$V = aT (^{\circ}C) + b$$

$$x(v) = \frac{X(v)}{a} + (29)_{16}$$

$$a = -2,923$$

$$b = 675$$

2-3. Le capteur du vent.

$$V = X$$

v = tension en volt
X = vitesse en km/h

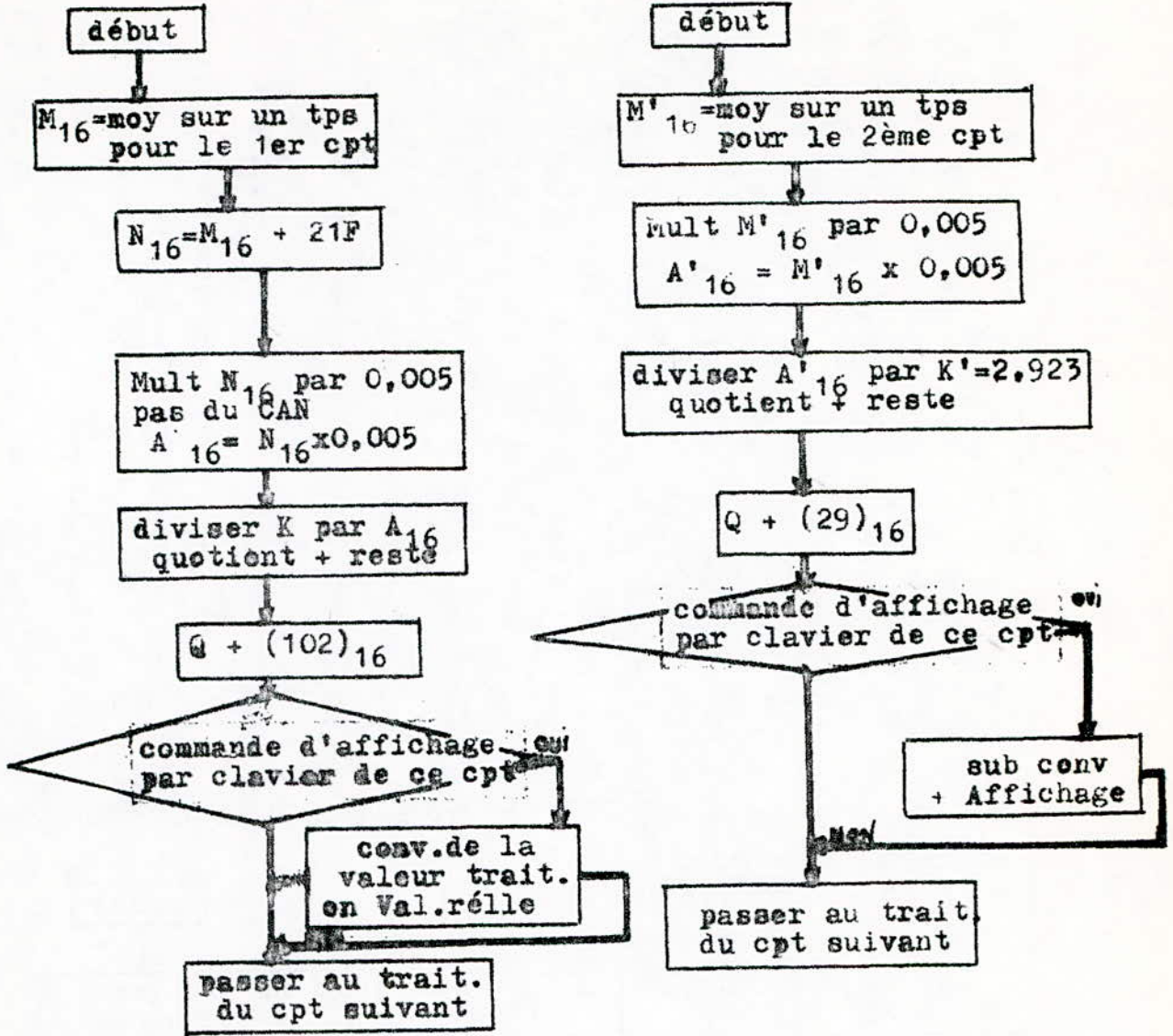
Le programme de traitement de chaque capteur doit calculer la valeur réelle en ($^{\circ}K$) (capteur de t_p) et en km/h (capteur vent) à partir de la valeur moyenne acquise en MM correspondant à une tension moyenne \bar{X}^V donné par le capteur correspondant.

Le pas du convertisseur A/N est de $\frac{-5v}{0FFF} = 0,0012 = (0;005)_{16}$

$$\text{donc } M_{16} \times P = X^V$$

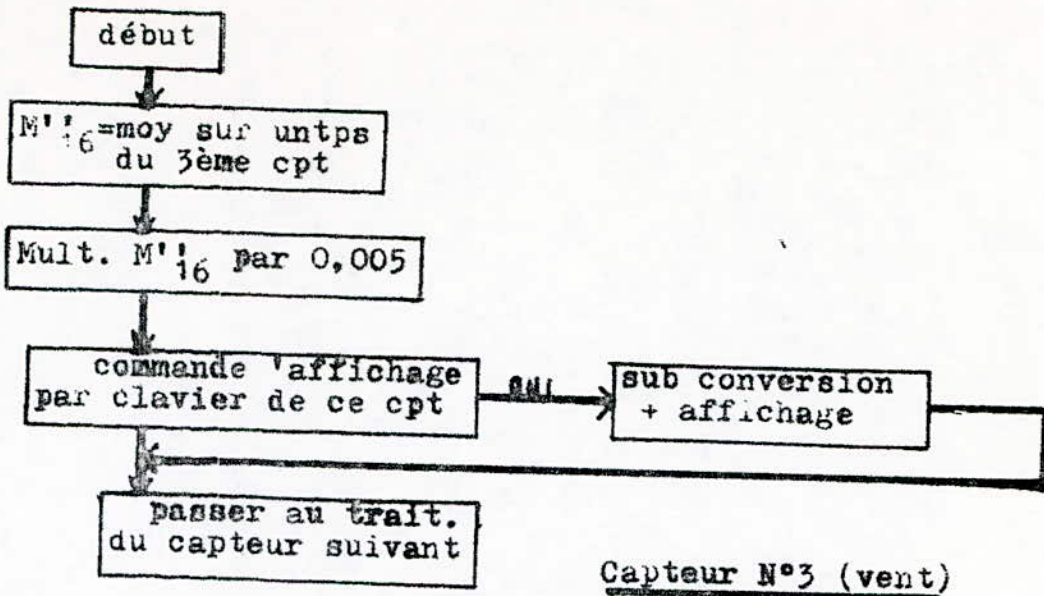
M_{16} : valeur moyenne comprise en MM.

2.5 ORGANIGRAMME DE TRAITEMENT

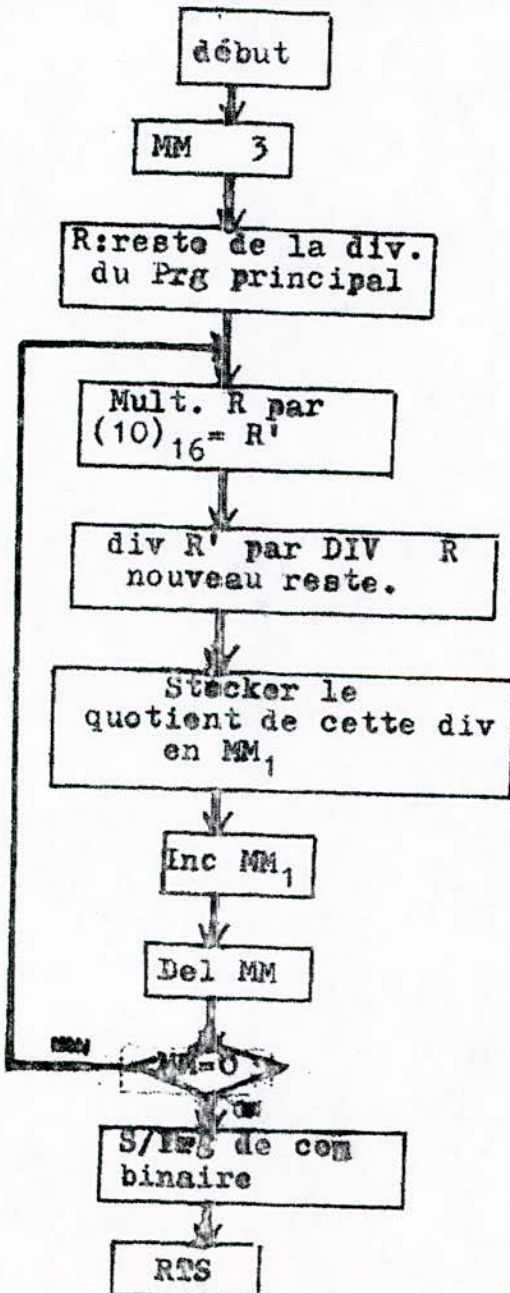


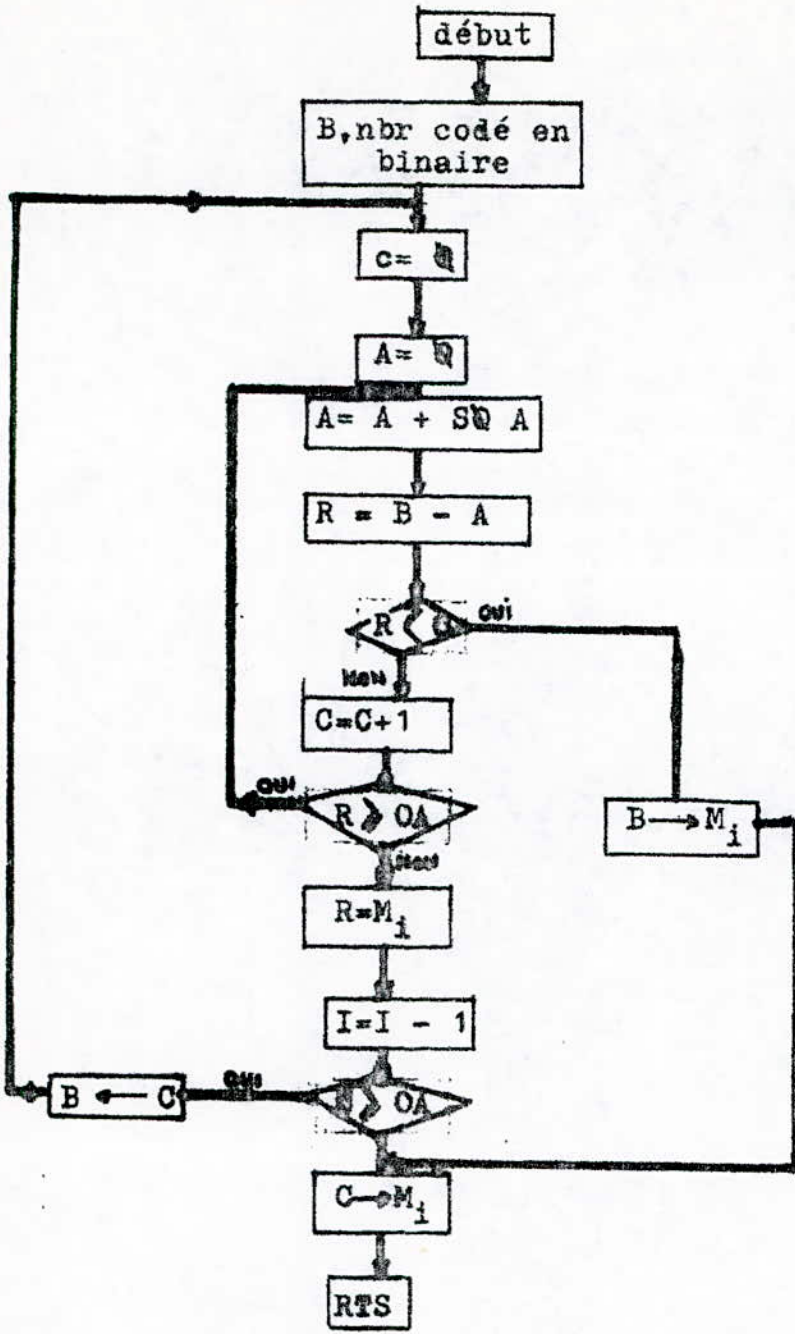
Capteur N°1 (Thermistance)

capteur N°2 (diode)



Sub de conversion en valeur réelle





S/Programme de conversion Binaire/Décimal de la partie entière

3. GESTION DU CLAVIER

Le clavier utilise 12 touches: 10 touches de 0 à 9 permettant la commande d'affichage de la valeur réelle d'un capteur (capteur 00,01,...), une touche de RAZ et une touche de validation. Un bouton au niveau du clavier permettra de sélectionner le temps d'acquisition de données (10mn, 30mn, 1h)

Ainsi l'utilisateur initialisera son système au départ en enfonçant la touche RAZ, sélectionnera ensuite le temps de mesure, commandera l'affichage de la mesure d'un capteur, puis validera l'ensemble des commandes par la touche de validation.

L'interfa de ce clavier se fait à travers un PIA. Le passage de CB1 de 0 à 1 détecte si une touche est enfoncée et génère une interruption au microprocesseur. Le programme d'Interruption permet le décodage de la touche enfoncée. (cf partie HARD)

Organigramme-

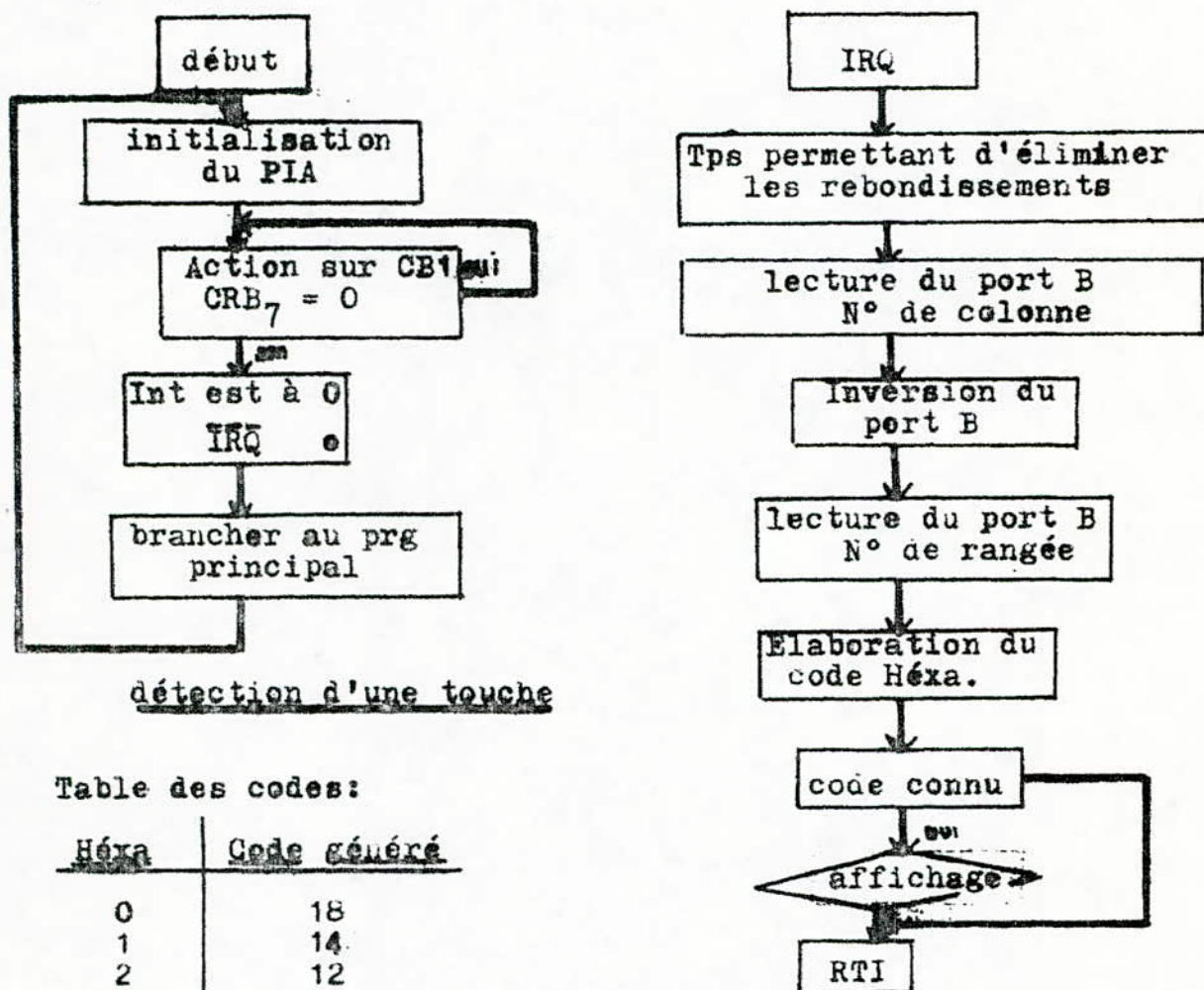


Table des codes:

Héxa	Code généré
0	18
1	14
2	12
3	11
4	28
5	24
6	22
7	21
8	48
9	44
A	42 validation
B	RAZ

A chaque enfoncement de touche un code est généré. Ce code sera comparé à une table de codes. A chaque non reconnaissance du code, un compteur (0 au départ) est incrémenté de sorte qu'il contienne la valeur Héxa de la touche enfoncée lorsque il y aura égalité des codes.

- C O N C L U S I O N S -

Au cours de ce projet de fin d'étude, nous avons abordé pas mal de domaines qui étaient considérés pour nous obscures, tel que les systèmes à microprocesseurs, les systèmes d'acquisition et surtout l'utilisation des moyens modernes pour le développement des micro-systèmes.

La technique de conception des circuits imprimés et la réalisation de la carte C.P.U., ont exigé un travail minutieux et attentif.

Enfin nous aurions aimé aborder tous les domaines qui touchent à la réalisation de la centrale d'acquisition de donnée complète, mais faute de temps nous souhaiterions qu'un autre groupe d'étudiant puissent traiter les autres parties du sujet qui

sont : - Interface Visu
- Interface d'enregistrement
- Interface d'émission - réception: E/R
- Interface de carte de détection de panne et toutes les autres parties qui permettront de compléter la centrale d'acquisition.

BIBLIOGRAPHIE

MOTOROLA -MC 6800 Microcomputer Systeme Design Data.
-Microcomputer.

EFCIS (Thomson-CSF)
-Catalogue sur les microprocesseurs et Mémoires.

DATA BOOK TTL (TEXAS INSTRUMENT)

DATA BOOK CMOS

REVUES

- Haut Parleur.
- Electronique Pratique
- Electronique Application
- Mesure

GUIDE MONDIALE DES MICROPROCESSEURS
MICROPROCESSEURS du 6800 au 6809 et
mode d'interfaçage

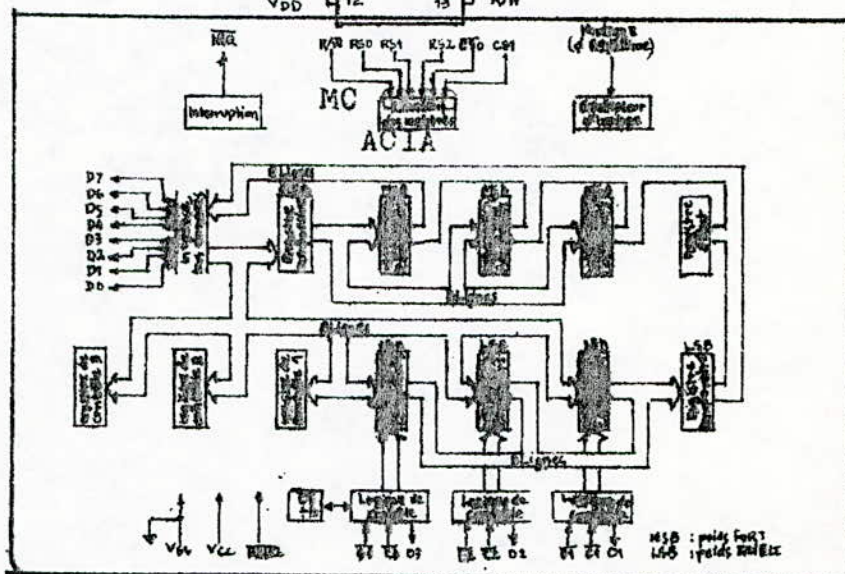
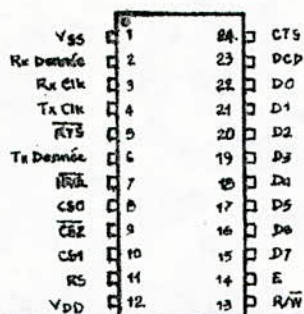
H. LILIN

G. REVELLIN

ANNEXES



MC 6809

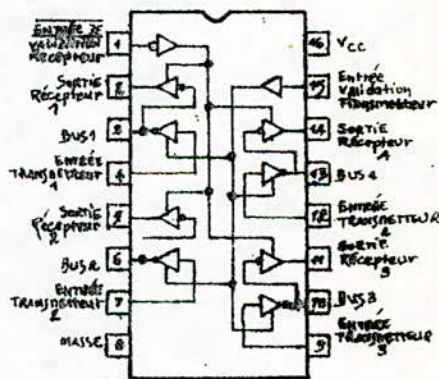


MC 6840
PTM



MC 6821

PIA



6880 (8T26)

FIGURE 3 - EF6809 EXPANDED BLOCK DIAGRAM

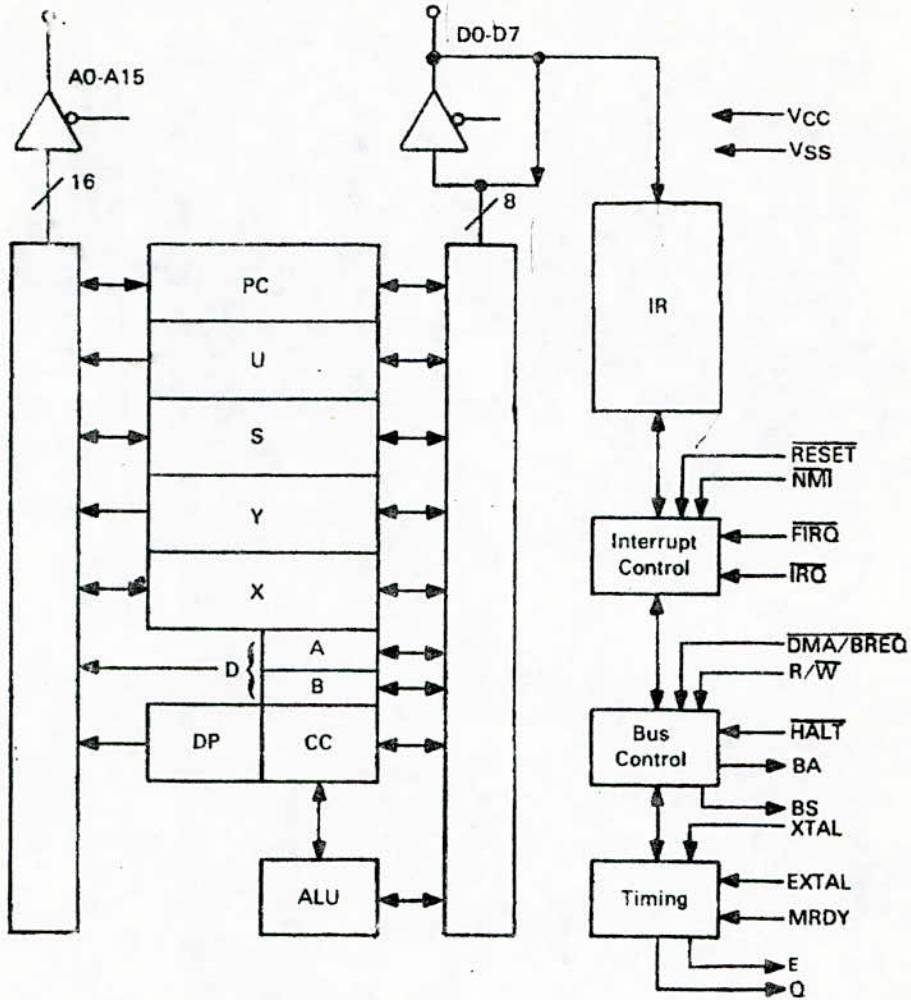
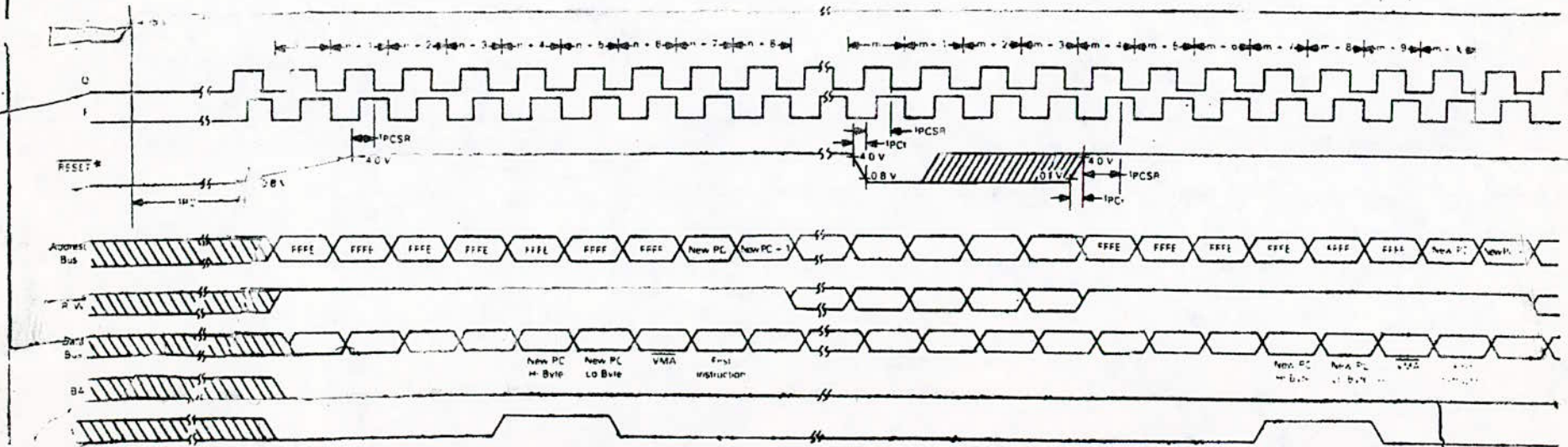


FIGURE 7 — RESET TIMING.



⚠: Parts with data codes prefixed by 7F will come out of RESET one cycle sooner than shown.

FIGURE READ DATA FROM MEMORY OR PERIPHERALS

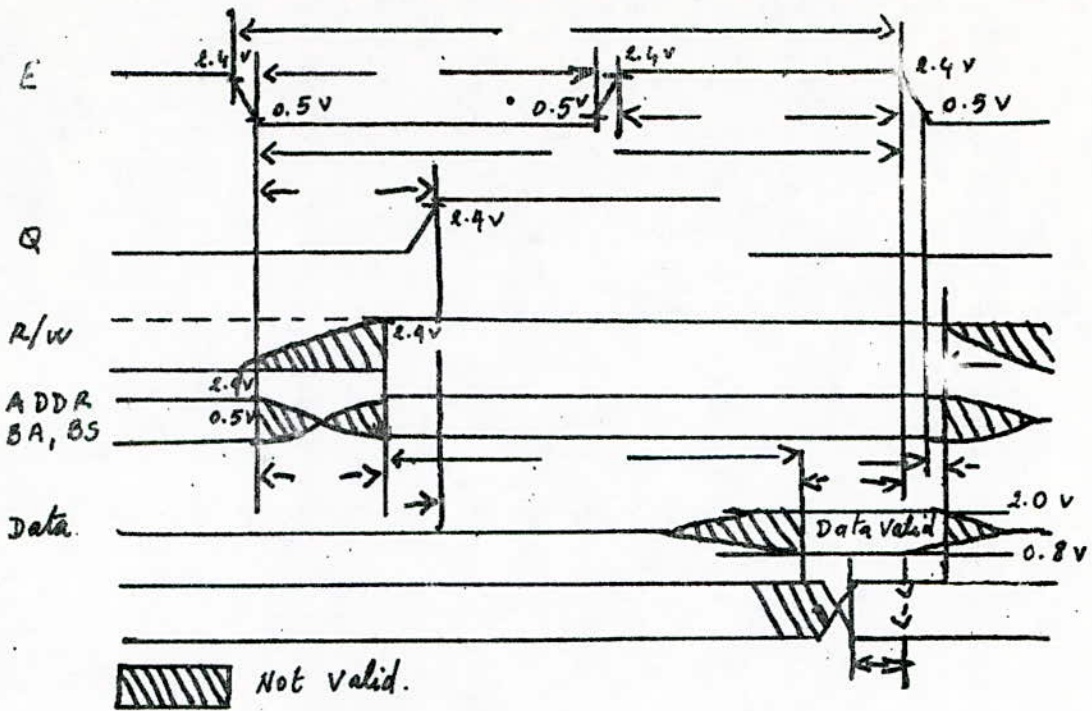


FIGURE WRITE DATA TO MEMORY OR PERIPHERALS

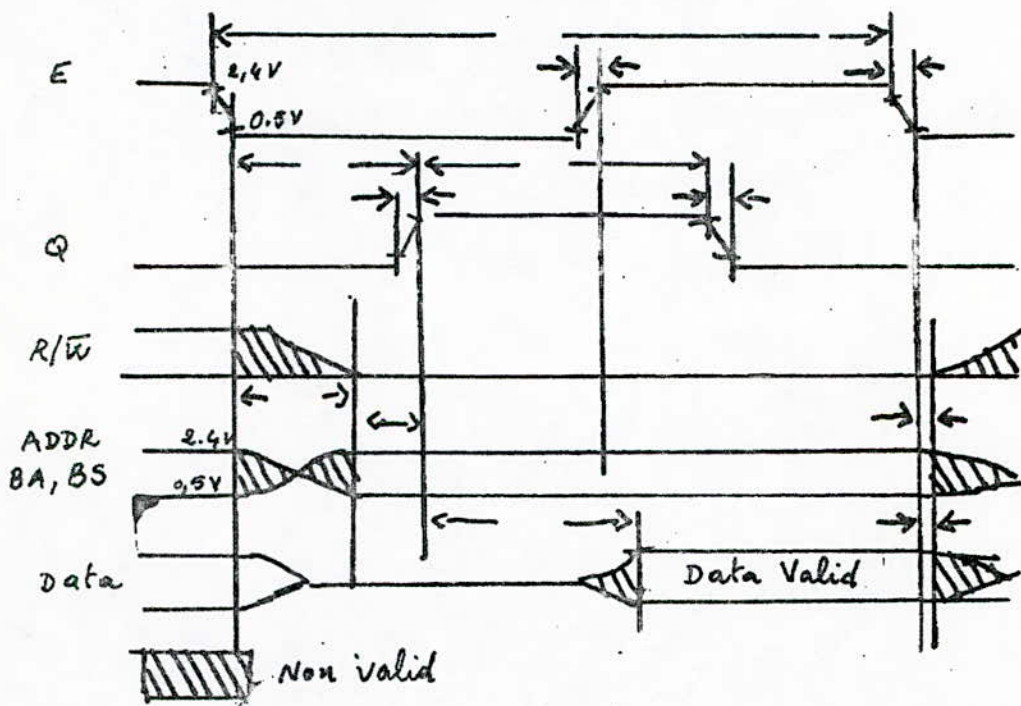


TABLE 4 - 8-BIT ACCUMULATOR AND MEMORY INSTRUCTIONS

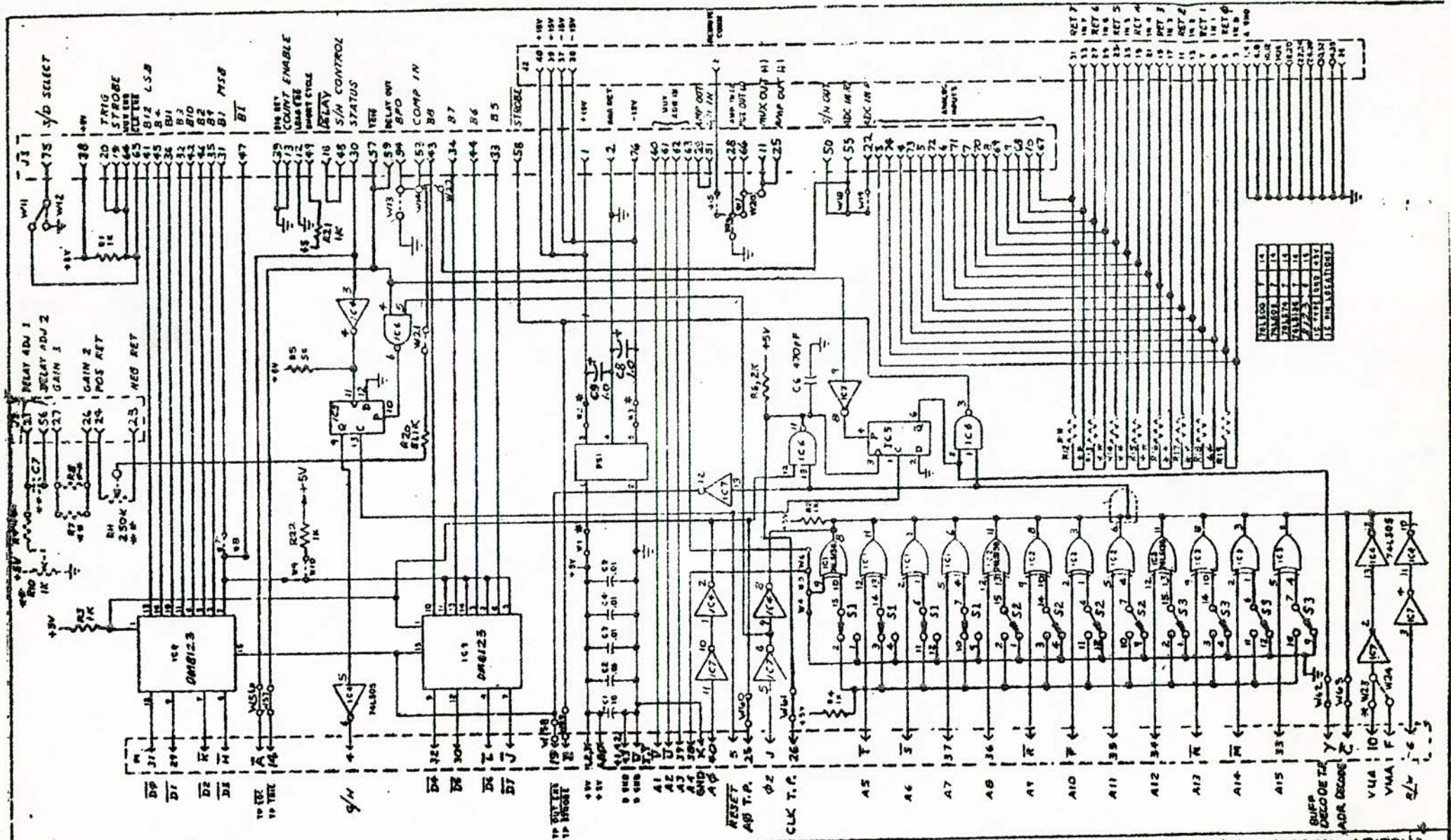
Mnemonic(s)	Operation
ADCA, ADCB	Add memory to accumulator with carry
ADDA, ADDB	Add memory to accumulator
ANDA, ANDB	And memory with accumulator
ASL, ASLA, ASLB	Arithmetic shift of accumulator or memory left
ASR, ASRA, ASRB	Arithmetic shift of accumulator or memory right
BITA, BITB	Bit test memory with accumulator
CLR, CLRA, CLRB	Clear accumulator or memory location
CMPA, CMPB	Compare memory from accumulator
COM, COMA, COMB	Complement accumulator or memory location
DAA	Decimal adjust A accumulator
DEC, DECA, DECB	Decrement accumulator or memory location
EORA, EORB	Exclusive or memory with accumulator
EXG R1, R2	Exchange R1 with R2 (R1, R2 = A, B, CC, DP)
INC, INCA, INCB	Increment accumulator or memory location
LDA, LDB	Load accumulator from memory
LSL, LSLA, LSLB	Logical shift left accumulator or memory location
LSR, LSRA, LSRB	Logical shift right accumulator or memory location
MUL	Unsigned multiply (A x B -> D)
NEG, NEGA, NEGB	Negate accumulator or memory
ORA, ORB	Or memory with accumulator
ROL, ROLA, ROLB	Rotate accumulator or memory left
ROR, RORA, RORB	Rotate accumulator or memory right
SBCA, SBCB	Subtract memory from accumulator with borrow
STA, STB	Store accumulator to memory
SUBA, SUBB	Subtract memory from accumulator
TST, TSTA, TSTB	Test accumulator or memory location
TFR R1, R2	Transfer R1 to R2 (R1, R2 = A, B, CC, DP)

NOTE: A, B, CC or DP may be pushed (pulled from) either stack with PSHS, PSHU (PULS, PULU) instructions.

TABLE 5 - 16-BIT ACCUMULATOR AND MEMORY INSTRUCTIONS

Mnemonic(s)	Operation
ADDD	Add memory to D accumulator
CMPD	Compare memory from D accumulator
EXG D, R	Exchange D with X, Y, S, U or PC
LDD	Load D accumulator from memory
SEX	Sign Extend B accumulator into A accumulator
STD	Store D accumulator to memory
SUBD	Subtract memory from D accumulator
TFR D, R	Transfer D to X, Y, S, U or PC
TFR R, D	Transfer X, Y, S, U or PC to D

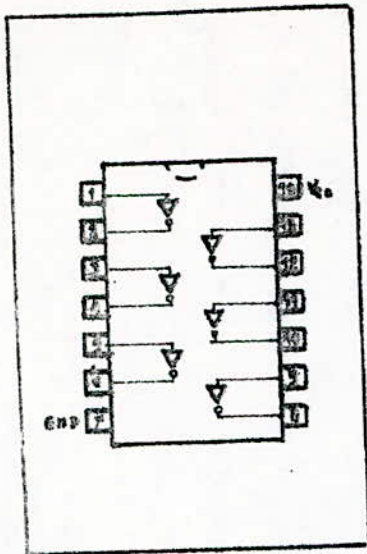
NOTE: D may be pushed (pulled) to either stack with PSHS, PSHU (PULS, PULU) instructions.



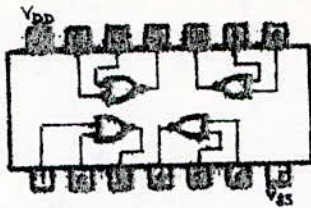
5. ** OPTIONAL/OR FACTORY ADJUST
 4. * INDICATES PLATED THROUGH HOLE IN P.C. BOARD
 3. LAST REFERENCE DESIGNATIONS USED C9, IC9, J2, P1, P81, R21
 2. ALL CAPACITOR ARE IN UF.
 1. ALL RESISTORS 1/4 W 5%
 NOTES: UNLESS OTHERWISE SPECIFIED

BURR-BROWN RESEARCH CORPORATION · BOX 11400 · TUCSON, ARIZONA

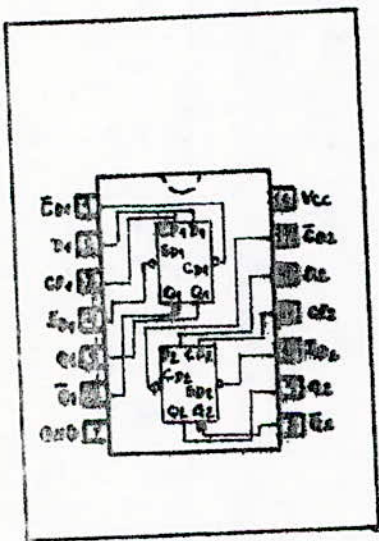
TITLE	CIRCUIT DIAGRAM - EXORCISER INPUT SYSTEM IC CHAN		REV. NO.	499-1,2
DESIGNED BY	CHK'D BY	DATE	USED BY	APP'D BY
A. H. H. H.	A. H. H. H.	15 OCT 75	NPT217	1
DATE	15 OCT 75	APP'D BY	2CD7639	C



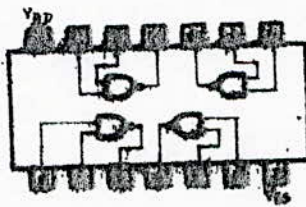
74LS04



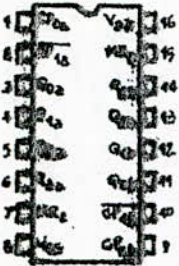
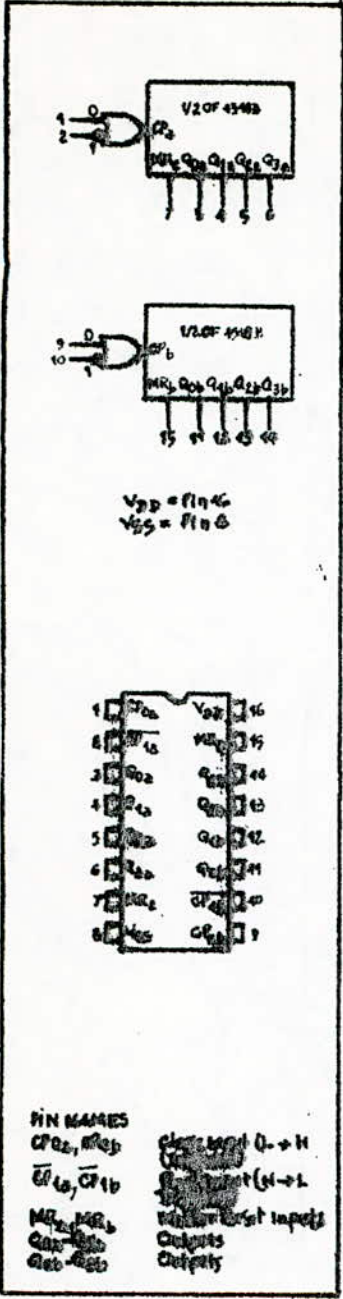
MC 14001



74LS74



MC 14011



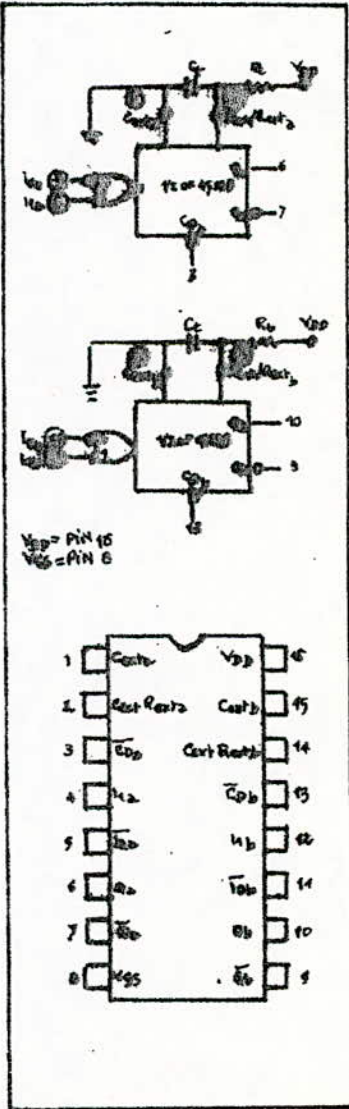
PIN NAMES
 $CP2, \overline{MR}_2$ clock input (L → H)
 $\overline{CP}_1, \overline{MR}_1$ clock input (H → L)
 MR_2, MR_1 master reset inputs
 $Q_0 - Q_{11}$ outputs
 $\overline{Q}_0 - \overline{Q}_{11}$ outputs

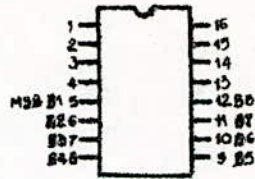
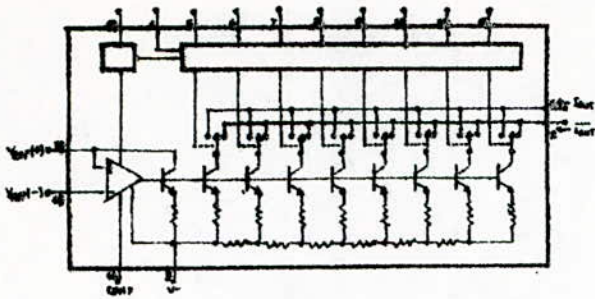
MC 14518B
 MC 14520B

TRUTH TABLE

CP_2	CP_1	MODE	MODE
H	H	L	Count-Advances
L	H	L	Count-Advances
H	L	L	No Change
L	L	L	No Change
H	H	H	No Change
L	L	H	Count (Asynchronous)

MC 14528

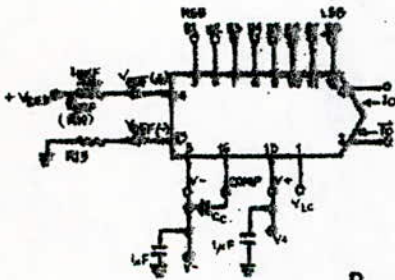




SYNOPTIQUE

DAC-08

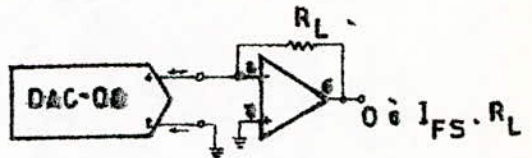
CONVERSION
COURANT-TENSION



$$R_{15} = R_{REF}$$

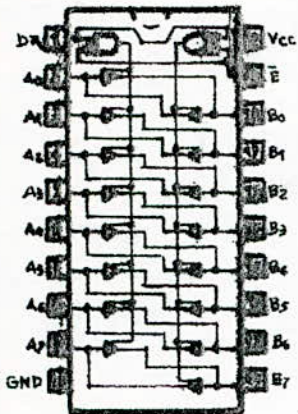
$$C_C = 001 \mu F$$

$$V_{LC} = 0^V (GND)$$



$$I_{FS} = \frac{255}{256} * I_{REF}$$

$$I_{FS} = \frac{255}{256} * \frac{+V_{REF}}{I_{REF}}$$

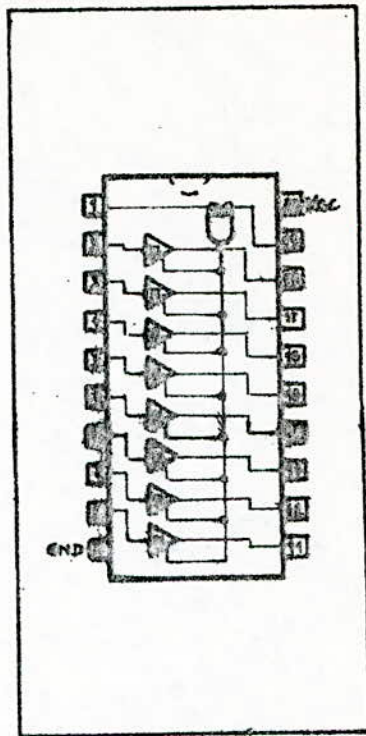


TRUTH TABLE

INPUTS		OUTPUT
A	B	
L	L	Bus B Data to Bus A
L	H	Bus A Data to Bus B
H	X	High Impedance

H = High Voltage Level
 L = Low Voltage Level
 X = Indeterminate

74/LS/245

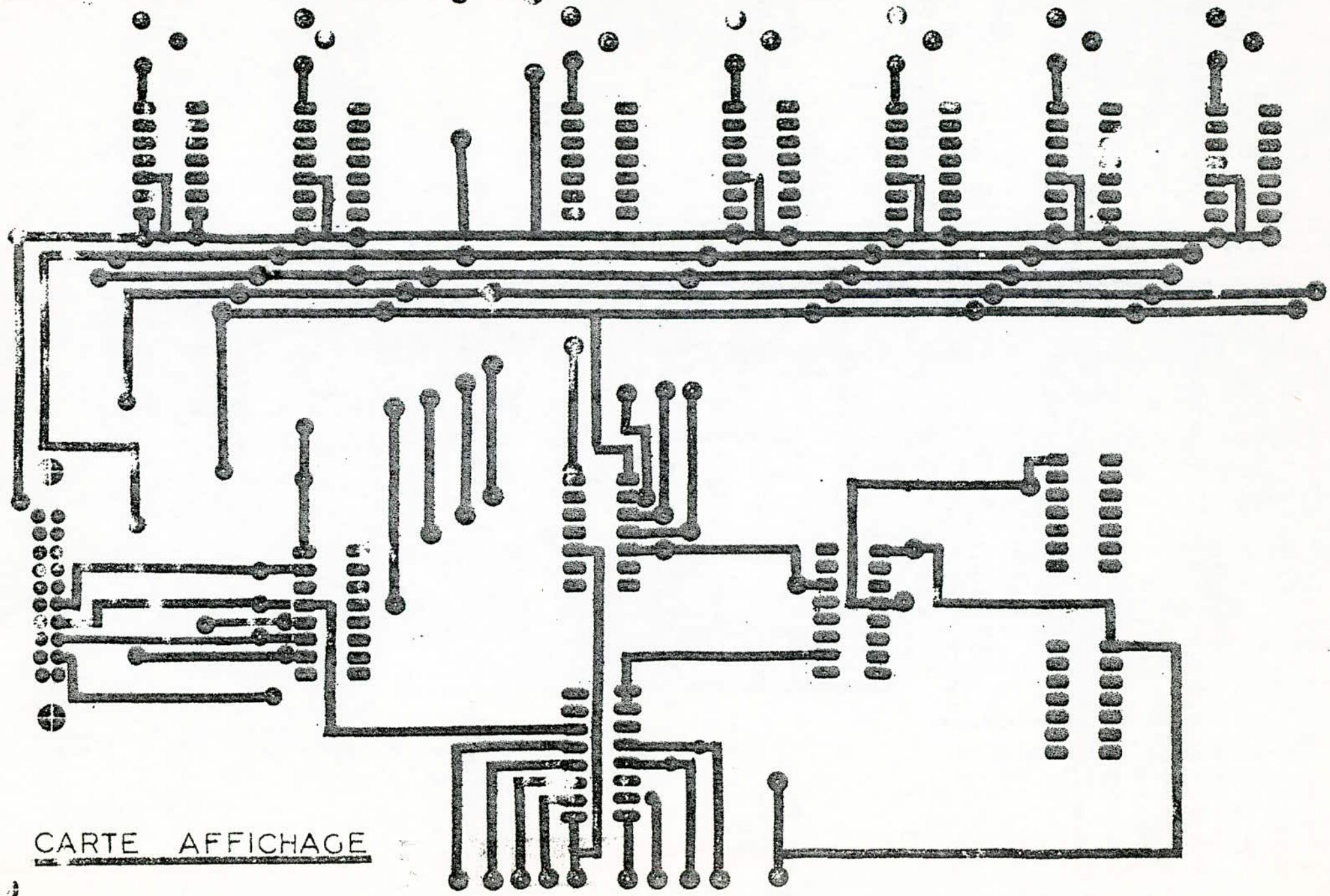


TRUTH TABLE

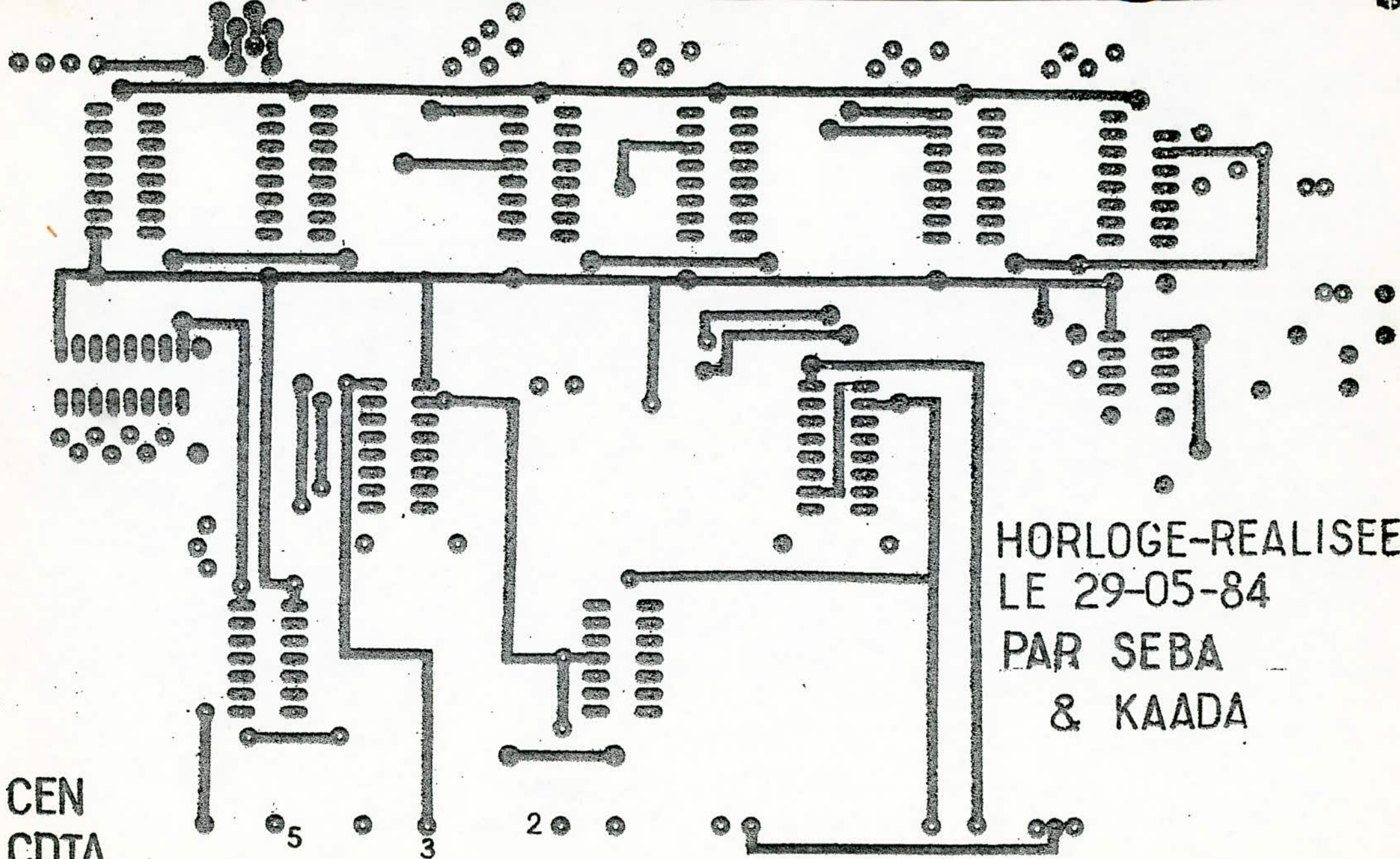
INPUTS			OUTPUTS	
A	B	D	LS200	LS001
L	L	H	L	H
H	X	X	Z	Z
X	H	X	Z	Z
L	L	L	H	L

H = High Voltage Level
 L = Low Voltage Level
 X = Indeterminate
 Z = High Impedance

74/LS/541

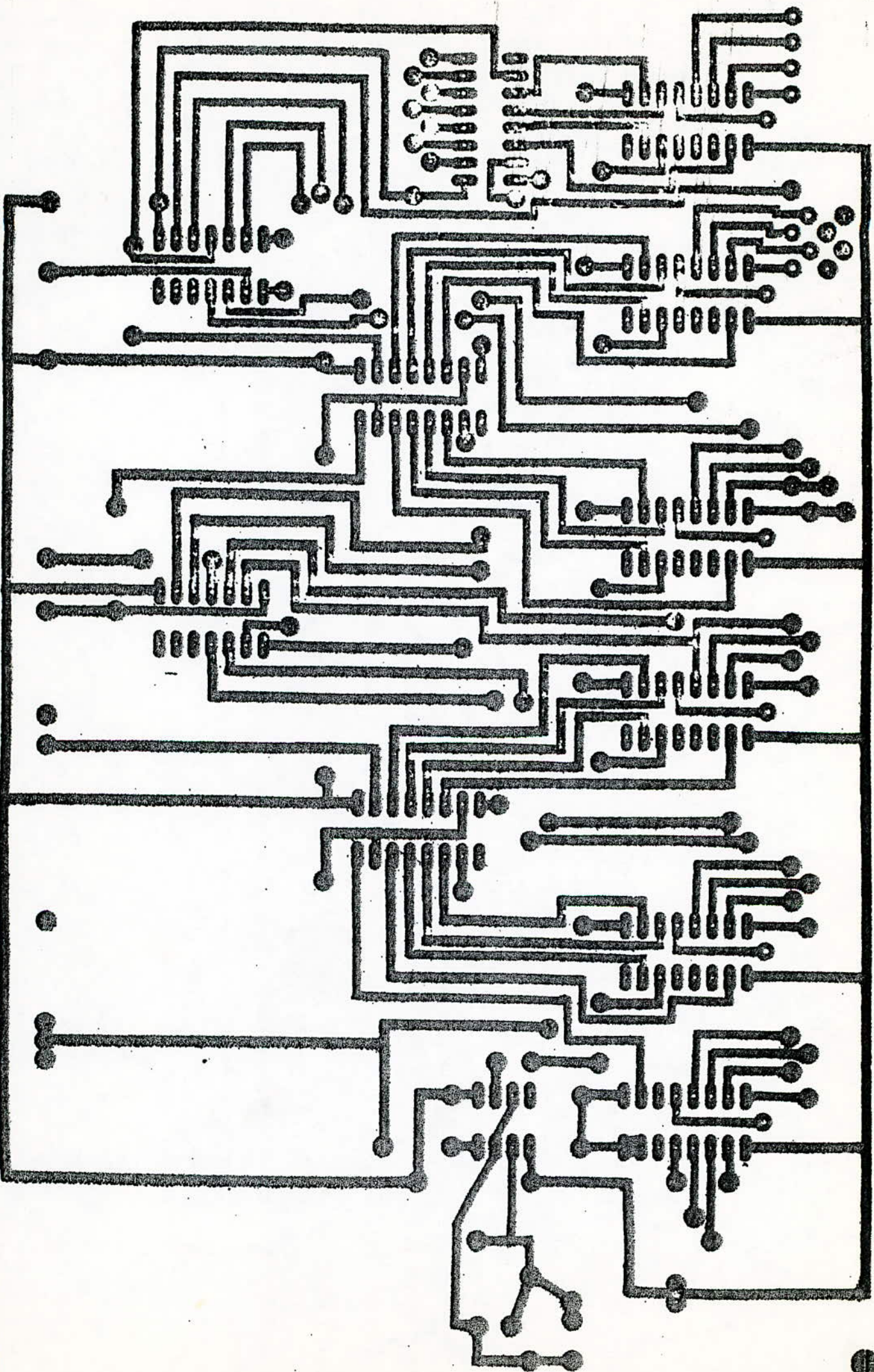


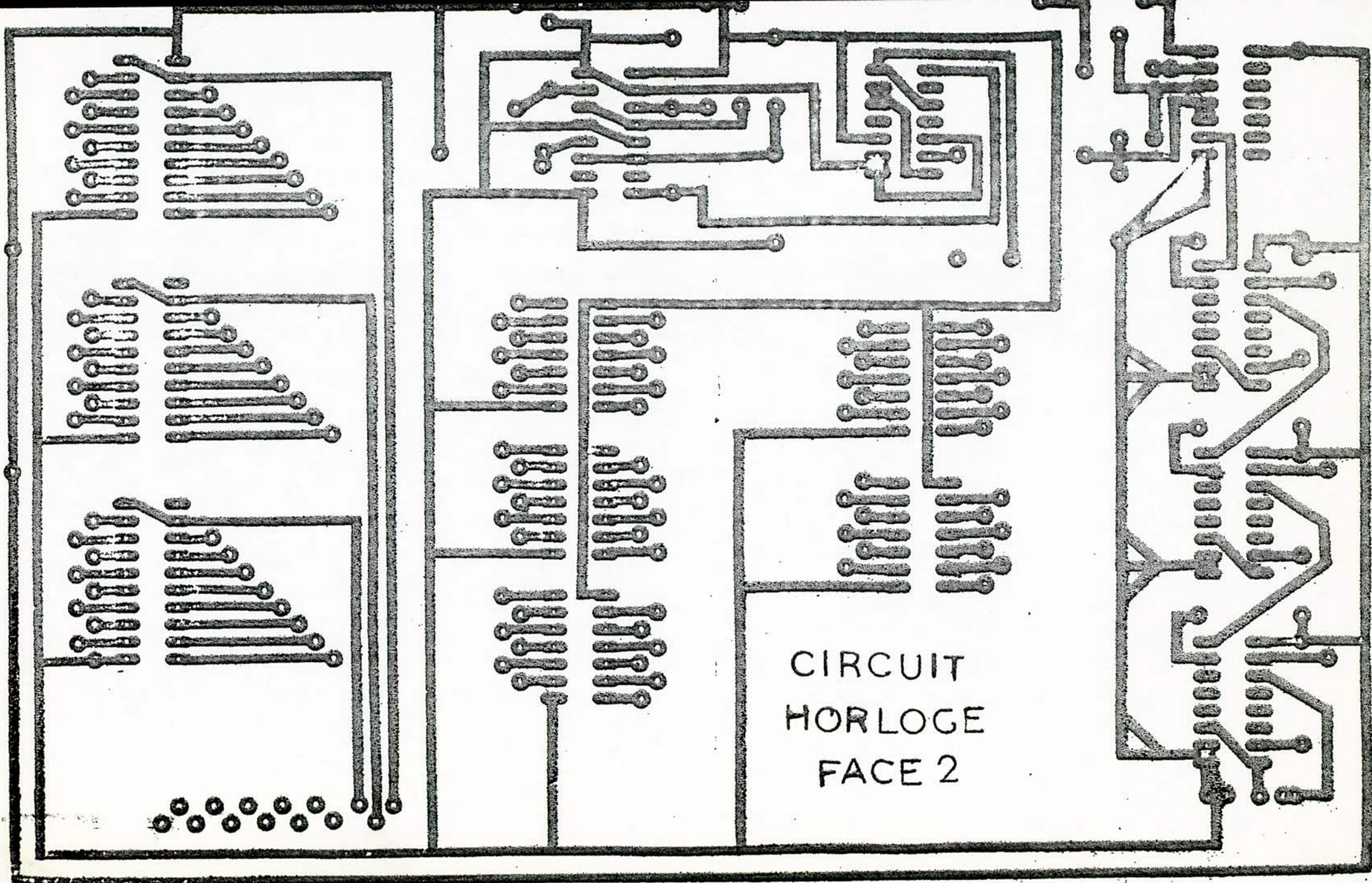
CARTE AFFICHAGE



HORLOGE-REALISEE
LE 29-05-84
PAR SEBA
& KAADA

CEN
CDTA





CIRCUIT
HORLOGE
FACE 2