

وزارة التعليم والبحث العلمي
MINISTERE DE L'ENSEIGNEMENT ET DE LA RECHERCHE SCIENTIFIQUE

Resc

ECOLE NATIONALE POLYTECHNIQUE

DEPARTEMENT : ELECTRONIQUE

PROJET DE FIN D'ETUDES

SUJET _____

ETUDE ET REALISATION D'UN CONVERTISSEUR
ANALOGIQUE NUMERIQUE ET DE SON
ALIMENTATION, A USAGE DIDACTIQUE.

Proposé par : M^r MEHENNI

Etudié par : Arezki ABDELOUAHAB
Si El Mouhoub MOUHEB Dirigé par :



PROMOTION :

Juin 1984

الجمهورية الجزائرية الديمقراطية الشعبية
REPUBLIQUE ALGERIENNE DEMOCRATIQUE ET POPULAIRE

وزارة التعليم والبحث العلمي
MINISTÈRE DE L'ENSEIGNEMENT ET DE LA RECHERCHE SCIENTIFIQUE

ECOLE NATIONALE POLYTECHNIQUE

DEPARTEMENT : ELECTRONIQUE

PROJET DE FIN D'ETUDES

SUJET

ETUDE ET REALISATION D'UN CONVERTISSEUR
ANALOGIQUE NUMERIQUE ET DE SON
ALIMENTATION, A USAGE DIDACTIQUE.

Proposé par : M^r MEHENNI

Etudié par : Arezki ABDELOUAHAB
Si El Mouhoub MOUHEB Dirigé par :



PROMOTION :

Juin 1984

REMERCIEMENTS

Nous tenons à remercier M^r MEHENNI qui par ses remarques judicieuses et son aide précieuse nous a guidé tout au long de nos travaux.

Nos remerciements vont également à M^r PUVADA pour nous avoir prodigué d'utiles conseils et fait bénéficier de ses connaissances qui nous ont permis de mener ce projet à sa fin.

Nous remercions également tous ceux qui ont contribué de si peu soit-il à la mise en œuvre de ce polycopié.

Que tous ceux qui ont contribué à notre formation trouvent ici l'expression de notre sincère gratitude.

TABLE DES MATIERES

CHAP I : Généralités.

	Page.
I-1. Echantillonnage	1
I-2. Maintien	
I-3. Quantification	
I-4. Codage	
I-5. Conversion A/N	3
I-6. Conversion N/A	
I-7. Restitution	

CHAP II : Etude théorique des convertisseurs.

A. Convertisseur A/N

A-1. Définition	7
A-2. Principe	
A-3 Caractéristiques d'un C.A.N	
A-4 Erreurs dans les C.A.N	8
A-5 Famille des C.A.N	9

B. Convertisseur N/A

B-1. Définition	18
B-2. Principe	
B-3. Caractéristiques d'un C.N.A	
B-4. Erreurs dans les C.N.A	19
B-5. Famille des C.N.A	20

CHAP III. Etude du C.A.N réalisé : le C.A.N à double rampe.

A. Synoplique du C.A.N à double rampe	25
A-1. Principe	
A-2. Fonctionnement du montage réalisé	27
B. Etude de la partie analogique.	
B-1. Alimentation	29
B-2. Commutateur	36
B-3. Intégrateur	38
B-4. Comparateur	40
C. Partie logique	
C-1. Les compteurs	44
C-2. Bascule JK	47
C-3. les afficheurs	48
C-4. Horloge	49
CONCLUSION	51

TABLE DES FIGURES

CHAP I

figure 1: Opérations effectuées en conversion ----- 6

CHAP II

	Page
figure 2. Erreur de décalage. (C.A.N) -----	10
figure 3. Erreur de gain. (C.A.N)	
figure 4. Erreur de linéarité. (C.A.N)	
figure 5. C.A.N simple rampe -----	12
figure 6. C.A.N à double rampe -----	13
figure 7. C.A.N Tension-fréquence -----	15
figure 8. C.A.N à approximations successives -----	17
figure 9. erreur de décalage (C.N.A) -----	21
figure 10. erreur de gain (C.N.A)	
figure 11. Erreur de linéarité (C.N.A)	
figure 12. C.N.A à résistances pondérés -----	23
figure 13. C.N.A en échelle -----	
figure 14. C.N.A à échelle inversée -----	24

CHAP III

figure 15. Synoptique du C.A.N à double rampe -----	26
figure 16. Schéma du C.A.N réalisé.	
figure 17. Alimentation stabilisé +12V et -12V -----	30
figure 18. Alimentation stabilisée +5V	
figure 19. Comparateur -----	41
figure 20. Caractéristiques de transfert idéale.	
figure 21. Caractéristiques de transfert réelle.	

INTRODUCTION

L'image électrique d'une grandeur physique peut-être donnée sous 2 formes:

- forme analogique
- forme numérique.

Le passage d'un signal analogique à son homologue numérique et inversement, est réalisé à l'aide de convertisseurs. La réalisation de ces convertisseurs fait appel à l'utilisation de circuits électroniques tel que amplificateurs opérationnels, transistors, commutateur, bascules, compteur, décodeur, afficheur.

Afin de faciliter la compréhension de notre étude, nous donnerons un aperçu sur les différentes opérations effectuées en conversion suivi d'une étude des différents types de convertisseurs enfin, nous étudierons la réalisation de notre convertisseur, essentiellement à usage didactique et de son alimentation.

CHAP I

GENERALITES

I. GENERALITES

Pour aboutir au résultat recherché à travers notre étude, à savoir la conversion d'un signal analogique en un signal numérique, et inversement, il est nécessaire d'effectuer un certain nombre d'opérations dont les principales sont:

- l'échantillonnage.
- le maintien.
- la quantification.
- le codage
- la conversion numérique-analogique
- la restitution.

I. 1. Echantillonnage.

Echantillonner une fonction $X(t)$, c'est prélever la valeur de cette fonction pendant un certain intervalle de temps et ce de manière périodique. En d'autres termes, cela revient à lui substituer une autre fonction discontinue obtenue par découpage de la fonction continue $X(t)$. Soit $X^*(t)$ le signal échantillonnié.

I. 2. Maintien

L'opération de maintien ou de blocage consiste à mémoriser temporairement l'amplitude de l'échantillon analogique $X^*(t)$.

I. 3. Quantification.

L'amplitude de l'échantillon ainsi mémorisée est convertie en un nombre.

L'amplitude d'un échantillon peut prendre à priori une infinité de valeurs, alors que le nombre ne peut prendre que des valeurs discrètes. Ceci nous oblige à remplacer l'amplitude exacte de l'échantillon par un nombre fini d'amplitudes élémentaires ou quantums, tels que l'amplitude ainsi obtenue soit plus proche de l'amplitude réelle. Cette opération s'appelle quantification.

I. 4. Codage.

Le nombre ainsi obtenu est ensuite exprimé dans un code. C'est l'opération de codage.

I. 4. 1. Rappels sur les codes

Le rôle de l'opération est d'exprimer le nombre de quantums dans un code déterminé. En général, les codes binaires sont les plus utilisés. On distingue deux types de codes.

- les codes unipolaires.

- les codes bipolaires.

a. Codes unipolaires

Dans ce type de code, le code le plus connu est le code binaire pur. Un nombre N exprimé dans ce code, se met sous la forme.

$$N = \sum_{i=0}^{n-1} a_i 2^i = a_{n-1} 2^{n-1} + a_{n-2} 2^{n-2} + \dots + a_0 2^0$$

les coefficients a_i valant 0 ou 1 suivant que le bit correspondant est nul ou non, on peut aussi écrire des nombres fractionnaires de la manière suivante :

$$N' = \sum_{i=1}^n a_i 2^{-i} = a_1 2^{-1} + a_2 2^{-2} + \dots + a_n 2^{-n}$$

A ce nombre N' , on peut faire correspondre une tension U .

$$U = U_{\text{ref}} \left(\frac{a_1}{2} + \frac{a_2}{2^2} + \dots + \frac{a_n}{2^n} \right)$$

U_{ref} étant une tension constante qui sert de facteur d'échelle.

le bit de poids le plus fort a_1 s'appelle "le bit le plus significatif" ou MSB (Most Significant Bit), et le bit de poids le plus faible a_n est le bit le moins significatif ou LSB (least Significant Bit).

Nous noterons qu'il existe un deuxième code unipolaire très utilisé appelé code DCB (Decimal Code Binaire) dans lequel chaque chiffre décimal est traduit sous forme de mot de 4 bits.

Dans ce type de code, la tension U peut s'écrire sous la forme suivante.

$$U = \frac{U_{\text{ref}}}{10} (8a_1 + 4a_2 + 2a_3 + a_4) + \frac{U_{\text{ref}}}{100} (8b_1 + 4b_2 + 2b_3 + b_4) + \dots$$

les groupes $(a_1 a_2 a_3 a_4)$, $(b_1 b_2 b_3 b_4)$ correspondent à la transcription en binaire des chiffres décimaux. (Voir Tableau 1)

b. Codes bipolaires.

Dans la pratique, les signaux à convertir peuvent être positifs ou négatifs

Pour cette raison, qu'on utilise ainsi souvent 3 types de codes :

- le code amplitude signé.

- le code binaire décalé.

- le code complément à 2.

b - 1. Code amplitude signé.

Dans ce type de code, on code séparément l'amplitude en binaire pur et le signe grâce à un bit supplémentaire qui vaut 1 pour les signaux positifs et 0 pour les signaux négatifs. (Voir Tableau 2)

b.2. Code binaire décalé.

Le code binaire décalé est un code binaire naturel que l'on a décalé de sorte que le nombre 0 s'obtient pour la tension la plus négative ($-U_{ref}$) et que le nombre correspondant à 2^{n-1} s'obtient pour une tension nulle. (Voir tableau 2)

La tension U peut s'exprimer de la manière suivante.

$$U = 2 \cdot \frac{U_{ref}}{2^n} (a_1 2^{n-1} + a_2 2^{n-2} + \dots + a_0) - U_{ref}$$

b.3. Code complément à 2

Le code complément à 2 est très utilisé pour la représentation des signaux bipolaires car il se prête très bien aux opérations arithmétiques.

On obtient ce code à partir du code binaire décalé en inversant le bit de plus fort poids (bit de signe). La tension U peut s'écrire donc.

$$U = 2 \cdot \frac{U_{ref}}{2^n} (\bar{a}_1 2^{n-1} + a_2 2^{n-2} + \dots + a_0) - U_{ref}$$

Dans le code complément à 2, un nombre positif s'exprime par son équivalent en binaire, par contre un nombre négatif s'obtient en prenant le complément de chaque bit du nombre positif correspondant et en ajoutant 1 au bit de plus faible poids.

I.5. Conversion analogique - numérique.

La conversion analogique-numérique fait correspondre une suite de nombres binaires au signal d'entrée $x(t)$ dont chaque nombre correspond à l'amplitude d'un échantillon du signal $x^*(t)$.

I.6. Conversion numérique-analogique.

La conversion numérique-analogique consiste à transformer la suite de nombres obtenue après traitement numérique en échantillons d'amplitudes discrètes.

I.7. Restitution

Pour reconstituer le signal analogique en sortie, il faudrait effectuer une interpolation entre les échantillons. C'est l'opération de restitution.

La figure 1 décrit ces différentes opérations et indique l'aspect du signal obtenu à chaque étape.

N	Binaire Naturel	8	D	C	B	1
15	1 1 1 1	0 0 0 1	0 1 0 1			
14	1 1 1 0	0 0 0 1	0 1 0 0			
13	1 1 0 1	0 0 0 1	0 0 1 1			
12	1 1 0 0	0 0 0 1	0 0 1 0			
11	1 0 1 1	0 0 0 1	0 0 0 1			
10	1 0 1 0	0 0 0 1	0 0 0 0			
9	1 0 0 1	0 0 0 0	1 0 0 1			
8	1 0 0 0	0 0 0 0	1 0 0 0			
7	0 1 1 1	0 0 0 0	0 1 1 1			
6	0 1 1 0	0 0 0 0	0 1 1 0			
5	0 1 0 1	0 0 0 0	0 1 0 1			
4	0 1 0 0	0 0 0 0	0 1 0 0			
3	0 0 1 1	0 0 0 0	0 0 1 1			
2	0 0 1 0	0 0 0 0	0 0 1 0			
1	0 0 0 1	0 0 0 0	0 0 0 1			
0	0 0 0 0	0 0 0 0	0 0 0 0			

Tableau 1

<i>N</i>	Amplitude signée	Binaire Décalé	Complément à 2
7	1 1 1 1	1 1 1 1	0 1 1 1
6	1 1 1 0	1 1 1 0	0 1 1 0
5	1 1 0 1	1 1 0 1	0 1 0 1
4	1 1 0 0	1 1 0 0	0 1 0 0
3	1 0 1 1	1 0 1 1	0 0 1 1
2	1 0 1 0	1 0 1 0	0 0 1 0
1	1 0 0 1	1 0 0 1	0 0 0 1
0	1 0 0 0	1 0 0 0	0 0 0 0
-1	0 0 0 1	0 1 1 1	1 1 1 1
-2	0 0 1 0	0 1 1 0	1 1 1 0
-3	0 0 1 1	0 1 0 1	1 1 0 1
-4	0 1 0 0	0 1 0 0	1 1 0 0
-5	0 1 0 1	0 0 1 1	1 0 1 1
-6	0 1 1 0	0 0 1 0	1 0 1 0
-7	0 1 1 1	0 0 0 1	1 0 0 1
-8	-	0 0 0 0	1 0 0 0

Tableau 2

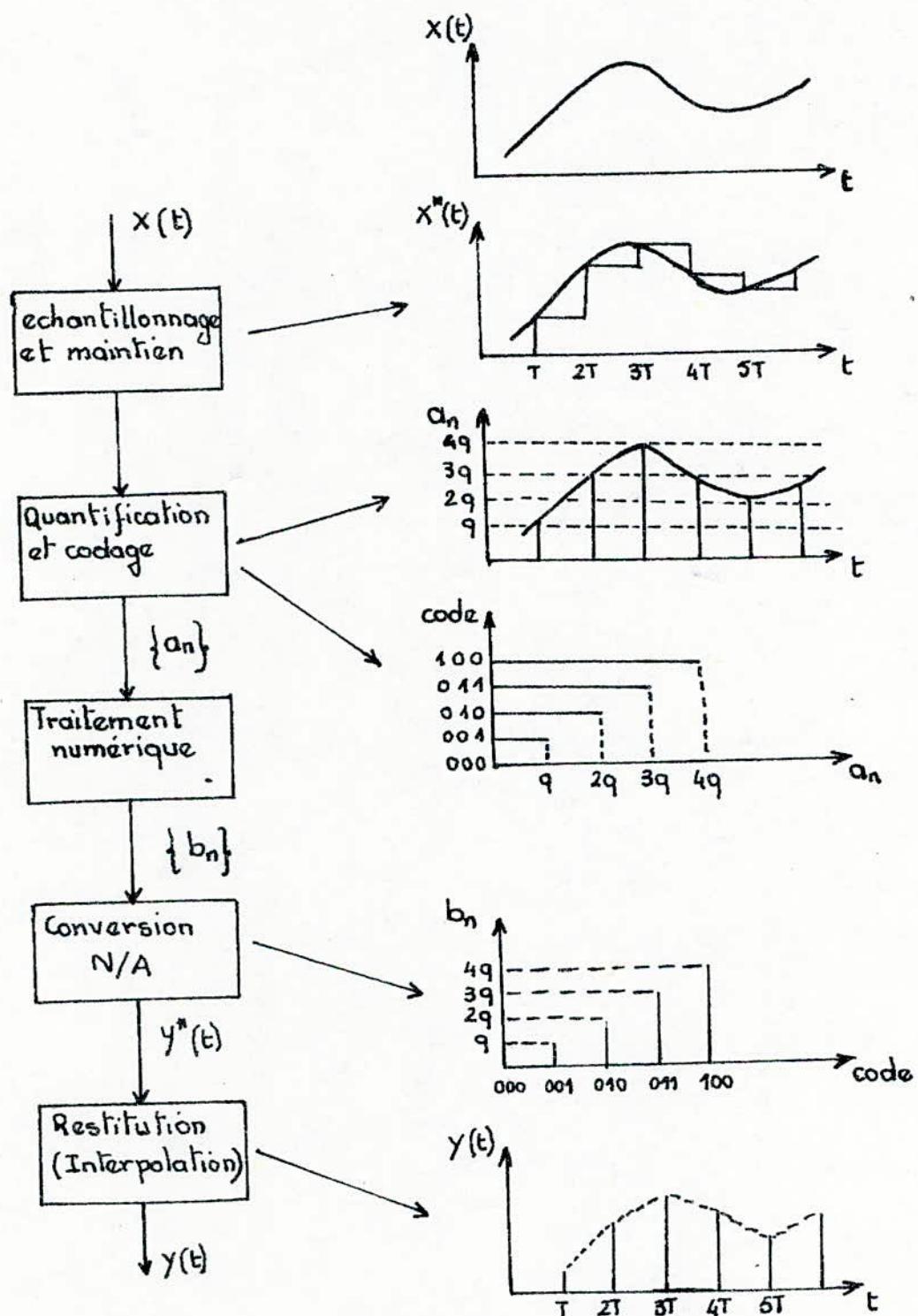


fig: 1

CHAP II

ETUDE THEORIQUE DES CONVERTISSEURS A·N ET N·A

II. ETUDE THEORIQUE DES CONVERTISSEURS

A. CONVERTISSEUR ANALOGIQUE NUMÉRIQUE

A.1. Définition.

Un convertisseur analogique-numérique est un dispositif qui transforme un signal analogique A en un signal numérique N

A.2. Principe.

Leur fonction est de comparer un signal analogique à une tension de référence U_{ref} . Dans le cas idéal, le C.A.N fournit une information de la forme:

$$N = \frac{A}{U_{ref}} \quad (1)$$

Cela revient à dire que le CAN effectue une division dont le résultat s'exprime dans le code binaire suivant les puissances décroissantes de 2.

$$(1) \text{ s'écrit: } A = U_{ref} \left(\frac{b_1}{2} + \frac{b_2}{2^2} + \dots + \frac{b_n}{2^n} \right)$$

La conversion se limite donc à n bits, de ce fait il y a introduction d'erreur de conversion par les termes négligés b_{n+1}, \dots ; appelés erreur de quantification.

Pour minimiser cette erreur, le procédé de conversion se fait en remplaçant la tension A par une tension discrète multiple d'une quantité élémentaire appelée quantum de valeur $\frac{U_{ref}}{2^n}$ de sorte que la différence entre A et cette tension discrète soit 2^n en module, inférieur à un demi-quantum.

$$\left| A - N \cdot \frac{U_{ref}}{2^n} \right| < \frac{1}{2} \frac{U_{ref}}{2^n}$$

A.3. Caractéristiques d'un CAN

Les principales caractéristiques, pour un code unipolaires sont définies comme suit.

A.3.1. fonction de transfert idéale d'un CAN.

On définit par:

E_{nom} : tension d'entrée nominale (pour laquelle l'erreur est nulle).

U_{ref} : représente l'étendue de la tension à convertir

b_i : Nombre valant "0" ou "1"

La fonction de transfert idéale d'un CAN est définie par les 2 équations suivantes:

$$E_{nom} = U_{ref} \left(\frac{b_1}{2} + \frac{b_2}{4} + \dots + \frac{b_n}{2^n} \right)$$

$$E_{nom} - \frac{1}{2} \frac{U_{ref}}{2^n} < A < E_{nom} + \frac{1}{2} \frac{U_{ref}}{2^n}$$

A-3.2. Résolution.

La résolution définit la plus petite variation de la tension que le convertisseur peut coder, elle s'exprime par la relation suivante:

$$\text{Résolution} = \frac{\text{Quantum}}{\text{Pleine échelle}} = \frac{1}{2^n}$$

A-3.3. Temps de conversion

Le temps de conversion est le temps nécessaire pour obtenir en sortie un signal numérique correspondant au signal d'entrée analogique avec la précision désirée. Il s'exprime en µs ou en ms.

A-3.4. Précision

Elle se définit comme étant l'écart existant entre la valeur théorique de Enam fourniissant un certain mot N en sortie et la valeur réelle de A fourni effectivement ce mot.

Cet écart peut s'exprimer soit directement, soit en pourcentage de quantum. Dans le premier cas, on dit que l'on a une erreur absolue et dans le second, une erreur relative.

A-3.5. Rejection des signaux de Perturbation.

Certains CAN ont l'avantage de diminuer ou même d'éliminer l'influence de signaux parasites (bruit) notamment ceux du secteur.

On définit le facteur de rejet S(ω) par l'équation :

$$S(\omega) = \frac{A(\text{bruit})/U_{ref}}{N(\text{bruit})}$$

avec : $A(\text{bruit})/U_{ref}$: bruit d'entrée normalisé
 $N(\text{bruit})$: bruit de sortie normalisé

$S(\omega)$ dépend de la fréquence, sa valeur est importante dans les CAN à faible vitesse.

A-4. Erreurs dans les CAN.

Les différentes erreurs que l'on peut rencontrer dans les CAN sont :

- erreur de quantification
- erreur de décalage
- erreur de Gain.
- erreur de linéarité
- erreur de linéarité différentielle.

On essayera dans ce qui suit de définir séparément chaque erreur tout en supposant que les autres ont été corrigées.

a- erreur de quantification

C'est une erreur inhérente au principe même de la conversion analogique numérique qui est non linéaire. Sa valeur est invariable.

elle est de un demi-quantum et dépend uniquement de la résolution du système.

b - Erreur de décalage.

L'erreur de décalage est l'écart existant entre la valeur de la tension appliquée à l'entrée qui met dans l'état 1 le bit de plus faible poids (LSB) et la valeur théorique de la tension effectuant ce changement dont l'expression est : $\frac{1}{2^n} U_{ref}$.

Cette différence de $\frac{1}{2^n}$ tension qui porte le nom de tension de décalage produit une translation horizontale de la courbe représentant la fonction de transfert et un déplacement vertical de l'erreur de conversion qui se trouve alors centré autour de la tension de décalage. (Voir figure 2)

c - Erreur de gain.

L'erreur de gain ou erreur de facteur d'échelle est donnée par la relation :

$$E_{nom} = K U_{ref} \left(\frac{b_1}{2} + \frac{b_2}{4} + \dots + \frac{b_n}{2^n} \right) \text{ où } K \text{ est un coefficient positif inférieur ou supérieur à 1}$$

En se référant à la figure 3 on voit que cette erreur se traduit par une rotation autour de l'origine de la caractéristique de transfert.

Si $K > 1$ la largeur des marches diminue

Si $K < 1$ La largeur des marches augmente

d - Erreur de linéarité.

C'est l'écart existant entre les valeurs de tension A assurant effectivement les transitions et les valeurs $\frac{U_{ref}}{2^n} (N+1)$ qui devraient les faire théoriquement.

la figure 4 montre que cette erreur se traduit par l'écart existant entre les valeurs E_{nom} (pour $K=1$) et les valeurs des tensions correspondants aux milieux des segments de la caractéristique réelle du CAN.

e - Erreur de linéarité différentielle.

C'est la différence entre le quantum et la largeur d'une marche, c'est à dire la différence entre les tensions provoquant 2 transitions consécutives.

A-5. Famille des CAN.

Il existe plusieurs types de CAN. Nous nous contenterons dans ce qui suit de citer les plus importants et de voir le principe de leur fonctionnement.

- A-5-1. Convertisseur à Rampe. (voir figure 5)

- a - Principe.

- Avant le début de la conversion, l'interrupteur S

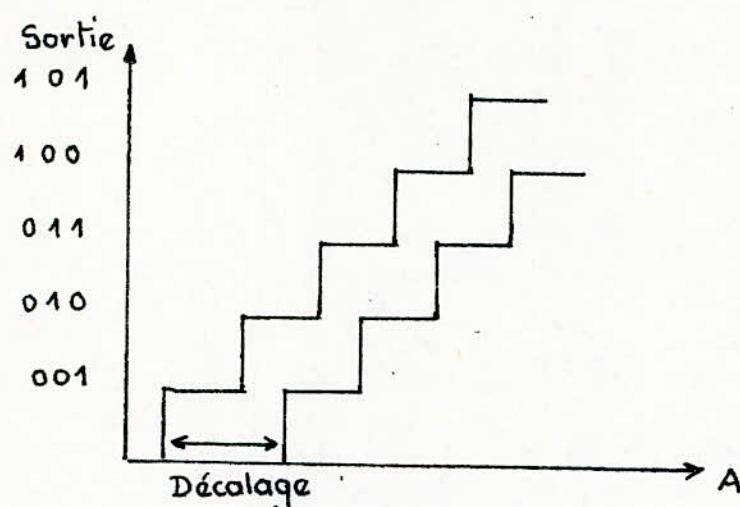


fig. 2

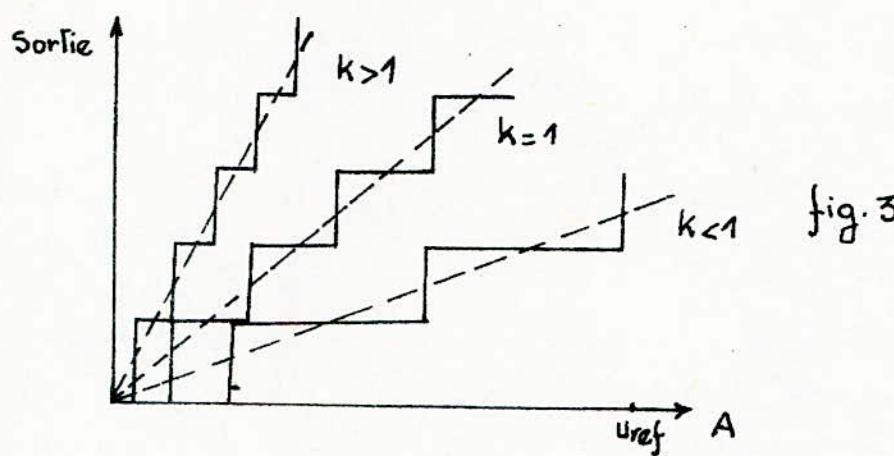


fig. 3

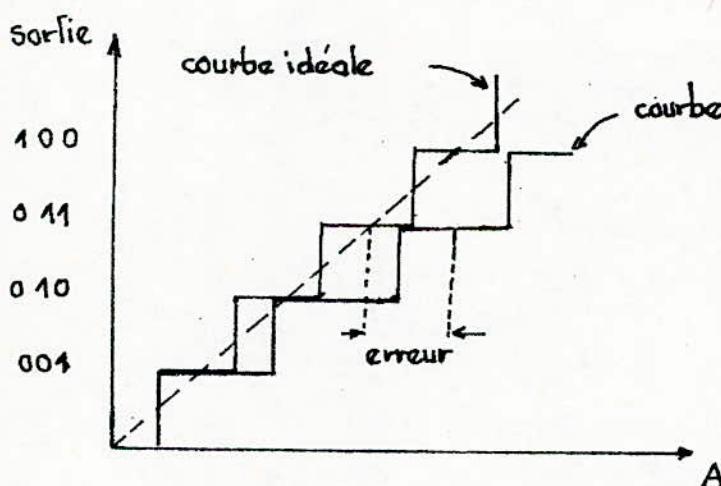


fig. 4

est fermé ce qui permet la décharge du condensateur C.

A l'instant t_0 du début de la conversion, l'ordre de départ remet à zéro un compteur de n bits et ouvre l'interrupteur S.

A cet instant t_0 , on déclenche une rampe linéaire V_s et en même temps, on envoie des impulsions d'horloge dans un compteur. La tension de la rampe V_s est connectée à l'une des entrées d'un comparateur dont l'autre entrée reçoit la tension V_x à mesurer. lorsque la tension de la rampe devient égale à la tension V_x (c.à.d $V_x = V_s$), la sortie du comparateur bascule ce qui conduit à la fermeture de la porte et ainsi le compteur ne reçoit plus d'impulsions d'horloge. On est au temps $t=t_1$.

On a donc compté N impulsions d'horloge proportionnelle à la tension à mesurer V_x : en d'autre terme $t_1 - t_0 = NT$ où T représente la période des impulsions.

L'expression de la tension de la rampe sera donc:

$$V_s = V_x = \frac{I}{C} (t_1 - t_0) \text{ ou encore } V_x = \frac{I}{C} NT$$

b. Performance.

- C'est un système de conversion assez lent
- L'erreur de quantification peut atteindre 1,5%
- précision moyenne 10^{-2} à 10^{-3}

Pour les diagrammes des temps correspondant, voir figure 5-a.

A. 5.2. Convertisseur à double rampe. (Voir figure 6)

a. Principe.

La conversion d'un tel convertisseur se fait en 2 étapes.

1^{ère} étape : Au début de la conversion, le condensateur C est déchargé, le compteur est remis à zéro, la tension à mesurer V_x est appliquée à l'entrée de l'intégrateur pendant un intervalle de temps θ_1 , égal à N_1 périodes d'horloge correspondant à la mise à l'état "1" de la bascule et au bout duquel la tension de sortie de l'intégrateur est :

$$V_c = -\frac{V_x}{RC} \theta_1 = -\frac{V_x}{RC} N_1 T \quad (1) \text{ avec } N_1 = 2^n$$

2^{ième} étape : lorsque la bascule est mise à l'état "1", l'entrée de l'intégrateur est commutée sur une tension de référence U_{ref} de polarité opposée à V_x de manière que V_c décroît linéairement tandis qu'un compteur enregistre les impulsions d'une horloge, le comparateur détecte alors, le passage par zéro de V_c et à cet instant arrête le comptage, nous aurons donc :

$$-V_c = \frac{U_{ref}}{RC} NT \Rightarrow V_c = -\frac{U_{ref}}{RC} NT \quad (2)$$

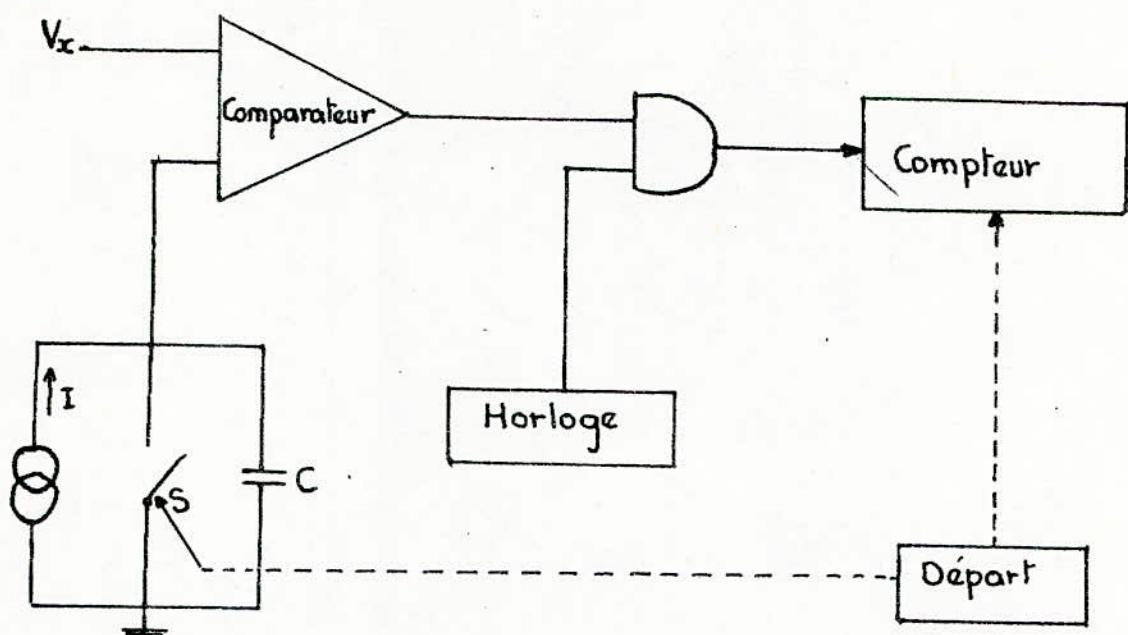


fig 5

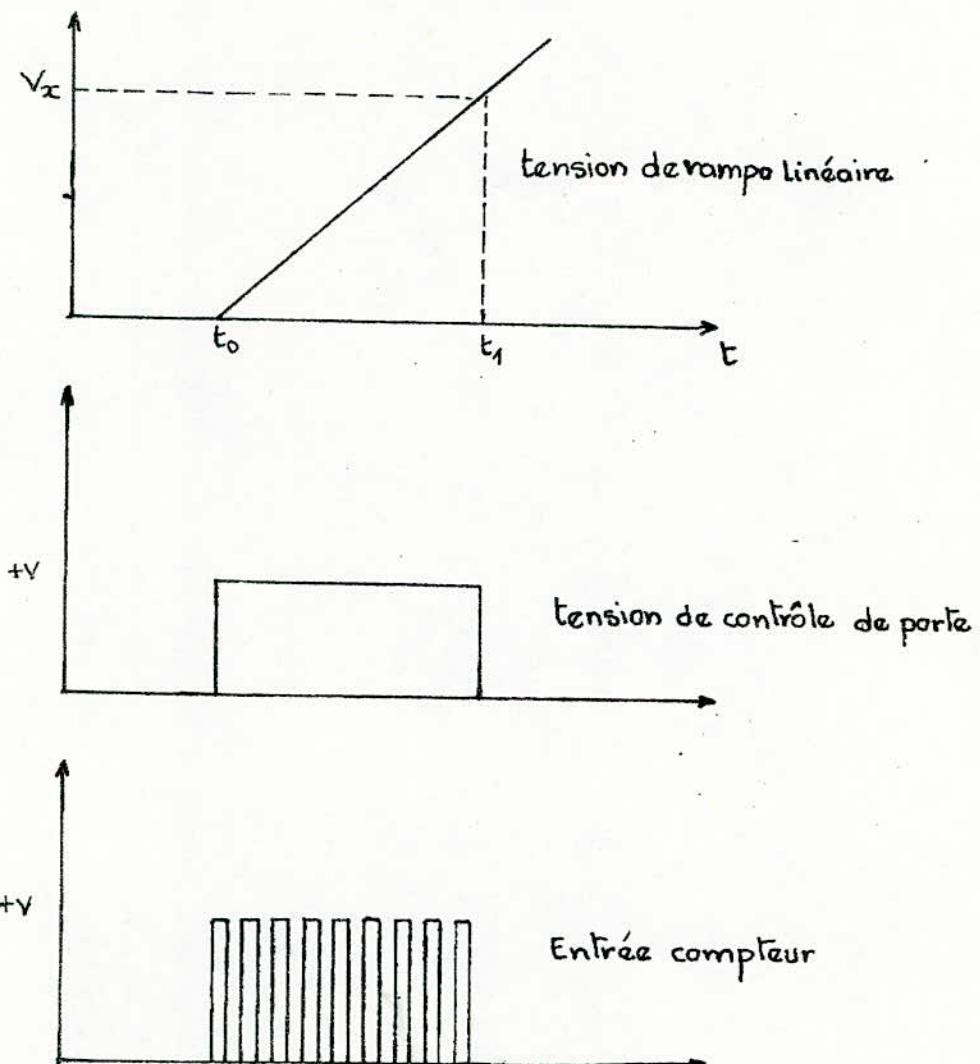


fig. 5-a

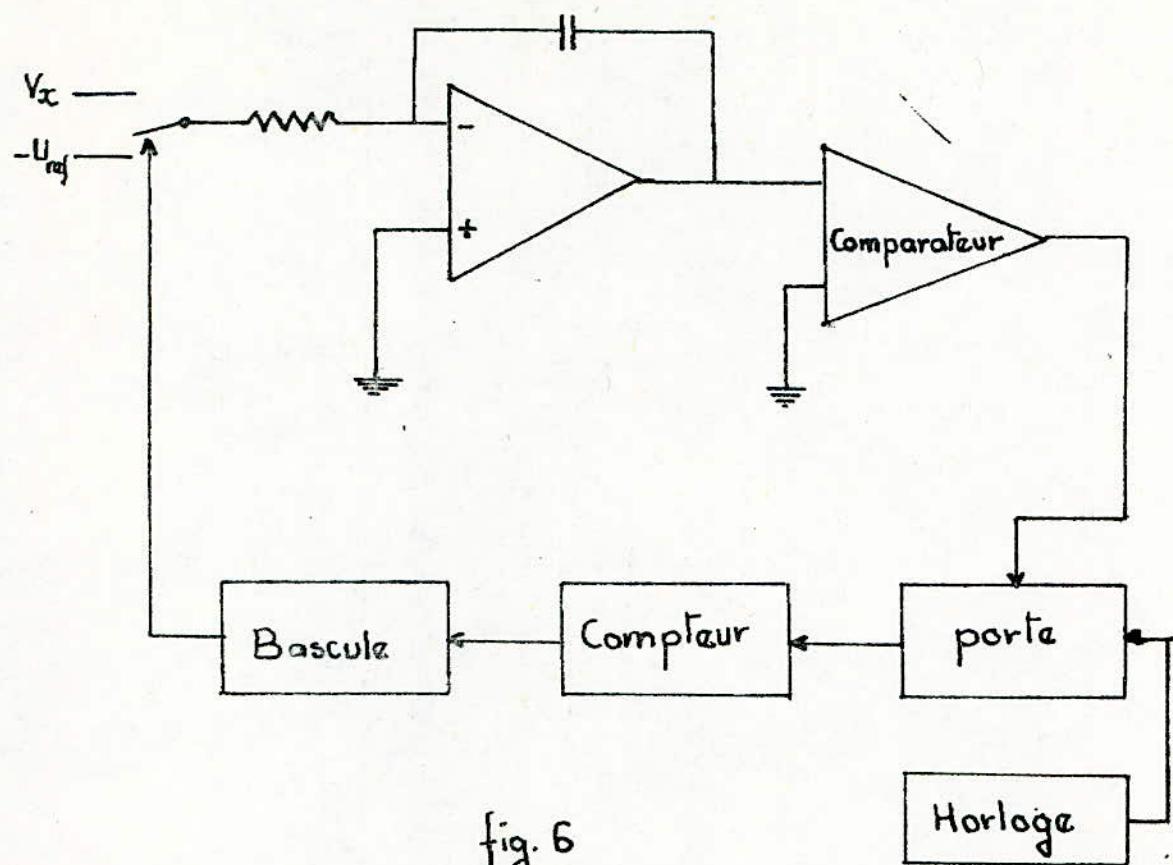


fig. 6

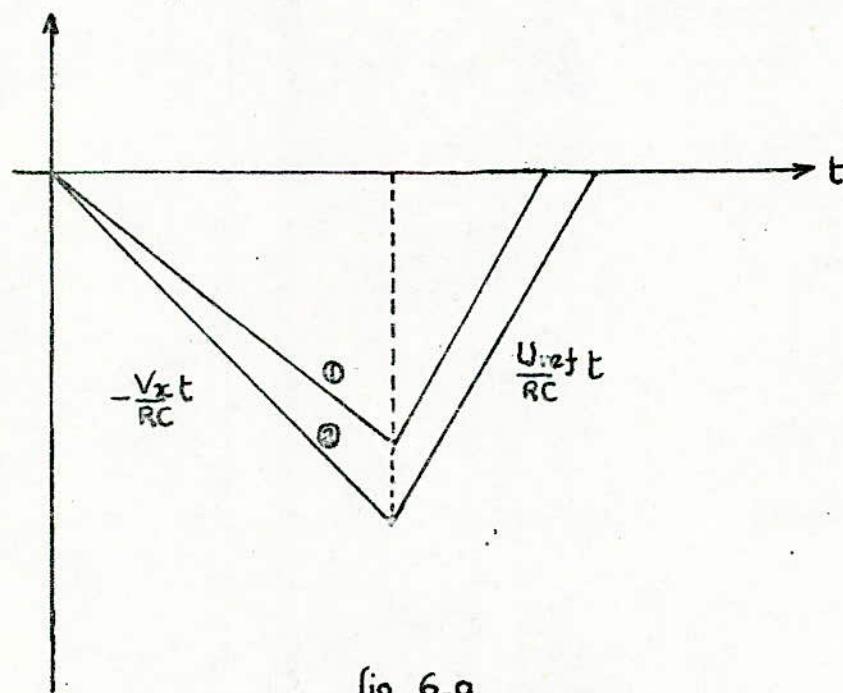


fig. 6-a

$$(1) \text{ et } (2) \Rightarrow \frac{V_x}{RC} N_A T = \frac{U_{ref}}{RC} NT \Rightarrow V_x = \frac{U_{ref} \cdot N}{N_A}$$

Soit

$$V_x = \frac{U_{ref} \cdot N}{2^n}$$

les courbes correspondantes sont dessinées en figure 6-a

b- Performances

- très grandes précision.
- bonne linéarité différentielle
- bonne réjection des bruit.
- temps de conversion important.

A-5-3 Convertisseurs tension-fréquence. (voir figure 7)

a- Principe.

La tension V_x supposée positive appliquée à l'entrée du convertisseur est transformée en un courant que l'on intègre.

A la sortie de l'intégrateur, on obtient une tension de signe opposé et proportionnelle à V_x . Soit V_A cette tension. On applique celle-ci aux 2 comparateurs ① et ② auxquels on applique au préalable 2 tensions de références $+U_{ref}$ et $-U_{ref}$. V_A décroît linéairement et quand $V_A = -U_{ref}$, le comparateur ① bascule et génère une impulsion qui incrémenté le compteur et commande l'interrupteur K qui permet au générateur de courant d'envoyer une impulsion de courant positive qui sert à décharger le condensateur et permettant ainsi une nouvelle intégration. A chaque intégration correspond une impulsion, et en comptant ces impulsions pendant un certain temps t , on obtient une représentation codée de la tension V_x .

Si on applique une tension V_x négative à l'entrée du convertisseur, le 2^{ème} comparateur qui reçoit la tension $+U_{ref}$ permet de la même manière la conversion du signal de tension négative.

On remarque que si la tension V_x à convertir est faible, l'intégration se fait plus lentement et ainsi le nombre d'impulsions durant la même intervalle de temps diminue. (voir figure 7-a)

b- Performances.

- précision très élevée (de l'ordre de 10^{-5}) liée essentiellement à la qualité du générateur de courant
- Système très lent.
- bonne réjection du bruit

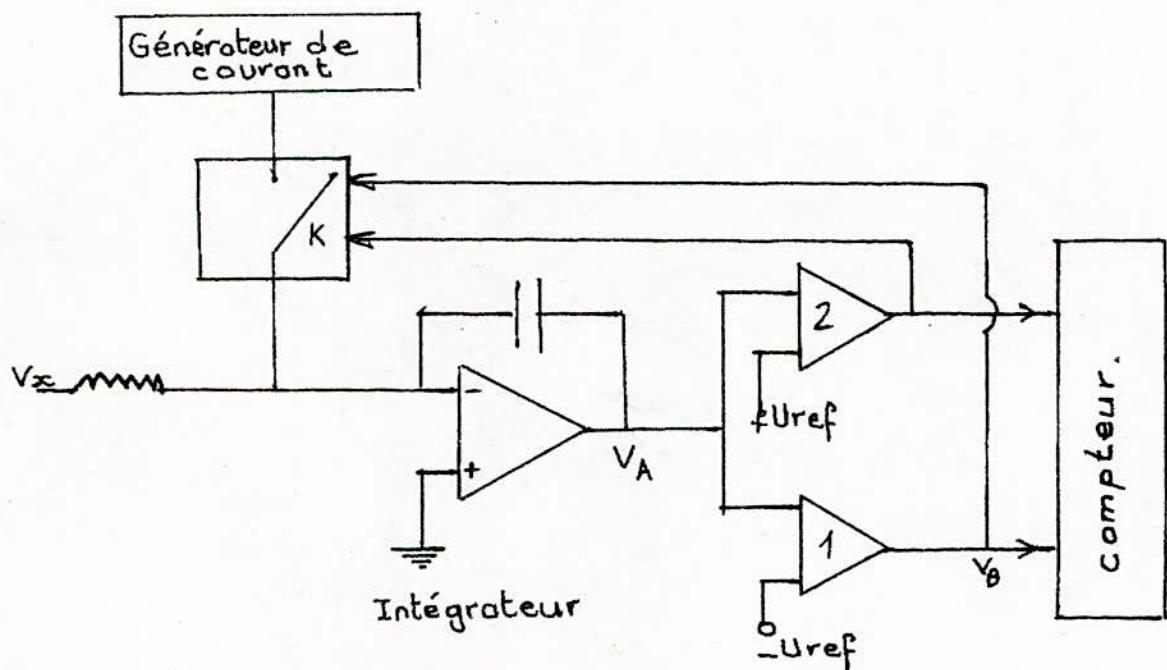


fig.7

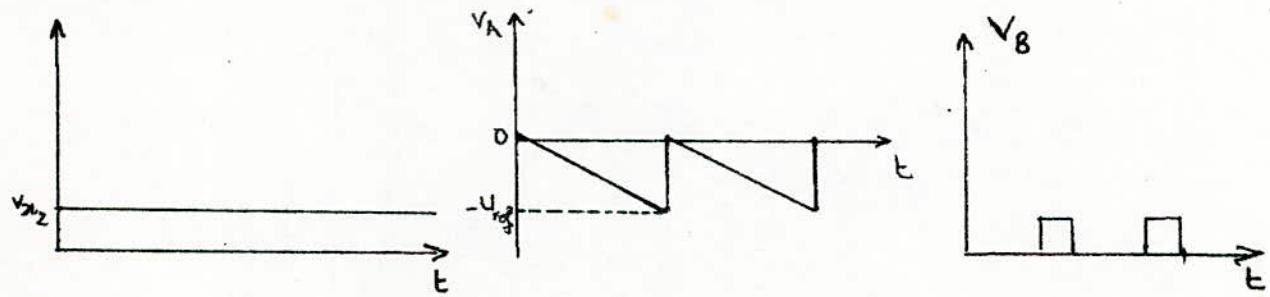
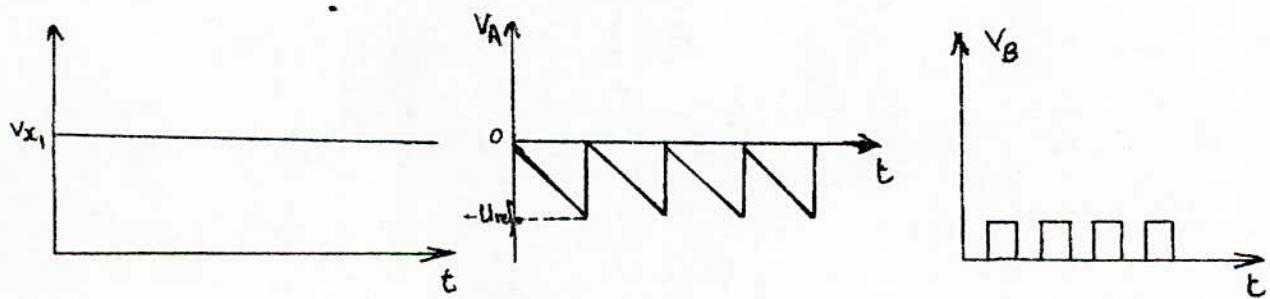


fig.7a

5.4. Convertisseur à approximations successives. (voir figure 8)

a - Principe.

Dans ce type de convertisseur, on utilise l'expression suivante

$$V_x = U_{ref} \left(\frac{b_1}{2} + \frac{b_2}{2^2} + \dots + \frac{b_n}{2^n} \right)$$

Dans ce procédé, on compare la tension à convertir V_x à la tension U_{ref} générée par un CNA.

Le but est de déterminer les b_i ($i=1,2,\dots,n$) sachant que b_i est égal à "1" ou "0".

- Dans une première étape, on compare V_x et $V_1 = U_{ref}/2$ (on commence par le poids le plus fort).

Si $V_x > V_1$ on sait que $b_1=1$ on ajoutera donc $U_{ref}/4$

Si $V_x < V_1$ alors $b_1=0$, on remplace $U_{ref}/2$ par $U_{ref}/4$

- Dans la seconde étape, on compare V_x à $V_2 = U_{ref} \left(\frac{b_1}{2} + \frac{1}{4} \right)$

Si $V_x > V_2 \Rightarrow b_2=1$ on ajoutera donc $U_{ref}/8$

Si $V_x < V_2 \Rightarrow b_2=0$, on remplace $U_{ref}/4$ par $U_{ref}/8$

On continue ainsi en essayant les différentes tensions $U_{ref}/16$, $U_{ref}/32$ jusqu'à $U_{ref}/2^n$.

A l'issue de la dernière comparaison, c'est à $\frac{U_{ref}}{2^n}$, on peut écrire

$$V_x - U_{ref} \left(\frac{b_1}{2} + \frac{b_2}{2^2} + \dots + \frac{b_n}{2^n} \right) < \frac{U_{ref}}{2^n}$$

En analysant ces différentes phases, on détermine les 3 éléments essentiels d'un tel convertisseur.

- CNA : génère des tensions pondérées (U_{ref})

- Comparateur : établit la comparaison entre les deux

tensions

- logique de commande et de contrôle : Pour traiter le signal de sortie du comparateur pour commander le CNA.

b - Performances

- faible temps de conversion (rapide)

- Grande précision.

L'étude comparative des différents C.A.N est résumée par le tableau suivant:

47

Tableau de comparaison des différents CAN.

Nom du convertisseur	Précision	Vitesse	Rejection des bruits
Convertisseur à rampe	moyenne	lente	non
Convertisseur à double rampe	très grande	lente	oui
Convertisseur tension-fréquence	très élevée	très lente	oui
Convertisseur à approximations successives	élevée	élevée	non

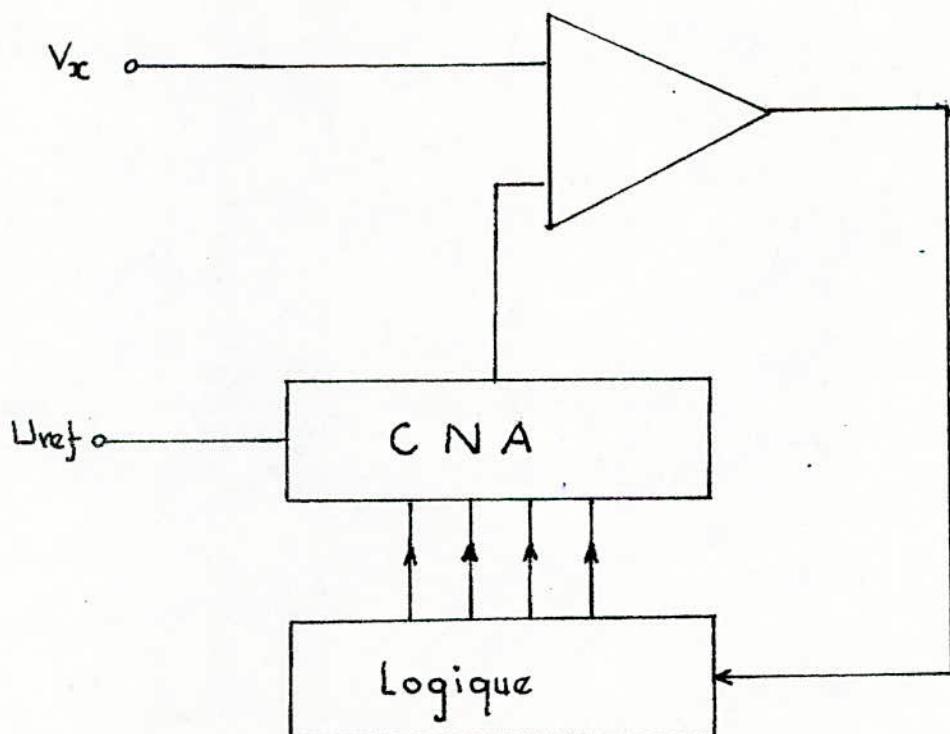


fig.-8

B. CONVERTISSEUR NUMÉRIQUE-ANALOGIQUE

B.1. Définition.

On appelle convertisseur numérique-analogique, un dispositif capable de convertir une information numérique en un signal analogique.

Soit l'information numérique reçue sous la forme d'un mot de n bits, le CNA fait correspondre à l'une des 2^n combinaisons binaires possibles à l'entrée, une parmi les 2^n tensions discrètes obtenues à partir d'une tension de référence.

B.2. Principe

Considérant l'information numérique N reçue par le CNA sous la forme suivante.

$$N = d_1 2^{n-1} + d_2 2^{n-2} + \dots + d_n 2^0$$

Si le nombre à convertir est un nombre fractionnaire alors:

$$N' = d_1 2^{-1} + d_2 2^{-2} + \dots + d_n 2^{-n} \text{ pour un nombre inférieur à l'unité ou encore } N' = 0, d_1 d_2 d_3 \dots d_n$$

ce qui peut encore s'écrire : $N' = \frac{N}{2^n}$ avec N compris entre 0 et 1.

Si maintenant, on applique une tension de référence U_{ref} qui fixe l'échelle de la tension de sortie U , alors U peut se mettre sous la forme :

$$U = \frac{U_{ref}}{2^n} \cdot N = \left(\frac{d_1}{2} + \frac{d_2}{2^2} + \dots + \frac{d_n}{2^n} \right) U_{ref}$$

la quantité $\frac{U_{ref}}{2^n}$ s'appelle quantum, donc le CNA va multiplier le nombre N par le quantum.

B.3. Caractéristiques d'un CNA

les caractéristiques d'un CNA sont les suivantes :

- la résolution
- la linéarité
- la tension maximale de sortie
- la précision
- la monotonie
- le temps de conversion
- le code.

a. Résolution

Pour un convertisseur à n bits, on définit la résolution comme l'amplitude de la plus petite variation de la tension de sortie que l'on peut obtenir. elle peut donc s'écrire

$$\text{Résolution} = \frac{\text{Qu}}{\text{Plein échelle}} = \frac{1}{2^n}$$

b - linéarité

On dira qu'un convertisseur est linéaire si l'erreur faite sur une mesure quelconque est inférieure à $\pm \frac{1}{2}$ quantum. Cette erreur est due au fait que les circuits utilisés ne sont pas parfaits.

c - Tension maximale de sortie.

la tension de sortie maximale est rigoureusement celle qui vaut $(2^n - 1)$ fois le quantum. Cette valeur maximale est souvent désignée par valeur pleine échelle.

d - Précision.

elle se définit comme l'écart existant entre la tension fournie par le convertisseur lorsque tous les bits d'entrée sont à "1" et la valeur pleine échelle.

e - Monotonie.

Un convertisseur est dit monotone lorsque sa tension de sortie augmente lorsque l'information d'entrée croît.

f - Temps de conversion.

Le temps de conversion permet de connaître la vitesse de conversion d'un CNA et par conséquent sa fréquence maximale de conversion qui permet de déterminer le nombre maximum d'opérations effectuées par seconde. Le temps de conversion sera le temps nécessaire pour que le signal de sortie atteigne la valeur désirée avec une erreur généralement estimée à $\pm \frac{1}{2} q$

g - Code.

la structure du convertisseur dépend du code retenu.

B-4. Erreurs dans les CNA.

Les principales erreurs que l'on rencontre dans les CNA sont :

- erreur de décalage
- erreur de gain
- erreur de linéarité
- erreur de linéarité différentielle.

a - erreur de décalage.

L'erreur de décalage est définie comme la différence existante entre la tension que délivre le CNA lorsque tous les bits sont à l'état zéro et celle qu'on devrait obtenir en sortie. Cette erreur produit une translation verticale de la caractéristique de transfert comme le montre la figure 9. Elle peut-être positive ou négative et elle est constante quelque soit la valeur du message d'entrée.

b - erreur de gain.

Celle-ci se traduit par une rotation de la caractéristique de transfert autour du point obtenu lorsque tous les bits sont à l'état "0". Dans ce cas, l'amplitude de l'erreur n'est pas constante, mais dépend du mot d'entrée. La plus grande erreur est obtenue lorsque tous les bits sont à l'état "1": (voir figure 10).

c - Erreur de linéarité.

L'erreur de linéarité est la différence entre la tension de sortie réelle obtenue pour un mot et la tension de sortie idéale correspondant au même mot; cette erreur peut se mesurer sur la droite joignant les 2 points correspondants aux tensions extrêmes du mot 00...00 et 11...11 : (voir figure 11). L'écart ΔU représente l'erreur de linéarité.

d - erreur de linéarité différentielle.

L'erreur de linéarité différentielle est l'écart entre la différence des valeurs de tensions correspondants à 2 états adjacents de l'entrée et un quantum. Si cette différence est toujours égale à 1q, l'erreur différentielle est nulle.

B-5. Famille des CNA.

Les CNA se divisent en 2 familles, on distingue:

- les CNA directs
- les CNA indirects

Dans cette partie, on se contentera de citer quelques exemples relatifs aux CNA directs, en particulier les CNA parallèles.

B-5.1. CNA parallèles.

Le principe d'un CNA parallèle peut se déduire de la formule donnant sa fonction de transfert.

$$U = d_1 \frac{U_{ref}}{2} + d_2 \frac{U_{ref}}{2^2} + \dots + d_n \frac{U_{ref}}{2^n}$$

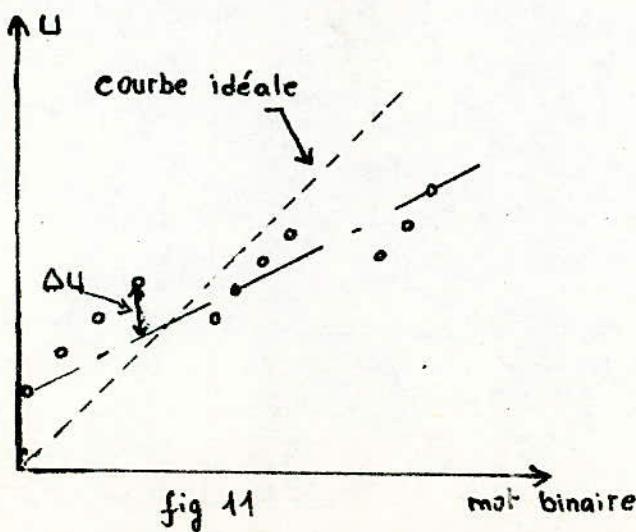
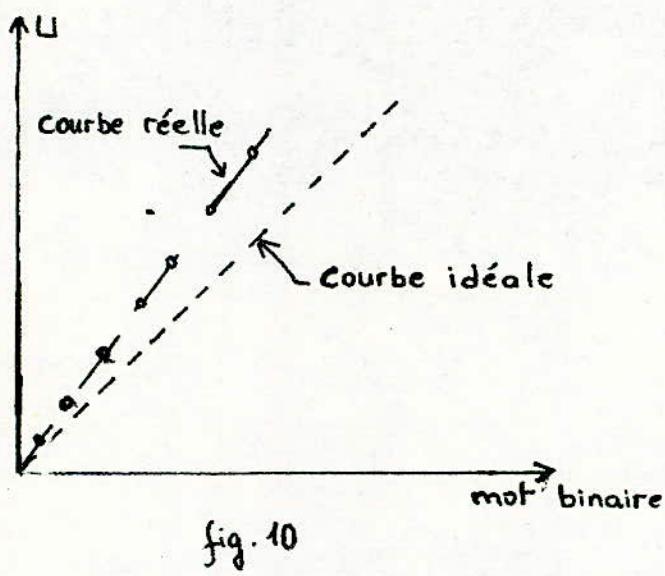
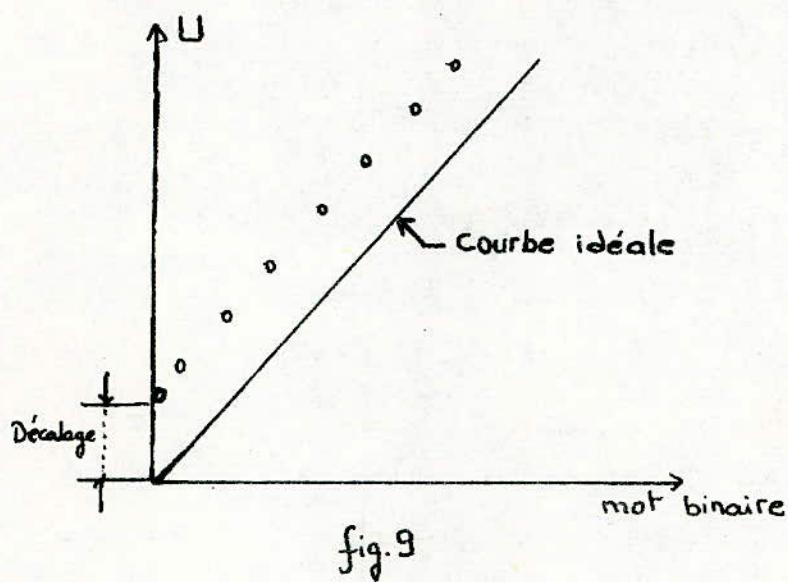
La sommation de ces différents signaux peut se faire soit en signaux de tensions ou de courants.

Usuellement, il est plus facile d'additionner des courants que des tensions. On aura donc.

$$U = \left(d_1 \frac{U_{ref}}{2R} + d_2 \frac{U_{ref}}{2^2 R} + \dots + d_n \frac{U_{ref}}{2^n R} \right) R$$

$$U = R \left(d_1 I_1 + d_2 I_2 + \dots + d_n I_n \right) \text{ avec } I_i = \frac{U_{ref}}{2^i R}$$

Pour illustrer ce type de convertisseur, étudions deux exemples.



a- Convertisseur à résistances pondérées

Le schéma de principe est donné par la figure 12

Dans ce type de convertisseur, on utilise plusieurs blocs identiques de 4 générateurs de courant. La figure 12 représente un CNA de 12 bits utilisant ce principe. Les 3 courants I_a, I_b, I_c ont des expressions identiques (au numéro du bit près). Ces courants doivent être pondérés, avant leur addition par les facteurs $1, \frac{1}{16}, \frac{1}{256}$. Ceci est obtenu par un deuxième ensemble de résistances. Le signal de sortie s'écrit donc :

$$U = R \left[\left(d_1 \frac{U_{ref}}{2R} + \dots + d_4 \frac{U_{ref}}{16R} \right) + \frac{1}{16} \left(d_5 \frac{U_{ref}}{2R} + \dots + d_8 \frac{U_{ref}}{16R} \right) + \frac{1}{256} \left(d_9 \frac{U_{ref}}{2R} + \dots + d_{12} \frac{U_{ref}}{16R} \right) \right]$$

ou encore :

$$U = R \left(I_a + \frac{1}{16} I_b + \frac{1}{256} I_c \right)$$

b- Convertisseur en échelle.

Ce type de convertisseur permet la réduction du nombre de valeur des résistances utilisées précédemment à 2 valeurs distinctes R et $2R$. Le schéma de principe correspondant est donné par la figure 13.

Chaque résistance de valeur $2R$ est commutée soit à la masse, soit à la tension de référence U_{ref} .

D'après le principe de superposition pour un mot de n bits

$$U = U_{ref} \left(\frac{d_1}{2} + \frac{d_2}{4} + \dots + \frac{d_n}{2^n} \right)$$

On peut montrer aisement que les courants dans toutes les résistances de valeur $2R$, forment une progression géométrique de raison $\frac{1}{2}$. L'interrupteur situé à gauche, correspond au bit de plus faible poids; celui qui correspond au plus fort poids est à droite.

Ce type de convertisseur présente cependant certains inconvénients qui peuvent être réduits en utilisant le convertisseur à échelle inversée dont le bit de plus fort poids est à gauche et le plus faible poids est à droite. Le schéma de principe est donné par la figure 14.

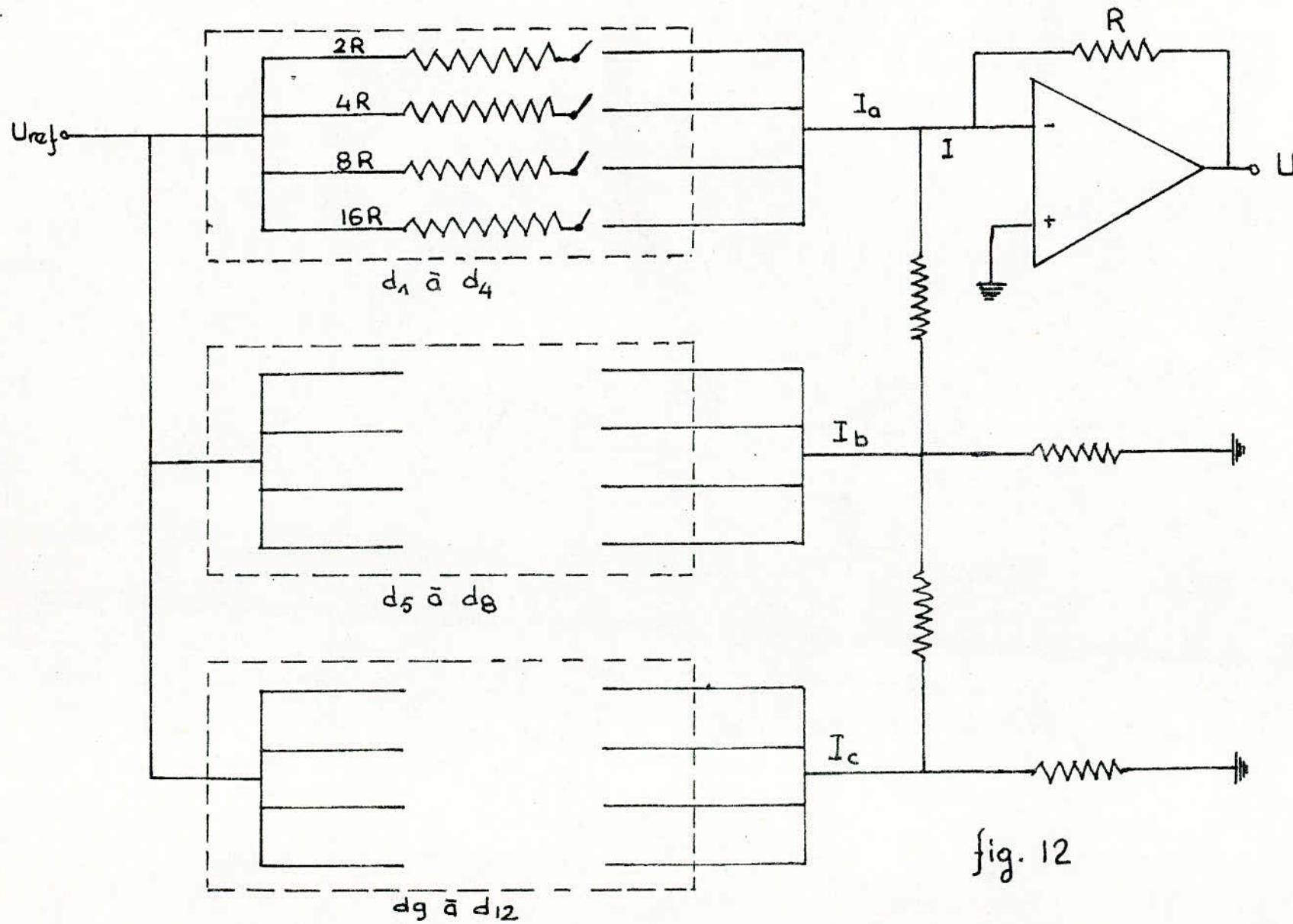


fig. 12

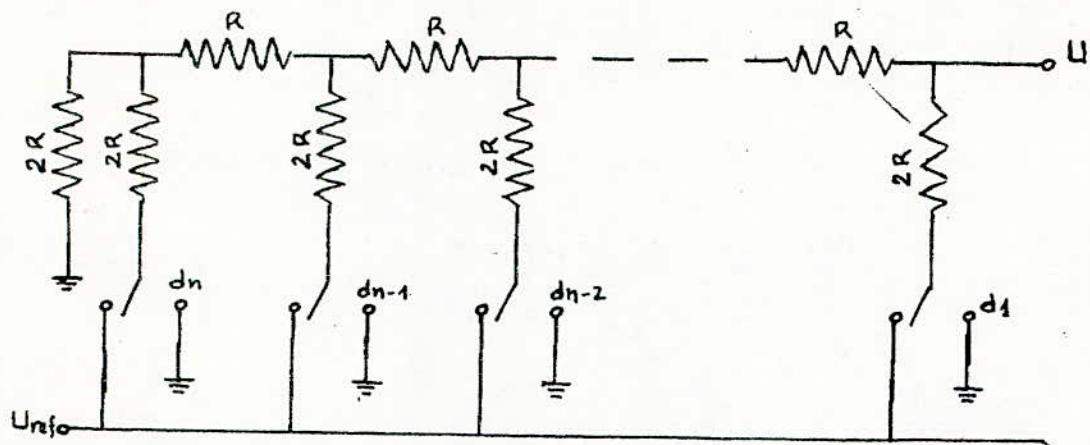


fig. 13

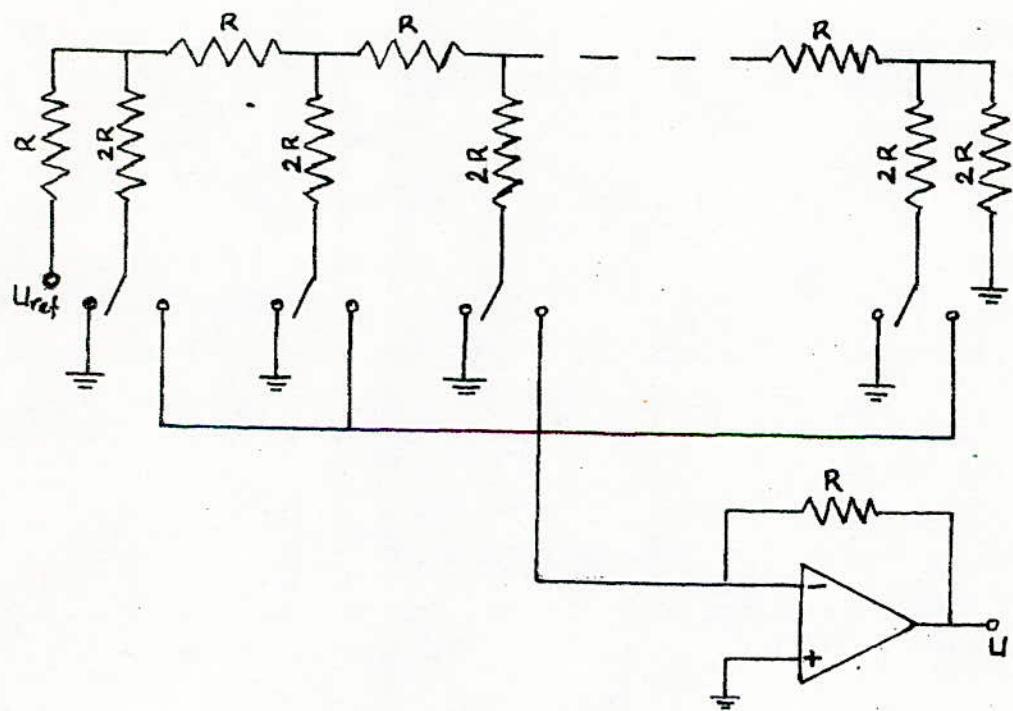


fig. 14

CHAP III

ETUDE ET REALISATION D'UN C.A.N A DOUBLE RAMPE

III. ETUDE DU CAN REALISE : "LE CAN A DOUBLE RAMPE"

Pour la partie réalisation de notre étude, nous avons opté pour la conversion à double rampe pour les raisons suivantes:

- Elle est assez rapide.

- Elle procure une bonne rejetion des bruits

- La charge et la décharge du condensateur C s'effectue à travers le même réseau, de ce fait les éventuelles dérives de C se trouvent ainsi compensées.

- Les dérives à long termes de la fréquence d'horloge n'ont aucune influences sur la précision de la lecture, car la période de la charge et les impulsions sont fournies par la même horloge..

A. SYNOPTIQUE DU CAN DOUBLE RAMPE.

(Voir figure.15)

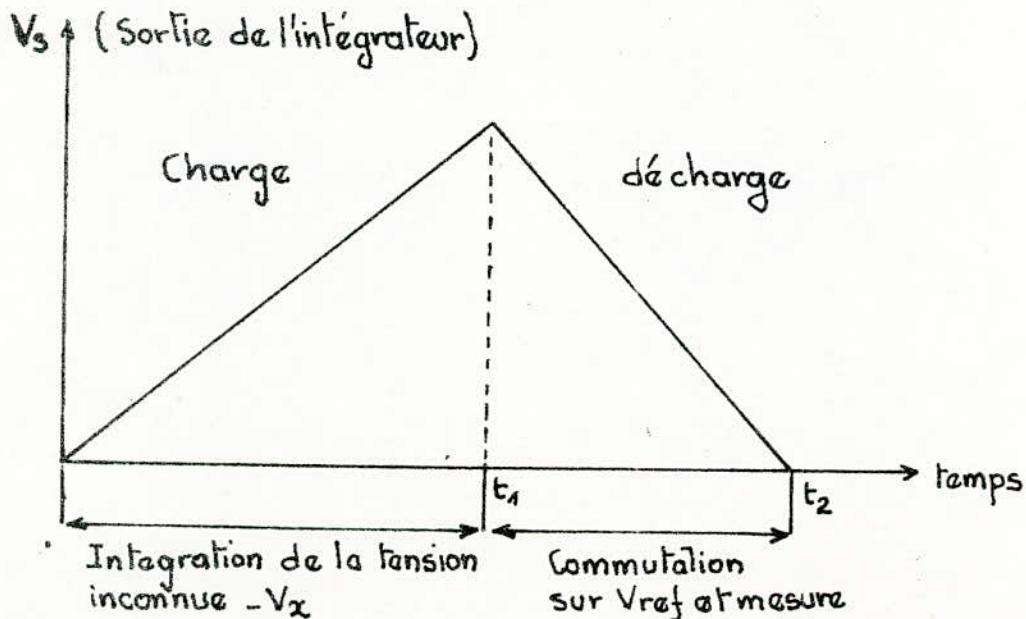
A.1. Principe.

La conversion s'effectue en 2 temps :

- la tension inconnue $-V_x$ est appliquée à l'entrée d'un intégrateur pendant un temps prédéterminé, mesure par le compteur

- l'intégrateur est ensuite commuté sur une tension de référence V_{ref} dont la polarité est opposée à celle de V_x . la tension de sortie décroît linéairement jusqu'à zéro. la durée de décroissance donne la mesure de la tension inconnue V_x .

On obtient ainsi la double rampe suivante.



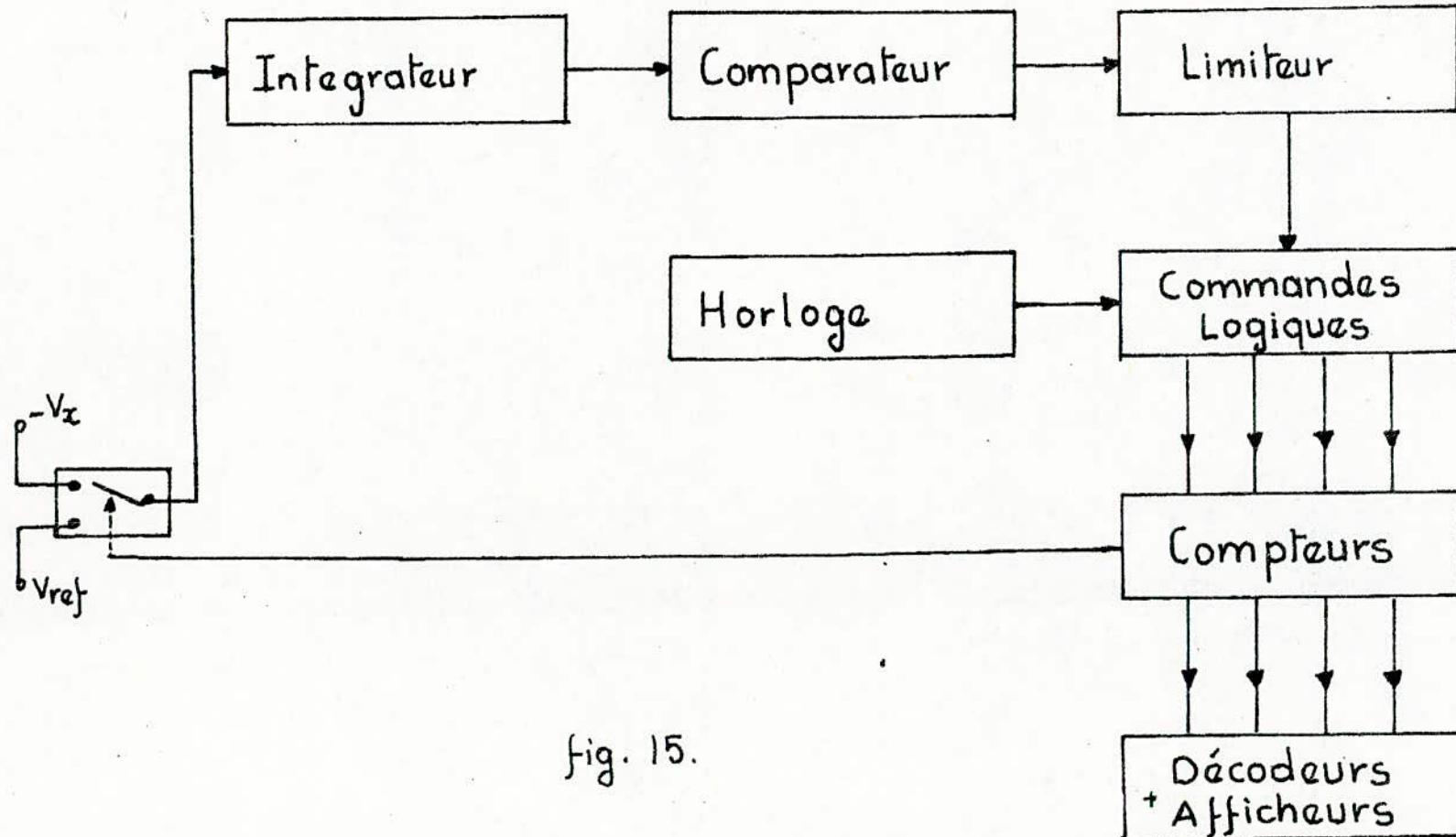


fig. 15.

A.2. Fonctionnement du montage réalisé. (voir figure.16)

Au début de la conversion, à l'instant t_0 , le compteur est à zéro, par conséquent les transistors T_3 (NPN) et T_4 (NPN) sont bloqués. Le transistor T_2 attaqué par une impulsion \bar{Q} de niveau correspondant à "1" logique est bloqué, tandis que T_1 conduit. V_x est alors à l'entrée de l'intégrateur, le condensateur se charge et la tension de sortie est :

$$V_s(t) = \frac{V_x}{RC} t \text{ dans le cas d'un amplificateur opérationnel parfait.}$$

La sortie du comparateur, monté en détecteur de zéro, est en saturation négative. Le limiteur, constitué par 2 diodes zénier montées en tête bâche, diminuera l'amplitude du niveau de sortie du comparateur. Le transistor T_5 , monté en inverseur, est bloqué. Ce niveau ouvre ainsi la porte AND qui est simultanément attaquée par des impulsions d'horloge qui sont comptabilisées par le compteur.

A l'instant t_1 , fin de l'ascension de la rampe, le compteur atteint sa capacité maximale au bout de $2^n - 1$ impulsions. L'impulsion d'horloge suivante remet le compteur à zéro et met la bascule JK à l'état "1". Celle-ci commande le commutateur. Les transistors T_2, T_3 et T_4 sont ainsi saturés, tandis que T_1 est bloqué. La tension de référence U_{ref} est appliquée à l'entrée de l'intégrateur. La décharge est ainsi amorcée. La tension de sortie de l'intégrateur décroît suivant la loi :

$$V_s(t) = -\frac{U_{ref}}{RC} t$$

A l'instant $t=t_2$, la tension de sortie de l'intégrateur devient nulle ($V_s(t_2)=0$) et le comparateur bascule. Le transistor T_5 bloque la porte qui ne laisse plus passer les impulsions d'horloge. Le compteur ne recevant plus d'impulsions s'arrête de compter. Celui-ci indique N impulsions. Au niveau de la porte inverseuse apparaît un état haut qui remet le compteur à zéro, et ainsi le cycle reprend.

$$\text{pour } t \in [0, t_1] \quad V_s(t) = \frac{V_x}{RC} t$$

$$\text{pour } t \in [t_1, t_2] \quad V_s(t) = -\frac{U_{ref}}{RC} t$$

$$\text{à } t = t_1 \quad V_s(t_1) = \frac{V_x}{RC} t_1 \quad (1)$$

$$V_s(t_1) = -\frac{U_{ref}}{RC} t_1 \quad (2)$$

$$\text{à } t = t_2 \quad V_s(t_2) = -\frac{U_{ref}}{RC} t_2 \quad (3)$$

$$(3) - (2) \text{ donne } V_s(t_2) - V_s(t_1) = \frac{U_{ref}}{RC} (t_1 - t_2)$$

$$\text{Comme } V_s(t_2) = 0 \Rightarrow V_s(t_1) = \frac{U_{ref}}{RC} (t_2 - t_1)$$

On remplace $V_s(t_1)$ par la relation (1)

$$\text{d'où } \frac{V_x}{RC} \cdot t_1 = \frac{U_{ref}}{RC} (t_2 - t_1)$$

$$V_x(t_1) = U_{ref} (t_2 - t_1)$$

Sachant que: $t_1 - t_0 = (2^n - 1)T$ où T : période des impulsions d'horloge
 $\Rightarrow t_2 - t_1 = NT$

$$\text{nous aurons donc: } V_x (2^n - 1)T = U_{ref} NT \Rightarrow N = \frac{V_x}{U_{ref}} (2^n - 1)$$

Le temps de conversion total est:

$$t_c = t_2 - t_0 = (t_2 - t_1) + (t_1 - t_0) = NT + (2^n - 1)T \Rightarrow t_c = [N + (2^n - 1)]T$$

Remarque:

Si le compteur, pendant la décharge du condensateur, atteint sa capacité maximale: c.à.d $N = 2^n - 1$

$$\text{alors } t_c = (2^n - 1)T + (2^n - 1)T = 2(2^n - 1)T$$

La mesure de la tension inconnue est donc donnée par l'équation:

$$V_x = U_{ref} \cdot \frac{N_1}{N_2}$$

avec N_1 : Nombre d'impulsions compté lors de l'ascension de la rampe soit $2^n - 1$.

N_2 : Nombre d'impulsions compté pendant la décharge de C

On remarque dans l'expression de V_x , que celle-ci est indépendante de R, C et T . Ce convertisseur est donc précis.

B. ETUDE DE LA PARTIE ANALOGIQUE

Cette partie comprend essentiellement 4 blocs.

- Alimentation
- Commutation
- Intégrateur
- Comparateur et Limiteur.

B.1. Alimentation.

Notre maquette étant destinée aux travaux pratiques, nous avons jugé utile de concevoir une alimentation stabilisée interne pour plus de commodité de la manipulation.

Ainsi les diverses parties constitutantes ce convertisseur ont besoin des tensions continues suivantes : +12V, -12V et +5V

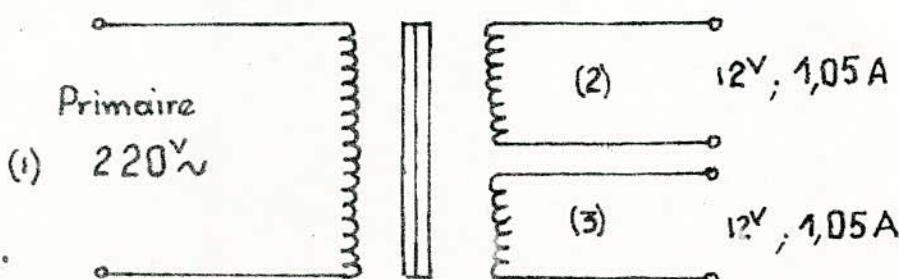
La consommation de notre réalisation est importante. Cet état de choses est dû en grande partie aux afficheurs sept segments. Ce problème est résolu en utilisant 2 alimentations distinctes.

L'utilisation de l'alimentation de la figure 17 symétrique par rapport à la masse est nécessaire pour la polarisation des amplificateur opérationnels. La tension aux bornes du secondaire est redressée par le pont P_1 et filtrée par les condensateurs C_1 . Les transistors T_1 et T_2 dont les bases se trouvent polarisées à une valeur stable par la diode zener, fournissent ainsi respectivement au niveau de leur émetteur 2 tensions régulées et constantes +12V et -12V. Le filtrage final est assuré par les condensateurs C_2 .

L'alimentation de la figure 18 utilise un deuxième transformateur dont la tension secondaire est redressée par P_2 filtrée par C_3 , la régulation étant confiée à un régulateur intégré 7805, le filtrage final est assuré par le condensateur C_4 .

B.1.1. Calcul du transformateur à réaliser avec un point milieu.

Caractéristiques du transformateur à réaliser en tension et en courant.



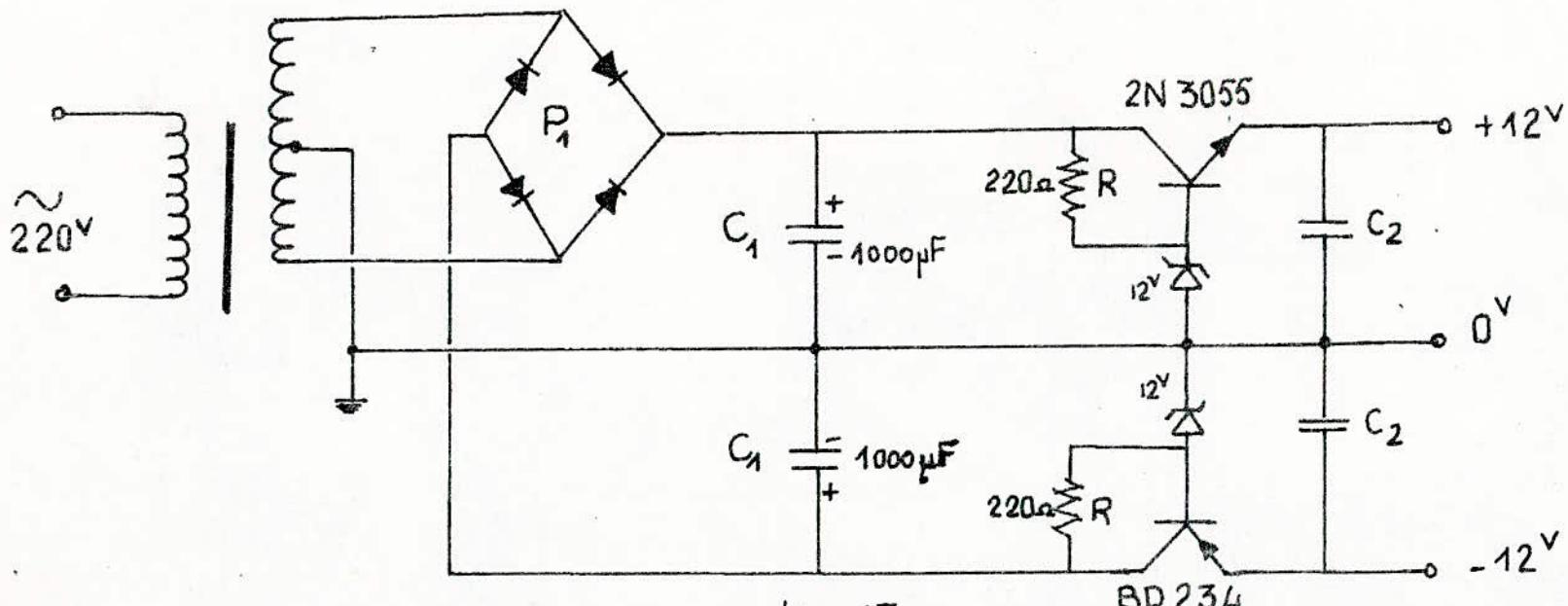


fig. 17

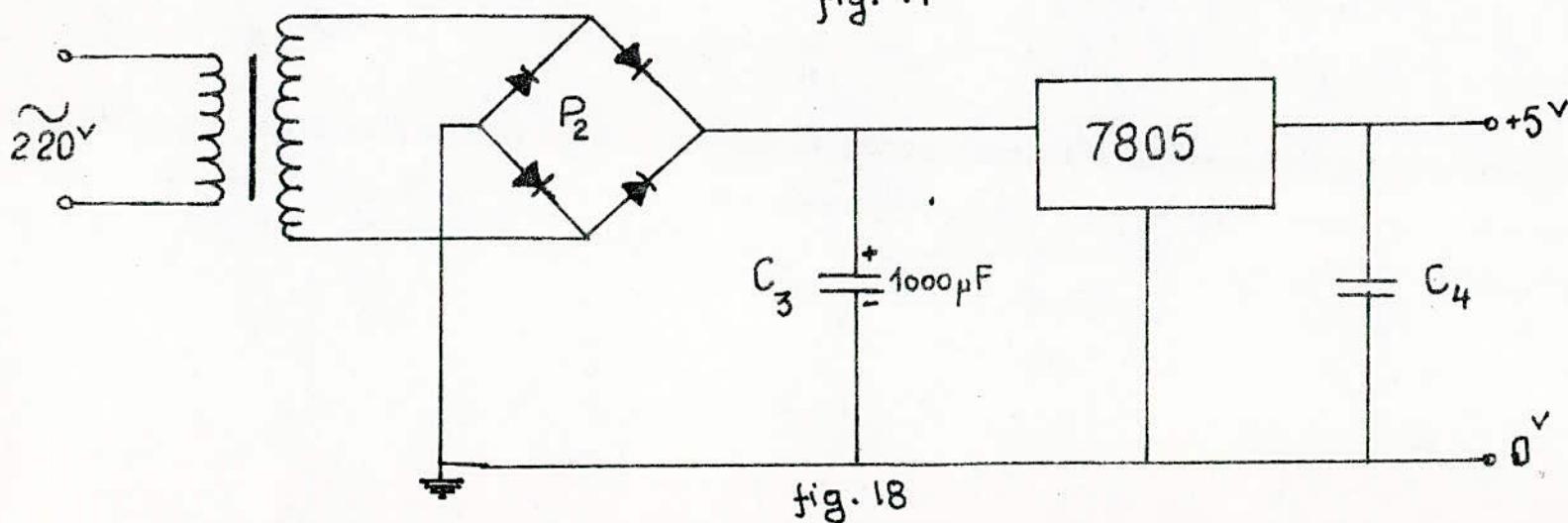


fig. 18

- Calcul de la puissance du transformateur.

Celle-ci est égale à la somme des puissances fournies par chacun des secondaires

$$P = 12 \cdot 1,05 + 12 \cdot 1,05 = 25,2 \text{ V.A.}$$

On déduit ainsi d'après le tableau 3 la section du noyau.

$$S_n = 9 \text{ cm}^2$$

- le courant dans le primaire sera: $I_1 = \frac{25,2}{220} = 0,11 \text{ A}$

Connaissant ainsi les courants dans chaque enroulement et ayant déterminé la densité de courant adoptée: $j = 4 \text{ A/mm}^2$ (voir tableau 4). On déduit le diamètre et les sections des fils à utiliser. (voir tableaux 5 et 6)

Enroulement (1): 0,2 mm (Section = $0,032 \text{ mm}^2$)

Enroulement (2): 0,6 mm (Section = $0,28 \text{ mm}^2$)

Enroulement (3): 0,6 mm (Section = $0,28 \text{ mm}^2$)

- Nombre de spires pour les différents enroulements.

la section du noyau étant 9 cm^2 , le nombre de spires par volt, d'après le tableau 7, est égal à 5,2

On déduit ainsi pour chacun des enroulements le nombre de spires.

L'enroulement (1) : $220 \times 5,2 = 1144$ spires

L'enroulement (2) : $12 \times 5,2 = 62$ spires

L'enroulement (3) : $12 \times 5,2 = 62$ spires

Cependant on doit appliquer aux nombres de spires trouvées dans le secondaire un coefficient correcteur.

Dans notre cas, ce coefficient est: 12% (voir tableau 8)

Ainsi on trouve pour:

L'enroulement (2) : 70 spires

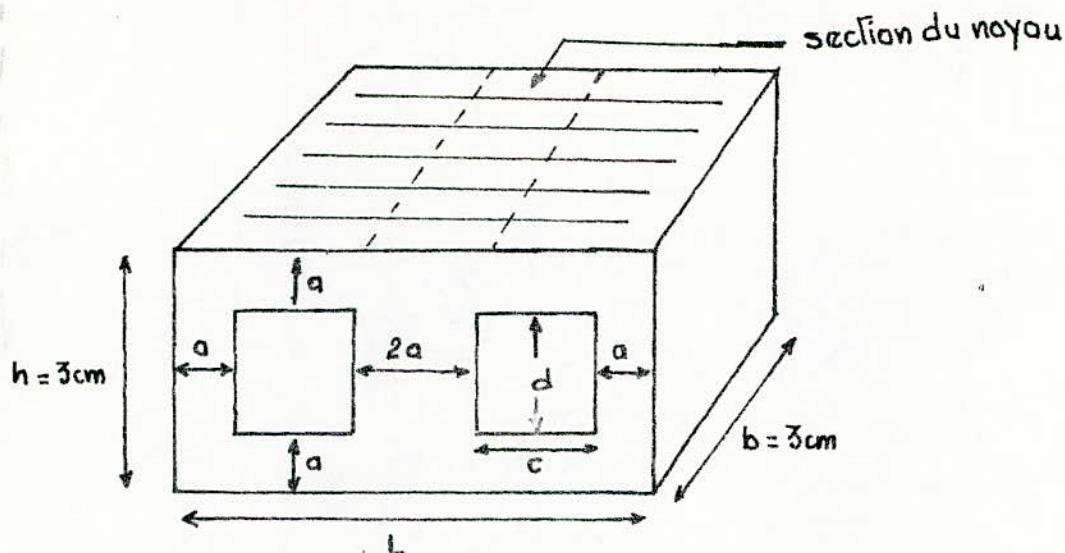
L'enroulement (3) : 70 spires

On doit estimer la surface occupée par les enroulements en multipliant par 4 la surface théorique:

$$S = 4 \left[(1144 \times 0,032) + (70 \cdot 0,28) + (70 \cdot 0,28) \right] = 145 \text{ mm}^2$$

On choisit les tôles de façon à obtenir 9 cm^2 de section.

Le circuit magnétique est constitué par des tôles de 0,4 mm d'épaisseur empilées sur une hauteur de 3cm, la largeur du noyau est ainsi de 3cm



Soit δ l'épaisseur d'une tôle : ($\delta = 0,4 \text{ mm}$)

Le nombre de tôles est donné par : $\frac{b}{\delta} = \frac{30}{0,4} = 150$ tôles

$$S_n = 2a \cdot b \Rightarrow a = \frac{S_n}{2b}$$

$$\text{d'où } a = \frac{900}{2 \cdot 30} = 15 \text{ mm.}$$

On a trouvé $S = 145 \text{ mm}^2$; or $S = 2c \cdot d = 145 \text{ mm}^2$

On prendra $S = 144 \text{ mm}^2$

$$\text{d'où } c = 6 \text{ mm}$$

$$d = 12 \text{ mm}$$

Donc la longueur du transformateur est :

$$L = 4a + 2c = 4 \cdot 15 + 2 \cdot 6 = 72 \text{ mm}$$

Ainsi les dimensions d'un tel transformateur sont :

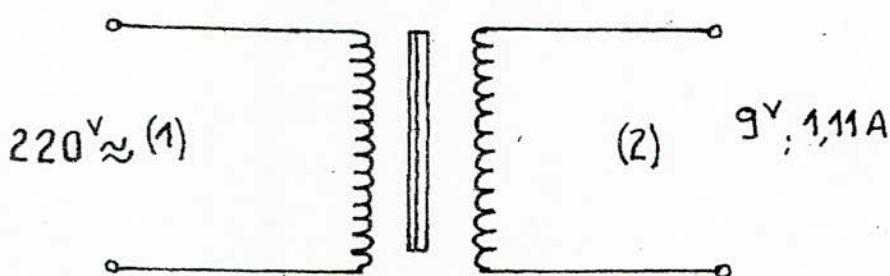
La hauteur : $h = 30 \text{ mm}$

La largeur : $b = 30 \text{ mm}$

La longueur : $L = 72 \text{ mm}$

B.1.2. Calcul du transformateur pour l'alimentation +5V

Caractéristiques en tension et en courant du transformateur à réaliser



- Calcul de la puissance fournie par le secondaire.

$$P = 9 \cdot 1,11 = 9,99 \text{ V.A}$$

On déduit ainsi la section du noyau:

$$S_n = 6 \text{ cm}^2 \quad (\text{Voir tableau 3})$$

- le courant dans le primaire : $I_1 = \frac{9,99}{220} = 0,04 \text{ A}$

- la densité de courant adoptée est $j = 4 \text{ A/mm}^2$

Connaissant les courants dans chaque enroulement et la densité de courant, on déduit le diamètre et les sections des fils à utiliser. (voir tableaux 5 et 6)

Enroulement (1) : 0,10 mm (Section = 0,008 mm²)

Enroulement (2) : 0,60 mm (Section = 0,28 mm²)

- le nombre de spires calculé à partir du nombre de spires par volt.

D'après le tableau 7 on a 7,5 spires/volt.

Enroulement (1) : $220 \cdot 7,5 = 1650$ spires

Enroulement (2) : $9 \cdot 7,5 = 68$ spires

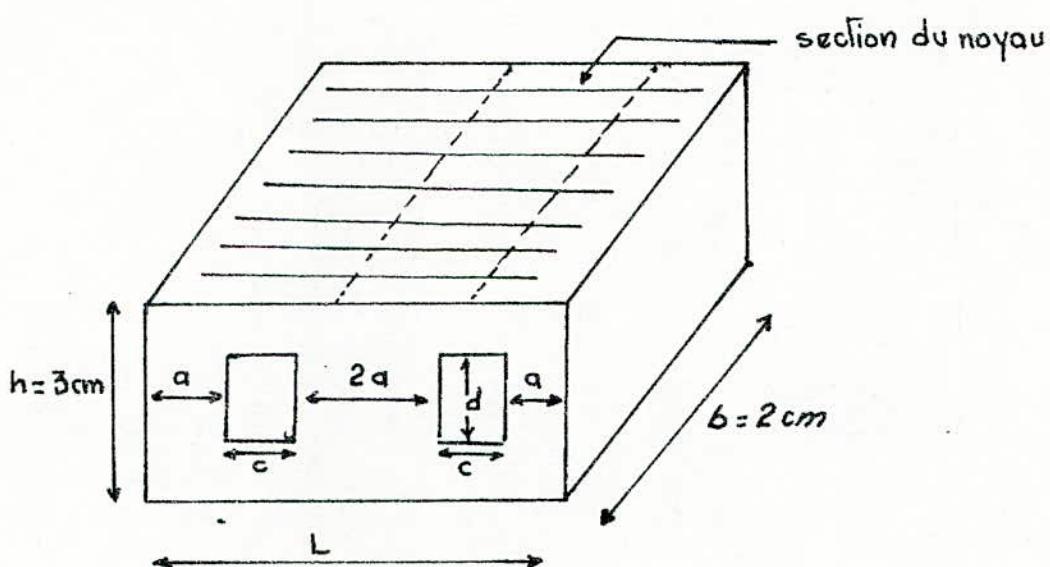
Le coefficient correcteur (dû à la chute de tension) est dans notre cas 15% (voir tableau 8).

Ainsi on trouve dans l'enroulement (2) : 78 spires

On doit estimé la surface occupée par les enroulements en multipliant par 4 la surface théorique.

$$S = 4 \left[(1650 \cdot 0,008) + (78 \cdot 0,28) \right] = 140 \text{ mm}^2$$

On choisit des tôles de façon à obtenir 6 cm^2 de section. le circuit magnétique est constitué par des tôles de $0,4 \text{ mm}$ d'épaisseur empilées sur une hauteur de 3 cm , la largeur du noyau est de 2 cm



- Nombre de tôles = $\frac{b}{\delta} = \frac{20}{0,4} = 50$ tôles , δ étant l'épaisseur d'une tôle.

$$\text{Comme } S_n = 2 \cdot a \cdot b \Rightarrow a = \frac{S_n}{2 \cdot b} = \frac{600}{40} = 15 \text{ mm}$$

- Sachant que $S = 140 \text{ mm}^2$ avec $S = 2 \cdot c \cdot d$, on prendra: $c = 5 \text{ mm}$

$$d = 14 \text{ mm}$$

- La longueur du transformateur sera:

$$L = 4a + 2c = 4 \cdot 15 + 10 = 70 \text{ mm}$$

les dimensions d'un tel transformateur sont:

la hauteur: $h = 30 \text{ mm}$

la largeur $b = 20 \text{ mm}$

la longueur $L = 70 \text{ mm}$

Puissance (V.A)	Section noyau (cm ²)
1	2
5	4
10	6
15	7
20	8
25	9
30	10
35	10,5
40	11
45	12
50	13

Tableau.3. Détermination de la section du noyau en fonction de la puissance

Diamètre (mm)	Section (mm ²)
0,05	0,002
0,10	0,008
0,15	0,018
0,2	0,032
0,3	0,071
0,4	0,12
0,6	0,28
0,8	0,50
1	0,78
1,5	1,77
2	3,14
2,5	4,90
3	7,07

Tableau.6. Détermination du diamètre du fil en fonction de la section.

Puissance (V.A)	Densité de courant (A/mm ²)
jusqu'à 100	4
de 100 à 500	3,5

Tableau.4. Détermination de la densité de courant pour un chauffement modéré

Diamètre (mm)	Courant max 4A/mm ²
0,05	0,008
0,10	0,032
0,15	0,070
0,2	0,126
0,3	0,280
0,4	0,500
0,6	0,132
0,8	2,000
1	3,14
1,5	7,06
2	12,56

Tableau.5. Détermination du diamètre du fil en fonction du courant

Section du noyau (cm ²)	Nbre de spires/volt
2	14,5
4	11
6	7,5
7	6,7
8	5,8
9	5,2
10	4,5
10,5	4,4
11	4,2
12	3,8
13	3,6

Tableau.7. Détermination du Nombre de spires/volt en fonction de la section du noyau.

Puissance (V.A)	Chute de tension %
10	15
13	14
18	13
25	12
37	11
50	10

Tableau.8. Détermination de la chute de tension. c'est à dire de la majoration des nombres de spires en fonction de la puissance.

B-2. les commutateurs.

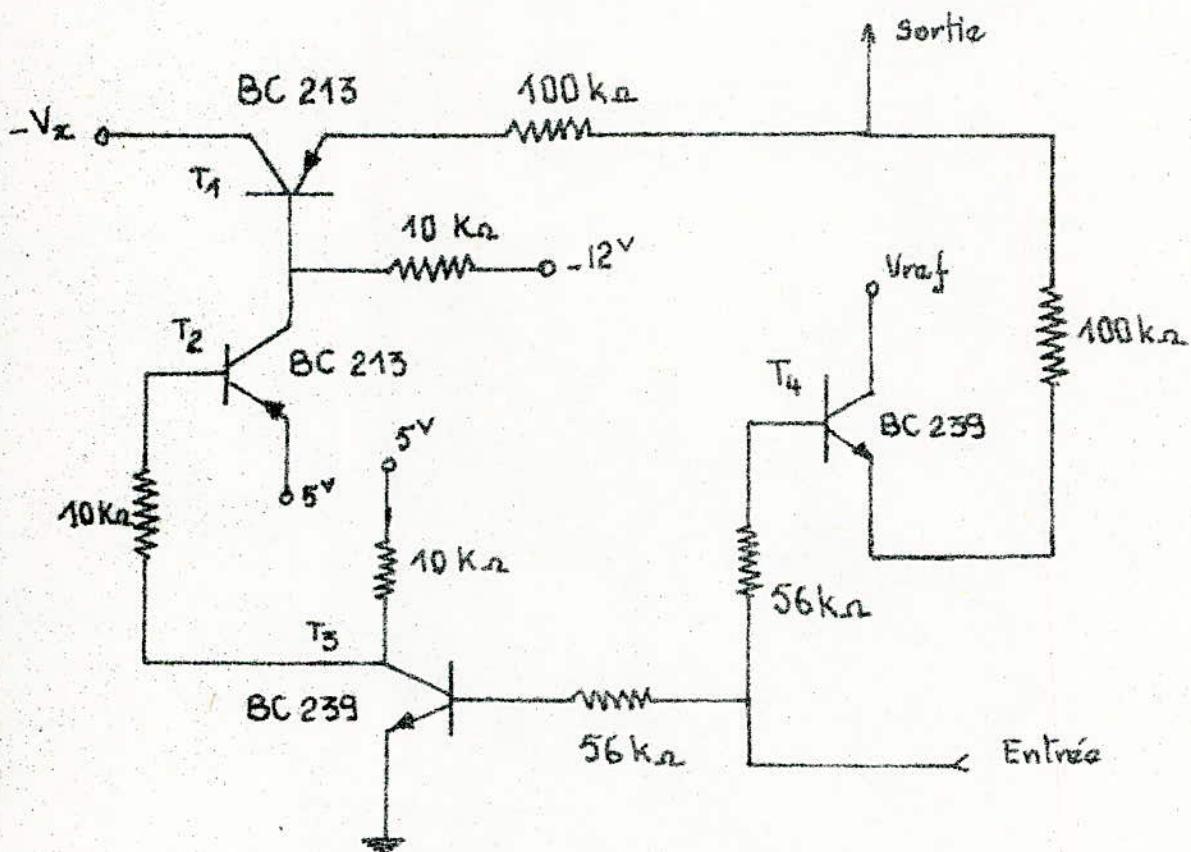
Un commutateur est un dispositif qui doit laisser passer ou bloquer le signal qui lui est appliqué.

Pour réaliser ces commutateurs, on utilise des transistors bipolaires ou des transistors à effet de champ.

Pour notre étude, nous avons opté pour les transistors bipolaires car ils présentent une vitesse de commutation élevée.

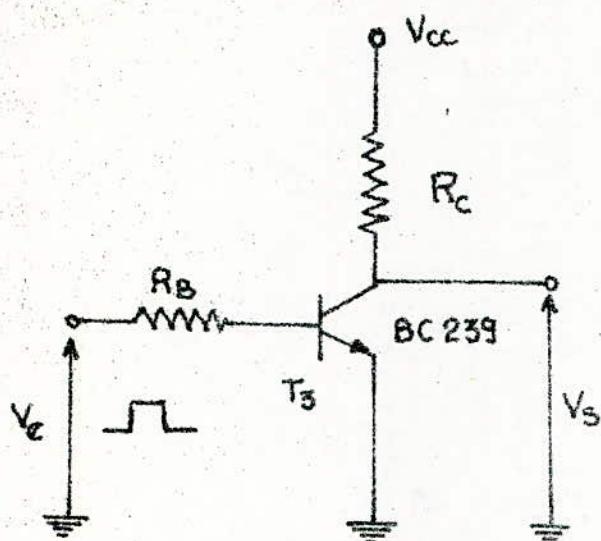
Pour utiliser un transistor bipolaire comme commutateur, il faut que sa jonction base-emetteur soit alternativement bloquée ou conductrice. Dans notre cas, le commutateur utilisé est à double voies fonctionnant en alternatif.

Schéma du montage utilisé.



Le calcul des éléments a été fait suivant les caractéristiques des transistors utilisées. Illustrons cela par le calcul des paramètres du transistor T₃.

Considérons la figure suivante et ses données.



$$V_{CC} = 5V$$

V_g = onde carrée
0V \rightarrow 5V

$$I_{C\max} = 100 \text{ mA}$$

$$\beta = 80 / 200$$

$$\text{On a : } V_{CC} = R_C I_{C\max} + V_{CE(\text{sat})}.$$

$$\Rightarrow R_C = \frac{V_{CC} - V_{CE\text{sat}}}{I_{C\max}}$$

$$\text{Sachant que } T_3 \text{ est au Si} \Rightarrow V_{CE(\text{sat})} = 0,3V$$

$$\text{d'où } R_C = \frac{5 - 0,3}{100 \cdot 10^3} = 47 \Omega$$

Cette valeur de R_C étant minimale, pour plus de sécurité ($I_{Csat} \ll 100 \text{ mA}$) et pour réduire la consommation, on prendra :

$$R_C = 10 \text{ k}\Omega$$

- Calcul de R_B .

* Calcul de I_C correspondant à $R_C = 10 \text{ k}\Omega$.

$$I_C = \frac{V_{CC} - V_{CE\text{sat}}}{R_C} = \frac{4,7 \cdot 10^3}{10} = 0,47 \text{ mA}$$

* Calcul de I_B :

$$I_B = \frac{I_C}{\beta_{\min}} = \frac{0,47 \cdot 10^{-3}}{80} = \frac{47 \cdot 10^{-6}}{8} = 5,8 \mu\text{A}$$

* Calcul de R_B :

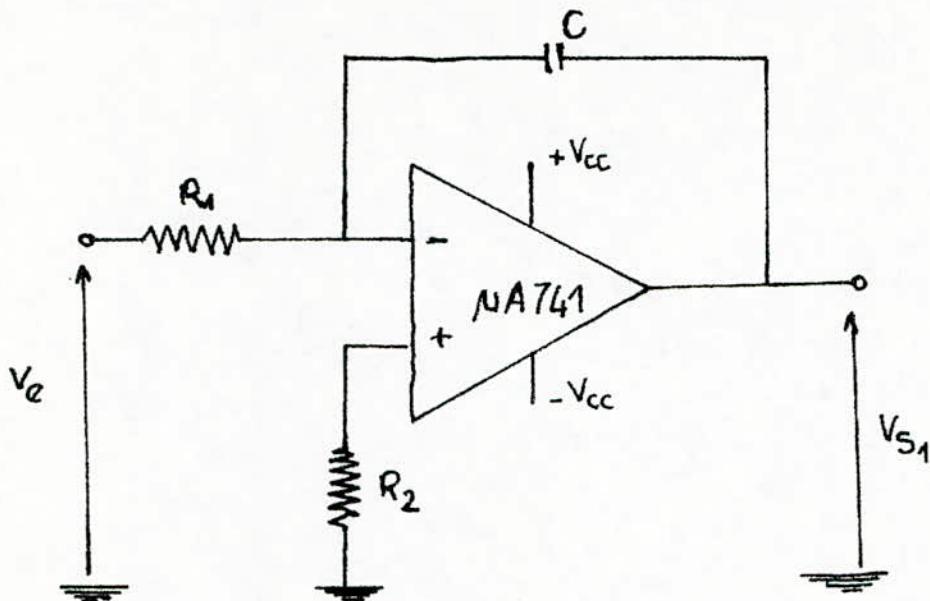
$$R_B = \frac{V_g - V_{BE\text{sat}}}{I_B} = \frac{5 - 0,7 \cdot 10^{-6}}{5,8} \approx 740 \text{ k}\Omega$$

Ainsi, pour être certain de saturer le transistor, on prendra une valeur de R_B inférieure à la valeur calculée.

Valeur choisie : $R_B = 56 \text{ k}\Omega$

B. 3. Intégrateur.

Dans un premier temps, étudions le montage suivant:



Le μ A est monté en inverseur, dont l'entrée non inverseuse est mise à la terre par l'intermédiaire d'une résistance R_2 équivalente à celle de R_1 de l'entrée inverseuse dans le but d'assurer une même chute de tension à chaque entrée du fait des petits courants de polarisation.

Lorsque V_e est positif, le condensateur se charge positivement à gauche et négativement à droite, dans ce cas la sortie sera de pente négative.

$$V_{S1} = -\frac{V_e}{RC} t \quad (\text{pour un amplificateur opérationnel idéal}).$$

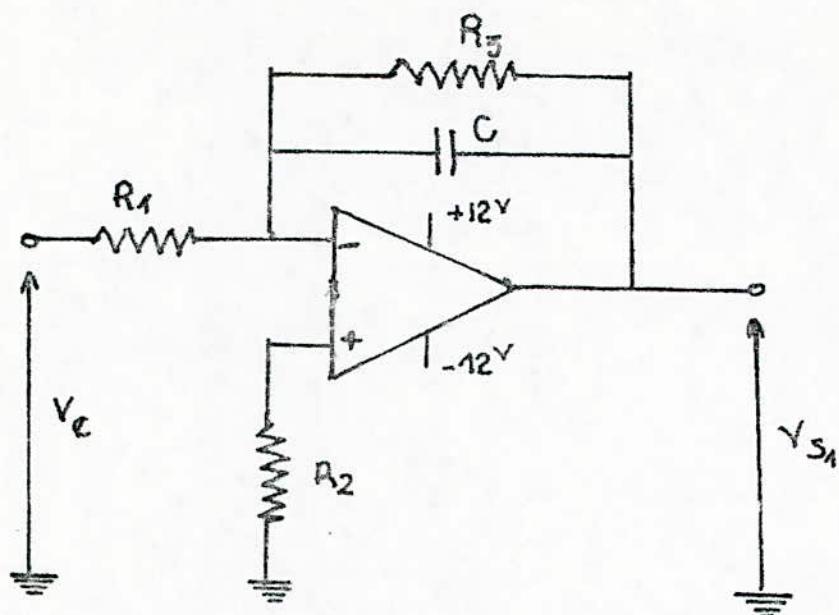
Lorsque V_e est négatif, le condensateur se charge positivement à droite et négativement à gauche, dans ce cas la sortie sera de pente positive.

$$V_{S1} = \frac{V_e}{RC} t.$$

Puisque on applique un niveau de tension continu pendant un certain temps : le condensateur C se charge linéairement. La sortie sera donc une rampe.

Cependant la sortie n'est pas symétrique par rapport à 0° du fait d'une tension de décalage et d'une différence éventuelle entre R_1 et R_2 . Ces erreurs sont amplifiées par l'amplificateur opérationnel de gain élevé. Afin de minimiser cette dérive de tension, on connecte une résistance R_3 aux

bornes du condensateur C. Ainsi pour notre intégrateur, nous utiliserons le montage suivant.



Malheureusement, cette résistance R_3 offre, par contre, le désavantage de modifier les performances de l'intégrateur aux basses fréquences. Ainsi il faudra donc choisir C de sorte que:

$$Z_C \ll R_3$$

$$\text{A la limite, on aura } Z_C = \frac{R_3}{10} = \frac{1}{2\pi f C}$$

Ainsi nous pouvons conclure que la plus basse fréquence admissible est.

$$f = \frac{10}{2\pi R_3 C}$$

Dans notre réalisation, l'intégrateur doit fonctionner aux basses fréquences (Voir partie logique: C-4) avec une constante de temps assez importante. Ainsi nous avons choisi :

$$R_1 = 2 \text{ M}\Omega$$

$$C = 30 \mu\text{F}$$

$$f = 0,1 \text{ Hz}$$

$$\text{d'où } R_3 = \frac{10}{2\pi f C} = \frac{10}{2\pi \cdot 10^{-1} \cdot 30 \cdot 10^{-6}} = \frac{10^7}{60\pi} \approx \frac{\pi \cdot 10^7}{60} = \frac{\pi \cdot 10^6}{6} \approx 0,5$$

en choisissant une valeur standard, on prendra :

$$R_3 = 1 \text{ M}\Omega$$

B-4. Le Comparateur.

B-4.1. Définition :

Un comparateur est un élément analogique dont le rôle est d'indiquer si la tension appliquée sur l'une de ses 2 entrées est supérieure ou inférieure à la tension appliquée sur l'autre entrée.

exemple:

Si on applique une tension V_1 à l'une des entrées du comparateur et V_2 à l'autre entrée et que l'on désire comparer V_2 par rapport à V_1 , on aura 2 cas possibles

- $V_1 > V_2 \Rightarrow S=1$
- $V_1 < V_2 \Rightarrow S=0$

le cas où $V_1 = V_2$ est assimilé au cas d'infériorité.

Cet élément comporte donc essentiellement (voir figure 19)

$$V_1 - V_2 = \Delta V$$

- Un circuit soustracteur qui effectue la différence
- Un circuit qui amplifie cette différence.
- Un détecteur de polarité.
- Un étage de sortie.

B-4.2. Caractéristiques.

a. Caractéristiques de transfert.

La caractéristique de transfert idéale d'un comparateur est obtenue comme si le gain était infini. (voir figure 20)

Mais en réalité, le gain n'est pas infini, comme on peut le remarquer sur la figure 21, il existe une zone morte : c'est à dire une plage de $V_1 - V_2$ où l'état de sortie n'est pas défini et où le comparateur fonctionne comme un amplificateur linéaire. La largeur de cette zone dépend du gain A en boucle ouverte.

b. Précision.

Elle dépend essentiellement de :

- la vraie tension de décalage à l'entrée.
- l'erreur due au gain non infini (d'où existence de la zone morte).

B-4.3. Réalisation pratique.

Pour notre étude, nous avons utilisé un détecteur de zéro. En effet, lors de la décharge de notre condensateur, la valeur zéro est atteinte, et à ce moment là,

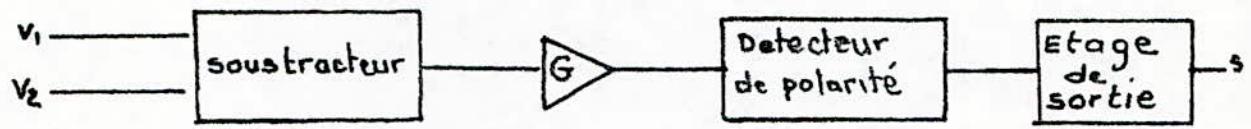
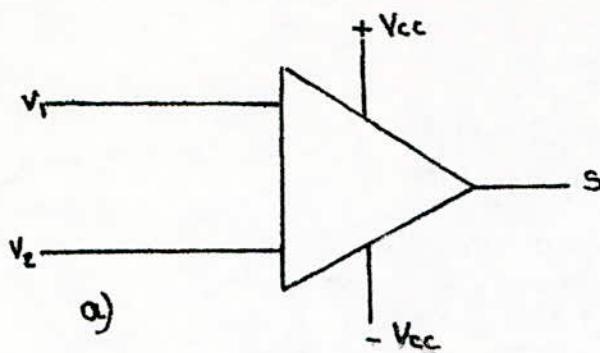
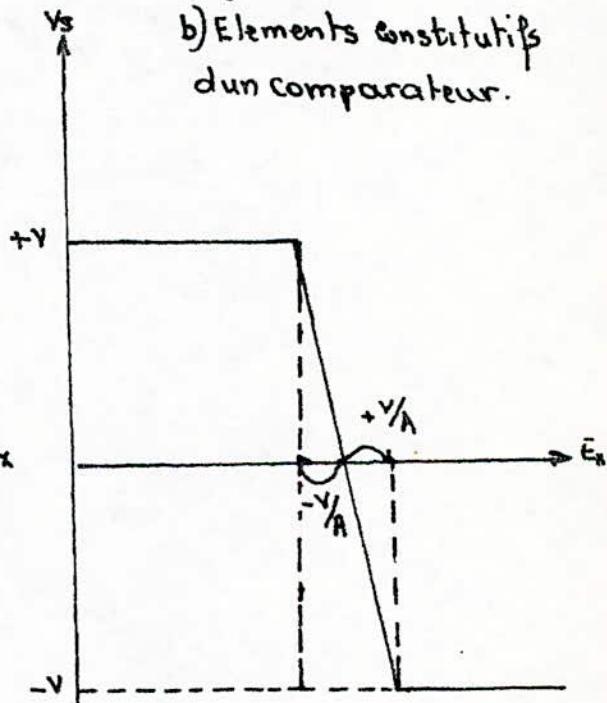
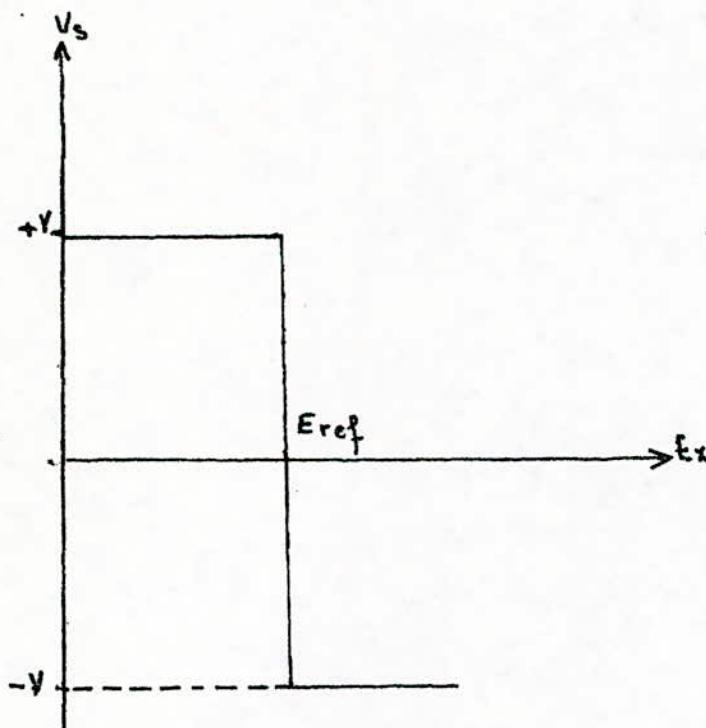


fig : 19 : Le comparateur

a) representation
Symbolique .

b) Elements constitutifs
d'un comparateur.

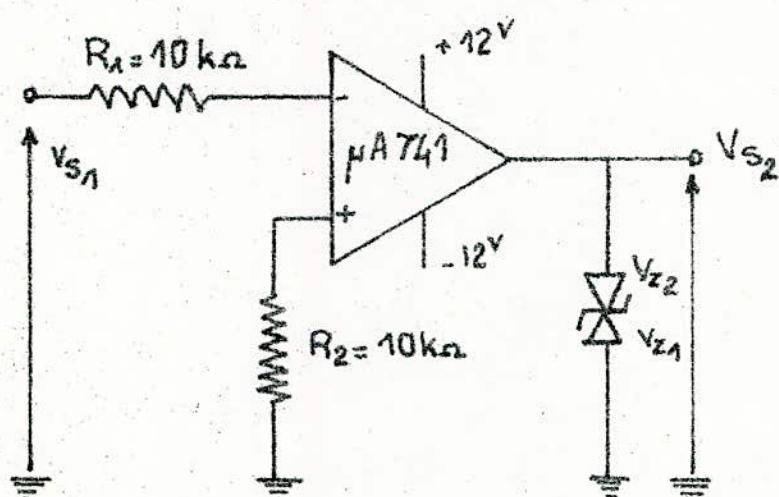


- 46 -

Le comparateur bascule et change d'état.

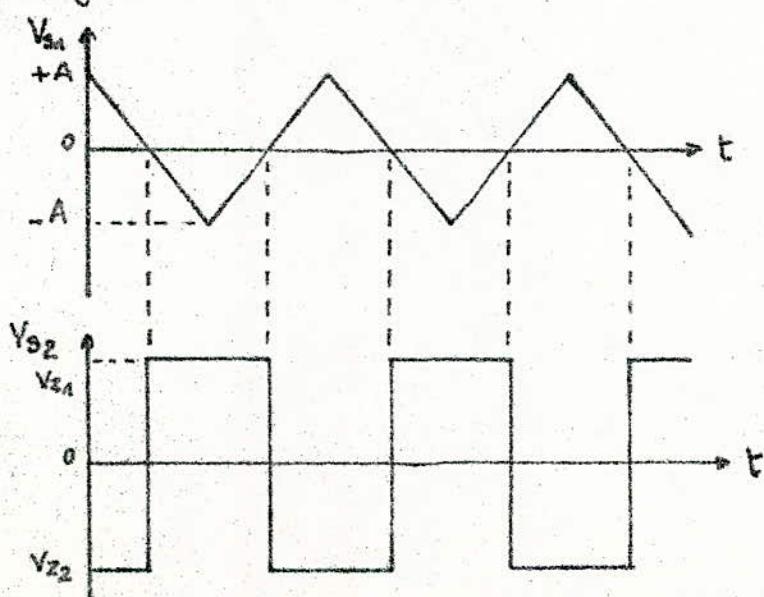
Le montage utilisé est constitué d'un amplificateur opérationnel du type $\mu A 741$ dont l'entrée non inverseuse est mise à la terre par l'intermédiaire d'une résistance R_2 équivalente à celle de R_1 de l'entrée inverseuse dans le but d'assurer la même chute de tension à chaque entrée.

Montage utilisé :

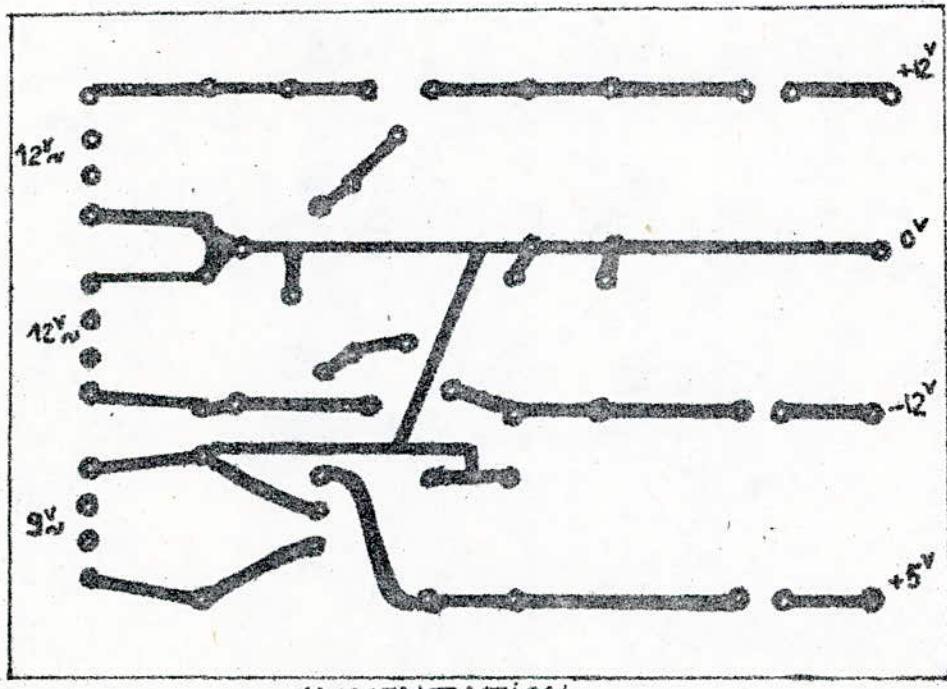
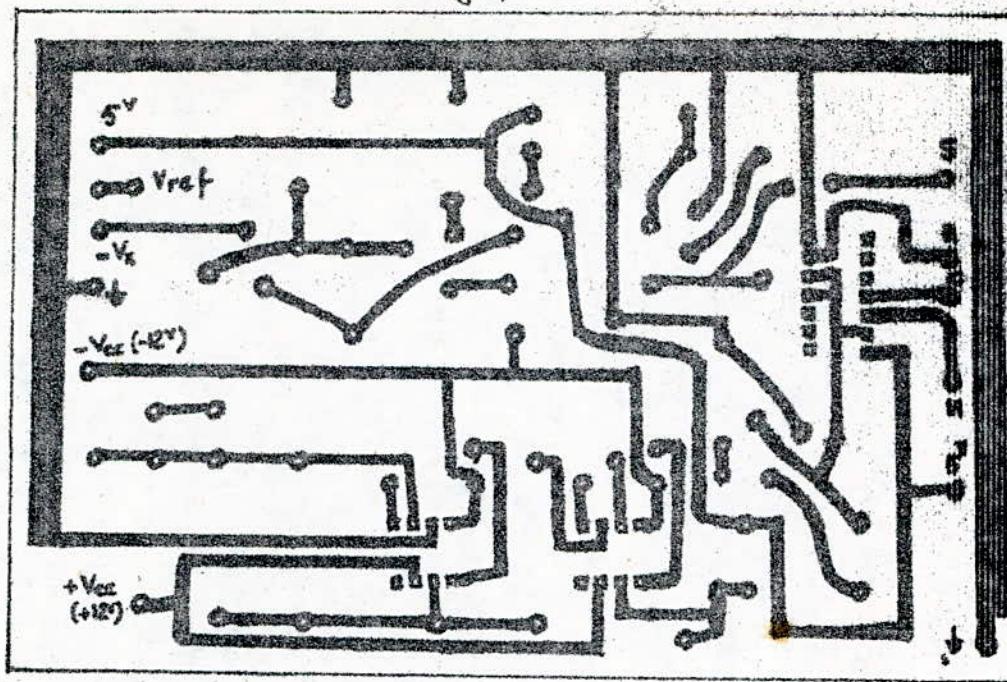


On remarque qu'à la sortie de notre comparateur, on utilise un limiteur. Le signal V_{S2} constitue l'attaque de la partie logique (TTL). Pour cette raison, on doit limiter l'amplitude en tension du signal issu du comparateur. Pour cela, on prendra 2 diodes zener de $4,7\text{ V}$ montées en tête bêche.

Illustrons comme exemple, le signal de sortie V_{S2} du comparateur attaqué par un signal V_{S1} , correspondant au signal de sortie de l'intégrateur.



CIRCUITS IMPRIMÉS.
Partie analogique.



ALIMENTATION

C. PARTIE LOGIQUE

C.1. les compteurs

a. Généralités

Un compteur est un dispositif séquentiel permettant d'afficher une suite de nombre. Il comprend essentiellement.

- Des bascules (JK, RS ou D).

- Un réseau logique de commande.

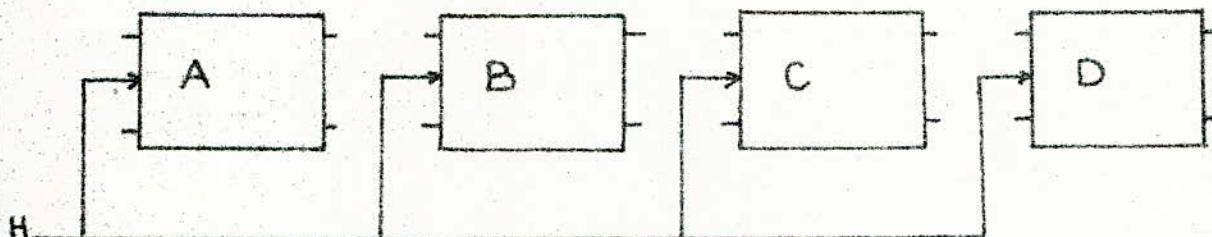
Puisque l'on travaille en binaire, tous les chiffres sont exprimés par des nombres de 4 bits notés A, B, C et D correspondant aux états de chaque bascule du compteur, le bit A étant celui du plus faible poids (Quantum) et D celui du plus fort poids.

Un compteur revient toujours à l'état initial après un nombre inférieur ou égal à $2^n - 1$ impulsions où n est le nombre de bits.

On classe les compteurs suivant leur mode de fonctionnement. Il existe 2 types de compteurs binaires : compteur synchrone et asynchrone.

b. Compteurs Syncrhones.

Dans ce type de compteurs, les impulsions d'horloge sont envoyées simultanément à toutes les bascules du compteur.



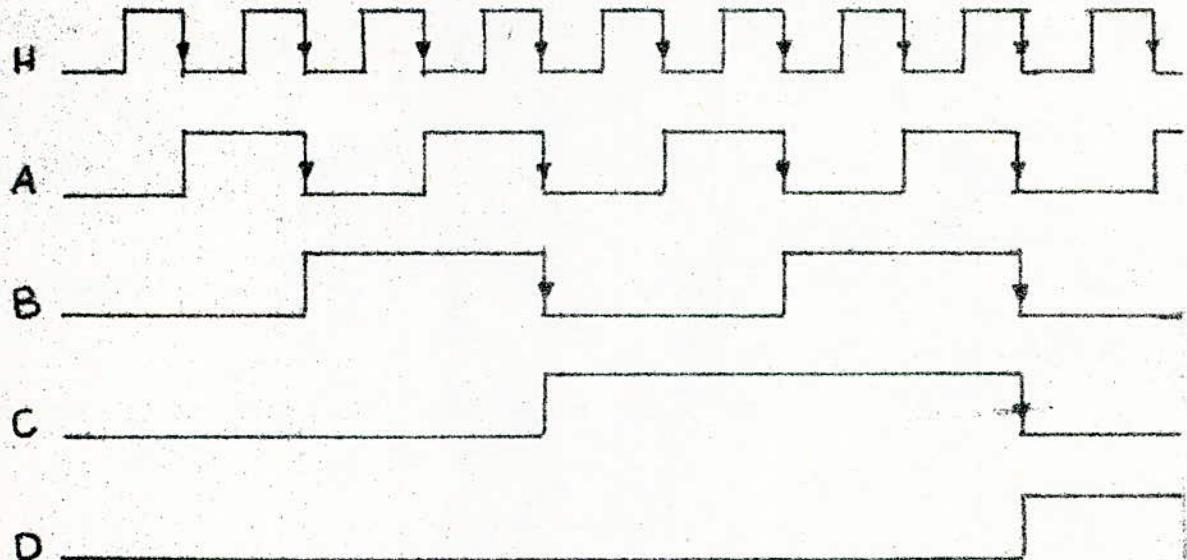
c. Compteurs Asynchrones.

Contrairement au compteur synchrone, l'impulsion d'horloge n'est envoyée que sur la première bascule. Ainsi toutes les autres bascules sont commandées à partir des signaux issus des bascules précédentes. Pour que la bascule $(n+1)$ change d'état, il faut que la bascule n passe de 1 à 0 d'où les retards cumulatifs en asynchrones.



Pour notre étude, le choix du comptage asynchrone est bien justifié puisque le retard introduit par les bascules est très inférieur au temps que l'on mettra pour lire le résultat.

Chronogramme de sortie.



forme des signaux recueillis sur les sorties A,B,C et D

Caractéristiques du SN 7490

Gamme de température ambiante de Fonctionnement		0 à 70°C
V _{cc}	Minimum	4,75V
	Nominale	5V
	Maximale	5,5V
Courant minimal de sortie à l'état bas		16mA
Puissance moyenne dissipée		160mW

Remarqué:

Chaque 7490 contient un diviseur par deux et un diviseur par cinq qu'il relier entre eux pour obtenir la division par dix.

Cette liaison a été faite sur la plaque où nous pouvons constater que la borne 12 est reliée à la borne 1

borne 1 : entrée du diviseur par 5

borne 12 : entrée du diviseur par 2

Cependant un compteur synchrone deviendrait nécessaire dans le cas où l'on désirerait comparer à chaque instant, le nombre compté avec un nombre choisi au préalable.

d- Réalisation Pratique.

Le SN7490 réunit 4 bascules maîtres-esclaves connectées en compteur asynchrone.

La configuration adoptée est le DCB à 10 positions. L'impulsion d'horloge est appliquée sur l'entrée A.

Par construction un compteur de ce type voit ses sorties changer de niveau logique suivant la numération binaire au rythme des impulsions à front raide descendant et se remet à zéro après l'apparition du nombre binaire 1001 : c'est à dire 9. Il est donc prévu pour compter jusqu'à 10.

Pour l'utilisation de tout compteur, la procédure suivante s'impose :

- Définir la capacité maximale du compteur. Dans notre cas, on utilise 4 décades, c'est à dire que le nombre binaire le plus élevé qui peut être affiché est : 1001 1001 1001 1001 soit 9999.

- Choisir le code qui dépend essentiellement du mode d'emploi. Pour notre étude, le code utilisé est le code binaire pure.

- Etablir à partir des impulsions d'horloge et du code choisi le tableau des séquences successives des bascules A, B, C et D constituant le compteur.

- Compte tenu des tables de vérité des bascules utilisées, on détermine les valeurs des entrées de chaque bascule.

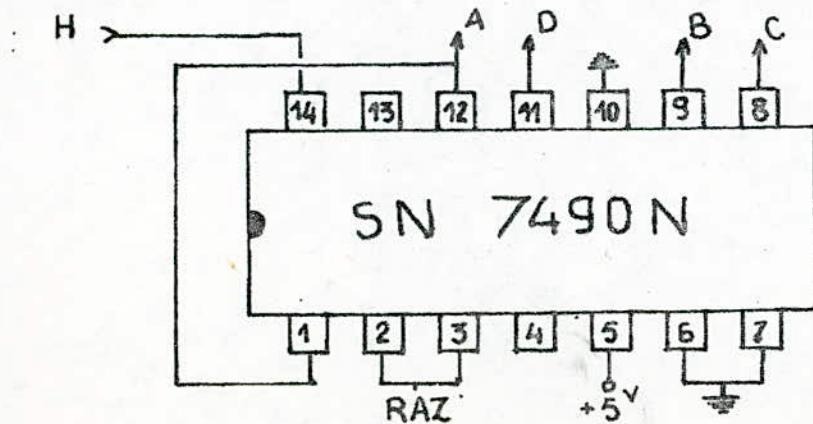
- Porter ensuite les valeurs des entrées de chaque bascule dans un diagramme de Karnaugh et simplifier.

- Et enfin réaliser le circuit.

Schéma pratique du compteur utilisé.

Pour notre compteur décimal, nous utiliserons quatre décades en circuits intégrés. ($4 \times \text{SN}7490$)

Brochage du SN7490 utilisé dans notre étude.



C-2. Bascule JK

C-2.1. Principe.

Elle comporte 2 entrées J et K et 2 sorties Q et \bar{Q} . En fait, il y a une troisième entrée qui est l'horloge. En effet une propriété de cette bascule est qu'elle ne peut changer d'état que lorsque l'entrée horloge appelée Clock passe du niveau "1" au niveau "0" (front descendant de l'horloge).

L'application d'une impulsion d'horloge est par conséquent un signal d'excitation, de commande qui fait prendre à la bascule un état (fonction de l'état) défini antérieurement par le choix de J et de K.

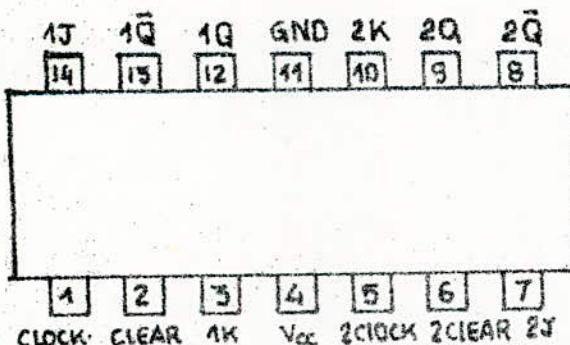
Le déclenchement d'une telle bascule se fait en 2 temps:

1^{er} temps : application des états logiques souhaités aux entrées J et K.

2^{ième} temps : application du signal d'horloge.

C-2.2. Utilisation.

Pour notre réalisation, nous avons utilisé une bascule JK, SN 7473 (voir brochage ci-dessous) en mettant les entrées $J=K=1$. Le bit D du dernier compteur sort de signal d'excitation (horloge) pour cette bascule. Au bout de 2^n impulsions, le compteur atteint sa capacité maximale, l'impulsion suivante le remet à zéro et met la bascule à l'état 1. (voir table de vérité)



Brochage 7473

INPUTS			OUTPUTS		
CLEAR	CLOCK	J K	Q	\bar{Q}	
0	ϕ	$\phi \phi$	0	1	
1	\neg	0 0	Q_0	\bar{Q}_0	
1	\neg	1 0	1	0	
1	\neg	0 1	0	1	
1	\neg	1 1	TOGGLE		

Table de vérité.

C.3. Les afficheurs.

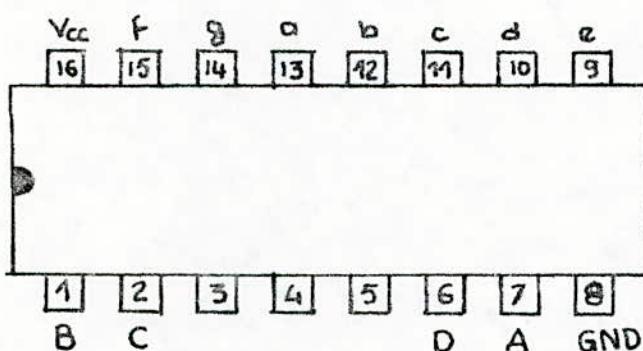
a. Les décodeurs.

En décodage BCD à 7 segments, il s'agit essentiellement d'extraire l'information contenue dans une représentation binaire, d'un nombre pour la restituer en son équivalence décimal.

Le décodeur se présente comme un boîtier ayant 4 entrées A, B, C et D et 7 sorties a, b, c, d, e, f, g commandant chacune l'éclairage d'un segment de l'afficheur.

Le décodeur utilisé est le SN 7447A.

Brochage du SN 7447A.

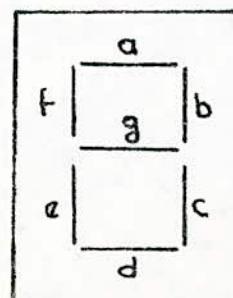
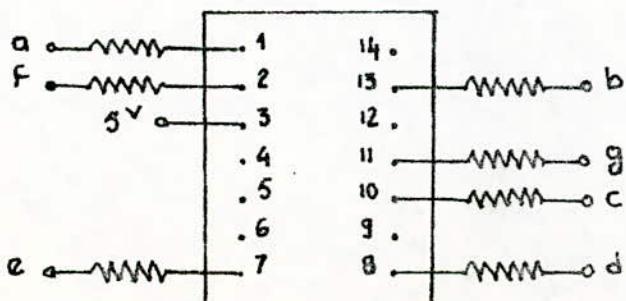


Caractéristiques du 7447A

Gamme de température ambiante	0 à 70°C
Vcc Minimum	4,75V
Vcc Nominale	5V
Vcc Maximum	5,25V
Courant minimal de sortie à l'état bas	8mA

b. Les afficheurs à 7 segments.

La disposition des segments est représentée comme suit:



Chaque segment est constitué par des diodes émettrices
La puissance nécessaire pour illuminer les 7 segments est de
l'ordre de 480 mW

Pour notre étude pratique, nous avons utilisé des afficheurs à
anode commune (MAN 421C) qui est alimentée à 5V les cathodes sont
relées à la sortie.

Ici se pose un problème, les leds sont des diodes dont
la tension directe est comprise entre 1,5V et 1,8V. Le courant augmente
rapidement dès que la tension dépasse ce seuil. Pour cette raison,
il est nécessaire de disposer de sept résistances entre les sorties des
cathodes.

Remarque:

Les constructeurs ont mis au point un type d'afficheur évitant
l'emploi des résistances extérieures (vu leur encombrement) en inté-
grant dans l'afficheur le décodeur adapté.

C.- fonctionnement du comptage et de l'affichage:

Le procédé d'un affichage du résultat d'un comptage est
le suivant:

les sorties de chaque compteur SN7490N sont reliés
aux entrées de chaque décodeur SN7447A qui effectue le décodage
BCD 7 segments commandant les afficheurs.

Notre maquette étant destinée aux T.P, il est nécessaire
de pouvoir visualiser les résultats correspondants à chaque con-
version. L'indisponibilité des mémoires tampons, nous a amené à
utiliser une RAZ manuelle aussi bien pour le compteur que
pour la bascule JK.

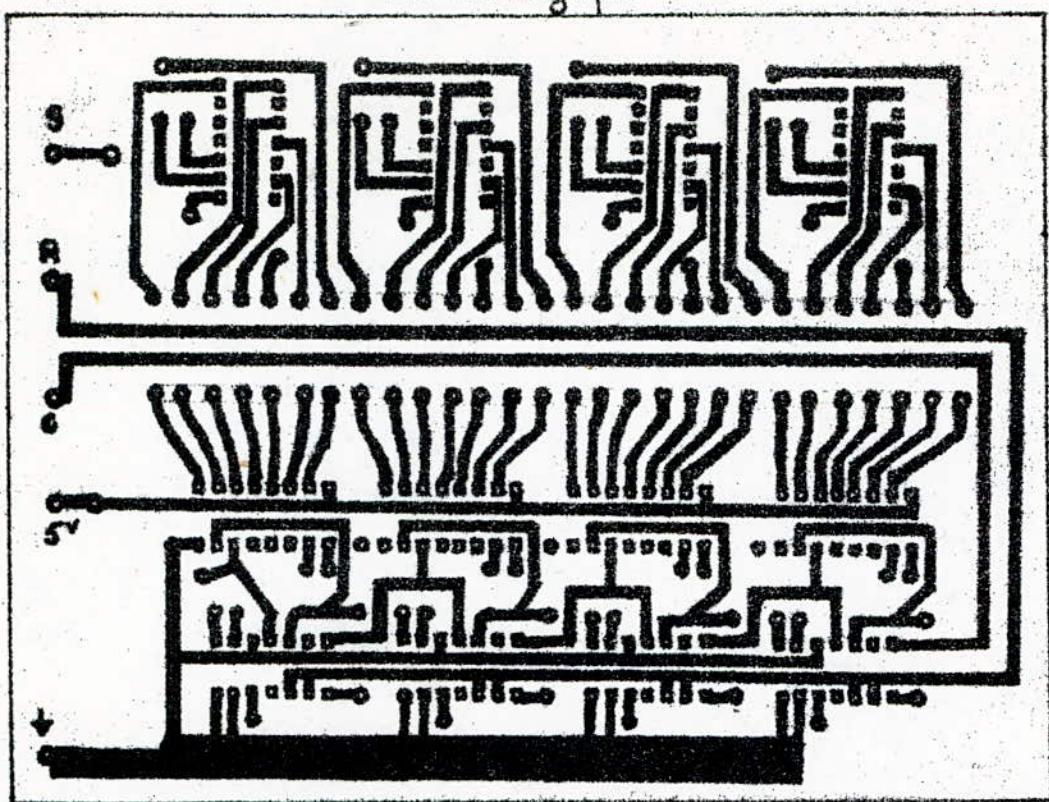
La RAZ manuelle de la bascule JK nous permet de
maintenir le résultat correspondant à un cycle de conversion
pendant un temps illimité et nous permet d'effectuer un nouveau
comptage en utilisant évidemment la RAZ du compteur. (voir
figure 16).

C.-4. Horloge

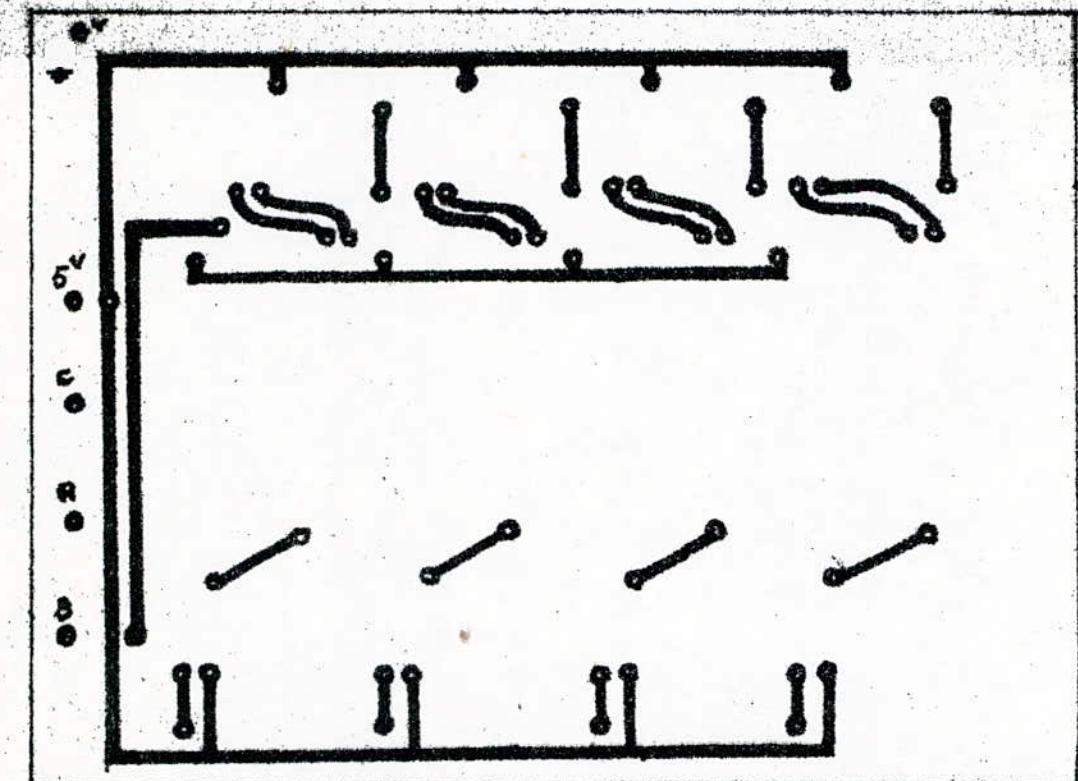
Nous avons utilisé un générateur de basses fréquences
livrant des signaux carrés positifs. Nous sommes astreints à travail-
ler à une fréquence basse pour nous permettre de voir la fréquence
des nombres sur les afficheurs défiler d'une manière relative-
ment lente. Notre fréquence d'horloge est $f = 1 \text{ KHz}$.

Comme nous utilisons un compteur à 4 décades, la
fréquence de travail de notre intégrateur sera de 0,1 Hz.

CIRCUITS IMPRIMÉS (DOUBLE FACE) :
"Partie logique"



face 1



face 2

CONCLUSION

Cette étude nous a permis de mettre en œuvre quelques connaissances acquises durant notre cycle universitaire. Bien qu'il existe à l'heure actuelle sur le marché de l'électronique un nombre important de convertisseurs intégrés à des prix relativement bas et avec des performances bonnes, cependant la réalisation de notre convertisseur à partir d'éléments discrets, nous a permis d'acquérir certaines subtilités pratiques propres à des montages que leur étude théoriquement ne prévoyait pas et nous a donné l'occasion de nous familiariser avec certains circuits aussi bien analogiques que logiques.

Nous espérons que la maquette réalisée trouvera sa place dans le cadre des travaux pratiques de la technique des impulsions et donnera ainsi un aperçu concret aux étudiants sur la conversion analogique-numérique.

BIBLIOGRAPHIE

- La conversion A/N et N/A B. LORIFERME
Les convertisseurs A/N et N/A R. FONTENAY
Techniques des impulsions DORVAL
Electronique Pratique : Tome II AUMIAUX
Circuits intégrés numériques W. LILEN
Schémas d'électronique J. MORNAND
La construction des petits transformateurs M. DOURIAU

Revues d'électronique :

- Electronique Pratique N° 38. MAI 81
RADIO PLAN N° 352. MARS 77