

18/83



PROJET DE FIN D'ETUDES

INGENIORAT D'ETAT EN ELECTRONIQUE

Etude d'un Contrôleur de Séquences
et Réalisation d'un Répondeur Enregistreur
Téléphonique

SUJET PROPOSE PAR :

Mr BENHADDAD Nacer Eddine

Maitre - Assistant à l'ENPA

ETUDIE PAR :

Mr. BENTEFTIFA Braham

Mr. MECIF Kamel

JUIN : 1983

République Algérienne Démocratique et Populaire

UNIVERSITE DES SCIENCES ET DE LA TECHNOLOGIE D'ALGER

ECOLE NATIONALE POLYTECHNIQUE

DEPARTEMENT D'ELECTRONIQUE

PROJET DE FIN D'ETUDES

INGENIORAT D'ETAT EN ELECTRONIQUE

Etude d'un Contrôleur de Séquences
et Réalisation d'un Répondeur Enregistreur
Téléphonique

SUJET PROPOSE PAR :

Mr BENHADDAD Nacer Eddine

Maitre - Assistant à l'ENPA

ETUDIE PAR :

Mr. BENTEFTIFA Braham

Mr. MECIF Kamel

JUIN : 1983

بِسْمِ اللّٰهِ الرَّحْمٰنِ الرَّحِیْمِ

Nous tenons à remercier très vivement Monsieur BENHADDAD NACER EDDINE, qui par son aide précieuse et ses judicieux conseils, a su nous guider efficacement tout au long de notre travail.

Nous remercions également:

Monsieur KAADA SID'ALI , Ingénieur en Eletronique
Monsieur MEHENNI MOHAMED , Maître assistant à L'ENPA
Monsieur LAZRAG MOHAMED , Chef de la centrale téléphonique
de BLIDA
Madame BOUDRAA MALIKA , Maître assistante à L'ENPA
Monsieur FARAH AHCENE , Maître assistant à L'ENPA

pour nous avoir aidés dans la réalisation de notre projet.

A mes parents, ainsi qu'à tous mes amis.

MECIF KAMEL

A mon père, ma mère, mes frères et mes soeurs.
A tous mes amis.

BENTEFTIFA BRAHAM

Thème du projet	1
Introduction	2
<u>I.1/ Télécommunications et téléphone</u>	3
I.1.1 Schéma simplifié d'une communication entre deux abonnés	3
I.1.2 Appel provenant d'un abonné A.....	4
I.2/ Composition des chiffres par cadran.....	4
I.3/ Etude de la sonnerie du poste téléphonique.....	5
I.4/ Les signaux concernant l'abonné.....	6
I.5/ Schéma réel d'un poste téléphonique.....	7
I.6/ Exemple d'un numéro quelconque.....	8
<u>II : Contrôleur de séquences</u>	9
II.1/ Le contrôleur de séquences.....	9
II.2/ Schéma synoptique.....	10
II.3/ Schéma global	13
II.4/ Stockage du numéro en mémoire.....	16
II.4.1 Etat du cadran en position de repos.....	16
II.4.2 Préparation du système à la réception et au stockage des chiffres du numéro	16
II.4.2.1 Séquence de préparation à la réception des chiffres	17
II.4.2.2 Codage de la séquence en Eprom.....	18
II.4.2.3 Explications état par état.....	18
<u>III : Formation manuelle du numéro téléphonique</u>	20
<u>IV : Formation automatique du numéro téléphonique</u>	22
IV.1/ Procédé électrique de formation du numéro.....	22
IV.2/ La commande "Load" du compteur C1.....	24
IV.3/ Séquence de formation automatique du numéro.....	25
IV.3.1 Codage de la séquence en Eprom.....	25
IV.3.2 Explications état par état.....	27
<u>V : Le répondeur enregistreur</u>	33
V.1 /Le circuit détecteur de sonneries.....	33
V.2 / Le bloc de relais	35
V.3 / Le monostable Mn.....	38
V.4 / L'horloge H2 de 1s.....	40
V.5 / Les compteurs d'adresses à 8 bits de l'Eprom.....	41
V.6 / Séquence du répondeur enregistreur	43
V.6.1 Codage de la séquence En Eprom.....	44
V.6.2 Explications état par état.....	42
<u>VI : Partie pratique: Réalisation d'un répondeur enregistreur</u>	51
VI.1/ Schéma synoptique	51
VI.2/ Le capteur.....	51
VI.3/ Etage détecteur de sonneries.....	52
VI.4/ Bloc horloge.....	53
VI.5/ Circuit de test de véritables sonneries.....	54
VI.6/ Le bloc de relais.....	55
VI.7/ Les compteurs d'adresses de l'Eprom.....	59
VI.8/ Schéma global.....	59
VI.9/ Séquence du répondeur enregistreur.....	59
VI.10 Codage de la séquence en Eprom.....	59
VI.11 Fonctionnement du système.....	60

T H E M E D U P R O J E T

Le projet que nous nous sommes proposés d'étudier se compose de deux grandes parties:

Première partie:

L'étude d'un contrôleur de séquences utilisant un système de logique câblée et dont les applications sont:

1°) La formation automatique du numéro téléphonique:

Le principe de cette application est que lors de la formation manuelle par cadran téléphonique du numéro, les six chiffres le composant sont stockés dans une Ram; si l'abonné sollicité ne répond pas, et au lieu de reformer une nouvelle fois le numéro, il suffit de presser un bouton et le numéro est envoyé automatiquement sur la ligne, et cela autant de fois que l'abonné le désire, pourvu qu'il n'actionne pas le cadran de son poste.

2°) La commande d'un répondeur enregistreur:

de conversations téléphoniques lors d'une absence. Cette application nécessite l'emploi de deux magnétophones, l'un pour diffuser un message pré enregistré et l'autre pour l'enregistrement de la conversation téléphonique.

Deuxième partie;

Cette deuxième partie est la réalisation pratique du répondeur enregistreur de conversations téléphoniques, qui est précédée par une brève étude. Ce système réalisé a une partie commune avec la première partie et qui est la gestion du système par des commandes venant d'une Eprom.

Ce système offre plusieurs avantages sur le plan pratique. En ce qui concerne la formation automatique du numéro, le temps de formation d'un numéro est considérablement réduit, et il n'est plus nécessaire à l'abonné de retenir le numéro puisqu'il est mémorisé par le système. En ce qui concerne le répondeur enregistreur, évidemment, il permet de ne pas perdre des communications importantes pendant une absence.

L'utilisation de ce système pourrait être domestique, mais une utilisation par une personne qui reçoit plusieurs appels et qui forme plusieurs numéros par jour serait plus rationnelle, par exemple dans une usine, société nationale, ou direction d'un organisme.

INTRODUCTION

Notre thèse se subdivise en six chapitres. Les cinq premiers concernent l'étude théorique du contrôleur de séquences, et le sixième est la réalisation d'un répondeur enregistreur de conversations téléphoniques.

L'application de notre thèse étant liée avec le téléphone, le chapitre I donne une description complète sur le téléphone, son raccordement, ses signaux, son schéma réel, et sa partie de formation mécanique du numéro.

Le chapitre II donne la définition du contrôleur de séquences, ainsi que le schéma global, en décrivant brièvement les éléments utilisés. Ce chapitre comporte également l'étude de la première tâche du contrôleur de séquences : la préparation du système à la réception et au stockage du numéro téléphonique en mémoire lors de sa formation manuelle par l'abonné.

Le chapitre III décrit brièvement l'état du système, et les différents signaux générés lors de la formation manuelle du numéro téléphonique.

Le chapitre IV décrit la deuxième tâche du contrôleur de séquences: la formation automatique du numéro téléphonique stocké en mémoire. Dans ce chapitre, on a décrit un peu plus en détail certains éléments essentiels du contrôleur, tels que les compteurs d'adresses de l'Eprom.

Le chapitre V concerne la troisième partie, ou tâche du contrôleur de séquences: la gestion d'un répondeur enregistreur de conversations téléphoniques. Dans ce chapitre on a décrit le circuit détecteur de sonneries, le bloc de relais et d'autres éléments du contrôleur.

Le chapitre VI est la réalisation pratique du répondeur enregistreur. Nous avons réalisé le bloc horloge, le circuit détecteur de sonneries et les étages entre les relais et le circuit de commande. Certains schémas indiqués dans le chapitre V (Cablage des relais) n'ont pas été repris.

A la fin, nous avons donné une annexe, qui donne les explications détaillées des différents éléments du contrôleur.

I/ TELECOMMUNICATION & TELEPHONE:

Télécommunications signifie communications à longue distance et le téléphone est classé dans la catégorie des télécommunications bi-directionnelles.

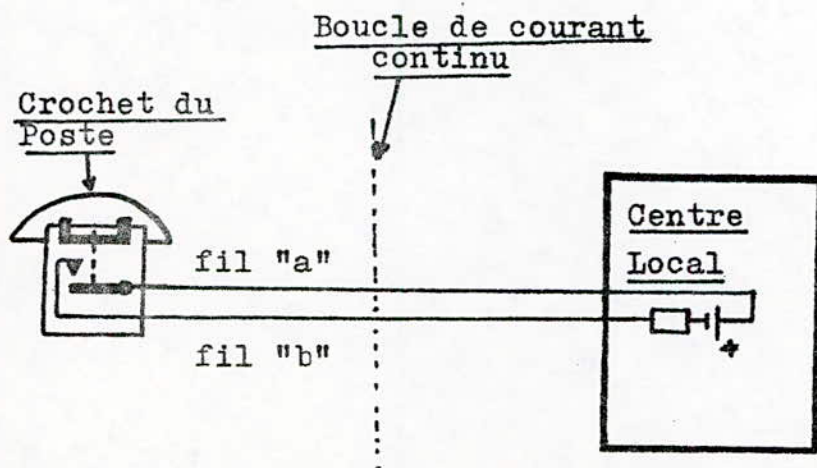
Chaque abonné de téléphone est relié à un central local dans lequel il est représenté par un équipement individuel.

Le poste téléphonique constitue le premier et le dernier maillon d'une liaison téléphonique, et en l'utilisant l'abonné peut:

- Appeler le central local
- Transmettre le numéro de l'abonné appelé
- Recevoir diverses tonalités
- Recevoir la sonnerie d'appel
- Echanger une conversation avec l'abonné appelé
- Déclencher la coupure de la communication.

Les informations nécessaires sont transmises entre le poste téléphonique et le central sous la forme de signaux électriques sur la ligne d'abonné à deux fils. La longueur de la ligne est limitée par sa résistance. La valeur normale la plus élevée de résistance en courant continu admise, poste téléphonique inclu est de 1800Ω .

I.1.1/ Schéma simplifié d'une communication entre deux abonnés:



I.1.2/ Appel provenant d'un abonné ' A ' :

Quand l'abonné "A" soulève le combiné (ou singulièrement décroche) , un commutateur à l'intérieur du poste remonte et établit les contacts, ce qui ferme le circuit de courant continu entre le central local et le poste téléphonique par l'intermédiaire de la ligne d'abonné. On dit que la ligne est bouclée. Pour indiquer que le récepteur de chiffres situé dans la centrale est prêt à recevoir les chiffres, une tonalité de numérotation est transmise au poste téléphonique de l'abonné. L'abonné peut alors composer les chiffres du numéro.

I.2 / Composition des chiffres par cadran:

La façon la plus simple et la plus habituelle d'envoyer les chiffres au central local consiste à provoquer un certain nombre de brèves interruptions dans la boucle de la ligne. C'est le cadran du poste téléphonique qui produit ces coupures . Chaque chiffre formé sur le cadran produit un certain nombre d'impulsions qui forment ensemble un train d'impulsions. Le temps mis pour faire tourner le cadran jusqu'au chiffre suivant est suffisamment long pour que les trains d'impulsions soient perçus séparément par la partie de réception du central local.

Génération des impulsions par cadran: Figure1

Position A:

Cadran en position de repos.

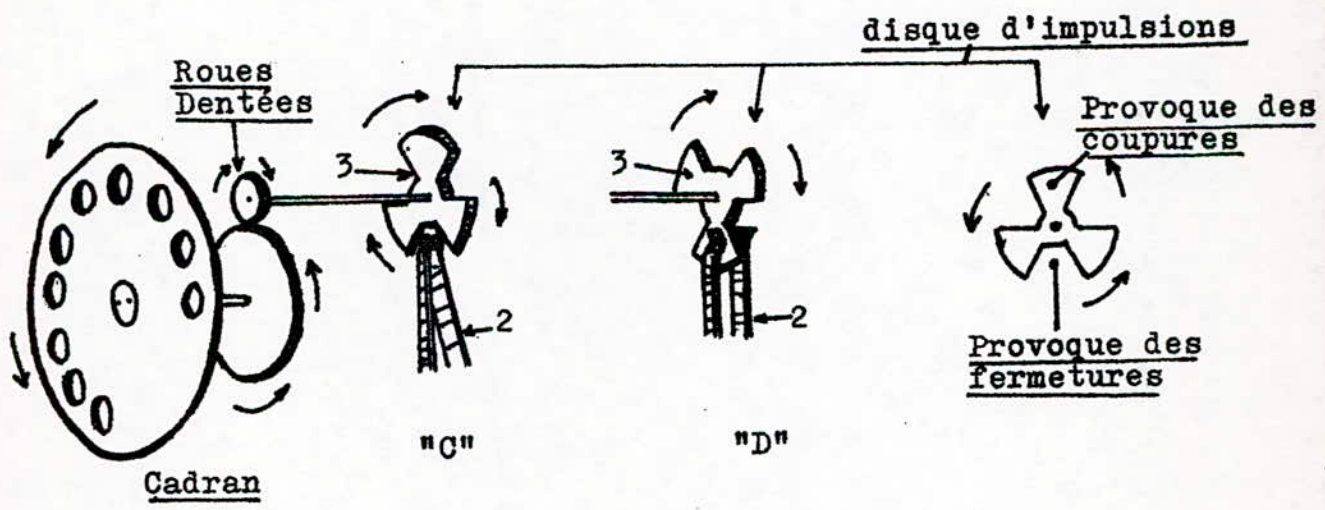
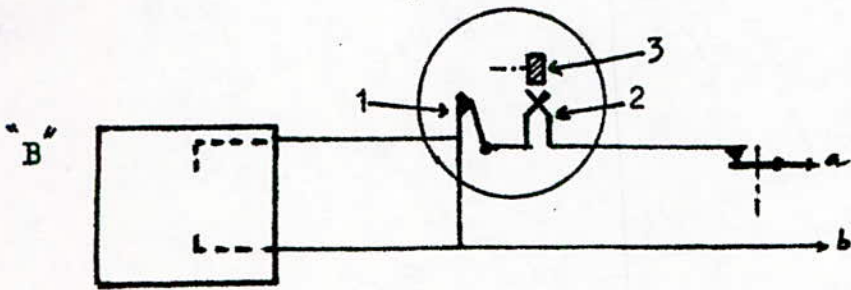
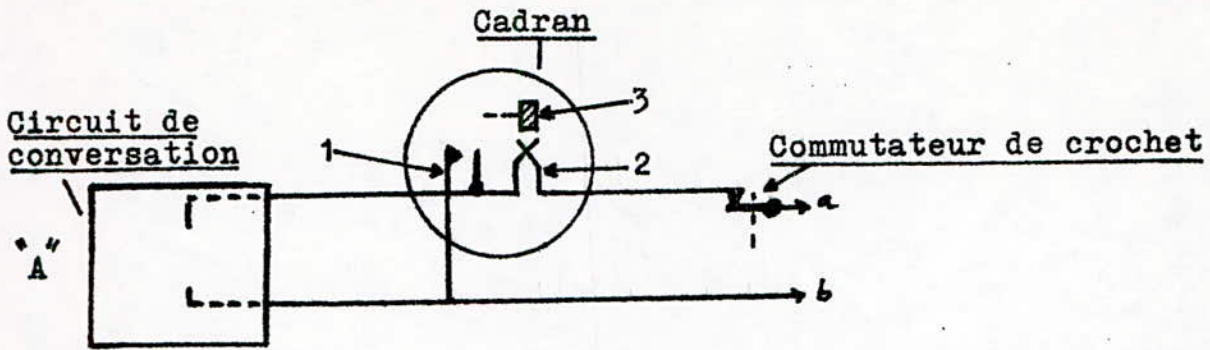
Position B:

Phase Tourne à droite:

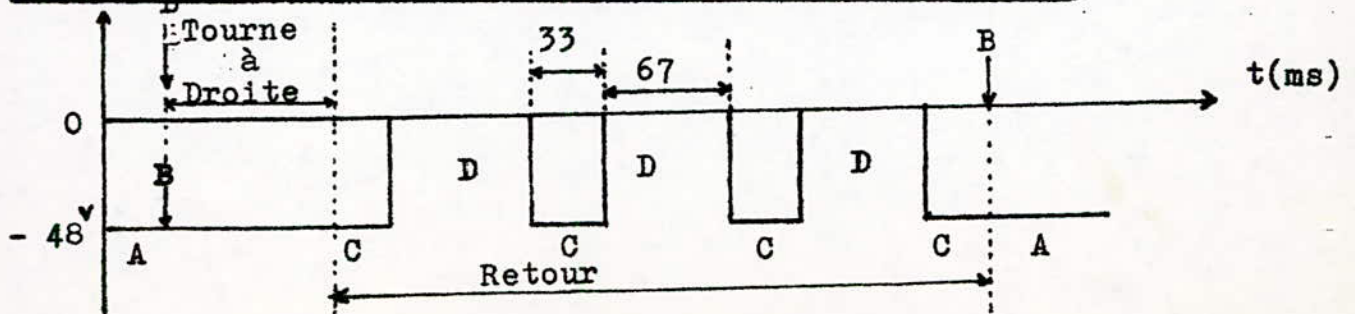
Dés qu'on fait tourner le cadran, le contact 1 est fermé et la voie de conversation se trouve court-circuitée, et ceci pour ne pas entendre les impulsions successives sous la forme d'une série de clics désagréables dans le récepteur.

Le contact 1 ne s'ouvrira que quand le cadran revient à sa position de repos. Pendant cette phase il n'y a pas coupure de la ligne, c'est à dire que le contact 2 est fermé tout au long de cette phase.

FIGURE 1



Tension de boucle en courant continu pour le chiffre 3



Position C :

Quand on relâche le cadran, le disque d'impulsions "3" est entraîné dans un mouvement de rotation.

Position D :

Le disque d'impulsions ouvre le contact "2", ce qui provoque de courtes interruptions dans la boucle de la ligne. Ce disque a été conçu de telle manière que les interruptions et les fermetures de la ligne aient des valeurs recommandées par le CCITT (Comité Consultatif International Télégraphique et Téléphonique) , entre autre rapport de durée ouverture sur fermeture de la ligne est de $67/33$.

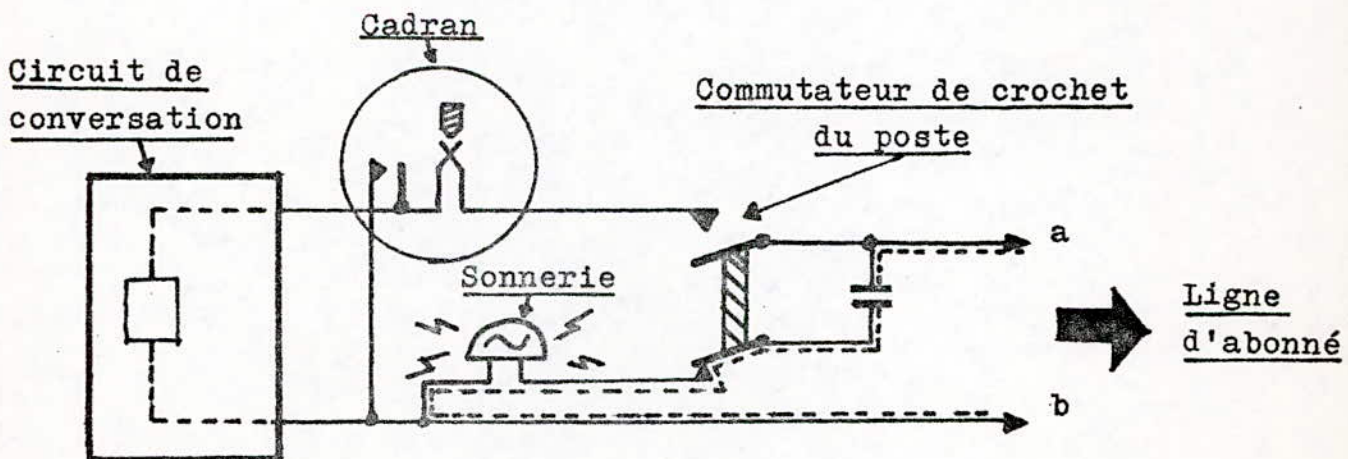
Les cadrans téléphoniques peuvent être conçus de manières différentes, ainsi le disque d'impulsions peut avoir plusieurs formes suivant le fabriquant, mais il générera toujours des impulsions de durée normalisées.

I.3 / Etude de la sonnerie du poste téléphonique:

Appel vers un abonné "B":

Une fois la liaison établie jusqu'à l'abonné "B", celui ci entendra la sonnerie d'un timbre.

Schéma simplifié du poste avec la sonnerie:



Le commutateur de crochet est provoqué quand le combiné est en place sur le poste. Le condensateur placé en série sur la ligne avec la sonnerie empêche le passage du courant continu, tandis qu'il laissera passer un signal d'appel alternatif (85 Volts, 50Hz ce qui provoquera le fonctionnement de la sonnerie du poste de l'abonné "B". Quand l'abonné soulève son combiné, le circuit de courant continu se trouve fermé, et en même temps, le signal d'appel est interrompu.

I.4 / Les signaux concernant l'abonné:

-Tonalité d'invitation à numérotter:

Fréquence(425±5) Hz

Tension (3±0,45) Volts

Elle est envoyée à l'abonné demandeur en réponse au signal de décrochage et signifie que l'enregistreur(du central local) est prêt à recevoir la numérotation.

-Tonalité de retour d'appel:

Fréquence(425±5) Hz

Tension (3±0,45) Volts

Cadence Emission 1,5 s , Silence 3,5s.

Elle indique au demandeur qu'il est relié à la ligne du demandé et que la sonnerie de ce dernier est actionnée par le courant d'appel. La durée de l'émission du courant d'appel et de la tonalité du retour d'appel est réglable par les PTT(1,5s à 4,5mn

-Tonalité d'occupation:

Fréquence(425±5) Hz

Tension (3±0,45) Volts

Cadence Emission 0,5s , Silence 0,5s.

Elle indique au demandeur que la ligne de l'abonné demandé est occupée.

Une autre tonalité (Encombrement) est classée comme une occupation et a les mêmes caractéristiques que cette dernière (elle indique que le central ou les circuits d'acheminement de l'appel sont encombrés) .

-Tonalité d'acheminement:

Fréquence (425±5) Hz

Tension (3±0,5) Volts

Cadence Emission 50 ms , Silence 50 ms.

Elle démarre après la réception du dernier chiffre et s'arrête à la réception du signal en fin de sélection. Elle indique au demandeur que la sélection à la centrale est en cours.

-Courant d'appel pour la sonnerie:

Fréquence 50 Hz

Tension 85 + 15 v

- 10

Cadence Emission 1,5 s , Repos 3,5 s.

-Appel et transmission des chiffres:

Le temps nécessaire pour l'abonné de faire un appel avec un cadran vers le central et composer le numéro est environ:

Appel et temps de réaction de l'abonné: 2 secondes

Numerotation avec le cadran:

(1,5 s par chiffre), 6 Chiffres x 1,5s = 9secondes

Somme: 11 secondes.

Ce temps varie entre 10 et 20 secondes selon le nombre D'impulsions nécessaires pour former un chiffre.

I.5 / Schéma réel d'un poste téléphonique: (Figures 2a et 2b)

Un poste téléphonique se compose essentiellement d'un microphone d'un récepteur, d'une bobine d'induction et de circuits de limitation de courant.

Le microphone:

Quand l'abonné parle, les ondes de son sortent de sa bouche et font vibrer la membrane du microphone avec la même fréquence.

Le récepteur:

Dans le récepteur, l'énergie des fréquences vocales est convertie en un mouvement mécanique à l'aide de deux bobines dont la force électromagnétique agit sur la membrane. Les mouvements de la membrane sont transformés en énergie acoustique, c'est à dire en ondes sonores captées par les oreilles de l'abonné. Dans le schéma réel (Fig 2a) Les crochets sont branchés aux bornes du microphone

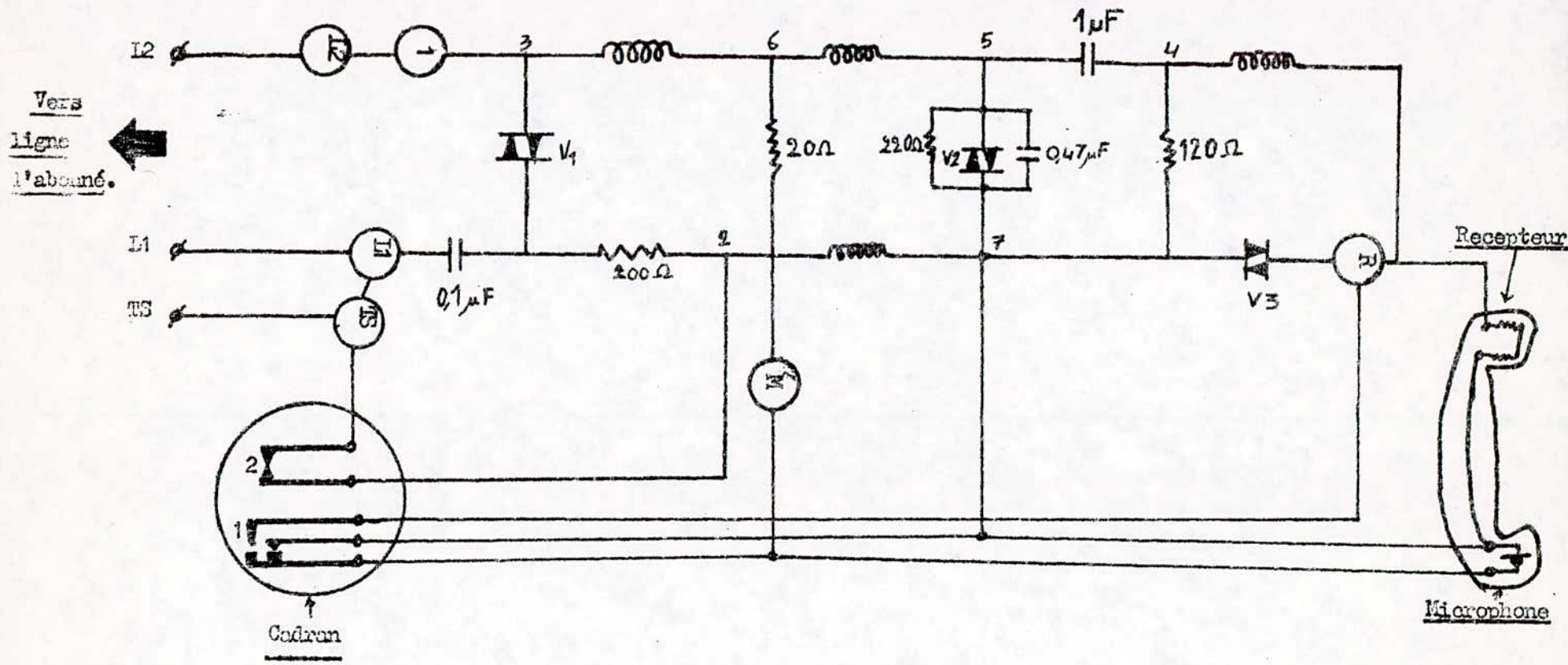


Figure 2a: Schéma Electrique
du Combiné -position décroché.

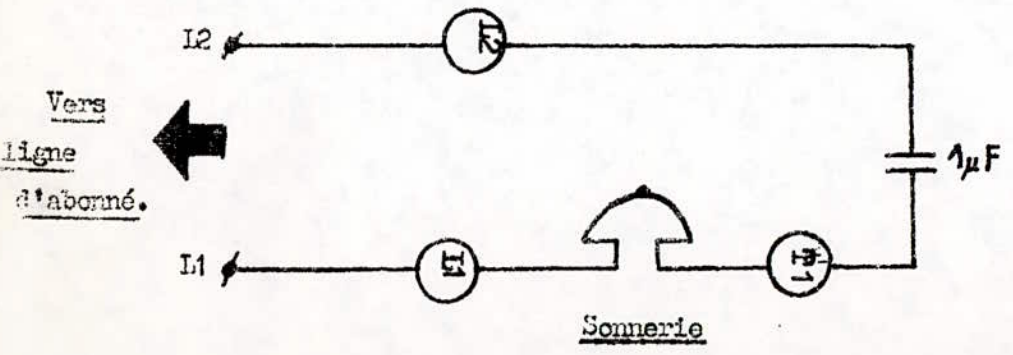


Figure 2b: Schéma Electrique
du Combiné -position raccroché.

et du receptrer et sont ouverts au repos; en fait les deux forment le crochet 1 décrit précédemment.

La bobine d'induction:

Elle est formée par un ensemble de bobines, représentées dans le circuit. Elles servent à équilibrer les variations de force du son auxquelles l'oreille est soumise.

Circuit de limitation de courant :

Représentées dans le circuit par des varistors qui fonctionnent comme protection contre les surintensités de courant.

La figure 2a représente le circuit du poste position décrochée avec cadran au repos. La ligne téléphonique est branchée entre L1 et L2. Les indications L1, L2, TS, M, R sont des repères sur le circuit représentés par des picots.

La figure 2b représente le circuit du poste position raccrochée. La sonnerie est en fait un électroaimant relié à un timbre. Le passage de la position 2b à la position 2a se fait par l'action du crochet commutateur actionné par le combiné. Le potentiel de L1 par rapport à L2 est de -48 Volts.

I.6/ Exemple:

Forme des impulsions générées par le crochet 2 lors de la formation du N° 44 32 14.

tourne à droite

droite

0v

-48v

4

4

3

2

1

4

66ms

33ms

66ms

Les temps de tourne à droite du cadran diffèrent suivant le chiffre. Le temps inter chiffres doit être supérieur à 200 ms.

En ce qui concerne le chiffre 0, il y a génération de 10 impulsions (coupures de la ligne).

II / CONTROLEUR DE SEQUENCES :

II. 1/ Le contrôleur de séquences, :

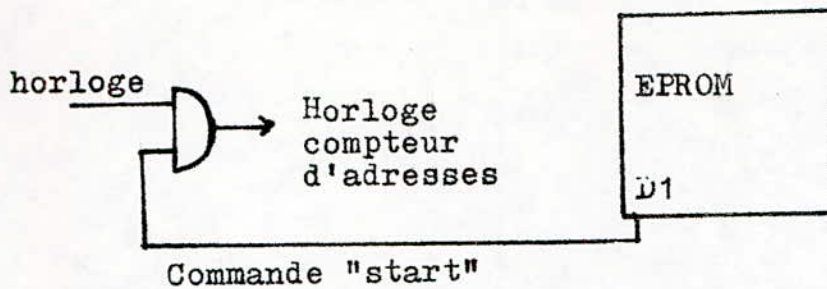
Le système étudié est conçu essentiellement pour trois tâches:

- Le stockage en mémoire du numéro téléphonique au cours de sa composition
- La formation automatique du numéro
- La gestion d'un répondeur enregistreur de conversations téléphoniques.

Le coeur du système est constitué par une EPROM qui contient les commandes nécessaires à la gestion du contrôleur. L'EPROM est constituée d'un certain nombre de positions mémoires de 8 bits (ou octets). Suivant l'adresse présente sur le bus d'adresse de L'EPROM, une information binaire de 8 bits est présente sur le bus de données de l'EPROM. Ainsi pour l'exécution d'une des tâches ci dessus citées, les états logiques du bus de données commandent les différentes parties du système. Chaque position mémoire constitue un état du système.

Une séquence est un certain nombre d'états du système, donc un certain nombre de commandes adressées au système sous forme d'états logiques et qui sont codées dans l'EPROM. Le contrôleur de séquences a donc pour rôle de sélectionner telle ou telle séquence, de la déclencher et de l'arrêter.

En ce qui concerne la formation automatique du numéro, la séquence se compose de 7 états, donc de 7 positions mémoires. Chaque chiffre formé automatiquement nécessite une séquence, pour un autre chiffre la même séquence est sollicitée: on a donc un " retour en arrière ". Ce fait est donné par un des états associé à l'état logique du circuit à la fin de la formation du chiffre. Pour le dernier chiffre le système s'arrête à la fin de la séquence. Pour cela, au lieu que le retour en arrière se fasse vers le début de la séquence, il se fait vers un état " d'arrêt ". Il est obtenu à l'aide d'une commande "start" associée à des portes avec l'horloge de la façon suivante:



Ainsi pour arrêter le système, il suffit que la commande "start" soit à l'état logique "0", le compteur d'adresses de l'EPROM ne recevra pas ainsi d'impulsions d'horloge.

Au début de notre travail, on devait statuer entre l'emploi d'un système à base de microprocesseur et un système à logique câblée. La raison d'utilisation de ce dernier système est que le contrôleur de séquences fonctionne d'une façon continue, état par état, c'est à dire qu'il n'opère pas de tests. L'emploi d'un microprocesseur, qui est justement utilisé pour des systèmes comportant une multitude de tests, est mal adapté. Ce serait une utilisation non rationnelle, bien que possible, de ses propriétés et des avantages qu'il offre.

II.2/ Schéma synoptique: (Figure 3)

a- EPROM:

Erasable Programmable Read Only Memory, de 256x8 bits est une mémoire programmable qui contient les commandes codées. Comme on le voit sur le schéma, elle est la base du contrôleur, et on distingue bien que ses commandes sont reliées aux différents éléments du contrôleur.

Les adresses de l'EPROM sont données par deux compteurs (C1,C'1) SN 74161, binaires, programmables, qui possèdent une entrée de remise à zéro asynchrone.(Un état "0" à cette entrée remet ces compteurs à zéro, indépendamment de l'horloge).

b- La RAM:

Random Access Memory, est une mémoire volatile de 16x4 bits (SN 7489). Elle permet de stocker les chiffres du numéro téléphonique un chiffre par position mémoire. Ses adresses sont données par un compteur(C2) SN 74163, analogue à C1, sauf que sa remise à zéro

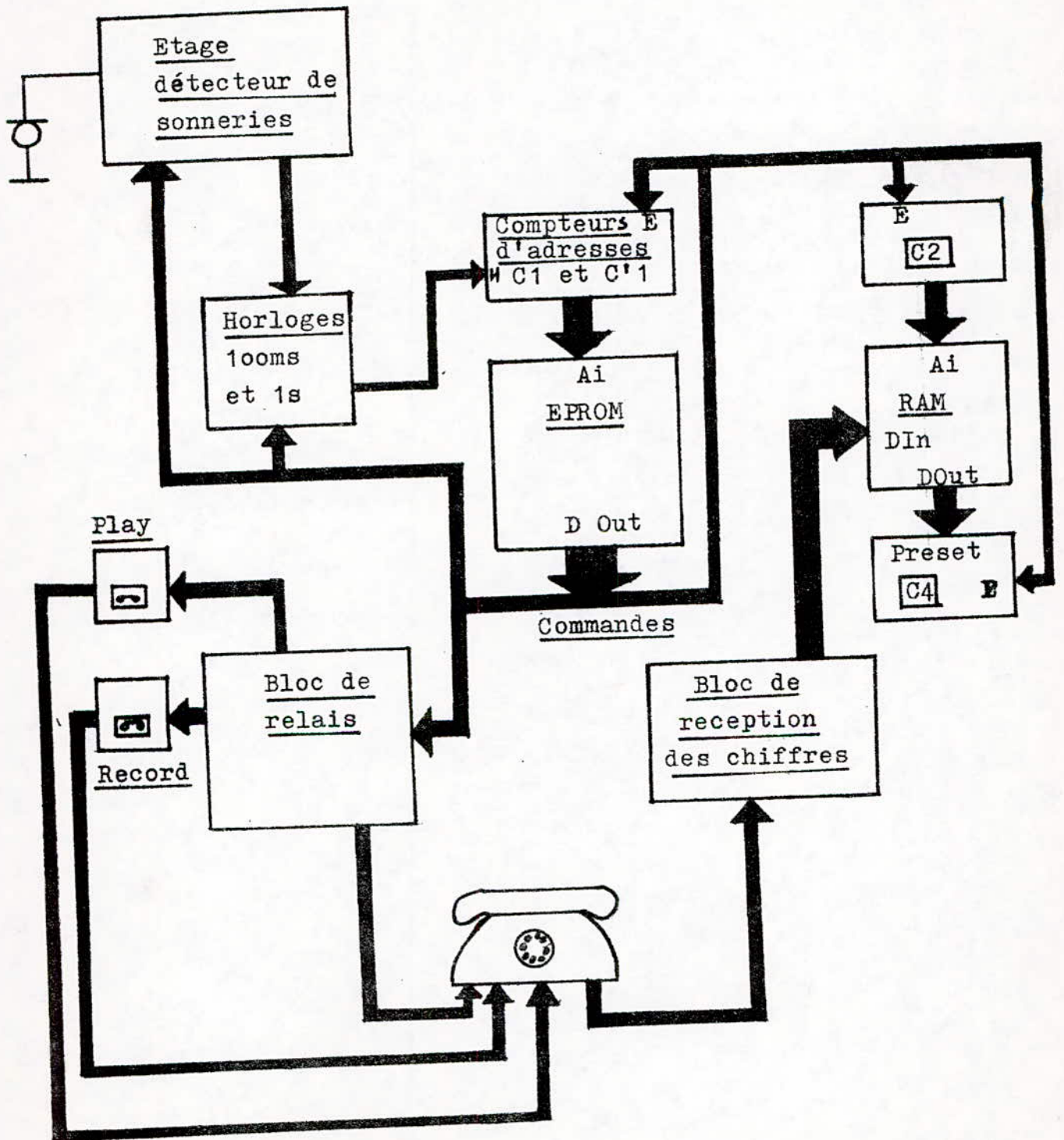


Figure 3: Schéma synoptique du contrôleur de séquences

est synchrone.

c- Le décompteur C4:

Est un compteur décompteur(SN 74169) binaire programmable. Ses entrées programmables(Preset) sont données par les sorties de la RAM. Il possède une sortie Carry, qui, associée avec une porte And à l'horloge va générer les impulsions désirées.

d- Bloc de réception de numéro:

Il est constitué d'un cadran similaire au cadran du téléphone et est fixé sur celui-ci. A ce cadran est associé un compteur binaire (SN 7492A) avec remise à zéro. Il permet de compter les coupures de la ligne, donc les impulsions qui par la suite, transposées en binaire seront stockées dans la RAM.

e- Le bloc de relais:

Il est composé de plusieurs relais. Il est commandé par des commandes provenant de l'EPROM.

Un relais R1 aura pour tâche de générer les coupures de la ligne. Ses contacts sont branchés en série avec le crochet 2; formeur de numéro. Au repos ses contacts sont fermés. Quand il est excité ses contacts s'ouvrent.

Un relais R2 à deux positions court circuitera le circuit d'écoute lors de l'envoi des impulsions sur la ligne.

Pendant le fonctionnement en répondeur enregistreur un relais CM à plusieurs positions simulera un décrochage en coupant le circuit de la sonnerie et en déclenchant le commutateur de crachet.

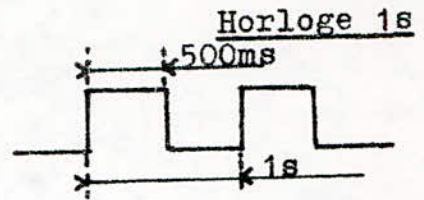
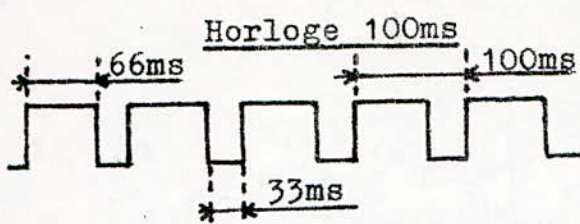
Deux autres relais R'1 et R'2, commandés par l'EPROM, ouvriront et fermeront le circuit d'alimentation des magnétophones de lecture et d'enregistrement.

f- Etage détecteur de sonnerie:

Est un étage composé d'un microphone miniature placé à l'intérieur du poste téléphonique, et de transistors. Il permet lors d'une sonnerie de déclencher le contrôleur de séquences.

g- Bloc horloges:

Une première horloge de période 100ms est utilisée par les compteurs C1, C2, C4. Elle a les mêmes durées que les impulsions composant un chiffre.



Lors du fonctionnement en répondeur enregistreur, le système utilise une autre horloge obtenue en divisant la fréquence de la 1ere horloge par 10. Cette opération est réalisée par un compteur décimal(C5 SN 7490). Cette horloge est nécessaire au système pour créer des temporisations, l'une pour le magnétophone de lecture et l'autre pour celui de l'enregistrement de la conversation. Cette horloge permet d'éviter l'utilisation d'une EPROM de grande capacité mémoire, car si on utilisait l'horloge H1 La capacité de l'Eprom devrait être 10 fois supérieure vu que le rapport des périodes des deux horloges est de 10.

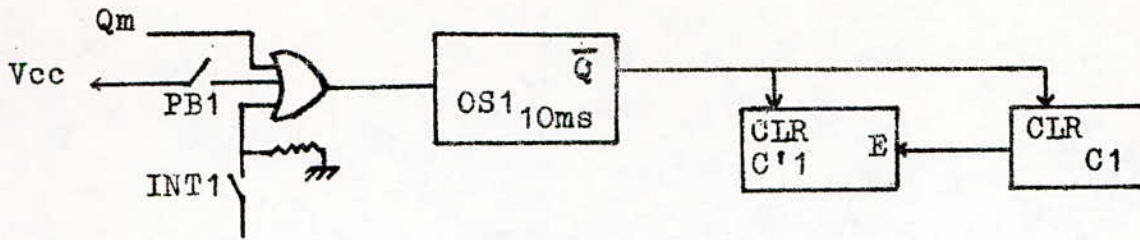
II.3 / Schéma global: Figure 4

La Ram possède une entrée R/\bar{W} . Lorsque cette entrée est à l'état logique 0, elle est en position d'écriture, c'est à dire qu'elle est prête à recevoir des données pour les mémoriser. Lorsque l'entrée R/\bar{W} est à l'état 1, la Ram est en position de lecture, et les données sont présentes sur le bus de données en sortie à 4 bits. Cette entrée est attaquée par la sortie d'une porte And comme suit:

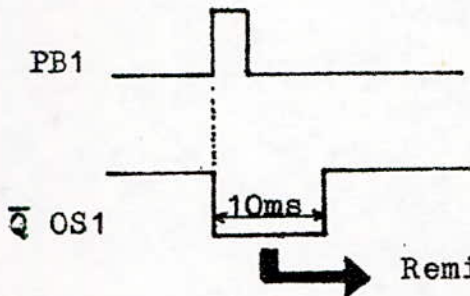


Les entrées de la porte sont la sortie D6 de l'Eprom(qu'on a appelé R/\bar{W}) et la lame b du crochet X. Quand le cadran est au repos b est à "1" et D6 est à "1" aussi; alors l'entrée R/\bar{W} sera à "1": la Ram est en position de lecture.

OS1 est un monostable de durée 10ms, il permet de remettre à 0 les compteurs C1 et C'1. On a utilisé pour cela sa sortie \bar{Q} , qui, quand on appuie sur le pousse bouton (PB1), passe de l'état logique "1" à l'état logique "0". Les compteurs C1 et C'1 se



- L'interrupteur INT1 est ouvert.
- Qm est à "0"



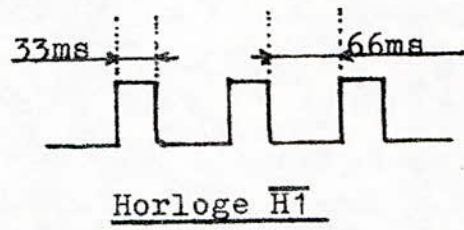
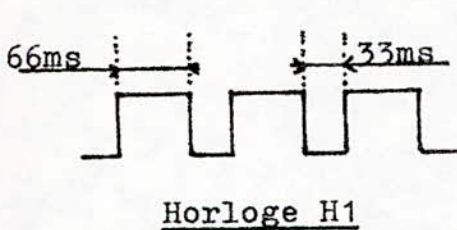
Remise à zéro des compteurs C1 et C'1.

remettent à zéro dès que \bar{Q} est à 0, indépendamment de l'horloge.

- OS2 est un monostable de durée 250ms. Il est déclenché de deux manières: -Par la sortie Q de OS1, quand celui-ci est déclenché;
- Ou bien par le pousse bouton PB2.

-Le pousse bouton, lorsqu'il est appuyé, est au potentiel 5^v ("1") lorsqu'il est relâché, il est à "0".

-Les compteurs C1 et C'1 utilisent l'horloge H1, les compteurs C2 et C4 utilisent celle ci inversée ($\bar{H1}$). Les raisons de l'inversion de l'horloge seront données dans le prochain chapitre.



-L'interrupteur INT1 est ouvert pendant le fonctionnement du contrôleur de séquences, sauf quand il est utilisé pour le répondeur enregistreur. L'entrée 1 de la porte OR (C) est à "0". L'interrupteur 2 est fermé; pendant le fonctionnement en répondeur enregistreur, il est ouvert: les sorties des portes And A et B seront alors à l'état "0" quelsoit l'état de l'entrée 2.

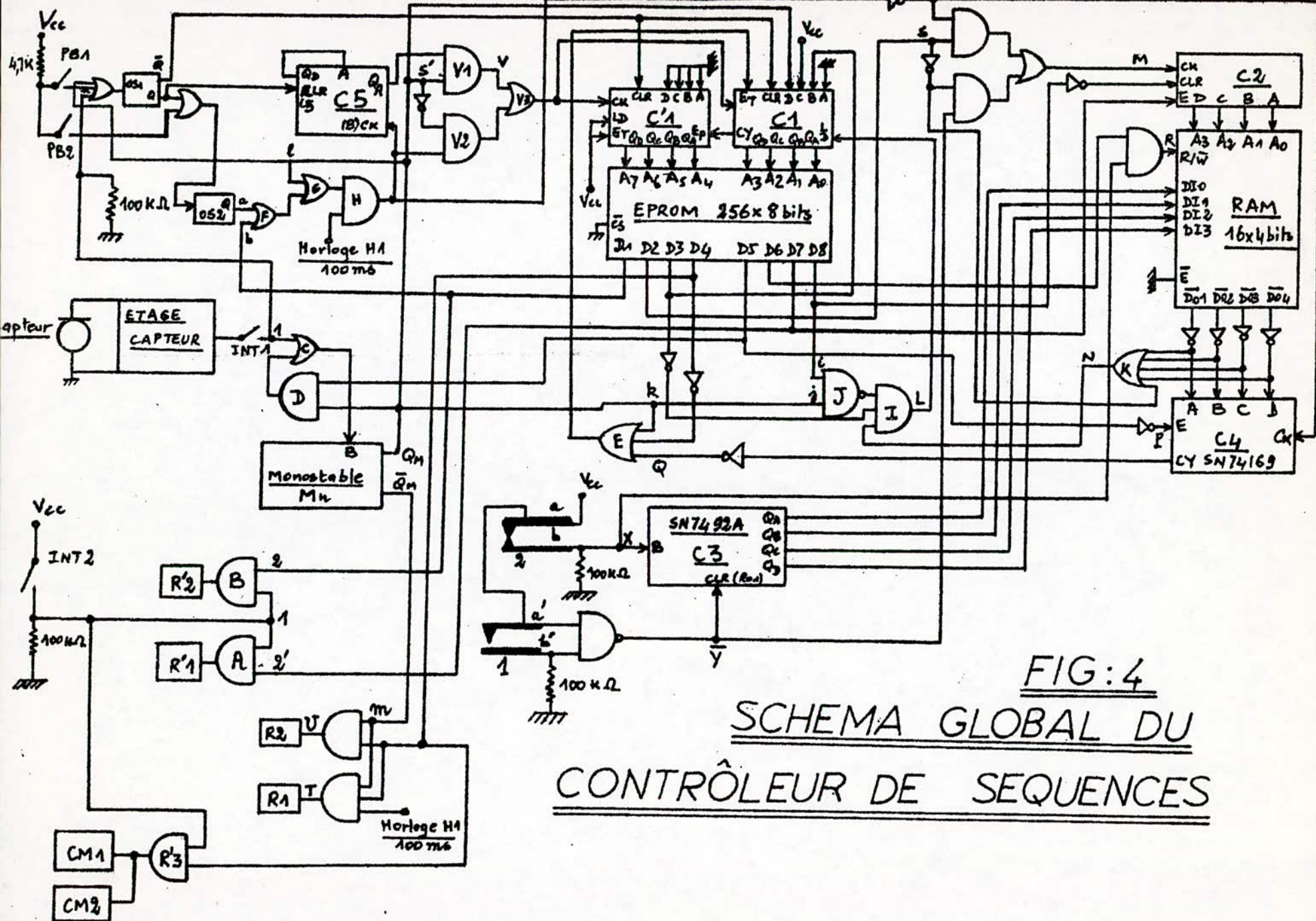


FIG:4
SCHEMA GLOBAL DU
CONTRÔLEUR DE SEQUENCES

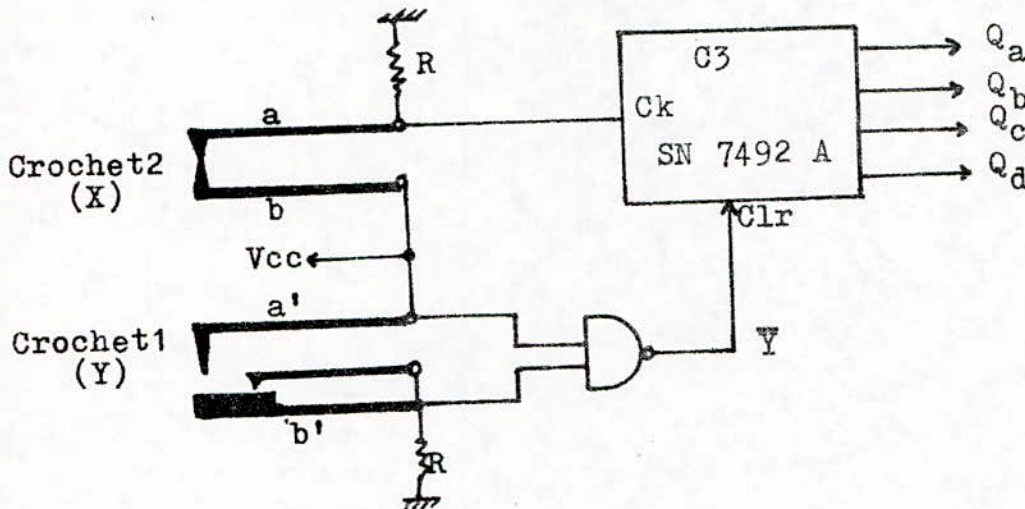
II.4 / Stockage du numéro téléphonique en mémoire:

II.4.1/ Etat du cadran en position de repos:

Pour pouvoir stocker un numéro quelconque en mémoire, il faut préparer le système à le recevoir. Comme nous l'avons vu dans le chapitre précédent, le numéro est généré sous forme d'impulsions par le cadran.

Ce cadran comporte le crochet 2, formeur de numéro, et le crochet 1 qui court circuite la voie de conversation (microphone et récepteur).

Dans le schéma global du contrôleur de séquences (Fig.4), nous avons lié le crochet 1 (Y) et le crochet 2 (X) comme suit:



D'une part, les lames a et a' du crochet 1 et 2 sont reliées au potentiel $V_{cc}=5V$ et les lames b et b' sont reliées à travers une résistance $R=100 K\Omega$ à la masse. D'autre part b est relié à l'entrée d'horloge du compteur C3 et a' et b' aux entrées d'une porte Nand.

Quand le cadran est au repos a, a' et b sont au même potentiel $5V$ (état "1") et b'est au potentiel $0V$ (état "0"), donc \bar{Y} est à "1".

La sortie \bar{Y} est reliée à l'entrée remise à 0 du compteur C3. Les sorties Q_a , Q_b , Q_c , Q_d de ce compteur restent à zéro tant que l'entrée RAZ (Clear) est à "1", ce qui est le cas pendant la position de repos du cadran.

En position de repos du cadran, le crochet 2 reste fermé.

II.4.2 / Préparation du système à la réception et au stockage des chiffres du numéro:

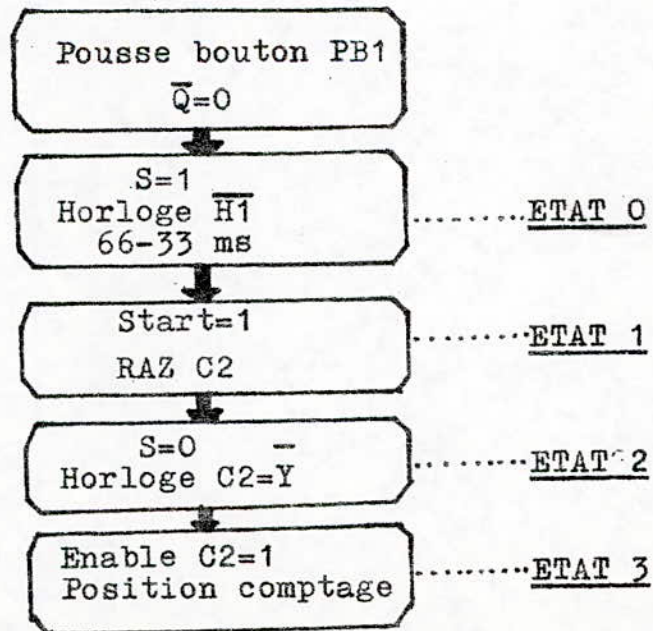
Les numéros devant être stockés dans une Ram, il faut la préparer à les recevoir. Pour cela, il faut la positionner à l'adresse 0000 par l'intermédiaire du compteur C2 qui lui fournit ses adresses. Toute cette phase de préparation au stockage consiste à remettre à zéro le compteur C2.

Ce compteur est un compteur binaire, sa remise à zéro (clear) est synchrone avec l'horloge (annexe). Il possède aussi une entrée "Enable", qui, lorsqu'elle est à "1", il est position de comptage et lorsqu'elle est à "0", il s'arrête de compter et garde en sortie les informations précédant l'arrêt de comptage. L'entrée Clear pendant le comptage est à "1", et lorsqu'elle passe à "0" et si pendant ce temps une impulsion d'horloge arrive, le compteur est remis à 0, indépendamment de l'état de l'entrée Enable.

Pour stocker en mémoire le numéro téléphonique, il faut prépositionner la Ram à l'adresse 0000, ainsi le premier chiffre sera stocké à cette adresse, le 2eme chiffre à l'adresse 0001 (1), et le 6eme chiffre à l'adresse 0101 (5).

Pendant cette phase, X, Y, P, L, R restent à "1", Q_{III} à "0".

II.4.2.1/ Séquence de préparation à la reception des chiffres:



II.4.2.2/ Codage de la séquence en EPROM:

<u>Adresse</u> <u>Eprom</u>	<u>Etats</u>	<u>Start</u> D1	<u>Select(S)</u> D2	<u>Load C1</u> D3	<u>Generate</u> D4	<u>Load C4</u> D5	<u>R/W</u> D6	<u>Enable</u> <u>C2</u> D7	<u>RAZ</u> <u>C2</u> D8
0000	0	0	1	0	0	0	1	0	0
0001	1	1	1	0	0	0	1	0	1
0010	2	0	0	0	0	0	1	0	0
0011	3	0	0	0	0	0	1	1	0

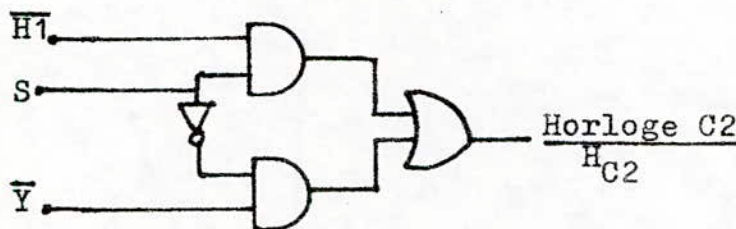
II.4.2.3/ Explications état par état: (Voir chronogramme)

L'abonné, avant de téléphoner, appuie sur le PB1. La sortie \bar{Q} de OS1 est à "0". Les compteurs C1 et C'1 sont remis à zéro. L'Eprom est donc à l'adresse 0000, cette adresse donne l'état 0.

Etat 0 :

La sortie de OS1 déclenche OS2. La sortie Q de OS2 est à "1" pour une durée de 250 ms. La commande Start (D1) est à "0". Celle-ci et Q_{OS2} sont à l'entrée d'une porte OR (F). On a donc un "1" à la sortie de cette porte. Celle-ci entre dans une 2eme porte OR (G). Sa sortie associée avec l'horloge à une porte And (H) constituent l'horloge du système pour la durée de la séquence.

La commande S (D2) (Select) permet de sélectionner l'horloge du compteur C2 de la Ram:



$$H_{C2} = S \bar{H1} + \bar{S} \bar{Y}$$

$$\begin{cases} S=1 \dots H_{C2} = \bar{H1} \\ S=0 \dots H_{C2} = \bar{Y} \end{cases}$$

Dans cet état, S est à "1", l'horloge de C2 est l'inverse de l'horloge de C1.

L'entrée E (Enable) de C1 est à "1" car la sortie de la porte OR (E) est à "1" du fait que D3 est à 0. Donc le compteur C1 est

en position de comptage; il va compter 0001 qui donne l'adresse de l'état 1.

Etat 1 :

La commande Start (D1) est à "1". L'état 1 vient 100ms après l'état 0, donc la sortie de OS2 est encore à 1. L'entrée remise à zéro du compteur C2 est maintenant à 0 du fait que la commande RAZ (D8) est à "1". Pendant cet état, le front montant de l'impulsion d'horloge de C2 remet celui ci à zéro. Le compteur C1 compte 0010: c'est l'adresse de l'état 2.

Etat 2 :

La commande S est à "0". L'horloge de C2 est donc \bar{Y} . C2 comptera les impulsions délivrées par \bar{Y} tandis que les impulsions de $\bar{H1}$ ne sont pas prises en compte.

La commande Clear (D8) revient à 0, et l'entrér Clear de C2 est à "1".

Pendant ces trois premiers états, le compteur C2 ne compte pas du fait que la commande Enable C2 (D7) est à "0".

Le compteur C1 compte 0011: c'est l'adresse de l'état 3:

Etat 3 :

Dans cet état, la commande Enable C2 (D7) est à "1", ce qui met le compteur C2 en position de comptage. Comme l'horloge de celui-ci est le crochet \bar{Y} , et que \bar{Y} est à "1" au repos du cadran, l'adresse 0000 de C2 reste maintenue tant que l'on n'a pas actionné le cadran du poste.

A cet état la sortie de OS2 revient à 0. La commande Start est aussi à "0", alors les sorties des portes F et G sont aussi à "0", donc la porte And (H) délivre un "0" à sa sortie. Le compteur C1 s'arrête de compter et la séquence s'arrête. Le système est préparé à recevoir et à stocker les chiffres du numéro téléphonique.

D'après le chronogramme, la durée de cette séquence, depuis l'actionnement de PB1 jusqu'à l'arrêt du système à l'état 3 est de 3 périodes d'horloge (300ms). Ce temps est très faible et est inférieur au temps de réaction de l'abonné. Celui ci ne sera donc pas gêné par ce temps.

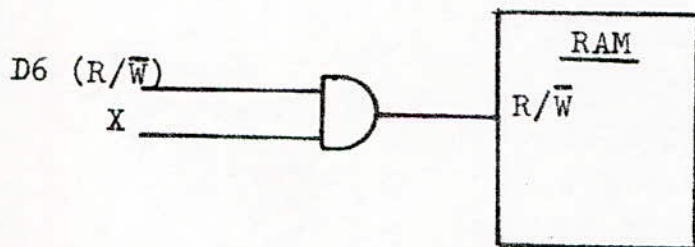
III Formation manuelle du numéro téléphonique :

En ~~exemple~~ nous avons choisi le numéro 32 23 41.

Comme nous l'avons vu dans le précédent chapitre, les compteurs C1 et C'1 ne reçoivent plus d'impulsions d'horloge du fait que la commande D1 (Start) est à "0". Le système est maintenant à l'état 3, et il y restera tant que PB1 ou PB2 ne sont pas actionnés.

Du fait qu'à l'état 3 la commande Select (S) est à "0", l'horloge de C2 (M sur le chronogramme) est maintenant le crochet \bar{Y} . Tant que le cadran n'est pas tourné, M reste à "1". Cet état "1" remet à zéro les sorties du compteur C3 (SN 7492A), celui-ci commence à compter quand son entrée Ro1 reliée à \bar{Y} est à "0".

-La commande R/\bar{W} (D6) est à "1". D'après la figure suivante, la RAM se trouvera en position d'écriture ou de lecture suivant l'état logique de X:



-Le bus de données à l'entrée (Data In ou DI) de la RAM est donné par les sorties du compteur C3. Quand l'entrée R/\bar{W} est à "0", les informations présentes sur ce bus sont mémorisées à l'adresse donnée par le compteur C2 . Le bus de données externe (Data Out ou Dout °) attaque les entrées preset du compteur C4. Chaque sortie est inversée, car la Ram elle même inverse les informations stockées. Ce bus attaque aussi les entrées de la porte OR, numérotée dans la figure 4 par la lettre K (on notera OR(K)), à plusieurs entrées. Quand l'entrée R/\bar{W} est à "1", ce bus contient les informations stockées à une position mémoire d'adresse donnée par C2: la Ram est en position de lecture. Quand la Ram est en position d'écriture, ses sorties (Dout se trouvent à l'état haute impédance. Cet état est appelé le troisième état (three state). La sortie haute impédance est similaire à un circuit ouvert. De ce fait, on ne peut pas prévoir l'état de la sortie N de la porte OR(K) quand la Ram est en position d'écriture. Pour y remédier, on a utilisé la commande S inversée (\bar{S})

comme 5eme entrée de cette porte. La Ram se trouve être en position d'écriture seulement lors de la formation manuelle du numéro. Dans ce cas la commande S est à "0" (ou \bar{S} est à "1"). Donc la sortie N est à l'état " 1" quelquesoit les sorties de la Ram.

-Entre l'état 3 et le début de la formation du numéro le temps est variable. En moyenne, ce temps serait d'environ 3 secondes. Sur le chronogramme, on a symbolisé ce temps par " temps mort ".

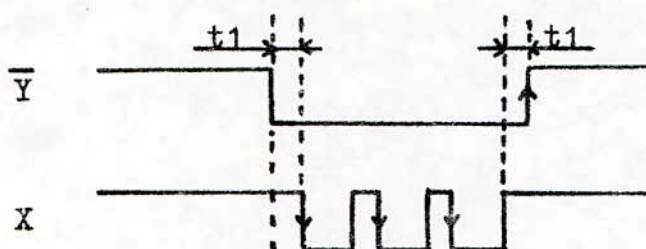
-L'adresse Ram est 0000

Formation du chiffre 3 à l'intérieur du cadran:

Voir le chronogramme.

Dés que le combiné est actionné, le crochet \bar{Y} passe de l'état "1" à l'état "0", ce qui met le compteur C3 en position de comptage.

Les impulsions délivrées par X et \bar{Y} sont les suivantes:



Le compteur C3 compte les fronts descendants de l'horloge tandis que C2 compte les fronts montants.

Le crochet X commence à générer les coupures un temps t_1 après que le crochet \bar{Y} soit passé à "0". Au premier passage de X de "1" à "0" le compteur C3 compte 0001, et l'entrée R (R/\bar{W} de la Ram) est à "0". La Ram inscrit 0001 à l'adresse 0000. Comme nous l'avons vu auparavant, N est à "1". L'état "0" dure 66 ms. X revient à "1". La Ram est en position de lecture et N reste à "1". Puis X passe de nouveau de "1" à "0". Le compteur C2 compte 0010 (2) qui est inscrit à la position mémoire d'adresse 0000. Ainsi de suite jusqu'au troisième front descendant de X. Le compteur C2 inscrit 0011 à l'adresse 0000 pendant le 3eme état logique "0" de X.

X passe de "0" à "1", ce qui met la Ram en position de lecture. t_1 ms après, le crochet \bar{Y} passe de "0" à "1", et comme l'horloge de C2 y est reliée, celui ci va s'incrémenter et va compter 0001 (1): le premier chiffre du numéro (3) a été stocké à l'adresse 0 (0000).

L'état " 1" de Y remet à 0 le compteur C3, ce qui le met prêt à compter les impulsions du 2eme chiffre du numéro . Le fait que cette remise à zéro se fait après le passage de X et de R de "0" à "1" empêche la Ram d'inscrire le nombre 0000 donné par le compteur C3.

Pour les autres numéros, la même procédure est répétée; et au 6eme chiffre du numéro, celui ci est stocké à l'adresse 5 (0101). Après la génération des impulsions du 6eme chiffre, le crochet \bar{Y} passe de "0" à "1" ce qui remet à 0 C3 et incrémente C2. Celui ci donne l'adresse 0110 (6) de la Ram. A cet instant, le numéro téléphonique est stocké totalement dans la RAM. La Ram et C2 restent à l'adresse 6 tant que l'on actionne pas les pousse bouton PB1 ou PB2.

Trois cas peuvent se présenter:

- L'abonné appelé est présent: l'abonné demandeur raccroche à la fin de la conversation et n'a pas besoin de reformer automatiquement le numéro. La prochaine fois qu'il téléphonera, il actionnera PB1 et stockera un autre numéro en mémoire.

- L'abonné demandeur s'est trompé dans la composition du numéro, il doit alors actionner PB1 et reformer manuellement le numéro.

- L'abonné demandé est absent, ou est en occupation. Là, le demandeur peut actionner PB2 pour former automatiquement le numéro, ou bien raccroche et revient un moment(illimité) après pour actionner PB2. Le numéro stocké est formé automatiquement.

IV : FORMATION AUTOMATIQUE DU NUMERO:

IV-1 / Procédé électrique de formation du numéro:

Le ccochet 2 du cadran est destiné à générer les impulsions d'ouverture/fermeture de la ligne. Pour la formation automatique du numéro, on a utilisé le procédé suivant:



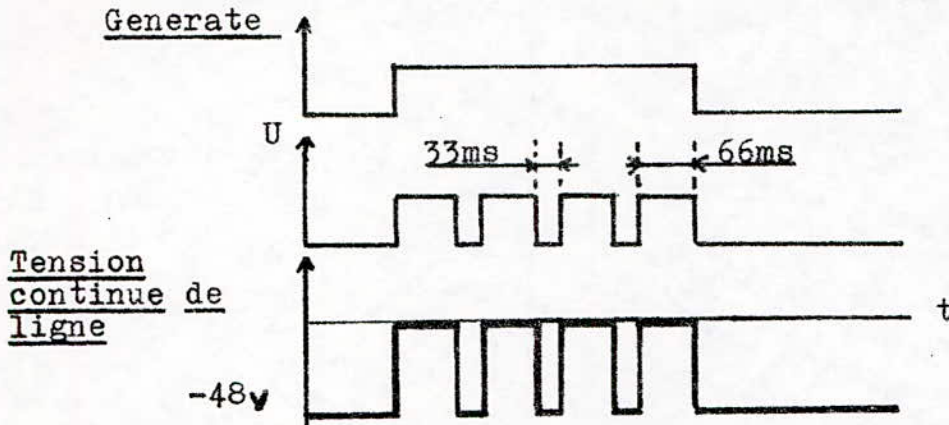
Pour 2 et TS voir la Fig2a

La commande D4 venant de l' Eprom permet à la porte U de laisser passer les impulsions d'horloge. Le nombre d'impulsions est égal au chiffre formé(Exemple: 4 impulsions pour le chiffre 4).

Ceci est réalisé quand la commande D4 est à "1".

-Le contact du relais R1 est fermé au repos(la porte U est à "0").

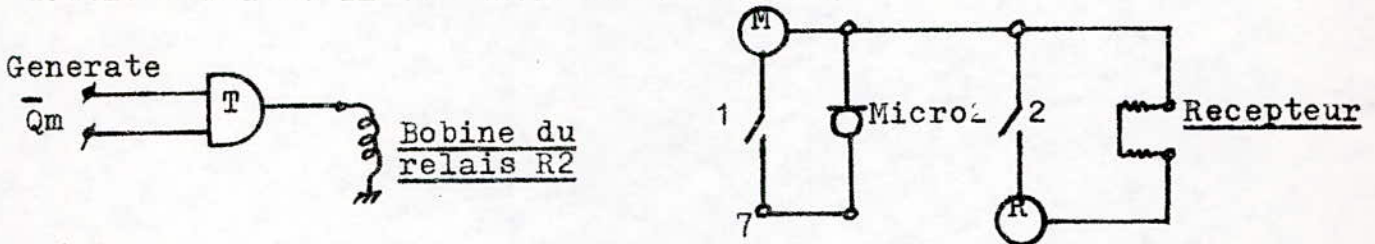
Par exemple: pour le chiffre 4, on aura le diagramme suivant



Le contact du relais R1 s'ouvre 4 fois , l'ouverture dure 66ms: la boucle de la ligne sera 4 fois ouverte.

D'après ces deux diagrammes, on voit bien que le relais R1 joue le rôle du crochet 2.

Pour remplacer le crochet 1 (qui court circuite le circuit de conversation pendant la génération des impulsions) on a utilisé directement la commande D4 (Generate). Elle commande un relais R2 à double contact. Il est branché comme suit:



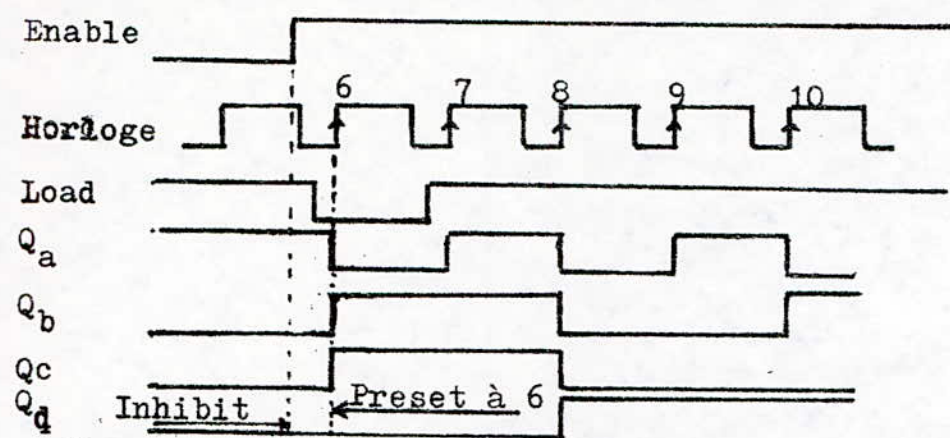
1 et 2: contacts du relais R2 7,M, et R voir Fig.2a

Lorsque D4 est à "1", le contact 1 court circuite le microphone, et le contact 2 le recepteur.

\bar{Q}_m est la sortie inversée du monostable redéclenchable Mn (SN 74123). Sauf dans le cas d'utilisation du système en répondeur enregistreur , \bar{Q}_m est à "1".

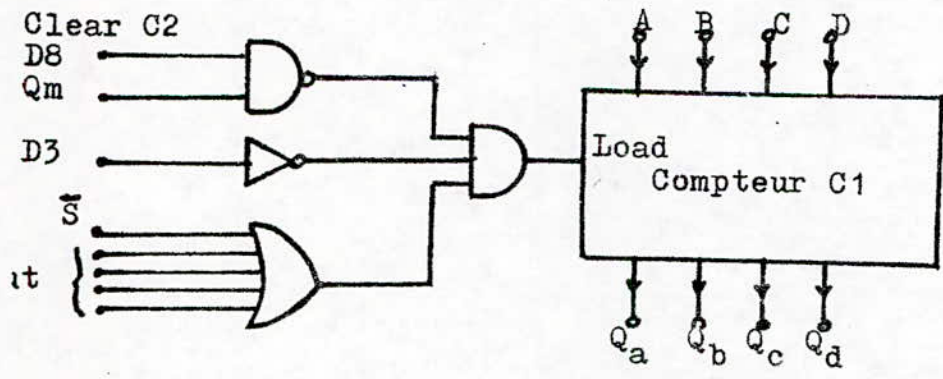
IV-2 / La commande "Load" du compteur C1:

L'entrée Load du compteur C1 agit comme suit:



Pour que C1 compte il faut que son entrée " Enable " E soit à "1" et que son entrée "Load" soit à "1" aussi. Si l'entrée Load est à l'état logique "0" , les sorties Q_a, Q_b, Q_c, Q_d auront, au premier front montant de l'horloge, le même état, respectivement de A,B,C,D. Lorsque l'entrée Load repassera à l'état "1", le compteur C1 commencera à compter à partir du nombre binaire donné par les sorties Q_a, Q_b, Q_c, Q_d.

Exemple: Supposons A=0, B=1, C=1, D=0 (ABCD=0110 ou 6)



Inhibit C1 signifie que C1 est en arrêt de comptage. Ici C1 est inhibité à la valeur 0001. Il est programmé pour démarrer le comptage à 6 (0110).

- Pendant la formation automatique du numéro, Q_m reste à "0"; quelquesoit l'état de la commande D8, la sortie de la porte Nand J est à "1". Un état logique "1" à la commande D3 (Load C1) donne un

"0" à la sortie de la porte And I. Cette commande a une grande importance. Un chiffre formé automatiquement nécessite le déroulement d'une séquence, pour un autre chiffre le contrôleur utilise la même séquence. Cette commande a pour but de programmer le compteur d'adresses C1 de l'Eprom pour que la séquence recommence à son début. Pour arrêter la séquence, un état logique "0" à la sortie N de la porte OR(K) donne un zéro à la sortie de la porte And I qui programme le compteur C1 à une adresse donnant l'état d'arrêt du système.

IV-3/ Séquence de formation automatique du numéro téléphonique:

La séquence de formation automatique du numéro comporte 7 états. L'arrêt de la séquence est donné par l'état d'arrêt du système.

Avant d'actionner le pousse bouton PB2, le système est à l'état 3. De l'état 3, la commande D3 est à "0". Alors le compteur C1 est en position de comptage du fait que son entrée Enable est à 1. Quand on actionne PB2, le niveau logique "1" donné par la sortie du monostable OS2 permet aux impulsions de l'horloge de passer, à travers les portes And H et V2 et la porte OR V3, bien que la commande start soit à "0". Alors le premier front montant de l'horloge de C1 fait passer les sorties de celui ci de 0011 à 0100(c'est à dire qu'il va compter 4. Ceci donne l'adresse de l'état N°4.

La figure 5 illustre cette séquence.

IV-3-1: Codage de la séquence en EPROM:

Adresse	Etats	Start	Select	Load C*	Generate	Load C4	R/W	Enable C2	Clear C2
Eprom		D1	D2	D3	D4	D5	D6	D7	D8
4	4	0	0	0	0	0	0	0	0
5		1	1	0	0	0	1	0	1
6	5	1	1	0	0	0	1	0	0
7	6	1	1	0	0	1	1	0	0
8	7	1	1	0	1	0	1	0	0
9	8	1	1	0	0	0	1	1	0
10	9	1	1	1	0	0	1	0	0

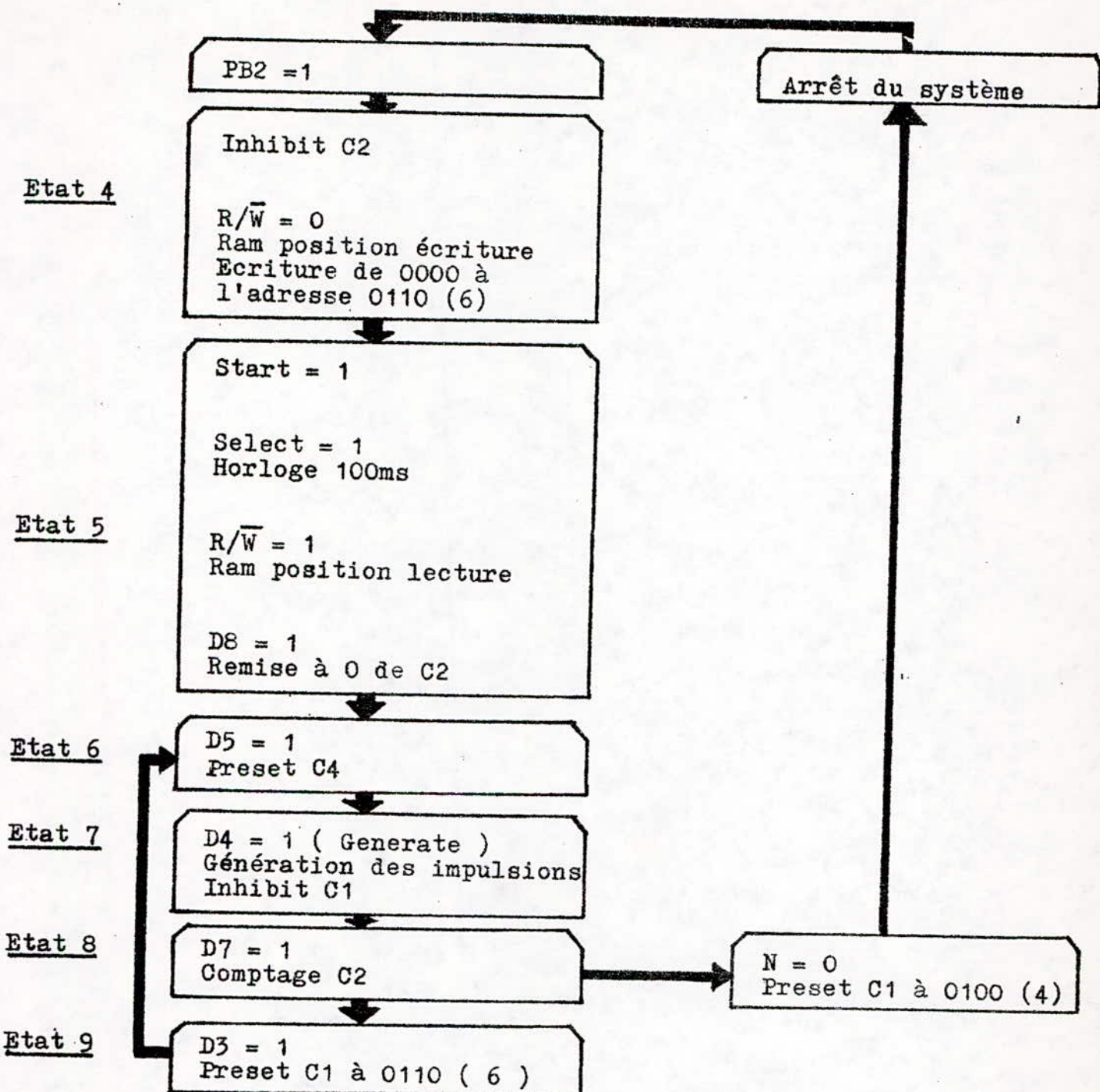
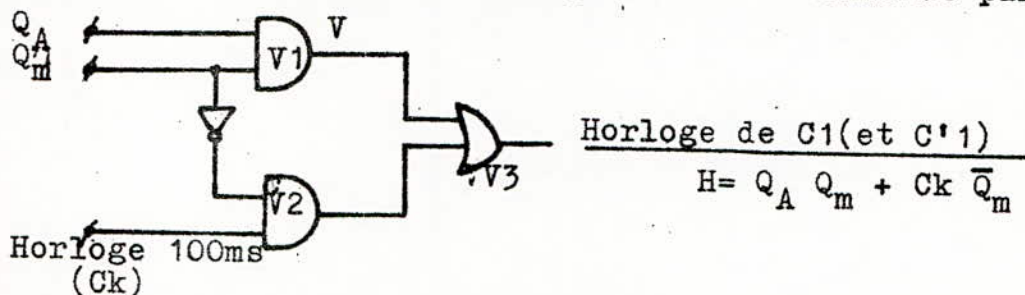


Figure 5: Séquence de formation automatique du numéro

IV-3-2 / Explications état par état: (Voir le chronogramme)

Etat N° 4:

La sortie Q_m du monostable Mn SN 74123 est à "0". Quelquesoit l'état Q_A du compteur C5, la sortie V de la porte And V1 reste à 0. La porte V2 a donc une entrée à "1" et une entrée qui reçoit les impulsions d'horloge de 100ms. La porte V3 Donne ainsi les impulsions d'horloge à compter au compteur C1 (et C'1). Les trois portes forment un multiplexeur analogue à celui commandé par la commande "S".



Si Q_m est à "0", l'horloge de C1 (et C'1) est donnée par l'horloge Ck de 100ms. Si Q_m est à "1" (dans le cas de la séquence du répondeur enregistreur) l'horloge de C1 et C'* est donnée par la sortie Q_A du compteur C5. La période du signal issu de Q_A est 10 fois supérieure à la période d'horloge de 100ms.

-La commande Select (D2) reste pendant l'état 4 à "0", donc N est à "1". L'horloge du compteur C2 reste toujours le crochet \bar{Y} . Son entrée Enable est à "0": il est en position d'arrêt de comptage. La commande R/ \bar{W} passe de "1" (à l'état 3) à "0" (à l'état 4). Nous avons vu qu'à l'état ", le compteur C2 s'est arrêté au nombre -6- mais aucun chiffre n'a été stocké dans la Ram à l'adresse 0110 (6). Le compteur C3 étant remis à 0 à l'état 3, le nombre 0000 est stocké à l'adresse 0110 (6) de la Ram du fait que la commande R/ \bar{W} est à "0". Le compteur C1 compte 5 (0101); il donne l'adresse de l'état 5.

Etat N° 5:

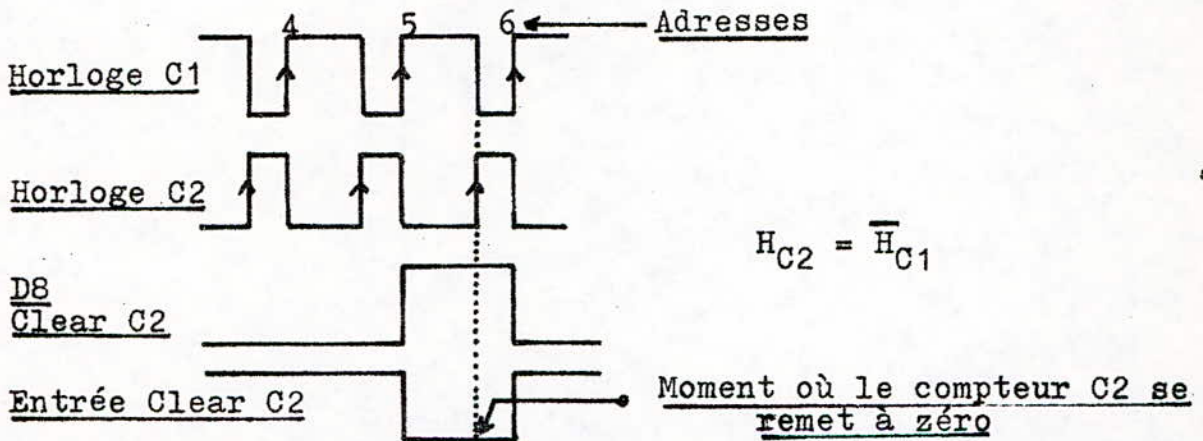
En fait cet état comporte deux positions mémoires de l'Eprom: les positions 5 et 6. Cet état consiste à remettre à 0 le compteur C2.

-La commande Start passe de "0" à "1". Quand l'entrée a de la porte OR(F) (ou sortie de OS2) passera à "0", l'entrée B (commande start) serait déjà à "1". Cet état logique permettra à la porte And H de

laisser passer les impulsions d'horloge à compter par le compteur C1.

-La commande Select (D2) est à "1". Le compteur C2 reçoit donc les impulsions d'horloge inversée du compteur C1. Il ne les compte pas car son entrée Enable (D7) est à "0".

-La commande R/W est maintenant à "1". La Ram est en position de lecture. En même temps, la commande de Clear C2 (D8) passe à "1":



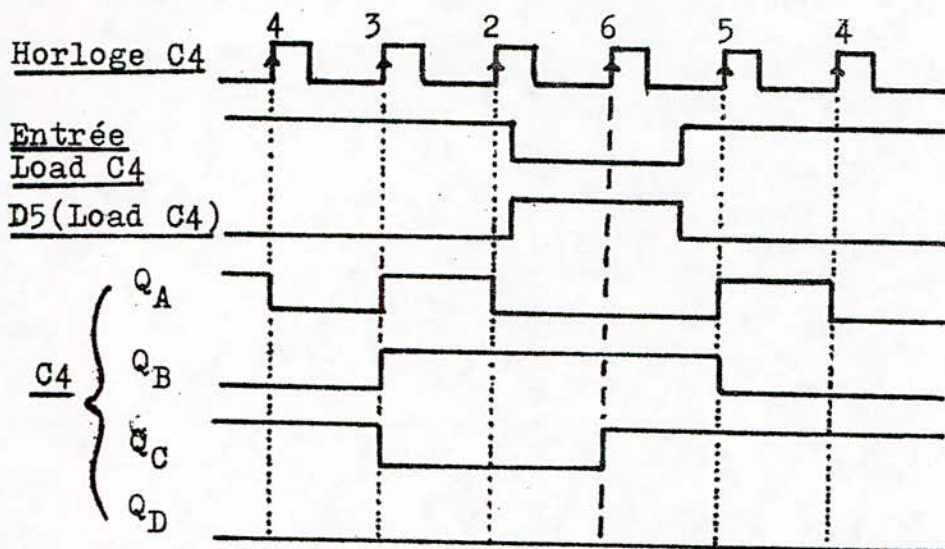
Pour que le compteur C2 se remette à 0, il faudrait que, lorsque son entrée Clear est à "0", un front montant de l'horloge passe. On voit sur le diagramme ci dessus que ceci est réalisé avec l'horloge de C2. Si on avait utilisé la même horloge pour les deux compteurs, le front montant de l'impulsion 6 risquerait de rater l'état "0" du clear. Ceci ne risque pas de se produire en utilisant des horloges inversées. C'est ce qui explique le pourquoi de l'inversion de l'horloge de C2.

-Dés que le compteur C2 est remis à 0, le nombre stocké à l'adresse 0000 (0011) (3) apparait aux entrées de la porte OR(K) et aux entrées Preset du compteur C4, puisque la Ram est en position de lecture. La sortie de cette porte K est donc à "1", ainsi que celle de la porte I: l'entrée Load du compteur C1 est à "1".

-Les commandes à l'adresse 0110 (6) de l'Eprom font partie de l'état 5. A cette adresse, la commande D8 (Clear C2) revient à "0" et l'entrée Clear de C2 est donc à "1". A l'adresse 0110 (6), le système est à un état tampon, c'est à dire un état qui sépare seulement l'état (5) de l'état 6. Le compteur C1 compte 0111 (7): il donne l'adresse de l'état 6.

Etat N° 6 :

Cet état consiste à ordonner au compteur C4 de prendre en considération ses entrées A, B, C, D à partir desquelles il devra décompter. Ce compteur est utilisé en décompteur en reliant son entrée u/\bar{a} à la masse. L'entrée P de ce compteur est analogue aux entrées Load des compteurs C1 et C'1.



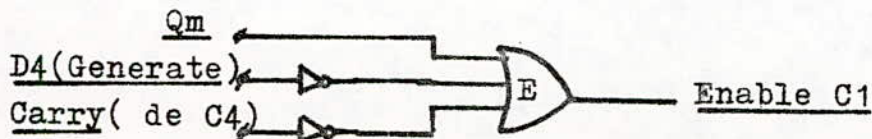
Dans l'exemple ci dessus, nous avons pris $A=0, B=1, C=1, D=0$. Le compteur C4 décompte (5,4,3,2) puis lorsque l'entrée Load est à "0", la 6eme impulsion force les entrées Q_A, Q_B, Q_C, Q_D à 0110 (6). A la prochaine impulsion après le passage de Load C4 de "0" à "1", le compteur C4 commence le décomptage à partir de 5(0101

-En ce qui nous concerne, à l'état 6, D5(Load C4) est à "1". Le compteur C4 se met prêt à décompter à partir du chiffre 0011(3) stocké à l'adresse 0000 de la Ram.

Le compteur C1 compte 1000 (8): c'est l'adresse de l'état 7

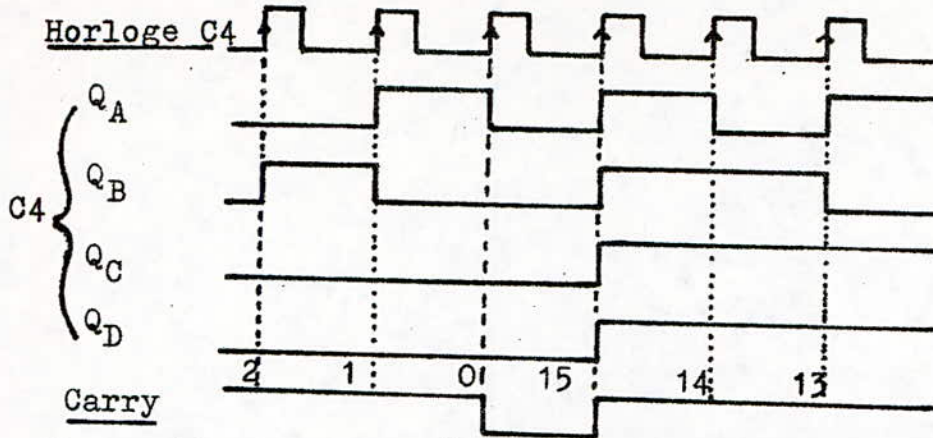
Etat N° 7 :

A cet état la commande Generate (D4) passe à "1". La porte OR(E) commande l'entrée Enable du compteur C1,



- Q_m est à "0" pendant le déroulement de la séquence. La carry du

compteur C4 a la forme suivante:



La sortie Carry est à "1" pendant le décomptage. Quand le compteur C4 arrive à 0000 la carry passe à "0"; à la prochaine impulsion (1111 ou 15) la carry passe de "0" à "1".

-La sortie de la porte OR(E) est à "0" lorsque carry et Generate (D4) sont simultanément à "1". Le compteur C4 commence à décompter ici à partir de 3 (0011); sa carry est à "1", "Q" est alors à "0". Puisque Generate (D4) est à "1", la sortie de la porte Or (E) est à "0". Ceci conduit à mettre le compteur C1 en arrêt de comptage. Quand D4 est à "1", la sortie de la porte And(U) est à "1", ce qui ferme le relais R2 pendant toute la durée de l'état 7.

-La porte And T reçoit sur une entrée le "1" du Generate (D4) et sur l'autre les impulsions d'horloge (de C1), ce qui ouvre et ferme le relais R1 au même rythme que l'horloge. La sortie de la porte U donnera les impulsions d'horloge tant que Generate reste à "1".

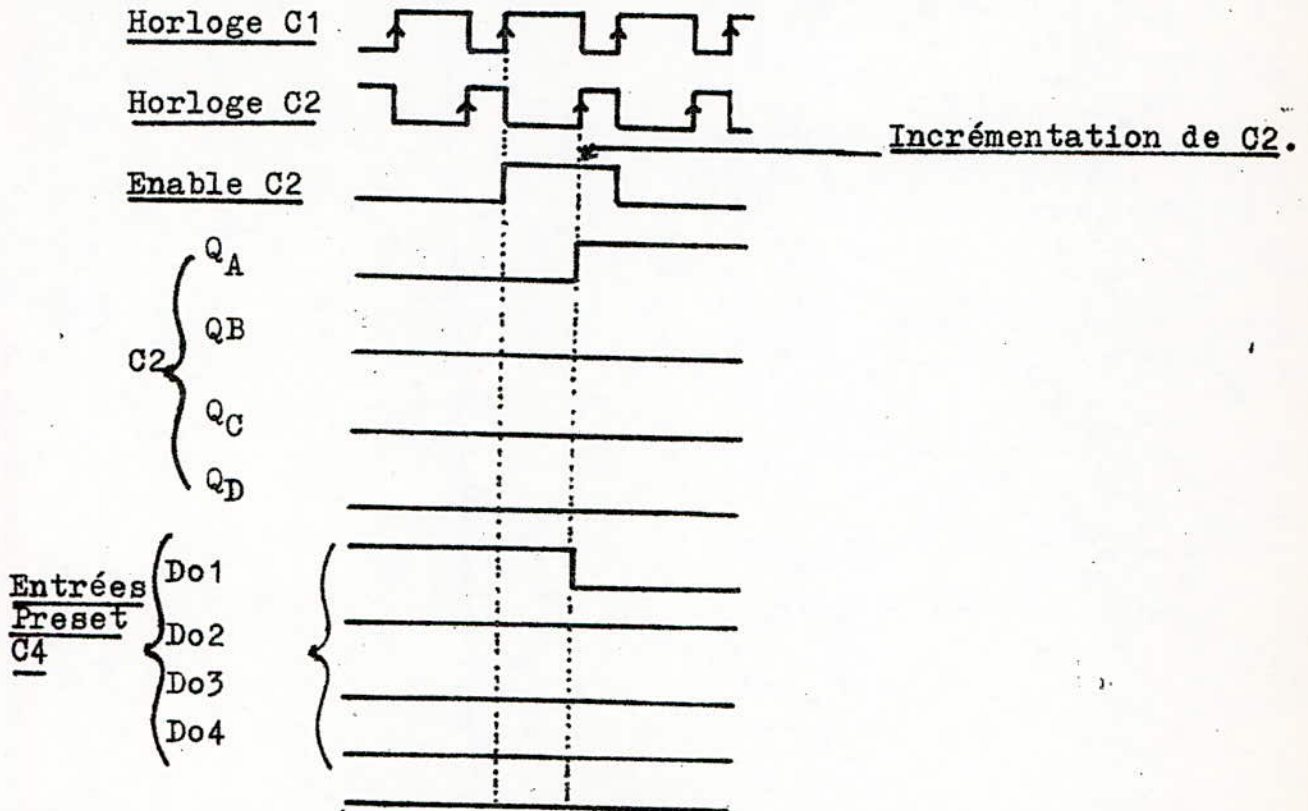
-Le compteur C4 décompte successivement 0010 (2), 0001 (1), 0000 (0). A ce dernier chiffre 0000, la sortie carry passe de "1" à "0", et en même temps la sortie de la porte(E) passe à "1". Le compteur C1 se remet en position de comptage. Il va compter 1001 (9): c'est l'adresse de l'état 8.

Etat N° 8 :

-La commande Generate (D4) est à "0", ce qui met la porte And U à l'état "0". Le relais R2 s'ouvre.

-La commande D7 (Enable C2) est à "1"; le compteur C2 est en position comptage. Il va compter 0001 au front descendant de l'impulsion 9. Si l'horloge de C1 était la même que celle de C2, celui ci pourrait rater le front montant de l'impulsion 9 lors

de l'état logique "1" de la commande "Enable C2". Ainsi il ne pourrait pas compter. Donc en utilisant les horloges de C1 et C2 l'une inverse de l'autre, on évite ce problème. Le chronogramme suivant montre comment s'opère l'incrémentation de C2:



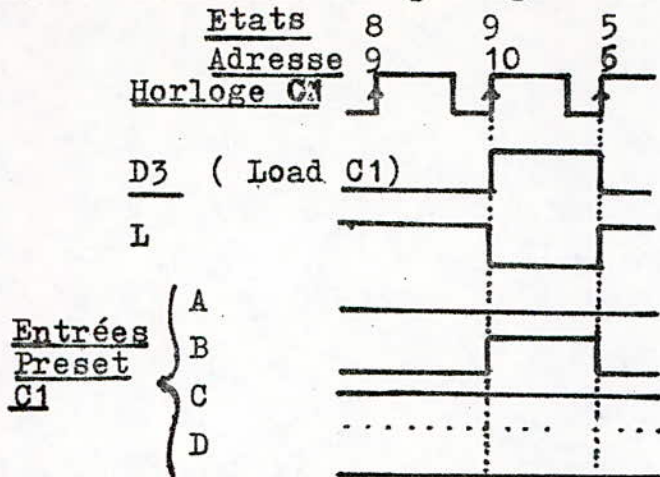
La Ram est toujours en position de lecture. Donc après que le compteur C2 ait compté, l'information mémorisée à l'adresse 0001 (1) (en l'occurrence 0010 ou 2) est présente sur le bus de données de sortie de la Ram . Le compteur C1 compte 1010 (10): c'est l'adresse de l'état 9.

Etat N° 9 :

-La commande Enable C2 (D7) est à "0"; le compteur C2 est en arrêt de comptage. La commande Load C1 (D3) est à "1"; inversée, elle met la sortie de la porte And I à "0" . Les entrées Preset de C1 sont à cet instant: A=0 (masse); B=1 (B=D3); C=1 (C=Vcc); D=0 (D=Qm=0).

A la prochaine impulsion après la 10eme impulsion , le compteur C1 aura à ses sorties Q_A, Q_B, Q_C, Q_D respectivement 0,1,1,0 . Ceci donne l'adresse 0110 (6). C'est l'adresse de l'état tampon. A cet état, la commande D3 (Load C1) revient à "0". Le compteur C1 compte 0111 (7): c'est l'adresse de l'état 6. Le chronogramme suivant

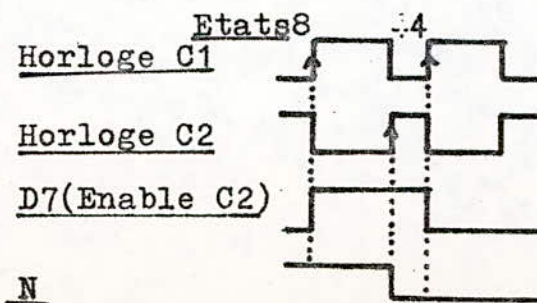
montre clairement le passage de l'adresse 10 à l'adresse 6:



-En comptant, le compteur C1 donne les états 6,7,... A l'état 7, la commande D4 (Generate) est à "1", et avec la même procédure que précédemment, le chiffre 0010 (2) stocké à l'adresse 0001 (0) de la Ram est généré (de même pour les autres chiffres).

-Au 6eme chiffre généré (adresse Ram 0101 (5), c'est à dire à l'état 7 où la commande Generate est à "1", le système passe à l'état "8" (adresse Eprom 1001 (9)). A cet état, la commande D7 (Enable C2) est à "1". Le compteur C2 est en position de comptage, il va compter 0110 (6): c'est l'adresse 6 en Ram. Comme nous l'avons vu, à l'état 4 on a inscrit à l'adresse 0110 (6) de la Ram le nombre 0000. A l'état 8, ce nombre est présent sur les entrées Preset du compteur C4 au premier front montant de H1 (Horloge de C2). En même temps, comme la commande S (D2) est à "1", les 5 entrées de la porte OR(K) sont à "0". La sortie N est alors à "0". Elle va entraîner un état "0" à la sortie L de la porte And "I": l'entrée Load de C1 est à "0".

Le premier front montant de l'horloge de C1 qui va arriver va porter ses sorties Q_A, Q_B, Q_C, Q_D , respectivement à 0,1,0,0. Cela parce que les entrées preset de C1 sont: A=0 (Masse), B=D3=0 (à l'état D3=0), C=1 (Vcc), D=Qm=0:



A cette adresse (0100), la commande Start (D1) est à "0". Comme la sortie Q (a) de OS2 est "0", cela va entraîner un "0" à la sortie des portes OR(F), (G) et (V3) et les portes And (H) et (V2). Le compteur C1 ne reçoit plus d'impulsions d'horloge, ainsi l'adresse 0100(4) reste maintenue sur le bus d'adresse de l'Eprom: C'est "l'état d'arrêt" du contrôleur de séquences en position formation automatique du numéro. Cet état est maintenu tant que le pousse bouton PB2 n'est pas pressé.

-Au cas où l'abonné demandé est absent, et le demandeur veut le rappeler quelque temps après, il lui suffit d'actionner PB2, et le processus décrit se remet en marche.

-Au cas où l'abonné veut stocker un autre numéro, il pressera PB1, le compteur C1 est ainsi remis à zéro. La séquence de préparation du système à la réception et au stockage du numéro se trouve sollicitée.

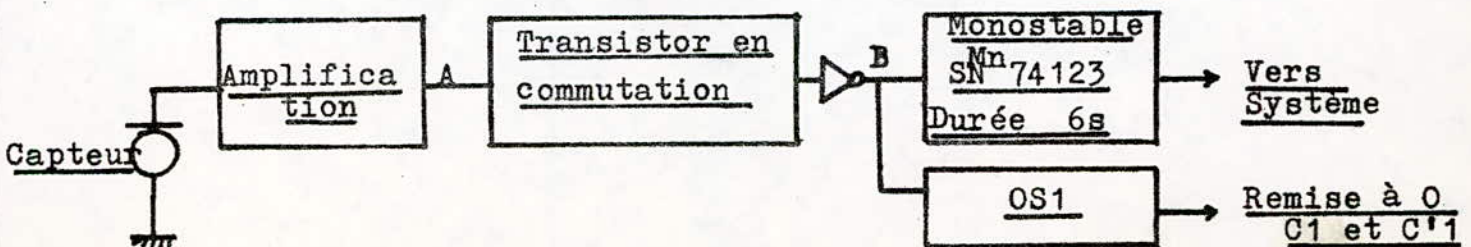
V / LE REPONDEUR ENREGISTREUR :

La troisième tâche à accomplir par le contrôleur de séquences est la gestion d'un répondeur enregistreur. Dans le schéma global, on a introduit des éléments qui sont directement reliés au poste téléphonique.

V.1 / Le circuit détecteur de sonneries:

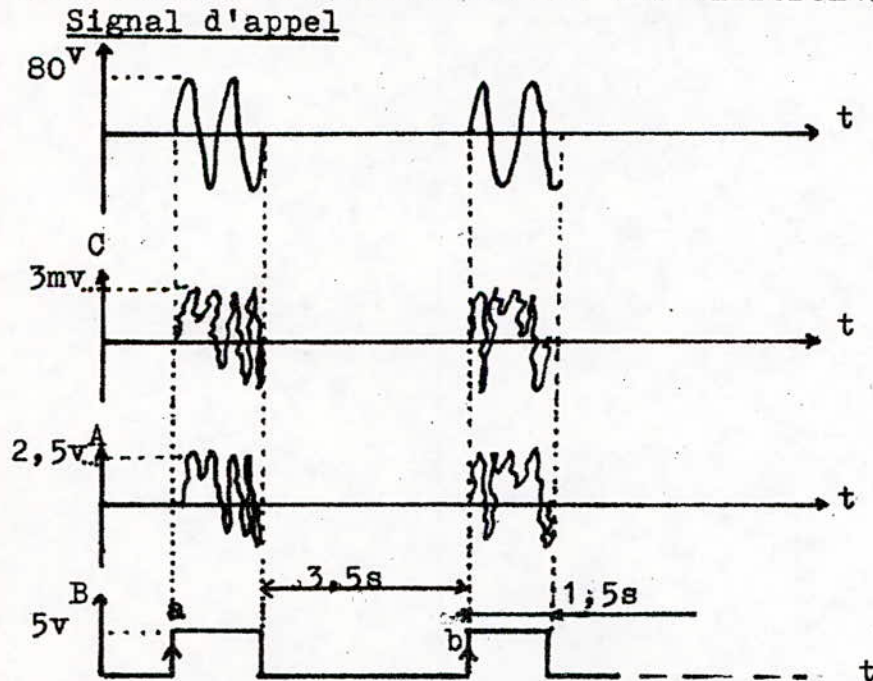
Le répondeur enregistreur fonctionne lors de l'absence de l'abonné. Il faut donc que le contrôleur soit prêt à recevoir une communication. Pour le contrôleur, un appel se traduit par le retentissement de la sonnerie. Pour cela, il faut un circuit qui reconnaisse cette sonnerie et en même temps qui déclenche la séquence du répondeur enregistreur.

Schéma synoptique du circuit détecteur:



-Le capteur est un microphone miniature. Il est placé à l'intérieur du poste téléphonique sans y être connecté. Lors du déclenchement de la sonnerie, il donne à sa sortie un faible signal. En A, on a un signal de quelques volts. Le transistor de commutation est bloqué au repos. Lors d'une sonnerie, le signal en A sature le transistor. La sonnerie fonctionné d'une façon cadencée.

Les courbes suivantes donnent les différents signaux:



-Le monostable Mn SN 74123 est déclenché au premier front montant a comme c'est un monostable redéclenchable, il est redéclenché en b. Sa durée est prolongée de 6 autres secondes à partir de b. En a, le monostable OS1 est déclenché: il remet à 0 les compteurs C1 et C'1

V;2 / Le bloc des relais utilisés dans le répondeur enregistreur:

a- Relais du décrochage simulé:

Lors de l'absence de l'abonné, le combiné du poste téléphonique est raccroché. La boucle de courant continu de la ligne est ouverte. Lors d'un appel, puisque la communication passe dans le circuit de conversation, il faut qu'il y ait un décrochage du combiné. L'abonné étant absent, le système devra simuler un décrochage du combiné. Celui ci est en fait un ensemble de crochet mécaniques actionnés suivant la position du combiné. La simulation du décrochage se fait par l'intermédiaire de relais. Pour notre système, on a choisi 2 relais (CM1 et CM2). CM1 est un relais simple position. Au repos ses contacts sont fermés. CM2 est un relais double position. Au repos ses contacts sont ouverts. Ces relais sont branchés comme suit:

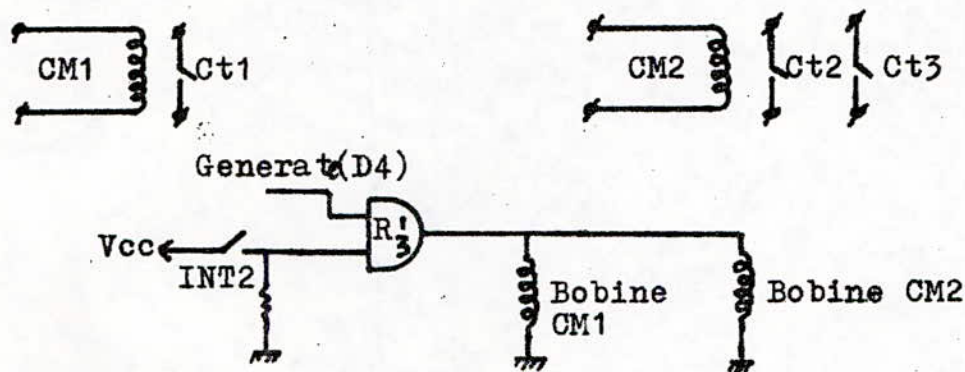


Figure A

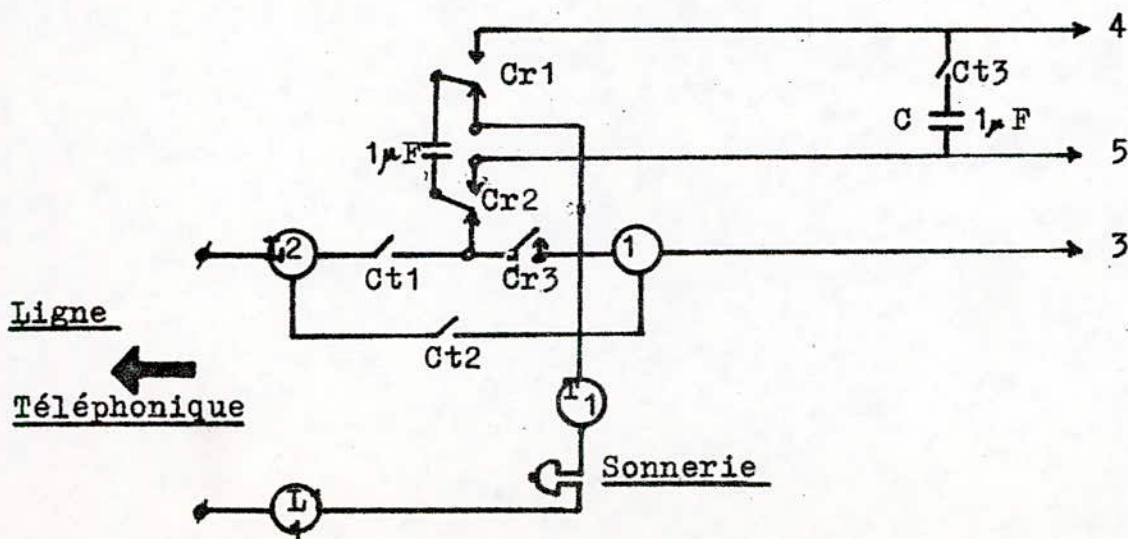
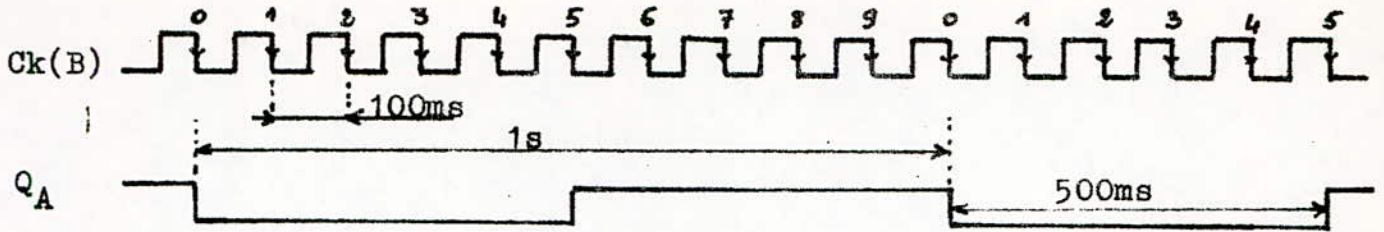
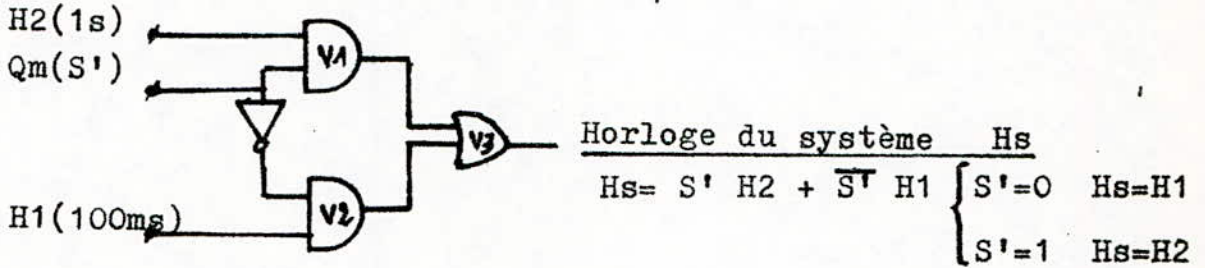


Figure B



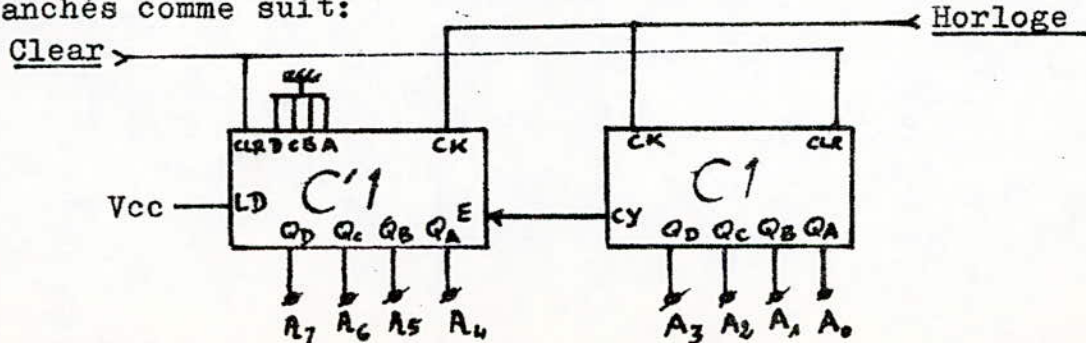
-Le compteur C5 est branché d'une manière spéciale (en diviseur de fréquence par 10). Son entrée A est reliée à la sortie Q_D .
 -La sélection d'horloge par le système est donnée par une cellule multiplexeur à 2 entrées, 1 sortie:



-Les deux horloges entrent dans les deux portes V1 et V2, suivant l'état de S', l'une ou l'autre est sélectionnée. S' est la sortie Q_m du monostable. Lors du repos du système, $Q_m = S' = 0$, l'horloge du système est l'horloge H1 du fait que la sortie V est à "0". C'est le cas du fonctionnement du contrôleur dans les deux premières parties. Quand le monostable est déclenché par une sonnerie, $Q_m=S'=1$, l'horloge du système est l'horloge H2 de 1s. Elle le sera pendant le fonctionnement en répondeur enregistreur.

V-5 : Le compteur d'adresse à 8 bits de l'Eprom:

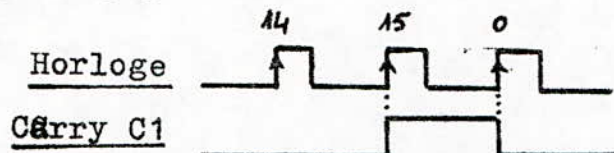
-Le compteur C'1 est identique au compteur C1 (SN 74161). Associé à celui-ci, il permet le comptage jusqu'au nombre 255: ils sont branchés comme suit:



-L'entrée "Load" de C'1 est maintenue à "1". On n'aura pas à charger

ce compteur. Les sorties des compteurs C1 et C'1 sont reliées au bus d'adresse de l'Eprom. La sortie "Carry" de C1 est reliée à l'entrée "Enable" de C'1.

-Lorsque le compteur C1 compte 1111 (15) la carry de C1 passe à "1", ce qui met le compteur C'1 en position de comptage: il compte 0001 au prochain front montant de l'horloge. En même temps, C1 recompte à partir de 0000: on aura l'adresse 0001 0000 (16). La carry de C1 revient à "0":



Le compteur C'1 est en arrêt de comptage, tout en maintenant à sa sortie 0001. Ainsi de suite, à chaque fois que C1 compte 1111, C'1 compte une impulsion jusqu'à 1111 (15): on aura comme adresse 1111 1111 (255).

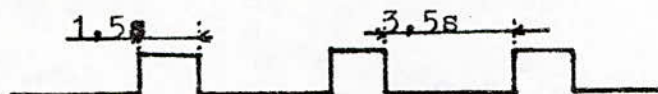
Les deux compteurs C1 et C'1 étant identiques, et sachant que leur remise à zéro est indépendante de l'horloge, ils seront remis à 0 en même temps, dès que l'entrée "clear" est à "0".

V-6 / Séquence du répondeur enregistreur: Figure C Page 43

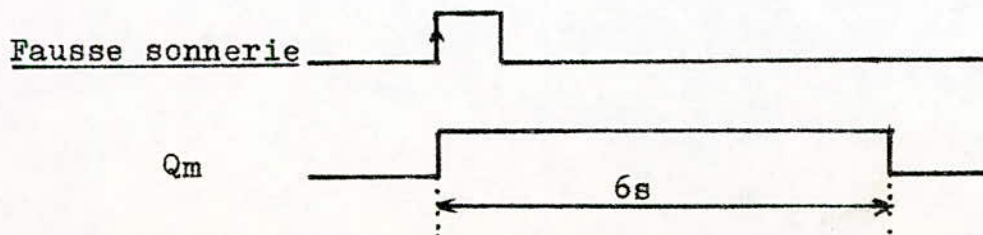
V-6-1 / Codage de la séquence en Eprom: Figure D Page 44

V-6-2 / Explications état par état:

-Le signal issu du capteur téléphonique, lors d'une sonnerie et traité par l'étage détecteur a la forme:



-En général, il peut exister de fausses sonneries. Elles se traduisent par un bref coup de sonnerie. Cela est indépendant du poste. Le circuit détecteur prend cela en compte, on aura alors un seul front montant: ce front montant déclenche le monostable Mm



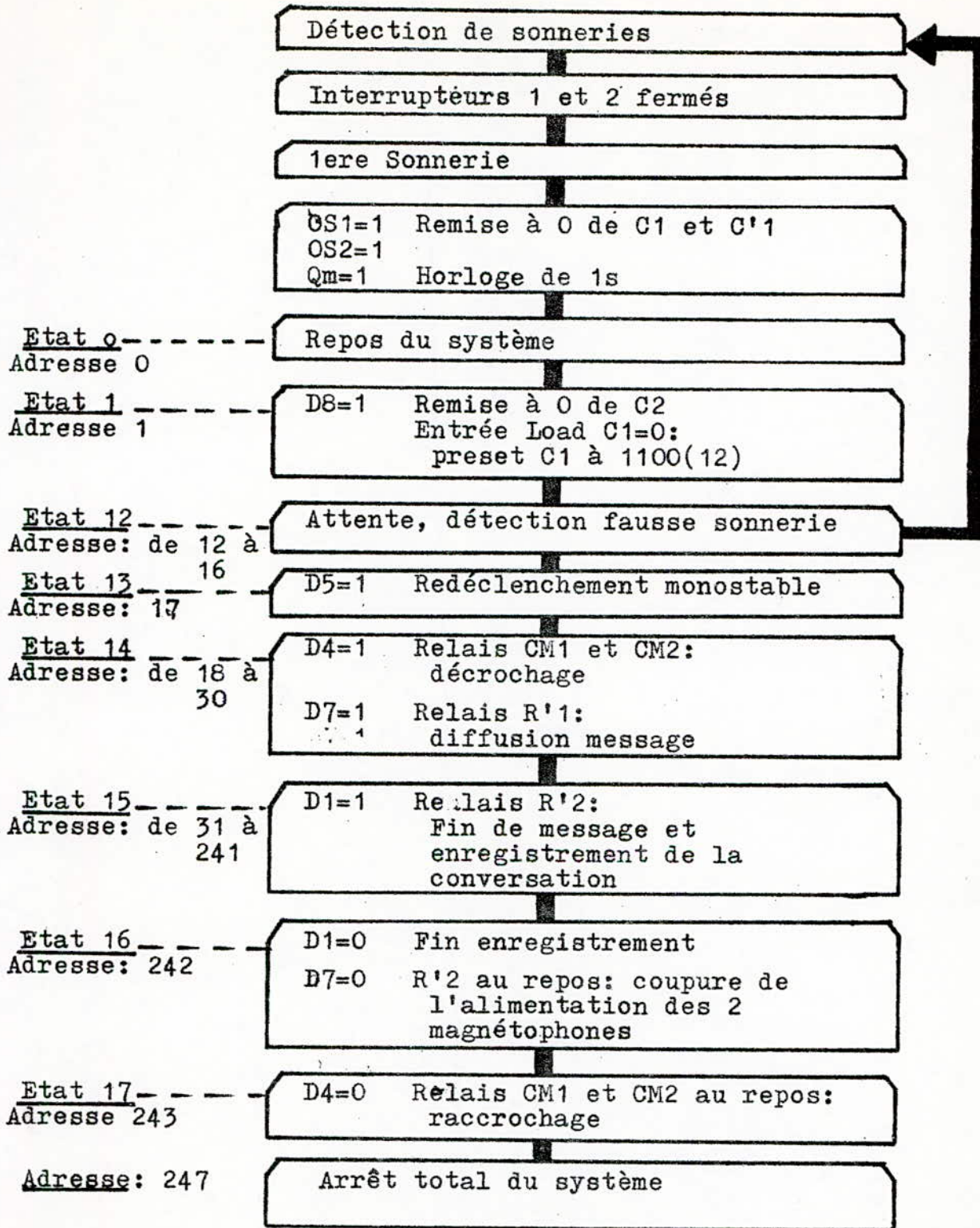


Figure C: Séquence du répondeur enregistreur.

Etats	Adresse s	D1	D2	D3	D4	D5	D6	D7	D8	
		R'2			GM	RTG		R'1		
0	0 (0000 0000)	0	1	0	0	0	1	0	0	↑ <u>Test de véritable sonnerie</u>
1	1 (0000 0001)	1	1	0	0	0	1	0	1	
2	2 (0000 0010)	0	0	0	0	0	1	0	0	
3	3 (0000 0011)	0	0	0	0	0	1	1	0	
4	4 (0000 0100)	0	0	0	0	0	0	0	0	
5	5 (0000 0101)	1	1	0	0	0	1	0	1	
	6 (0000 0110)	1	1	0	0	0	1	0	0	
6	7 (0000 0111)	1	1	0	0	1	1	0	0	
7	8 (0000 1000)	1	1	0	1	0	1	0	0	
8	9 (0000 1001)	1	1	0	0	0	1	1	0	
9	10 (0000 1010)	1	1	1	0	0	1	0	0	
	11 (0000 1011)	1	1	1	0	0	1	0	0	
12	12 (0000 1100)	0	0	0	0	0	0	0	0	
	⋮									
12	16 (0001 0000)	0	0	0	0	0	1	0	0	↙ <u>Déclenchement Monostable Mn</u>
13	17 (0001 0001)	0	0	0	0	1	1	0	0	
14	18 (0001 0010)	0	0	0	1	0	1	1	0	→ <u>Décrochage</u>
	⋮									
14	29 (0001 1101)	0	0	0	1	1	1	1	0	— <u>Play (12s)</u>
14	30 (0001 1110)	0	0	0	1	0	1	1	0	
15	31 (0001 1111)	1	0	0	1	1	1	1	0	↑ <u>Record (210s)</u>
	⋮									
15	241 (1111 0001)	1	0	0	1	1	1	1	0	
16	242 (1111 0010)	0	0	0	1	0	1	0	0	← <u>Raccrochage</u>
17	243 (1111 0011)	0	0	0	0	0	1	0	0	
	⋮									
	247 (1111 0111)	0	0	0	0	0	1	0	0	← <u>Arrêt total du système</u>
	⋮									
	255 (1111 1111)	0	0	0	0	0	1	0	0	

Figure D : Codage du contrôleur de séquences en Eprom.

-Lors d'une fausse sonnerie, le répondeur enregistreur ne devrait pas fonctionner. Pour éviter l'enregistrement d'un faux appel, on a prévu une séquence de test.

Etat 0:

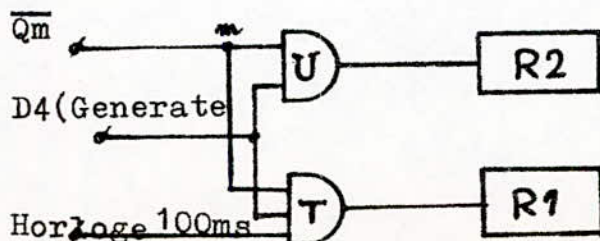
Du point de vue codage de l'état "0" dans l'Eprom, il est identique à l'état 0 de la séquence de préparation du système. Au premier coup de sonnerie, le monostable OS1 est déclenché par l'intermédiaire de l'entrée n, en même temps que les monostables Mn et OS2. Les compteurs C1 et C'1 sont remis à 0. Le compteur C5 ayant été remis à "0", il se trouve maintenant en position de comptage. Comme nous l'avons indiqué précédemment, du fait que Qm soit à "1", l'horloge de C1 et C'1 est la nouvelle horloge de 1s (Sortie Q_A de C5). La sélection de l'horloge se fait justement par Qm. Dans ce cas, la durée d'un état est 1s.

-La commande du relais R'2 se fait par la commande D1 (Start). A l'état "0" elle est à "0". Vis à vis de la porte OR(F), cette commande n'a plus d'intérêt. Quelquesoit l'état de la sortie de la porte OR(F), la porte OR(G) est mise à 1 par Qm.

-La commande D2 n'est plus utilisée, car pour le répondeur enregistreur, la commande S (Select) n'a plus d'importance. Néanmoins aux états 0 et 1, cette commande est à "1". Comme on l'a déjà vu précédemment, ces deux états permettent de remettre à 0 le compteur C2 de la Ram. Conjointement, la commande D6 (R/W) n'est pas utilisée: elle reste à "1" pendant toute la séquence. La Ram reste en position de lecture: cela permet de sauvegarder le dernier numéro téléphonique stocké.

-La commande D3 (Load C1) est elle aussi non utilisée, elle est à "0" pendant toute la séquence.

- La commande D4 (Generate) est affectée à la commande des relais CM1 et CM2. Pour éviter que les relais soient excités, on les a reliés comme suit:



Lors de la séquence du répondeur enregistreur, \bar{Q}_m est à "0", alors quelquesoit l'état de la commande D4 (Generate) les portes And U et T sont à "0".

-La commande D7 (Enable C2) commande le relais R'1. Quand elle est à "1", le compteur C2 est en position de comptage. Mais tout ce qui concerne les compteurs C2 et C4 et la Ram n'aura aucun effet sur le système. A l'état 0 elle est à "0".

-La sortie "Carry" de C4 changera d'état au cours du comptage, mais elle sera sans effet sur la porte OR(E) du fait que l'autre entrée k de cette porte (ou Q_m) est à "1". La commande D8 est à "

- Au premier front montant de l'horloge de 1s , le compteur C1 compte 0001 (1): c'est l'adresse de l'état 1.

Etat 1 :

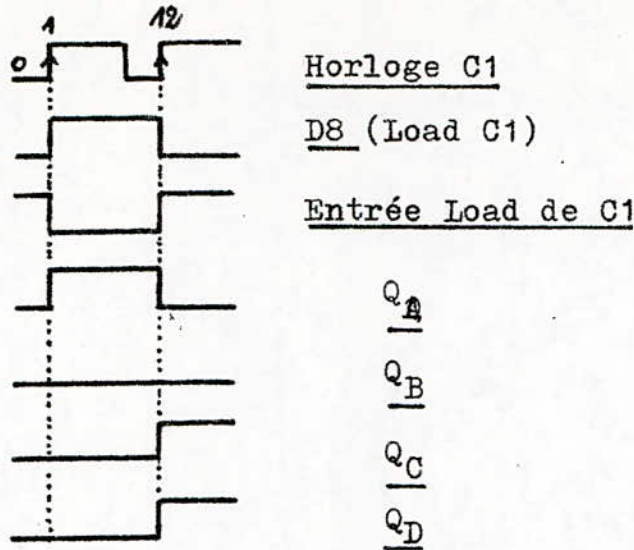
-La commande (D1) start est à 1 : le relais R'2 s'enclenche. Le relais R'1 est au repos (ses contacts sont ouverts) du fait que la commande D7(Enable C2) est à 0 . Donc l'excitation de R'2 n'a aucun effet sur le magnétophone Record.

-Les commandes non utilisées D2 et D6 sont à "1". Les commandes D4, D5, et D7 sont à "0": aucun relais n'est excité. La commande D8 est à 1: le compteur C2 est remis à 0. Les entrées i et j de la porte Nand J sont maintenant à 1 ($i=D8=1$, $j=Q_m=1$); cette porte est à "0". Elle mettra la sortie L de la porte I à '0': l'entrée "Load" du compteur C1 est à "0". Ce compteur est donc prêt à être chargé. Ses entrées Preset à cet instant sont :

A = 0 (Masse), B=0 (=D3), C=1 (Vcc), D=1 (=Q_m), : ABCD= 1100 (12)

Au prochain front montant de l'horloge, le compteur C1 affiche à ses sorties 1100 (12): c'est l'adresse 12 qui donne l'état 12.

On remarque qu'on a passé de l'adresse 0001 (1) à l'adresse 1100 (12) de l'eprom: les adresses 2 à 11 ont été sautées. Ces adresses contiennent le codage des séquences de préparation du système et de formation automatique du numéro. C'est le principe adopté pour le saut en avant. Le chronogramme suivant montre comment se fait ce saut en avant:



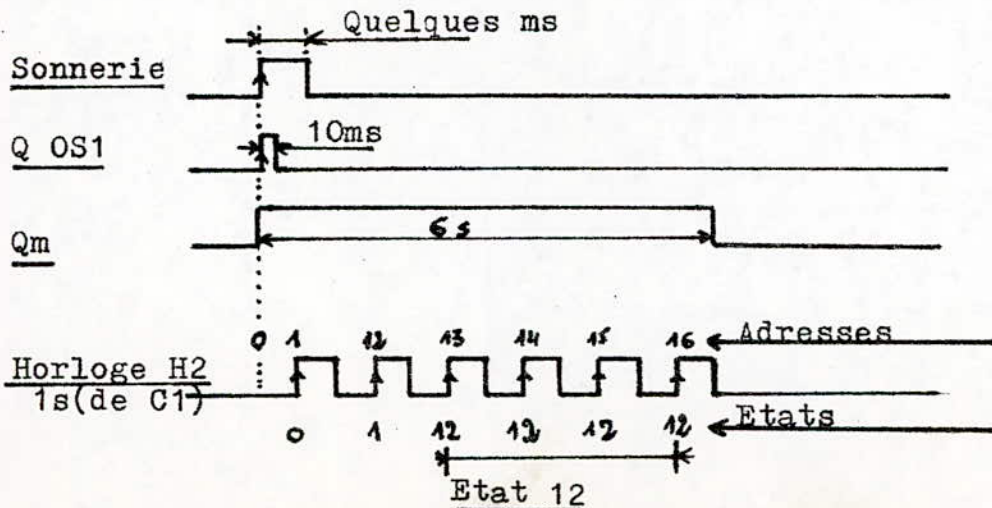
Etat 12 :

Comme première remarque, cet état est maintenu de l'adresse 0000 1100 (12) à l'adresse 0001 0000 (16). Il comporte ainsi plusieurs positions mémoires.

-La commande Start (D1) est à "0": le relais R'2 revient à l'état de repos. A partir de cet état 12 et jusqu'à l'adresse 1111 1111 (255) les commandes D2 (Select), D3 (Load C1), et D8 (Clear C2) restent à "0".

-Les commandes D4 (Relais CM), D5 et D7 restent à "0" dans cet état. On remarque que depuis l'adresse 0000 (0) jusqu'à l'adresse 0001 0000 (16), les relais n'ont pas encore fonctionné: ce repos est destiné à reconnaître une véritable sonnerie.

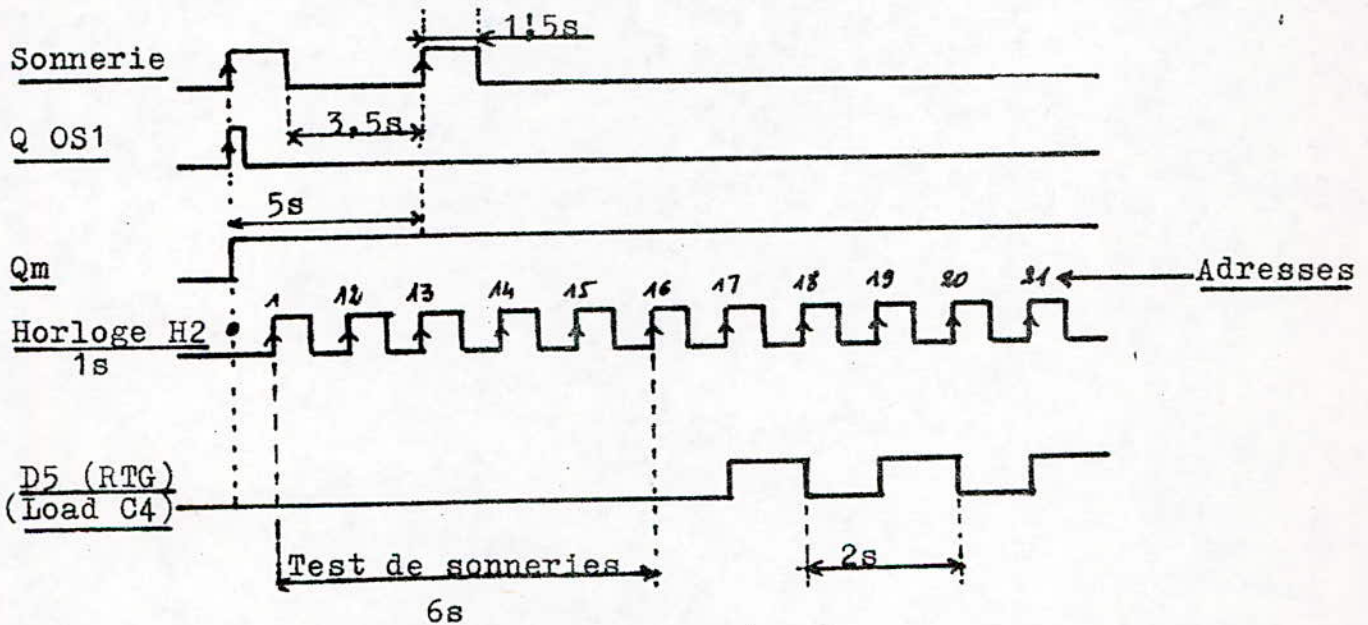
**Supposons que l'on ait une fausse sonnerie. Elle se caractérise par un bref coup, comme indiqué ci dessous:



D'après ce diagramme, on voit qu'un bref coup de sonnerie déclenche le système. Les compteurs C1 et C'1 comptent jusqu'à l'adresse 16 de l' Eprom. Comme le monostable n'est pas redéclenché, sa sortie passe à "0" avant que n'arrive l'impulsion 17. Qm passant à "0", la sortie de la porte And(H) est à "0": les compteurs C1 et C'1 ne reçoivent plus d'impulsions à compter. Le système s'arrête à cette adresse 16 (Etat 12).

-Un autre appel remettra les compteurs C1 et C'1 à "0" et la séquence recommence.

Maintenant, supposons que ce soit un véritable appel:



3- Une véritable sonnerie est caractérisée par des impulsions, après traitement, dont les fronts montants sont séparés par une durée de 5s. Lors de l'état 12 et jusqu'à l'adresse 16, le fonctionnement est identique à ce qui a précédé. A l'adresse 14, un 2eme coup de sonnerie redéclenche le monostable pour une durée de 6s. Lors du décrochage, les impulsions venant de l'étage détecteur n'arriveront pas puisque il n'y en aura plus. Le déclenchement du monostable se fera désormais par des impulsions venant de la commande D5 (Load C4, RTG) venant de l'Eprom. La première impulsion arrive à l'adresse 17. Cette adresse donne l'état 13.

Etat 13 : Adresse 17

-Dans cet état, seule la commande D5 passe à "1". Cette

commande sert à redéclencher le monostable Mn. Par la suite, pour les adresses paires (Exemple:18) cette commande est à "0", pour les adresses impaires elle est à "1". On aura donc un train d'impulsions à l'entrée du monostable de période 2s.

-Les autres commandes restent dans le même état logique que précédemment. Les compteurs C1 et C'1 comptent une nouvelle impulsion: ils donnent l'adresse 0001 0010 (18); c'est l'adresse de l'état 14.

Etat 14 : de l'adresse 18 à l'adresse 30

-Dans cet état, la commande D4 passe à "1". Les relais CM1 et CM2 sont enclenchés (voir figure B, page 35). Ceux-ci simulent un décrochage, et en même temps le circuit de la sonnerie est ouvert: il n'y a plus d'impulsions qui viennent du circuit détecteur. La sortie de celui ci est à "0".

-La commande D7 est aussi à "1". Le relais R'1 est excité: son contact Ct1 est fermé (voir figure B', page 37). La commande start (D1) est à "0": le relais R'2 est au repos. D'après la figure B' lorsque R'1 est excité et R'2 est au repos, le magnétophone Play se trouve alimenté: il commence à diffuser le message préenregistré.

-L'état 14 commence à l'adresse 18 de l'Eprom et se termine à l'adresse 30 : le message dure donc 12 secondes (12 périodes d'horloge). Les positions mémoires 18 à 30 contiennent les mêmes informations binaires.

Etat 15 : De l'adresse 31 à l'adresse 241

-Dans cet état, la commande D7 reste à "1" et la commande D1 passe à "1": les deux relais R'1 et R'2 sont excités. D'après la figure B' le magnétophone "Record" est alimenté tandis que le magnétophone "Play" est déconnecté: le magnétophone d'enregistrement enregistre la conversation de l'abonné demandeur. Cet état commence à l'adresse 31 et se termine à l'adresse 241. L'enregistrement dure donc 210 secondes (3 mn 30'). C'est le temps moyen d'une conversation téléphonique.

-A l'adresse 241, la commande D5 est pour la dernière fois à "1"

Etat 16: Adresse 242

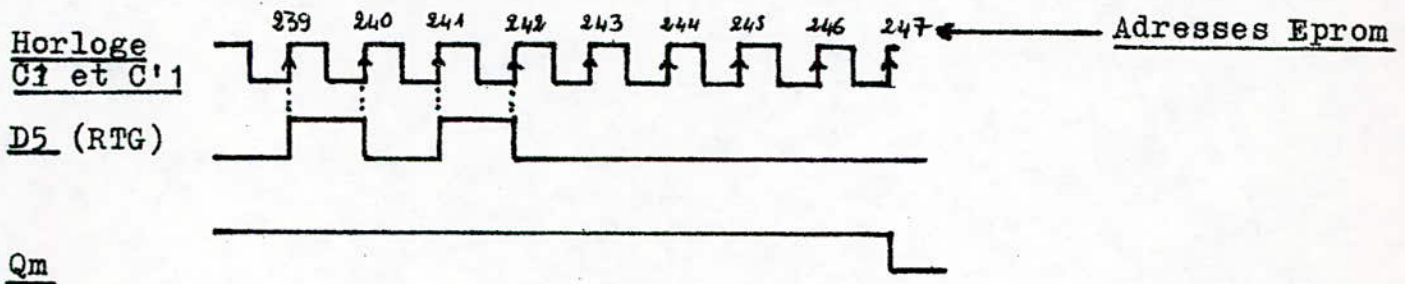
Les commandes D1 et D7 passent à "0". Les relais R'1 et R'2 sont au repos. L'enregistrement s'arrête, et les deux magnétophones sont déconnectés. La commande D5 passe elle aussi à "0": le monostable Mn n'est plus déclenché.

Etat 17 : Adresse 243

La commande D4 passe à "0"; les relais CM1 et CM2 passent à l'état de repos. Leurs crochets simulent un raccrochage. Vis à vis de l'abonné demandeur, la communication s'arrête à cet état. Mais les compteurs C1 et C'1 continuent de compter; de l'adresse 243 à l'adresse 247, aucune commande ne change d'état.

A l'adresse 247:

Comme aucune commande ne change d'état logique, on ne pourrait appeler la position mémoire 247 comme état 18, néanmoins cette adresse est importante. Elle indique l'instant d'arrêt total du système. En effet le monostable Mn a reçu la dernière impulsion de déclenchement à l'adresse 241. Sa sortie Qm passera à "Q" 6 secondes après, donc à l'adresse 247:



6 Qm à "0" met la porte And(H) à "0", les compteurs C1 et C'1 ne reçoivent plus d'impulsions à compter. Le système s'arrête à l'adresse 247 et y reste jusqu'à un prochain appel. Pour celui-ci, la séquence recommence.

Ainsi se termine la séquence du répondeur enregistreur, qui comporte 8 états et codée dans 238 positions mémoires.

Dans cette partie, nous avons étudié et réalisé un répondeur enregistreur de conversations téléphoniques. A cause du manque de composants, et malgré un effort louable, nous n'avons pu réaliser que cette partie. Le schéma global du contrôleur de séquences est parfaitement réalisable. Dans l'étude théorique, nous avons optimisé au mieux le choix des composants dans le sens de la minimisation de leur nombre (et par la suite le coût global.

On pouvait concevoir le schéma sans tenir compte des restrictions de disponibilité du matériel et de son coût, mais cela impliquerait un schéma très dense, compliqué, et non compatible avec l'esprit de la conception d'un système, dans le sens où une conception doit tenir compte de l'efficacité et du coût global.

-La réalisation pratique est directement liée à l'étude théorique précédente, dans le sens que le système est géré par des commandes venant d'une Eprom. Evidement, maintenant le système comporte une seule séquence (séquence du répondeur enregistreur). Le codage dans l'Eprom est donc différent du codage des séquences du contrôleur . Certains composants (tels que les compteurs C1 et C'1 SN 74161) ont été changés et remplacés par des compteurs SN 74193 , vu que seuls ces derniers sont disponibles.

VI.1/ Schéma synoptique : Figure a

VI.2/ Le capteur:

Est un microphone miniature disposé à l'intérieur du poste téléphonique. IL permet , lors du déclenchement de la sonnerie, de déclencher le système en fournissant un faible signal à sa sortie. Ce signal est traité par un étage détecteur. Celui ci l'amplifie et le met en forme pour pouvoir attaquer le système.

La figure suivante donne la forme des signaux donnés par le capteur

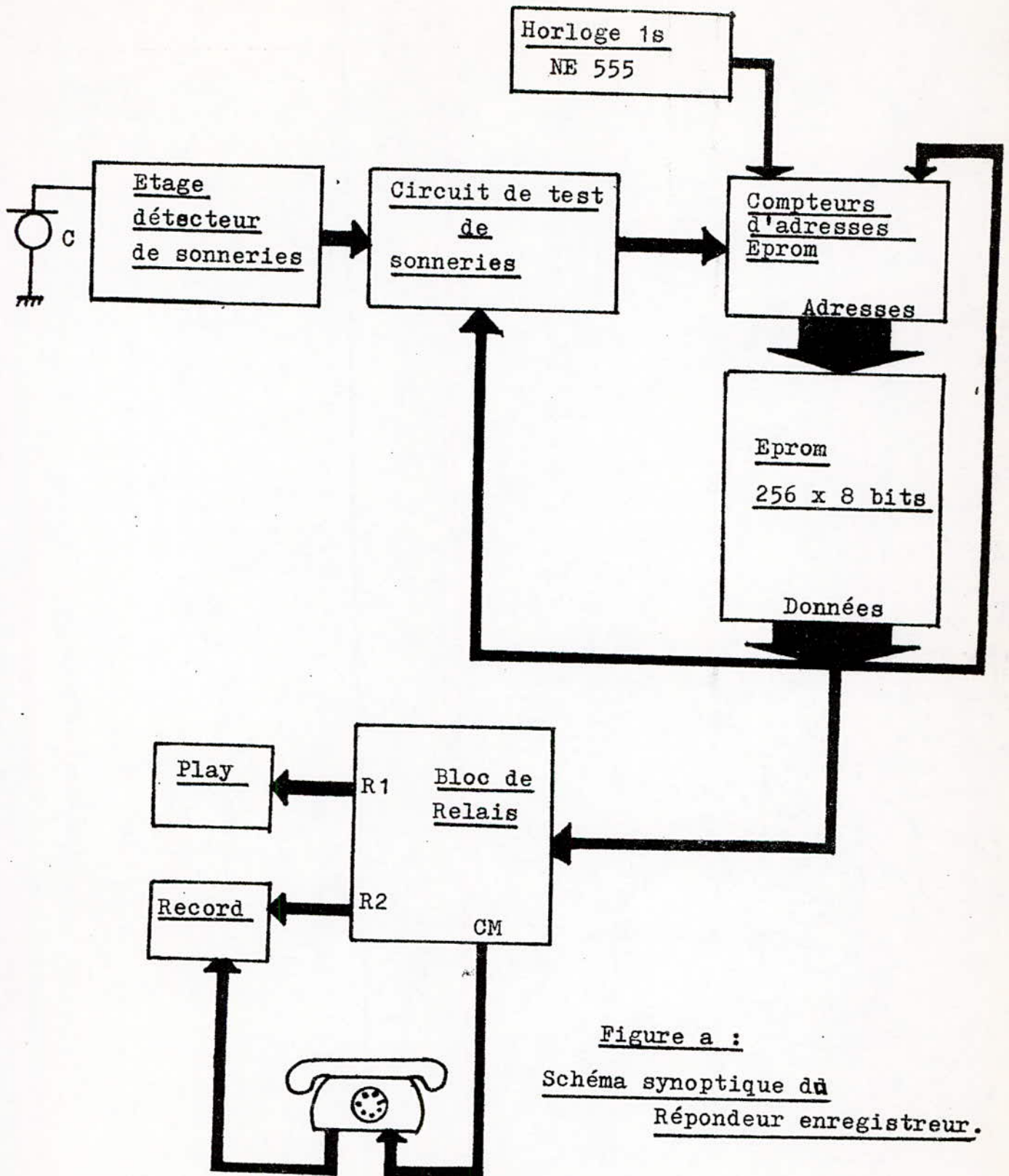
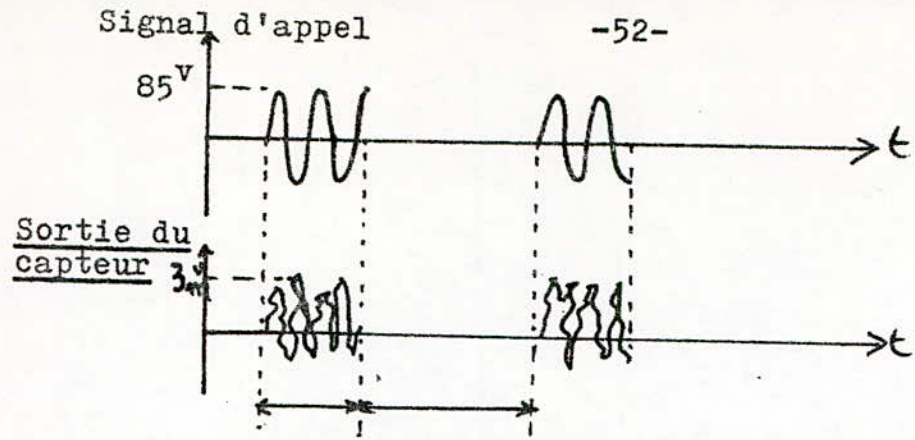
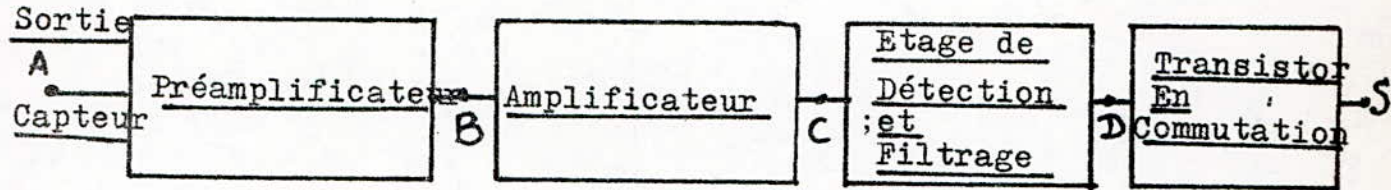


Figure a :
Schéma synoptique d'un
Répondeur enregistreur.



VI. 3 / Etage détecteur de sonneries: Figure b



En A, le signal électrique, de très faible niveau, est amplifié par un préamplificateur. En B, un signal de quelques centaines de mV entre dans l'amplificateur. Celui ci donne en C un signal de quelques volts qui sont détectées et filtrées par létage détecteur. En D un signal continu, positif, de quelques volts sature le transistor de commutation.

a- Le préamplificateur:

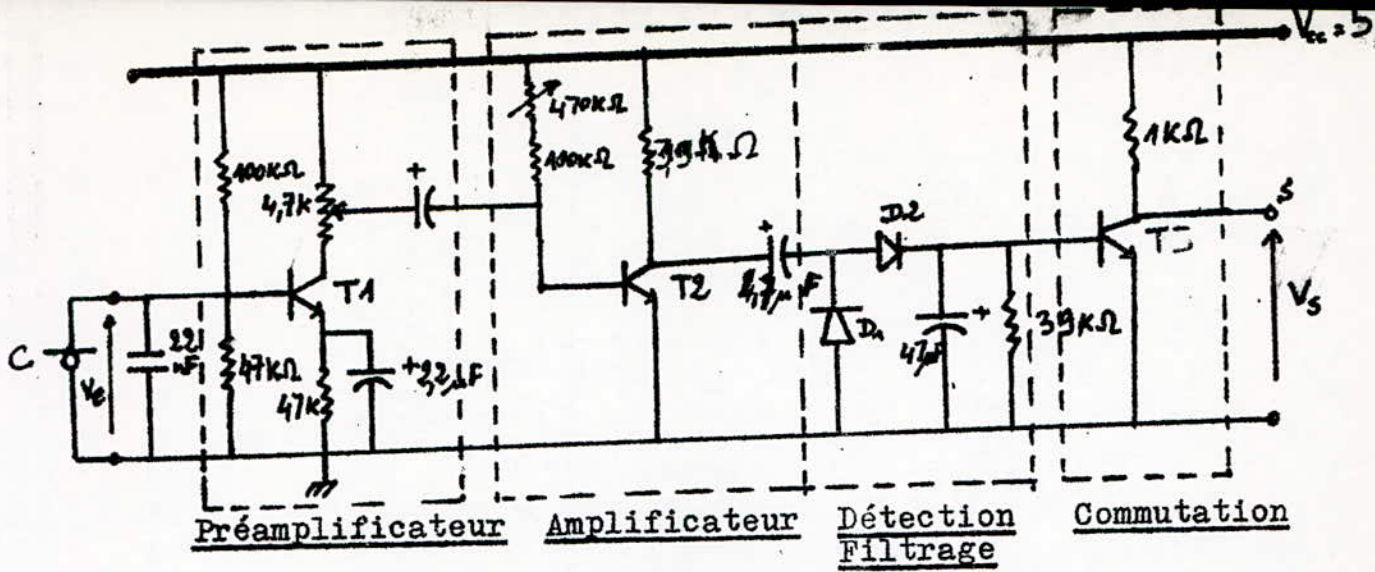
Le capteur, disposé à l'intérieur du poste téléphonique, délivre, lors d'une sonnerie, un faible signal. La capacité de 22nF est mise en parallèle avec le capteur pour éliminer d'éventuels parasites.

Ce faible signal entre dans le préamplificateur. Les résistances de 100 KΩ et de 47 KΩ permettent de régler les courants de polarisation du transistor T1. Le potentiomètre de 4,7 KΩ permet de régler le point de repos du transistor et obtenir une polarisation en classe A.

Le condensateur polarisé de 2,2 μF permet d'isoler le préamplificateur de l'amplificateur, et ceci en continu. Ainsi, ils auront leurs polarisations indépendantes. En régime dynamique, on récupère en B un signal de quelques centaines de mV.

b- L'amplificateur:

Le signal en B est faible. L'amplificateur, dont la polarisation est donnée par une résistance de base (470 KΩ variable en série avec 100 KΩ), permet, en réglant cette résistance d'obtenir à la



T1, T2: BC 547 / T3: BC 107 / D1, D2: 1N 4148 Figure b

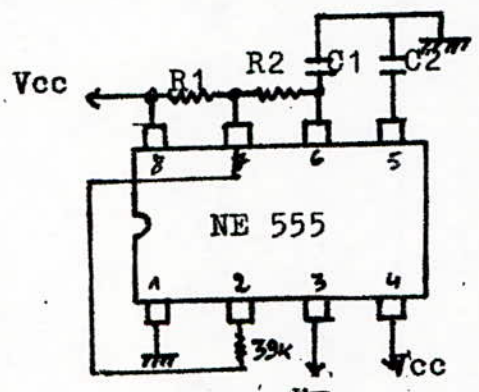


Figure c: Circuit d'horloge

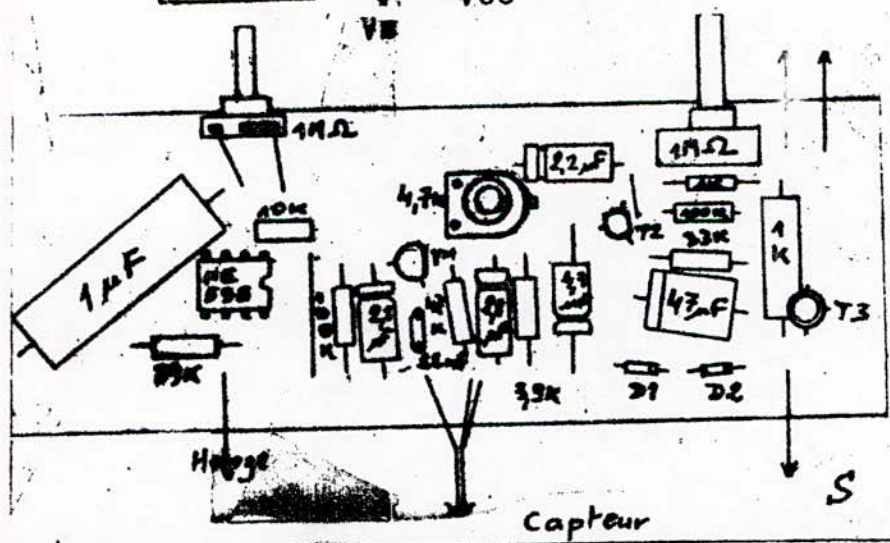
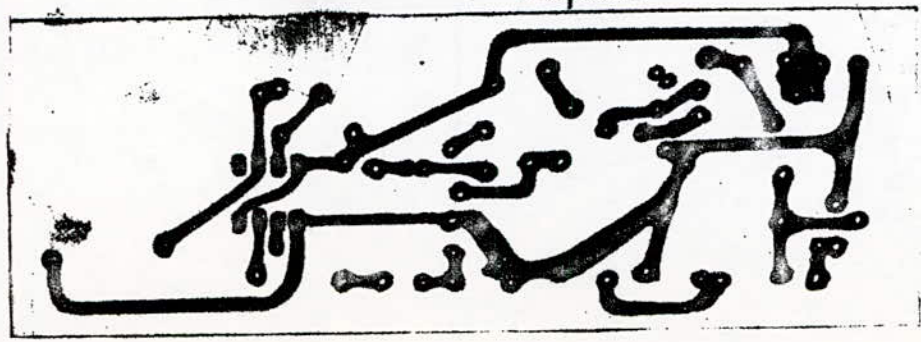


Fig: d

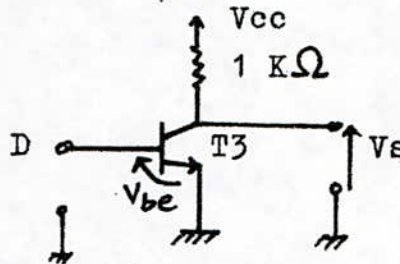


sortie C un signal de l'ordre de 2,2 volts.

c- Le bloc détecteur et filtrage:

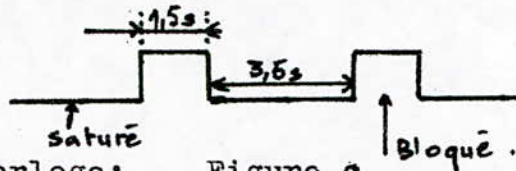
Les diodes D1 et D2 permettent de supprimer la partie négative du signal C. Par l'intermédiaire du condensateur de $47 \mu\text{F}$ et de la résistance de $39 \text{ K}\Omega$, ce signal est filtré. On obtient donc un signal continu, positif en D.

d- Etage en commutation:



- Lors d'une sonnerie, la base de T3 reçoit un signal continu, positif de l'ordre de 2 volts. La tension V_{be} est environ 0,7 Volts, le transistor est donc saturé.

-Au repos, la base de T3 est au potentiel de la masse. Le transistor est donc bloqué. On aura le diagramme suivant:



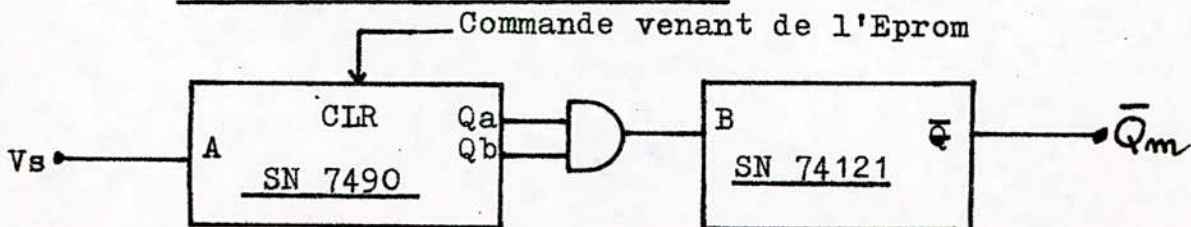
VI.4 : Bloc Horloge: Figure c

Les compteurs d'Eprom ont la même horloge. Celle ci a une période de 1s . Elle est obtenue à partir du circuit intégré NE 555 associé à des éléments externes.

La période du signal Vs de sortie est donnée par $T = 0,7(R1+2R2)C$. R2 est un potentiomètre, grâce auquel on peut régler la fréquence à 1 Hz.

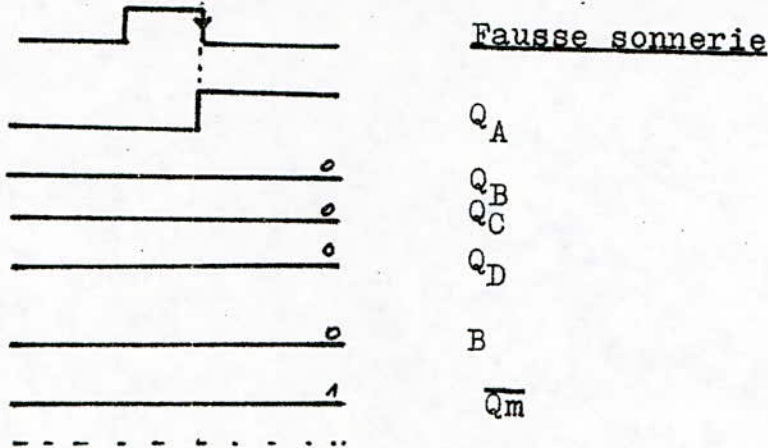
Les blocs horloge et détecteur de sonneries ont été câblés sur le même circuit imprimé. La figure d donne le tracé du circuit imprimé ainsi que le schéma d'implantation des composants.

VI.5 : Circuit de test de sonneries:



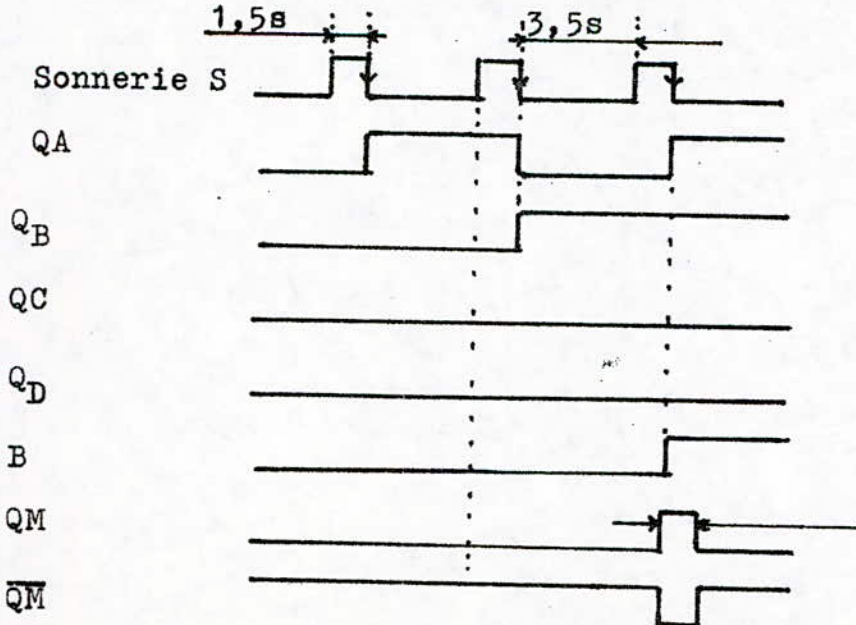
Le compteur SN 7490 est un compteur décimal. Son entrée d'horloge est donnée par la sortie S du circuit détecteur. Avant une sonnerie, ce compteur est remis à 0 par une commande venant de l'Eprom. Il compte les fronts descendants des impulsions d'horloges.

*Lors d'une fausse sonnerie, on a le diagramme suivant:



La sortie \overline{Qm} du monostable SN 74121 (de durée 1,2s) est destinée à déclencher le système lorsqu'elle passe à "0". On verra plus loin comment se déclenche le système. Lors d'une fausse sonnerie, \overline{Qm} reste à "1": le système reste au repos.

*Lors d'une véritable sonnerie, on aura le diagramme suivant:



On voit que lorsque la sonnerie sonne trois fois, et au front descendant de la 3eme impulsion S (du circuit détecteur) le compteur C1 compte 0110 (3). La sortie B de la porte And(a) est alors à "1". Le front montant de B déclenche le monostable: sa sortie $\overline{Q_m}$ est à "0": le système se déclenche.

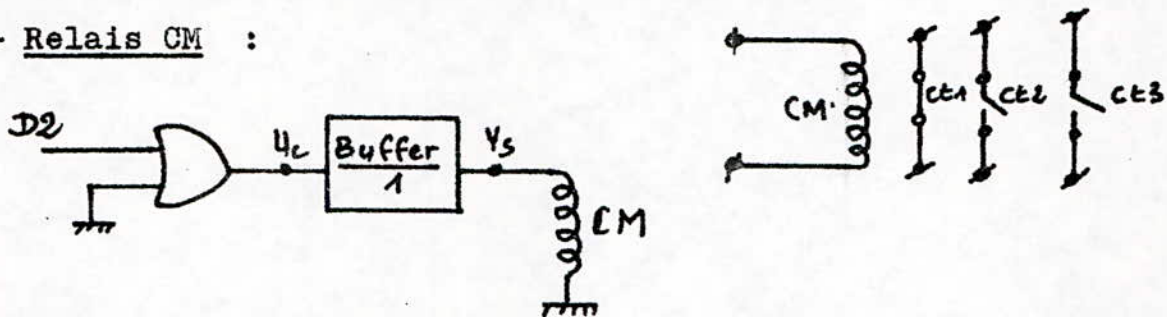
VI.6 : Le bloc de relais:

On a utilisé 3 relais:

- 1 relais CM à trois positions (1repos, et 2 travaux)
- 2 relais identiques R1 et R2 à 1 position travail

Les relais ont été branchés comme suit:

a- Relais CM :



-Ce relais, lorsqu'il est excité, simule un décrochage. Il remplace à lui seul les relais CM1 et CM2 (Voir figure A, page 35). Le relais est excité lorsque la commande D2 venant de l'Eprom est à "1". Le buffer 1 est un étage qui fournit en Vs la tension et courant nécessaire au relais pour se déclencher.

R_L est la résistance de la bobine du relais. $R_L = 12 \Omega$

*Buffer 1 : Figure e

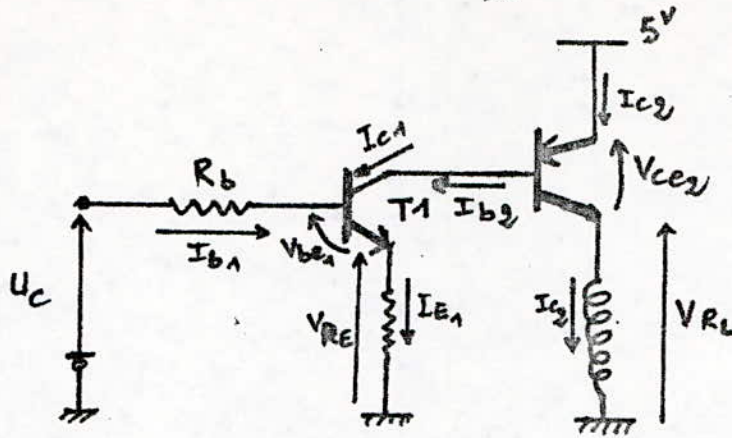
Le relais est commandé par la sortie d'une porte TTL OR(SN 7432)
 Cette porte a les caractéristiques suivantes:

I_{HL} : Courant de sortie à l'état "1"	$I_{HL} = 0,4 \text{ mA}$
I_{LL} : Courant de sortie à l'état "0"	$I_{LL} = 16 \mu \text{ A}$

Tension de sortie

Uc	}	à l'état "1"	$2,4 \text{ Volts} \leq U_c \leq 3,2 \text{ Volts}$
		à l'état "0"	$0,2 \text{ Volts} \leq U_c \leq 0,4 \text{ Volts}$

Le relais fonctionnant avec une tension de 5 volts, il faut donc un courant d'environ 300 mA pour le déclencher. Le buffer 1 a été calculé afin qu'il fournisse, à l'état "1", les 300 mA nécessaires pour déclencher le relais.



$I_{HL} = 0,4 \text{ mA}$, $I_{LL} = 16 \mu\text{A}$, $R_L = 12 \Omega$

$2,4 \text{ V} \leq U_c \leq 3,2 \text{ V}$ Pour l'état "1"

$0,2 \text{ V} \leq U_c \leq 0,4 \text{ V}$ Pour l'état "0"

T1 / BC 337 (β_1 gain en courant) T1 monté en ampli de courant.

T2 / BC 327 (β_2 gain en courant) T2 monté en commutation.

Monté en amplificateur de courant, T1 a $55 \leq \beta_1 \leq 230$

Monté en commutation, T2 a $20 \leq \beta_2 \leq 100$

Supposons que le transistor est saturé (T2),

on applique $U_{c_{min}} = 2,4 \text{ volts}$

$V_{ce2} = -0,2 \text{ V}$ (Donnée du constructeur) (T2 transistor PNP $\Rightarrow V_{ce2} < 0$)

On raisonne avec $\beta_{2_{min}} = 20$

On a : $-V_{R_L} + V_{ce2} + V_{cc} = 0$

$V_{R_L} = V_{cc} + V_{ce2}$

$V_{R_L} \approx 4,8 \text{ V}$

Le relais est enclenché

$I_{c2} = I_{R_L} = \frac{4,8}{12}$

$I_{c2} = 300 \text{ mA}$

Il faut donc un transistor qui tienne 300 mA sur son collecteur: on trouvé le BC 337 qui vérifie celà.

$I_{b2} = \frac{I_{c2}}{\beta_2} = \frac{300}{20}$

$I_{b2} = I_{c1} = 15 \text{ mA}$

Calcul de R_{e1} et R_b :

On a les équations suivantes:

$$-V_{RE} - V_{be1} - R_b I_{b1} + U_c = 0$$

$$I_{b1} = \frac{I_{c1}}{\beta_A}$$

$$55 \leq \beta_A \leq 230$$

$$0,55^V \leq V_{be1} \leq 0,65^V \quad \left. \begin{array}{l} \text{Données du constructeur} \\ \text{(on prend } V_{be1} = 0,65^V) \end{array} \right\}$$

On trouve $I_{b1} = 0,25 \text{ mA}$

On choisit $R_b = 4 \text{ K}\Omega$, on aura $V_{RE} = U_c - R_b I_b - V_{be1}$

$$V_{RE} = 2,4 - 1 - 0,65$$

$$V_{RE} = 0,75^V$$

$$R_E = \frac{V_{RE}}{I_{c1}}$$

$$R_E = \frac{0,75}{15}$$

$$R_E = 50 \Omega$$

$$R_b = 4 \text{ K}\Omega$$

On prend $R_E = 47 \Omega$, valeur normalisée

Vérifions que lorsque on a l'état "0" en U_c , T2 est bloqué :

$$I_{LL} = 16 \mu A = I_{b1}$$

$$I_{c1} = 55 \times 16 \quad I_{c1} = 0,88 \text{ mA}$$

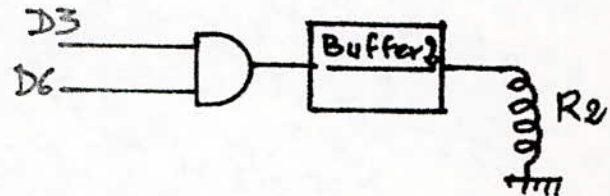
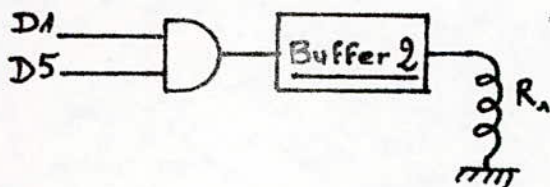
$$I_{c2} = 20 \times 0,88 \quad I_{c2} = 17,6 \text{ mA}$$

$$V_{RL} = E - V_{ce} \approx 0,2^V$$

Le transistor est bien bloqué et la tension V_{RL} aux bornes du relais est inférieure à 5^V : le relais est au repos.

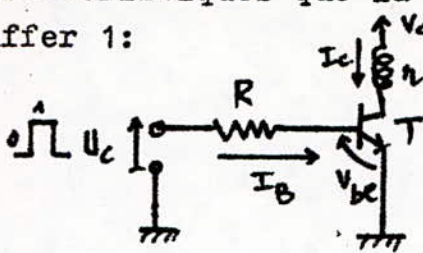
b- Relais R1 et R2:

Ils sont connectés respectivement à l'alimentation des magnétophones de diffusion de message (Play) et d'enregistrement (Record). Ils sont branchés de la même façon que les relais R'1 et R'2 (fig.A', p.3' page 37), comme suit:



D5 et D6 sont des commandes qui restent en permanence à "1". R1 et R2 sont excités lorsque D1 et D3 sont à "1". La résistance r du relais (R1 ou R2) est de $r=200 \Omega$. Ils fonctionnent avec une tension de 5^V . Il leur faut donc un courant de 25 mA. La porte And a les mêmes

caractéristiques que la porte OR. Le buffer 2 a le même rôle que le buffer 1:



T : BC 107

$V_{be} = 0,7^V$

A l'état "0":

$$0,2^V \leq U_c \leq 0,4^V$$

U_c est inférieure à V_{be} :

le transistor est bloqué

$$V_r = 5^V$$

La tension aux bornes du relais est $V_{cc} - V_r \approx 0^V$

Le relais est au repos

A l'état "1":

Le transistor est saturé: $V_r \approx 0^V$

$$\beta = 20$$

$$2,4^V \leq U_c \leq 3,2^V \quad V_{be} = 0,7^V$$

$$I_c = \frac{V_{cc} - V_r}{r}$$

$$I_c = \frac{5}{200}$$

$$I_c \approx 25 \text{ mA}$$

$$U_c - R I_b = V_{be}$$

$$I_b = \frac{I_c}{\beta} \quad \beta = 20$$

$$R = \frac{U_c - V_{be}}{I_b}$$

$$R = 20 \left(\frac{2,4 - 0,7}{25} \right)$$

$$\boxed{R = 1,5 \text{ K}\Omega}$$

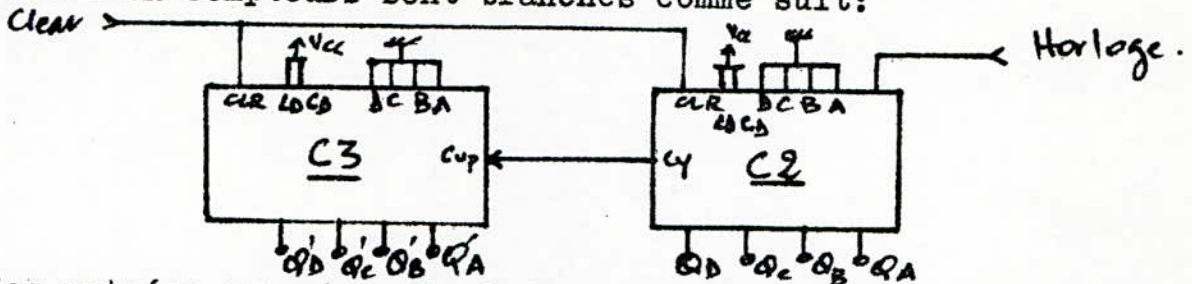
La tension aux bornes du relais est $V_{cc} - V_c = 5^V$:

le relais est enclenché.

VI.7 / Les compteurs d'adresses de l'Eprom :

On a utilisé comme compteurs d'adresses de l'Eprom, les compteurs SN 74193. Pour pouvoir compter jusqu'à 255, on a branché deux compteurs en cascade, ainsi on aura un compteur 8 bits.

Ces deux compteurs sont branchés comme suit:

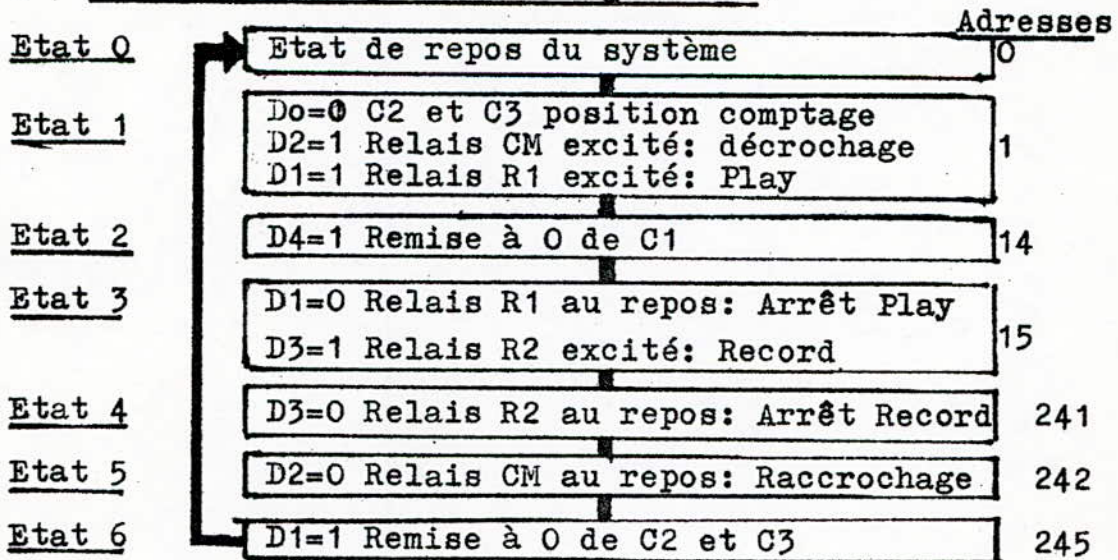


Les entrées preset A, B, C, D, sont reliées à la masse. Les entrées Cd (Count down), et Ld (Load) sont mises au potentiel $V_{cc}=5^V$ à travers une résistance de 10 K. Les sorties des compteurs sont directement reliées au bus d'adresses de l'Eprom.

L'Eprom utilisée est une 2K . 8 Bits. On a utilisé seulement 255 positions mémoires. Pour cela, on a relié les pins d'adresses A7, A8, A9 à la masse

VI. 8 / Schéma global du répondeur enregistreur: Figure e

VI. 9 / Séquence du répondeur enregistreur:



VI.10 / Codage de la séquence en Eprom:

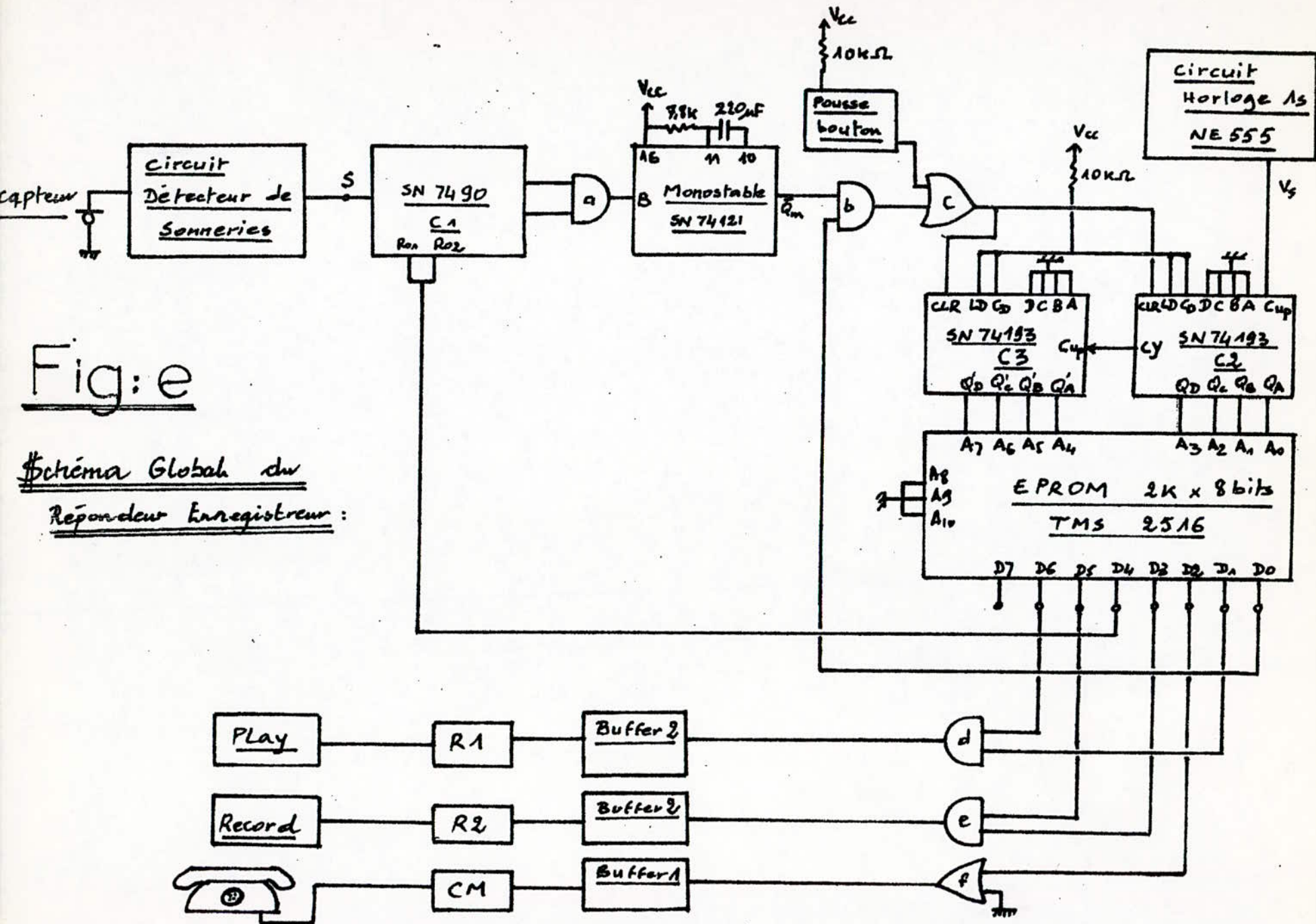


Fig: e

Schéma Global du Répondeur Enregistreur :

Adresse	Etat	D0	D1	D2	D3	D4	D5	D6	D7
			R1	CM	R2				
0	0	1	0 0	0	0	0	1	1	1
1	1	0	1	1	0	0	1	1	1
⋮	⋮								
14	2	0	1	1	0	1	1	1	1
15	3	0	0	1	1	1	1	1	1
⋮	⋮								
241	4	0	0	1	0	1	1	1	1
242	5	0	0	0	0	1	1	1	1
243	⋮	0	0	0	0	1	1	1	1
244	⋮	0	0	0	0	0	1	1	1
245	6	1	0	0	0	0	1	1	1
⋮	⋮								
255	⋮	1	0	0	0	0	1	1	1

VI.11 / Fonctionnement du système :

Voir chronogramme

Dès la mise en marche du système, c'est à dire en l'alimentant, les compteurs C2 et C3 peuvent avoir n'importe quel nombre à leurs sorties. Pour éviter ceci, on branché un pousse bouton. Celui ci lorsqu'il est poussé, un état "1" est appliqué à la porte OR(c) qui elle même donne un "1" aux entrées clear des deux compteurs. L'Eprom est à l'adresse 0000 (0): c'est l'état 0

Etat 0:

Dans cet état , le système est au repos. Les deux compteurs C2 et C3 reçoivent les impulsions d'horloge mais ne comptent pas. Ceci est réalisé car D0 et $\overline{Q_m}$ sont à "1", donc les entrées Cl ear des deux compteurs sont à "1".

Dés qu'il y a une sonnerie, et au troisième front descendant de celle- ci, le compteur C1 compte 0011. La porte And(a) donne un "1" en B, ce qui déclenche le monostable pour une durée de 1,2s: la sortie $\overline{Q_m}$ passe à "0", alors la porte OR(c) est aussi à "0": les entrées Clear des compteurs C2 et C3 sont à 0. Les compteurs sont maintenant en position de comptage. Ils comptent 0001, ce qui donne l'adresse de l'état 1.

Etat 1 :

Les commandes D5 et D6 sont en permanence à "1". Les commandes D1

D2 et D3 commandent respectivement les relais R1, CM, et R2. Ces relais sont excités lorsque les commandes indiquées sont à "1".

A l'état 1, les commandes D1 et D2 sont à "1". Le relais CM est enclenché: il simule un décrochage, et en même temps le relais R1 est excité: le magnétophone de diffusion de message est alimenté. Le demandeur reçoit un message préenregistré lui indiquant qu'il est branché sur répondeur automatique.

L'état 1 est maintenu jusqu'à l'adresse 13, c'est à dire que le message dure 13s. L'adresse 14 de l'EPROM donne l'état 2.

Etat 2 :

Dans cet état seule la commande D4 passe à "1": le compteur C1 est remis à "0". Du fait que D0 est toujours à 0, les compteurs C2 et C3 sont toujours en position de comptage. Ils comptent 1111 (15): c'est l'adresse de l'état 3.

Etat 3 :

La commande D1 revient à "0": le relais R1 revient à la position de repos. Le magnétophone Play s'arrête.

La commande D3 passe à "1": le relais R2 est excité. Le magnétophone d'enregistrement de la conversation est ainsi branché. Cet état est maintenu jusqu'à l'adresse 240: l'enregistrement dure 226 secondes (3'46'').

Etat 4 : Adresse 241

Dans cet état, seule la commande D3 passe à "0": le relais R2 revient à sa position de repos. Le magnétophone Record s'arrête.

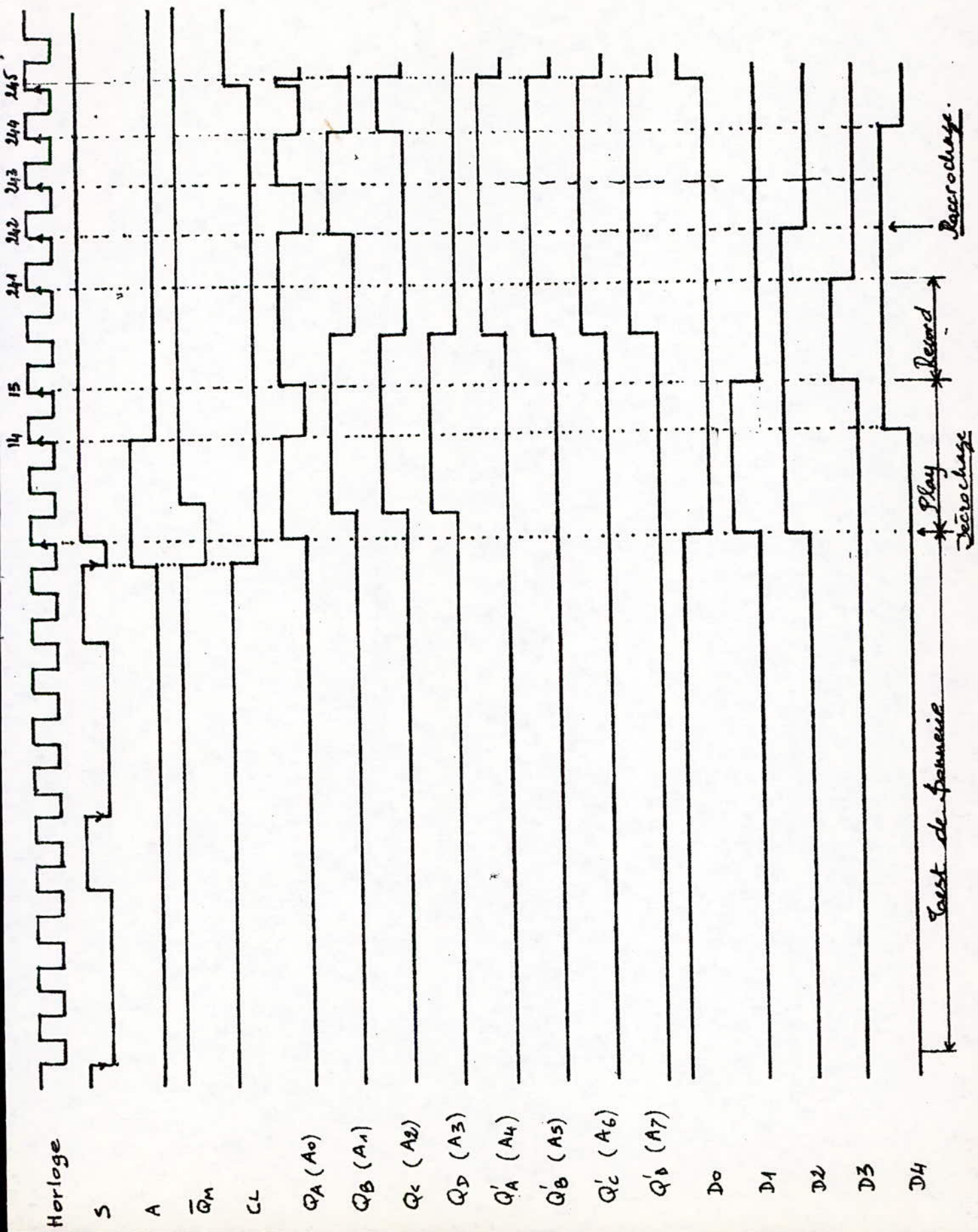
Etat 5 : Adresse 242

La commande D2 revient à "0": le relais CM revient à sa position de repos. Il simule un raccrochage du combiné. A l'adresse 244 la commande D4 revient à "0": le compteur C1 est en position de comptage: il est prêt à recevoir les impulsions de l'étage détecteur.

Etat 6 : Adresse 245

La commande D0 est à "1": les portes And(b) et OR(c) sont à "1", les entrées Clear des compteurs C2 et C3 sont à 1, ce qui remet ces compteurs à 0: le système passe ainsi à l'état 0, état d'arrêt. Il est prêt à recevoir une autre communication.

CHRONOGRAMME DU REPONDEUR ENREGISTREUR



Le circuit intégré SN 7490:

Le circuit intégré SN 7490 est un compteur dont le schéma de Brochage est le suivant:

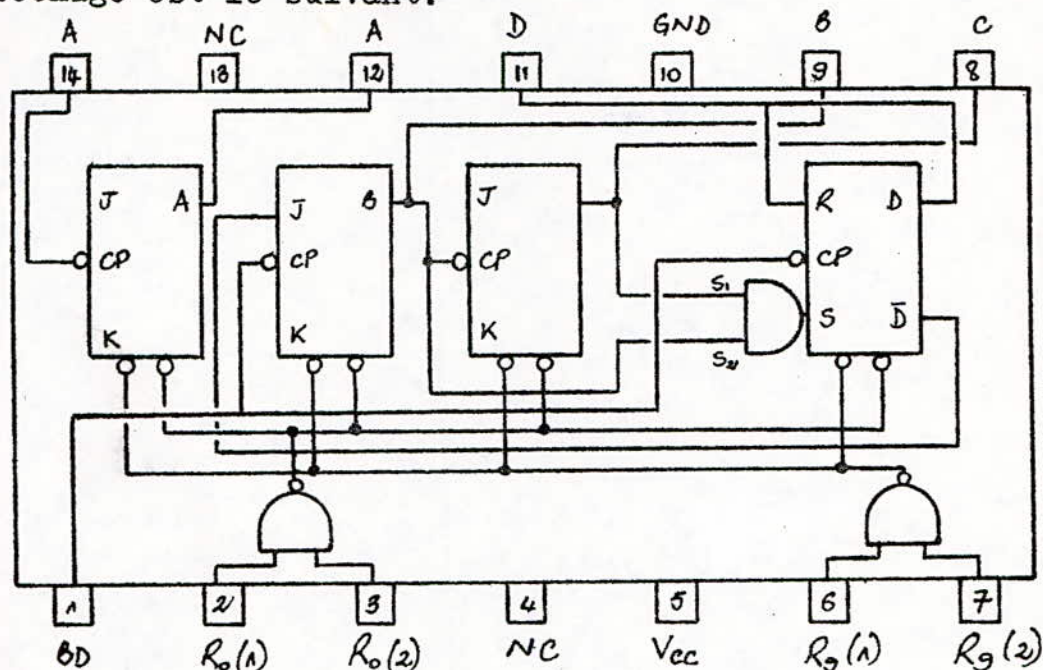


FIG: 1

Ce circuit est constitué de quatre bascules en cascade, interconnectées entre elles par des portes logiques. Les trois premières bascules sont de type J-K, la quatrième de type D. La table des états correspondants est:

NOMBRE D'IMPULSIONS	SORTIES			
	Q _D	Q _C	Q _B	Q _A
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1

FIG2

La mise à zéro des sorties de ce compteur se fait à travers une porte Nand aux entrées R₀(1) et R₀(2) (Broches 2 et 3).

Les entrées R9(1) et R9(2) (broches 6 et 7) sont les entrées de mise à 9 (1001) forcée des sorties de ce compteur.

La figure 3 ou table de reset indique les niveaux auxquels doivent être portés les entrées Ro(1), Ro(2), R9(1), et R9(2) pour que le compteur fonctionne en comptage ou en remise forcée des sorties à 0 ou 9

ENTRÉES de RESET				SORTIES			
R ₀ (1)	R ₀ (2)	R ₉ (1)	R ₉ (2)	Q _D	Q _C	Q _B	Q _A
1	1	0	X	0	0	0	0
1	1	X	0	0	0	0	0
X	0	1	1	1	0	0	1
0	X	1	1	1	0	0	1
1	1	1	1	1	0	0	1
X	0	X	0				comptage
0	X	0	X				comptage
0	X	X	0				comptage
X	0	0	X				comptage.

FIG:3

"X" dans le tableau ci dessus indique que les entrées peuvent être à "0" ou à "1" sans pour autant affecter les sorties. Les transitions s'effectuent sur le front descendant

La figure 4 donne le chronogramme de fonctionnement du compteur. Le compteur commence à compter 0000 (0), et après 10 impulsions d'horloge il recompte 0000.

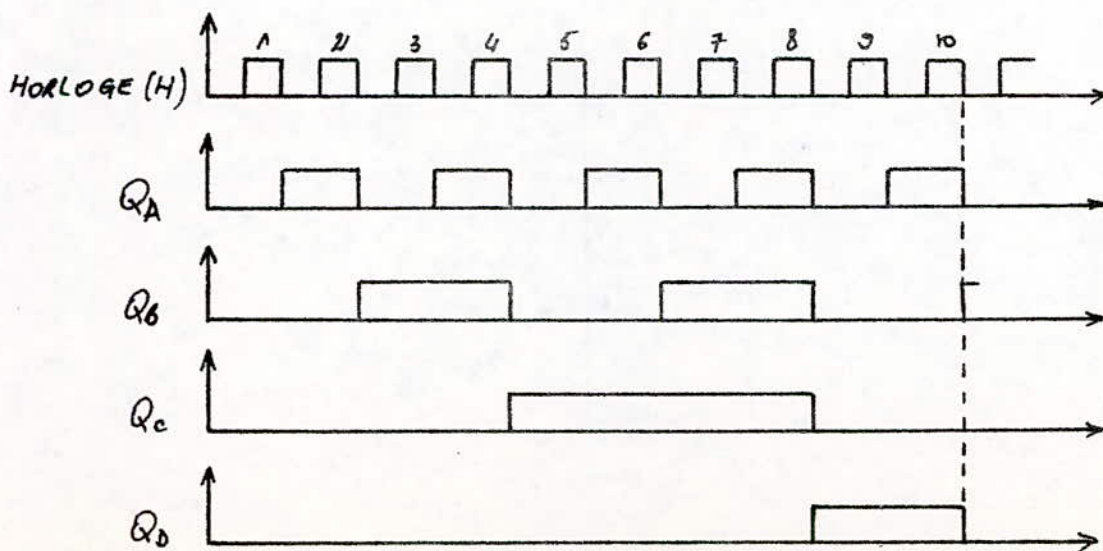


FIG:4

Le circuit intégré SN 7489: 64 bits Read/Write Memories

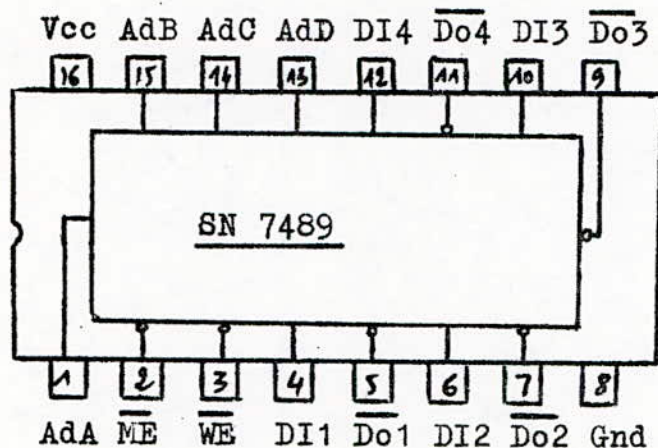


FIG: 5

Ce circuit intégré est une RAM (Random Access Memory) de 16 . 4 Bits. Les adresses sont données par AdA, AdB, AdC, AdD. Les données en entrée (à écrire) sont données par les entrées DI1, DI2, DI3, DI4. Les données en sortie sont données par Do1, Do2, Do3, Do4: elles sont inversées.

La Ram est en fonctionnement lorsque l'entrée ME est à "0"; lorsqu'elle est à "1", elle n'est plus sélectionnée.

Lorsque l'entrée WE est à "0", la Ram est en position d'écriture, les sorties sont alors en haute impédance. Lorsque WE est à "1", la Ram est en position de lecture: les adresses permettent de positionner les informations des positions mémoires sur les sorties de la Ram.

Les circuits intégrés SN 74161 et SN 74 163/

Le circuit intégré SN 74161 est un compteur binaire, synchrone, programmable à 4 bits. Il possède une entrée " Clear " (mise à 0) asynchrone: un état logique " 0 " à cette entrée force les sorties de ce compteur à la valeur 0000, indépendamment de l'horloge et de l'état des autres entrées. Sa propriété d'être programmable est donnée par son entrée "Load" (Preset). Lorsque cette entrée est à "0", le front montant de l'impulsion d'horloge force les sorties du compteur à la valeur indiquée par les entrées A, B, C, D. Le compteur commence à compter à partir de ce nombre.

Ce compteur possède aussi une sortie "carry", qui monte à "1" chaque fois que le compteur compte 1111 (15) et repasse à "0" à la prochaine impulsion d'horloge, c'est à dire à 0000. On peut utiliser la sortie "Carry" pour un comptage supérieur à 15, en reliant en cascade plusieurs compteurs. On relie la sortie carry d'un compteur à l'entrée Enable P ou Enable T du compteur suivant. Pour que le compteur compte il faudrait que les entrées Enable P et T soient à "1".

Le circuit intégré SN 74163 est identique au premier sauf que sa remise à zéro (Clear) est synchrone avec l'horloge.

Le brochage des deux compteurs est donné par la figure 6 (il est le même pour les deux compteurs)

La figure 7 donne le chronogramme de fonctionnement de ces deux compteurs.

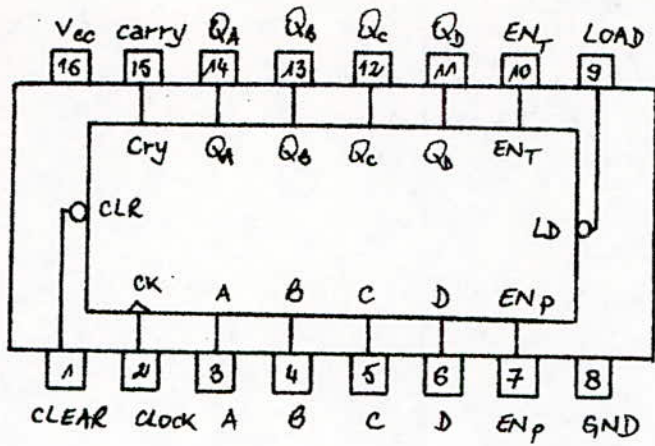
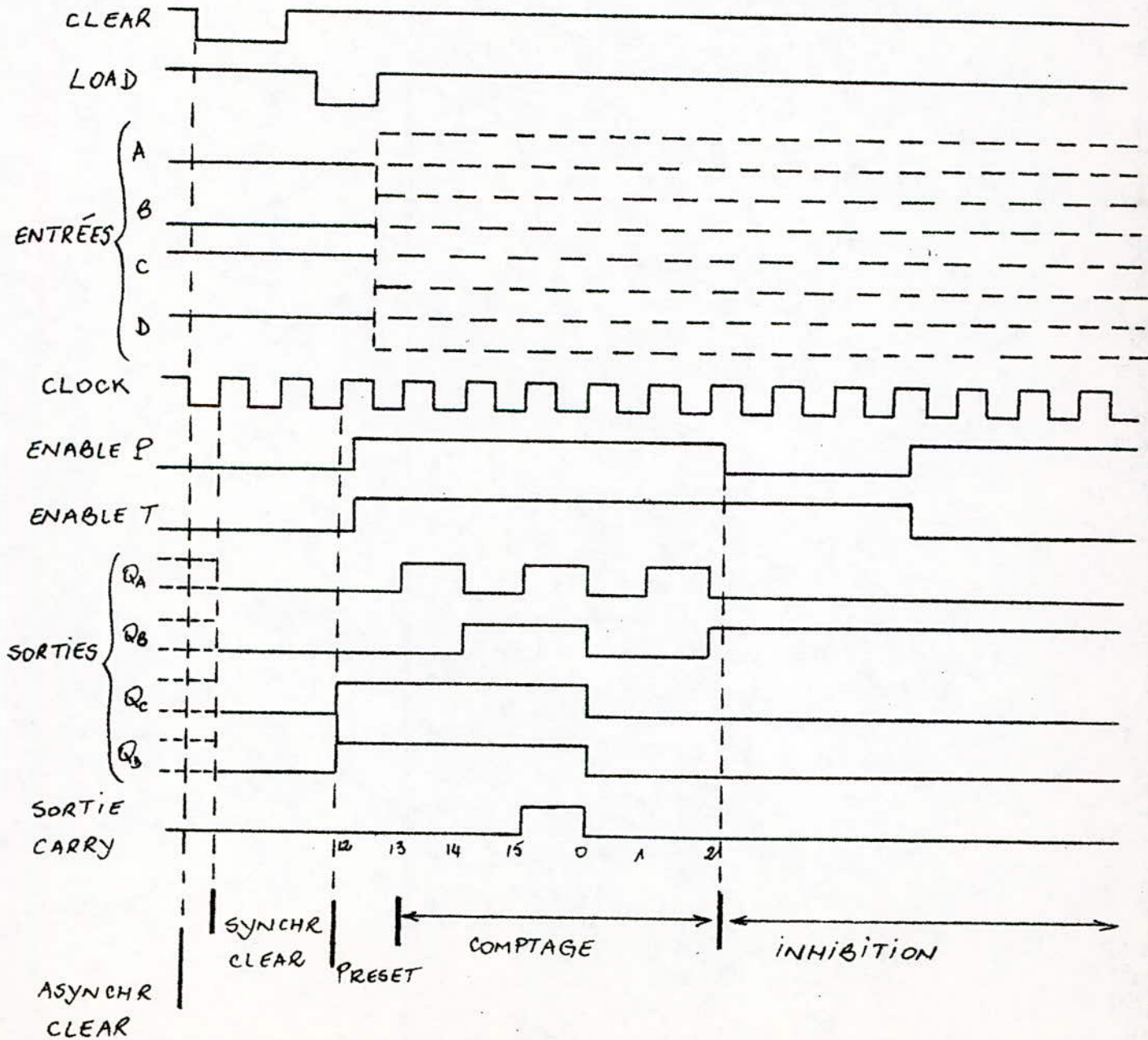


FIG: 6

FIG: 7



Le circuit intégré SN 74121:

Le circuit intégré SN 74121 est un monostable intégré dont le

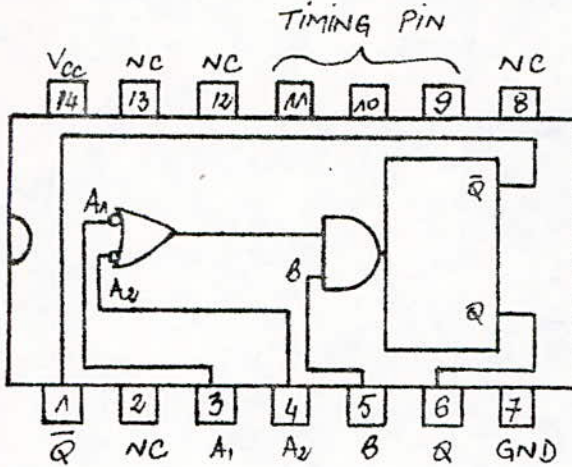


FIG : 8

ENTRÉE t_h			ENTRÉE t_{HI}			
A_1	A_2	B	A_1	A_2	B	
1	1	0	1	1	1	INHIBITION
0	X	1	X	0	0	
X	0	1	X	0	0	
0	X	0	0	X	1	
X	0	0	X	0	1	DÉCLENCHEMENT
1	1	1	X	0	1	
1	1	1	0	X	1	
X	0	0	X	1	0	
0	X	0	1	X	0	INHIBITION
X	0	1	1	1	1	
0	X	1	1	1	1	
1	1	0	X	0	0	
1	1	0	0	X	0	

FIG : 9

schéma est donné ci dessus.

Ce circuit est généralement utilisé en temporisateur. Pour le commander on dispose de 3 entrées A_1 , A_2 , et B (Broches 3, 4, 5).

Pour obtenir le déclenchement du monostable; 2 cas sont possibles: - B passe de "0" à "1", et une au moins des deux entrées A_1 et A_2 est à "0".

-Une des entrées A_1 ou A_2 ou les deux passent de "1" à "0" en maintenant B à "1".

Les entrées A_1 et A_2 concernent les signaux dont les fronts sont très rapides et l'entrée B est indiquée pour les signaux à variation lente

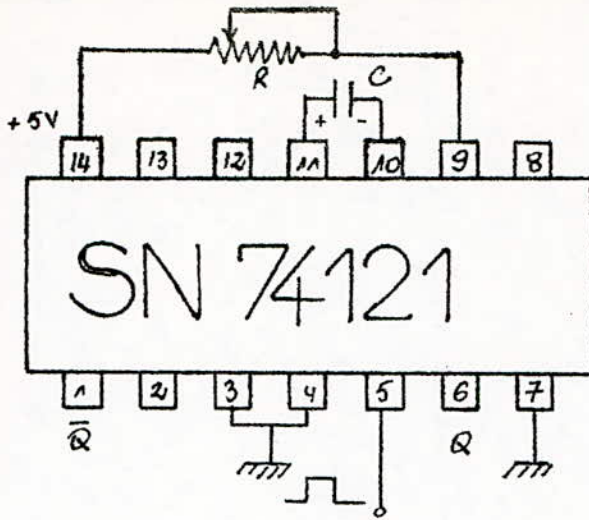


FIG:10

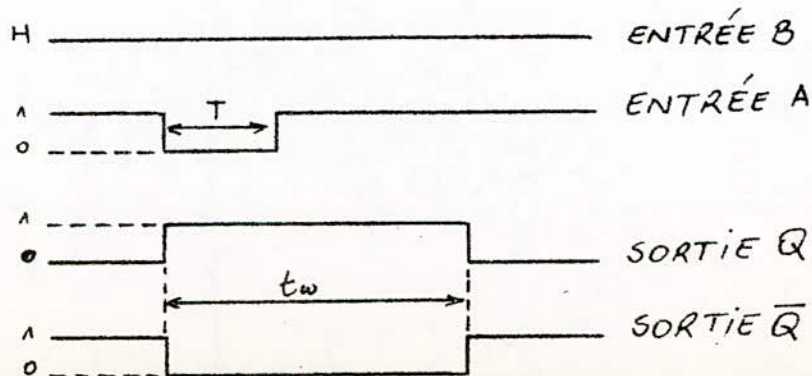
La figure 10 donne le schéma de câblage du circuit intégré.
 Si on désire une impulsion courte d'environ 40 ns, on supprime le groupe R-C et on connecte la broche 9 à la broche 14

La durée T_w du signal de sortie, se calcule, avec une légère marge d'approximations par la formule: $T_w = 0,7 R C$.

La valeur de T_w est indépendante de la durée T du signal d'entrée, qui normalement ne doit pas être inférieure à 40 ns.

La figure 11 donne le chronogramme de fonctionnement du monostable.

FIG:11



Le circuit intégré SN 74169:

Le circuit intégré SN 74169 dont le schéma de brochage est donné en figure 12 est un compteur décompteur binaire 4 bits synchrone, et programmable. L'opération de chargement se fait quand l'entrée " Load" est à "0" en même temps qu'il y a un front montant de l'horloge. L'existence d'une sortie Carry permet l'obtention d'un n-bits compteur- décompteur synchrone en utilisant plusieurs compteurs en cascade. La carry du premier est reliée aux entrées "Enables P et T du second et ainsi de suite. Le comptage ou le décomptage se fait si P et T sont au niveau bas. La figure 13 donne le chronogramme de fonctionnement du compteur-décompteur, en prenant comme exemple ABCD= 1011.

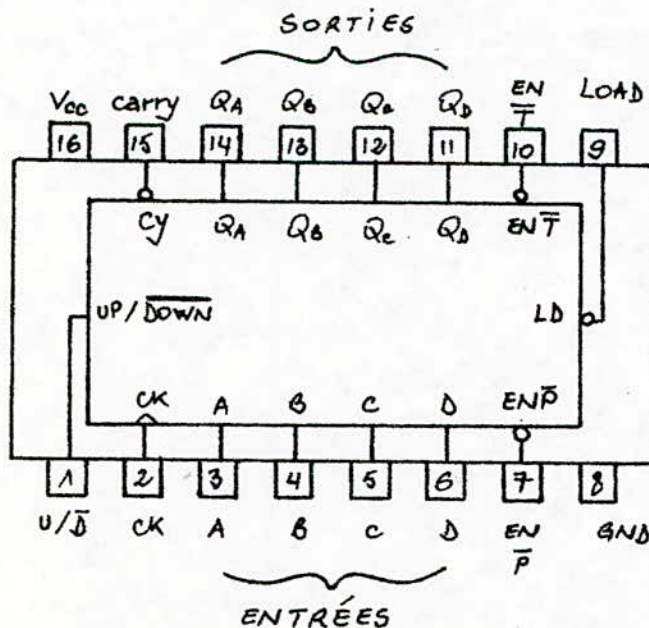


FIG:12

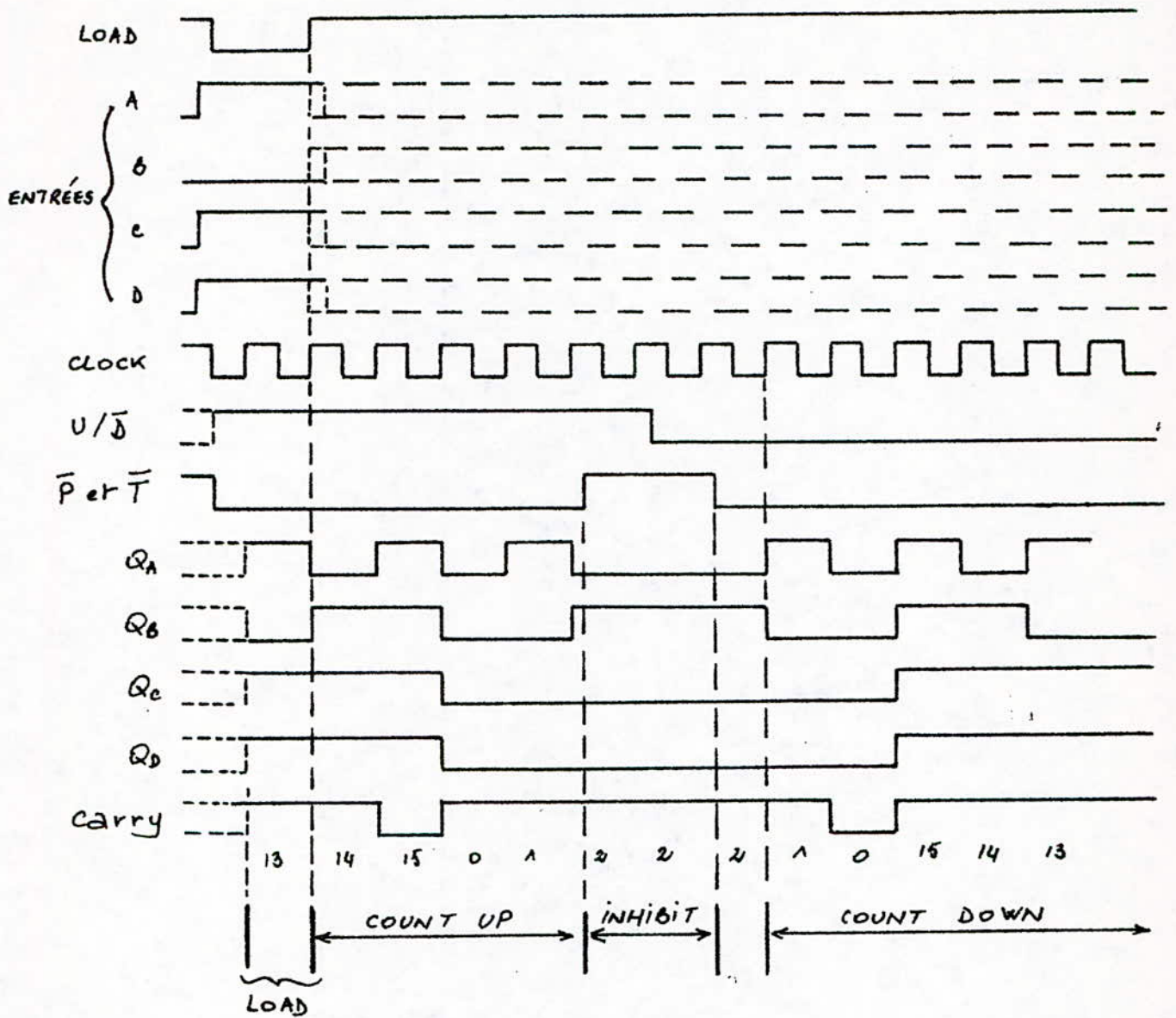


FIG : 13

EPR0M 2516 2Kx8 bits:

Est une mémoire statique MOS à lecture seulement, programmable et effaçable. Sa capacité mémoire est de 2048 x 8 bits. Le temps d'accès maximum est de 450 ns.

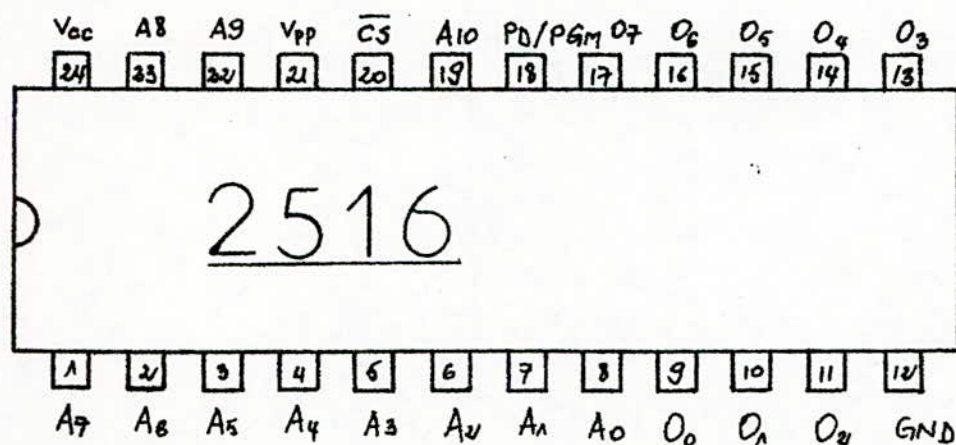
Elle nécessite pour son alimentation une seule tension +5 volts + 5%. Les entrées sont compatibles TTL durant les modes de programmation et de lecture. Les sorties sont aussi compatibles TTL et sont à trois états.

L'Eprom 2516 possède un boîtier standard DIP 24 pattes représenté figure 14.

Durant l'opération de lecture, CS est utilisé pour sélectionner et désélectionner l'Eprom .

La broche PD/PGM (Power down/ Programm) est maintenue à V IL (masse) pendant que Vpp est à +(5volts).

- A₀ - A₁₀ : Bus d'adresses
- PD/PGM : Power down/program
- CS : Chip select
- O₀ - O₇ : Sorties.



FIG

Le circuit intégré SN 74193:

Le SN 74193 est un compteur-décompteur binaire , synchrone à 4 bits. Ses sorties basculent au front montant de l'horloge. Il dispose de deux entrées de comptage: l'une pour le comptage, et l'autre pour le décomptage. En utilisant l'une, l'autre doit rester en permanence à "1". Le compteur est programmable: quand l'entrée "Load" est à "0", il charge le nombre binaire présent à ses entrées A, B, C, D et commence à compter (ou à décompter) à partir de ce nombre. Dès qu'il compte 15 (ou décompte 0), et au front descendant de l'horloge, la sortie Carry (ou Borrow pour le décomptage) passé à "0", dès qu'il compte 0000(0) (ou décompte 1111(15) elle repasse à "1".

On peut utiliser deux compteurs pour former un compteur 8 Bits en reliant la sortie Carry du premier à l'entrée d'horloge du deuxième.

Le schéma de brochage est donné par la Figure 15

Le chronogramme de fonctionnement est donné par la Figure 16.

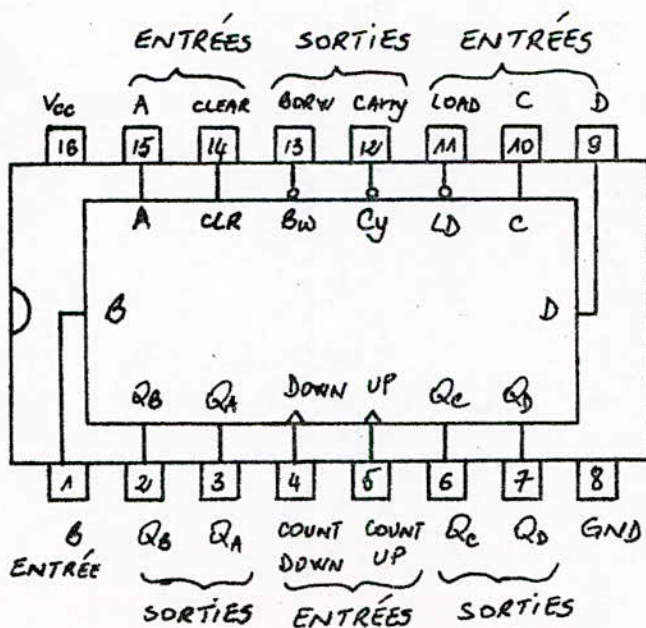


FIG: 15

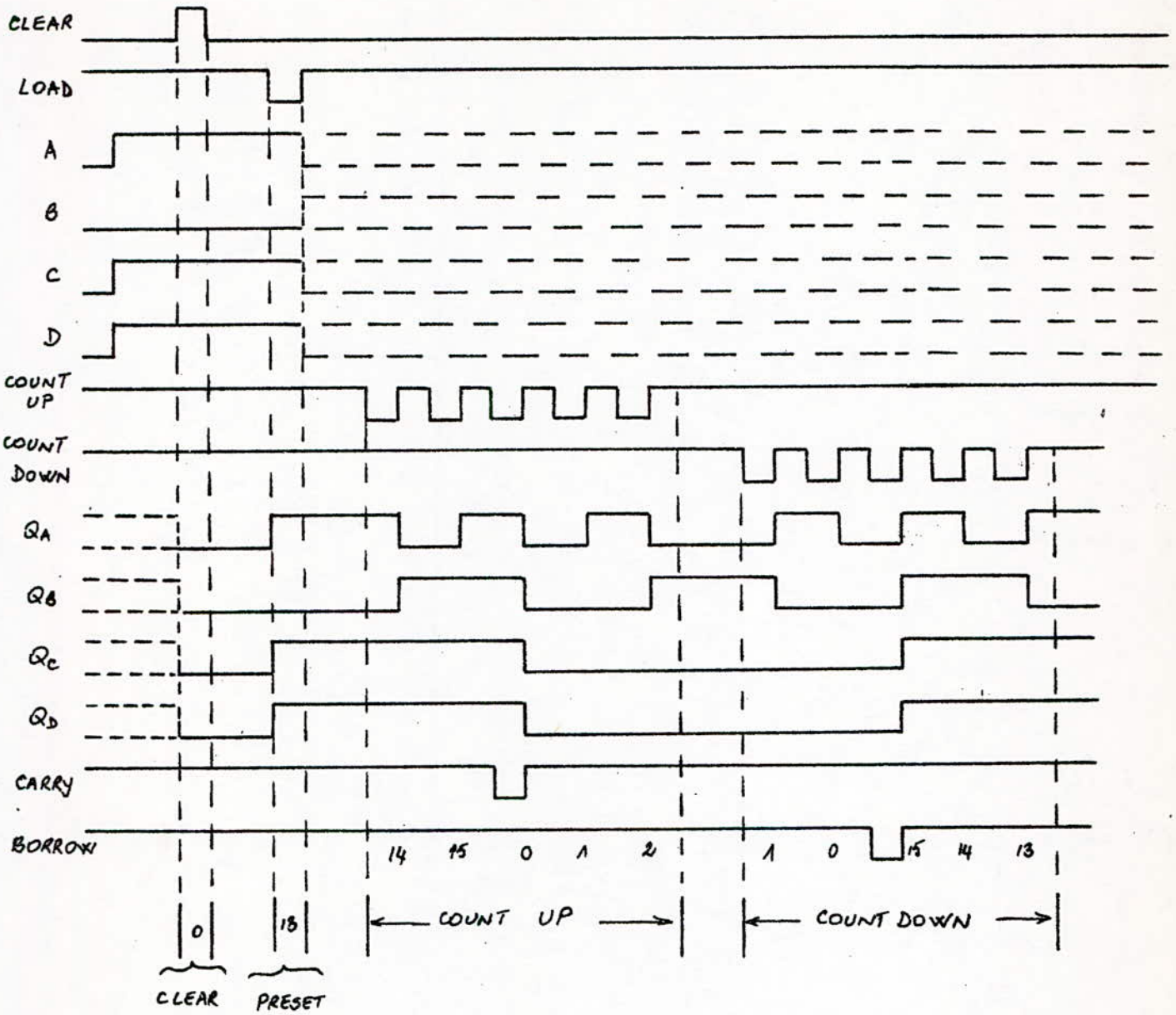


FIG: 16

Le circuit intégré SN 74123:

Le SN 74123 dont le schéma de brochage est donné Figure 18 est un double monostable redéclenchable. Sa table de vérité est donnée Figure 17:

ENTRÉES		SORTIES	
A	B	Q	\bar{Q}
1	X	0	1
X	0	0	1
0	↑		
↓	1		

FIG: 17

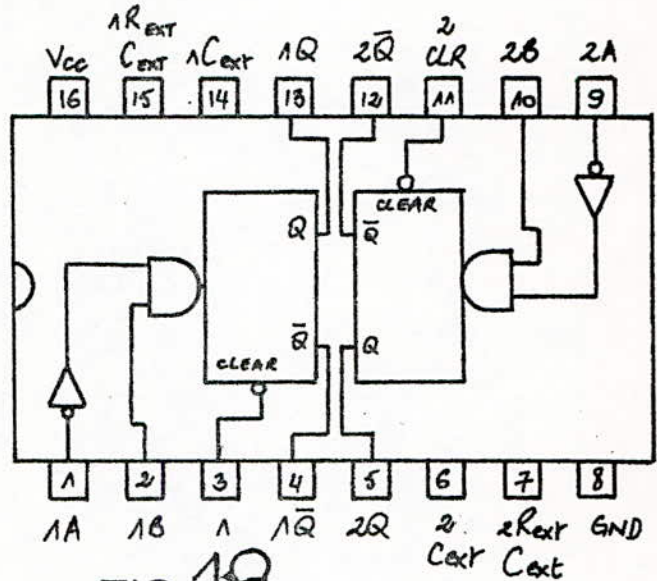


FIG: 18

Sa première particularité réside dans le fait que il peut être maintenu à l'état quasi-stable pendant un temps indéterminé en envoyant à l'entrée un train d'impulsions dont la période est inférieure à la durée T_w . La seconde consiste dans la possibilité de reporter le monostable à son état d'origine à n'importe quel moment en envoyant une impulsion "0" à l'entrée Clear qui se trouve normalement à "1".

Ces deux propriétés sont illustrées dans le chronogramme de fonctionnement, Figure 19.

La résistance R et le condensateur C sont connectés respectivement entre les broches 15 et 16 (7 et 16) et 14 et 15 (7 et 6).

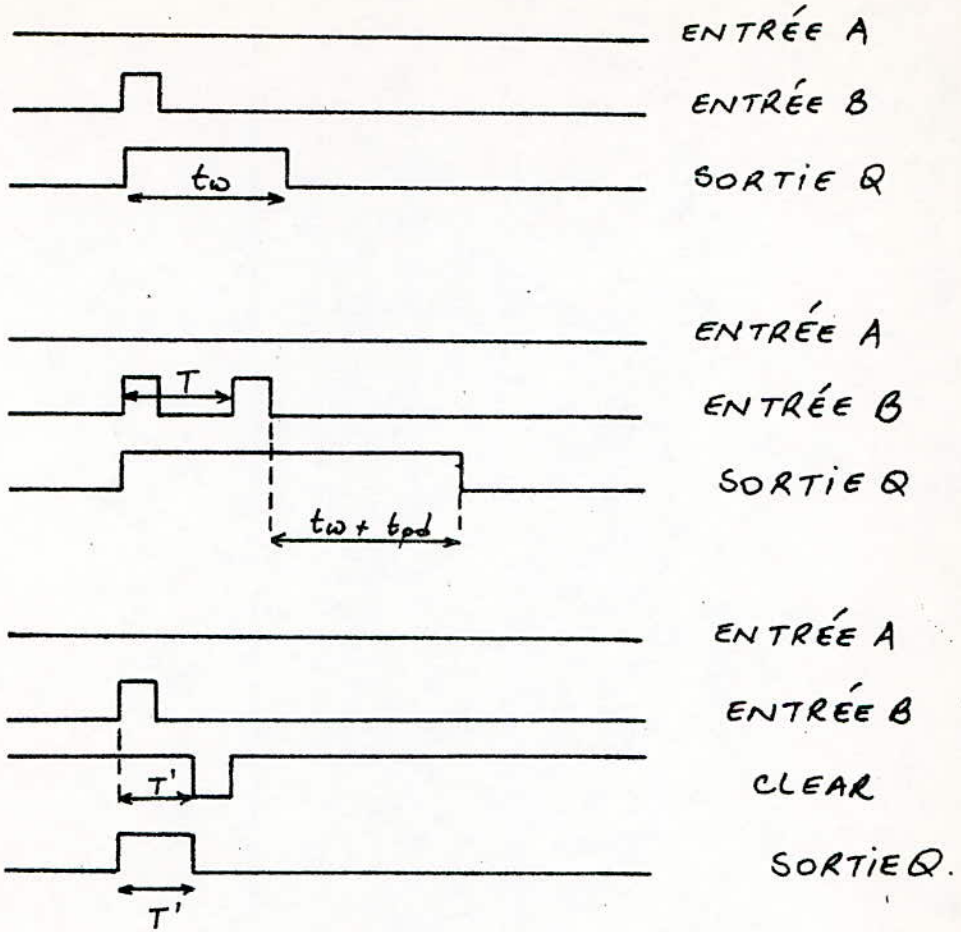


FIG: 19