

ECOLE NATIONALE POLYTECHNIQUE

2ex

département d'électricité et d'électronique

2^{em} exempl.
Sans planche



PROJET DE FIN D'ETUDES

INGENIORAT EN ELECTRONIQUE

ACQUISITION ET NUMERISATION
D'UNE IMAGE DE CAMERA VIDEO
EN LIGNE SUR CALCULATEUR

امدرسة الوطنية للعلوم الهندسية
المكتبة
ECOLE NATIONALE POLYTECHNIQUE
BIBLIOTHEQUE

proposé par :
ME H. TEDJINI
Docteur-Ingénieur



étudié par :
B. BOUDRAA
S. HADUCHINE

UNIVERSITE DES SCIENCES ET DE LA TECHNOLOGIE D'ALGER

ECOLE NATIONALE POLYTECHNIQUE

département d'électricité et d'électronique



PROJET DE FIN D'ETUDES

INGENIORAT EN ELECTRONIQUE

ACQUISITION ET NUMERISATION
D'UNE IMAGE DE CAMERA VIDEO
EN LIGNE SUR CALCULATEUR

proposé par :

M^E H. TEDJINI

Docteur-Ingénieur

étudié par :

B. BOUDRAA

S. HAOUCHINE

~ PROMOTION JUIN 1980 ~



- A la Mémoire de mon Père tombé au Champ d'Honneur
- Au courage de ma Mère
- A mon Frère
- A mes Parents et Amis,

B. BACHIR

- A la Mémoire de mon Père, que son âme repose en paix
- Au sacrifice de ma Mère
- A mes Frère et Soeurs
- A mes Parents et Amis
- ▲ tous les hommes épris de Justice et de Liberté

H. SAFOUENE

— R E M E R C I E M E N T S —



Nous tenons à remercier Mr B. **SANBAL** qui a bien voulu nous ouvrir les portes de sa division nous permettant ainsi de réaliser ce projet de fin d'études dans de très bonnes conditions.

Nous exprimons notre profonde reconnaissance à Mr H. TEDJINI qui nous a guidés, encouragés et éclairés tout au long de notre travail.

Nos remerciements vont également à Messieurs S. NOUR, R. OUIGUINI, A. BOURKEB et HALIMI qui n'ont point ménagé leurs efforts pour nous apporter leurs connaissances et leurs aides morale et matérielle.

Nous n'oublierons pas de remercier aussi Mlle HELIFA, Messieurs GHRIB, BOUMGHAR, JARMOT, SMARA ainsi que Messieurs AMIRI et LOUNAS de la SONEGAS pour leur contribution à la réalisation de notre modeste travail.

Que tous ceux qui ont contribué de près ou de loin à la concrétisation de nos aspirations trouvent ici l'expression de notre gratitude.

+ = + = + = +

S O M M A I R E

Introduction

Position du problème

Ch.I : La logique de commande de la numérisation

I-Présentation des principaux éléments utilisés

II-Mise en forme des tops lignes et images

III-Le décalage

IV-La commande de l'horloge

V-Commande de l'échantillonnage

VI-Commande de la conversion

VII-Réalisation pratique

Ch.II: Le traitement et le stockage temporaire du signal vidéo

I-Traitement

II-Stockage temporaire

III-Réalisation pratique

Ch.III:Initialisation des compteurs

I-Compteur images

II-Compteur adresses

III-Obtention de l'initialisation

Ch.IV: La logique de transfert

I-Présentation du module "Entrées/Sorties" du "MULTI-20"

II-Présentation des "Latches"

III-Transfert d'une colonne

IV-Réalisation pratique

Conclusion

Annexe théorique

Ch.I : Le signal vidéo et la caméra

I-Le signal vidéo

II-La caméra

Ch.II : L'échantillonnage

Généralités

I-Rappel sur les transformations de Fourier

II-Filtrage

III-Echantillonnage

IV-Les circuits d'échantillonnage

Ch.III: La conversion Analogique-Numérique

I-Définition

II-Les **convertisseurs** analogiques-numériques

III-Le CAN à approximations successives

Introduction

L'évolution rapide de l'électronique et de l'informatique a entraîné le développement des techniques de traitement des signaux. Ceci a permis à l'astronomie, aux sciences médicales, à la sismographie, aux sciences nucléaires etc... qui font largement appel à ces techniques de connaître des changements méthodologiques bouleversants.

En télédétection, qui englobe la météorologie, l'exploration des ressources terrestres, le contrôle de la pollution etc.... il est devenu impératif d'automatiser l'analyse et le traitement des images, vu le nombre considérable d'informations qu'elles renferment d'une part, et d'autre part l'incapacité de l'oeil humain à les exploiter.

La tendance à cette automatisation est couplée à une évolution technologique remarquable: la numérisation de l'information. Le développement extrêmement rapide des moyens de traitement numérique des données fait que l'information image se présente de plus en plus sous une forme numérique et non plus analogique. Même si les données originales sont une plaque photographique ou un signal vidéo, elles sont immédiatement converties en une suite de nombres par échantillonnage et conversion au numérique. Ceci permet d'utiliser pour le stockage des mémoires de masse (bande ou disque magnétiques) facilement accessibles par l'ordinateur.

Dans cette optique la division "Simulation et Contrôle" du C.S.T.N a inscrit dans le programme de ses travaux la mise au point d'un système d'analyse et de traitement d'images. Le présent mémoire s'inscrit dans ce cadre et sera donc consacré à l'étude et la réalisation d'une interface entre une caméra vidéo et un calculateur

Position du problème

Le prélèvement d'une information optique d'un support photographique s'effectue à l'aide d'une caméra vidéo fournissant un signal analogique, lequel devra être échantillonné et converti en numérique en vue d'un stockage ou d'un traitement.

L'échantillonnage et la quantification se font pour une image de 625 lignes ayant chacune 512 points (standard CCIR B). L'intensité lumineuse étant représentée à l'aide de 256 niveaux (quantification sur 8 bits), ceci correspond à 4 millions de bits environ à stocker pour une seule image, ce qui dépasse largement la capacité mémoire totale du mini-ordinateur "MULTI-20". Ce problème de capacité sera résolu pour une image fixe, en opérant par interruptions et en prévoyant dans l'interface un bloc mémoires tampons en vue d'un transfert sur bandes magnétiques.

L'idée est d'analyser plusieurs fois l'image et de prélever à chaque passage soit une ligne, soit une colonne.

Cette analyse se fait ligne par ligne en 2 trames de 20ms chacune avec une résolution de 512 points par ligne durant 64 μ s. Ceci se traduit par un défilement de points à une cadence d'un point toutes les 125ns. Ce laps de temps très court est insuffisant pour convertir et stocker 2 points consécutifs à l'aide de ce mini-ordinateur, d'où la nécessité d'adopter l'idée du prélèvement d'une colonne à chaque passage, autrement dit d'un point par ligne dans un ordre bien établi.

La figure suivante donne une représentation de la méthode adoptée.



Une fois une colonne transférée sur bande magnétique le prélèvement de points sera décalé de 125ns et concernera le point suivant de chaque ligne, ce qui correspondra à la colonne suivante.

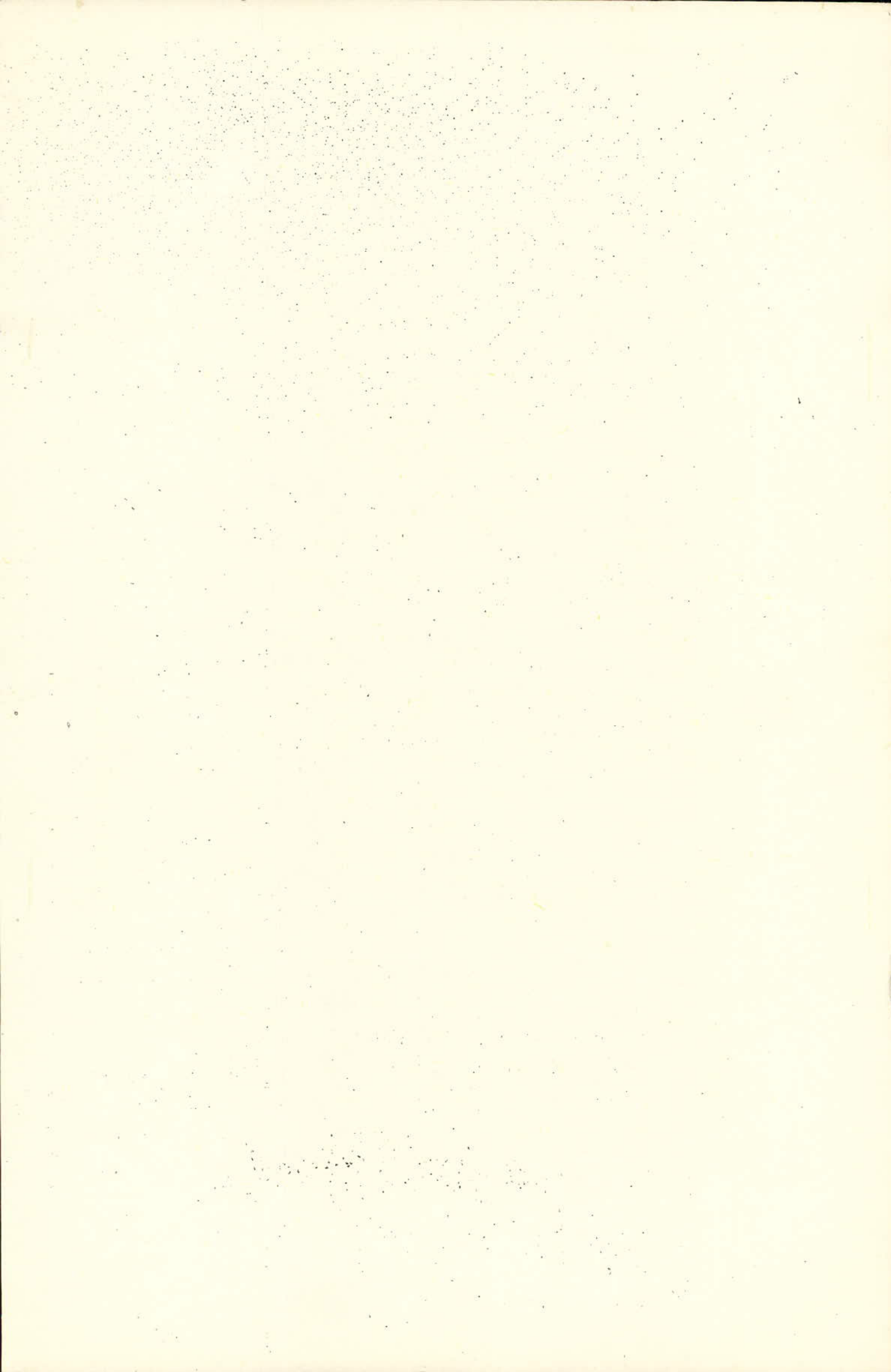
Pour toute l'image, ces opérations se répéteront 512 fois. Cette solution permettra d'avoir un temps de 64 μ s suffisant pour l'échantillonnage, la conversion et le stockage d'un point dans le bloc mémoire. Une fois la colonne stockée, le transfert se fera en un temps imposé par le calculateur, la numérisation étant bloquée à ce moment.

Remarques

1-Pour respecter le théorème de Shannon ($F_e > 2F_M = 10\text{MHz}$) la résolution adoptée sera de 640 points par ligne, ce qui correspond à un pas de 100ns.

La restitution se faisant sur des standards différents, seule l'information vidéo utile sera enregistrée. Sa durée étant de 52 μs , la résolution devrait donc être de 520 points par ligne. Dans un souci de normalisation la résolution adoptée sera de 512 points par ligne, ceci correspondra à une cadence d'échantillonnage de 101ns soit une fréquence $F_e \cong 10\text{MHz}$.

2-La fréquence apparente d'échantillonnage est de 156~~2~~5Hz car le prélèvement se fait par colonne et concerne un point par ligne. Cependant le décalage de 100ns et le passage à une colonne suivante donne une fréquence réelle d'échantillonnage de 10MHz.



Chapitre I : La logique de commande
de la numérisation

I-Présentation des principaux éléments utilisés

I-1-Le compteur asynchrone SN74LS93

C'est un compteur binaire sur 3 ou 4 bits de sortie. Il permet ainsi d'effectuer soit un comptage jusqu'à 7, soit un comptage jusqu'à 15.

Pour compter jusqu'à 15, l'entrée à utiliser est I_A , la sortie Q_A sera branchée à l'entrée I_B et les bits de sortie seront présents en Q_A , Q_B , Q_C et Q_D .

Pour compter jusqu'à 7, l'entrée se fera directement sur I_B , les sorties correspondantes seront alors Q_B , Q_C et Q_D .

La remise à zéro du compteur se fait à l'aide d'une impulsion positive appliquée aux entrées R_{01} et R_{02} .

Le chronogramme de ce compteur est donné par la figure 1 de la page suivante.

I-2-Le compteur-décompteur synchrone SN74LS193

Cet élément permet le comptage et le décomptage sur 4 bits. Sa remise à zéro s'effectue à l'aide d'une impulsion positive appliquée à l'entrée "CLEAR". Son chargement se fait par une impulsion négative appliquée à l'entrée "LOAD" et permet de faire un comptage ou un décomptage à partir d'une valeur donnée.

Pour effectuer ces opérations un train d'impulsions est appliqué soit à l'entrée de comptage ou "COUNT UP", soit à l'entrée de décomptage ou "COUNT DOWN".

A la fin des cycles de comptage et de décomptage, le compteur délivre des impulsions négatives appelées respectivement "CARRY" et "BORROW".

Le chronogramme de ce compteur-décompteur est donné par la figure 2 de la page suivante.

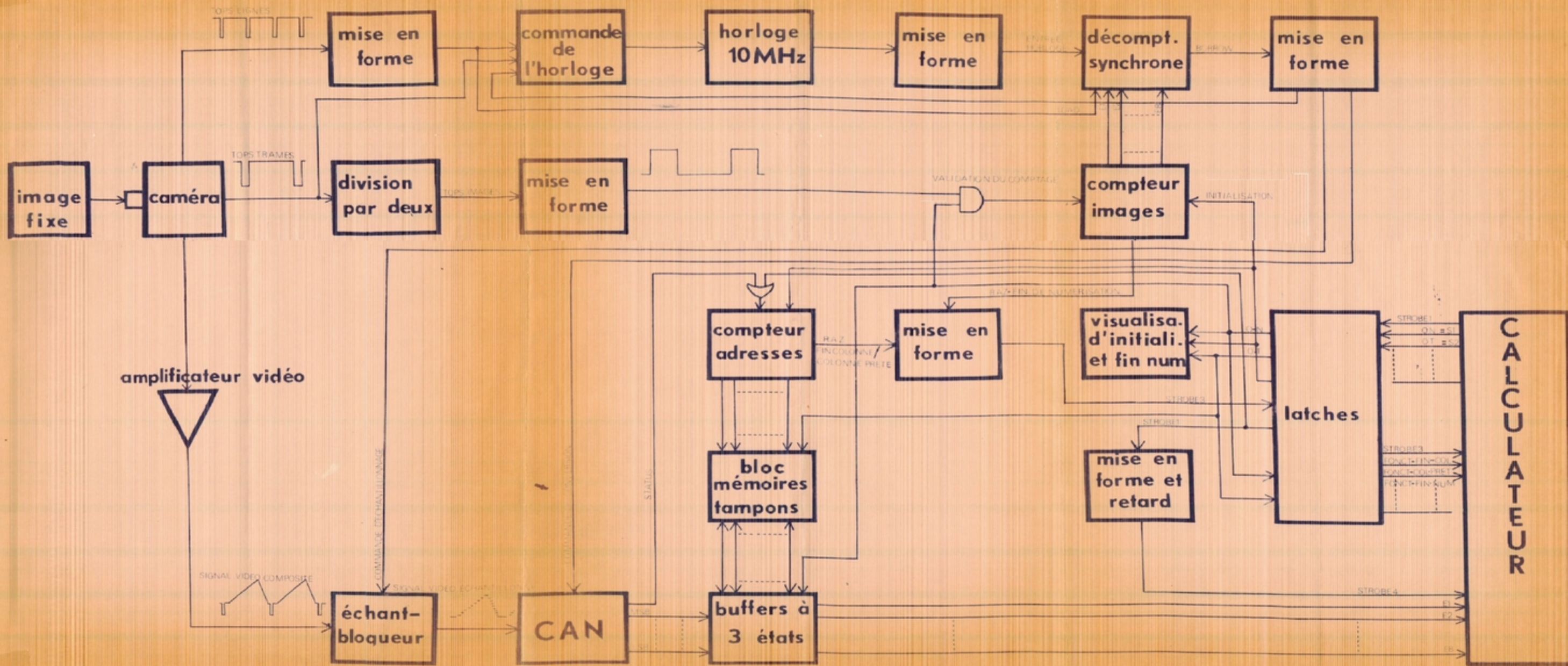
I-3-Le double monostables SN74123

C'est un élément très remarquable ayant des utilisations très variées.

En effet, il peut servir comme circuit de mise en forme, comme horloge, comme circuit de retard etc.... Il présente l'avantage de se déclencher sur des flancs montant ou descendant et de donner à sa sortie une impulsion de largeur réglable par action directe sur la résistance ou la capacité qui lui sont connectées.

Ainsi pour avoir une impulsion de durée donnée, il suffit de calculer les valeurs de R_T et C_{EXT} :

SCHEMA SYNOPTIQUE



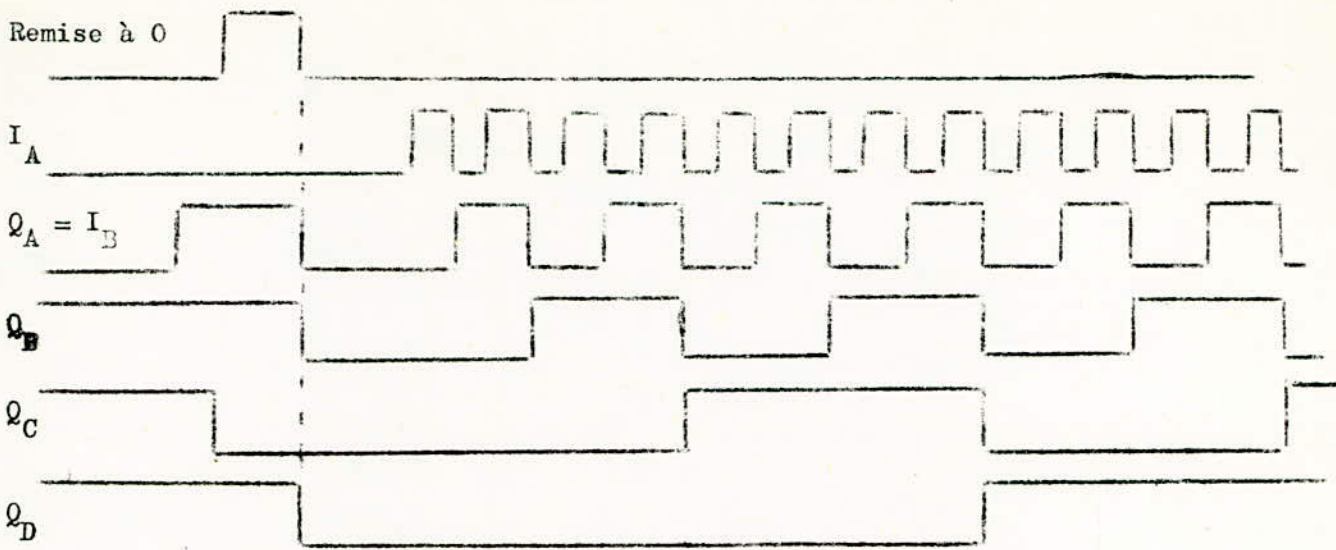


Fig.1 : Chronogramme du compteur asynchrone SN74LS93.

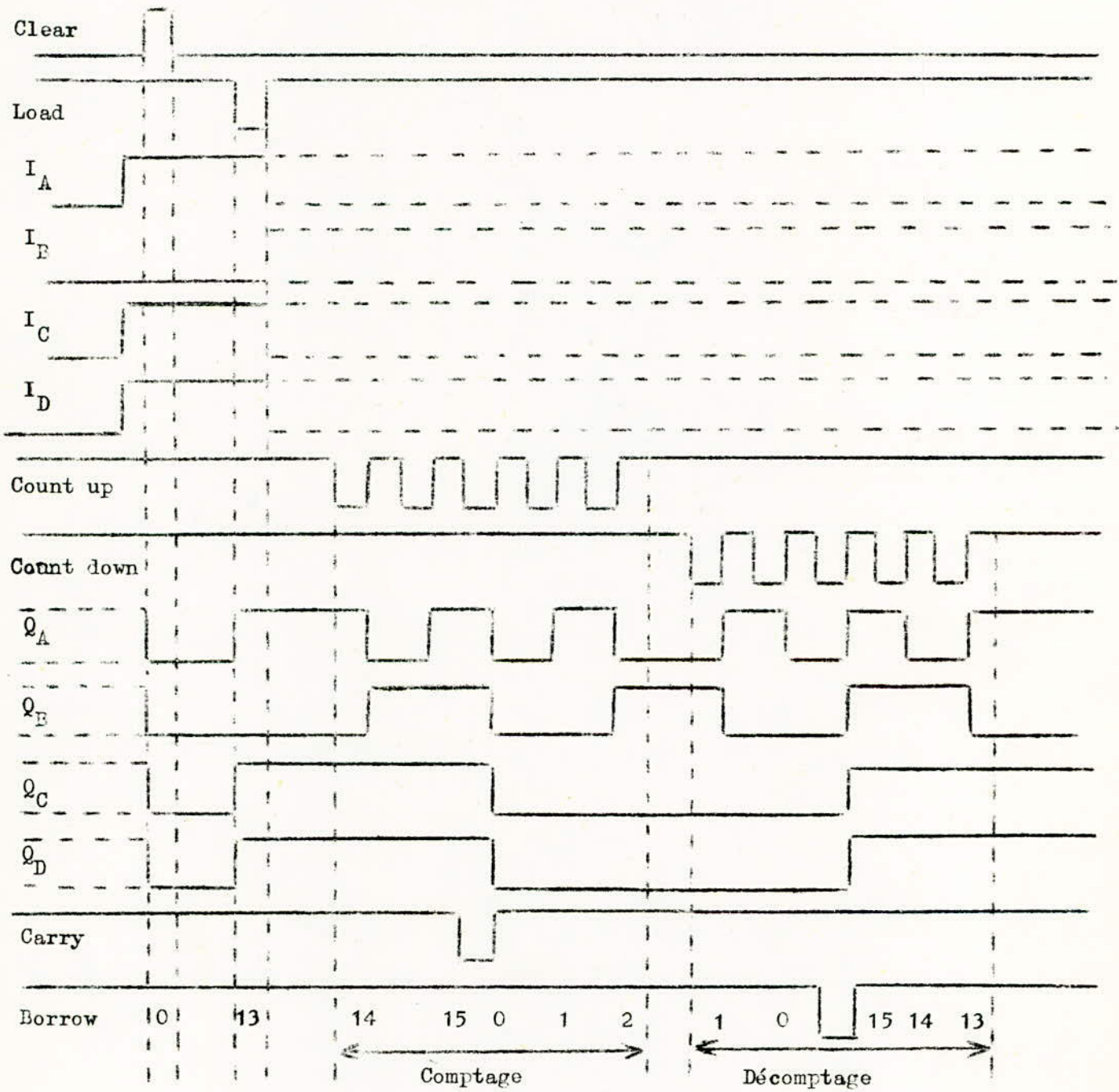


Fig.2 : Chronogramme du compteur-décompteur SN74LS193

-en utilisant la relation : $t = 0,28 \cdot R_T \cdot C_{EXT} \cdot \left(1 + \frac{0,7}{R_T}\right)$ pour $C_{EXT} > 1000pF$

-en utilisant le diagramme donné par la figure 1 de la page suivante pour $C_{EXT} < 1000pF$.

La table de vérité de ce monostable est donnée par la figure 2 de la même page.

I-4-Le monostable SN74121

Il ressemble d'assez près à l'élément précédent car il remplit pratiquement les mêmes fonctions.

Cependant il a l'avantage de présenter un circuit de mise en forme (ou Trigger) à l'entrée et une résistance interne de valeur $2k\Omega$; pour l'utiliser, il suffit de brancher la broche R_{int} à la tension d'alimentation ou Vcc.

La durée de l'impulsion de sortie est donnée, en fonction de R_T et de C_{EXT} , par la même relation que pour le double monostable pour $C_{EXT} > 1000pF$ et le même diagramme pour $C_{EXT} < 1000pF$.

La table de vérité de cet élément est donnée par la figure 3 de la page suivante.

I-5-La double bascules JK (ou flip-flop) SN7476

Les deux bascules JK contenues dans cet élément sont identiques. Leur utilisation en fonction de la table de vérité permet d'en faire des circuits de commande logique, des compteurs, des diviseurs de fréquence etc..

Cette table de vérité est donnée par la figure 4 de la page suivante.

II-Mise en forme des tops lignes et tops images

II-1-Mise en forme des tops lignes

Le signal vidéo composite comporte outre le signal vidéo pur contenant l'information utile, des tops de synchronisation lignes de durée $5\mu s$ et des paliers avant et arrière de durées respectives 6 et $1\mu s$ (voir fig.1 p.11).

La numérisation et la mémorisation de ces signaux ne présente aucun intérêt, d'autant plus que la visualisation se fera sur des unités vidéo de différents standards. Ils mobiliseront donc inutilement les mémoires du calculateur.

Pour éviter ce problème, les tops lignes seront mis en forme à l'aide du circuit double monostable SN74123 (voir fig.2 p.10).

Le premier monostable sera déclenché sur le flanc montant des tops lignes; l'impulsion de sortie aura une largeur de $58\mu s$.

Cette impulsion déclenchera le deuxième monostable sur le flanc descendant et l'impulsion obtenue en sortie aura alors une durée de $52\mu s$ correspondant à l'information utile (voir chronogramme fig.3 p.11).

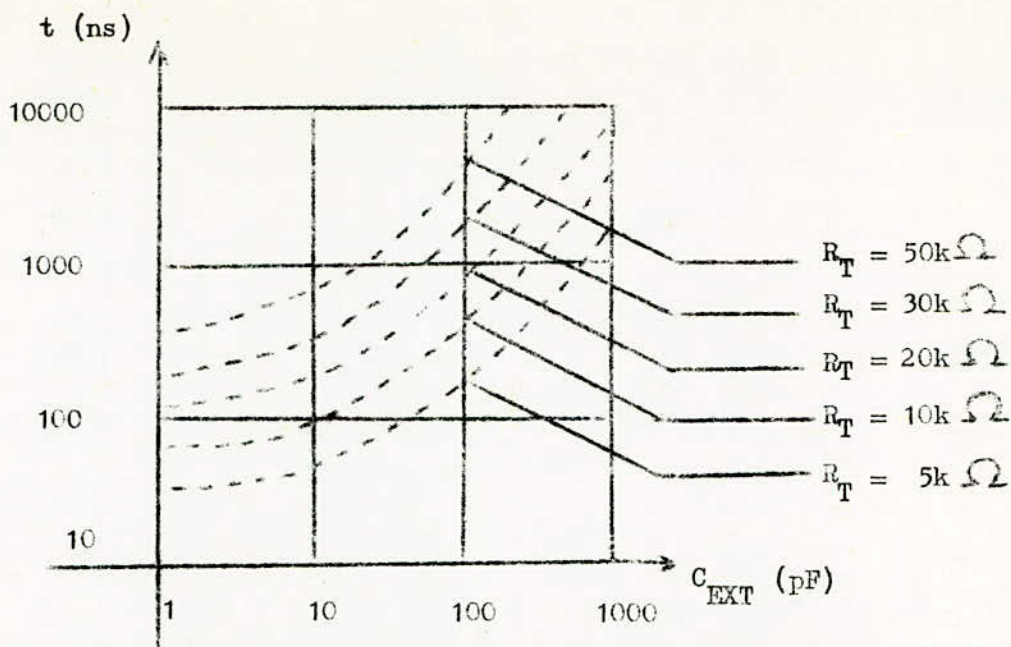


Fig.1 : diagramme donnant t en fonction de R_T et C_{EXT}

Entrées			Sorties	
Clear	A	B	Q	\bar{Q}
0	X	X	0	1
X	1	X	0	1
X	X	0	0	1
1	0	↑	⌊	⌋
1	↓	1	⌊	⌋
↑	0	1	⌊	⌋

Fig.2 : Table de vérité du monostable
SN74123

Entrées			Sorties	
A ₁	A ₂	B	Q	\bar{Q}
0	X	1	0	1
X	0	1	0	1
X	X	0	0	1
1	1	X	0	1
1	↓	1	⌊	⌋
↓	1	1	⌊	⌋
↓	↓	1	⌊	⌋
0	X	↑	⌊	⌋
X	0	↑	⌊	⌋

Fig.3 : Table de vérité du monostable
SN74121

Entrées					Sorties	
Preset	Clear	Clock	J	K	Q	\bar{Q}
0	1	X	X	X	1	0
1	0	X	X	X	0	1
0	0	X	X	X	1*	1*
1	1	⌊	0	0	Q ₀	\bar{Q}_0
1	1	⌊	1	0	1	0
1	1	⌊	0	1	0	1
1	1	⌊	1	1	Div. par 2	

* : état instable

Fig.4 : Table de vérité de la bascule JK SN7476

II-2-Mise en forme des tops images

Certaines analyses d'images peuvent avoir lieu lors du transfert d'une colonne. Le compteur images doit être à ce moment bloqué pour éviter un décalage désordonné du train d'impulsions d'échantillonnage.

Une porte "ET" à deux entrées sera donc nécessaire afin que le comptage ait lieu seulement quand l'ordre de numérisation est donné.

Cependant cet ordre de numérisation délivré par l'ordinateur peut arriver à n'importe quel moment, une fois la colonne transférée.

Or le comptage des tops images ne devrait avoir lieu qu'en début de chaque top trame, sinon l'échantillonnage ne commencerait pas en début de colonne. Des points seront alors perdus. Pour éviter cela, il a été prévu une mise en forme des tops images à l'aide d'un monostable SN74121 (voir fig. 4 p. 11).

Ce dernier sera déclenché sur le flanc montant de l'impulsion image.

L'impulsion de sortie aura une largeur de 1,6ms égale à celle des tops trames (voir chronogramme fig. 5 p.11).

III-Le décalage

III-1-Nécessité du décalage

Pendant l'analyse d'une image, l'échantillonnage et la conversion d'une colonne donnée s'effectueront à l'aide d'un train d'impulsions à la fréquence ligne.

Pour la colonne suivante, ces mêmes opérations vont se répéter; elles seront cependant décalées de 100ns et ceci jusqu'à la 512ème colonne.

L'image sera alors entièrement numérisée.

III-2-Obtention du décalage (voir fig.1 p.12)

La méthode retenue pour obtenir le décalage désiré consiste à compter les impulsions d'images (obtenues à partir des impulsions trames par un diviseur de fréquence par 2 réalisé à l'aide d'une bascule JK SN7476) à l'aide d'un compteur asynchrone (réalisé à l'aide de 3 compteurs SN74LS93) comptant jusqu'à 512 et préalablement initialisé en début de traitement.

Le nombre d'impulsions comptées affiché par les sorties de ce compteur est chargé dans un décompteur synchrone à chaque impulsion ligne (après sa mise en forme) qui jouera le rôle de l'impulsion de chargement ou "LOAD".

Pendant ce temps une horloge donnera exactement un nombre d'impulsions correspondant à la durée du décalage voulu. La sortie de l'horloge sera connectée à l'entrée du décompteur. Dès qu'il se charge à un nombre n d'impulsions images, il décomptera ce nombre grâce aux impulsions de décomptage données par l'horloge. A la fin de ce décomptage il générera

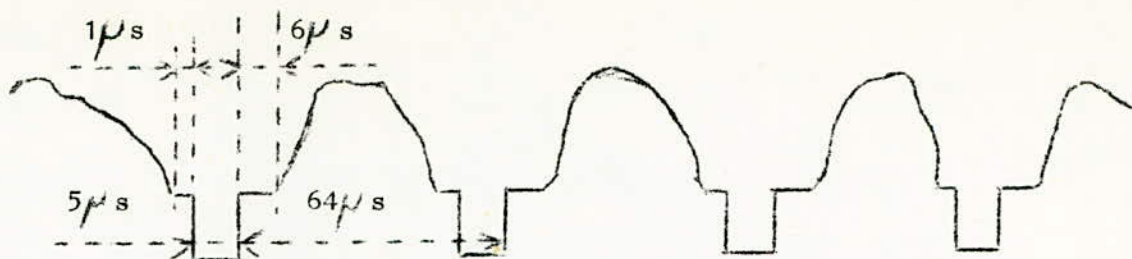


Fig.1 : Forme du signal vidéo traité.

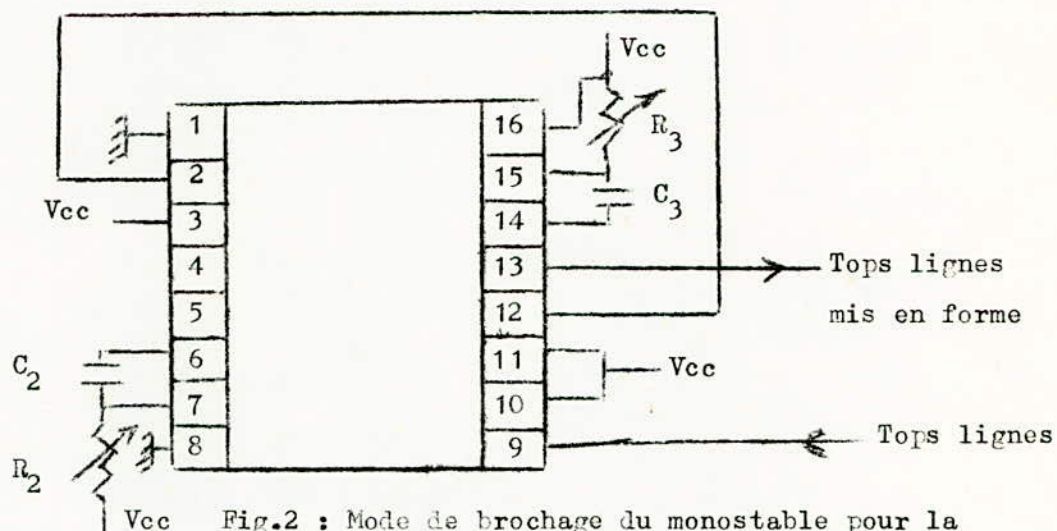


Fig.2 : Mode de brochage du monostable pour la mise en forme des tops lignes.

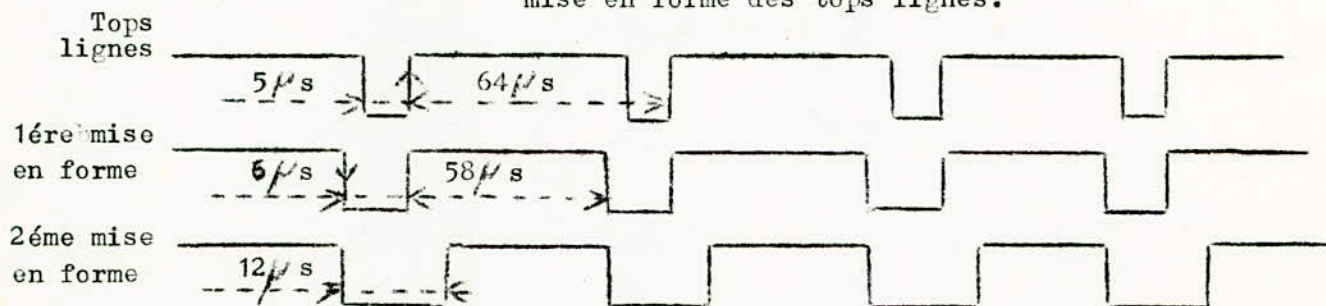


Fig.3 : Chronogramme : mise en forme des tops lignes.

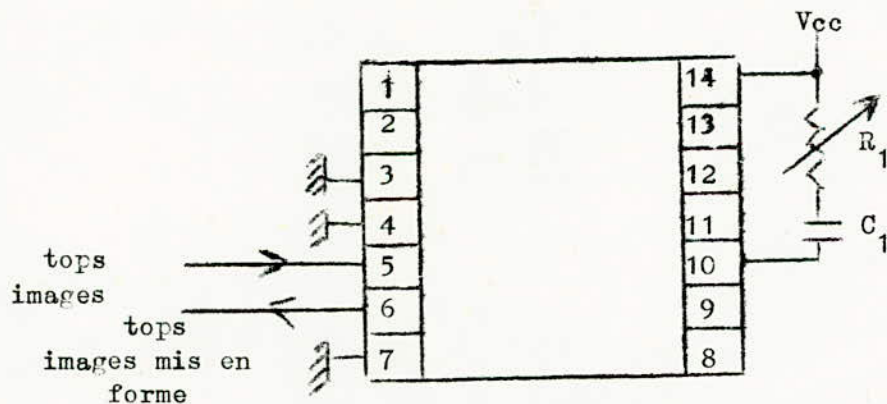


Fig.4 : Mode de brochage du monostable pour la mise en forme des tops images

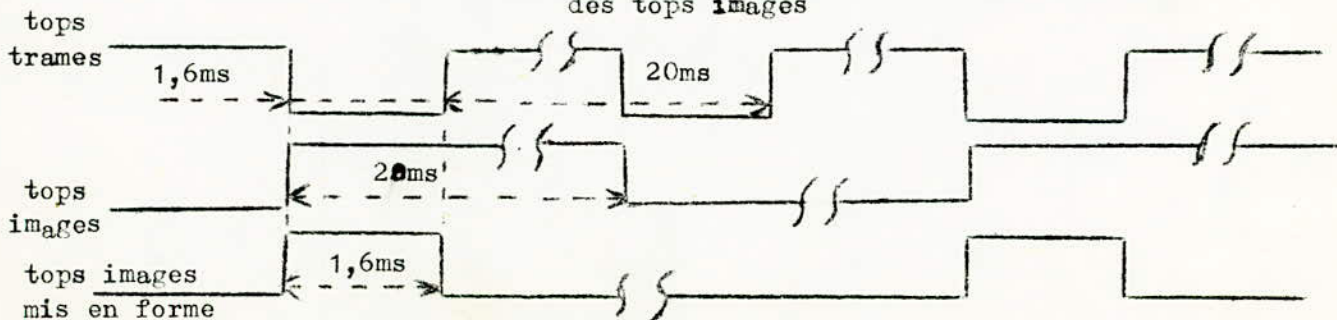
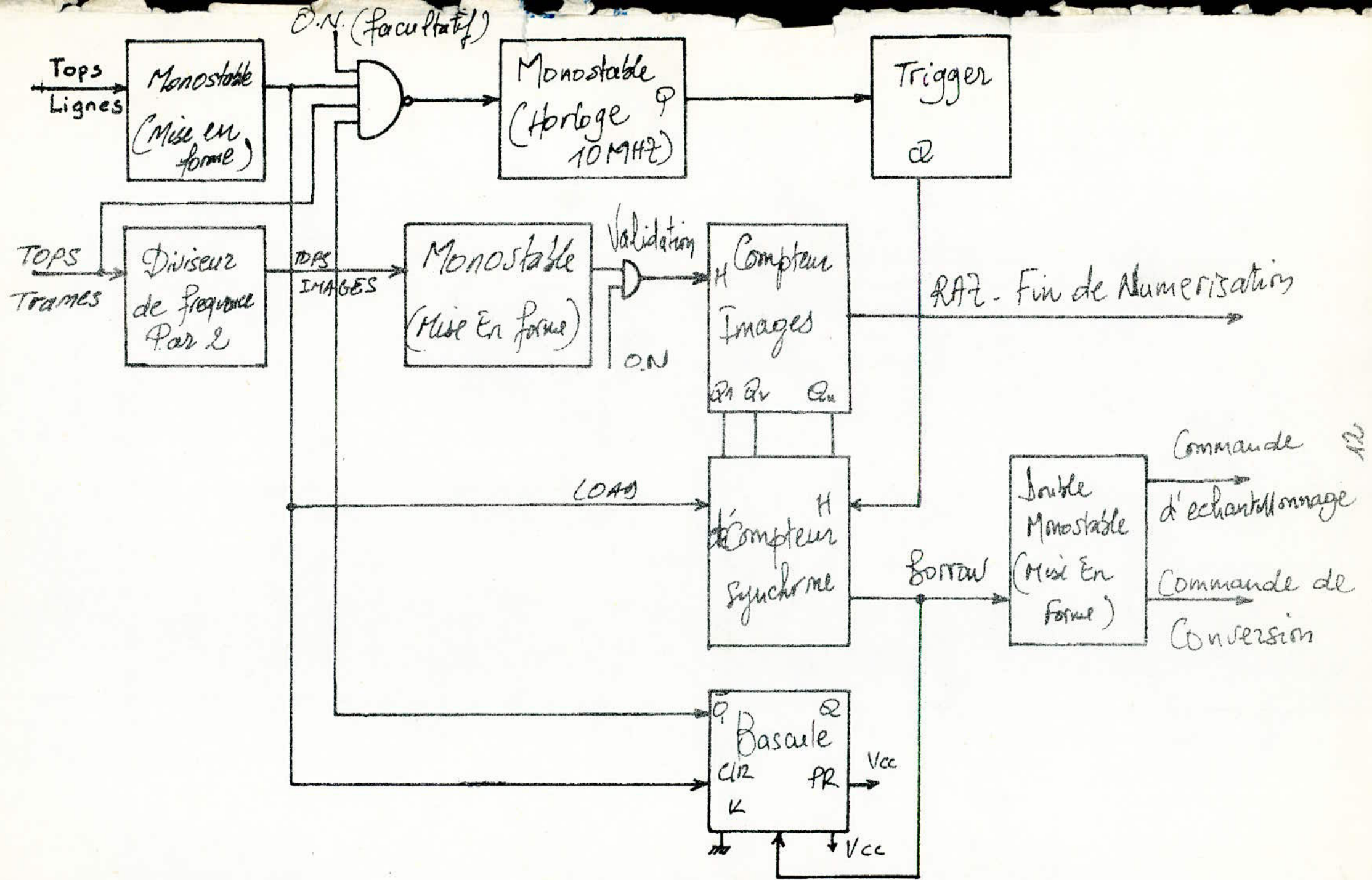


Fig.5 : Chronogramme : mise en forme des tops images



Block diagram of the digitization control circuit.

une impulsion négative dite "BORROW". Comme l'horloge est déclenchée par le flanc montant des impulsions lignes, le "BORROW" sera décalé par rapport à ce flanc d'une durée correspondant au nombre d'impulsions images comptées par le compteur asynchrone.

Par la suite le "BORROW" jouera un rôle important.

IV-La commande de l'horloge (voir fig.1 P.12)

IV-1-Description de l'horloge

Pour l'obtention d'un décalage donné, il est nécessaire d'avoir une horloge commandée donnant à sa sortie un nombre d'impulsions correspondant à ce décalage, c'est à dire égal au nombre d'images analysées, et ceci à la fréquence ligne.

L'horloge utilisée (voir fig.1 p.14) a été conçue à l'aide de deux monostables (SN74123).

Le premier constitue l'horloge proprement dite; il est bouclé sur lui-même, sa sortie \bar{Q} étant branchée à son entrée non inverseuse, l'entrée inverseuse constituant l'entrée de commande. Le réglage de la fréquence de l'horloge s'effectue à l'aide de la résistance variable (R_5 , P_5).

Le deuxième monostable constitue un circuit de mise en forme des impulsions obtenues, il permet de faire varier le rapport cyclique de celles-ci par simple action sur la résistance variable (R_4 , P_4). Son entrée non inverseuse sera ainsi connectée à la sortie du premier monostable, alors que son entrée inverseuse forme l'entrée de commande.

L'impulsion de commande appliquée aux deux entrées inverseuses des deux monostables règle le fonctionnement de l'horloge.

Quand cette impulsion est au niveau logique 0 l'horloge fonctionne et donne des impulsions en sortie; quand elle est au niveau logique 1 l'horloge est bloquée et ne donne rien en sortie (voir fig. 2 p.14).

Remarque

Aux hautes fréquences, la présence de capacités parasites dans les monostables modifie sensiblement la forme des impulsions obtenues. Pour corriger cet inconvénient, on utilise un autre circuit de mise en forme à la sortie de l'horloge. Il est constitué d'un trigger de Schmitt comprenant deux portes "NAND" (voir fig. 1 p.14).

Le signal de sortie de l'horloge est appliqué aux 4 entrées de la première porte, la sortie de celle-ci étant elle-même appliquée aux quatre entrées de la deuxième qui donne finalement à sa sortie les tops d'horloge prêts à l'emploi.

IV-2-L'impulsion de commande de l'horloge

Cette impulsion est générée principalement par la bascule JK (SN7476).

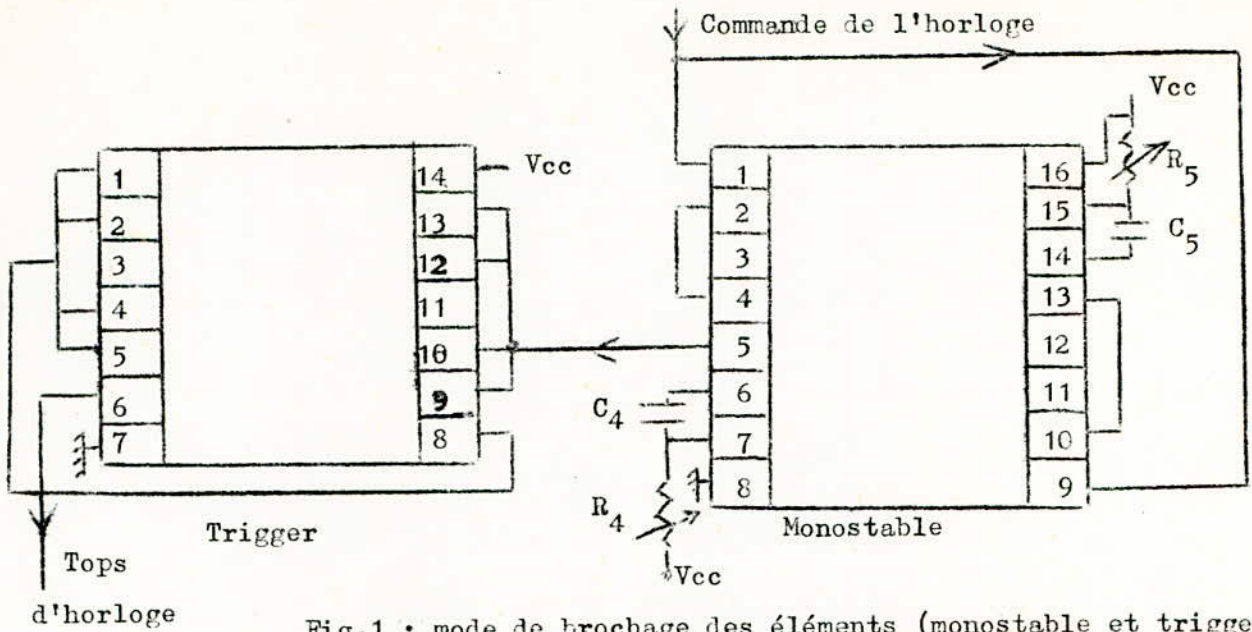


Fig.1 : mode de brochage des éléments (monostable et trigger) constituant l'horloge.

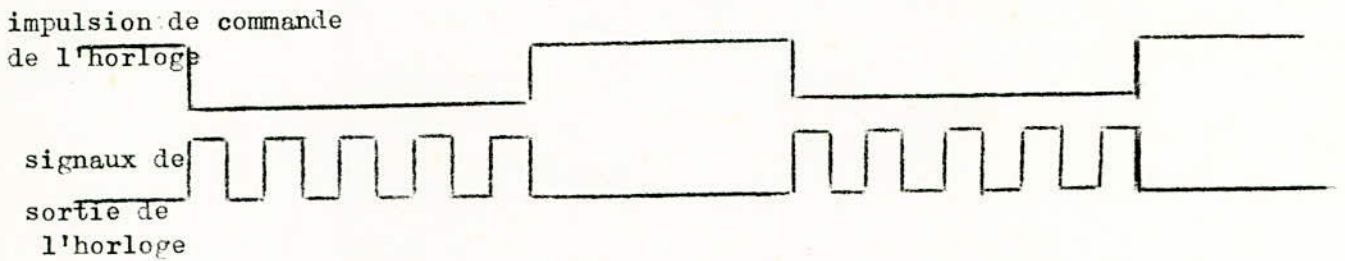


Fig.2 : Chronogramme : commande de l'horloge.

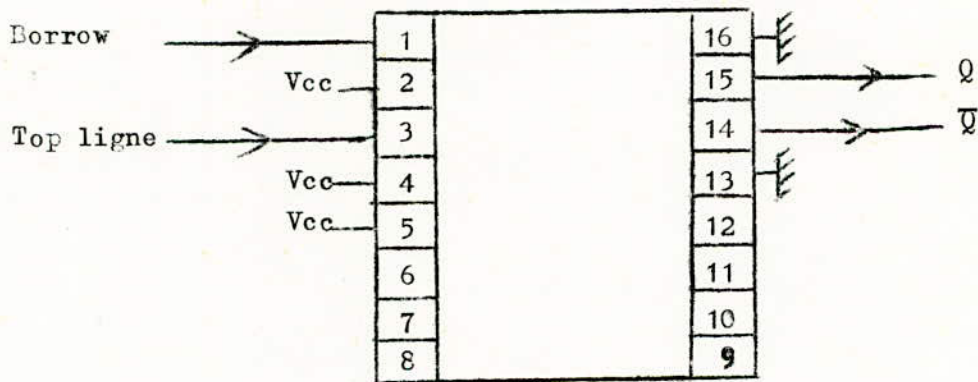


Fig.3 : mode de brochage de la bascule JK générant la commande de l'horloge.

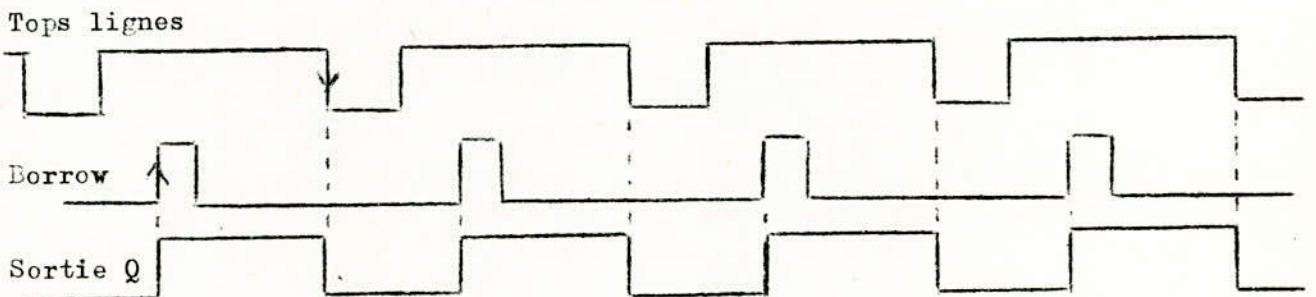


Fig.4 : Chronogramme : génération de la commande de l'horloge

L'impulsion "BORROW" du décompteur est inversée et appliquée à son entrée horloge ou "CLOCK", alors que les tops lignes sont appliqués à son entrée de remise à zéro ou "CLEAR". (voir fig.3 p.14)

Au départ la sortie Q de la bascule JK est à 0, à l'arrivée de l'impulsion "BORROW", Q passe à l'état 1 car durant ce temps l'entrée "CLEAR" est à 1.

Cet état va durer jusqu'à l'arrivée du top ligne qui est négatif, le "CLEAR" devient alors nul. Ceci provoque la remise à zéro de la sortie Q de la bascule (voir chronogramme fig. 4 p.14).

L'horloge décrite précédemment donne des impulsions quand sa commande est à l'état logique 0. Ainsi tant que Q est à 0, son application à l'entrée de commande de l'horloge donnerait des tops de fréquence réglée par (R_5, P_5) .

Cependant lors du retour trame, le balayage ligne continue, les impulsions seront alors toujours données par l'horloge et ainsi l'échantillonnage et la conversion se poursuivront normalement (voir commande de l'échantillonnage et de la conversion).

Comme seul l'enregistrement du signal vidéo présente de l'intérêt et dans le souci de bloquer la numérisation lors du retour ligne ou trame, l'impulsion de commande de l'horloge sera alors :

$$\text{Commande horloge} = \text{TOPTR} \cdot \overline{Q} \cdot \text{TOPLI} \cdot \text{ORNU} \quad (\text{voir chronogramme})$$

où : TOPTR = top trame

TOPLI = top ligne

ORNU = ordre de numérisation

\overline{Q} = sortie inversée de la bascule JK

V-Commande de l'échantillonnage (voir annexe théorique)

Pour effectuer l'échantillonnage du signal vidéo, il faut prévoir un train d'impulsions.

Cette opération comportant le prélèvement de l'information et son stockage sur une capacité aura lieu quand l'impulsion est à un niveau logique 1, ce qui rend l'échantillonneur conducteur. Le niveau logique 0 correspondra au maintien, l'échantillonneur à ce moment sera non conducteur, la charge de la capacité sera alors transférée au convertisseur en vue de sa numérisation.

L'échantillonneur étudié ayant un temps d'acquisition de 35ns, l'échantillonnage du signal vidéo à la fréquence ligne consistera donc à rendre conducteur l'échantillonneur pendant 35ns et de le bloquer pendant 64µs, c'est à dire jusqu'au point suivant de la colonne.

Le "BORROW" obtenu précédemment convient parfaitement, après une mise en forme, à la commande de l'échantillonneur.

Mise en forme du "Borrow"

L'échantillonnage nécessite un train d'impulsions (au nombre de 625) à la fréquence ligne ayant chacune une durée de 35ns, ce train de 625 impulsions devant se décaler de 100ns après le transfert de chaque colonne.

Ces impulsions sont présentes à la sortie "BORROW" du décompteur synchrone, mais pour être opérationnelles, elles doivent subir une mise en forme.

Le circuit utilisé pour cette opération est un monostable (SN74123) qui est déclenché sur le flanc descendant de l'impulsion "BORROW". La résistance (R_6 , P_6) et la capacité C_6 connectées au monostable seront choisies de manière que son impulsion de sortie ait une durée de 35ns (voir fig.2 p.17)

VI-Commande de la conversion

la valeur chargée sur la capacité de maintien de l'échantillonneur va être transférée sur l'impédance d'entrée du convertisseur grâce à une impulsion appliquée à l'entrée "START CONVERT". La durée de cette impulsion doit être comprise entre 50 et 105ns, elle est choisie à 80ns.

Elle est obtenue à partir de l'impulsion de commande de l'échantillonnage à l'aide d'un monostable qui est déclenché sur le flanc descendant de celle-ci, et ceci afin de commencer la conversion après l'acquisition complète d'un échantillon du signal à numériser.

La durée de l'impulsion de commande de la conversion (80ns) est obtenue par action sur les valeurs de (R_7 , P_7) et C_7 (voir fig.2 p.17)

-Remarque :

Un seul monostable (SN74123) est utilisé pour la mise en forme des impulsions de commande de l'échantillonnage et de la conversion (voir fig.1 p.17)

VII-Réalisation pratique

Les circuits décrits précédemment assurant la commande de la numérisation sont groupés sur une même carte appelée carte de commande.

Celle-ci a été réalisée en circuit imprimé et en "wrapping". Elle s'enfiche sur un connecteur "VERCO" à 44 connections. Cependant seules 9 d'entre elles sont utilisées dans l'ordre suivant :

-A = masse

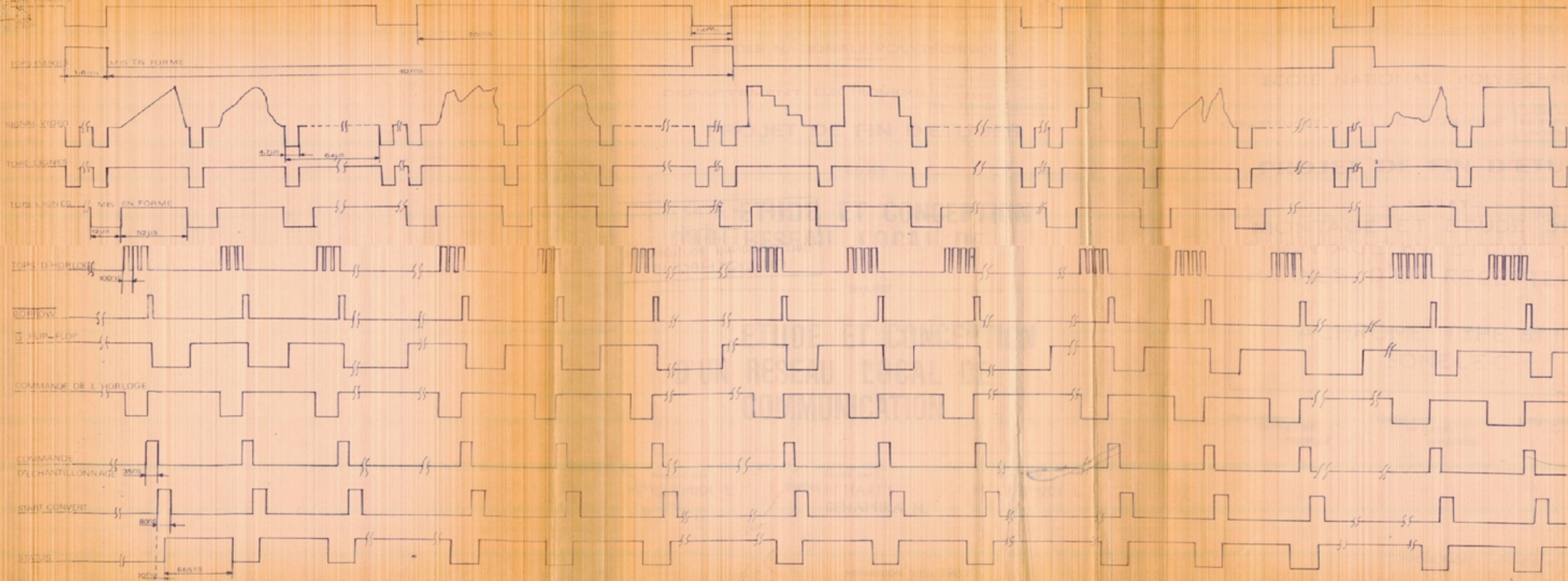
-C = alimentation : $V_{cc} = +5V$

-K = entrée de la commande de l'initialisation et de la RAZ du compteur images

-M = entrée des impulsions trames

-P = entrée des impulsions lignes

CHRONOGRAMME I: génération des signaux de commande



- S = entrée du signal : ordre de numérisation
- U = sortie du signal de commande de l'échantillonnage
- W = sortie du signal : fin de numérisation
- Y = sortie du signal de commande de la conversion

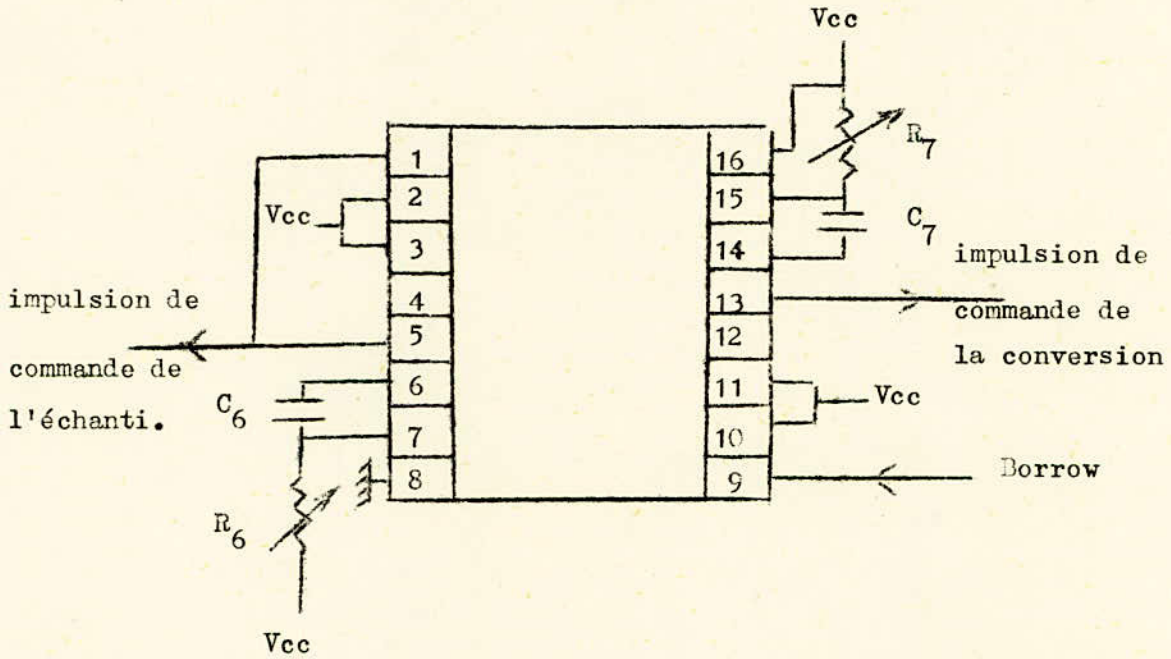


Fig.1 : mode de brochage du monostable générant les impulsions de commande de l'échantillonnage et de la conversion

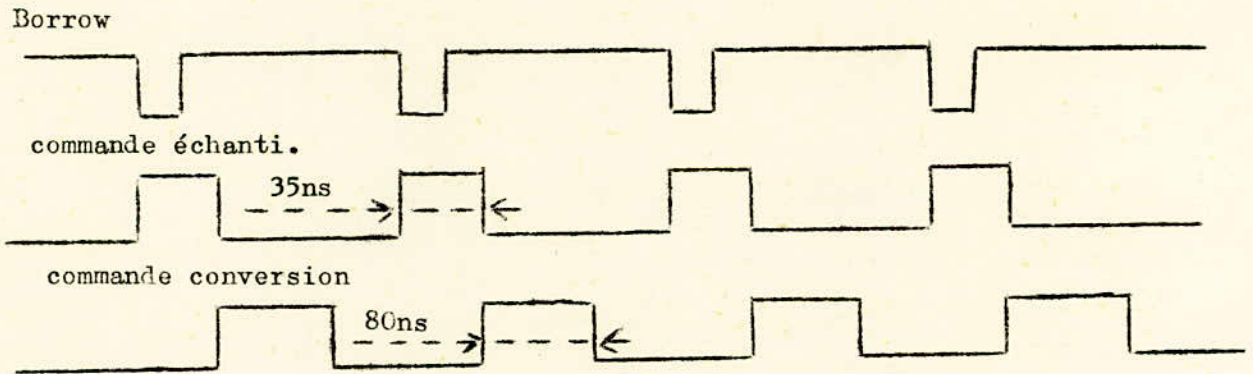


Fig.2 : Chronogramme : génération des impulsions de commande de l'échantillonnage et de la conversion

broches 1 et 5 de l'amplificateur alors que son point milieu est connecté à la broche 7 (voir fig.1 p.20)

I-2-L'échantillonnage (voir annexe théorique)

L'échantillonneur utilisé est le "SHM-UH" de "DATEL". Son schéma équivalent et son bloc-diagramme sont représentés par les figures 2 et 3 de la page 20.

C'est un échantillonneur très rapide, il est en effet caractérisé par :

- un temps d'acquisition de 35 ± 10 ns
- un temps d'ouverture de 200ps
- un temps de réponse (temps au bout duquel le signal de sortie devient égal au signal d'entrée) de 50ns au maximum.(voir chronogramme fig.1 p.21)

Ceci montre la possibilité du "SHM-UH" d'échantillonner des signaux large bande tels que le signal vidéo dont la bande s'étend de 0 à 5MHz (st, CCIR B).

Les autres caractéristiques de cet échantillonneur sont :

- un interrupteur électronique commandé par des impulsions de largeur 35 ± 10 ns et d'amplitude 5V.
- une impédance d'entrée de commande de 50Ω
- une entrée analogique bipolaire pouvant varier dans une plage de -5 à +5V.
- une impédance d'entrée analogique de $100M\Omega$ en parallèle sur une capacité de 50pF.
- une faible impédance de sortie valant au plus 10Ω
- un gain sans changement de signe variant de 0,92 à 0,95.

Ainsi le signal analogique d'entrée se retrouve pratiquement identique à lui-même en amplitude et en phase en sortie de l'échantillonneur.

- une vitesse maximale d'échantillonnage de 10MHz au maximum.

Le chronogramme donné par la figure 1 p.21 montre bien les différentes variations que subit le signal à la sortie de l'échantillonneur, le signal appliqué étant un signal carré.

Réglage du zéro (ou de la tension de décalage)

- l'entrée analogique est mise à la masse (broches 10 et 11 reliées entre elles)
- on applique ensuite un signal de commande adéquat à l'aide d'un câble coaxial (entre la broche 1 ou entrée de commande et la broche 2 ou masse)
- à l'aide d'un voltmètre digital précis, on ajuste le zéro de l'échantillonneur en agissant sur un potentiomètre d'offset interne à l'aide d'une vis située sur une de ses faces latérales.

Echantillonnage du signal vidéo

Le signal vidéo amplifié auparavant à +5V est appliqué à l'entrée analogique (broche 10) de l'échantillonneur-bloqueur commandé par un train

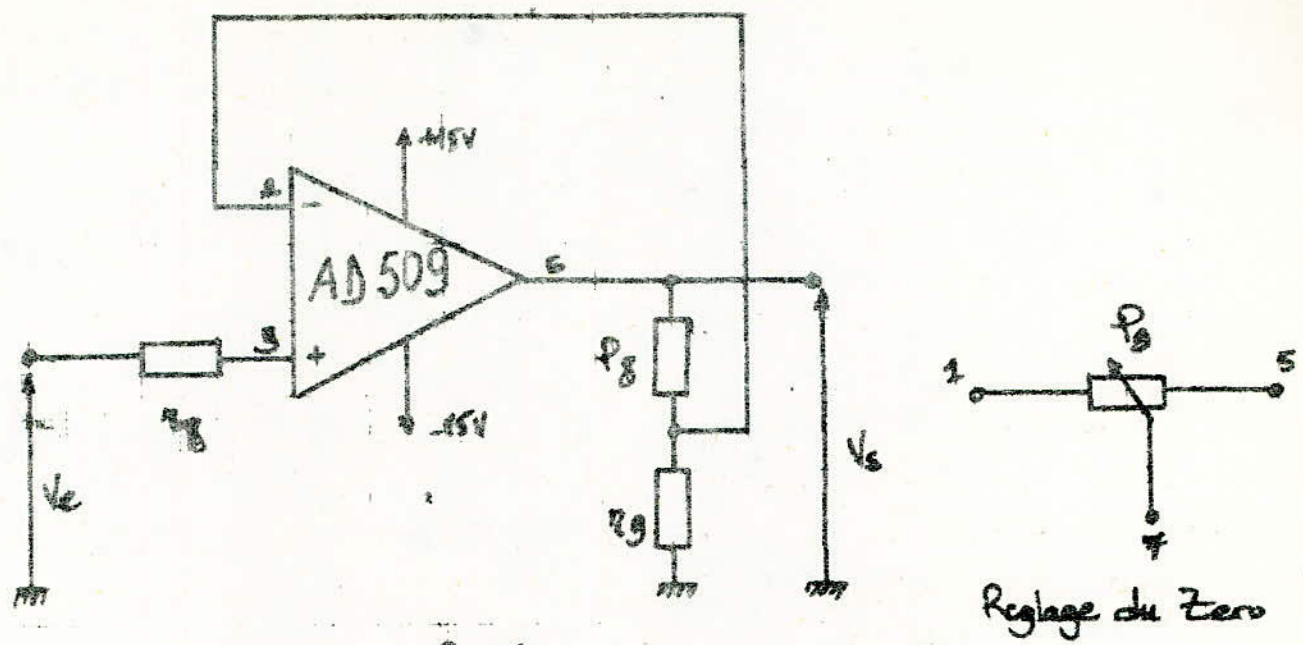


Fig.1

Schema Equivalent De L'Echantillonneur Bloqueur:

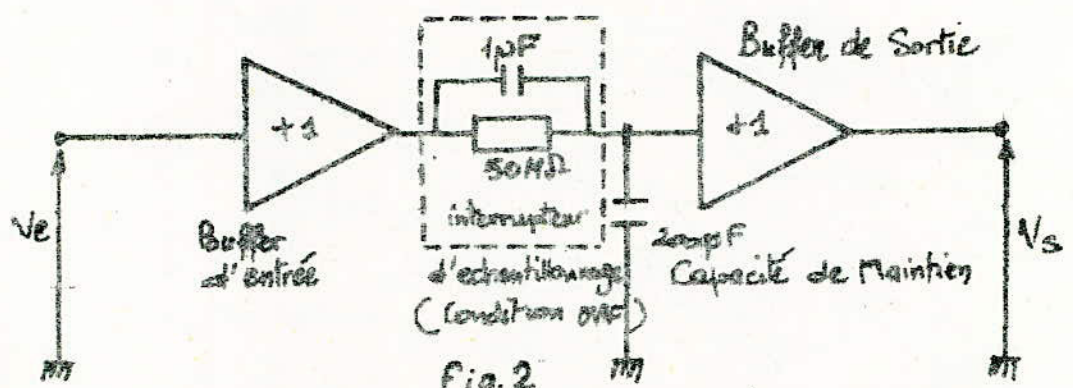


Fig.2

Bloc-Diagramme De L'Echantillonneur Bloqueur SHM-UH:

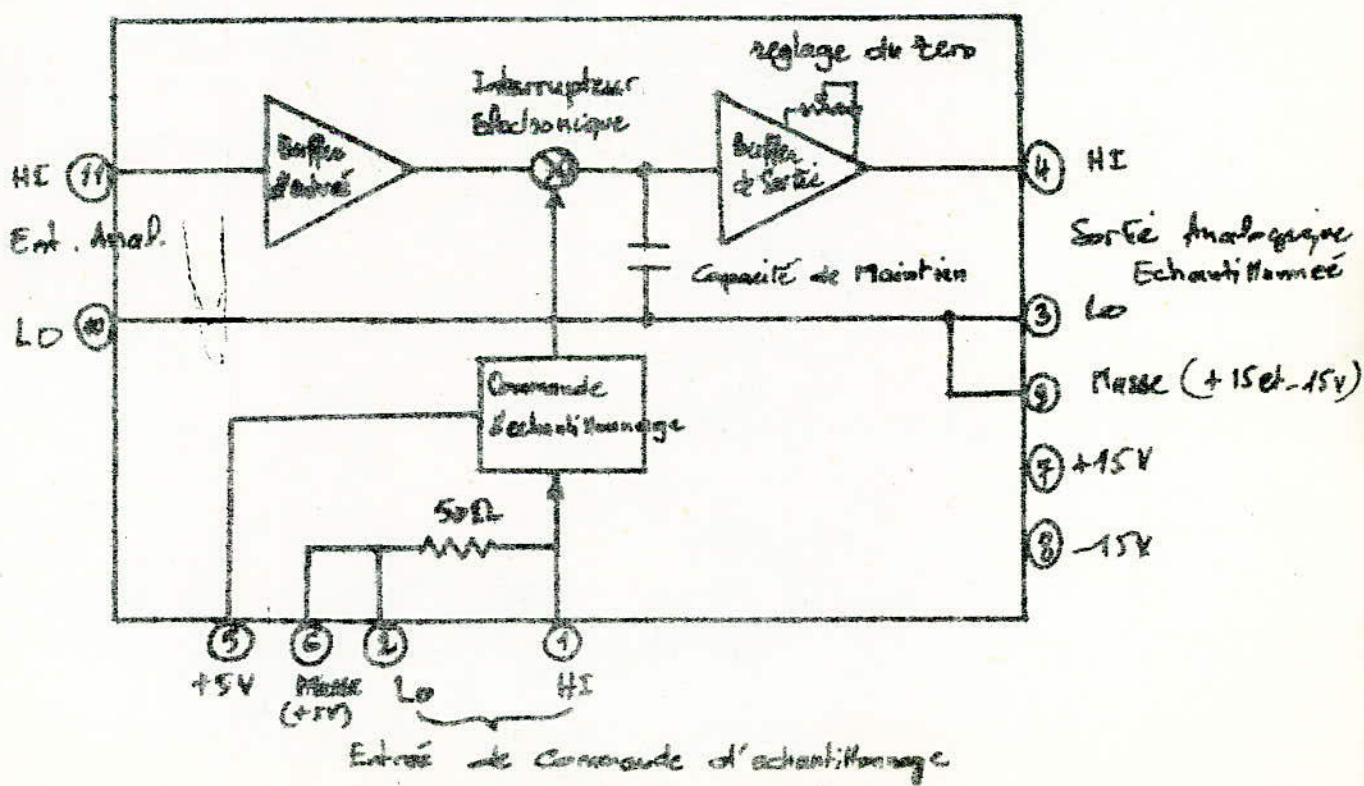


Fig.3

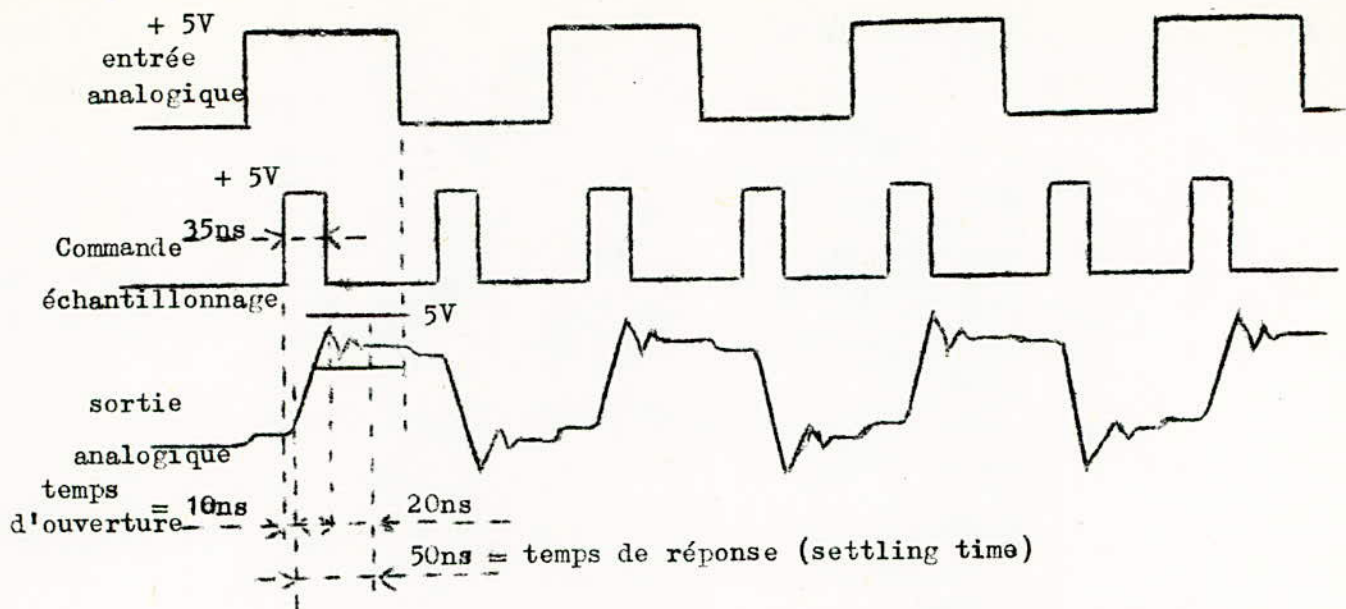


Fig.1 : Chronogramme de l'échantillonneur-bloqueur "SHM-UH" de DATEL

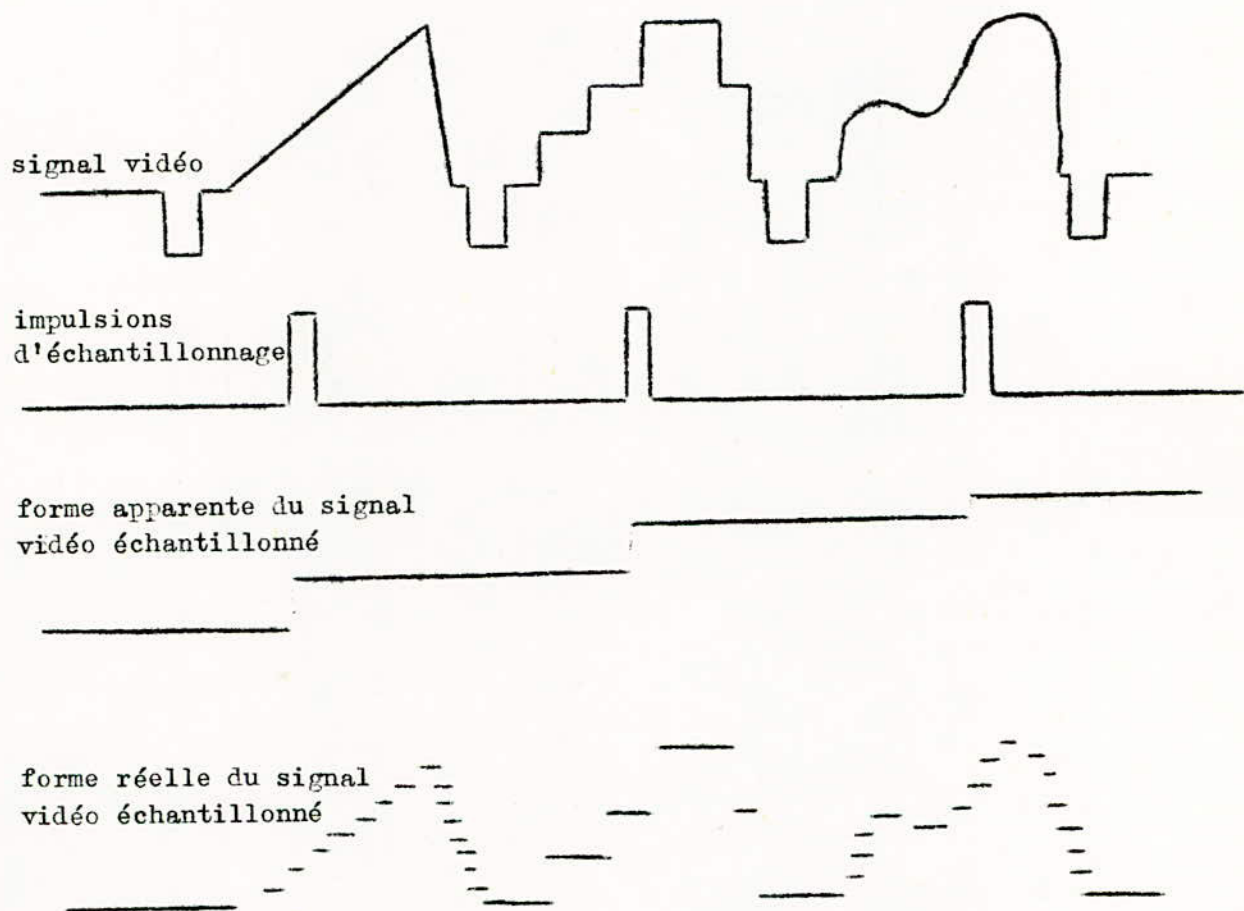


Fig.2 : Allure du signal vidéo avant et après l'échantillonnage

d'impulsions de durée 35 ± 10 ns à la fréquence ligne.

Comme il a été vu précédemment, la commande de l'échantillonnage est telle que seule l'information utile du signal vidéo est traitée. Ainsi le signal de sortie échantillonné aura l'allure donnée par la figure 2 p.21 .

I-3-La conversion (voir annexe théorique)

Le convertisseur utilisé est le "CAN 4130-30" de "TELEDYNE PHILBRICK"

Caractéristiques :

- C'est un convertisseur assez rapide : son temps de conversion est de 750ns.
- sa résolution est de 8 bits.
- il utilise la méthode de conversion par approximations successives.
- sa propre tension de référence interne est de -10V.
- l'utilisation d'une tension de référence externe est possible.
- la tension analogique d'entrée peut varier dans une plage s'étendant de -5 à +5V.
- sa table de codage est donnée par la figure 1 p.24 .
- son impédance d'entrée vaut $1k\Omega \pm 5\Omega$.
- ses sorties se font sur des "buffers" internes afin d'éviter tous les problèmes pouvant affecter la précision (voir le schéma fonctionnel fig.1 p.23).
- il offre deux possibilités de sorties : sortie série et sortie parallèle.
- les impulsions de l'horloge interne sont disponibles à la broche "CLOCK OUT".
- un signal de fin de conversion est disponible à la sortie "STATUS". Lors de la conversion, ce signal est à un niveau logique 1; à la fin de celle-ci, il retombe à un niveau logique 0. Sa durée est de 665ns.

Mode opératoire :

Pour effectuer une conversion simple, on commande le CAN par une impulsion externe de largeur au plus égale à 105ns (voir chronogramme fig.2 p.24). Cette impulsion est appliquée à l'entrée "START CONVERT".

Ceci permet à l'opérateur de contrôler le CAN.

Pour une conversion répétitive, il suffit d'envoyer à l'entrée "START CONVERT", à travers un inverseur le signal "STATUS" (voir fig.1 p.23)

Le CAN 4130-30 offre deux possibilités pour enregistrer les huit bits de sortie correspondant à un mot N :

++enregistrement série : le mode de branchement est représenté par la figure 2 p.23 : la sortie série (serial output) est reliée à l'entrée d'un registre à décalage commandé par le signal de l'horloge interne du convertisseur.

Les trois inverseurs constituent un circuit à retard, ce qui permet un

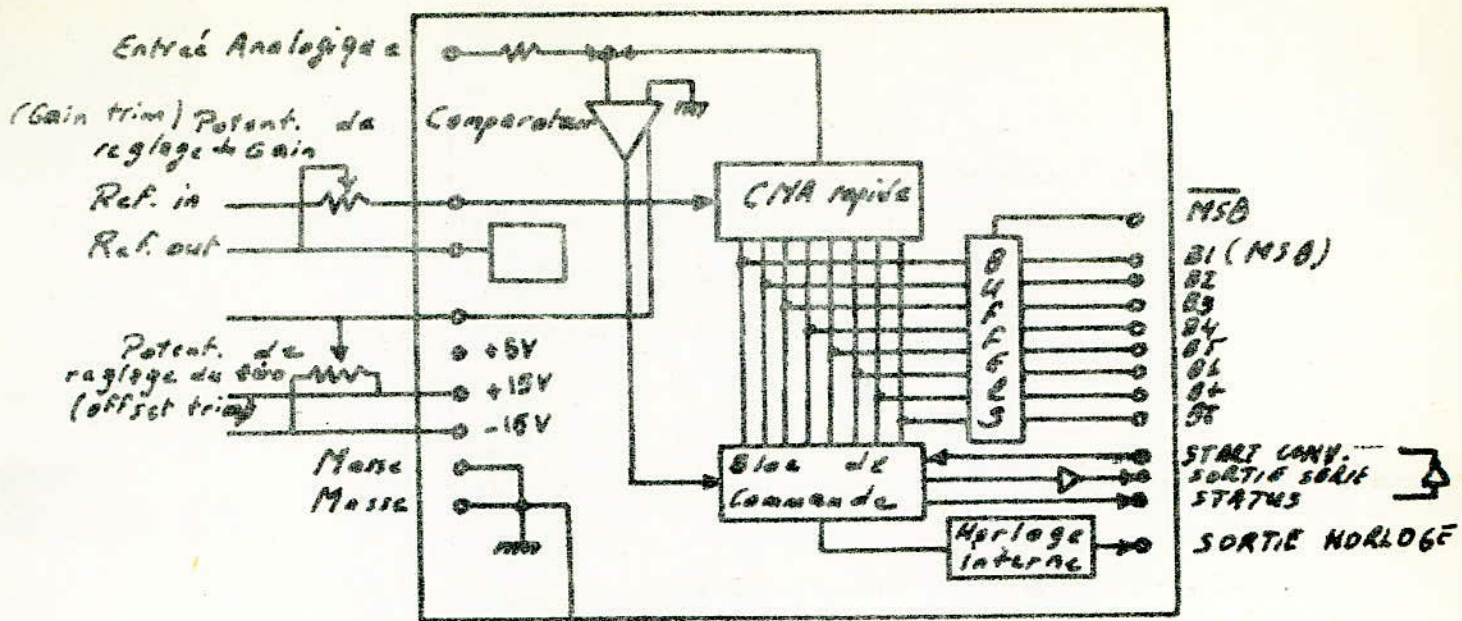


fig.1: Schéma fonctionnel du CAN 4930-30

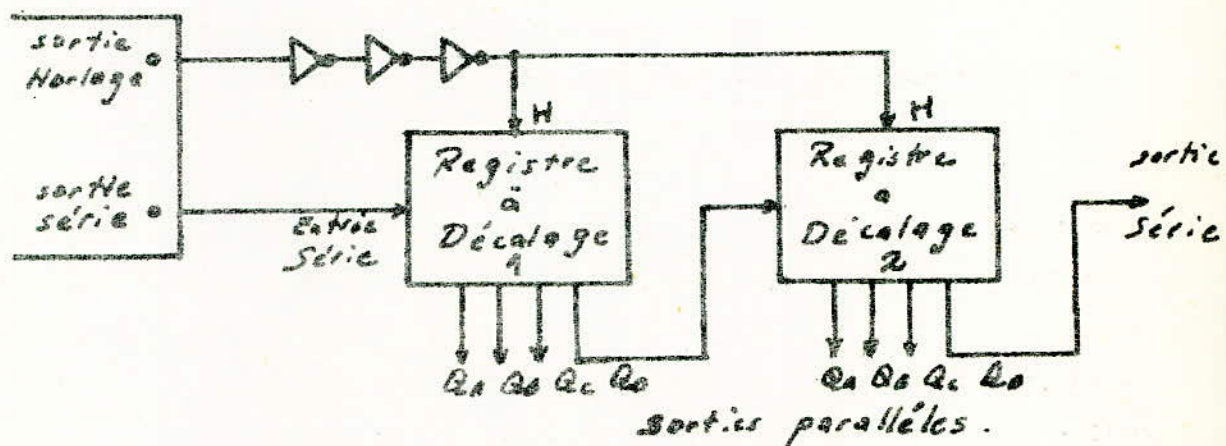


fig.2: Enregistrement Série.

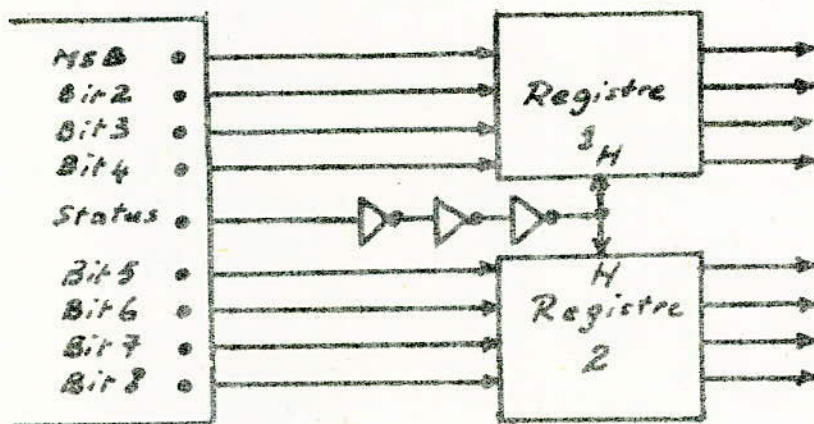


fig.3: Enregistrement Parallèle

Entrée Analogique	Sortie numérique	
	code utilisé	complém. à 2
+ FS	00000000	10000000
+ FS - LSB	00000001	10000001
+ $\frac{3}{4}$ scale	00100000	10100000
+ $\frac{1}{2}$.scale	01000000	11000000
0 + LSB	01111111	11111111
0	10000000	00000000
0 - LSB	10000001	00000001
- $\frac{1}{4}$.scale	11000000	01000000
- $\frac{3}{4}$ scale	11100000	01100000
- FS + LSB	11111111	01111111

Fig.1 : table de conversion du CAN 4130-30

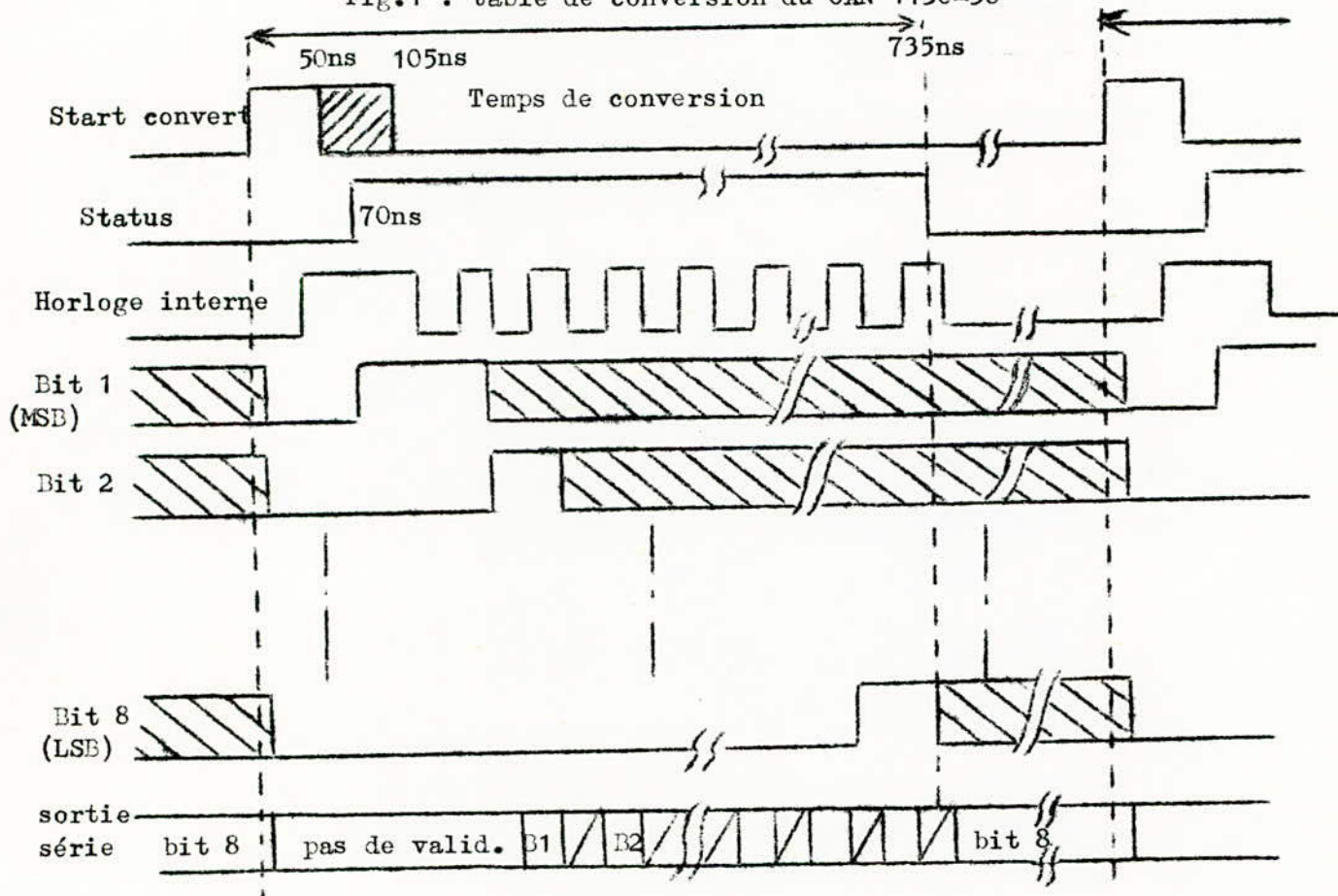


Fig.2 : Chronogramme du convertisseur 4130-30

enregistrement correct de l'information.

+un enregistrement parallèle : la figure 3 p.23 représente le mode de branchement dans un tel cas. Les bits de sortie sont reliés aux huit entrées d'un registre commandé par le "STATUS" à travers 3 inverseurs pour les mêmes raisons que précédemment.

Réglage du zéro : (voir fig. 1 p.23)

Pour régler la tension de décalage du CAN, on applique une tension de valeur $+FS - \frac{1}{2}LSB$ ($FS =$ Full Scale ou pleine échelle) à l'entrée analogique on ajuste le potentiomètre "OFFSET TRIM" de valeur $10k\Omega$, jusqu'à obtenir en sortie un mot N oscillant entre les configurations 00...00 et 00...01 (voir table de codage).

Réglage du gain : (voir fig. 1 p.23)

On applique une tension de $-FS + \frac{1}{2}LSB$ à l'entrée analogique et on ajuste le potentiomètre "GAIN TRIM" de $47k\Omega$ pour avoir en sortie un mot N variant entre 11.....10 et 11.....11.

Remarques :

1-Dans le cas de cette réalisation, les huit sorties parallèles du convertisseur sont appliquées au bloc mémoires-tampons; cela nécessite des buffers à 3 états afin d'adapter les entrées/sorties du bloc mémoires et le convertisseur (voir paragraphe : stockage temporaire)

2-Les impulsions "STATUS" seront utilisées comme impulsions d'horloge servant au comptage d'adresses (le flanc descendant de l'impulsion "STATUS" déclenchera le comptage et l'adressage des mémoires).

Le signal vidéo échantillonné est appliqué au convertisseur qui réalise la conversion grâce aux impulsions de commande de durée 80ns (voir logique de commande).

Chaque échantillon issu de l'échantillonneur-bloqueur est alors converti en un mot de 8 bits (voir table de conversion fig.1 p.24)

II-Le stockage temporaire

II-1-Les mémoires tampons

Dans un souci d'adaptation et dans le but d'éviter de solliciter le calculateur pour chaque point numérisé, ce qui le mobiliserait pendant un laps de temps assez long, il est préférable d'opérer par interruptions, ce qui laisserait au calculateur la possibilité d'effectuer d'autres tâches durant ce temps.

Ainsi les points codés ne seront transférés sur bandes magnétiques qu'une fois toute la colonne numérisée.

Il est donc nécessaire de stocker temporairement tous les points de cette colonne. Ce stockage sera réalisé à l'aide d'un bloc mémoires tampons. Sa

capacité doit être d'au moins 625 bytes (625 mots de 8 bits), c'est à dire le nombre total de points d'une colonne.

Les mémoires utilisées sont des mémoires RAM (Random Access Memory) ou mémoires vives du type MCM6810A. Ce sont des mémoires statiques en circuit MOS (N-Channel, Silicon Gate). Elles sont compatibles avec la famille des microprocesseurs MC6800. Elles ont l'avantage de travailler sans avoir besoin d'impulsion de rafraichissement, comme pour les mémoires dynamiques. Leurs cellules-mémoires sont organisées par byte ou mot de 8 bits.

Pour accéder à un mot-mémoire, il faut afficher aux 7 entrées d'adressage le chiffre binaire correspondant à ce mot, en ayant au préalable sélectionner le boitier-mémoire grâce aux 6 entrées "CHIP SELECT"

La commande R/W permet de choisir soit le mode "écriture", soit le mode "lecture". (voir bloc-diagramme fig. 1 p.27 et chronogramme fig. 2 p. 27).

Caractéristiques :

-Organisation interne : 128 bytes.

-Opérations statiques.

-Entrées/sorties bidirectionnelles à 3 états.

-6 entrées de sélection du boitier-mémoire appelées "CHIP SELECT":

++ 4 entrées activées avec un niveau logique 0.

++ 2 entrées activées avec un niveau logique 1.

-7 bits d'adressage des mots-mémoires.

-8 entrées de données.

-Tension d'alimentation +5V.

-Compatible TTL.

-Temps d'accès maximum : 450ns

II-2-Ecriture et lecture des données (voir fig.1 p.29)

A leur sortie du convertisseur, les 8 bits de codage d'un point donné vont être mémorisés dans un mot-mémoire, la commande R/W étant à un niveau logique 0 (correspondant à un cycle d'écriture : voir chronogramme fig. 2 p. 27).

Si les sorties du convertisseur sont directement reliées aux entrées/sorties des mémoires, lors du cycle lecture (R/W à 1) les informations vont se représenter aux sorties du convertisseur, ceci provoquera une atténuation (car les sorties se retrouvent en basse impédance). Elles ne pourront plus transiter vers le "MULTI-20" mais sont envoyées à la masse à travers les impédance de sortie du convertisseur, d'où la nécessité de placer des buffers à 3 états permettant l'échange entre le convertisseur et le bloc-mémoire d'une part, et d'autre part entre le bloc-mémoire et le "MULTI-20".

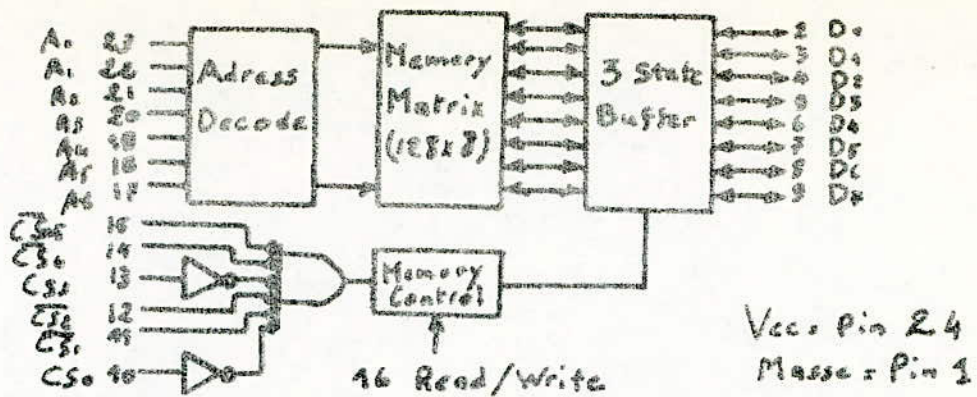
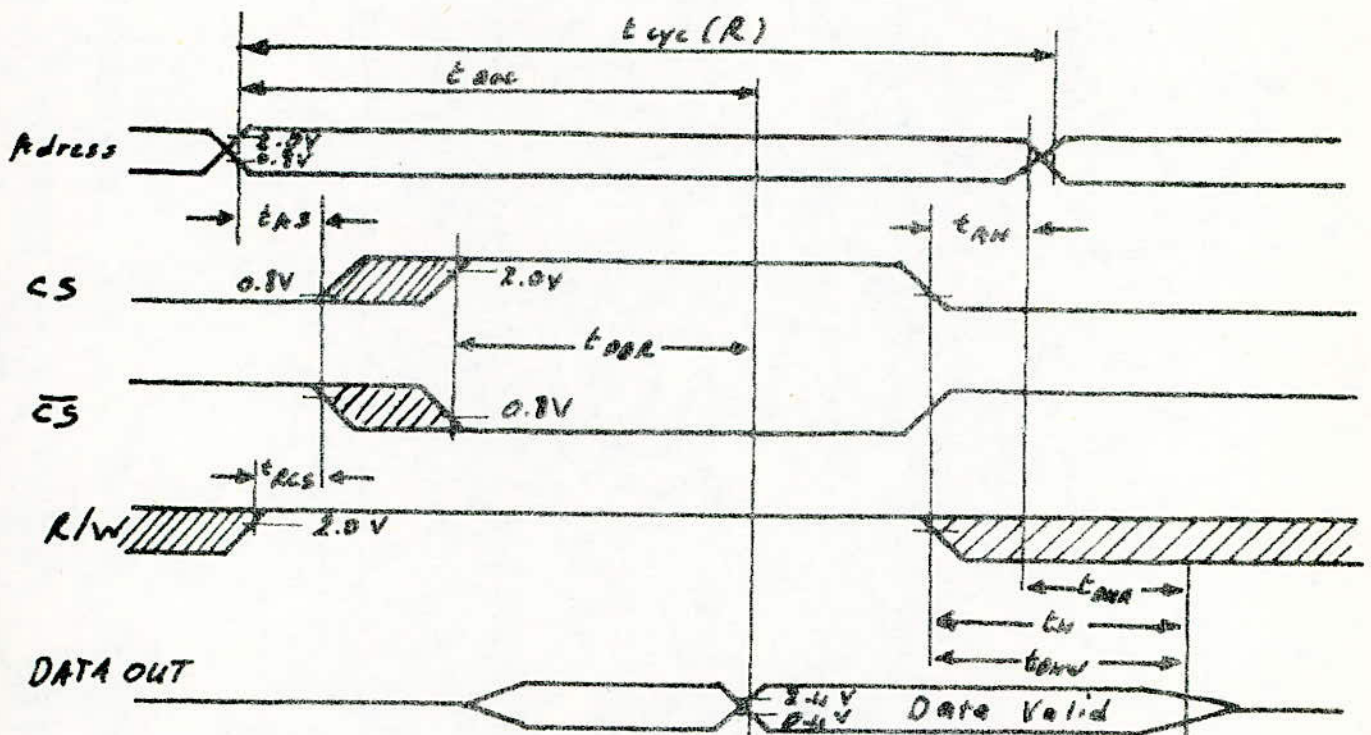


Fig.1: Schema - Bloc des mémoires MCM6810

Read cycle timing



Write Cycle Timing

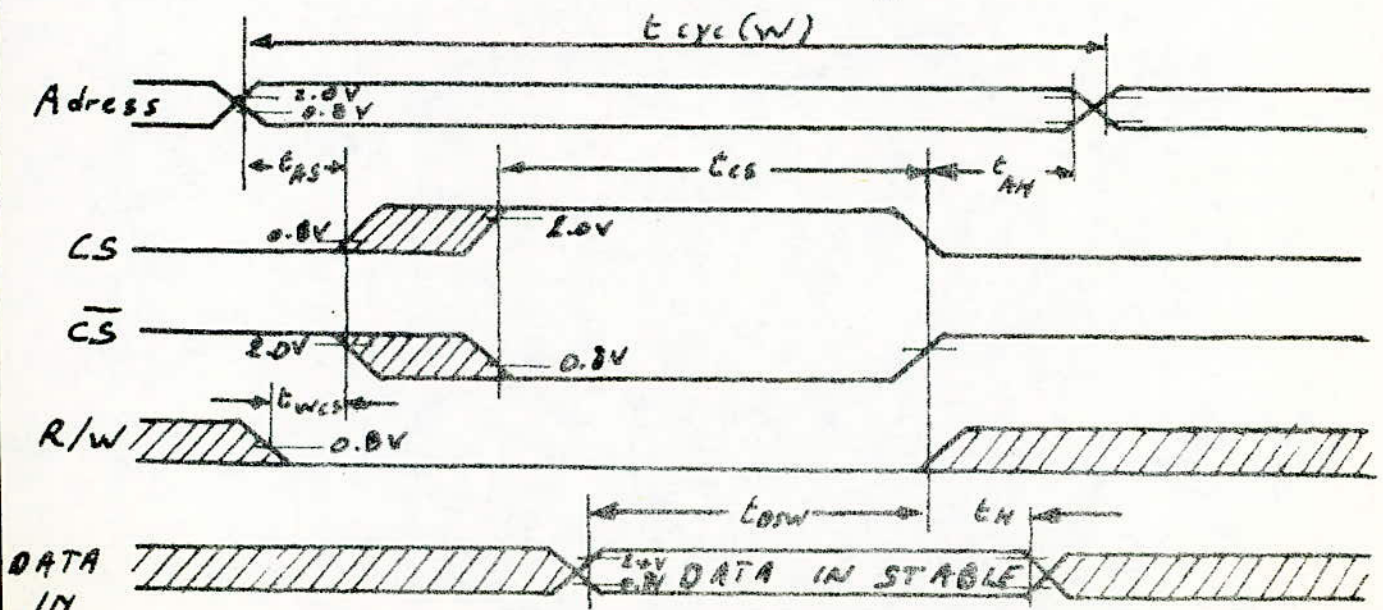


Fig.2: Chronogramme des Mémoires MCM6810

Les buffers utilisés sont deux MC8T26 (voir schéma de brochage). Leurs entrées de commande 1 et 15 seront reliées entre elles et reliées à l'ordre de numérisation, alors que la commande R/W des mémoires est reliée à l'ordre de transfert (correspondant à : ordre de numérisation)

Ainsi pendant le cycle d'écriture les portes 3, 6, 10 et 13 seront passantes alors que les portes 2, 5, 11 et 14 seront bloquées, ceci étant valable pour les buffers. Les informations passeront alors du convertisseur au bloc-mémoires.

Pendant le cycle de lecture, on aura l'inverse. Les sorties du convertisseur seront isolées et les informations transiteront du bloc-mémoires vers le "MULTI-20".

II-3-Adressage des mémoires (voir fig.1 p.29)

L'adressage des mémoires s'effectue par incrémentation d'un compteur asynchrone (SN74LS93) de 10 bits dont les sorties sont reliées aux entrées "CHIP SELECT" et adresses des mémoires. Suivant le chiffre binaire indiqué sur ces sorties, on aura accès à une adresse et une seule.

Pendant le cycle d'écriture, les impulsions à compter seront fournies par le convertisseur : ce sont les "STATUS" délivrés par ce dernier et qui déclencheront le compteur sur leurs flancs descendant correspondant à la fin de chaque conversion.

Pendant le cycle de lecture, les impulsions à compter seront les "STROBES" délivrés par le "MULTI-20" après chaque acquisition d'un mot. Les trois derniers bits du compteur (ceux qui ont le poids le plus fort) sont réservés à la sélection du boîtier-mémoire et sont donc reliés aux entrées "CHIP SELECT" des mémoires.

Les sept premiers bits sont reliés aux entrées adresses des mémoires.

Pour une configuration donnée des trois derniers bits, ils serviront à la sélection d'un mot-mémoire d'un boîtier donné (voir l'exemple donné par la figure suivante)

bits de sélection du boîtier-mémoire			bits de sélection du mot-mémoire							
b ₉	b ₈	b ₇	b ₆	b ₅	b ₄	b ₃	b ₂	b ₁	b ₀	
0	0	0	0	0	0	0	0	0	0	1er mot
0	0	0	0	0	0	0	0	0	1	2ème mot
⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮
0	1	1	0	1	1	0	0	0	1	432ème mot
⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮

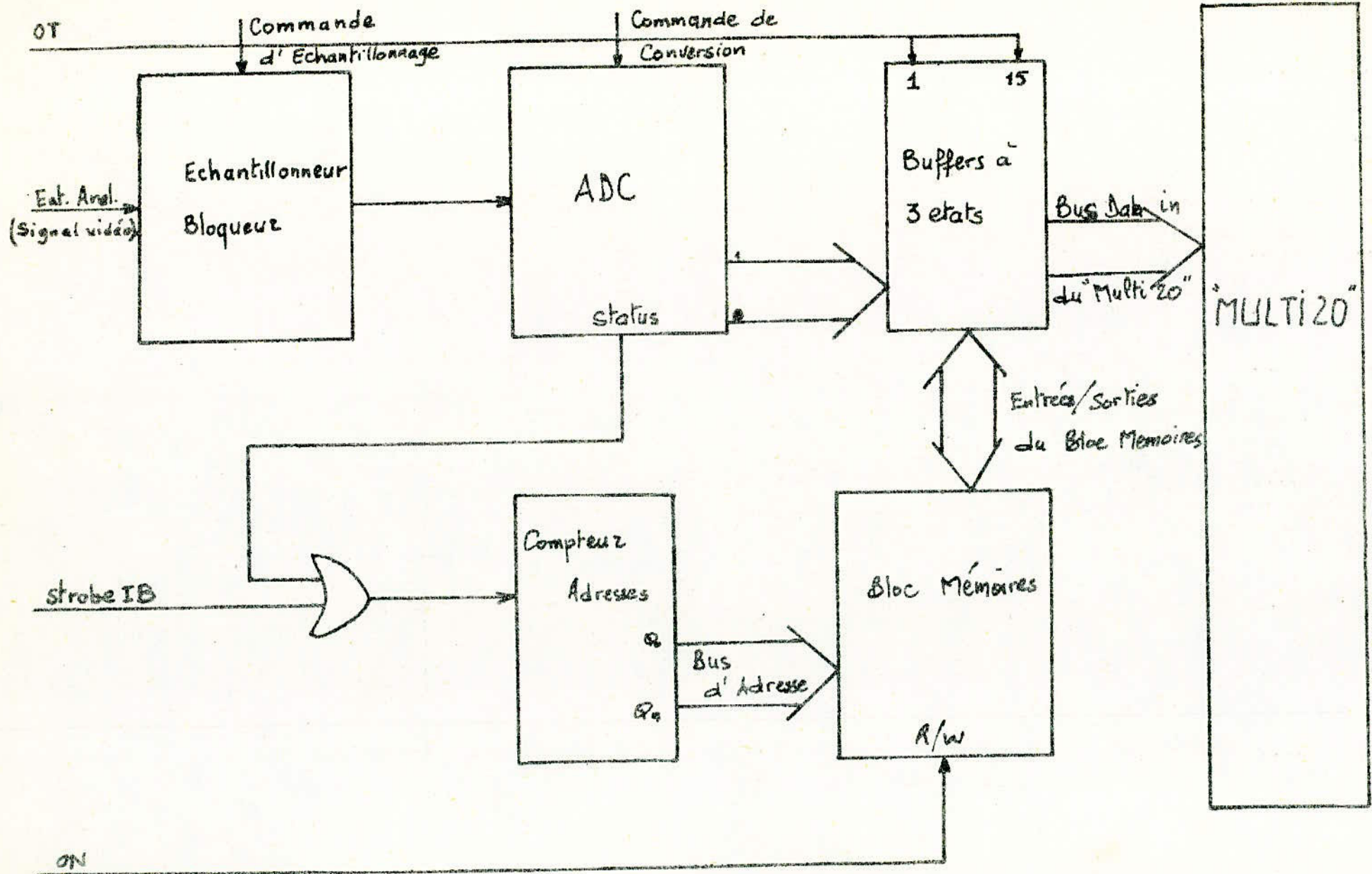


fig. 1 : Traitement du Signal vidéo.
 Lecture et écriture des données.
 Adressage des mémoires.

III-Réalisation pratique

L'amplificateur vidéo et l'échantillonneur ont été montés sur la 2ème carte qui est entièrement réalisée en circuit imprimé. De même que la carte 1, elle s'enfiche sur un connecteur "VERO". Les connexions utilisées sont les suivantes :

- 13 = Entrée du signal de commandé de l'échantillonneur
- 15 = Sortie du signal échantillonné
- 18 = Alimentation +15V
- 19 = Alimentation -15V
- 21 = Entrée du signal vidéo
- 22 = Masse

Le convertisseur CAN 4130-30 occupe à lui seul une carte qui est elle aussi réalisée en circuit imprimé.

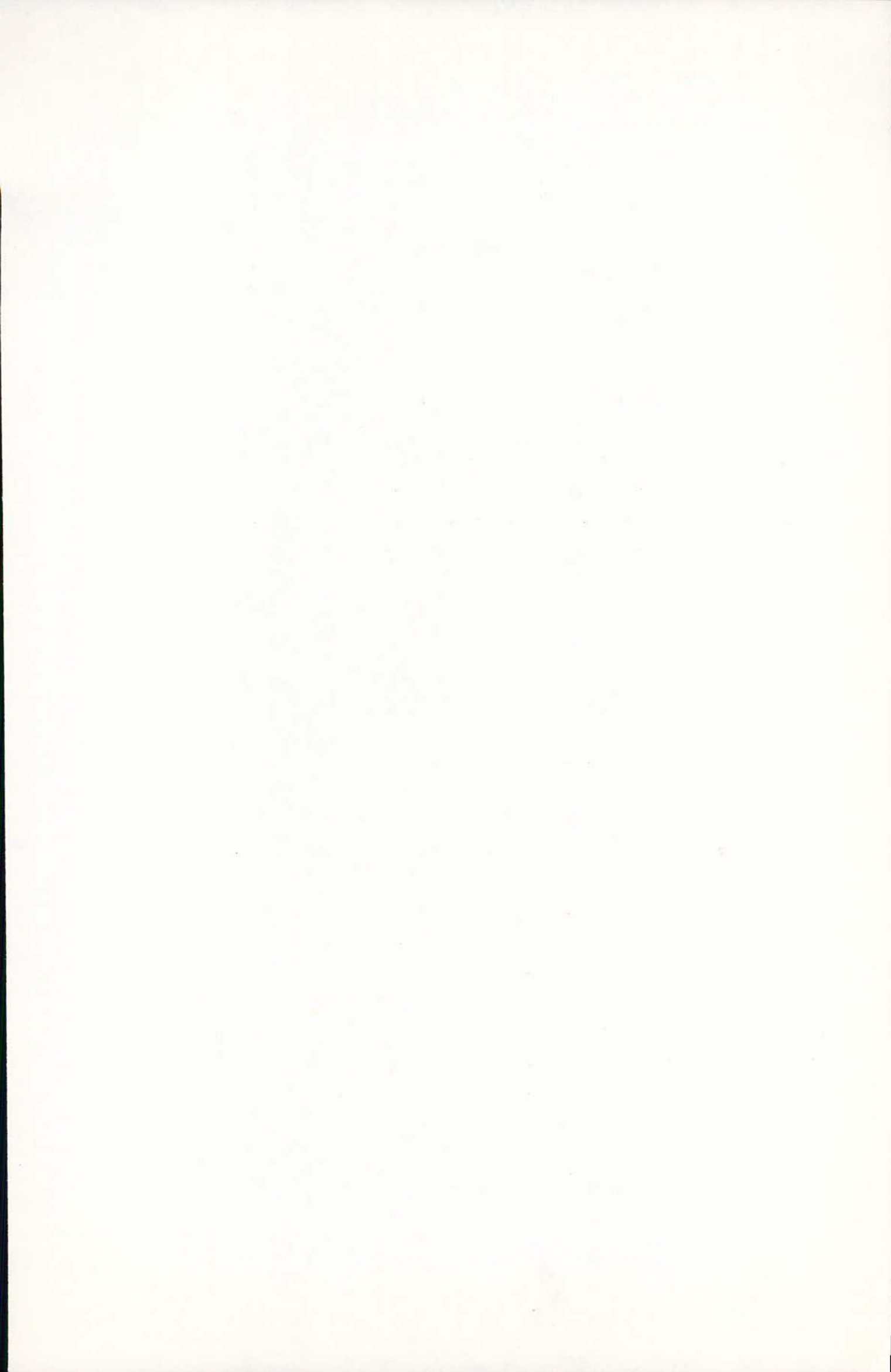
L'utilisation de cartes séparées permet de changer éventuellement l'un des éléments utilisés par un autre plus performant sans perturber l'ensemble.

La carte du convertisseur est la carte 3. Elle s'enfiche aussi dans un connecteur "VERO" dont les connexions utilisées sont :

- A = Masse
- B = Entrée du signal vidéo échantillonné
- C = Alimentation +5V
- D = Alimentation -15V
- E = Alimentation +15V
- L = Bit 8 du signal de sortie du convertisseur
- M = Bit 7 - - - - -
- N = Bit 6 - - - - -
- P = Bit 5 - - - - -
- W = Entrée du signal de commande du convertisseur ou "START CONVERT"
- R = Bit 4 - - - - -
- S = Bit 3 - - - - -
- T = Bit 2 - - - - -
- U = Bit 1 - - - - -
- Y = Sortie du signal de fin de conversion ou "STATUS"

Les mémoires, les buffers et le compteur adresses sont quant à eux montés sur la carte 4 utilisée aussi pour les circuits de la logique de transfert.

Pour les différentes connexions voir le chapitre : logique de transfert.



I-Compteur images

Le compteur images peut être chargé au début du traitement à un nombre quelconque.

Le décompteur synchrone se chargera à cette valeur et la décomptera. Le "BORROW" (donc les commandes de l'échantillonnage et de la conversion) sortira décalé par rapport au flanc montant de l'impulsion ligne d'un temps correspondant au nombre affiché initialement, autrement dit c'est le même nombre de colonnes qui ne seront pas numérisées et enregistrées sur bandes magnétiques.

II-Compteur adresses

Si au départ ce compteur affiche une certaine valeur sur ses sorties, par la suite, l'adressage des points des colonnes (lecture ou écriture) sera faussé.

En effet, le compteur une fois chargé à 625 se remet à zéro : des points seront donc non adressés, car à ce moment l'impulsion de RAZ commande l'écriture (dans le cas où on était en train de transférer) ou la lecture dans le cas contraire.

L'adressage reprendra alors à partir de la première adresse jusqu'à la 625ème.

De fausses informations seront alors ajoutées sur cette colonne.

On remarque cependant que seule la première colonne sera affectée, car par la suite le compteur est remis à zéro en fin de chaque adressage d'une colonne.

Ainsi, on voit bien la nécessité d'initialiser les compteurs avant de commencer la numérisation.

III-Obtention de l'initialisation

Au début du traitement de l'image considérée (échantillonnage, conversion) les ordres de numérisation et de transfert sont tous les deux à un niveau logique 0. Durant cet état il n'y aura donc ni numérisation ni transfert.

On en profite pour faire une initialisation.

Ces deux ordres sont appliqués aux entrées d'une porte "NOR" (ou "NON-OU") SN7427 qui donne à sa sortie un niveau logique 1 seulement quand l'ordre de numérisation et l'ordre de transfert sont simultanément à 0 (voir table de vérité et schéma de brochage fig. 1 et 2 p. 32)

Cette initialisation, qui sera affichée aussi en fin de numérisation de l'image, est appliquée à une diode photo-luminescente (LED), ce qui permet de visualiser le début et la fin de la numérisation .

A	E	S
0	0	1
0	1	0
1	0	0
1	1	0

Fig.1 : Table de vérité de la fonction "NOR"

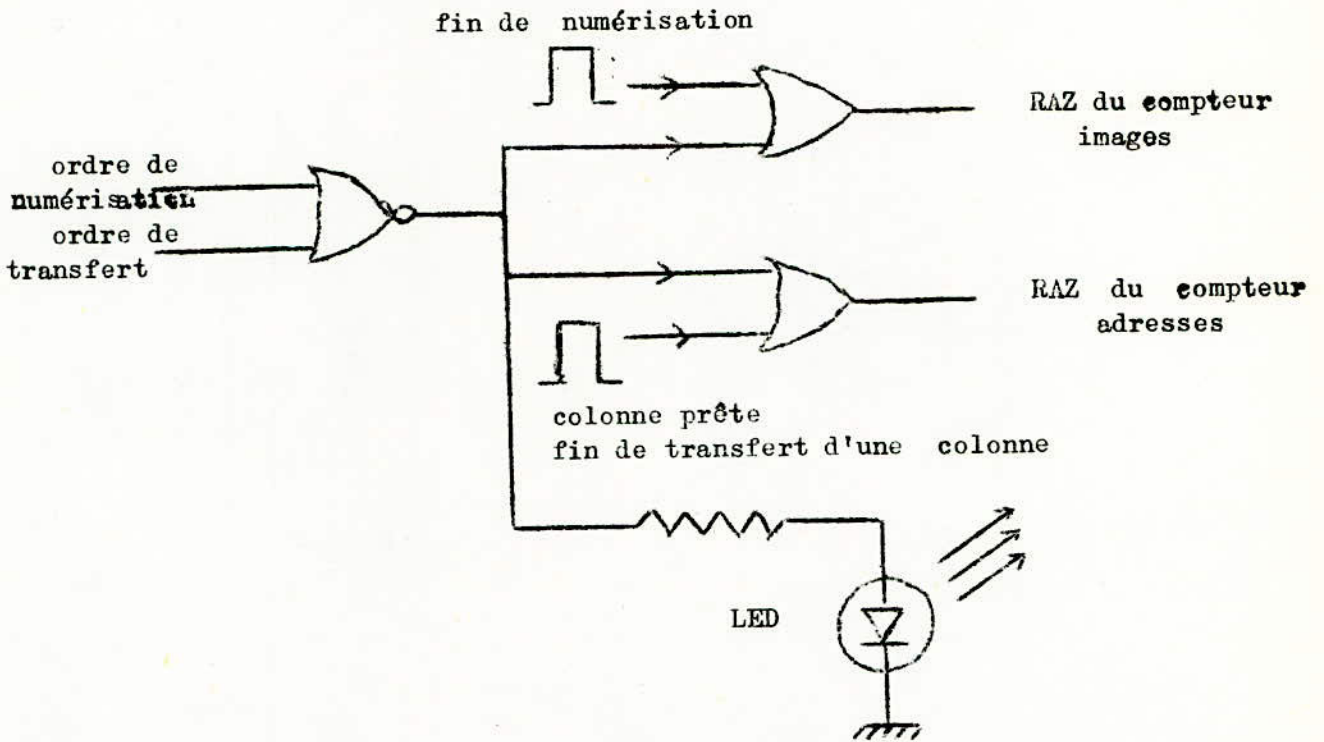


Fig.2 : initialisation des compteurs

I-Présentation sommaire du module entrées/sorties du "MULTI-20"

L'enregistrement de l'image se fait sur bandes magnétiques.

Le transfert des colonnes enregistrées dans le bloc-mémoires tampons vers ces bandes s'effectue grâce au module entrées/sorties du "MULTI-20".

Ce module possède 16 entrées et 16 sorties regroupées par bytes. Chaque octet est accompagné d'un "STROBE" (ou signal de reconnaissance ou de validation) permettant l'échange avec le calculateur d'informations par interruptions. (voir fig. 1 p. 34)

Le strobe est une impulsion négative d'une durée au moins égale à 800ns.

Les rôles des bytes se répartissent comme suit :

Le premier byte : il permet au calculateur d'afficher les ordres de numérisation et de transfert. Ces deux ordres sont accompagnés de strobes.

Ce byte permet donc de faire un codage des tâches à exécuter, un contrôle du déroulement des opérations, etc.....

Le deuxième byte : c'est le bus de sortie des données à partir du calculateur. Dans le cas étudié ce byte n'est pas utilisé.

Le troisième byte : il sert en général pour coder les tâches qu'on veut faire exécuter au calculateur.

Quand on travaille par interruptions, comme c'est le cas ici, toutes les fonctions doivent être accompagnées d'un strobe, ce qui permet au "MULTI-20" de les identifier et de les décoder.

Le quatrième byte : il sert pour l'envoi des données. Pour être validées et enregistrées sur les bandes magnétiques, celles-ci doivent aussi être accompagnées d'un strobe .

II-Présentation des "LATCHES"

Ce sont des circuits intégrés comportant chacun 4 bascules D.

Le latch servira à afficher les fonctions qu'on veut faire exécuter par le calculateur. Il recopiera aussi les ordres reçus à partir de ce dernier, et en liaison avec lui il ordonnera le déroulement des différentes opérations exécutées par l'interface.

Sa table de vérité est donnée par la figure 2 p.34 .

III-Transfert d'une colonne-Génération des différentes fonctions

III-1-Généralités

Après l'enregistrement des 625 points d'une colonne dans les mémoires tampons, le compteur adresses est remis à zéro.

L'impulsion de remise à zéro (ou RAZ) servira pour afficher la fonction fin de numérisation d'une colonne (ou fonction colonne prête).

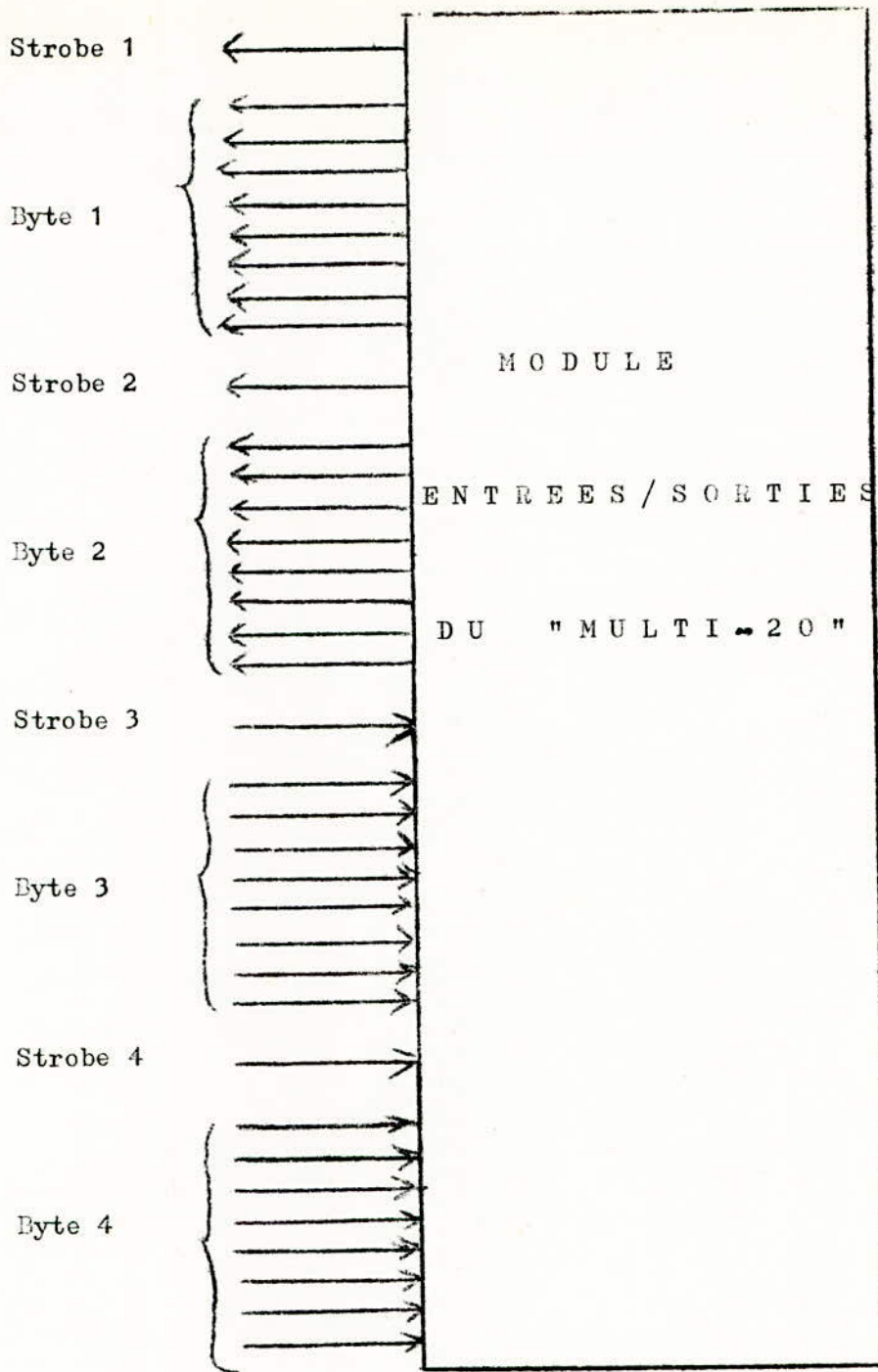


Fig.1 : module entrées/sorties
du " MULTI-20 "

Entrées		Sorties	
D	H	Q	\overline{Q}
0	1	0	1
1	1	1	0
X	0	$\overline{Q_0}$	$\overline{Q_0}$

Fig.2 : Table de vérité du latch SN7475

De la même manière, après le transfert des 625 points de cette colonne, le même compteur adresses est remis à zéro et l'impulsion de RAZ servira cette fois pour afficher la fonction fin de transfert d'une colonne (voir chronogramme et fig. 1 p.36).

III-2-Obtention de la RAZ

La capacité du compteur adresses utilisé étant de 10 bits, il permet le comptage jusqu'à $2^{10} = 1024 = 1 \text{ kbits}$.

Comme le comptage des adresses doit s'arrêter à 625, une mise à zéro forcée est nécessaire. Elle sera réalisée par une combinaison, à travers une porte "ET" à plusieurs entrées, des bits donnant le nombre 625 à la sortie du compteur.

La configuration binaire du nombre décimal 625 étant 100111001, une porte "NAND" (ou "NON-ET") à 5 entrées est utilisée, suivie d'un inverseur.

III-3-Génération des fonctions "colonne prête" et "fin de transfert d'une colonne" (voir fig. 1 P. 36)

La fonction "colonne prête" doit être générée après l'enregistrement d'une colonne dans les mémoires tampons. Elle constituera un code.

Son décodage par le calculateur changera l'ordre de numérisation en ordre de transfert accompagné d'un strobe appelé strobe 1B. La numérisation et le stockage temporaire seront alors bloqués (voir chapitres I et II).

Les buffers changent d'état et les données se présentent aux entrées du "MULTI-20"; pour les mémoires, ce sera un cycle de lecture.

Cette fonction "colonne prête" est obtenue à la sortie d'une bascule D (du 2ème latch).

L'entrée D de cette bascule est reliée à l'ordre de numérisation et son entrée horloge est reliée à la RAZ du compteur adresses.

A la fin de la numérisation d'une colonne, l'impulsion de RAZ recopiera l'entrée D de la bascule à sa sortie Q et la fonction sera ainsi affichée.

Pour la fonction "fin de transfert d'une colonne", la méthode utilisée est la même.

L'entrée D d'une autre bascule du même latch sera reliée à l'ordre de transfert et son entrée horloge sera reliée à la même RAZ.

A la fin du transfert, l'impulsion de RAZ recopiera l'entrée D de cette bascule à sa sortie Q. La fonction désirée est ainsi affichée.

Son décodage par le calculateur changera l'ordre de transfert en ordre de numérisation accompagné d'un strobe appelé strobe 1A. Le transfert sera alors bloqué : les buffers "MC8T26" changent d'état et seront passants dans le sens convertisseur-bloc mémoires; pour les mémoires, la commande R/W change d'état : ce sera le cycle d'écriture.

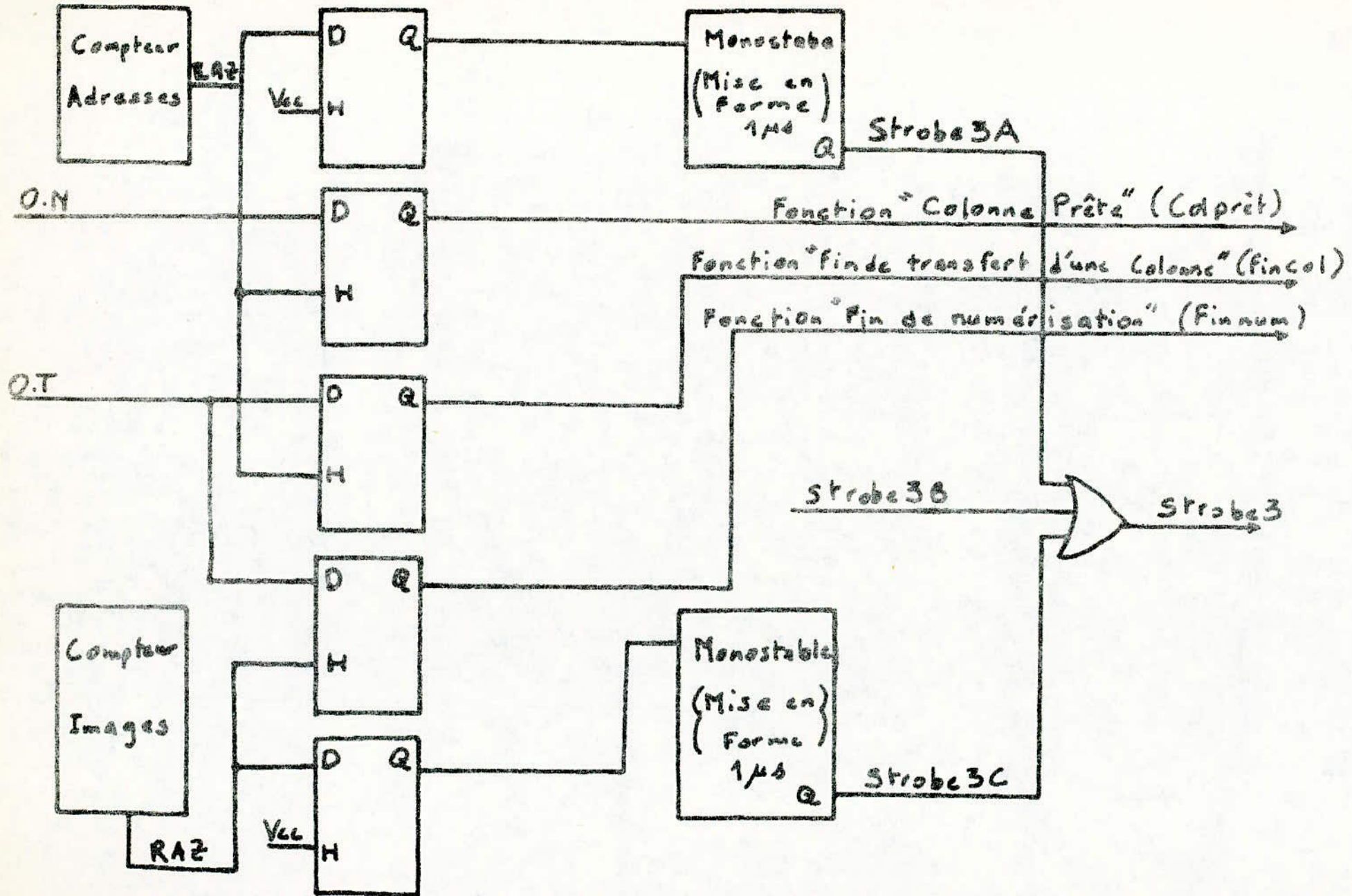


Fig.1: Génération des fonctions: "Colprêt", "fincol" et "finnum"

Le transfert vers les bandes magnétiques se faisant par interruptions, pour être reconnues et validées, les deux fonctions précédentes doivent être accompagnées d'un strobe de durée au moins égale à 800ns.

Afin de subir le même retard que les fonctions, l'impulsion de RAZ est appliquée à l'entrée d'une bascule D du même latch dont l'entrée horloge est à un niveau logique 1. A sa sortie du latch, elle est mise en forme à l'aide d'un monostable SN74123 qui est déclenché sur le flanc montant et donne à sa sortie le strobe désiré de durée 1 μ s et qui est appelé strobe 3A. (voir chronogramme II)

III-4-Génération de la fonction "données prêtes" et réception des données par le calculateur (voir fig. 1 p.38)

Le strobe 1 est appelé strobe 1B quand l'ordre de transfert est à un niveau logique 1. En servant d'horloge à une bascule D du premier latch dont l'entrée D est reliée à l'ordre de transfert il permettra de recopier cet ordre à la sortie Q.

A l'aide d'une autre bascule D dont l'entrée horloge est à 1, le strobe 1B subira le même retard que l'ordre de transfert.

Après la sortie du premier latch, une porte "ET" (formée d'une porte "NAND" et d'un inverseur) à deux entrées, constituant un circuit de validation reçoit les deux signaux précédents; quand l'ordre de transfert est à 1, le strobe 1B est validé. Il constituera l'entrée horloge d'une bascule D du troisième latch, alors que son entrée D est reliée à l'ordre de transfert retardé au préalable.

A l'arrivée du strobe 1B validé, la sortie Q de cette bascule recopiera l'ordre de transfert. La fonction "données prêtes" est ainsi générée à cette sortie Q.

Dans le même temps le strobe 1B est latched dans une autre bascule D du troisième latch. Il sera ainsi retardé et constituera le strobe 3B qui doit accompagner la fonction "données prêtes" afin qu'elle soit reconnue et validée.

Durant ce temps le bloc-mémoires est adressé grâce au compteur adresses. Les impulsions de comptage sont constitués par le strobe 1B fournis par le calculateur après chaque enregistrement d'un mot N.

Les données sont présentes sur le bus d'entrée (4ème byte) du "MULTI-20". Elles devront cependant être accompagnées d'un strobe 4 qui avise le calculateur de leur présence.

Le strobe 4 sera généré à partir du strobe 1B qui subira un retard de façon à arriver après que les données soient affichées aux entrées du calculateur.

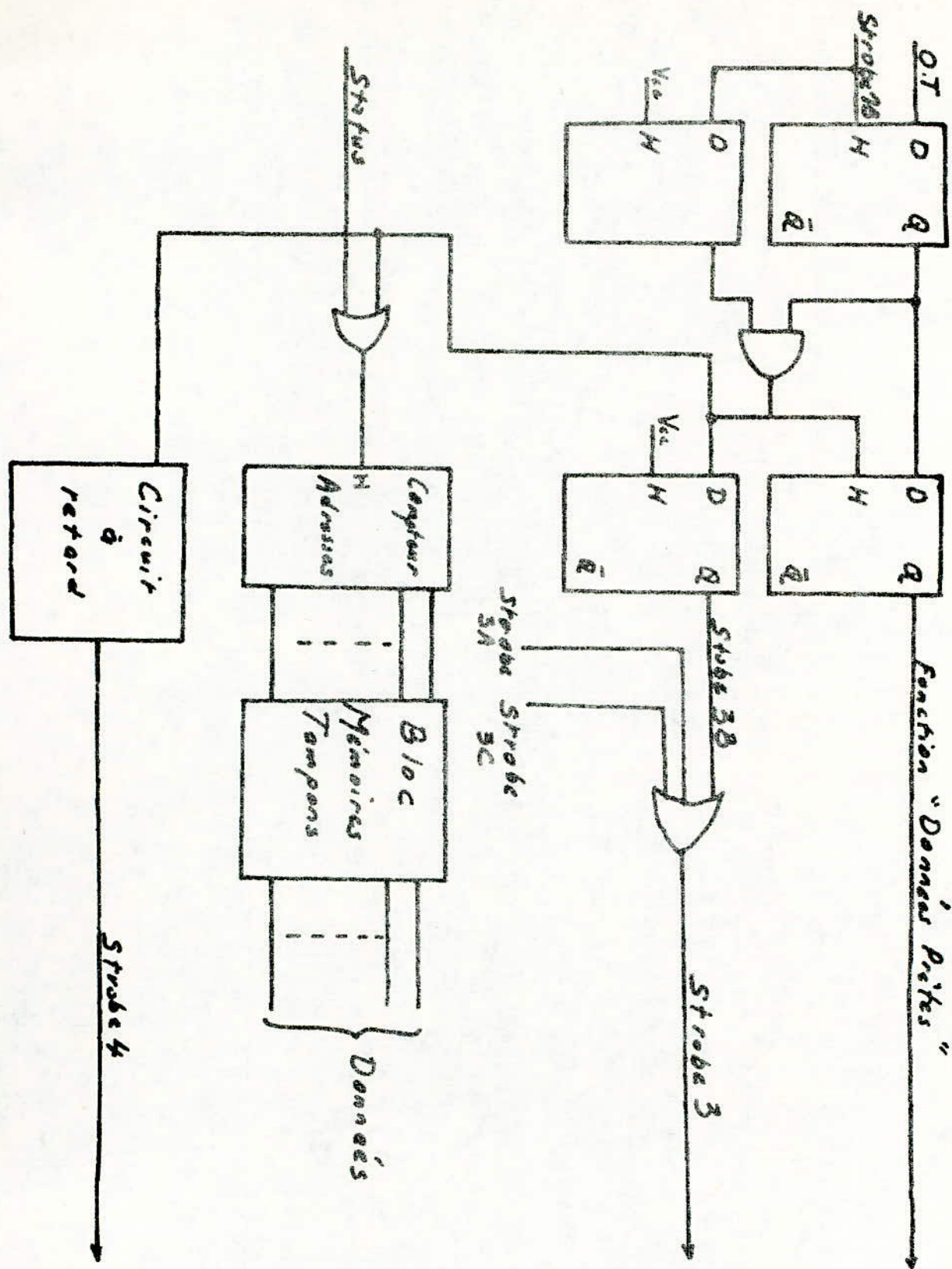


Fig1: Génération de la fonction "Données Prêtes"

Ce retard doit être au moins égal à 450ns, durée qui correspond au temps de lecture maximum des données présentes dans le bloc-mémoires (voir paragraphe mémoires).

Obtention du retard du strobe 1B : (voir fig.1 p.40)

Le strobe 1B entre dans un premier monostable (SN74123) qui est déclenché sur le flanc descendant. L'impulsion de sortie est réglée à une durée de 1 μ s (retard désiré).

Le deuxième monostable du même élément est déclenché sur le flanc descendant de l'impulsion retardée et le top de sortie final présent en \bar{Q} et constituant le strobe 4 sera réglé à 1 μ s (voir chronogramme fig. 2 P. 40).

Une fois que le calculateur termine la lecture d'un mot N, il doit renvoyer le strobe 1B provoquant l'incrémentation du compteur adresses. Un autre mot N' se présente alors sur les entrées "données" du "MULTI-20" etc....

Après le 625ème mot, le compteur se remet à zéro. Le calculateur reçoit alors la fonction "fin de transfert d'une colonne" et il délivre l'ordre de numérisation accompagné du strobe 1A.

III-5-Génération de la fonction "fin de numérisation"(voir fig. 1 P. 36)

Le cycle "numérisation-transfert" décrit précédemment continue jusqu'à la 512ème colonne : l'image est alors entièrement numérisée.

Pour arrêter la numérisation, il faut envoyer au calculateur un code de "fin de numérisation" accompagné d'un strobe de reconnaissance. Ces signaux seront générés par la remise à zéro forcée du compteur images.

Cette RAZ aura lieu quand le compteur aura compté 513 impulsions, ceci afin d'éviter que la 512ème colonne ne soit pas transférée. En effet une RAZ du compteur images à 512 provoquerait le basculement immédiat des ordres de numérisation et de transfert à un niveau logique 0 bloquant ainsi le déroulement de ces opérations.

La RAZ forcée est obtenue par une combinaison dans une porte "ET" des bits de la configuration binaire du nombre décimal 513.

L'impulsion obtenue est envoyée sur l'entrée horloge d'une bascule D (du 4ème latch) dont l'entrée D est reliée à l'ordre de transfert.

La fonction "fin de numérisation" est ainsi générée.

La même impulsion est lachée dans une bascule D (du même latch) pour subir le même retard que la fonction précédente. Elle est ensuite mise en forme dans un monostable (SN74123) qui est déclenché sur le flanc montant et donne à sa sortie un top de durée 1 μ s constituant le strobe 3C qui accompagnera la fonction "fin de numérisation".

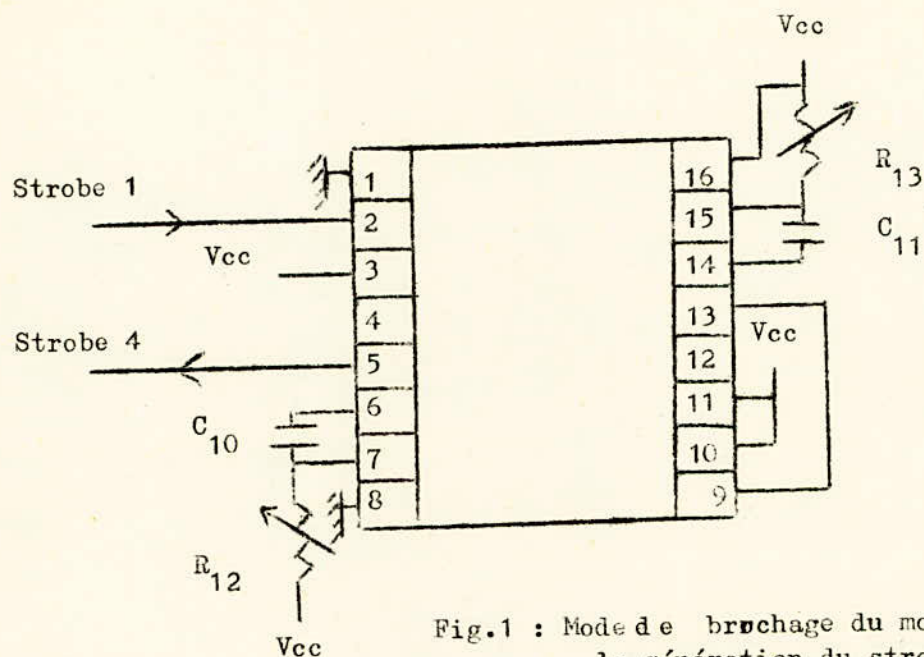


Fig.1 : Mode de brochage du monostable assurant la génération du strobe 4.

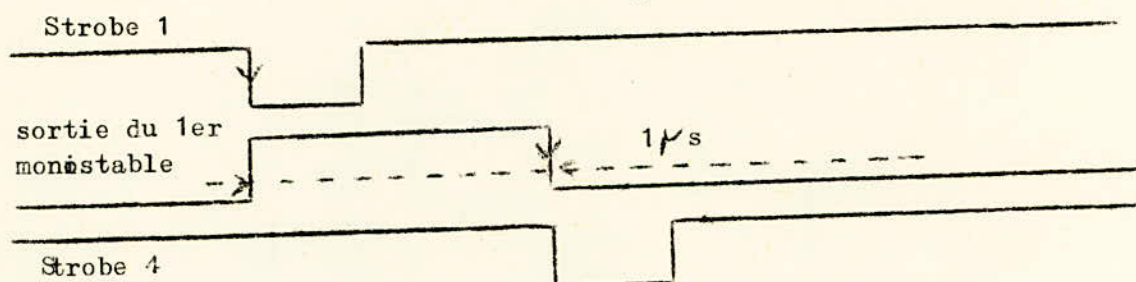


Fig.2 : Chronogramme : obtention du strobe 4

IV-Réalisation pratique

De même que les buffers, les mémoires, et le compteur adresses, les circuits assurant la mise en oeuvre de la logique de transfert sont regroupés sur la carte 4 réalisée en circuit imprimé et en "wrapping".

Les connexions utilisées du connecteur "VERO" qui lui correspond sont les suivantes :

- A = Masse
- B = Sortie du bit 5 vers le calculateur
- C = Alimentation +5V
- D = Sortie du bit 6
- E = Sortie du strobe 3 vers le calculateur
- F = Sortie du bit 7
- H = Sortie "fonction fin de numérisation"
- J = Sortie du bit 8
- K = Sortie de l'impulsion de RAZ du compteur images
- L = Sortie du bit 2
- M = Sortie "fonction données prêtes"
- N = Sortie du bit 1

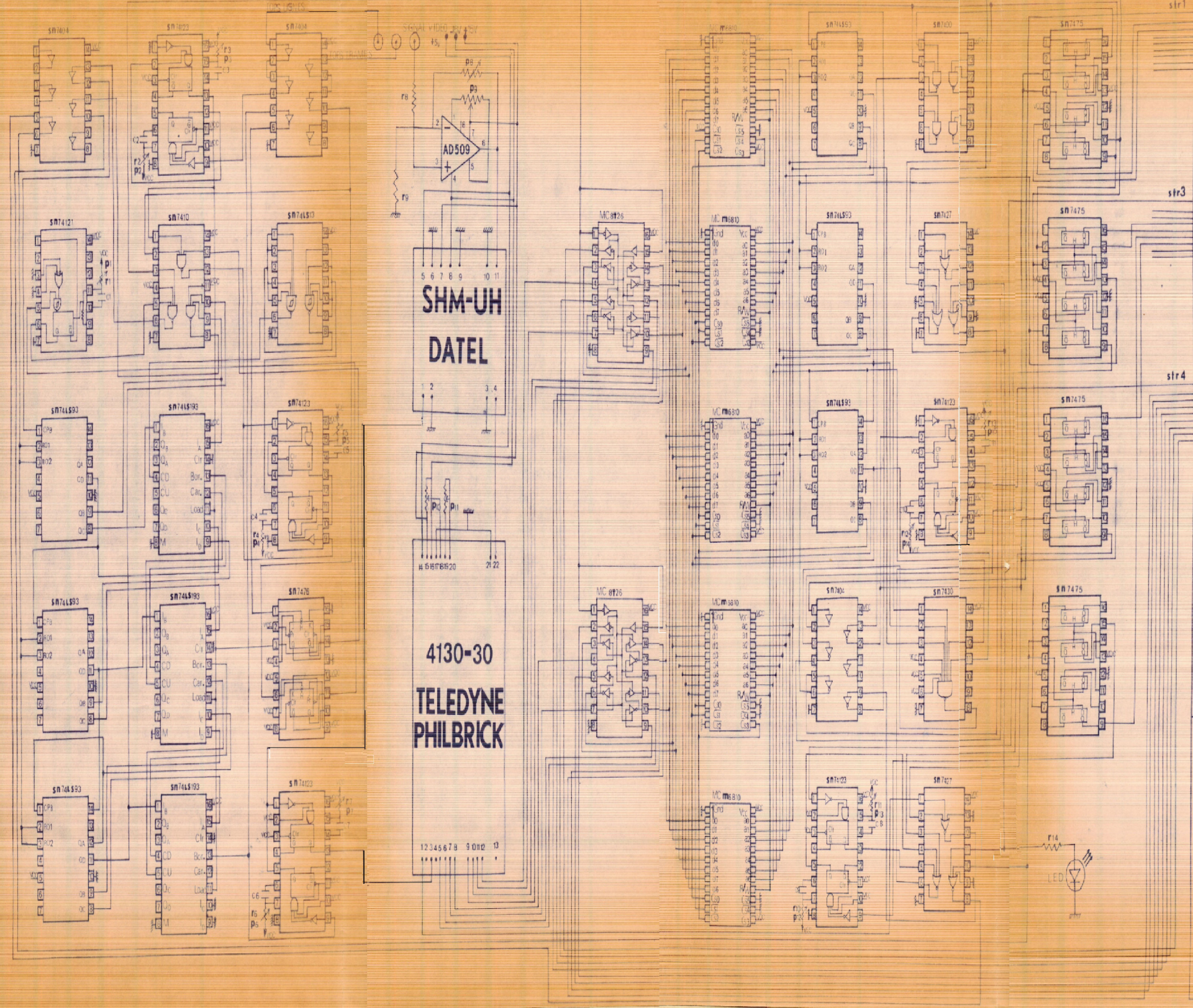
- P = Sortie "fonction fin de transfert d'une colonne" ou "fincol"
- R = Sortie du bit 3
- S = Sortie "Ordre de numérisation" vers la carte 1
- T = Sortie du bit 4
- U = Entrée "Ordre de transfert"
- V = Sortie du strobe 4
- W = Entrée "Ordre de numérisation"
- X = Sortie "fonction colonne prête"
- Y = Entrée du strobe 1
- Z = Masse
- 1 = Masse
- 3 = Sortie initialisation du compteur images
- 5 = Entrée du bit 1 provenant du convertisseur
- 7 = Entrée du bit 2 - - - - -
- 9 = Entrée du bit 3 - - - - -
- 11 = Entrée du bit 4 - - - - -
- 12 = Entrée du bit 5 - - - - -
- 15 = Entrée du bit 6 - - - - -
- 17 = Entrée du bit 7 - - - - -
- 19 = Entrée du bit 8 - - - - -
- 21 = Sortie du signal "STATUS"
- 22 = Masse

Pour la liaison avec le calculateur, un connecteur "VERO" est utilisé.

Les connections qui relient la carte 4 au module entrées/sorties du "MULTI-20" sont les suivantes :

- X = Bit 1
- W = Bit 2
- V = Bit 3
- U = Bit 4
- T = Bit 5
- S = Bit 6
- R = Bit 7
- P = Bit 8
- N = Strobe 4
- M = Fonction colonne prête
- L = Fonction fin de transfert d'une colonne
- K = Fonction fin de numérisation
- J = Fonction données prêtes
- H = Strobe 3
- F = **Ordre** de transfert : du calculateur vers la carte 4
- E = **Ordre** de numérisation : - - - - -
- D = Strobe 1 : - - - - -

CALCULATEUR "MULTI-20"



« ACQUISITION ET NUMERISATION
D'UNE IMAGE DE CAMERA VIDEO
EN LIGNE SUR CALCULATEUR »

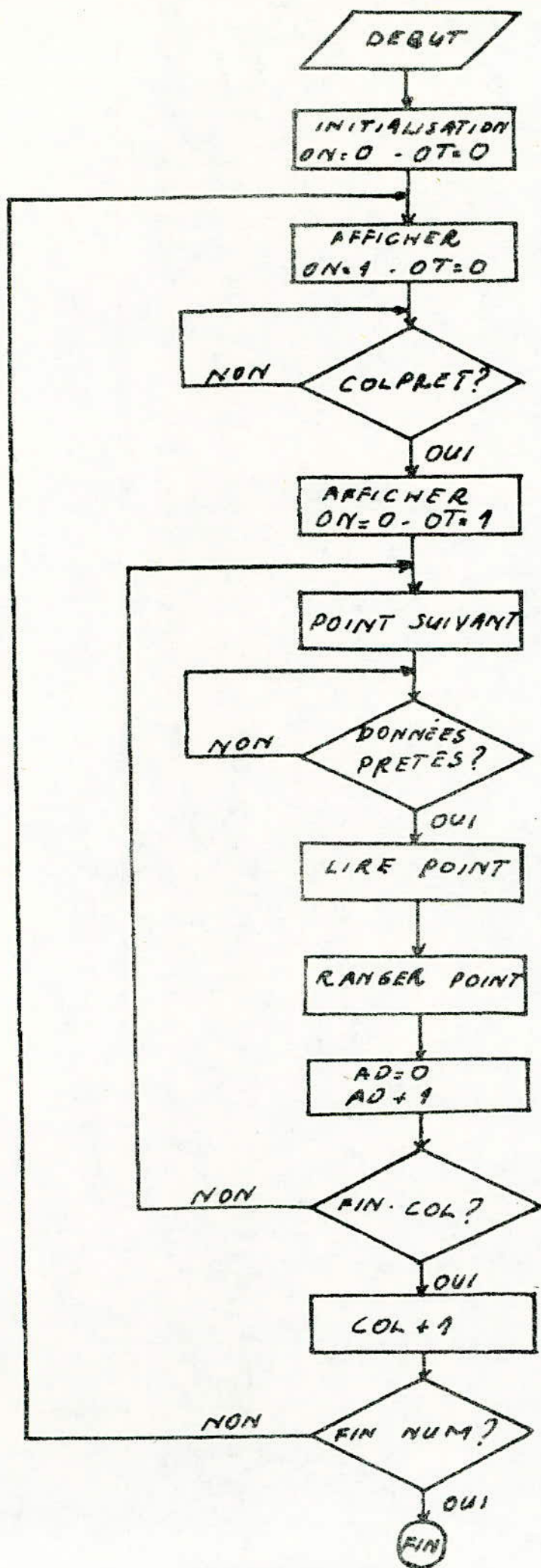
Proposé par: M. Tedjini Docteur-Ingénieur

Etudié par: B. Boudrab
S. Haouchine

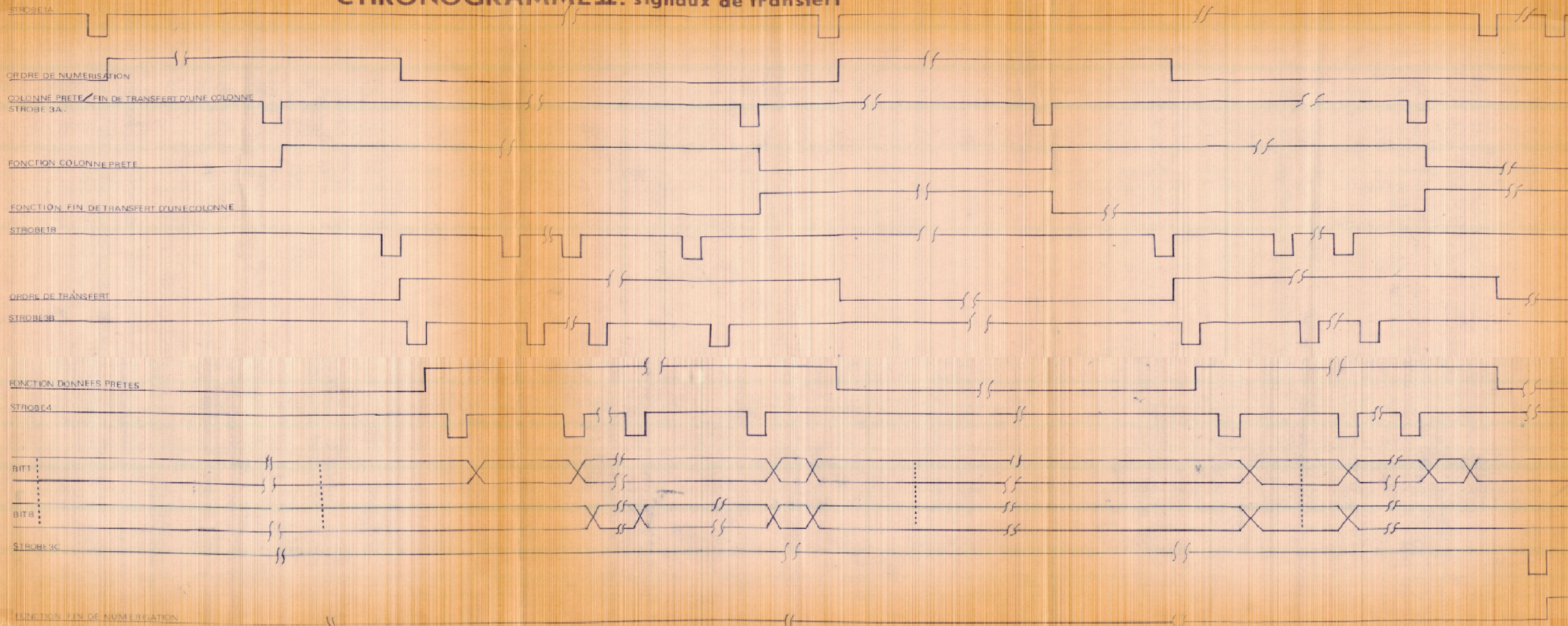
PROMOTION JUIN 1980

LEGENDE

R1 = 30k	P1 = 50k	C1 = 68nF
R2 = 30k	P2 = 50k	C2 = 1nF
R3 = 10k	P3 = 20k	C3 = 10nF
R4 = 15	P4 = 5k	C4 = 68pF
R5 = 15	P5 = 5k	C5 = 68pF
R6 = 15	P6 = 5k	C6 = 1nF
R7 = 15	P7 = 5k	C7 = 47pF
R8 = 1k	P8 = 10k	C8 = 1nF
R9 = 1k	P9 = 20k	C9 = 1nF
R10 = 68	P10 = 10k	C10 = 1nF
R11 = 33	P11 = 47	C11 = 1nF
R12 = 33	P12 = 50k	C12 = 1nF
R13 = 33	P13 = 5k	C13 = 1nF
R14 = 30	P14 = 5k	C14 = 1nF



CHRONOGRAMME II: signaux de transfert



Conclusion

Cette étude nous a donné l'occasion de faire une large rétrospective des connaissances acquises dont la maîtrise s'est avéré indispensable.

Elle nous a aussi permis de compléter la formation reçue au cours des semestres précédents.

Nous avons ainsi découvert un nouveau domaine : celui des techniques de traitement du signal dont l'application commence à se généraliser, notamment en télédection.

Dans notre travail, nous nous sommes attachés au traitement des images vidéo. La complexité du signal vidéo, et particulièrement sa bande de fréquence assez élevée, nous a montré les difficultés que l'on peut rencontrer.

Le traitement de ce signal nécessite des moyens adéquats qui nous ont fait défaut lors de la réalisation.

En effet les essais ont été faits avec un échantillonneur-bloqueur lent (temps d'acquisition = $1\mu s$) ayant une faible bande passante (20kHz) alors que le signal vidéo a une bande s'étendant de 0 à 5MHz pour une image quelconque.

Cependant l'utilisation d'une mire permet d'avoir des signaux à des fréquences assez faibles, ce qui a permis de contourner ce problème.

Au cours de la réalisation, la commande de l'échantillonneur, et par conséquent le décalage ont été réglés à $1\mu s$.

Pour le traitement d'un signal vidéo plus complexe (but de la réalisation) l'utilisation d'un échantillonneur bloqueur rapide tel que le SHM-UH de DATEL est nécessaire. Des modifications devront être alors apportées au système.

Pour cette raison, nous avons préféré réaliser les différents blocs sur 4 cartes séparées.

Avec l'échantillonneur SHM-UH il suffit de :

- remplacer la carte 2 par une autre comprenant le nouvel échantillonneur.
- augmenter la capacité du compteur images jusqu'à 512.
- refaire le brochage des sorties de ce dernier avec les entrées du décompteur.
- régler les potentiomètres P_4 et P_5 pour avoir des tops d'horloge à la fréquence de 10MHz (changer éventuellement les éléments : R_4 C_4 R_5 C_5)
- régler la commande de l'échantillonneur à 35ns en agissant sur P_6 (éventuellement changer R_6 et C_6).

ANNEXE

THEORIQUE

I-Le signal vidéo

I-1-L'analyse de l'image (voir fig.1 p.46)

L'analyse de l'image se fait ligne par ligne, de gauche à droite et trame par trame, de haut en bas.

La durée du cycle d'analyse verticale a été choisie en fonction de la persistance de la sensation lumineuse et de la fréquence du réseau d'alimentation en énergie électrique.

Comme le seuil de la rémanence rétinienne est de $1/15$ de seconde et la fréquence du réseau national est de 50Hz, on a choisi $1/25$ de seconde pour la durée d'analyse d'une image : valeur supérieure au seuil de la persistance de la sensation lumineuse et sous-multiple exacte de la période du réseau, en fait comme cette valeur est trop proche de la tolérance de l'oeil qui pourrait être gêné par un effet de papillotement de l'image, on analyse cette dernière 2 fois pendant le même laps de temps ($1/50$ de seconde), en décalant légèrement chaque trame d'analyse par rapport à la précédente. On analyse d'abord les lignes de rang impair, puis celles de rang pair : c'est le principe du balayage entrelacé.

I-2-Forme du signal vidéo (voir fig.2 p.46)

Le signal vidéo composite comprend :

-le signal vidéo : c'est le signal délivré par le tube analyseur pendant la durée de chaque ligne d'analyse de l'image qui comporte des blancs, des noirs et des gris de différentes nuances.

L'analyse d'une ligne comportant ces variations lumineuses se traduit par un signal électrique d'amplitude variable allant du niveau de référence zéro correspondant au noir jusqu'à un niveau de référence maximum correspondant au blanc.

-signaux de synchronisation et effacement : à la fin de chaque trame et de chaque ligne le spot d'analyse ne remplit plus aucune fonction, il doit revenir en début d'exploration trame ou ligne. Cela se traduit par un signal nul à la sortie de l'analyseur pendant le même temps.

Pendant la durée d'effacement, on superpose au signal vidéo :

+un niveau de suppression légèrement inférieur au niveau du noir pour faciliter la séparation.

+des tops de synchronisation ligne et trame dont le tri se fait par des cellules d'intégration et de différentiation transformant les différences de temps en différences d'amplitudes.

Remarquons que pour assurer un bon interlignage, il est nécessaire

d'insérer des tops de pré et post-égalisation encadrant les tops de synchronisation trame (voir fig.2 p.46).

I-3-Les normes du signal vidéo

Les normes du signal vidéo étudié sont celles du standard CCIR B :

625 lignes par image

fréquence verticale : 50Hz

fréquence horizontale : 15625Hz

entrelacement: 2/1

crête blanc A = 100%

niveau noir B = $25 \pm 2,5\%$

niveau synchro C = 0 à 3%

durée synchro trame D = $160\mu s = 2,5H$

durée suppression trame E = 19 à 31H

durée pré-égalisation F = 2,5H

durée post-égalisation G = 2,5H

durée ligne H = $64\mu s$

durée du palier de garde avant K = $0,8 \pm 0,16\mu s$

durée impulsion ligne L = $5,76 \pm 0,64\mu s$

durée palier fin d'impulsion ligne M = 4,16 à 5,76 μs

temps d'établissement des impulsions N = $0,256\mu s$

II-La caméra

La caméra de télévision est un dispositif électronique qui transforme les informations lumineuses provenant d'une source optique en des signaux électriques. Sa pièce maîtresse sera donc un transducteur lumière-courant.

Ce transducteur ou tube analyseur ressemble au tube cathodique d'un récepteur de télévision. Son fonctionnement est très comparable à ceci près que dans le tube cathodique la variation du courant de faisceau fait varier la luminosité du spot, alors que dans le tube analyseur c'est au contraire la lumière atteignant la cible qui provoque les variations du courant de cette cible. On retrouve dans ce tube approximativement les mêmes parties que celle du tube cathodique : (voir fig.3 p.46)

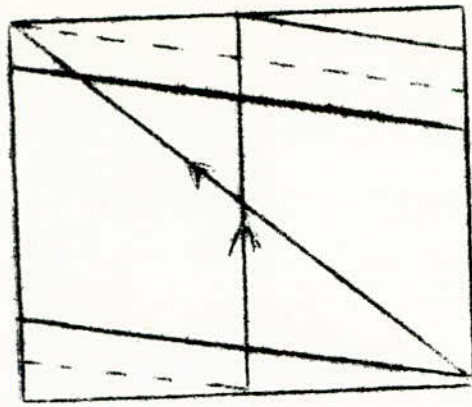
- à l'arrière de l'ampoule de verre bien cylindrique, le canon à électrons comprenant :

++un filament portant à incandescence une cathode émissive d'électrons.

++une grille d'accélération G2 portée à une tension de quelques 600V et attirant les électrons

++une électrode de concentration statique permettant l'obtention d'un pinceau mince d'électrons nécessaire au balayage de la cible.

++une grille de contrôle G1 (correspondant au wherelt d'un tube cathodique) réglant la densité du tir électronique.



→ 1ère trame
 - - - - - 2ème trame

Fig.1 : principe de l'analyse de l'image

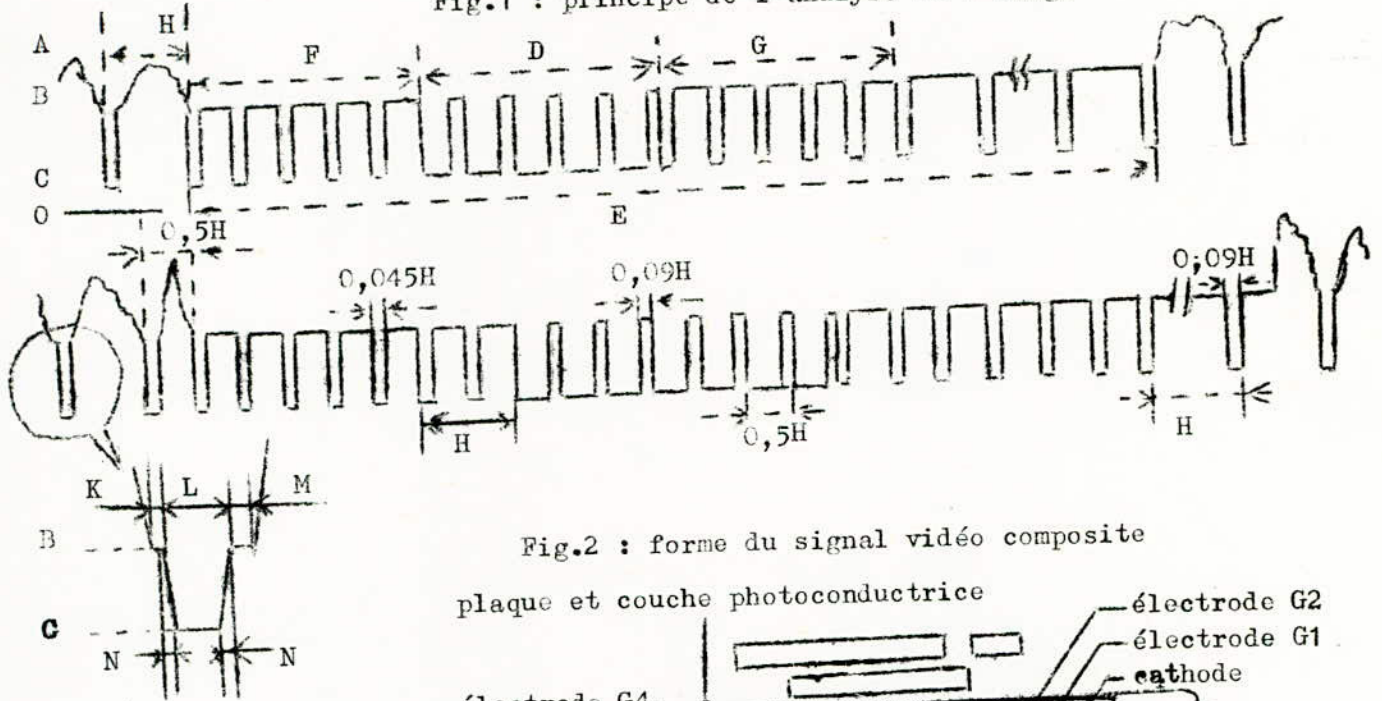


Fig.2 : forme du signal vidéo composite

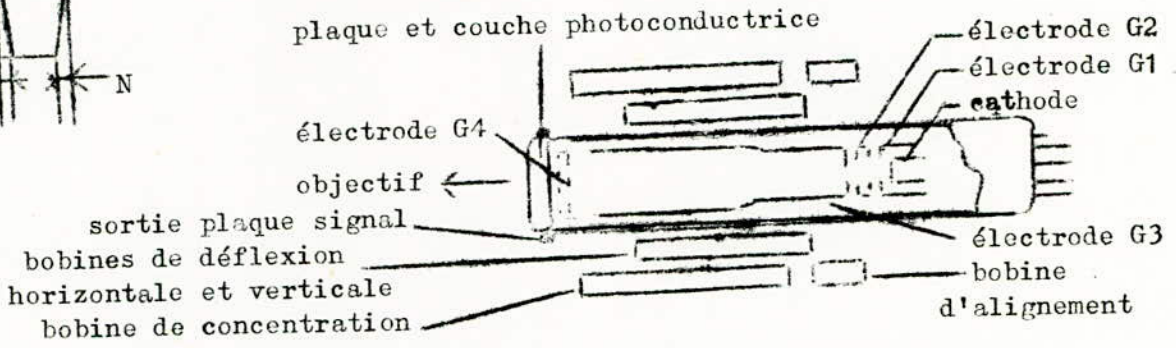


Fig.3 : schéma du tube analyseur

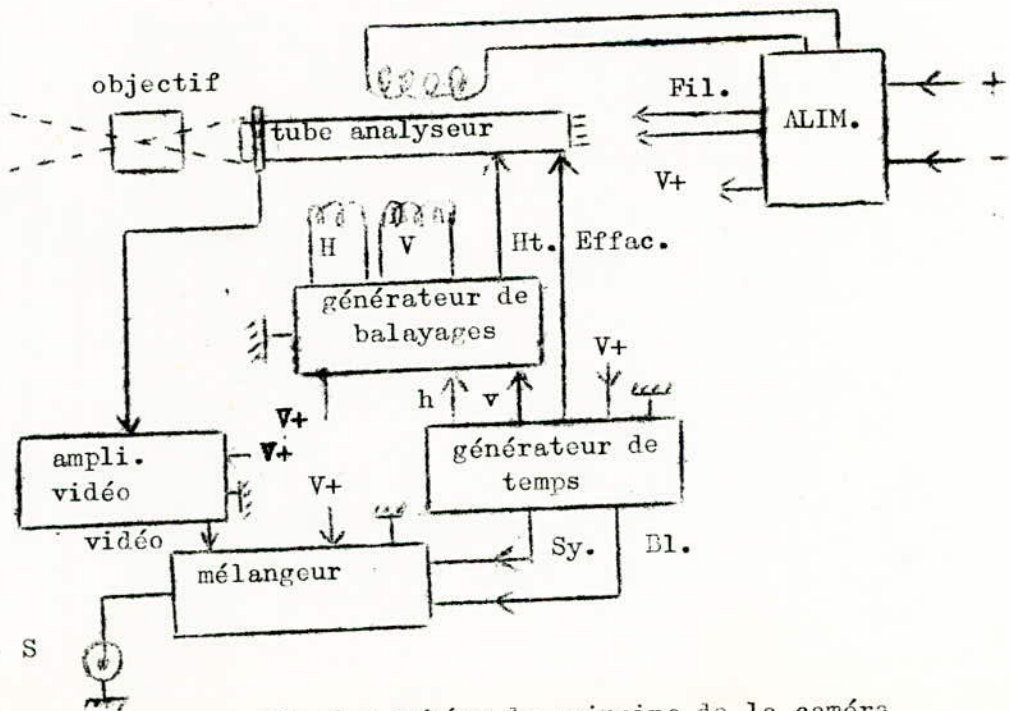


Fig.4 : schéma de principe de la caméra

-à l'avant de l'ampoule, avec connexion extérieure annulaire, la cible constituée d'une mosaïque photoconductrice sur laquelle se forme l'image optique créée par l'objectif. Par ailleurs sur cette même cible tombe le faisceau d'électrons en provenance du canon. A proximité immédiate de la cible, une grille G4 sert à fournir un champ décélérateur uniforme, de sorte que le faisceau électronique tombe sur la couche sensible bien perpendiculairement et à faible vitesse.

Lorsqu'une image optique se forme sur la cible portée à un potentiel continu de quelques dizaines de volts, chaque point devient d'autant plus conducteur qu'il reçoit de la lumière, il constitue ainsi une sorte de microcondensateur élémentaire. La face interne de la cible présente donc une image électrique positive de la scène projetée. Le pinceau électronique de balayage va, en passant successivement sur chaque élément "décharger" le condensateur élémentaire. Le pinceau passé le condensateur se recharge aussitôt provoquant un appel de courant dans la résistance de charge de la cible. Au cours de l'analyse de l'image cette résistance est ainsi le siège de variations de débits correspondant aux variations de luminosité des points analysés. La polarité du signal recueilli est telle que les blancs de la scène font baisser la tension cible : la phase est négative.

En plus, du tube analyseur la caméra comprend des circuits auxiliaires nécessaires à la constitution totale du signal vidéo composite (voir fig.4 correspondant au synoptique p.46). Ces circuits sont :

-le générateur de temps qui fournit :

++les ordres de déclenchement des balayages internes. Ainsi h est une impulsion de 5 μ s se reproduisant toutes les 64 μ s et qui déclenche le balayage horizontal ligne après ligne, v est une impulsion de 1600 μ s se reproduisant toutes les 20ms et qui déclenche le balayage vertical demi-image après demi-image.

++les signaux d'effacement du tube rendant celui-ci "aveugle" pendant le retour ligne et le retour trame. Cet effacement est indispensable pour avoir une image claire. Ces signaux sont appliqués sur G1.

++les signaux de synchronisation ligne et trame, les signaux d'effacement à incorporer dans le signal vidéo composite, de manière à assurer un fonctionnement correct et synchrone du téléviseur associé.

-les générateurs de balayages, déclenchés par h et v, ils fabriquent les courants nécessaires aux déviateurs. Le générateur H délivre les tensions élevées indispensables à la mise en oeuvre du tube analyseur. Ce bloc contient aussi les circuits de sécurité. En effet un arrêt accidentel de l'un des balayages, au pire des 2, entraînerait rapidement une brûlure

immédiate de la cible. Dans un tel cas les circuits de sécurité suppriment l'alimentation H.T. du tube et par là même lui évitent toute détérioration.

- l'amplificateur vidéo-fréquence : c'est un circuit qui recueille à haute impédance les tensions très faibles issues de la cible du tube. Il est chargé d'amplifier ces tensions en équilibrant la bande passante, tant du côté des basses fréquences (risque de trainage court ou long) que du côté des fréquences élevées (pour obtenir des détails fins et du piqué).
- le mélangeur qui reçoit le signal vidéo, les tops de synchronisation, les signaux de suppression et les mélange dans les proportions réglementaires soit 30% pour la synchro, sous le niveau du noir, 70% pour le signal vidéo (blanc maximum). Le signal complet est alors disponible à la sortie S.
- l'alimentation fournissant les tensions de fonctionnement de l'ensemble et le courant de la bobine de concentration.



Généralités

Dans la conversion analogique-numérique, la première opération que subira le signal analogique est l'échantillonnage. Cela consiste en un découpage périodique du signal à une fréquence d'échantillonnage $F_e = 1/T_e$, on observera donc le signal d'une manière continue, mais à certains instants (kT_e) seulement.

I-Rappel sur les transformations de Fourier

I-1-Signal périodique

Un signal $x(t)$ périodique de période T s'écrit :

$$x(t) = \frac{a_0}{2} + \sum_{n=1}^{\infty} \left(a_n \cos \frac{2\pi}{T} nt + b_n \sin \frac{2\pi}{T} nt \right)$$

avec $a_n = \frac{2}{T} \int_{-T/2}^{+T/2} x(t) \cos \frac{2\pi}{T} nt \cdot dt$ et $b_n = \frac{2}{T} \int_{-T/2}^{+T/2} x(t) \sin \frac{2\pi}{T} nt \cdot dt$

si on pose : $\nu_0 = 1/T$ et $X(n\nu_0) = \frac{1}{2}(a_n - jb_n)$

on aura : $X(n\nu_0) = 1/T \cdot \int_{-T/2}^{T/2} x(t) \cdot e^{-2\pi j n \nu_0 t} \cdot dt$

avec : $|X(n\nu_0)| = 1/2 \sqrt{a_n^2 + b_n^2}$, et $\varphi(n\nu_0) = \text{Arctg}(-\frac{b_n}{a_n})$

d'où : $X(\nu) = \sum_{n=-\infty}^{\infty} X(n\nu_0) \cdot e^{-j\varphi(n\nu_0)}$: transformée de Fourier de $x(t)$.

I-2-Signal non périodique

On démontre que la transformée de Fourier d'un tel signal s'écrit :

$$X(\nu) = \int_{-p}^{+p} x(t) \cdot e^{-2\pi j \nu t} dt.$$

I-3-Propriétés

I-3-1-Translation

Si $f(t) \rightleftharpoons F(\nu) \Rightarrow \begin{cases} f(t-a) \rightleftharpoons F(\nu) \cdot e^{-2\pi j a \nu} \\ F(\nu-a) \rightleftharpoons f(t) \cdot e^{2\pi j a t} \end{cases}$

I-3-2-Convolution et transformation de Fourier

Le produit de convolution est défini par la relation suivante :

$$x(t) * h(t) = \int_{-\infty}^{+\infty} x(\tau) \cdot h(t-\tau) \cdot d\tau$$

Théorème de Plancherel

$$x(t) * h(t) \rightleftharpoons X(\nu) \cdot H(\nu)$$

$$x(t) \cdot h(t) \rightleftharpoons X(\nu) * H(\nu)$$

Produit \rightleftharpoons Convolution

I-3-3-Cas particuliers importants

-Formule de Poisson

Si $x(t) \rightleftharpoons X(\nu)$ alors $\sum_{n=-\infty}^{+\infty} X(n) = \sum_{k=-\infty}^{+\infty} x(k)$

-Distribution de Dirac

Elle est définie par $\delta(t) = 0 \quad t \neq 0$ et $\int_{-\infty}^{+\infty} \delta(t) \cdot dt = 1$

Résultats

$$\delta(t) \Leftrightarrow 1$$

$$\delta(t-t_0) \Leftrightarrow e^{-2\pi j \nu t_0} \quad (\text{Translation})$$

$$\sum_{k=-\infty}^{+\infty} \delta(t-k) = \sum_{n=-\infty}^{+\infty} e^{-2\pi j n t} \quad (\text{Poisson})$$

$$1 \Leftrightarrow \delta(\nu)$$

$$\delta(\nu - nF_e) \Leftrightarrow e^{+2\pi j n F_e t}$$

$$T_e \cdot \sum_{k=-\infty}^{+\infty} \delta(t-k/T_e) \Leftrightarrow \sum_{n=-\infty}^{+\infty} \delta(\nu - nF_e)$$

-Fonction "porte" ou créneau

Soit $\Pi_T(t)$ cette fonction, elle est définie par la relation suivante

$$\Pi_T(t) = \begin{cases} 1 & \text{pour } -T \leq t \leq +T \\ 0 & \text{ailleurs} \end{cases}$$

$$\Pi_T(t) \Leftrightarrow 2T \frac{\text{Sin} 2\pi T \nu}{2\pi T \nu}$$

$$\Pi_{F_e}(\nu) \Leftrightarrow 2F_e \frac{\text{Sin} 2\pi F_e t}{2\pi F_e t}$$

II-Le filtrage

II-1-Filtrage temporel

C'est l'opération d'atténuation ou d'interruption d'un signal. Filtrer $x(t)$ par $\Pi(t)$, c'est réaliser le produit $x(t) \cdot \Pi(t)$.

D'après le théorème de Plancherel : $x(t) \cdot \Pi(t) \Leftrightarrow X(\nu) * \Pi(\nu)$, le spectre du signal filtré est affecté.

II-2-Filtrage fréquentiel

L'opération que nous venons d'appliquer à la représentation temporelle d'un signal peut être appliquée à sa représentation fréquentielle; filtrer $X(\nu)$ par $H(\nu)$, c'est réaliser le produit $X(\nu) \cdot H(\nu)$.

Remarque : lorsqu'on a accès à la représentation temporelle du signal $x(t)$ et qu'on ne dispose pas en général de sa représentation fréquentielle $X(\nu)$ on ne peut donc filtrer (c'est à dire effectuer le produit $X(\nu) \cdot H(\nu)$).

On peut, en vertu du théorème de Plancherel, remplacer le produit fréquentiel par un produit de convolution dans le domaine temporel.

III-L'échantillonnage

III-1-Echantillonneur idéal (voir fig.1 p.52)

Il est réalisé par une suite d'impulsions infiniment brèves, appelées $P_{gn}(t)$ définie par :

$$P_{gn}(t) = T_e \sum_{K=-\infty}^{+\infty} \delta(t-K/T_e)$$

Soit une fonction $x(t)$ telle que : $x(t) \rightleftharpoons X(\nu)$

Echantillonner $x(t)$ à la fréquence F_e revient à multiplier $x(t)$ par une suite d'impulsions de fréquence de récurrence F_e (séparées par $T_e = 1/F_e$).

$\hat{x}(t)$ étant la fonction échantillonnée on a :

$$\hat{x}(t) = x(t) \cdot T_e \sum_{K=-\infty}^{+\infty} \delta(t-K/T_e) \quad (\text{filtrage temporel})$$

ce qui peut encore s'écrire :

$$\hat{x}(t) = T_e \cdot \sum_{K=-\infty}^{+\infty} x(K/T_e) \cdot \delta(t-K/T_e)$$

$$\text{d'où : } \hat{x}(t) \rightleftharpoons \hat{X}(\nu) = X(\nu) * \sum_{n=-\infty}^{+\infty} \delta(\nu - nF_e) = \sum_{n=-\infty}^{+\infty} X(\nu - nF_e)$$

Ceci signifie que le spectre de $\hat{x}(t)$ est celui de $x(t)$ "périodisé", de période $T_e = 1/F_e$.

Remarques : (voir fig.2 p. 52)

1-Le spectre de $x(t)$ s'étendant sur une largeur égale à $2F_M$, pour que la répétition périodique de ce spectre ne déforme pas le motif répété, il faut et il suffit que la fréquence d'échantillonnage F_e soit supérieure ou égale à $2F_M$.

2-Si on multiplie l'expression de $\hat{X}(\nu)$ par une fonction "porte" $\Pi_{F_e/2}(\nu)$, cette fonction étant nulle à l'extérieur de l'intervalle $[-F_e/2, +F_e/2]$ (filtrage temporel), on va retrouver le spectre initial :

$$X(\nu) = \left[\sum_{n=-\infty}^{+\infty} X(\nu - nF_e) \right] \cdot \Pi_{F_e/2}(\nu)$$

III-2-Echantillonneur moyenneur (voir fig.3 p.52)

On ne réalise plus l'échantillonnage avec une impulsion infiniment courte mais avec une impulsion de largeur finie θ et on considère la valeur moyenne de $x(t)$ pendant la durée de l'impulsion soit :

$$\overline{x(kT_e)} = \frac{1}{\theta} \int_{kT_e}^{kT_e + \theta} x(t) \cdot dt = \frac{1}{\theta} \int_{-\infty}^{+\infty} \Pi_{\theta/2}(t - kT_e) \cdot x(t) \cdot dt$$

$$\overline{x(kT_e)} = \frac{1}{\theta} \cdot x(t) * \Pi_{\theta/2}(t) \Big|_{t = kT_e + \theta/2}$$

La fonction échantillonnée sera donc :

$$\hat{x}(t) = \overline{x(kT_e)} \cdot P_{gn_{F_e}}(t)$$

$$\text{soit } \hat{x}(t) = \frac{1}{\theta} \left[x(t) * \Pi_{\theta/2}(t) \right] \cdot T_e \cdot \sum_{k=-\infty}^{+\infty} \delta(t - kT_e)$$

$$\text{d'où } \hat{x}(t) \rightleftharpoons \hat{X}(\nu) = \left[X(\nu) \cdot \frac{\text{Sin} \pi \nu \theta}{\pi \nu \theta} \cdot e^{-2\pi j \nu \frac{\theta}{2}} \right] * \sum_{n=-\infty}^{+\infty} \delta(\nu - nF_e)$$

$$\begin{aligned} \hat{X}(\nu) &= \sum_{n=-\infty}^{+\infty} X(\nu - nF_e) \cdot \frac{\text{Sin} \pi \theta (\nu - nF_e)}{\pi \theta (\nu - nF_e)} \cdot e^{-2\pi j \frac{\theta}{2} (\nu - nF_e)} \\ &= \sum_{n=-\infty}^{+\infty} X_1(\nu - nF_e) \end{aligned}$$

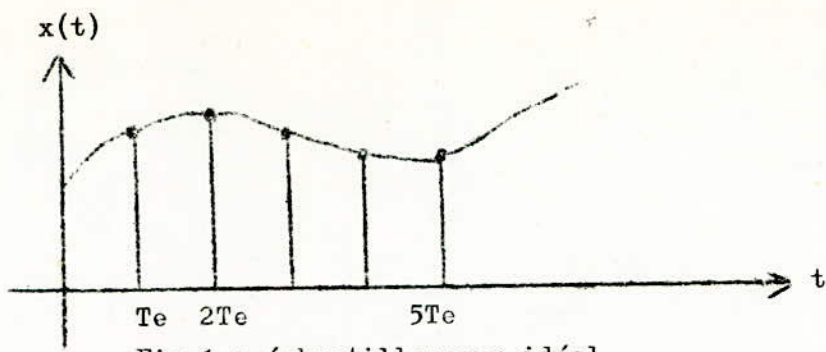


Fig.1 : échantillonneur idéal

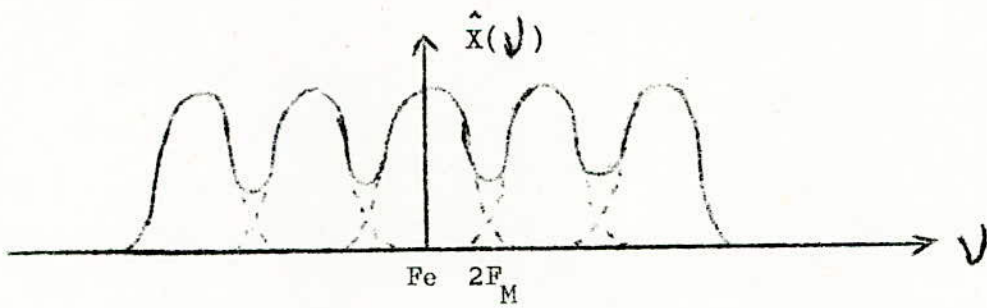
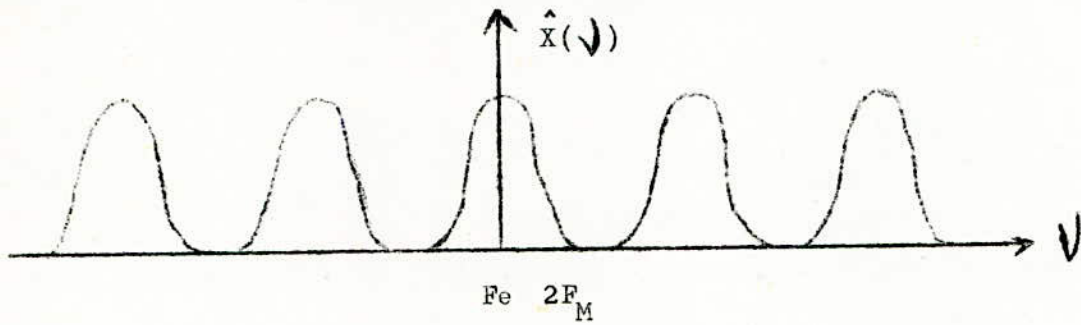


Fig. 2 : Allure du spectre du signal échantillonné

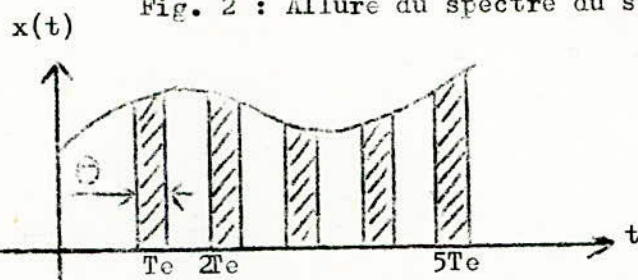


Fig.3 : échantillonneur moyenneur

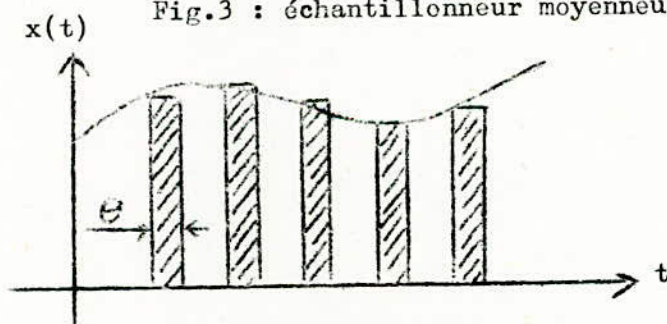


Fig.4 : échantillonneur bloqueur

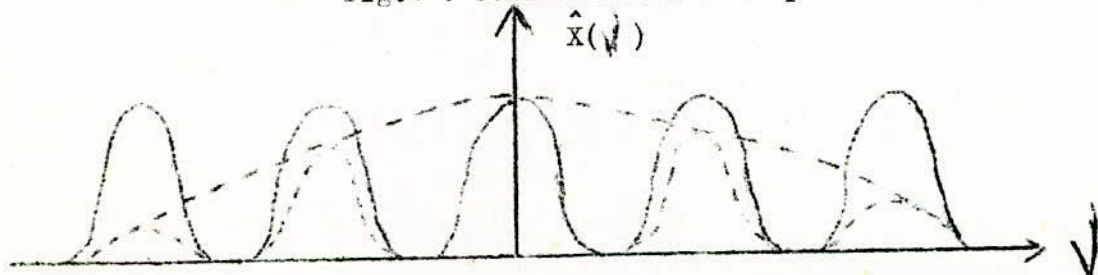


Fig.5 : atténuation du spectre dans le cas d'un échantillonnage bloqué

Conclusion :

Tout se passe comme si $X(\nu)$ était remplacé par :

$$X_1(\nu) = X(\nu) \cdot \frac{\sin \pi \nu \theta}{\pi \nu \theta} \cdot e^{-2\pi j \nu \frac{\theta}{2}}$$

III-3-Echantillonneur-bloqueur (voir fig.4 p.52)

A l'instant kT_e on échantillonne $x(t)$ et on met en mémoire cette valeur pour avoir le temps de faire la conversion analogique-numérique. Soit T_e la période d'échantillonnage, l'échantillon de rang k , au lieu de s'écrire $T_e \cdot x(kT_e) \cdot \delta(t - kT_e)$ (cas idéal) ou $T_e \cdot x(kT_e) \cdot \delta(t - kT_e)$ (échantillonneur moyenneur) s'écrit : $T_e \cdot \Pi_{\theta/2}(t - kT_e - \theta/2)$.

La fonction échantillonnée s'écrira :

$$\hat{x}(t) = \sum_{k=-\infty}^{+\infty} T_e \cdot x(kT_e) \cdot \Pi_{\theta/2}(t - kT_e - \theta/2)$$

mais $\Pi_{\theta/2}(t - kT_e - \theta/2) = \delta(t - kT_e) * \Pi_{\theta/2}(t - \theta/2)$

d'où $\hat{x}(t) = \sum_{k=-\infty}^{+\infty} T_e \cdot x(kT_e) \cdot \delta(t - kT_e) * \Pi_{\theta/2}(t - \theta/2)$
 $= \sum_{k=-\infty}^{+\infty} T_e \cdot x(t) \cdot \delta(t - kT_e) * \Pi_{\theta/2}(t - \theta/2)$

d'où $\hat{x}(t) \Leftrightarrow \hat{X}(\nu) = \sum_{k=-\infty}^{+\infty} X(\nu) * \delta(\nu - nF_e) \cdot \theta \frac{\sin \pi \nu \theta}{\pi \nu \theta} \cdot e^{-2\pi j \nu \frac{\theta}{2}}$

Pour des raisons de normalisation, il faudrait prendre $\frac{1}{\theta} \Pi_{\theta/2}(t)$ de façon que l'aire de cette porte reste constante lorsque la largeur de θ évolue.

On aurait alors :

$$\hat{X}(\nu) = \sum_{n=-\infty}^{+\infty} X(\nu) * \delta(\nu - nF_e) \cdot \frac{\sin \pi \nu \theta}{\pi \nu \theta} \cdot e^{-2\pi j \nu \frac{\theta}{2}}$$

Le terme $e^{-2\pi j \nu \frac{\theta}{2}}$ montre le retard $\theta/2$ dû au blocage mais n'agit pas sur le module du spectre.

Le module du spectre est répété à la fréquence F_e , l'ensemble de ces spectres est filtré en $\frac{\sin \pi \nu \theta}{\pi \nu \theta}$, c'est à dire que les répétitions du spectre sont d'autant plus atténuées qu'elles sont plus loin. Le spectre centré sur l'origine est :

$$X(\nu) \cdot \frac{\sin \pi \nu \theta}{\pi \nu \theta} \cdot e^{-2\pi j \nu \frac{\theta}{2}} \quad (\text{voir fig. 5 p.52})$$

IV-Etude des circuits d'échantillonnage

Pour convertir correctement un échantillon, il est nécessaire que son amplitude reste constante pendant le temps de conversion. Ceci s'obtient en utilisant un échantillonneur-bloqueur qui comporte outre l'échantillonneur un circuit de maintien constitué d'un condensateur qui se charge à chaque échantillonnage à la valeur de l'échantillon.

IV-1-Fonctionnement des échantillonneurs-bloqueurs

La figure 1 p.55 nous donne le schéma-bloc d'un échantillonneur. On y relève une entrée et une sortie analogiques et une entrée de commande.

Un échantillonneur-bloqueur travaille en deux modes : l'échantillonnage et le maintien. L'échantillonnage se fait en général quand la commande est à un niveau logique 1. Pendant ce temps le signal de sortie suit le signal d'entrée. Quand la commande est à un niveau logique, le signal de sortie se fige à la dernière valeur reçue du signal d'entrée. Quand la commande revient à 1 le signal de sortie devient une nouvelle fois égal au signal d'entrée (voir fig.2 p.55). Cependant ce changement du signal de sortie appelé aussi transition maintien-échantillonnage ne se fait pas instantanément, mais au bout d'un temps de valeur connue : il est appelé temps d'acquisition et constitue un paramètre caractéristique de l'échantillonneur.

La figure 3 p.55 représente le schéma de principe d'un échantillonneur-bloqueur. Il est constitué d'un condensateur que l'on charge à travers un interrupteur, d'un amplificateur suiveur à l'entrée qui isole la source analogique du condensateur afin d'éviter les risques d'oscillations, et d'un autre amplificateur suiveur à la sortie qui isole lui aussi le condensateur des circuits qui le suivent.

IV-2-Les erreurs dans les échantillonneurs-bloqueurs

IV-2-1-Erreur de décalage (fig. 1 p56)

Cette erreur, dite aussi erreur de zéro, est due aux tensions de décalage des amplificateurs. Elle se manifeste par l'existence d'un signal en sortie quand le signal d'entrée est nul. On l'élimine à l'aide d'un potentiomètre externe ou interne à l'échantillonneur.

IV-2-2-Erreur de gain (fig. 1 p56)

Elle se traduit par une différence entre les signaux d'entrée et de sortie qui restent cependant proportionnels entre eux.

Cette erreur, appelée aussi erreur de facteur d'échelle, se compense habituellement par un réglage du gain global de l'échantillonneur.

IV-2-3-Temps d'ouverture (fig.2 p.56)

C'est le temps qui s'écoule entre l'instant de commande et celui auquel l'interrupteur est réellement ouvert arrêtant la charge du condensateur.

Cette dernière sera donc différente de la valeur souhaitée. Pour éliminer l'erreur due au temps d'ouverture on avancera la commande de l'interrupteur

IV-2-4-Erreur de charge (fig.2 p.56)

En général les interrupteurs utilisés sont des composants actifs (FET, transistor). L'erreur de charge est due au transfert de la charge de leur

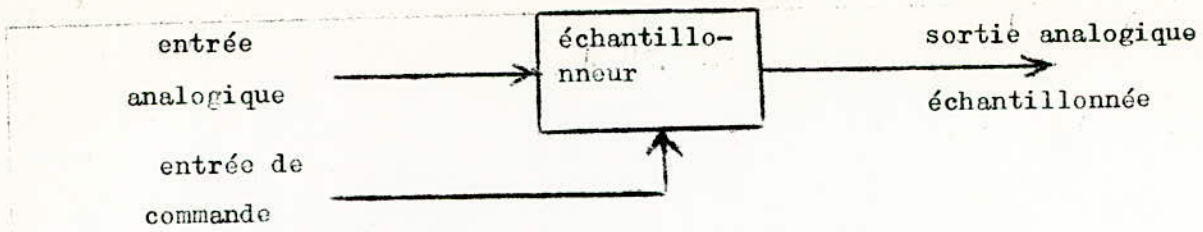


Fig.1 : schéma-bloc d'un échantillonneur.

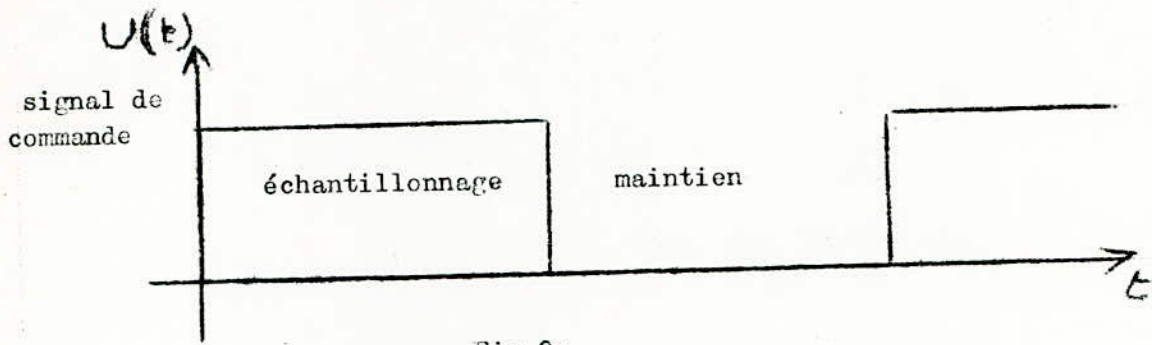


Fig.2a

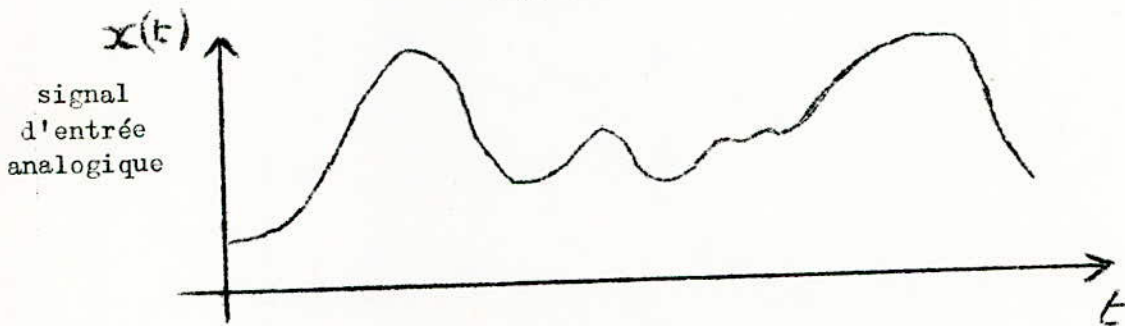


Fig.2b

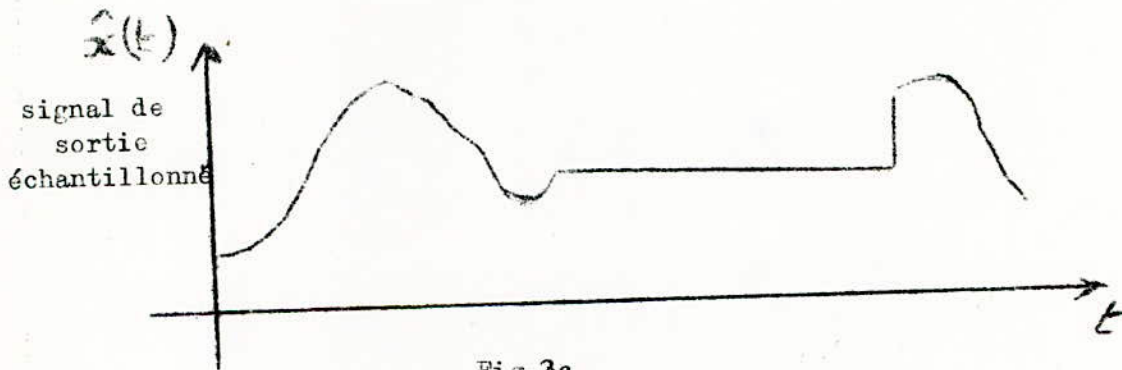


Fig.2c

Fig.2 : principe de l'échantillonnage bloqué

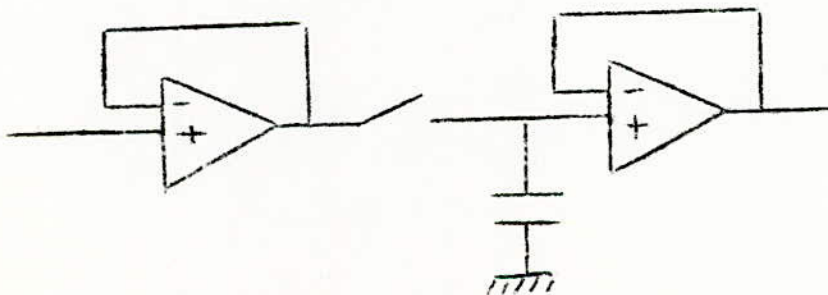


Fig.3 : schéma de principe d'un échantillonneur-bloqueur

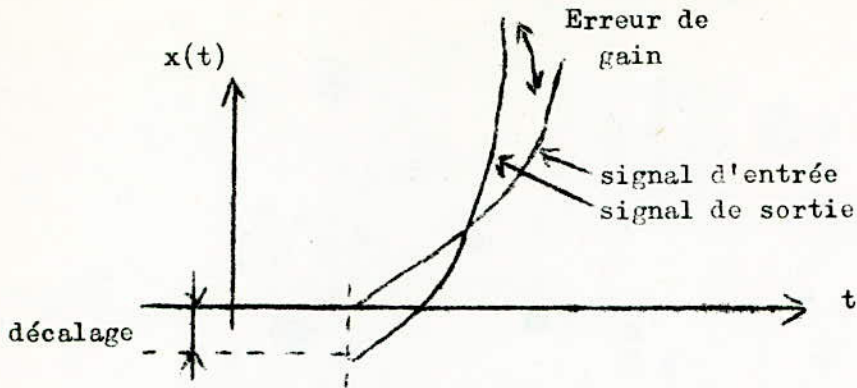


Fig.1 : erreurs de décalage et de gain

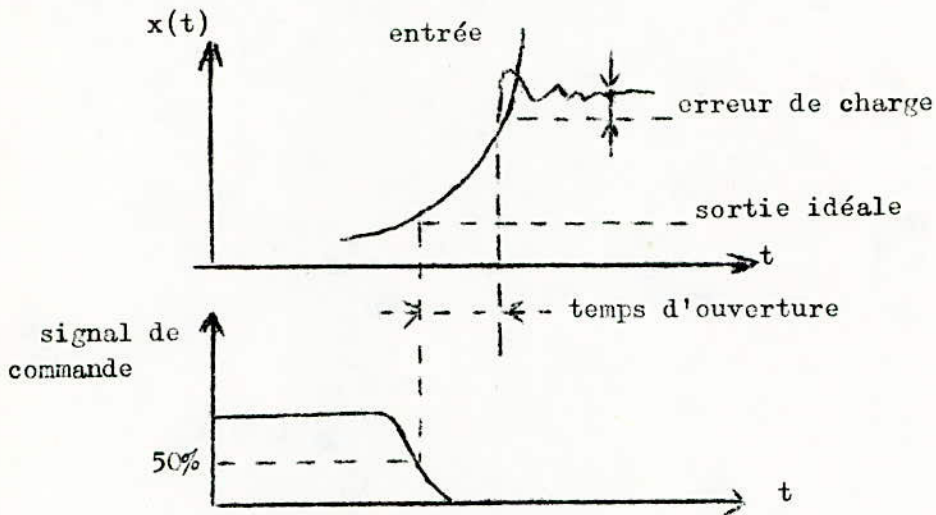


Fig.2 : erreur de charge et temps d'ouverture

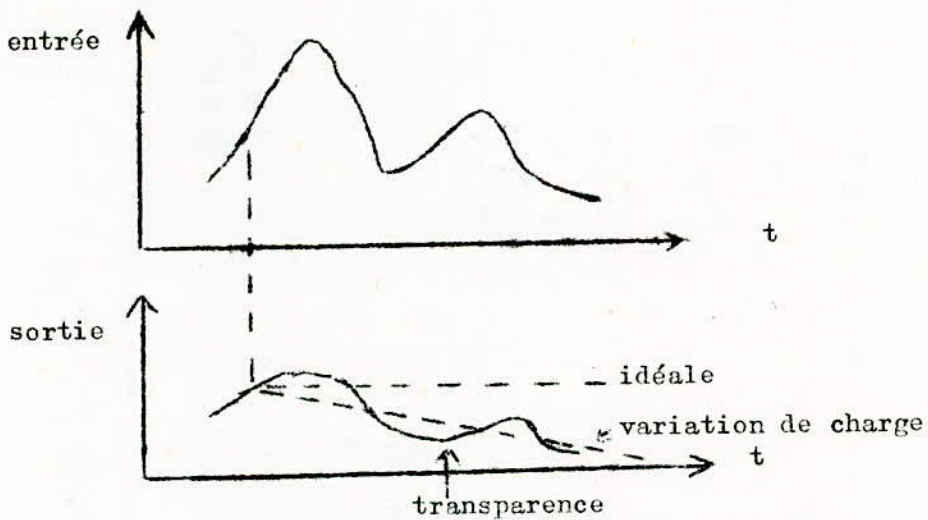


Fig.3 : variation de la charge et transparence

capacité dans la capacité de stockage. Elle se produit lorsque l'interrupteur est bloqué et engendre ainsi une marche dans le signal de sortie.

IV-2-5-Variation de la charge (voir fig.3 p.56)

Elle se traduit par un signal de sortie variable pendant le maintien. Cette variation est linéaire, ce qui correspond à une variation tout aussi linéaire de la charge du condensateur sous l'effet d'un courant constant comprenant le courant de fuite de l'interrupteur, celui du condensateur, le courant de polarisation de l'amplificateur. Notons aussi que cette variation peut être négative ou positive.

IV-2-6-Transparence (voir fig.3 p.56)

C'est la fraction du signal d'entrée qui se retrouve en sortie. Elle est due à la capacité de couplage existant entre l'entrée et la sortie de l'interrupteur.

I-Définition

C'est l'ensemble des opérations transformant une grandeur analogique (généralement une tension) en une grandeur numérique. La conversion analogique-numérique survient après l'échantillonnage et comporte essentiellement 2 étapes : la quantification et le codage

I-1-La quantification

Pour transformer un signal analogique en une information numérique on doit disposer pendant toute la durée de l'opération d'un nombre donné de chiffres (n) dans une base donnée (b), ceci nous permettra alors de coder $N = b^n$ et seulement N valeurs distinctes de la grandeur analogique.

La quantification est l'opération qui consiste à remplacer la valeur exacte du signal par une valeur choisie parmi les N valeurs discrètes. Ainsi une infinité de valeurs possibles de la grandeur analogique est remplacée par un nombre fini de valeurs quantifiées.

Cette opération non linéaire s'effectue par un "découpage" de l'axe des amplitudes en tranches affectées chacune d'un numéro. Un tel numéro suffira pour définir complètement l'amplitude d'un signal représenté par un vecteur ayant son extrémité dans la tranche correspondante.

La quantification nécessite la définition de l'épaisseur des différentes tranches. Cette épaisseur est dite niveau élémentaire de quantification ou quantum : tout signal dont l'amplitude sera comprise dans l'intervalle $(nq, (n+1)q)$ sera représenté par la quantité nq . En général le quantum q choisi est fixe. En outre la précision du signal quantifié dépend de la finesse du quantum choisi.

Les figures 1a et 1b p.63 représentent successivement la caractéristique de quantification et la courbe de l'erreur de quantification. Cette erreur ϵ est toujours inférieure ou égale à q . Comme le quantum q vaut E/b^n (où E est la valeur maximale du signal) on a : $0 < \epsilon \leq E/b^n$.

Dans la pratique cette erreur de quantification (ou bruit de quantification) est limitée à $\pm q/2$ en faisant changer de valeur le signal de sortie lorsque le signal d'entrée passe par l'une des valeurs $(2n+1)q$.

La figure 2a p.63 représente l'allure d'un signal variant dans le temps, l'allure du signal quantifié a la forme d'une courbe en "marches d'escaliers". La figure 2b p.63 représente la courbe de l'erreur $\epsilon(t)$ correspondante, erreur qui est fonction du niveau élémentaire de quantification et du signal $x(t)$.

En assimilant cette erreur à un bruit et en admettant qu'on peut la

considérer comme une suite de segments de droite de pente α variable et bornée par $\pm q/2$ on a : $\xi = \alpha t$ pour $-q/2 \leq t \leq +q/2$. L'erreur quadratique moyenne (ou puissance normalisée du bruit de quantification) est :

$$\xi = \frac{2\alpha}{q} \int_{-q/2}^{+q/2} (\alpha t)^2 dt = \frac{q^2}{12}$$

Si on choisit le système binaire comme système de numération on aura : $q = E/2^n$. Le rapport signal sur bruit sera :

$$\frac{S}{B} = 12 \frac{E^2}{q^2} = 12 \left(\frac{E}{q}\right)^2 = 12 \left(\frac{E}{E}\right)^2 \cdot (2n)^2 = 12 \cdot 2^n$$

soit en dB :

$$\left(\frac{S}{B}\right)_{dB} = 10,8 + 6n$$

Le rapport S/B augmente donc de 6dB chaque fois qu'on ajoute un bit c'est à dire qu'on diminue la valeur du quantum.

I-2-Le codage

Cette opération a pour rôle d'établir une correspondance biunivoque entre le nombre de quanta exprimant l'amplitude d'un échantillon et son expression dans un code donné. Les codes les plus utilisés sont les codes binaires (base 2) où tout nombre est représenté par une suite de 0 et de 1. L'utilisation de ces codes est motivée par l'existence de circuits électroniques qui présentent 2 états stables.

Dans la logique TTL, l'état 1 correspond à un niveau minimum de 2,4V et l'état 0 à un niveau maximum de 0,8V.

Suivant la forme du signal analogique, on peut diviser les codes binaires en 2 groupes : les codes unipolaires et les codes bipolaires

I-2-1-Les codes unipolaires

Ils sont utilisés quand le signal analogique à convertir présente une polarité fixe. Le plus connu est le code binaire naturel ou binaire pur. Dans ce code, un nombre N s'écrit sous la forme suivante :

$$N = \sum_{i=0}^{n-1} a_i 2^i = a_{n-1} 2^{n-1} + a_{n-2} 2^{n-2} + \dots + a_0 2^0$$

De même un nombre fractionnaire s'écrit :

$$N' = a_1 2^{-1} + a_2 2^{-2} + \dots + a_n 2^{-n}$$

A ce dernier nombre on peut faire correspondre une tension U qu'on écrit :

$$U = U_{ref} \left(\frac{a_1}{2} + \frac{a_2}{4} + \frac{a_3}{8} + \dots + \frac{a_n}{2^n} \right)$$

où $a_1 = \text{MSB}$, $a_n = \text{LSB}$ et U_{ref} : étendue de la tension à convertir

On remarque que si $a_1 = a_2 = \dots = 0$ et $a_n = 1$ alors $U = U_{ref} / 2^n = q$; le LSB correspond donc à l'équivalent numérique du quantum.

Les autres codes unipolaires sont les codes DCE et GRAY ou binaire réfléchi.

I-2-2-Les codes bipolaires

Lorsque le signal analogique est négatif ou positif (bipolaire) il faut pouvoir distinguer deux signaux ayant la même amplitude et des signes différents : on utilise alors les codes bipolaires.

Le premier code qui vient à l'esprit est un code binaire symétrique ou code amplitude-signe. Il est obtenu en codant séparément l'amplitude du signal et son signe grâce à un bit supplémentaire qui vaut 1 si le signal est positif et 0 s'il est négatif.

On distingue d'autres codes bipolaires tels que le code binaire décalé obtenu par un décalage du binaire naturel de façon que le zéro s'obtienne pour la tension la plus négative (ou la plus positive). En binaire décalé, une tension U s'exprime de la façon suivante :

$$U = \frac{2U_{ref}}{2^n} (a_1 2^{n-1} + a_2 2^{n-2} + \dots + a_0) - U_{ref}$$

alors qu'un nombre N s'exprime partir de sa valeur en binaire pur de la manière suivante :

$$N = \pm N_b + 2^n$$

Notons enfin l'existence des codes complément à 2 et complément à 1.

II-Les convertisseurs analogiques-numériques

II-1-Définition

Ce sont des dispositifs qui reçoivent un signal analogique A et le transforment en un signal numérique N , avec une précision et une résolution données, en le comparant à une tension de référence U_{ref} . Cela revient à faire une division suivant les puissances décroissantes de 2, afin d'obtenir un nombre N en binaire tel que :

$$N \approx \frac{A}{U_{ref}} \quad (\text{CAN idéal})$$

Comme le message transmis a une longueur finie, N peut être considéré comme l'approximation la plus voisine du résultat, compte tenu de la résolution du système.

Le signal à convertir A peut s'écrire :

$$A = U_{ref} \cdot \left(\frac{b_1}{2} + \frac{b_2}{4} + \dots + \frac{b_n}{2^n} + \frac{b_{n+1}}{2^{n+1}} \dots \right)$$

Comme le nombre de bits du codage est limité à n , il faut arrêter la division de A par U_{ref} à l'ordre n et écrire :

$$A = U_{ref} \cdot \left(\frac{b_1}{2} + \frac{b_2}{4} + \frac{b_3}{8} + \dots + \frac{b_n}{2^n} \right)$$

Les bits qu'on néglige représentent l'erreur de quantification.

Le rôle du convertisseur est de remplacer la tension A par une tension discrète multiple de la quantité élémentaire $U_{ref}/2^n$ ou quantum de manière que :

$$\left| A - N \cdot \frac{U_{ref}}{2^n} \right| \leq \frac{1}{2} \frac{U_{ref}}{2^n}$$

Dans un CAN les tensions d'entrées nominales sont définies par la relation suivante :

$$E_{nom} = U_{ref} \cdot \left(\frac{b_1}{2} + \frac{b_2}{4} + \dots + \frac{b_n}{2^n} \right) \quad \text{avec } b_i = 0 \text{ ou } 1$$

Ainsi l'ensemble des tensions d'entrées qui fournissent une valeur particulière du signal de sortie vérifie les inégalités :

$$E_{nom} - \frac{1}{2} \frac{U_{ref}}{2^n} < A < E_{nom} + \frac{1}{2} \frac{U_{ref}}{2^n}$$

II-2-Classification des CAN

La classification des CAN est délicate car d'une part il existe plusieurs types de classification, et d'autre part un CAN donné peut appartenir à plusieurs catégories. Mais en général on regroupe les convertisseurs en deux catégories bien distinctes : la première comprend les CAN analogiques qui ont un fonctionnement analogique et qui font appel uniquement à des solutions analogiques; la deuxième est constituée par les CAN logiques qui utilisent dans leur fonctionnement les techniques numériques.

II-3-Paramètres caractéristiques d'un CAN

II-3-1-Fonction de transfert idéale (voir fig.3 p.63)

Elle est définie par les deux équations suivantes :

$$E_{nom} = U_{ref} \cdot \left(\frac{b_1}{2} + \frac{b_2}{4} + \dots + \frac{b_n}{2^n} \right)$$

$$\text{et } E_{nom} - \frac{1}{2} \frac{U_{ref}}{2^n} < A < E_{nom} + \frac{1}{2} \frac{U_{ref}}{2^n}$$

La figure 3a en donne la représentation, elle se compose de marches de largeur égale à $U_{ref}/2^n$ dont les milieux correspondent aux différentes valeurs de E_{nom} . Ces différents points alignés forment la caractéristique idéale d'un CAN

La figure 3b représente l'erreur de quantification $A - E_{nom}$.

Remarque :

La valeur nominale de la tension que l'on peut convertir diffère de U_{ref} d'un quantum car la valeur maximale de N est $2^n - 1$.

II-3-2-Résolution

C'est la plus petite variation de la tension que le CAN peut coder, elle est liée directement au nombre de bits. En valeur relative elle vaut :

$$r = 1/2^n$$

II-3-3-Temps de conversion

C'est le temps mis par le CAN pour transformer un signal d'entrée analogique en un signal de sortie numérique. On le définit en général pour la variation maximale de la tension d'entrée. Notons aussi que le temps de conversion impose la fréquence de conversion.

II-3-4-Précision

C'est l'écart existant entre la valeur théorique de E_{nom} correspondant à un mot N en sortie et la valeur A du signal analogique à l'entrée fournissant ce mot. On l'exprime souvent en % ou en fraction de quantum.

II-3-5-Rejection des bruits

Le facteur S de rejection de bruit d'un CAN se définit comme le rapport du bruit d'entrée A_b/U_{ref} au bruit de sortie normalisé :

$$S = \frac{A_b/U_{\text{ref}}}{N_b}$$

Remarque :

Dans tout ce qui précède, on suppose implicitement que les CAN étudiés étaient unipolaires. Pour les CAN bipolaires les définitions précédentes sont légèrement modifiées :

-la fonction de transfert devient :

$$E_{\text{nom}} = 2U_{\text{ref}} \cdot \left(\frac{b_1}{2} + \frac{b_2}{4} + \dots + \frac{b_n}{2^n} \right) - U_{\text{ref}}$$
$$E_{\text{nom}} - \frac{1}{2} \frac{U_{\text{ref}}}{2^n} < A < E_{\text{nom}} + \frac{1}{2} \frac{U_{\text{ref}}}{2^n}$$

Dans le même temps la caractéristique de transfert devient symétrique par rapport à l'origine en s'étendant de $-U_{\text{ref}}$ à $+U_{\text{ref}}$

-l'étendue de la tension à convertir ou pleine échelle approximativement soit :

$$A_{\text{max}} - A_{\text{min}} = 2U_{\text{ref}} - \frac{U_{\text{ref}}}{2^n}$$

Ceci nous conduit à ajouter un bit en gardant toujours le même quantum.

II-4-Les erreurs dans les CAN

II-4-1-Erreur de quantification

C'est une erreur théorique inhérente au principe même de la conversion analogique-numérique qui est non linéaire. Sa valeur invariable est de $\frac{1}{2}q$ et dépend uniquement de la résolution.

II-4-2-Erreur de décalage (voir fig.4 p.63)

C'est l'écart existant entre la valeur de la tension d'entrée qui met le LSB à 1 et la tension $\frac{1}{2}U_{\text{ref}}/2^n$ qui devrait théoriquement provoquer ce

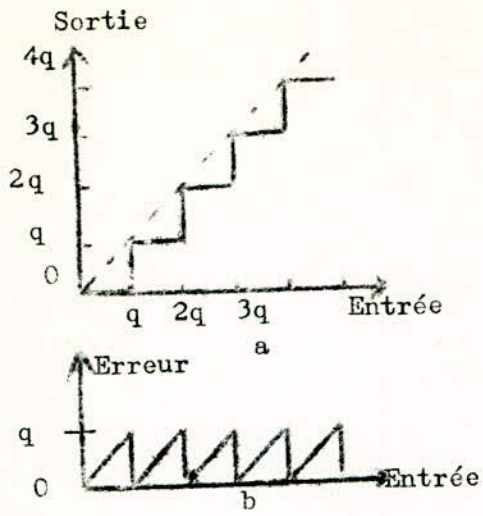


Fig.1

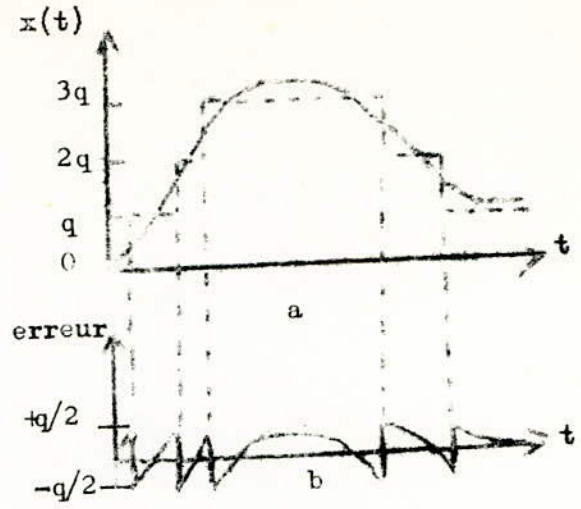


Fig.2

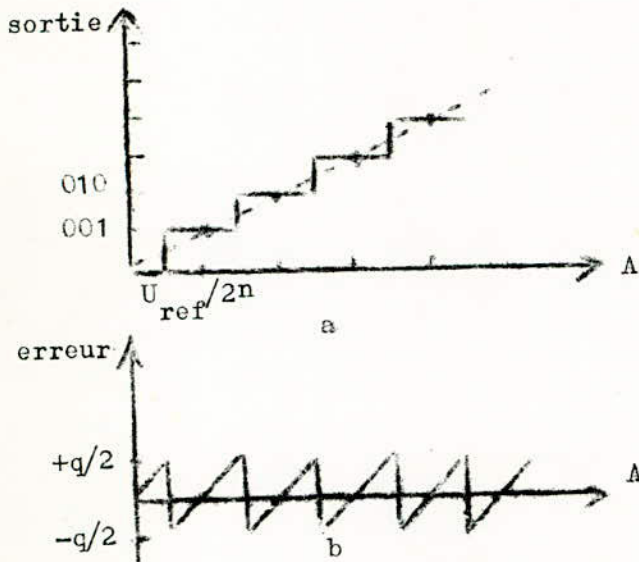


Fig.3 : caractéristique de transfert d'un CAN idéal

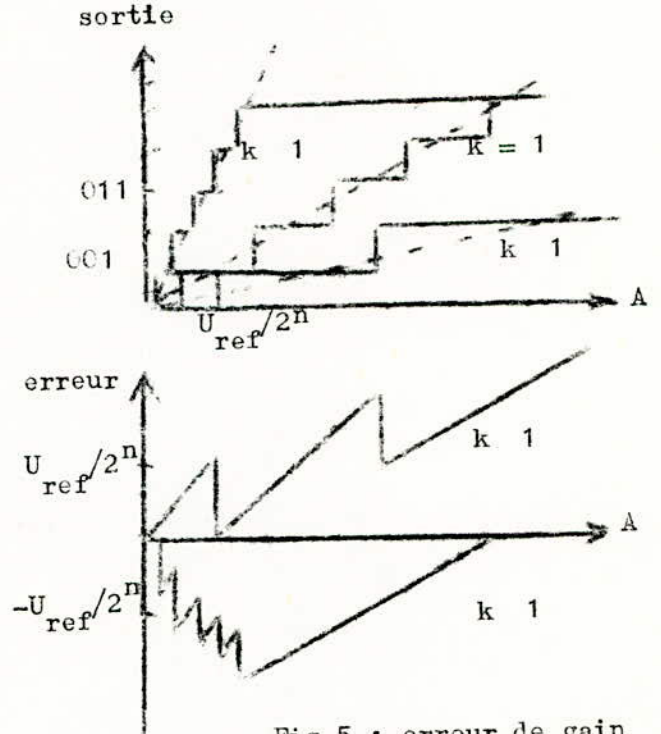


Fig.5 : erreur de gain

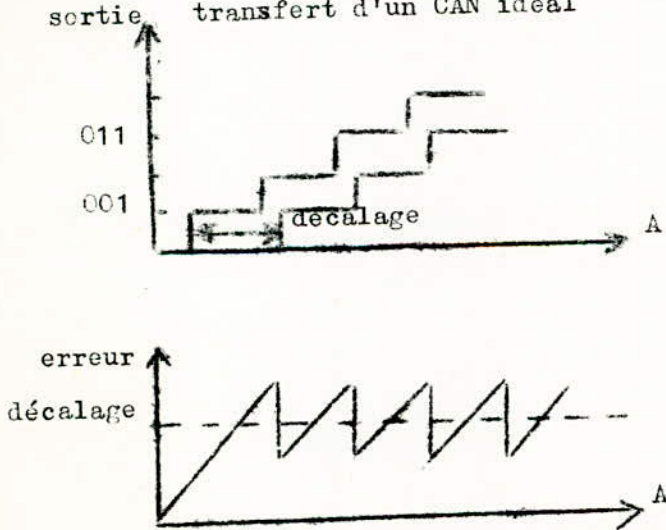


Fig.4 : erreur de décalage

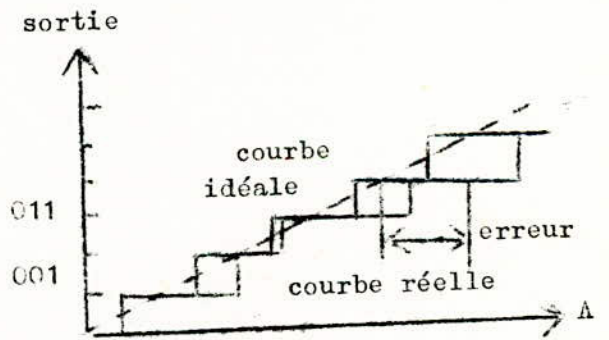


Fig.6 : erreur de linéarité

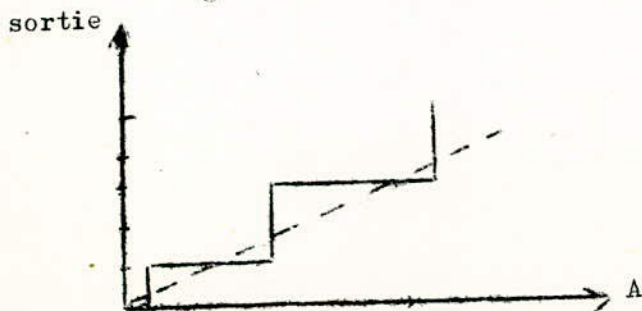


Fig.7 : erreur de linéarité différentielle

ce changement. Cette erreur est due à une tension de décalage qui provoque un déplacement horizontal de la caractéristique de transfert et un déplacement vertical de l'erreur de quantification.

II-4-3-Erreur de gain (voir fig.5 p.63)

L'erreur de gain ou erreur de facteur d'échelle est donnée par la relation

$$E_{\text{nom}} = kU_{\text{ref}} \cdot \left(\frac{b_1}{2} + \frac{b_2}{4} + \dots + \frac{b_n}{2^n} \right)$$

où k est un coefficient positif inférieur ou supérieur à 1.

Sur la figure cette erreur se traduit par une rotation autour de l'origine de la caractéristique de transfert.

II-4-4-Erreur de linéarité (voir fig.6 p.63)

C'est l'erreur existant entre les valeurs des tensions A assurant effectivement les transitions et les valeurs $U_{\text{ref}}/2^n \cdot (N+1)$ qui devraient le faire théoriquement. Elle n'est donc définie que pour les valeurs de A qui assurent les différentes transitions.

Sur la figure cette erreur se traduit par l'écart existant entre les valeurs de E_{nom} et les valeurs des tensions correspondant aux milieux des segments de la caractéristique réelle du CAN.

II-4-5-Erreur de linéarité différentielle (voir fig.7 p.63)

C'est la différence entre le quantum et la largeur d'une marche, c'est à dire la différence entre deux tensions provoquant deux transitions consécutives.

Si la valeur de cette erreur est supérieure à un quantum, certaines combinaisons peuvent ne jamais exister.

Remarque :

Les erreurs de décalage, de gain et de linéarité varient avec la température. Ces variations s'ajoutent aux variations existant à la température ordinaire.

III-Les convertisseurs à approximations successives

III-1-Principe

Etant donné une tension V_x à convertir, il s'agit de déterminer les différents bits du mot N qui lui correspond.

Sachant que V_x s'écrit comme suit :

$$V_x = U_{\text{ref}} \cdot \left(\frac{b_1}{2} + \frac{b_2}{4} + \dots + \frac{b_n}{2^n} \right)$$

on opérera de la manière suivante :

- on commence par comparer V_x à $V_1 = U_{\text{ref}}/2$. Si V_x est supérieure à V_1 alors $b_1 = 1$ et on ajoute $U_{\text{ref}}/4$ à V_1 ; si V_x est inférieure à V_1 alors $b_1 = 0$ et on remplace $U_{\text{ref}}/2$ par $U_{\text{ref}}/4$.

-dans une deuxième étape, on compare V_x à $V_2 = b_1 U_{ref}/2 + U_{ref}/4$. Si V_x est supérieure à V_2 , alors $b_2 = 1$ et on ajoute $U_{ref}/8$ à V_2 ; si V_x est inférieure à V_2 , alors $b_2 = 0$ et on remplace $U_{ref}/4$ par $U_{ref}/8$.

On continue ainsi l'opération de conversion en essayant successivement $U_{ref}/8$, $U_{ref}/16$, etc jusqu'à $U_{ref}/2^n$, ce qui nous donne la valeur de chaque bit b_i .

III-2-Constitution d'un CAN à approximations successives

En analysant les différentes phases du processus de conversion décrit dans le paragraphe précédent, on détermine les principaux éléments d'un CAN à approximations successives, à savoir :

- un CNA (convertisseur numérique-analogique) ayant un nombre de bits égal ou supérieur à celui avec lequel on désire exprimer la tension V_x .

Ce CNA permet de générer les tensions pondérées $U_{ref}/2^i$, $i = 1$ à n .

- un comparateur qui compare la tension V_x et la tension délivrée par le CNA.

- une horloge interne qui commande les différentes phases de comparaison de V_x avec les tensions pondérées $U_{ref}/2^i$,

- un registre à décalage qui permet de commander la génération des tensions pondérées $U_{ref}/2^i$, l'une après l'autre.

- n bascules D qui donnent chacune un bit du nombre N correspondant à la tension V_x en fonction de chaque comparaison. Notons aussi que les n bits commandent les n entrées du CNA.

- un registre qui stocke les bits b_i du nombre N jusqu'à la fin de la conversion.

III-3-Fonctionnement d'un CAN à approximations successives (voir fig.1 p.66)

Pour effectuer une conversion on adresse au convertisseur une impulsion représentant un signal de départ. Elle est ainsi appliquée à la bascule B_0 qui passe à l'état 1 autorisant le début de la conversion. Elle initialise aussi le registre à décalage mettant à 1 la sortie 0 et à 0 toutes les autres sorties.

A chaque impulsion d'horloge, l'information du registre se décalera d'un rang vers la droite et on aura chaque fois une sortie à 1 et toutes les autres à 0 : ainsi une seule bascule D sera attaquée.

Pendant ce temps la sortie inversée $\overline{Q_0}$ de la bascule B_0 commande le registre de sortie afin d'éviter de perdre l'information ou prendre seulement une partie, tant que la conversion n'est pas terminée.

- A la première impulsion d'horloge, la sortie 1 passe à l'état 1 remettant à zéro toutes les bascules B_1 à B_n . On note à cet instant le signal 000....000 à l'entrée du CNA.

- A la deuxième impulsion d'horloge, la sortie 2 du registre passe à l'état 1.

Ce signal est appliqué à l'entrée de forçage de la bascule B_1 et la fait donc passer à l'état 1. On affiche ainsi le signal $100\dots00$ à l'entrée du CNA qui délivre alors la tension $U_{ref}/2$ au comparateur qui la compare à V_x . Si V_x est supérieure à $U_{ref}/2$ le comparateur donne un 1 en sortie, sinon il donne un 0. On a ainsi généré le bit b_1 .

Le signal de sortie du comparateur est appliqué aux entrées de toutes les bascules D. Il ne sera cependant validé qu'à l'instant où on a l'impulsion à l'entrée horloge de ces bascules.

- A la troisième impulsion, la sortie 3 du registre passe à l'état 1. De la même manière ce signal met la bascule B_2 à l'état 1 grâce à l'entrée de

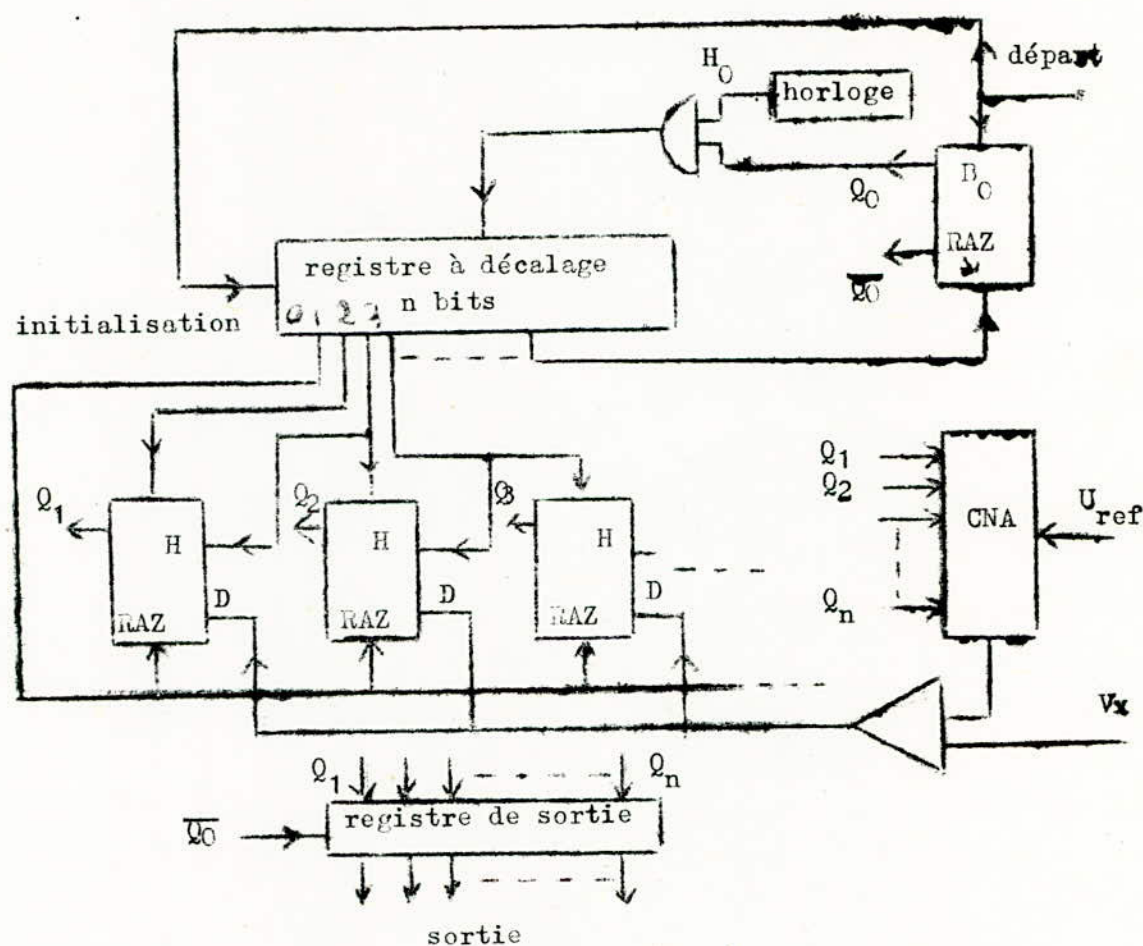


Fig. 1 : principe du fonctionnement d'un CAN à approximations successives

forçage. Parallèlement il est appliqué à l'entrée horloge de la bascule B_1 et valide donc le signal appliqué à son entrée D. Ainsi sur les n sorties Q des bascules, seule Q_1 affichera le bit b_1 . Pendant toute la conversion Q_1 sera égale à b_1 car aucun signal ne sera plus appliqué sur l'entrée horloge de cette bascule.

La bascule B_2 étant à l'état 1, le signal d'entrée du CNA sera $b_1 U_{ref}/2 + U_{ref}/4$. Le bit b_2 sera alors généré

par le comparateur après comparaison de V_x avec la tension

$$b_1 U_{ref}/2 + U_{ref}/4.$$

- A la quatrième impulsion d'horloge, la bascule B_3 passe à l'état 1 et le bit b_2 sera mémorisé dans la bascule B_2 etc

Le processus de conversion continue ainsi jusqu'au bit b_n , chaque étape comportant deux opérations : une validation de l'état de la bascule B_{j-1} qui était passée à l'état 1 grâce à l'impulsion j et une mise à 1 de la bascule B_j .

Après la validation du bit b_n par l'impulsion $n+2$, on remet à zéro la bascule B_0 et la conversion s'arrête. On a alors sur le registre de sortie les n bits du nombre N grâce au signal $\overline{Q_0}$.

B I B L I O G R A P H I E

—000—0—000—

- B. LORIFERME : La conversion numérique-analogique et analogique-numérique.
- R. CARRASCO J. LAURET : Cours fondamental de télévision. Editions Radio
- J. MAX : Techniques du traitement des signaux.
- TTL DATA BOOK : Editions Texas instruments
- TELEDYNE PHILERICK
- DATEL
- ANALOG DEVICES
- Le Haut-Painleur : Réalisez une caméra de qualité. 19