

Université d'Alger

13/77

ELECTRONIQUE

Ecole Nationale Polytechnique

Département d'Electricité

PROJET DE FIN D'ETUDES

SYNTHETISEUR H.F.

ETUDE et REALISATION



sujet proposé par: M. Khellil et S. Annou

réalisé par: S. Boukharouba

et S. Gasti

Promotion 1977

Université d'Alger

Ecole Nationale Polytechnique

Département d'Electricité

PROJET DE FIN D'ETUDES

SYNTHETISEUR H.F

ETUDE et REALISATION

sujet proposé par: M. Khellil et S. Annou

réalisé par: S. Boukharouba

et S. Casti

Au Capitaine Larbi BEN DAHMANE
Commandant de l'École Supérieure
des Transmissions

Notre Capitaine,

Un vieux dicton dit :

"Sa confrontation des cents écoles
l'épanouissement des cents fleurs".

Nous devons reconnaître avoir tout pris
et n'avoir rien donné.

Il est juste et modeste que ce soit à
vous notre Capitaine que nous dédiions
avant tous, notre ouvrage.

BOUKHAROUBA SAID

GASTI SALAH

Nous tenons à remercier
tous ceux qui nous ont
apporté leur aide pour
l'élaboration de ce travail.

Salah

et

Païdy



- <u>INTRUCTION</u>	
- Historique	1
- <u>But du projet</u>	2
- Schéma synoptique	3
- Détection d'erreur de phase	5
- <u>Le synthétiseur</u>	15
- Schéma de base	
- Principe de fonctionnement	16
- <u>SYNTHETISEUR REALISE</u>	
- Introduction	19
- <u>Logique d'entrée</u>	20
- Clavier	21
- Registres à décalage	22
- Decodeurs compléments	23
- Réalisation pratique	26
- <u>Fréquencemètre</u>	28
- <u>V.C.O.</u>	30
- Caractéristiques de la varicap	30
- Rappels sur la diode tunnel	31
- Fonctionnement du V.C.O.	33
- <u>AMPLIFICATEUR LARGE BANDE</u>	35
- Introduction	36
- Principales caractéristiques	36
- Alimentation et leur découplage	37
- Calculs	38
- <u>LOGIQUE E C L</u>	
- Schéma et fonctionnement	47

- DIVISEUR PROGRAMME

- Introduction 48
- Decade N8290A 49
- Compteur réalisé 50
- Détermination du chiffre max 51

- COMPARATEUR DE PHASE

- Schéma bloc 53
- Fonction de transfert de la boucle 54
- Etude sur la P L MC 4044 56
- Technique de câblage 58
- Diviseur de référence 59

- CONCLUSION

61

INTRODUCTION

Historique

Etant donné l'utilisation de plus en plus ample de bandes U.H.F. et V.H.F., les postes récepteurs ou émetteurs exigent des canaux de plus en plus serrés ainsi qu'une grande stabilité en fréquence de l'hétérodyne ou du pilote. Ceci a conduit à l'adoption de synthétiseurs de fréquence remplaçant l'hétérodyne ou le pilote.

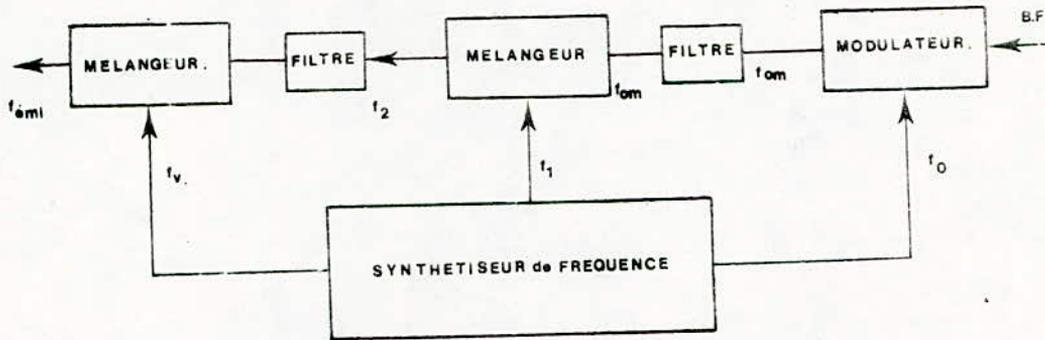
Les synthétiseurs permettent des possibilités pratiquement illimitées de sélection de canaux ainsi qu'une bonne stabilité en fréquence. Ils se présentent sous la forme d'un système d'asservissement réalisé par une boucle à verrouillage de phase (Phase Locked Loop) dans laquelle la grandeur asservie est la phase ou la fréquence d'un signal.

Ce dispositif, conçu par Belseize (1932) pour la réception de signaux à porteuse supprimée, s'est développé lentement.

A l'avènement des circuits intégrés, la P.L.L. a connu un essor nouveau et ses applications sont de plus en plus nombreuses.

But du Projet.

Le but de notre projet est l'étude et la réalisation d'un synthétiseur travaillant dans les gammes H.F. - V.H.F. (exemple: rôle d'un synthétiseur dans un poste émetteur).



$$f_2 = f_1 - f_0$$

$$f_{emi} = f_v - f_2$$

f_v : Fréquence variable du V.C.O. (Oscillant cont. par tension).

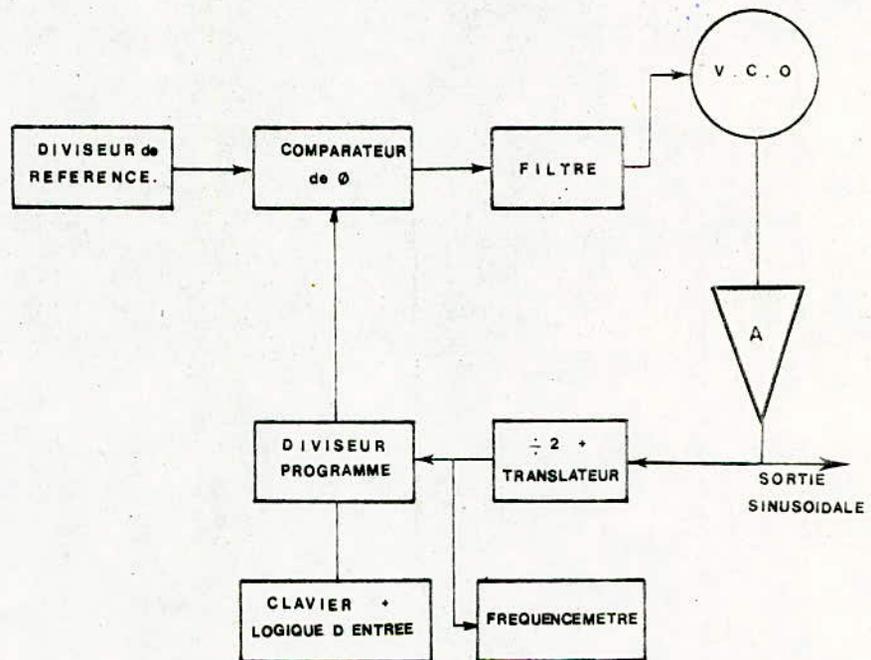
Le synthétiseur doit délivrer un signal de fréquence variable de 20 à 60 MHz.

Notre synthétiseur comportera:

- un oscillateur dont la fréquence varie en fonction d'une tension (V.C.O.)
- un amplificateur large bande
- un détecteur de phase
- un filtre
- un compteur programmé

- une logique d'entrée et son affichage
- un diviseur de référence
- un fréquencemètre

SCHEMA SYNOPTIQUE

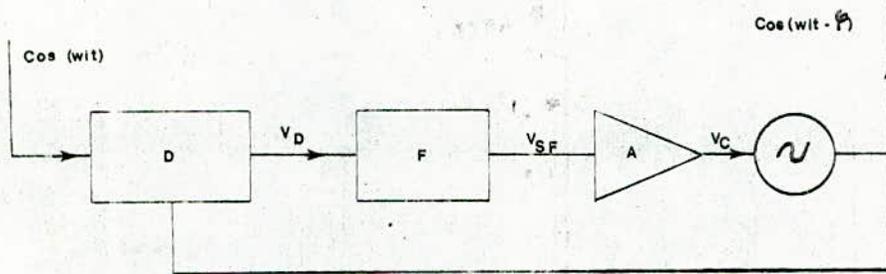


Supposons que l'on veuille émettre à une certaine fréquence; nous l'affichons au niveau du clavier; celle-ci après passage à travers des décodeurs attaquera le compteur programmé; ce dernier comptera à partir du chiffre complémenté jusqu'à un chiffre maximum fixe. A sa sortie nous aurons un signal dont la fréquence

va être comparée avec une fréquence de référence. La différence de phase ou de fréquence est convertie en une tension qui ajustera la fréquence du V.C.O. à la fréquence désirée qui est $f_v = f_2 + f_{\text{affichée}}$

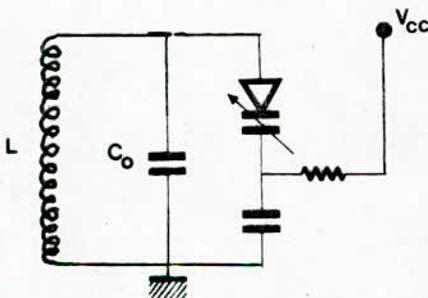
LA BOUCLE A VEROUILLAGE DE PHASE (P.L.L)

Comme nous l'avons vu précédemment, la P.L.L. comporte un V.C.O., un détecteur de phase, un filtre, un amplificateur.



LES DIFFERENTS ELEMENTS

Le V.C.O c'est un oscillateur dont la fréquence d'oscillation est rendue variable par l'action d'une tension de commande. La figure ci-dessous montre le circuit de charge d'un oscillateur.



La fréquence d'oscillation est déterminée par la fréquence de résonance du circuit de charge, qui elle-même est fonction de la capacité de la varicap.

N.b.: une partie de la capacité du circuit résonant est réalisée par une varicap dont la capacité varie en fonction de la tension de contrôle.

Soit V_c la tension de polarisation de commande

$$V_c = V_{co} + \Delta V_c$$

$$\omega = 2\pi F$$
$$\Delta\omega = 2\pi \Delta F$$

V_{co} : tension de prépolarisation

la courbe $C = f(V)$ est hyperbolique.

On a :

$$C = \frac{a}{(V_c)^2} \quad \text{et} \quad C_0 = \frac{a}{(V_{co})^2}$$
$$\Rightarrow C = \frac{\cancel{(V_{co})^2} a}{(V_{co} + \Delta V_c)^2} = C_0 \left[1 + \frac{\Delta V_c}{V_{co}} \right]^{-2}$$

Soit F la fréquence d'oscillation

$$F = \frac{1}{2\pi\sqrt{LC}} = \frac{1}{2\pi\sqrt{LC_0}} \left[1 + \frac{\Delta V_c}{V_{co}} \right] = F_0 \left[1 + \frac{\Delta V_c}{V_{co}} \right]$$

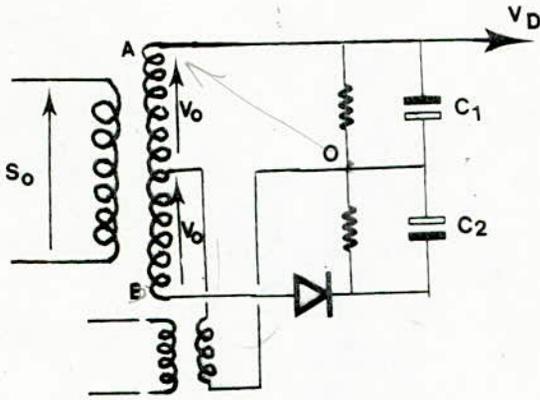
F_0 : fréquence d'oscillation en l'absence de tension de commande.

On a alors :

$$\Delta\omega = 2\pi \left[1 + \frac{\Delta V_c}{V_{co}} \right] F_0$$

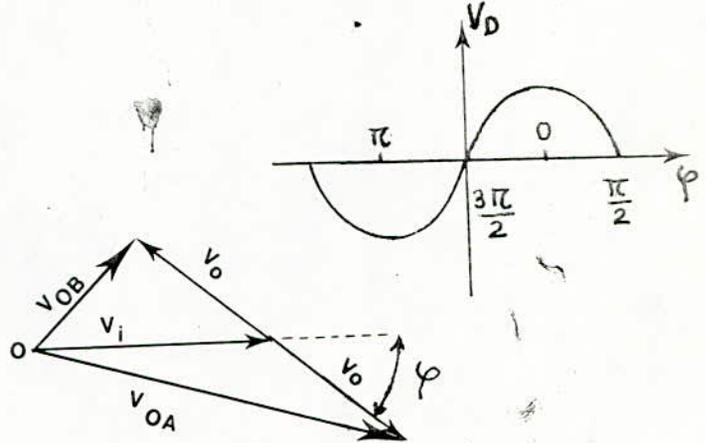
Détecteur d'erreur de phase

- Le détecteur de phase est destiné à donner un signal en fonction de l'écart angulaire entre les vecteurs représentant deux tensions alternatives.



si $V_0 \ll V_i$

$$V_D = \gamma 2 V_0 \left[1 + \left(\frac{V_0}{V_i} \right)^2 \right]^{-\frac{1}{2}} \cos \varphi$$



La tension alternative apparaissant entre O et A et qui est appliquée au détecteur supérieur a pour expression:

$$\begin{aligned} (V_{OA})^2 &= (V_i)^2 + (V_0)^2 + 2 V_0 V_i \cos \varphi \\ &= (V_i)^2 \left[1 + \left(\frac{V_0}{V_i} \right)^2 \right] \left[1 + 2 \frac{V_0}{V_i} \cos \varphi \right] \end{aligned}$$

Dans l'hypothèse où l'amplitude V_0 est faible par rapport à V_i cette expression peut s'écrire avec une erreur très faible

$$V_{OA} = V_i \left[1 + \left(\frac{V_0}{V_i} \right)^2 \right]^{1/2} + \frac{V_0 \cos \varphi}{\left[1 + \left(\frac{V_0}{V_i} \right)^2 \right]^{1/2}}$$

La tension continue apparaissant aux bornes de la capacité C_1 sera donc proportionnelle à cette valeur.

De même la tension apparaissant sur C_2 sera proportionnelle à

$$V_{OB} = V_i \left[1 + \left(\frac{V_0}{V_i} \right)^2 \right]^{1/2} - \frac{V_0 \cos \varphi}{\left[1 + \left(\frac{V_0}{V_i} \right)^2 \right]^{1/2}}$$

Il en résulte que le signal de sortie V_D délivré par le détecteur de phase sera proportionnel à la différence entre V_{OA} et V_{OB} d'où:

$$V_D = \frac{\gamma \cdot 2 V_o \cos \varphi}{\left[1 + \left(\frac{V_o}{V_i} \right)^2 \right]^{1/2}}$$

γ désignant le rapport tension continue/tension alternative de redressement.
En fonction de la variation de l'angle de déphasage φ entre les signaux S_o et S_i le signal V_D varie sinusoidalement. (voir fig.)

φ désigne l'angle de retard de S_o par rapport à S_i pris comme référence;
 V_D varie de 0 pour $\varphi_1 = \frac{\pi}{2}$ et pour $\varphi_2 = \frac{3\pi}{2}$.

Compte tenu de certaines conventions de signe, c'est le point $3 \frac{\pi}{2}$ qui nous intéresse le plus. Posons:

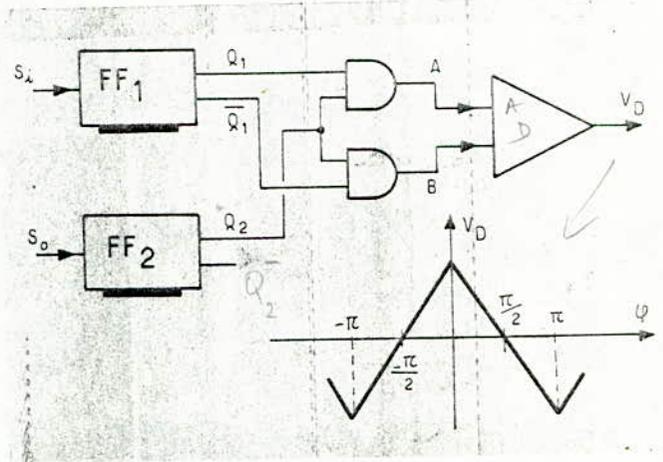
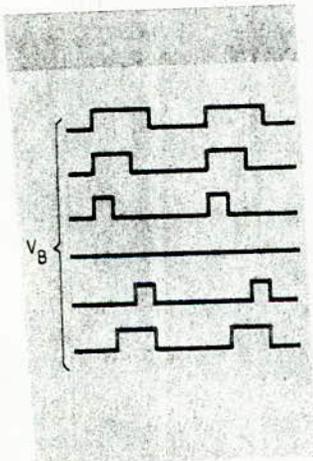
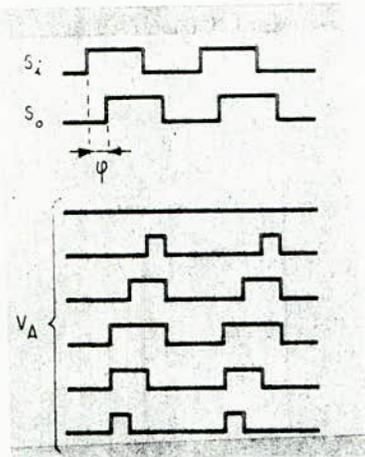
$$\varphi = 3 \frac{\pi}{2} + \eta$$

η écart de vecteur par rapport à la position orthogonale, alors:

$$V_D = K_D \sin \eta \quad (\text{volts})$$

Le développement des circuits intégrés a permis la mise au point d'autres types de détecteurs d'erreurs basés sur la technique des modulateurs ou celle des circuits logiques.

Modèle de détection de phase utilisant les Circuits Logiques



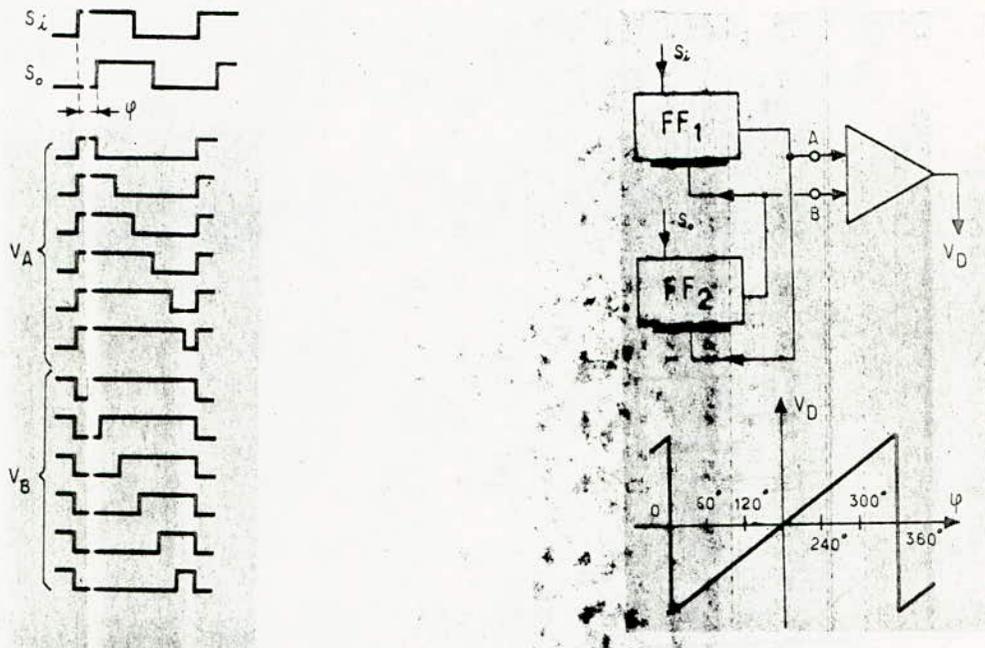
Les deux signaux dont il s'agit de comparer les phases sont supposés être de forme rectangulaire.

Ils sont appliqués aux entrées de deux bascules FF_1 et FF_2 .

A la sortie de ces portes aux points A et B on obtient des signaux dont les chronogrammes sont ceux indiqués par V_A et V_B

en fonction de la variation du déphasage φ entre les signaux S_i et S_o ; après passage dans un filtre, V_A et V_B sont appliqués à un amplificateur différentiel qui délivre à sa sortie un signal V_D de forme triangulaire.

Autre Comparateur utilisant les Circuits Logiques



La sortie de chaque bascule commande la remise à zéro de l'autre bascule, les chronogrammes des tensions apparaissant, A et B, sont indiqués sur la figure (V_A , V_B).

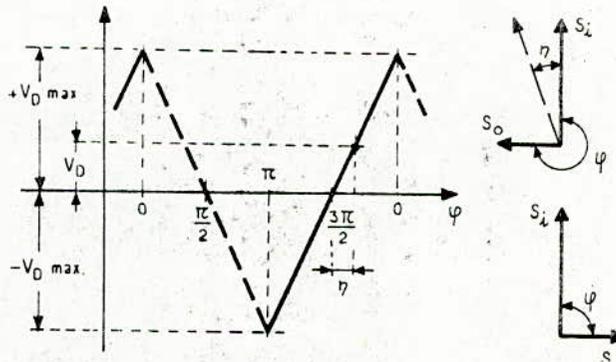
Après passage par des circuits intégrateurs, les signaux obtenus sont appliqués aux entrées d'un amplificateur différentiel. Le signal de sortie V_D à la forme d'une dent de scie dont la pente K_D est en volts/radians.

L'amplificateur inséré dans la boucle permet d'effectuer plusieurs actions:

- Amener la valeur de la boucle d'asservissement à la valeur nécessaire
- Constituer un étage séparateur entre l'entrée de commande de fréquence du V.C.O. et la sortie du filtre F de manière à éviter de "charger" ce dernier.

Fonctionnement

Soit un détecteur d'erreur de phase dont la caractéristique est supposée triangulaire. (voir fig.)



Le détecteur de phase est attaqué par les signaux S_i et S_o ; on remarque que si S_o est en retard de $3\pi/2$ par rapport au vecteur S_i , aucune action correctrice n'est exercée sur le V.C.O.

Supposons maintenant que la fréquence de S_i tend à augmenter; nous aurons alors:

$$\omega_i = \omega_i + \Delta \omega_i$$

ω_i étant la pulsation de S_i .

Le retard de S_o sur S_i va augmenter:

$$\varphi = 3\pi/2 + \eta$$

Le détecteur d'erreur de phase va nous délivrer:

$$\Delta V_D = K'_D \cdot \eta$$

Cette tension après passage dans un filtre nous corrige la fréquence du V.C.O.

Admettons que $\frac{d(\Delta\omega)}{dt}$ est faible, de telle sorte que l'atténuation et le déphasage subis par V_D lors du passage dans un filtre F puissent être négligés.

Soit A le gain de l'amplificateur et K_0 la pente du V.C.O.; on a:

$$\Delta\omega_i = K_0 (\Delta V_c) = K_0 A (\Delta V_D)$$

Le système va se stabiliser après que $\Delta\omega_0$ soit devenue égale à: $\Delta\omega_i$

$$\Delta\omega_i = \Delta\omega_0 = K_0 A (\Delta V_D) = A K_0 K_D \eta$$

Le fonctionnement autour du point $\varphi = \frac{3}{2}\pi$ se traduit par un asservissement stable, ce qui n'est pas le cas pour le point $\varphi = \frac{\pi}{2}$

En effet, pour un $\Delta\omega_i > 0$, nous avons une tension de correction ΔV_D d'où aggravation et non résorption du retard.

Plage de poursuite

On remarque qu'un asservissement correct du V.C.O. par un signal incident n'est possible que si l'erreur résiduelle de phase η est contenue dans la plage $\pm \pi/2$, si la pente de la caractéristique (V_D) change de signe et la boucle décroche.

Plage de raccrochage automatique (fig)

Supposons que la boucle soit ouverte entre le filtre et l'amplificateur et que $\omega_0 \neq \omega_i$ soit $\omega_0 < \omega_i$

Si l'écart entre ω_i et ω_0 est assez élevé, le signal fourni par le comparateur de phase sera fortement atténué par le filtre passe-bas et déphasé.

Si l'on referme la boucle, un tel signal n'aura aucune action sur le V.C.O., ce dernier délaissant un signal sans aucune relation avec le signal incident.

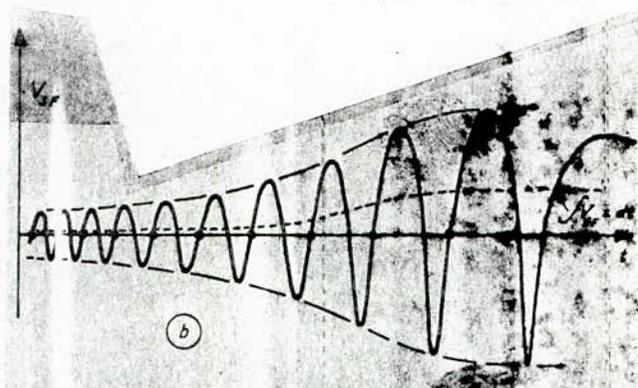
Par contre lorsque l'écart $\Omega_i = \omega_i - \omega_0$ n'est pas trop élevé, de telle sorte que V_{SF} à la sortie du filtre conserve encore une valeur appréciable. Cette tension est sinusoïdale et de valeur moyenne nulle.

Si le déphasage introduit par le filtre n'est pas trop important, lorsque nous refermons la boucle, l'alternance positive de V_{SF} va agir faiblement sur le V.C.O. : $\Delta\omega_0 = K_0 (\Delta V_C)$. Ceci va se traduire par un accroissement de la fréquence du V.C.O. par rapport à sa fréquence propre, donc par une diminution de sa vitesse angulaire relative entre S_i et S_0 . L'alternance négative de V_{SF} va réduire la fréquence de V.C.O. donc augmentera la vitesse relative entre S_i et S_0 .

La tension V_D délivrée par le détecteur d'erreur de phase est toujours alternative, mais la vitesse relative entre S_i et S_0 n'est plus constante, la durée de l'alternance positive sera plus grande que celle de l'alternance négative. Du fait de cette dissymétrie, la valeur moyenne du signal V_{SF} n'est plus nulle. Elle sera légèrement positive, ce qui aura pour résultat un décalage de la fréquence du V.C.O. vers une valeur supérieure et une réduction de l'écart Ω .

Nous nous retrouvons dans une situation analogue à celle du début de notre raisonnement, mais avec la différence que Ω étant plus faible, le

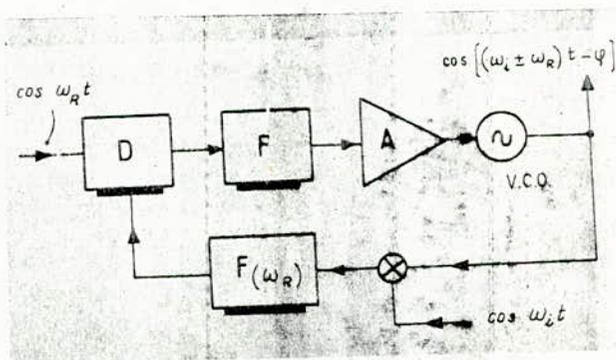
filtre v introduire une atténuation moindre et un déphasage plus petit, d où augmentation de l'action correctrice. Ce processus recommencera. Sous l'action de la valeur moyenne de V_{SP} , la fréquence du V.C.O. se déplace vers la fréquence incidente jusqu'à leur coïncidence.



a - filtre suiveur

Une des plus anciennes utilisations de la boucle est celle du "filtre suiveur" ou filtre à bande passante et étroite mais dont la valeur de la fréquence centrale s'ajuste automatiquement sur celle du signal à recevoir, fréquence qui peut être variable dans de larges limites.

b - translateur de fréquence



Dans certaines techniques de traitement des signaux, on

utilise souvent une "translation" de la fréquence du signal traité.

Soit F_R la valeur de décalage en fréquence que l'on veut réaliser. Un générateur fonctionnant sur cette valeur fixe de fréquence alimente une des entrées du détecteur de phase; le signal incident de pulsation ω_i est envoyé dans un chargeur de fréquence où il bat avec le signal de pulsation ω_o produit par le V.C.O. Le produit de battement de pulsation $\omega_i + \omega_R$ est dirigé vers la seconde entrée du détecteur de phase à travers le filtre $F(\omega_R)$ accordé précisément sur ω_R .

Deux valeurs de pulsation du V.C.O. peuvent assurer le fonctionnement correct du V.C.O. notamment le débattement possible en fréquence pour éviter toute ambiguïté.

Si la bande passante du système est suffisante pour admettre toute la largeur du spectre couvert par le signal incident, celui-ci peut être modulé, le signal fourni par le V.C.O. reproduira fidèlement le signal incident à la valeur $\pm \omega_R$ près.

PRINCIPE de FONCTIONNEMENT

- Le V.C.O.

Le signal de sortie est généré par le V.C.O. Selon le besoin, les signaux peuvent être sinusoïdaux (en radio), carrés (pour la synchronisation des têtes de lecture sur un disque magnétique ou visualisation des caractères sur un display), impulsionnels (pour les transmissions par radar ou satellite, télé-contrôle, télé-mesure).

- Oscillateur de référence

C'est un oscillateur à quartz compensé en température, donnant une fréquence stable choisie comme référence.

- Diviseur de référence

Son rôle est de diviser la fréquence de l'oscillateur de référence jusqu'à une fréquence inférieure au pas du synthétiseur. Cette fréquence est obtenue grâce à des divisions successives; elle servira de référence au niveau du comparateur de phase.

- Amplificateur et isolateur

Le signal du V.C.O. est généralement de faible amplitude. Pour cela, il doit être amplifié de façon linéaire sur toute la gamme de travail. Aussi, l'amplificateur a pour rôle d'isoler la sortie du V.C.O. des étages suivants.

- Prescaler et compteur programmé

Pour que la fréquence du V.C.O. soit juste, il faut que:

$$f_{\text{ref.}} = f_{\text{comp.}}$$

avec

$$f_{\text{comp.}} = \frac{F_{\text{out}}}{N \times M}$$

où N représente le rapport de division du diviseur programmé; ce rapport est fixé par le programme; il varie de zéro au nombre maximal de pas du synthétiseur.

Une division programmable économique peut être réalisée en utilisant simplement des décades standard fabriquées suivant la technologie T.T.L. La vitesse opérationnelle de ces décades est inférieure aux fréquences de sortie du V.C.O. Autrement dit, il est nécessaire de réduire la fréquence de sortie du V.C.O. à une valeur pour laquelle une division programmable sera possible. Avant l'arrivée des diviseurs rapides E.C.L., il était nécessaire d'adopter des techniques linéaires pour répondre à ces fonctions. Une de ces techniques consistait à faire travailler le V.C.O. à une fréquence suffisamment basse pour permettre une décision programmable directement. La fréquence de sortie nécessaire était produite par multiplication de fréquence à la sortie du V.C.O. Avec cette technique, il était difficile d'obtenir une réponse spectrale satisfaisante. En outre, l'espacement minimal entre canaux était $M \times F_{\text{ref.}}$, ce qui limitait les performances de la boucle pour un espacement donné. Ces techniques ne sont plus utilisées de nos jours grâce à l'introduction du diviseur ultra rapide.

- Comparateur de phase et de fréquence

Il compare la fréquence de sortie du compteur programmé à la fréquence de référence. Toute différence de phase ou de fréquence est convertie en une tension continue qui ajustera le V.C.O. à la fréquence d'oscillation voulue.

CONCLUSION

Pour la réalisation de notre synthétiseur, nous devons atteindre les performances pour un prix de revient modéré et une technologie des plus avancées. Pour cela, un compromis entre ces deux ordres d'idées est nécessaire.

SYNTHETISEUR REALISE

INTRODUCTION

Il balaye la bande de 23 à 53 Mhz avec un pas de 01 Khz. Il se présente sous la forme d'un V.C.O. à bande tunnel, oscillant de 20,3 Mhz à 58 Mhz pour une tension de contrôle variant de zéro à 24 volts; le signal délivré par le V.C.O. est amplifié à l'aide d'un amplificateur linéaire large bande donnant ainsi un niveau suffisant pour attaquer un modulateur et un étage émetteur.

La fréquence du signal carré est divisée par 2 à l'aide d'une bascule M.E.C.L. Ainsi, la fréquence du signal peut attaquer des décades T.T.L. en subissant une translation de logique M.E.C.L. - T.T.L.

A la sortie du translateur, le signal attaque un diviseur programmé, qui ramène la fréquence du V.C.O. à 500 Hz.

Un oscillateur à quartz de 5 Mhz nous sert de fréquence de référence. Celle-ci sera divisée et ramenée à 500 Hz.

Le comparateur de phase à bascule D compare la fréquence du compteur programmé et les 500 hz de référence, la différence de fréquence ou de phase donnant la tension de contrôle du V.C.O.

La fréquence d'émission est introduite au niveau d'un clavier qui attaque des registres à décalage. Ceci permet sa mémorisation; l'entrée

de chaque registre est connectée à des afficheurs 7 segments et de cette manière, la fréquence d'émission est affichée.

Lorsqu'on appuie sur la touche start, les sorties des registres attaquent des décodeurs complémentaires qui nous fixent le rapport de division du compteur programmé.

LOGIQUE D'ENTREE

Introduction

Plusieurs procédés sont utilisés pour choisir la fréquence d'oscillation d'un synthétiseur:

- affichage par commutateurs
- affichage par switches à lecture binaire
- affichage par roues codeuses.
- affichage par clavier qui nécessite une logique d'entrée

Nous avons opté, dans notre projet, pour le dernier système; ce type nous permet la numérisation entière du processus. Il se compose de:

- un clavier
- un décodeur décimal binaire constitué par une matrice à diodes
- les registres à décalage qui ont pour rôle la mémorisation de l'information introduite

- l'affichage dont la capacité est de 05 chiffres
- décodeurs complémentaires à 09 et à 05 qui attaquent notre compteur programmé

Fonctionnement des différents étages

a/- Le clavier

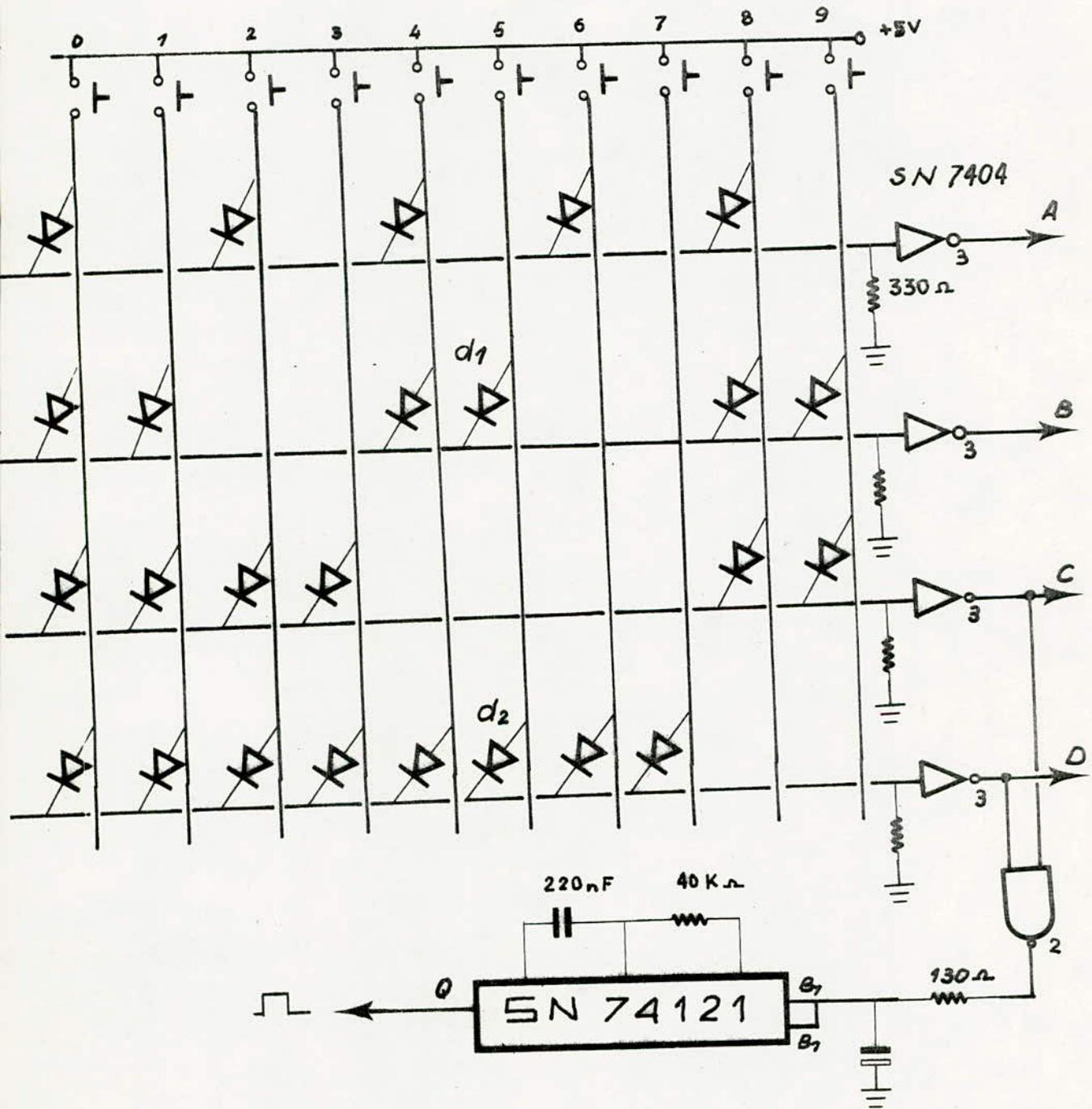
Supposons que l'on soit amené à émettre à une certaine fréquence. Chacun des chiffres de cette information sera introduit à l'aide des touches du clavier qui comporte des touches allant de 0 à 09. Une remise à 0 est effectuée dans le cas d'une erreur d'opération lors d'un changement de fréquence.

Le clavier est aussi équipé d'une touche start qui a pour rôle d'imbiber les décodeurs afin d'entamer le processus de synthétisation.

b/- son principe de fonctionnement est le suivant: (voir figure)

Le codage de l'information est réalisé par une mémoire morte qui est une matrice à diode.

Au repos, toutes les sorties A,B,C,D sont au niveau 1. En appuyant sur la touche (par exemple, la touche 5), le courant passe par les deux diodes d_1 et d_2 , amenant un niveau 1 sur les entrées des portes générant B et D_1 ; la sortie codée devient donc $A = 1, B = 0, C = 1$ et $D = 0$. Une porte Nand détecte que l'une des sorties C et D est au niveau 0 et par conséquent, qu'une touche



Clavier d'A ichage

est validée; sa sortie passe à 01. Nous avons ainsi l'impulsion de décalage des registres.

c/- Registres à décalage

Les registres SN 7495 servent à décaler les données successives et à les mémoriser. Ce sont des circuits pouvant être utilisés en entrée série - sortie parallèle, ou bien en entrée parallèle - sortie parallèle. Ils présentent aussi un décalage à droite et à gauche. Nous les avons utilisés en entrées parallèle - sortie parallèle (voir figure).

Les registres n'étant pas dotés d'une remise à zero, celle-ci se fait en reliant le mode contrôle à l'entrée série et en y faisant passer un signal de fréquence 01 Khz.

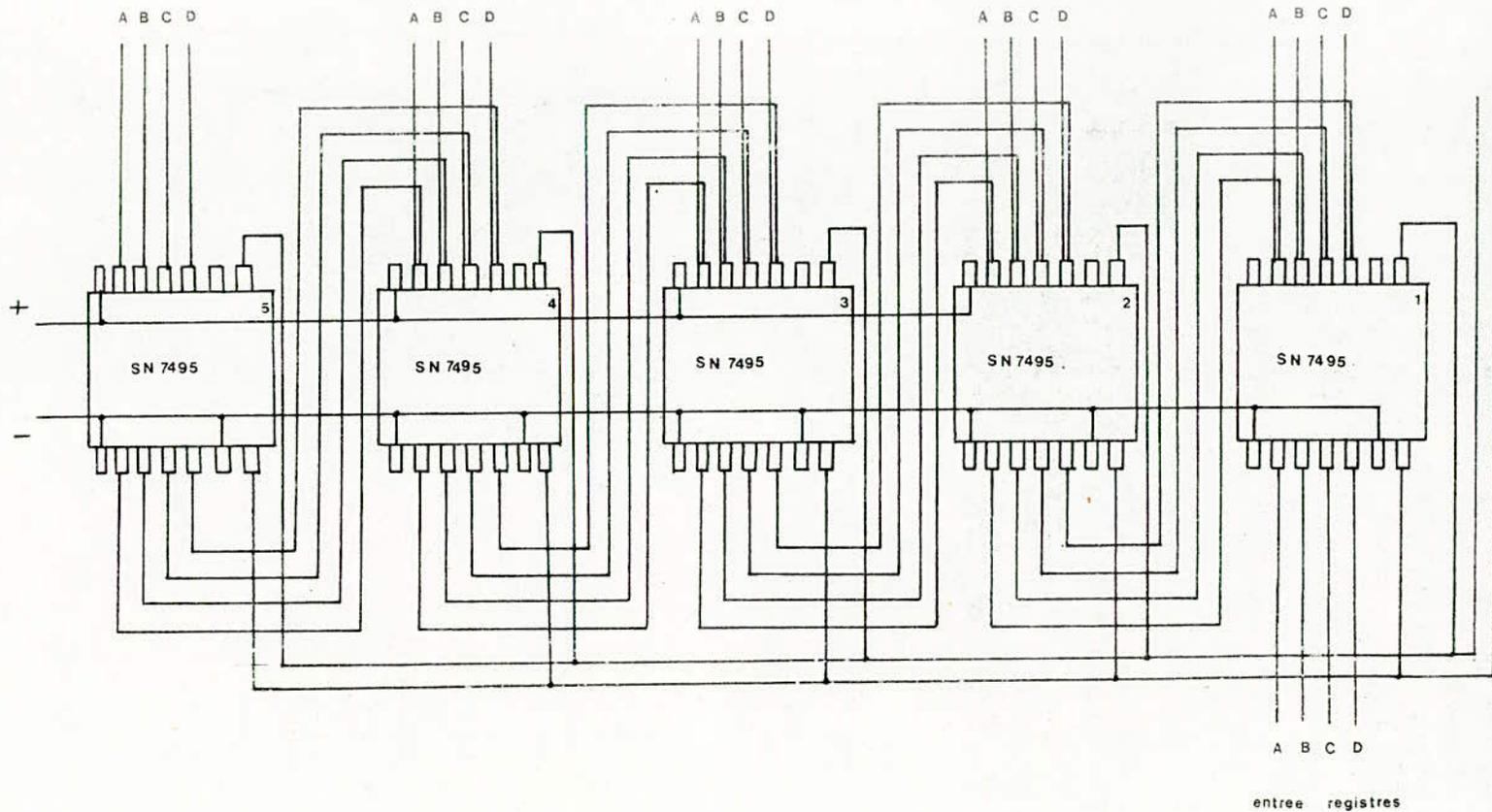
Cette mémoire a une capacité de cinq mots et quatre bits. Le décalage est possible grâce à une impulsion temporaire venant du clavier.

Remarque: chaque mot à son introduction dans un registre est stocké puis décalé vers la gauche, jusqu'à la fin de l'information entière.

d/- Affichage

Les sorties de chaque registre sont connectées aux entrées du décodeur SN 7447 (dcB - 7 segments) qui attaquent à leur tour les afficheurs FNDS 07. Chaque segment doit être traversé par un courant n'excédant pas 20 mA, d'où utilisation de résistances de 330 ohms à l'entrée des afficheurs.

REGISTRES A DECALAGE

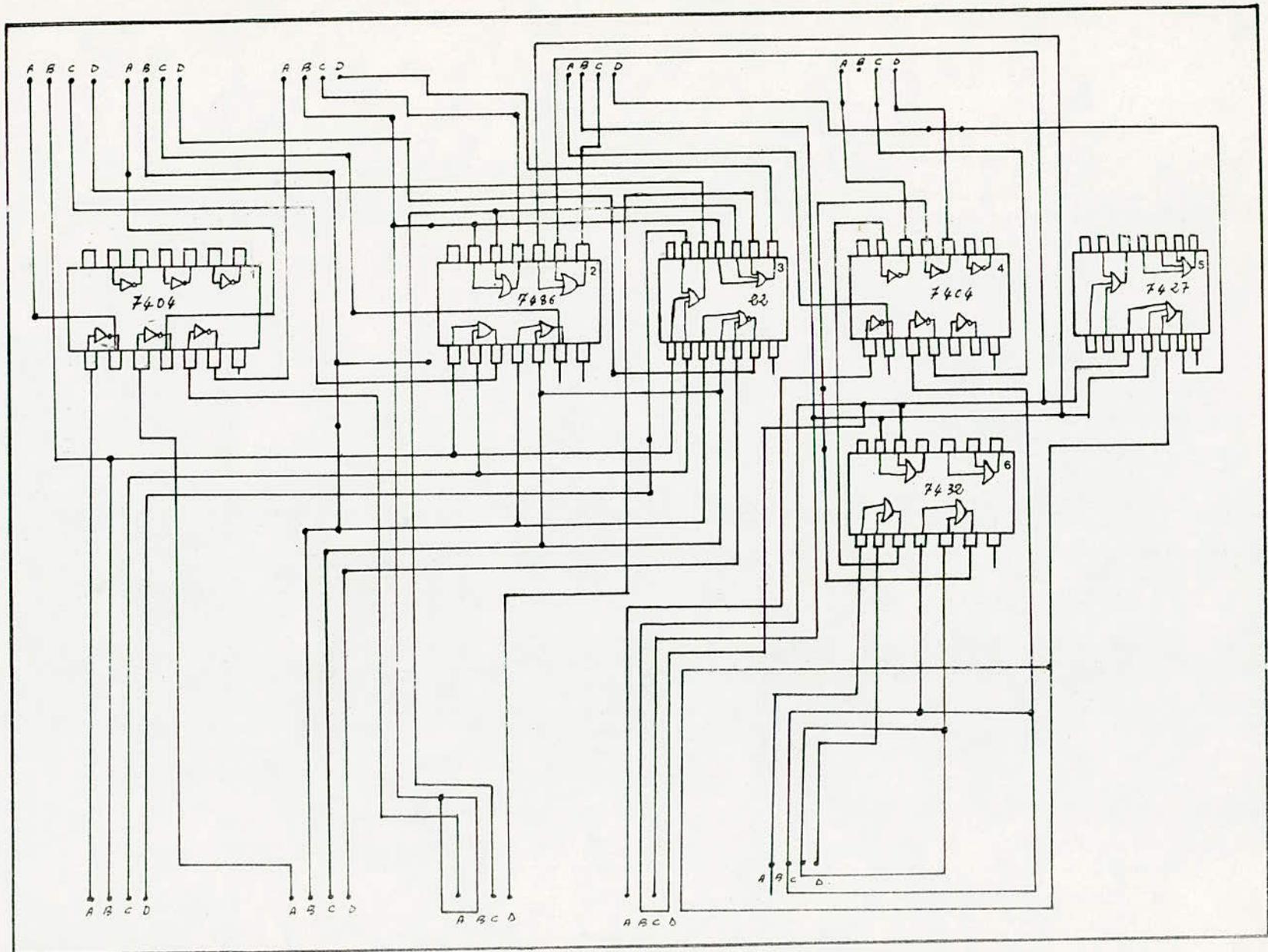


e/- décodeurs compléments

Le diviseur programmé nous impose l'utilisation des codes compléments à 09 et à 05 (voir diviseur programmé). Pour cela, nous avons conçu les décodeurs suivants:

Complément à 9: table de vérité

<u>Entrée</u>	<u>Sortie</u>
D C B A	D C B A
0 0 0 0	1 0 0 1
0 0 0 1	1 0 0 0
0 0 1 0	0 1 1 1
0 0 1 1	0 1 1 0
0 1 0 0	0 1 0 1
0 1 0 1	0 1 0 0
0 1 1 0	0 0 1 1
0 1 1 1	0 0 1 0
1 0 0 0	0 0 0 1
1 0 0 1	0 0 0 0



Circuit de complémentation

Tableau de Karnaugh

$\frac{BA}{DC}$	00	01	11	10
00	1	0	0	1
01	1	0	0	1
11	\emptyset	\emptyset	\emptyset	\emptyset
10	1	0	\emptyset	\emptyset

$$A = \bar{A}$$

$\frac{BA}{DC}$	00	01	11	10
00	0	0	1	1
01	0	0	1	1
11	\emptyset	\emptyset	\emptyset	\emptyset
10	0	0	\emptyset	\emptyset

$$B = B$$

$\frac{BA}{DC}$	00	01	11	10
00	0	0	1	1
01	1	1	0	0
11	\emptyset	\emptyset	\emptyset	\emptyset
10	0	0	\emptyset	\emptyset

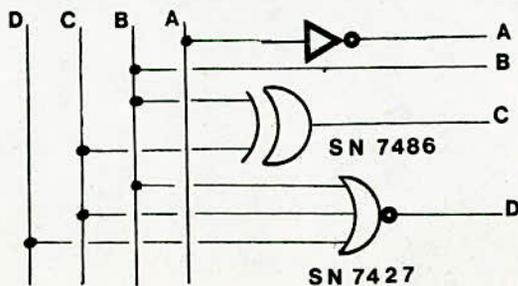
$$C = \bar{B}C + B\bar{C}$$

$$= B \oplus C$$

$\frac{BA}{DC}$	00	01	11	10
00	1	1	0	0
01	0	0	0	0
11	\emptyset	\emptyset	\emptyset	\emptyset
10	0	0	\emptyset	\emptyset

$$D = \bar{B}\bar{D}\bar{C}$$

Schéma de principe



Code complément à 5: table de vérité

Entrée Sortie

D C B A

D C B A

0 0 0 0

0 1 0 1

0 0 0 1

0 1 0 0

0 0 1 0

0 0 1 1

0 0 1 1

0 0 1 0

0 0 1 0

0 0 0 1

0 1 0 1

0 0 0 0

DC \ BA	00	01	11	10
00	1	0	0	1
01	1	0	∅	∅
11	∅	∅	∅	∅
10	∅	∅	∅	∅

$$A = \overline{B} \overline{A} = \overline{D + A}$$

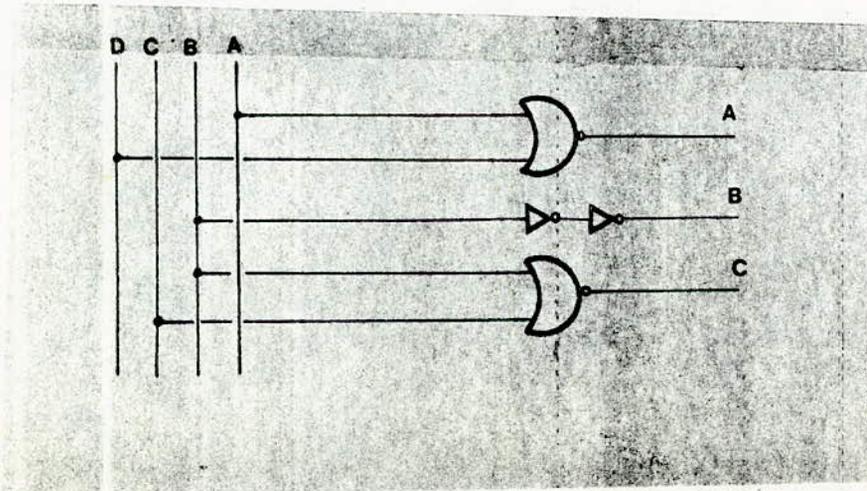
DC \ BA	00	01	11	10
00	∨	∨	.	
01	0	0	∅	∅
11	∅	∅	∅	∅
10	∅	∅	∅	∅

$$B = B$$

DC \ BA	00	01	11	10
00	1	1	∅	∅
01	0	0	∅	∅
11	∅	∅	∅	∅
10	∅	∅	∅	∅

$$D = \overline{B} \overline{A}$$

$$D = 0$$



Réalisation pratique

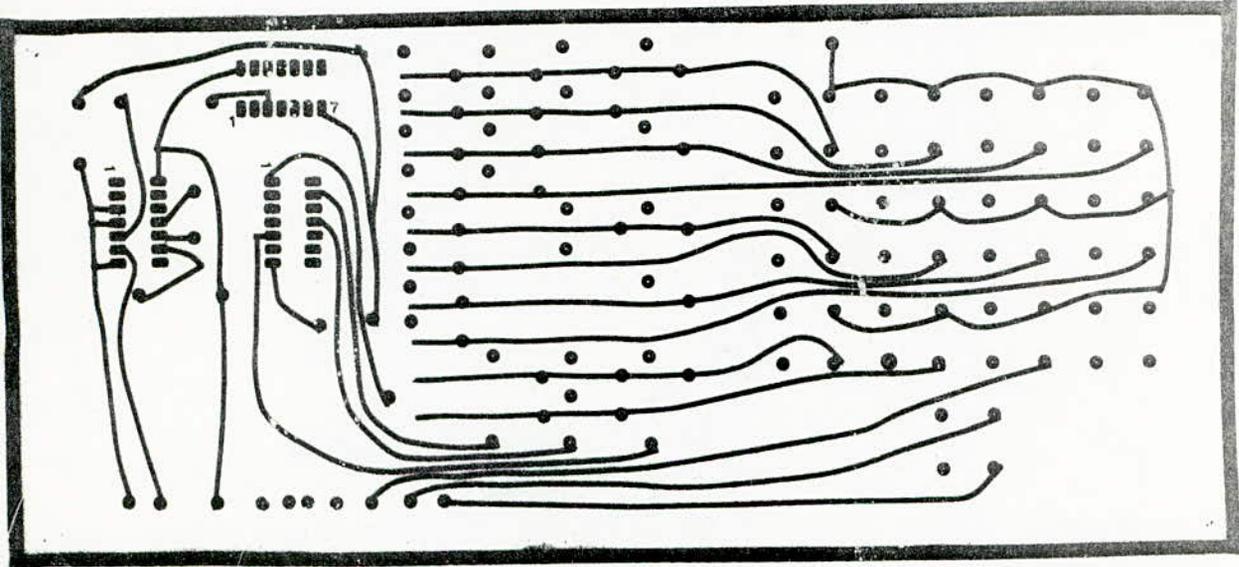
La matrice à diode est réalisée à l'aide de 23 diodes de commutation du type P I 902.

Les touches du clavier sont des touches sans rappel, sauf celles du start. Malheureusement, ce type de clavier est sujet à des phénomènes de rebondissement après action sur une touche. Nous pouvons corriger cet effet, sans pour autant l'éliminer entièrement et ce, en jouant sur la durée de l'impulsion du monostable et sur l'alimentation du clavier. En effet, l'origine du rebondissement est la sortie de 02 impulsions successives de décalage. Ce phénomène est général à tous les claviers de ce type. Une solution consiste à employer un clavier dont les touches sont verrouillées mécaniquement entre elles.

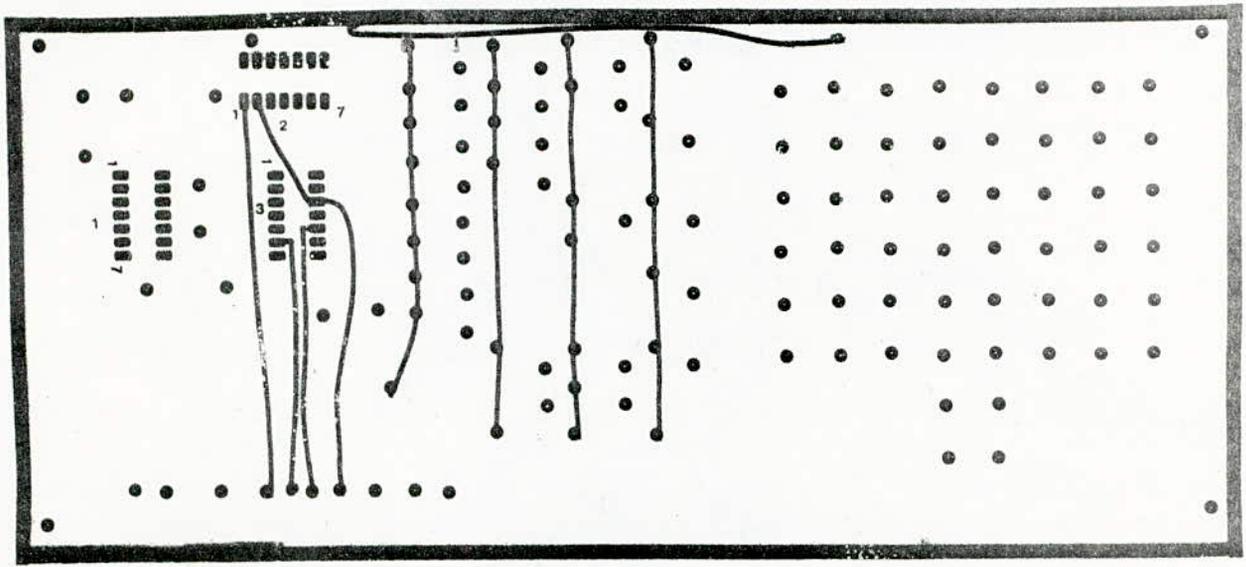
Le procédé utilisé pour le transfert de la fréquence affichée vers les décodeurs se fait par la mise sous tension de ces derniers. Il aurait été préférable d'utiliser une mémoire auxiliaire qui aurait pu stocker l'information venant des registres d'entrée et de la transférer vers les décodeurs en sollicitant la touche start, qui serait alors sans rappel. L'avantage de ce procédé est la possibilité de synthétiser une fréquence alors qu'une autre est en même temps mémorisée. Son inconvénient est l'utilisation d'un grand nombre de circuits.

On peut remarquer que pour les décodeurs complémentaires à 09 et à 05, nous avons trouvé les équations:

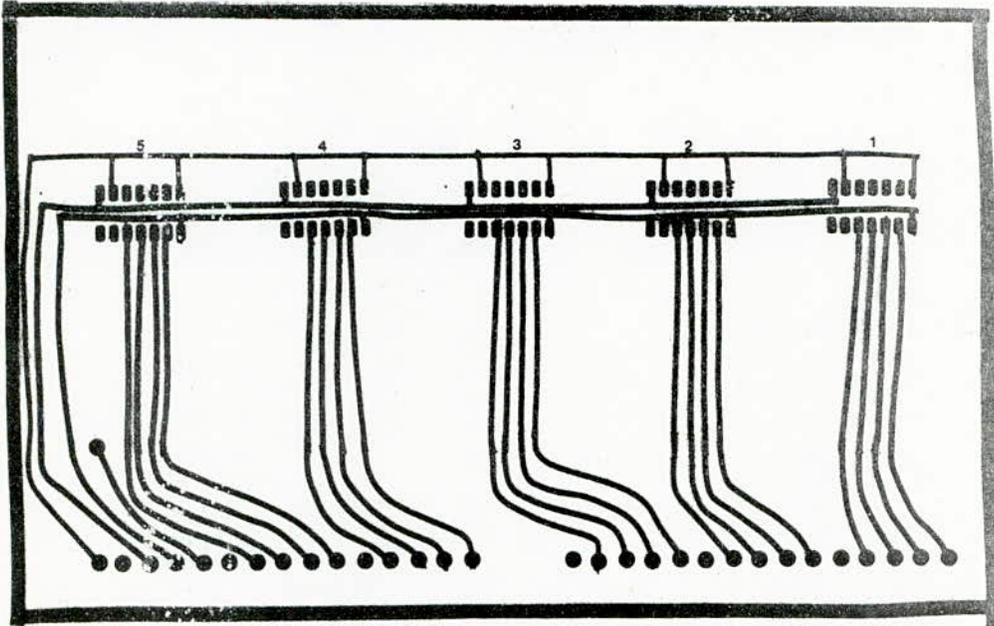
Clavier d'Affichage



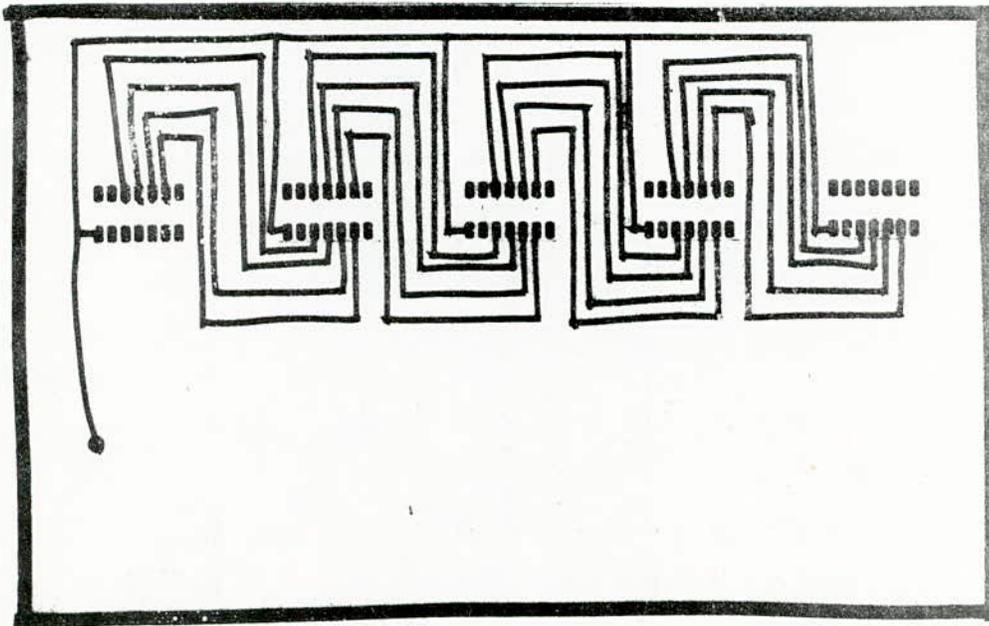
Coté Elements



Registre d'Entrée

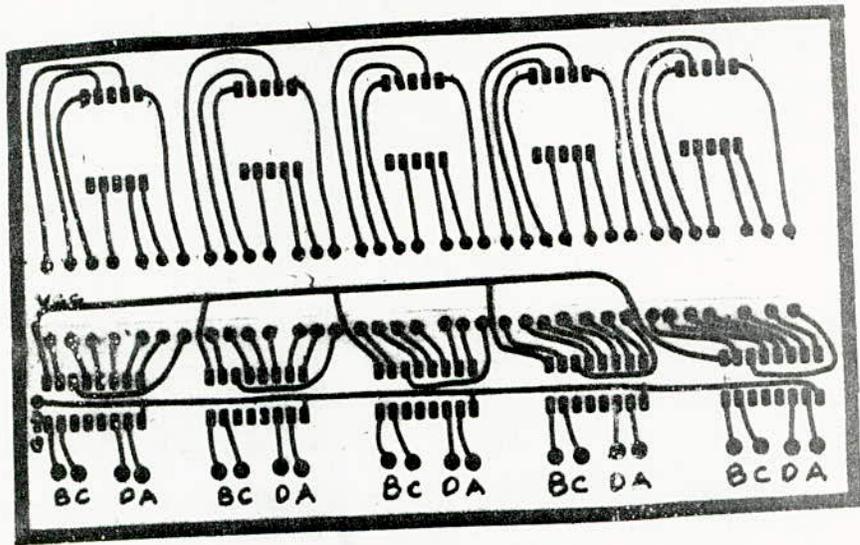


Coté Elements



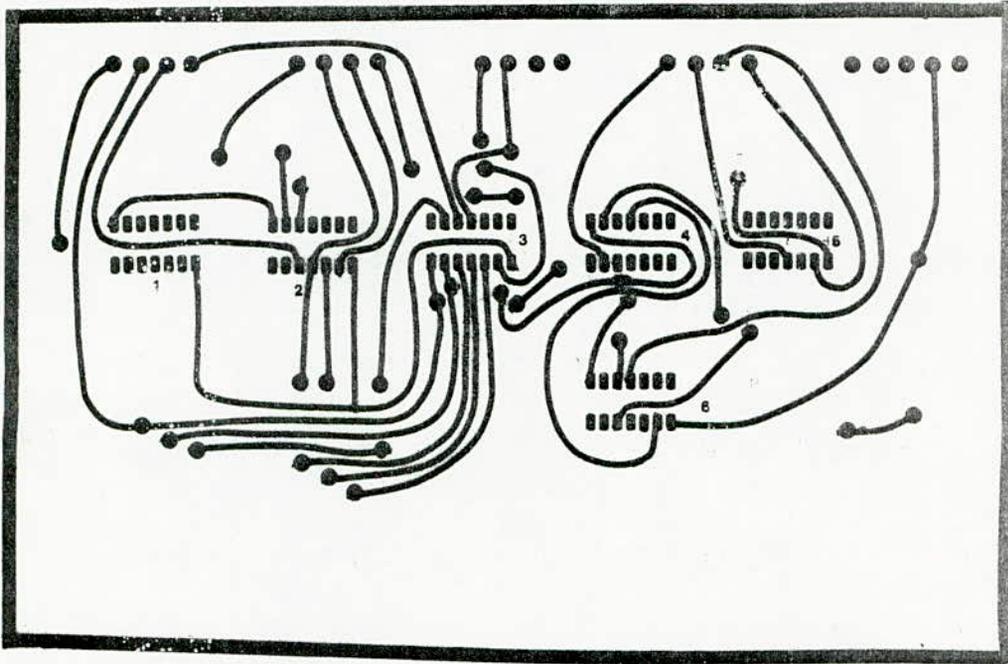
Coté Cuivre

Decodeurs Affichage

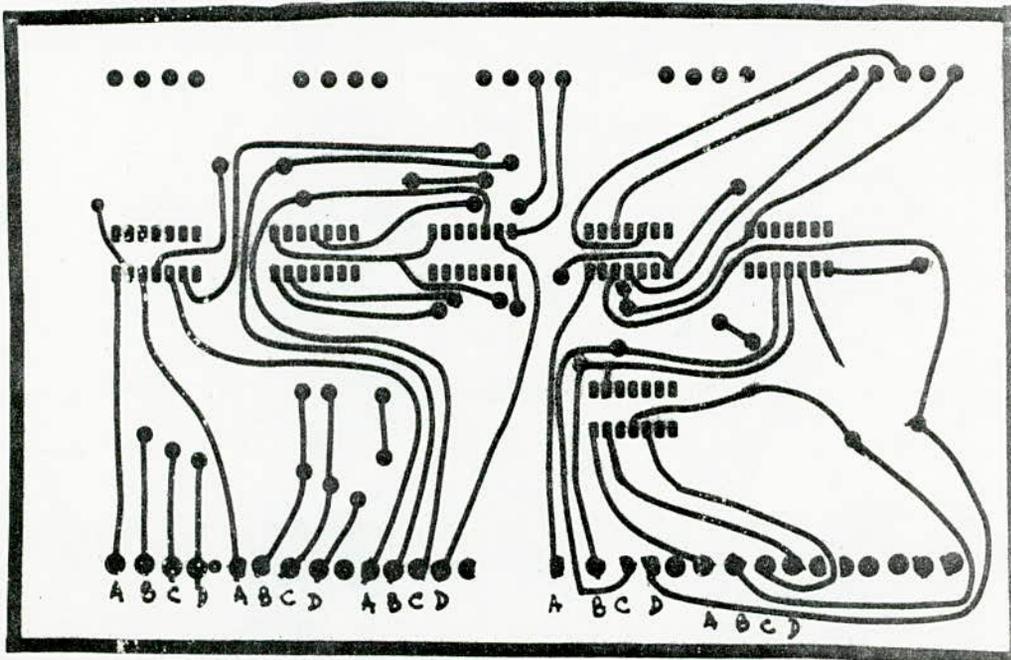


Vue côté Elements

Circuit de Complementation



Coté Elements



Coté Cuivre

Complément à 09:

$$A = \overline{A}$$
$$B = B$$
$$C = B \oplus C$$
$$D = \overline{B C D}$$

Complément à 05:

$$A = \overline{D + A}$$
$$B = B$$
$$C = \overline{B + C}$$
$$D = 0$$

Pour réaliser la sortie $B = B$, nous avons utilisé deux inverseurs successifs. Si cette astuce n'avait pas été employée, le synthétiseur aurait synthétisé sur une certaine fréquence, alors que son entrée était à zéro et nous n'aurions jamais eu la fréquence minimale de synthétisation.

Les circuits intégrés sont tous en technologie T.T.L. de la série SN 74.. .

Ceci parce que cette dernière répond suffisamment aux performances demandées d'une part et parce que ses coûts sont modérés d'autre part.

Remarque importante:

la touche start met sous tension les décodeurs. Ceci permet à la fréquence mémorisée d'y pénétrer.

LE FREQUENCEMETRE

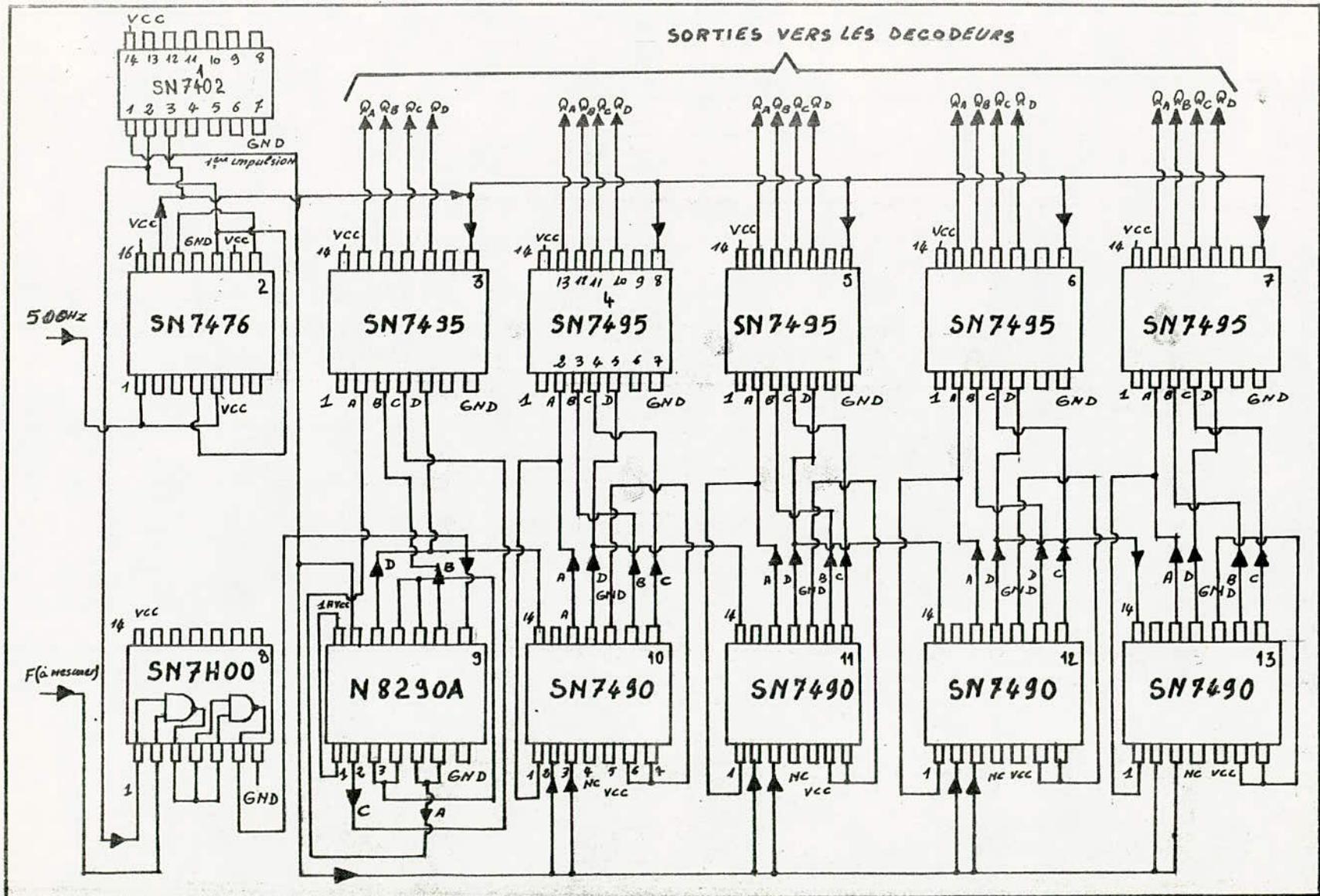
Afin d'afficher la fréquence de sortie du synthétiseur, nous avons conçu un fréquencemètre; il comporte trois parties:

- l'affichage
- le comptage
- la mémorisation

L'affichage est identique à celui de la logique d'entrée. Le séquenceur qui est un compteur 0 à 02 nous fixe l'ordre des opérations. Lorsqu'il est à 0: $A = 0$ et $B = 0$. La sortie de la porte Nor est au niveau 01, ce qui correspond à la remise à 0 du compteur au niveau du clear de toutes les décades. Quand le séquenceur passe à l'état 01: $A = 1$, $B = 0$, la sortie de la porte Nor est au niveau bas et le compteur est prêt à compter.

Pour qu'une fréquence à mesurer entre dans les décades de comptage, il faut que A soit à 01 et une fréquence soit présente; d'où l'utilisation d'un E.T. câblé à l'aide de deux portes Nand du type SN 74 H 00 à l'entrée du compteur.

Lorsque le séquenceur passe à l'état 02: $A = 0$, $B = 1$, l'ouverture des registres aura lieu; par conséquent la fréquence sera affichée.



Exercice 10

Ce processus reprend lorsque le séquenceur revient à zéro.

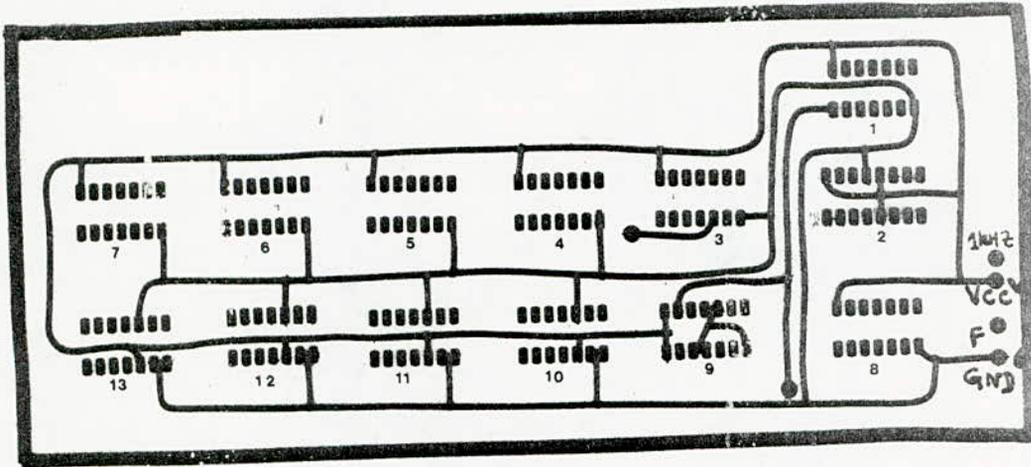
Pour pouvoir compter en Hz, il nous faudra compter le nombre d'impulsions qu'il y a en une seconde et ceci entraîne un grand nombre de circuits; pour une haute fréquence affichée, les variations allant du Hz au KHz seront fixées et donc la lecture sera impossible. Nous avons préféré compter en KHz. Il nous faudra alors compter le nombre d'impulsions qui passent en une ms et la lecture se fera en KHz.

Remarque: Comme il n'est pas possible d'attaquer le fréquencemètre par l'amplificateur du V.C.O., l'entrée se fait à la sortie du préscaler. La fréquence comptée sera alors la moitié de celle du V.C.O. Comme nous désirons afficher la fréquence de ce dernier, nous utilisons la durée de fréquence de 2 ms, soit $f = 500$ Hz donnée par le diviseur de référence.

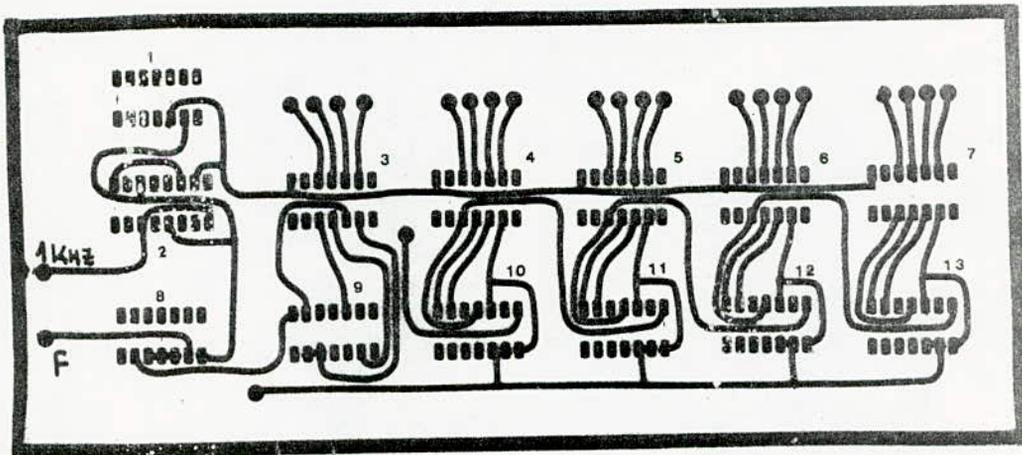
La première décade qui compte les dizaines de MHz est du type N 8290 A dont la fréquence maximale de travail est de 60 MHz. Celles qui suivent sont du type standard SN 7490. Les entrées de chaque registre sont connectées aux sorties des décades. Le transfert de la fréquence comptée s'effectuera de façon parallèle.

La conception de ce fréquencemètre n'est pas indispensable au niveau du synthétiseur. Il a été conçu dans le but de montrer l'évolution de la

Fréquencemètre



Coté Composants



Coté Cuivre

fréquence du V.C.O. Un autre procédé aurait pu être utilisé pour montrer la stabilisation lorsqu'il y a verrouillage de phase (exemple: voyant lumineux, indicateur sonore).

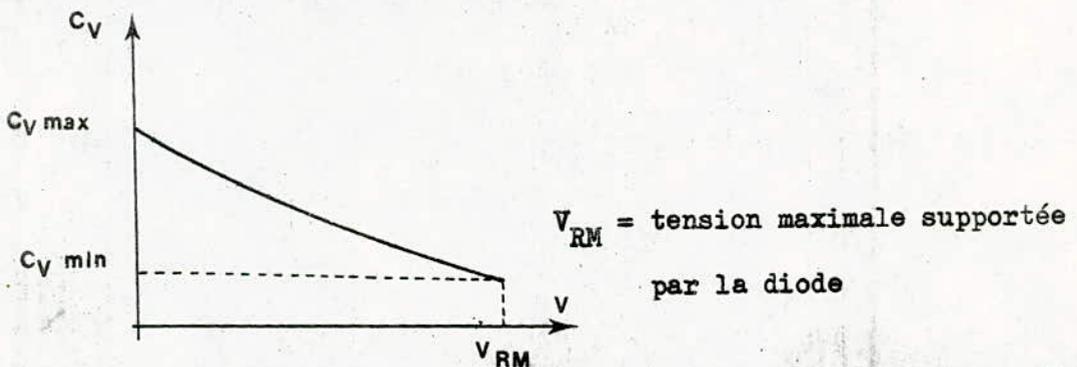
LE V.C.O

L'Oscillateur contrôlé par tension (V.C.O.): 20 - 60 MHz

La fréquence d'un oscillateur est déterminée par la fréquence de résonance de son circuit de charge. Dans les oscillateurs, la fréquence variait en agissant sur un condensateur variable. Avec l'avènement des diodes à capacité variable (varicap), on a allégé les oscillateurs en remplaçant les condensateurs variables par des varicaps.

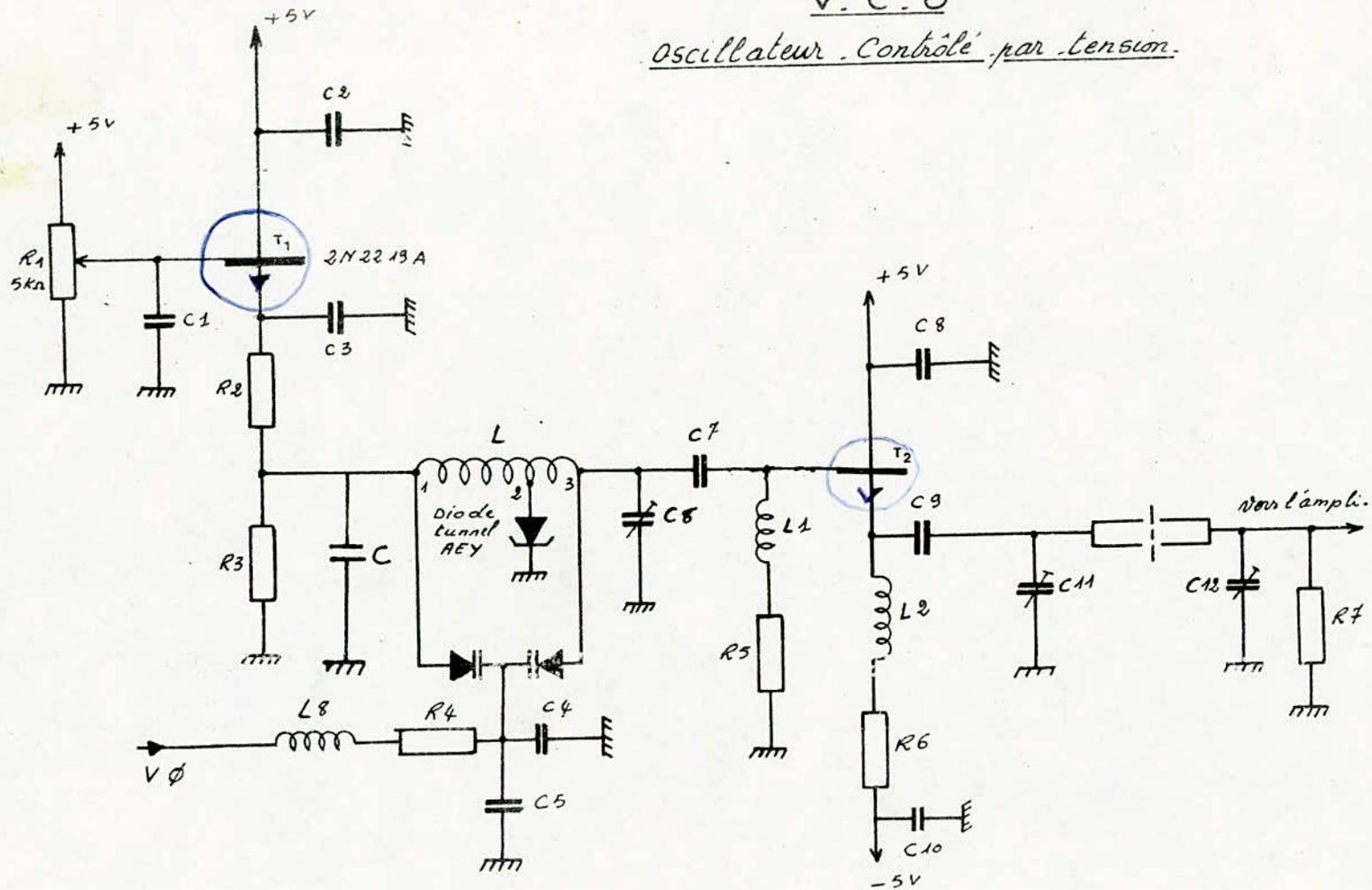
Le varicap est une diode dont la capacité interne varie en fonction de la tension inverse appliquée.

1°/- Caractéristiques de la varicap



V.C.O

Oscillateur Contrôlé par tension.



L'oscillateur est constitué:

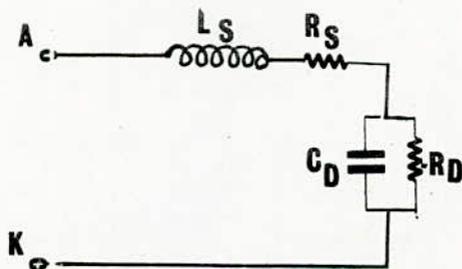
- d'un premier étage dont le rôle est de contrôler la polarisation de la diode tunnel et de sortir sur une basse impédance
- d'un circuit oscillant composé d'une diode tunnel, d'une self à prise et d'une varicap
- d'un deuxième étage qui permet l'adaptation de l'impédance de sortie de l'étage V.C.O.

2°/- Indications et rappels concernant la tunnel

a/- Ses caractéristiques sont:

- bonne tenue aux radiations
- très faible niveau de bruit
- dérive thermique très faible
- faible tension d'alimentation et très faible consommation

b/- Schéma équivalent de la tunnel (D.T.)

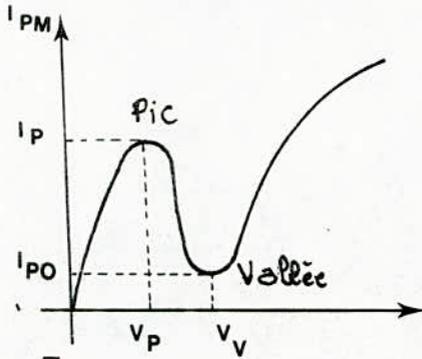


L_S et R_S représentent l'inductance et la résistance introduite par les connections en h.f.

C_D : capacité interne

R_D : résistance négative $\frac{\Delta V}{\Delta I} = -R_D$

caractéristique



on veut travailler dans la région
à pente négative

$$\begin{cases} I_V \leq I \leq I_P \\ V_P \leq V \leq V_V \end{cases}$$

$\begin{cases} I : & \text{intensité et tension appliquées} \\ V : & \text{à la diode tunnel} \end{cases}$

c/- Calcul de la fréquence propre de résonance

$$\frac{1}{Z} = \frac{1}{R_D} + j C_D \omega \Rightarrow Z = \frac{R_D}{1 + j R_D C_D \omega}$$

$$Z = \frac{R_D [1 - j R_D C_D \omega]}{[1 + j R_D C_D \omega][1 - j R_D C_D \omega]} = \frac{R_D - j R_D^2 C_D \omega}{1 + R_D^2 C_D^2 \omega^2}$$

$$Z_d = Z + R_s + j L_s \omega$$

$$Z_d = \left[R_s + \frac{R_D}{1 + R_D^2 C_D^2 \omega^2} \right] + j \left[\frac{L_s \omega - R_D^2 C_D \omega}{1 + R_D^2 C_D^2 \omega^2} \right]$$

$$\text{Im}[Z_d] = 0 \Rightarrow L_s \omega_0 = \frac{R_D^2 C_D \omega}{1 + R_D^2 C_D^2 \omega_0^2}$$

$$\omega_0^2 = \frac{1}{L_s C_D} - \frac{1}{R_D^2 C_D^2}$$

$$f_0 = \frac{1}{2\pi R_D C_D} \sqrt{\frac{R_D^2 C_D - L_s}{L_s}}$$

d/- Dépendance fréquentielle de la résistance négative

$$\frac{1}{Z'_D} = \frac{1}{R_D} + \frac{1}{j C_D 2\pi F}$$

$$Z'_D = \frac{R_D [1 - j R_D C_D 2\pi F]}{(2\pi F C_D R_D)^2 + 1}$$

$$R'_D = \text{Reel}(Z'_D) \Rightarrow R'_D = \frac{R_D}{(2\pi F C_D R_D)^2 + 1}$$

e/- Fréquence de coupure résistive

C'est la fréquence maximum à laquelle la diode peut osciller

$$F_R = \frac{1}{2\pi} \frac{R_D}{C_D} \sqrt{\frac{1}{R_D R_S} - 1}$$

3°/- Fonctionnement du V.C.O.

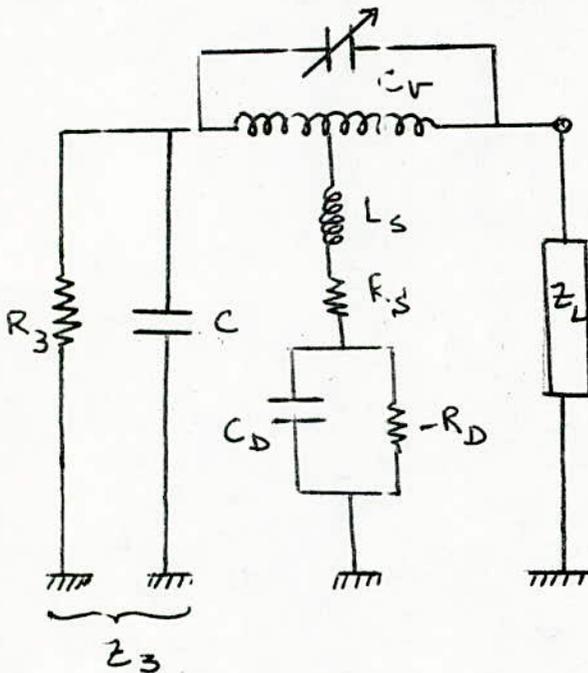
La polarisation de la D.T. est contrôlée par le potentiomètre qui, en réglant le courant de T_1 , fait amorcer la diode. La résistance négative de la D.T. compense les résistances ohmiques du circuit résonant et ce dernier se met en oscillation.

La fréquence d'oscillation est déterminée par la tension inverse appliquée à la varicap C_V à travers L_8 et R_4 .

- Le deuxième étage est un adaptateur d'impédance; il adapte la sortie du circuit résonant à l'amplificateur large bande
- Rôle de L_1 et L_2

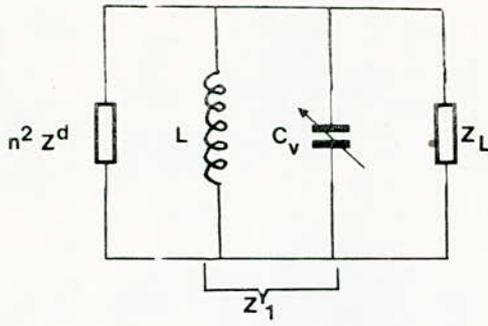
Afin d'avoir une bonne adaptation sur une large bande (20 ÷ 60 MHz), on corrige les variations des paramètres internes du transistor en plaçant respectivement en série avec les résistances de base R_5 et d'émetteur R_6 les selfs L_1 et L_2

Calcul du circuit oscillant



En dynamique, Z_3 est nulle; le point A se retrouve à la masse. Nous aurons donc un schéma équivalent que nous présentons ci-dessous

$N = \text{rapport de transformation}$
 $= L_1/L_2$



$$z_1 = \frac{jL\omega}{1 - LC_v\omega^2}$$

impédance équivalente du circuit résonnant Z

Z_D : impédance équivalente de la D.T.

$$Z = z_1 \parallel m^2 z_d$$

$$Z = \frac{m^2 z_1 z_d}{z_1 + m^2 z_d}$$

$$Z = \frac{m^2 \frac{jL\omega}{1 - LC_v\omega^2} \left[R_s + \frac{R_D}{1 + R_D^2 C_D^2 \omega^2} + j \left(L_s \omega - \frac{R_D^2}{1 + R_D^2 C_D^2 \omega^2} \right) \right]}{\frac{jL\omega}{1 - LC_v\omega^2} + m^2 R_s + \frac{m^2 R_D}{1 + R_D^2 C_D^2 \omega^2} + j m^2 \left(L_s \omega - \frac{R_D^2 C_D \omega}{1 + R_D^2 C_D \omega^2} \right)}$$

Si l'on pose que

$$A = 1 - LC_v \omega^2$$

$$B = 1 + R_D^2 C_D^2 \omega^2$$

$$Z = \frac{m^2 jL\omega \left[R_s B + R_s + j (L_s \omega B - R_D^2 C_D \omega) \right]}{jL\omega B + m^2 R_s A + m^2 R_D A + j m^2 [L_s \omega A B - R_D^2 C_D \omega A]}$$

Calcul de la fréquence de résonance du circuit

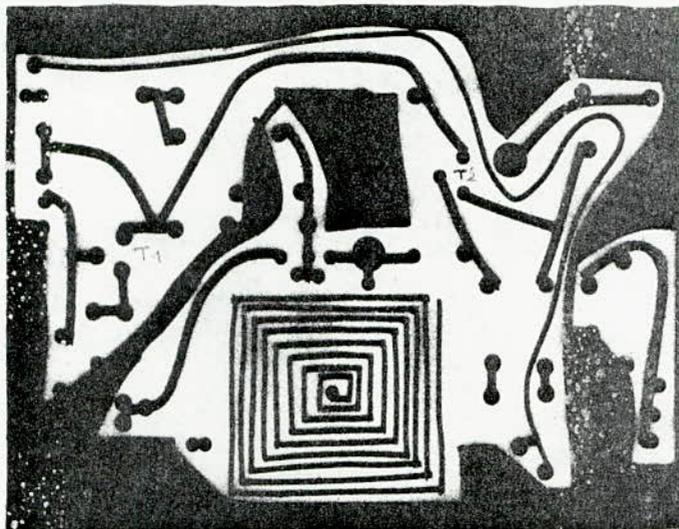
$$Z = \frac{\alpha + j\beta}{\gamma + j\eta} \Rightarrow \text{Im}(Z) = \frac{(\beta\gamma - \alpha\eta)}{\alpha^2 + \eta^2}; F_0 \Rightarrow \text{Im}(Z) = 0$$

En se référant à l'équation précédente de Z et en négligeant l'impédance

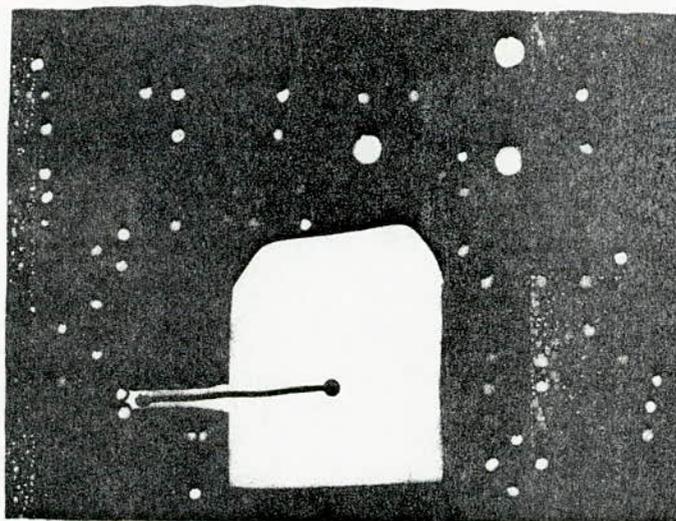
$$R_D^2 C_D^2 \omega_0^2 \approx 0 \text{ on trouve } [1 - LC_v \omega_0^2] [(R_s + R_D)^2 - L_s \omega_0] = \frac{1}{m^2}$$

Cette équation admet une racine évidente telle que $\omega_0 > 0$ et $\omega_0 > 2\pi \cdot 20 \text{ MHz}$

Oscillateur Contrôle par Tension



Coté Eléments



Coté Cuivre

AMPLIFICATEUR LARGE BANDE

1°/- Introduction et généralités

L'utilisation d'un amplificateur à large bande nous est imposée par l'étage V.C.O. qui délivre une tension sinusoïdale de faible amplitude et de fréquence variable allant de 20 MHz à 60 MHz.

Le but est donc d'amplifier linéairement ce signal et de transmettre intégralement cette bande sans atténuation appréciable et sans distorsion de phase.

On choisira à cette fin des transistors dont $F_T \gg F_{\max}$ transmission

F_T : fréquence de transistor

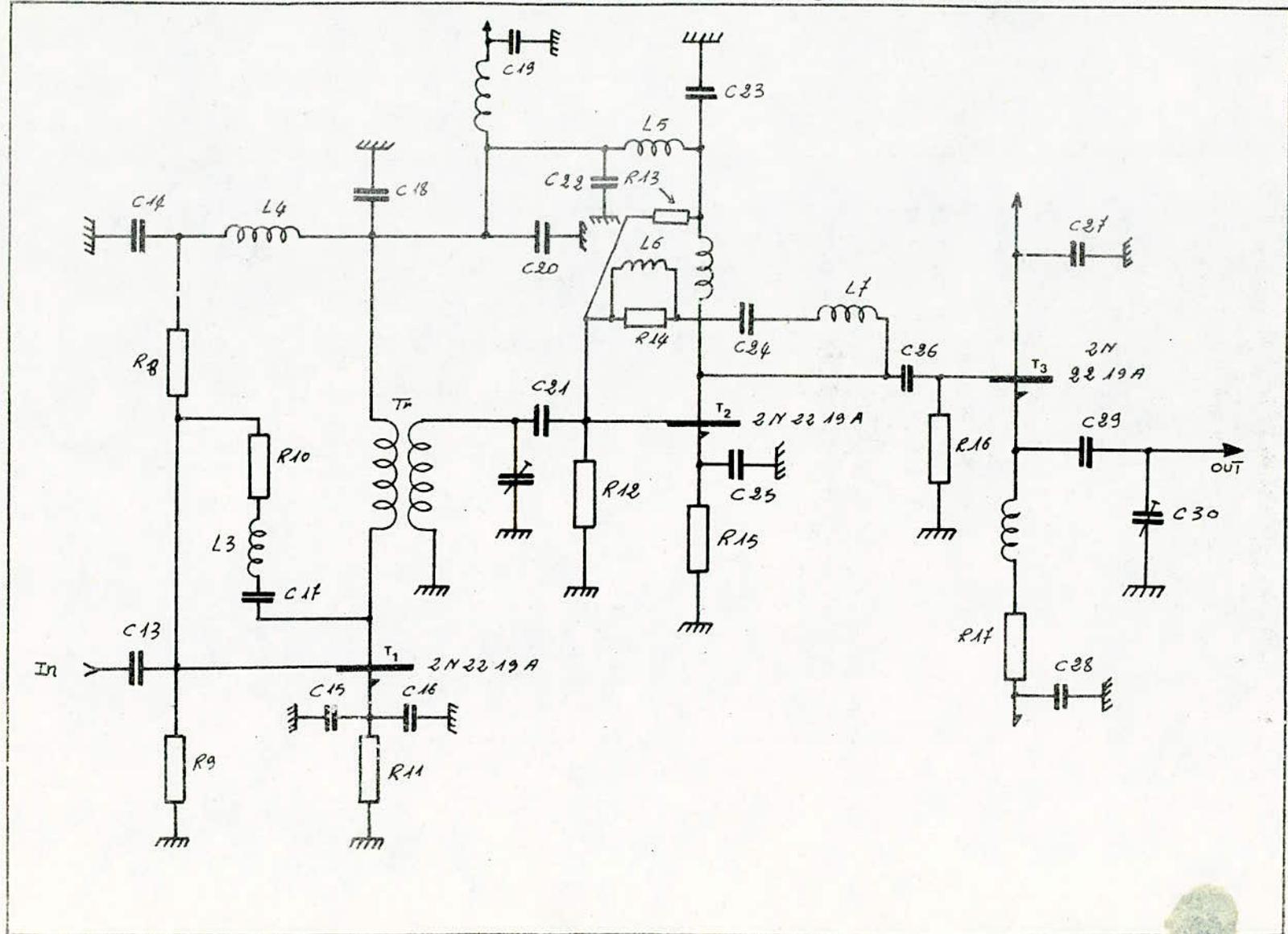
F_{\max} : fréquence maximum à transmettre: 60 MHz

2°/- Ses principales caractéristiques

- gain en tension
- fréquence de coupure du gain en tension
- produit gain - bande passante
- impédance d'entrée
- impédance de sortie

N.b: Le dernier étage sert souvent à attaquer un organe sensible aux variations de tension; dans notre cas, il sert à l'adaptation

Ampli-Linéaire à large bande



3°/- Type d'amplificateur utilisé

C'est un ampli classe A constitué de trois étages équipés chacun d'un transistor 2 N 22 19 A avec "clip" refroidisseur. Les deux premiers étages sont des amplificateurs à émetteur commun. Le troisième étage est un émetteur "follower" (sortie sur 50 ohms).

4°/- Les alimentations et leur découplage

Les étages amplificateurs sont alimentés sous 24 volts. Afin d'éliminer les ondulations qui pourraient être produites par l'alimentation + 24 volts, nous avons découplé cette dernière le plus près possible des éléments de l'ampli.

a/- Circuit de découplage de 24 volts

Pour le 1er étage T₁ : 2 N 2219 A

- cellule S C₁ C₁₉ C₂₀ (SC₁: self de choc - C₁₉ = 0,1 F
C₂₀ = 1500 pF)
- cellule C₁₄ L₄ C₁₈: c'est pour découpler la polarisation base -collecteur, afin qu'il n'y ait pas d'influence l'une sur l'autre

Pour le 2ème étage T₂ : 2 N 2219 A

- cellule de filtrage C₂₂ L₅ C₂₃, pour découpler les alimentations des deux étages

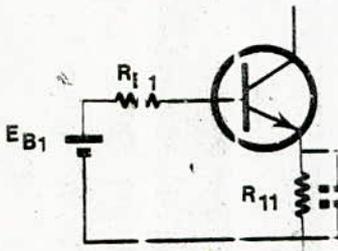
Pour le 3ème étage T₃ : 2 N 2219 A

- découplage simple par les capacités C₂₇ et C₂₈

b/- Polarisation

Les transistors T_1 et T_2 sont identiques du point de vue continu.

Courant dans le pont de base $R_8 - R_9$ de T_1



$$V_{CC} = (R_8 + R_9) I_{P1} \Rightarrow I_{P1} = \frac{24}{620 + 390} = 24 \mu A$$

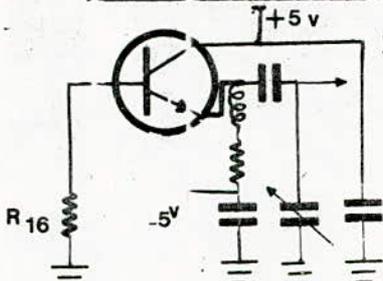
$$R_{B1} = R_8 // R_9 = 240 \Omega$$

$$E_{B1} = R_9 \frac{V_{CC}}{R_8 + R_9} \Rightarrow E_{B1} = 14.7 V$$

$$I_{B1} = 2.4 \mu A ; E_{B1} = R_{B1} I_{B1} + R_{11} I_{E1} + V_{BE1}$$

$$\Rightarrow I_{E1} = 710 \mu A ; \beta = 30$$

Polarisation du 3ème étage (émetteur -follower)

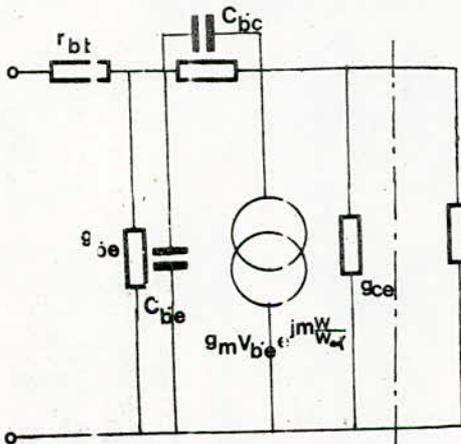


$$R_{16} I_{B3} + V_{BE3} + R_{17} I_{E3} = +5V$$

$$V_{CE3} = V_{R17} = 5V$$

$$I_{E3} = 50 \mu A$$

50/- Calcul des paramètres internes des transistors



$$C_{b'e} = 25 pF ; C_{b'c} = 8 pF$$

$$y_{ie} = y_{be} / (1 + r_{bb'} y_{be})$$

$$y_{ze} = -y_m / (1 + r_{bb'} y_{b'e})$$

$$y_{ee} = y_m / (1 + r_{bb'} y_{b'e})$$

$$y_{ze} = [y_m y_{b'e} r_{bb'} / (1 + r_{bb'} y_{b'e})] + g_{ce} + y_{b'e}$$

avec

$$C_{b'e} = g_e / \omega_T \quad ; \quad g_{b'e} = g_e [1 - \alpha_0] \quad ; \quad C_{b'e} = g_c / \omega_d$$

$$g_{ce} = g_c \quad ; \quad y_m = g_m e^{-j\omega/\omega_d}$$

$$y_{b'e} = g_{b'e} + jC_{b'e}\omega \quad ; \quad y_{b'e} = jC_{b'e}\omega$$

a/- La pente interne du transistor

$$g_m = \frac{I_c}{U_T} \quad ; \quad U_T = \frac{KT}{q} = 26 \text{ mV} \Rightarrow g_m = \frac{70}{26} = 2,69 \Omega^{-1}$$

$$g_m = 2690 \text{ mA/V} \quad ; \quad \beta = 30 \Rightarrow \alpha_0 = 0,968$$

$$g_m = \alpha_0 / r_e \Rightarrow r_e = \alpha_0 / g_m \quad ; \quad r_e = 0,36 \Omega$$

$$g_{b'e} = g_m / \beta_0 = 89,7 \text{ mA/V} \Rightarrow r_{b'e} = 11,15 \Omega$$

$$g_{ce} \approx \frac{I_e}{V_{ce}} = \frac{70 \text{ mA}}{10 \text{ V}} = 7 \text{ mA/V}$$

b/- Facteur de réaction d'Hearly

$$g_{ce} = \mu g_m \Rightarrow \mu = 2,1 \cdot 10^{-3}$$

$$g_{b'e} = (1 - \alpha_0) g_c = 0,22 \text{ mA/V}$$

$$g_{b'e} = 0,22 \text{ mA/V}$$

c/- Pente externe du transistor

$$|S| = S_0 / \sqrt{1 + (f/f_s)^2} \quad \begin{array}{l} f : \text{fréquence de coupure de} \\ s : \text{la pente externe} \end{array}$$

$$S_0 = g_m / (1 + r_{bb'}/r_{b'e}) \quad r_{bb'} \gg r_{b'e}$$

$$\Rightarrow S_0 = g_m$$

$$F_s = r_{bb'} + r_{b'e} / 2\pi r_{bb'} r_{b'e} (C_{b'e} + C_{b'c})$$

$$F_s = \frac{1}{2\pi r_{bb'} C_{b'e}} = 106 \text{ MHz}$$

d/- Calcul de la fréquence de coupure

$$r_{bb'} = r_e f_d / f_d \Rightarrow f_d = \frac{f_d r_{bb'}}{r_e}$$

$$f_d = \frac{106 \cdot 60}{0,36} = 666 \text{ MHz}$$

$$f_d = \beta f_B \Rightarrow f_B = 22,2 \text{ MHz}$$

Le V.C.O. délivrant des signaux de fréquence comprise entre 20 et 60 MHz, l'ampli doit avoir les caractéristiques linéaires suivantes: impédance d'entrée, impédance de sortie, gain.

L'impédance d'entrée du transistor varie en fonction de la fréquence. Pour l'adaptation d'impédance à l'entrée et sortie de chaque étage, on utilise une contre-réaction parallèle collecteur - base $R_{10} - L_3 - C_{17}$ (pour T_1) $R_{14} - L_6 - C_{24} - L_7$ (pour le 2ème étage), $L_3 - L_6 - L_7$ corrigent la la variation de phase de la réaction en fonction de la fréquence à partir d'une certaine fréquence.

1ère boucle

$$Z_{Z1} = \sqrt{R_{10}^2 + \left(L_3 \omega - \frac{1}{C_{17} \omega} \right)^2}$$

$$L_3 = 1 \mu H$$

$$C_{17} = 0,1 \mu F$$

la boucle commence à agir à $F_0 = 0,5 \text{ MHz}$

$$L_3 \omega = 1 / C_{17} \omega \Rightarrow \omega_0 = 1 / \sqrt{L C}$$

$$F_0 = 0,5 \text{ MHz}$$

à 20 MHz, $Z = 486 \text{ ohms}$

à 60 MHz, $Z = 604 \text{ ohms}$

2ème boucle

$$R_{14} = 470 \Omega ; C_{24} = 0,1 \mu F ; L_6 = 1 \mu H ; L_7 = 1 \mu H$$

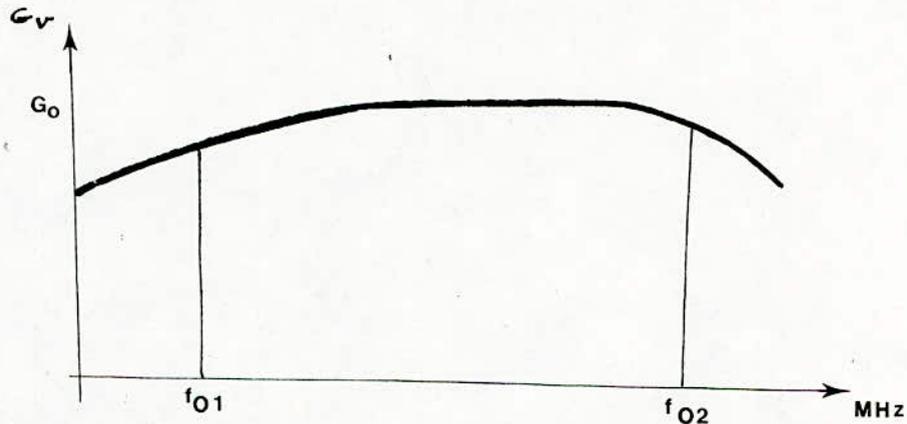
$$Z_2 = \sqrt{\frac{[R_{14} L_2 \omega^2]^2}{R_{14}^2 + L_2^2 \omega^2} + \left[\frac{R_{14} L \omega}{\sqrt{R_{14}^2 + L^2 \omega^2}} - \frac{1}{C \omega} + L \omega \right]^2}$$

à 20 MHz, $Z = 0,615 \text{ Kohms}$

à 60 MHz, $Z = 9,3 \text{ Kohms}$

Pour les basses fréquences, L_6 court-circuite R_{14} ($L_6 \omega \ll R_{14}$)

Pour les hautes fréquences $L_6 \omega // R_{14}$ et c'est cette partie de la boucle qui corrige l'adaptation.



e/- Liaison entre le 1er et le 2ème étage

La liaison entre les deux premiers étages est réalisée à l'aide d'un transformateur et une tere magnétique; ce transformateur est une ligne de transmission (câble coaxial type R 188 A/V).

Le rapport de tranformation est égal à l'unité ($n_1=n_2=10n=1$).
Le primaire est réalisé avec l'âme; le secondaire avec la tresse.

L'utilisation des lignes de transmission pour adapter les les circuit en h.f. est très courante.

En général, pour adapter deux impédances Z_1 et Z_{in} , on met entre les deux une ligne de transmission Z_0 telle que $Z_0 = \sqrt{Z_1 \cdot Z_{in}}$

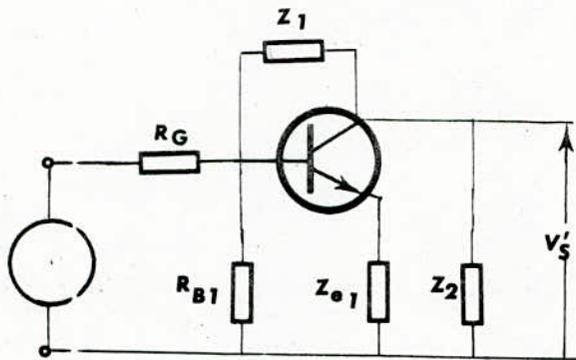
Caractéristiques du câble utilisé:

$Z_c = 50 \text{ ohms}$ jusqu'à 200 MHz

capacité linéique $C = 96 \text{ pF/m}$

facteur d'affaiblissement = 460 dB/km

f/.. Elargissement de la bande passante par réaction d'émetteur
et calcul théorique du gain



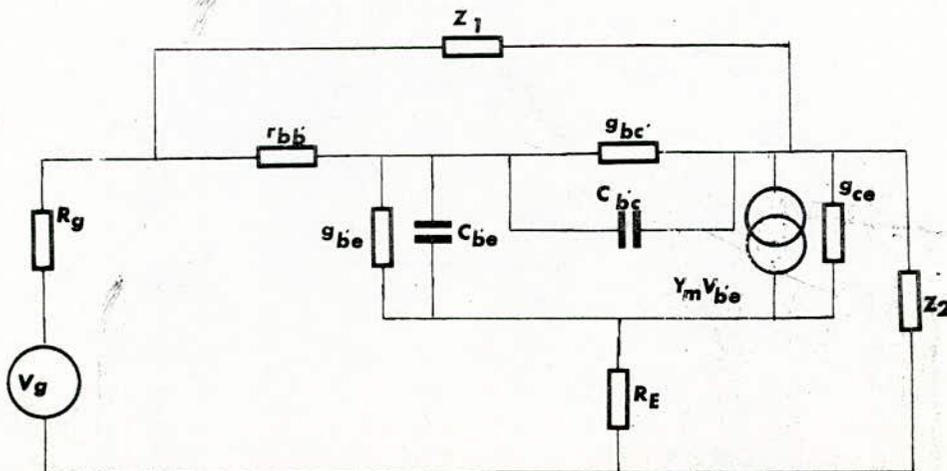
$R_g = 50 \text{ ohms}$

$Z_{e1} = R_{11} // (C_{15} + C_{16})$

$R_{B1} = R_8 // R_9$

$Z_1 = \text{cellule } R_{10} \quad Z_3 \quad C_{17}$

Cette réaction d'émetteur diminue le gain mais élargit la bande passante; on introduit en série avec l'émetteur une résistance ou impédance en série (voir schéma équivalent).



le transistor est caractérisé par ses paramètres y_{ij}

$$S = 1 + Re \sum y_{ij} e$$

Posons :

$$(1) \quad \begin{aligned} y''_{11e} &= y_{11e} + Re \Delta y_{ij} e / S \\ y''_{12e} &= y_{12e} - Re \Delta y_{ij} e / S \\ y''_{21e} &= y_{21e} - Re \Delta y_{ij} e / S \\ y''_{22e} &= y_{22e} - Re \Delta y_{ij} e / S \end{aligned}$$

Voir paramètres calculés précédemment du transistor pris isolément

Si on fait intervenir la contre réaction Z_1 : la matrice d'impédance devient

$$y'_{11e} = y''_{11e} + y_1$$

$$y'_{12e} = y''_{12e}$$

$$y'_{21e} = y''_{21e}$$

$$y'_{22e} = y''_{22e} + y_1$$

$$\sum y_{ij} e = y_{11e} + y_{12e} + y_{21e} + y_{22e}$$

$$\text{or } g_{ce} \approx 0$$

$$\sum y_{ij} e = \frac{(y_{b'e} + y_m)(1 + r_{bb'} y_{b'e}) + g_{ce}(1 + r_{bb'} y_{b'e})}{1 + r_{bb'} y_{b'e}}$$

Donc gain de l'étage

$$G_v = - \frac{y'_{21e}}{y'_{22e} + G_L} \quad ; \quad G_L = 1/R_L$$

En remplaçant par (1) $G_v = \frac{y_{21e} - R_e \Delta y_{ije}}{y_{22e} + R_e \Delta y_{ije} + G_L (1 + R_e \sum y_{ije})}$

si $R_e \Delta y_{ije} \ll y_{21e}$ on peut écrire

$$G_v = \frac{y_{21e} R_L}{1 + R_e \sum y_{ije} + (y_{22e} + R_e \Delta y_{ije}) R_L}$$

D'après les équations précédentes et en les remplaçant dans G_v par leurs valeurs.

Nous savons de plus que :

$$\begin{cases} y_{b'e} = g_{b'e} + j C_{b'e} \omega \\ y_{b'c} = g_{b'c} + j C_{b'c} \omega \\ y_{b'e} + y_m = g_e (1 + \omega/\omega_d) \end{cases}$$

et $R_L g_{b'c} \ll 1$ et $g_{b'c} [R_L r_{bb'} + R_e (R_L + r_{bb'})] \ll 1$

Nous obtenons finalement

$$G_v = - \frac{g_m R_L e^{-j m \omega / \omega_d}}{1 + r_{bb'} g_{b'e} + g_e R_e j \omega \left\{ r_{bb'} (C_{b'e} + g_e R_L C_{b'c}) \right.}$$

$$+ R_e g_e \left[\frac{1}{\omega_d} + C_{b'c} (R_L + r_{bb'}) \right\} + (j \omega)^2 g_e \frac{C_{b'e}}{\omega_d} \cdot$$

$$\cdot [R_L r_{bb'} + R_e [R_L + r_{bb'}]]$$

Le gain s'écrit sous la forme

$$G_V = \frac{G_{V0} e^{-j m \omega / \omega_d}}{(1 + j \omega / \omega_1)(1 + j \omega / \omega_2)}$$

$$a = 1 + (r_{bb'} + R_G) g_{b'e} + g_e R_e$$

$$b = (R_G + r_{bb'}) (C_{b'e} + g_e R_L C_{b'e}) + R_e g_e \left[\frac{1}{\omega_d} + C_{b'e} (R_L + r_{bb'} + R_G) \right]$$

$$c = g_e \frac{C_{b'e}}{\omega_d} \left[R_L (r_{bb'} + R_G) + R_e (R_L + r_{bb'} + R_G) \right]$$

$$G_{V0} = -g_m R_L / 1 + (r_{bb'} + R_G) g_{b'e} + g_e R_e$$

ω_1 et ω_2 fréquence de coupure du 1er étage

$$\omega_1 = a/b \quad ; \quad \omega_2 = b/c$$

avec $\omega_2 \gg \omega_1$

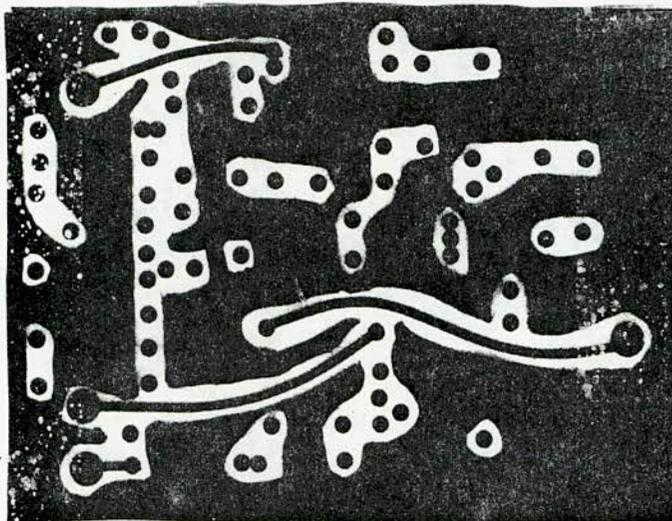
Remarque: le gain en tension diminue avec R_E et est pratiquement indépendant des paramètres du transistor

Gain total: le deuxième étage est identique au premier

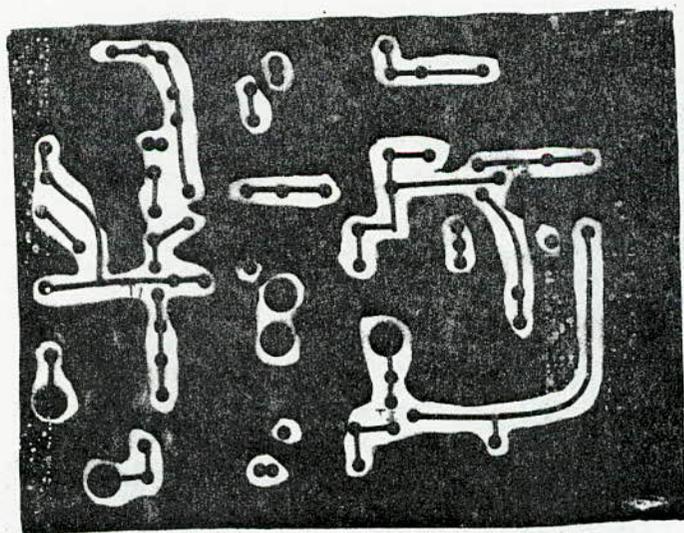
$$G_{VT} = (G_V)^2 = 22 \text{ dB}$$

Le dernier étage n'intervient pas dans le gain (il a pour gain 01); il adapte l'impédance.

Amplificateur Large Bande



Coté Composants



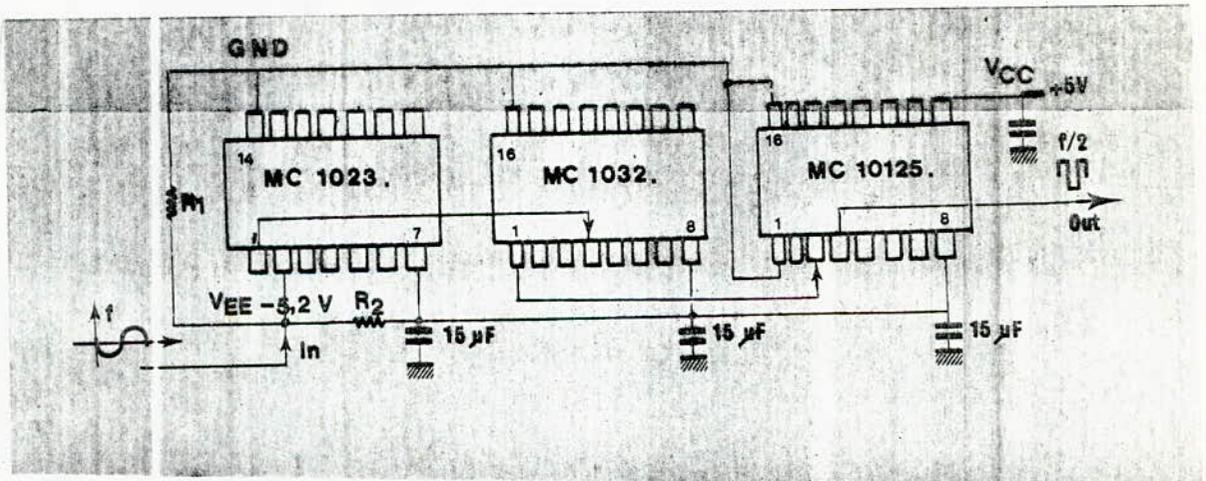
Coté Cuivre

LOGIQUE ECL

La sortie de l'amplificateur large bande attaque le diviseur programmé à travers un écrêteur M.E.C.L. II, un presclaeur M.E.C.L. II et finalement un translateur M.E.C.L. T.T.L.

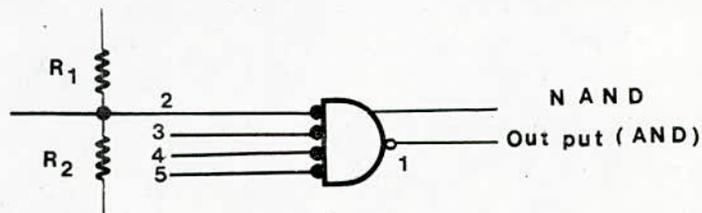
Le diviseur programmé étant constitué de circuits T.T.L., on a utilisé un diviseur par deux (02) pour rester dans la gamme de travail du diviseur.

Schéma de la logique E.C.L.



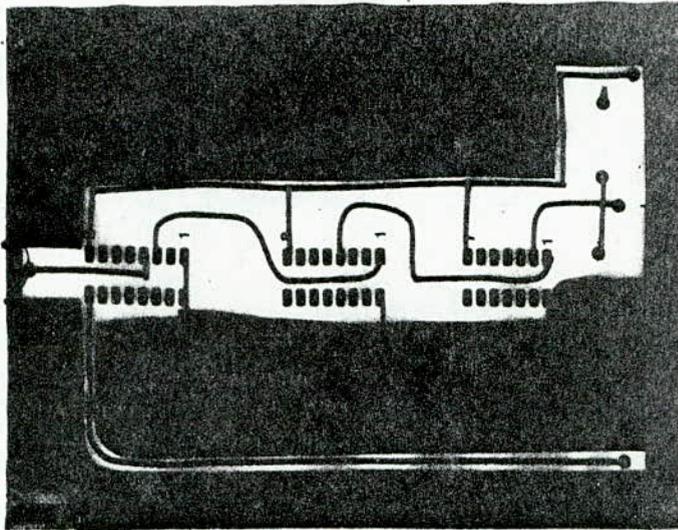
- Fonctionnement

Ecrêteur: double porte And - Nand à 04 entrées MC 1023



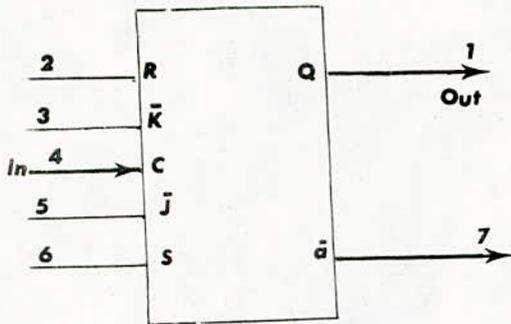
Le pont R_1, R_2 permet d'adapter l'entrée de la porte à 50 ohms
($R_1 // R_2 = 50 \text{ ohms}$)

Convertisseur Analogique, numerique et diviseur par 2



Coté Cuivre

Diviseur par 2



double bascule JK qui peut travailler jusqu'à 100 MHz (MC 1032)

La sortie de l'écrêteur attaque la pin 04 du MC 1032. La fréquence du signal de sortie (pin 01) est égale à la moitié du signal d'entrée

Translateur M.E.C.L. / T.T.L.

Avant d'attaquer le diviseur programmé, on se ramène en logique T.T.L. et ce, en utilisant un translateur MC 10 125 qui est un quadrupôle translateur M.E.C.L. - T.T.L.

DIVISEUR PROGRAMME

Le diviseur programmé divise la fréquence d'entrée provenant du prémultiplicateur par un nombre "N", variable selon la programmation; N est égal à la fréquence de sortie du V.C.O. en KHz.

Exemple: si la fréquence du VCO est: 35 421 KHz, le diviseur fera

$$\text{l'opération: } \frac{35\,421 \text{ KHz}}{35\,421} = 1 \text{ KHz}$$

comme la fréquence qui se présente au diviseur programmé

est déjà divisée par 2, nous aurons:

$$\frac{35\ 421\ \text{KHz}}{35\ 421 \times 2} = 500\ \text{Hz}$$

Donc, la sortie du diviseur programmé se fera toujours sur 500 Hz.

a/- La décade N 8290 (voir fig)

C'est un compteur jusqu'à dix; il est pourvu d'une remise à zéro d'un strobe ($S = 0$, le compteur ne s'incrémente pas; $S = 1$, la décade compte), d'un clock 1 et d'un clock 2.

Il est possible d'appliquer un chiffre aux entrées D_A , D_B , D_C , D_D , quand le strobe est à zéro; au passage du strobe à 01, le compteur entre en action et compte à partir du chiffre appliqué à ses entrées.

Par ailleurs, le clock 1 attaque une bascule JK indépendante des autres. Pour avoir un compteur modulo 10, nous devons relier la sortie A_0 de la bascule au clock 2.

On remarque que cette décade peut être programmée, c'est à dire qu'elle pourra être modulo 9, 8, 7, ... etc.

Exemple:

Si l'on veut avoir un compteur modulo 06, nous fixons aux entrées D_A , D_B , D_C , D_D le chiffre 03. Le compteur

évoluera à partir de 03, quand le strobe sera à 01.

Lorsque le compteur arrive à la 9ème impulsion, si nous faisons passer le strobe à zéro, la décade revient au chiffre affiché à ses entrées

Remarque: Pour faire un compteur modulo 06, il faut afficher aux entrées 03; (soit le complément à 09 de 06).

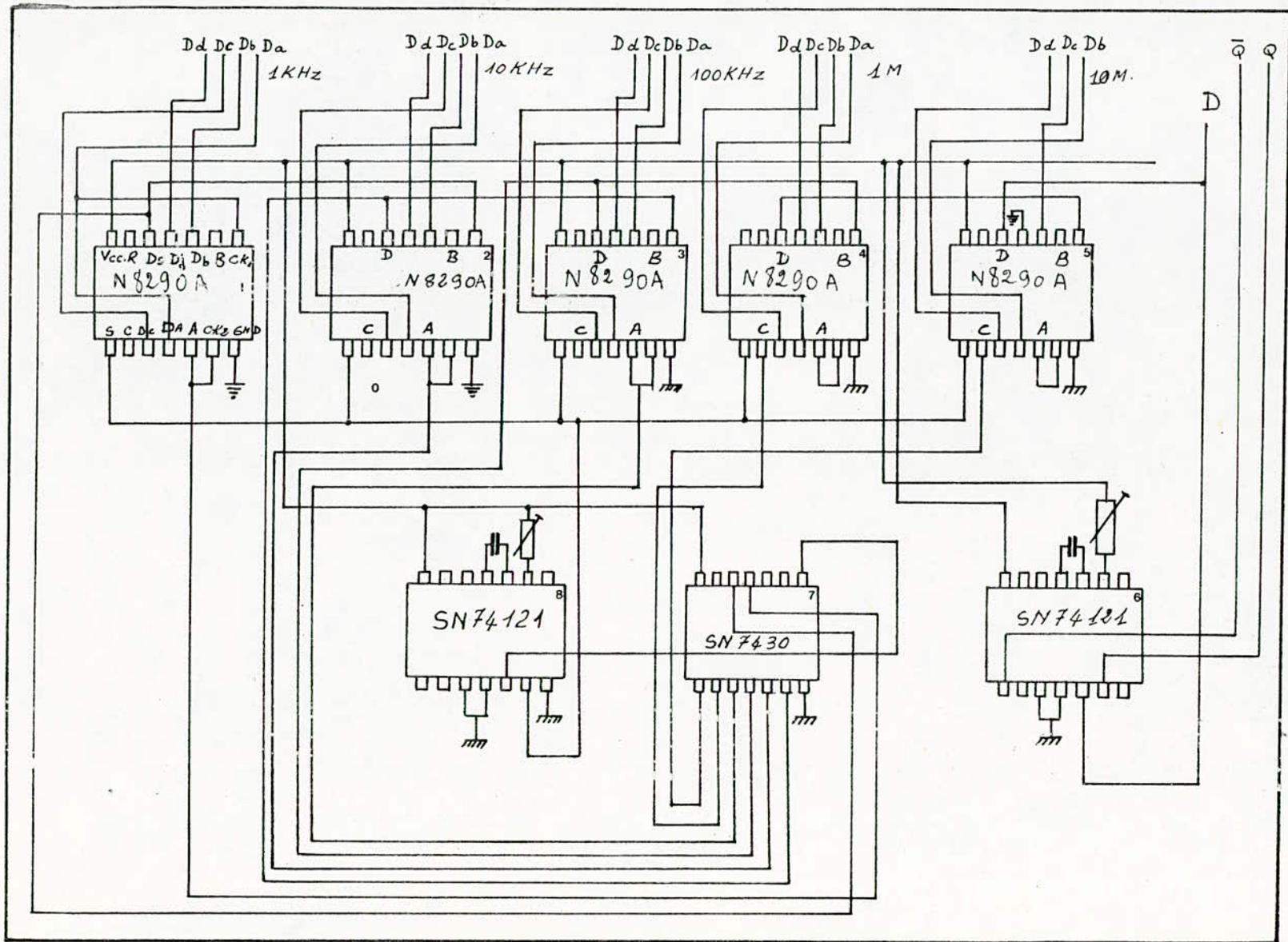
Pour pouvoir compter jusqu'à 99, il nous faudra deux décades et cinq pour compter jusqu'à 99 999.

b/- Dans le synthétiseur, le compteur programmé a pour rôle de ramener la fréquence du V.C.O. à 500 Hz; la comparaison avec les 500 Hz de référence montre si le V.C.O. est à la bonne fréquence.

En effet, si le V. C. O. est à $f_0 < f_V \times 1 \text{ KHz}$, le diviseur effectue l'opération $f_{\text{div prog}} = \frac{f_0}{500 \text{ Hz}}$ la différence de fréquence entre les $2 \times f_0$ de référence et $f_{\text{div prog}}$ corrigera la fréquence du V.C.O.

Compteur programmé réalisé

Les étages diviseurs sont 05 décades du type N 8290 A. Lorsqu'une fréquence d'entrée est appliquée au ck 1, les sorties A, B,C,D effectuent le comptage.



Diviseur Programmé

Il existe 04 entrées de programmation sur chaque C.I.
(D_A, D_B, D_C, D_D). Les informations indiquées à ces entrées n'ont pas d'effet sur l'action de comptage avant que l'entrée de fixation (strobe) ne soit amenée au niveau 0. Lorsque ceci se produit, le code réglé sur les entrées d'information est transféré aux sorties et toute l'action de comptage est inhibée jusqu'à ce que l'impulsion de fixation retourne au niveau "01". Après l'impulsion de fixation de fixation, le compteur est réglé par conséquent au code qui se trouve à ses entrées et il est prêt à continuer à compter des impulsions d'horloge.

c/- Détermination du chiffre maximum

Le compteur devra compter une fréquence $f = f_{\min \text{ de VCO}} + f \text{ programmée}$. Pour cela, il effectuera son comptage d'un chiffre complété se trouvant à ces entrées programmables jusqu'à un chiffre maximum. Ce chiffre maximum a été déterminé de la façon suivante:

chiffre max - fréquence affichée complétée =
 $f_{\min \text{ VCO}} + \text{fréquence affichée}$.

d'où: $C - \bar{X} = X + f_0$
 $C = X + \bar{X} + f_0$

C: chiffre maximum

\bar{X} : fréq. affichée complétée

X: fréquence affichée

f_0 : $f_{\min \text{ VCO}}$

Remarque:

$X + \bar{X} = \text{constante}$; on pourra donc dire que le chiffre maximum dépend de f_0 seulement.

Si f_0 25 000 KHz, ce qui est notre cas, le chiffre maximum sera: en utilisant des codes compléments à 09. (nous voulons programmer une fréquence de 0 à 29999 KHz).

Donc: $X + \bar{X} = 99999 = \text{constante}$ quel que soit X

$$C = 99999 + 25000 = 124999$$

Cependant, pour compter jusqu'à 124999, il nous faut 06 décades dont 05 seulement sont programmables. Pour restreindre ce nombre de décades, nous avons utilisé pour la décade des dizaines de MHz, un code complément à 05. Donc:

$$C = 25000 + 59999 = 84999$$

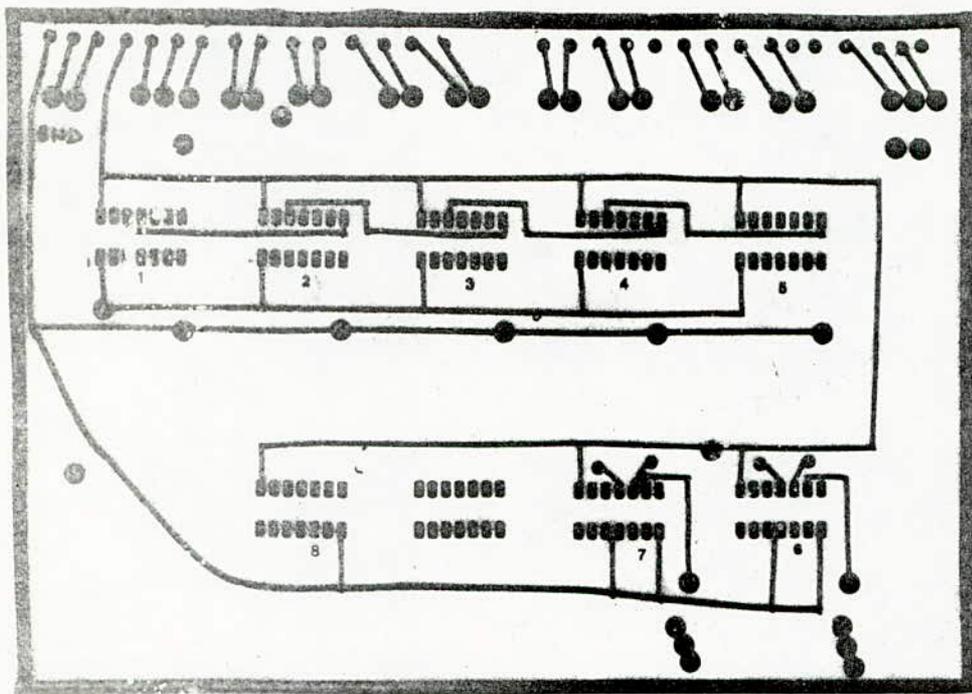
Ainsi donc, le compteur s'incrémente à partir du chiffre qui se trouve à ses entrées jusqu'au chiffre maximum. Lorsque ce dernier est atteint, le strobe revient à zéro et le diviseur programmable revient au code se trouvant à ses entrées.

Exemple: soit la fréquence affichée de 19325 KHz. Le compteur comptera de 40674 jusqu'au chiffre maximum:

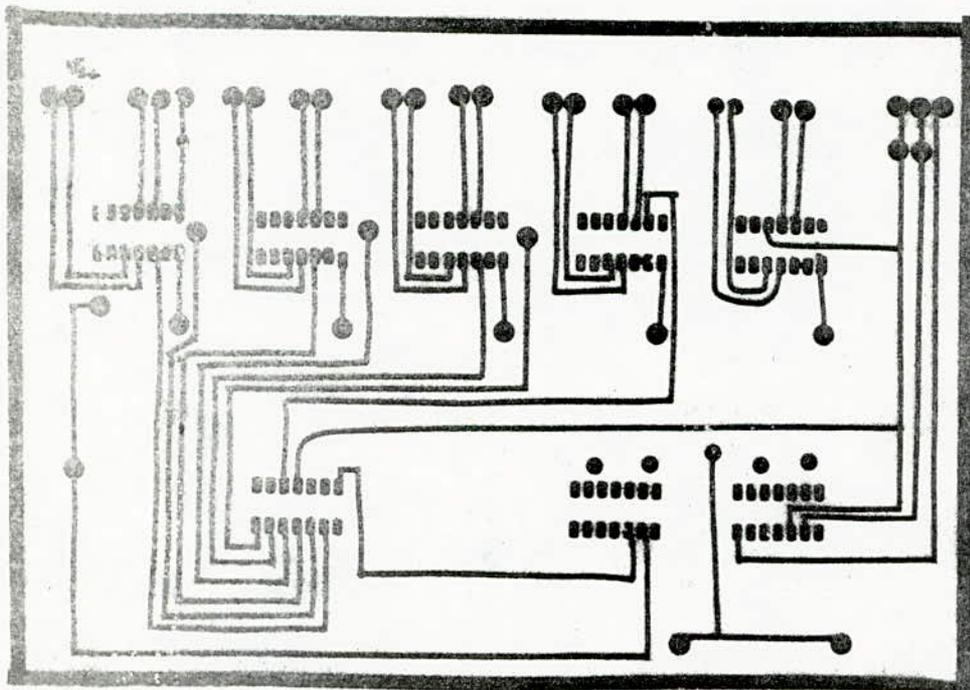
$$84999 - 40674 = 44325$$

Ceci est le rapport de division du compteur programmable,

Diviseur programme



Coté Elements



Coté Cuivre

c'est à dire: $44325 = 25000 + 19325$.

Au verrouillage, la fréquence sera par conséquent, pour le V.C.O, de: 44325; ceci entraîne que la sortie compteur programmable sera:

$$\frac{44325 \text{ KHz}}{44325 \times 2} = \frac{1 \text{ KHz}}{2} = 500 \text{ Hz}$$

La détection du chiffre maximum se fait à l'aide d'une porte Nand à 08 entrées du type SN 7430.

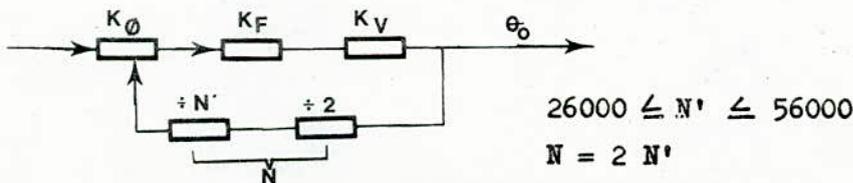
Remarque:

De peur que l'impulsion de fixation ne soit pas suffisante en durée, nous l'avons temporisée à l'aide d'un monostable SN 74121 (ceci introduit une légère erreur).

De même, nous avons élargi l'impulsion de sortie à l'aide d'un monostable SN 74121.

COMPARATEUR DE PHASE

Schéma Bloc



gain de conversion du détecteur de phase = $K \phi$ (volts - radians)

gain de l'amplificateur - filtre = $K_F (A F_{cp})$ gain du filtre
 F_{cp} fonction du transfert du filtre

pente du V.C.O. = K_V (radians/second/volts)

Fonction de transfert de la boucle de phase = $H(p)$

θ_i et θ_o = écart angulaire entre le signal incident et le signal du V.C.O.

$$\Delta \omega_o = K_v \cdot \Delta V_c = \frac{d\theta_o}{dt}$$

$$\Delta V_c = A \cdot V_{SF}$$

$$\Delta V_\varphi = K_\varphi (\theta_i - \theta_o) = K_\varphi \cdot \eta$$

En fonctionnement dynamique, nous avons:

$$(\Delta V_\varphi)(p) = K_\varphi \eta(p)$$

$$(\theta_o)(p) = \frac{1}{p} K_v (\Delta V_c)(p) \quad ; \quad p = j\omega$$

$$(\Delta V_c)(p) = A \cdot (\Delta V_\varphi)(p) \cdot F(p)$$

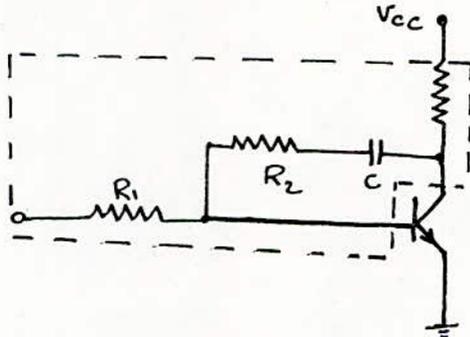
$$\eta(p) = \frac{p}{p + K_\varphi K_F \cdot K_v} \theta_i(p)$$

$$\theta_o(p) = \frac{K_\varphi \cdot K_F \cdot K_v}{(p + K_\varphi \cdot K_F \cdot K_v)} \theta_i(p) = H(p) \cdot \theta_i(p)$$

En tenant compte de la division, nous aurons:

$$H(p) = \frac{\theta_o(p)}{\theta_i(p)} = \frac{K_\varphi \cdot K_F \cdot K_v}{p + \frac{K_\varphi \cdot K_F \cdot K_v}{N}}$$

Fonction de transfert du filtre:



$$T_1 = R_1 C$$

$$T_2 = R_2 C$$

$$F(p) = \frac{1 + T_2 p}{T_1 p}$$

$$H(p) = \frac{K\varphi K_v A \cdot \frac{1 + T_2 p}{T_1 p}}{p + K\varphi K_v A \cdot \frac{1 + T_2 p}{T_1 p}} = \frac{N (1 + T_2 p)}{\frac{N p^2 T_1}{A K\varphi K_v} + 1 + T_2 p}$$

$$H(p) = \frac{N (1 + T_2 p)}{\frac{N T_1}{A K\varphi K_v} p^2 + T_2 p + 1}$$

Pulsation naturelle de la boucle n:

$$\omega_n = \sqrt{\frac{A K\varphi \cdot K_v}{N T_1}}$$

Facteur d'amortissement :

$$\zeta = \sqrt{\frac{A \cdot K\varphi \cdot K_v}{N T_1}} \left(\frac{T_2}{2} \right)$$

Donc H (P) s'écrira sous la forme:

$$H(p) = \frac{N (1 + T_2 \cdot p)}{\frac{1}{\omega_n^2} p^2 + 2 \cdot \frac{\zeta}{\omega_n} p + 1}$$

On choisit ω_n et ζ donc

$$T_1 = \frac{A K \varphi \cdot K_V}{N \omega_n^2}$$

$$T_2 = \frac{2\zeta}{\omega_n}$$

D'où

$$R_1 = \frac{A K \varphi \cdot K_V}{N \omega_n^2 C}$$

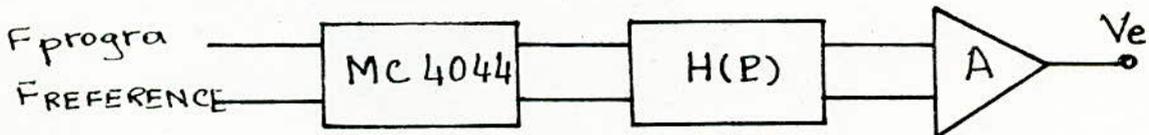
$$R_2 = \frac{2\zeta}{\omega_n \cdot C}$$

Etude sur la P.L.L. MC 4044

Elle se compose d'un détecteur d'erreur de phase et d'un amplificateur de courant continu.

Elle délivre une tension maximum de 5 volts; afin de pouvoir balayer toute la gamme de V.C.O., on devra utiliser un amplificateur additionnel de gain A.

Schéma de la boucle de phase



$$K_R = 0,12 \text{ v/rd (pour } R_1 = 1 \text{ kilo-ohm)}$$

$$K_V = 8,9 \cdot 10^6 \text{ rd/s/v}$$

$$f_{\text{ref.}} = 500 \text{ Hz}$$

$$N_{\text{max}} = 112 \text{ 000}$$

$$N_{\text{min}} = 52 \text{ 000}$$

Fréquence du V.C.O.: f

$$\frac{f_{\text{max}}}{f_{\text{ref}}} = N_{\text{max}}$$

$$\frac{f_{\text{min}}}{f_{\text{ref}}} = N_{\text{min}}$$

On choisit l'amortissement minimum ζ_{\min}

$$\zeta_{\min} = 0,5$$

En se référant à la courbe de réponse d'un filtre du second ordre normalisé pour $\omega_{nt} = 4,5$ et $\zeta_{\min} = 0,5$, on a un temps de réponse (verrouillage supérieur) $t = 1 \text{ ms}$, d'où: $\frac{\omega_{nt}}{t} = \frac{4,5}{10^{-3}} = 4,5 \cdot 10^3 \text{ rad/s}$

$$\omega_n = 4,5 \cdot 10^3 \text{ rad/s}$$

$$C = \frac{A \cdot K_e \cdot K_v}{N_{\max} \cdot \omega_n^2 \cdot R_A} = \frac{5 \times 0,2 \times 8,9 \cdot 10^6}{112000 \times (4,5)^2 \cdot 10^6 \cdot 10^3} = 2,2 \text{ nF}$$

$$C = 22 \text{ nF}$$

$$R_2 = \frac{2 \zeta_{\min}}{\omega_n C} = \frac{2 \times 0,5}{4,5 \cdot 10^3 \times 2,2 \times 10^{-9}} = 100 \text{ k}\Omega$$

$$\zeta_{\max} = \zeta_{\min} \times \sqrt{\frac{N_{\max}}{N_{\min}}} = 0,5 \times \sqrt{\frac{112000}{52000}} = 0,73$$

$$\zeta_{\max} = 0,73$$

TECHNIQUE DE CABLAGE

Les principaux problèmes rencontrés en h.f. sont:

- le rayonnement
- le déphasage
- les bruits introduits par les alimentations
- la qualité du circuit imprimé

Rayonnement

- Il peut être dû aux fils de cablage assez longs
- mauvais découplage entre étages

On y remédie en raccourcissant au maximum les fils de cablage, en utilisant des étages séparateurs entre les différents blocs h.f. On isole même les étages d'un même bloc h.f. afin d'éliminer les réactions tout en éloignant les entrées des sorties. (exemple: l'ampli pourrait entrer en oscillation sans le blindage entre étages). Le blindage d'un bloc sert aussi à réduire l'effet de peau.

Déphasage

Le problème rencontré en h.f. lorsqu'on travaille sur une large bande est le déphasage. On atténue ceci en adaptant.

En h.f. on adapte toujours à 50 ohms.

Liaison entre bloc h.f.: elle doit être réalisée avec du câble coaxial de cablage 50 ohms.

Bruits dus aux alimentations

Les alimentations doivent être découplées le plus près possible des éléments alimentés; on doit faire débiter légèrement l'alimentation avant d'alimenter nos circuits en plaçant à ses bornes une cellule R C afin d'éviter le "pompage" d'une alimentation par une autre.

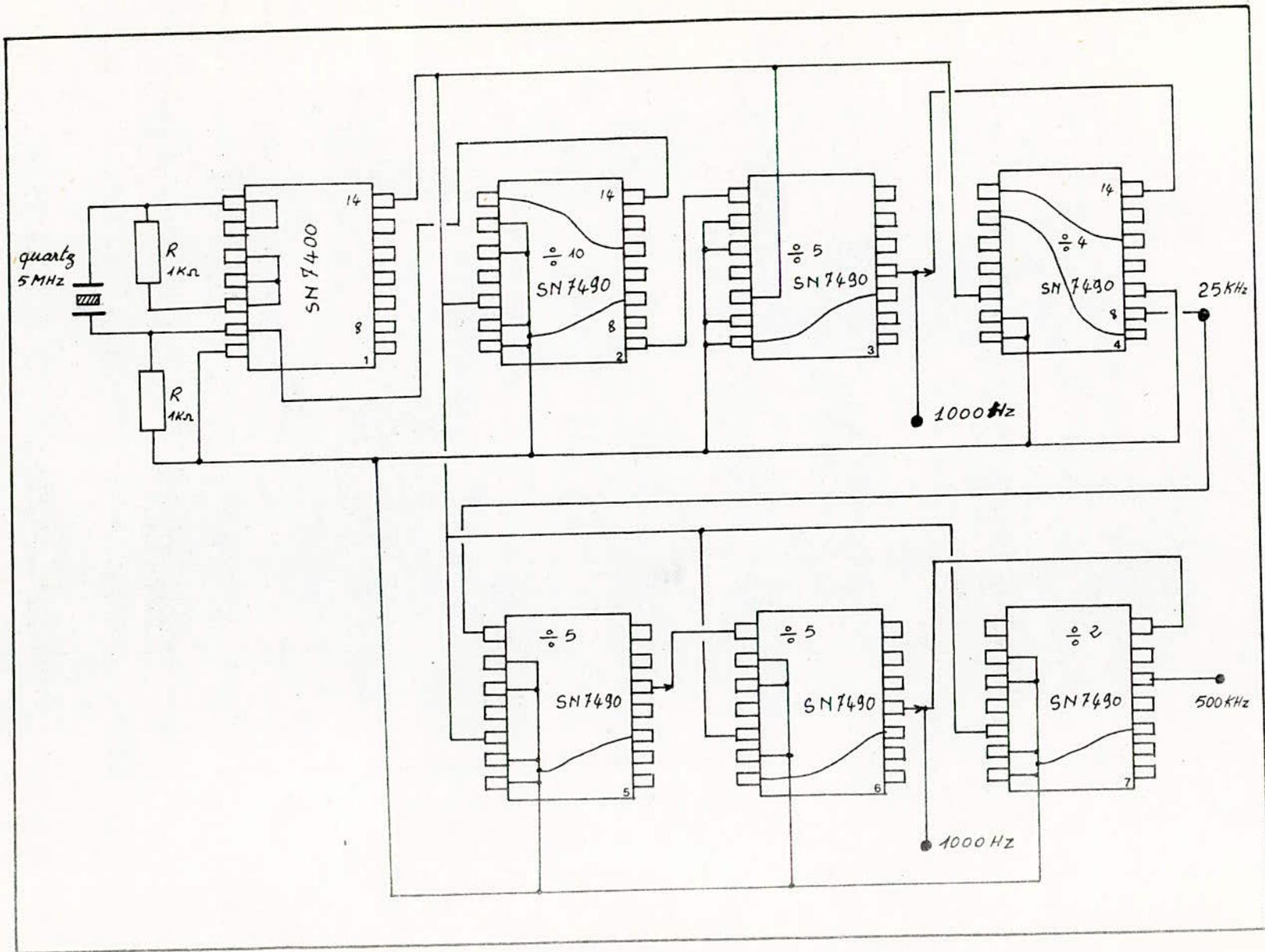
Qualité du circuit imprimé

- L'isolant doit être de très bonne qualité; en général, en h.f., on utilise l'Epoxy
- aucune soudure sèche n'est tolérée
- le plan de masse doit recouvrir la plus grande surface possible de la plaque du circuit imprimé (au moins 80%)
- le circuit doit être réalisé, si possible en double face

DIVISEUR DE REFERENCE

Son rôle est de fournir des signaux stables en fréquence en vue de différentes applications. Il délivre des signaux de fréquence:

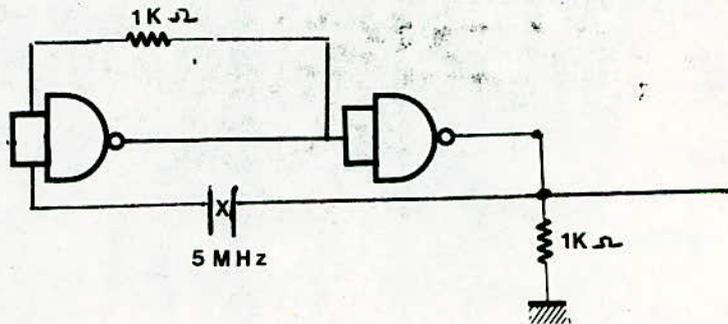
- 100 KHz pour un générateur de 1,4 MHz en émission/réception.
- 25 KHz pour une alimentation à découpage
- 1 KHz pour la remise à zéro des différents circuits mémoires
- 500 Hz pour la référence du comparateur de phase



Diviseur de Reference.

L'oscillateur de référence est réalisé à l'aide de deux portes NAND du type SN 7400. Le quartz utilisé est de 05 MHz, afin d'avoir une grande précision sur les fréquences obtenues par division.

Schéma de l'oscillateur



Les résistances de 1 kilohm servent à l'entretien des oscillations.

CONCLUSION

L'étude théorique d'un synthétiseur de fréquence V.H.F., nous a occasionné plusieurs problèmes, essentiellement pour:

- le choix de la configuration des montages
- l'amplificateur larges bandes: les calculs d'éléments pour les corrections (relèvement du gain, élargissement de la bande passante et plus particulièrement l'adaptation d'impédance)
- le comparateur de phase: la mémorisation de la tension continue donnée par le détecteur d'erreur de phase, le calcul des éléments et le choix du filtre (actif passe-bas)
- la plage de variation du V.C.O.: nous avons été amenés à utiliser successivement:

a/- le transistor:

la plage de variation est très réduite.

b/- un amplificateur opérationnel:

la plage de variation est dans ce cas aussi très réduite.

c/- une diode tunnel

la plage de variation dépend de la varicap utilisée et son choix a été très difficile (type limité et absence de documentation); les caractéristiques ont été établies par la manipulation pour toutes les varicap essayées.

Il nous a été donné de plus, à travers cette étude de relever les difficultés que pose la pratique d'un montage h.f. parfaitement établi en théorie: correction et réajustement des valeurs de certains éléments, surtout des selfs et des capacités.

Le cablage, malgré sa finition introduit des éléments parasites qui modifient totalement ses caractéristiques (l'amplificateur large bande accrochait, réglage de tous les montages à chaque étape de réalisation, blindage, isolement des étages en compartiments, découplage des alimentations, ...).

L'utilisation d'un seul type de connecteurs en digital pour une meilleure standardisation des circuits imprimés a également posé ses problèmes.

Enfin, notre souci a été également de réaliser un instrument didactique et nous avons alors opté pour une conception modulaire.

Ainsi, ce projet, par sa diversité (électronique digitale, analogique et asservissement), nous a permis d'embrasser divers aspects d'une technique qui évolue à tout moment, et à la lumière de trois mois d'un travail ardu, nous pouvons nous permettre de dire que nous ap récions à leur juste valeur les perspectives que nous aurons à assumer et surtout les difficultés qu'elles engendrent.

